目　录

第 1 章　Protel 99 设计基础 …… 1

1.1　Protel 99 辅助绘图环境概述 …… 1

1.1.1　Protel 99 设计环境 …… 1

1.1.2　Protel 99 的组成 …… 3

1.2　Protel 99 的特点 …… 3

1.3　Protel 99 文件管理 …… 7

1.3.1　文件管理 …… 8

1.3.2　文件编辑 …… 12

1.3.3　设计管理器 …… 13

1.3.4　显示辅助查看工具 …… 14

1.3.5　窗口管理 …… 14

1.4　设计组管理 …… 16

1.5　进入设计环境 …… 18

1.5.1　启动原理图设计环境 …… 19

1.5.2　启动印制电路板设计界面 …… 21

第 2 章　Protel 99 原理图设计基础 …… 22

2.1　电路原理图的设计步骤 …… 22

2.1.1　电路板设计的一般步骤 …… 22

2.1.2　电路原理图设计的一般步骤 …… 22

2.2　Protel 99 电路原理图设计工具 …… 24

2.2.1　电路原理图设计工具条 …… 24

2.2.2　图纸的放大与缩小 …… 25

2.3　图纸设置 …… 27

2.3.1　图纸大小设置 …… 27

2.3.2　图纸方向 …… 28

2.3.3　设置图纸颜色 …… 30

2.4　设置系统字体 …… 31

2.5　网格和光标设置 …… 31

2.5.1　设置网格 …… 31

2.5.2　电气节点 …… 33

2.5.3　设置光标 …… 33

2.6　文档组织属性 …… 34

第 3 章　电路原理图设计 …… 35

3.1　装载元件库 …… 35

3.2 放置元件 ····· 37
3.2.1 选取元件 ····· 37
3.2.2 使用 Digital Objects 工具条放置元件 ····· 39
3.2.3 编辑元件 ····· 40
3.2.4 编辑元件组件的属性 ····· 43
3.3 元件位置的调整 ····· 44
3.3.1 单个元件的移动 ····· 44
3.3.2 多个元件的移动 ····· 46
3.3.3 元件的旋转 ····· 47
3.3.4 取消元件的选择 ····· 48
3.3.5 剪贴拷贝元件 ····· 48
3.3.6 阵列式粘贴元件 ····· 49
3.3.7 元件的删除 ····· 51
3.3.8 元件的排列与对齐 ····· 51
3.4 放置电源与接地元件 ····· 53
3.5 放置节点和连接线路 ····· 55
3.5.1 放置节点 ····· 55
3.5.2 连接线路 ····· 56
3.6 保存文件 ····· 57
3.7 绘制一张工程控制电路原理图 ····· 58
第 4 章 高级绘图知识 ····· 62
4.1 使用绘制电路工具 ····· 62
4.1.1 画导线 ····· 63
4.1.2 绘制总线 ····· 65
4.1.3 画总线出入端口 ····· 67
4.1.4 设置网络名称 ····· 69
4.1.5 放置电源和接地符号 ····· 71
4.1.6 编辑元件属性 ····· 72
4.1.7 放置输入输出点 ····· 78
4.1.8 放置电路方块图 ····· 80
4.2 使用绘图工具 ····· 83
4.2.1 绘图工具条 ····· 83
4.2.2 绘制直线 ····· 83
4.2.3 绘制多边形 ····· 85
4.2.4 绘制圆弧与椭圆弧 ····· 86
4.2.5 放置注释文字 ····· 88
4.2.6 放置文本框 ····· 90
4.2.7 绘制矩形 ····· 92

4.2.8　绘制椭圆或圆……94
4.2.9　绘制饼图……95
4.2.10　插入图片……96
4.3　电路元件编辑……97
4.3.1　元件的移动……98
4.3.2　元件的旋转……99
4.4　元件的排列和对齐……99
4.4.1　元件左对齐……99
4.4.2　元件右对齐……100
4.4.3　元件按水平中心线对齐……100
4.4.4　元件水平平铺……101
4.4.5　元件顶端对齐……101
4.4.6　元件底端对齐……102
4.4.7　元件按垂直中心线对齐……102
4.4.8　元件垂直均布……103
4.4.9　综合排列或对齐……104
4.5　电气法则测试……105
4.5.1　产生 ERC 表的各种选项……106
4.5.2　ERC 结果报告……108
4.6　绘制发送脉冲数据的控制电路原理图……109
第 5 章　制作元件与建立元件库……118
5.1　元件库编辑器……118
5.1.1　加载元件库编辑器……118
5.1.2　元件库编辑器界面简介……119
5.2　元件库的管理……119
5.2.1　元件管理器……119
5.2.2　利用 Tools 菜单管理元件……122
5.2.3　查找元件……123
5.3　元件绘图工具……125
5.3.1　一般绘图工具……125
5.3.2　绘制 Bezier 曲线……125
5.3.3　绘制引脚……127
5.3.4　IEEE 符号……129
5.4　元件制作实例……130
第 6 章　设计层次原理图……135
6.1　层次原理图的设计方法……135
6.1.1　自上而下的层次图设计方法……135
6.1.2　自下而上的层次图设计方法……135

6.1.3 重复性层次图的设计方法……136
6.2 建立层次原理图……137
6.3 不同层次电路之间的切换……142
6.4 生成新原理图中的 I/O 端口符号……143
6.5 由原理图文件生成方块电路符号……145
第 7 章 生成报表及出图……147
7.1 网络报表……147
7.1.1 网络表的各种选项……147
7.1.2 Protel 网络表格式……148
7.1.3 生成网络表……149
7.2 生成元件列表……150
7.3 交叉参考表……152
7.4 网络比较表……153
7.5 产生元件报表……154
7.5.1 元件报表……154
7.5.2 元件库报表……156
7.5.3 元件规则检查表……157
7.6 打印输出电路原理图……158
7.6.1 打印输出……158
7.6.2 绘图仪输出……159
第 8 章 印制电路板设计基础……161
8.1 印制电路板基础……161
8.1.1 印制电路板结构……161
8.1.2 零件封装……161
8.1.3 铜膜导线……162
8.1.4 焊点和导孔……162
8.2 印制电路板布线流程……163
8.3 PCB 设计编辑器……163
8.3.1 PCB 编辑器界面缩放……164
8.3.2 窗口管理……166
8.3.3 工具条的打开与关闭……167
8.4 设置电路板工作层面……168
8.4.1 工作层面的类型说明……168
8.4.2 工作层面的设置……170
8.5 PCB 电路参数设置……171
第 9 章 制作印制电路板……177
9.1 单面板与多层板制作简介……177

9.2 PCB 绘图工具 …… 177
9.2.1 绘制导线 …… 177
9.2.2 放置焊点 …… 179
9.2.3 放置过孔 …… 181
9.2.4 放置字符串 …… 182
9.2.5 放置坐标 …… 183
9.2.6 放置尺寸标注 …… 184
9.2.7 设置初始原点 …… 186
9.2.8 绘制圆弧 …… 186
9.2.9 放置填充 …… 188
9.2.10 放置多边形 …… 189
9.2.11 放置切分多边形 …… 190
9.3 准备原理图和网络表 …… 190
9.4 电路板的规划 …… 191
9.5 网络表与元件的装入 …… 193
9.5.1 装入元件库 …… 193
9.5.2 浏览元件库 …… 194
9.5.3 网络表与元件的装入 …… 195
9.6 元件封装 …… 198
9.7 元件的自动布局 …… 204
9.8 手工编辑调整元件的布局 …… 207
9.8.1 选取元件 …… 207
9.8.2 移动元件 …… 208
9.8.3 旋转元件 …… 210
9.8.4 排列元件 …… 211
9.8.5 调整元件标注 …… 213
9.8.6 剪贴复制元件 …… 214
9.8.7 元件的删除 …… 218
9.9 自动布线 …… 218
9.9.1 自动布线参数的设定 …… 218
9.9.2 自动布线 …… 226
9.10 手工调整布线 …… 231
9.10.1 调整布线 …… 231
9.10.2 电源/接地线的加宽 …… 233
9.10.3 文字标注的调整 …… 234
9.10.4 增加电源及地线 …… 240
9.11 利用向导创建新的 PCB …… 242

第 10 章　PCB 报表生成与出图 ····· 250
10.1　生成引脚报表 ····· 250
10.2　生成电路板信息报表 ····· 251
10.3　生成元件报表 ····· 257
10.4　生成网络状态报表 ····· 259
10.5　生成设计层次报表 ····· 261
10.6　生成 NC 钻孔报表 ····· 262
10.7　生成电路特性报表 ····· 262
10.8　生成元件位置报表 ····· 263
10.9　电路板的打印输出 ····· 264
第 11 章　PCB 浏览管理器 ····· 266
11.1　初识 PCB 浏览管理器 ····· 266
11.2　使用 PCB 浏览管理器 ····· 267
11.2.1　管理网络对象 ····· 267
11.2.2　管理元件对象 ····· 269
11.2.3　管理元件封装库对象 ····· 270
11.2.4　管理网络类对象 ····· 273
11.2.5　管理元件类对象 ····· 275
第 12 章　创建 PCB 元件封装 ····· 279
12.1　启动元件封装编辑器 ····· 279
12.2　元件封装编辑器操作环境 ····· 279
12.3　手动创建新的元件封装 ····· 281
12.3.1　元件封装参数设置 ····· 281
12.3.2　放置元件 ····· 283
12.3.3　设置元件封装的参考点 ····· 286
12.4　利用向导创建元件封装 ····· 286
12.5　元件封装管理 ····· 291
12.5.1　浏览元件封装 ····· 291
12.5.2　添加元件封装 ····· 291
12.5.3　元件封装重命名 ····· 292
12.5.4　删除元件封装 ····· 292
12.5.5　放置元件封装 ····· 293
12.5.6　编辑元件封装引脚焊盘 ····· 293
12.5.7　设置信号层的颜色 ····· 293
12.6　创建项目元件封装库 ····· 294
第 13 章　PCB 信号完整性分析 ····· 296
13.1　PCB 信号完整性仿真器 ····· 296

13.2　设置信号完整性分析规则 …… 297
13.2.1　飞升时间的下降边沿（Flight Time–Falling Edge） …… 298
13.2.2　飞升时间的上升边沿（Flight Time–Rising Edge） …… 299
13.2.3　阻抗限制（Impedance Constraint） …… 299
13.2.4　层体（Layer Stack） …… 300
13.2.5　信号超调的下降边沿（Overshoot–Falling Edge） …… 301
13.2.6　信号超调的上升边沿（Overshoot–Rising Edge） …… 302
13.2.7　信号基值（Basic Value） …… 302
13.2.8　激励信号（Signal Stimulus） …… 303
13.2.9　信号上位值（Signal Top Value） …… 304
13.2.10　下降边沿斜率（Slope–Falling Edge） …… 305
13.2.11　上升边沿斜率（Slope–Rising Edge） …… 305
13.2.12　供电网络标号（Supply Nets） …… 306
13.2.13　信号下冲的下降边沿（Undershoot–Faling Edge） …… 307
13.2.14　信号下冲的上升边沿（Undershoot–Rising Edge） …… 307
13.3　PCB 的 DRC 检查 …… 308
13.4　完整性分析仿真器 …… 310
13.4.1　File 菜单 …… 311
13.4.2　Edit 菜单 …… 312
13.4.3　Simulation 菜单 …… 313
13.4.4　Library 菜单 …… 317
13.4.5　Options 菜单 …… 318
13.5　波形分析器 …… 320
第 14 章　电路仿真 …… 322
14.1　SIM99 仿真库中的元器件 …… 322
14.2　SIM99 中的激励源 …… 327
14.3　初始状态的设置 …… 330
14.3.1　节点电压 NS 设置 …… 331
14.3.2　初始条件 IC 设置 …… 331
14.4　仿真器的设置 …… 332
14.4.1　进入分析（Analysis）设置环境 …… 332
14.4.2　瞬态特性分析（Transient Analysis） …… 333
14.4.3　傅里叶分析（Fourier Analysis） …… 334
14.4.4　交流小信号分析（AC Small Signal analysis） …… 334
14.4.5　直流分析（DC Sweep analysis） …… 335
14.4.6　蒙特卡罗分析（Monte Carlo analysis） …… 336
14.4.7　扫描参数分析（Parameter Sweep analysis） …… 337
14.4.8　扫描温度分析（Temperature Sweep analysis） …… 338

14.4.9 传递函数分析（Transfer Function）……338
14.4.10 噪声分析（Noise analysis）……339
14.5 设计仿真原理图……339
14.6 模拟电路仿真实例……341
14.7 数字电路仿真实例……347
第 15 章 可编程逻辑器件设计……352
15.1 可编程逻辑器件设计概述……352
15.1.1 可编程逻辑器件设计的发展……352
15.1.2 Advanced PLD99 的新特点……353
15.2 PLD 的一般设计过程……354
15.3 CUPL 语言和语法……355
15.3.1 CUPL 语言概述……355
15.3.2 CUPL 语言的预处理指令……363
15.3.3 CUPL 语言的语法……363
15.4 CUPL 源文本文件的生成……370
15.4.1 PLD 系统描述……370
15.4.2 创建源文件……371
15.4.3 方程式的定义……376
15.4.4 目标器件的选择……378
15.4.5 源文件中管脚的定义……380
15.4.6 CUPL 文本源文件的直接生成及其设置……380
15.5 CUPL 原理图的生成……382
15.5.1 CUPL 原理图模板的生成……382
15.5.2 在工作平面上放置元件……385
15.5.3 元件属性的修改……390
15.5.4 绘制 PLD 原理图……391
15.6 PLD 文本源文件的编译……392
15.6.1 PLD 编译器的设置……392
15.6.2 CUPL 源文件的编译……401
15.7 PLD 原理图文件的编译……403
15.8 PLD99 源文件的仿真……407
15.8.1 创建仿真测试向量文件……407
15.8.2 仿真所设计的逻辑器件……409
15.8.3 检查仿真波形……410
附录……411

第 1 章　Protel 99 设计基础

1.1　Protel 99 辅助绘图环境概述

Protel 99 是基于 Windows 95/NT 环境的新一代电路原理图辅助设计与绘制软件，其功能模块包括电原理图设计、印制电路板设计、无网格布线器、可编程逻辑器件设计、电路图模拟/仿真等，是一体化的电路设计与开发环境。

1.1.1　Protel 99 设计环境

当用户启动 Protel 99 后，系统将进入设计环境。此时可以单击 File 菜单上的 New 命令，系统将弹出如图 1.1 所示的 Protel 99 新设计数据库建立的文件路径设置选项卡。

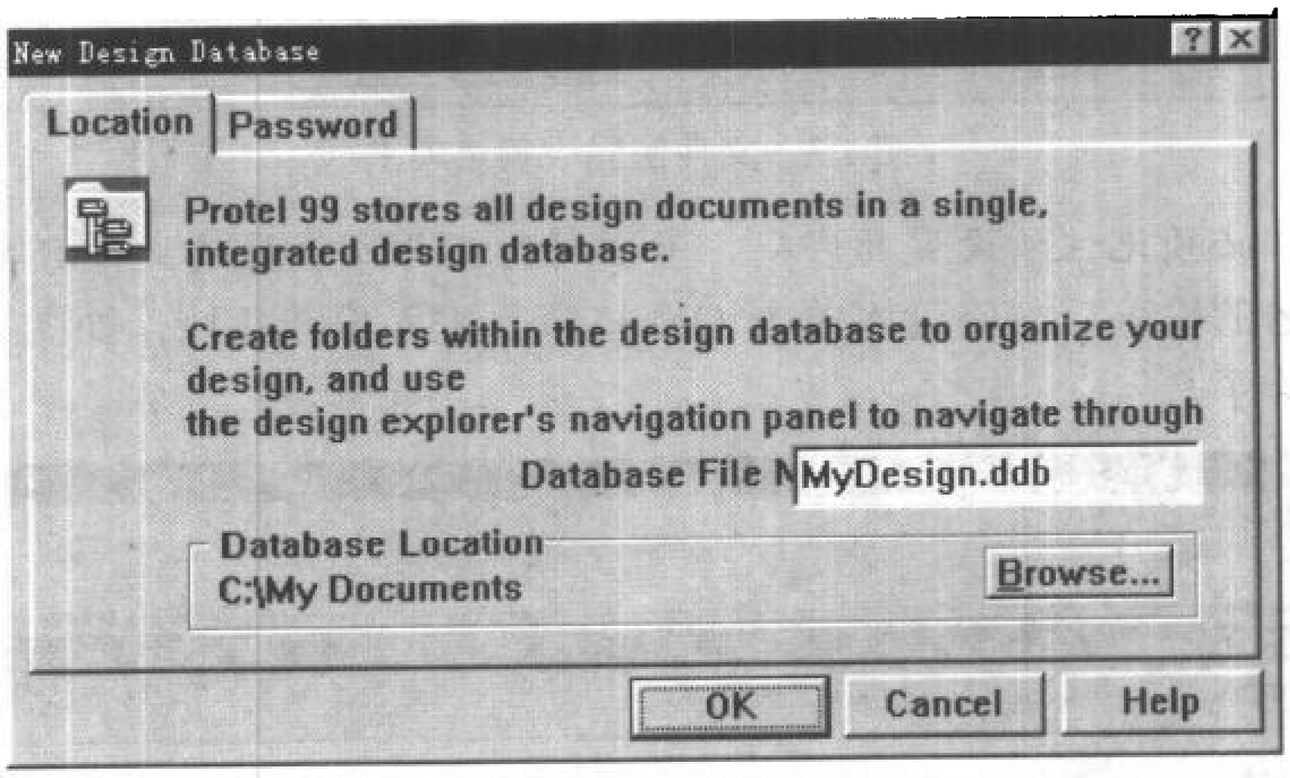


图 1.1　新设计数据库建立对话框

用户可以在 Database File Name（数据库文件名）编辑框中输入所设计的电路图的数据库名，文件的后缀为.ddb。如果想改变数据库文件所在当前目录，可以单击 Browse 按钮，系统将弹出如图 1.2 所示的文件另存对话框，此时用户可以设定数据库文件所在的路径。

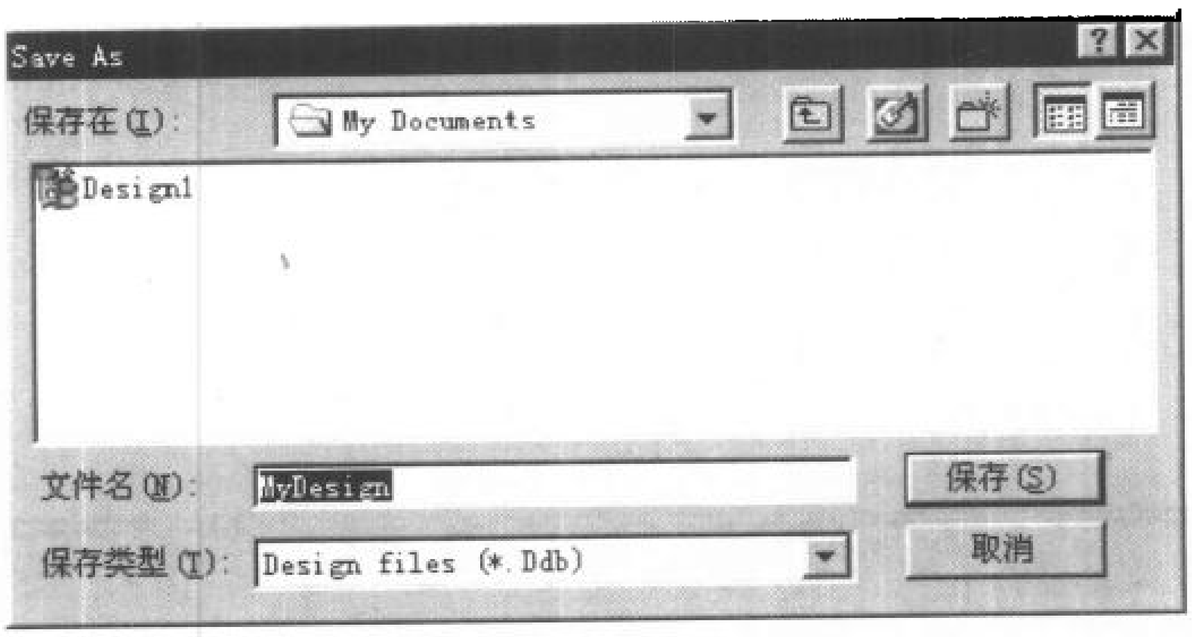


图 1.2　文件另存对话框

如果用户想设定所设计电路图数据库文件为保密级，则可以单击图 1.1 所示的对话框中的 Password，进入文件密码设置选项卡，如图 1.3 所示，用户可以选择 Yes 单选钮，并且可以在 Password 编辑框中输入所设置的密码，然后再在 Confirm Password（确认密码）编辑框中输入设置的密码，确认正确后，即设置成功。

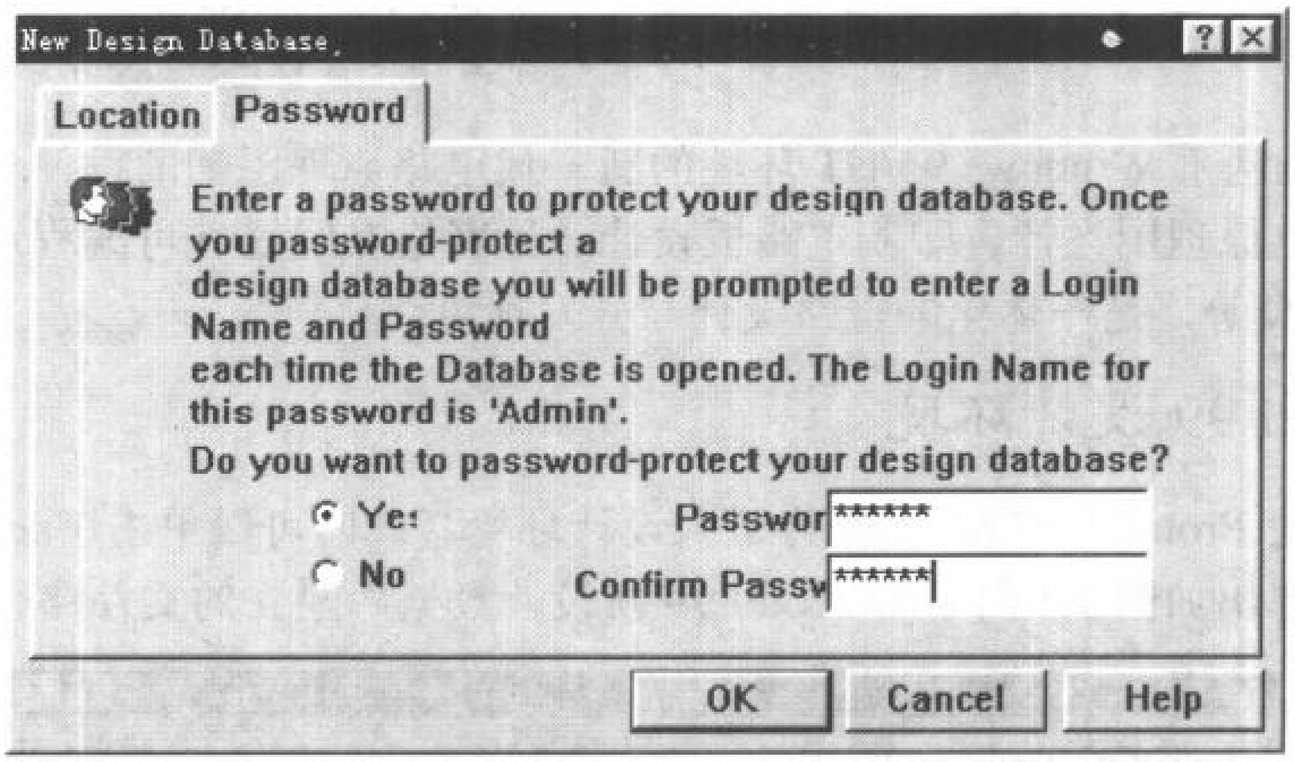


图 1.3　文件密码设置选项卡

注意：用户必须记住所设置的密码，否则将打不开所设计的文件数据库。

完成文件名的输入后，就可以单击 OK 按钮，进入设计环境，如图 1.4 所示，此时就可以进行设计了。

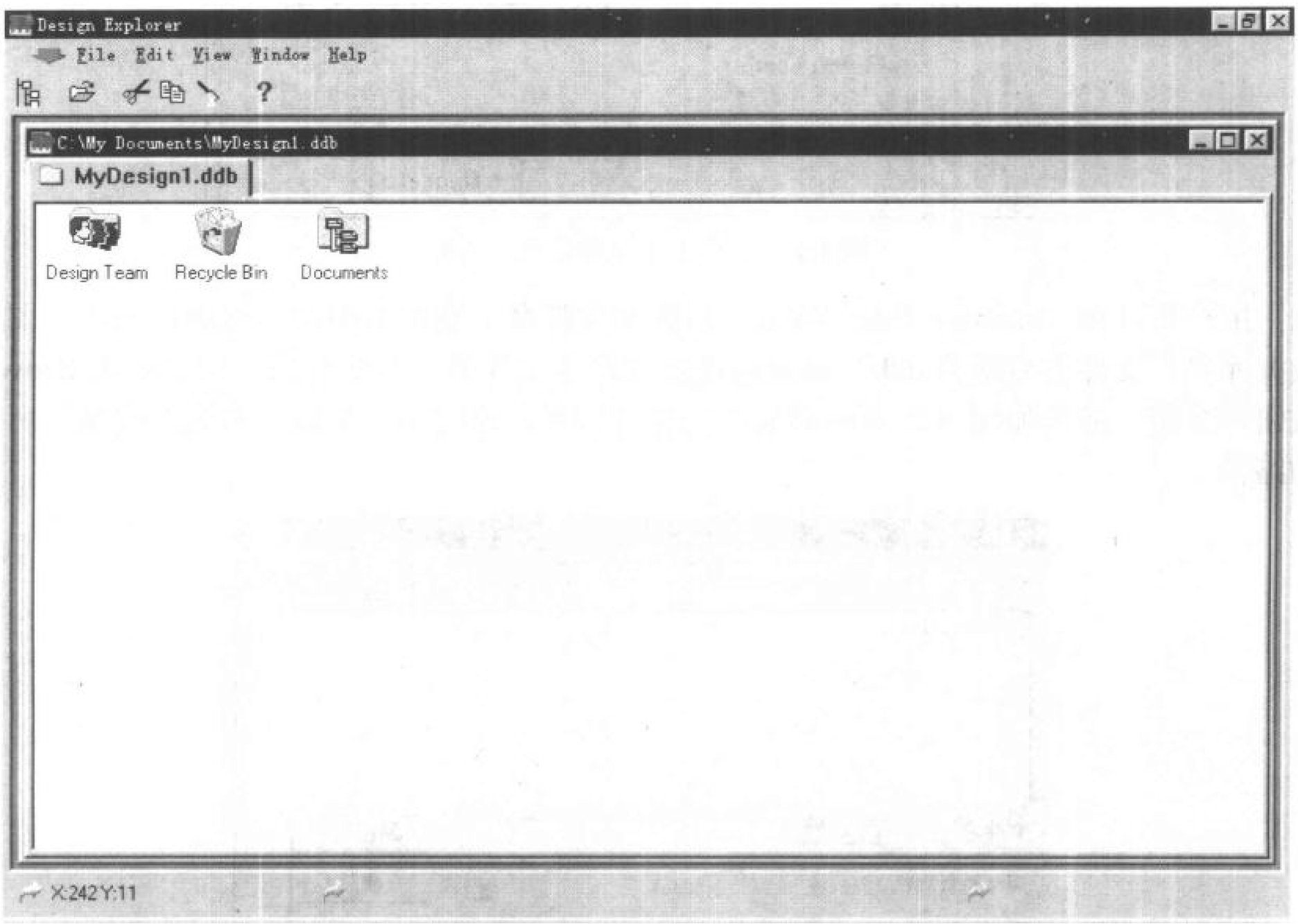


图 1.4　Protel 99 设计环境

1.1.2　Protel 99 的组成

在Protel 99中，所有的设计文档都集成在一个单一的设计库中，管理这个设计库的工具就是Design Explorer，也就是设计管理器，如图1.4所示。设计管理器主要包含以下几个部分。

1．Design Team 管理器

Protel 99 的设计是面向一个设计组的，设计组的成员和特点都在 Design Team（设计组）中进行管理，可以在 Design Explorer 中定义设计组的成员和权限，这样就使通过网络来进行设计变得更加方便。设计组中的成员数量没有限制，并且他们可以同时访问同一个设计库。每个成员都可以看到当前哪个文档被打开，并且可以锁住文档防止被修改。

2．Documents 管理器

所有的文档都包含在 Documents 主目录中，其中主要有电路设计文档电路原理图（Schematics）文件和印制电路板（Printed Circuit Board，简称 PCB）文件，以及很多子目录，包括 PCB Fabrication（PCB 板制作）文件、Reports（报表）和 Simulation Analyses（仿真分析）等。Design Documents 中不仅仅包含 Protel 中的设计文件，还可以输入任何类型的应用文档，如 Microsoft Word、Microsoft Excel、AutoCAD 等，用户可以直接在设计管理器中打开和编辑这些文档。

1.2　Protel 99 的特点

Protel 99 的主要功能模块包括电路原理图设计、PCB 板设计和电路仿真器件设计，各模块具有丰富的功能，可以实现电路设计与分析目标。

（1）电路设计部分主要包括下面几部分：

●用于原理图设计的 Schematic 模块。该模块主要包括设计原理图的原理图编辑器、用于修改和生成零件的零件库编辑器以及各种报表的生成器。

●用于电路板设计的 PCB 设计模块。该模块主要包括用于设计电路板的电路板编辑器，用于修改、生成零件封装的零件封装编辑器以及电路板组件管理器。

●用于 PCB 自动布线的 Route 模块。

（2）电路仿真与 PLD 设计主要包括下面几部分：

●用于可编程逻辑器件设计的 PLD 模块。该模块主要包括具有语法意识的文本编辑器、用于编译和仿真设计结果的 PLD 以及用来观察仿真波形。

●用于电路仿真的 Simulate 模块。该模块主要包括一个功能强大的数 / 模混合信号电路仿真器，能提供连续的模拟信号和离散的数字信号仿真。

1．Schematic 模块

电路原理图是电路设计的开始，是实现一种用户设计目标的原理实现，图形主要由电子器件和线路组成，如图 1.5 所示即为一张实现某控制任务的电路原理图，该原理图就是由 Schematic 模块生成的。Schematic 模块具有如下特征。

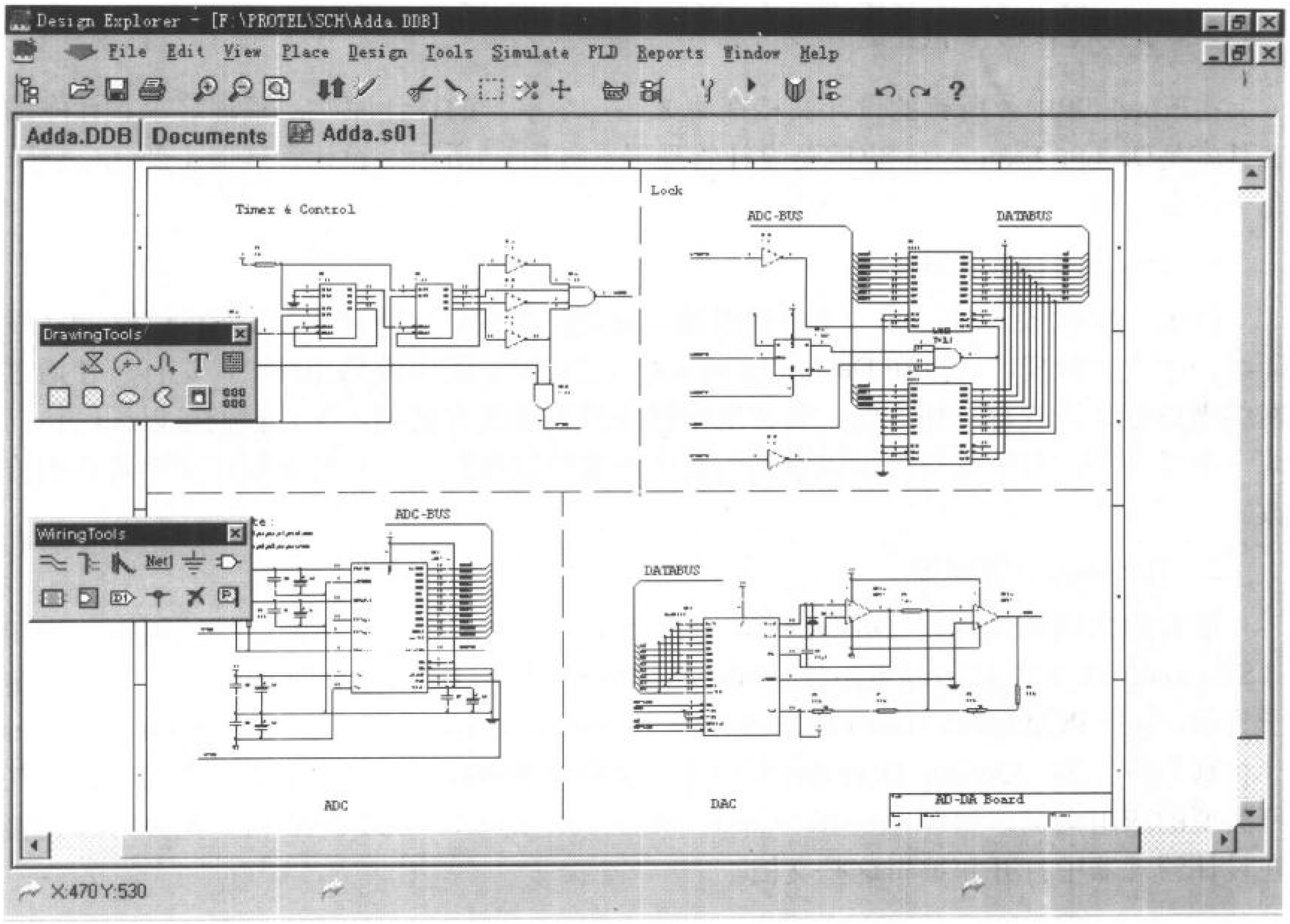


图 1.5　一张完整的电路原理图

（1）支持层次化设计

随着电路的日益复杂，电路设计的方法也日趋层次化（Hierarchy）。也就是说，可先将整个电路按照其特性及复杂程度切割成适当的子电路，必要时可以使用层次化的树状结构来完成。设计师先一一单独绘制及处理好每一个子电路，然后再将它们组合起来继续处理，最后完成整个电路。Schematic 完全提供了层次化设计所需要的功能。

（2）丰富而又灵活的编辑功能

●自动连接功能　在原理图设计时，用一些专门的自动化特性来加速电气件的连接。电气栅格特性提供了所有电气件（包括端口、原理图、总线、总线端、网络标号、连线和元件等）的真正“自动连接”。当它被激活时，一旦光标移动到电气栅格的范围内，它就自动跳到最近的电气“热点”上，接着光标形状发生改变，指示出连接点。当这一特性和自动连接特性配合使用时，连线工作就变得非常轻松。

●交互式全局编辑　在任何设计对象（如元件、连线、图形符号、字符等）上，只要双击鼠标左键，就可打开它的对话框。对话框显示该对象的属性，这是用户可以对其进行修改，并可将这一修改扩展到同一类型的所有其他对象，即进行全局修改。如果需要，还可以进一步指定全局修改的范围。

●便捷的选择功能　设计者可以选择全体，也可以选择某个单项，或者一个区域。在选择项中还可以不选某项，也可以增加选项。已选中的对象可以移动、旋转，也可以使用标准的 Windows 命令，如 Cut（剪切）、Copy（拷贝）、 Paste（粘贴）、Clear（清

除）等。

（3）强大的设计自动化功能

●设计检验 ERC（电气法则检查）　它可以对大型复杂设计进行快速检查。电气法则检查 ERC 可以按照用户指定的物理/逻辑特性进行，而且可以输出各种物理 / 逻辑冲突的报告。例如没连接的网络标号、没连接的电源、空的输入管脚等等，同时还可将电气法则检查 ERC 的结果直接标记在原理图中。

●数据库连接　它提供了强大灵活的数据库连接，原理图中任何对象的任意属性值都可以输入和输出，你可以选择某些属性（可以是两个属性，也可以是全部属性）进行传送，也可以指定输入、输出的范围是当前图纸，还是当前项目或元件库，或者是全部打开的图纸或元件库。一旦所选择的属性值已输出到数据库，它可以由数据库管理系统来处理支持的数据库，包括 dBASE III 和 dBASE IV。

●自动标注　在设计过程的任何时候都可以使用“自动标注”功能（一般是在设计完成的时候使用），以保证无标号跳过或重复。

（4）在线库编辑及完善的库管理

●用户不仅可以打开任意数目的库，而且不需要离开原来的编辑环境就可以访问元件库，通过计算机网络还可以访问多用户库。

●元件可以在线测览，也可以直接从库编辑器中放置到设计图纸上，不仅库元件可以增加或修改，而且原理图和元件库之间可以进行相互修改。

●原理图提供 16000 多个元器件库（EE 三种模式），包括 AMD、Intel、Motorola、Texas Instruments、National Instruments、ZILOG、Maxim 以及 Xilinx、Eesof、PSPICE、SPICE 仿真库等。

（5）良好的开放性

●原理图除接受 TANGO、Protel（DOS 版）设计文件格式以外，还支持 OrCAD。输出网络表类型支持 30 多种格式，包括 Mentor、Cadentix、PADS、Eesof、OrCAD 等。

●原理图还提供与符合工业标准的模拟、数字以及混合信号仿真软件的连接，如 PSPICE、Dophin SMASH 等。对于 FPGA 设计可通过原理图选项 Xilinx 接口来提供强有力的可编程逻辑设计。

●原理图元件库除接受 TANGO、Protel（DOS 版）库格式以外，还支持 OrCAD 库格式。

2．PCB 模块

印制电路板是由电路原理图到制版的桥梁，设计了电路原理图后，需要根据原理图生成印制电路板，这样就可以制作电路板。图 1.6 所示为一张由图 1.5 所示的原理图生成的印制电路板图。印制电路板模块具有如下主要特点。

（1）32 位的 EDA 设计系统

●PCB 可支持设计层数为 32 层、板图大小为 2540 mm ×2540mm 的多层线路板。

●可作任意角度的旋转，分辨率为 0.001°。

●支持水滴焊盘和异型焊盘。

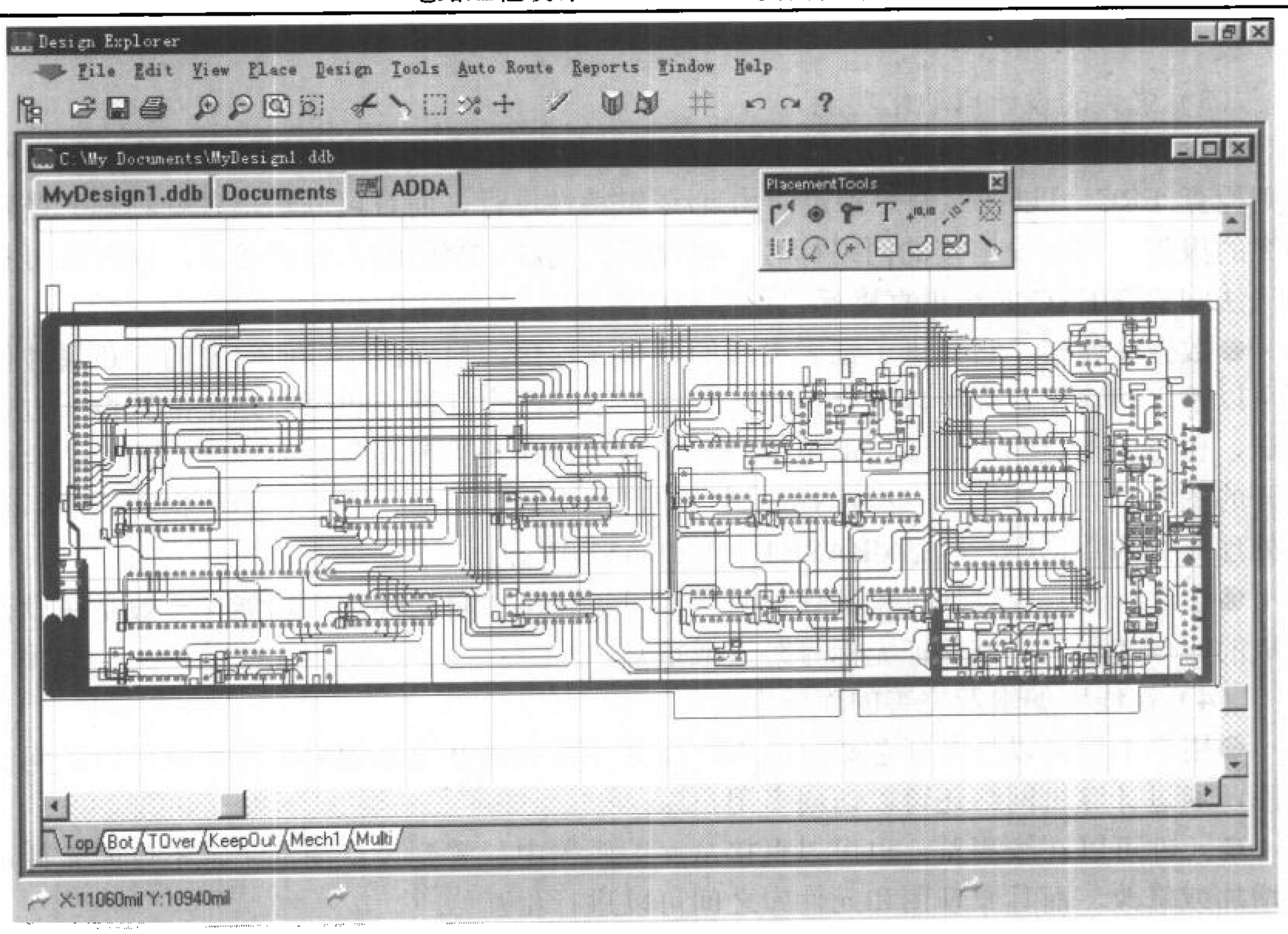


图 1.6　一块标准的印制电路板图

（2）丰富而又灵活的编辑功能

●PCB 模块具有交互式全局编辑功能、便捷的选择功能、多层撤消或重做功能。

●支持飞线编辑功能和网络编辑。用户勿需生成新的网络表即可完成对设计的修改。

●手工重布线可自动去除回路。

●PCB 图能同时显示元件管脚号和连接在管脚上的网络号。

●集成的 ECO（工程修改单）系统将会记录下你的每一步修改，并将其写入 ECO 文件，用户可依此修改原理图。

（3）强大的设计自动化功能

●具有超强的自动布局能力，PCB 采用了基于人工智能的全局布局方法，可以实现 PCB 板面的优化设计。

●高级自动布线器采用拆线重试的多层迷宫布线算法，可同时处理所有信号层的自动布线，并可以对布线进行优化。可选的优化目标如使过孔数目最少、使网络按指定的优先顺序布线等。

●支持 Shape-based（无网络）的布线算法，可完成高难度、高精度 PCB 板（如 486 以上微机主板、笔记本微机的主板等）的自动布线。

●在线式 DRC（设计规则检查），在编辑时系统可自动地指出违反设计规则的错误。

（4）在线式库编辑及完善的库管理

设计者不仅可以打开任意数目的库，而且不需要离开原来的编辑环境就可访问、浏览元件封装库，通过计算机网络还可以访问多用户库。

（5）完备的输出系统

●支持 Windows 平台上所有输出外设，并能预览设计文件。

●可输出高分辨率的光绘（Gerber）文件，对其进行显示、编辑等。

●能够输出 NC Drill 和 Pick&Place 文件等。

3．PLD 逻辑器件设计

PLD99 支持所有主要的逻辑器件生产商，比较其他的 EDA 软件，PLD99 有两个独特的优点，第一是仅仅需要学习一种开发环境和语言就能够使用不同厂商的器件。例如，用 PLD99 既可为 PAL16L8 设计一个简单的地址解码器，又可为 Xilinx5000 系列元件做一个专用的设计。另一个优点是可将相同的逻辑功能用物理上不同的元件实现，以便根据成本、供货渠道自由选择元件制造商。PLD99 全面支持 PLD 器件，它包括有 Altera Max、AMD MACH、Atmel 高密度 EPLDs、Cypress、Inter FLEX、ICT EPLD/FPGA's、lattice、National MAPL、Motorola、Philips PML 和 Xilinx EPLD 等。

1.3　Protel 99 文件管理

在建立一个新的设计数据库后，如果用户没有进入具体的设计操作界面，Protel 99 的各菜单主要是进行各种文件命令操作，设置视图的显示方式以及编辑操作。使用 Protel 99 时，如果用户仅仅创建了一个新的设计数据库，还没有进入真正的图形设计及绘制界面时，系统仅仅包括 File、Edit、View、Window 和 Help 五个下拉菜单，如图 1.7 所示。

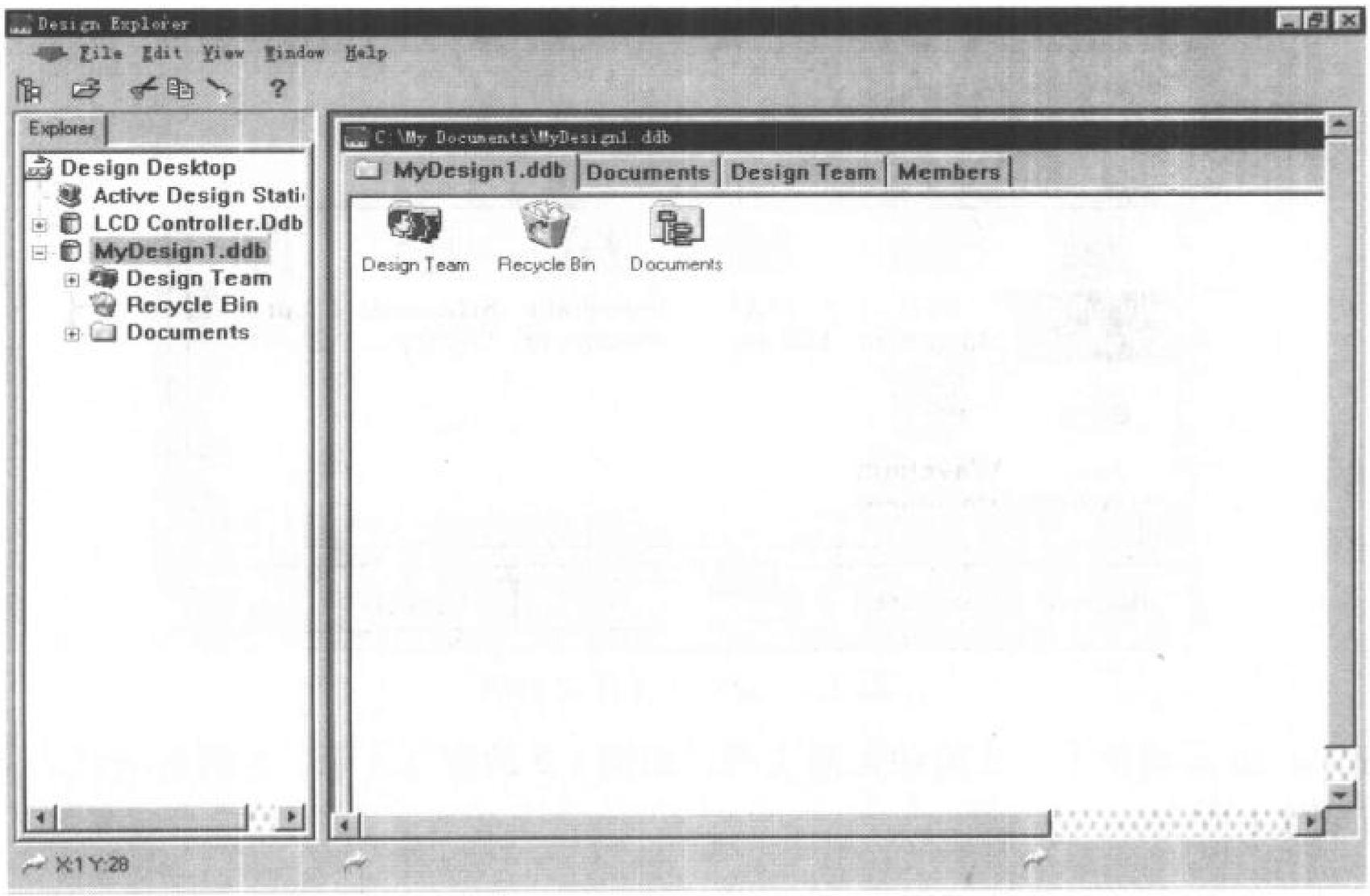


图 1.7　设计管理器界面

1.3.1 文件管理

文件管理主要通过 File 菜单中的各命令来实现。该菜单命令主要是文件的管理操作，如文件的打开、新项目的建立等，如图 1.8 所示。

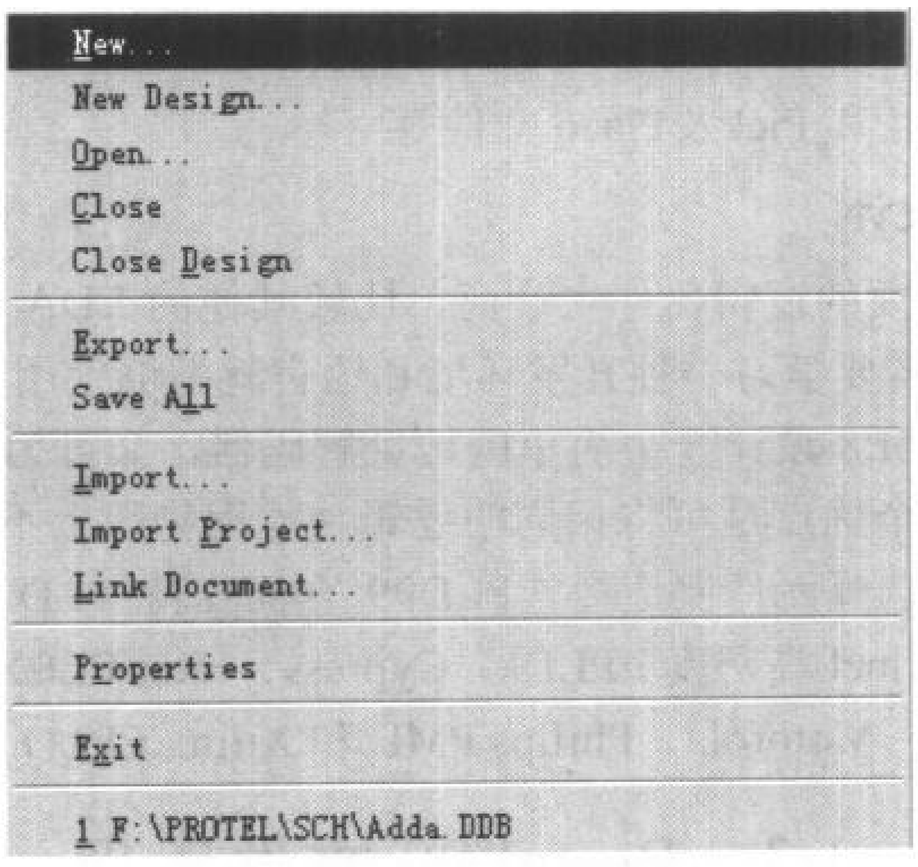


图 1.8 File 菜单

File 菜单的各选项功能如下：

（1）New 新建一个空白文件，文件的类型可以是原理图（Sch）文件、印制电路板（PCB）文件、原理图元件库编辑文件（Schlib）、印制电路元件库编辑文件（PCBlib）、文本文件以及其他的文件等。选取此菜单项，将会显示新文件对话框，如图 1.9 所示，用户可以选择所需建立的文件类型，然后单击 OK 按钮即可。

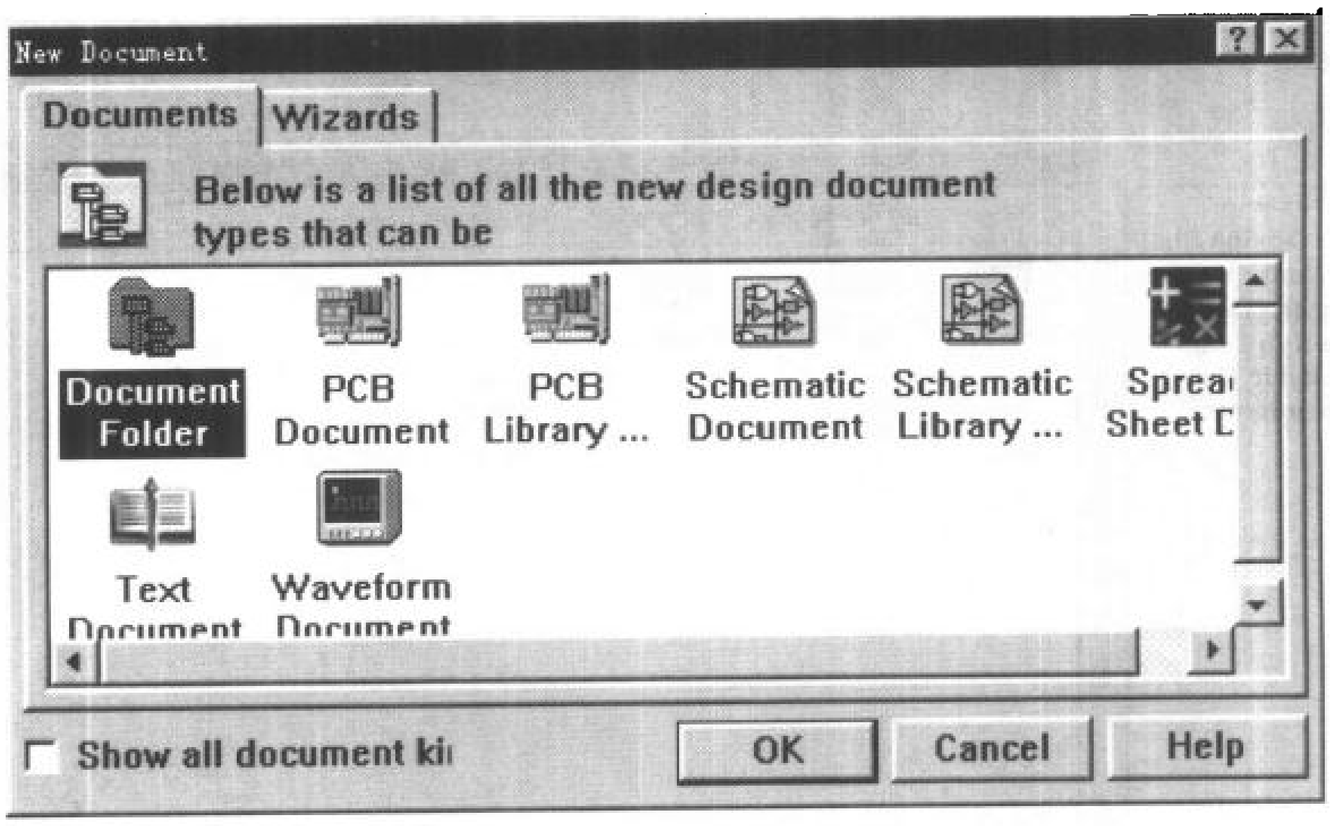


图 1.9 建立新文件对话框

Protel 99 里提供了丰富的编辑器资源，如图 1.9 的图标所示。各图标所代表的文件类型如表 1.1 所示。

表 1.1　图标与对应文件类型

按　钮	功　能
Document Folder	建立设计文档或文件夹
PCB Document	印制电路板设计编辑器
PCB Library ...	印制电路板元件封装编辑器
Schematic Document	原理图设计编辑器
Schematic Library ...	原理图元件编辑器
Spread Sheet D...	表格处理编辑器
Text Document	文字处理编辑器
Waveform Document	波形处理编辑器

（2）New Design　新建立一个设计库，所有的设计文件将在这个设计库中统一进行管理，该命令与用户还没有创建数据库前的 New 命令执行过程一致，用户可以参考 1.1 节。

（3）Open　打开已存在的设计库。执行该命令后，系统将弹出如图 1.10 所示的对话框，用户可以选择需要打开的文件对象或设计数据库。

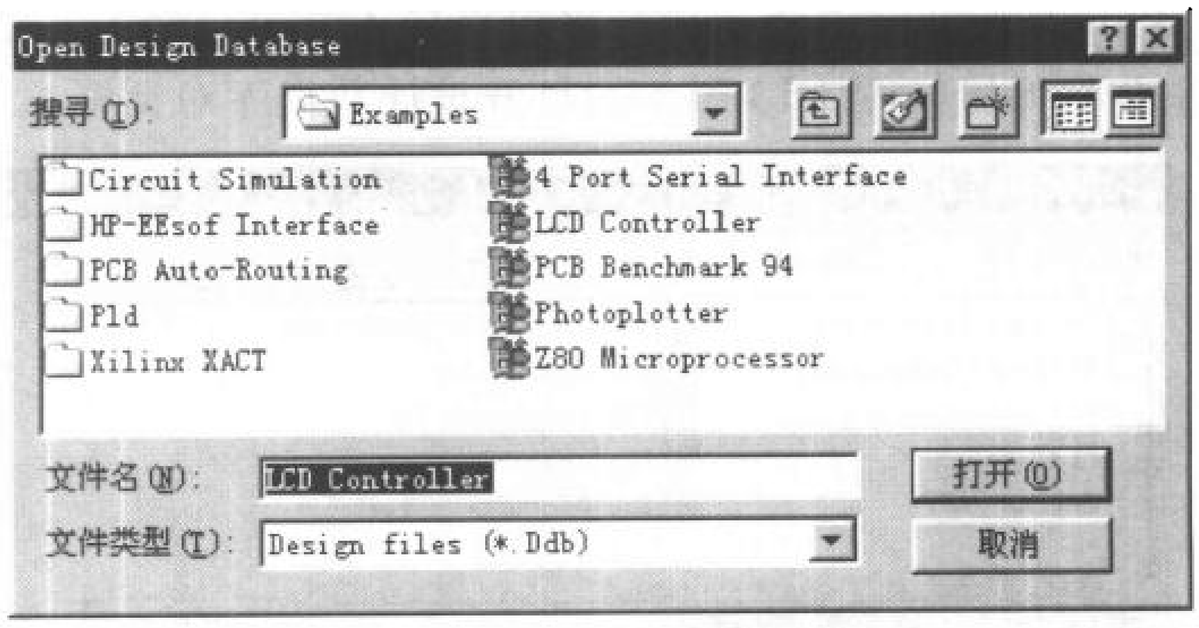


图 1.10　打开已存在的设计数据库

（4）Close　关闭当前已经打开的设计文件。

（5）Close Design　关闭当前已经打开的设计库。

（6）Export　将当前设计库中的一个文件导出到其他路径，执行该命令后，系统将弹出如图 1.11 所示的对话框。

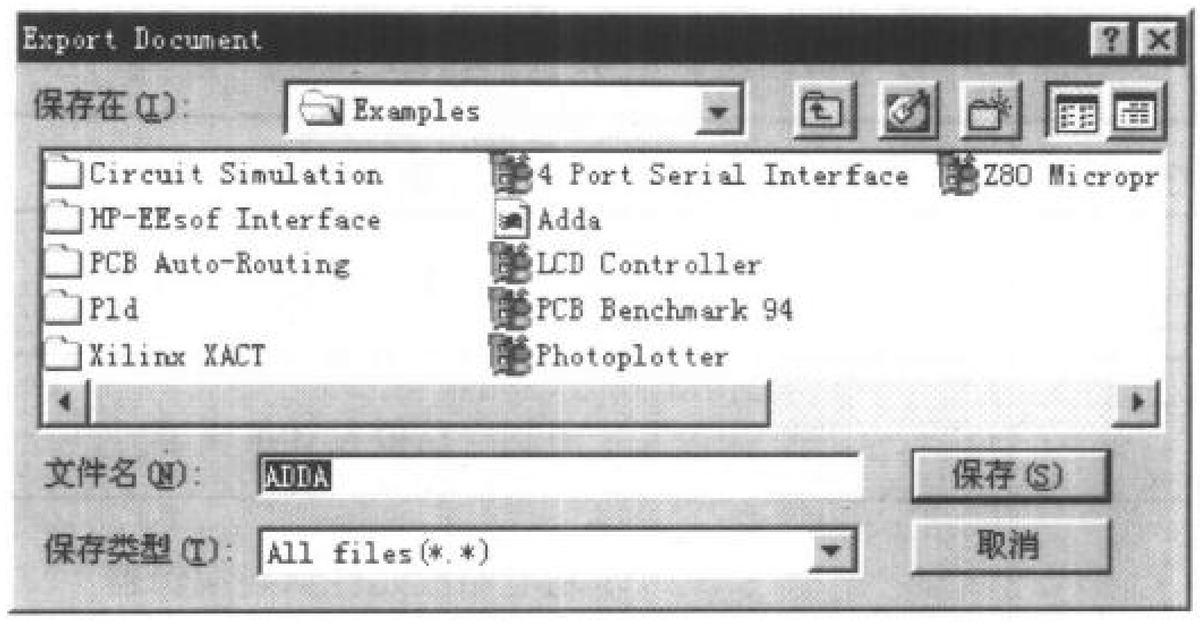


图 1.11　导出当前文件对话框

（7）Save All　保存当前所有已打开的文件。

（8）Import　将其他文件导入到当前设计库，成为当前设计数据库中的一个文件，选取此菜单项，将会显示导入文件对话框，如图 1.12 所示，用户可以选取所需要的任何文件，将此文件包含到当前设计库中。

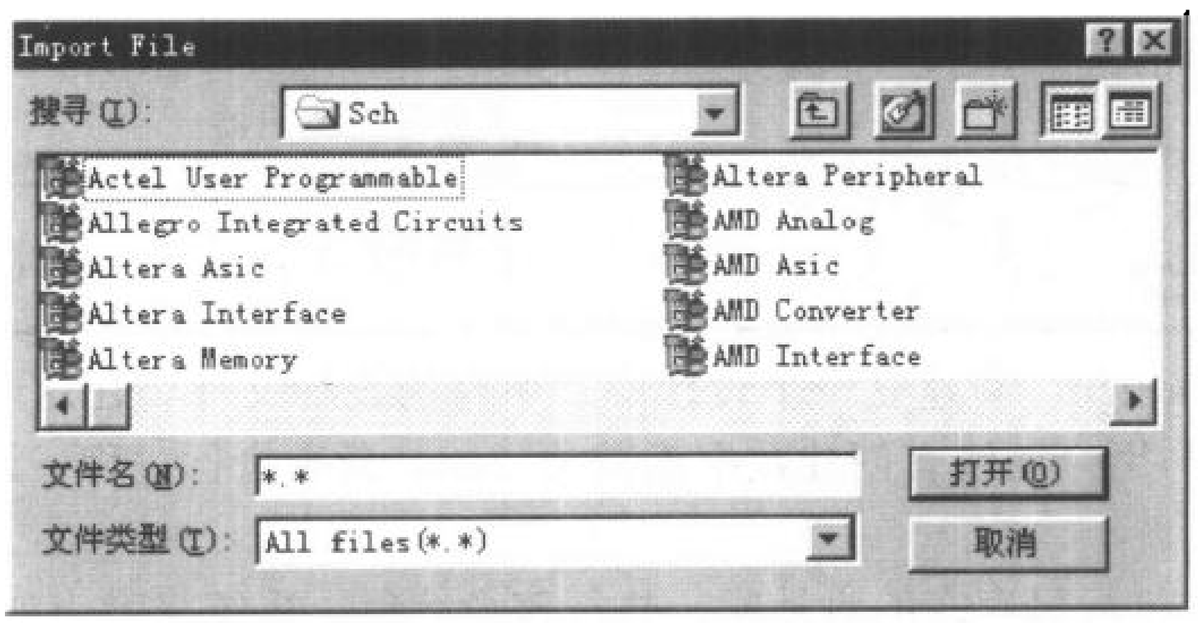


图 1.12　导入文件对话框

（9）Import Project　执行该命令后，将可以导入一个已经存在的设计数据库到当前设计平台中，系统将弹出如图 1.13 所示的打开设计数据库对话框。

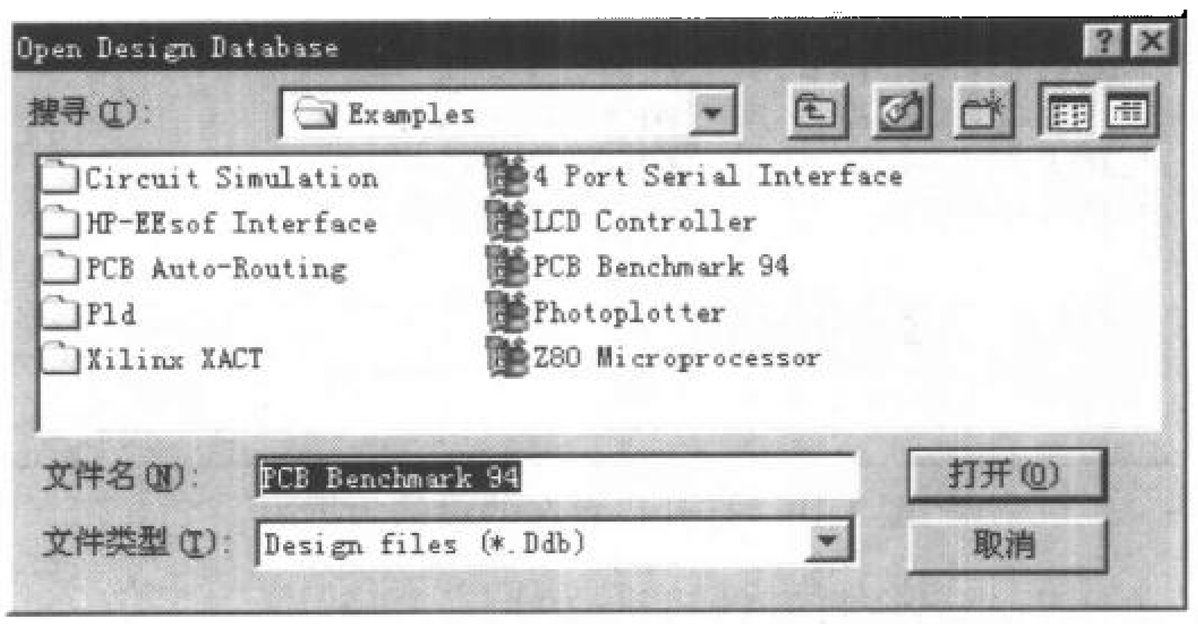


图 1.13　打开设计数据库对话框

（10）Link Document　连接其他类型的文件到当前设计库中。执行该命令后，系统弹出如图 1.14 所示的对话框，用户可以通过该对话框将其他文档的快捷方式连接到本设计平台。

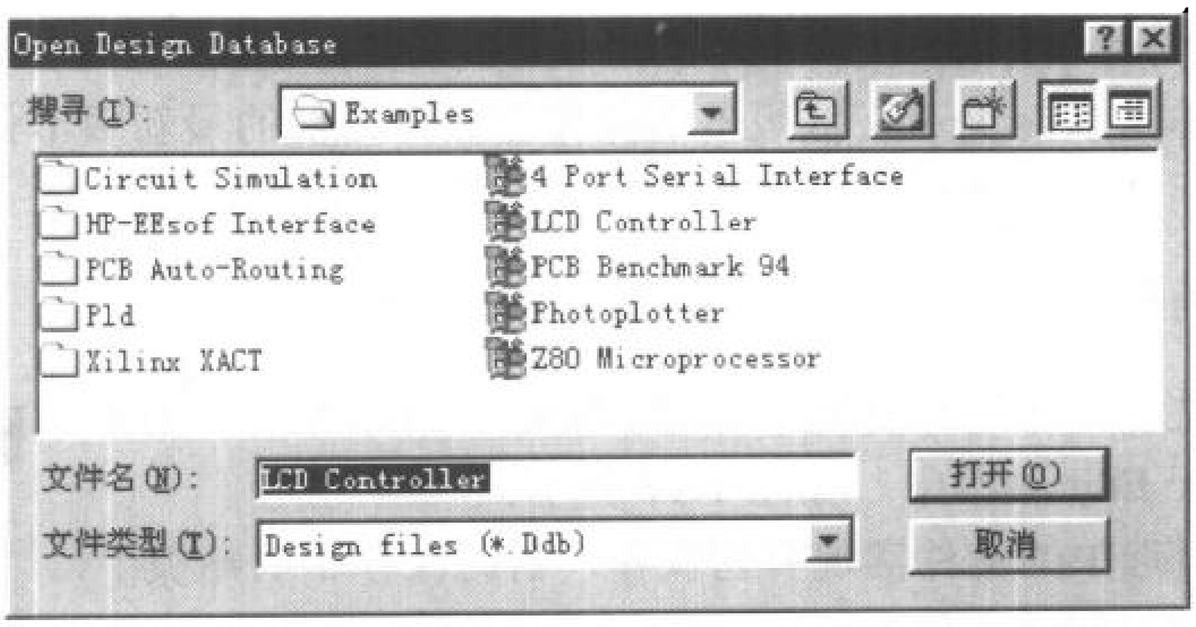


图 1.14　连接其他文件到本设计平台平共处

（11）Properties　管理当前设计库的属性。如果先选中一个文件对象后，再执行该命令，则系统将弹出如图 1.15 所示的文件属性对话框，用户可以修改或设置文件属性。

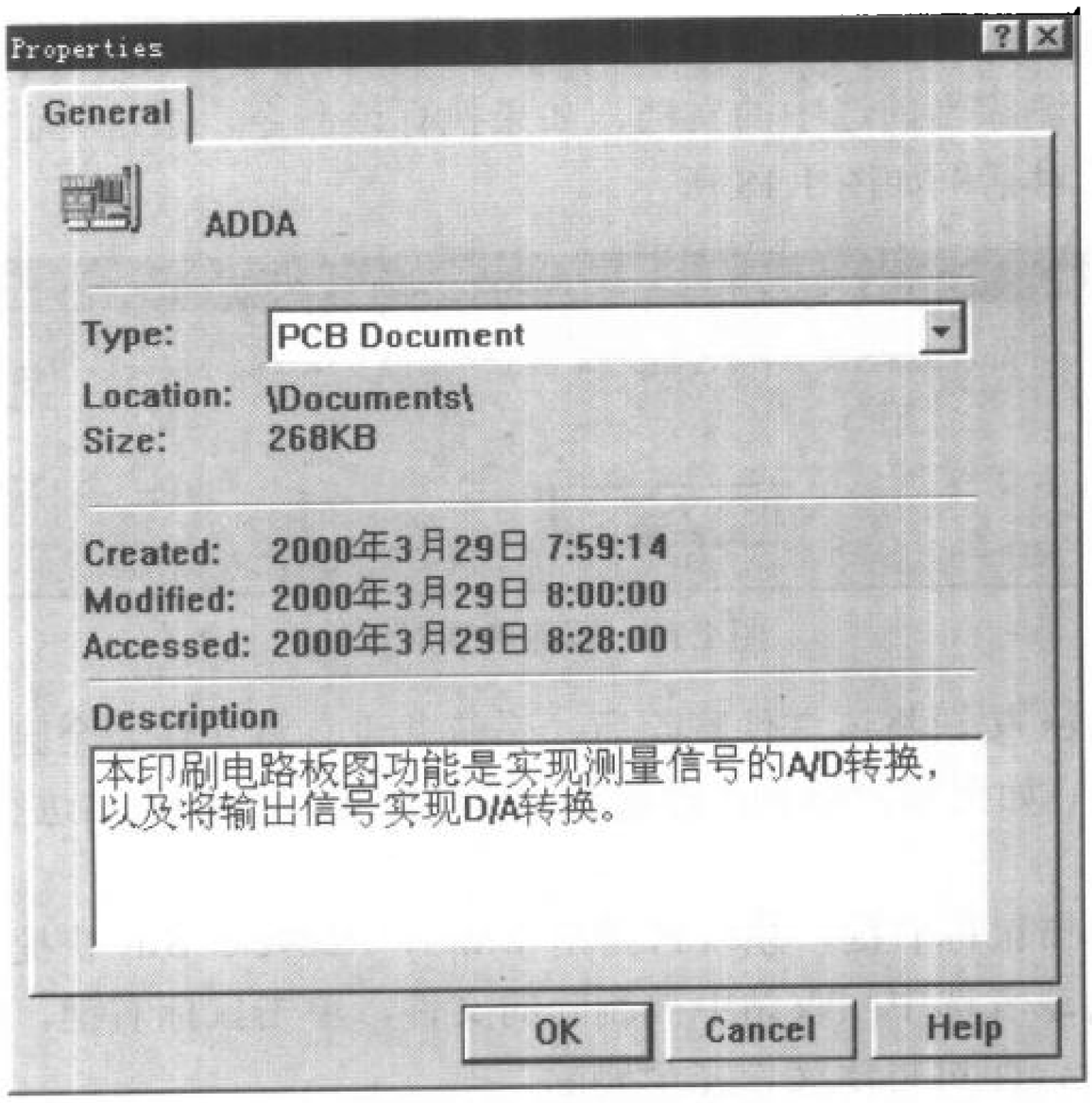


图 1.15　文件属性对话框

对于不同的文件对象，其属性对话框可能不同，这将在后面进行讲解。

（12）Exit　退出 Protel 99 系统。

上述命令大部分可以从快捷菜单中输入，用户可以在当前设计数据库的空白地方，单击鼠标右键，系统将弹出如图 1.16 所示的快捷菜单，用户可以从中选择操作命令，具体操作与上面相应介绍的操作一样。

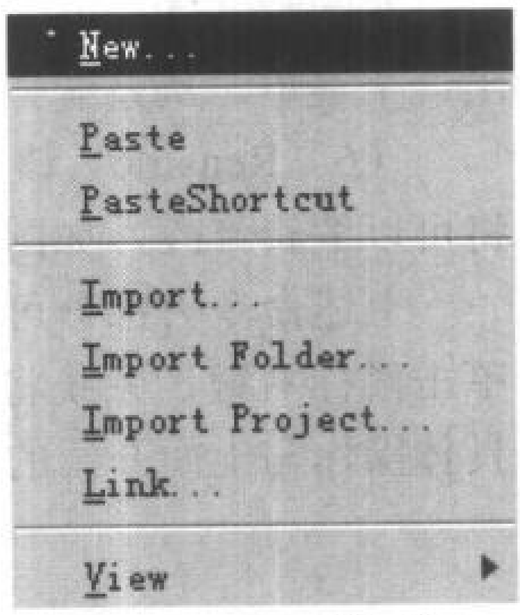


图 1.16　File 快捷菜单

另外用户也可以使用鼠标选择某项命令，如选择 File 菜单中的 New 命令，可以使用如下的操作方式。

首先按 F 键，用户可以看到系统弹出了一个菜单，然后按

N 键，则执行了 New 命令。

使用键盘操作是以前 Protel 低版本的操作方式，目前的最新版本依然保留该功能，可以方便以前的用户使用该软件。

1.3.2 文件编辑

用户可以对文件对象进行复制、剪切、粘贴、删除等编辑操作，文件编辑命令位于 Edit 菜单中。如图 1.17 所示。

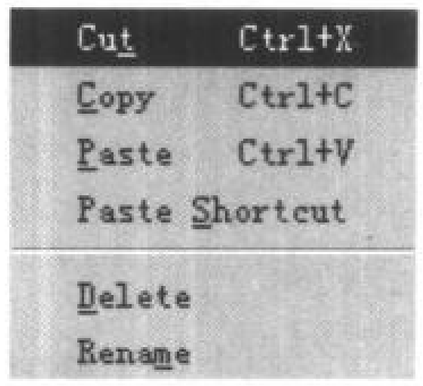


图 1.17 Edit 菜单

（1）Cut 对选中的文件实现剪切操作，暂时保存于剪贴板中，然后用户可以粘贴复制该文件。

（2）Copy 将选中的文件拷贝到剪贴板中，用户可以粘贴复制该文件。

（3）Paste 将已保存在剪贴板中的文档复制到当前位置。

（4）Paste Shortcut 将剪贴板中的文档的快捷方式复制到当前位置。

（5）Delete 删除当前选中的文档，如果执行该命令，系统将会提示用户是否真的删除该文件，提示对话框如图 1.18 所示。

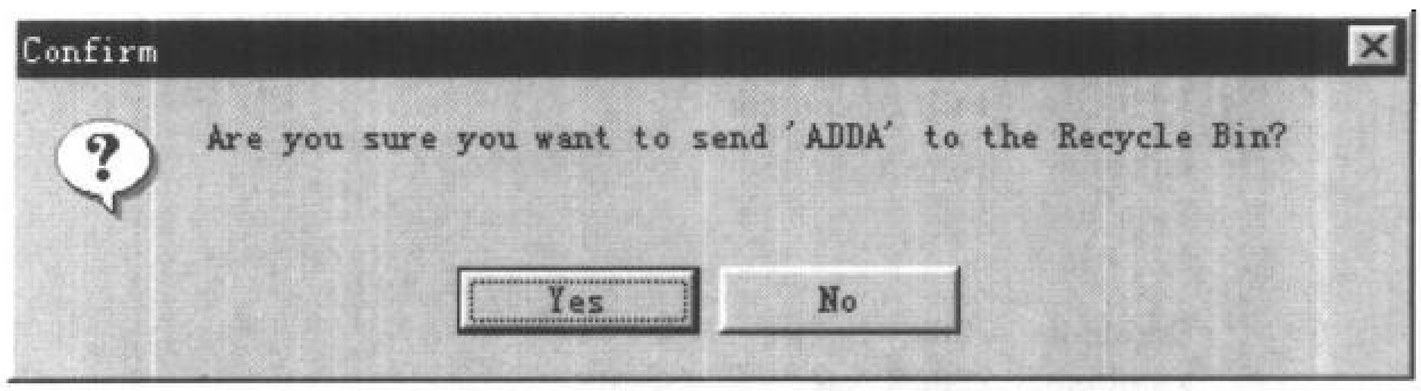


图 1.18 删除确认对话框

如果用户按 Yes 按钮将该文件删除后，系统并没有将文件完全删除，而是将文件放到回收站中。此时，如果用户想彻底删除该文件，则可以到回收站进行清空回收站操作，具体操作如下：

在回收站中单击鼠标右键，系统将弹出 Empty Recycle Bin 快捷命令，执行该命令即可清空回收站。或者选中回收站中被删除的文件，单击鼠标右键，从系统弹出的菜单中选择 Delete 命令，即可将该文件完全删除。

如果用户不想删除，则可以恢复被删除的文件，操作方法如下：

在回收站 Recycle Bin 中，使用鼠标选中被删除的文件。单击鼠标右键，系统将弹出一个菜单，从系统弹出的菜单中选择 Restore 命令，即可将该文件恢复到原来的位置。

（6）Rename 该命令用来重新命名当前选中的文档，执行该命令，选中的文档名将可以编辑修改，如图 1.19 所示，此时用户可以重新输入文件名。

上述命令大部分可以从快捷菜单中输入，用户可以在当前设计数据库的空白地方，单击鼠标右键，系统将弹出如图 1.20 所示的快捷菜单，用户可以从中选择操作命令，具体操作与上面介绍的相应操作一样。

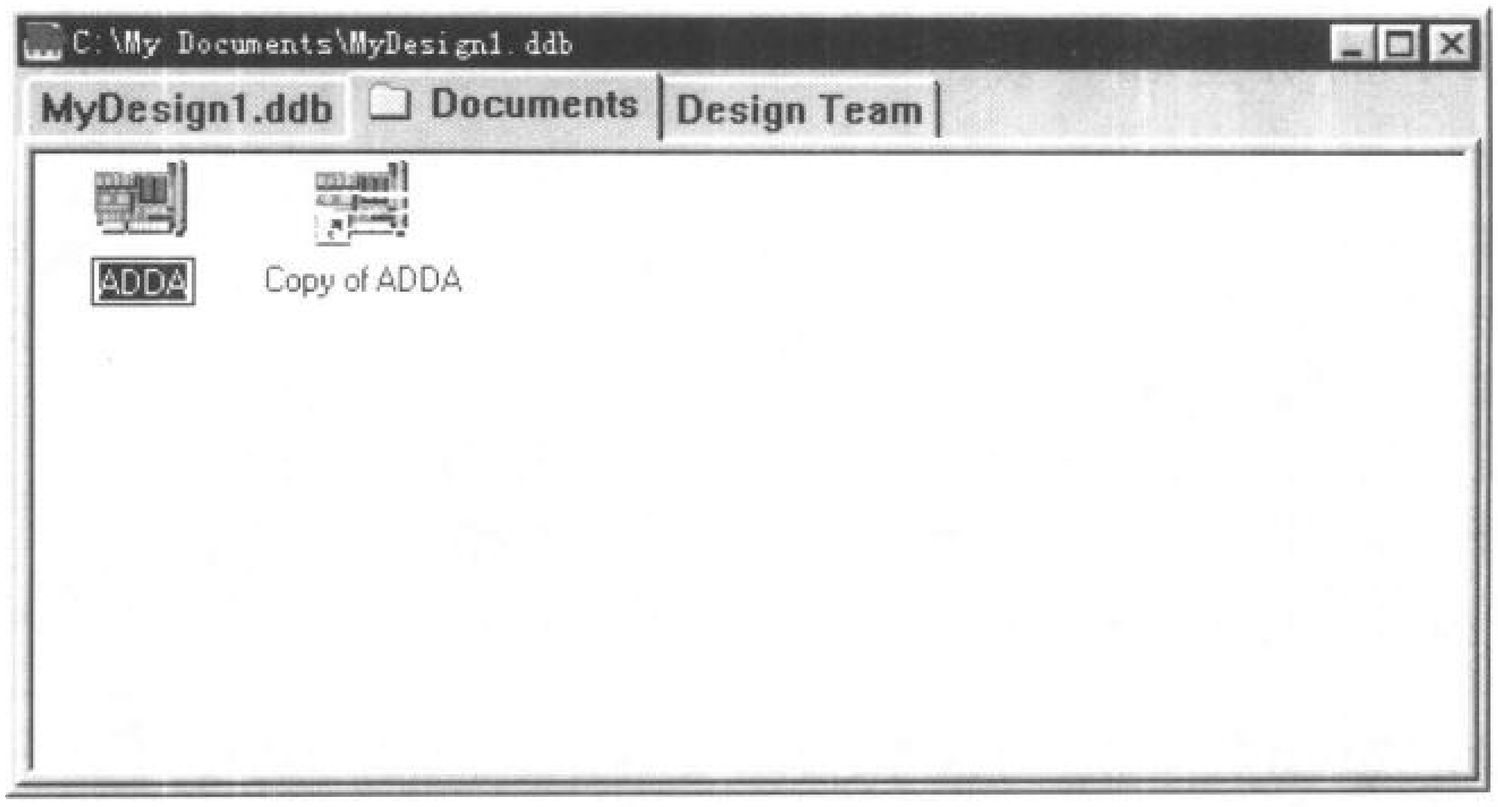


图 1.19　重新命名文件

另外，用户也可以使用鼠标来实现选择某项命令。如选择 Edit 菜单中的 Rename 命令，可以使用如下的操作方式：

首先按 E 键，用户可以看到系统弹出了一个菜单，然后按 R 键，则执行了 Rename 命令。以后所介绍的命令大部分都可以使用鼠标快速选取。

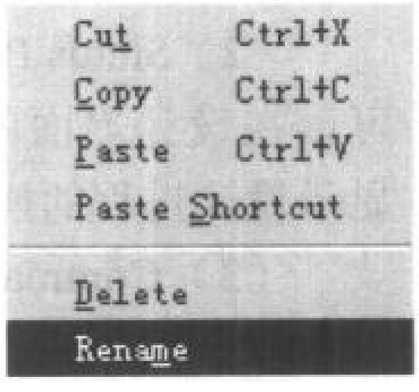


图 1.20　Edit 快捷菜单

1.3.3　设计管理器

Protel 99 有一个强大的设计管理器，其界面如图 1.21 所示。它允许用户对项目设计数据库进行浏览和修改。设计管理器包括设计导航、窗口、面板和标签等。

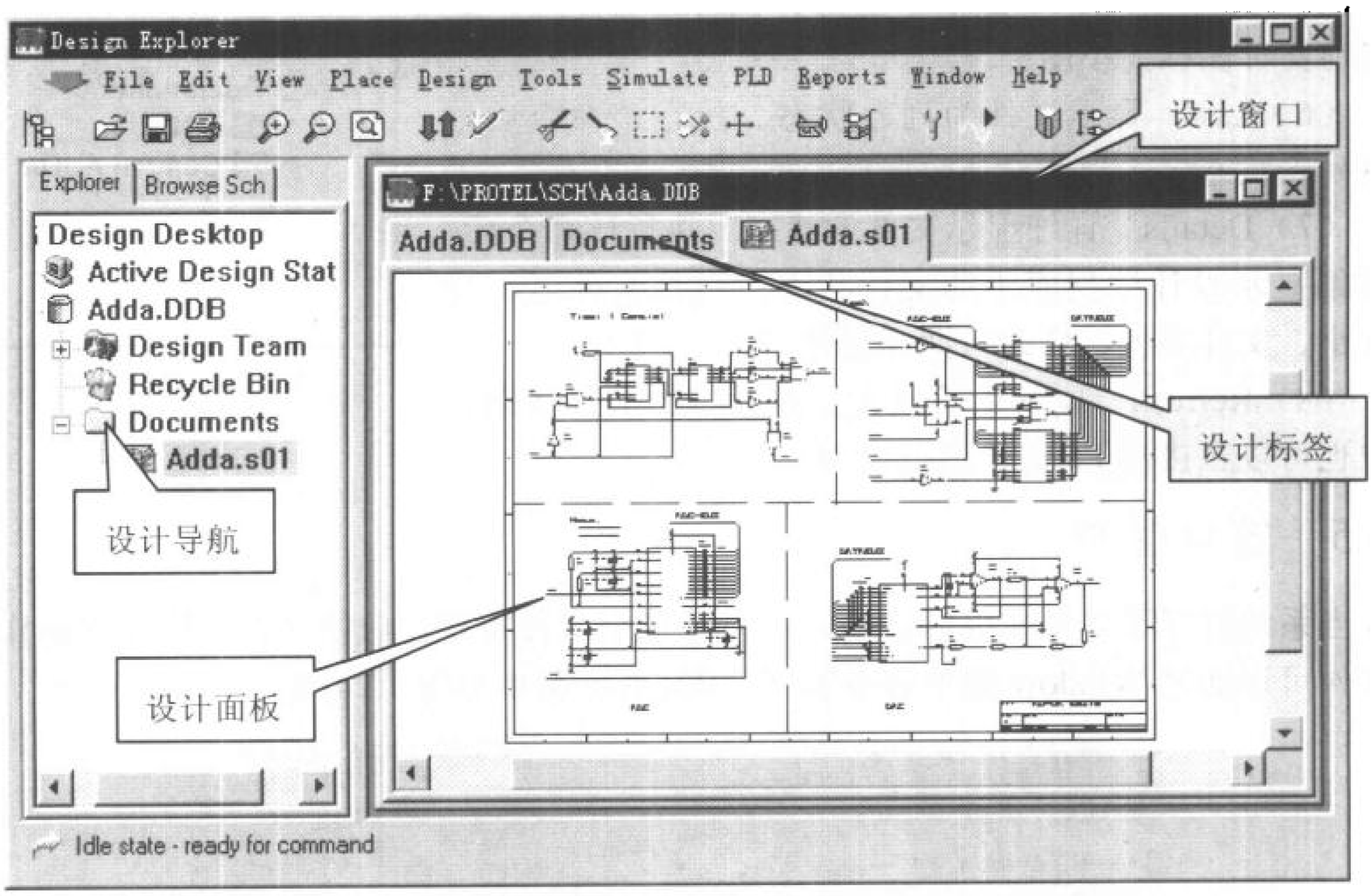


图 1.21　设计管理器

1.3.4 显示辅助查看工具

用户可以使用 View 菜单中的各命令打开一些比较重要的查看工具和文件操作工具。可以打开与关闭设计管理器、状态栏、命令行、工具条、图标等，View 菜单如图 1.22 所示。

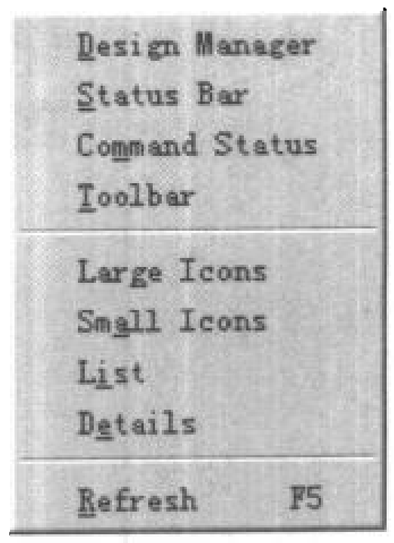


图 1.22 View 菜单

（1）Design Manager 打开与关闭设计管理器导航。如果设计管理器导航当前处于打开状态，则执行该命令为关闭设计管理导航。反之为打开。设计管理器以树状列表形式显示，用户可以通过设计管理器导航进行很方便的设计管理操作。设计管理器导航如图 1.23 所示。

通过设计管理导航，用户可以清楚地查看当前设计平台上的设计数据库的情况，也可以导入其他设计数据库到当前设计平台中。

打开设计管理导航也可以使用鼠标单击工具条上的按钮来实现。

（2）Status Bar 显示与关闭状态条。执行该命令后，可以在设计界面的下方显示或关闭状态条。状态条一般显示设计过程的操作点坐标位置等。

（3）Command Status 显示与关闭命令状态。执行该命令，可以在设计界面的下方显示或关闭命令状态。命令状态显示当前命令的执行情况。

（4）Large Icons 显示大图标。执行该命令后，显示当前文件图标为大图标。

（5）Small Icons 显示小图标。执行该命令后，显示当前文件图标为小图标。

（6）List 显示文件为列表状态。执行该命令后，将以列表状态显示当前设计数据库中的文档。

（7）Details 详细显示文件的状态。执行该命令后，将详细显示设计数据库中的文件状态，包括文件名、文件大小、文件类型、修改日期等属性。

（8）Refresh 刷新当前设计数据库中的文件状态。用户也可以直接按 F5 键激活该命令。

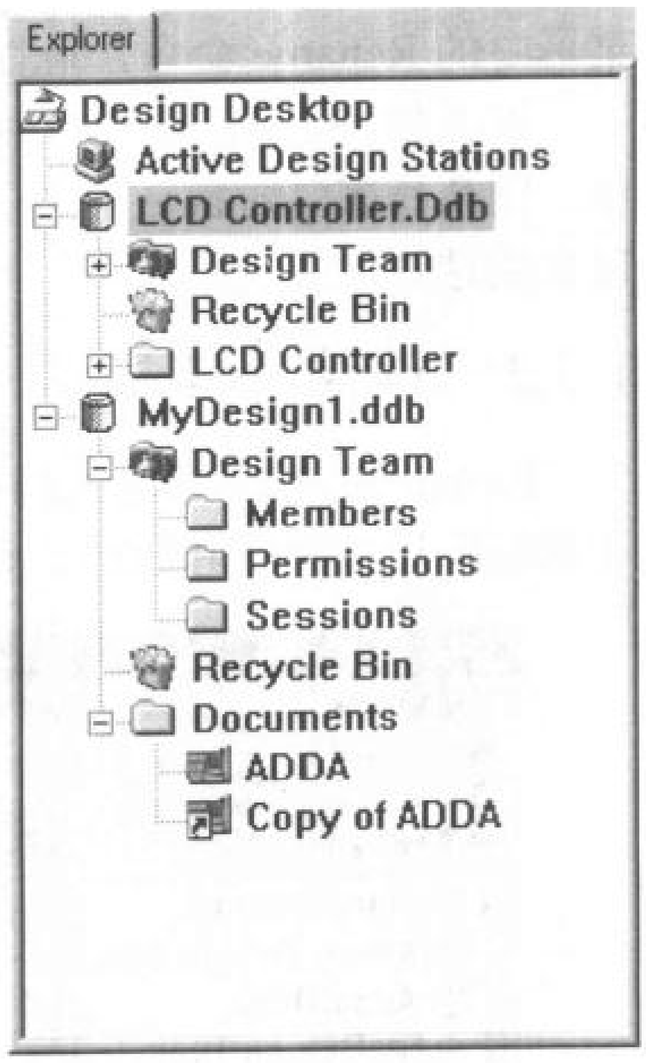


图 1.23 设计管理器

1.3.5 窗口管理

当系统打开了多个文件时，用户可以对多个文件实现窗口的平铺、层叠等操作，这些操作可以通过 Window 菜单命令实现。Window 菜单如图 1.24 所示。

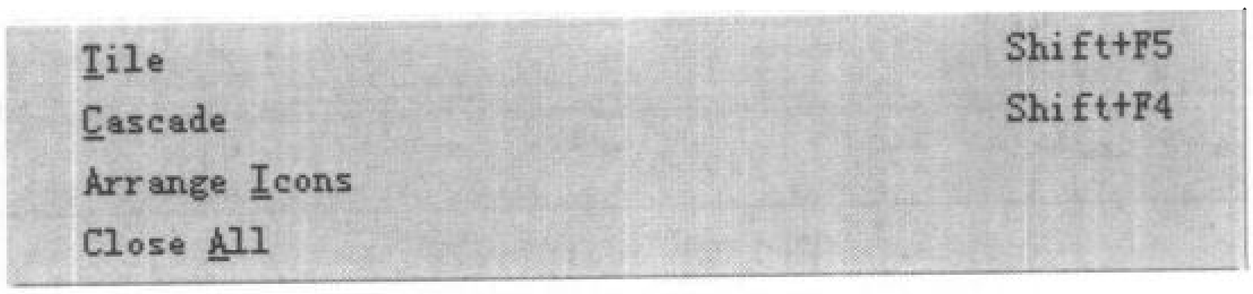


图 1.24 Window 菜单

1．平铺排列窗口

从 Window 菜单中选择 Tile 命令，或者按 Shift+F5 组合键，把图形文件平铺在垂直分割的窗口中，如图 1.25 所示。

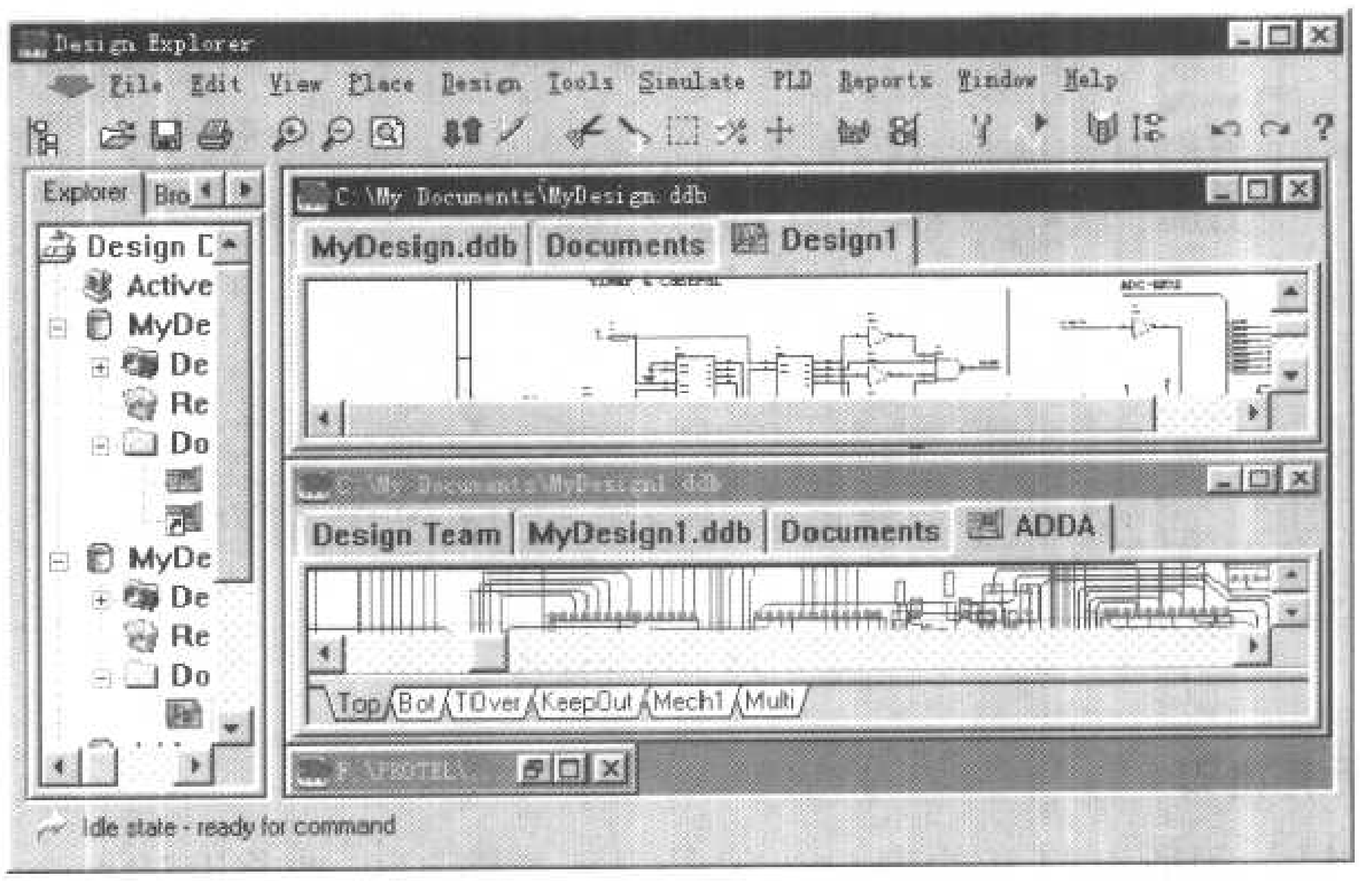


图 1.25　平铺排列图形窗口

2．层叠排列窗口

从 Window 菜单中选择 Cascade 命令，或者按 Shift+F4 组合键，可以把图形窗口层叠地排列在屏幕上，如图 1.26 所示。

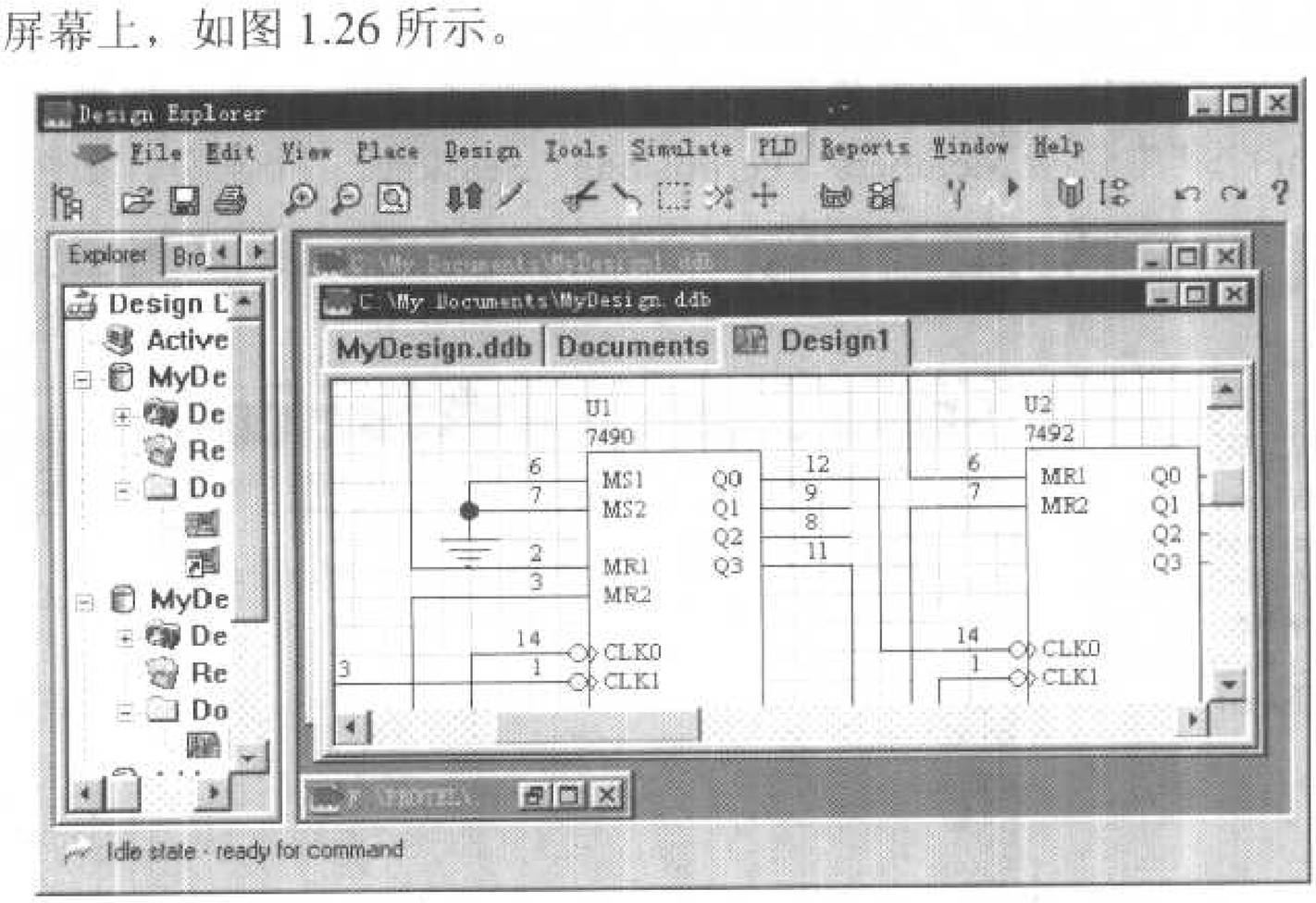


图 1.26　层叠排列窗口

3．排列图标

从 Window 菜单中选择 Arrange Icons 命令，将文档图标排列整齐，排列后的图标如图 1.27 所示。

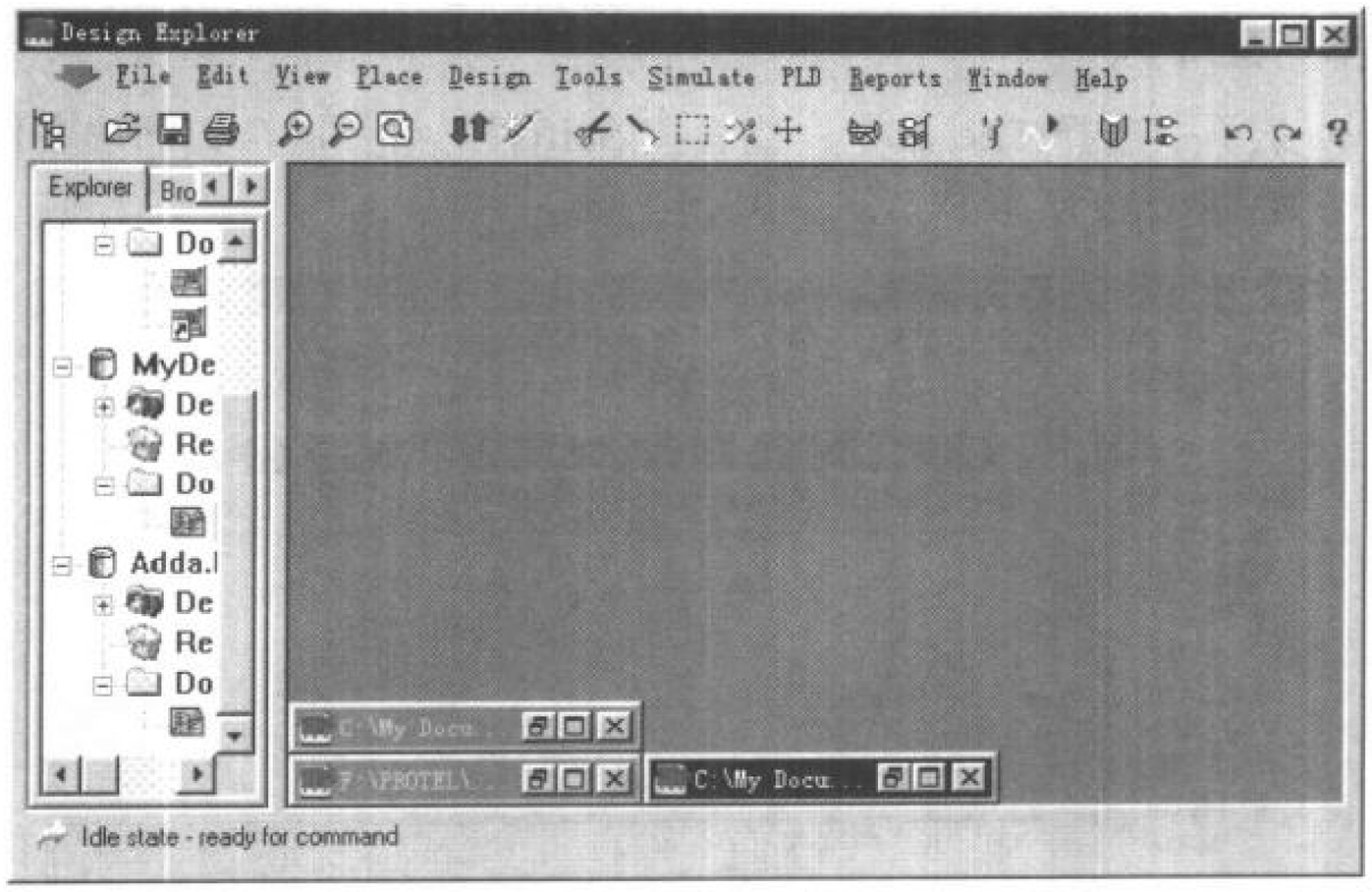


图 1.27　排列图标

4．关闭所有窗口

如果用户想关闭所有打开的窗口，但是又不愿意退出当前设计平台，则可以执行 Window 菜单的 Close All 命令。

1.4　设计组管理

Protel 99 提供了一系列的工具来管理多个用户同时操作项目数据库。这为多个设计者同时工作在一个项目设计组提供了安全保障。每个数据库默认都带有设计工作组（Design Team）,其中包括 Members、Permisions、Sessions 三个部分，如图 1.28 所示。

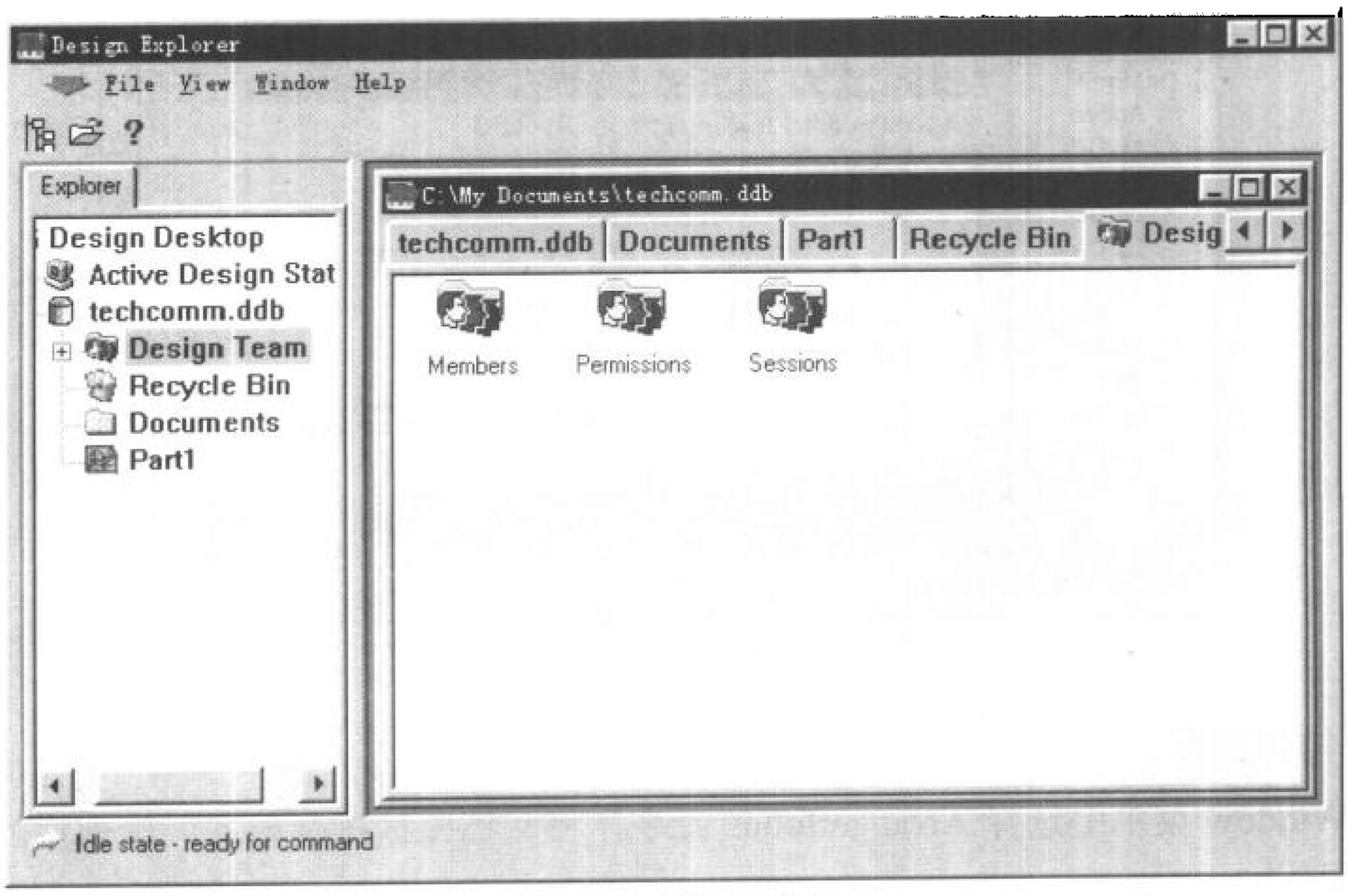


图 1.28　设计工作组

Members 自带两个成员：系统管理员（Admin）和客户（Guest）。当新建一个项目数据库时，建库的用户一般就是此项目的主管。用户可以以系统管理员的身份进入数据库。系统管理员可以进行下述三种操作。

（1）分配一个系统管理员密码来启动设计数据库。设置文件密码有两种方法，第一是进入 Members 管理区，单击 Admin 图标，系统将会弹出如图 1.29 所示的用户属性对话框，用户可在其中设置文件密码。

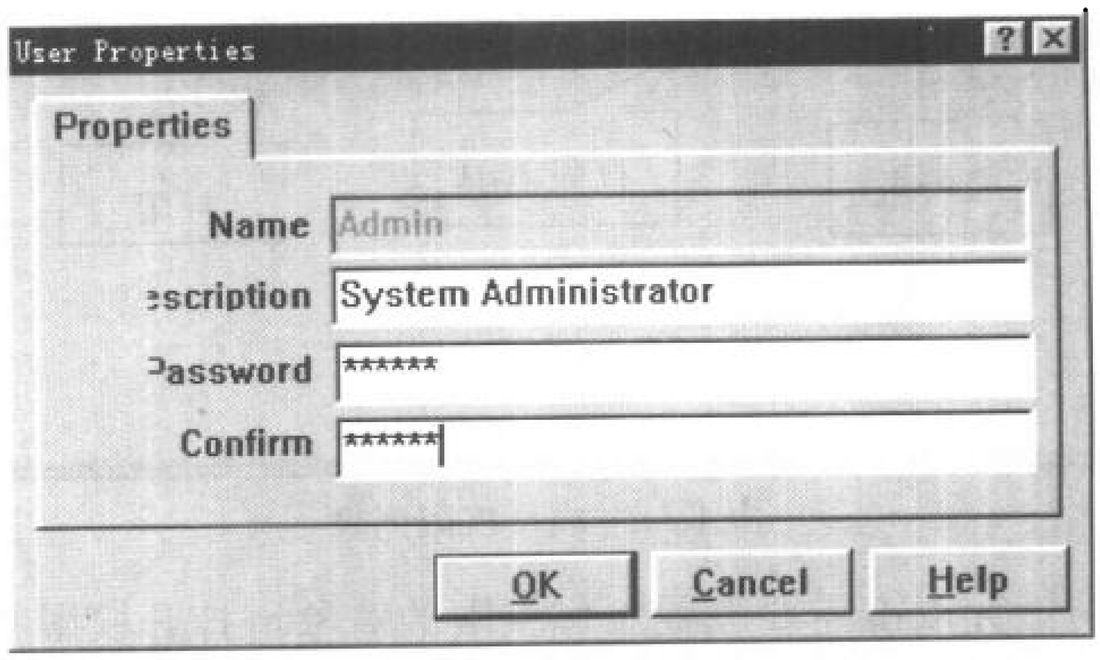


图 1.29　设置系统管理员密码

（2）创建设计组其他成员。在 Design Team 的 Members 文档面板上，单击鼠标右键会弹出 New Member 菜单命令，执行该命令后会弹出一个对话框如图 1.30 所示。此时可以分配组员名字、密码及属性，这样就创建了一个新成员。

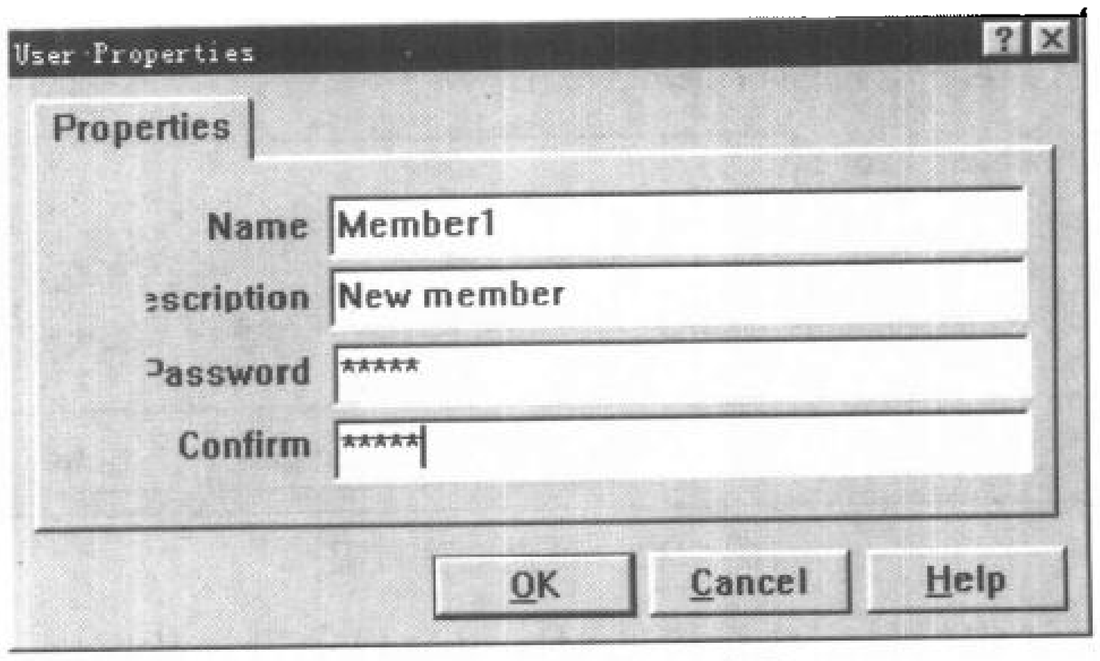


图 1.30　新建工作组成员

（3）设置每个成员的工作权限。对于设计组的成员，可以分别设置其工作权限。具体设计方法如下。

首先双击 Permission 图标，进入 Permission 操作面板，如图 1.31 所示。然后在 Design Team 的 Permission 文档面板上，单击鼠标右键，系统将弹出 New Rule 菜单命令，执行该命令后系统会弹出一个权限属性对话框，如图 1.32 所示。在该对话框中可以设置各个成员的工作权限。工作权限包括各个成员对设计数据库里的文件进行读（Read）、写(Write)、删除(Delete)、创建(Create)等操作的权利，如果设置为只读权限（Read），则该设计对象将只能读出，而不能进行其他操作。

在该对话框中的 User Scope 编辑框中，用户可以选择需要设置的对象，包括 Admin、

Guest 和 All members，还可以在 Custom Scope 编辑框中设定各对象的权限范围。

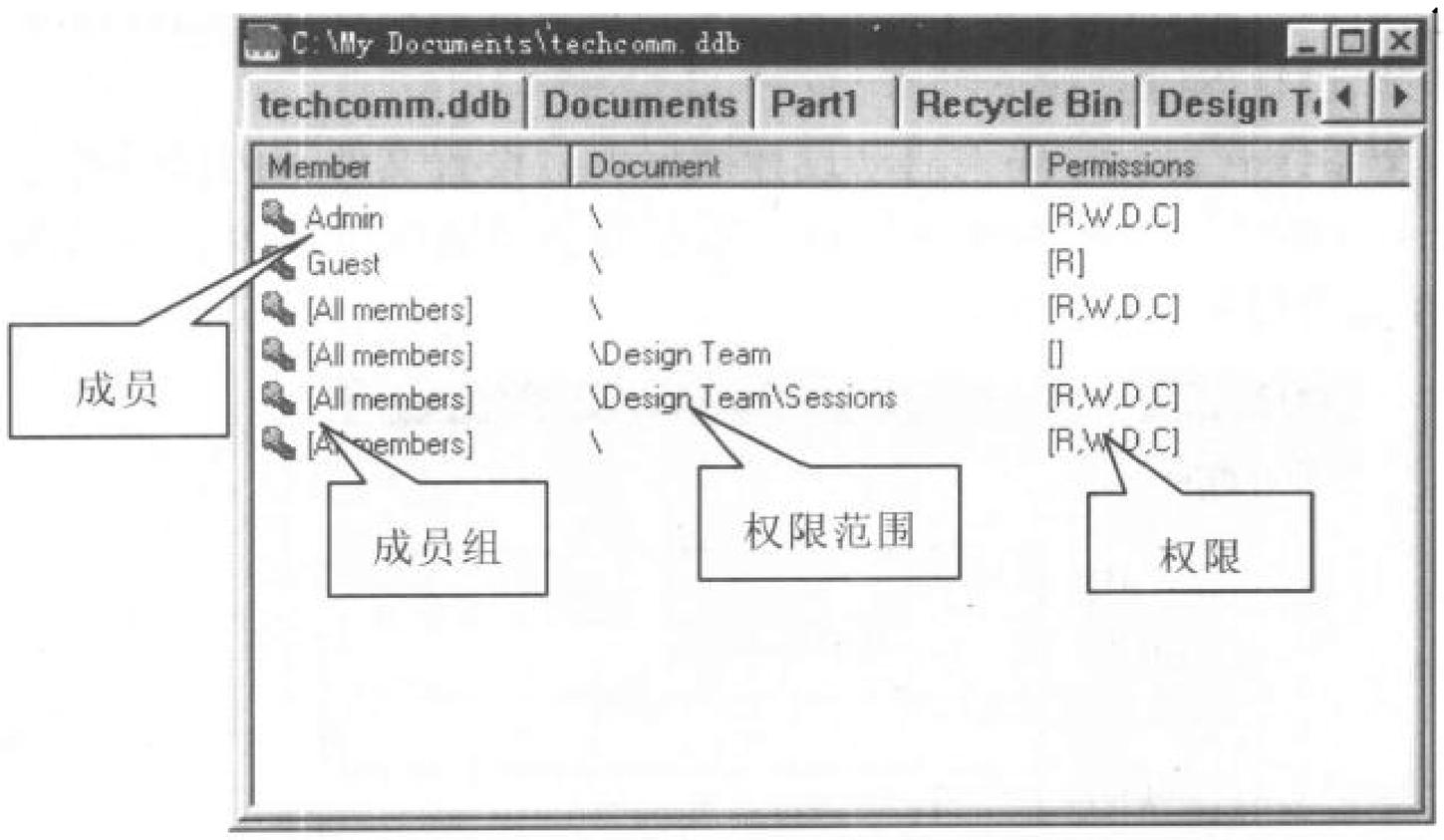


图 1.31　成员权限列表

用户还可以使用鼠标双击需要设置工作权限的对象，打开权限属性设置对话框。也可以选中需要设置权限的对象后，单击鼠标右键，从系统弹出的快捷菜单中选取 New Rule 命令，进行用户权限设置操作。

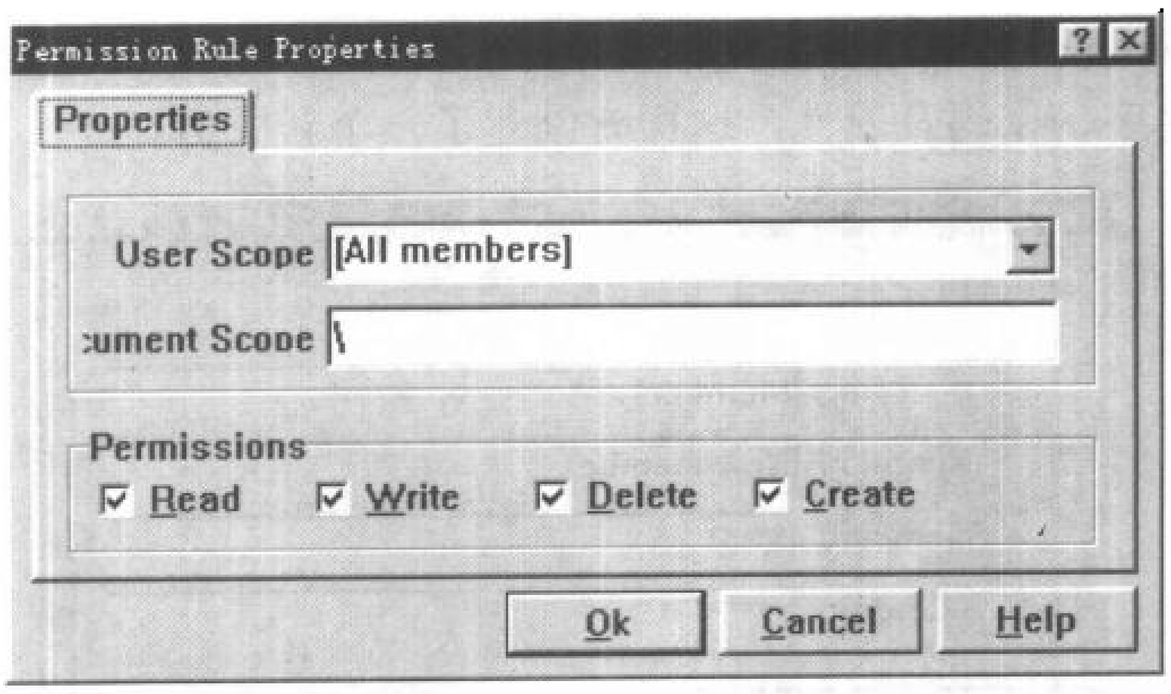


图 1.32　设置工作权限

一旦把数据库设计成项目工作组模式时，每次启动设计数据库，每个工作组成员只能根据各自的密码在各自被分配的权限范围内进行设计工作。每个成员在进入设计数据库后，能通过 Session 文档察看各文档的权限信息及其他成员打开和锁定文档的信息。

需要强调指出的是，设计工作组的成员及权限只与某个设计数据库有关，它们在不同数据库之间是独立的。

1.5　进入设计环境

Protel 99 系统一共提供了 7 个设计环境，分别是原理图设计与编辑（Sch）、印制电路板设计与编辑（PCB）、原理图元件库编辑器（SchLib）、印制电路元件库编辑器（PcbLib）、表格处理编辑器（Spread）、文字处理编辑器（Text）、Wave Form 文件

编辑器。

1.5.1　启动原理图设计环境

原理图编辑器实际上就是原理图的设计系统，用户在该系统中可以进行电路原理图的设计，生成相应的网络表，为后面的印制电路板的设计做好准备。进入原理图设计环境的操作过程如下：

（1）首先进入 Protel 99 系统，执行 File/New 命令建立新的设计数据库，或打开一个已存在的设计数据库，具体操作可参考 1.1 节的讲解。

（2）建立或打开设计数据库后，系统将显示如图 1.33 所示的界面。此时用户就可以进行创建新的原理图文件操作。

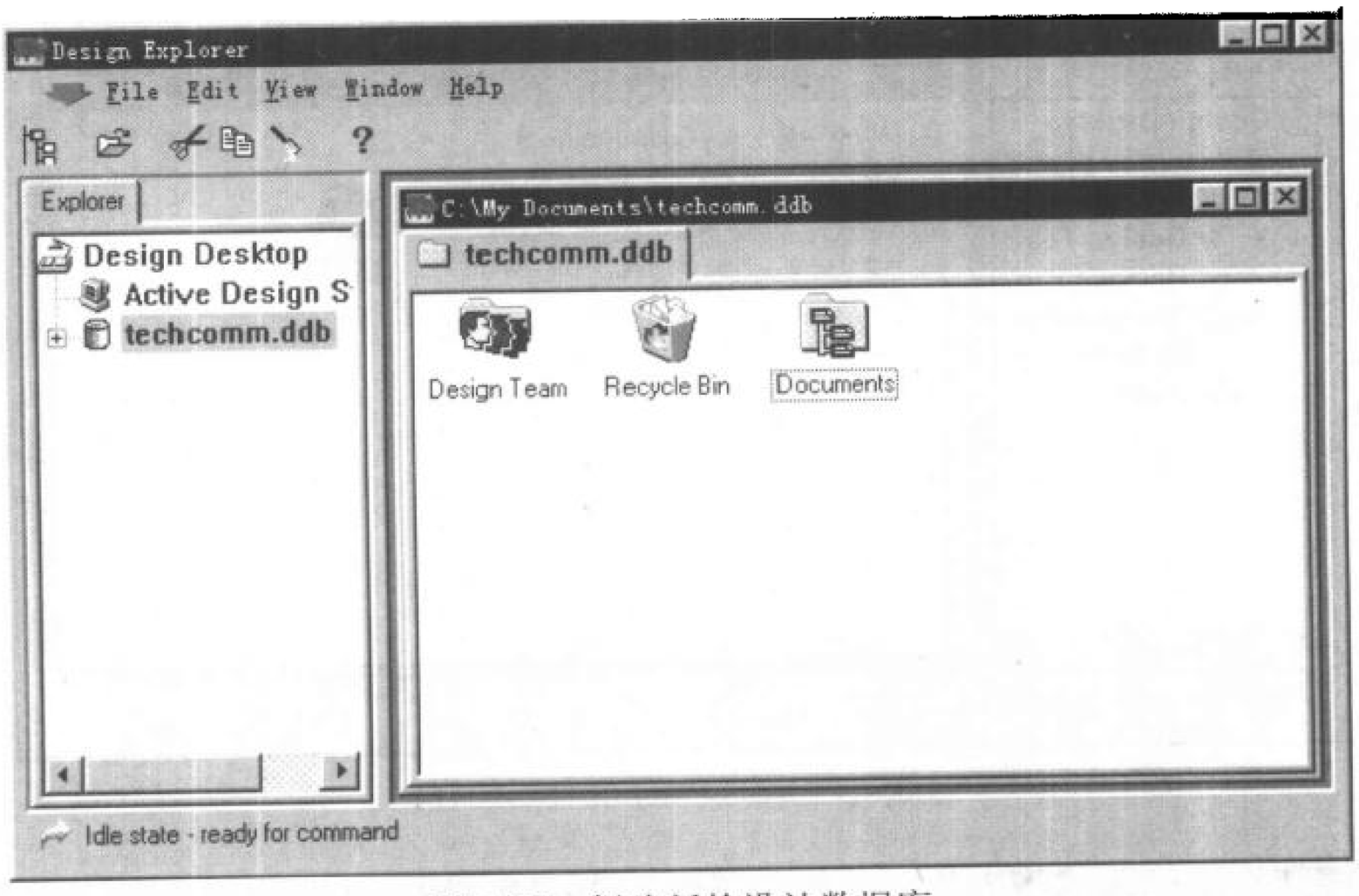


图 1.33　创建新的设计数据库

（3）执行当前菜单中的 File/New 命令，系统弹出 New Document 对话框，如图 1.34 所示，选取 Schematic Document 图标，然后单击 OK 按钮。

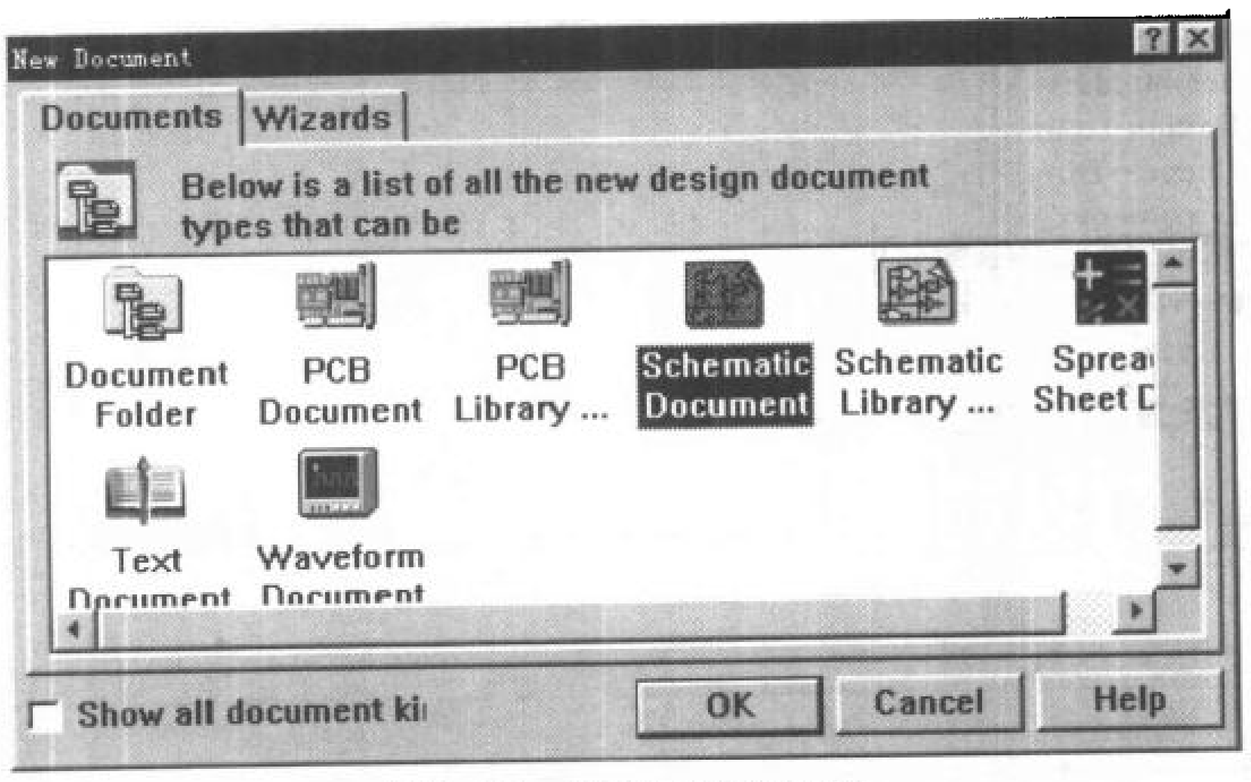


图 1.34　新建文件对话框

注意：用户可以在.ddb 数据库文件的根目录下创建新的电路原理图图形文件，也可以在图 1.3 3 中双击 Documents 图标，进入 Documents 子目录中进行创建新文件操作，创建文件的操作过程同前一样。

（4）新建立的文件将包含在当前的设计数据库中，系统默认的文件名为“Sheet1”，用户可以在设计管理器中更改文件的文件名，更改文件名后显示在设计数据库中，如图 1.35 所示的 Part1 文件。

单击 Part1 文件，系统将进入原理图编辑器，此时用来实现电路原理图设计绘制的工具菜单就全部显示出来了，如图 1.36 所示。现在用户就可以进行图形的设计与绘制。

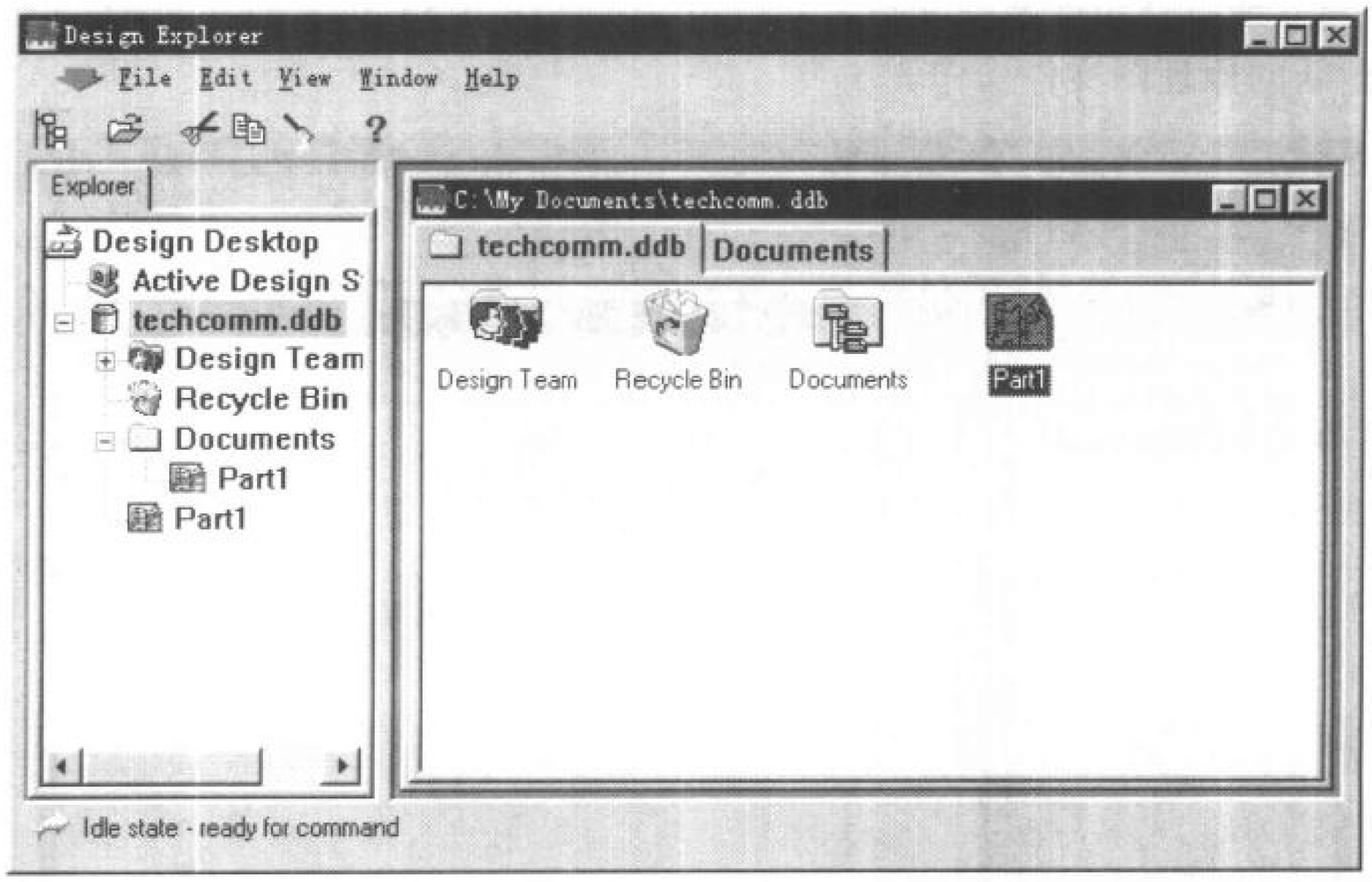


图 1.35　生成的 Part1 文件后的视图

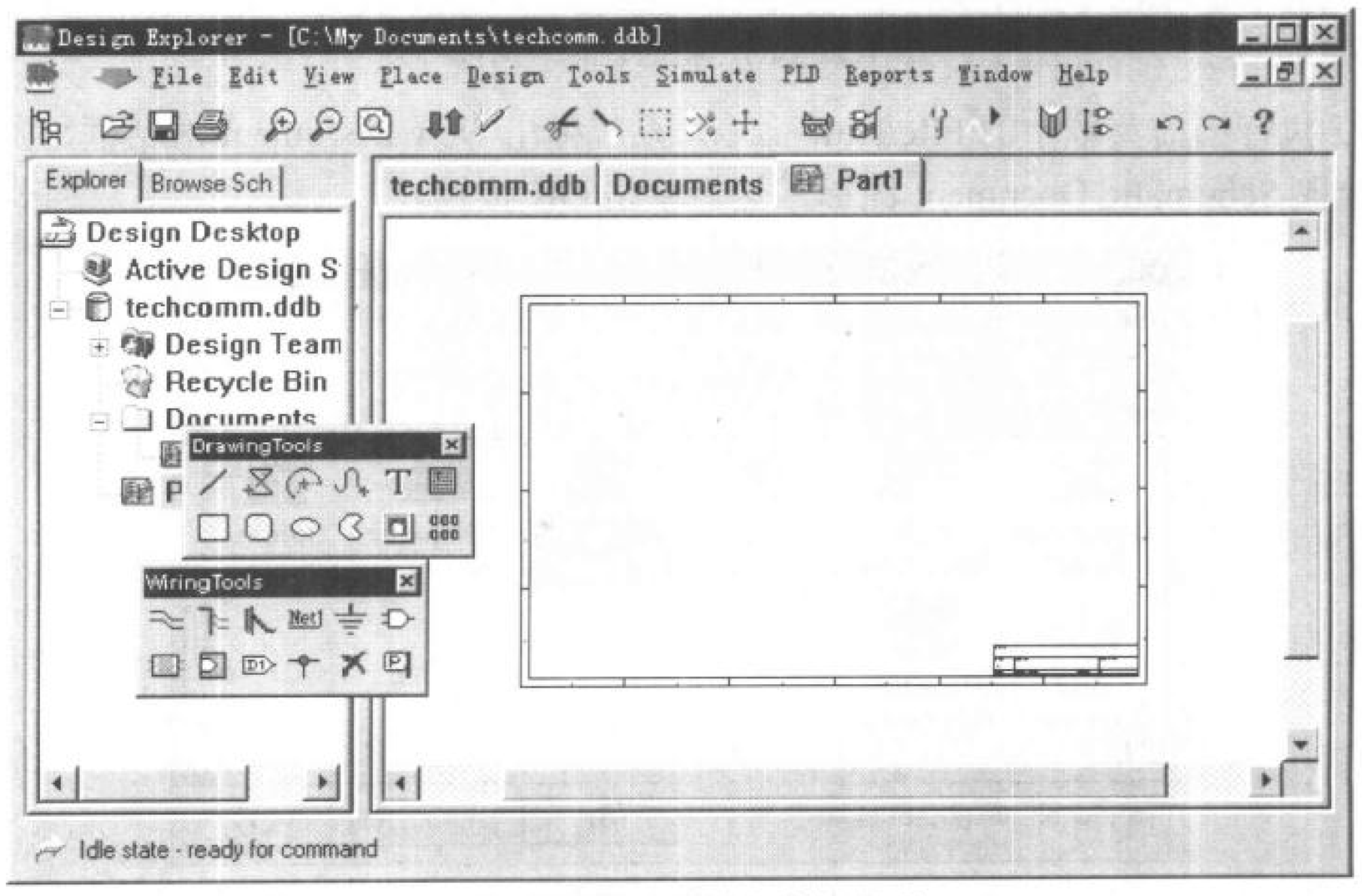


图 1.36　原理图设计编辑界面

1.5.2　启动印制电路板设计界面

印制电路板编辑器实际上是一个 PCB 设计系统，它在前面设计原理图和网络表的基础上，完成印制电路板的设计。启动印制电路板编辑器的过程与启动原理图类似，其操作步骤如下：

（1）首先运行 Protel 99 应用程序，进入 Protel 99 系统，执行 File/New 命令建立新的设计数据库，或打开一个已存在的设计数据库，具体操作可参考 1.1 节的讲解。

（2）建立或打开设计数据库后，系统将显示如图 1.33 所示的界面。此时用户就可以进行创建新的原理图文件操作。

（3）接着执行当前菜单中的 File/New 命令，弹出 New Document 对话框，如图 1.34 所示，选取 PCB Document 图标，然后单击 OK 按钮。

注意：用户可以在.ddb 数据库文件的根目录下创建新的 PCB 图形文件，也可以双击 Documents 图标，进入 Documents 子目录中进行创建新文件操作，创建文件的操作过程一样。

（4）新建立的文件将包含在当前的设计数据库中，系统默认的文件名为“PCB1”，用户可以在设计管理器中更改文件的文件名，更改文件名后的文件显示在设计数据库中。

单击此文件，系统将进入印制电路板编辑器，此时用来实现电路原理图设计绘制的工具菜单全部显示出来，如图 1.3 7 所示。现在用户就可以进行图形的设计与绘制了。

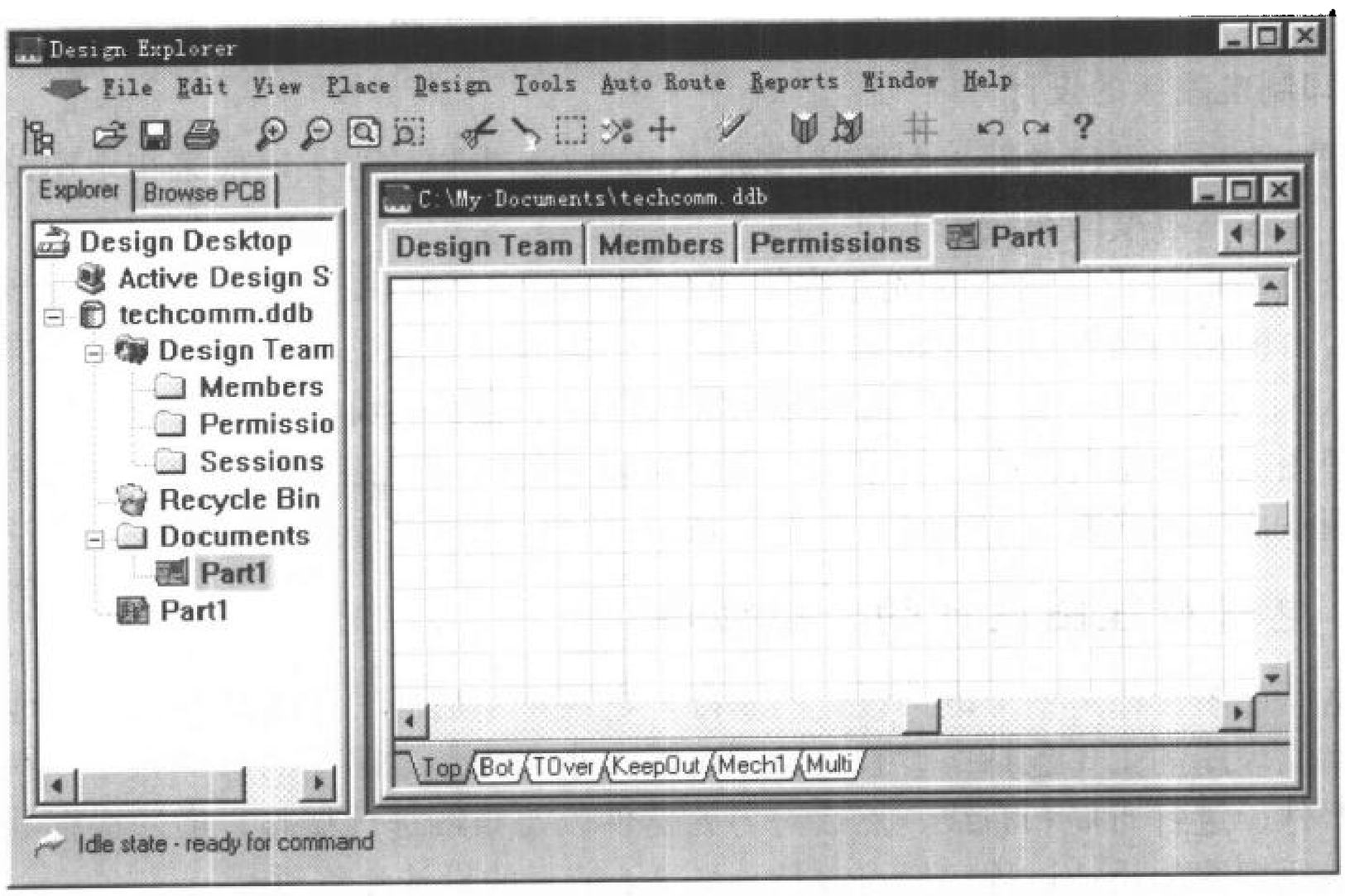


图 1.37　印制电路板编辑器界面

第 2 章　Protel 99 原理图设计基础

本章正式进入电路设计系统的讲解。电路设计的第一步是进行原理图设计，所以本章先初步讲述 Protel 99 原理图设计基础知识以及相关的图形操作命令，在讲述有关图形绘制及操作命令时将结合具体的实例。

2.1　电路原理图的设计步骤

2.1.1　电路板设计的一般步骤

设计电路板最基本的过程可以分为三个主要步骤。

1．电路原理图的设计

电路原理图的设计主要是利用 Protel 99 的原理图设计系统（Advanced Schematic）来绘制电路原理图。在这一过程中，要充分利用 Protel 99 所提供的各种原理图绘图工具、各种编辑功能来实现我们的目的，即得到一张正确、精美的电路原理图。

2．产生网络表

网络表是电路原理图设计与印制电路板设计之间的一座桥梁，它是电路板自动布线的灵魂。网络表可以从电路原理图中获得，也可从印制电路板中提取。

3．印制电路板的设计

印制电路板的设计过程，主要是借助 Protel 99 提供的强大功能来实现电路板的版面设计，完成高难度的布线等工作。

整个电路板的设计过程首先是编辑电路原理图，然后由电路原理图文件产生网络表，最后再根据网络表进行线路板的布线工作。编辑原理图的工具很多，像前面所谈到的 OrCAD、TANGO 等，这些原理图编辑软件除了能够编辑电路原理图以外，还可由电路原理图文件产生网络表，有了网络表就可以进行印制电路板的设计了。用户可依据由原理图生成的网络表自动布线，布线完成后，可以通过打印机或绘图仪输出打印。

2.1.2　电路原理图设计的一般步骤

电路原理图设计是整个电路设计的基础，它决定了后面工作的进展。一般地，设计一个电路原理图的工作包括：设置电路图图纸大小、规划电路图的总体布局、在图纸上放置元器件、进行布局和布线、然后对各元器件以及布线进行调整、最后保存并打印输出。电路原理图的设计过程一般可以按如图 2.1 所示的设计流程进行。

（1）启动 Protel 99 电路原理图编辑器。用户首先必须启动原理图编辑器，才能进行设计绘图工作，该操作可参考 1.5 节。

（2）设置电路图图纸大小以及版面。进行设计绘制原理图前必须根据实际电路的复杂程度来设置图纸的大小，设置图纸的过程实际是一个建立工作平面的过程，用户可以设置图纸的大小、方向、网格大小以及标题栏等。

（3）在图纸上放置需要设计的元器件。这个阶段，就是用户根据实际电路的需要，从元件库里取出所需的元件放置到工作平面上。用户可以根据元件之间的走线对元件在工作平面上的位置进行调整、修改，并对元件的编号、封装进行定义和设定等，为下一步工作打好基础。

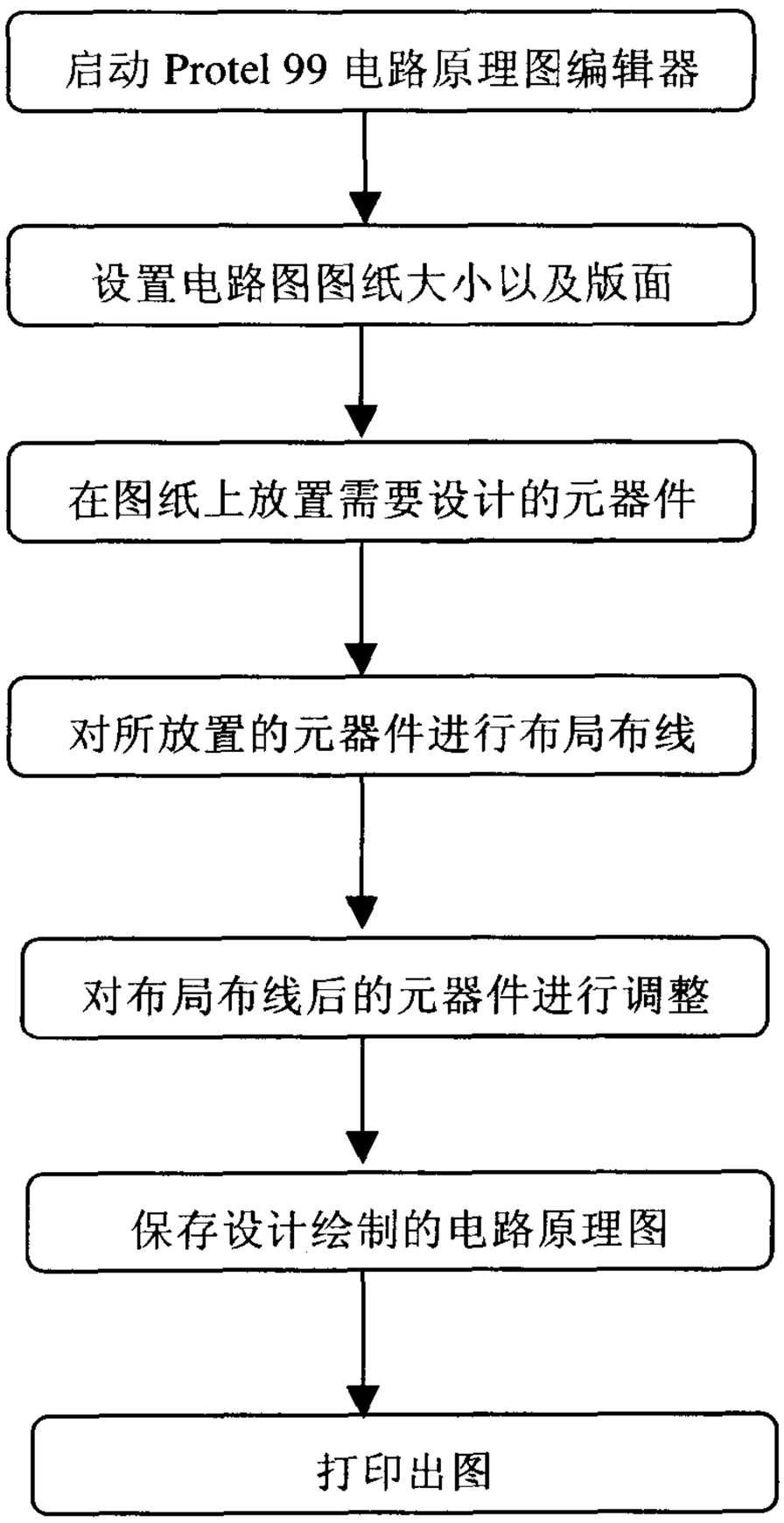


图 2.1　电路原理图设计一般流程

（4）对所放置的元器件进行布局布线。该过程实际就是一个画图的过程。用户利用 Protel 99 提供的各种工具、指令进行布线，将工作平面上的器件用具有电气意义的导线、符号连接起来，构成一个完整的电路原理图。

（5）对布局布线后的元器件进行调整。在这一阶段，用户可利用 Protel 99 所提供的各种强大功能对所绘制的原理图进行进一步的调整和修改，以保证原理图的美观和正确。包括对元件位置的重新调整，导线位置的删除、移动，更改图形尺寸、属性及排列等。

（6）保存文档并打印输出。这个阶段是对设计完的原理图进行存盘以及输出打印。这个过程实际是对设计的图形文件输出的管理过程，是一个设置打印参数和打印输出的

过程。

2.2 Protel 99 电路原理图设计工具

2.2.1 电路原理图设计工具条

Protel 99 的工具条有 Main Tools（主工具条）、Wiring Tools（绘制原理图工具条）、Drawing Tools（绘图工具条）、Power Tools（电源及接地工具条）、Digital Tools（常用器件工具条）、Simulation Sources（模拟信号源工具条）和 PLD Tools（PLD 工具条）等，如图 2.2 所示。

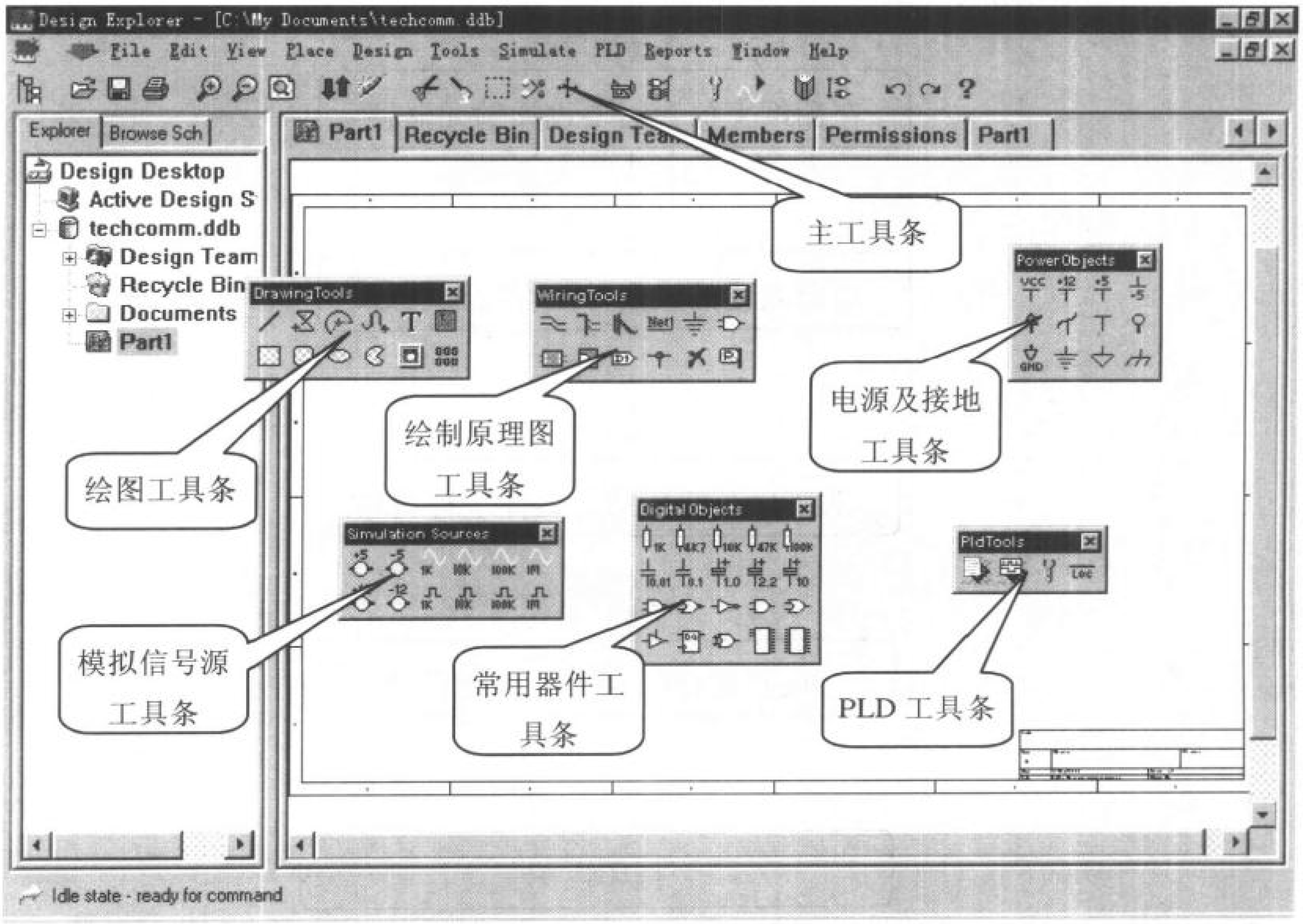


图 2.2　电路原理图绘制工具条说明

1．主工具条

打开或关闭主工具条可执行菜单命令 View/Toolbars/Main Tools，如图 2.3 所示。该工具条打开后，结果如图 2.2 所示。

2．绘制原理图工具条

打开或关闭画原理图工具可执行菜单命令 View/Toolbars/Wiring Tools，该工具条打开后，结果如图 2.2 所示。

3．绘图工具条

打开或关闭绘图工具可执行菜单命令 View/Toolbars/Drawing Tools。该工具条打开

后，结果如图 2.2 所示。

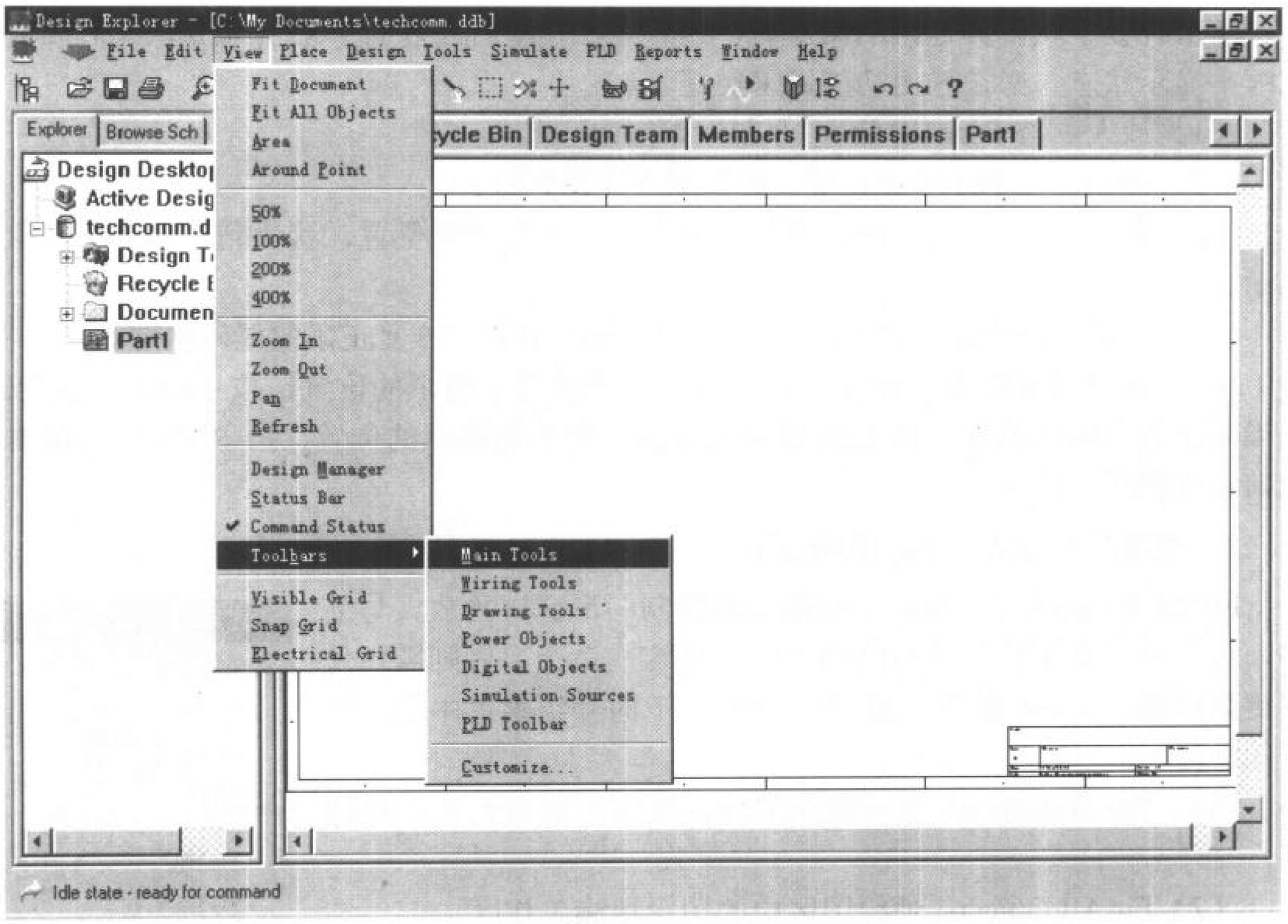


图 2.3　执行装载工具条菜单命令

4．电源及接地工具条

打开或关闭电源及接地工具条可执行菜单命令 View/Toolbars/Power Objects。该工具条打开后，结果如图 2.2 所示。

5．模拟信号源工具条

打开或关闭电源及接地工具条可执行菜单命令 View/Toolbars/Simulation Sources。该工具条打开后，结果如图 2.2 所示。

6．常用器件工具条

打开或关闭常用器件工具条可执行菜单命令 View/Toolbars/Digital Objects。该工具条打开后，结果如图 2.2 所示。

7．PLD 工具条

打开或关闭 PLD 工具条可执行菜单命令 View/Toolbars/PLD Tools。该工具条打开后，结果如图 2.2 所示。

2.2.2　图纸的放大与缩小

电路设计人员在绘图的过程中，需要经常查看整张原理图或只看某一个局部，所以要经常改变显示状态，使绘图区放大或缩小。

1．使用键盘实现图纸的放大与缩小

当系统处于执行其他绘图命令时，用户无法用鼠标去执行一般的命令，此时要放大或缩小显示状态，必须采用功能键来实现。

（1）放大　按 PageUP 键，可以放大绘图区域。

（2）缩小　按 PageDown 键，可以缩小绘图区域。

（3）归中　按 Home 键，可以从原来光标下的图纸位置，移位到工作区中心位置显示。

（4）更新　按 End 键，对绘图区的图形进行更新，恢复正确的显示状态。

（5）移动当前位置　按 Up 键可以上移当前查看图纸的位置，按 Down 键可以下移当前查看图纸的位置，按 Left 键可以左移当前查看图纸的位置，按 Right 键可以右移当前查看图纸的位置

2．使用菜单放大或缩小图纸显示

Protel 99 提供了 View 下拉菜单来控制图形区域的放大与缩小，用户可以在不执行其他的命令时使用这些命令，否则需要使用键盘操作。View 菜单如图 2.4 所示。下面介绍菜单中主要命令的功能。

图 2.4　View 菜单

（1）Fit Document 显示整个文件，可以用来查看整张电路图。

（2）Fit All Objects 使绘图区中的图形填满工作区。

（3）Area 放大显示用户设定的区域。这种方式是通过确定用户选定区域中对角线上的两个角的位置，来确定需要进行放大的区域。首先执行此菜单命令；其次移动十字光标到目标的左上角位置；然后拖动鼠标，将光标移动到目标的右下适当位置，再单击鼠标左键加以确认，即可放大所框选的区域。

（4）Around Point 放大显示用户设定的区域。这种方式是通过确定用户选定区域的中心位置和选定区域的一个角的位置，来确定需要进行放大的区域。首先执行此菜单命令，移动十字光标到目标区的中心，单击鼠标左键；然后移动光标到目标区的右下角，再单击鼠标左键加以确认，即可放大该选定区域。

（5）用不同的比例显示　View 菜单命令提供了 50%、100%、200%和 400%共四种显示方式。

（6）Zoom In/Zoom Out　放大/缩小显示区域。

（7）Pan　移动显示位置。在设计线路时，经常要查看各处的电路，所以有时需要移动显示位置，这时可执行此命令。在执行本命令之前，要将光标移动到目标点，然后执行 Pan 命令，目标点位置就会移动到工作区的中心位置显示，也就是以该目标点为屏幕中心，显示整个屏幕。

（8）Refresh　更新画面。在滚动画面、移动元件等操作时，有时会造成画面显示含有残留的斑点或图形变形问题，这虽然不影响电路的正确性但不美观。这时，可以通

过执行此菜单命令来更新画面。

2.3　图纸设置

2.3.1　图纸大小设置

用大小合适的图纸来绘制电路图，可以使显示和打印都相当清晰，而且也比较节省磁盘存储空间。

1．选择标准图纸

设置图纸的大小，可执行菜单命令 Design/Options，执行该命令后，系统将弹出 Document Options 对话框，在其中选择 Sheet Options 选项卡进行设置，如图 2.5 所示。

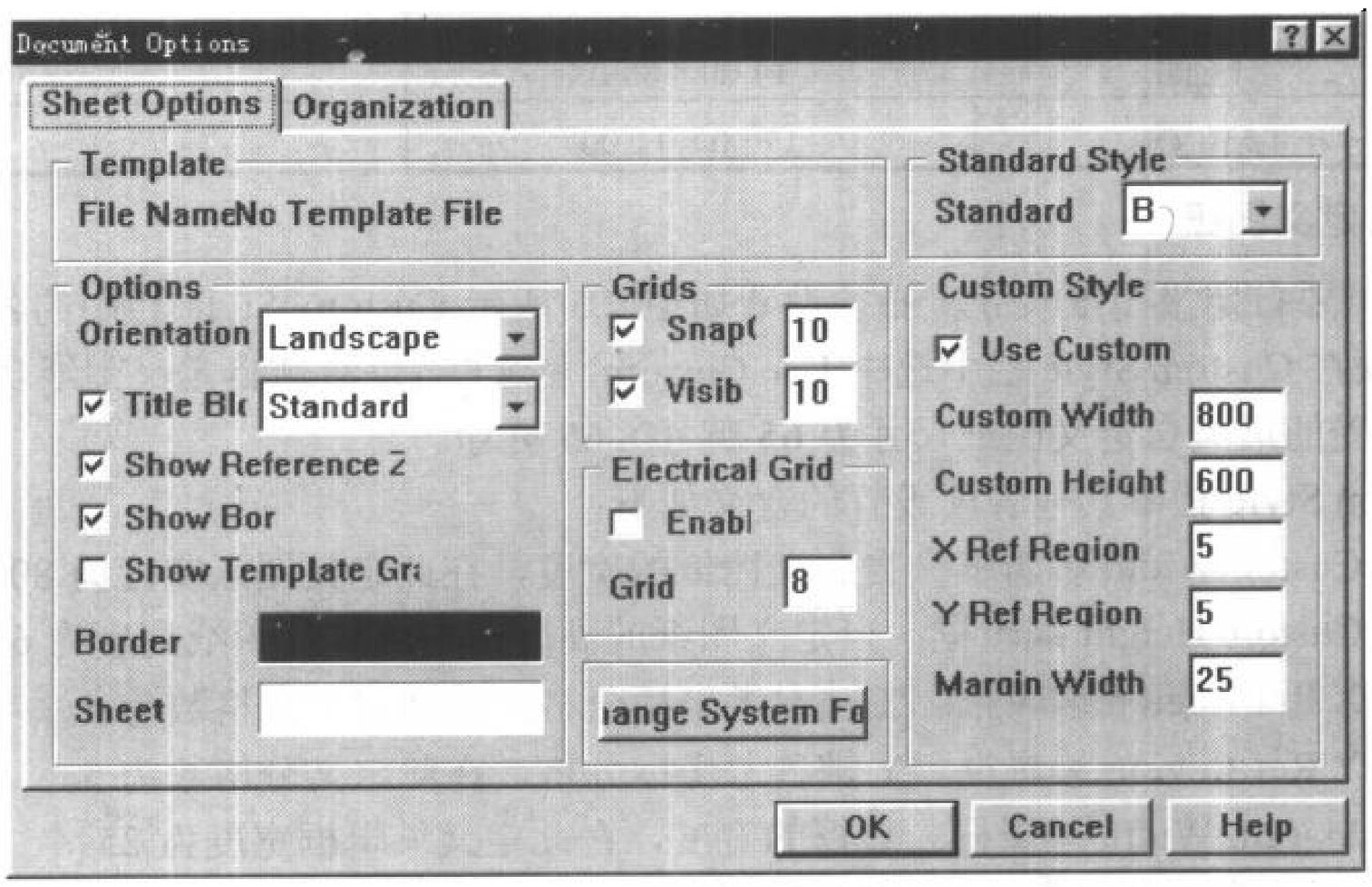


图 2.5　设置图纸选项卡

Protel 99/Schematic 提供了十多种广泛使用的英制及公制图纸尺寸供用户选择。用户也可以自定义图纸的尺寸。Protel 99 提供的标准图纸尺寸如表 2.1 所示。用户可以在图 2.5 所示对话框的 Standard Styles 栏的下拉列表框中选取。

表 2.1　Protel 99 提供的标准图纸尺寸

尺　寸	宽度×高度（英寸）	宽度×高度（毫米）
A	11.00×8.50	279.42×215.90
B	17.00×11.00	431.80×279.40
C	22.00×17.00	558.80×431.80
D	34.00×22.00	863.60×558.80
E	44.00×34.00	1078.00×863.60
A4	11.69×8.27	297×210
A3	16.54×11.69	420×297

续表

尺　寸	宽度×高度（英寸）	宽度×高度（毫米）
A2	23.39×16.54	594×420
A1	33.07×23.39	840×594
A0	46.80×33.07	1188×840
ORCAD A	9.90×7.90	251.15×200.66
ORCAD B	15.40×9.90	391.16×251.15
ORCAD C	20.60×15.60	523.24×396.24
ORCAD D	32.60×20.60	828.04×523.24
ORCAD E	42.80×32.80	
Letter	11.00×8.50	
Legal	14.00×8.50	
TABLOID	17.00×11.00	

2．自定义图纸

如果需要自定义图纸尺寸，必须设置如图 2.5 所示 Custom Style 栏中的各个选项。首先，必须在 Custom Style 栏中选中 Use Custom 复选框，以激活自定义图纸功能。Protel 99 所能接受的最大自定义图纸尺寸为 65 英寸×65 英寸。

Custom Style 栏中其他各项设置的含义如下：

（1）CustomWidth 编辑框　自定义图纸的宽度，在此定义图纸宽度为 800。

（2）Custom Height 编辑框　自定义图纸的高度，在此定义图纸高度为 600。

（3）X Ref Region 编辑框　X 轴参考坐标分格，在此定义分格数为 5。

（4）Y Ref Region 编辑框　Y 轴参考坐标分格，在此定义分格数为 5。

（5）Margin Width 编辑框　边框的宽度，在此定义编辑框宽度为 25。

根据上述参数定义的图纸大小如图 2.6 所示。

2.3.2　图纸方向

1．设置图纸方向

设置图纸是纵向还是横向，以及边框的颜色，可使用菜单命令 Design/Options 来实现。执行该命令后，系统将弹出 Document Options 对话框，并在其中选择 Sheet Options 选项卡进行设置，如图 2.5 所示。

Schematic 允许电路图图纸在显示及打印时选择为横向（Landscape）或纵向（Portrait）格式。具体设置可在 Options 操作框中的 Orientation（方位）下拉列表框中选取。通常情况下，在绘制及显示时设为横向，在打印时设为纵向。

2．设置图纸标题栏

Protel 提供了两种预先定义好的标题栏，分别是 Standard（标准）形式和 ANSI 形式，如图 2.7 所示。具体设置可在 Options 操作框中的 Title Block（标题块）右边的下拉列表框中选取，如图 2.5 所示。

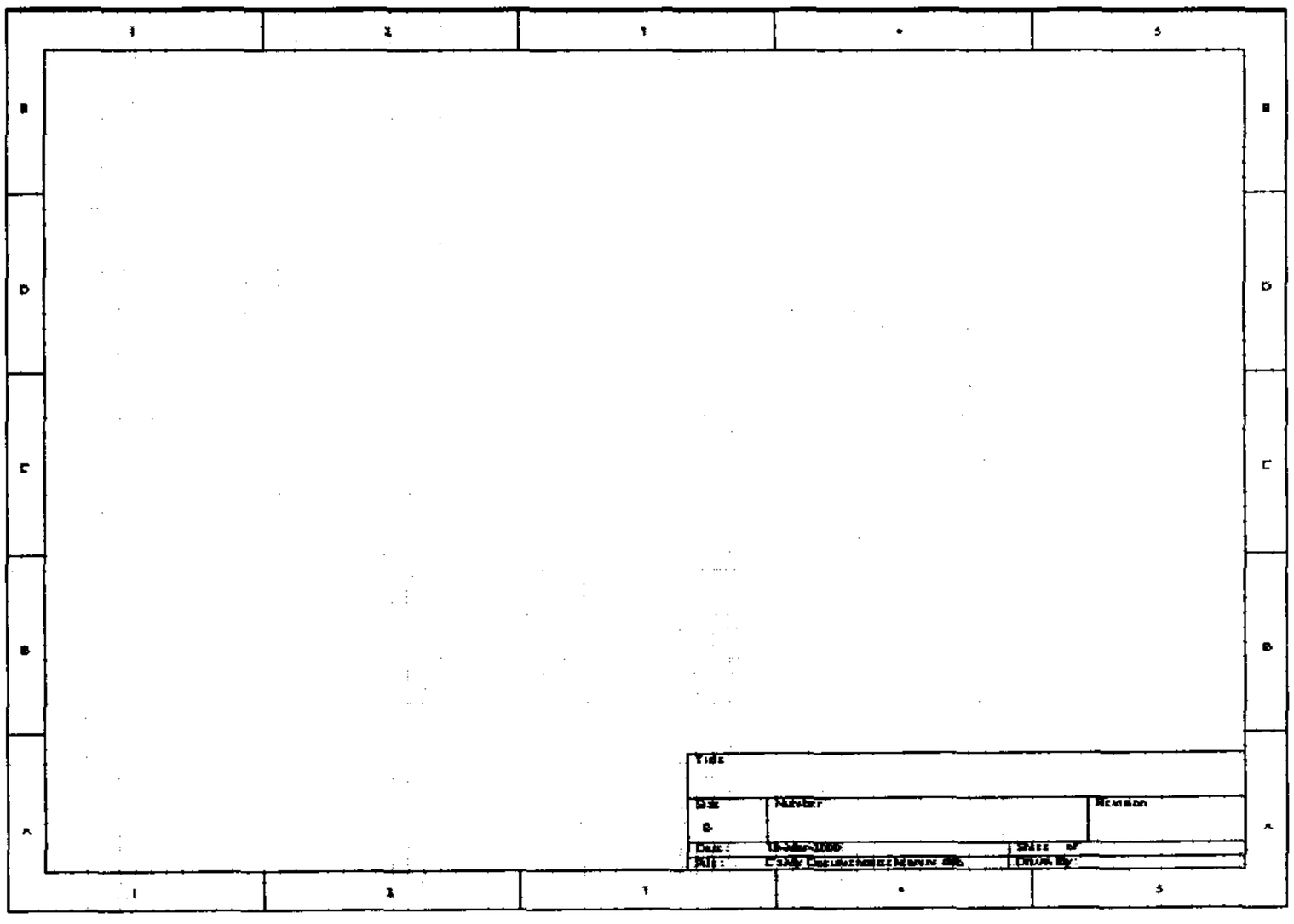
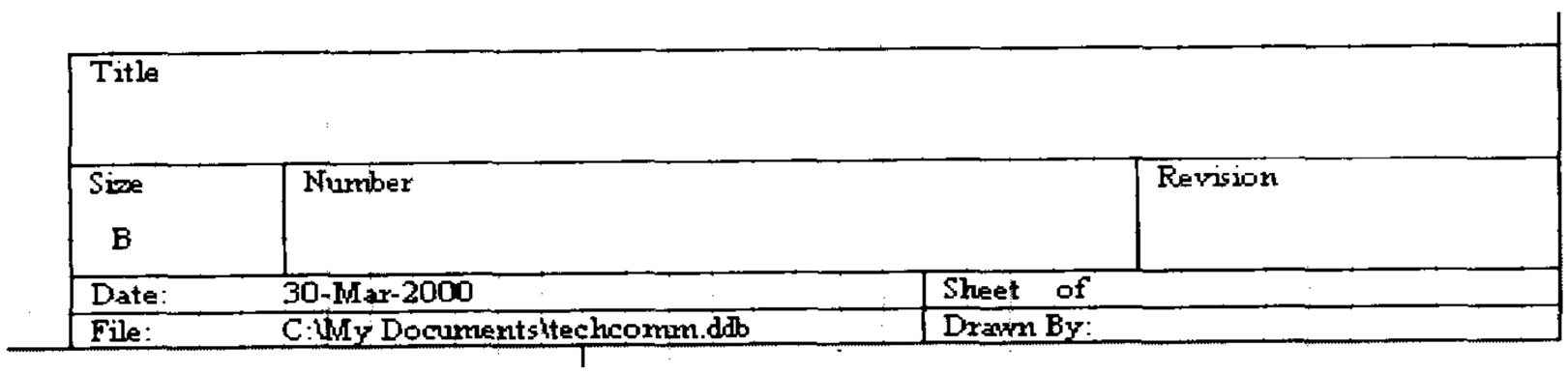


图 2.6　自定义图纸

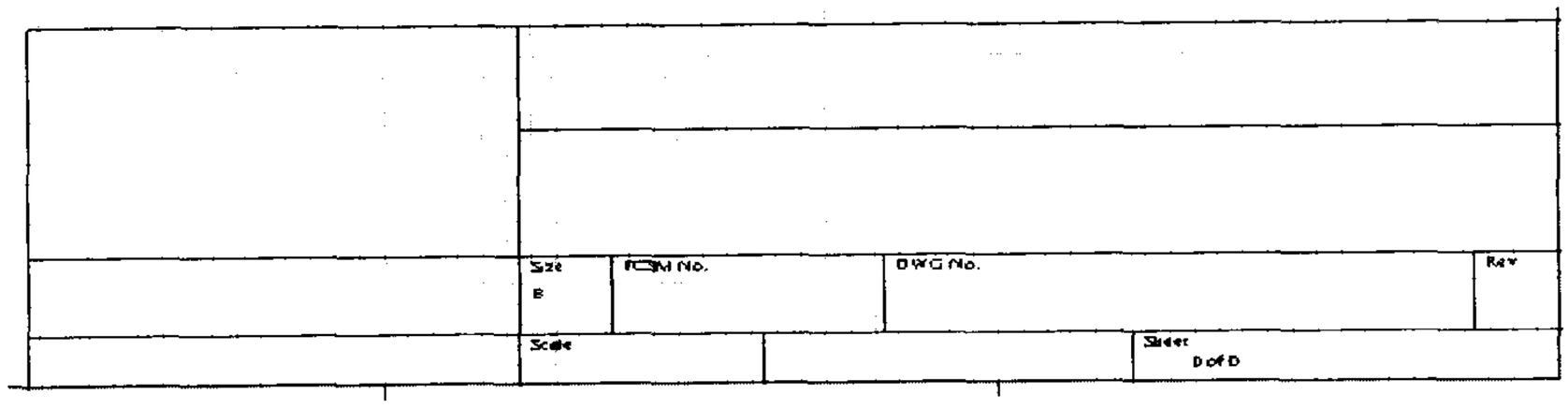
Show Reference Zones 复选框用来设置边框中的参考坐标。如果选择该选项，则显示参考坐标，否则不显示，一般情况下均应该选中。

Show Border 复选框用来设置是否显示图纸边框，如果选中则显示，否则不显示。当显示图纸边框时，可用的绘图工作区将会比较小，所以要使图纸有最大的可用工作区，可考虑将边框隐藏。不过由于某些打印机和绘图仪不能打印到图纸边框的区域，因此在实际工作中需要多实际测试几次，以决定出真正的可用工作区。另外，Schematic 还允许在打印时以一定的比例缩小输出，以作为补偿。

Show Template Graphics 复选框主要设置是否显示画在模板内的图形、文字及专用字串等。通常，为了显示自定义的标题区块或是公司商标之类才核选该项。



（a）　标准标题栏



（b）ANSI 形式的标题栏

图 2.7　标题栏的类型

2.3.3 设置图纸颜色

图纸颜色设置包括图纸边框（Border）和图纸底色（Sheet）的设置。

在图 2.5 中，Border 选择项用来设置边框的颜色，缺省设置为黑色。在右边的颜色框中用鼠标左键单击一下，系统将会弹出 Choose Color（选择颜色）对话框，如图 2.8 所示，我们可通过它来选取新的边框颜色。

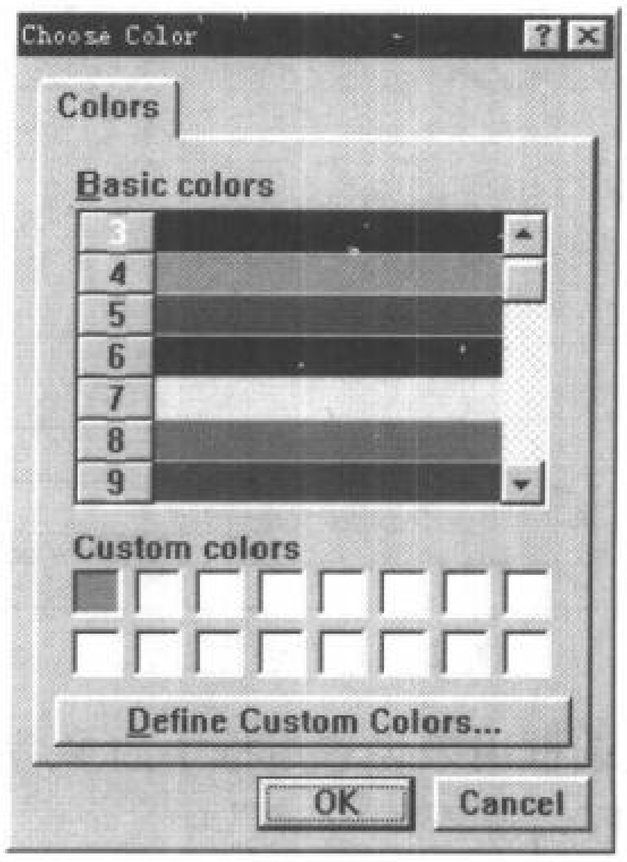


图 2.8 选择颜色对话框

Sheet 栏负责设置绘图纸的底色，缺省的设置为浅黄色。要变更底色时，请在该栏右边的颜色框上用鼠标双击，打开 Choose Color 对话框，然后选取出新的图纸底色。

Choose Color 对话框的 Basic colors 框中列出了当前 Schematic 可用的 239 种颜色，并定位于当前所使用的颜色。如果用户希望变更当前使用的颜色，可直接在 Basic colors 栏或 Custom colors 栏中用鼠标单击选取。

如果用户希望自定义颜色，请单击 Define Custom Colors 按钮，即可打开如图 2.9 所示的“颜色”对话框。这是一个 Windows 系统的对话框，我们可以对色调（E）、饱和度（S）、亮度（L）、红（R）、绿（G）、蓝（U）等项进行设置，调出满意的颜色后，单击确定按钮将它加入到自定义颜色栏中。

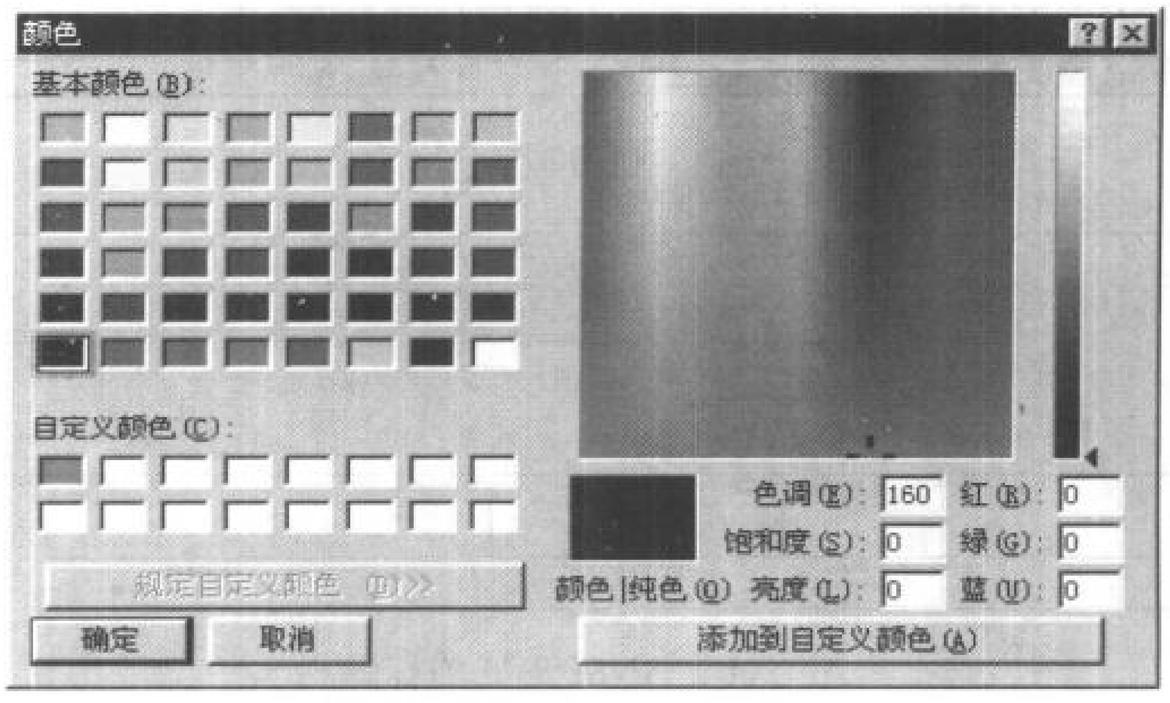


图 2.9 自定义颜色

2.4　设置系统字体

在 Protel 图纸上常常需要插入很多汉字或英文，系统可以为这些插入的字设置字体，如果在插入文字时，不单独进行修改字体，则默认使用系统的字体。系统字体的设置可以使用字体设置模块来实现。

当设置系统字体时，可以执行 Design/Options 菜单命令，系统将弹出如图 2.5 所示的对话框，然后进入 Sheet Options 选项卡，此时使用鼠标单击 Change System Font 按钮，系统将弹出如图 2.10 所示对话框。此时就可以设置系统的默认字体了。

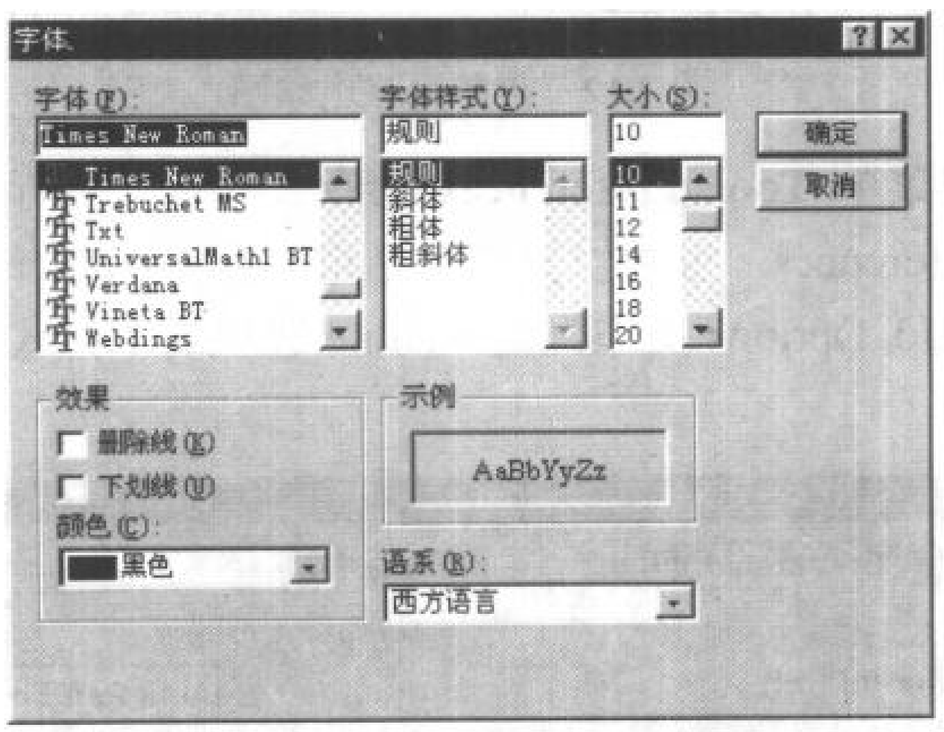


图 2.10　字体设置对话框

2.5　网格和光标设置

在设计原理图时，图纸上的网格为放置元器件、连接线路等设计工作带来了极大的方便。在进行图纸的显示操作时，可以设置网格的种类以及是否显示网格，也可以对光标的形状进行设置。

2.5.1　设置网格

Protel 99 提供了两种不同形状的网格，分别是线状网格（Lines）和点状网格（Dots），如图 2.11 和图 2.12 所示。

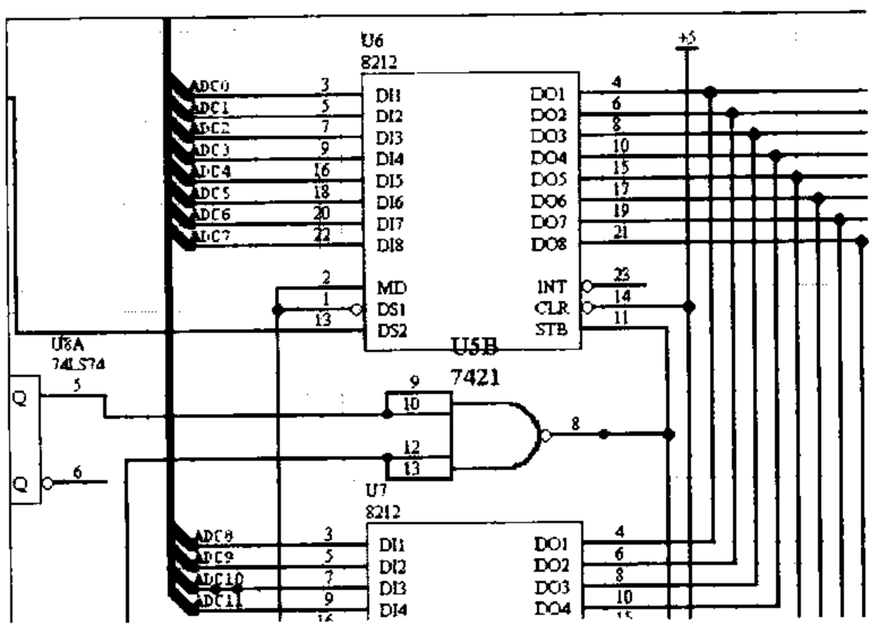


图 2.11　线状网格电路图

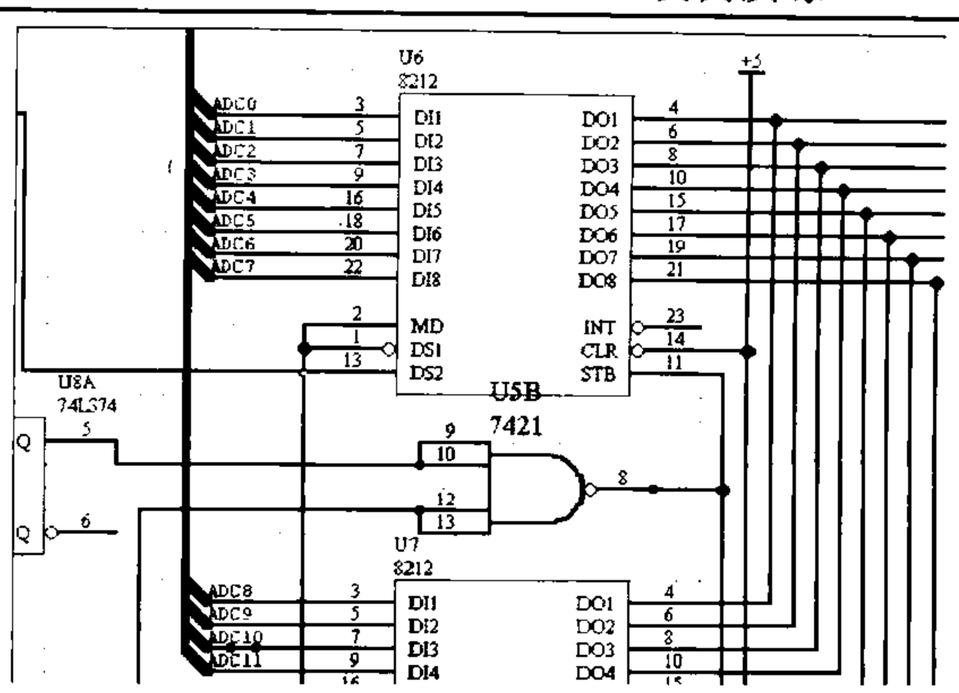


图 2.12　点状网格电路图

设置网格可以使用菜单 Tools/Preferences 命令来实现，执行该命令后，系统将会弹出如图 2.13 所示的 Preferences（参数设置）对话框。在 Graphical Editing 选项卡中，此时可以单击 Cursor / Grid Options 操作框的 Visible 选项的下拉式按钮，就可以选择所需的网格种类。

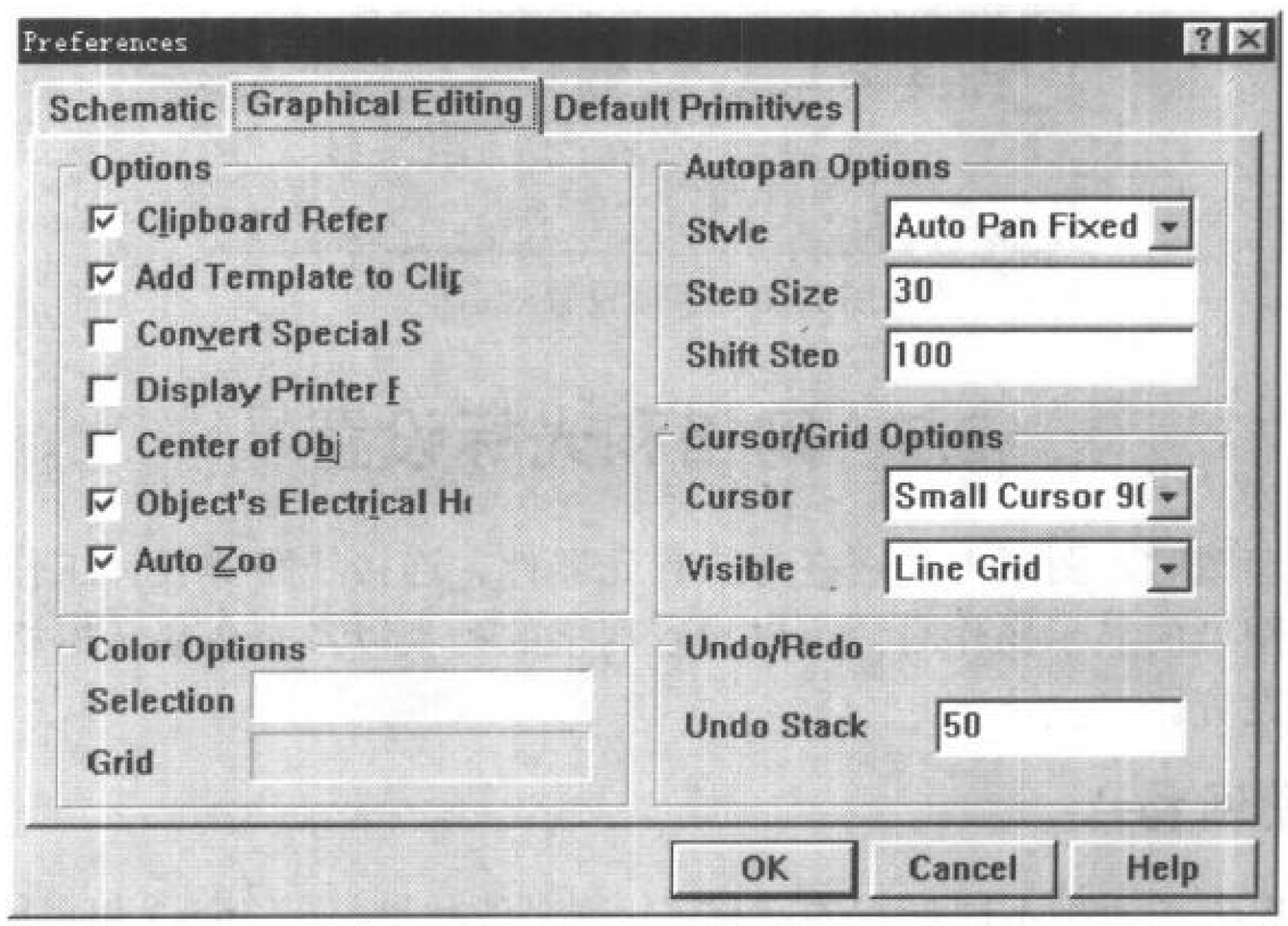


图 2.13　Preferences 对话框

如果想改变网格颜色可以单击 Color Options 区域的 Grid 颜色按钮进行颜色设置，具体颜色设置方法与 2.3 节中的图纸颜色设置操作类似，不过设置网格的颜色时，要注意不要设置太深，否则会干扰后面的绘图工作。

如果用户想设置网格是否可见，则可以执行菜单命令 Design/Options，系统将弹出 Document Options 对话框，选择 Sheet Options 选项卡，在 Grids 操作框中对 SnapOn 和 Visible 两个选项进行操作，就可以设置网格的可见性，如图 2.14 所示。

（1）SnapOn 复选框　这项设置可以改变光标的移动间距，选中此项表示光标移动时以 SnapOn 右边的设置值为基本单位跳移，系统默认值为 10；不选此项，则光标移动时以 1 个像素点为基本单位移动。

（2）Visible 复选框　选中此项表示网格可见，可以在其右边的设置框内输入值来

改变图纸网格间的距离，图 2.14 中表示网格间的距离为 10 个像素点；不选此项表示在图纸上不显示网格。

如果将 SnapOn 和 Visible 设置成相同的值，光标每次移动一个网格；如果将 Visible 设置为 20，而将 SnapOn 设置为 10，光标每次移动半个网格。

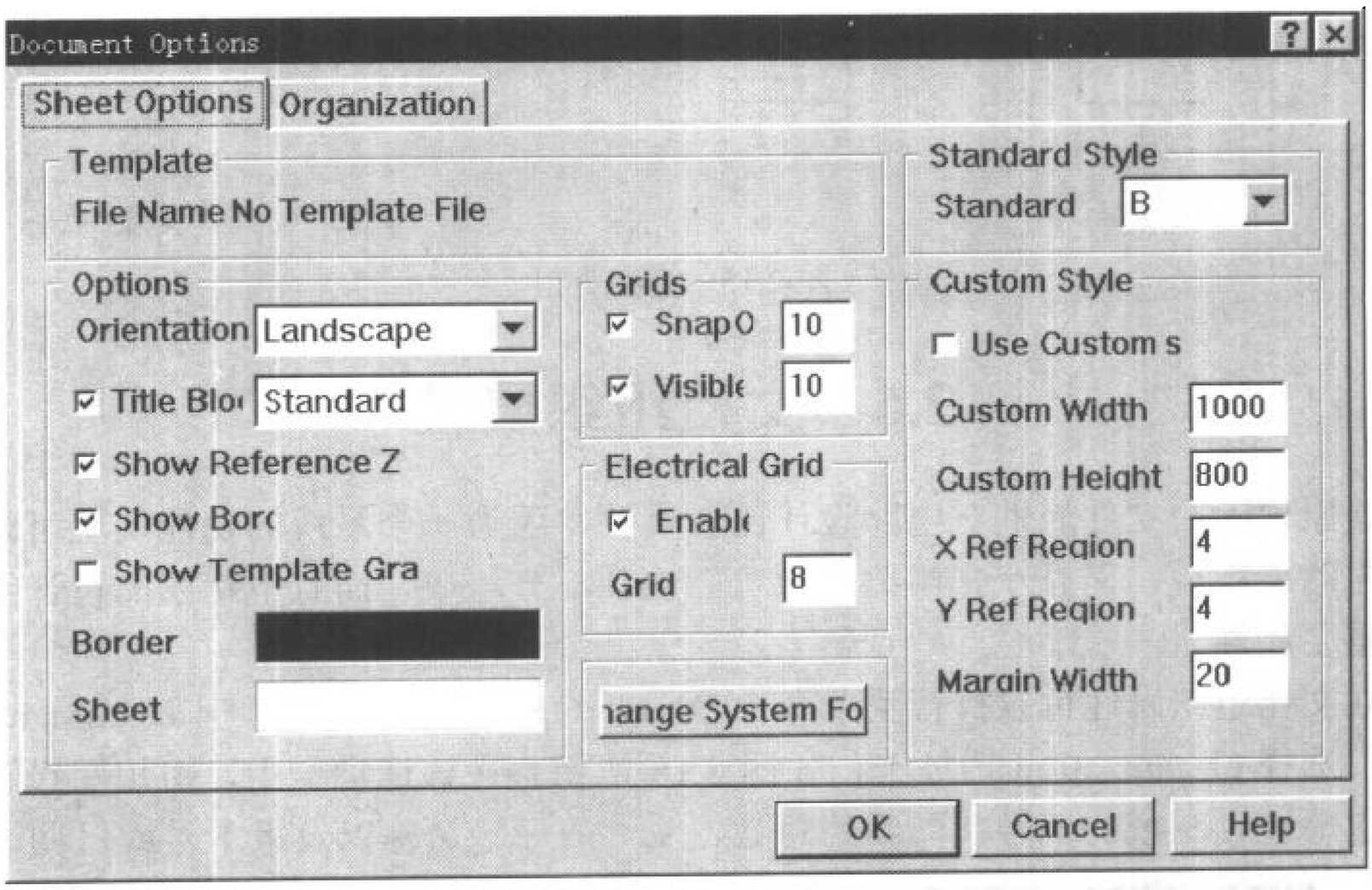


图 2.14　Document Options 对话框

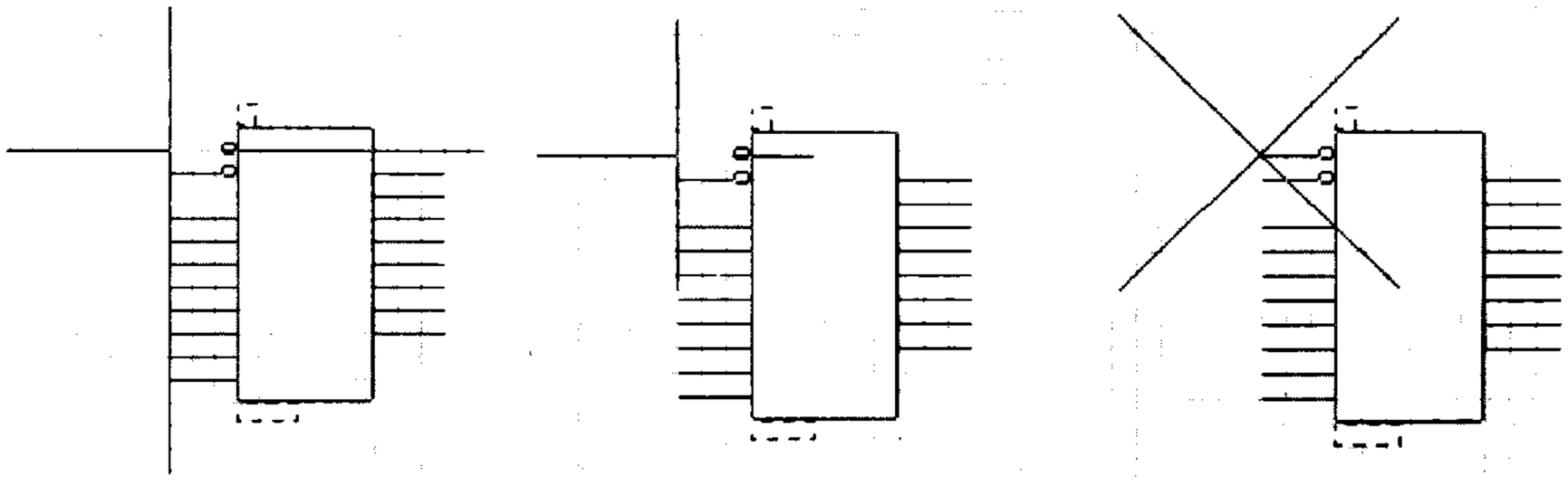
2.5.2　电气节点

在如图 2.14 所示的 Electrical Grid 操作框中，其各选项与设置电气节点有关。如果选中此项，在画导线时，系统会以 Grid 中设置的值为半径，以光标所在位置为中心，向四周搜索电气节点。如果在搜索半径内有电气节点，系统就会将光标自动移到该节点上，并且在该节点上显示一个圆点；如果取消该项功能，则无自动寻找节点的功能。选择 Enable 复选框，表示选择该项功能，Grid 右边的设置框可以用来设置搜索半径。

注意：设置网格可见否，还可以执行 View/Visible Grid 菜单命令来实现，如果当前没有显示网格，则执行该命令就可以显示网格。另外 View/ Snap Grid 和 Electrical Grid 命令选项与上面的对应讲述的功能一样。

2.5.3　设置光标

光标是指在画图、放置元件和连接线路时的光标形状。设定光标可以选择执行菜单命令 Tools/Preferences，系统弹出如图 2.13 所示的 Preferences 对话框，选取 Graphical Editing 选项卡。然后单击 Cursor / Grid Options 操作框中的 Cursor 操作选项框右边的下拉按钮，在下拉列表中可以选择光标类型。系统提供了 Large Cursor 90、Small Cursor 90 和 Small Cursor 45 三种光标类型，如图 2.15 所示。



（a）大光标　　（b）小光标　　（c）交叉 45°光标

图 2.15　光标类型

2.6　文档组织属性

电路原理图的文件属性对电路设计比较重要，因为一个系统的功能实现可能需要多个控制电路来实现，而且一张电路图也可能由几部分组成，而且电路图的设计组织也是文档的重要属性。

建立文档组织属性可以执行菜单命令 Design/Options，系统将弹出 Document Options 对话框，选择 Organization 选项卡，如图 2.16 所示。在该选项卡中，可填写设计公司名称、单位地址、图纸的编号和图纸的总数、文件的标题名称以及版本号或日期等。

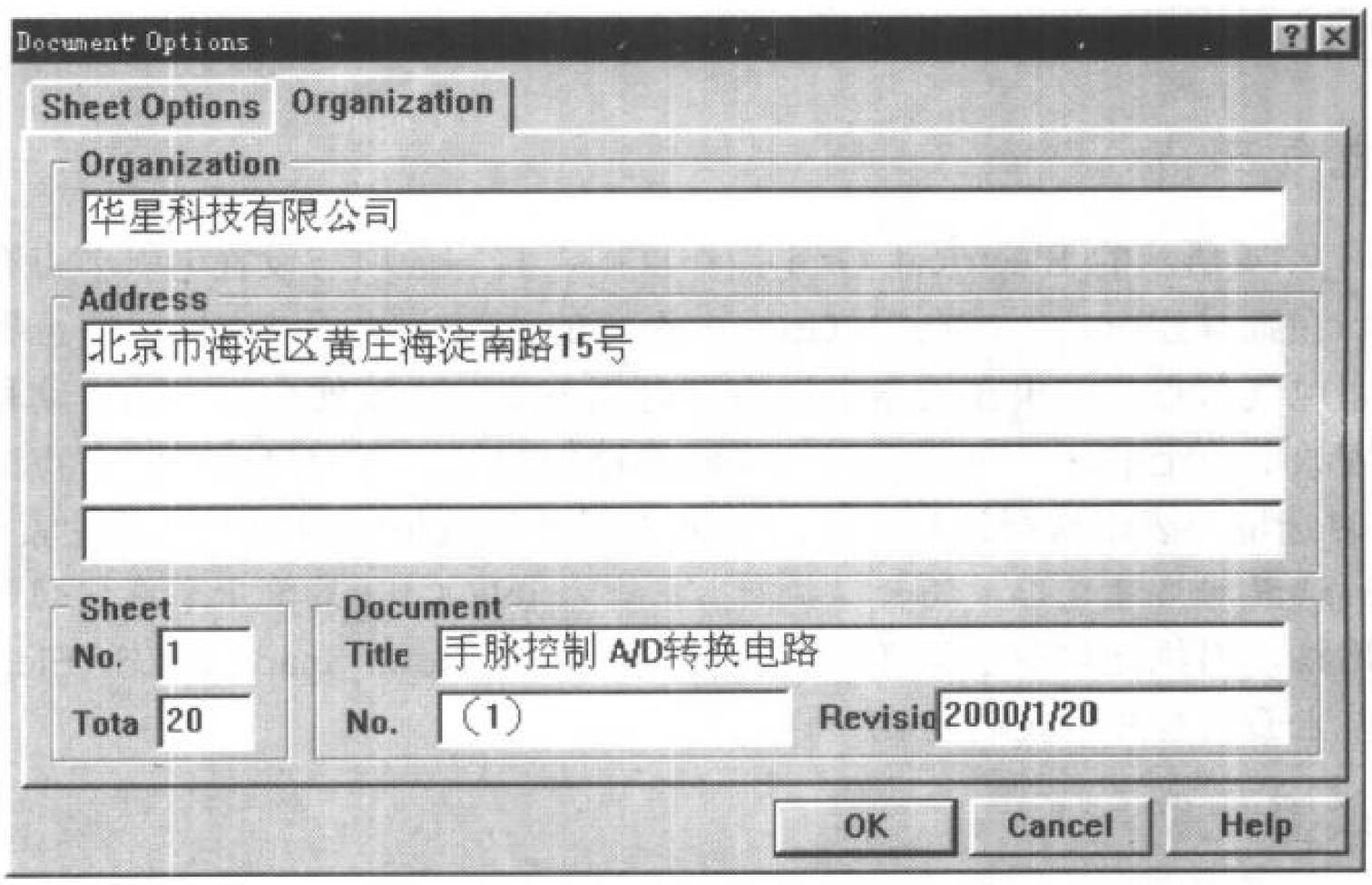


图 2.16　文件组织属性选项卡

第 3 章　电路原理图设计

前面两章主要讲述了一些使用 Protel 99 进行电路图设计的初步知识，也是读者应该牢固掌握的基本知识，在读者掌握了前面的基础知识后，现在就可以进行真正的电路图的设计及绘制工作。本章结合典型实例主要讲述电子元件的绘制及布置，以为后面的电路图高级设计打好基础。贯通本章的实例如图 3.1 所示。

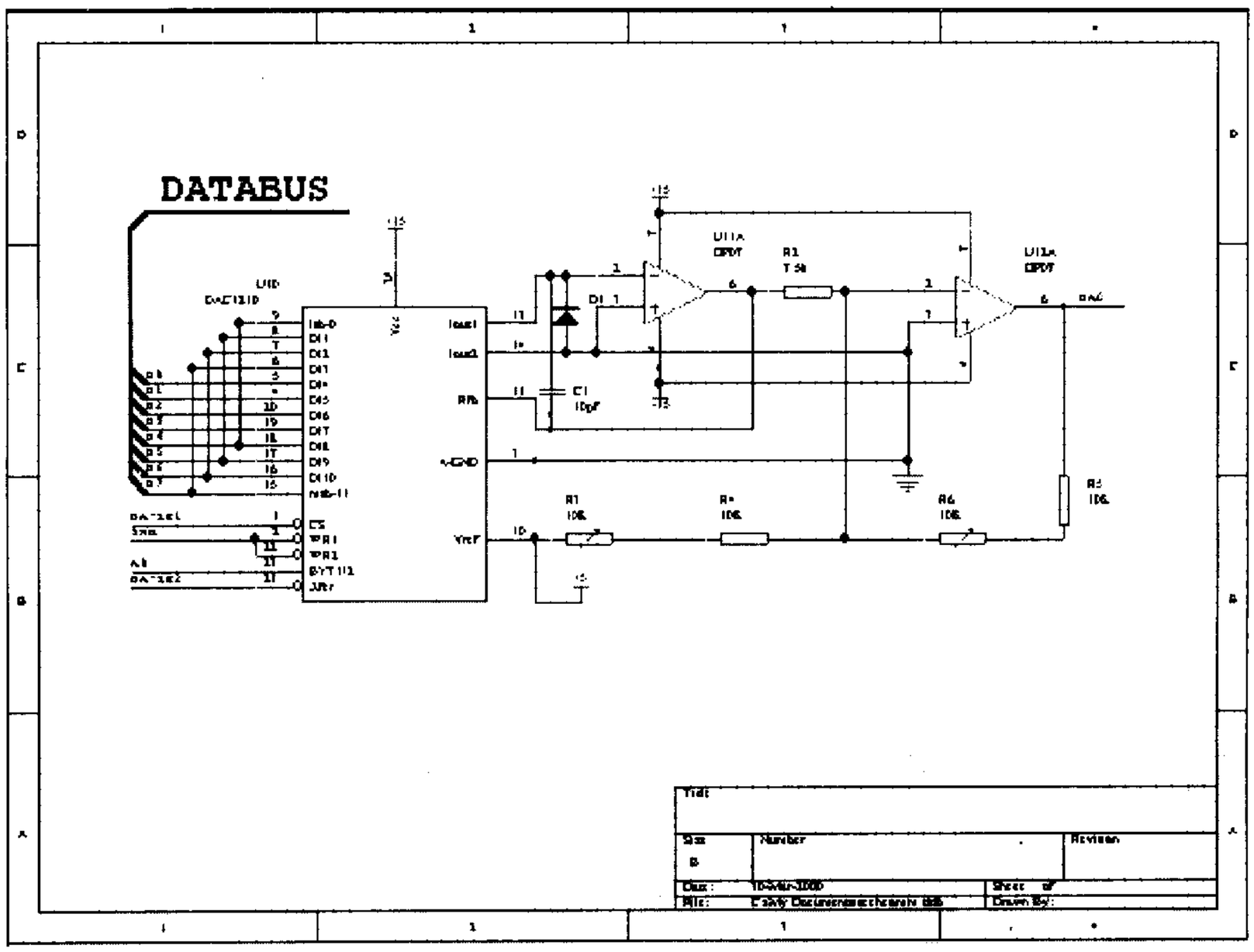


图 3.1　电路原理图设计绘制实例

3.1　装载元件库

在向电路图中放置元件之前，必须先将该元件所在的元件库载入内存。如果一次载入过多的元件库，将会占有较多的系统资源，同时也会降低应用程序的执行效率。所以，最好的做法是只载入必要而常用的元件库，其他特殊的元件库当需要时再载入。装载元件库的步骤如下：

（1）使用鼠标单击设计管理器中的 Browse Sch 选项卡，然后单击 Add/Remove 按钮，屏幕将出现如图 3.2 所示的元件库添加/删除对话框。用户也可以选取菜单 Design/Add//Remove Library 命令来打开此对话框。

（2）在 Design Explorer 99\Library\Sch 文件夹下选取元件库文件，然后双击鼠标或点击 Add 按钮，此元件库文件就会显示在 Selected Files 框中，元件库文件类型为.ddb 文件。

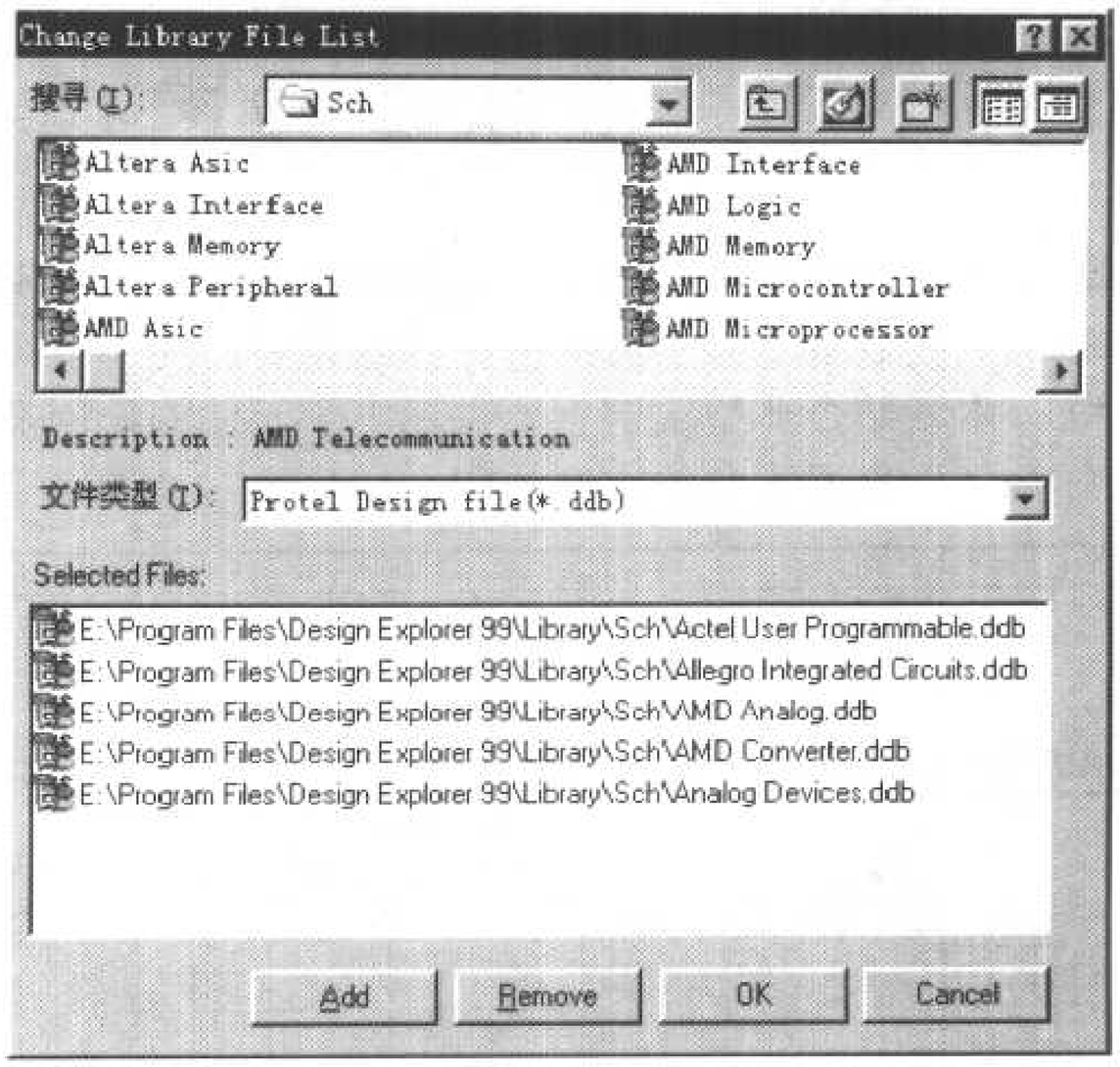


图 3.2　元件库添加/删除对话框

（3）点击 OK 按钮，完成该元件库的添加。

将所需要的元件库添加到当前编辑环境下后，元件库的详细列表将显示在设计管理器中，如图 3.3 所示，如果用户习惯使用 DOS 环境下的标准元件，则可以装载 Protel DOS Schematic Libraries 元件库，其中包括大量标准的元件。

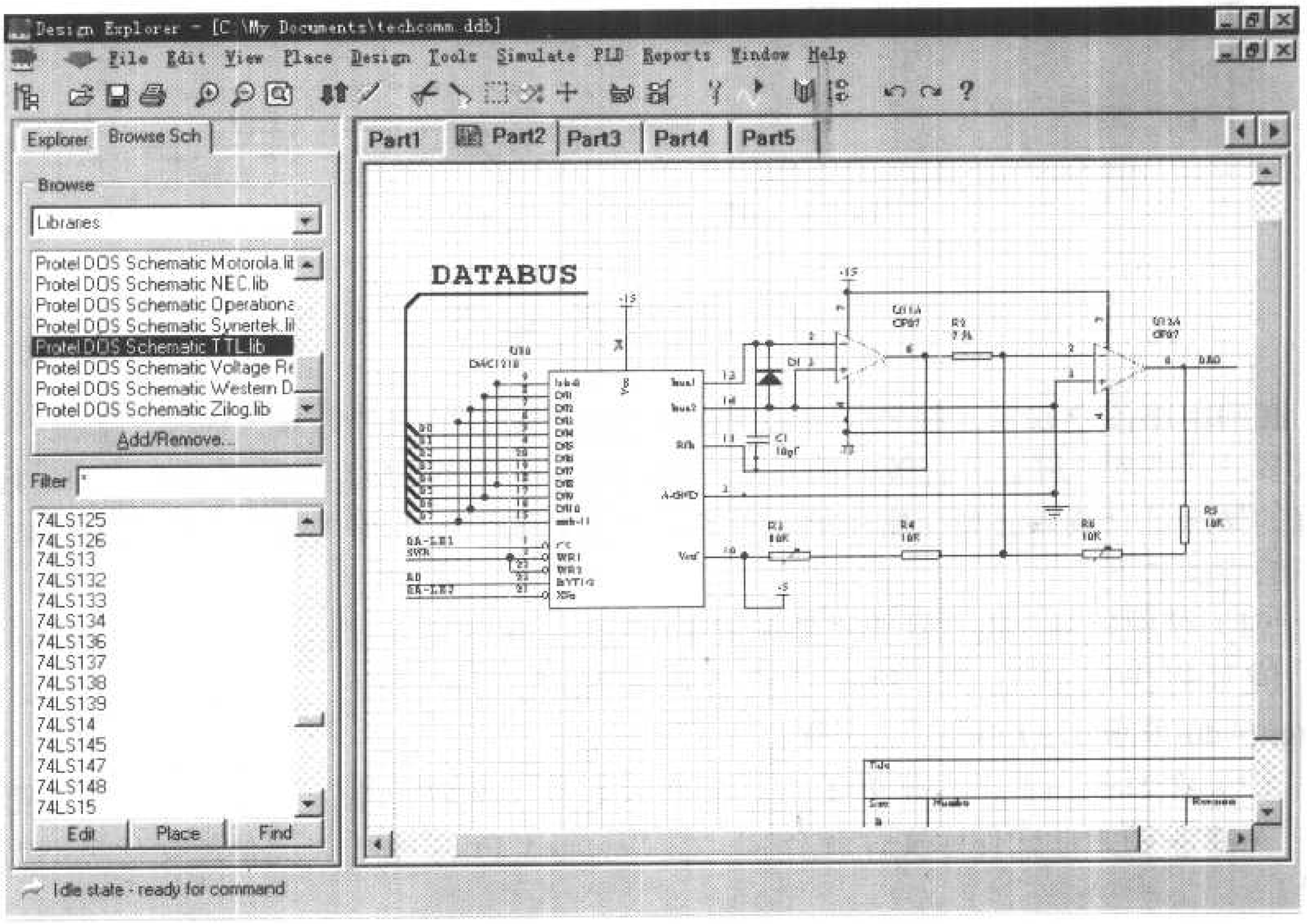


图 3.3　添加了元件库后的设计管理器

3.2　放置元件

绘制原理图首先要进行元件的放置。在放置元件时，设计者必须知道元件所在的库并从中取出或者制作原理图元件，并装载这些必须的元件库到当前设计管理器。

3.2.1　选取元件

通常可以用下面两种方法来选取需要放置的元件。

1．通过输入元件编号来选取元件

如果知道元件的编号名称，可通过菜单命令 Place/Part 或直接单击电路绘制工具条上的按钮，打开如图 3.4 所示的 Component Library Reference 对话框，在该对话框中输入元件的名称，例如 AD8072JN (8)。

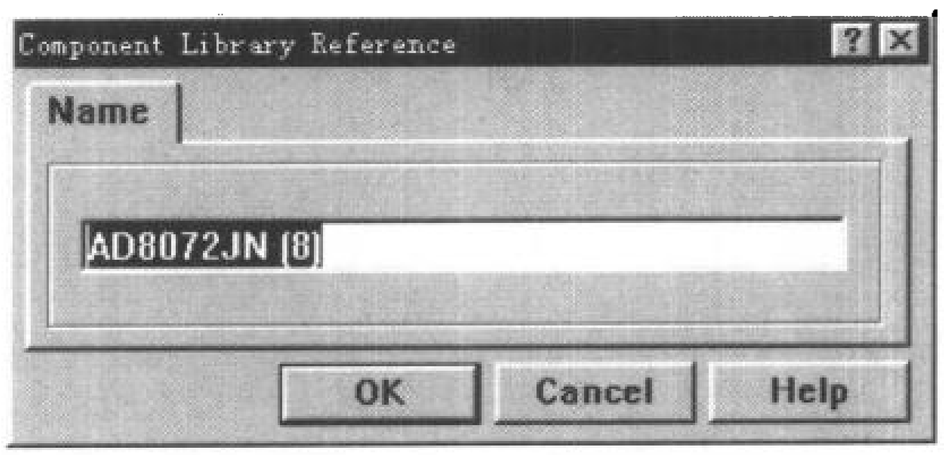


图 3.4　输入元件名称

单击 OK 按钮，系统则弹出如图 3.5 所示的 Designator 对话框，在该对话框中输入当前元件的流水序号（例如 U1）。事实上，无论是单张或多张图纸的设计，都绝对不允许两个元件具有相同的流水序号。

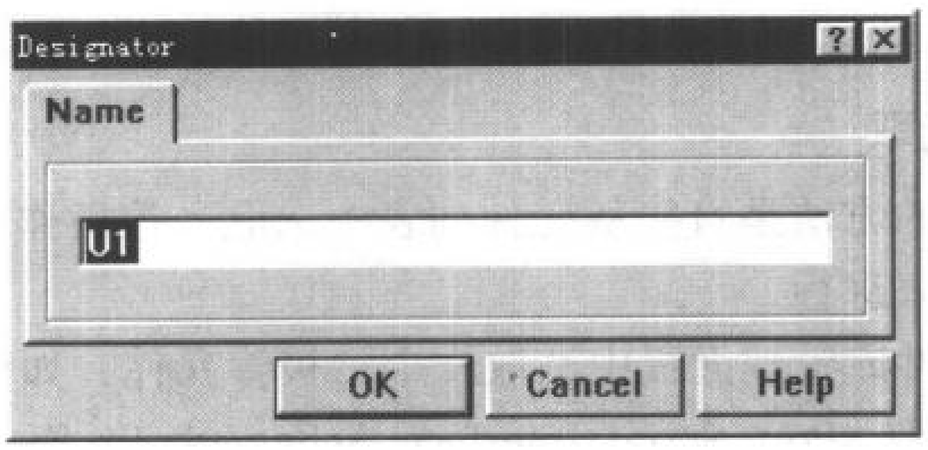


图 3.5　输入元件的流水序号

在当前的绘图阶段我们可以完全不理会 Designator 对话框，即直接使用系统的缺省值 U?。等到我们完成电路全图之后，再使用 Schematic 内置的重编流水序号（通过菜单命令 Tools/Annotation）功能，就可以轻易地将电路图中所有元件的流水序号重新编排，既省时、省力又不易出错。

假如我们现在就为这个元件指定流水序号（例如 U1），则在以后放置相同形式的元件时，其流水序号将会自动增加（例如 U2、U3、U4 等等），不过系统自动增加的顺序一般是 U1A、U1B、U2A、U2B……设置完毕后，单击上述对话框中的 OK 按钮，屏幕上将会出现一个可随鼠标指针移动的元件符号，请将它移到适当的位置，然后单击鼠标左键使其定位即可。

完成上述操作之后，系统会再次弹出 Component Library Reference 对话框，等待我们输入新的元件编号。假如现在还要继续放置相同形式的元件，就直接单击按钮，新出现的元件符号会依照元件包装自动地增加流水序号。如果不再放置新的元件，可直接单击 OK 按钮关闭对话框，放置了一个运算放大器后的图形如图 3.6 所示。

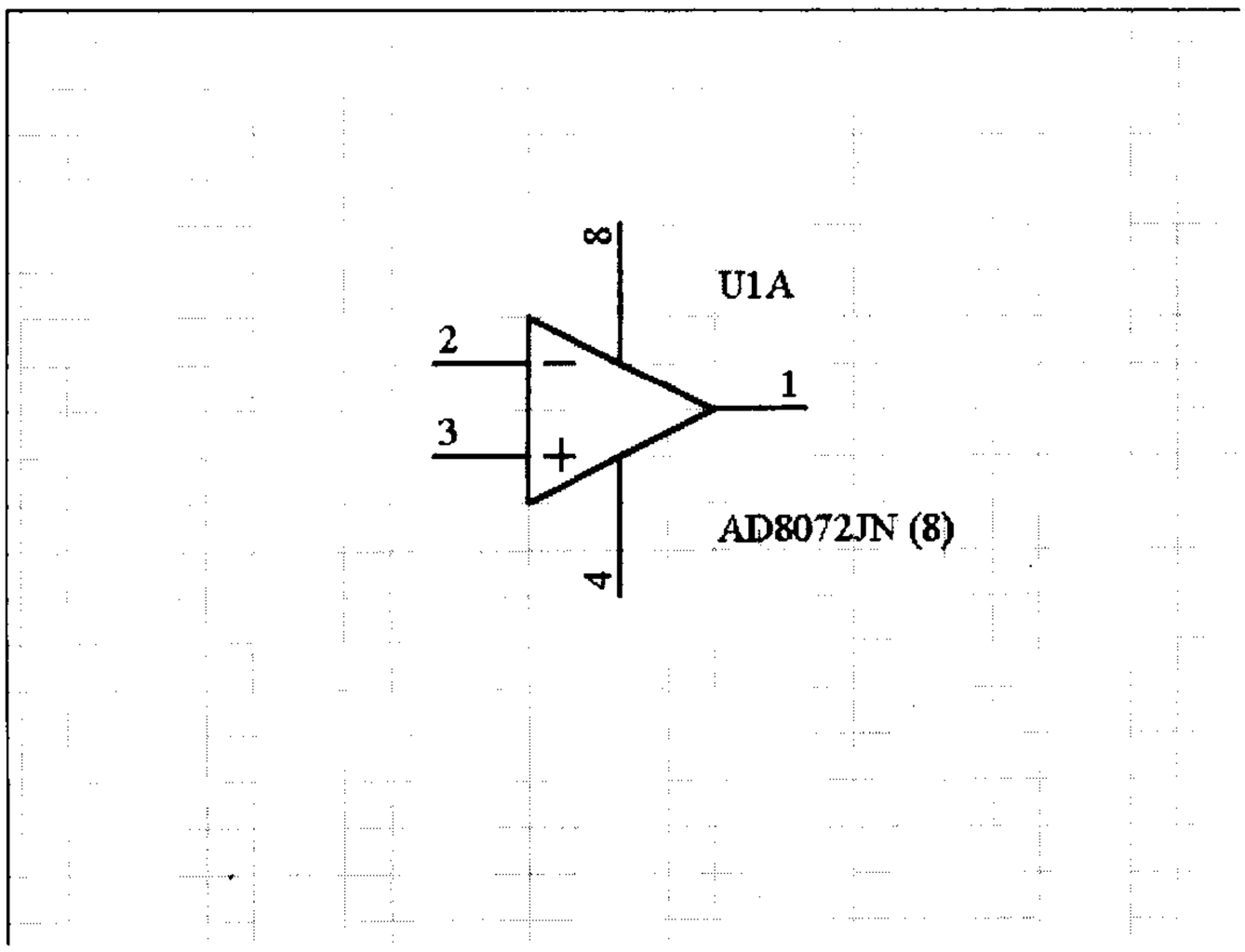


图 3.6　放置了一个运算放大器后的图纸

技巧：当放置一些标准元件或图形时，可以在绘制前调整位置，调整的方法为：在选择了元件，但还没有放置前，按住 Space 键，即可旋转元件，这时用户可以选择需要的角度放置元件。如果按 Tab 键，则会进入元件属性对话框，用户也可以在属性对话框中进行设置。

2．从元件列表中选取

另外一种选取元件的方法是直接从元件列表中选取，该操作必须通过设计库管理器窗口的元件库管理列表来进行。

下面讲述如何从元件库管理面板中选取一个二极管元件。如图 3.7 所示，首先在面板上的 Libraries 栏中选取 4Port Serial Interface Schematic.lib 库，该库可以从 Examples 子目录中装载进来，然后在 Components In Library 栏中利用滚动条找到“DIODE”，并选定它。然后单击 Place 按钮，此时屏幕上会出现一个随鼠标指针移动的“DIODE”符号，将它移动到适当的位置后单击鼠标左键使其定位即可。也可以直接在元件列表中用鼠标左键双击“DIODE”将其放置到电路图中。具体放置地方可以根据设计要求来定。

放置了一个二极管后的电路图如图 3.8 所示，如果从设计管理器中选中该元件，再放置到电路图中，则流水号为 U?，如果使用 Plcace/Part 命令，系统则自动设置流水号。如果马上还要放置一个二极管，则可以直接在图纸上重复上述操作，而不用再执行该命令。按鼠标右键，可取消后面继续执行该命令的操作。

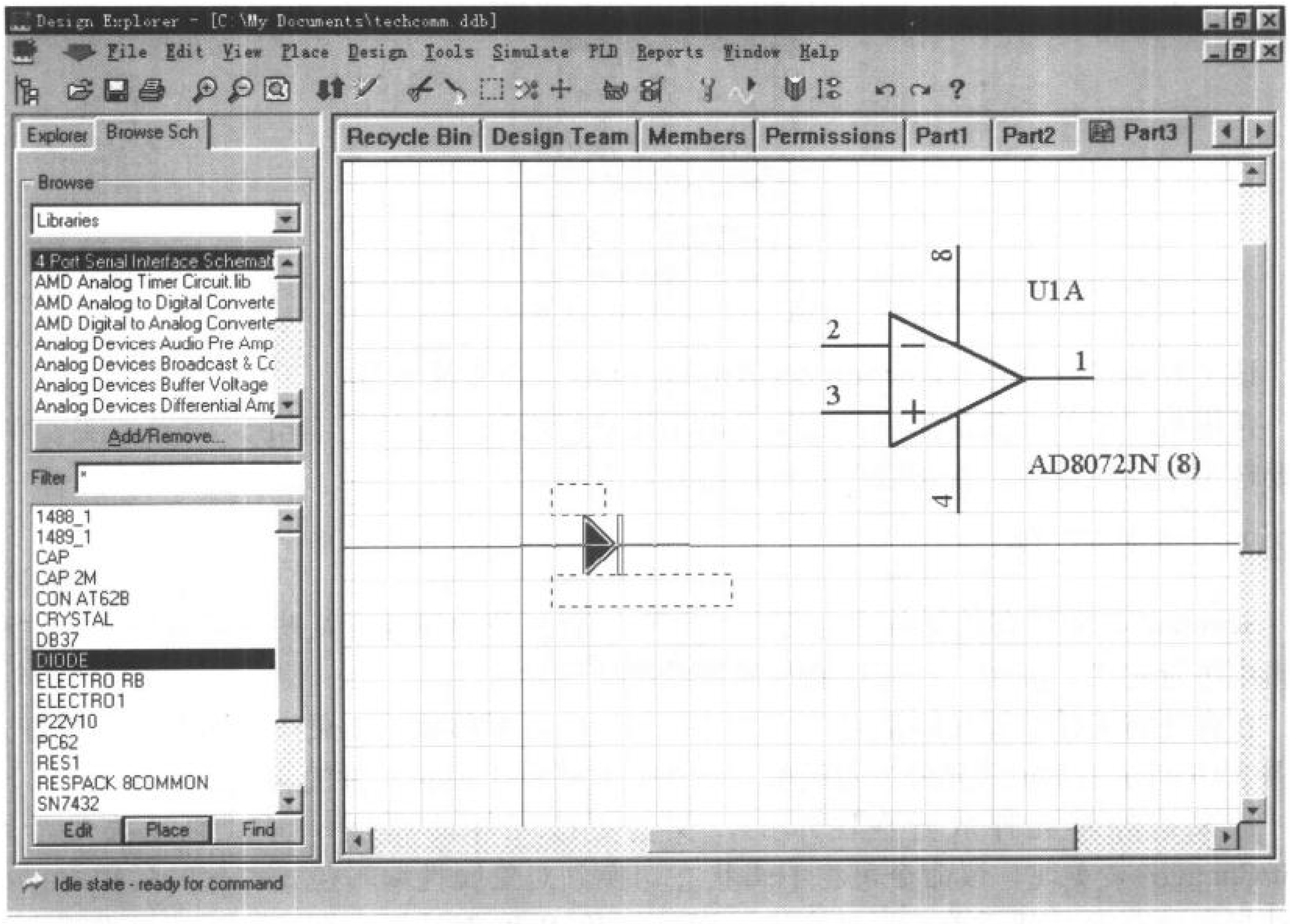


图 3.7　选取元件

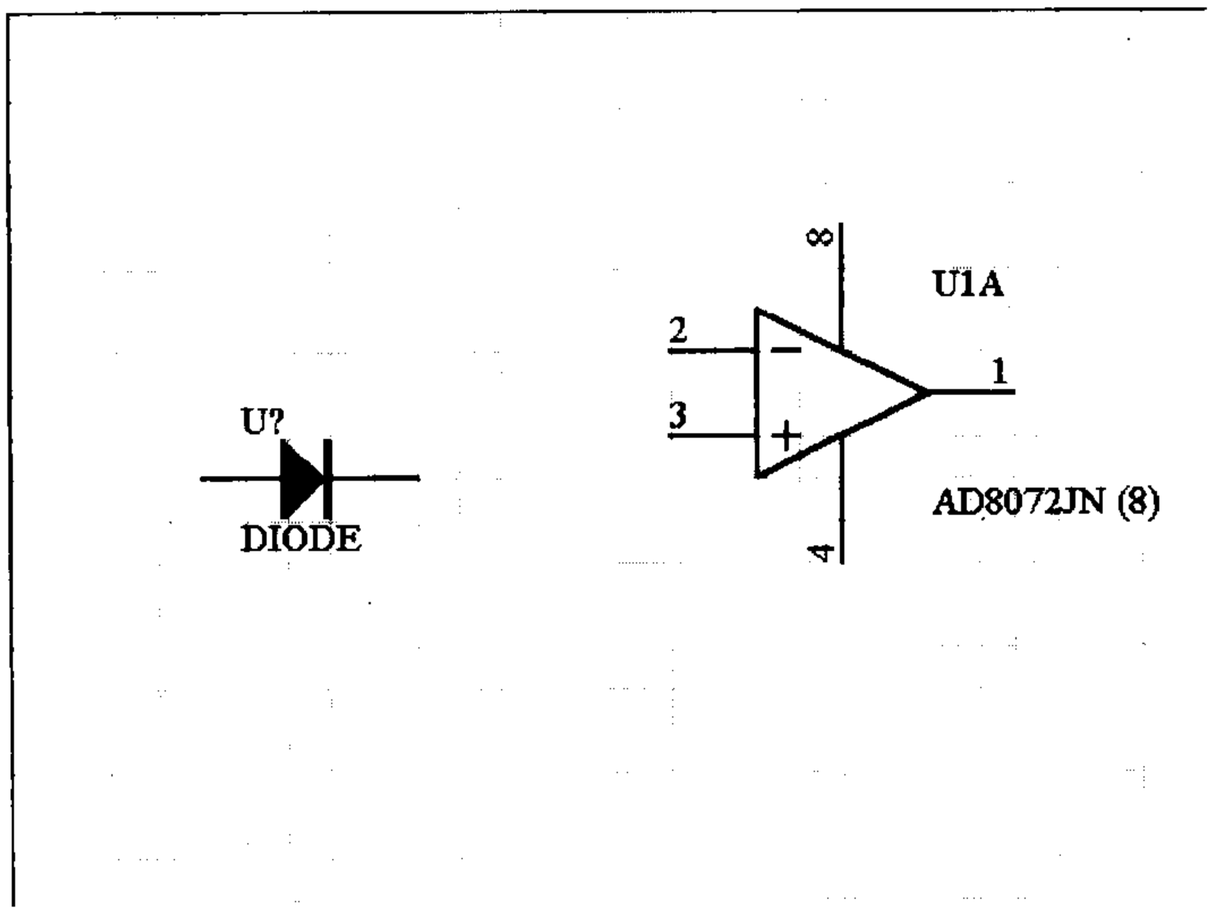


图 3.8　放置了二极管后的图形

3.2.2　使用 Digital Objects 工具条放置元件

用户不仅可以使用元件库来实现放置元件，系统还提供了一些常用的元件，这些元件可以使用 Digital Objects 工具条来选择装载。常用元器件工具条如图 3.9 所示。

图 3.9　常用元件工具条

该工具条可以执行 View/Toolbars/Digital objects 命令来装载。

常用数字元件工具条为用户提供了常用规格的电阻、电容、与非门、寄存器等元件，只要选中了某元件后，就可以使用鼠标进行放置操作。

3.2.3　编辑元件

Schematic 中所有的元件对象都各自拥有一套相关的属性。某些属性只能在元件库编辑中进行定义，而另一些属性则只能在绘图编辑时定义。

在真正将元件放置在图纸之前，元件符号可随鼠标移动，如果按下 Tab 键就可打开如图 3.10 所示的 Part（元件）对话框，可在此对话框中编辑元件的属性。

如果已经将元件放置在图纸上，又要更改元件的属性，可以通过菜单命令 Edit/Change 来实现。该命令可将编辑状态切换到对象属性编辑模式，此时只需将鼠标指针指向该对象，然后单击鼠标左键，即可打开 Part 对话框。另外，还可以直接在元件的中心位置，使用鼠标双击元件，也可以弹出 Part 对话框。然后，用户就可以进行元件属性编辑操作。

（1）Attributes（属性）选项卡

该选项卡中的内容较为常用，它包括以下选项：

●Lib Ref　在元件库中所定义的元件名称，该名称不会显示在图纸中。

●Footprint　器件封装形式。

●Designator　元件在电路图中的流水序号。

●Part Type　显示在绘图中的元件名称，缺省值与元件库中的元件名称 Lib Ref 一致。

●Sheet Path　成为图纸元件时，定义下层图纸的路径。

●Part　定义子元件序号，例如 J1A 为 1，J1B 为 2，J1C 为 3。

●Selection　切换选取状态，选择该选项后，则该元件为选中状态。

●Hidden Pins　是否显示元件的隐藏引脚，选择该选项可以显示元件的隐藏引脚。

●Hidden Fields　是否显示“Part Fields 1-8”、“Part Fields 9-16”选项卡中的元件数据栏。

●Field Name　是否显示元件数据栏名称。

如果单击 Global>>按钮，则显示详细的元件属性，如图 3.11 所示。用户可以在弹出的操作框中设置匹配属性和拷贝属性。

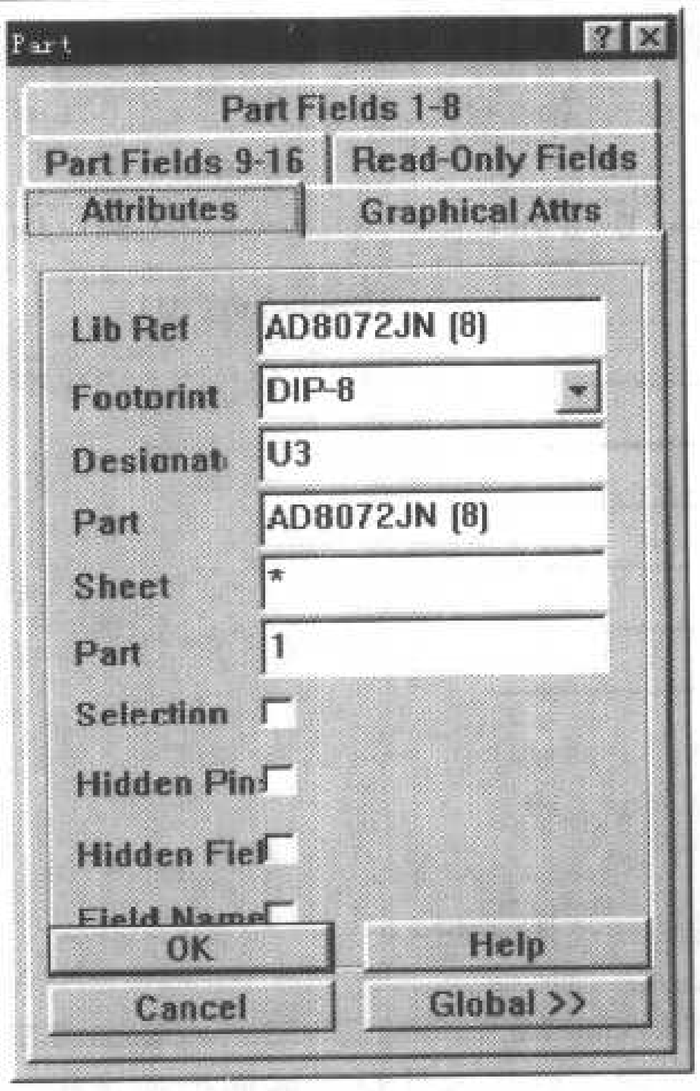


图 3.10　Part 对话框

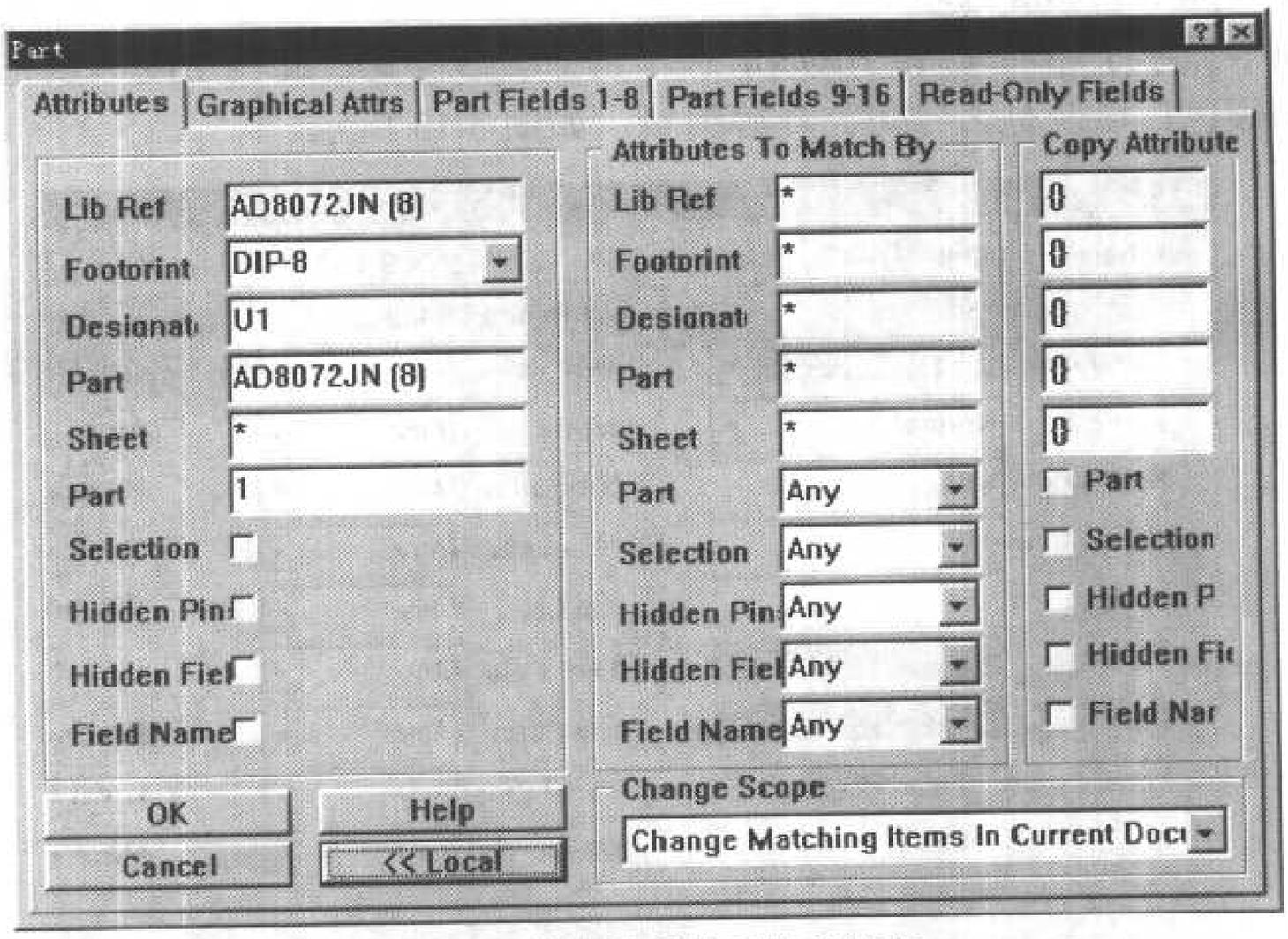


图 3.11　详细的零件属性选项卡

（2）Read-Only Fields 选项卡

该选项卡描述了可读的有关该零件的信息，包括零件库域和零件所属的识别属性，如图 3.12 所示。

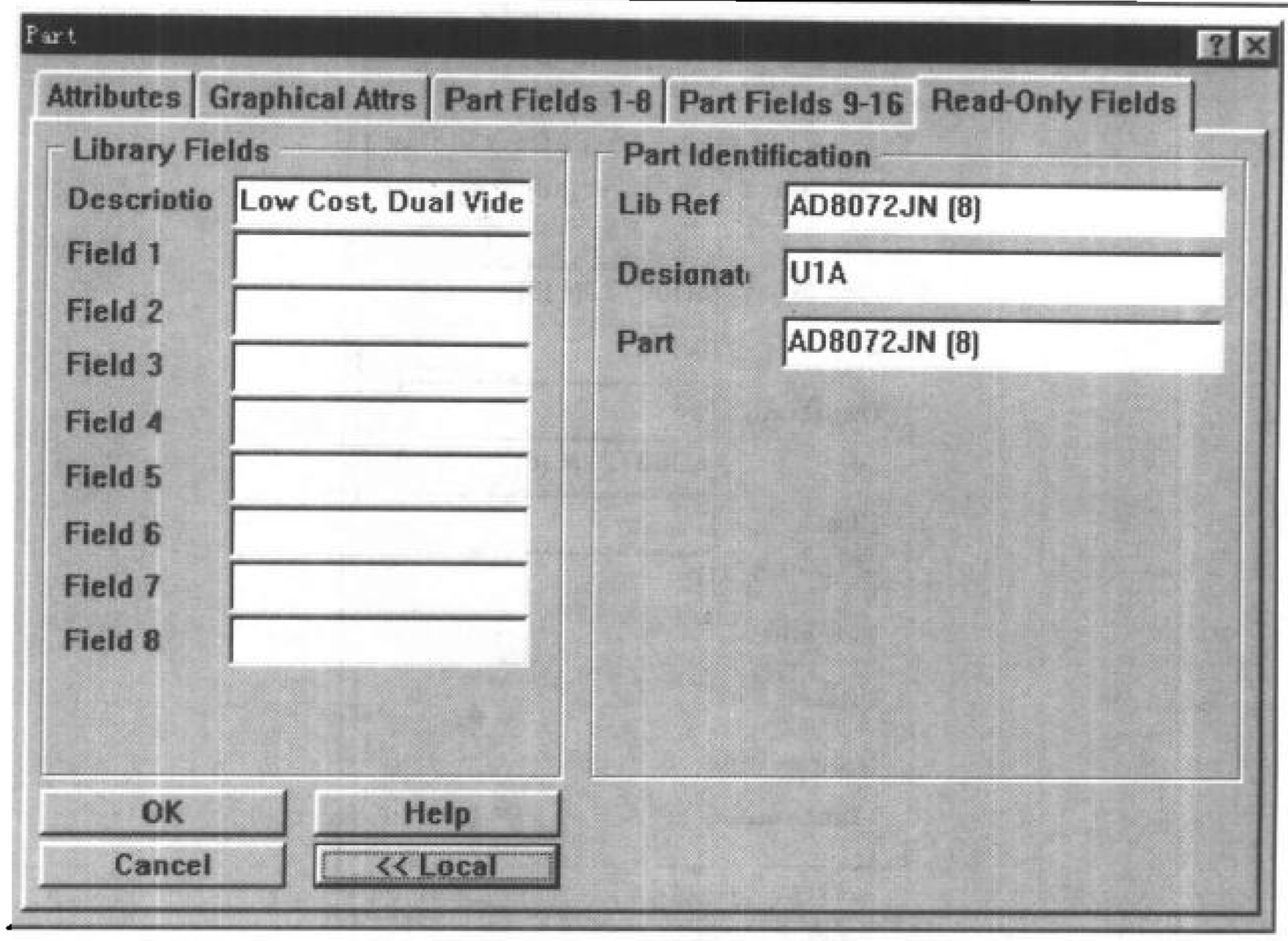


图 3.12　零件只读域属性选项卡

（3）Graphical Attrs 选项卡

该选项卡显示了当前元件的图形信息，包括图形位置、旋转角度、填充颜色、线条颜色、管脚颜色、以及是否镜像处理等编辑，如图 3.13 所示。

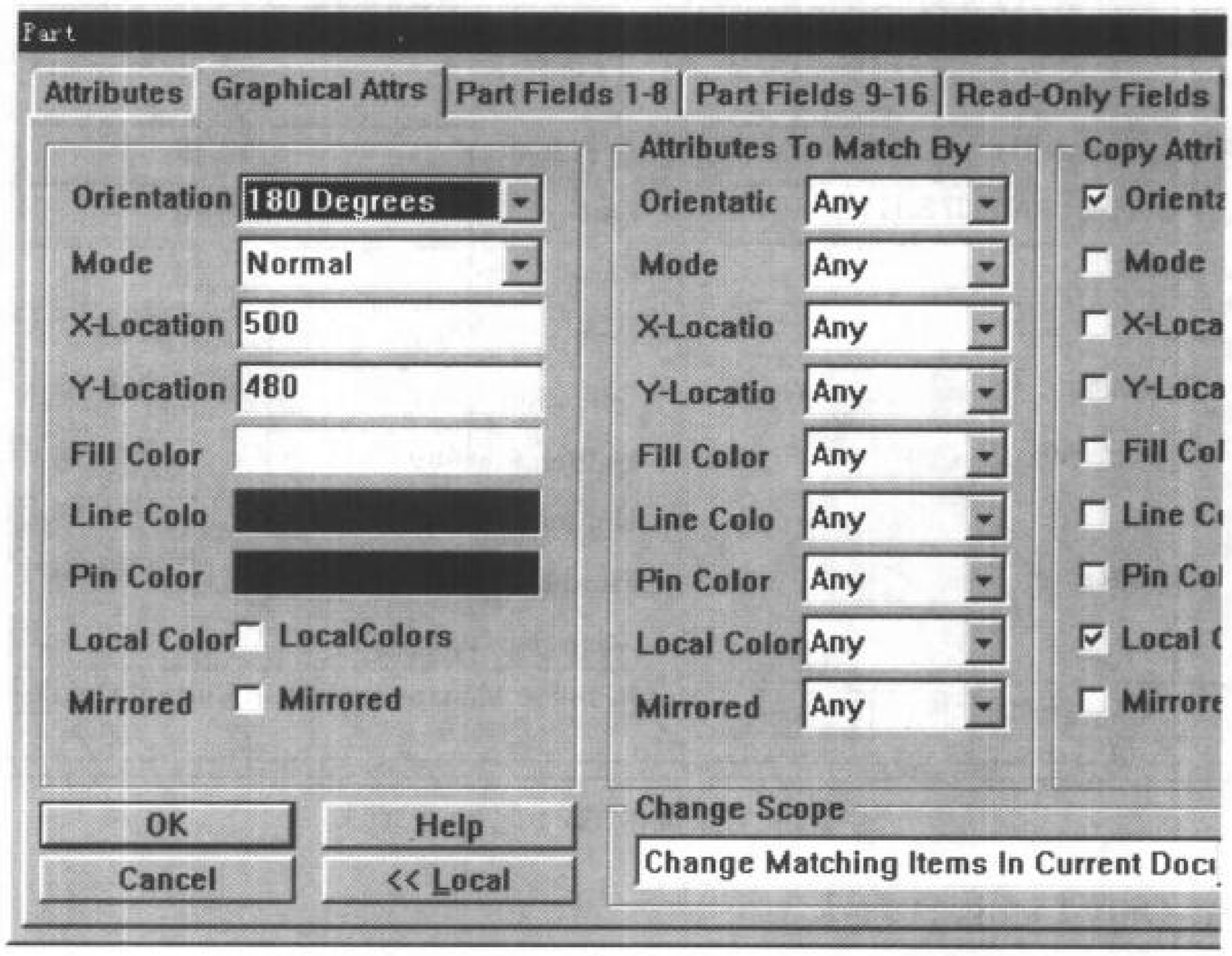


图 3.13　元件图形属性编辑选项卡

用户可以修改 X、Y 位置坐标移动元件位置。设定一定旋转角度，以旋转当前编辑的元件，如对图 3.1 8 中放置的运算放大器旋转 180°，得到元件图如图 3.14 所示。用户还可以选中 Mirrored 复选框，将元件镜像处理。对元件镜像处理也可在放置元件时按 X 键来实现。

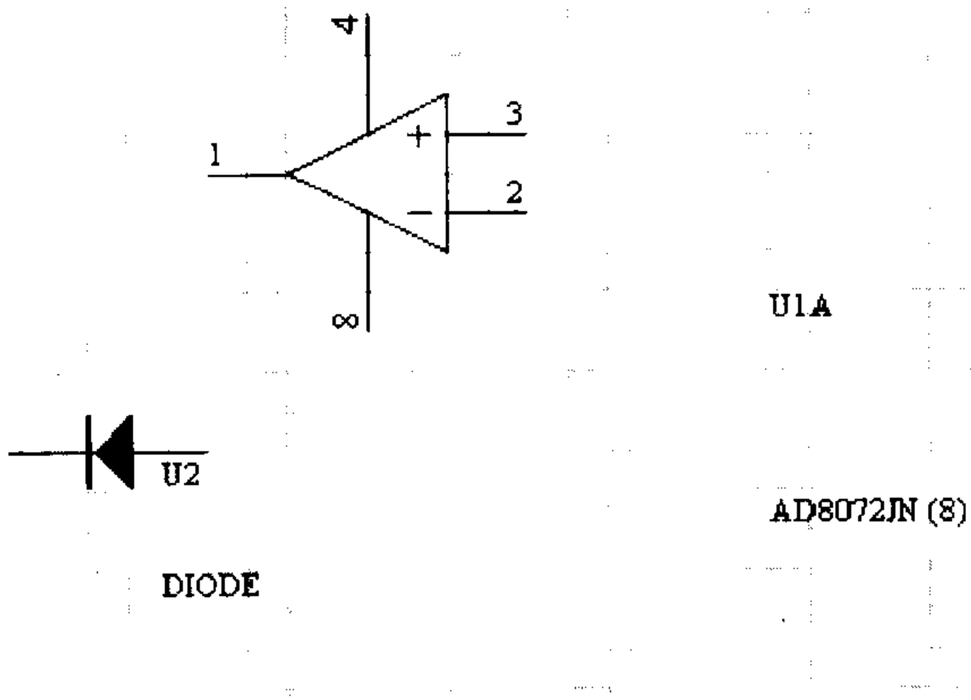


图 3.14　旋转 180°的运算放大器图形

3.2.4　编辑元件组件的属性

如果在元件的某一属性上双击鼠标左键，则会打开一个针对该属性的对话框。例如在显示文字 U1A 上双击，由于它是 Designator 流水序号属性，所以出现对应的 Part Designator 对话框，如图 3.15 所示。可以通过此对话框设置其流水序号名称（Text 栏）、X 轴及 Y 轴坐标（X-Location 及 Y-Location 栏）、旋转角度（Orientation 栏）、显示颜色（Color 栏）、显示字体（Font 栏）、是否被选取（Selection）、是否隐藏显示（Hide）等更为深入、细致的控制特性。

如果单击 Change 按钮，则系统会弹出一个字体设置对话框，可以对对象的字体进行设置，不过这只能对于选中的是文本才有效。

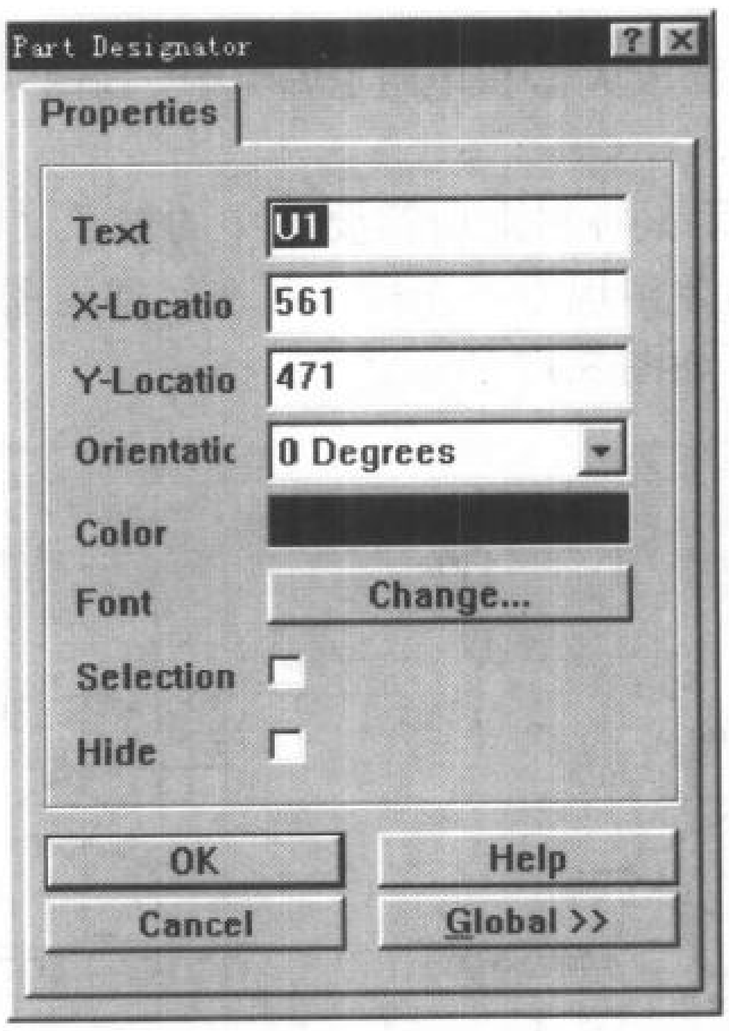


图 3.15　Part Designator 对话框

3.3 元件位置的调整

本节将以一个放置了电子元件的图形为例，来讲述元件位置的调整，如图 3.16 所示。

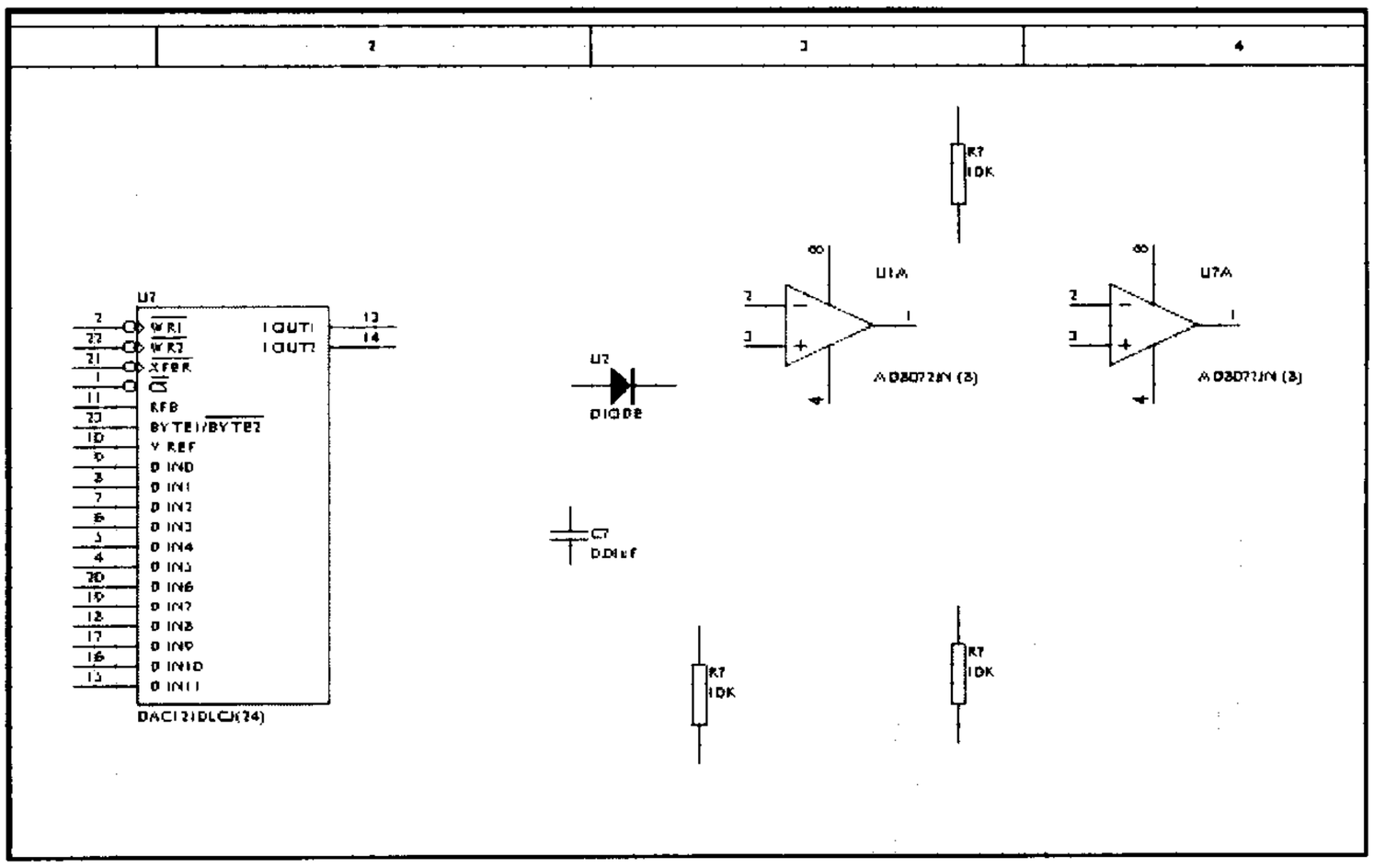


图 3.16 放置一些元件的图纸

元件位置的调整就是利用各种命令将元件移动到工作平面上所需要的位置，并将其旋转成所需要的方向。

3.3.1 单个元件的移动

将图 3.16 中的 U7A 运算放大器和电阻 R7，调整到图 3.1 所示的位置，操作过程如下：

（1）首先选中目标。用鼠标对准所需要选中的对象（U7A 运算放大器），然后按住鼠标左键，在所选中的对象出现十字光标，并在元件周围出现虚框时，表示已选中目标物，并可以移动该对象，如图 3.17 所示。

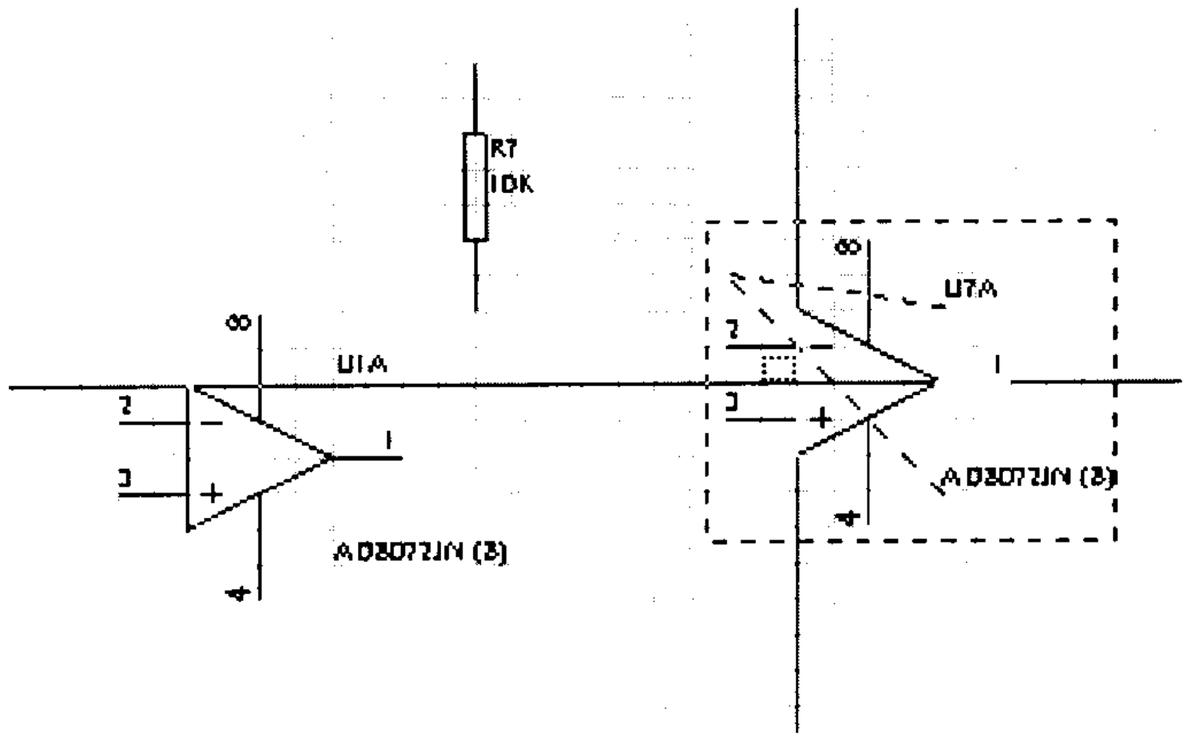


图 3.17 移动元件时的选中状态

（2）移动目标。拖动鼠标移动十字光标，将其拖曳到用户需要的位置，松开鼠标左键即完成移动任务。移动对象后的图形如图 3.18 所示。

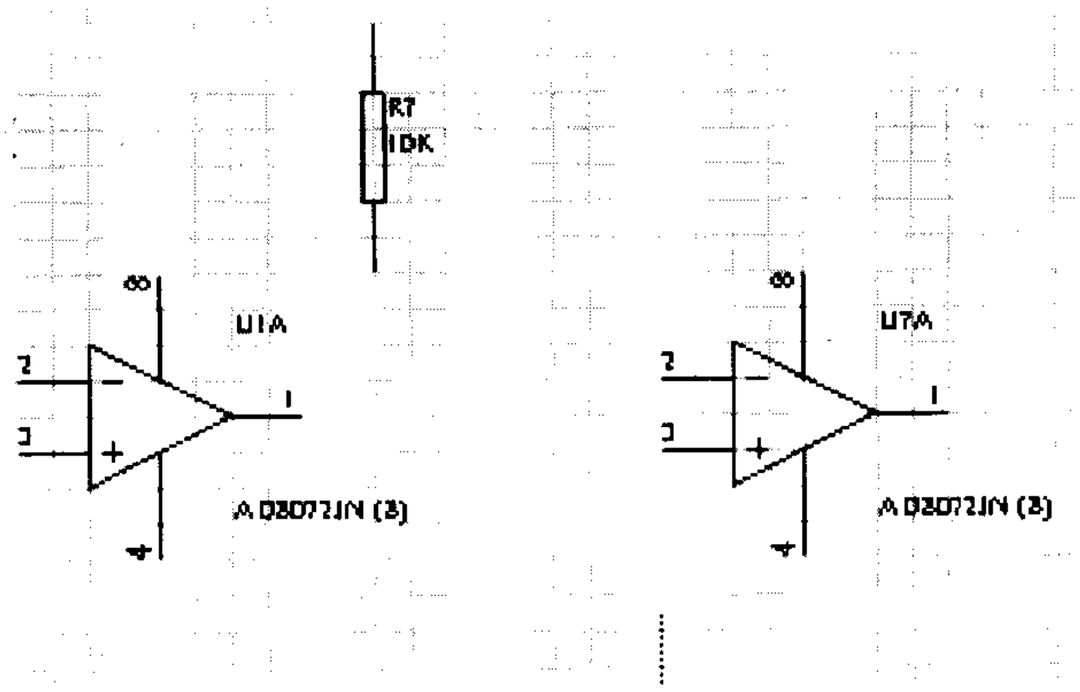


图 3.18　移动后的结果

（3）再执行上述操作，将 R7 电阻移动到与两个运算放大器水平的位置，移动后的图形如图 3.19 所示。

同样，执行菜单命令 Edit/Move/Move，按上述步骤也可完成此功能。不同的是执行菜单命令完成任务后，系统仍处于此命令状态。

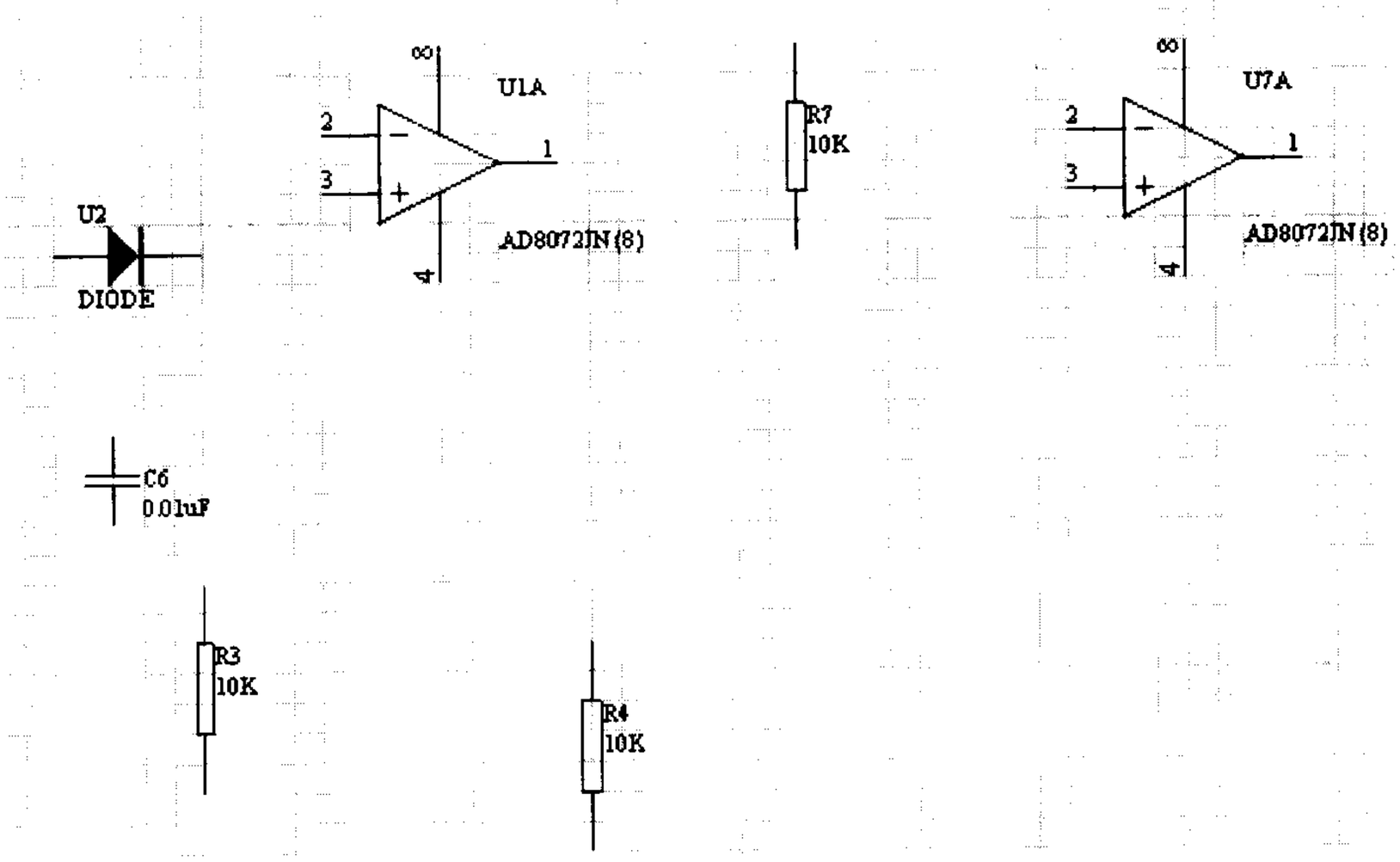


图 3.19　移动电阻后的电路器件布置图

从图 3.19 可以看出电阻 R7 向下移动了一定的距离。同理，移动其他图件如线条、文字标注等的方法与此类似。

技巧：选中某个元件或多个元件可以使用多种方式实现。下面为各种选择元件的方法，可以实现单个或多个元件的选择。

（1）使用鼠标单击某个元件，可以实现选中该元件。

（2）使用鼠标先在包围某个或多个元件的左上角按下鼠标左键，然后拖动鼠标到

包围元件的右下角，就可以实现元件的选择。

（3）使用菜单命令 Edit/Select 的子菜单中的各个命令选项来实现对元件的选取，该子菜单如图 3.20 所示。

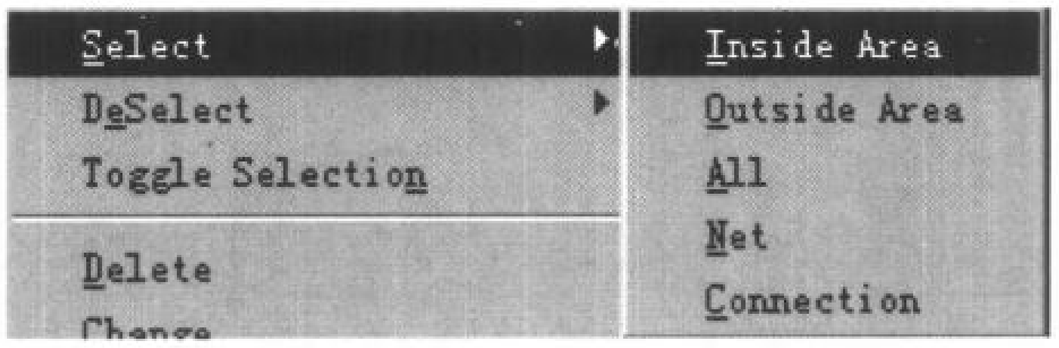


图 3.20　Edit/Select 子菜单

- Inside Area 将鼠标拖动的矩形区域中的所有元件选中。
- Outside Area 将鼠标拖动的矩形区域外的所有元件选中。
- All 将所有元件选中。
- Net 将组成网络的元件选中。
- Connection 将连接在一起的元件选中。

3.3.2　多个元件的移动

除了单个元件的移动外，还可以同时移动多个元件。

（1）选中多个元件

要移动多个元件首先要选中多个元件。Protel 99 提供了多种选择的方法。

- 逐次选中多个元件

执行菜单命令 Edit/Toggle Selection。出现十字光标，移动光标到目标元件，单击鼠标左键即可选中。用同样的方法可选中其他的目标元件，如图 3.21 所示即为选中了多个元件。选择多个元件可以使用前面介绍的方法来实现。

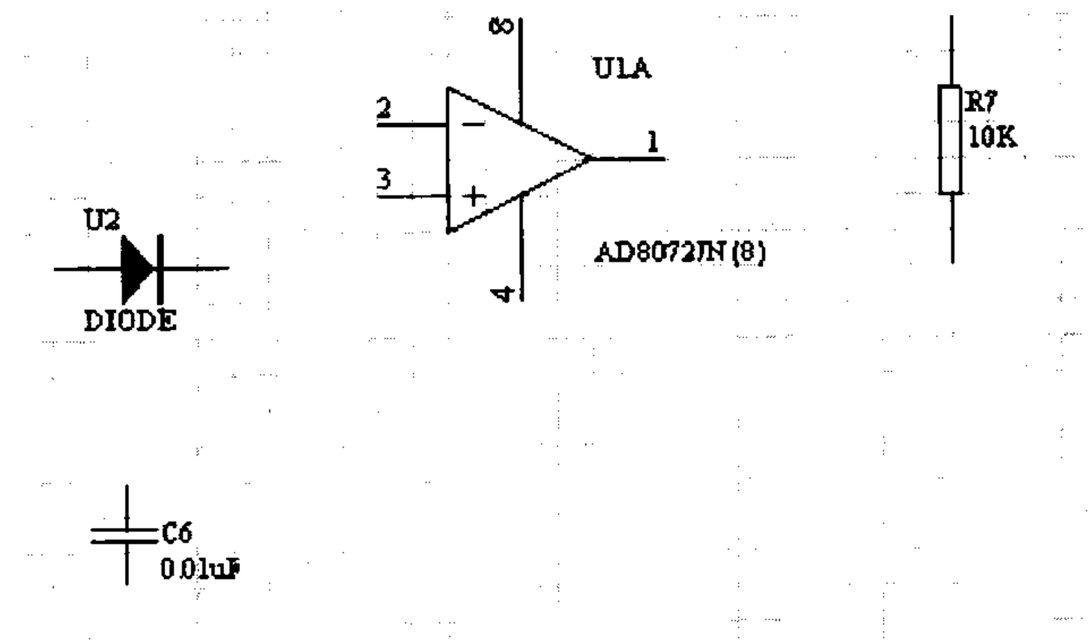


图 3.21　选中多个元件视图

逐个选中多个元件也可以按住 Shift 键，然后使用鼠标逐个选中所需要选择的元件。

移动被选中的多个元件，可用鼠标单击被选中的元件组中的任意一个元件不放，待十字光标出现即可移动被选择的元件组到适当的位置，然后松开鼠标左键，便可完成任务。

- 同时选中多个元件

选中目标元件。确定了所选元件后，先将鼠标光标移动到目标元件组的左上角，按住鼠标左键，然后将光标拖曳到目标区域的右下角，将要移动的元件组全部框起来，松开左键，如被框起来的元件变成黄色，则表明被选中。另外，用主工具条里的按钮也可完成任务。同时选中的多个元件如图 3.22 所示。

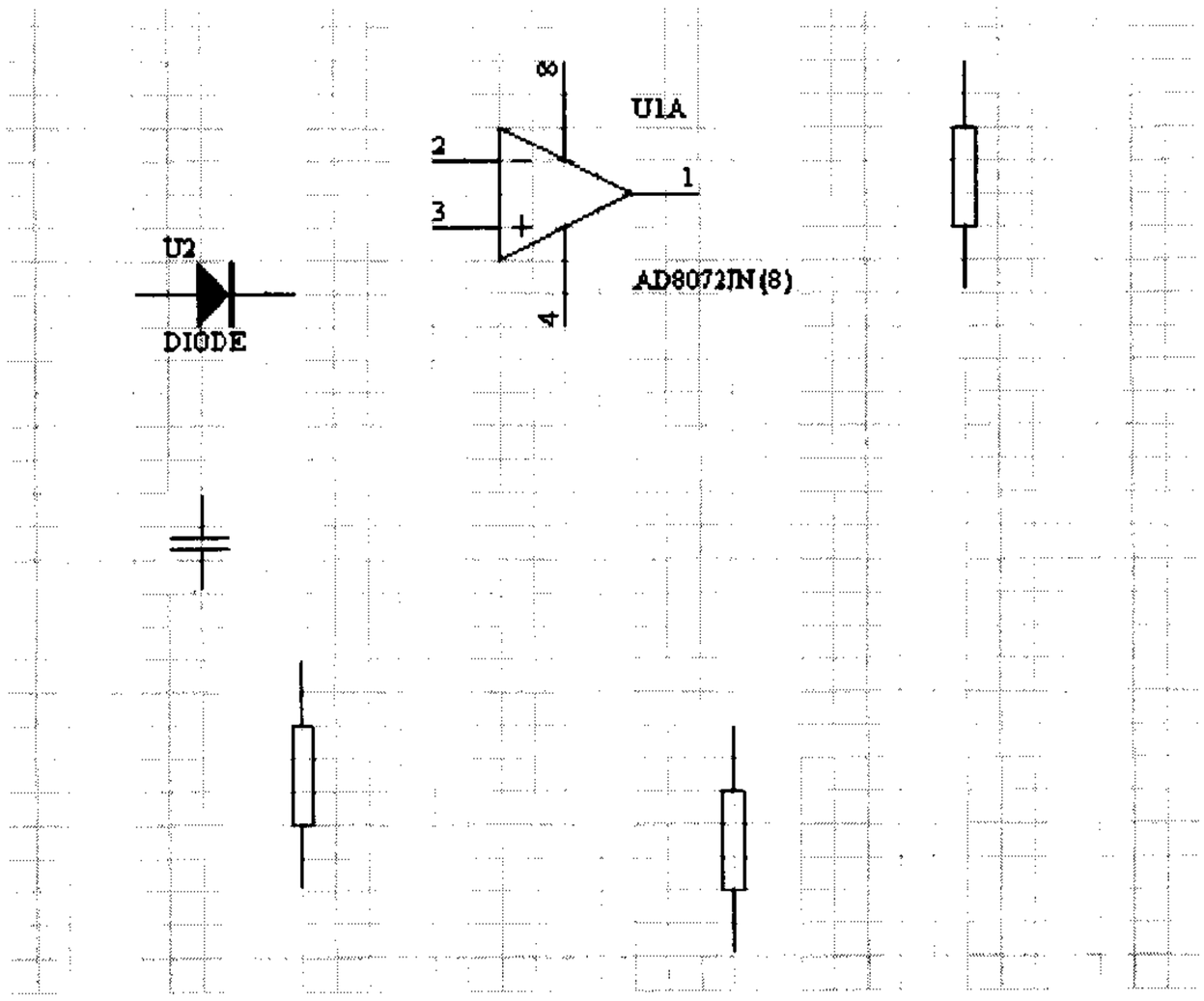


图 3.22　多个元件被选中的状态

（2）移动被选中的多个元件

用鼠标左键单击被选中的元件组中的任意一个元件不放，待十字光标出现即可移动被选择的元件组到适当的位置，然后松开鼠标左键，便可完成任务。

另外，可以执行菜单命令 Edit/Move/Move Selection 来实现元件的移动操作。

3.3.3　元件的旋转

元件的旋转实际上就是改变元件的放置方向。Protel 99 提供了很方便的旋转操作，当用户使用鼠标选中单个元件后，按住鼠标左键，此时再使用下面的功能键，就可以实现图形元件的旋转。

Space 键：让元件做 90°旋转，以选择适当的方向。

X 键：使元件左右对调，即以十字光标为轴做水平对调。

Y 键：使元件上下对调，即以十字光标为轴做垂直对调。

用户还可以使用快捷菜单命令 Properties 来实现元件的旋转。即使用鼠标选中需要旋转的元件后，按鼠标右键，从弹出的快捷菜单中选择执行 Properties 命令，系统弹出 Part 对话框，此时选择 Graphical Atrrs 选项卡，如图 3.13 所示。

此时用户可以修改 X、Y 位置坐标，移动元件位置。设定一定旋转角度，以旋转当前编辑的元件，如对图 3.19 中的电阻 R3、R4、R7 旋转 90°，对二极管 U2 也旋转 90°后，得到元件旋转后的图形如图 3.23 所示。

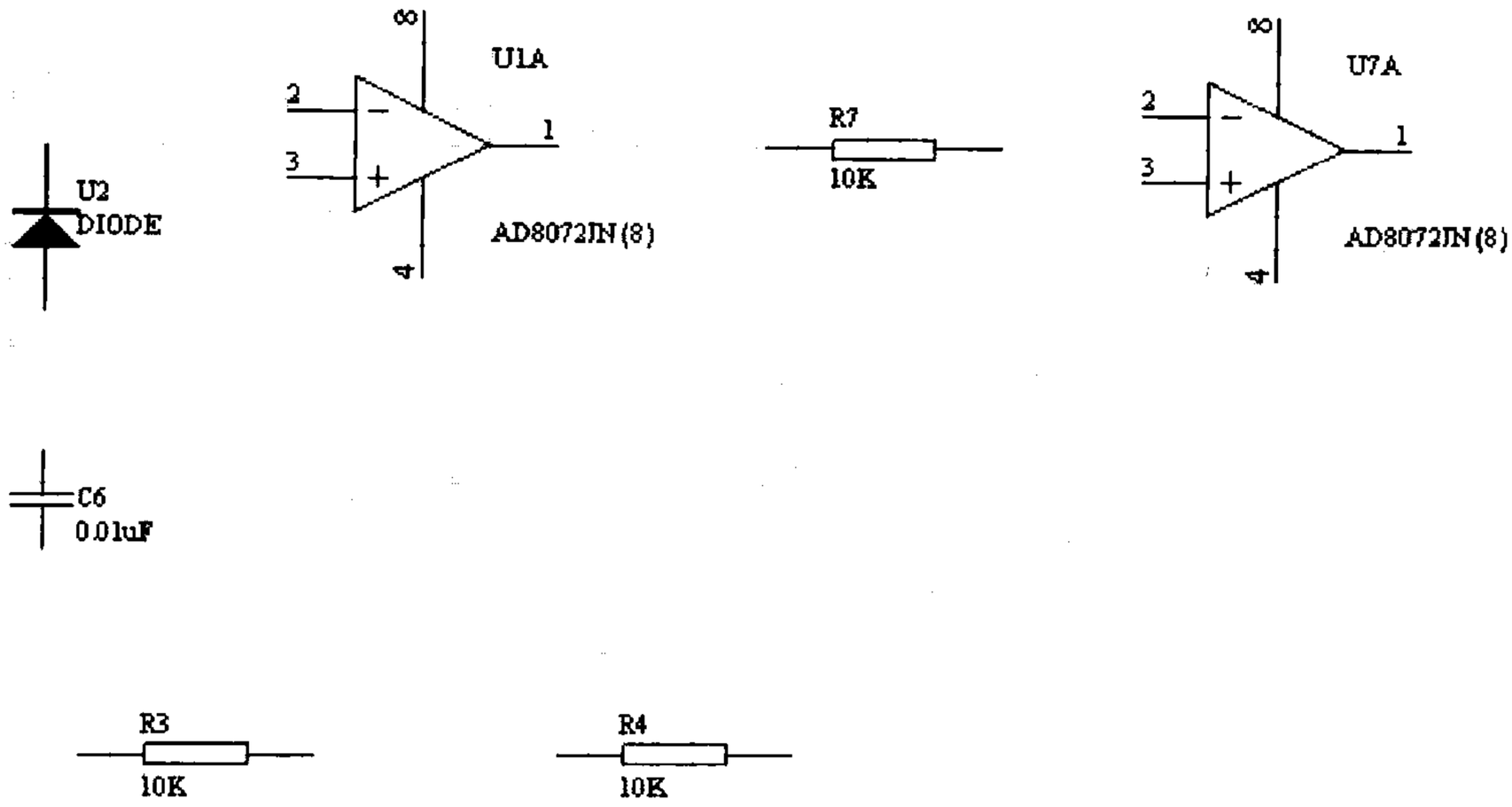


图 3.23　旋转元件后的图形

3.3.4　取消元件的选择

取消元件的选择可以执行 Edit/DeSelect 菜单命令来实现。该菜单如图 3.24 所示，其中包括三个选项。

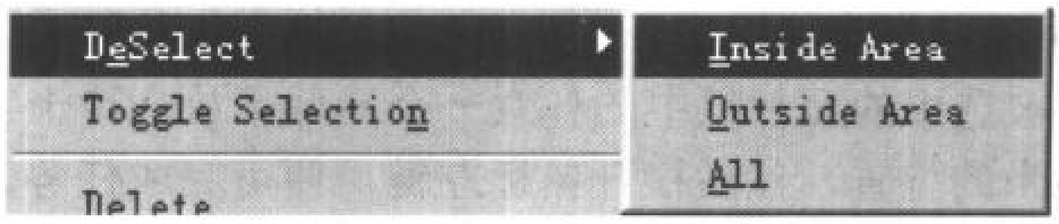


图 3.24　DeSelect 子菜单

（1）执行菜单命令 Edit/DeSelect/Inside Area，先将鼠标光标移动到目标区的左上角，单击鼠标左键，然后将光标移到目标区域的右下角，再单击鼠标左键，确定了一个选框，这时选框中所包含的元件的选中状态被取消。

（2）执行菜单命令 Edit/DeSelect/Outside Area，操作同上，结果是保留选框中的状态，而将选框外所包含的元件的选中状态被取消。

（3）执行菜单命令 Edit/DeSelect/All，可取消工作平面上所有元件的选中状态。

3.3.5　剪贴拷贝元件

Protel 99 同样有“剪贴”操作，包括对元件的复制、剪切和粘贴。

（1）拷贝　执行 Edit/Copy 命令，将选取的元件作为副本，放入剪贴板中。

（2）剪切　执行 Edit/Cut 命令，将选取的元件直接移入剪贴板中，同时电路图上的被选元件被删除。

（3）粘贴　执行 Edit/Paste 命令，将剪贴板里的内容作为副本，拷贝到电路图中。

这些命令也可以在主工具条中选择执行。另外系统还提供了功能热键来实现剪贴拷贝操作。

●Copy 命令：Ctrl+Insert 键

●Cut 命令：Shift+Delete 键

●Paste 命令：Shift+Insert 键

注意：拷贝一个或一组元件时，当用户选择了需要拷贝的元件后，系统还要求用户选择一个拷贝基点，该基点很重要，用户应该很好地选择该基点，这样可以方便后面的粘贴操作。当粘贴元件时，在将元件放置到目标位置前，如按 Tab 键，则会进入目标位置设置对话框，用户也可以在该对话框中精确设置目标点。

3.3.6　阵列式粘贴元件

阵列式粘贴是一种特殊的粘贴方式，阵列式粘贴一次可以按指定间距将同一个元件重复地粘贴到图纸上。启动阵列式粘贴可以执行菜单命令 Edit/Paste Array，如图 3.25 所示。也可以单击画图工具条里的阵列式粘贴图标，如图 3.26 所示。

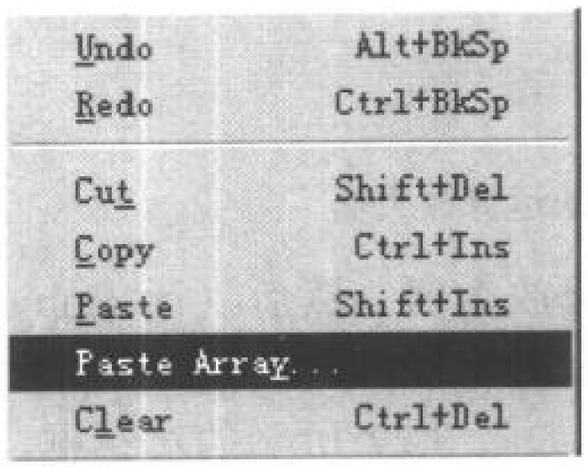


图 3.25　菜单命令 Paste Array

图 3.26　画图工具条阵列式粘贴选项

启动阵列式粘贴命令后，屏幕会出现如图 3.27 所示的阵列式粘贴对话框。

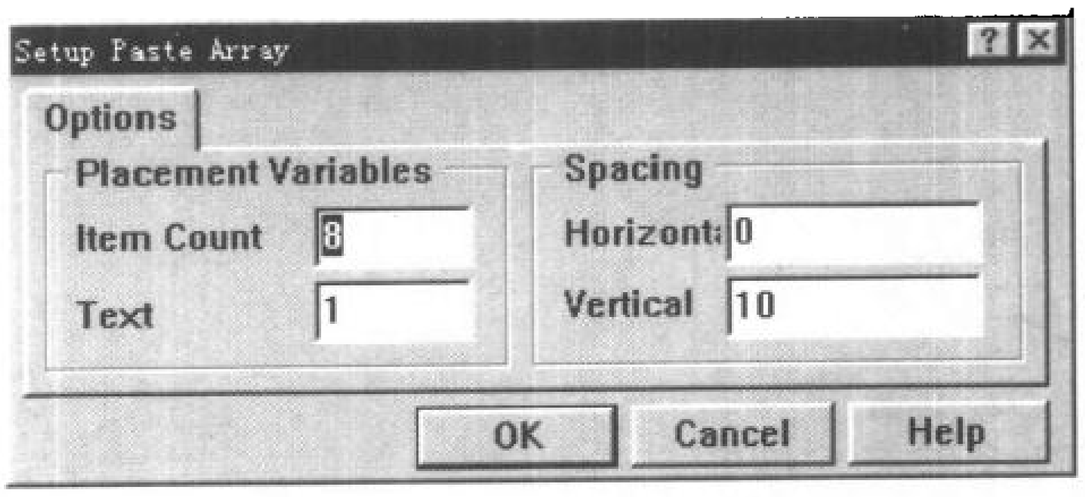


图 3.27　阵列式粘贴对话框

对话框中的各操作选项功能如下：

（1）Item Count 编辑框　用于设置所要粘贴的元件个数。

（2）Text 编辑框　用于设置所要粘贴元件序号的增量值。如果将该值设定为 1，且元件序号为 R1，则重复放置的元件中，序号分别为 R2、R3、R4。

（3）Horizontal 编辑框　用于设置所要粘帖的元件间的水平间距。

（4）Vertical 编辑框　用于设置所要粘帖的元件间的垂直间距。

下面以如图 3.28 所示的运算放大器为例来描述如何实现阵列粘贴。

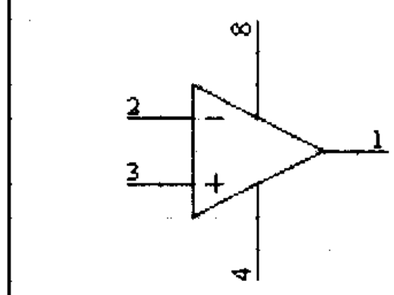


图 3.28　阵列粘贴前存在的运算放大器

首先选中需要复制粘贴的元件，如本例的运算放大器。然后执行 Copy 命令，此时系统会要求用户继续选择一个拷贝基点，该点将是拷贝插入时的基点。

然后执行 Edit/Paste Array 命令，系统将弹出如图 3.27 所示的对话框，此时在对话框中输入复制数目为 4，文本增量为 1，水平和垂直间距均为 50。

最后按 OK 按钮，系统将要求用户在图纸上选择一个合适的点作为插入点，选择了插入点后，系统就在图纸上生成 4 个新的运算放大器，如图 3.29 所示。

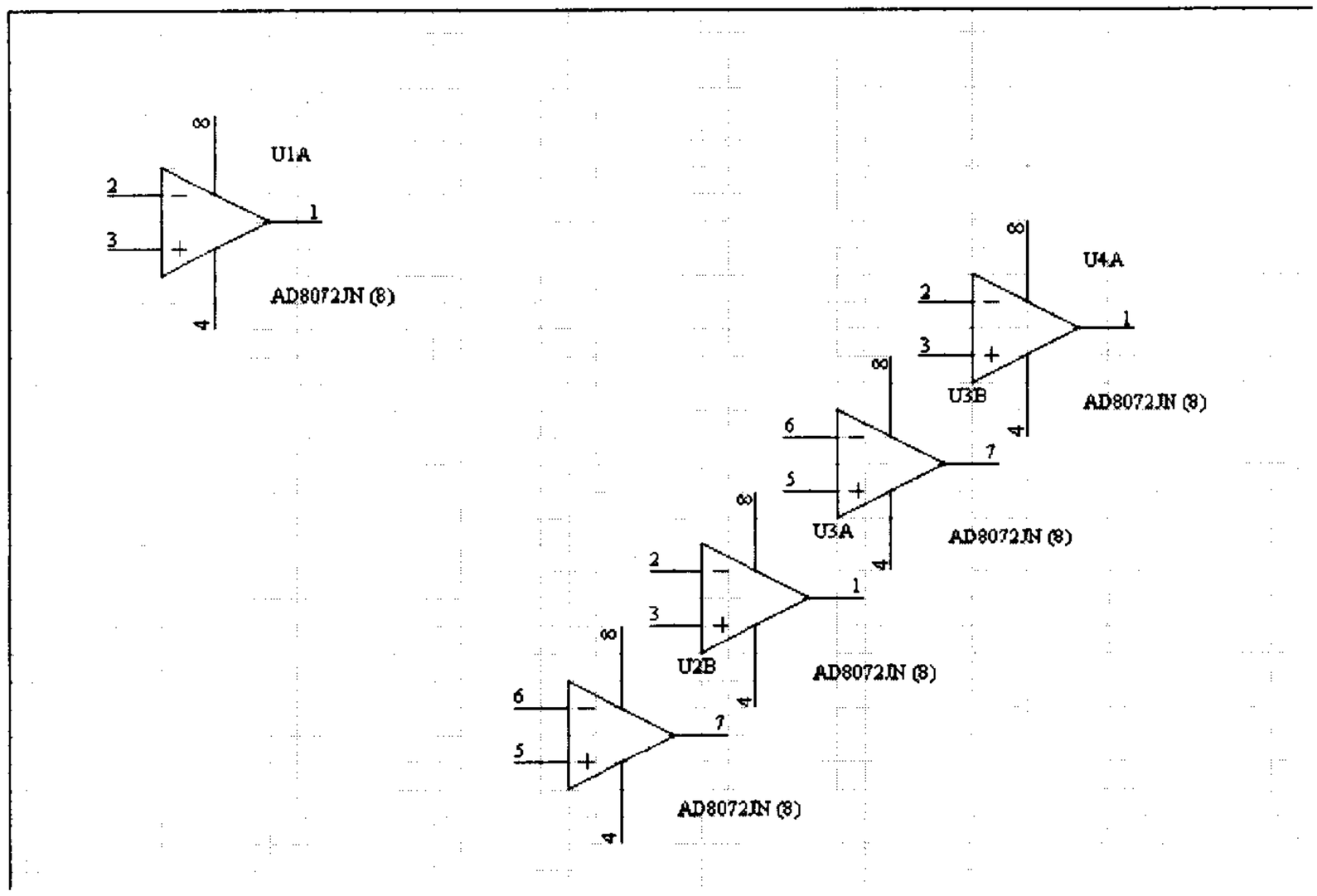


图 3.29　阵列复制元件

3.3.7　元件的删除

当图形中的某个元件不需要或错误时，可以对其进行删除。删除元件可以使用 Eidt 菜单中的两个删除命令，即 Clear 和 Delete 命令。

Clear 命令的功能是删除已选取的元件。启动 Clear 命令之前需要选取元件，启动 Clear 命令之后，已选取的元件立刻被删除。

Delete 命令的功能也是删除元件，只是启动 Delete 命令之前不需要选取元件，启动 Delete 命令之后，光标变成十字状，将光标移到所要删除的元件上点击鼠标，即可删除元件。

另外，使用键盘上的 Delete 键也可实现元件的删除，但是在用此快捷键删除元件之前，先要点取元件，点取元件后，元件周围会出现虚框，按此快捷键即可实现删除。

说明：点取与选取是不同的，点取元件的方法是在元件图的中央，点击一下鼠标，元件即可被选中，被选中的元件周围出现虚框；而用选取方法选中的元件周围出现的是黄框。

3.3.8　元件的排列与对齐

Protel 99 提供了一系列排列和对齐功能，可以极大地提高我们的工作效率，这种功能适合于各种图件。元件的排列和对齐功能可以使用菜单 Edit/Align 中的命令项来实现，如图 3.30 所示。

各命令的执行方式以及功能如下。

（1）Align Left 将选取的元件，向最左边的元件对齐。

（2）Align Right 将选取的元件，向最右边的元件对齐。

（3）Center Horizontal 将选取的元件，向最左边元件和最右边元件的中间位置对齐。

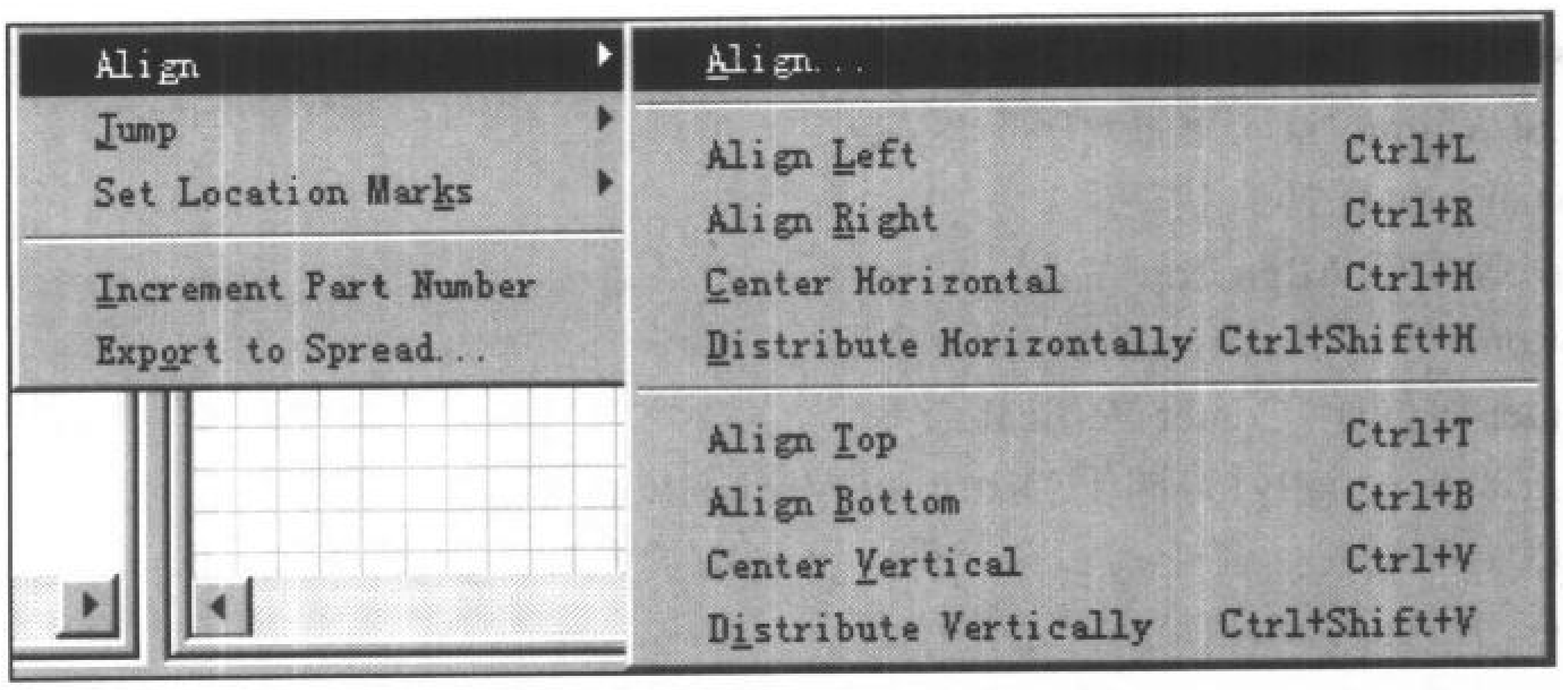


图 3.30　Edit/Align 子菜单

（4）Distribute Horizontally 将选取的元件，在最左边元件和最右边元件之间等间距放置。

（5）Align Top 将选取的元件，向最上面的元件对齐。

（6）Align Bottom 将选取的元件，向最下面的元件对齐。

（7）Center Vertically 将选取的元件，向最上面元件和最下面元件的中间位置对齐。

（8）Distribute Vertically 将选取的元件，在最上面元件和最下面元件之间等间距放置。

（9）Align 单击菜单命令 Edit/Align/Align，系统会弹出如图 3.31 所示的元件对齐设置对话框。

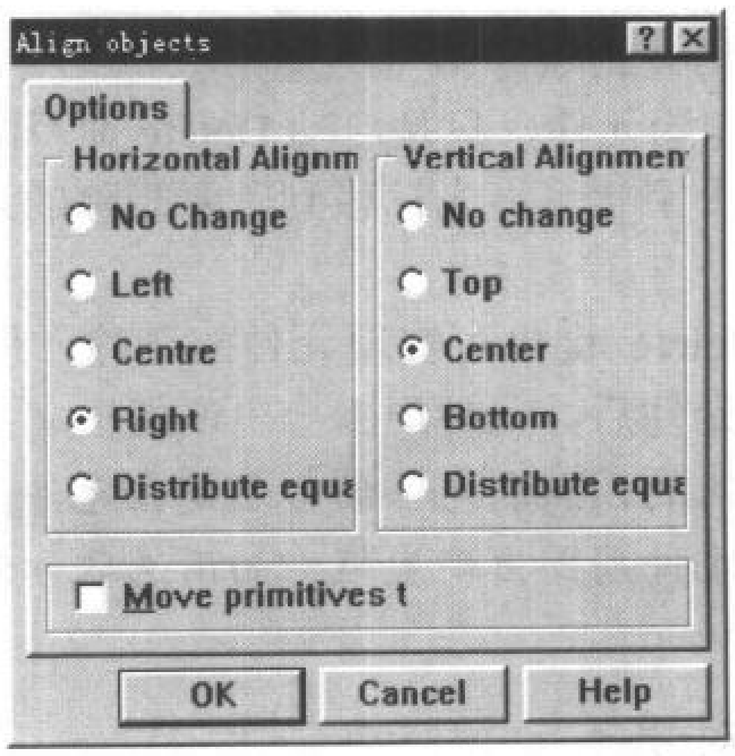


图 3.31　元件对齐设置对话框

元件对齐设置对话框中的各个选项的实际功能和意义如下：

●Move Primitives to Grid 选项的功能是在设定对齐时，将元件移到格点上，以利于线路的连接。

Horizontal Alignment（水平对齐）区域：

●No Change 保持原状。

●Left 等同于 Align Left 命令。

●Right 等同于 Align Right 命令。

●Center 等同于 Center Horizontal 命令。

●Distribute equally 等同于 Distribute Horizontal 命令。

Vertical Alignment（垂直对齐）区域：

●No Change 保持原状。

●Top 等同于 Align Top 命令。

●Bottom 等同于 Align Bottom 命令。

●Center 等同于 Center Vertical 命令。

●Distribute equally 等同于 Distribute Vertically 命令。

下面以实例说明如何排列多个元件，排列前的元件图如图 3.32 所示。这里主要排列 R3、R4、R5 三个电阻成同一水平位置。

首先使用鼠标或菜单命令选中 R3、R4、R5 三个元件，具体选取方式可以参考前面讲述的方法。

然后执行 Edit/Align/ Center Vertical 命令，系统将自动将三个元件布置在同一水平位置上，如图 3.33 所示。

注意：当放置一些标准元件、总线出入端、网络名称等时，可以在绘制前调整位置。调整的方法为：在选择了元件，但还没有放置前，按住 Space 键，即可旋转元件，此时

可以选择需要的角度放置元件。如果按 Tab 键，则会进入元件属性对话框，用户也可以在属性对话框中进行设置。

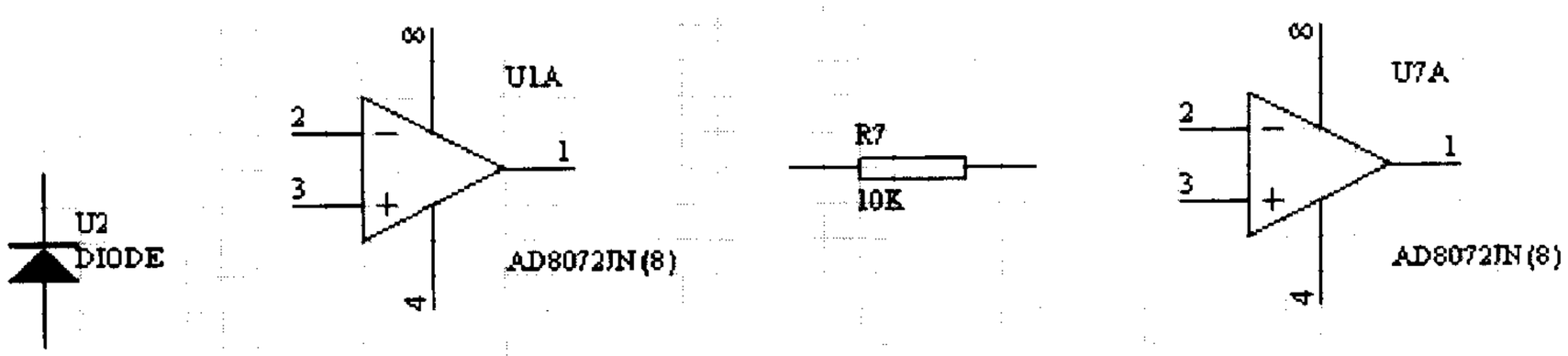


图 3.32　排列电阻前的元件布置

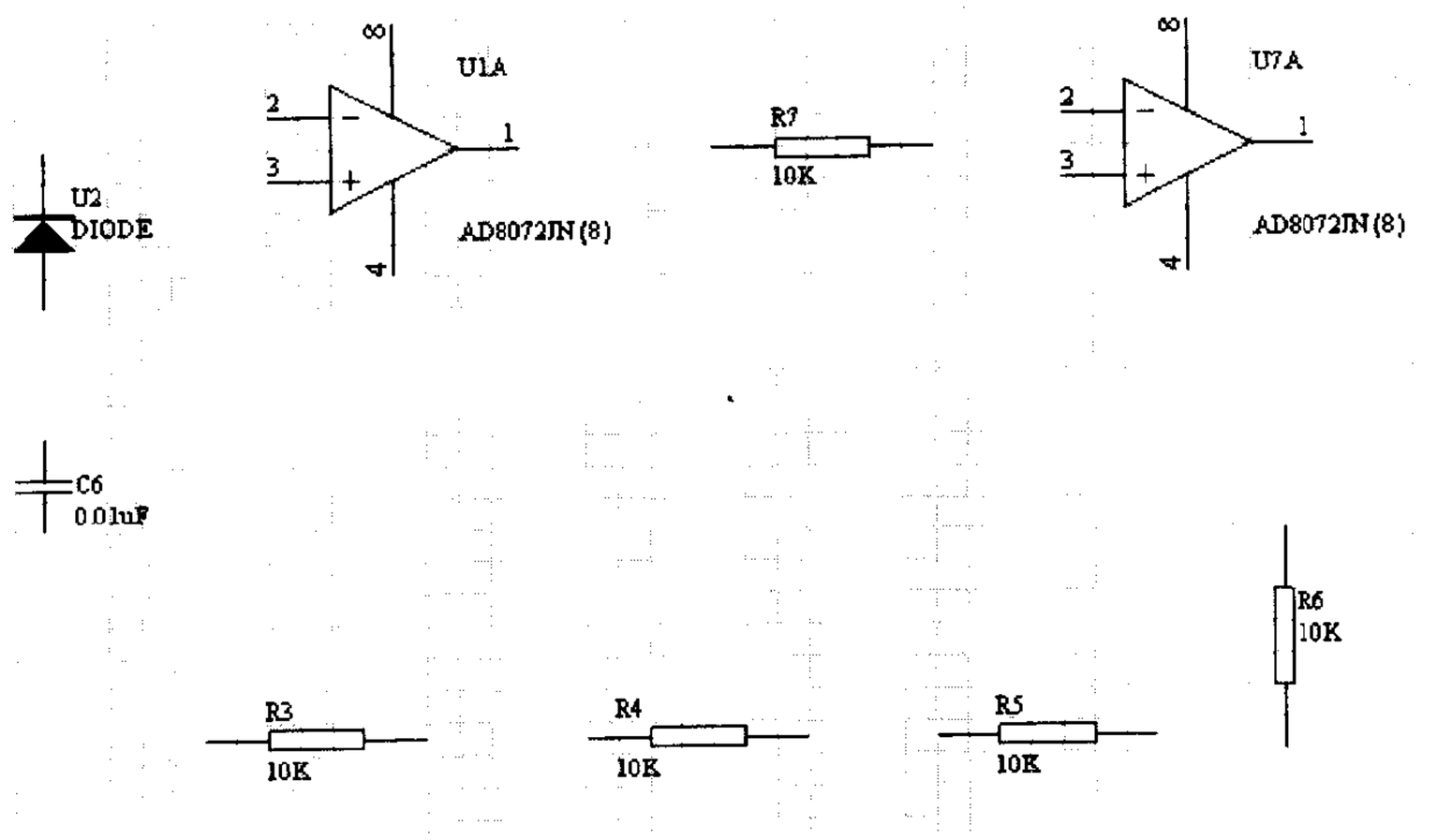


图 3.33　排列三个电阻后的视图

3.4　放置电源与接地元件

电源和接地元件可以使用 Power Objects 工具条上对应的命令来选取，如图 3.34 所示，该工具条可以通过执行 View/Toolbars/ Power Objects 命令来打开或关闭。

从该工具条中可以分别选择输入常见的电源节点元件，在图纸上放置了这些元件

后，用户还可以对其进行编辑。

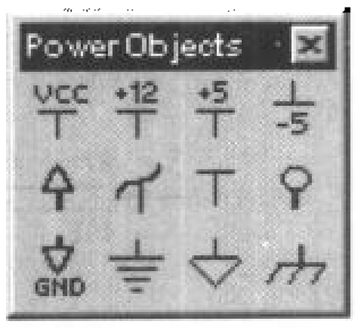


图 3.34　Power Objects 工具条

在前面放置了元件的图纸上，我们现在继续放置电源元件，分别在运放上放置电源元件，如图 3.35 所示，在其他需要放置电源元件的地方也可以放置。

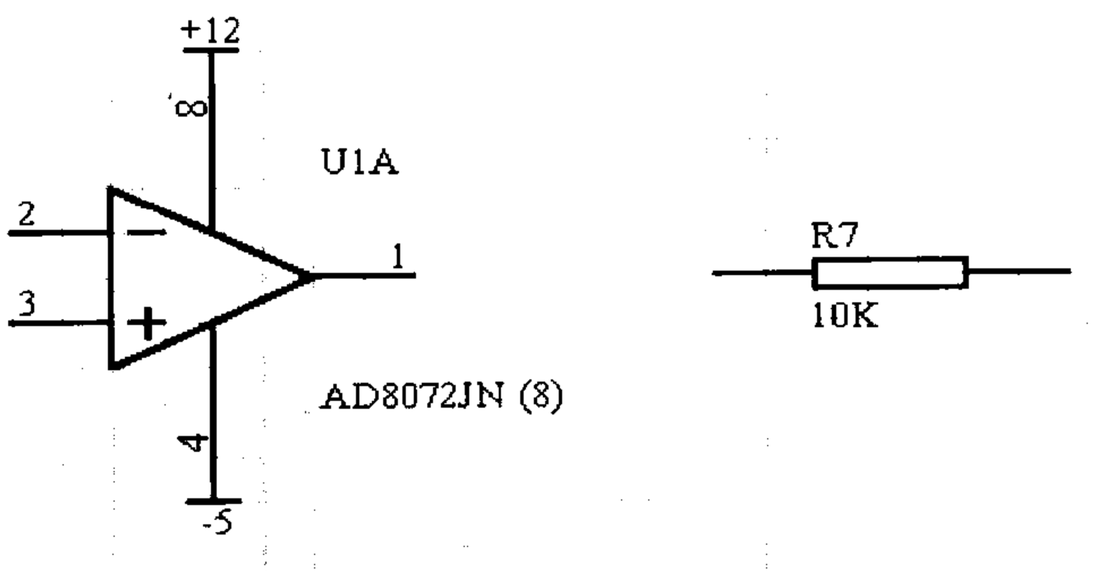


图 3.35　放置了电源元件的运算放大器

VCC 电源元件与 GND 接地元件有别于一般电气元件。它们必须通过菜单命令 Place/Power Port 或电路图绘制工具条上的按钮来调用，这时编辑窗口中会有一个随鼠标指针移动的电源符号，按 Tab 键，将会出现如图 3.36 所示的 Power Port 对话框，或者在放置了电源元件的图形上，双击电源元件或使用快捷菜单的 Properties 命令，也可以弹出 Power Part 对话框。

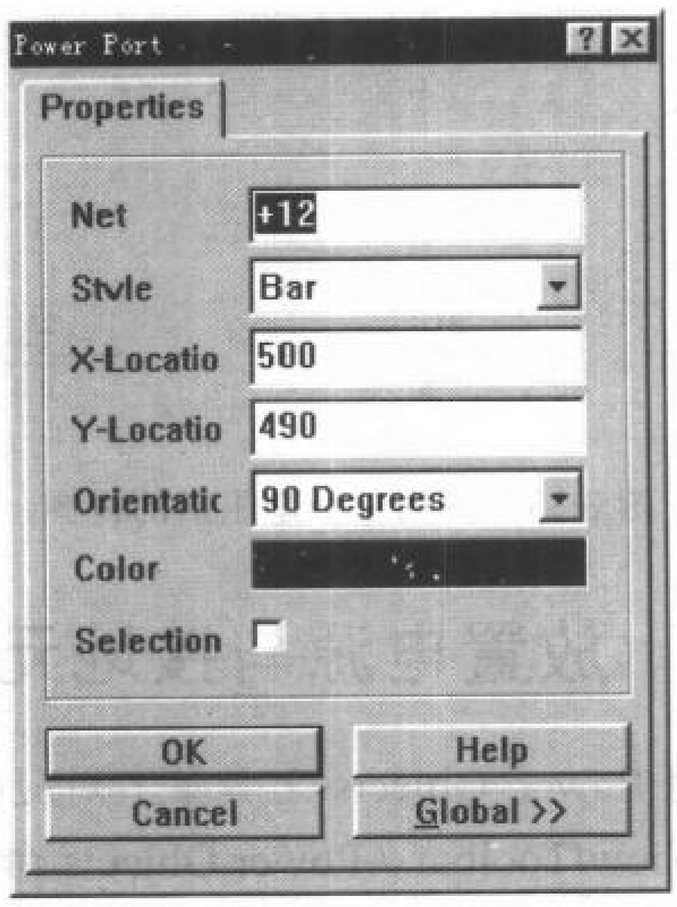


图 3.36　Power Port 对话框

在对话框中可以编辑电源属性，在 Net 栏中修改电源符号的网络名称，在 Style 栏中修改电源类型。当前符号的放置角度（Orientation）为 0 Degrees（就是 0°），这和我们一般绘制电路图的习惯不太一样，因此在实际应用中我们常把电源对象旋转 90° 放置，而接地对象通常旋转 270° 放置。电源与接地符号在 Style 下拉列表框中有多种类型可供选择，如图 3.37 所示。

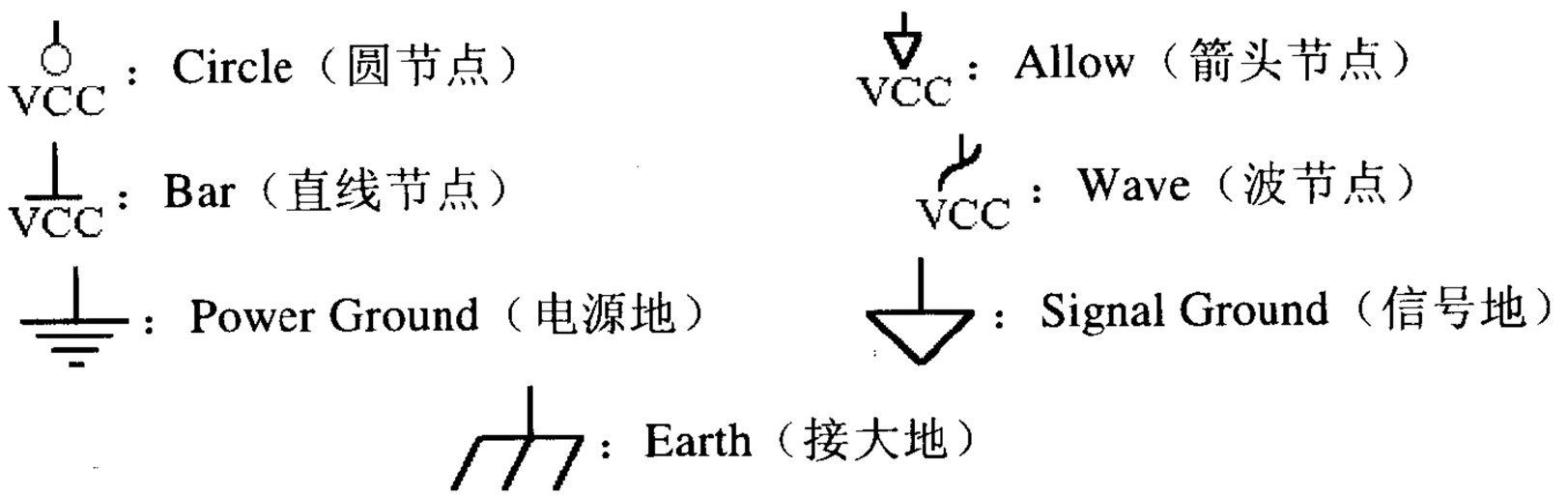


图 3.37　电源的图形类型

现在可以使用上面介绍的方式修改刚才放置的电源，分别修改电源元件的颜色、类型和数值，颜色设定为传统的棕色，数值分别设置为+15V 和-15V，图形类型仍然选择 Bar 结构，修改后的元件如图 3.38 所示。

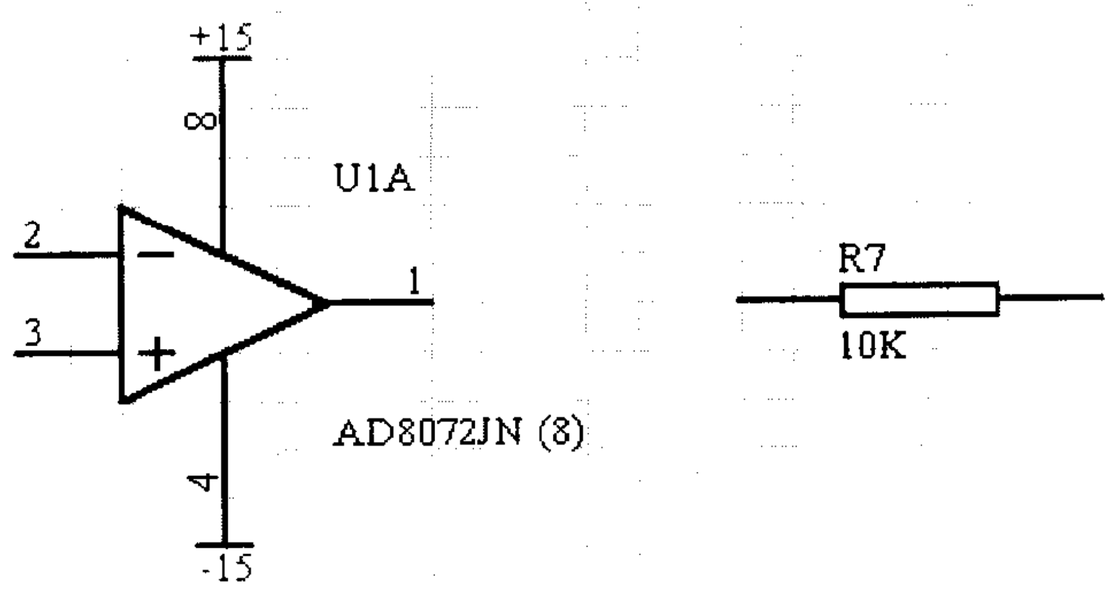


图 3.38　修改电源元件后的图形

3.5　放置节点和连接线路

3.5.1　放置节点

在某些情况下 Schematic 会自动在连线上加上节点（Junction）。但是，通常许多节点需要我们自己动手才可加上，例如缺省情况下十字交叉的连线是不会自动加上节点的，如图 3.39 所示。

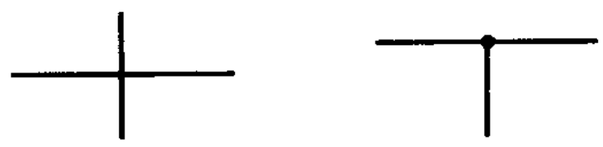


图 3.39　连接类型

若要自行放置节点，可单击电路绘制工具条上的按钮或执行菜单命令 Place/Junction，将编辑状态切换到放置节点模式，此时鼠标指针会由空心箭头变为大十字，并且中间还有一个小黑点。这时，只需将鼠标指针指向欲放置节点的位置上，然后单击鼠标左键即可。要将编辑状态切换回待命模式，可单击鼠标右键或按下 Esc 键。

在节点尚未放置到图纸中之前按下 Tab 键或是直接在节点上双击鼠标左键，可打开如图 3.40 所示的 Junction 对话框。Junction 对话框包括以下选项：

（1）X-Location、Y-Location：节点中心点的 X 轴、Y 轴坐标。

（2）Size：选择节点的显示尺寸。

（3）Color：选择节点的显示颜色。

（4）Selection：切换选取状态。

（5）Locked：设置是否锁定显示位置。当不核选该检查框时，如果原先的连线被移动以至于无法形成有效的节点时，本节点将自动消失；当核选该检查框时，无论如何移动连线，节点都将维持在原先的位置上。

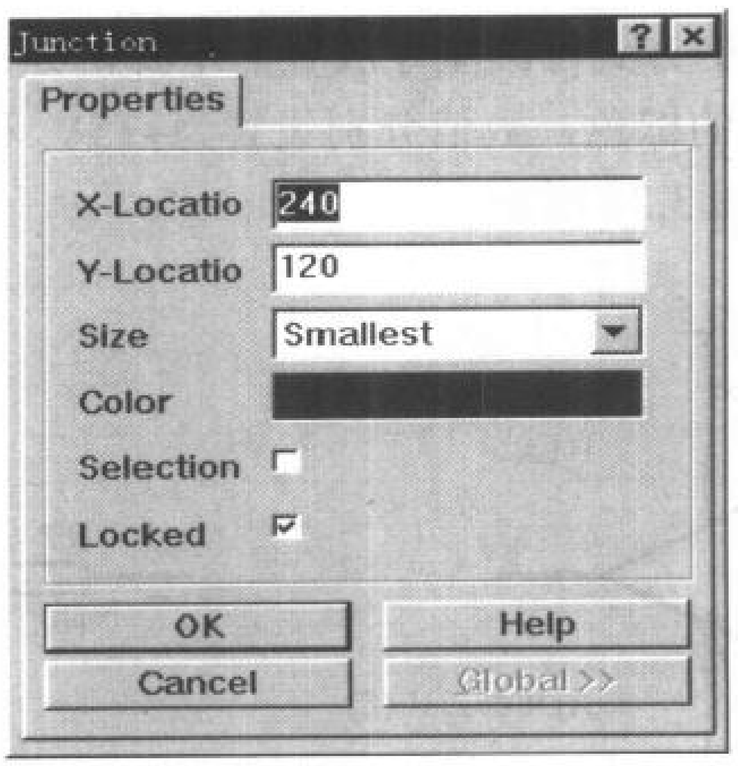


图 3.40　Junction 对话框

3.5.2　连接线路

当所有电路对象与电源元件放置完毕后，现在可以着手进行电路图中各对象间的连线（Wiring）。连线的最主要目的是按照电路设计的要求建立网络的实际连通性。

要进行连线操作时，可单击电路绘制工具条（如图 3.41 所示）上的 按钮或执行菜单命令 Place/Wire 将编辑状态切换到连线模式，此时鼠标指针的形状也会由空心箭头变为大十字。这时只需将鼠标指针指向欲拉连线的一端，单击鼠标左键，就会出现一个可以随鼠标指针移动的预拉线，当鼠标指针移动到连线的转弯点时，每单击鼠标左键一次可以定位一次转弯。当拖动虚线到元件的引脚上并单击鼠标左键，或在任何时候双击鼠标左键，就会终止该次连线。请根据上述操作完成所有元件间的连线。若想将编辑状态切回到待命模式，可单击鼠标右键或按下 Esc 键。

当预拉线的指针移动到一个可建立电气连接的点时（通常是元件的引脚或先前已拉好的连线），十字指针的中心将出现一个黑点，如图 3.42 所示。它提示我们在当前状态下单击鼠标左键就会形成一个有效的电气连接。

图 3.41　电路绘制工具条

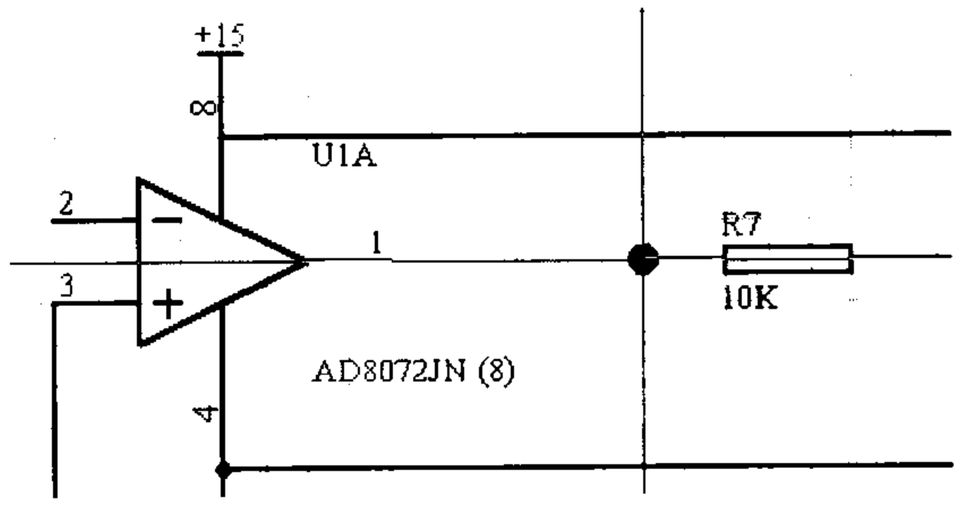


图 3.42　连接线路

3.6　保存文件

电路图绘制完毕后要保存起来，以供日后取出修改及使用。当我们打开一个旧的电路图文件并进行修改之后，执行菜单命令 File/Save 可自动按原文件名将其保存，同时覆盖原先的文件。

在保存时如果不希望覆盖原先的文件，可采用换名保存的方法。具体作法是执行 Save Copy As 菜单命令，打开如图 3.43 所示的 Save Copy As 对话框，在此对话框中指定新的存盘文件名即可。

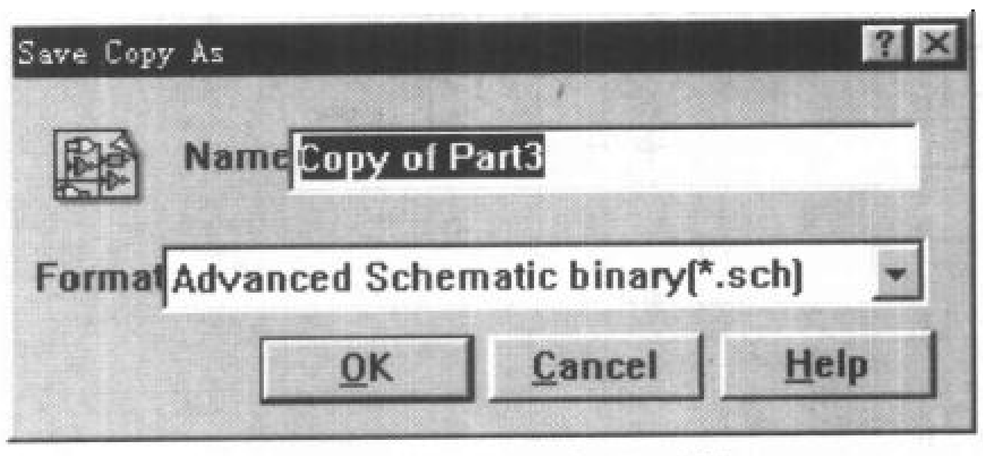


图 3.43　另存文件对话框

如果我们在 Save Copy As 对话框中打开 Format 下拉列表框，就可以看到 Schematic 所能够处理的各种文件格式如下：

Advanced Schematic binary（*.sch）　Advanced Schematic 电路图纸文件，二进制格式
Advanced Schematic ASCII（*.asc）　Advanced Schematic 电路图纸文件，文本格式
Orcad Schematic（*.sch）　SDT4 电路图纸文件，二进制格式
Advanced Schematic template ASCII（*.dot）　电路图模板文件，文本格式
Advanced Schematic template binary（*.dot）　电路图模板文件，二进制格式
Advanced Schematic binary files（*.prj）　项目中的主图纸文件

缺省情况下，电路图文件的扩展名为.sch。

3.7 绘制一张工程控制电路原理图

本章前面主要讲述了如何选择和放置元件，现在我们来讲述一个完整的设计实例。以深刻理解前面所讲解的相关知识。

下面仍然以本章开始所给定的电路图为例进行练习。具体操作过程如下。

1. 选择放置多个电子元件

本例中的 D/A 转换器为 DAC1210（元件库为 Protel DOS Schematic Libraries.ddb），其中包括大量标准的元件，也包括 TTL 门电路元件，其他元件如图 3.1 所示，也可以从这些常用元件库中选择装载。另外再打开其他相关的元件库，如 4Port Serial Interface Schematic.lib 等元件库。

选择装载了有关元件库后，就可以从各元件库中选择现有的元件。对于二极管可以从 4Port Serial Interface Schematic.lib 库中装载，运算放大器是 OP-07 型号，可以从 Protel DOS Schematic Operational Amplifiers.lib 库中装入。对于电阻可以从 Digital Objects 工具条中装载，电容元件也从其中装载。

现在选择需要的元件，并将它们放置在图纸上，放置了个元件的图纸如图 3.44 所示。

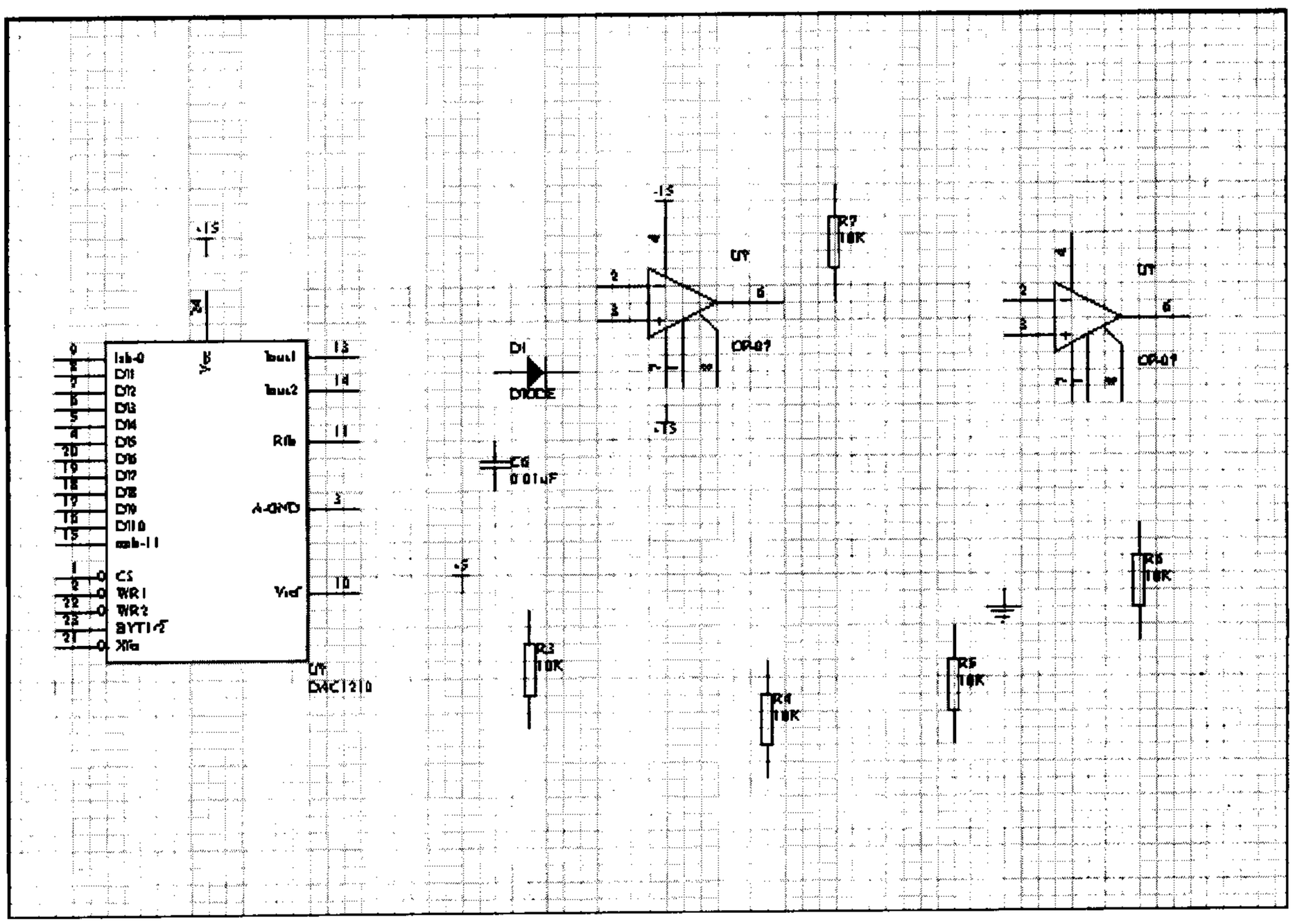


图 3.44 放置了所需要的元件后的图形

2. 编辑各元器件

现在可以执行编辑命令，对各元件进行编辑。需要进行编辑处理的元件有：

（1）二极管器件。双击二极管元件，系统将弹出 Part 属性对话框，在 Graphical Attrs

选项卡中，设定二极管的旋转角为 90°，然后按 OK 按钮。

（2）旋转电阻元件。将图 3.45 中的 3 个电阻元件旋转 90°。

（3）编辑运算放大器和其他有源电源的电源大小，以及电源元件的颜色和图形形式。

编辑各元件后的图形如图 3.45 所示。

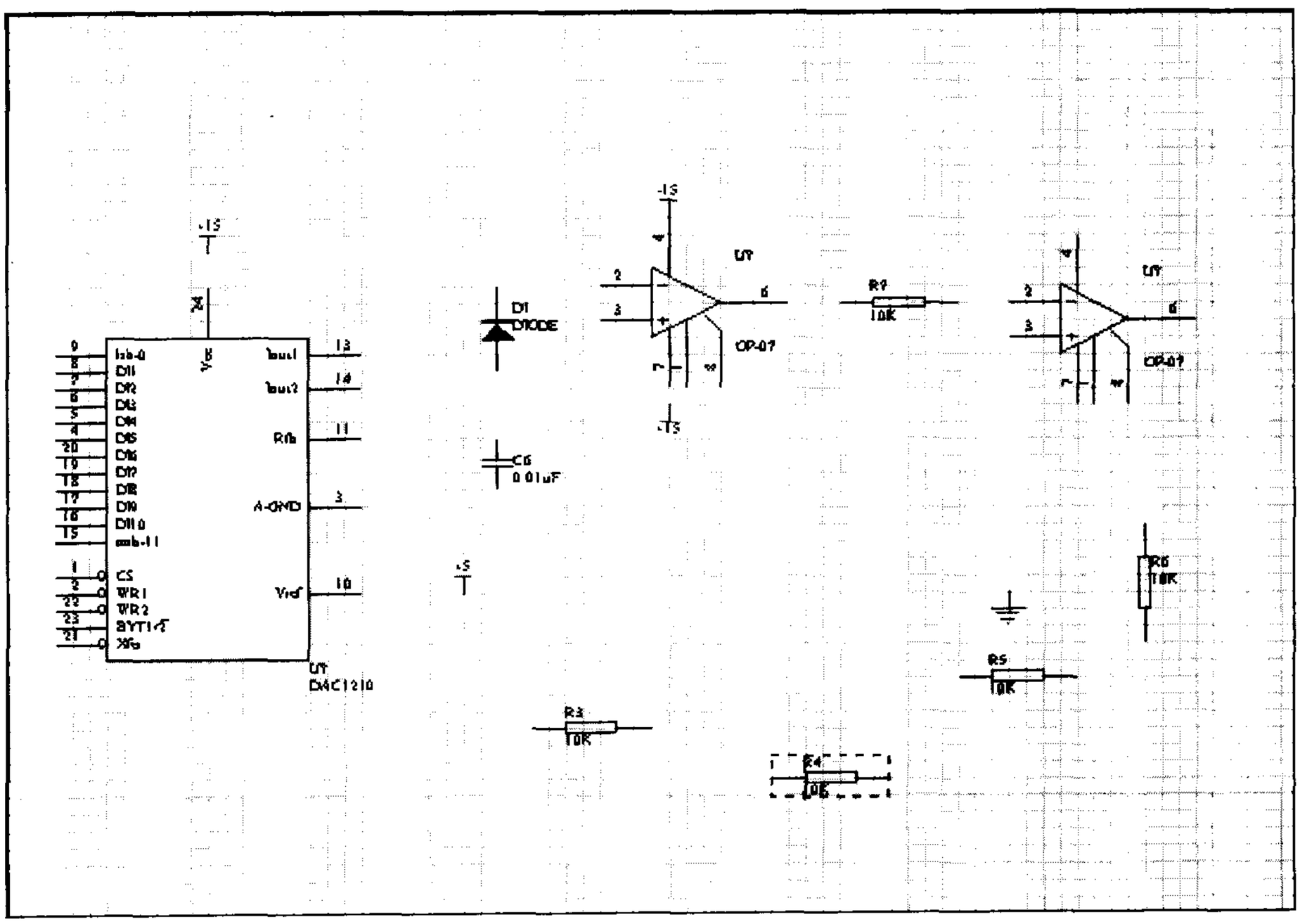


图 3.45　对部分元件编辑后的视图

3．精确调整元件位置

（1）将下面 3 个电阻元件进行水平排列。

（2）适当调整右边电阻的位置，以方便后面连线，即其与运放的连线。

（3）将 DAC1210 元件右边+5V 电源元件的位置适当调整。

（4）电容与二极管的水平距离适当调整，使它们之间的距离为 2 格。

对元件的位置进行调整后的电路元件图如图 3.46 所示。下面就可以进行线路连接操作，线路连接与节点放置是同时进行的。

技巧：当放置一些标准元件或图形时，可以在绘制前调整位置，调整的方法为：在选择了元件，但还没有放置前，按住 Space 键，即可旋转元件，此时可以选择需要的角度放置元件。

4．连接线路

首先将 Wiring Tools 工具条装载到当前图纸，然后执行连线命令，也可以执行 Place/Wire 菜单命令来实现。

执行该命令后，就可以进行各节点的连线的布置，对相关元件连线并放置节点的电

路图如图 3.47 所示。

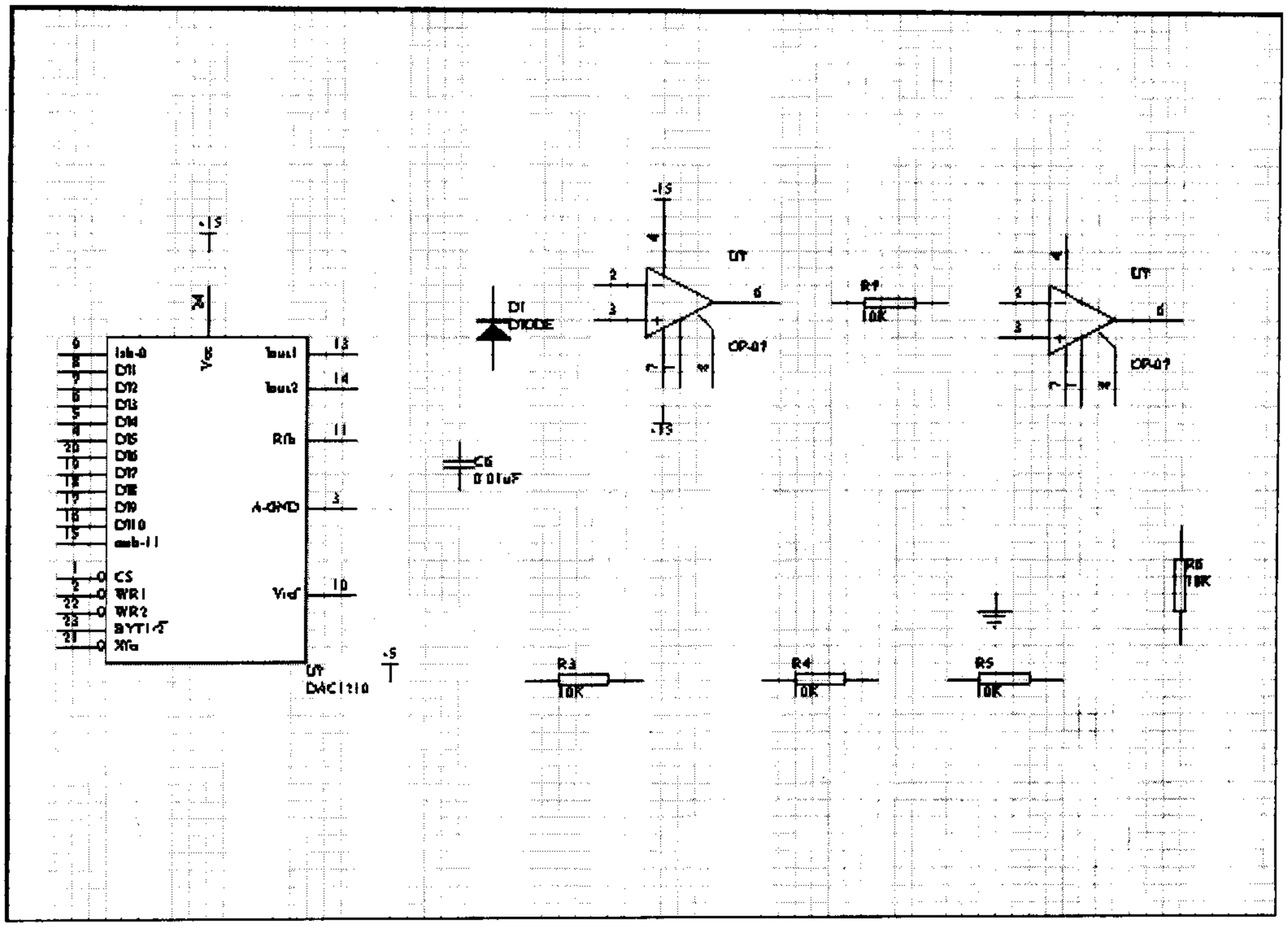


图 3.46　进行位置调整后的视图

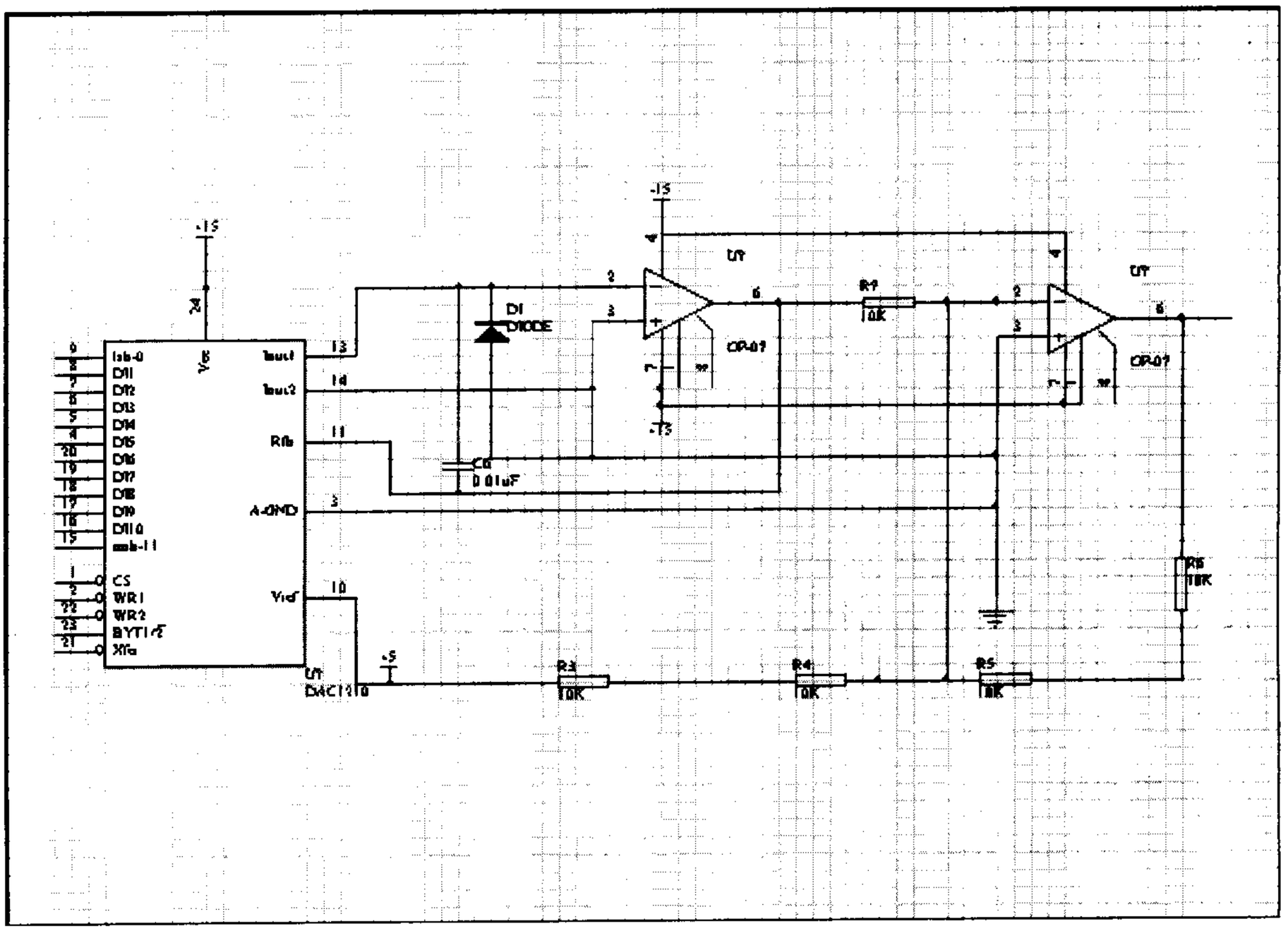


图 3.47　连接了部分连线后的电路视图

接下来还可以进行 D/A 转换器的线路布置，我们将在后面的有关章节进行学习。

技巧：在进行电路原理图绘制时，大部分元件是不用亲手从头绘制的，因为 Protel 99 提供了大量的元件库。最常用的元件库即为本节讲述的 Protel DOS Schematic Libraries.ddb 和 4Port Serial Interface Schematic.lib，如果碰到里面没有的元件则需要自己亲手绘制，做成元件库文件，以用于以后其他的设计工作。

第 4 章　高级绘图知识

上一章主要讲述了 Protel 99 元件的放置、编辑与调整方面的知识，利用这些知识就可以设计绘制简单的电路图，但是对于复杂的电路图，则会涉及到新元件的生成及复杂的布线技术。本章主要讲述 Protel 99 高级绘图工具、布线工具、元件的编辑以及电路图的电气测试等，学习了本章后，读者将能设计出复杂而优美的电路原理图。

4.1　使用绘制电路工具

Protel 99 提供了三种方法来绘制原理图，读者可以选择自己喜欢的任何一种方法。

1．利用绘制原理图的工具条

该方法直接用鼠标单击绘制原理图工具条中的各个按钮，以选择适当的绘图命令。绘制原理图工具条如图 4.1 所示。

图 4.1　绘制原理图工具条

表 4.1 介绍了工具条中各个按钮的功能。

表 4.1　绘制原理图工具条的按钮及其功能

按　钮	功　能
	绘制导线
	绘制总线
	绘制总线出入端口
Net1	设置网络标号名称
	放置电源及接地符号
	放置元件
	放置电路方框图
	放置电路方框图进出点
D1	放置输入/输出端口
	放置节点
	放置 ERC 测试点
P	放置 PCB 布线指示

2．利用菜单命令

选择 Place 菜单下的各选项，这些选项与绘制原理图工具条上的各个按钮相互对应。只要选取相应的菜单命令就可以绘制原理图了。

3．利用快捷键

对于菜单中的每个命令下都有一个带下划线的字母。按住 Alt 键，再配合这些字母就可通过键盘来选取该命令，这些键被称为功能键。另一种命令的选取方法是直接按下带下划线的字母键，以选取该命令，这种方法会使下拉菜单命令出现在光标处。

下面将结合有关电路设计实例，分别对各命令进行讲解。

4.1.1　画导线

导线是原理图中最重要的图元之一。绘制原理图工具中的导线具有电气连接意义，而画图工具中的画线工具没有电气连接意义，在原理图中是可有可无的图元。

1．启动画导线（Wire）命令

启动画导线命令最常用的方法有如下两种：

（1）单击绘制原理图工具条内的图标。

（2）单击菜单 Place/Wire 命令。

2．画导线步骤

启动画导线命令后，光标变成十字状，表示系统处于画导线状态。其步骤如下：

（1）将光标移到所画导线的起点，单击鼠标左键，再将光标移动到下一个折点或导线终点，再单击一下鼠标左键，即可绘制出第一条导线。以该点为新的起点，继续移动光标，绘制第二条导线。

（2）如果要绘制不连续的导线，可以在完成前一条导线后，单击鼠标右键，然后将光标移动到新导线的起点，单击鼠标左键，再按前面的步骤绘制另一条导线。

（3）画完所有导线后，连续单击鼠标右键两次，即可结束画导线状态，光标由十字状变成箭头状。

在绘制电路图的过程中，按空格键可以切换画导线模式。Protel 99 中提供 3 种画导线方式，分别是直角走线、45°走线、任意角度走线。绘制导线前的元件布置如图 4.2 所示，绘制导线后的图形如图 4.3 所示。

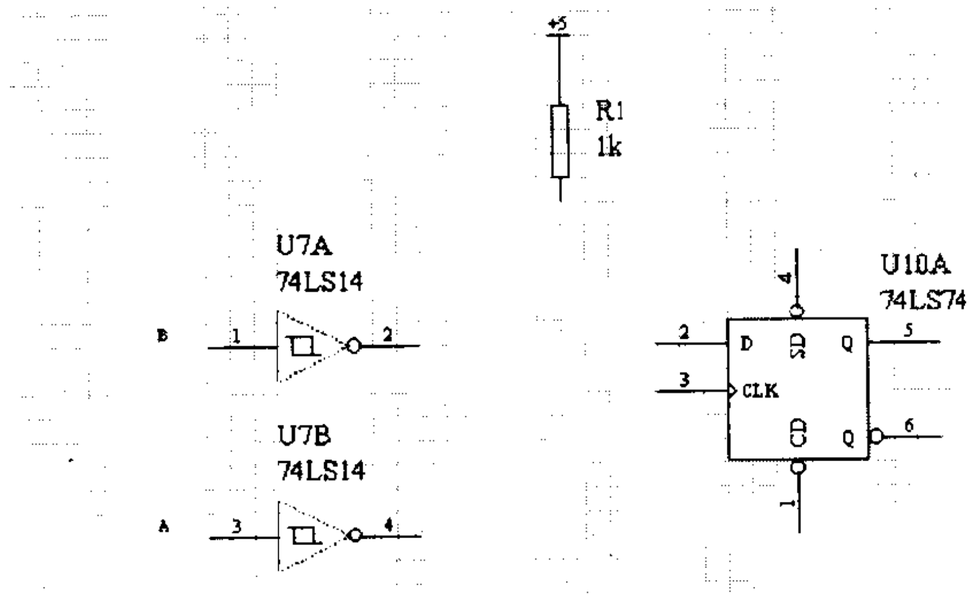


图 4.2　绘制导线前的元件布置图

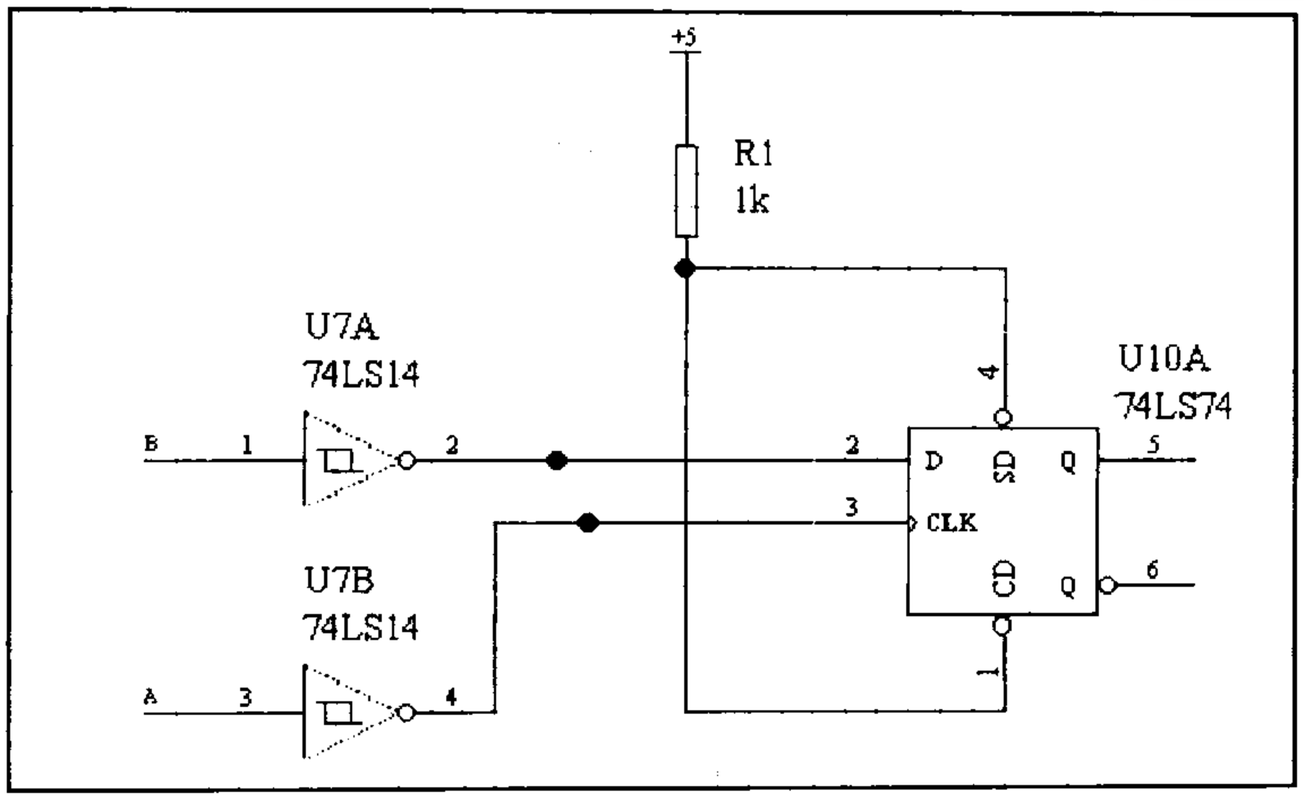


图 4.3　绘制导线后的元件图

3．导线属性对话框的设置

在画导线状态下，按 Tab 键，即可打开导线属性对话框如图 4.4 所示。其中有几项设置介绍如下：

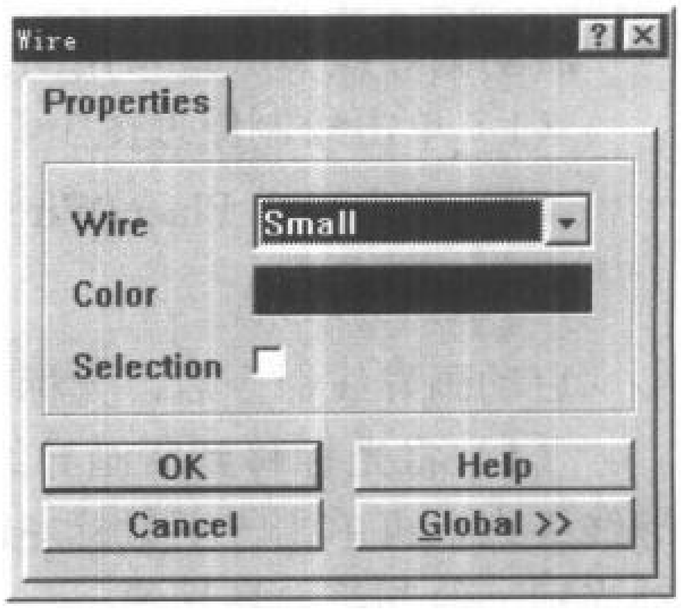


图 4.4　导线属性对话框

（1）Wire 设置导线的宽度，单击 Wire 项右边的下拉式箭头即可打开下拉式列表，列表中有四项选择，即 Smallest、Small、Medium 和 Large，分别对应最细、细、中和粗导线。

（2）Color 用于设置导线的颜色，单击 Color 项右边的色块后，屏幕会出现如图 4.5 所示对话框。它提供了 238 种预设颜色，选择所要的颜色，单击 OK 按钮，即可完成导线颜色的设置。我们也可以单击图 4.5 中的 Define Custom Colors 按钮，选择自定义颜色。

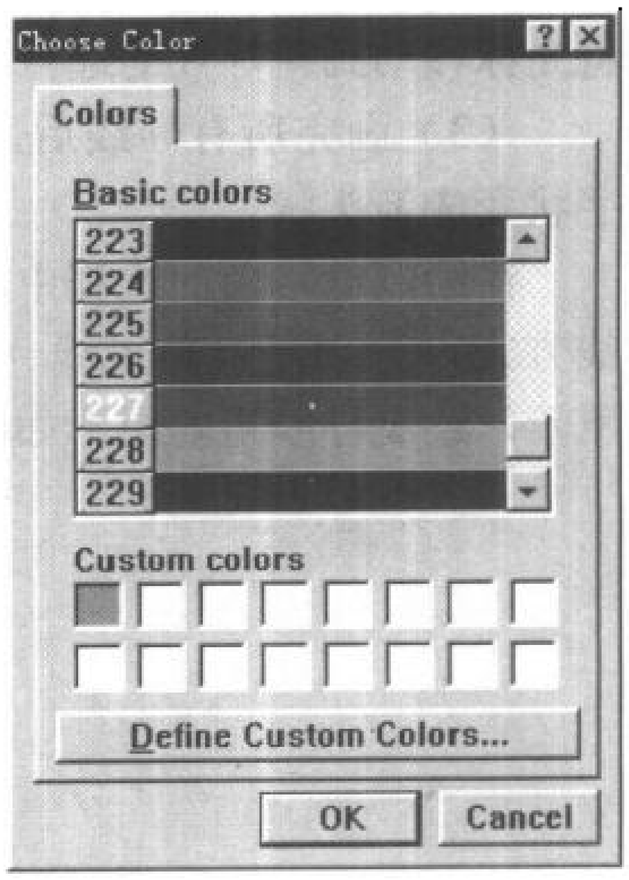


图 4.5　设置导线颜色对话框

（3）Selection 其功能是设定画完导线后，该导线是否处于被选取状态。如果选中此项，那么画完导线后，该导线处于被选取状态，导线颜色为黄色。

（4）Global 项　选中一条导线，双击鼠标也可打开导线属性对话框，如图 4.4 所示。值得注意的是：在画导线状态下，按 Tab 键，在打开的导线属性对话框中的 Global 按钮是灰色的，表示此按钮不可用，而现在这种情况下对话框中 Global 按钮是可用的。

Global 项的功能是进行整体修改，即在电路图中，如果有同类的元件可一起更改。双击任何一个图元都有这一项整体修改功能。以导线的 Global 项为例，单击 Global 按钮，屏幕会出现如图 4.6 所示的对话框。在该对话框中，单击 Local 按钮，对话框又会回到图 4.4 所示的对话框。

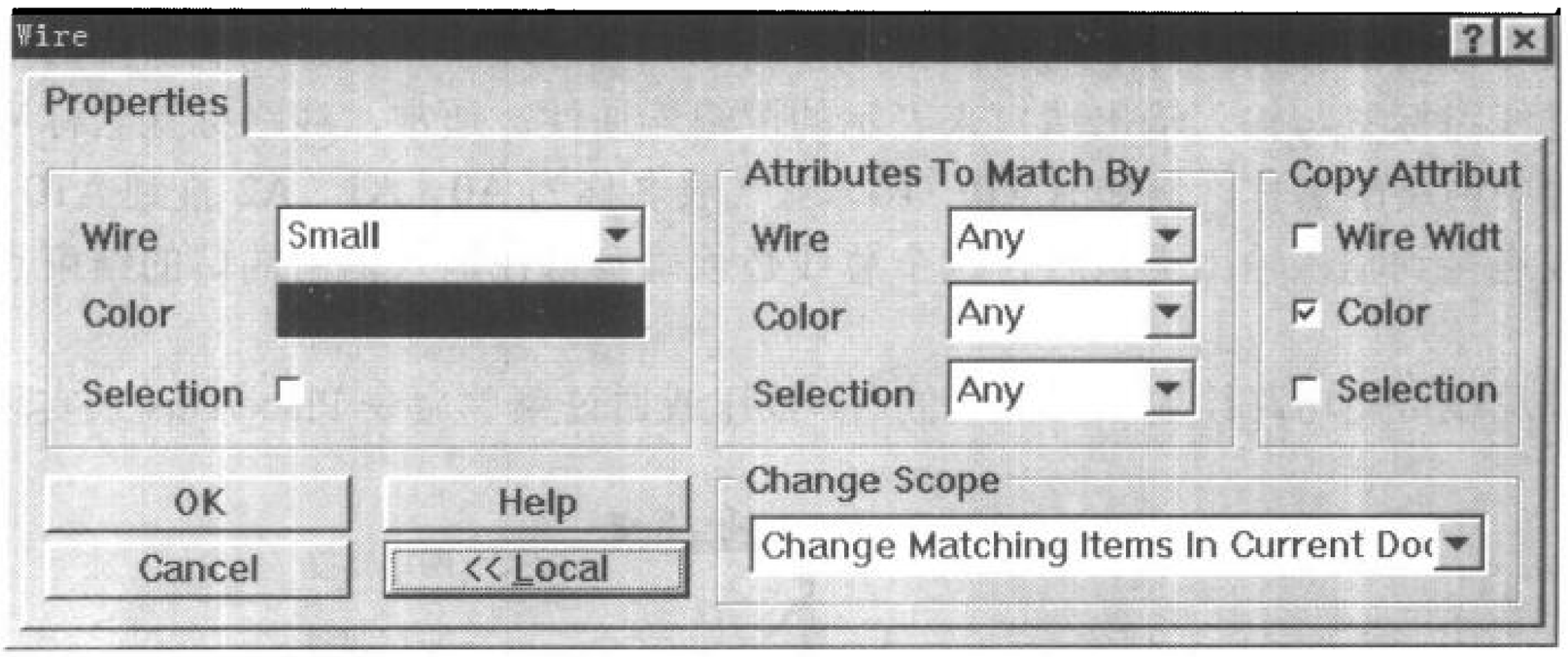


图 4.6　Global 选项

图 4.6 与图 4.4 相比，多出了 3 个设置区域，即 Attributes To Match By、Copy Attributes 和 Change Scope。

●Attributes To Match By 的功能是设定符合整体修改的条件，包括以导线粗细（Wire 项）为筛选条件、以导线颜色（Color 项）为筛选条件和以导线是否为选择状态（Selection 项）为筛选条件。它们的右边各有一个下拉式按钮，其中的选项是完全一样的，包括 Any（不管什么条件都符合整体修改条件）、Same（只有完全一样才符合整体修改条件）、Different（不一样的选项才符合整体修改的条件）。

●Copy Attributes 的功能是设定所要整体修改的对象，包括 Wire Widt 项（将符合条件的导线改为本对话框所设定的导线粗细）、Color 项（将符合条件的导线改为本对话框所设定的导线颜色）和 Selection 项（将符合条件的导线改为本对话框所设定的选取状态）。

●Change Scope 的功能是设定整体修改的范围，其中包括 3 项：

Change This Item Only：设定整体修改的范围为本元件。

Change Matching Items In Current Doument：设定整体修改的范围为目前正在编辑的元件图。

Change Matching Items In All Document：设定整体修改的范围为目前所有已打开的元件图。

4.1.2　绘制总线

所谓总线（Bus）是指一组具有相关性的信号线。Schematic 使用较粗的线条来代表总线。

在 Schematic 中，总线是为了迎合人们绘制电路图的习惯，其目的仅是为了简化连线的表现方式。总线本身并没有任何实质上的电气意义。也就是说，尽管我们在绘制总线时会出现热点，而且在拖动操作时总线也会维持其原先的连接状态，但这并不表明总线就真的具有电气性质的连接。

习惯上，连线应该使用总线出入端口（Bus Entry）符号来表示与总线的连接。但是，总线出入端口同样也不具备实际的电气意义。所以当我们通过 Edit/Select/Net 菜单命令来选取网络时，总线与总线出入端口并不呈现高亮显示。

总线与总线出入端口的示意图如图 4.7 所示。在总线中，真正代表实际的电气意义的是通过线路标签与输入输出端口来表示的逻辑连通性。通常，线路标签名称应该包括全部总线中网络的名称，例如 A（0…10）就代表名称为 A0、A1、A2 直到 A10 的网络。假如总线连接到输入输出端口时，这个总线必须确实得在输入输出端口的结束点上终止才行。

绘制总线可用电路绘制工具条上的 按钮或通过菜单命令 Place/Bus 来实现。

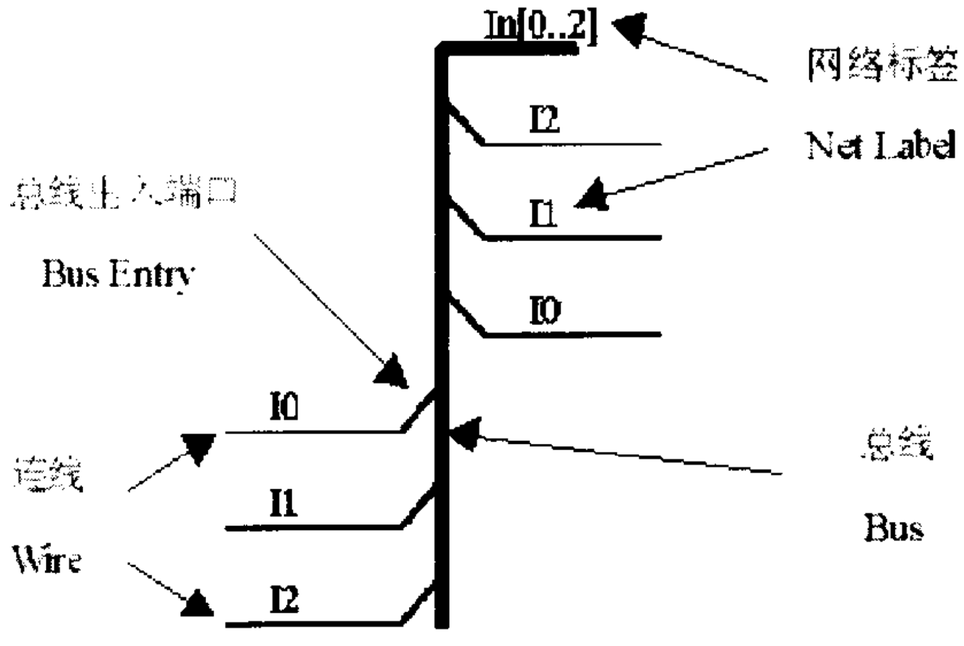


图 4.7　总线与总线出入端口

在上一章的实例中我们没有绘制 D/A 的数据总线，如图 4.8 所示。

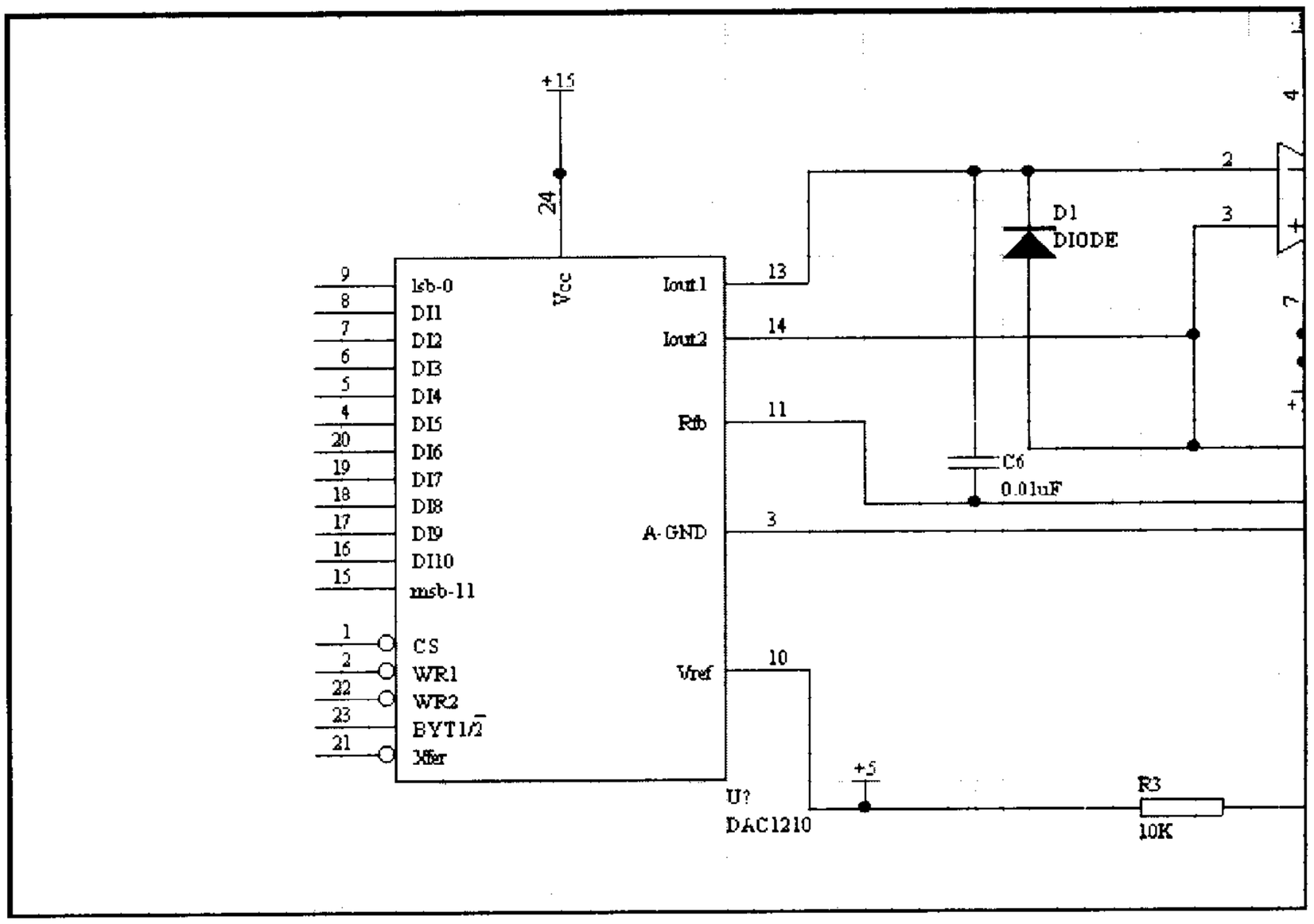


图 4.8　没有绘制总线的图形

执行菜单命令 Place/Bus 或从 Wiring Tools 工具条上选择 ，然后在图形屏幕上绘制数据总线，绘制的位置可以根据要求确定，如果位置不合适，还可以手动调整。绘制数据总线后的图形如图 4.9 所示。

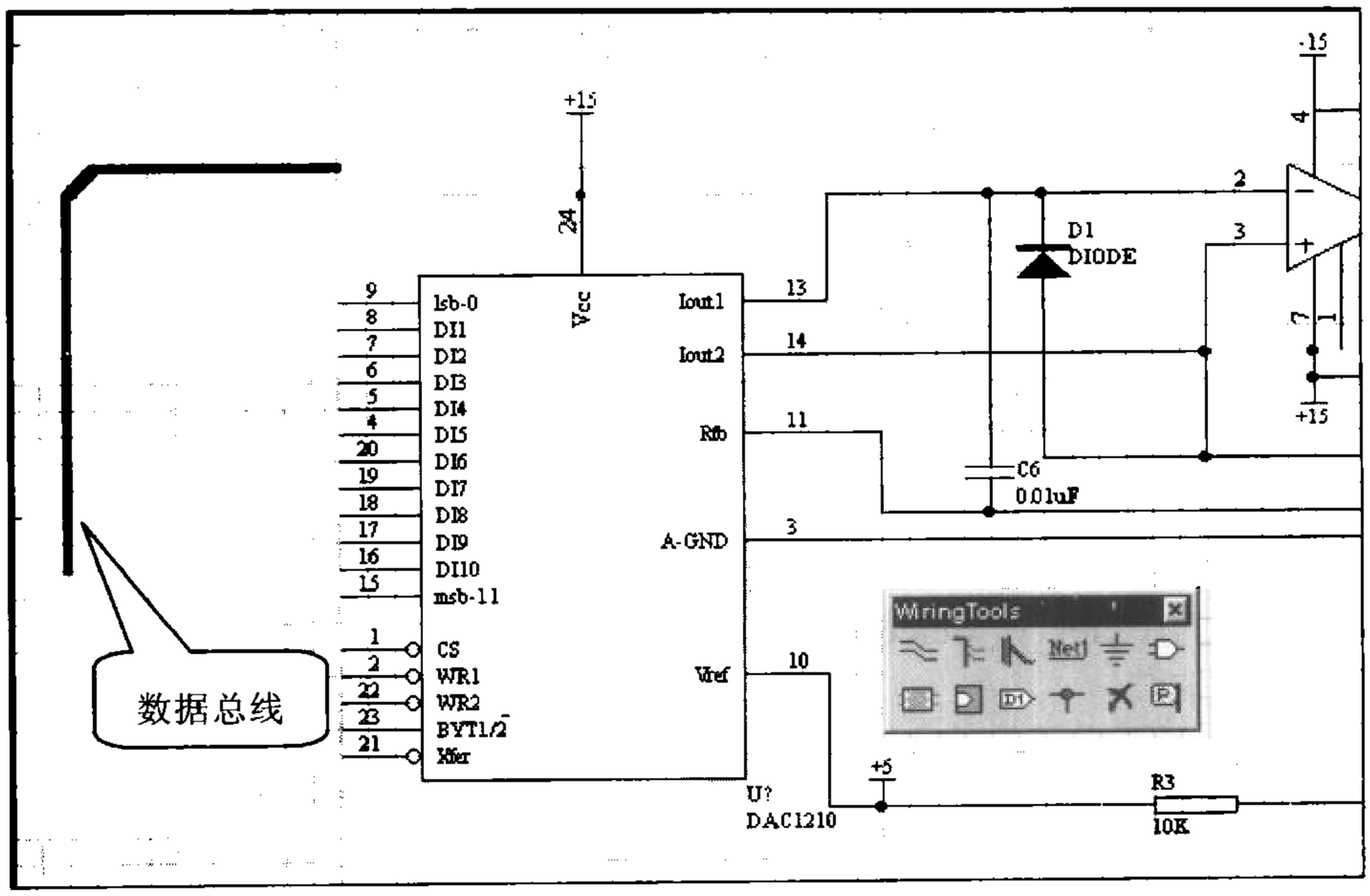


图 4.9　绘制数据总线后的图形

4.1.3　画总线出入端口

总线出入端口（Bus Entry）是单一导线进出总线的端点，如图 4.7 所示。总线出入端口没有任何的电气连接意义，只是让电路看上去更具有专业水准。因此，有没有总线出入端口，与电气连接没有任何关系，也就是说总线出入端口也可以用一般的导线代替。

1．启动画总线出入端口命令

启动画总线出入端口命令的方法有如下两种：

（1）使用鼠标单击画电路图工具条内的图标。

（2）使用鼠标单击菜单 Place/Bus Entry 命令。

2．画总线出入端口步骤

启动画总线出入端口命令，光标变成十字状，并且上面有一段 45°或 135°的线，表示系统处于画总线出入端口状态，如图 4.10 所示。

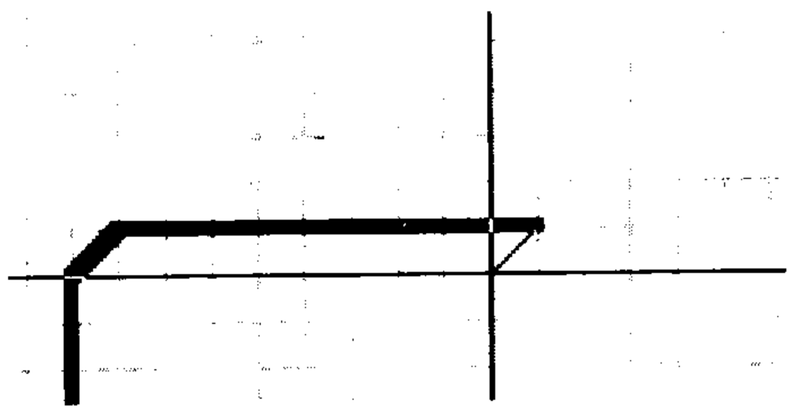


图 4.10　放置总线出入端口

画总线出入端口的步骤如下：

（1）将光标移到所要放置总线出入端口的位置，光标上出现一个圆点，表示移到了合适的放置位置，单击鼠标即可完成一个总线出入端口的放置。

（2）画完所有总线出入端口后，单击鼠标右键，即可结束画总线出入端口状态，光标由十字状变成箭头。

在绘制电路图的过程中按空格键，总线出入端口的方向将逆时针旋转 90°；按 X 键总线出入端口左右翻转；按 Y 键总线出入端口上下翻转。

3. 总线出入端口属性对话框的设置

在放置总线出入端口状态下，按 Tab 键，即可进入总线出入端口对话框，如图 4.11 所示。其中三项设置与导线对话框中的有关设置相同，即 Line Width 相当于导线对话框中的 Wire 项；Color 和 Selection 选项与导线对话框中的 Color 和 Selection 选项完全一样。其他四项说明如下：

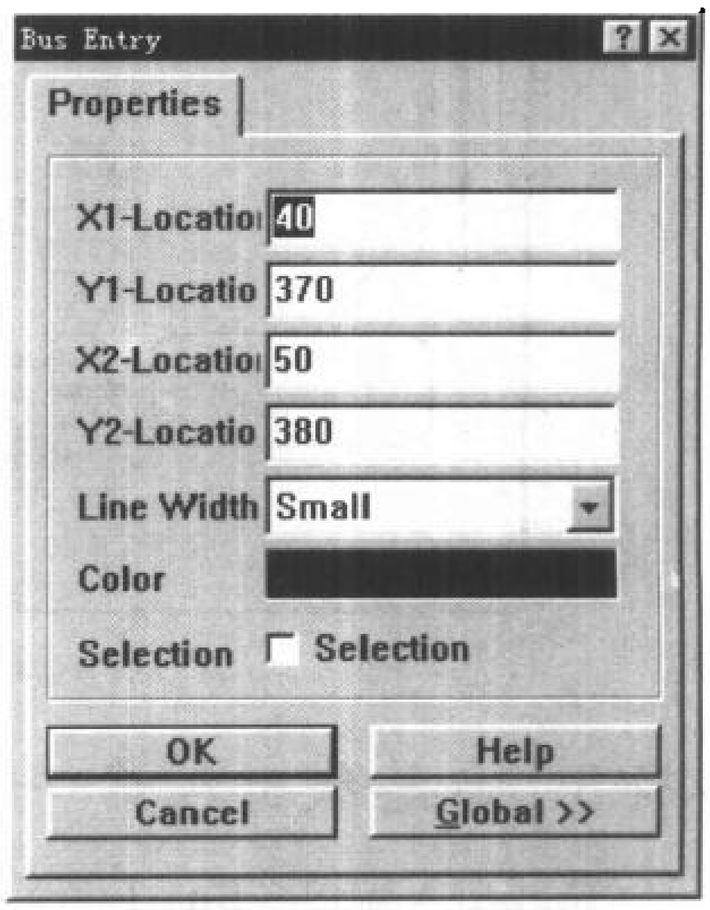


图 4.11　总线出入端口对话框

（1）X1–Location：设置总线出入端口中第一个点的 X 轴坐标值。

（2）Y1–Location：设置总线出入端口中第一个点的 Y 轴坐标值。

（3）X2–Location：设置总线出入端口中第二个点的 X 轴坐标值。

（4）Y2–Location：设置总线出入端口中第二个点的 Y 轴坐标值。

通过设置 X1、X2、Y1、Y2 的值可以对总线出入端口进行空间位置的准确布置。

双击已绘制完毕的总线出入端口，也可以进入总线出入端口对话框，只是其中的 Global 项是可用的，单击 Global 按钮，即可进入如图 4.12 所示的整体修改对话框。其中的设置与导线的整体修改设置很类似，可以参考前面导线的相关讲解。

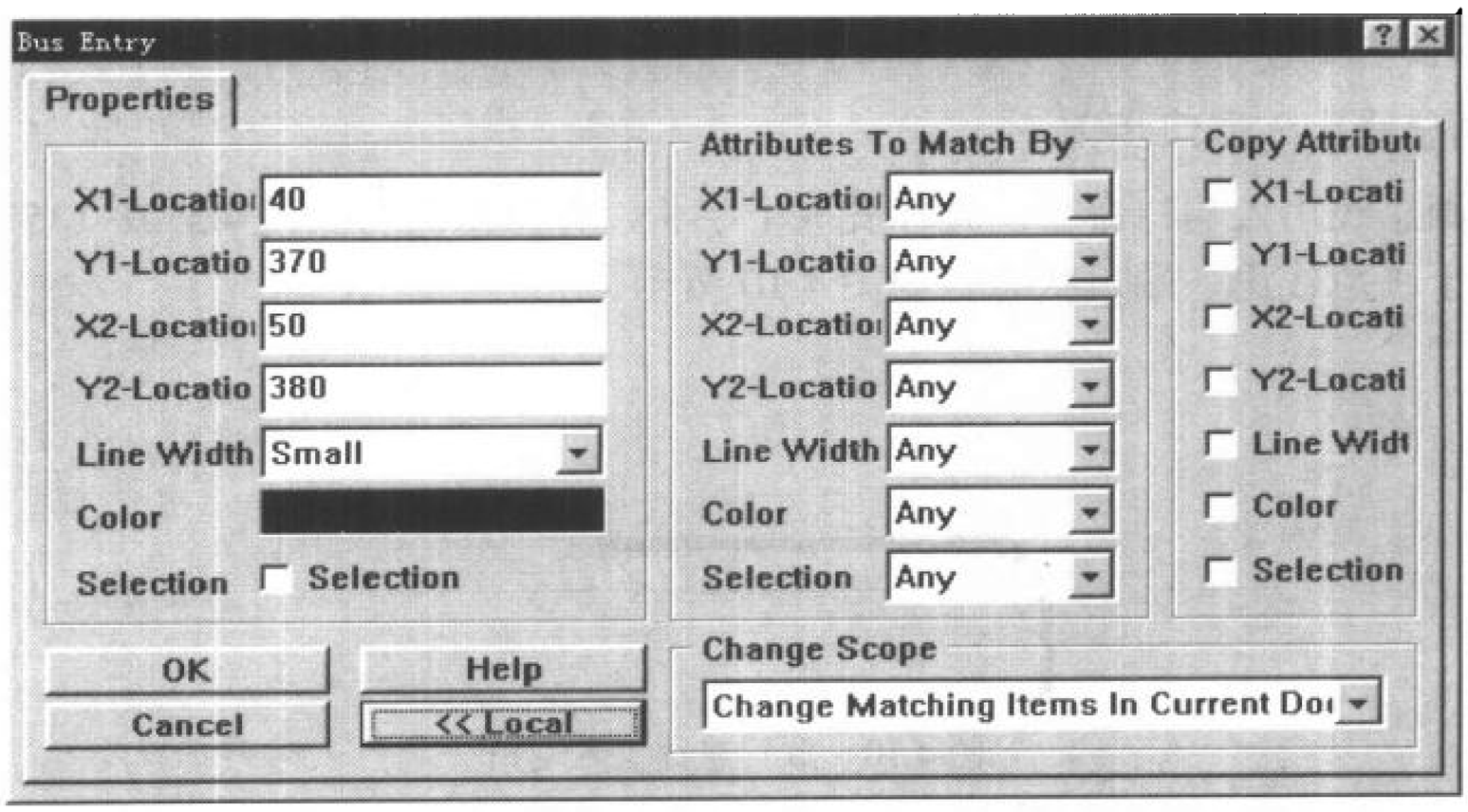


图 4.12　修改对话框

技巧：当放置一些标准元件、总线出入端、网络名称等时，可以在绘制前调整位置，调整的方法为：在选择了元件，但还没有放置前，按住 Space 键，即可旋转元件，此时

可以选择需要的角度放置元件。如果按 Tab 键，则会进入元件属性对话框，用户也可以在属性对话框中进行设置。

现在图 4.9 绘制数据总线后的图形为例，执行菜单命令 Place/Bus Entry 或从 Wiring Tools 工具条上选择 按钮，然后在总线处绘制总线出入端口线。如图 4.13 所示。

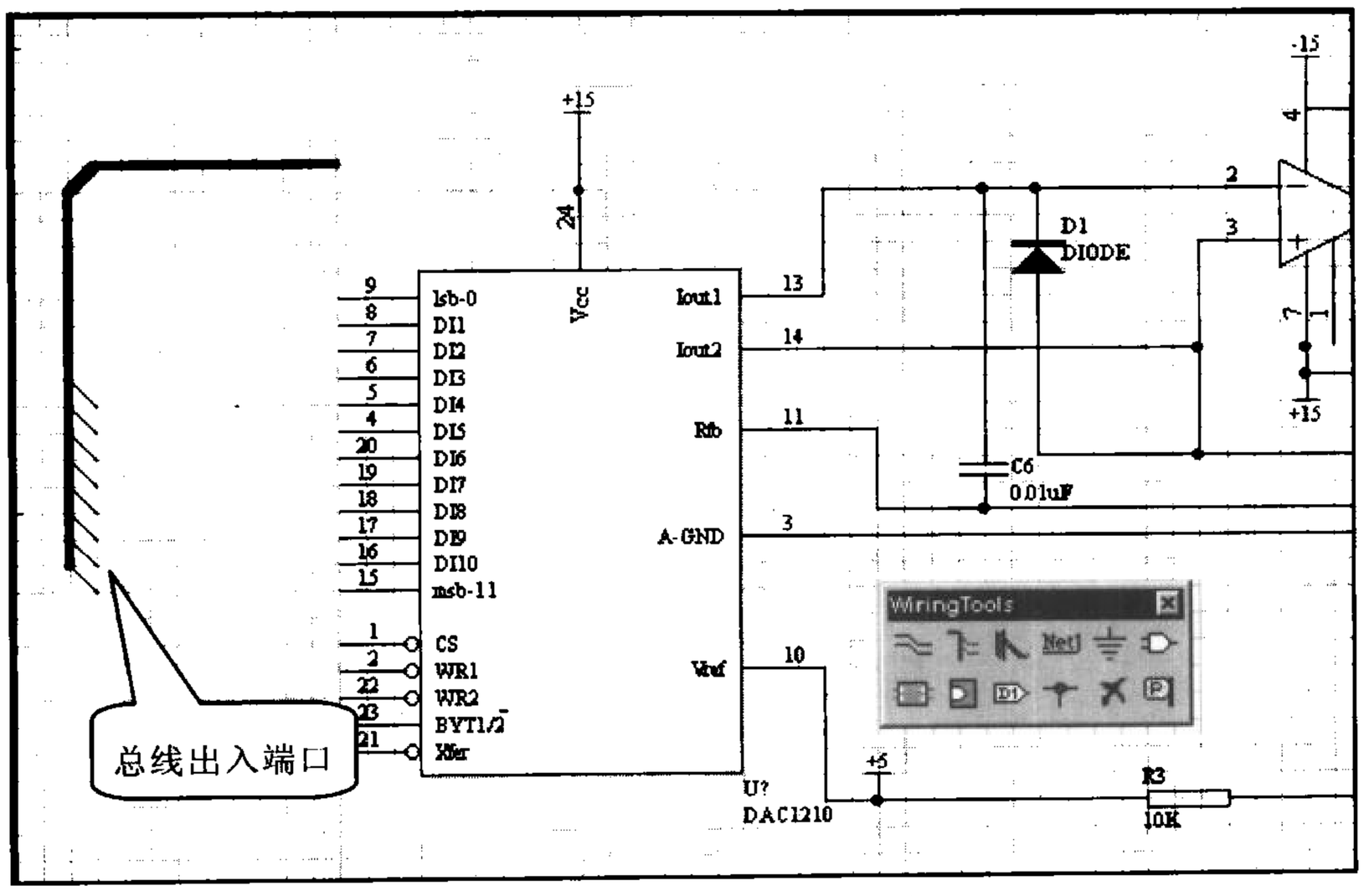


图 4.13　绘制了总线出入端口后的图形

4.1.4　设置网络名称

网络名称（Net Label）具有实际的电气连接意义，具有相同网络名称的导线不管图上是否连接在一起，都被视为同一条导线。

通常在以下场合使用网络名称：

● 简化电路图：在连接线路比较遥远或线路过于复杂而致使走线困难时，可利用网络名称代替实际走线可使电路图简化。

● 总线连接时表示各导线间的连接关系：通过总线连接的各个导线必须标上相应的网络名称，才能达到电气连接的目的。

● 层次式电路或多重式电路：在这些电路中表示各个模块电路之间的连接。

1．启动放置网络名称命令

启动放置网络名称主要有两种方法：

（1）使用鼠标单击画电路图工具条中的 图标。

（2）使用鼠标单击菜单 Place\Net Label 命令。

2．放置网络名称的步骤

放置网络名称的步骤如下：

（1）启动放置网络名称命令后，将光标移到放置网络名称的导线或总线上，光标上产生一个小圆点，表示光标已捕捉到该导线，单击鼠标即可正确放置一个网络名称。

（2）将光标移到其他需要放置网络名称的地方，继续放置网络名称。单击鼠标右键即可结束放置网络名称状态。

在放置过程中，如果网络名称的头和尾为数字，则这些数字会自动增加。如现在放置的网络名称为 D0，则下一个网络名称自动变为 D1；同样，如果现在放置的网络名称为 1A，则下一个网络名称自动变为 2A，图 4.14 即为顺序放置网络名称的电路图部分。

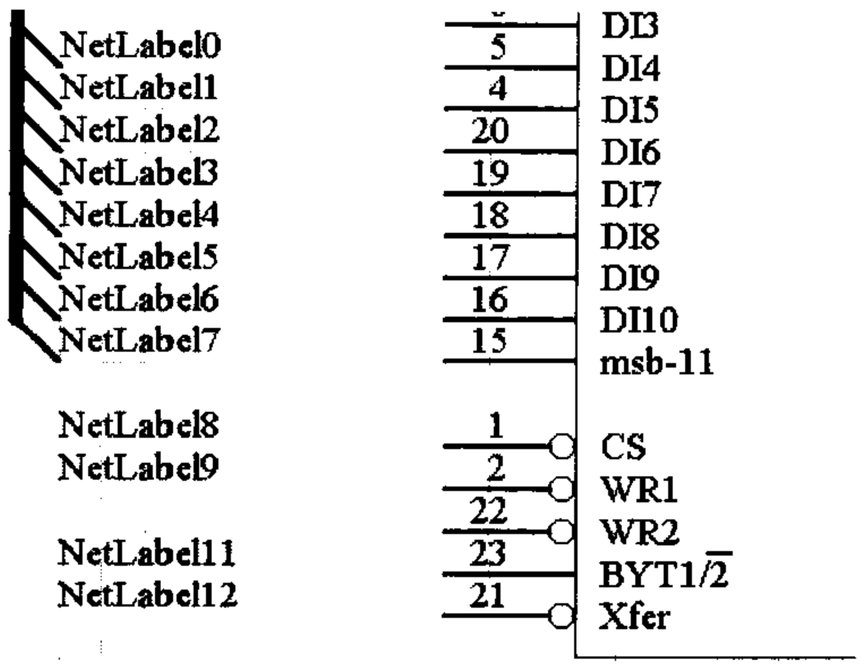


图 4.14　放置网络名称的图形

3．设置网络名称属性对话框

在放置网络名称的状态下，如果我们要编辑所要放置的网络名称，按 Tab 键即可打开网络名称属性对话框，如图 4.15 所示。其中 Color 项和 Selection 项与导线属性对话框内有关设置相同，这里不再叙述。其余各个设置项功能说明如下：

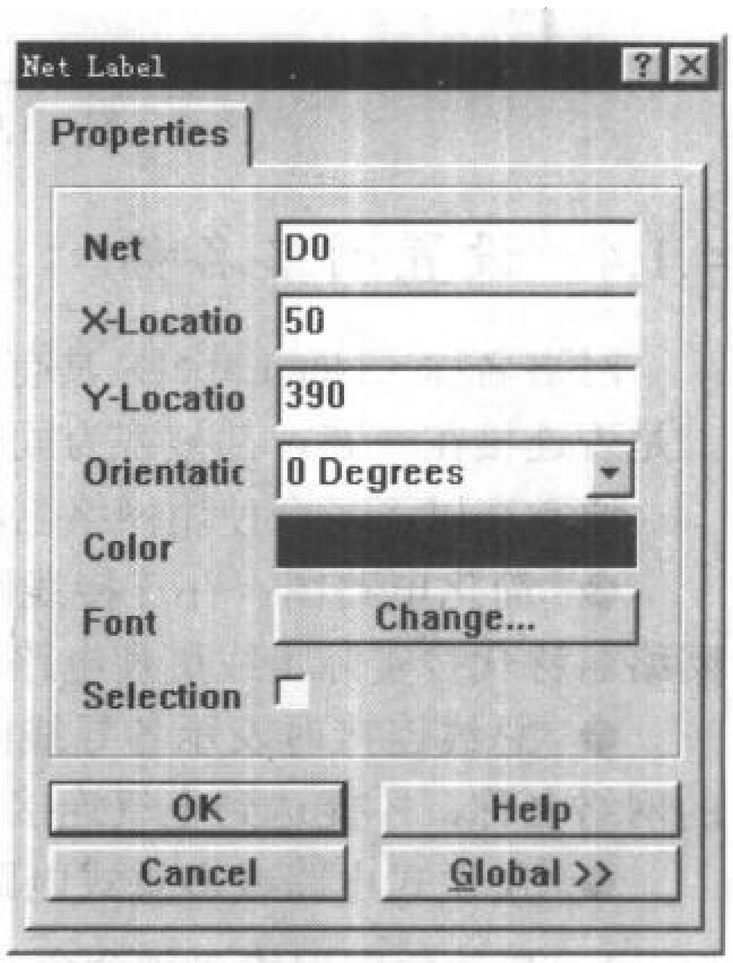


图 4.15　设置网络名称

（1）Net 设置网络名称。

（2）X–Location 设置网络名称所放位置的 X 坐标值。

（3）Y–Location 设置网络名称所放位置的 Y 坐标值。

（4）Orientation 设置网络名称放置的方向。单击选项右边的下拉式按钮即可打开下拉式列表。其中包括四个选项 0 Degrees、90 Degrees、180 Degrees 和 270 Degrees，分别表示网络名称的放置方向为 0°、90°、180°和 270°。但一般不在对话框内设置网络名称的方向，而是在放置网络名称状态下，通过按空格键来设置网络名称合适的放置方向。

（5）Font 设置所要放置文字的字体，单击 Change，会出现设置字体对话框。

（6）Global 项 选中一网络名称，双击鼠标也可打开网络名称属性对话框，单击 Global 按钮即可进入整体修改对话框，如图 4.16 所示。其中的设置基本与导线的整体修改类似，这里我们仅介绍几项特殊的设置。

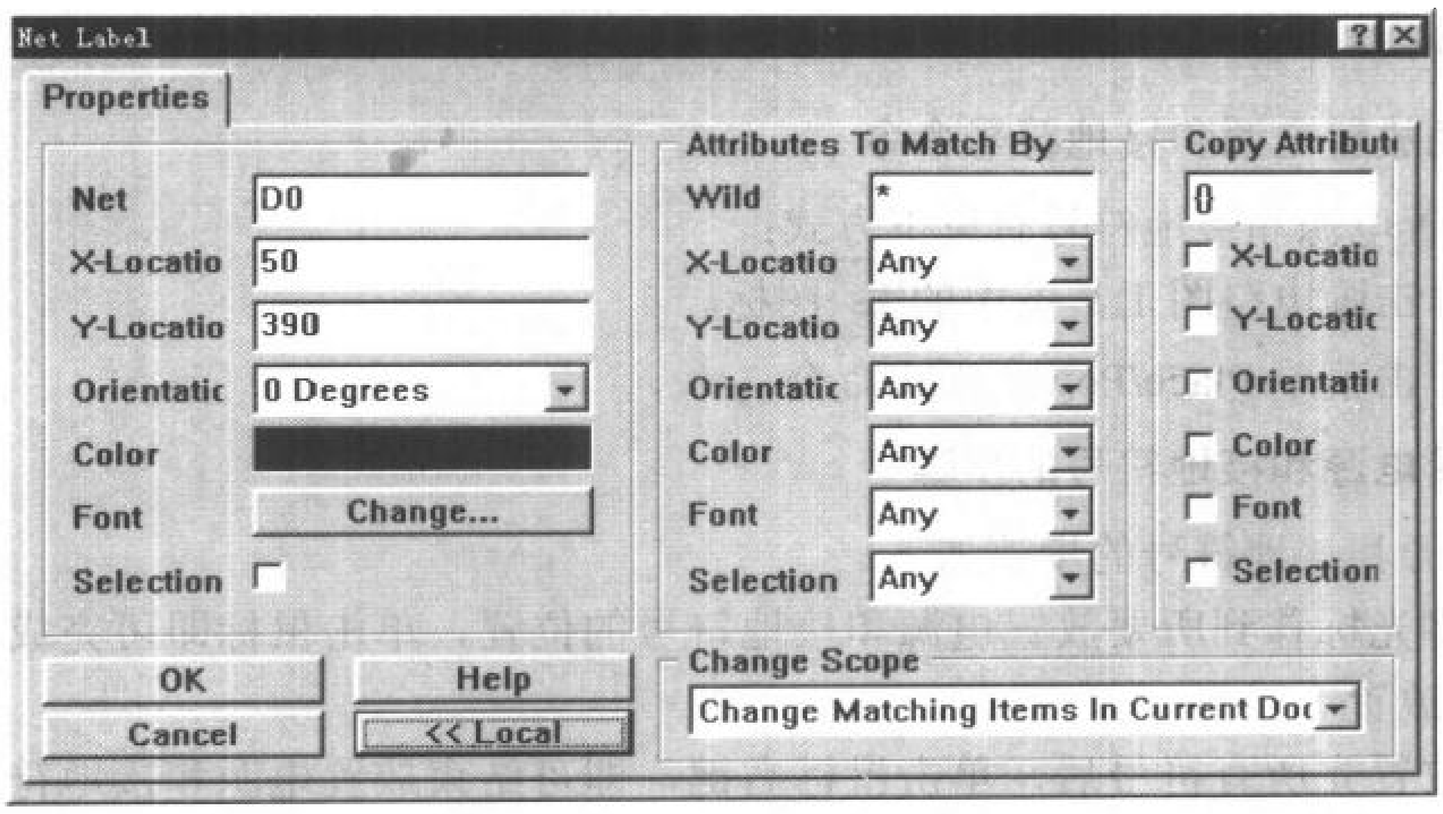


图 4.16　网络名称修改对话框

在 Attributes To Match By 区域中的 Wild 设置项内，填入“*”表示不管电路图中其他的网络名称是什么，都符合整体修改条件。我们也可以指定某个特定网络名称，表示整个电路图中所有同名的网络名称都符合整体修改条件。

Copy Attributes 区域中，“{}”用以指定如何修改。例如，要将已放置在电路图中的 Net1、Net2、Net3……网络名称更改为 D1、D2、D3……，那么我们在 Wild 设置项中填入“Net*”，在 Copy Attributes 区域中填入“{Net=D}”，最后按 OK 按钮，即可完成网络名称的整体修改。

如图 4.14 所示，我们已经放置了网络名称。现在可以对各网络名进行属性编辑，可以逐个修改各个网络名，也可以使用上面讲的整体修改方式来实现。可以在 Wild 编辑框中输入 NetLabel*，而在 Copy Attributes 区域输入{NetLabel=D}，然后单击属性修改对话框的 OK 按钮，即实现所有 NetLabel*前面的字符的修改。然后对图 4.1 4 中 NetLabel 8 、NetLabel 9 、NetLabel 11 和 NetLabel 12 进行相应修改，修改后的网络如图 4.17 所示。

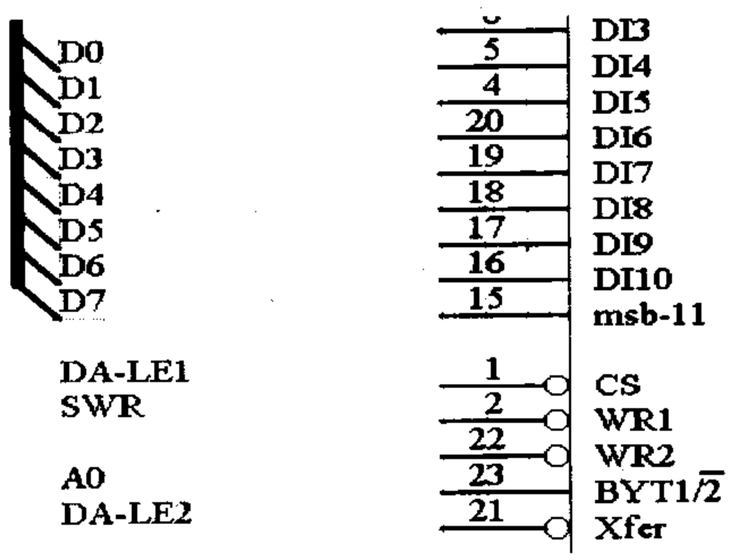


图 4.17　修改所放置的网络名后的图形

4.1.5　放置电源和接地符号

电源和接地符号是电路图不可缺少的组件，在电路原理图（Schematic）设计中，不管是放置电源还是放置接地符号，其方法是一样的。Schematic 通过网络名称将电源

和接地符号区别开来。

1．启动放置电源和接地符号命令

启动放置电源和接地符号有以下方式：

（1）单击画电路图工具条中的 图标。

（2）单击菜单 Place/Power Port 命令。

2．放置电源和接地符号的步骤

放置电源和接地符号的步骤如下：

（1）将光标移到所要放置电源和接地符号的位置，单击鼠标即可完成一个电源或接地符号的放置。

（2）放置完所有符号后，单击鼠标右键，即可结束放置电源和接地符号状态，光标由十字变成箭头。

在放置电源和接地符号的过程中，按空格键电源或接地符号的方向将逆时针旋转 90°；按 X 键左右翻转；按 Y 键上下翻转。

3．电源和接地符号属性对话框的设置

在放置电源和接地符号的状态下，如果我们要编辑所放置的电源和接地符号，按 Tab 键，即可打开电源和接地符号属性对话框，如图 4.18 所示。

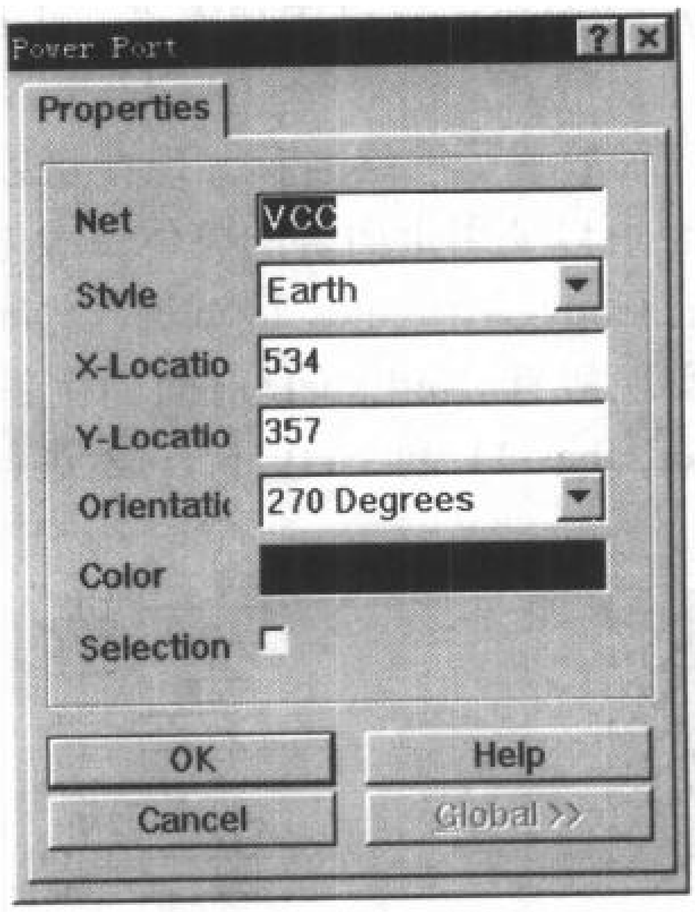


图 4.18　电源对话框

其中 Net、X–Location、Y–Location、Orientation、Color 和 Selection 项与网络名称属性对话框内的有关设置相同，这里不再叙述。

单击 Style 项右边的下拉式按钮，会出现一下拉式列表，其中有 6 个选项，对应 6 种不同的电源类型，读者可以参考 3.4 节的有关讲解。

4.1.6　编辑元件属性

在已放置的元件上双击鼠标即可打开如图 4.19 所示的元件编辑对话框。元件编辑

对话框有 5 个选项卡，它们是元件属性选项卡（Attributes）、元件图形属性选项卡（Graphical Attrs）、Part Fields1-8 选项卡、Part Fields9-16 选项卡和 Read-Only Fields 选项卡。

下面我们分别说明如下：

1．元件属性选项卡

元件属性选项卡的功能是设置元件的电气属性。元件属性选项卡如图 4.19 所示。

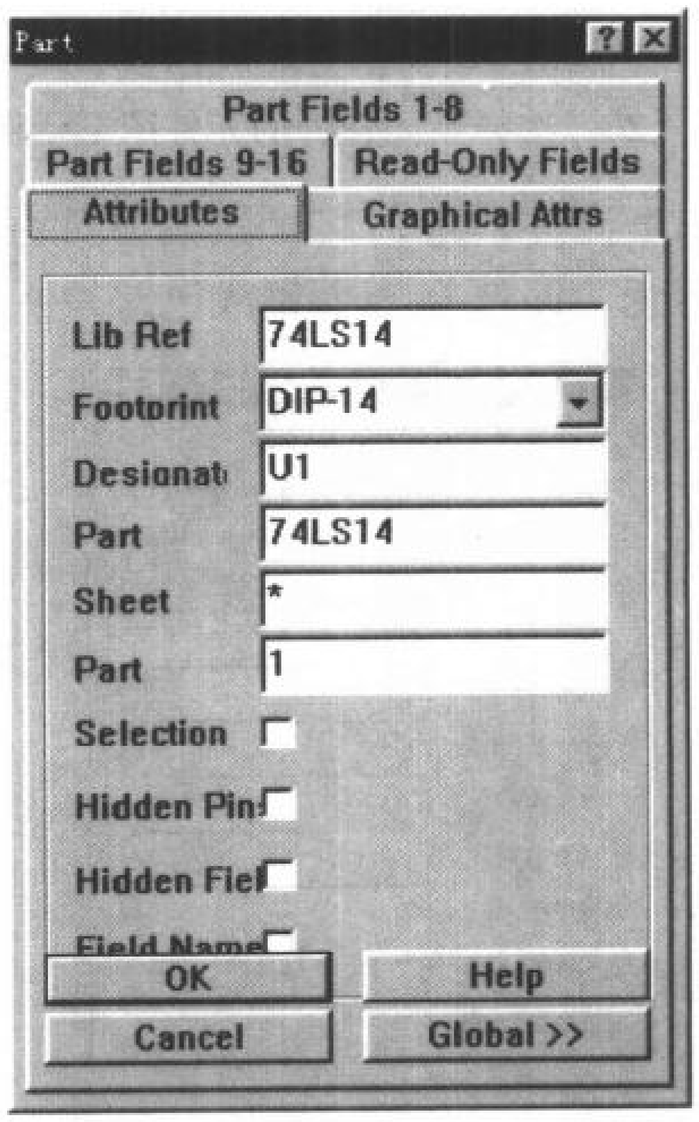


图 4.19　元件编辑对话框

图中包括如下选项：

（1）Lib Ref　选择元件样本，修改此项可以直接替换原有的元件，元件样本名不会显示在元件图上。

（2）Footprint　选择元件的封装方式。对于同一种元件，可以有不同的元件封装方式，如 74LS00，最普遍采用 DIP14（双排直插）的封装方式，但也可以采用 SMD14A（表面安装）的封装方式。元件的封装方式也不会在电路图上显示。

（3）Designator　设置元件序号。

（4）Part Type　设置元件在电路图上显示的元件名称，它与元件样本名、元件序号是不同的。

（5）Sheet　指定该元件内部电路图所在的文件，它不会显示在电路图上。

（6）Part　针对复合式封装的元件而设定的。它的功能是指定复合式封装元件中的元件。复合式封装元件有逻辑门、运算放大器等，例如 74LS14 是由几个与门组成的。指定不同的元件，其引脚也将随之发生变化。Part 项选择 1 时，电路图上该元件的序号为 U1A，其输入引脚为 1 脚，输出引脚为 2 脚；Part 项选择 2 时，电路图上该元件的序号为 U1B，其输入引脚为 3 脚，输出引脚为 4 脚；Part 项选择 3 时，电路图上该元件的

序号为 U1C，其输入引脚为 5 脚，输出引脚为 6 脚；依次类推，如图 4.20 所示。

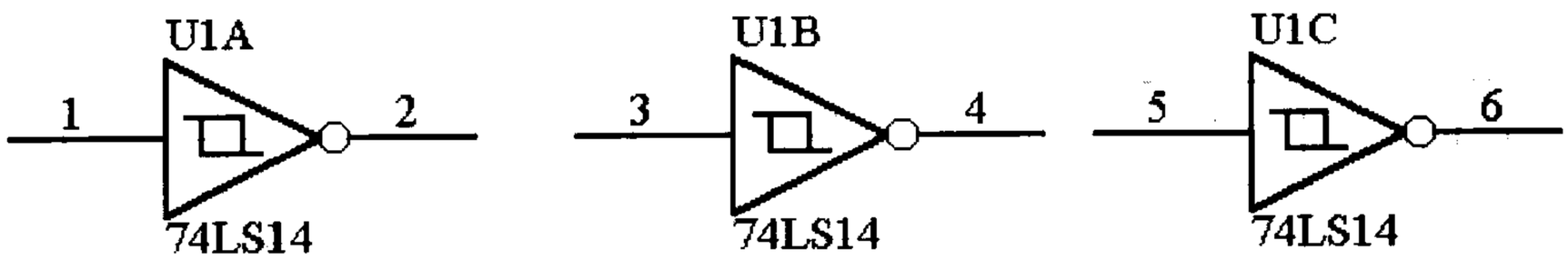


图 4.20　选择不同管脚的元件图形示例

此时使用鼠标分别双击三个元件，进入其属性编辑对话框，可以看到 Part 编辑框中分别为 1、2、3，如图 4.21 所示，即选择一个集成电路块上的不同管脚，功能相同。

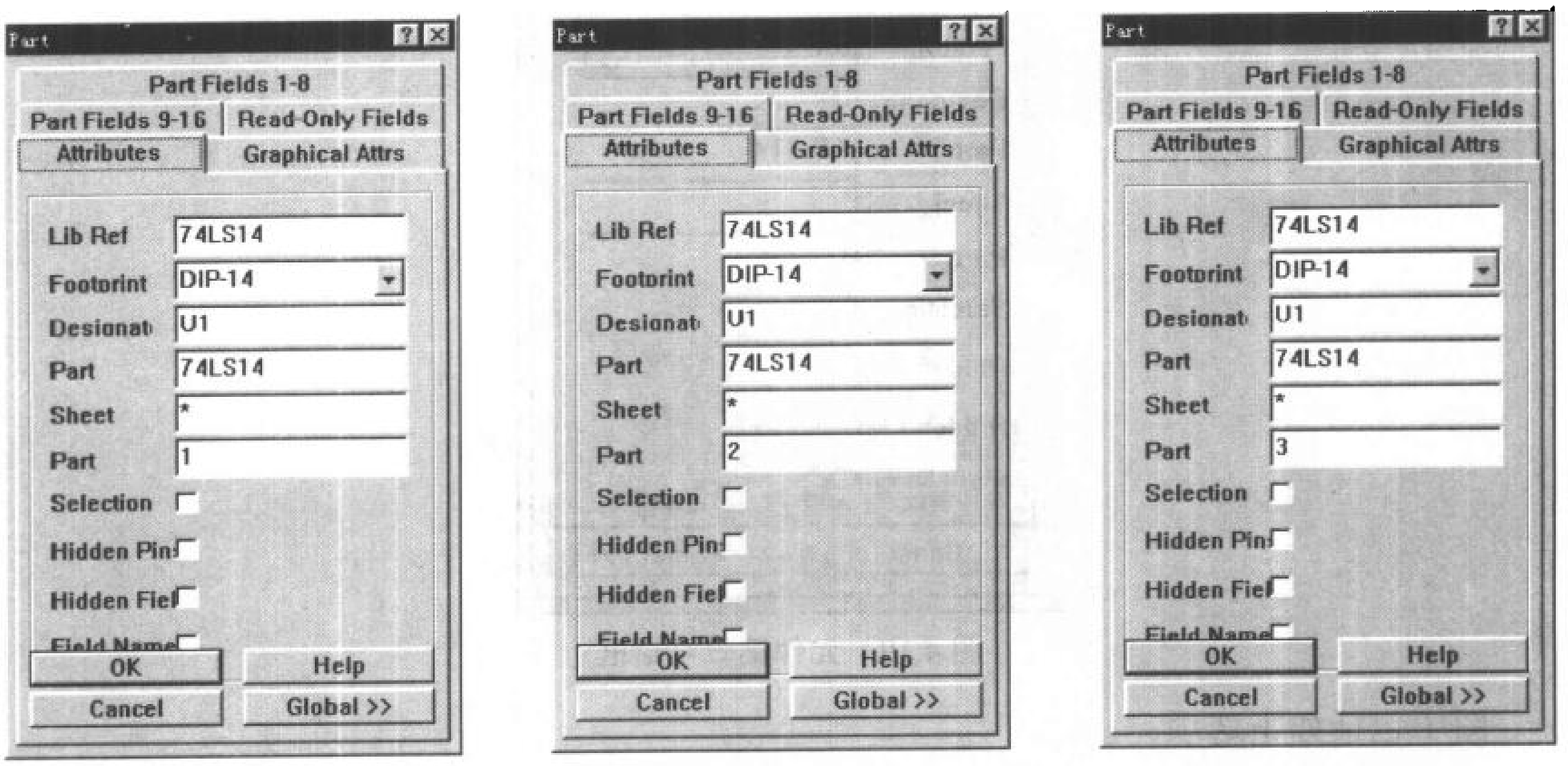


图 4.21　Part 编辑框的设置值不同

（7）Selection　在元件放置后，将该元件置于被选状态，元件四周会出现黄框，并且元件序号和元件名称也变为黄色。

（8）Hidden Pins　设置是否显示隐藏的引脚，通常隐藏的引脚是不会显示在电路图上的。如果选中本项，隐藏的引脚将在电路图上被显示出来，如图 4.22 所示。

（9）Hidden Fields　设置是否显示元件标注（共 16 个标注项），即是否显示“Part Fields 1-8”、“Part Fields 9-16”选项卡中的元件数据栏。如果元件标注栏里没有文字的话，将显示“*”号。在元件处显示了元件数据栏的元件图如图 4.23 所示，中间的 U1B 元件即为显示了元件数据栏。

（10）Hidden Names　设置是否显示元件标注栏的栏名。

Global 项和前面所述导线、总线等整体修改基本一致，这里不再介绍。

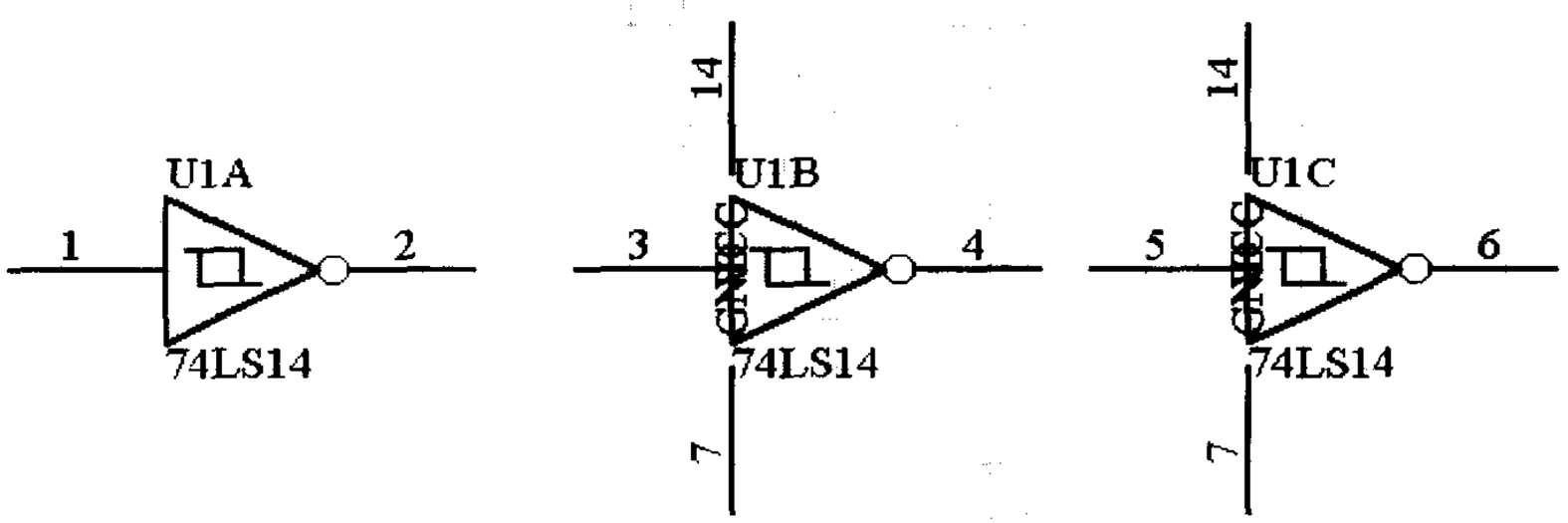


图 4.22　显示隐藏引脚

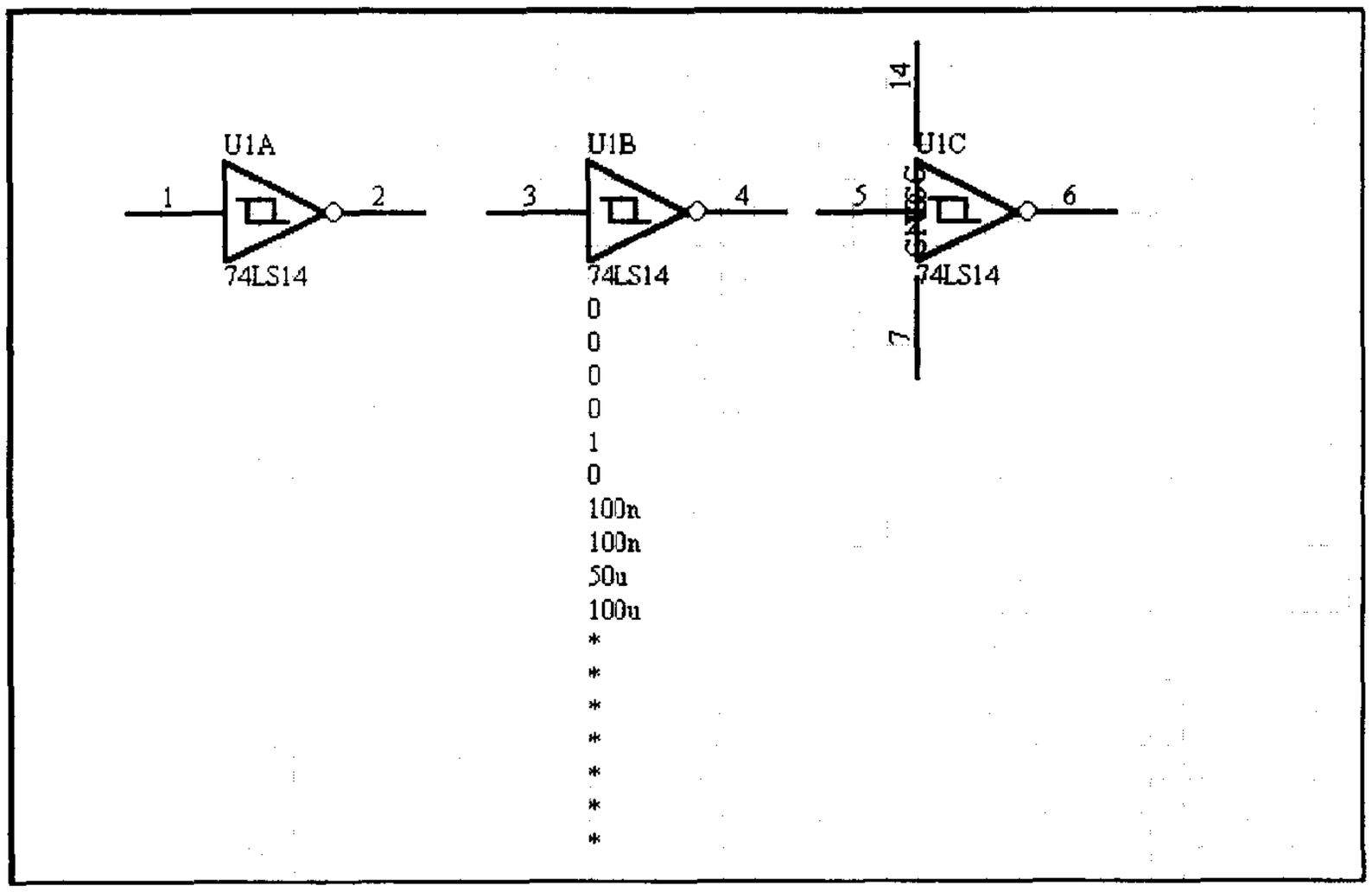


图 4.23　显示元件数据栏的元件

2．元件图形属性选项卡

本栏的功能是设置元件的图形属性，如图 4.24 所示，共有 9 项设置。它们是元件方向选项（Orientation）、元件模式选项（Mode）、X–Location 设置项、Y–Location 设置项、元件填充颜色选项（Fill Color）、元件外框颜色选项（Line Color）、元件引脚颜色选项（Pin Color）、指定颜色有效选项（Local Colors）和元件翻转选项（Mirrored）。

（1）元件方向选项（Orientation）、X–Location 设置项和 Y–Location 设置项在前面讲解放置网络名称和网络进出点时已经介绍过，这里不再重复。

（2）Mode　设定元件的模式，单击 Mode 选项右边的下拉式按钮会弹出一个下拉式列表。列表中包括三种元件模式选项，即正常模式（Normal）、狄摩根模式（DeMorgan）和电子与工程协会模式（IEEE）。

（3）Fill Color　设置元件内部所要填充的颜色。

（4）Line Color　设定元件轮廓的线条颜色。

（5）Pin Color　设定元件引脚的颜色。

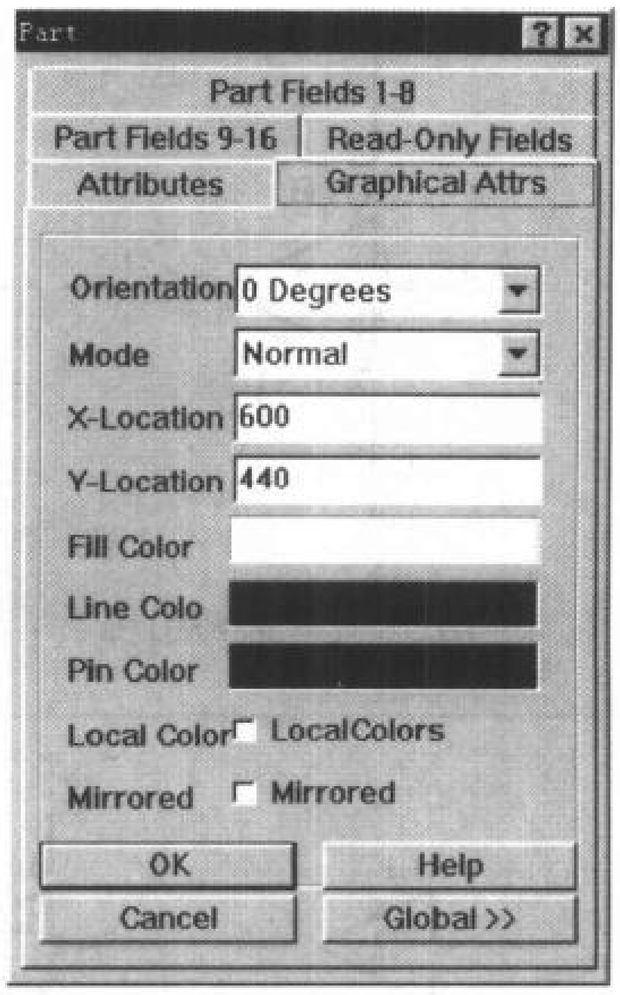


图 4.24　图形属性选项卡

以上 3 个关于元件颜色选项的具体设置同导线颜色的设置完全一样，设置方法见导线颜色的有关设置。

（6）Local Colors　指定上面 3 项元件颜色的设置是否应用于该元件。

（7）Mirrored　使元件水平翻转，相当于在放置元件时按 X 键，这时图 4.20 镜像处理后的元件图形将如图 4.25 所示。

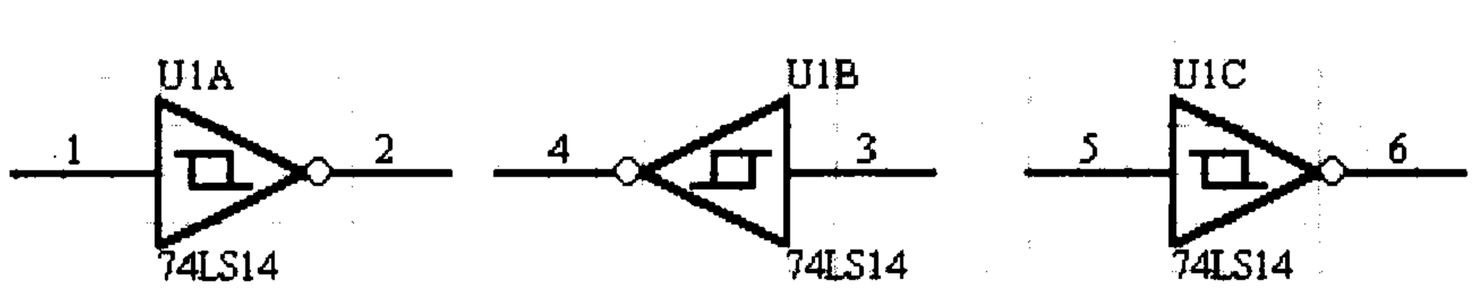


图 4.25　镜像处理 U1B 后的元件视图

3．Part Fields 1-8 选项卡

Part Fields 1-8 选项卡的功能是设置元件的 1～8 项标注。如图 4.26 所示，我们可以直接在标注栏里输入标注文字。

4．Part Field 9-16 选项卡

Part Fields 9-16 选项卡的功能是设置元件的 9～16 项标注，与 Part Fields 1–8 选项卡基本相同。

5．Read-Only Fields 选项卡

Read-Only Fields 选项卡的功能是设置元件的只读标注。如图 4.27 所示，这些标注文字不能直接在电路图中修改。

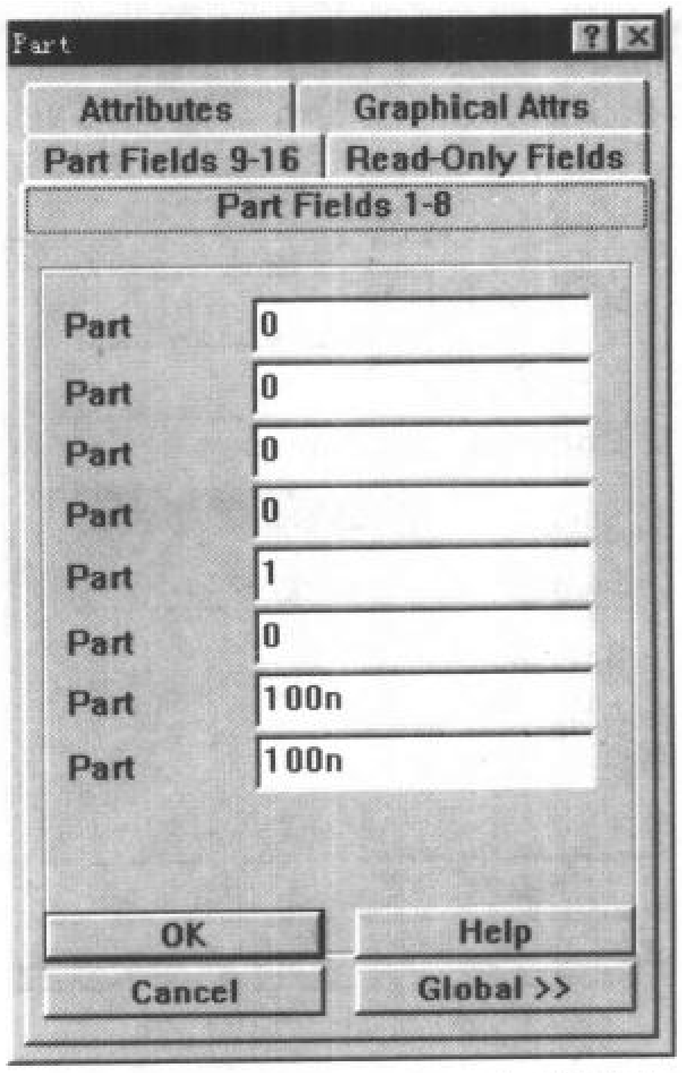


图 4.26　Part Fields 1-8 选项卡图

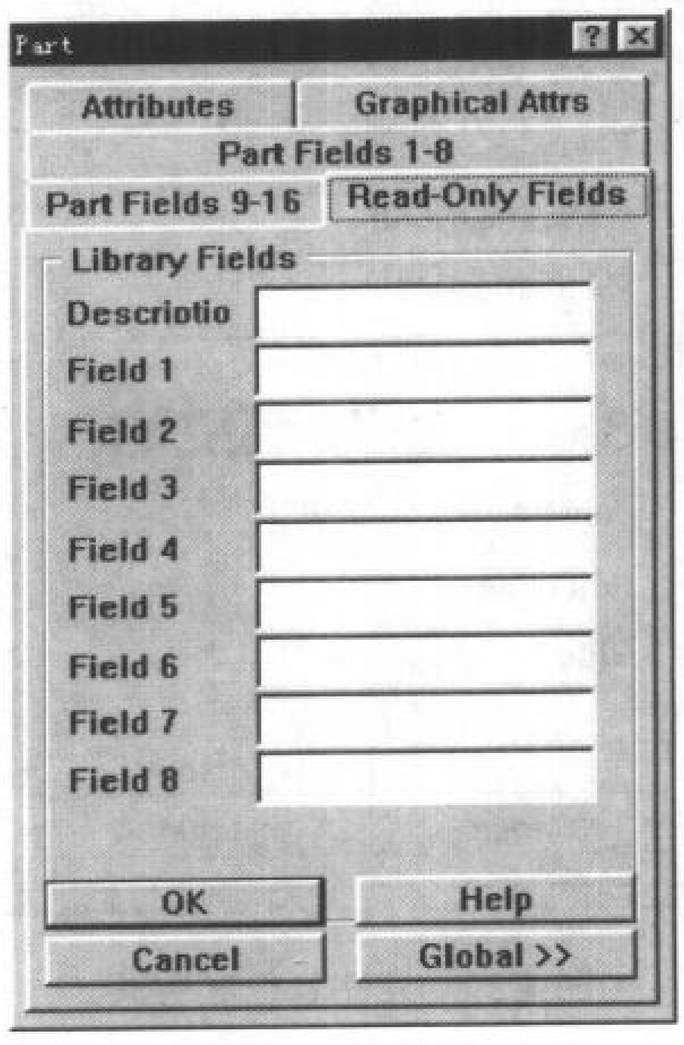


图 4.27　Read-Only Fields 选项卡

对于放置完毕的元件，可以单独编辑其元件序号或元件名称。将光标移动到所要编辑的元件序号或元件名称中间，双击鼠标，即可打开相应的编辑对话框。图 4.28 和图 4.29 分别是元件序号编辑对话框和元件名称编辑对话框，这两个对话框和网络名称属性对话框很类似，只是多出了 Hide 选项，Hide 选项的功能是设定元件序号或元件名称是否显示在元件图上。

另外，还可以通过拖曳的方法直接将元件序号或元件名称拖动到合适的位置，松开鼠标即可将元件序号或元件名重新定位。

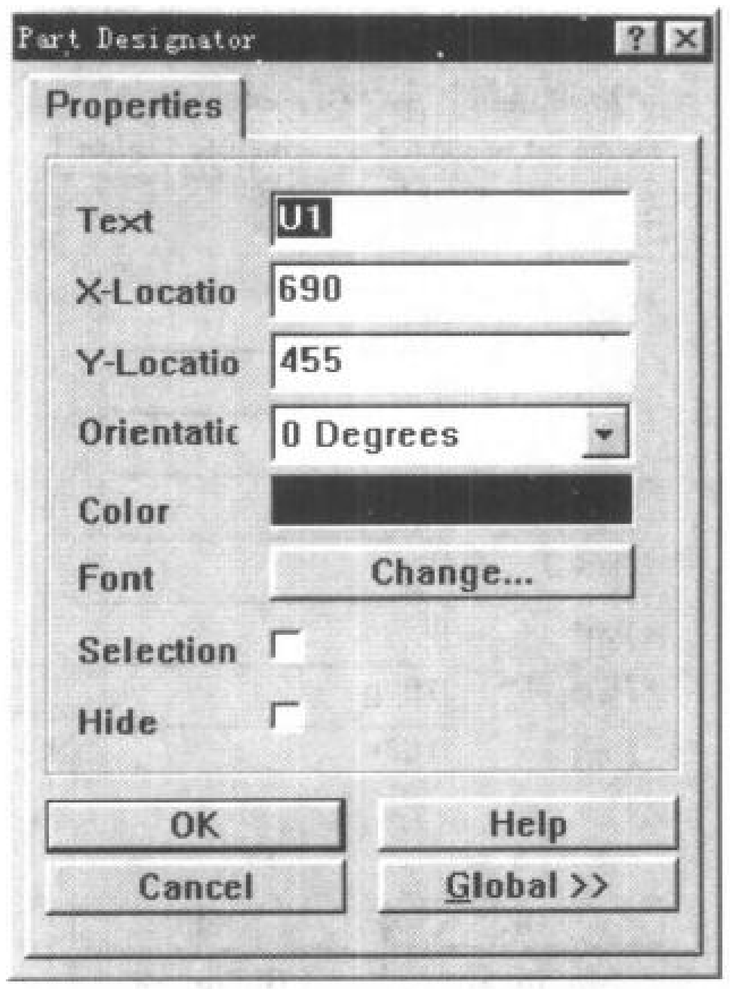


图 4.28　元件序号对话框

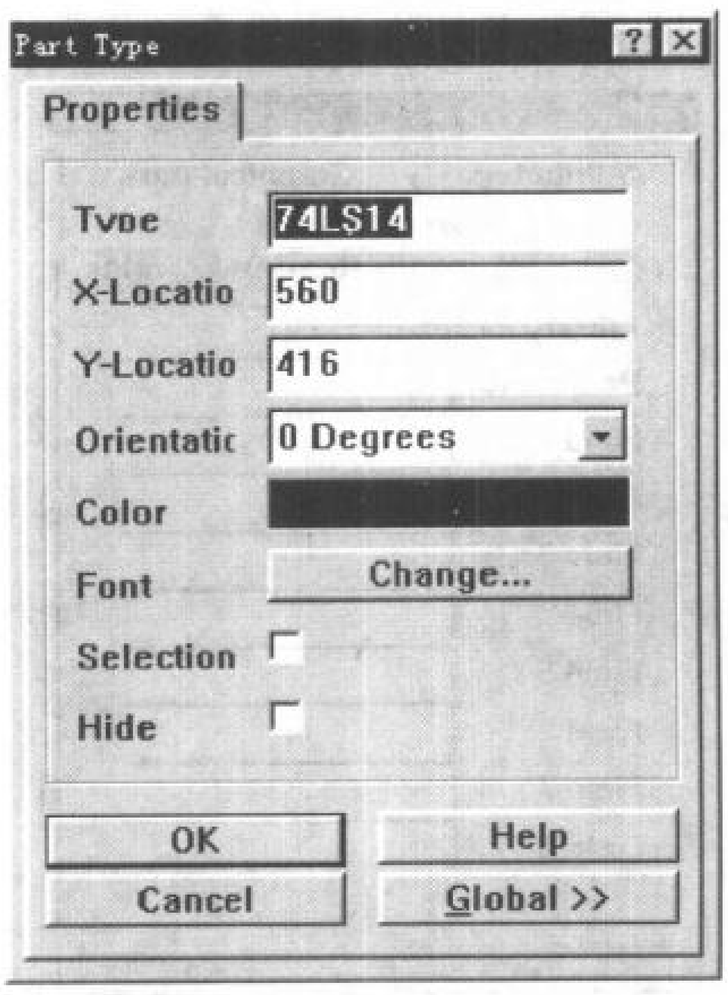


图 4.29　元件名称对话框

4.1.7　放置输入输出点

在设计电路图时，一个网路与另外一个网路的连接，可以通过实际导线连接，也可以通过放置网络名称使两个网路具有相互连接的电气意义。放置输入输出点，同样实现两个网路的连接，相同名称的输入输出点，可以认为在电气意义上是连接的。输入输出点也是层次图设计不可缺少的组件。

1. 启动输入输出端口命令

启动输入输出点命令有两种方式：

（1）使用鼠标单击画电路工具条里的 图标。

（2）使用鼠标单击 Place/Port 菜单命令。

2．放置输入输出端口步骤

在启动输入输出端口命令后，光标变成十字状，并且在它上面出现一个输入输出点的图标，如图 4.30 所示。在合适的位置，光标上会出现一个圆点，表示此处有电气连接端口。单击鼠标即可定位输入输出端口的一端，移动鼠标使输入输出端口的大小合适，再单击鼠标，即可完成一个输入输出端口的放置。单击鼠标右键，即可结束放置输入输出端口状态。

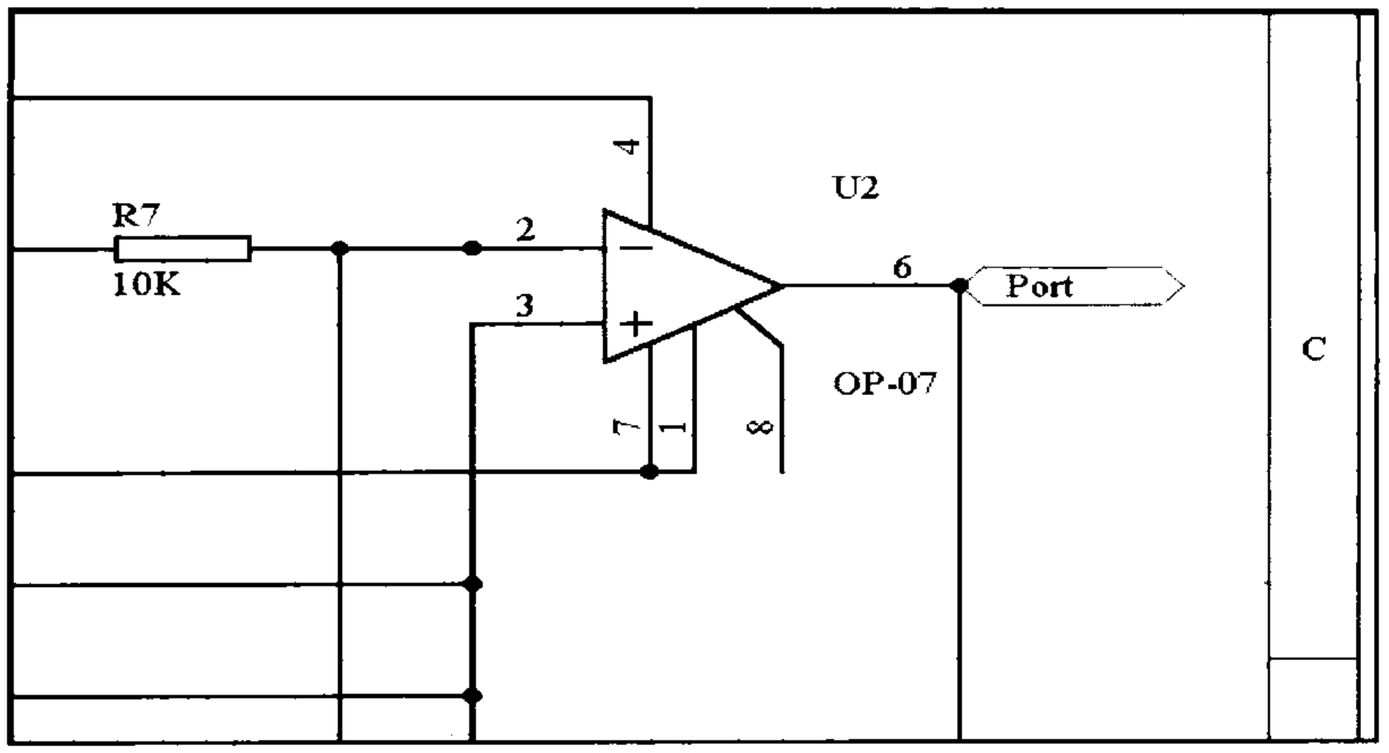


图 4.30　放置输入输出端口

3．设置输入输出端口

在放置输入输出点状态下，按 Tab 键，即可打开图 4.31 所示对话框。在放置了输入输出端口后，用鼠标双击元件，或者选中元件再单击鼠标右键，从弹出的快捷菜单中选择 Properties 命令，也可弹出图 4.31 所示对话框。

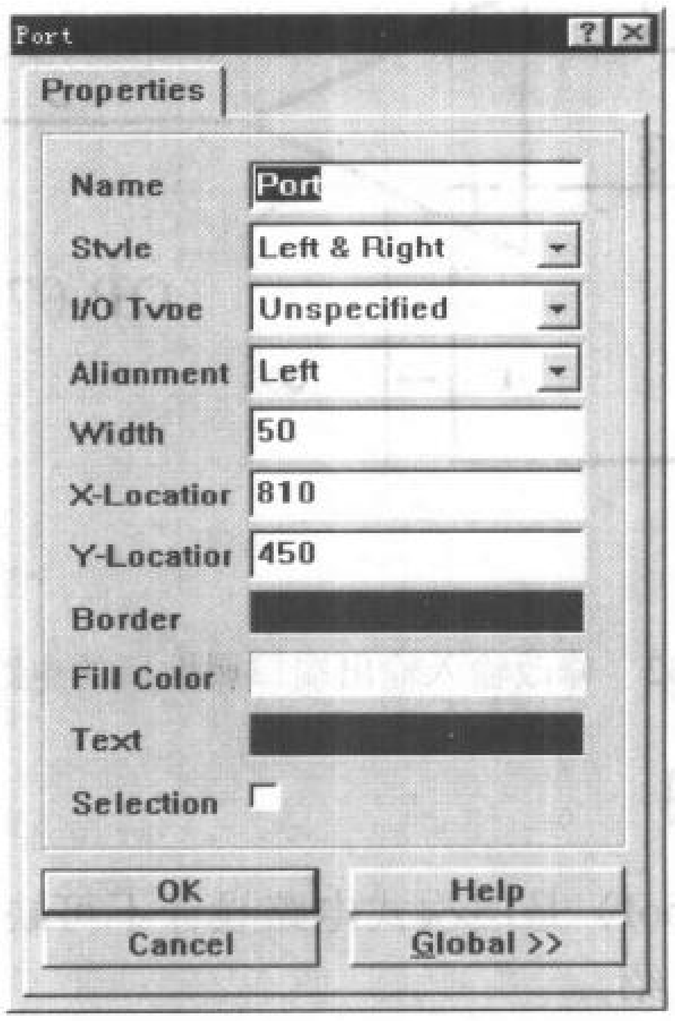


图 4.31　端口属性对话框

对话框中共有 11 个设置项，下面介绍几个主要选项的内容。

（1）Name：定义 I/O 端口的名称，具有相同名称的 I/O 端口的线路在电气上是连接在一起的。图中的名称默认值为 Port。

（2）Style：设定端口的外形，I/O 端口的外形种类一共有四种，分别为 None、Left、Right 和 Left&Right。本例设定为 Left&Right，也是系统缺省的种类。

（3）I/O Type：设置端口的电气特性，设置端口的电气特性也就是对端口的 I/O 类型设置，它会对电气法则测试（ERC）提供一些依据。例如，当两个同属 Input 输入类型的端口连接在一起的时候，电气法检测时，会产生错误报告。端口的类型设置有以下四种：

●Unspecified　未指明或不确定；

●Output　输出端口型；

●Input　输入端口型；

●Bidirectional　双向型。

（4）Alignment：设置端口的布置形式，端口的布置形式与端口的类型是不同的概念，端口的形式仅用来确定 I/O 端口的名称在端口符号中的位置，而不具有电气特性。端口的布置形式共有三种：Center、Left 和 Right。

其他项目的设置包括 I/O 端口的宽度、位置、边线的颜色、填充颜色、及文字标注的颜色等。这些用户可以根据自己的要求来设置，设置操作与前面有关元件类似。

下面我们对 4.30 所示的端口进行修改设置，Name（名称）修改为 DAO；Style（端口的外形）为 Left&Right；I/O Type（I/O 类型）修改为 Output（输出型端口）；Alignment（名称布置）为 Center（中心）；Width（宽度）为 40；其他不变。修改后的端口如图 4.32 所示。

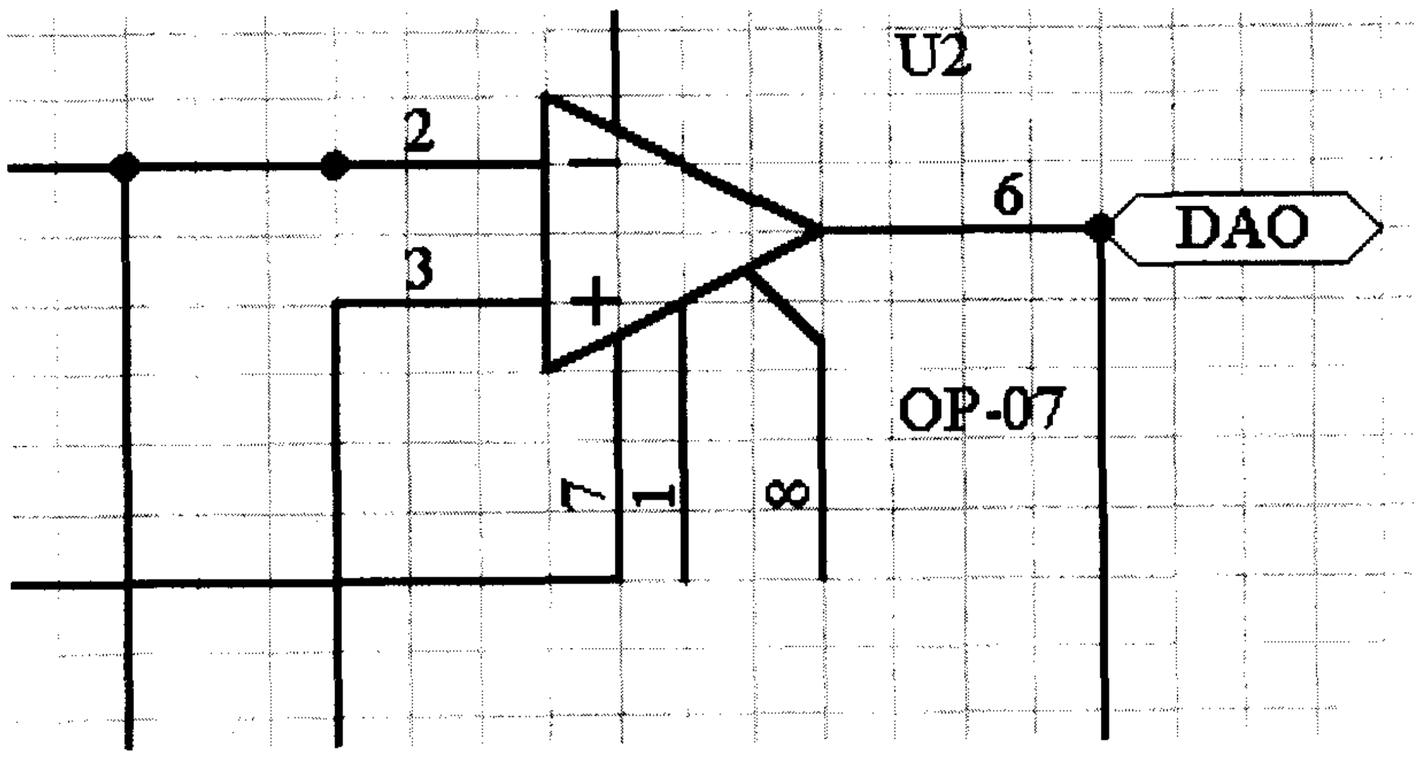


图 4.32　修改输入输出端口属性后的电路图

4.1.8　放置电路方块图

电路方块图（Sheet Symbol）是层次式电路设计不可缺少的组件，层次式电路设计我们将在以后的章节里详细介绍。

简单地说，电路方块图就是设计者通过组合其他元器件，自己定义的一个复杂器件。

这个复杂器件在图纸上用简单的方块图来表示，至于这个复杂器件由哪些元件组成、内部的接线又如何，可以由另外一张电路图来详细描述。这和元件图是非常相似的，在前面介绍设置元件属性对话框时（如图 4.19），介绍过 Attributies 标签页里的 Sheet 选项。它的功能是指定该零件内部电路图所在的文件，只是对于标准化零件，普通用户很少去关心其内部电路图罢了。

因此，零件、自定义零件、电路方块图没有本质上的区别，大致可以将它们等同看待。下面介绍放置电路方块图的方法。

1．启动放置电路方块图命令

启动放置电路方块图的方式有两种：

（1）用鼠标单击画电路图工具条里的图标。

（2）用鼠标单击 Place/Sheet Symbol 菜单命令。

2．放置电路方块图

启动放置电路方块图命令后，光标变成十字状，在电路方块图一角，单击鼠标，再将光标移到方块图的另一角，即可展开一个区域，再单击鼠标，即可完成该方块图的放置。单击鼠标右键，即可退出放置电路方块图状态。绘制的电路方块图如图 4.33 所示。

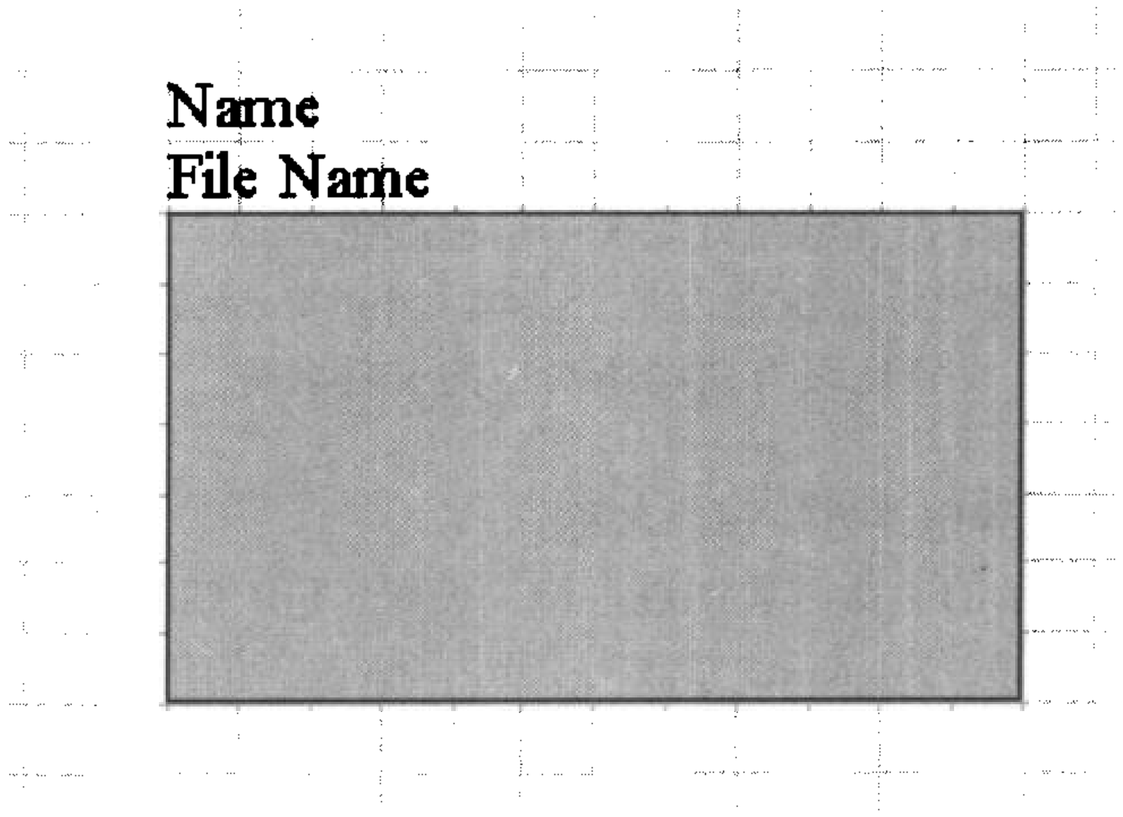


图 4.33　绘制电路方块图

3．编辑电路方块图属性

在放置电路方块图状态下，按 Tab 键，即可打开如图 4.34 所示的电路方块图属性对话框。在放置了电路方块图后，可以使用鼠标双击元件，或者选中元件再单击鼠标右键，从弹出的快捷菜单中选择 Properties 命令，也可弹出图 4.34 所示的电路方块图属性对话框。

对话框中共有 11 个设置项，其中 X-Location、Y-Location、Fill Color 和 Selection 设置项在讲解设置网络名称属性对话框时已经介绍过。下而我们将介绍其它设置项。

（1）Border Width　选择电路方块图边框的宽度。单击 Border Width 选择项右侧的下拉式按钮中，共有 4 种边线的宽度，即最细（Smallest）、细（Small）、中（Medium）和粗（Large）。

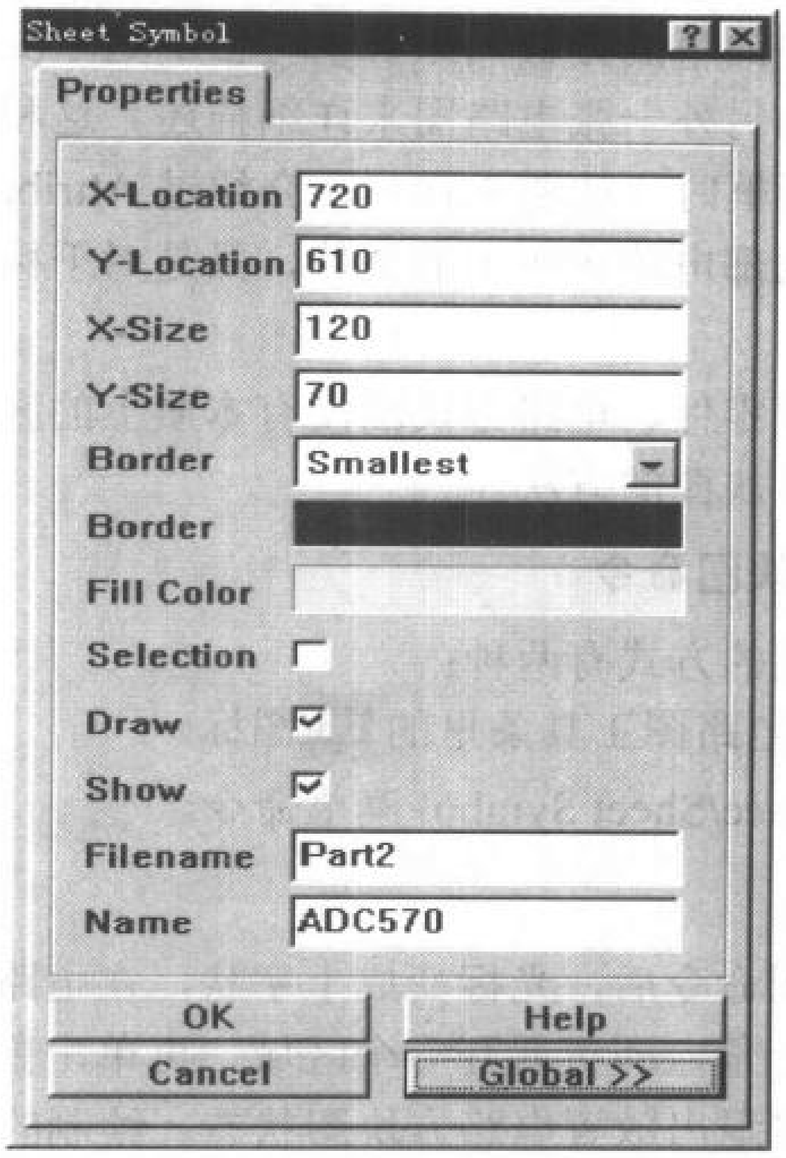


图 4.34　电路方块图属性

（2）X-Size　设置电路方块图的宽度。

（3）Y-Size　设置电路方块图的高度。

（4）Border Color 设置电路方块图的边框颜色。

（5）Draw　设置电路方块图内是否要填入 Fill Color 所设置的颜色。

（6）Filename　设置电路方块图所对应的文件名称，和元件编辑对话框内的 Sheet 设置项类似。

（7）Name　设置电路方块图的名称。

下面对 4.33 所示的电路方块图进行修改设置，Fill Color（填充颜色）修改为棕色；Name 修改为 ADC570；Filename 修改为 Part2。修改后的电路方块图如图 4.35 所示。

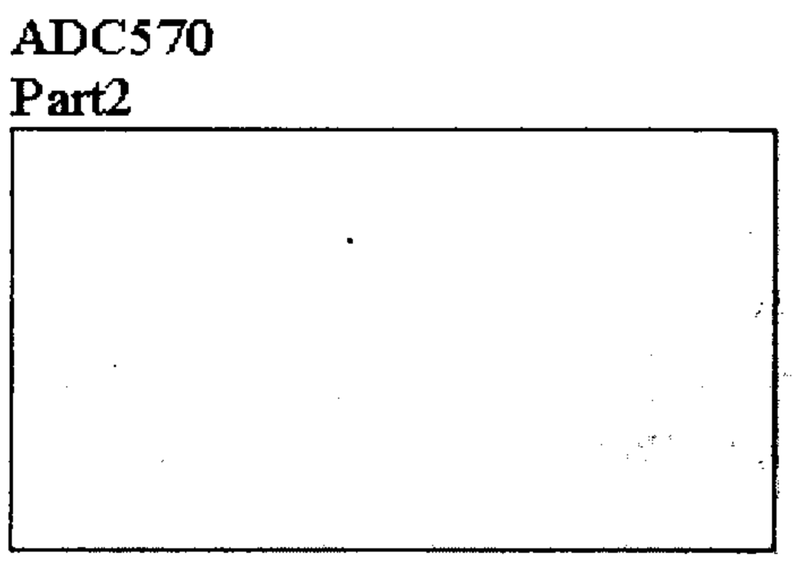


图 4.35　修改方块图属性后的图形

另外 Name 和 Filename 属性还可以直接对其进行属性操作，可以单独选取它们，然后在其属性对话框中修改。

4.2　使用绘图工具

在电路图中加上一些说明性的文字或是图形，除了可以让整个绘图页显得生动活泼，还可以增强电路图的说服力及数据的完整性。Schematic 提供的绘图功能，可以满足绘制说明性图形的基本要求。由于图形对象并不具备电气特性，所以在作电气规则检查（ERC）和转换成网络表时，它们并不产生任何影响，也不会附加在网络表数据中。

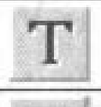
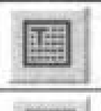
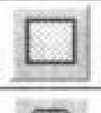
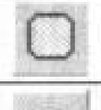
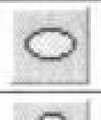
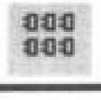
4.2.1　绘图工具条

在 Schematic 中，利用一般绘图工具条上的各个按钮进行绘图是十分方便的，绘图工具条如图 4.36 所示，可以通过 View/ToolBars/Drawing Tools 菜单命令来显示。绘图工具条上各按钮的功能如表 4.2 所示。

图 4.36　绘图工具条

另外，通过 Place/Drawing Tools 菜单命令也可以找到绘图工具条上各按钮所对应的命令。

表 4.2　绘图工具条的按钮及其功能

按　钮	功　能
	绘制直线
	绘制多边形
	绘制椭圆弧线
	绘制贝塞尔曲线
	插入文字
	插入文本框
	绘制实心直角矩形
	绘制实心圆角矩形
	绘制椭圆形及圆形
	绘制饼图
	插入图片
	将剪贴板上的内容矩阵排列复制

4.2.2　绘制直线

这里所说的直线（Line）在功能上完全不同于元件间的连线（Wire）。连线具有电

气意义，通常用来表现元件间的物理连通性。而直线并不具备任何电气意义，我们只是用它来绘制说明性的图形。

绘制直线可通过菜单命令 Place/Drawing Tools/Lines 或单击一般绘图工具条上的按钮，将编辑模式切换到画直线模式，此时鼠标指针除了原先的空心箭头之外，还多出了一个大十字符号。

在绘制直线状态下，将大十字指针符号移动到待绘直线的一端，单击鼠标左键，然后移动鼠标，屏幕上会出现一条随鼠标指针移动的预拉线。如果不满意这条预拉线，可以单击鼠标右键或按下 Esc 键取消这条直线的绘制。然后，将指针移动到直线的另一端，再单击一下鼠标左键即可完成这条直线的绘制。

由于现在仍处于绘制直线模式下，所以我们可以按照上述步骤继续绘制第二条直线，直到单击鼠标右键或按下 Esc 键将编辑状态切回到等待命令模式为止。

如果在绘制直线的过程中按下 Tab 键，或在已绘制好的直线上双击鼠标左键，即可打开如图 4.37 所示的 PolyLine 对话框，或者选中直线再单击鼠标右键，从弹出的快捷菜单中选择执行 Properties 命令。

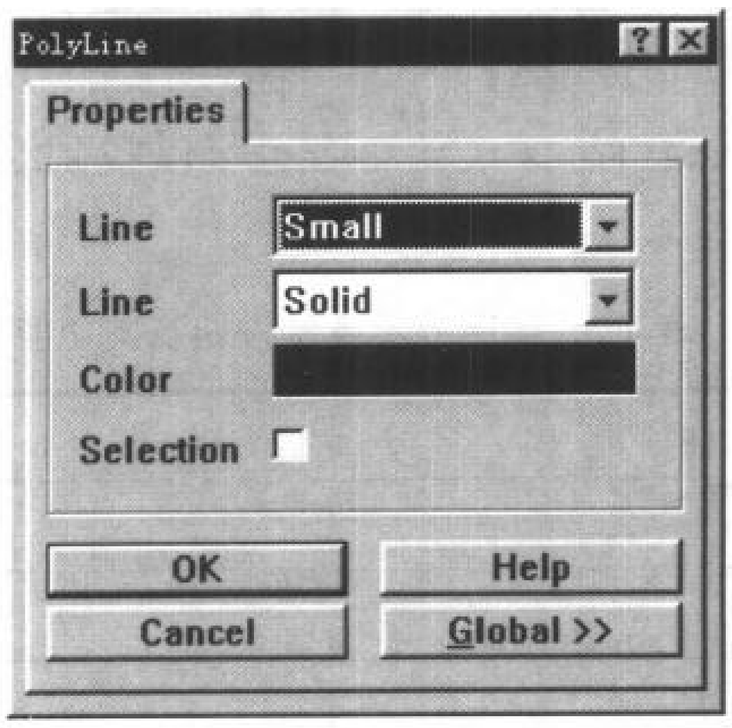


图 4.37　PolyLine 对话框

从对话框中可以设置关于该直线的一些属性，包括 Line Width（线宽，有 Smallest、Small、Medium、Large 几种），Line Style（线型，有实线（Solid）、虚线（Dashed）和点线（Dotted）几种）、Color（直线的颜色）和 Selection（切换选取状态）。

单击已绘制好的直线，可使其进入点取状态，此时直线的两端会各自出现一个四方形的小黑点，即所谓的控制点，如图 4.38 所示。可以通过拖动控制点来调整这条直线的起点与终点位置。另外，还可以直接拖动直线本身来改变其位置。

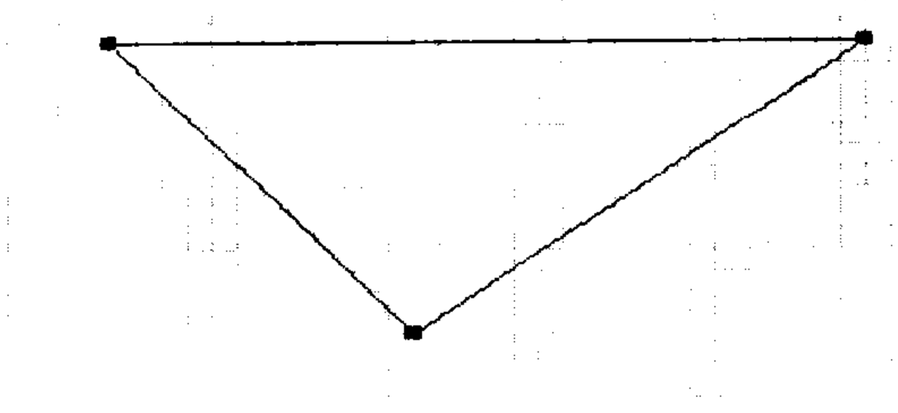


图 4.38　绘制直线

4.2.3　绘制多边形

多边形（Polygon）是指利用鼠标指针依次定义出图形的各个边脚所形成的封闭区域。

1．启动绘制多边形命令

绘制多边形可通过菜单命令 Place/Drawing Tools/Polygon 或单击绘图工具条上的按钮，将编辑状态切换到绘制多边形模式。

2．绘制多边形

执行绘制多边形命令，鼠标指针旁边会多出一个大十字符号。

在待绘制图形的一个边脚处单击鼠标左键，移动鼠标到第二个边脚处单击鼠标左键形成一条直线；再次移动鼠标，这时会出现一个随鼠标指针移动的预拉封闭区域。

依次移动鼠标指针到待绘图形的其他边相交处单击鼠标左键。如果单击鼠标右键就会结束当前多边形的绘制，开始进入下一个绘制多边形的过程。如果要将编辑模式切换回等待命令模式，可再单击鼠标右键或按下 Esc 键。在本实例中绘制的多边形如图 4.39 所示。

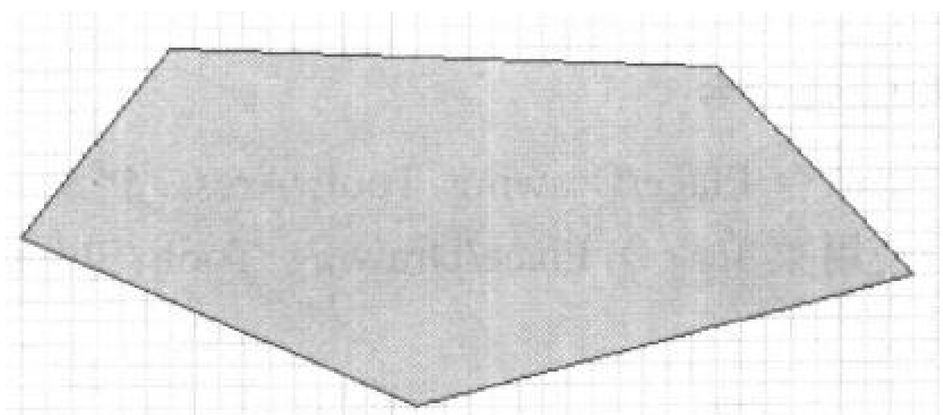


图 4.39　绘制的多边形

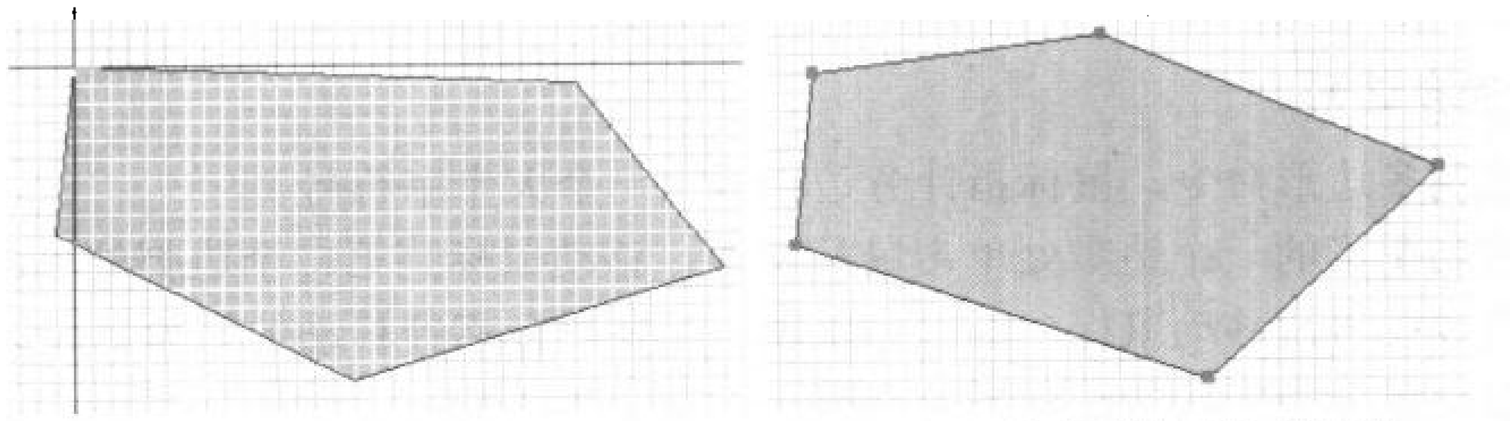
3．编辑多边形属性

如果在绘制多边形的过程中按下 Tab 键，或是在已绘制好的多边形上双击鼠标左键，可打开如图 4.40 所示的 Polygon 对话框。选中多边形再单击鼠标右键，从弹出的快捷菜单中选择 Properties 命令也可打开其对话框。

图 4.40　Polygon 属性对话框

在对话框中可以设置该多边形的一些属性，如 Border Width（边框宽度）、Border Color（边框颜色）、Fill Color（填充颜色）、Draw Solid（设置为实心多边形）和 Selection（切换选取状态）。

如果直接用鼠标左键单击已绘制好的多边形，则可使其进入选中状态，此时多边形的各个边脚都会出现控制点，我们可以通过拖动这些控制点来调整该多边形的形状。此外，也可以直接拖动多边形本身来调整其位置，如图 4.41 所示。



（a）选中操作点的情况　　（b）改变形状后的多边形

图 4.41　改变多边形形状的操作

4.2.4　绘制圆弧与椭圆弧

1．启动绘制圆弧与椭圆弧命令

绘制圆弧线可通过菜单命令 Place/Drawing Tools/Arcs，将编辑模式切换到绘制圆弧线模式。绘制椭圆弧线可使用菜单命令 Place/Drawing Tools/Elliptic Arcs 或单击绘图工具条上的按钮。

2．绘制图形

（1）绘制圆弧

绘制圆弧的操作过程如下：

首先在待绘图形的圆弧中心处单击鼠标，然后移动鼠标会出现圆弧预拉线。

接着调整好圆弧半径，然后单击鼠标，指针会自动移动到圆弧缺口的一端，调整好其位置后再单击鼠标，指针会自动移动到圆弧缺口的另一端，调整好其位置后单击鼠标就结束了该圆弧线的绘制，并进入下一个圆弧线的绘制流程。下一次圆弧的默认半径为刚才绘制的圆弧半径，开口也一致。

结束绘制圆弧操作后，单击鼠标右键或按下 Esc 键，即可将编辑模式切换回等待命令模式。绘制的圆弧如图 4.42 所示。

（2）椭圆弧的绘制

椭圆弧绘制的操作过程如下：

首先在待绘制图形的椭圆弧中心点处单击鼠标，然后移动鼠标会出现椭圆弧预拉线。

接着调整好椭圆弧 X 轴半径后单击鼠标，然后移动鼠标调整好椭圆弧 Y 轴半径后再单击鼠标，指针会自动移动到椭圆弧缺口的一端，调整好其位置后单击鼠标，指针会自动移动到椭圆弧缺口的另一端，调整好其位置后再次单击鼠标就结束了该椭圆弧线的

绘制，同时进入下一个椭圆弧线的绘制流程。

结束绘制椭圆弧操作后，单击鼠标右键或按下 Esc 键，即可将编辑模式切换回等待命令模式。绘制的图形如图 4.43 所示。

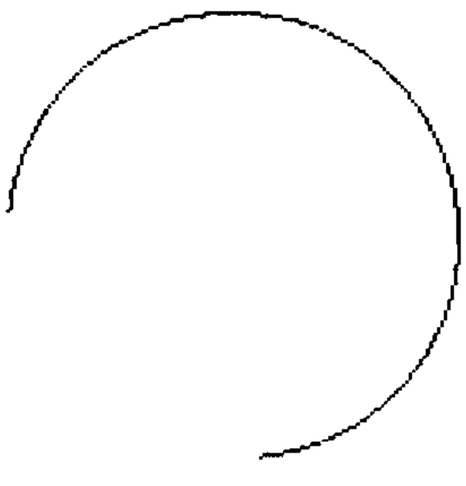


图 4.42　绘制的圆弧

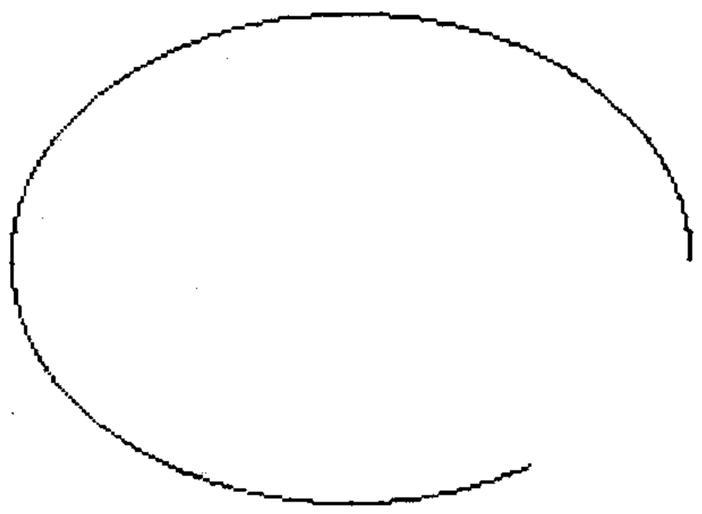


图 4.43　绘制的椭圆弧

椭圆弧线与圆弧线略有不同，圆弧线实际上是带有缺口的标准圆形，而椭圆弧线则为带有缺口的椭圆形。所以利用绘制椭圆弧线的功能也可以绘制出圆弧线。

3．编辑圆弧或椭圆弧属性

如果在绘制圆弧线或椭圆弧线的过程中按下 Tab 键，或者单击已绘制好的圆弧线或椭圆弧线，可打开其属性对话框。如图 4.44 和图 4.45 所示，不过 Arc 对话框中控制半径的参数只有 Radius 一项，而 Elliptical Arc 对话框则有 X-Radius、Y-Radius（X 轴、Y 轴半径）两种。其他的属性则相同，包括有 X-Location、Y-Location（中心点的 X 轴、Y 轴坐标）、LineWidth（线宽）、Start Angle（缺口起始角度）、End Angle（缺口结束角度）、Color（线条颜色）、Selection（切换选取状态）。

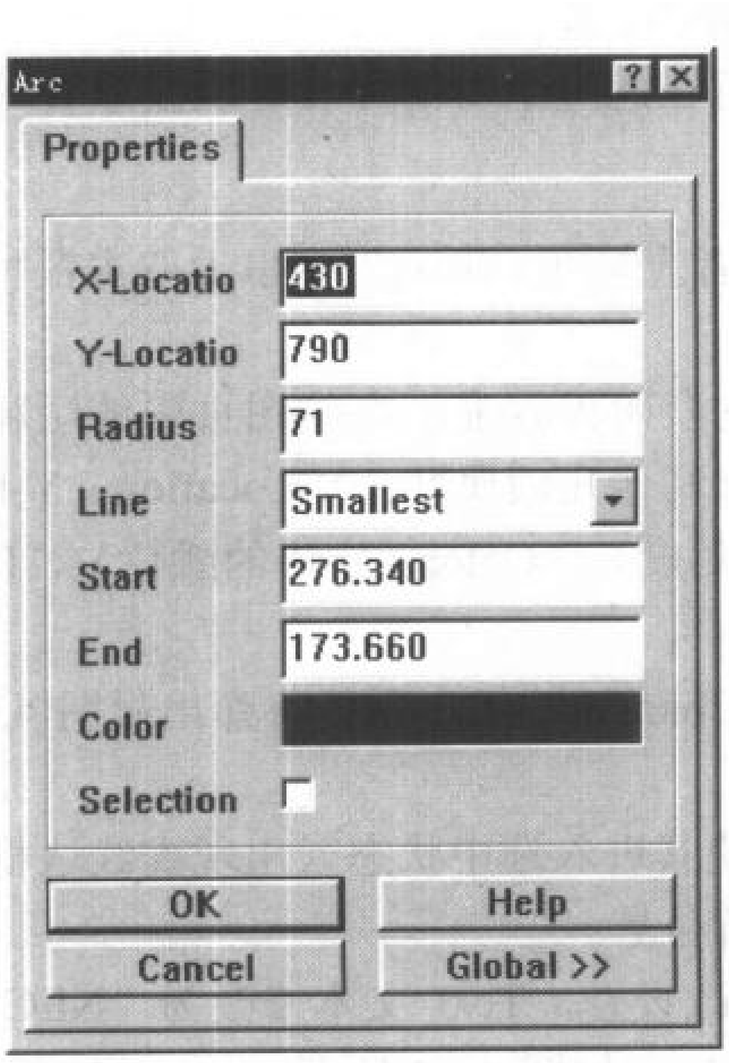


图 4.44　圆弧属性对话框

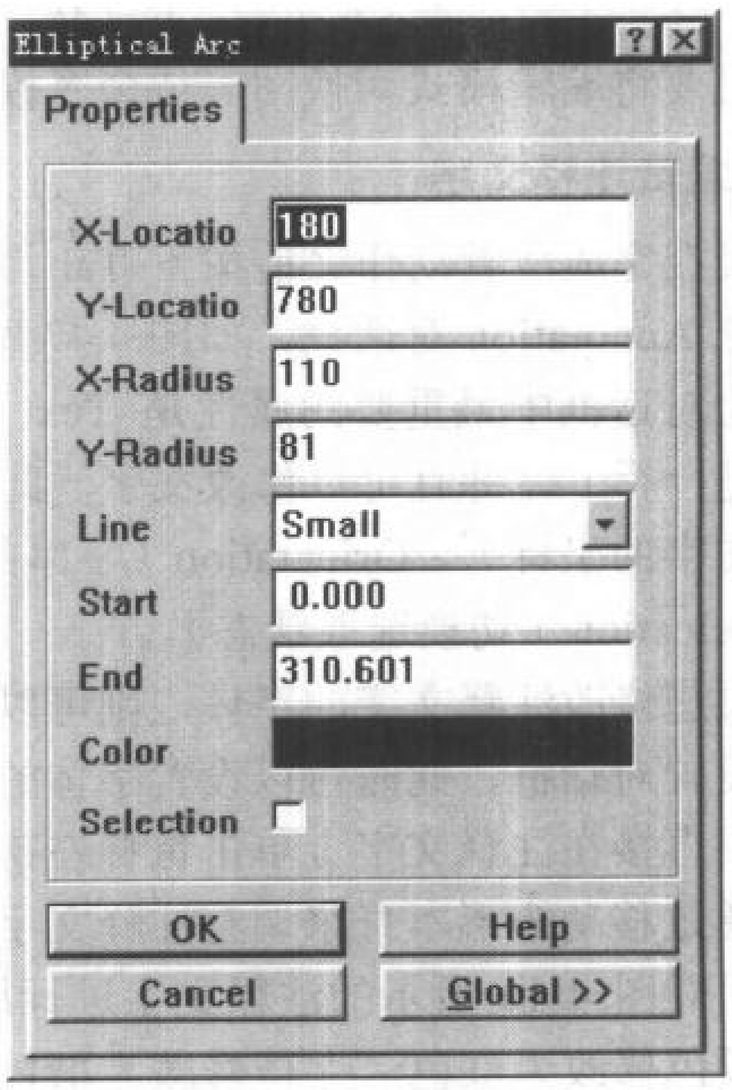


图 4.45　椭圆弧属性对话框

如果用鼠标左键单击已绘制好的圆弧线或椭圆弧线，可使其进入点取状态，此时其半径及缺口端点处会出现控制点，我们可以拖动这些控制点来调整圆弧线或椭圆弧线的形状。此外，也可以直接拖动圆弧线或椭圆弧线本身来调整其位置。

4.2.5 放置注释文字

1. 启动放置注释文字命令

要在绘图页上加上注释文字（Annotation），可以通过菜单命令 Place/Annotation 或单击绘图工具条上的 **T** 按钮，将编辑模式切换到放置注释文字模式。

2. 放置注释文字

启动此命令后，此时鼠标指针旁边会多出一个大十字和一个虚线框，在欲放置注释文字的位置上单击鼠标左键，绘图页中就会出现一个名为“Text”的字串，并进入下一此操作过程，如图 4.46 所示。

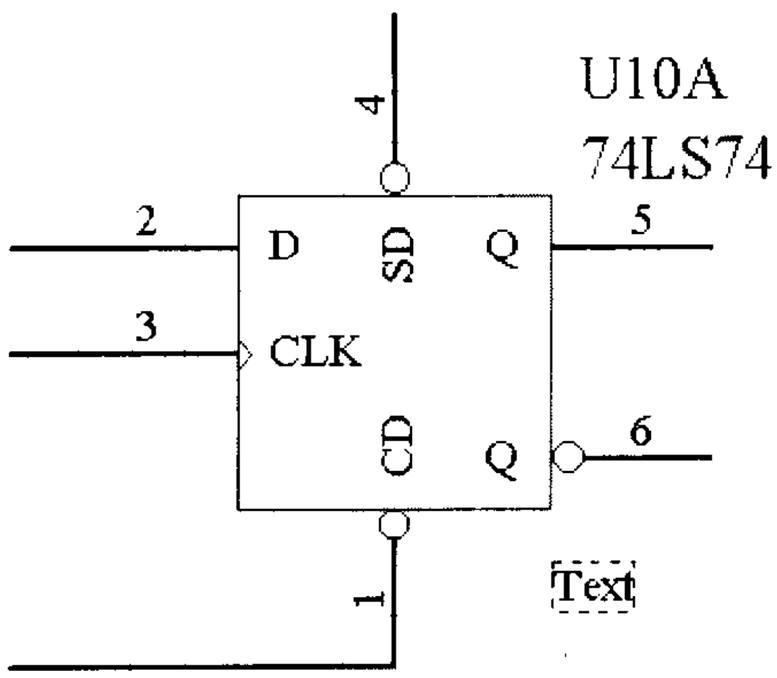


图 4.46 放置注释的文本

如果要将编辑模式切换回等待命令模式，可在此时单击鼠标右键或按下 Esc 键。

3. 编辑注释文字

如果在完成放置动作之前按下 Tab 键，或者直接在“Text”字串上双击鼠标左键，即可打开 Annotation 对话框，如图 4.47 所示。

在此对话框中最重要的属性是 Text 栏，它负责保存显示在绘图页中的注释文字串（只能是一行），并且可以修改文字。此外还有其他几项属性：X-Location、Y-Location（注释文字的坐标），Orientation（字串的放置角度），Color（字串的颜色），Font（字体），Selection（切换选取状态）。

如果想修改注释文字的字体，则可以单击 Change 按钮，系统将弹出如图 4.48 所示的字体设置对话框，此时可以设置字体的属性。

如果直接在注释文字上单击鼠标左键，可使其进入选中状态（出现虚线边框），我们可以通过移动矩形本身来调整注释文字的放置位置。

下面对图 4.46 所示的注释文字进行属性修改设置，Text 文本修改为“NEC 公司生产”，颜色修改为红色，字体修改为楷体 GB2312，如图 4.48 所示。修改属性后的注释文字如图 4.49 所示。

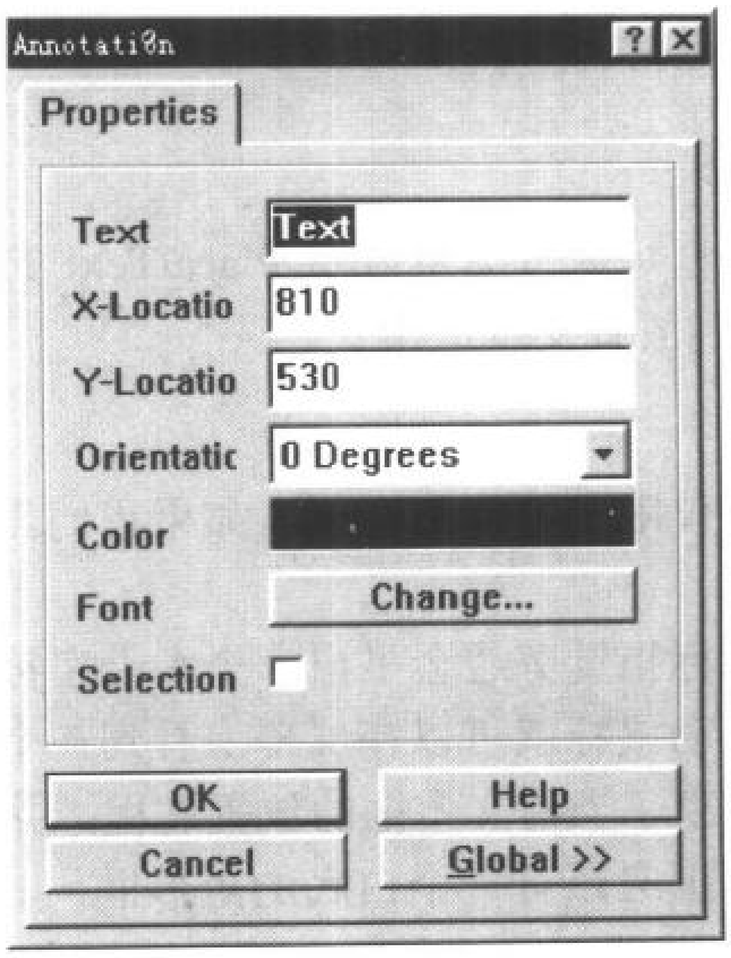


图 4.47　注释文字属性对话框

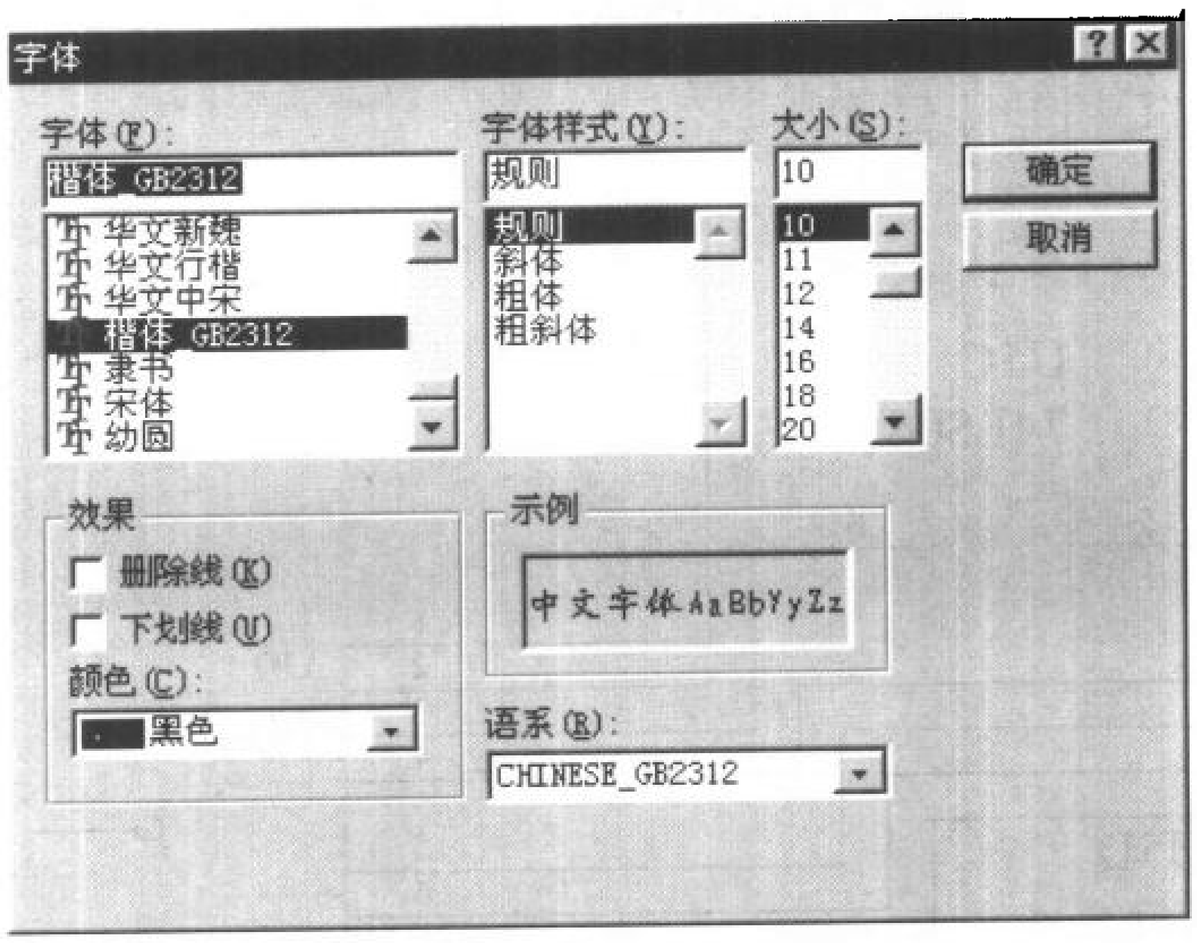


图 4.48　字体设置对话框

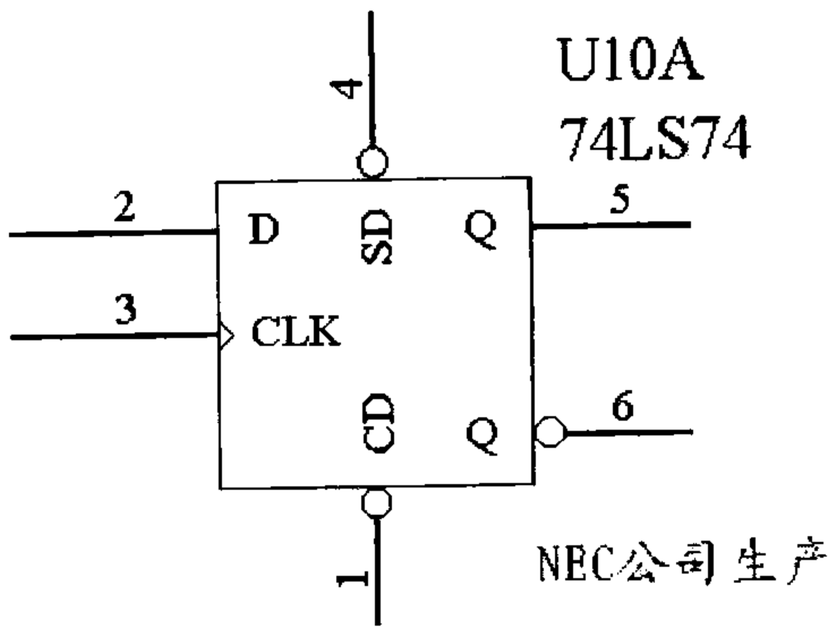


图 4.49　修改注释文字属性后的图形

4.2.6 放置文本框

1. 启动放置文本框命令

要在绘图页上放置文本框可通过菜单命令 Place/Text Frame 或单击绘图工具条上的 按钮，将编辑状态切换到放置文本框模式。

2. 放置文本框

前面所介绍的注释文字仅限于一行的范围，如果我们需要多行的注释文字，就必需使用文本框（Text Frame）。

启动此命令后，此时鼠标指针旁边会多出一个大十字符号，在需要放置文本框的一个边角处单击鼠标，然后移动鼠标就可以在屏幕上看到一个虚线的预拉框，用鼠标单击该预拉框的对角位置，就结束了当前文本框的放置过程，并自动进入下一个放置过程。

放置了文本框当前屏幕上应该有一个白底的矩形框，其中有一个“Text”字串，如图 4.50 所示。

如果要将编辑状态切换回等待命令模式，可在此时单击鼠标右键或按下 Esc 键。

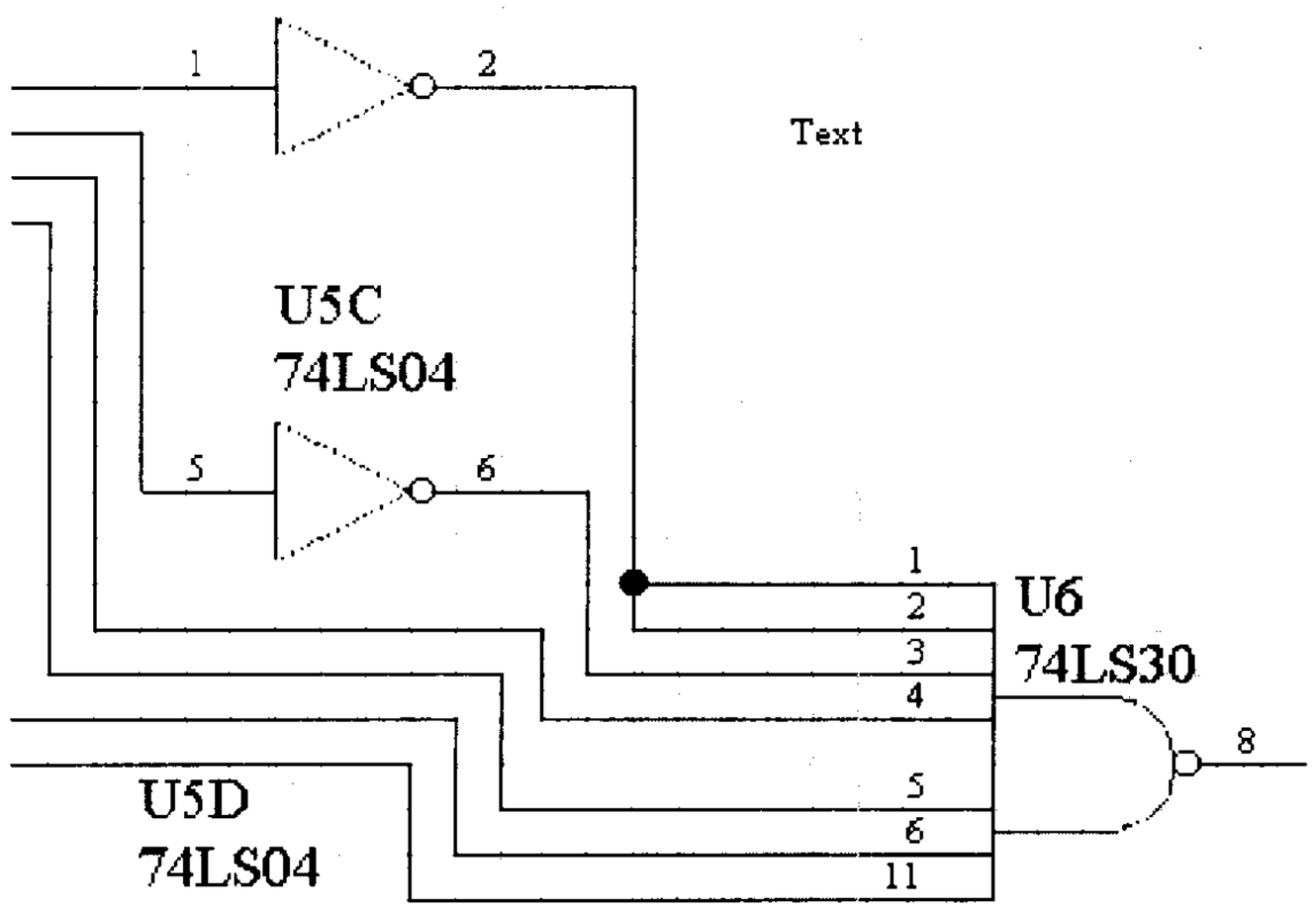


图 4.50 放置文本框

3. 编辑文本框

如果在完成放置文本框的动作之前按下 Tab 键，或者直接用鼠标左键双击文本框，就会打开 Text Frame 对话框，如图 4.51 所示。

在这个对话框中最重要的选项是 Text 栏，它负责保存显示在绘图页中的注释文字串，但在此处并不局限于一行。单击 Text 栏右边的 Change 按钮可打开如图 4.52 所示的 Edit TextFrame Text 窗口，这是一个文字编辑窗口，我们可以在此编辑显示字串。

在 Text Frame 对话框中还有其他一些选项，如：X1-Location、Y1-Location（文本框左上角坐标），X2-Location、Y2-Location（文本框右下角坐标），Border Width（边框宽度），Border Color（边框颜色），Fill Color（填充颜色），Text Color（文本颜色），Font（字体），Draw Solid（设置为实心多边形），Show Border（设置是否显示文本框

边框），Alignment（文本框内文字对齐的方向），Word Warp（设置字回绕），Clip To Area（当文字长度超出文本框宽度时，自动截去超出部分）、Selection（切换选取状态）。

如果直接用鼠标单击文本框，可使其进入点取状态，同时出现一个环绕整个文本框的虚线边框，此时可直接拖动文本框本身来改变其放置的位置。

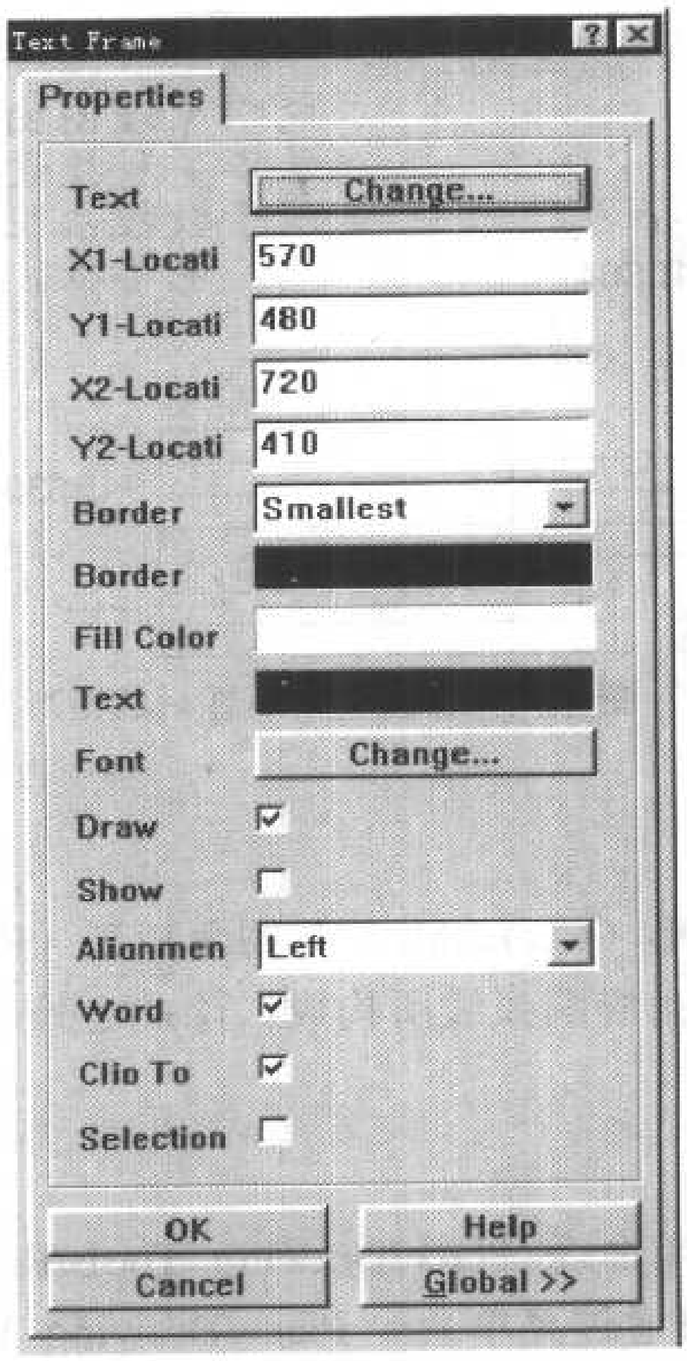


图 4.51　文本框属性

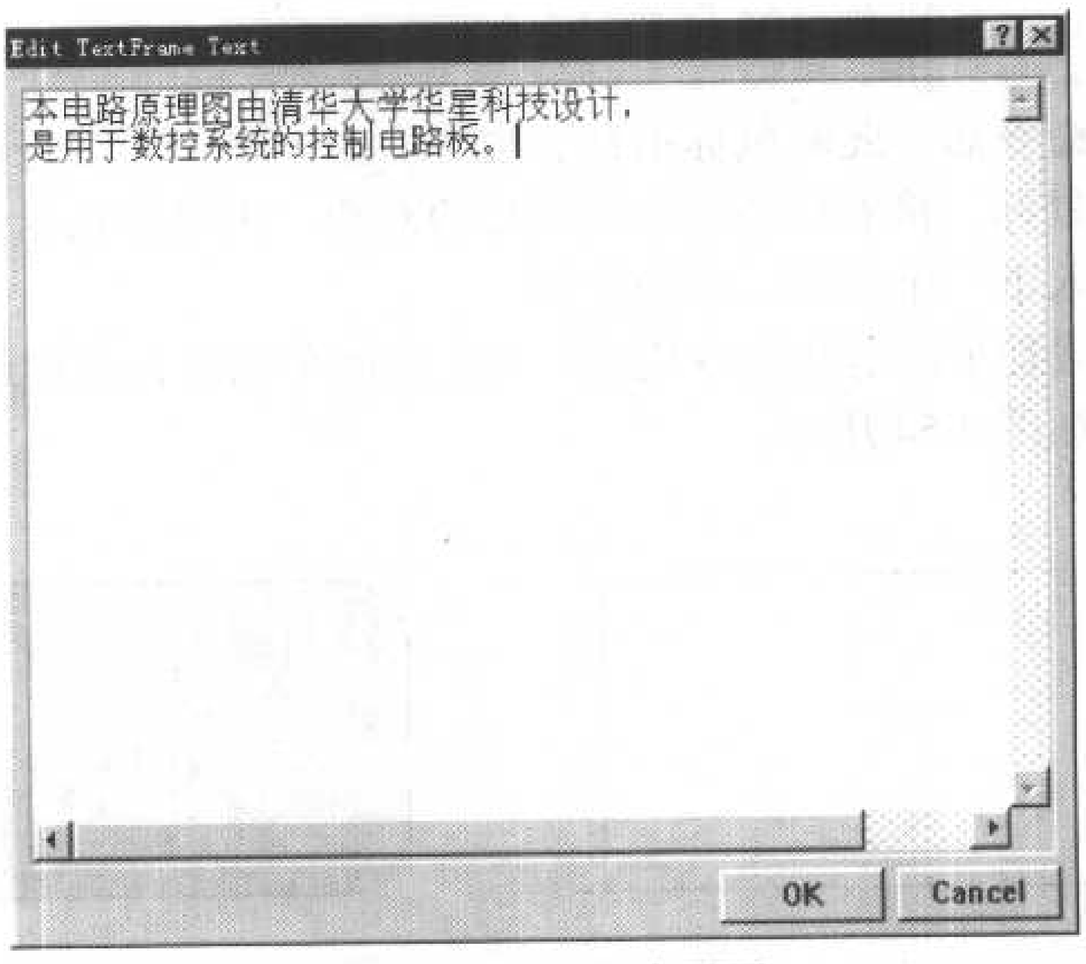


图 4.52　编辑文字界面

下面对图 4.50 所示的文本框进行属性修改设置，文本修改为如图 4.52 界面中所示；字体修改为楷体 GB3212，字号为 14 号；Alignment（文本布置）设定为 Center；其他不变，修改属性后的文本框如图 4.53 所示。如果文本框不能容纳所有文本，可以使用属性对话框修改 X、Y 对角坐标，或拖动选中的文本框的控制点来调整。

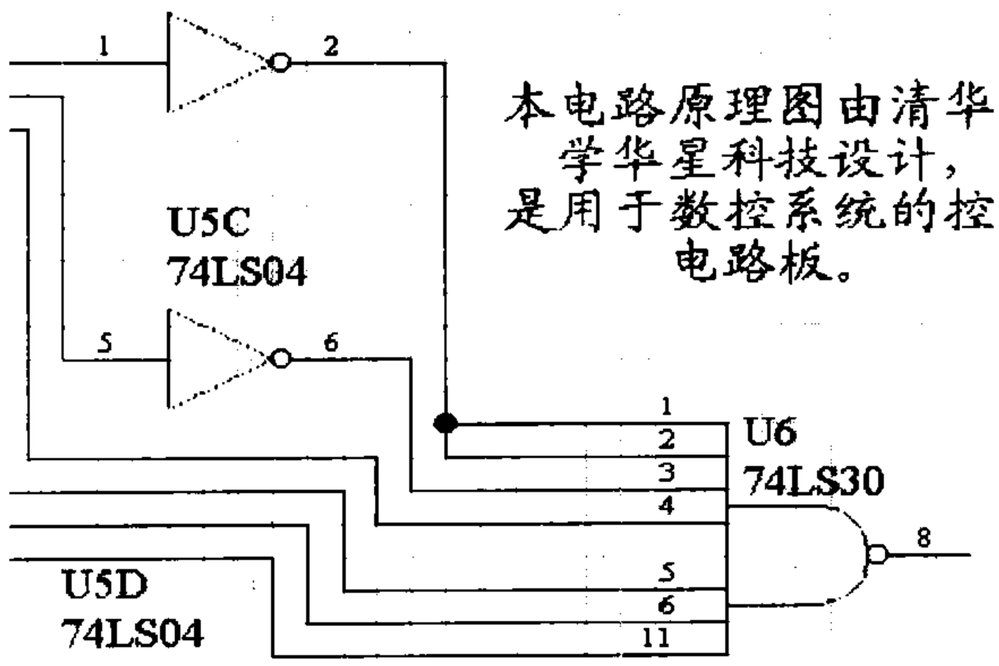


图 4.53　修改文本属性后的图形

4.2.7　绘制矩形

这里的矩形分为直角矩形（Rectangle）与圆角矩形（Round Rectangle），它们的差别在于矩形的四个边角是否由椭圆弧线所构成。除此之外，这二者的绘制方式与属性均十分相似。

1．启动绘制矩形命令

绘制直角矩形可通过菜单命令 Place/Drawing Tools/Rectangle 或单击绘图工具条上的按钮。绘制圆角矩形可通过菜单命令 Place/Drawing Tools/Round Rectangle 或单击绘图工具条上的按钮。

2．绘制矩形

启动绘制矩形命令后，此时鼠标指针旁边会多出一个大十字符号，然后在待绘制矩形的一个角上单击鼠标，接着移动鼠标到矩形的对角，再单击鼠标，即完成当前这个矩形的绘制，同时进入下一个绘制矩形的过程。

若要将编辑模式切换回等待命令模式，可在此时单击鼠标右键或按下 Esc 键。绘制的矩形和圆角矩形如图 4.54 所示。

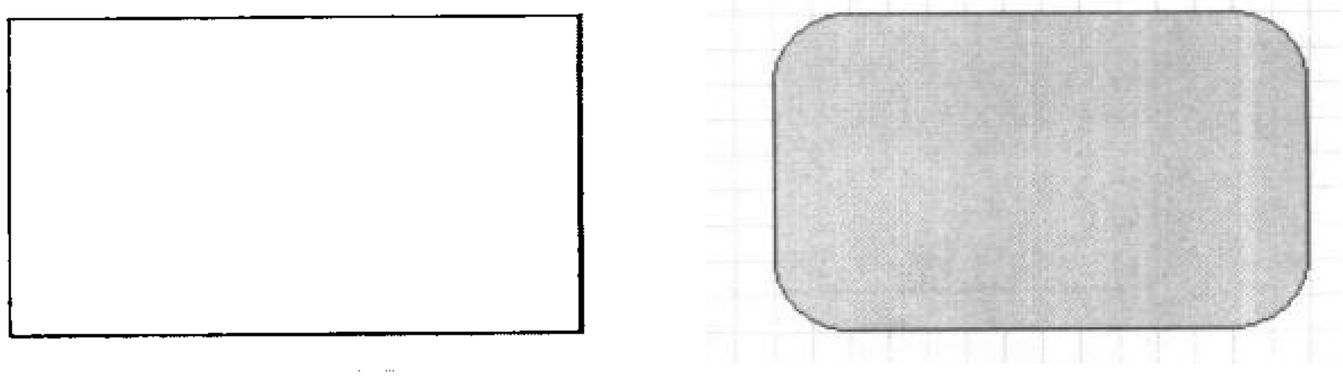


图 4.54　绘制的矩形和圆角矩形

3. 编辑修改矩形属性

在绘制矩形的过程中按下 Tab 键，或者直接用鼠标左键双击已绘制好的矩形，就会打开如图 4.55 或图 4.56 所示的 Rectangle（矩形）或 Round Rectangle（圆角矩形）对话框。其中圆角矩形比直角矩形多两个属性：X-Radius 和 Y-Radius，它们是圆角矩形四个椭圆角的 X 轴与 Y 轴半径。除此之外，直角矩形与圆角矩形共有的属性包括：X1-Location、Y1-Location（矩形左上角坐标）、X2-Location、Y2-Location（矩形右下角坐标）、Border Width（边框宽度）、Border Color（边框颜色）、Fill Color（填充颜色）、Selection（切换选取状态）和 Draw Solid（设置为实心多边形）。

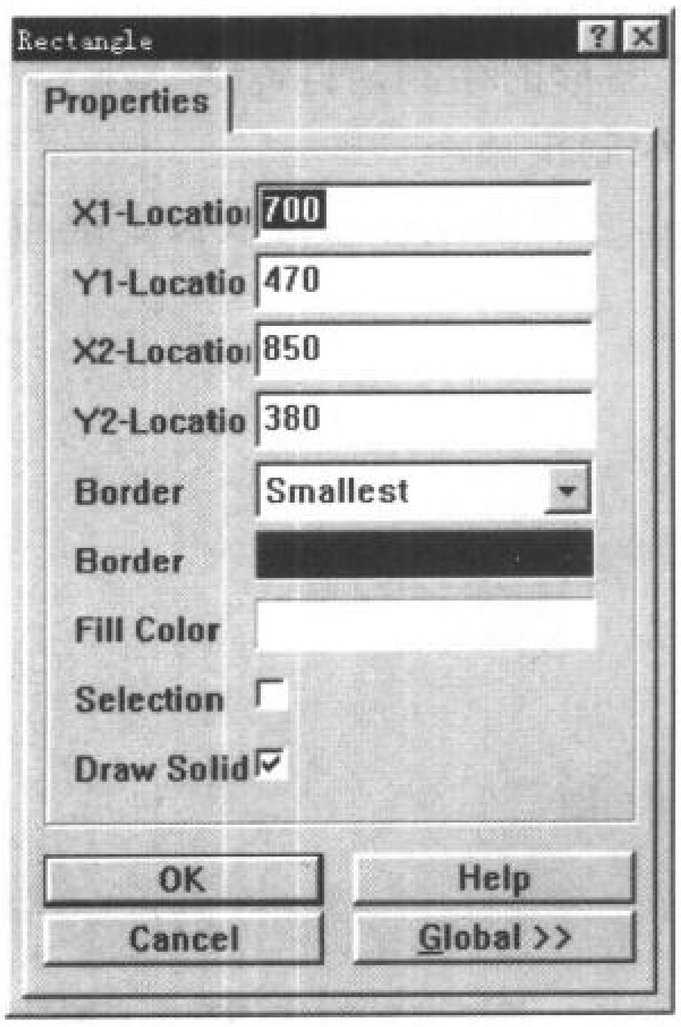


图 4.55　直角矩形属性对话框

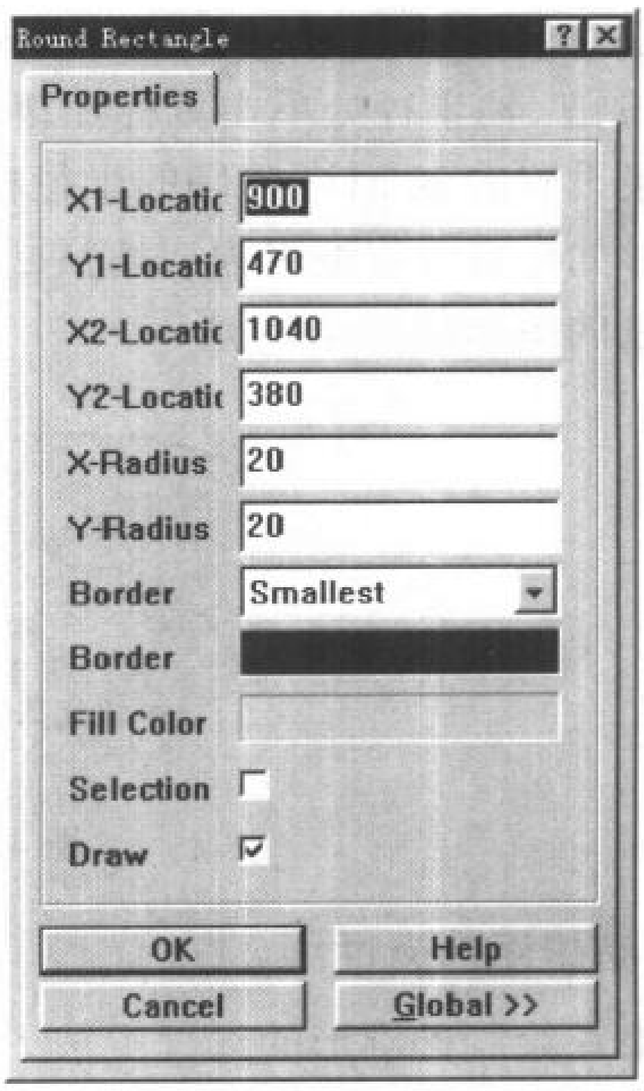


图 4.56　圆角矩形属性对话框

如果直接用鼠标左键单击已绘制好的矩形，可使其进入点取状态，在此状态下我们可以通过移动矩形本身来调整其放置的位置。在点取状态下，直角矩形的四个角和各边的中点都会出现控制点，可以通过拖动这些控制点来调整该直角矩形的形状。对于圆角矩形来说，除了上述控制点之外，在矩形的四个角内侧还会各自出现一个控制点，这是用来调整椭圆角的半径的，如图 4.57 所示。

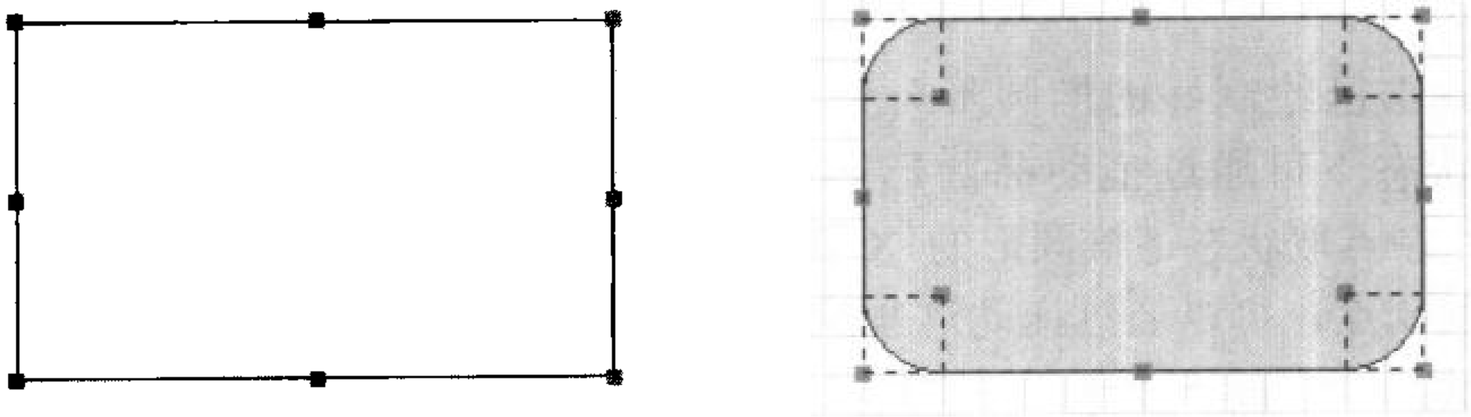


图 4.57　矩形和圆角矩形的控制点

4.2.8 绘制椭圆或圆

1. 启动绘制椭圆或圆命令

绘制椭圆（Ellipses），可通过菜单命令 Place/Drawing Tools/Ellipses 或单击绘图工具条上的按钮，将编辑状态切换到绘制椭圆模式。由于圆就是 X 轴与 Y 轴半径一样的椭圆，所以利用绘制椭圆的工具即可以绘制出标准的圆。

2. 绘制圆与椭圆

启动绘制椭圆命令后，此时鼠标指针旁边会多出一个大十字符号，首先在待绘制图形的中心点处单击鼠标左键，然后移动鼠标会出现预拉椭圆形线，分别在适当的 X 轴半径处与 Y 轴半径处单击鼠标左键，即完成该椭圆形的绘制，同时进入下一次绘制过程。如果设置的 X 轴与 Y 轴的半径相等，则可以绘制正圆。

此时如果希望将编辑模式切换回等待命令模式，可单击鼠标右键或按下键盘上的 Esc 键。绘制的图形如图 4.58 所示。

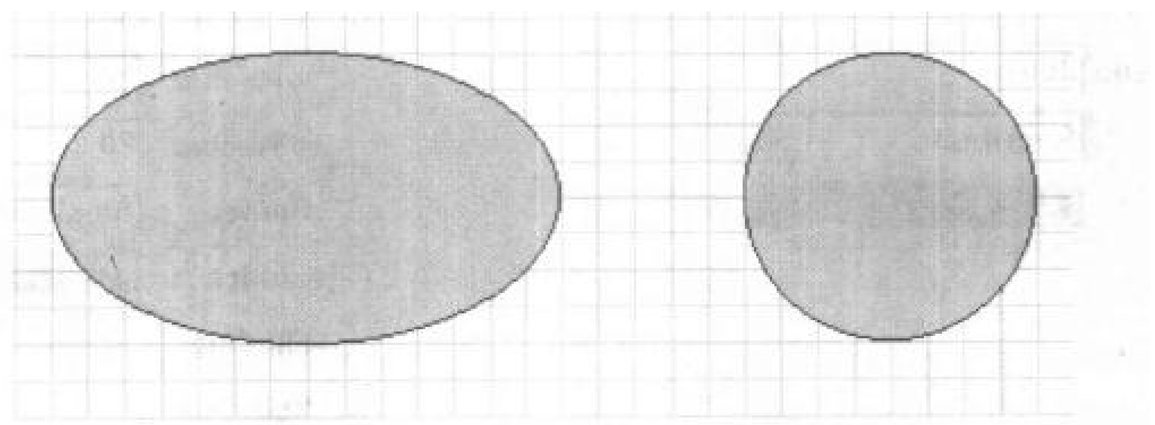


图 4.58 绘制的椭圆和圆

3. 编辑图形属性

如果在绘制椭圆形的过程中按下 Tab 键，或是直接用鼠标左键双击已绘制好的椭圆形，即可打开如图 4.59 所示的 Ellipse 对话框，我们可以在此对话框中设置该椭圆形的一些属性，如 X-Location、Y-Location（椭圆形的中心点坐标），X-Radius 和 Y-Radius（椭圆的 X 轴与 Y 轴半径），Border Width（边框宽度），Border Color（边框颜色），Fill Color（填充颜色），Draw Solid（设置为实心多边形），Selection（切换选取状态）。

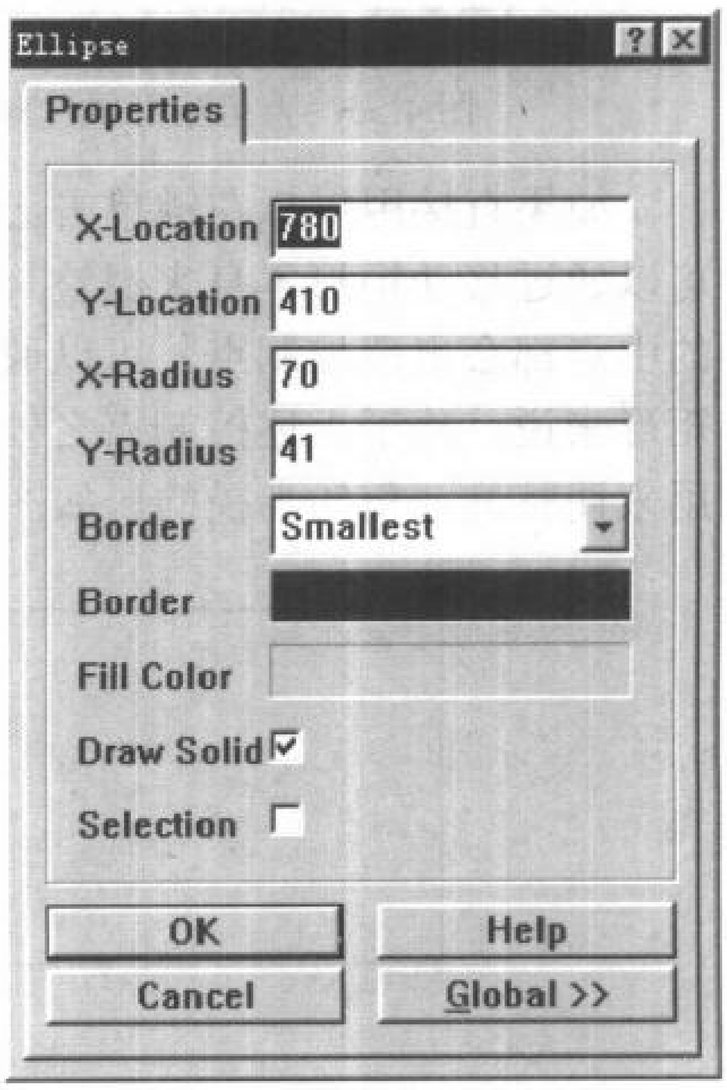


图 4.59 椭圆属性对话框

直接单击已绘制好的椭圆形可使其进入点取状态，在此状态下可通过拖动椭圆形本身来调整其位置。另外，在点取状态下椭圆形的 X 轴与 Y 轴半径处会出现控制点，可以通过拖动这些控制点来调整椭圆形的形状。

如果想将一个椭圆改变为标准圆，可以修改 X-Radius 和 Y-Radius 编辑框中的数值，使之相等即可。

4.2.9　绘制饼图

1．启动绘制饼图命令

饼图（Pie Charts）就是有缺口的圆形，若要绘制饼图，可通过菜单命令 Place/Drawing Tools/Pie Charts 或单击绘图工具条上的 按钮，将编辑模式切换到绘制饼图模式。

2．绘制饼图

启动绘制饼图命令后，此时鼠标指针旁边会多出一个饼图形，首先，在待绘制图形的中心处单击鼠标，然后移动鼠标会出现饼图预拉线。调整好饼图半径后再单击鼠标，鼠标指针会自动移到饼图缺口的一端，调整好其位置后再次单击鼠标，鼠标指针会自动移到饼图缺口的另一端，调整好其位置后单击鼠标左键，即可结束该饼图的绘制，同时进入下一个饼图的绘制流程。

此时如果我们单击鼠标右键或按下 Esc 键，可将编辑模式切换回等待命令模式。绘制的饼图如图 4.60 所示，饼图可以填充颜色，也可以不填充，如图 4.60 所示。

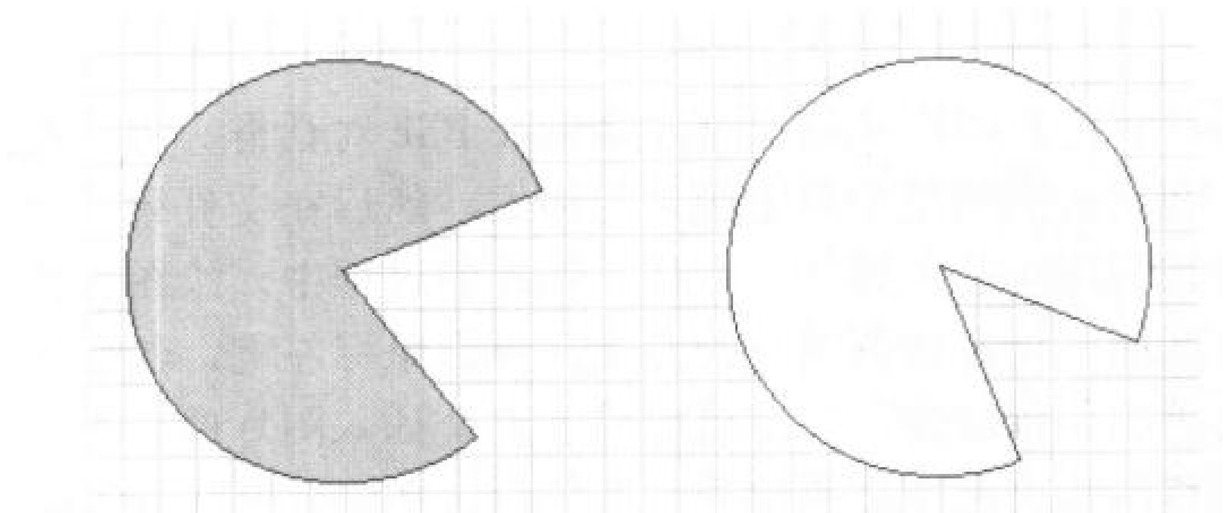


图 4.60　绘制的饼图

3．编辑饼图

如果在绘制饼图过程中按下 Tab 键，或者直接用鼠标左键双击已绘制好的饼图，可打开如图 4.61 所示的 Pie Chart 对话框。在该对话框中可设置如下属性：X-Location，Y-Location（中心点的 X 轴、Y 轴坐标），Radius（半径），Border Width（边框宽度），Start Angle（缺口起始角度），End Angle（缺口结束角度），Border Color（边框颜色），Fill Color（填充颜色），Draw Solid（设置为实心饼图），Selection（切换选取状态）。

如果直接用鼠标单击已绘制好的饼图，可使其进入点取状态，此时可拖动饼图以调整其位置。在点取状态下，饼图的半径及其缺口的两端都会出现控制点，分别拖动这些控制点可以调整饼图的形状，如图 4.62 所示。

如果需要将已经填充颜色的圆饼修改为没有填充颜色圆饼，则可以单击 Fill Color 编辑框，修改填充颜色即可。

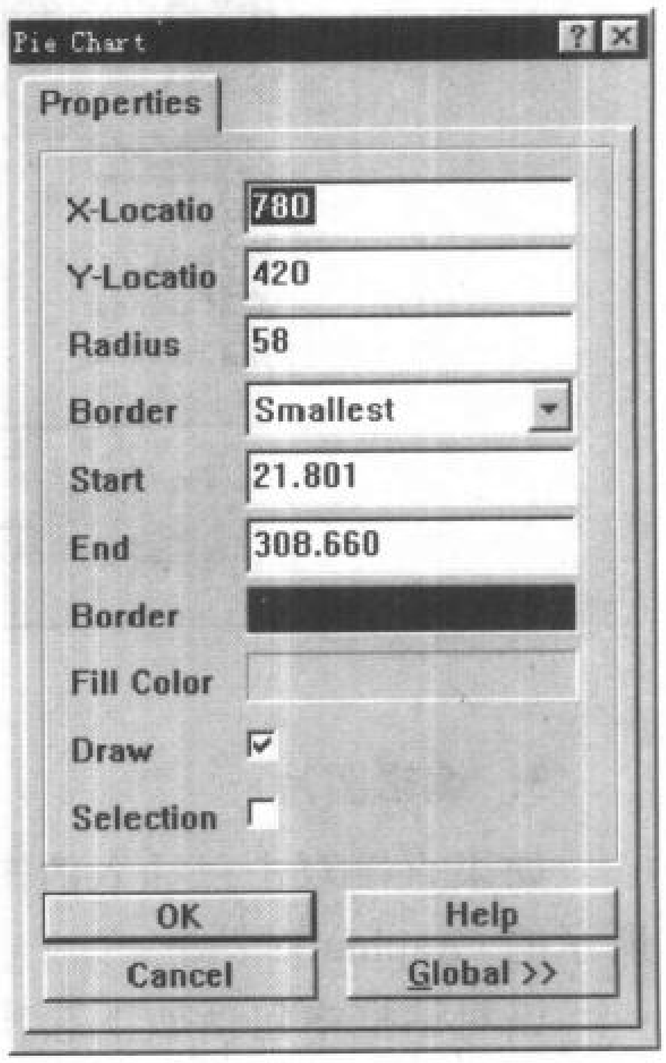


图 4.61　Pie Chart 对话框

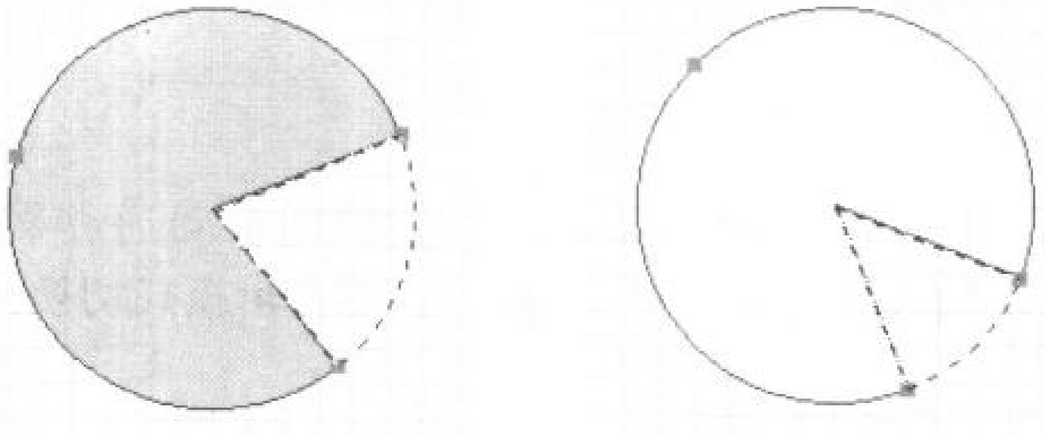


图 4.62　饼图的控制点

4.2.10　插入图片

1．启动插入图片命令

如果希望在绘图页内插入相应的图像文件，可通过菜单命令 Place/Drawing Tools/Graphics 或单击绘图工具条上的按钮。

2．插入图片

启动此命令后，将打开如图 4.63 所示的 Image File 对话框。可以在搜寻栏中指定图片所在的文件夹，在文件类型栏中指定图片的格式，然后在文件列表中选定相应的图像文件名，单击打开按钮即可插入图片。在插入图片的过程中，绘图页内会出现一个随鼠标移动的矩形预拉区域，请在放置图片的左上角单击鼠标左键，然后用鼠标指针拖动预拉区域到右下角再单击鼠标左键，如此就完成了整个插入图片的过程。系统会根据预拉区域的大小自动调整图片的尺寸。图片插入完毕后，系统会返回 Image File 对话框，进入下一次操作流程。插入的图片如图 4.64 所示。

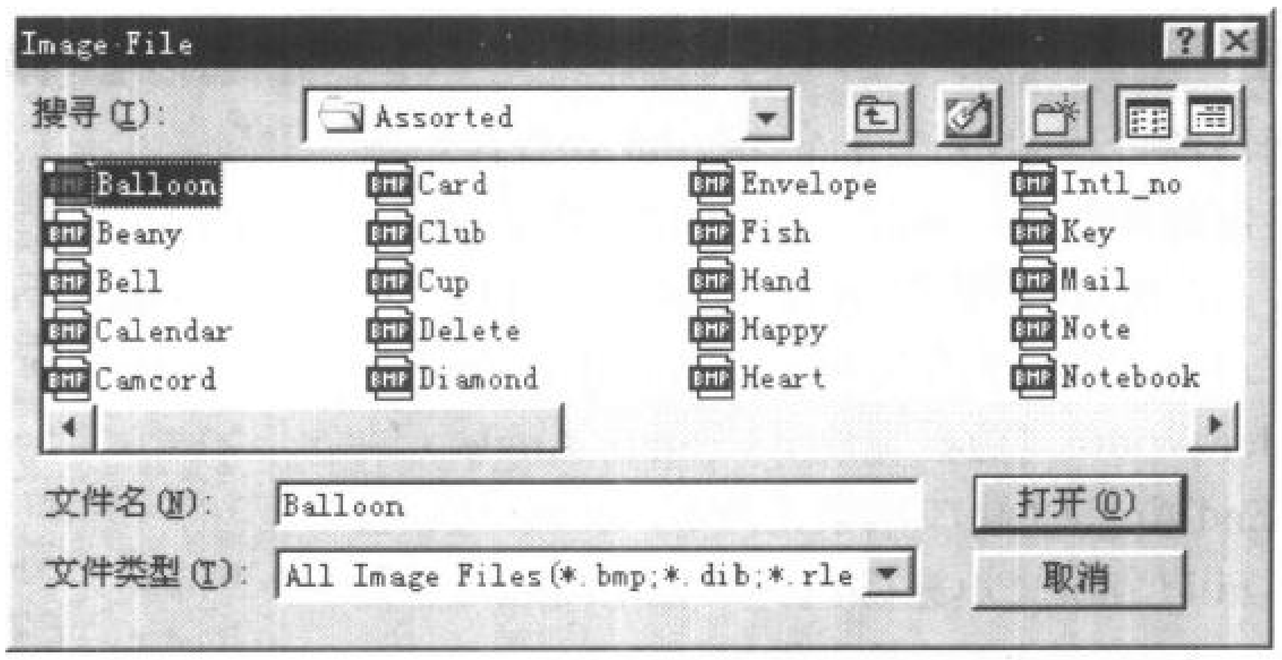


图 4.63　插入图片对话框

3．编辑图片

如果直接双击已插入的图片，或在插入图片的过程中按 Tab 键，可打开如图 4.65 所示的 Graphic 对话框。

该对话框中包括如下选项：File Name（图片的文件名），X1-Location、Y1-Location（矩形左上角坐标），X2-Location、Y2-Location（矩形右下角坐标），Border Width（边框宽度），Border Color（边框颜色），Selection（切换选取状态），Border On（设置

显示边框）和 X：Y Ratio 1：1（保持 X 轴与 Y 轴比例）。单击 File Name 栏右边的 Browse 按钮，可打开一个与 Image File 对话框很相似的“打开文件”对话框，可以在此重新指定显示图片所对应的文件。

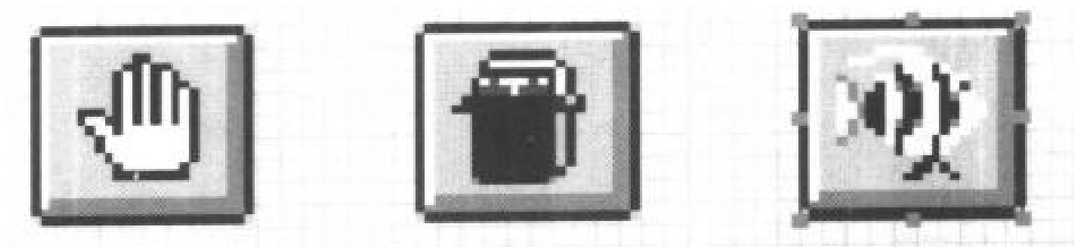


图 4.64　插入的图片

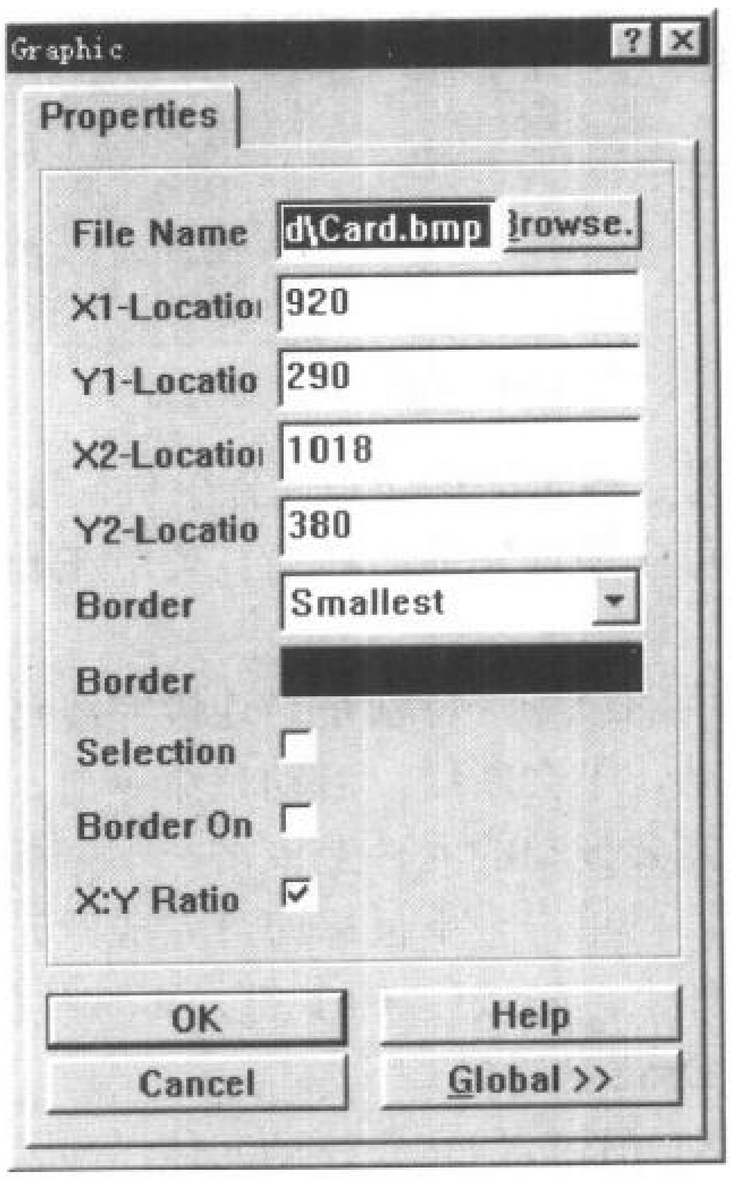


图 4.65　图片属性对话框

如果直接单击已放置好的图片，可使其进入点取状态，此时就可以拖动图片本身来调整其位置。在点取状态下，图片的四个角及四个边的中心点处都会出现控制点，用鼠标拖动这些控制点可以调整图片的形状。

说明：本节没有讲述如何绘制 Bezier 曲线，这将在下一章制作元件的绘图工具命令中讲述，另外关于阵列式粘贴复制命令可以参考 3.3.6 节的讲解。

4.3　电路元件编辑

前面已经介绍了各种电路元件的放置以及图形的绘制，下面我们来介绍电路元件的选择、复制、剪贴、删除等各种编辑操作。这些操作在上一章已经作了初步讲解，下面对移动、旋转等操作进行重点讲解。

4.3.1 元件的移动

Protel 99 中，元件的移动大致可以分成两种情况；一种情况是元件在平面里移动，简称“平移”。另外一种情况是当一个元件将另外一个元件遮盖住的时候，我们也需要移动元件来调整元件间的上下关系。我们将这种元件间的上下移动称为“层移”。元件移动的命令在菜单 Edit/Move 中，见图 4.66。

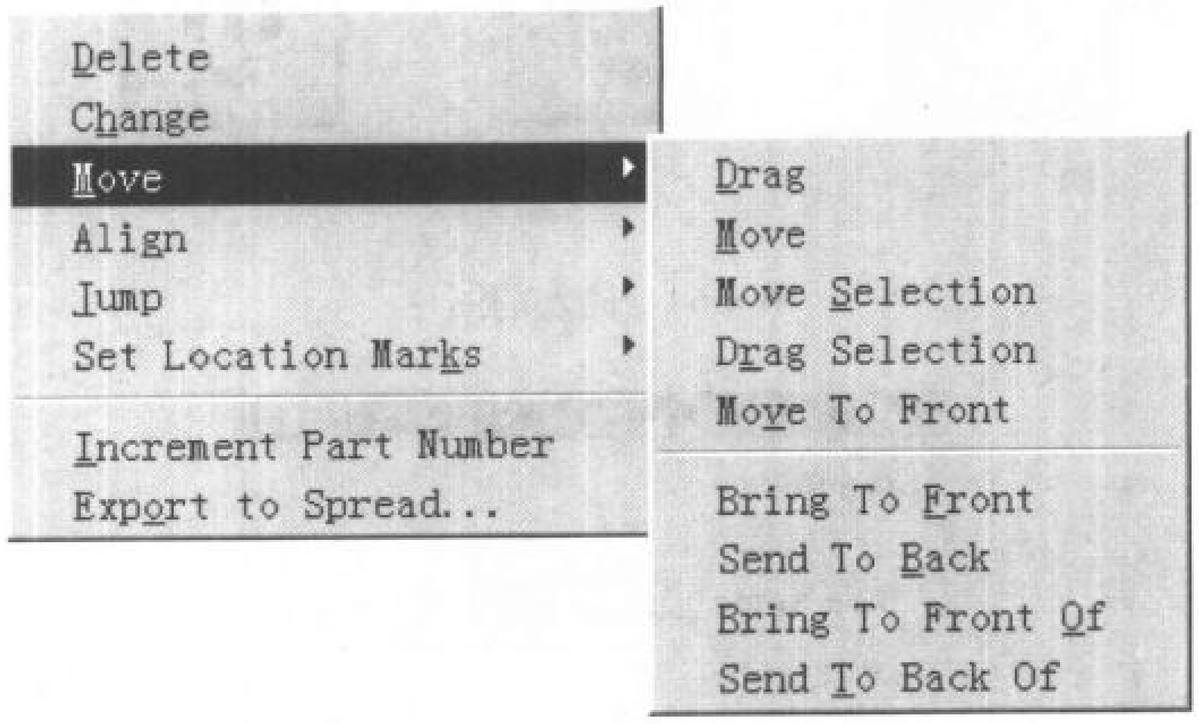


图 4.66 菜单中的移动命令

移动元件最简单的方法是：将光标移动到元件中央，按住鼠标，元件周围出现虚框，拖动元件到合适的位置，即可实现该元件的移动。菜单 Edit/Move 中各个移动命令的功能如下所述。

（1）Drag 是一个很有用的命令，特别是当连接完线路后，用此命令移动元件，元件上的所有连线也会跟着移动，不会断线。启动该命令前，不需要选取元件。启动该命令后，光标变成十字状。在需要拖动的元件上单击一下鼠标，元件就会跟着光标一起移动，将元件移到合适的位置。再单击一下鼠标即可完成此元件的重新定位。在具体操作时，将光标移到要拖动的元件上，先按住 Ctrl 键，再按住鼠标，接着再松开 Ctrl 键，然后拖动鼠标，也可以实现 Drag 的功能。

（2）Move 命令用于移动元件。但它只移动元件，与元件相连接的导线不会跟着它一起移动，操作方法同 Drag 命令。

（3）Move Selection 和 Drag Selection 命令，与 Move 和 Drag 命令相似，只是它们移动的是选定的元件。另外，这两个命令适用于多个元件一起同时移动的情况。

（4）Move To Front 命令用来在最上层移动元件，这个命令是平移和层移的混合命令。它的功能是移动元件，并且将它放在重叠零件的最上层，操作方法同 Drag 命令。

（5）Bring To Front 命令用来将元件移动到重叠元件的最上层。启动该命令后，光标变成十字状，单击要层移的元件，该元件立即被移到重叠元件的最上层。单击鼠标右键，结束系统层移状态。

（6）Send To Back 命令可以将元件移动到重叠元件的最下层。启动该命令后，光标变成十字状，单击要层移的元件，该元件立即被移到重叠元件的最下层。单击鼠标右键，结束该命令。

（7）Bring To Front Of 命令用来将元件移动到某元件的上层。启动该命令后，光标

变成十字状。单击要层移的元件，该元件暂时消失，光标还是十字状，选择参考元件，单击鼠标，原先暂时消失的元件重新出现，并且被置于参考元件的上面。

（8）Send to Back Of 命令用来将元件移动到某元件的下层，操作方法同 Bring To Front Of 命令。

4.3.2　元件的旋转

在取出元件符号且尚未将其放置于绘图页上时（此时元件符号会随着鼠标指针移动），直接按下键盘上的 Space 键就可以将元件逆时针旋转，按 X 键可以左右翻转，按 Y 键可以上下翻转。

如果元件已经放置于绘图页上，可以用鼠标左键单击欲旋转的元件，此时元件会进入点取状态并出现虚线边框，然后再用鼠标左键单击该元件，这时图中会出现一个大十字形的参考中心，按下 Space 键元件就会围绕参考中心逆时针旋转，按 X 键可以左右翻转，按 Y 键可以上下翻转。

4.4　元件的排列和对齐

Protel 99 提供了一系列排列和对齐命令，它们可以极大地提高用户的工作效率，这些功能适合于各种元件。下面以图 4.67 中的几个元件来说明如何进行这些命令的操作。

4.4.1　元件左对齐

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）此时光标变为十字形状，移动光标到所要排列对齐的元件的某个角，单击鼠标左键，然后拉开虚框以包容这四个元件，再单击鼠标左键即可选中虚框包含的元件。

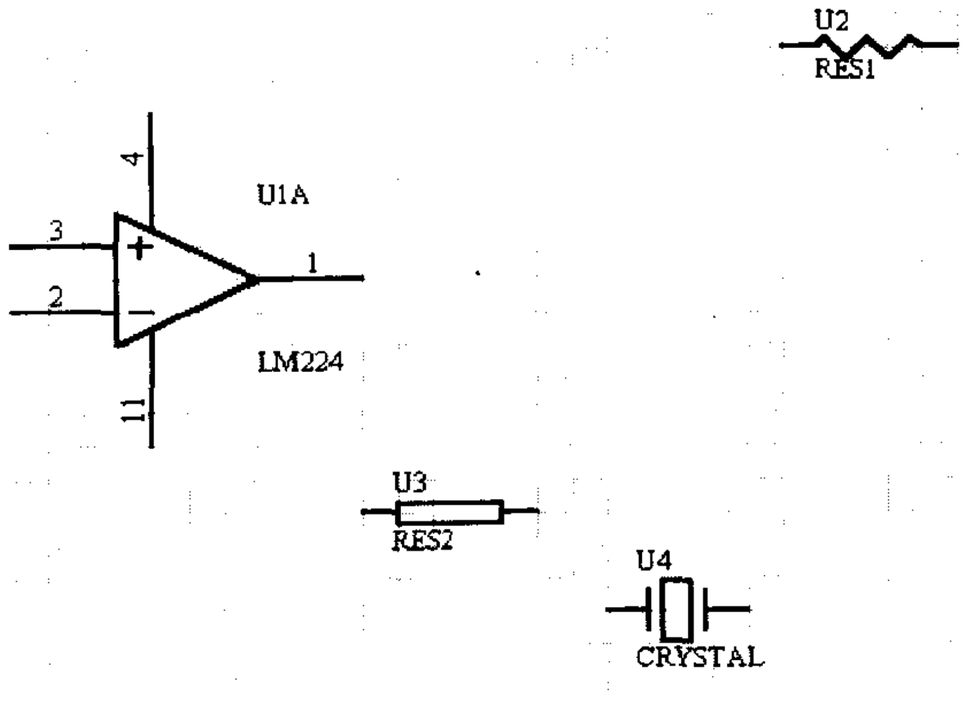


图 4.67　排列前的元器件

（3）执行菜单命令 Edit/Align/Align Left，如图 4.68 所示。该命令使所选取的元件左边对齐。

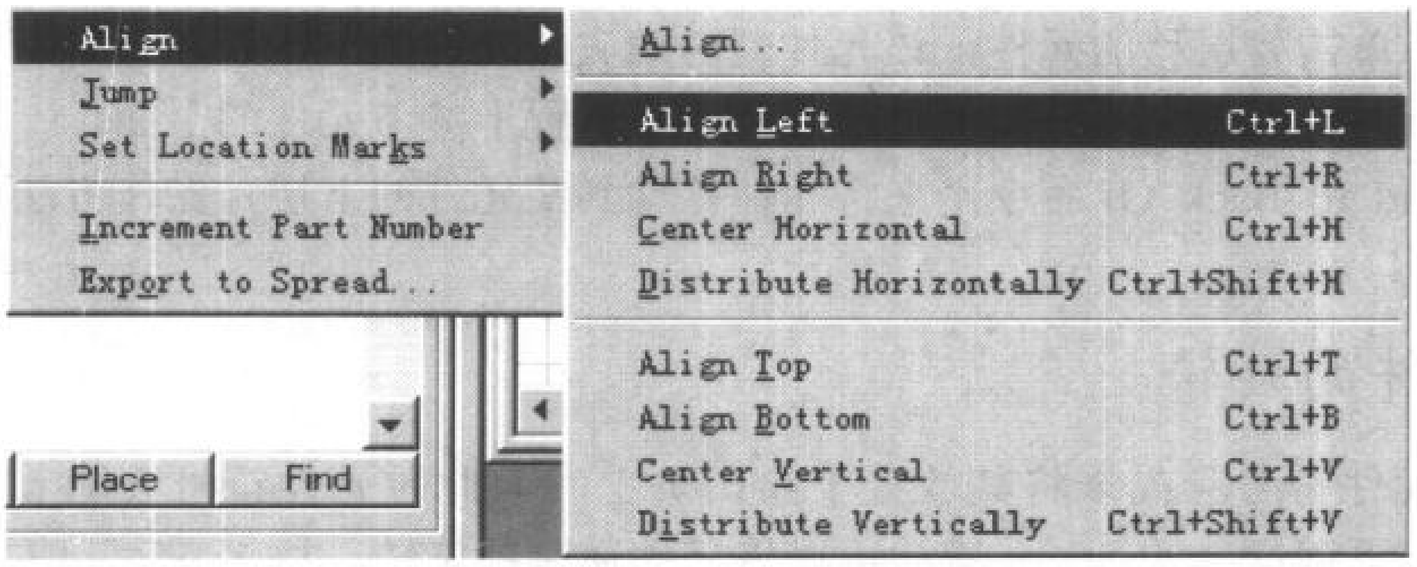


图 4.68　Align 子菜单

（4）我们选中 U1A、U2、U3、U4 元件，并执行了 Align Left 命令后，这四个元件的排列结果如图 4.69 所示。可以看到，随机分布的四个元件的最左边的点处于同一条直线上。

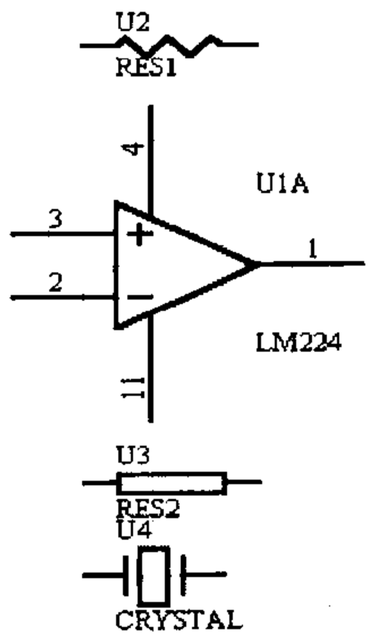


图 4.69　左对齐的元件

注意：如果所选取的元件是水平放置的，执行此命令会造成元件重叠。

4.4.2　元件右对齐

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）此时光标变为十字形状，移动光标到所要排列对齐的元件的某个角，单击鼠标左键，然后拉开虚框以包容这四个元件，再单击鼠标左即可选中虚框包含的元件。

（3）执行菜单命令 Edit/Align/Align Right。该命令使所选取的元件右对齐。

（4）执行了 Align Right 命令后，四个元件的排列结果如图 4.70 所示。可以看到，四个元件的最右边的点处于同一条直线上。

4.4.3　元件按水平中心线对齐

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）此时光标变为十字形状，移动光标到所要排列对齐的元件的某个角，单击鼠标左键，然后拉开虚框以包容这四个元件，再单击鼠标左键即可选中虚框包含的元件。

（3）执行菜单命令 Edit/Align/Center Horizontal。该命令使所选取的元件按水平中心线对齐。

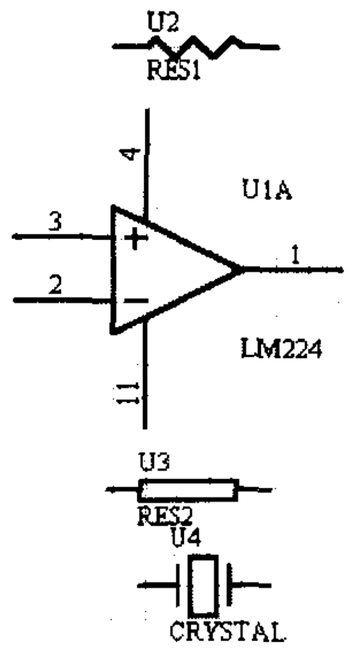


图 4.70　右对齐的元件

（4）执行了 Center Horizontal 命令后，四个元件的对齐结果如图 4.71 所示，可以看到，对齐后四个元件的中心处于同一条直线上。

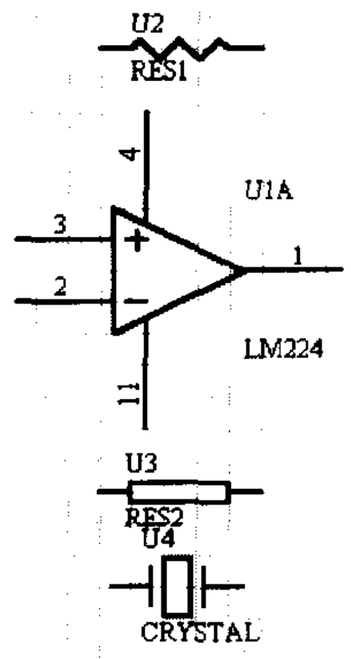


图 4.71　按水平中心对齐后的元件

4.4.4　元件水平平铺

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）执行菜单命令 Edit/Align/Distribute Horizontally。该命令使所选取的元件水平平铺。

（3）执行了 Distribute Horizontally 命令后，四个元件的对齐结果如图 4.72 所示。可以看到，四个元件沿水平方向平铺，即水平方向间距相等。

4.4.5　元件顶端对齐

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）执行菜单命令 Edit/Align/Align Top。该命令使所选取的元件顶端对齐。

（3）执行了 Align Top 命令后，四个元件的对齐结果如图 4.73 所示。可以看到，四个元件已经顶端对齐。

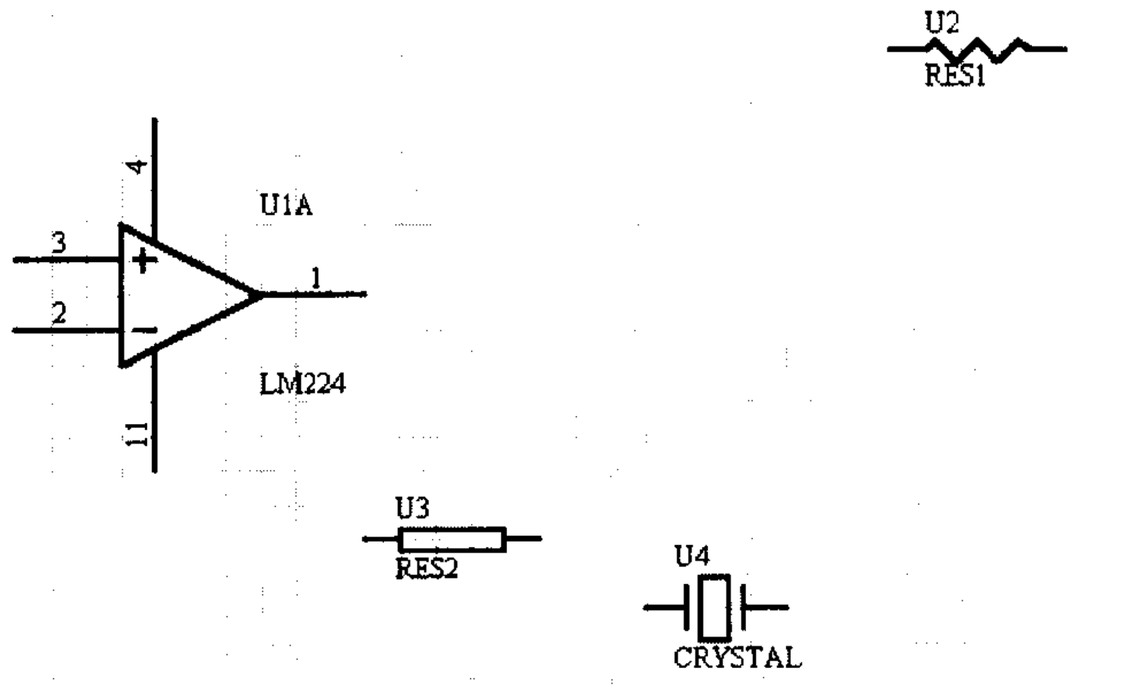


图 4.72　水平平铺的元件

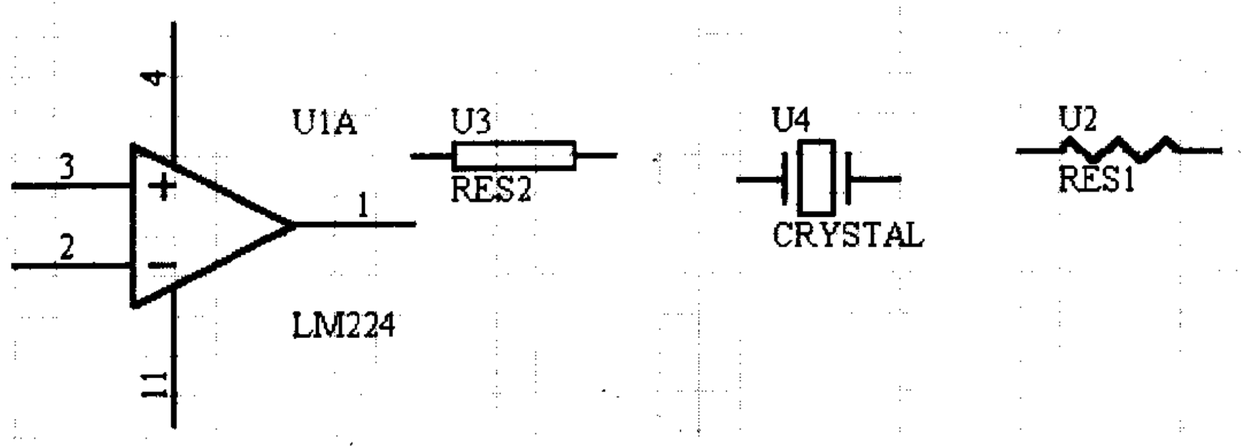


图 4.73　顶端对齐的元件

4.4.6　元件底端对齐

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）执行菜单命令 Edit/Align/Align Bottom。该命令使所选取的元件底端对齐。

（3）执行了 Align Bottom 命令后，四个元件的对齐结果如图 4.74 所示。可以看到，四个元件底端对齐。

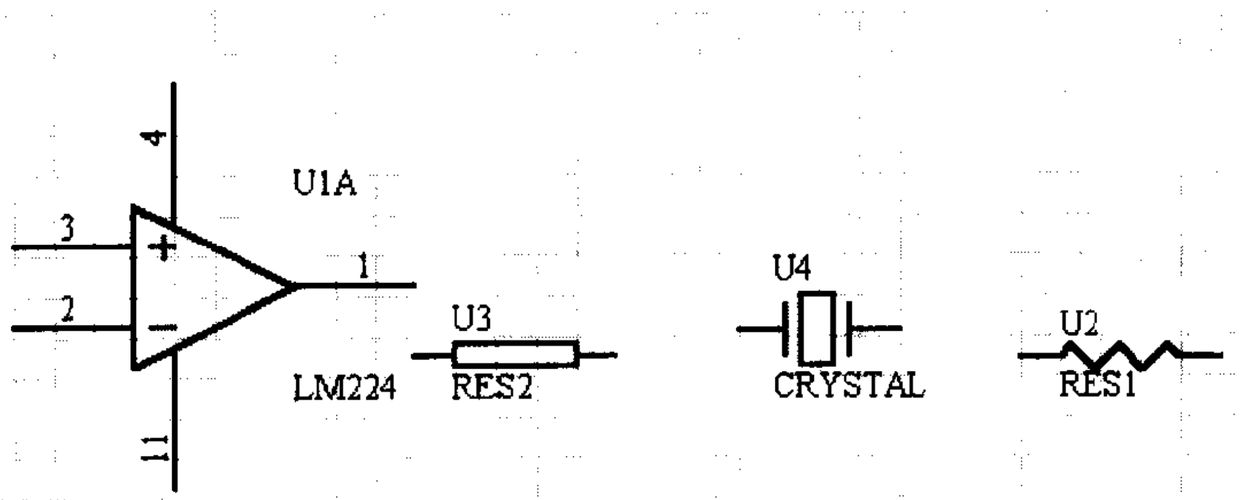


图 4.74 底端对齐的元件

4.4.7　元件按垂直中心线对齐

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）此时光标变为十字形状，移动光标到所要排列对齐的元件的某个角，单击鼠标左键，然后拉开虚框以包容这四个元件，再单击鼠标左键即可选中虚框包含的元件。

（3）执行菜单命令 Edit/Align/Center Vertical。该命令使所选取的元件按水平中心线对齐。

（4）执行了 Center Vertical 命令后，四个元件的对齐结果如图 4.75 所示，可以看到，对齐后四个元件的中心处于同一条直线上。

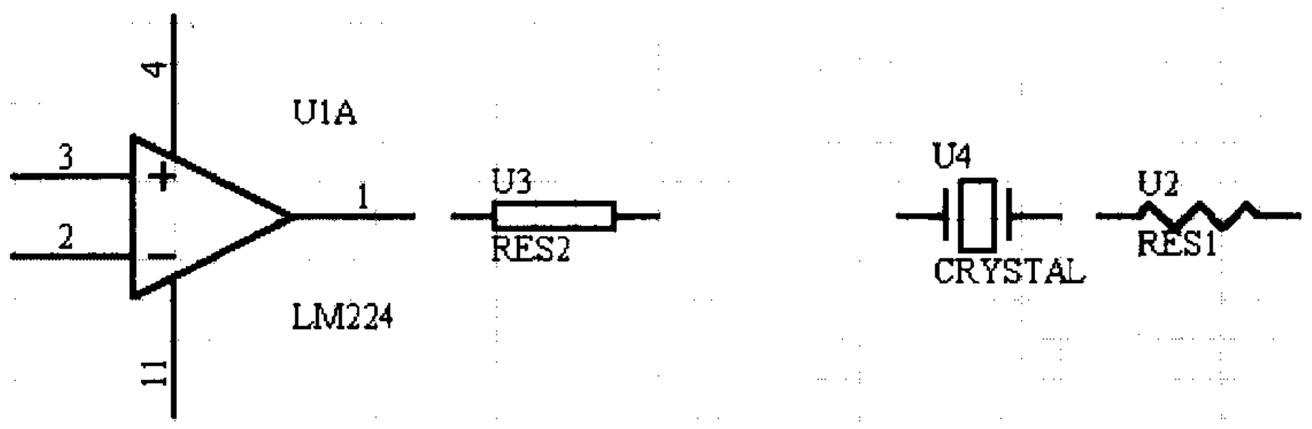


图 4.75　按垂直中心线对齐后的元件

4.4.8　元件垂直均布

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。选取如图 4.76 所示的四个元件。

（2）执行菜单命令 Edit/Align/Distribute Vertically。该命令使所选取的元件垂直均布。

（3）执行了 Distribute Vertically 命令后，四个元件的对齐结果如图 4.77 所示。可以看到，四个元件垂直均布。

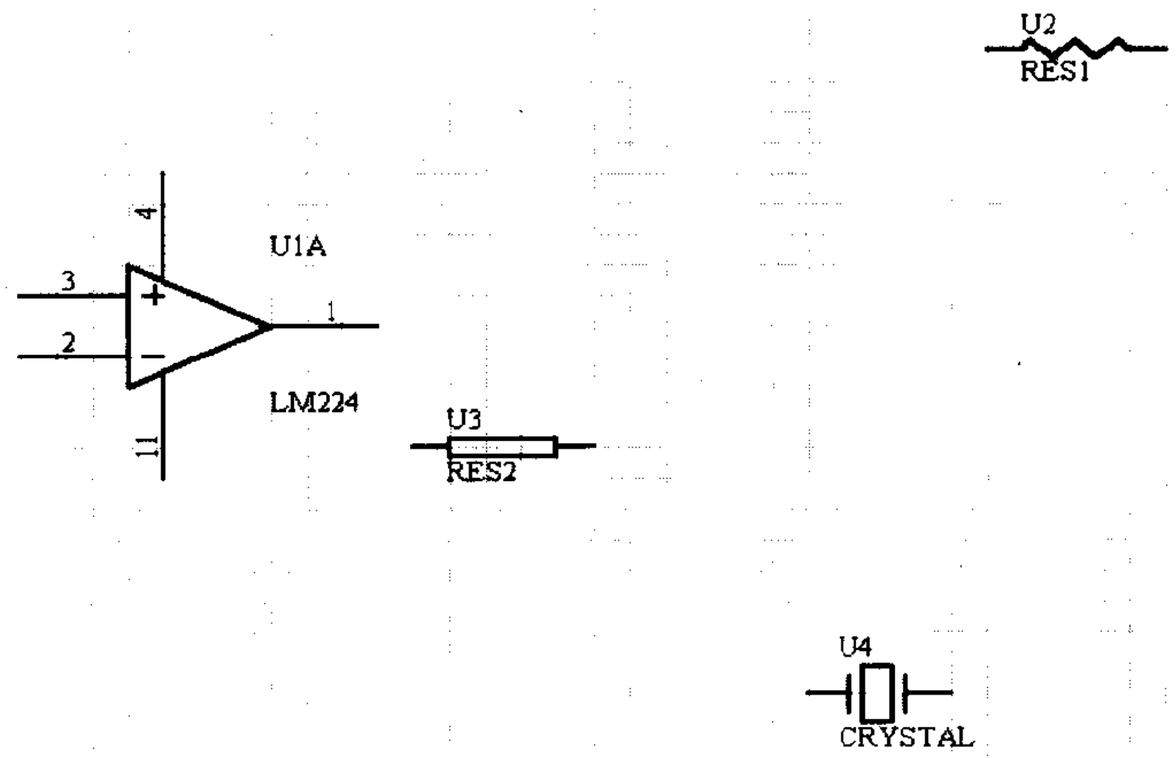


图 4.76　垂直均布前的元件排列

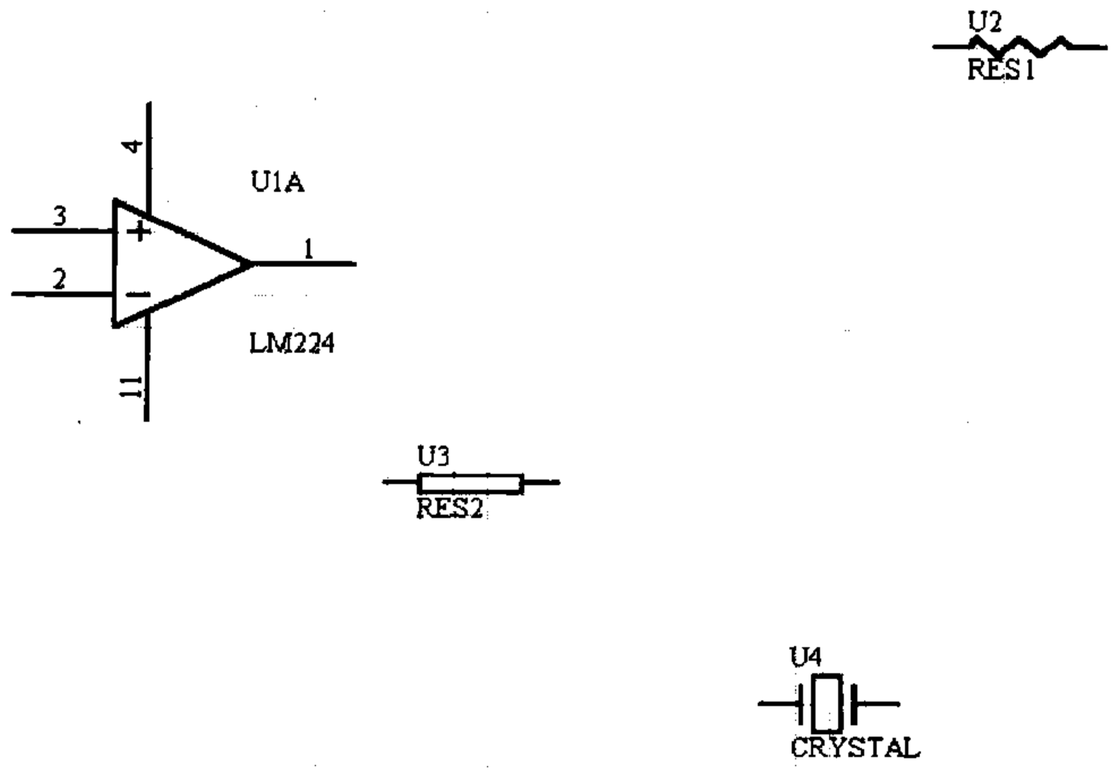


图 4.77　垂直均布后的元件排列

4.4.9　综合排列或对齐

上面介绍的几种方法，一次只能做一种操作，如果要同时进行两种不同的排列或对齐操作，可以使用 Align objects 对话框来进行。

（1）执行菜单命令 Edit/Select/Inside Area，选取元件。

（2）执行菜单命令 Edit/Align/Align。

（3）执行该命令后，将显示 Align objects 对话框，如图 4.78 所示。该对话框可以用来进行综合排列或对齐设置。

该对话框分为两部分，分别为水平排列选项（Horizontal Alignment）和垂直排列选项（Vertical Alignment）。

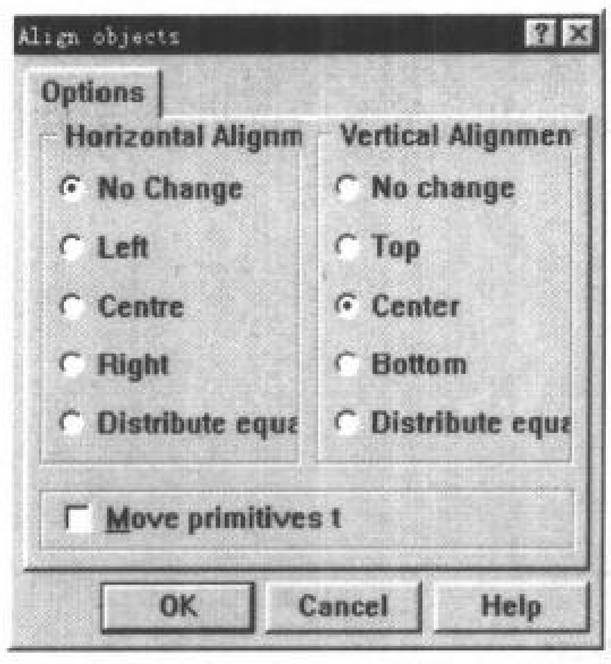


图 4.78　Align objects 对话框

水平排列（Horizontal Alignment）选项有：

●No Change　不改变位置。

●Left　全部靠左边对齐。

●Centre　全部靠中间对齐。

●Right　全部靠右边对齐。

●Distribute equally　平均分布。

垂直排列（Vertical Alignment）选项有：

●No Change　不改变位置。

●Top　全部靠顶端对齐。

●Center　全部靠中间对齐。

●Bottom　全部靠底端对齐。

●Distribute equally　平均分布。

4.5　电气法则测试

Protel 99 在产生网络表之前，可以利用软件来测试用户设计的电路原理图，执行电气法则的测试工作，以便能够找出人为的疏忽。执行完测试后，系统会生成错误报告并且在原理图中有错误的地方做好标记，以便用户分析和修改错误。Advanced Schematic 提供了一个最基本的测试功能，即电气规则检查（ERC：Electrical Rule Check）。

电气规则检查可检查电路图中是否有电气特性不一致的情况。例如，某个输出引脚连接到另一个输出引脚就会造成信号冲突，未连接完整的网络标签会造成信号断线，重复的流水序号会使 Advanced Schematic 无法区分出不同的元件等。以上这些都是不合理的电气冲突现象，ERC 会按照用户的设置以及问题的严重性分别以错误（Error）或警告（Warning）信息来提请用户注意。

本节将对如图 4.79 所示的电路原理图进行电气测试，检查电路图的电气特性及设计的完备性。

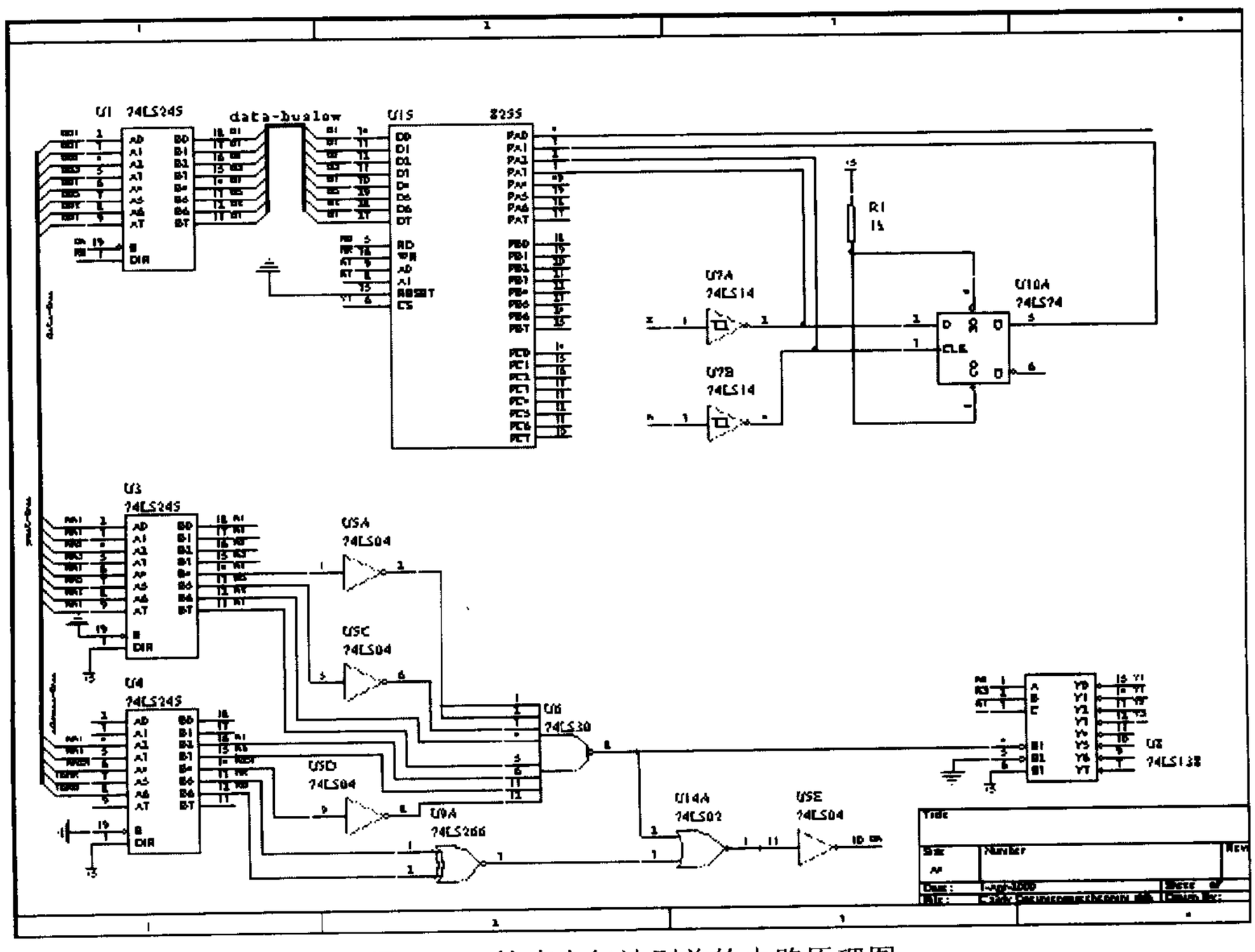


图 4.79　检查电气法则前的电路原理图

4.5.1 产生 ERC 表的各种选项

若要进行电气规则检查，可以使用菜单命令Tools/ERC打开如图4.80所示的Setup Electrical Rule Check对话框，该对话框包括Setup和Rule Matrix两个选项卡。该对话框主要用于设置电气规则的选项、范围和参数，然后执行检查。

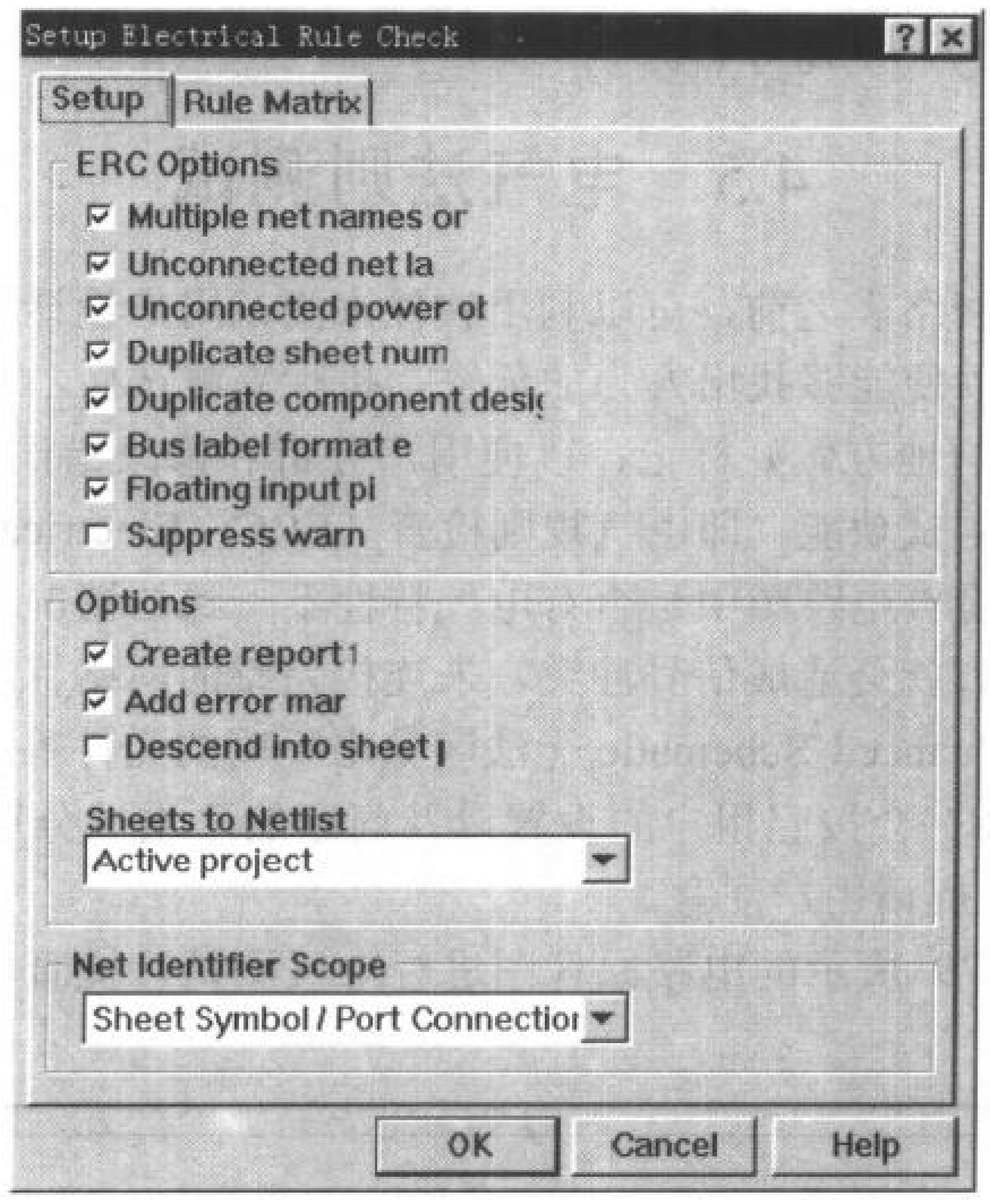


图 4.80　设置电气规则对话框

1．Setup 选项卡

Setup Electrical Rule Check对话框的Setup选项卡如图4.80所示，其各选项含义如下：

（1）ERC Options操作框

●Multiple net names on net　检查同一个网络上是否拥有多个不同名称的网络标识符。

●Unconnected net labels　检查绘图页中是否有不连接到其他电气对象的网络标签。

●Unconnected power objects　检查是否有未连接到任一电气对象的电源对象。

●Duplicate sheet numbers　检查项目中是否有绘图页号码相同的绘图页。

●Duplicate component designators　检查绘图页中是否有流水序号相同的元件。当没有执行过菜单命令 Tools/Annotate 对所有元件重新排号时，或是没有使用 Tools/Complex to Simple 功能将一个复杂层次化项目转换成简单的层次化设计时，这种情况最常发生。

●Bus label format errors　检查附加在总线上的网络标签的格式是否非法，以至于无法正确地反映出信号的名称与范围。由于总线的逻辑连通性是由放置于总线上的网络标签来指定的，所以总线的网络标签应该能够描述全部的信号。

●Floating input pins　检查是否有未连接到任何其他网络的输入引脚，即出现所谓的 Floating（浮空）情形。

●Suppress warnings　设置在执行 ERC 时，忽略警告（Warning）等级的情况，而只对错误（Error）等级的情况进行标识。这种做法主要是为了让设计师省略一部分失误条件以加速 ERC 流程。但是，为了确保电路完美无缺，在作品最后一次进行 ERC 时，千万不要设置这个选项。

（2）Options 操作框

●Create report file　设置列出全部 ERC 信息并产生一个文本报告。

●Add error markers　设置在绘图页上有错误或警告情况的位置上放置错误标记（Error Markers）。这些错误标记可以帮助用户精确地找出有问题的网络连线。

●Descend into sheet parts　要求在执行 ERC 时，同时深入绘图页元件中进行检查。所谓绘图页元件（Sheet Parts）就是一个“举止行为”都很像绘图页符号的元件，它的引脚与其对应的子层绘图页上的输入输出端口连通。子层的绘图页文件的路径与名称就定义在该元件的 Sheet Part path 数据栏中。

●Net Identifier Scope　设置网络标识符的工作范围。网络标识符的范围主要是在一个多张绘图页的设计中决定网络连通性的方法。

2. Rule Matrix 选项卡

Setup Electrical Rule Check对话框的Rule Matrix选项卡如图4.81所示。这是一个彩色的正方形区块，称之为电气规则矩阵。

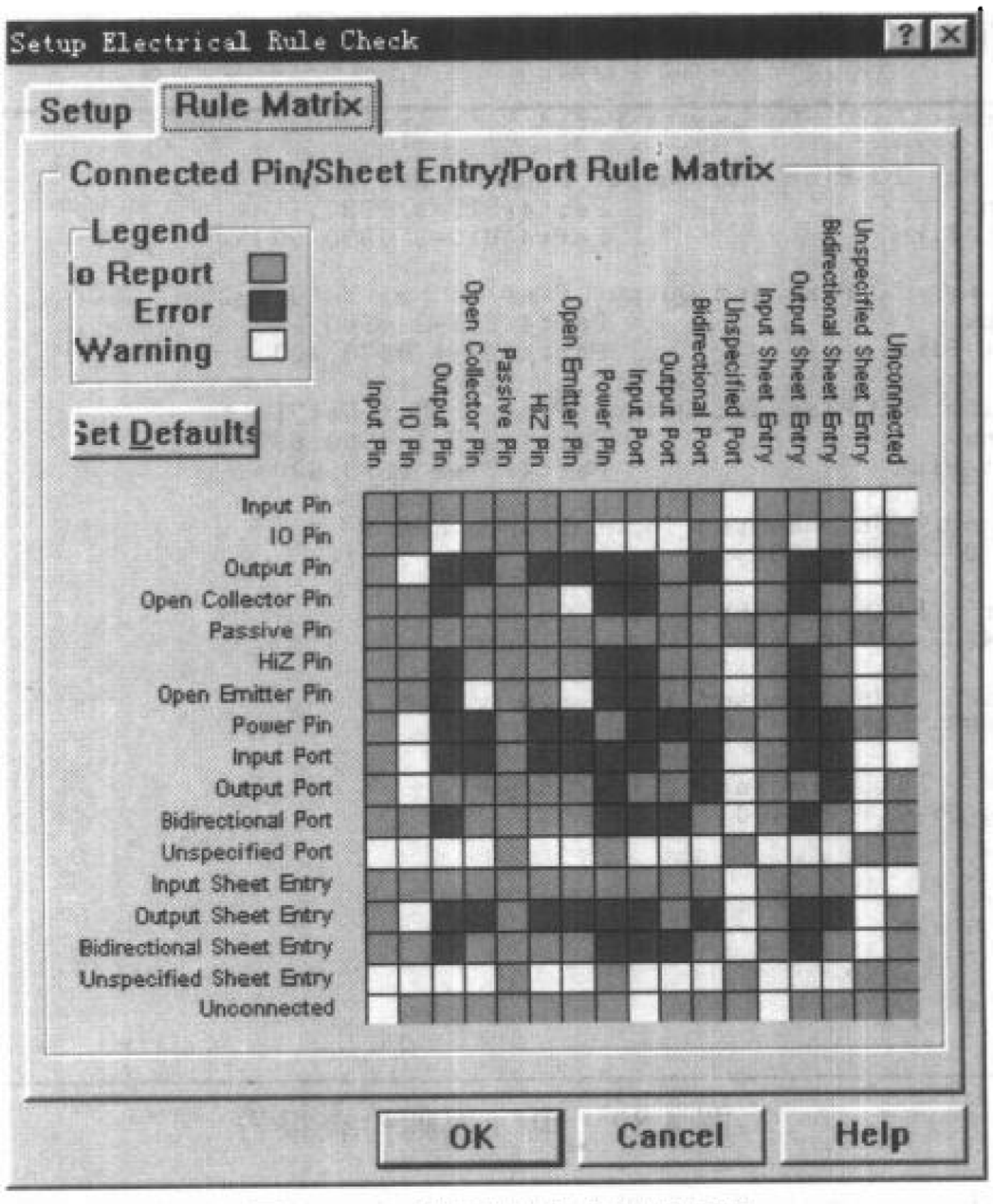


图 4.81　设置电气规则矩阵

该选项卡主要用来定义各种引脚、输入输出端口、绘图页出入端口彼此间的连接状

态是否已经构成错误（Error）或警告（Warning）等级的电气冲突。所谓错误情形是指电路中有严重违反电子电路原理的连线情况出现，如VCC电源与GND接地短路这种情况；所谓警告情形是指某些轻微违反电子电路原理的连线情况（甚至可能是设计者故意的），由于系统不能确定它们是否真正有误，所以就用警告等级的信息来提醒设计者。

这个矩阵是以交叉接触的形式读入的。如要看输入引脚连接到输出引脚的检查条件，就观察矩阵左边的Input Pin这一行和矩阵上方的Output Pin这一列之间的交叉处即可（缺省为绿色方块）。矩阵中以彩色方块来表示检查结果。绿色方块表示这种连接方式不会产生任何错误或警告信息（如某一输入引脚连接到某一输出引脚），黄色方块表示这种连接方式会产生警告信息（譬如未连接的输入引脚），红色方块则表示这种连接方式会产生错误（譬如两个输出引脚连接在一起）。

电气规则矩阵定义的检查条件可由用户自行加以修改，只需在矩阵方块上单击鼠标左键进行切换即可。切换顺序为绿色（No Report，不产生报表）、黄色（Warning，警告）与红色（Error，错误），然后再回到绿色。

4.5.2 ERC 结果报告

生成 ERC 结果的步骤如下：

（1）打开原理图文件，执行菜单命令 Tools/ERC。

（2）执行该命令后，将会出现如图 4.80 所示的对话框，用户可以设置有关电气规则检查的选项。

（3）设置完电气规则检查选项后，程序自动进入文本编辑器并生成相应的检查错误报告。检查电气规则的结果报告如图 4.82 所示。

```
Error Report For : Documents\Part4    1-Apr-2000    00:59:33

 #1 Warning  IO Pins And Output Pins On Net NetU15_3
   IO Pins                    : Part4(U15-3 @500,650)
   Output Pins                : Part4(U10-5 @890,500)

 #2 Warning  IO Pins And Output Pins On Net NetU15_2
   IO Pins                    : Part4(U15-2 @500,640)
   Output Pins                : Part4(U7-4 @670,420)

 #3 Warning  IO Pins And Output Pins On Net NetU15_1
   IO Pins                    : Part4(U15-1 @500,630)
   Output Pins                : Part4(U7-2 @670,500)

 #4 Warning   Unconnected Input Pin On Net B
   Part4(U7-1 @580,500)

 #6 Error   Floating Input Pins On Net B
Pin Part4(U7-1 @580,500)

 #7 Warning   Unconnected Input Pin On Net A
   Part4(U7-3 @580,420)

 #9 Error   Floating Input Pins On Net A
Pin Part4(U7-3 @580,420)

End Report
```

图 4.82　电气规则检查报告

（4）系统在发生错误的位置放置红色的符号，提示错误的位置，如图 4.83 所示。

说明：本实例中的电路图检查出了电气规则错误，主要是某些线路是与其他控制电

路原理图的线路连在一起的，所以在这里就可能会检查出错误。因此，如果一张电路原理图检查出了错误，还应该分析错误原因，可能是因为本例原因的话，就不影响设计。

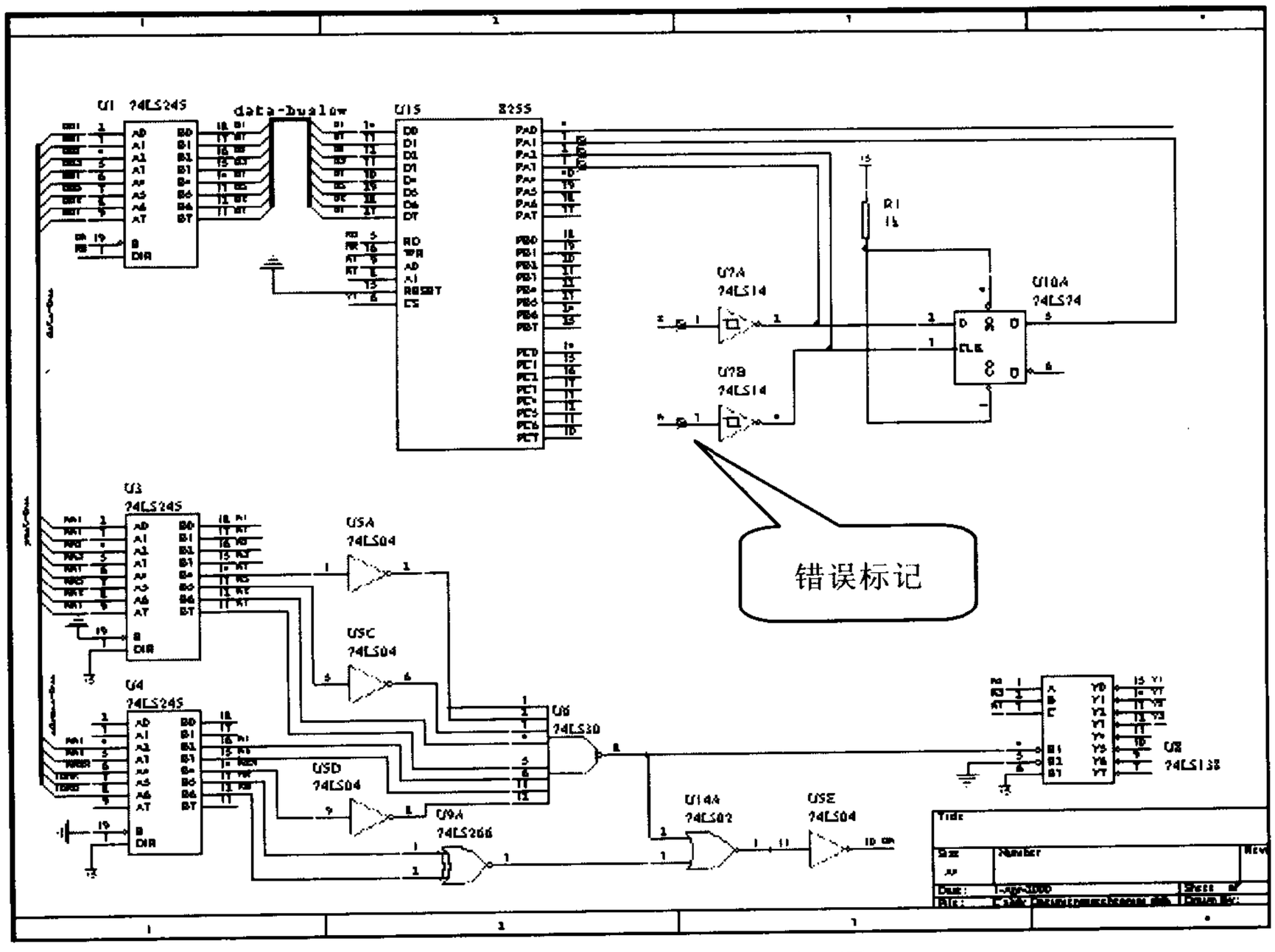


图 4.83　标志错误标记的原理图

4.6　绘制发送脉冲数据的控制电路原理图

经过前面的学习，读者已经可以绘制一张信息基本完整的电路原理图，下面我们以如图 4.79 所示的原理图为例，使用前面已经学过的知识来绘制该原理图，以深刻理解前面所讲解相关的知识。

（1）选择放置集成块元件

本例电路图中有三个 74LS245、一个 74LS138 和一个 74LS74 集成块元器件。这些元器件可以从 Protel DOS Schematic Libraries.ddb 的 Protel DOS Schematic TTL.lib 元件库中装载。另外还有一个 8255，该元件可以从 Protel DOS Schematic Libraries.ddb 的 Protel DOS Schematic Intel.lib 元件库中装载。装载了这些元件库的元件排列如图 4.84 所示。

在进行放置元件前，应该将 Protel DOS Schematic Libraries.ddb 元件库装载到当前设计管理器中。

（2）排列元件

装载了元件后，可以先根据草图来排列这几个元件的位置，排列了元件位置后如图 4.85 所示。这些排列可以使用鼠标拖动，也可以利用属性对话框来进行，还可以使用 Edit/Move 子菜单中的命令来实现。

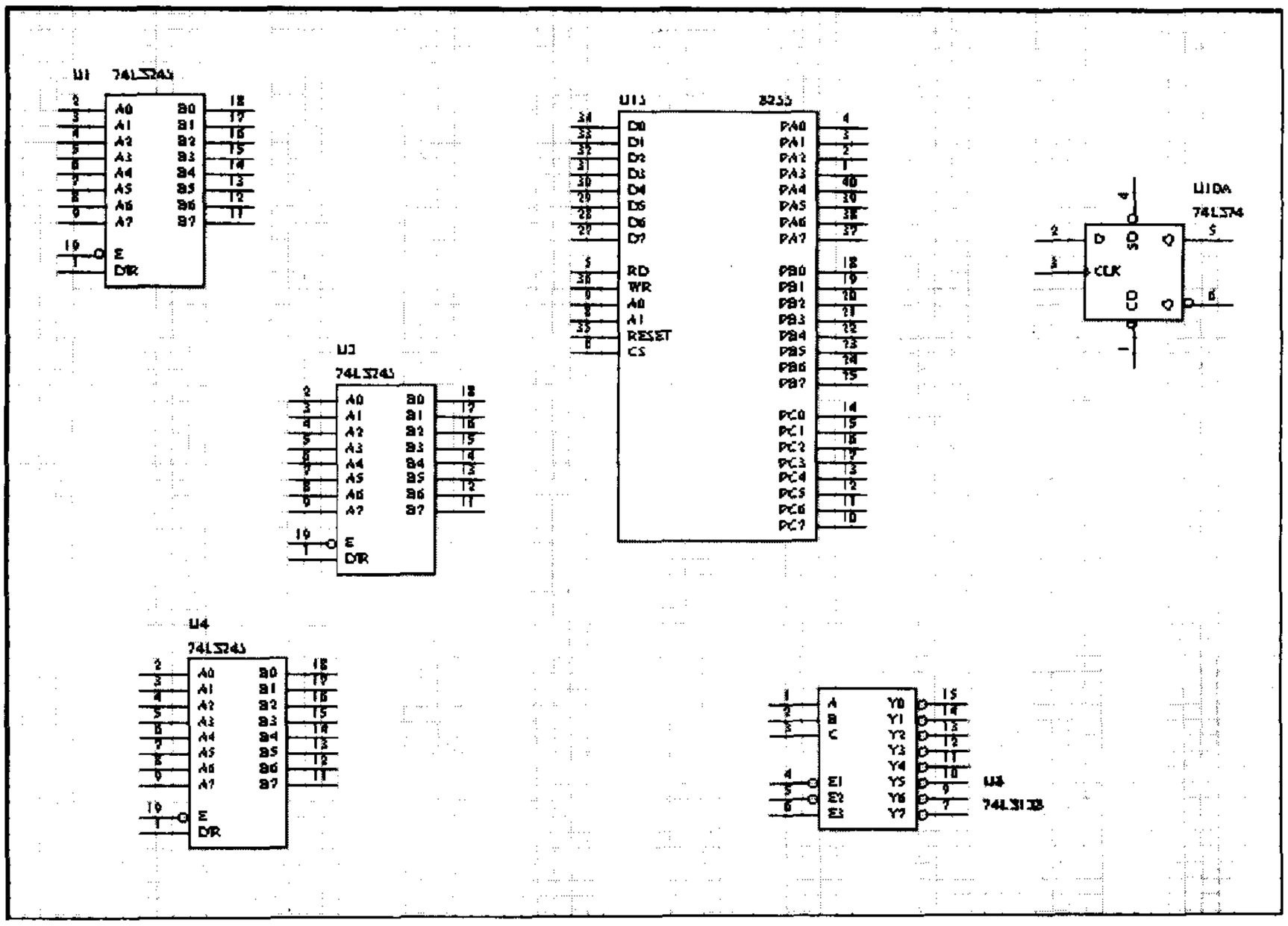


图 4.84　放置了多个集成块后的图形

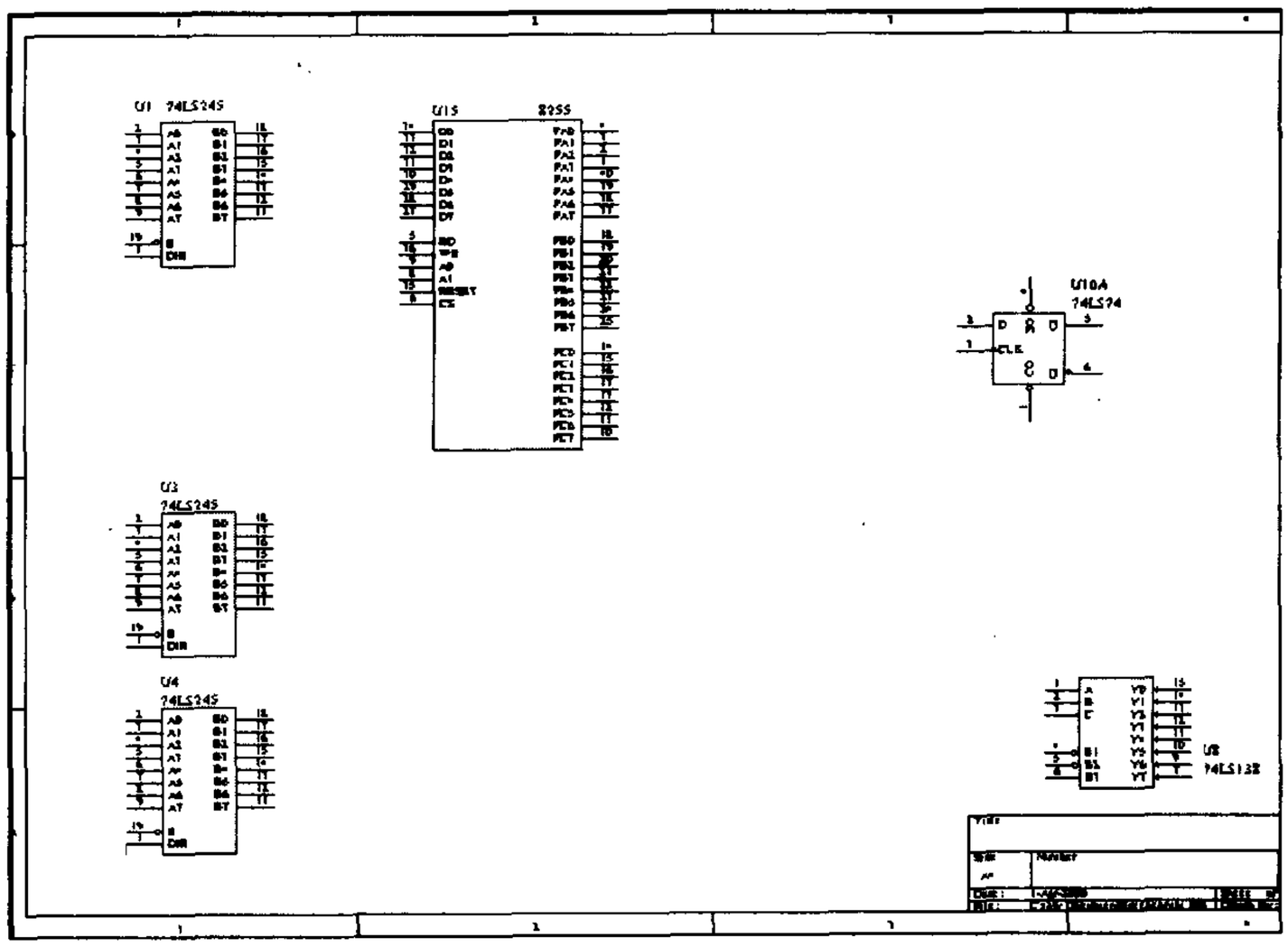


图 4.85　将各集成块元件位置进行了调整后的图形

注意：一般在正式绘制电路原理图前，读者应该根据所要实现的功能，将原理的实现在草图上表现出来，并相应大致布置各元件的位置和连线，然后就可以在 Protel 99 上将其详细绘制出来。

（3）放置与非门元件和电阻

本例电路图中有四个 74LS04、两个 74LS14、一个 74LS30、一个 74LS266、一个 74LS02

和一个 1K 的电阻。这些与非门元器件可以从 Protel DOS Schematic Libraries.ddb 的 Protel DOS Schematic TTL.lib 元件库中装载，而电阻可以使用 Digital Tools 工具条选择。放置了这些元件后如图 4.86 所示。

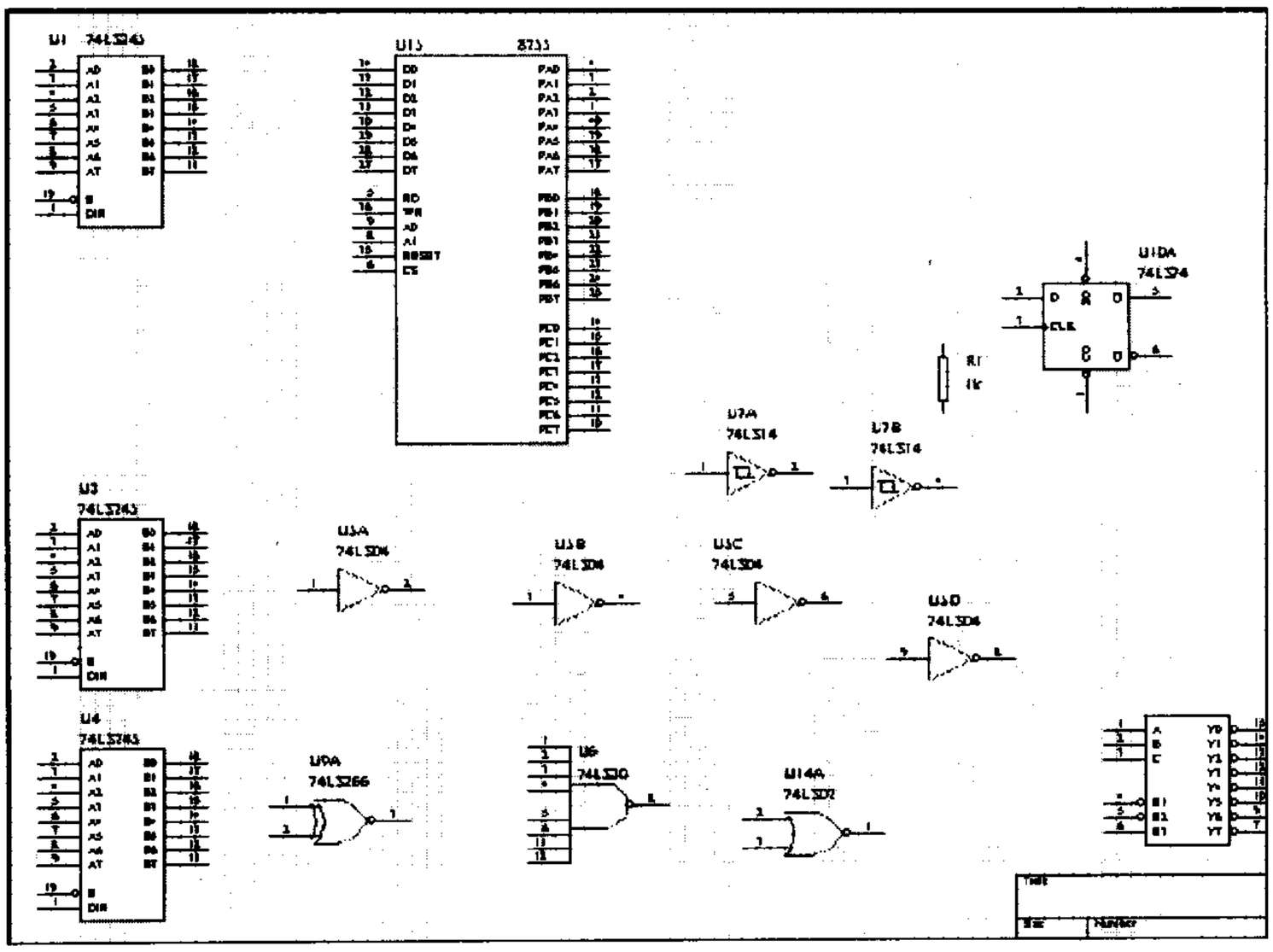


图 4.86　放置这些元件后的图形

（4）调整放置的元件

根据草图来排列刚才放置的元件的位置，调整了位置后的元件如图 4.87 所示。

这些的排列可以使用鼠标拖动元件来排列也可以使用属性编辑对话框来进行，还可以使用 Edit/Move 子菜单的各命令来实现。

注意：因为电阻是从 Digital Tools 工具条上选择装载的，所以应该设定其封装形式（即属性 Footprint 项），在这里设定为 AXIAL0.4，这在将来生成网络表时有用，因为在装载印制板元件时，每个元件都应该具有封装。

（5）放置电源和接地

放置电源和接地命令可以从 Power Objects 工具条上选取，放置电源和接地后，相应进行位置调整，并对电源进行编辑，使电源符合草图要求。放置电源和接地后的电路图如图 4.88 所示，本例中的电源使用的是+5V。

放置电源和接地的操作可以参考前面相关章节的讲解。对电源进行编辑也可参考前面的讲解，在此不再详细重述。

（6）绘制导线连接电路

首先绘制总线和总线出入端口。绘制总线及总线出入端口可以分别执行 Place/Bus 和 Place/Bus Entry 菜单命令来实现，也可以从 Wiring Tools 菜单上选取该命令。绘制了总线后相应调整其位置，并按要求编辑其属性，具体操作可以参考前面相关章节的讲解，绘制的总线如图 4.89 所示。

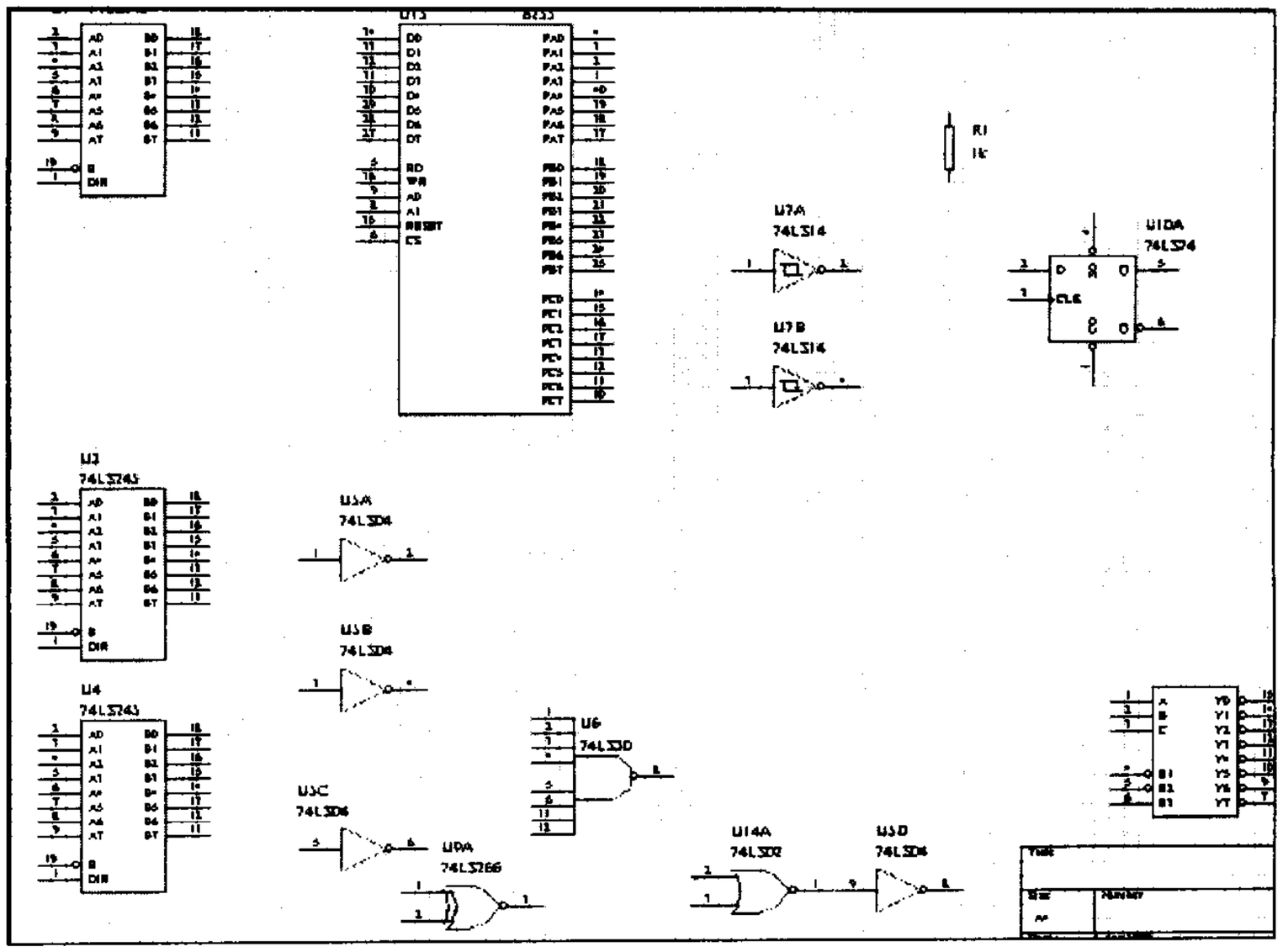


图 4.87　将各元件位置进行了调整后的图形

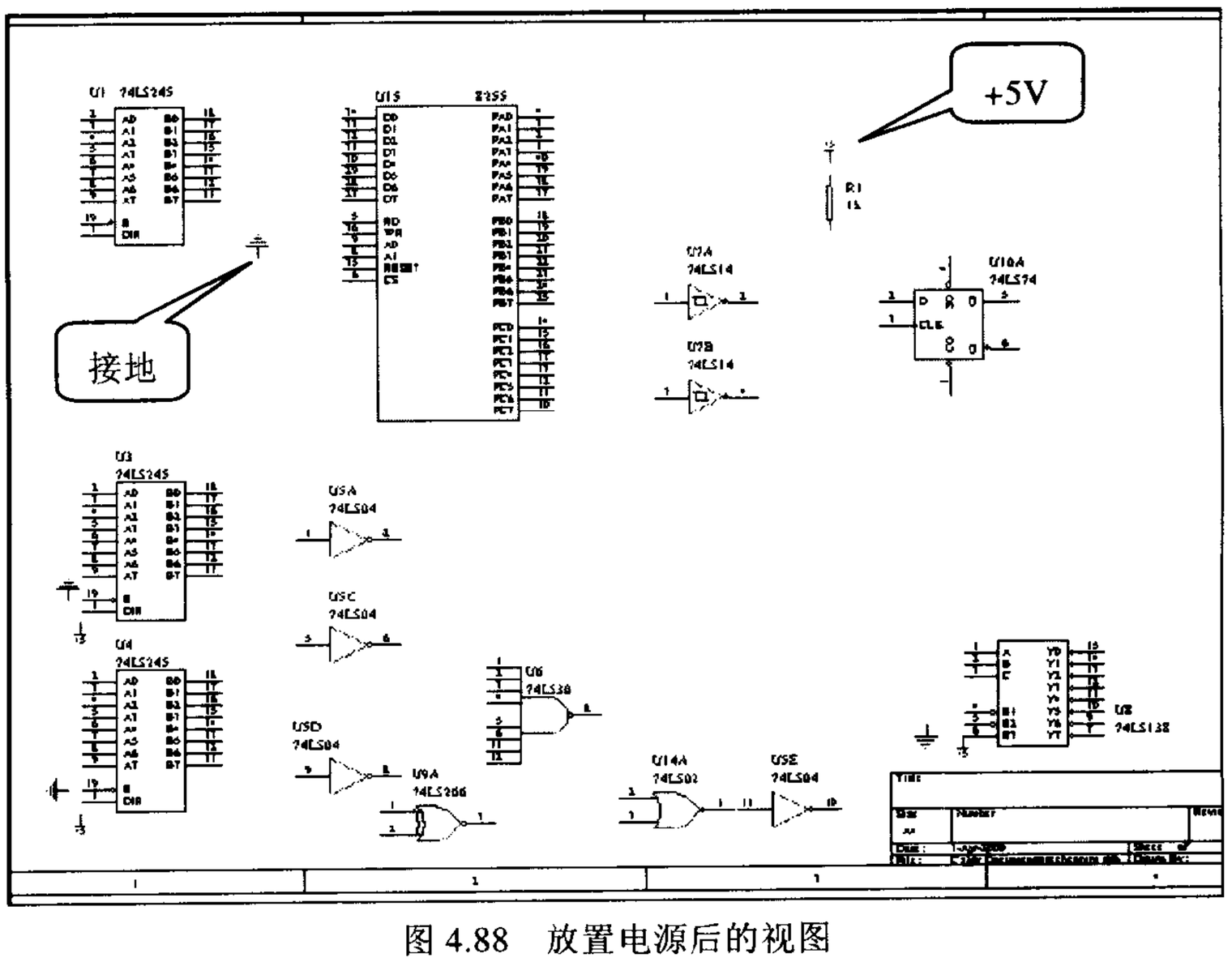


图 4.88　放置电源后的视图

接着绘制导线。绘制导线可以使用 Place/Wire 命令，也可以从 Wiring Toolw 工具条上选取，放置导线后可以对其进行属性修改。绘制了导线后的原理图如图 4.89 所示，此时已经绘制了一半成品电路原理图。

注意：绘制导线时，应该尽量考虑图形的美观、可读，这些要求需要长期进行电路设计才能达到，读者应该循序渐进。

在必要的地方放置节点，放置节点可以执行 Plcae/Junction 命令来实现，也可以从

Wiring Tools 工具条上选择该命令。放置节点后如图 4.89 所示。

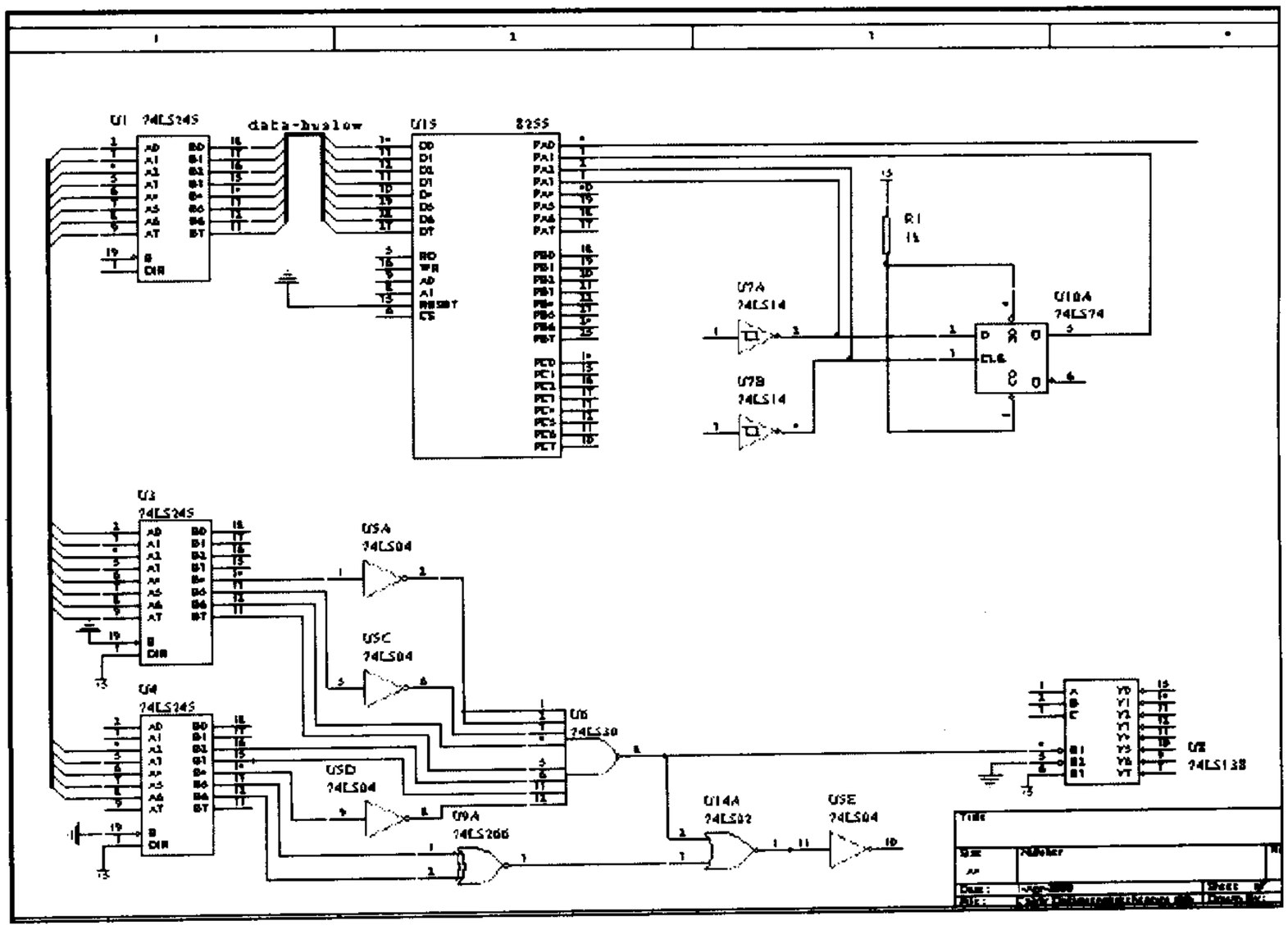


图 4.89　绘制总线、总线出入口、导线以及节点后的图形

（7）设置网络名称

现在可以进行网络名称设置的工作。执行该命令可以从 Wiring Tools 工具条栏中选取或选择菜单 Place/Net Label 命令来进行操作。放置网络名称后，还需要对各网络名称进行编辑，以符合一致性命名要求。放置网络名称并编辑后的电路原理图如图 4.90 所示（这里为了显示清楚，将图形拆为 4 块）。

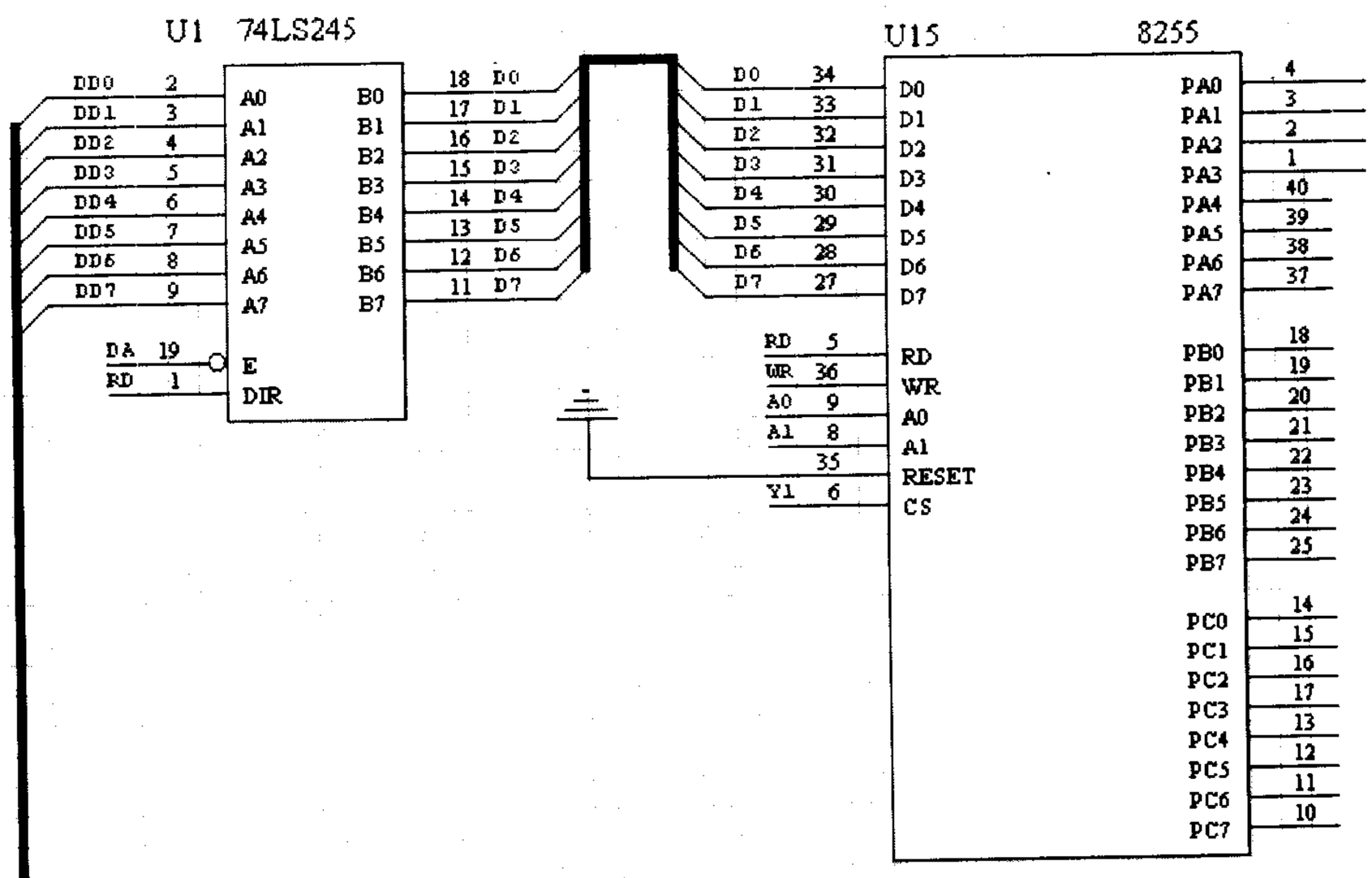


图 4.90（a）　放置了网络名称后的部分图形

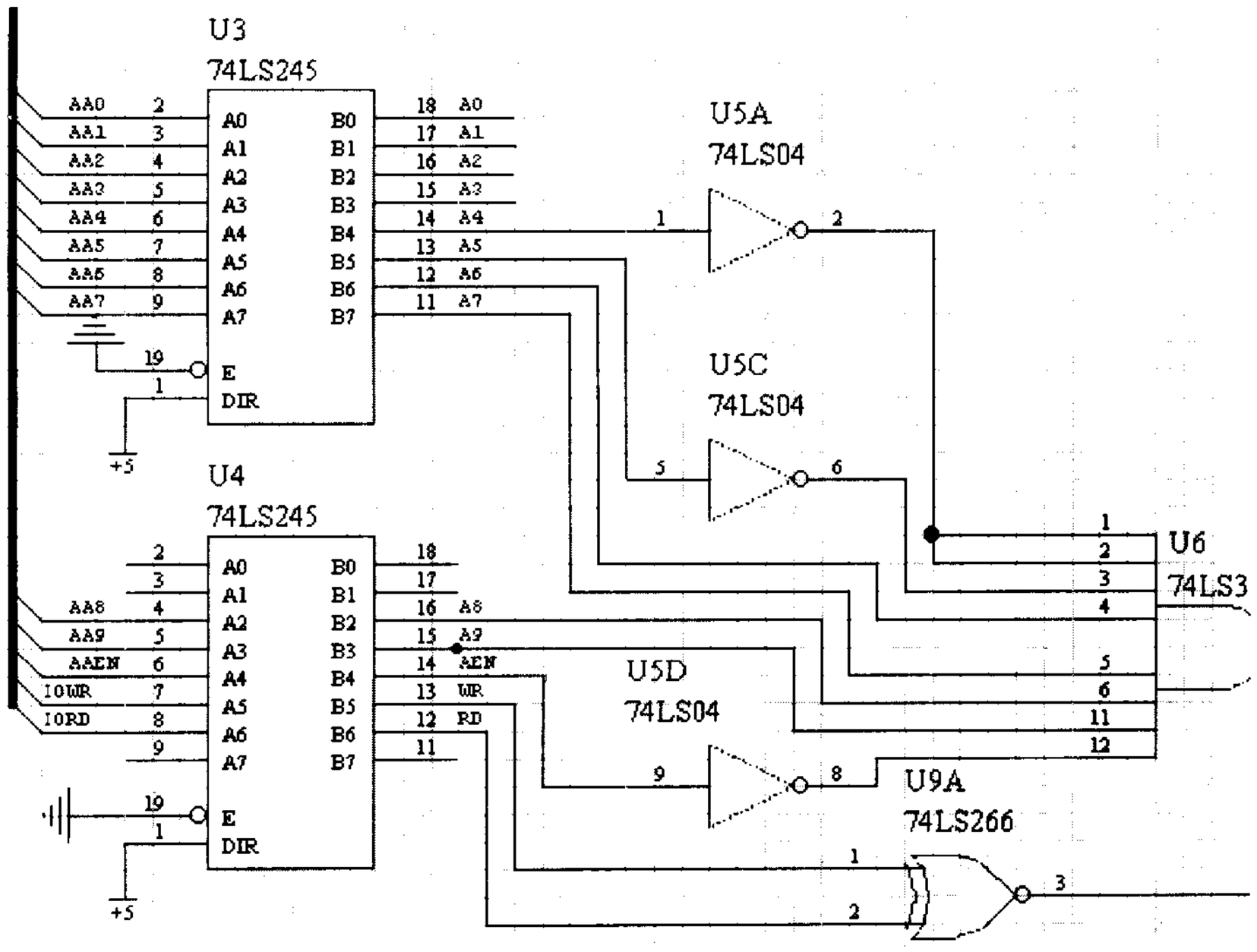


图 4.90（b）　放置了网络名称后的部分图形

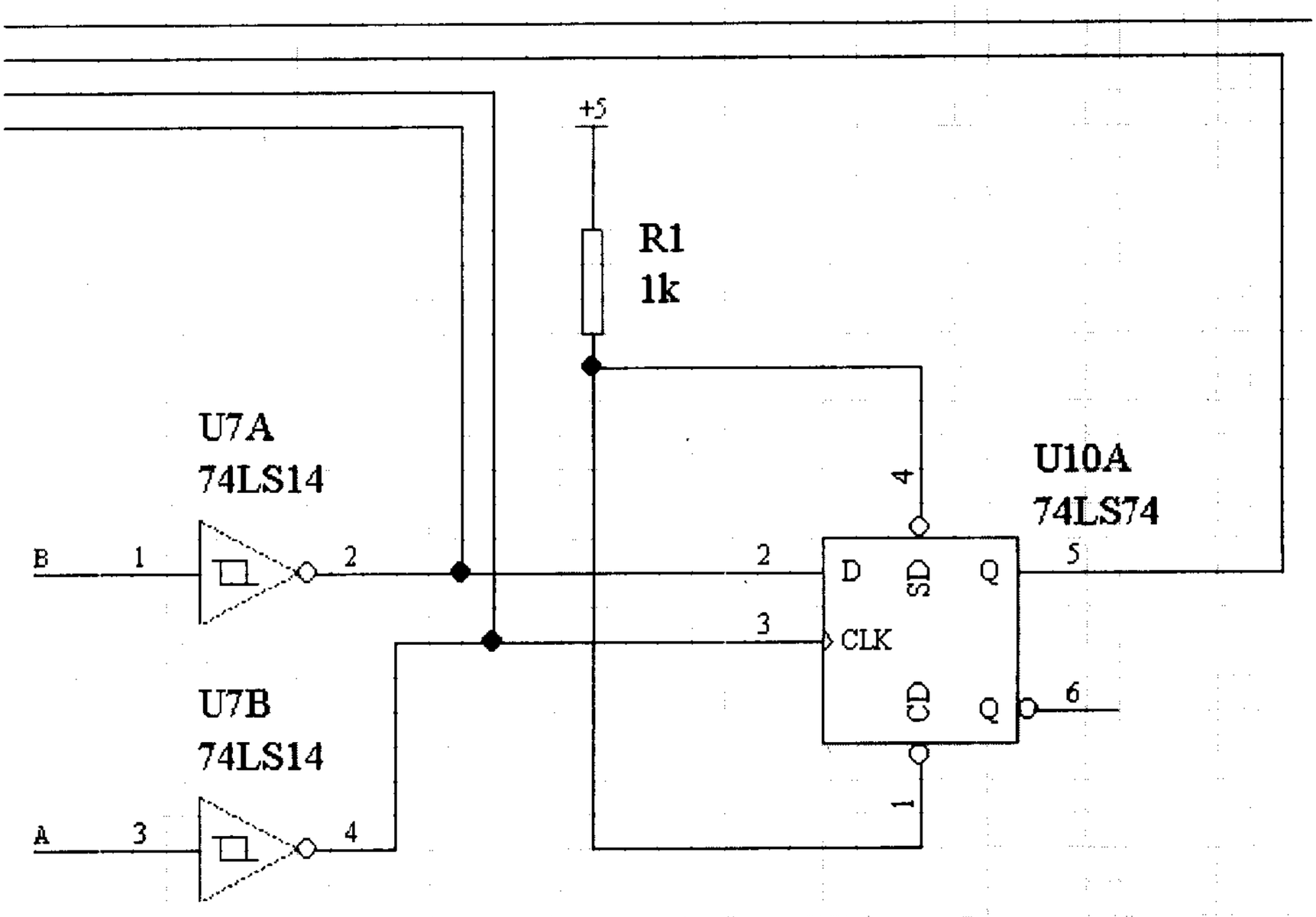


图 4.90（c）　放置了网络名称后的部分图形

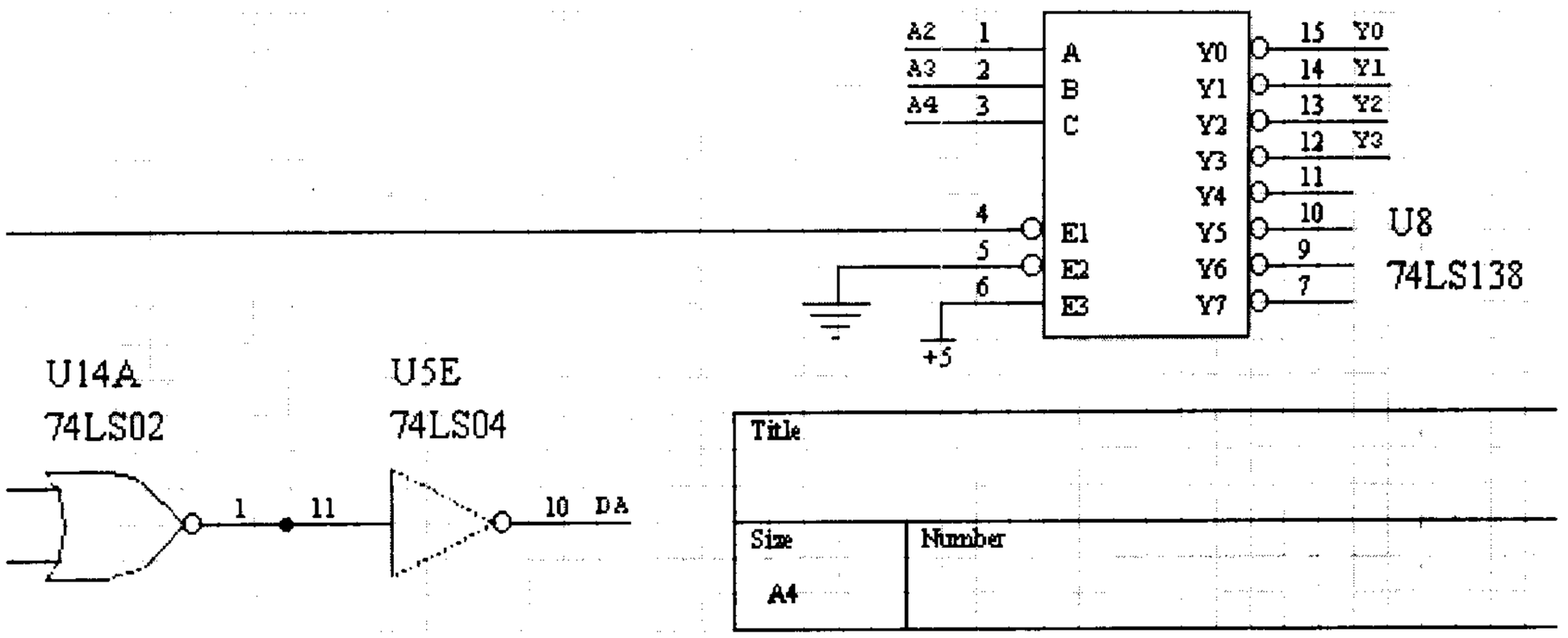


图 4.90（d）　放置了网络名称后的部分图形

（8）添加注释文字

最后执行添加注释文字命令，在需要的地方添加注释文字，并进行编辑，以满足设计目标。该命令可以执行 Place/Annotation 命令，或者从 Wiring Tools 工具条上选取。具体放置注释文字和编辑操作可参考本章前面所讲述的。添加了注释文字的图形如图 4.91 所示（这里也为了显示清楚，只放大添加了注释文字的图形部分）。

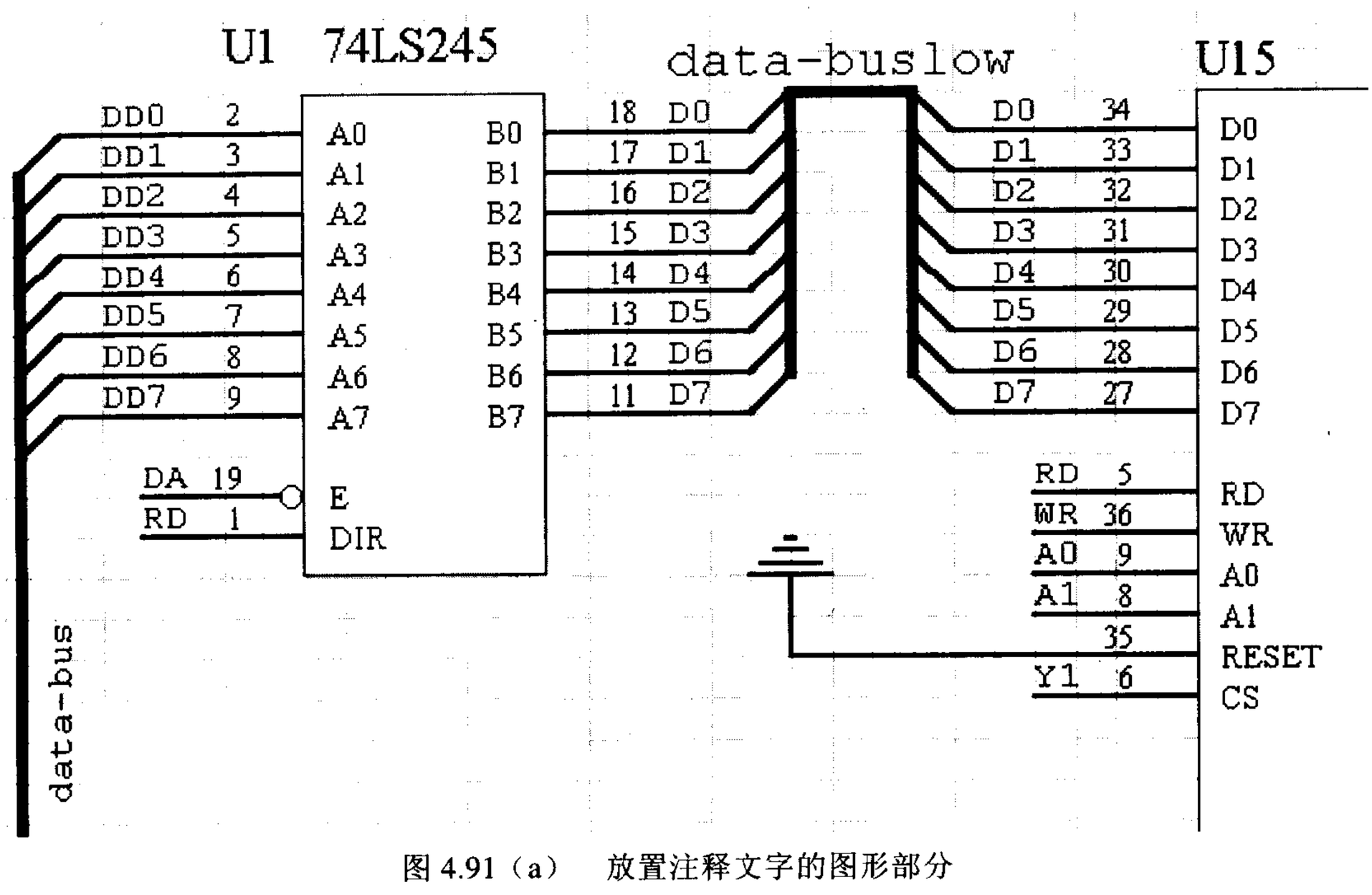


图 4.91（a）　放置注释文字的图形部分

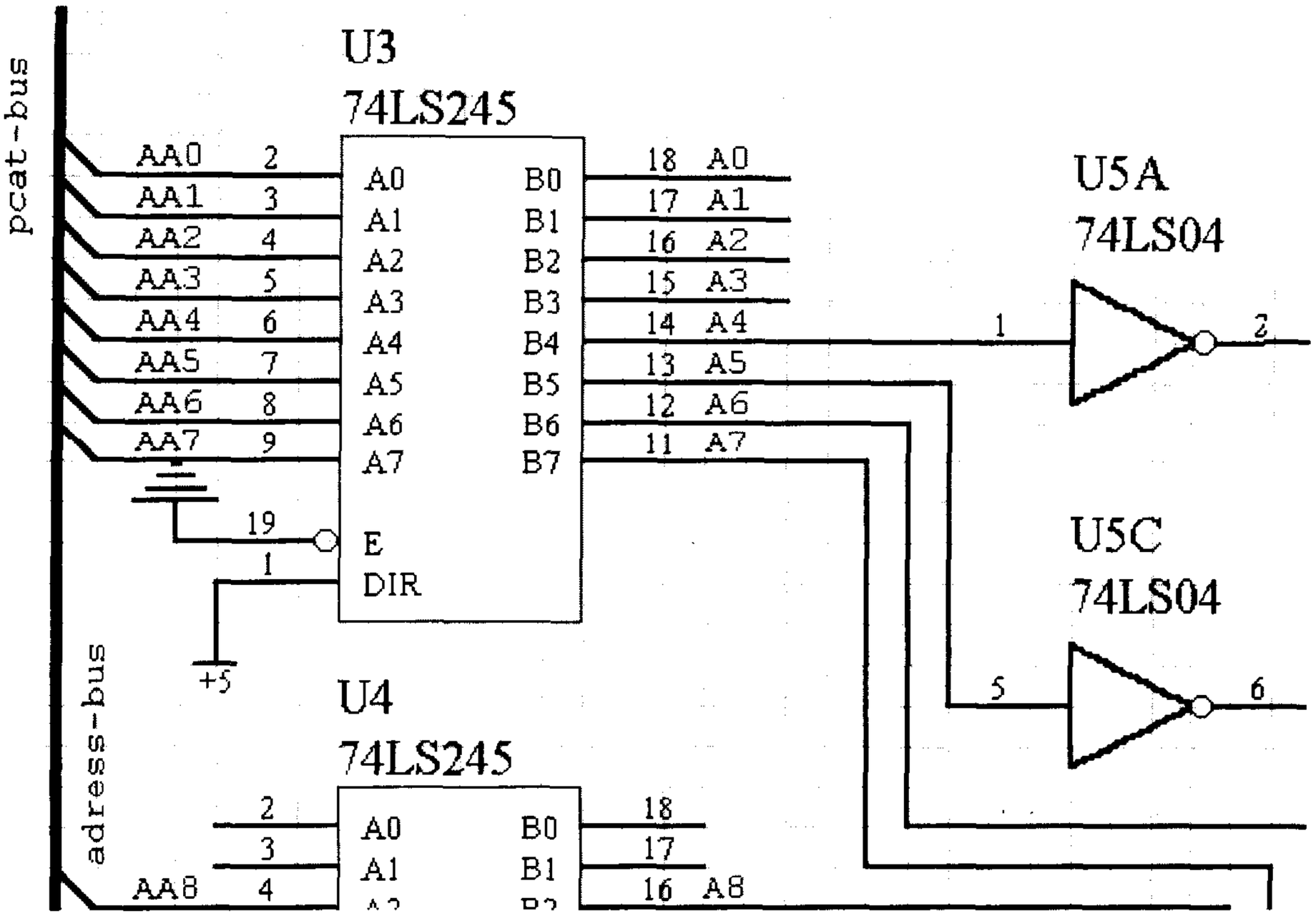


图 4.91（b）　放置注释文字的图形部分

Title	发送脉冲数据的控制电路原理图	
Size A4	Number	Revision
Date:	1-Apr-2000	Sheet of
File:	C:\My Documents\techcomm.ddb	Drawn By: 华星科技

图 4.91（c）　放置注释文字的图形标题栏部分

到上一步为止，我们基本完成了电路图的绘制工作，完整的电路图如图 4.92 所示。

到目前为止，具有完备条件的电路原理图还没有完成，还需要进行一些相关的处理，比如电气规则测试（参考 4.4 节讲解）以及层次原理图的处理等操作，以为 PCB 板的绘制准备足够的条件，这些将会在后续章节进行详细的讲解。

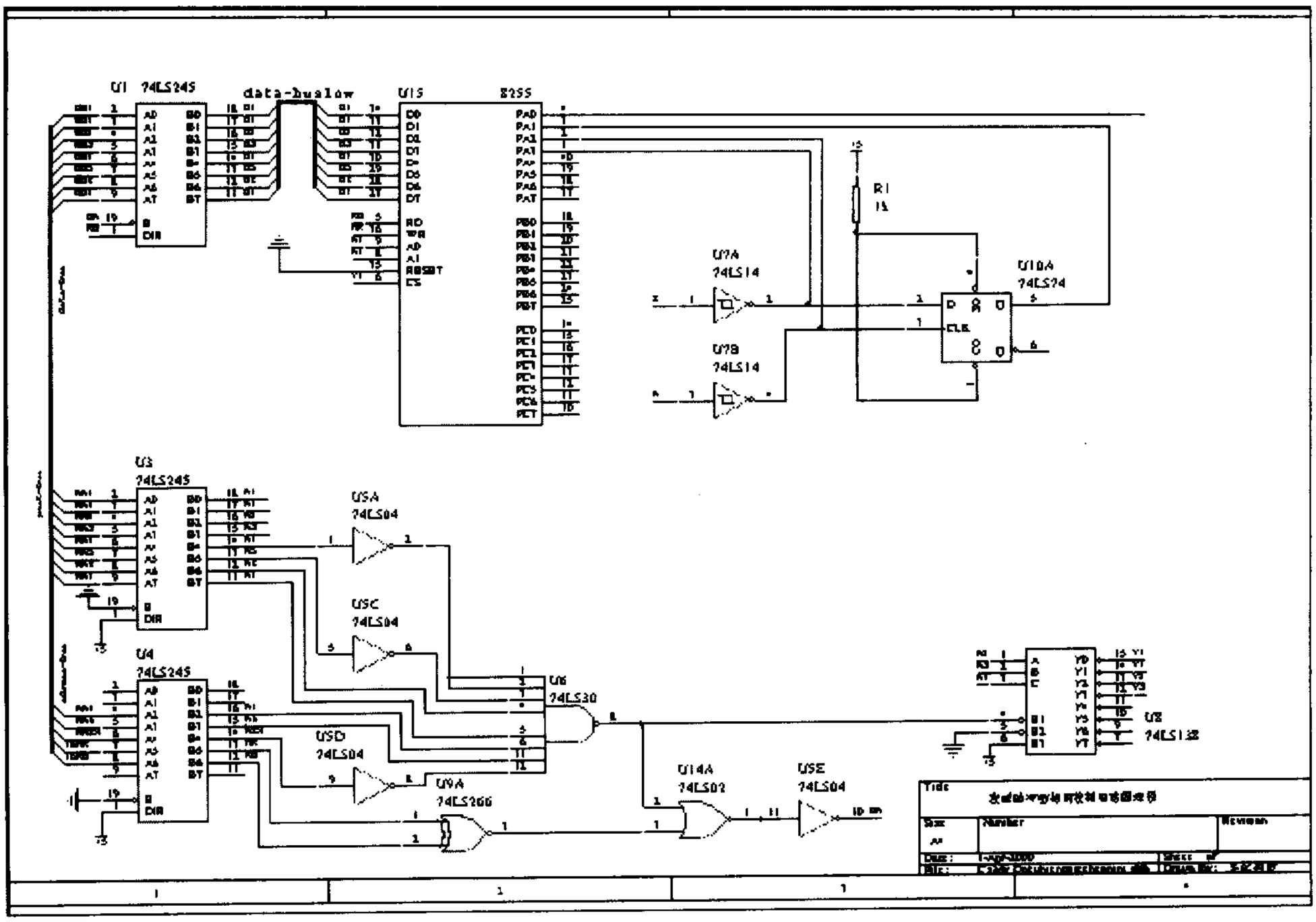


图 4.92　绘制的完整电路原理图

第 5 章　制作元件与建立元件库

当设计绘制电路原理图时，常常在放置元件之前，需要添加元件所在的库，因为元件一般保存在一些元件库中，这样很方便用户设计使用。尽管 Protel 99 内置的元件库已经相当完整，但有时用户还是无法从这些元件库中找到自己想要的元件，比如某种很特殊的元件或新开发出来的元件。在这种情况下，就需要自行建立新的元件及元件库。Protel 99 提供了一个功能强大而完整的建立元件的工具程序，即元件库编辑程序（Library Editor）。下面讲解如何使用元件库编辑器来生成元件和建立元件库。

5.1　元件库编辑器

制作元件和建立元件库是使用 Protel 99 的元件库编辑器来进行的，在进行元件制作讲解前，我们先熟悉一下元件库编辑器。

5.1.1　加载元件库编辑器

原理图元件库编辑器的启动方法如下：

（1）首先在当前设计管理器环境下，执行菜单命令 File/New，系统将显示新建文件对话框，如图 5.1 所示。

（2）然后从对话框中选择原理图元件库编辑器图标，如图 5.1 所示。

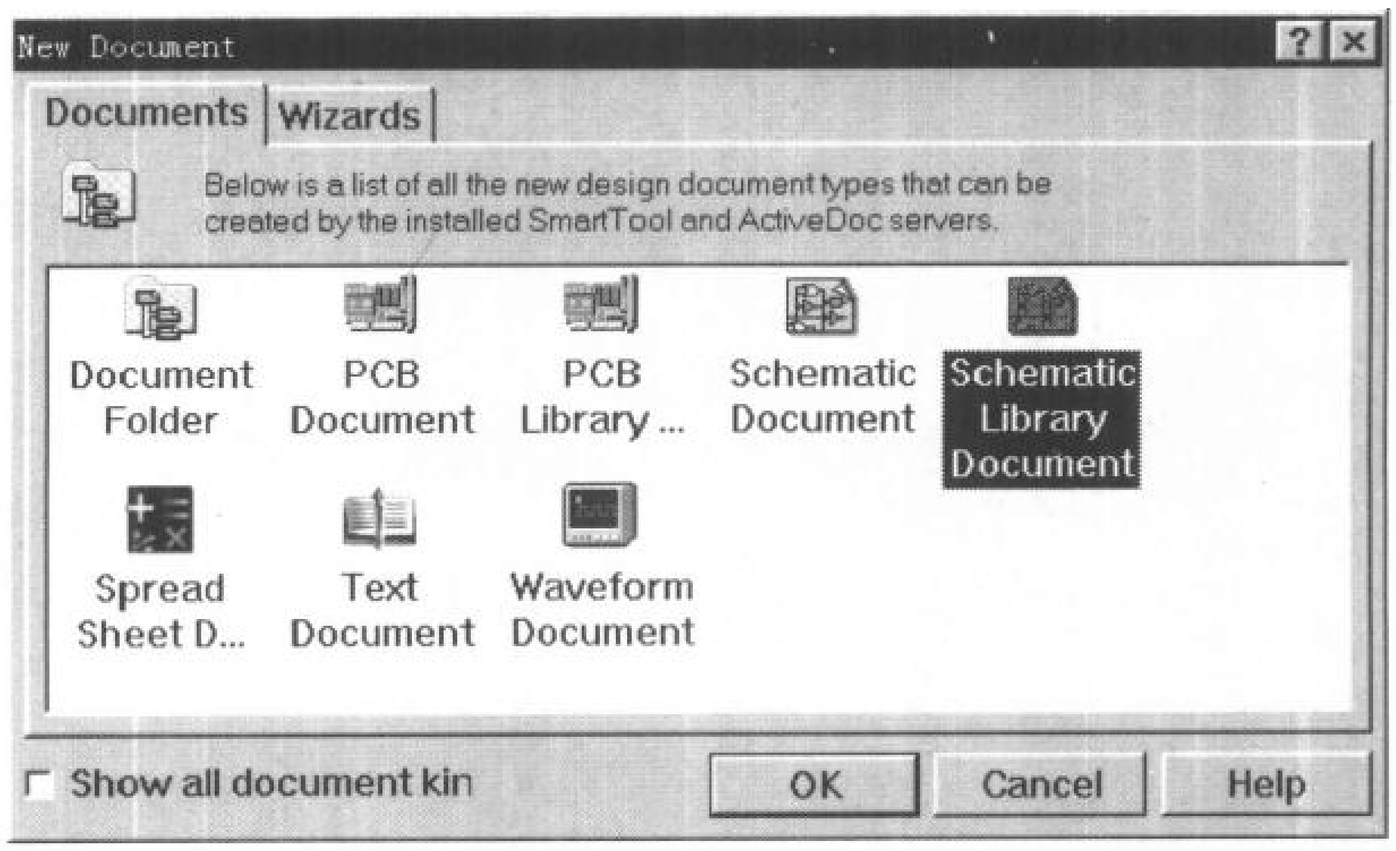


图 5.1　新建文件对话框

（3）接着双击图标或者单击 OK 按钮，系统便在当前设计管理器中创建了一个新元件库文档，此时用户可以修改文档名。

（4）双击设计管理器中的电路原理图元件库文档图标，就可以进入原理图元件库编辑器界面，如图 5.2 所示。

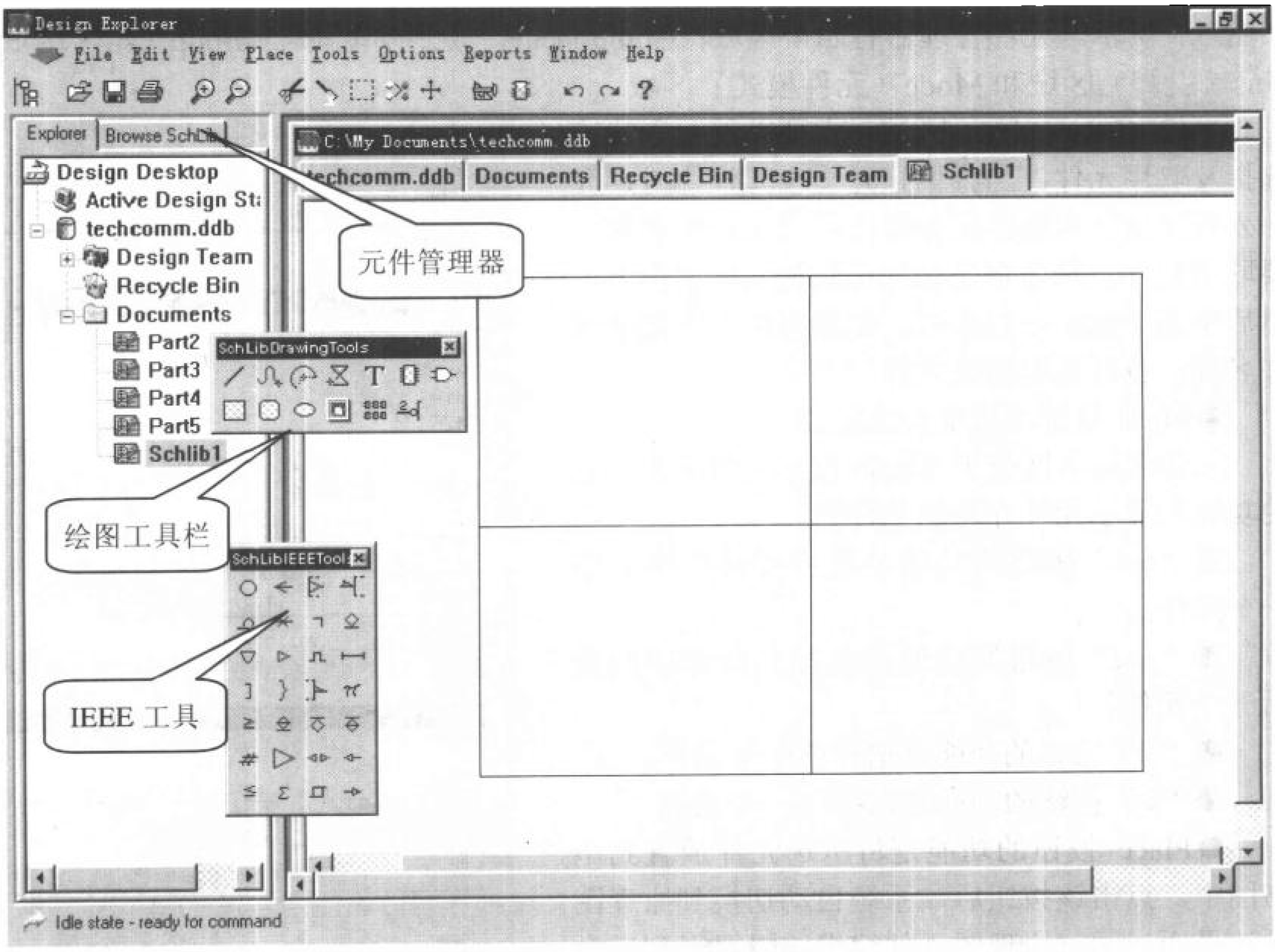


图 5.2　元件库编辑器界面

5.1.2　元件库编辑器界面简介

当用户启动元件库编辑器后，屏幕将出现如图 5.2 所示的元件库编辑器界面。

元件库编辑编辑器与原理图设计编辑器界面相似，主要由元件管理器、主工具条、菜单、常用工具条和编辑区等组成。不同的是在编辑区有一个十字坐标轴，将元件编辑区划分为四个象限。象限的定义和数学上的定义相同，即右上角为第一象限、左上角为第二象限、左下角为第三象限、右下角为第四象限，一般我们在第四象限进行元件的编辑工作。

除了主工具条以外，元件库编辑器提供了两个重要的工具条，即图 5.2 中的图形绘制工具条和 IEEE 符号工具条。

5.2　元件库的管理

在讲述如何制作元件和创建元件库前，我们先了解元件管理工具的使用，以便为后面创建新元件时实现有效的管理。下面主要介绍元件库编辑器左边的元件管理器的组成和使用方法，同时还将介绍其他的一些相关命令。

5.2.1　元件管理器

单击如图 5.2 所示的元件管理器的选项卡 Browse Schlib，就可以看到元件管理器，

如图 5.3 所示。元件管理器有四个区域：Components（元件）区域、Group（组）区域、Pins（引脚）区域和 Mode（元件模式）区域。

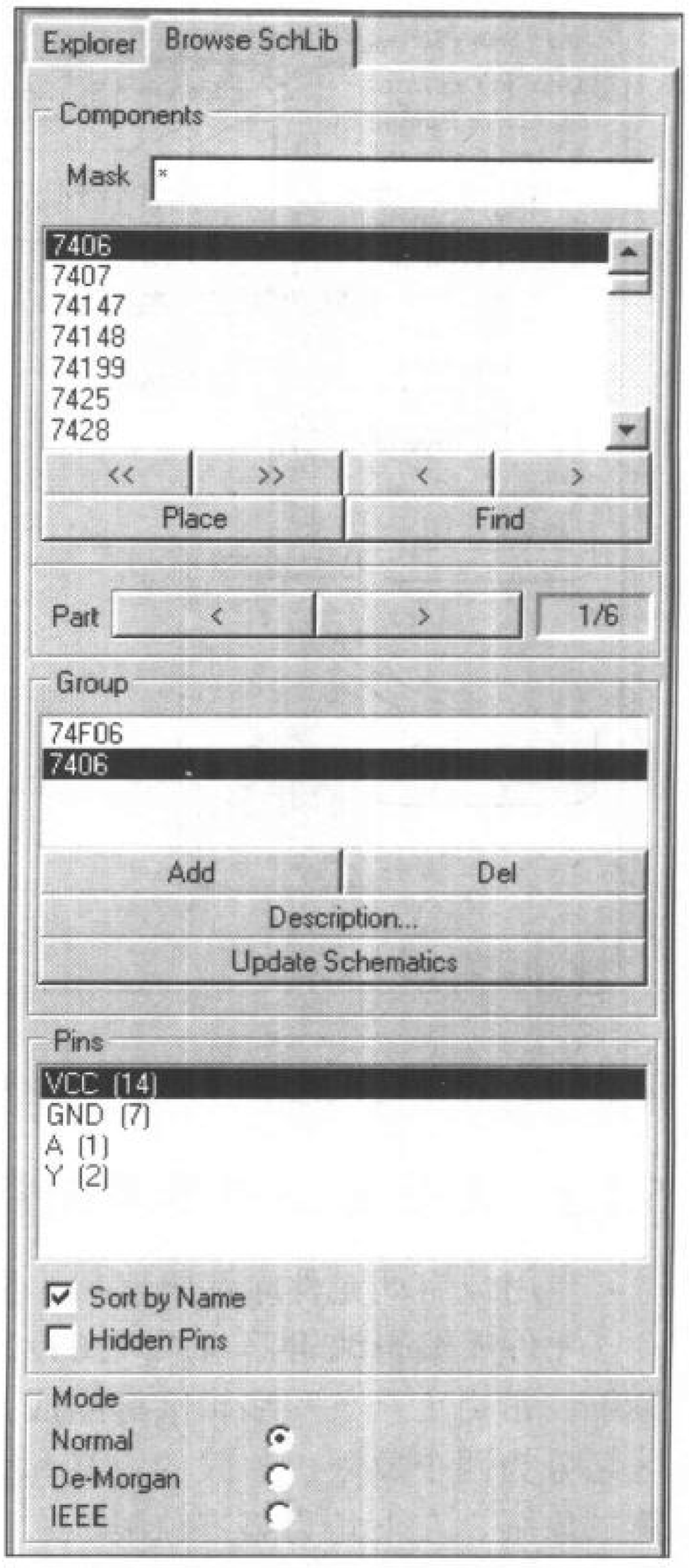


图 5.3　元件管理器

（1）Components 区域　主要功能是查找、选择及取用元件。当我们打开一个元件库时，元件列表就会罗列出本元件库内所有元件的名称。要取用元件，只要将光标移动到该元件名称上，然后单击 Place 按钮即可。如果直接双击某个元件名称，也可以取出该元件。

●Mask 设置项用于筛选元件。

元件名显示区位于 Mask 设置项的下方，它的功能是显示元件库里的元件名。

●“>>”按钮的功能是选择元件库中的第一个元件。

●“<<”按钮的功能是选择元件库中的最后一个元件。

●“<”按钮的功能是选择前一个元件。

●“>”按钮的功能是选择下一个元件。

●Place 按钮的功能是将所选元件放置到电路图中。点击该按钮后，系统自动切换到原理图设计界面，同时原理图元件编辑编辑器退到后台运行。

●Find 按钮的功能是搜索元件库。点击该按钮后系统将启动元件搜索工具，搜索已经存在的元件或元件库，后面将进行讲解。

●“Part”是针对复合包装元件而设计的。Part 右边有一个状态栏，显示当前的器件号。

（2）Group 区域　主要功能是查找、选择及取用元件集。所谓元件集就是共用元件符号的元件，例如 7400 的元件集有 74LS00、7400、74ALS00 等等，它们都是非门元件，引脚名称与编号都一致，所以可以共用元件符号，以节省元件库的空间。

●Add 按钮的功能是添加元件组，将指定的元件名称归入该元件库。点击该按钮后，会出现如图 5.4 所示的对话框。输入指定的元件名称，点击 OK 按钮即可将指定元件添加进元件组。

●Del 按钮用于将元件组显示区内指定的元件从该元件组里删除。

●单击 Description 按钮，将显示 Component Text Fields 对话框，如图 5.5 所示。这个对话框共有 Designator、Library Fields 和 Part Field Names 三个选项卡。

Designator 选项卡包括如下选项：Default Designator（缺省的流水序号）、Sheet Part Filename（如果该元件是绘图页元件，则在此处设置对应子绘图页的路径及文件名）、Description（元件描述，通常是关于本元件功能的简要说明）和 Foot Print（元件包装形

式，共有四栏）。

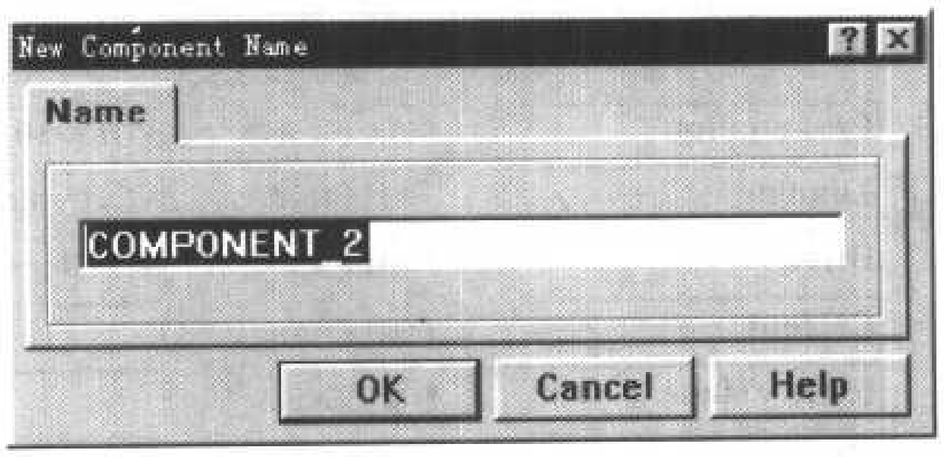


图 5.4　添加元件组对话框

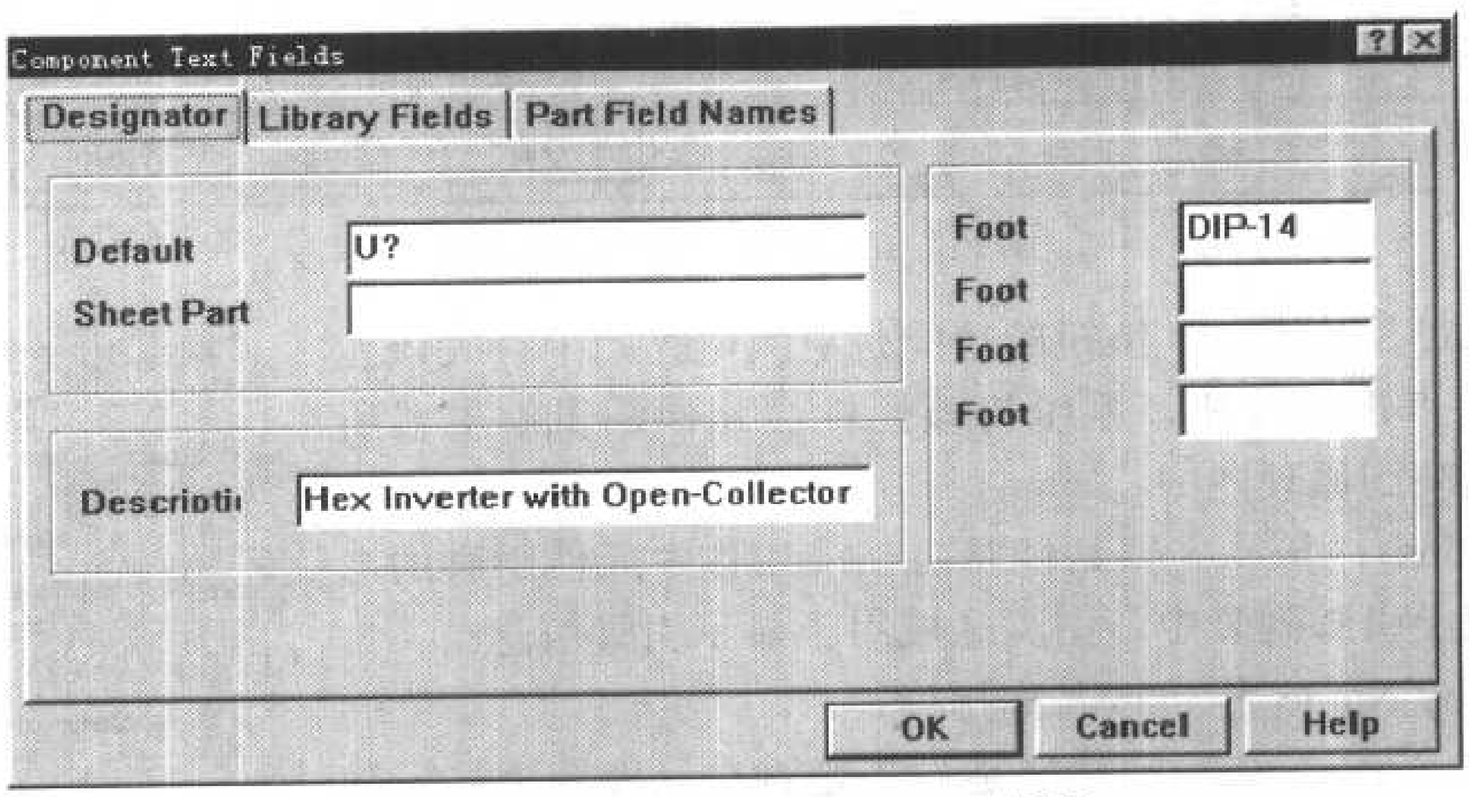


图 5.5　Component Text Fields 对话框

Component Text Fields 对话框的 Library Fields 选项卡如图 5.6 所示，共有 8 个 Text Field 栏，用户可根据需要进行设置。每个数据栏最多能够容纳 255 个字符。

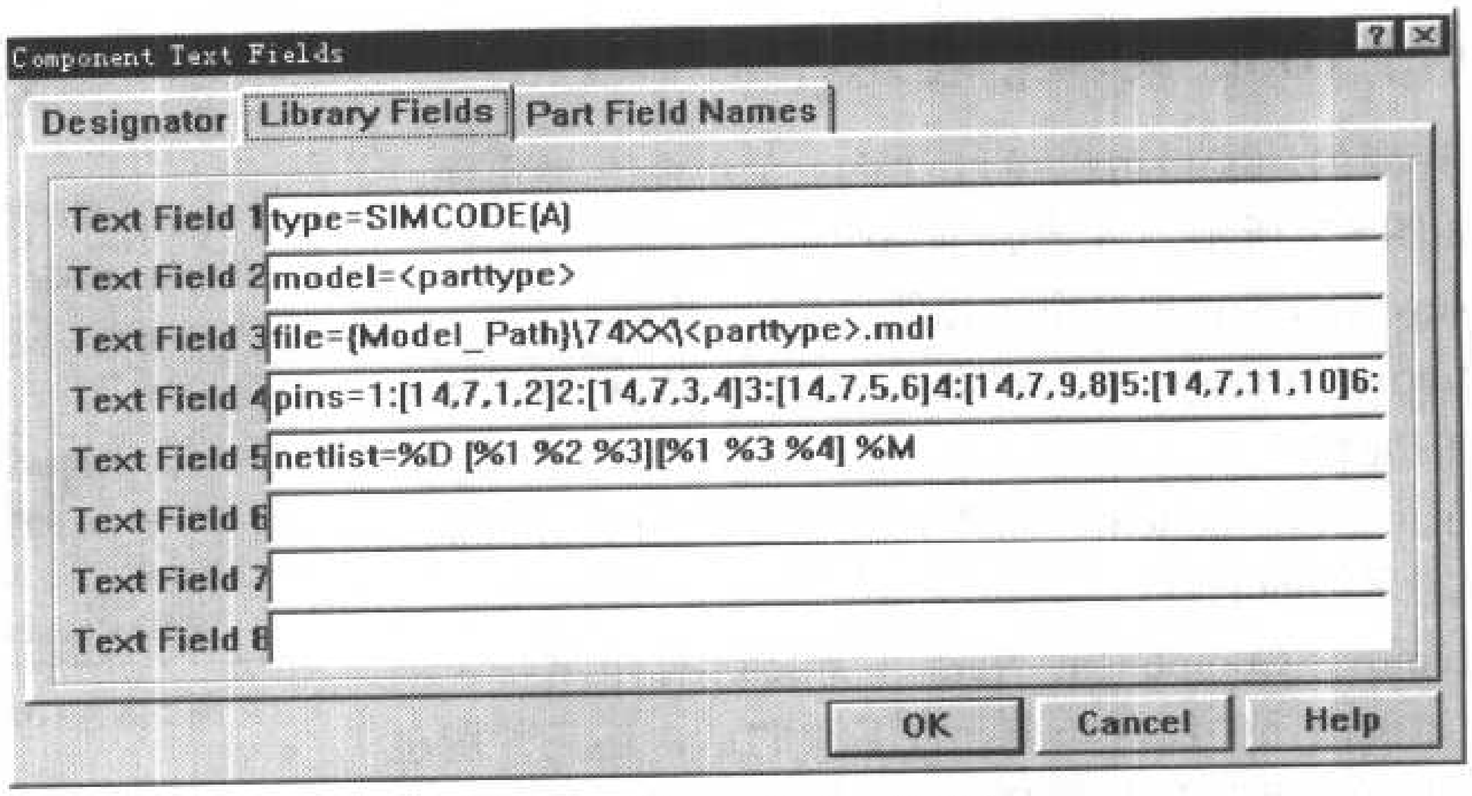


图 5.6　Library Fields 选项卡

Component Text Fields 对话框的 Part Field Names 选项卡如图 5.7 所示，一共有 16 个 Part Field Name 栏，用户可根据需要进行设置。每个数据栏最多能够容纳 255 个字符。当我们在绘图页中使用该元件时，可以看到这些数据内容，也能以用户定义的字体、尺寸和颜色来加以编辑。

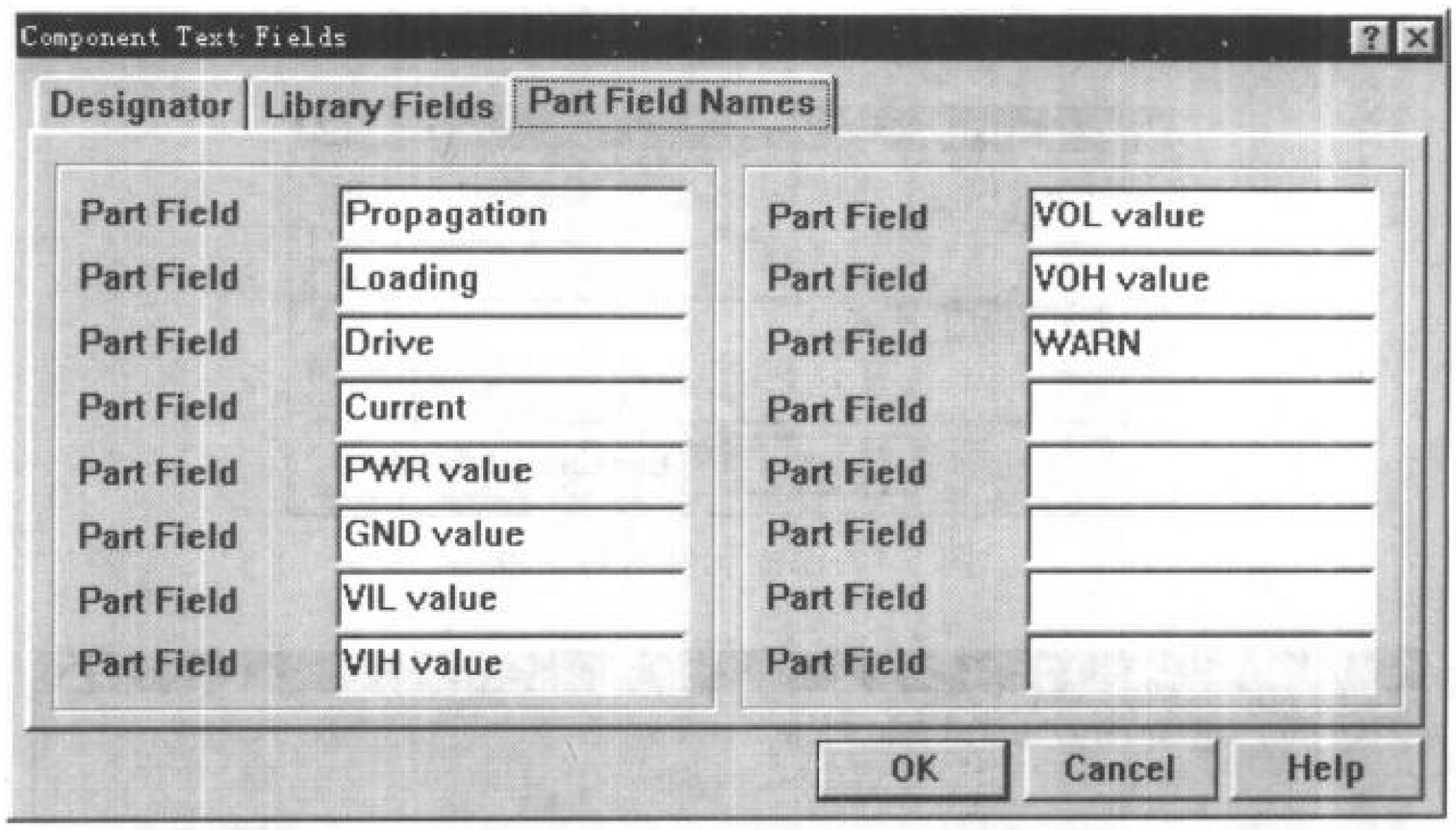


图 5.7　Part Field Names 选项卡

●Update Schematics 按钮的功能是更新电路图中有关该元件的部分。点击该按钮，系统将该元件在元件编辑编辑器所做的修改反映到原理图中。

（3）Pins 区域　主要功能是将当前工作中元件引脚的名称及状态列于引脚列表中，引脚区域用于显示引脚信息。

●Sort by Name 指定按名称排列。

●Hidden Pins 选项的功能是设置是否在元件图中显示隐含引脚。

（4）Mode 区域　其功能是指定元件的模式，包括 Normal、De-Morgan 和 IEEE 三种模式。

5.2.2　利用 Tools 菜单管理元件

元件管理器的功能也可以通过 Tools 菜单命令来实现，Tools 菜单如图 5.8 所示。各项命令说明如下：

（1）New Component　添加元件。

（2）Remove Component　删除元件管理器的 Component 区域中指定的元件。

（3）Rename Component　修改元件管理器的 Component 区域中的指定元件的名称。

（4）Remove Component Name　删除元件组里指定的元件名称。如果该元件仅有一个元件名称的话，连元件图也会被删除。此命令相当于点击 Group 区域的 Del 按钮。

（5）Add Component Name　在元件组里添加元件名称。此命令相当于点击 Group 区域的 Add 按钮。

（6）Copy Component　将该元件复制到指定的元件库中。点击此命令后，会弹出对话框。选择元件库后按 OK 按钮即可将该元件复制到指定的元件库中。

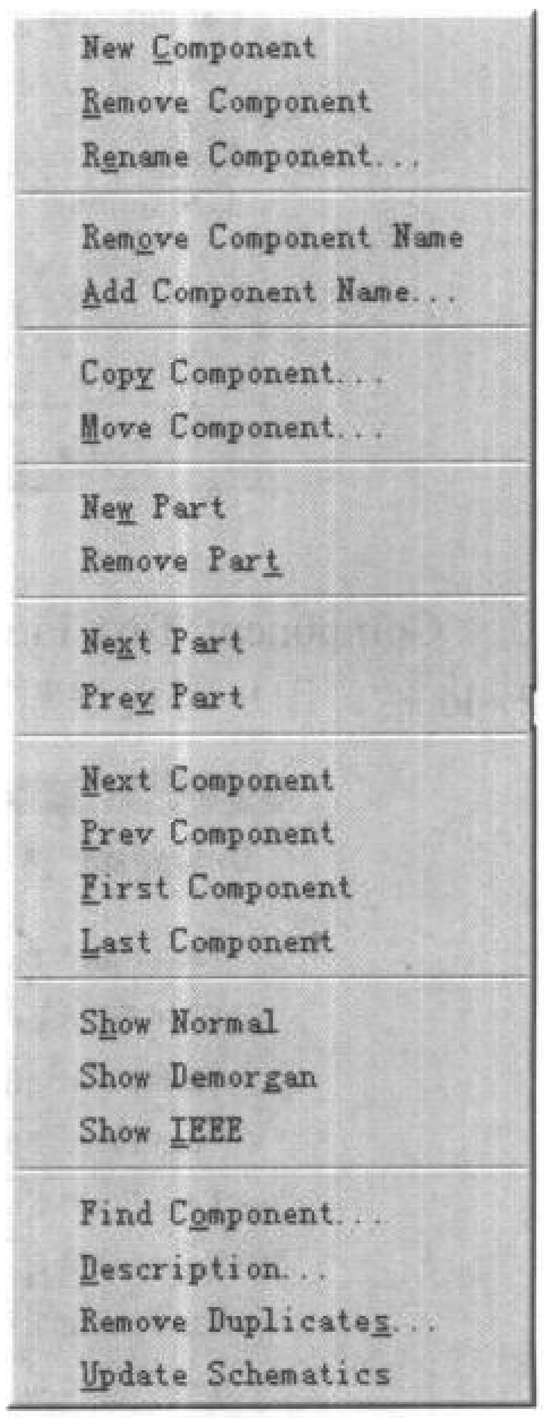


图 5.8　Tools 菜单项

（7）Move Component　将该元件移到指定的元件库中。点击此命令后，会出现对话框。选择元件库后按 OK 按钮即可将该元件移到指定的元件库中。

（8）New Part　在复合元件中新增元件。

（9）Remove Part　删除复合元件中的元件。

（10）Next Part　切换到复合元件中的下一个元件。相当于 Component 区域中 Part 右边的“<”按钮。

（11）Prev Part　切换到复合元件中的前一个元件。相当于 Component 区域中 Part 右边的“>”按钮。

（12）Next Component　切换到元件中的下一个元件。相当于 Component 区域中 Part 右边的“<”按钮。

（13）Prev Component　切换到元件中的前一个元件。相当于 Component 区域中 Part 右边的“>”按钮。

（14）First Component　切换到元件库中的第一个元件，相当于 Component 区域中“<<”按钮。

（15）Last Component　切换到元件库中的最后一个元件，相当于 Component 区域中“>>”按钮。

（16）Show Normal　相当于 Mode 区域中的 Normal 选项。

（17）Show Demorgan　相当于 Mode 区域中的 Demorgan 选项。

（18）Show IEEE　相当于 Mode 区域中的 IEEE 选项。

（19）Find Component　相当于 Component 区域中的 Find 按钮。

（20）Description　启动元件描述对话框，相当于 Group 区域中的 Description 按钮。

（21）Remove Duplicates　删除元件库中重复的元件名。

（22）Update Schematics　将元件库编辑器中所做的修改，更新到打开的原理图中，相当于 Group 区域中的 Update Schematics 按钮。

5.2.3　查找元件

元件管理器为用户提供了查找元器件的工具。在元件管理器中，单击 Find 按钮，系统将弹出如图 5.9 所示的查找元件对话框，在该对话框中，可以设定查找对象，以及查找范围，可以查找的对象为包含在.ddb 和.lib 文件中的元件。该对话框的操作使用方法如下：

（1）Find Component 操作框　用来设定查找的对象，可以在选择 By Library Reference 复选框后，并在其编辑框中填入搜索的元件名。也可以选择 By Description 复选框，然后在其编辑框中输入日期、时间或元件大小等描述对象，系统将会搜索所有符合描述对象的元件。

（2）Search 操作框　用来设定搜索方位，查找元件时可以根据情况设定查找的路径、目录和文件后缀等。如果单击 Path 右侧的按钮，则系统会弹出如图 5.10 所示的浏览文件夹，可以设置搜索路径。

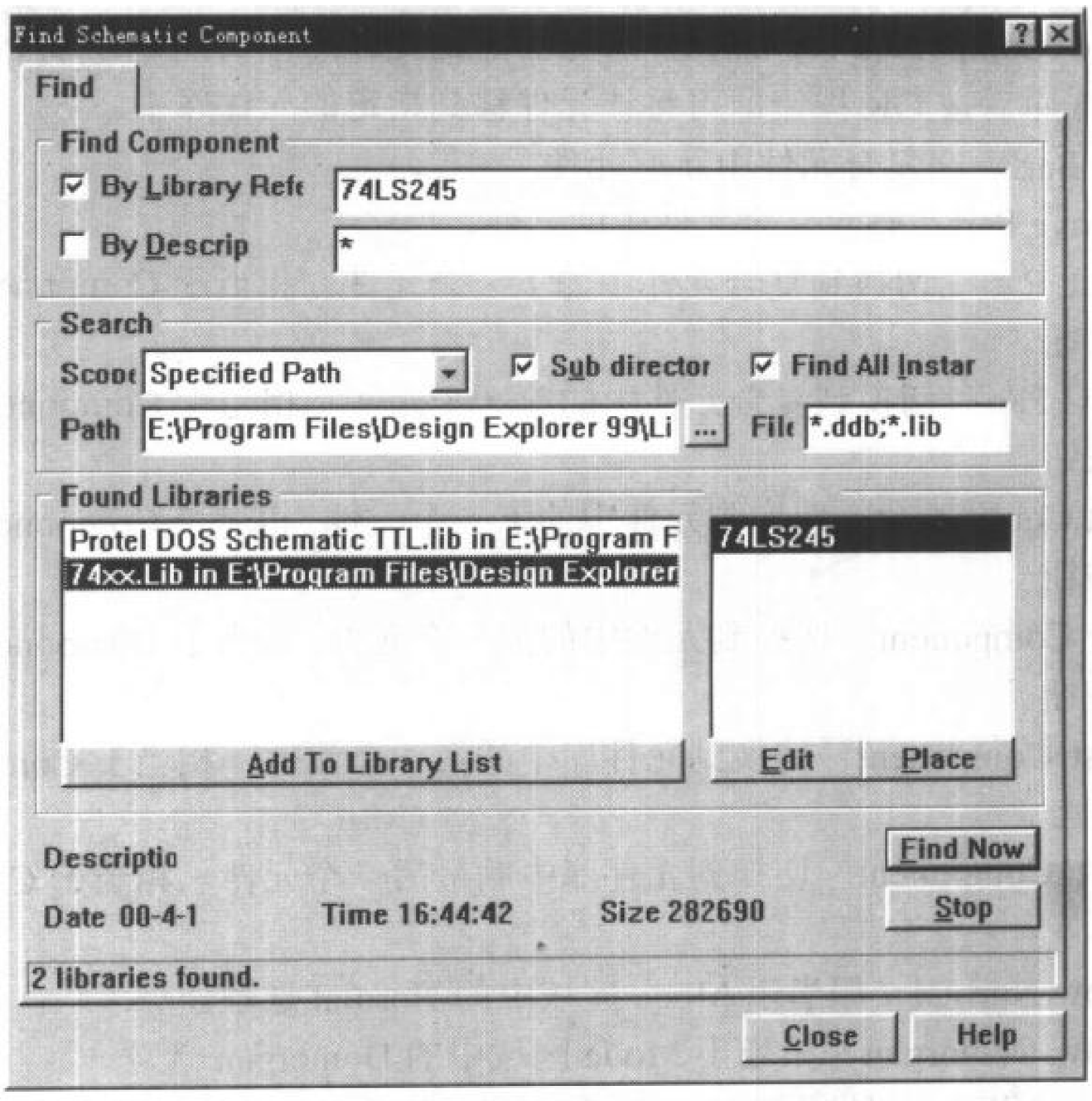


图 5.9　查找元件对话框

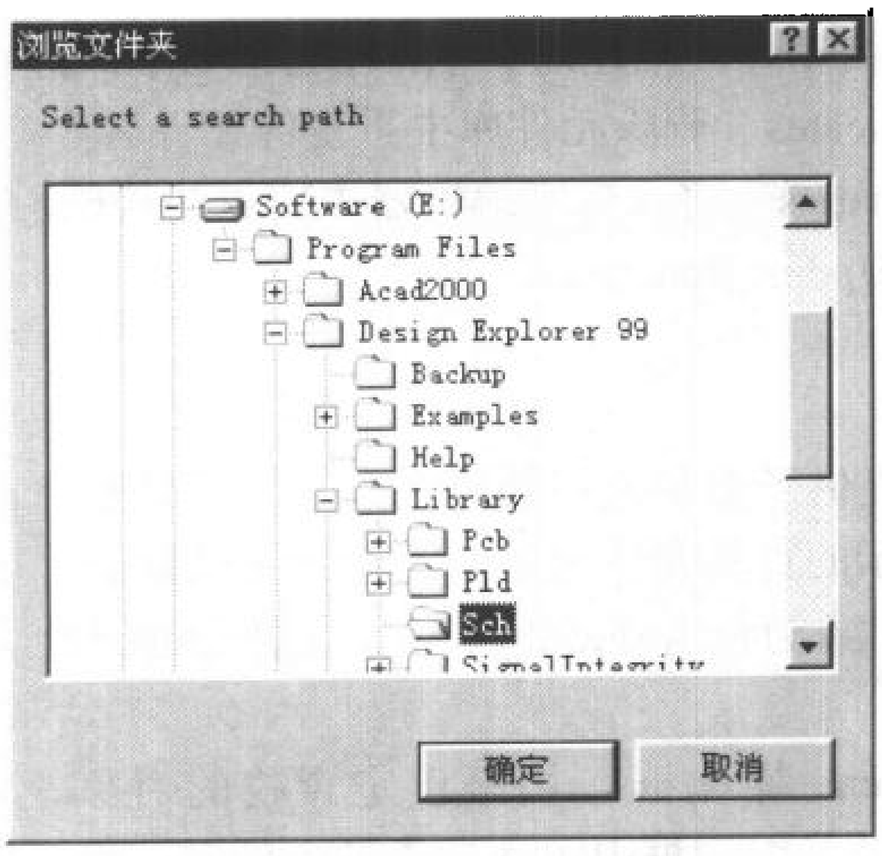


图 5.10　浏览文件夹对话框

（3）Found Libraries 操作框　在描述列表框中将显示所搜索到元件所属的元件库，如果单击 Add To Library List 按钮，则将选中的元件库加到当前元件库管理器中。单击 Edit 按钮则对选中的元件进行编辑。单击 Place 按钮则自动切换到原理图设计界面，同时原理图元件编辑编辑器退到后台运行。

如果需要停止搜索，则可以按 Stop 按钮。

注意：在整个搜索过程中速度可能比较慢，用户需要耐心等待。

5.3　元件绘图工具

前面讲述了元件库管理器的使用，现在讲解如何制作元件。制作元件可以利用绘图工具来进行，常用的绘图工具包括一般绘图工具条和 IEEE 符号工具条。

5.3.1　一般绘图工具

图 5.11 为元件库编辑系统中的一般绘图工具条。绘图工具条的打开与关闭可以通过选取主工具条里的图标或执行菜单命令 View/Toolbars/Drawing Toolbar 来实现。

图 5.11　绘图工具条

绘图工具条上的命令也对应 Place 菜单上的各命令。我们也可以从 Place 菜单上直接选取命令。工具条上各按钮的功能如表 5.1 所示。

表 5.1　一般绘图工具条按钮功能

按　钮	对应菜单命令	功　能
	Place/Line	绘制直线
	Place/Beziers	绘制贝塞尔曲线
	Place/Elliptical Arcs	绘制椭圆弧线
	Place/Polygons	绘制多边形
T	Place/Text	插入文字
	Tools/New Component	插入新部件
		添加新部件至当前显示的元件
	Place/Rectangle	绘制直角矩形
	Place/Round Rectangle	绘制圆角矩形
	Place/Ellipses	绘制椭圆形及圆形
	Place/Graphic	插入图片
	Edit/Paste Array	将剪贴板的内容阵列粘贴
	Place/Pins	绘制引脚

这些命令中大部分与上一章介绍的绘图工具操作一致，下面对绘制 Bezier 曲线和绘制引脚这两个命令进行实例讲解。

5.3.2　绘制 Bezier 曲线

Bezier 曲线的绘制可以通过执行菜单命令 Place/Drawing Tools/Beziers 或单击绘图

工具条上的按钮 来激活。

当激活该命令后，将在鼠标边上出现一个大十字，此时可以在图纸上绘制曲线，当确定第一点后，系统会要求确定第二点，确定的点数大于或等于 2，就可以生成曲线，当只有两点时，就生成了一直线。确定了第二点后，可以继续确定第三点，一直可以延续下去，直到用户点击鼠标右键结束。绘制 Bezier 曲线的过程如图 5.12 所示。

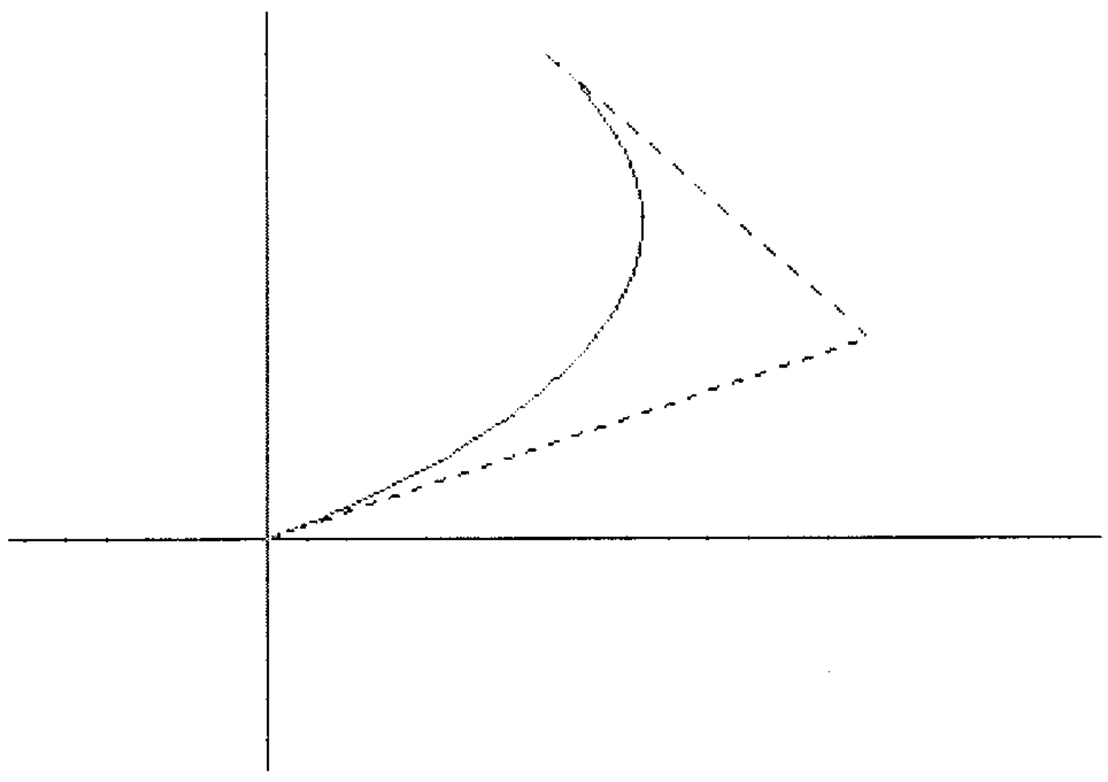


图 5.12　绘制 Bezier 曲线示意图

如果选中 Bezier 曲线，则会显示绘制曲线时生成的控制点，如图 5.13 所示，这些控制点其实就是绘制曲线时确定的点。

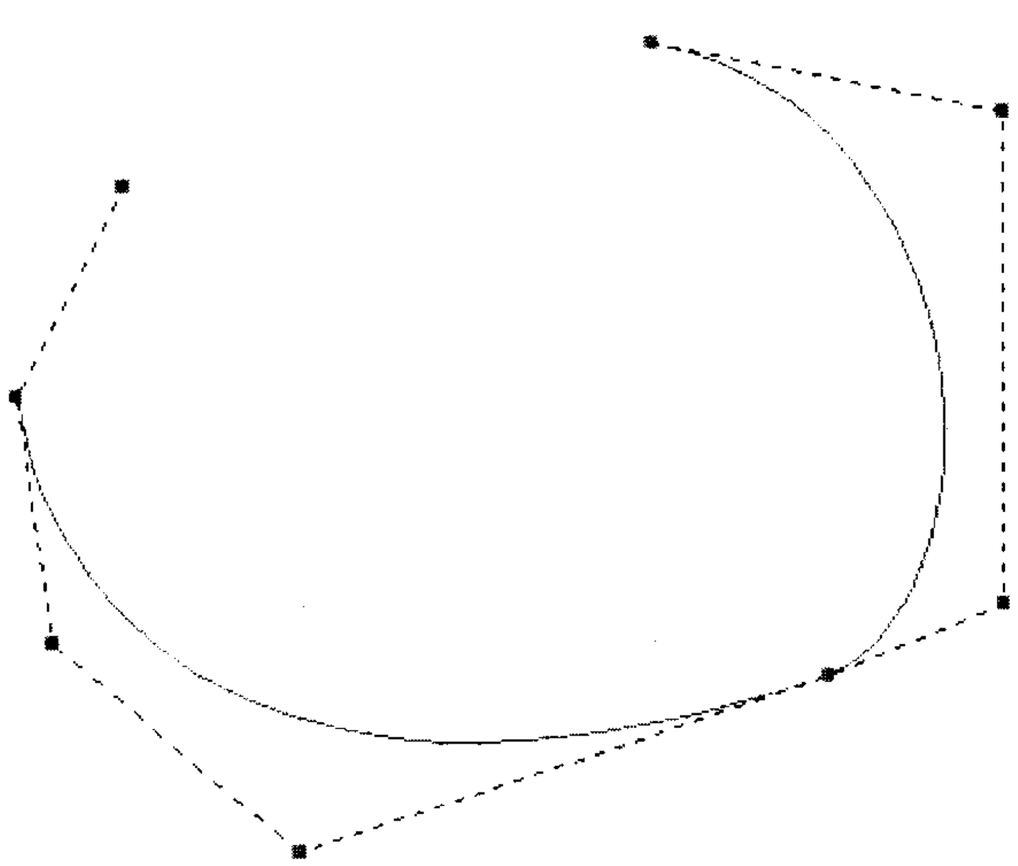


图 5.13　Bezier 曲线控制点

如果想编辑曲线的属性，则可以使用鼠标双击曲线，或选中曲线后单击鼠标右键，从快捷菜单中选取 Properties 命令，就可以进入属性对话框，如图 5.14 所示。

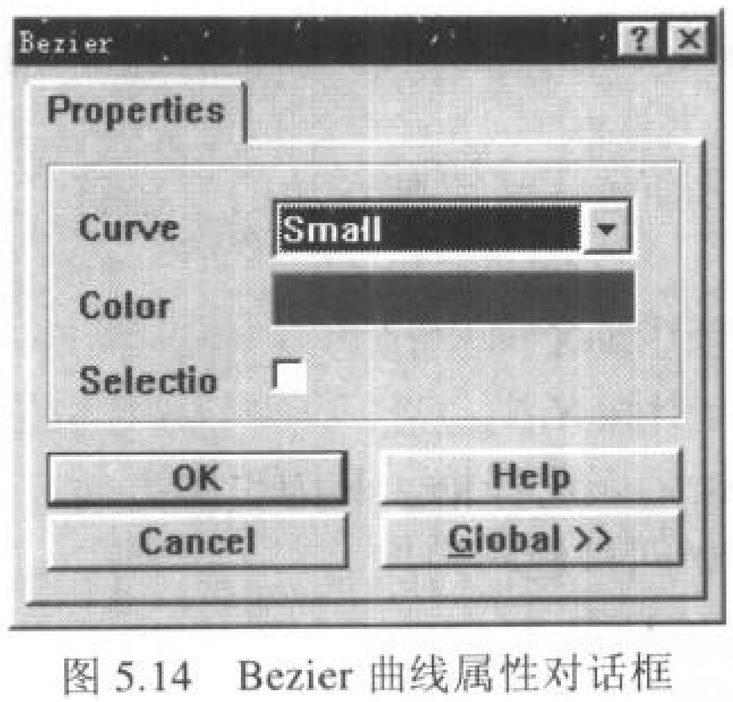


图 5.14　Bezier 曲线属性对话框

5.3.3　绘制引脚

执行菜单命令 Place/Pins 或单击一般绘图工具条上的按钮，可将编辑模式切换到放置引脚模式，此时鼠标指针旁边会多出一个大十字符号及一条短线，这时就可以进行引脚的绘制工作。如果在放置引脚前按 Tab 键，则会打开当前引脚属性编辑对话框，此时可以先设置引脚属性。放置完毕引脚后，单击鼠标右键结束操作，图 5.15 即为绘制的引脚实例，引脚在元件图上放置是按顺序增加流水号的。

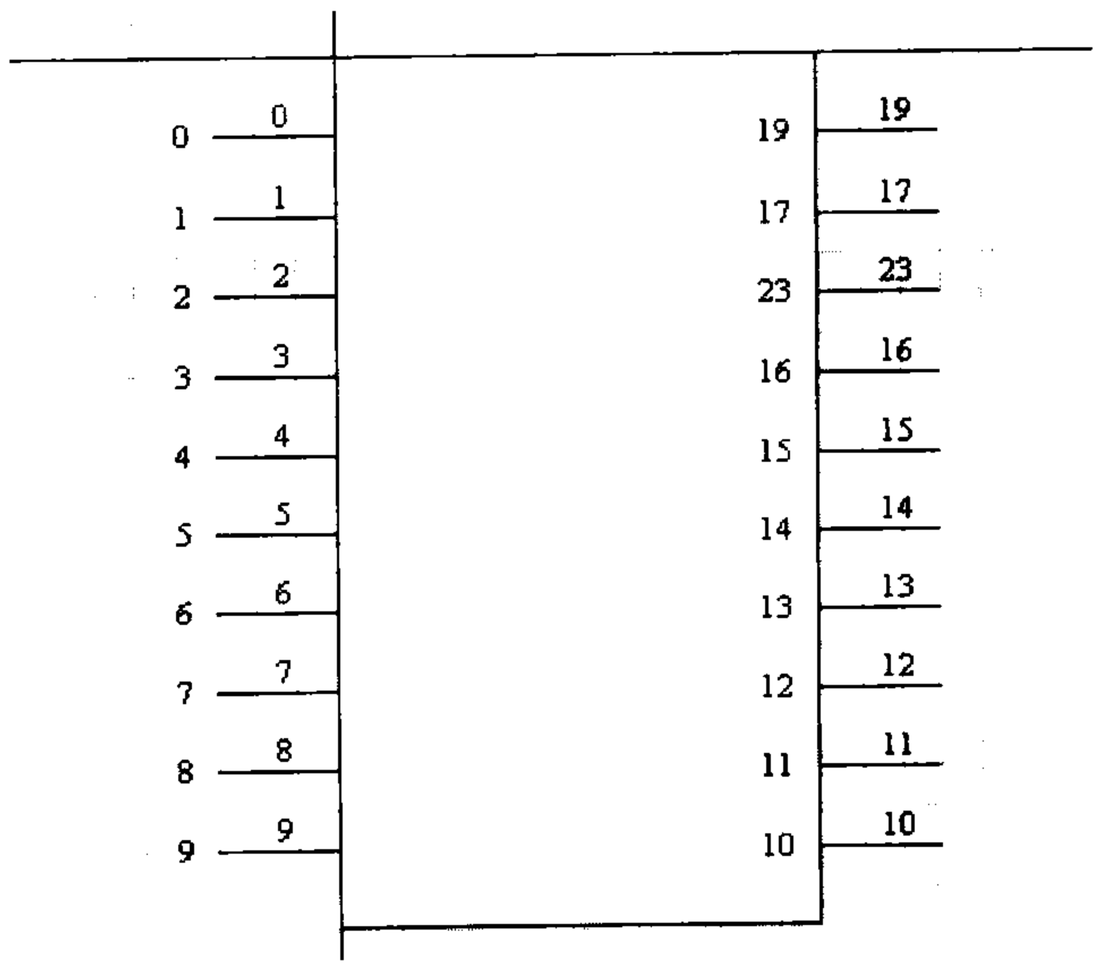


图 5.15　绘制引脚的图形

如果需要编辑放置的引脚，则可以双击需要编辑的引脚，或者先选中引脚，然后单击鼠标右键，从快捷菜单中选取 Properties 命令，就可以进入属性对话框，如图 5.16 所示

引脚属性编辑框的各操作框的意义如下：

●Name 编辑框中为引脚名，是引脚左边的一个符号，用户可以进行修改。

●Number 编辑框中为引脚号，是引脚右边的一个符号，用户也可以进行修改。

●X-Location 编辑框中为引脚 X 向位置。

●Y-Location 编辑框中为引脚 Y 向位置。

●Orientation 是一个下拉列表选择框，其为引脚方向选择，有 0°、90°、180°和 270°四种旋转角度。

●Color 操作框为引脚颜色设定。

●Dot 复选框为是否在引脚上加一圆点。

●Clk 复选框为是否在引脚上加一个时钟符号。

●Electical 下拉列表选项为用来设定该引脚的性质。

●Hidden 复选框为是否隐藏该引脚。

●Show Name 复选框为是否显示引脚名。选中则显示引脚名，否则为不显示。

●Show Number 复选框为是否显示引脚号。选中则显示引脚号，否则为不显示。

●Pin 编辑框用来设置引脚的长度。

●Selection 复选框用来确定是否选中该引脚。

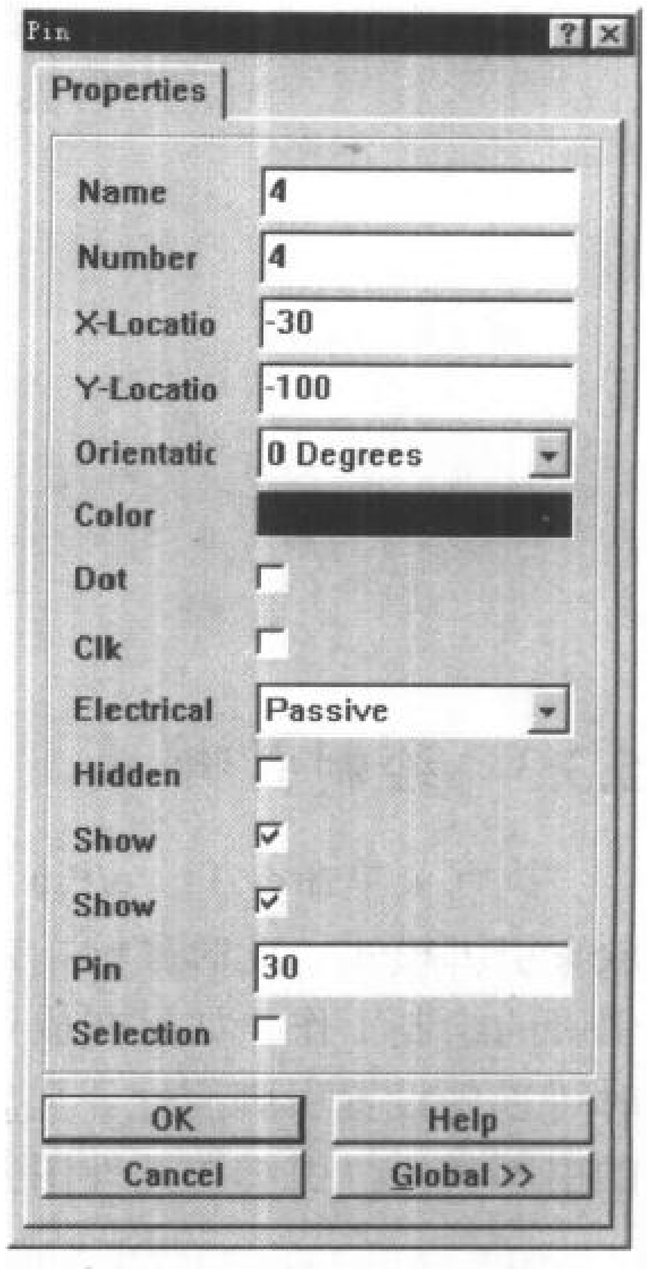


图 5.16　引脚属性编辑框

点击 Global 按钮可进入全局属性对话框，如图 5.17 所示。

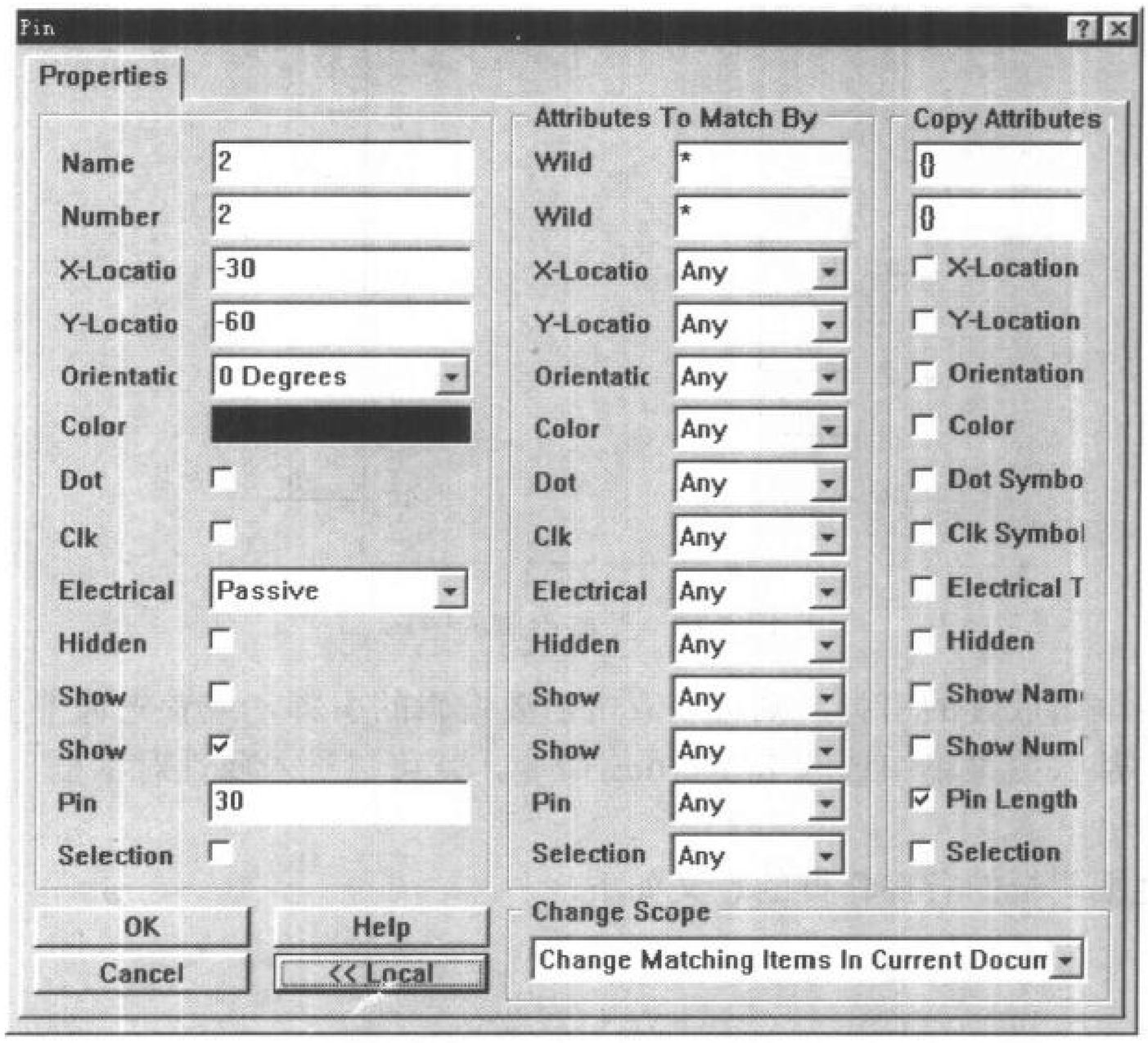


图 5.17　引脚全局属性对话框

在 Attributes To Match By 区域中的 Wild 设置项内，填入“*”表示不管电路图中其他的引脚名或引脚号是什么，都符合整体修改条件。我们也可以指定某个特定网络名称，表示整个电路图中所有同名的网络名称都符合整体修改条件。

Copy Attributes 区域中，“｛｝”用以指定如何修改。例如，要将已放置在引脚图中的 N1、N2、N3…引脚名称或引脚号更改为 D1、D2、D3…，那么我们在 Wild 设置项中填入“N*”，在 Copy Attributes 区域中填入“｛N=D｝”，最后按 OK 按钮，即可完成网络名称的整体修改。

5.3.4　IEEE 符号

图 5.18 为元件库编辑系统中的 IEEE 符号工具条。IEEE 符号工具条的打开与关闭可以通过选取主工具条里的图标或执行菜单命令 View/Toolbars/ IEEE Toolbar 来实现。

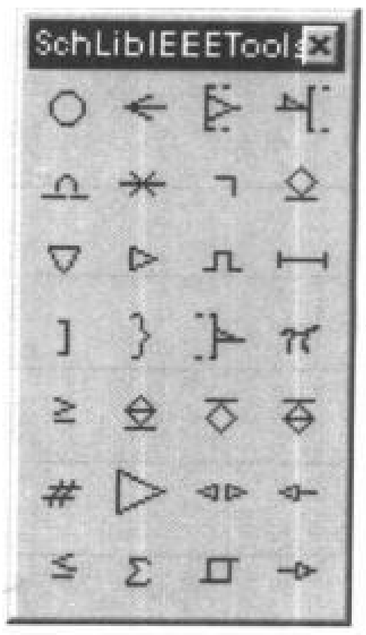


图 5.18　IEEE 符号工具条

IEEE 符号工具条上的命令也对应 Place 菜单上 IEEE Symbols 子菜单上的各命令，我们也可以从 Place 菜单上直接选取命令。工具条上各按钮的功能如表 5.2 所示。

表 5.2　放置 IEEE 符号工具条各项功能

图　标	功　能
	放置低态触发符号
	放置左向信号
	放置上升沿触发时钟脉冲
	放置低态触发输入符号
	放置模拟信号输入符号
	放置无逻辑性连接符号
	放置具有暂缓性输出的符号
	放置具有开集性输出的符号
	放置高阻抗状态符号
	放置高输出电流符号
	放置脉冲符号
	放置延时符号
	放置多条 I/O 线组合符号
	放置二进制组合的符号
	放置低态触发输出符号

续表

图　标	功　能
π	放置π符号
≥	放置大于等于号
◇	放置具有提高阻抗的开集性输出符号
◇	放置开射极输出符号
◇	放置具有电阻接地的开射极输出符号
#	放置数字输入信号
▷	放置反相器符号
◁▷	放置双向信号
←	放置数据左移符号
≤	放置小于等于号
Σ	放置Σ符号
⊓	放置施密特触发输入特性的符号
→	放置数据右移符号

5.4　元件制作实例

现在我们利用前面介绍的制作工具，来绘制一个元件。绘制实例为图 5.19 所示的触发器，并将它保存在“schlib1.lib”元件库中，具体操作步骤如下：

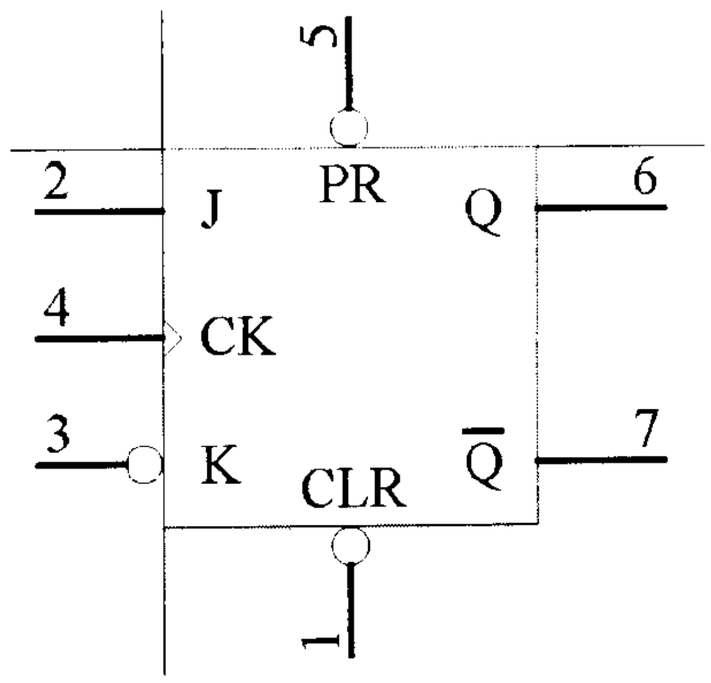


图 5.19　触发器实例

（1）点击菜单 File/New 命令，从编辑器选择框中选中原理图元件库编辑编辑器，然后双击库文件图标，默认名为 schlib1.lib，就会进入原理图元件库编辑工作界面。

（2）使用菜单命令 View/Zoom In 或按 PageUp 键将元件绘图页的四个象限相交点处放大到足够程度，因为一般元件均是放置在第四象限，而象限交点即为元件基准点。

（3）使用菜单命令 Place/Rectangle 或单击一般绘图工具条上的 按钮来绘制一个直角矩形，将编辑状态切换到画直角矩形模式。此时鼠标指针旁边会多出一个大十字符号，将大十字指针符号移动到坐标轴原点处（X：0，Y：0）单击鼠标左键，我们把它定为直角矩形的左上角；移动鼠标指针到矩形的右下角，再单击鼠标左键，就会结束这个矩形的绘制过程，直角矩形的大小为 6 格×6 格，如图 5.20 所示。

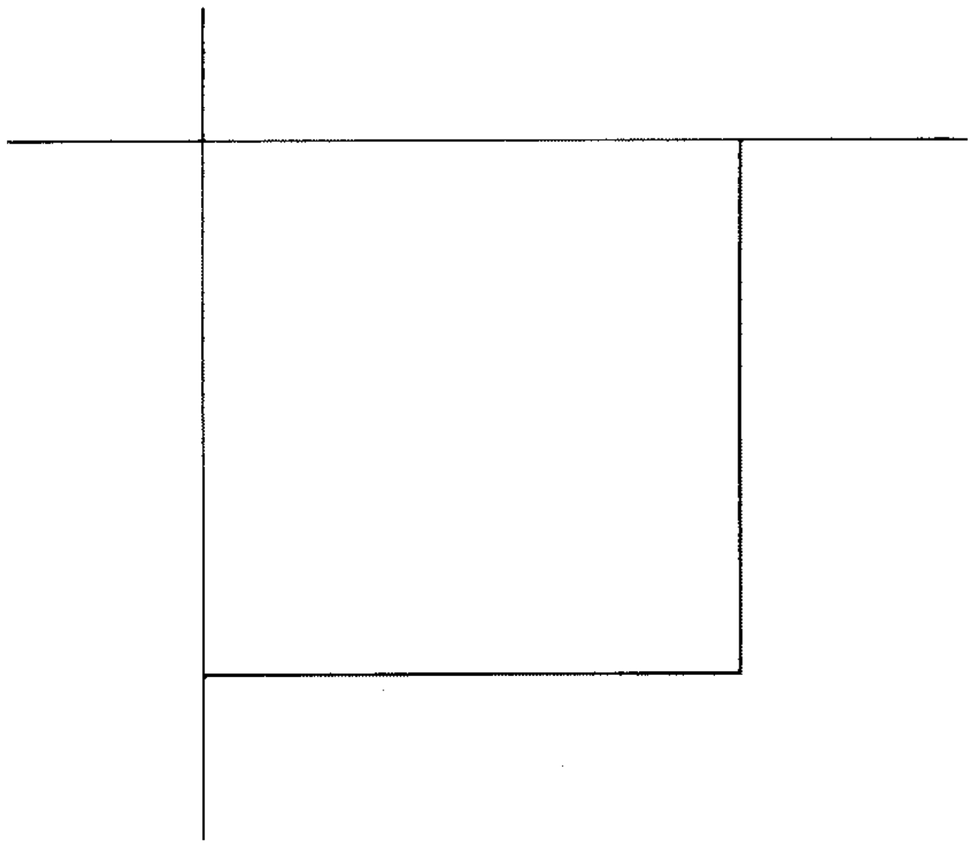


图 5.20　绘制矩形

（4）接下来绘制元件的引脚。执行菜单命令 Place/Pins 或单击一般绘图工具条上的 按钮，可将编辑模式切换到放置引脚模式，此时鼠标指针旁边会多出一个大十字符号及一条短线，接着分别绘制 7 根引脚，如图 5.21 所示。对于引脚 1 和 5，在放置时可以先按 Space 键使它旋转 90°。

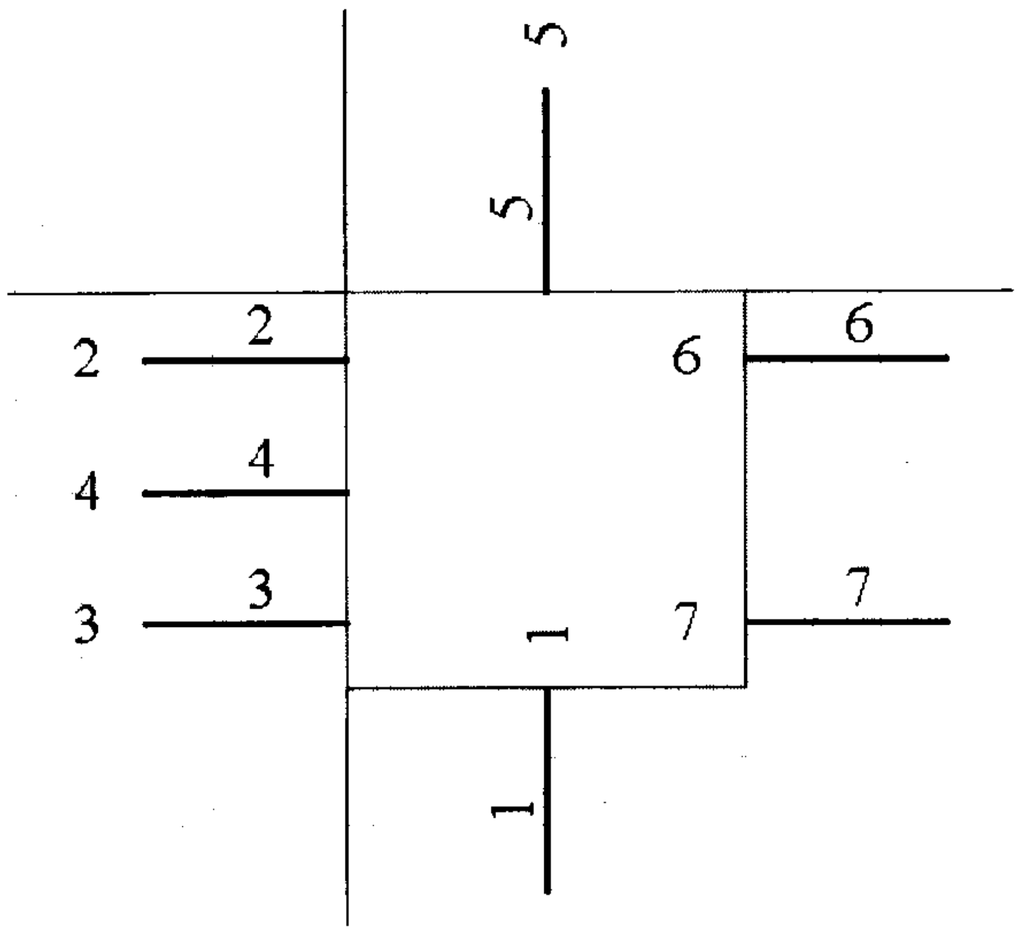


图 5.21　放置了引脚后的图形

（5）接着编辑各管脚，双击需要编辑的引脚，或者先选中引脚，然后单击鼠标右键，从快捷菜单中选取 Properties 命令，进入引脚属性对话框，如图 5.16 所示。在对话

框中对引脚进行属性修改。具体修改方式如下：

●引脚 1：名称 Name 修改为 CLR，并选中 Dot 复选框，Show Name 复选框不选中（因为引脚名一般是水平布置的，而旋转后名称也旋转了），Pin 编辑框中输入 20，即引脚长设置为 20。

●引脚 2：名称 Name 修改为 J，并旋转 180°，Pin 编辑框中输入 20。

●引脚 3：名称 Name 修改为 K，选中 Dot 复选框，并旋转 180°，Pin 编辑框中输入 20。

●引脚 4：名称 Name 修改为 CK，选中 CLK 复选框，并旋转 180°，Pin 编辑框中输入 20。

●引脚 5：名称 Name 修改为 PR，选中 Dot 复选框，并旋转 180°，也就是说其 Orientation 选择的是 90°，Show Name 复选框不选中（因为引脚名一般是水平布置的，而旋转后名称也旋转了），Pin 编辑框中输入 20。

●引脚 6：名称 Name 修改为 Q，Pin 编辑框中输入 20。

●引脚 7：名称 Name 修改为 $\overline{Q}$，当用户需要输入字母上带一横的字符时，可以使用“Q\”来实现，本例中引脚 7 的 Name 编辑框中输入“Q\”，在图形中显示的即为 $\overline{Q}$，Pin 编辑框中输入 20。

管脚属性修改后的图形如图 5.22 所示。

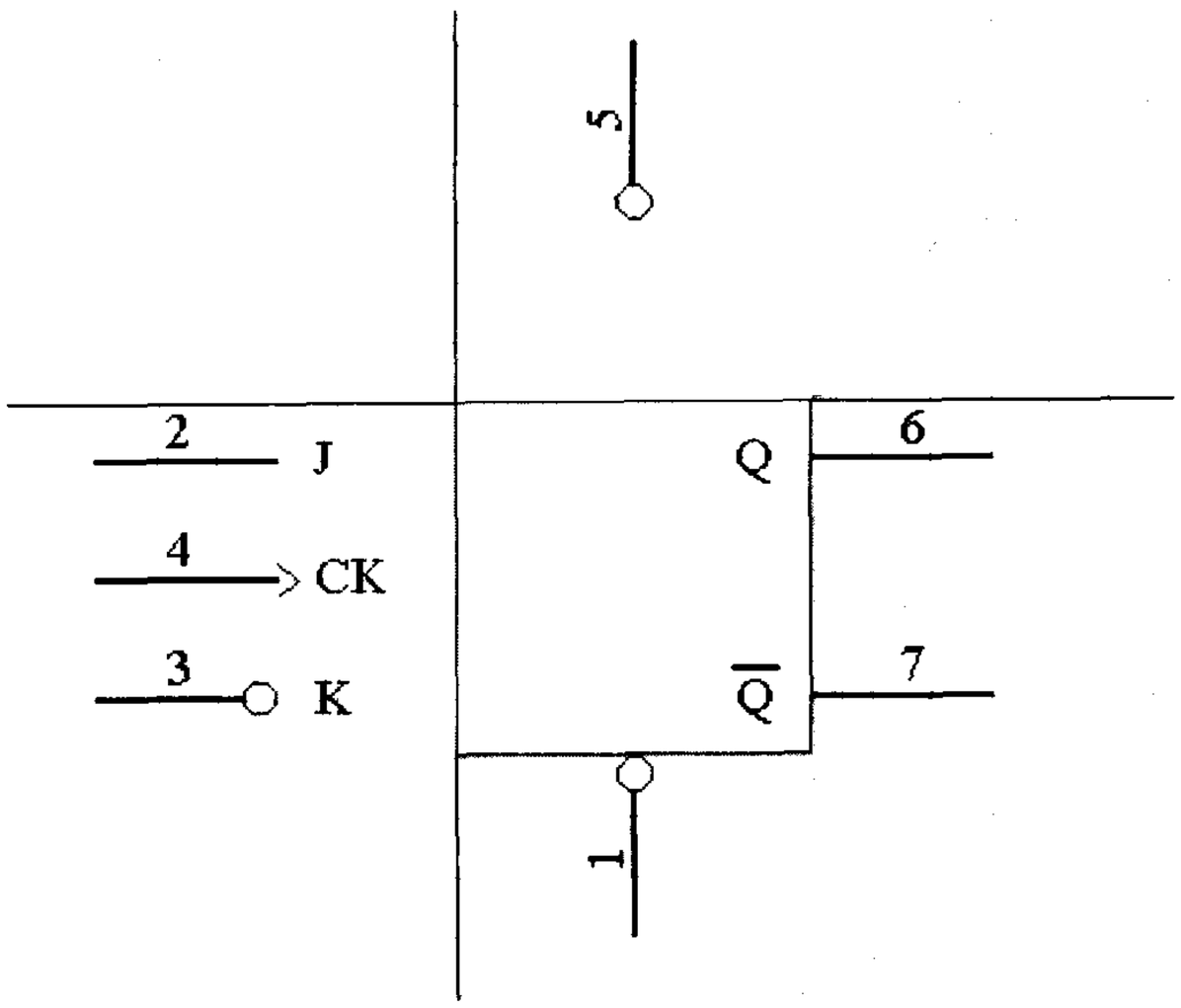


图 5.22　修改引脚属性后的图形

注意：当用户需要输入字母上带一横的字符时，可以使用“*\”来实现，本例中引脚 7 的 Name 编辑框中输入“Q\”，在图形中显示的即为 $\overline{Q}$。

（6）接着移动 2、3、4 和 5 引脚，使它们移到与直角矩形相交，这过程也可以在上一步修改属性中实现，但是用户往往不好掌握坐标值的大小，而直接移动更加直观。移动引脚后的元件图形如图 5.23 所示。

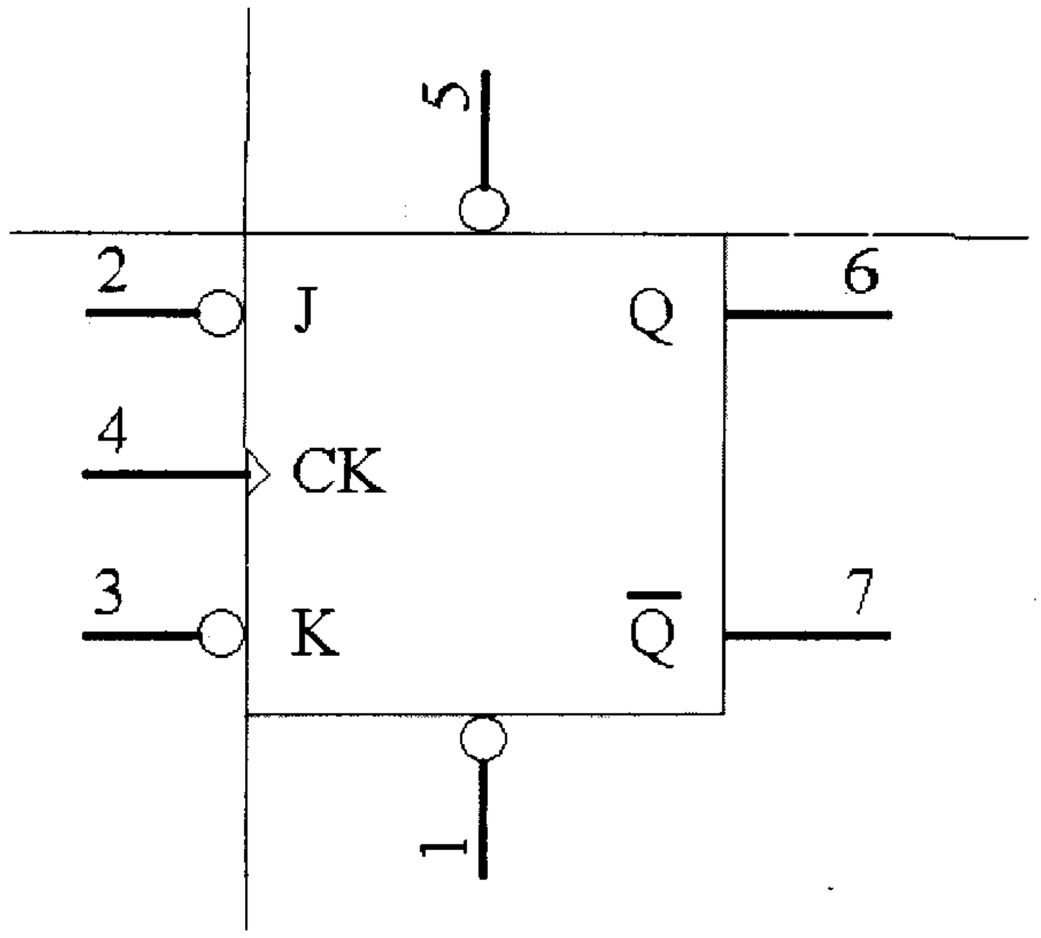


图 5.23　移动引脚后的元件图

（7）从图 5.23 可以看出 1 和 5 脚的名称因为没有显示出来，所以有必要分别向这两个引脚添加注释文字，即执行 Place/Annotation 菜单命令，或直接从绘图工具条上选择放置注释文本的命令。分别在 1 脚和 5 脚的名称端放置 CLR 和 PR 注释文字。

刚放置注释文字时，仅仅放置了 Text 文字块，还需要对其属性进行修改就可实现插入 CLR 和 PR 注释文字，1 脚和 5 脚的注释文字属性修改如下。

1 脚：Text 文本修改为 CLR，X-Location 修改为 22，Y-Location 修改为-59，颜色修改为黑色。

5 脚：Text 文本修改为 PR，X-Location 修改为 25，Y-Location 修改为-11，颜色修改为黑色。

插入注释文字后元件如图 5.24 所示，这就是最终获得的元件图。

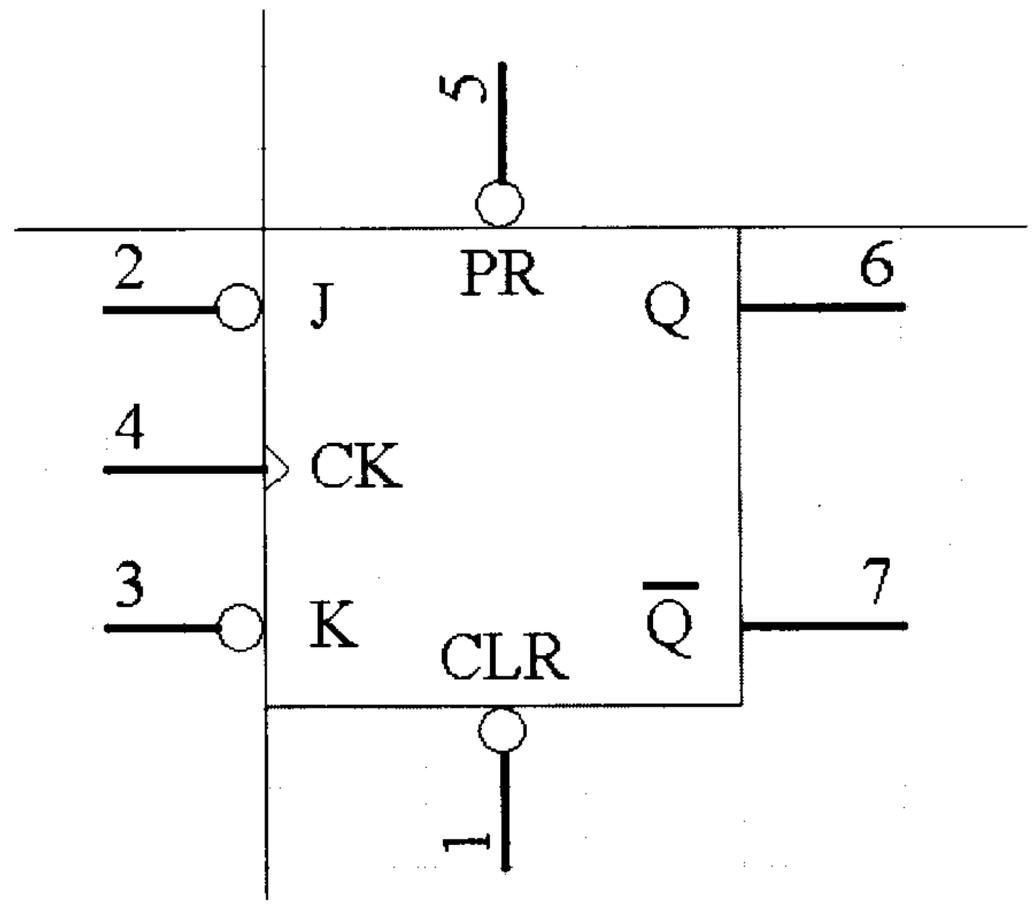


图 5.24　最终获得的元件图

（8）保存已绘制好的元件。执行菜单命令 Tools/Rename Component，打开 New

Component Name 对话框如图 5.25 所示，将元件名称改为 JCS109，然后执行菜单命令 File/Save 将元件保存到当前元件库文件中。

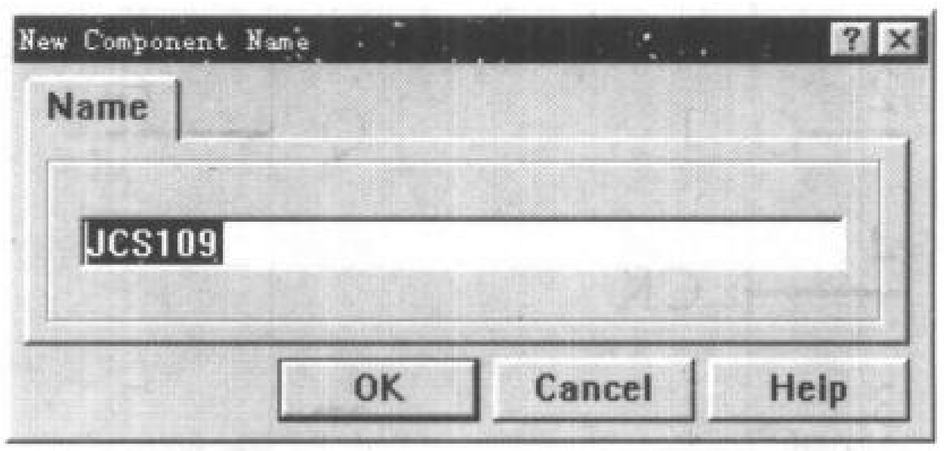


图 5.25　修改元件名称

当执行完上述操作后，现在可以查看以下元件库管理器，如图 5.26 所示，其中已经添加了一个 JCS109 的元件，该元件位于 schlib1 中，而 Schlin1 属于 Techcom.ddb 数据库文件。

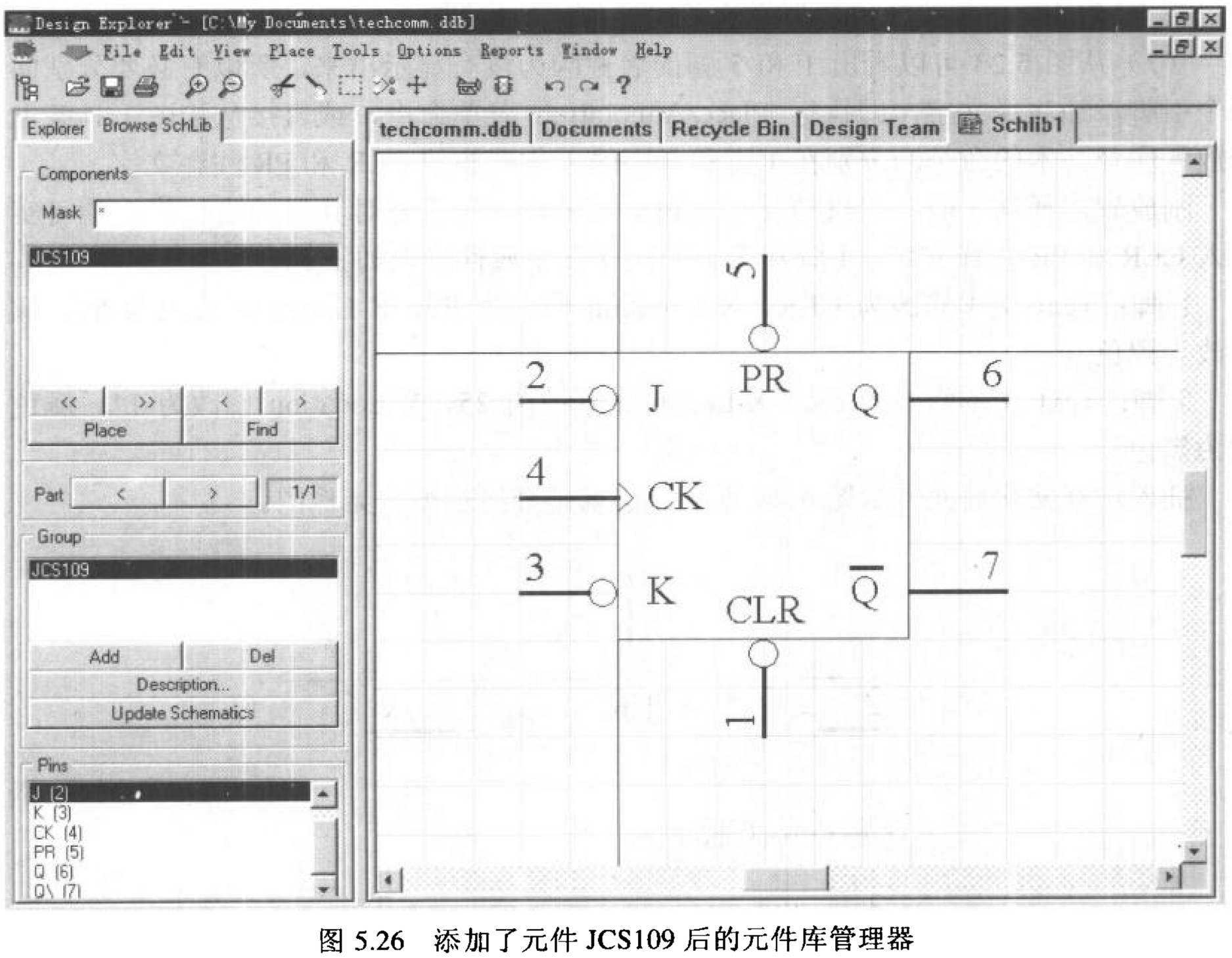


图 5.26　添加了元件 JCS109 后的元件库管理器

如果我们想在原理图设计时使用此元件，只需将此库文件装载到元件库中，取用元件 JSC109 即可。另外，要在现有的元件库中加入新设计的元件，只要进入元件库编辑器，选择现有的元件库文件，再执行菜单命令 Tools/New Component，就可以按照上面的步骤设计新的元件。

第 6 章　设计层次原理图

层次电路图设计是在实践的基础上提出的，是随着计算机技术的发展而逐步实现的一种先进的原理图设计方法。对于一个非常庞大的电路原理图（称之为项目）的设计，不可能将它一次完成，也不可能将这个原理图画在一张图纸上，更不可能由一个人单独完成。Protel 99 提供了一个很好的项目组设计工作环境。项目主管主要工作是将整个原理图划分为各个功能模块，各个工作组成员来设计各个功能模块。这样，由于网络的广泛应用，整个项目可以多层次并行设计，使得设计进程大大加快。

简单地说，层次电路原理图设计就是模块化电路图设计。将庞大的电路原理图层次化、模块化，可以大大提高设计的效率。下面结合实例详细介绍层次原理图设计。

6.1　层次原理图的设计方法

层次原理图的设计方法是一种模块化的设计方法，因此，用户可以将待设计的系统划分为多个子系统，子系统下面又可划分为若干功能模块，功能模块再细分为若干个基本模块。设计好基本模块，定义好模块之间的连接关系，即可完成整个设计过程。

设计时我们可以从系统开始，逐级向下进行；也可以从最基本的模块开始，逐级向上进行；也可以调用相同的电路图重复使用。

6.1.1　自上而下的层次图设计方法

所谓自上而下就是由电路方块图产生原理图，因此用自上而下的方法来设计层次图，首先得放置电路方块图。其流程图如图 6.1 所示。

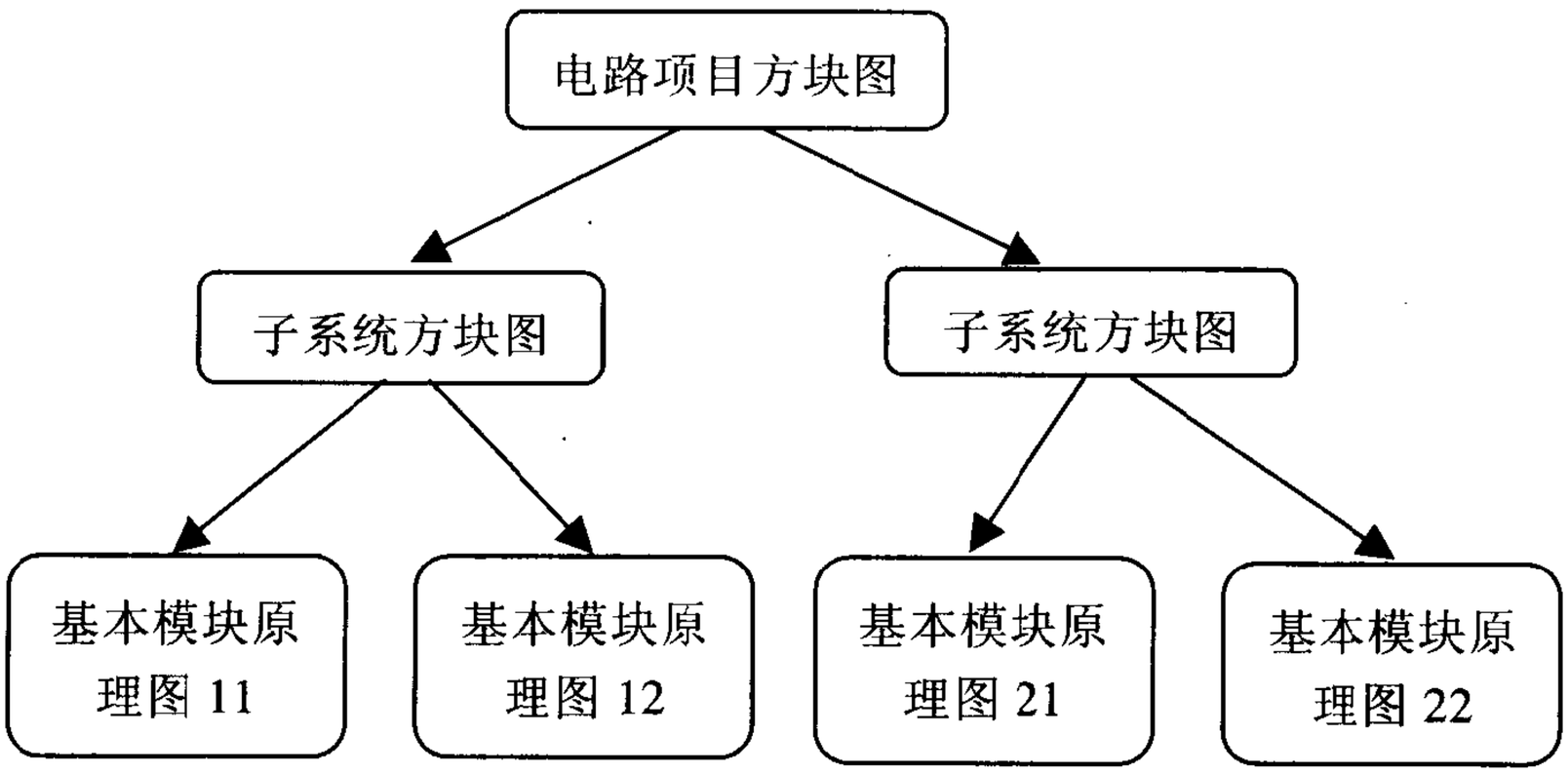


图 6.1　自上而下的层次原理图设计流程

6.1.2　自下而上的层次图设计方法

自下而上就是由原理图产生电路方块图，因此用自下而上的方法来设计层次图，首

先得放置电路原理图。其流程图如图 6.2 所示。

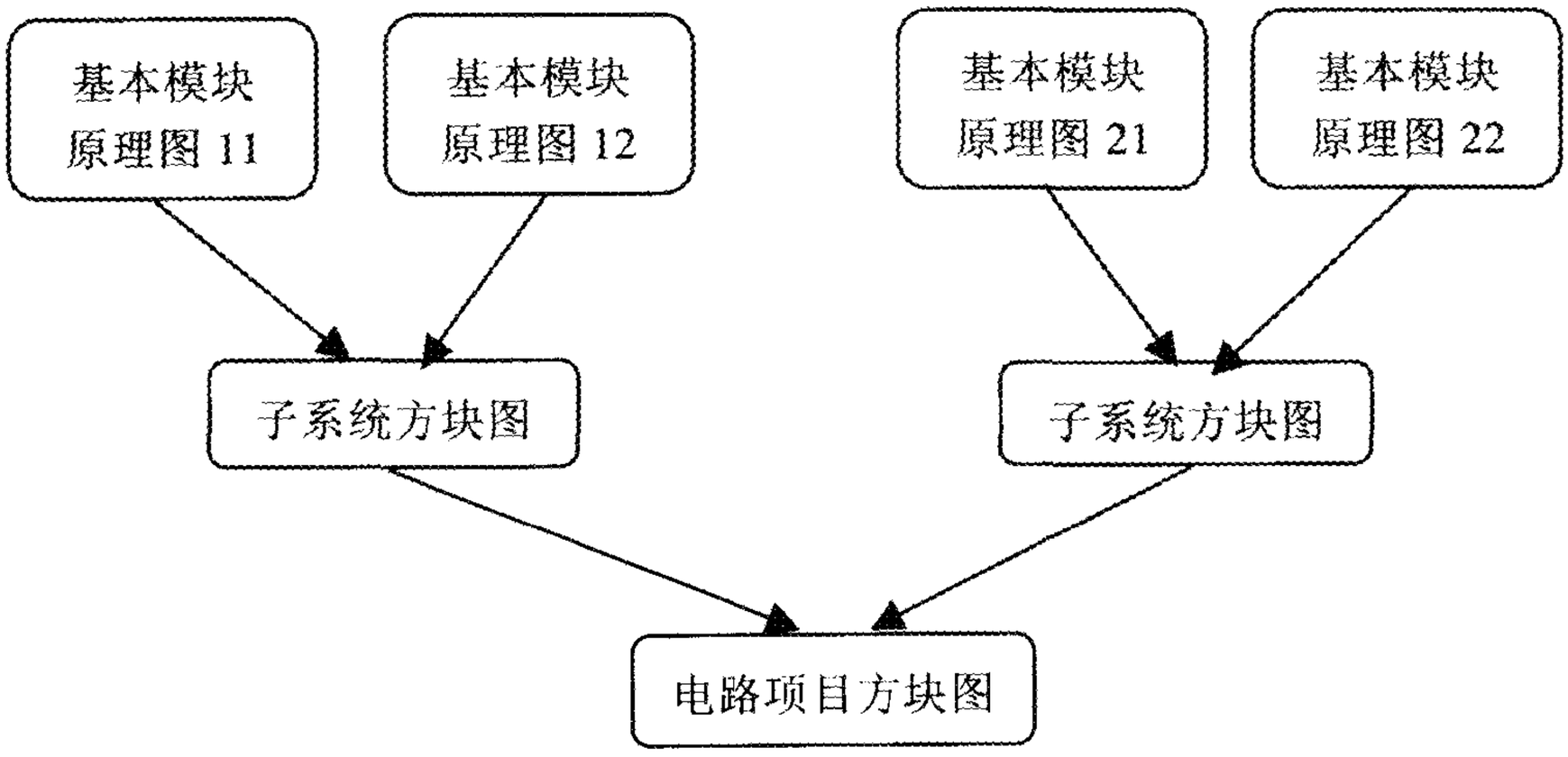


图 6.2　自下而上的层次原理图设计流程

6.1.3　重复性层次图的设计方法

重复性层次图是指在层次式电路图中，有一个或多个电路图被重复地调用。绘制电路图时，不必重复绘制相同的电路图。典型的重复性层次图的示意图如图 6.3 所示。

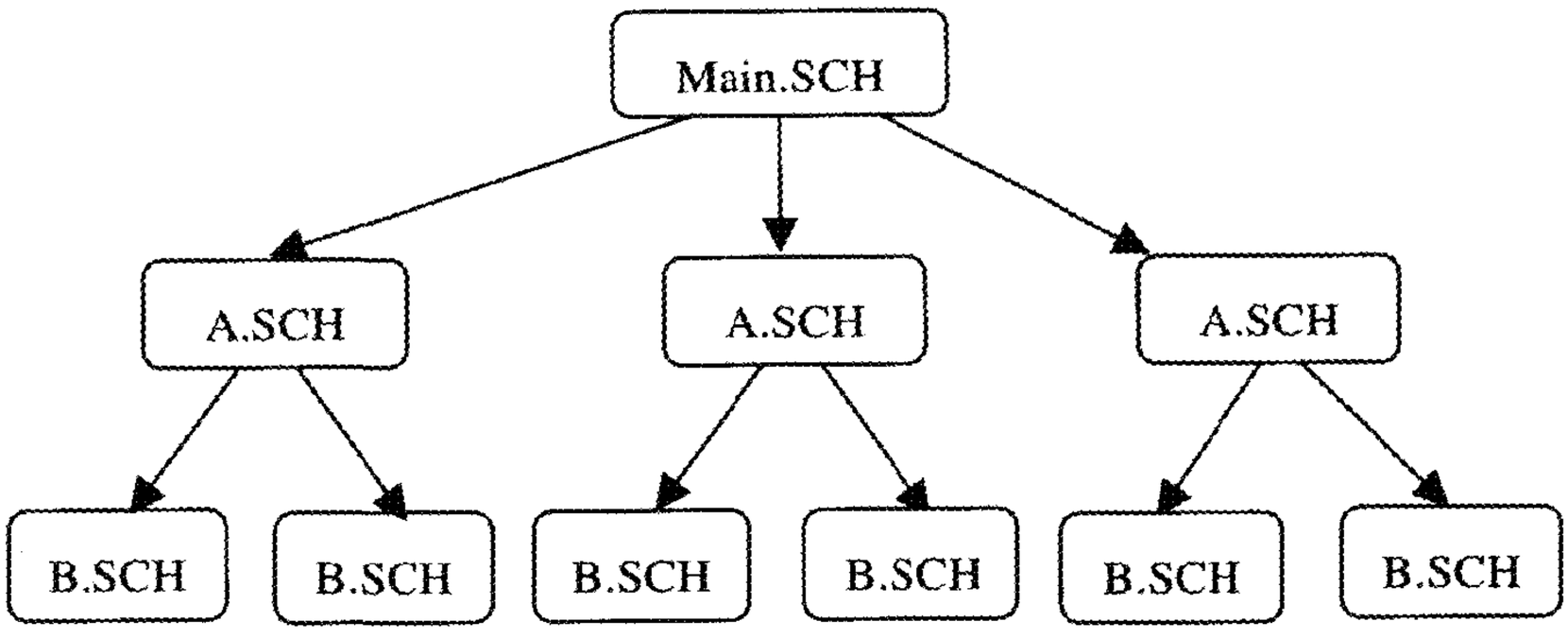


图 6.3　重复性层次图设计示意图

图 6.3 中，共有 10 张原理图，除了主电路图外，A.SCH 共出现了 3 次，B.SCH 出现了 6 次。这样只需绘制其中的 3 张，即主电路图、A.SCH 和 B.SCH。在绘制被重复调用的原理图时，元件序号先不必指定，留待后面让系统自己处理。

要让重复性层次图有实用价值，还必须将各个被重复调用的原理图复制成副本，安排好各个副本中元件的序号，才能够产生网络表，进行电路板设计。以图 6.3 为例，首先将主电路图、A.SCH 和 B.SCH 三个电路图转化成相互独立且相关联的 10 张电路图，即将重复性层次图转化为一般性层次图，步骤如下：

（1）首先从重复性层次图向一般性层次图转化，并将重复性原理图复制成层次图。

（2）复制完电路图后，必须将各个电路图中的元件进行编号，即设置元件序号。

点击菜单 Tools/Annotate 命令，会出现如图 6.4 所示的标注设置对话框。

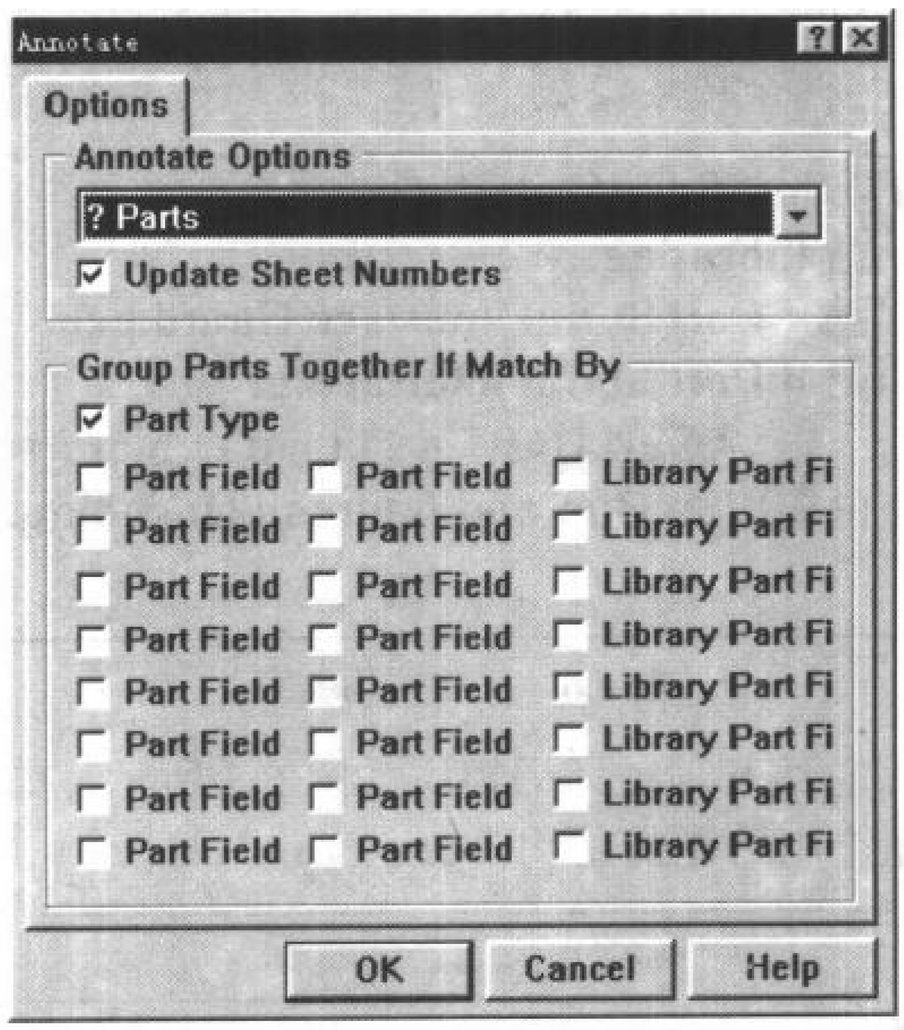


图 6.4　标注设置对话框

其中，Update Sheet Numbers 选项的功能是重新安排图号，此项必选；Annotate Option 选项中，?Parts 项是针对整个项目的。如果项目中元件序号还没有编号，系统将自动设置编号。

（3）设置完对话框后，系统立即自动编号，并将编号的结果存为*.rep 文件，作为项目的一部分出现在项目管理器中。同时，系统还会启动文本编辑器，显示报告文件。

6.2　建立层次原理图

前面讲到了层次电路图设计的几种方法，现在就利用其中的自上而下的层次图设计方法，以图 6.5 为例，详细讲述绘制层次原理图的一般过程。

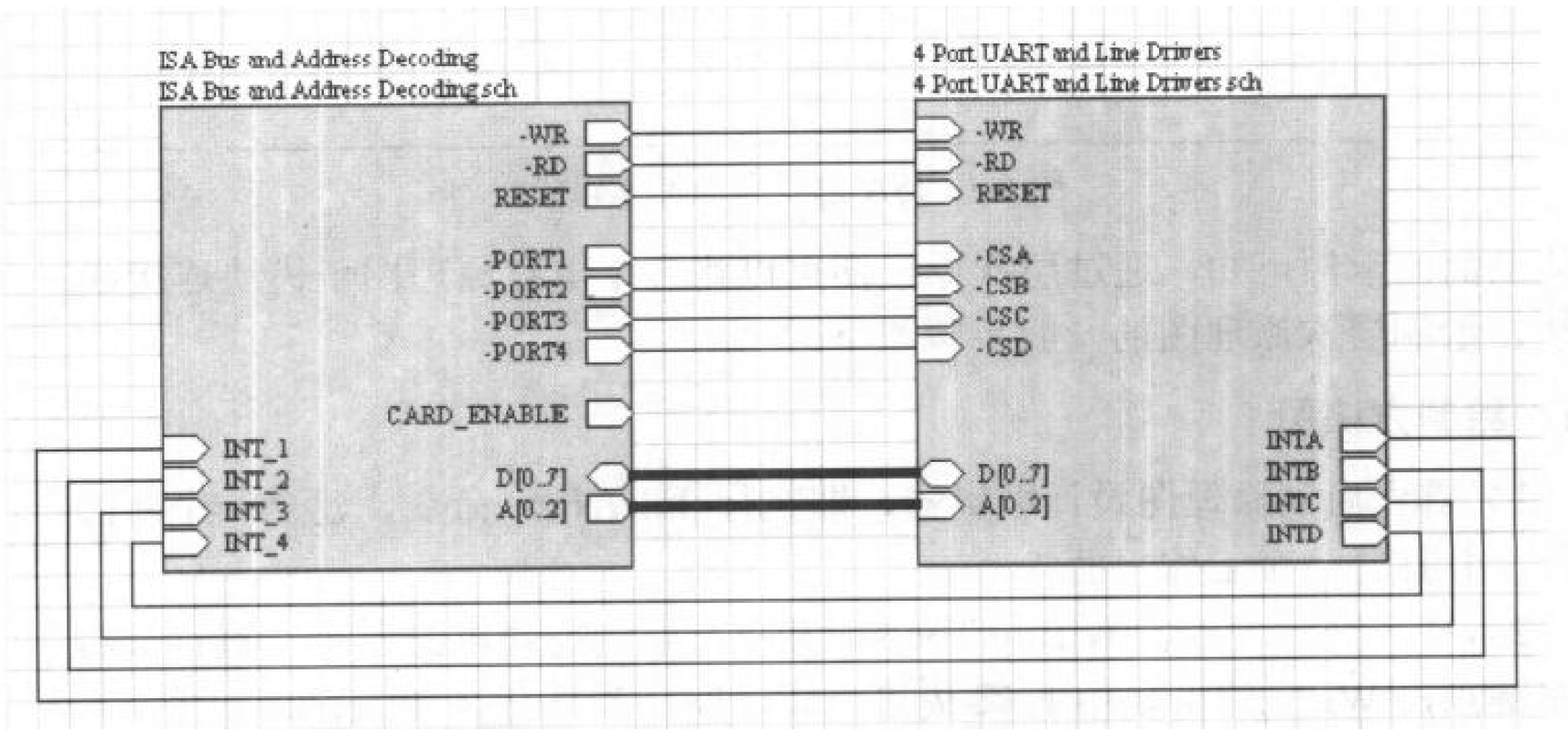


图 6.5　绘制层次原理图实例

图 6.6 所示就是一个层次电路图，整张原理图表示了一张完整的电路。它分别由 4 端口线性驱动器(4 Port UART and Line Drivers.sch)和 ISA 总线和地址译码模块(ISA Bus and Address Decoding.sch) 两个模块组成。

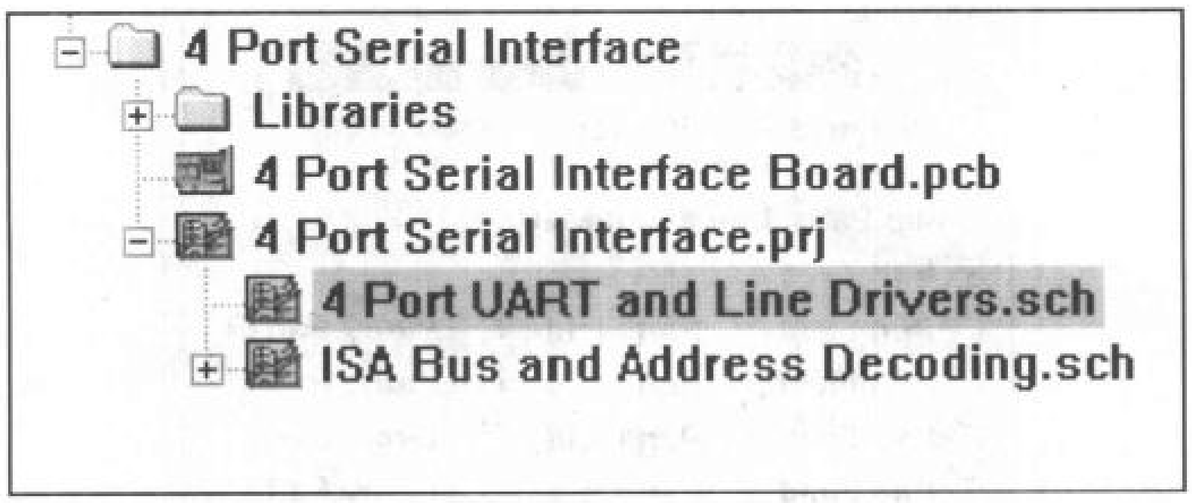


图 6.6　层次结构关系

该层次图内部的 ISA 总线和地址译码模块如图 6.7 所示，如果用户修改层次图中模块图的细节，不会影响整个电路图的结构。

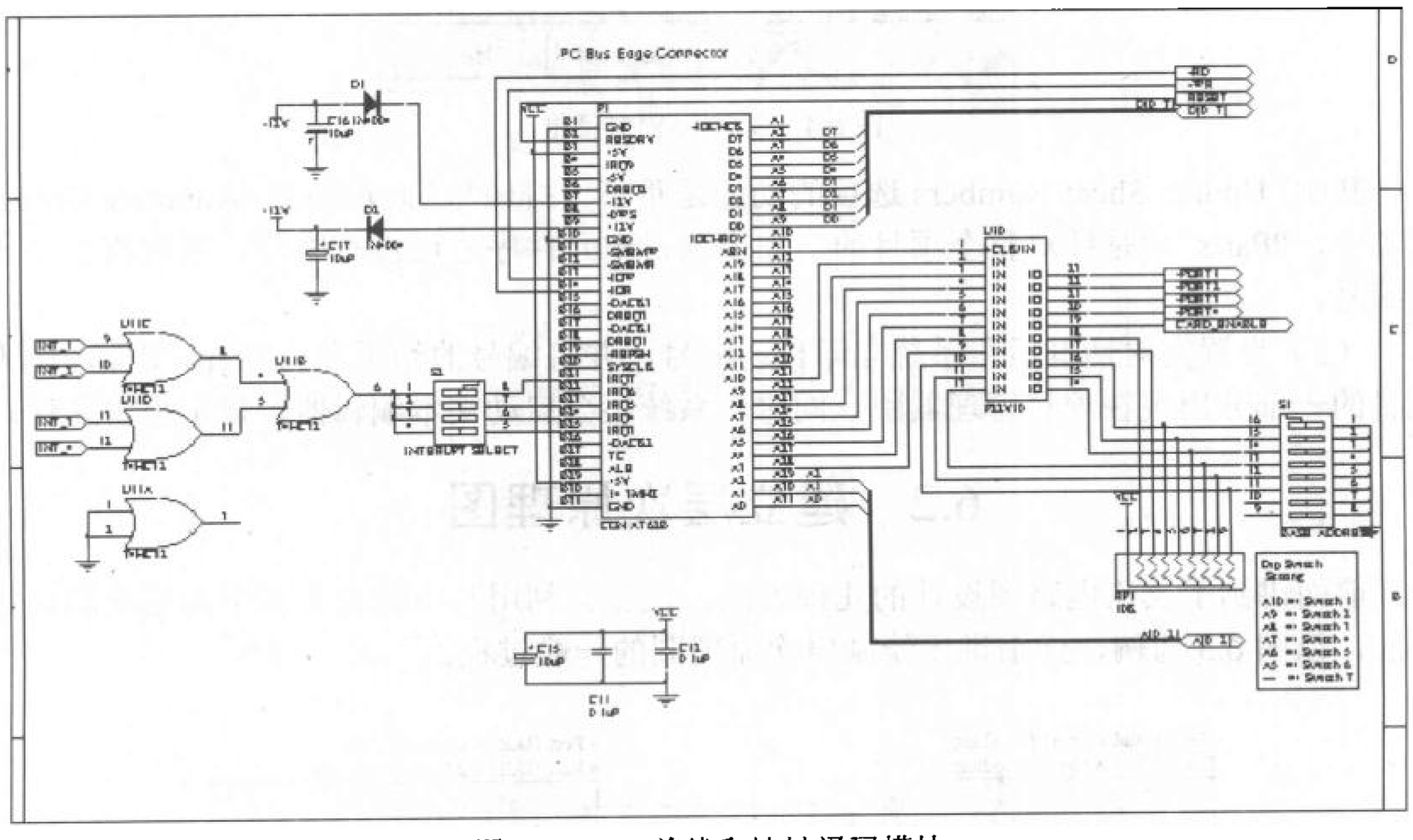


图 6.7　ISA 总线和地址译码模块

从上面的示例可知，通过层次原理图可以将多个电路原理图子模块连接成一个完整的模块。绘制层次原理图的一般步骤如下：

1．绘制方块图

(1) 首先启动原理图设计编辑器，即执行 File/New 命令，建立一个新的层次原理的文件，并打开一个工作平面。

(2) 打开绘图工具条 Wiring Tools，并执行绘制方块电路命令。执行该命令可以用鼠标左键点击 Wiring Tools 中的按钮，或者执行菜单命令 Place/Sheet Symbol。

(3) 执行完该命令后，光标变为十字形状，并带着一个方块电路。此时可以在图纸上放置方块图，在这里先放置两个方块电路图，如图 6.8 所示。

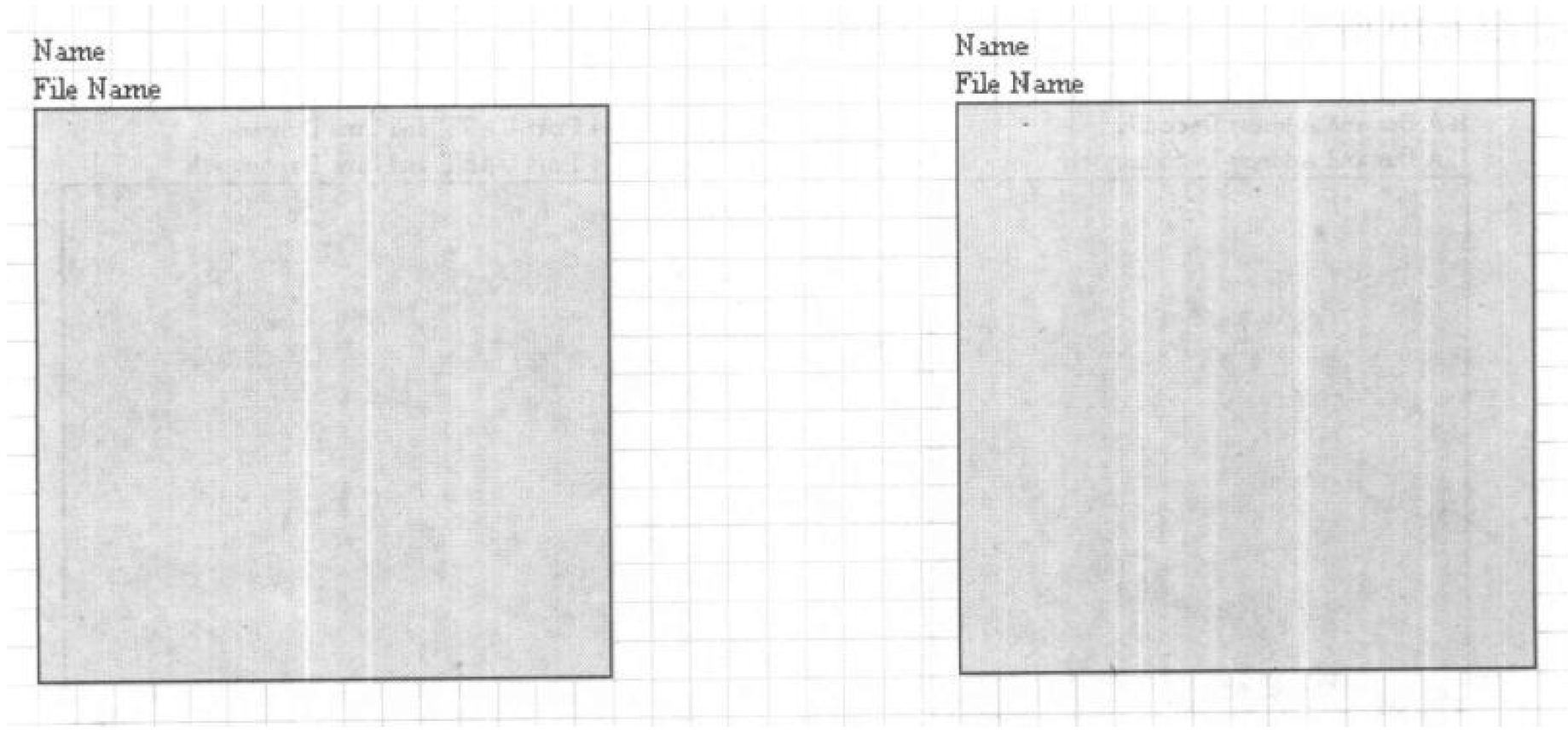


图 6.8　放置方块电路图

绘制完方块电路后，系统仍处于放置方块电路的命令状态下，如果要退出绘图命令状态，可以单击鼠标右键即可。

（4）编辑电路方块图。当用户在放置方块电路图时，可以按 Tab 键，这时系统会弹出如图 6.9 所示的方块电路属性设置对话框。如果已经在图纸上放置了方块电路图，则可以使用鼠标双击方块电路图，或先选中方块电路图然后单击鼠标右键，从弹出的快捷菜单中选取 Properties 命令，也可以进入方块电路属性设置对话框。

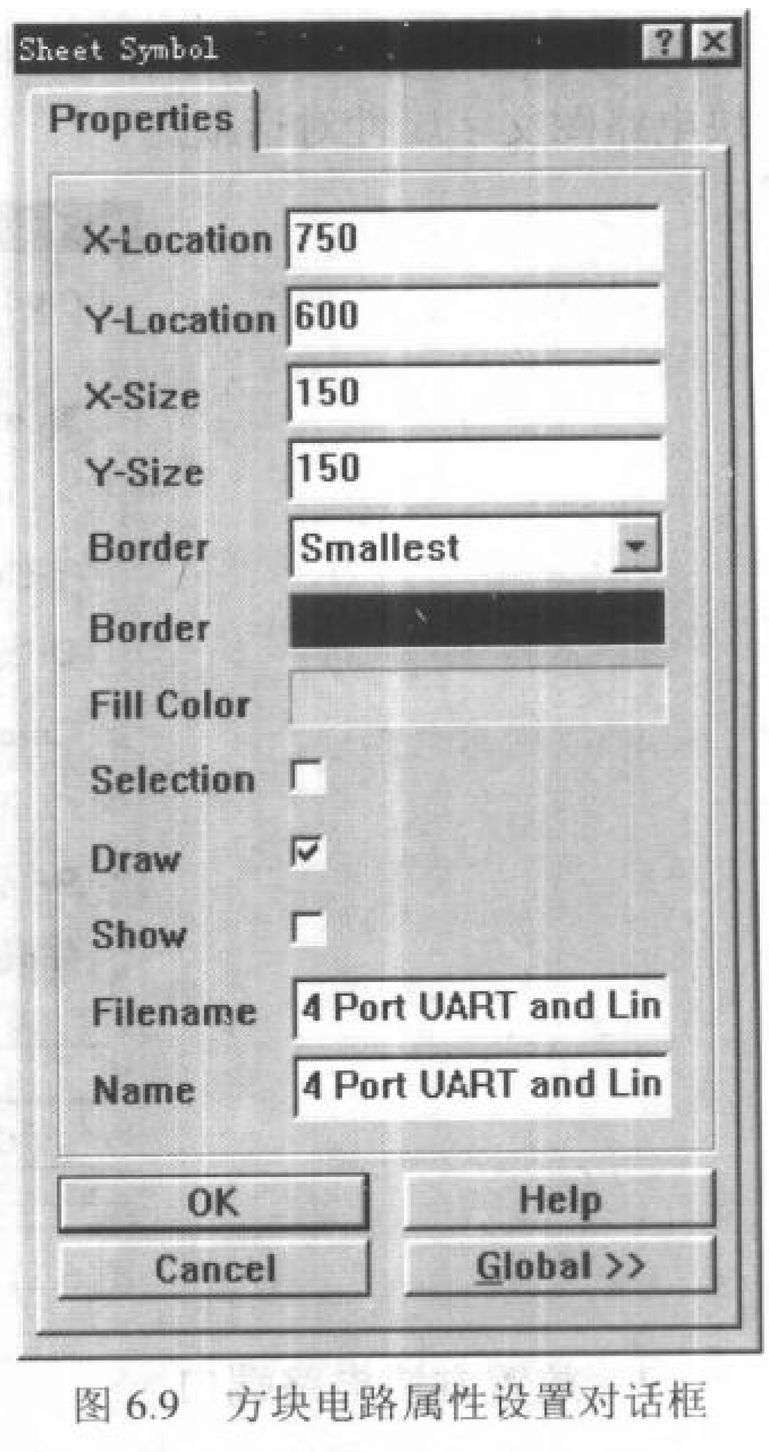


图 6.9　方块电路属性设置对话框

在对话框中，将 Filename 选项设置为 4 Port UART and Line Drivers.sch，这表明该电路代表了 4 Port UART and Line Drivers 模块。将 Name 选项设置为 4 Port UART and Line Drivers，这定义了方块电路的名称。用户还可以选择 Draw 复选框，确定是否显示填充颜色。

图 6.8 所示的两个方块图中，左边的方块图 Filename 设置为：ISA Bus and Address Decoding.sch，Name 设置为：ISA Bus and Address Decoding；右边的方块图 Filename 设置为：4 Port UART and Line Drivers.sch，Name 设置为：4 Port UART and Line Drivers。如图 6.10 所示。

（5）设置完属性后，再确定方块电路的大小和位置。将光标移动到适当的位置后，单击鼠标左键，确定方块电路的左上角位置。然后拖动鼠标，移动到适当的位置后，单击鼠标左键，确定方块电路的右下角位置。这样我们就定义了方块电路的大小和位置，

其实这个位置也可以通过属性设置对话框来实现，不过这样比较直观。调整位置后的图形如图 6.10 所示。

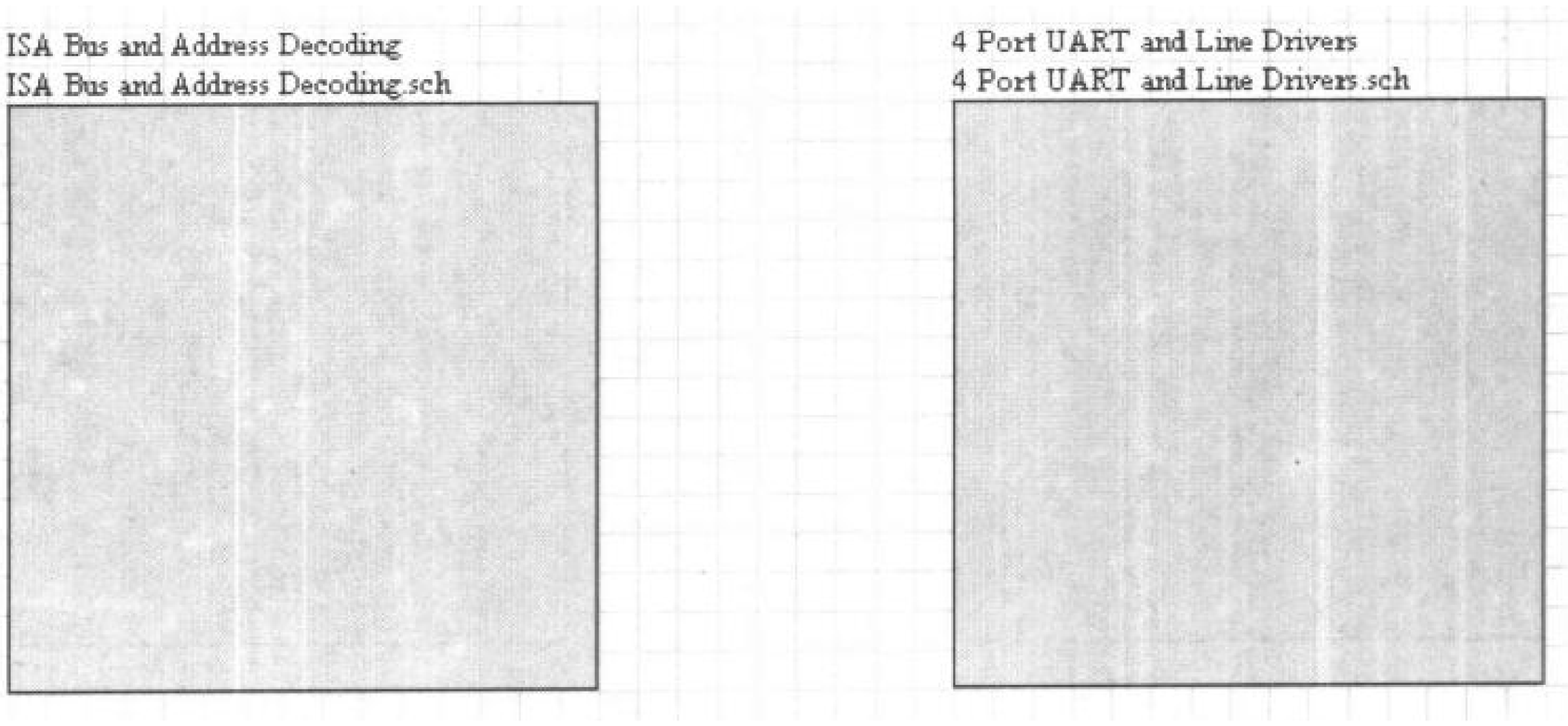


图 6.10　绘制两个方块电路图

（6）如果要更改文字标注，只需用鼠标双击文字标注，则出现如图 6.11 所示的方块电路图文字属性对话框。

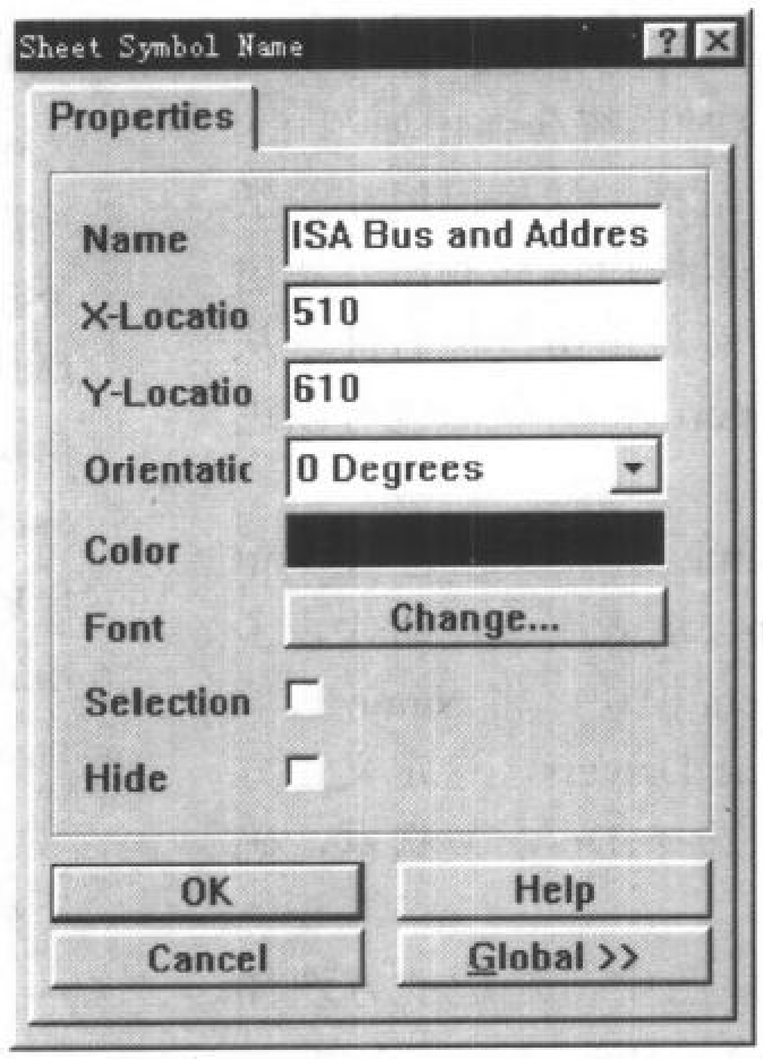


图 6.11　方块电路图文字属性对话框

2. **放置方块电路端口**

（1）首先执行放置方块电路端口的命令。可以使用鼠标左键点击 Wiring Tools 中的 按钮激活该命令，或者执行菜单命令 Place/Sheet Entry。

（2）执行完该命令后，光标变为十字形状，并带着方块电路的端口符号。在此命令状态下，可以按 Tab 键，会出现方块电路端口属性对话框，如图 6.12 所示。也可以

在放置了方块电路端口后，再双击端口进入该属性对话框。

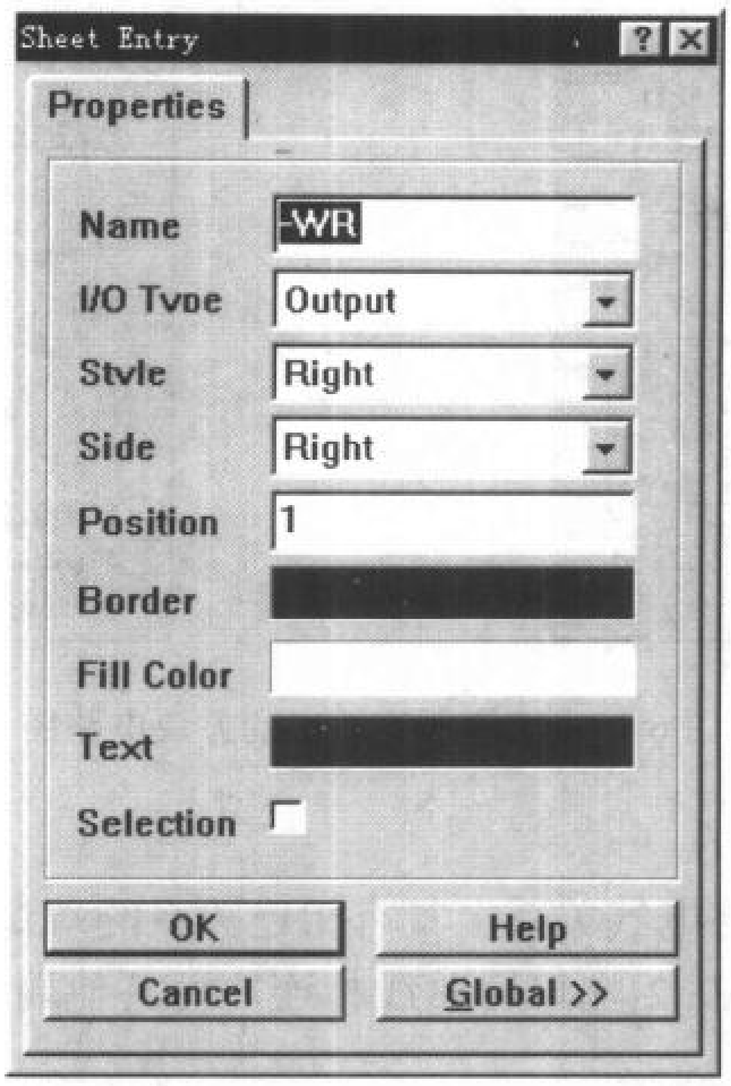


图 6.12　方块电路端口属性对话框

在对话框中，将 Name 选项可以设置为 WR，即将端口名设为写选通信号，也可以设置为 RD（读选通信号端口），或其他各种端口形式。I/O Type 选项有不指定（Unspecified）、输出（Output）、输入（Input）和双向（Bidirectional）四种。在此设置为 Output，即将端口设置为输出。其他选项可根据用户的个人习惯来设置。

（3）设置完属性后，将光标移动到适当的位置后，单击鼠标左键将其定位。放置并设定了第一个方块图端口的电路图如图 6.13 所示，其他端口设置类推。

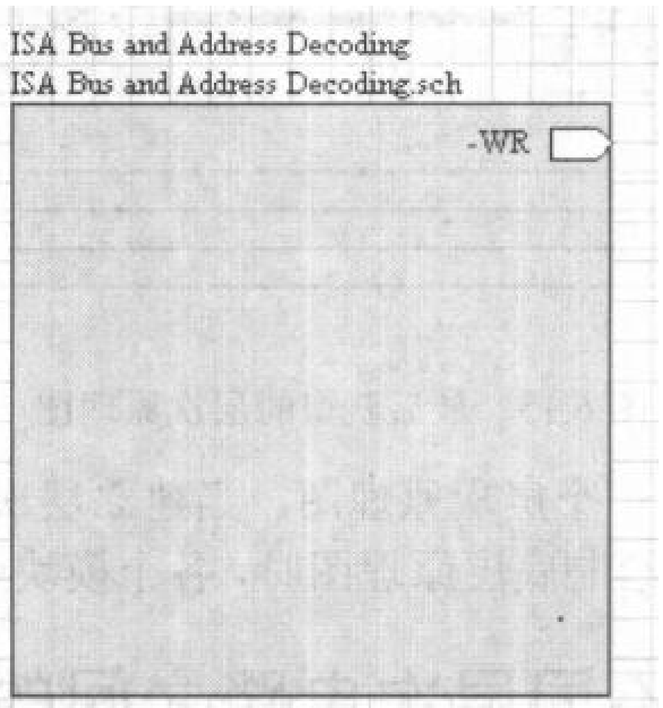


图 6.13　放置并设定了一个方块图端口的图形

设定方块图端口属性时，应该注意 I/O Type、Style、Side 的设定类型，上面的 WR 端口设定的分别为 RIGHT、RIGHT、RIGHT，这些属性一定要符合实际情况。

（4）继续放置其他端口，并编辑其端口，使之符合设计要求，分别放置了方块图端口的两个方块图如图 6.14 所示。

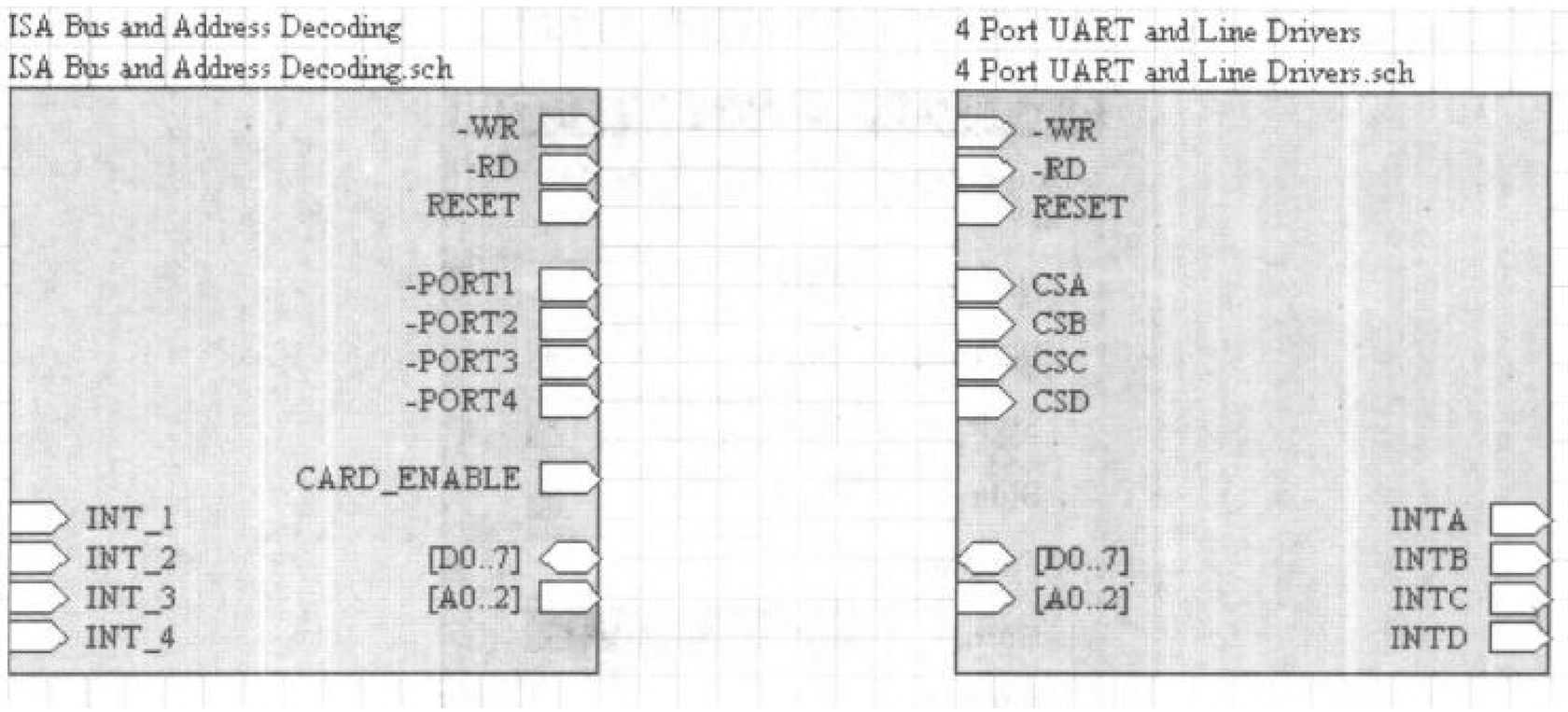


图 6.14　放置所有端口的方块电路图

3．连接导线和总线

在图 6.14 的基础上，将电气关系上具有相连关系的端口用导线或总线连接在一起。如图 6.15 所示，[D0..7]和[A0..2]端口用总线相连，而其他端口使用导线连接起来。

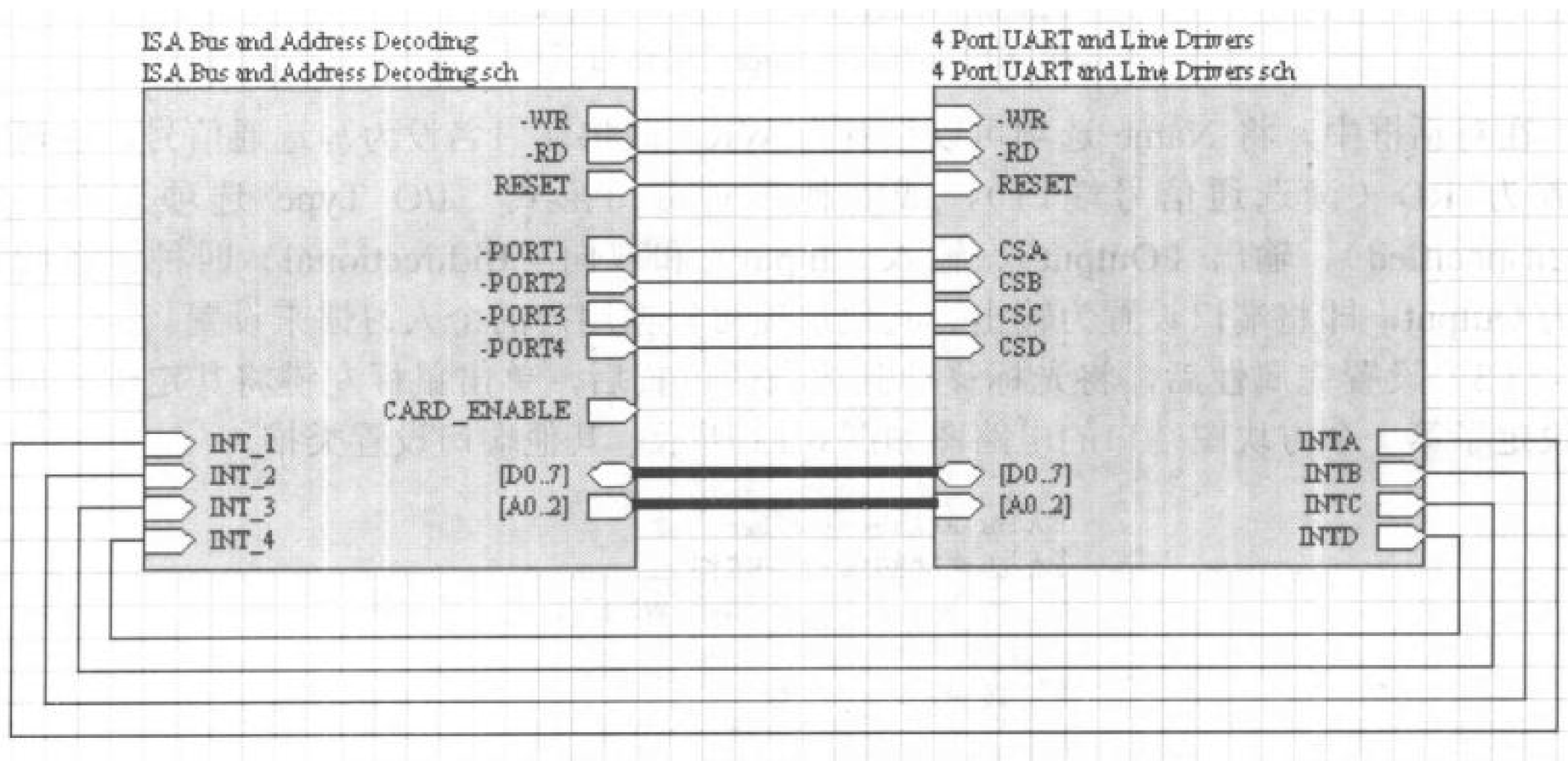


图 6.15　最后获得的层次原理图

通过上述步骤，就建立了一个层次原理图。当建立层次原理图后，也就是完成了电路图设计绘制的顶层工作，在绘制底层原理图时，各个模块必须与层次原理图上相对应。

6.3　不同层次电路之间的切换

在同时读入或编辑层次电路的多张原理图时，不同层次电路图之间的切换是必不可少的。切换的方法有：

（1）执行菜单命令 Tools/Up/Down Hierarchy，如图 6.16 所示。

（2）用鼠标左键单击主工具栏的按钮。

执行该命令后，光标变成了十字形状。如果是上层切换到下层，只需移动光标到下层的方块电路上，单击鼠标左键，即可进入下一层。如果是下层切换到上层，只需移动光标到下层的方块电路的某个端口上，单击鼠标左键，即可进入上一层。端口之间也能对应切换。

现在以实例来说明不同层次电路之间的切换。假设目前在层次原理图中工作，如图 6.14 所示。现在要切换到 4 Port UART and Line Drivers.sch 文件中，则可以执行层次切换命令。用鼠标单击需要切换到的电路原理图对应的层次电路原理图中的模块，比如这里点击了右边的电路方块图，则系统切换到如图 6.17 所示的电路原理图中。

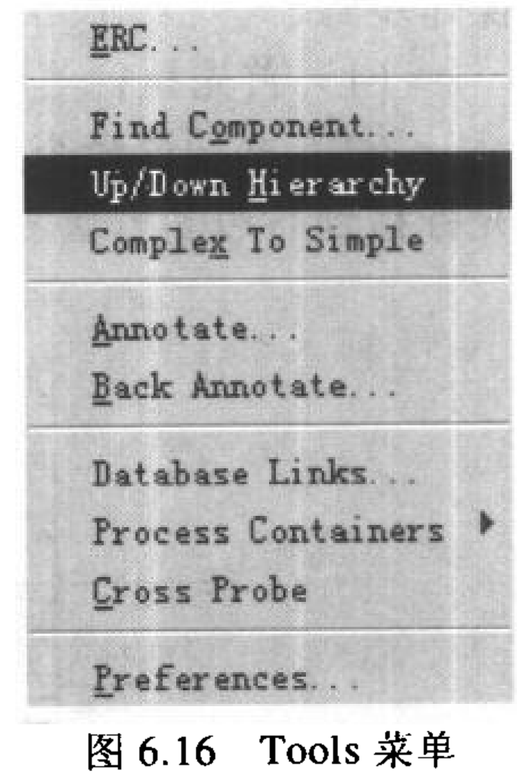


图 6.16　Tools 菜单

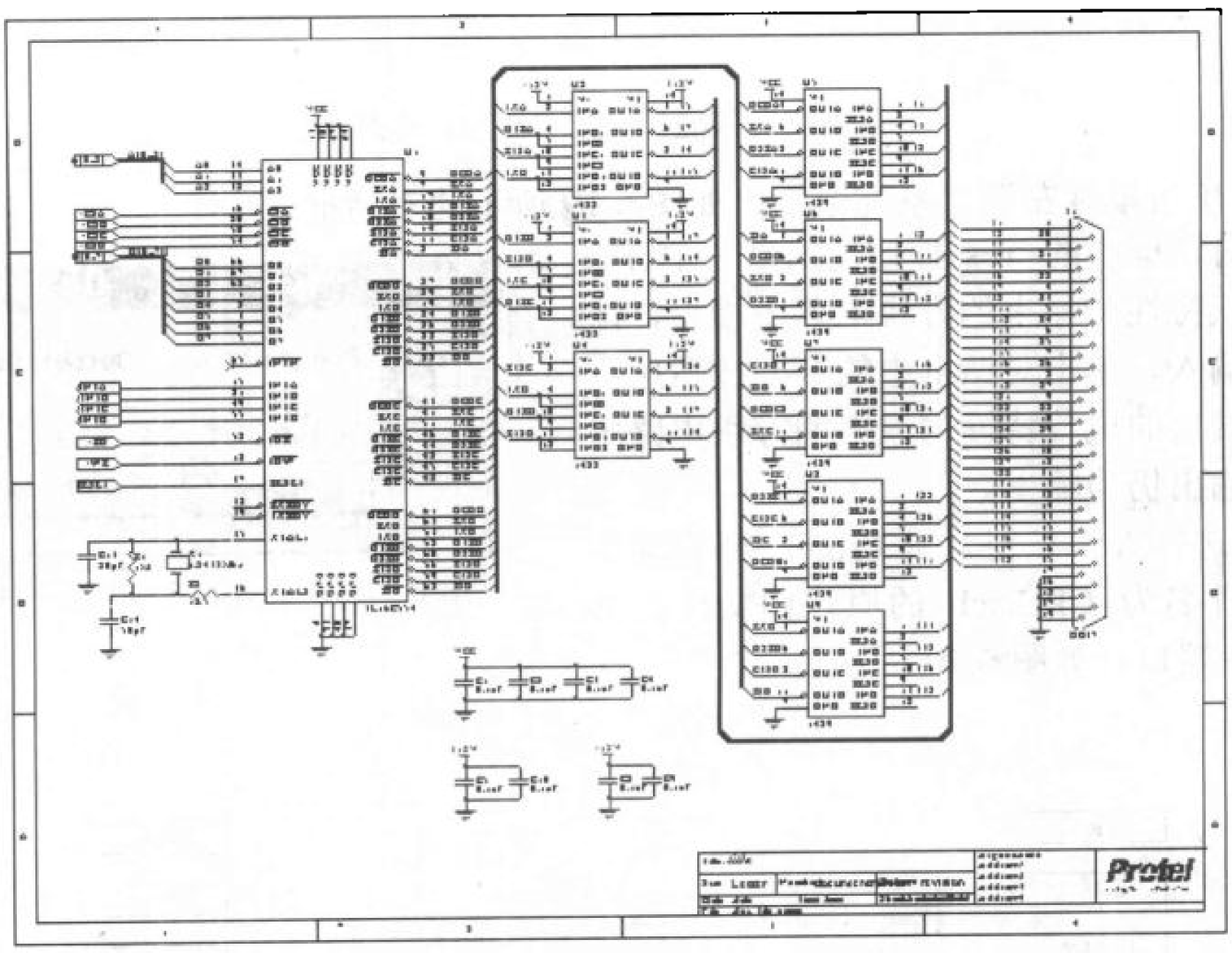


图 6.17　切换所到的原理图

另外，利用设计项目管理器，用户直接可以用鼠标左键单击项目窗口的层次结构中所要编辑的文件名即可实现原理图的切换。

6.4　生成新原理图中的 I/O 端口符号

在采用自上而下设计层次电路图时，是先建立方块电路，再制作该方块电路相对应的原理图文件。而制作原理图时，其 I/O 端口符号必须和方块电路上的 I/O 端口符号相对应。Protel 99 提供了一条捷径，即由方块电路符号直接产生原理图文件的端口符号。

下面以图 6.15 为例，讲述由方块电路符号产生新原理图中的 I/O 端口符号的一般

操作步骤。

（1）首先执行菜单命令 Design/Create Sheet From Symbol。

（2）执行该命令后，光标变成了十字形状，移动光标到某个方块电路上，这里将光标移到右边的方块图上，如图 6.18 所示。

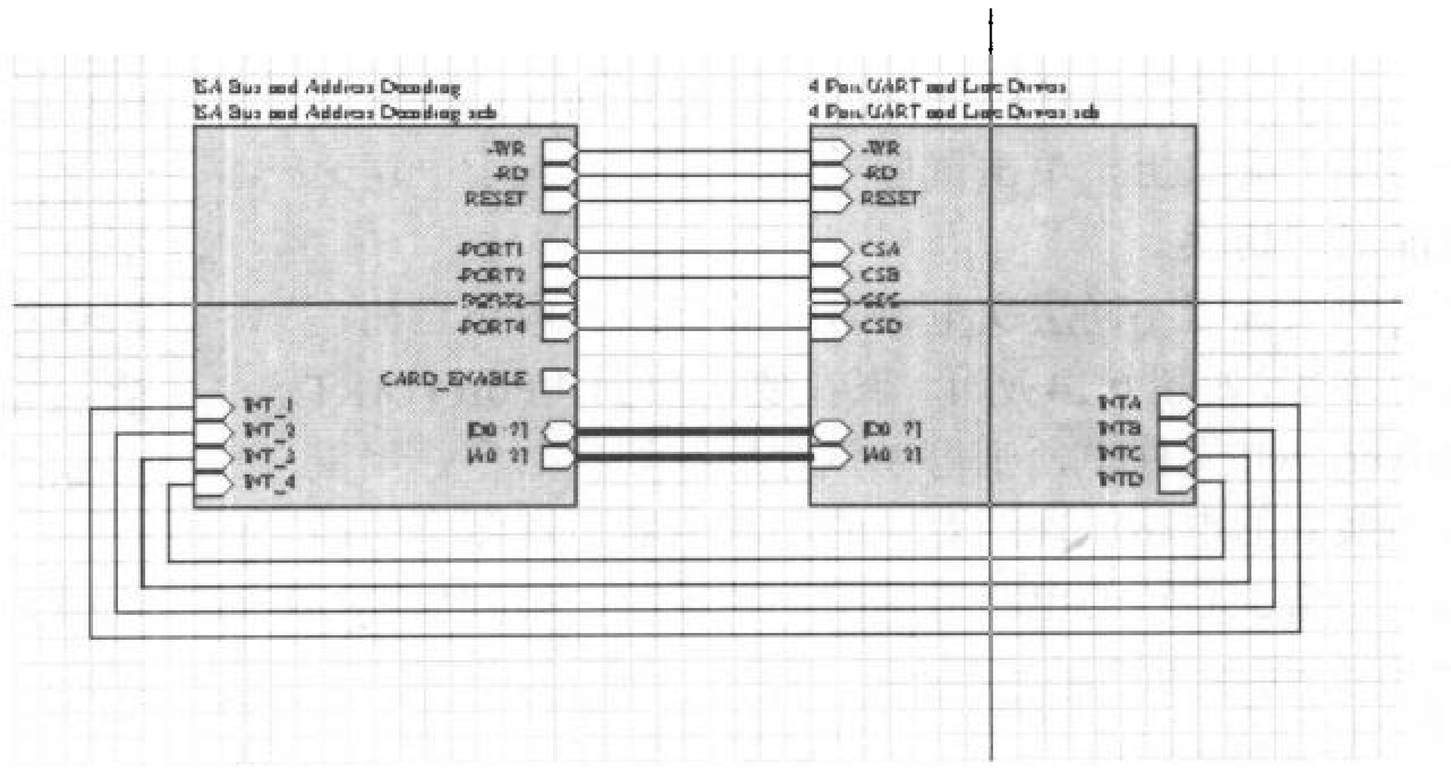


图 6.18　移动光标至右侧方块电路

（3）单击鼠标左键，系统会弹出如图 6.19 所示的对话框。

单击对话框中的 Yes 按钮，所产生的 I/O 端口的电气特性与原来的方块电路中相反，即输出变为输入。单击对话框中的No 按钮所产生的 I/O 端口的电气特性与原来的方块电路中相同，即输出仍为输出。

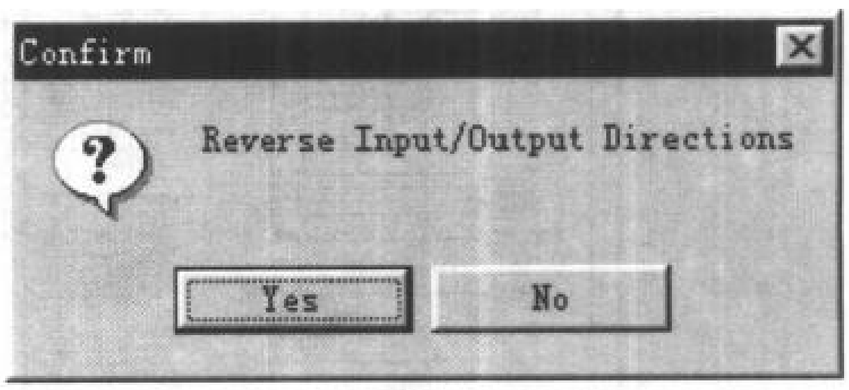


图 6.19　确认端口 I/O 属性转换对话框

（4）选择 Yes 按钮，则 Protel 99 自动生成一个文件名为 CPU.sch 的原理图文件，并布置好 I/O 端口，如图 6.20 所示。

图 6.20　产生的新原理图

6.5　由原理图文件生成方块电路符号

如果在设计中采用自下而上的设计方法，则先设计原理图，再设计方块电路。Protel 99 又提供了一条捷径，即由一张已经设置好端口的原理图直接产生方块电路符号。下面仍以前面的实例为例，讲述由原理图文件产生方块电路符号的一般步骤。

（1）首先执行菜单命令 Tools/Creat Symbol From Sheet。

（2）执行该命令后，系统会弹出如图 6.21 所示的对话框。

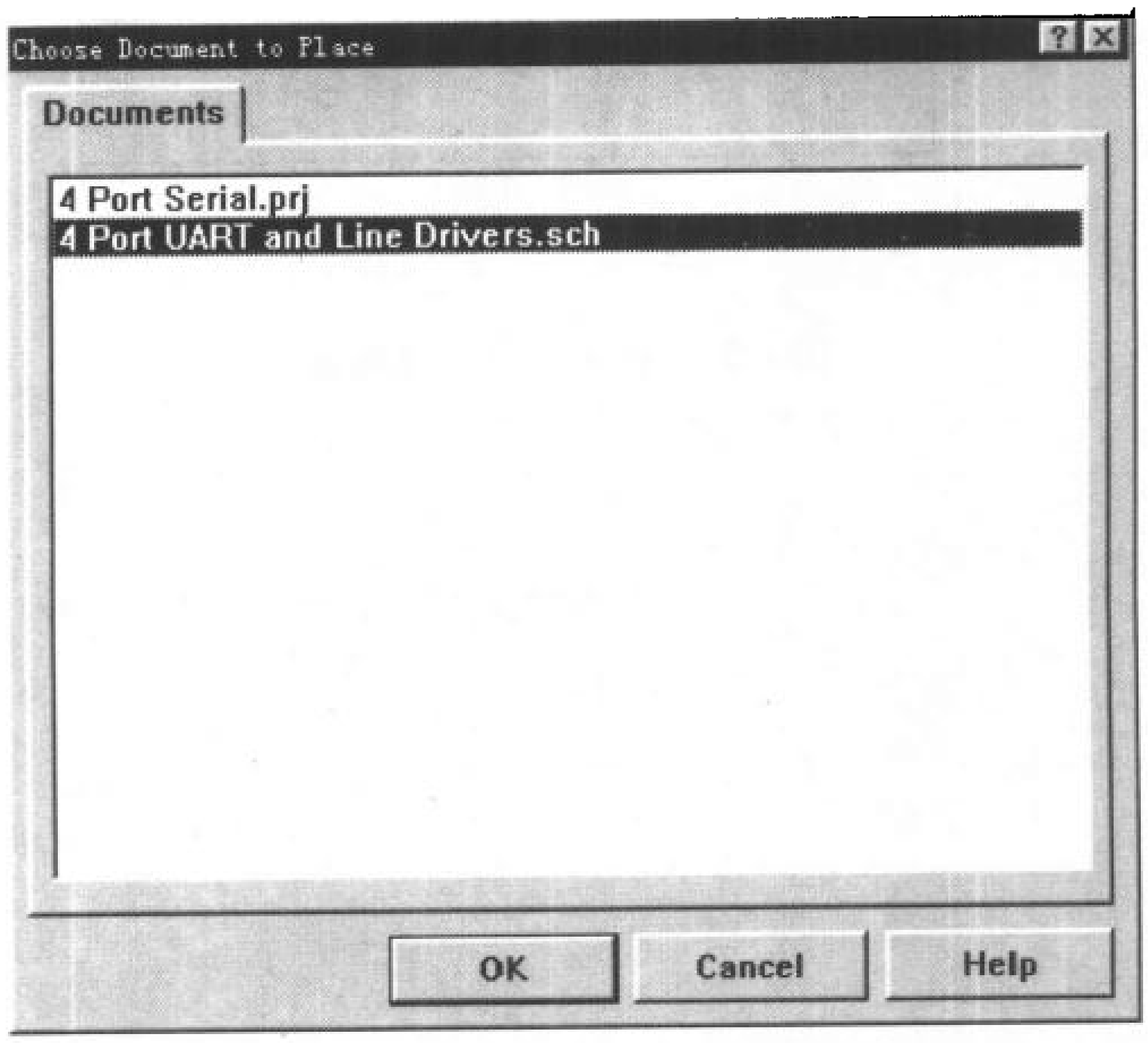


图 6.21　选择产生方块电路的文件

在该对话框中选择要产生的方块电路的源文件，然后确认。此后，同样会出现如图 6.18 所示的对话框。选择 Yes 按钮，方块电路会出现在光标上，如图 6.22 所示。

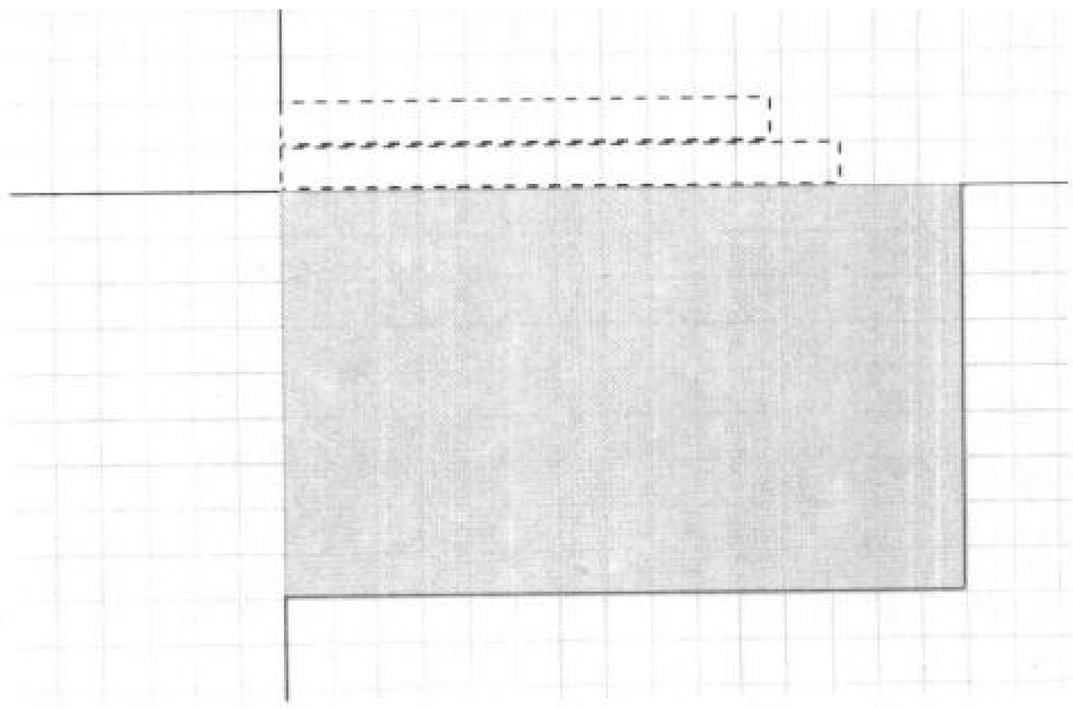


图 6.22　由原理图文件产生的方块电路符号的状态

（3）移动光标至适当位置，按照前面放置方块电路的方法，将其定位。系统自动生成名为 4 Port UART and Line Drivers 的方块电路，如图 6.23 所示。

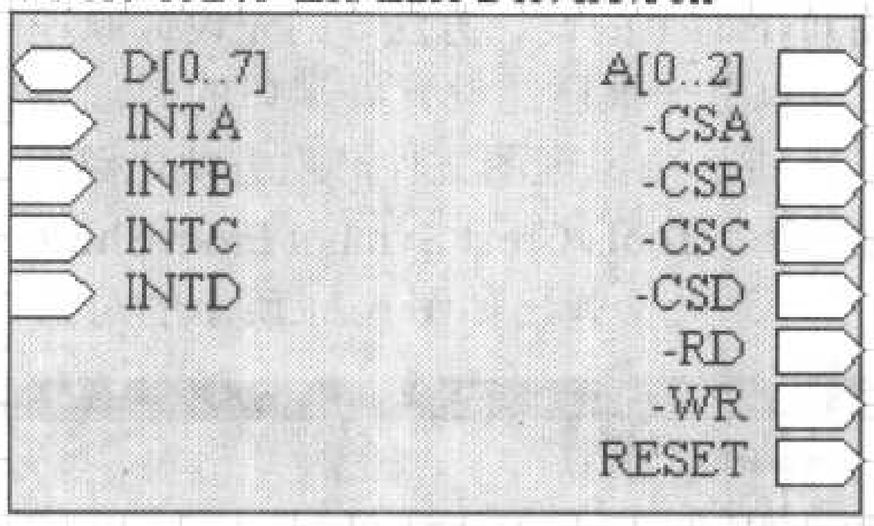


图 6.23　产生的方块电路图

第 7 章　生成报表及出图

7.1　网络报表

在高级电路原理图所产生的各种报告中，以网络表（Netlist）最为重要。绘制电路图的最主要的目的就是为了将设计电路转换为一个有效的网络表，以供其他后续处理程序（如 PCB 印制电路板的布线）使用。由于 Protel 系统高度的集成性，可以在不离开绘图页编辑程序的情况下，直接产生当前绘图页或整个项目的网络表。

在由绘图页产生网络表时，使用的是逻辑的连通性原则，而非物理的连通性。也就是说，只要是通过网络标签所连接的网络就被视为有效的连接，而并不需要真正由连线（Wire）将网络各端点实际地连接在一起。

网络表有很多种格式，通常为 ASCII 码文本文件。网络表的内容主要为电路绘图页中各元件的数据（流水序号、元件类型与包装信息）以及元件间网络连接的数据。某些网络表格可以在一行中包括这两种数据，但是 Protel 中大部分的网络表格都是将这两种数据分为不同的部分，分别记录在网络表中。有些网络表中还可包含诸如元件文字（Component Text）或网络文字栏（NetText Fields）等额外的信息，某些仿真程序或 PCB 程序需要这些信息。

由于网络表是纯文本文件，所以用户可以利用一般的文本编辑程序自行建立或是修改已存在的网络表。当用手工方式编辑网络表时，在保存文件时必须以纯文本格式来保存。

7.1.1　网络表的各种选项

网络表可以通过菜单命令 Design/Create Netlist 来进行各种选项的设置，执行该命令后系统将打开 Netlist Creation 对话框，该对话框又包括 Preferences 和 Trace Options 两个选项卡，分别如图 7.1 和 7.2 所示。

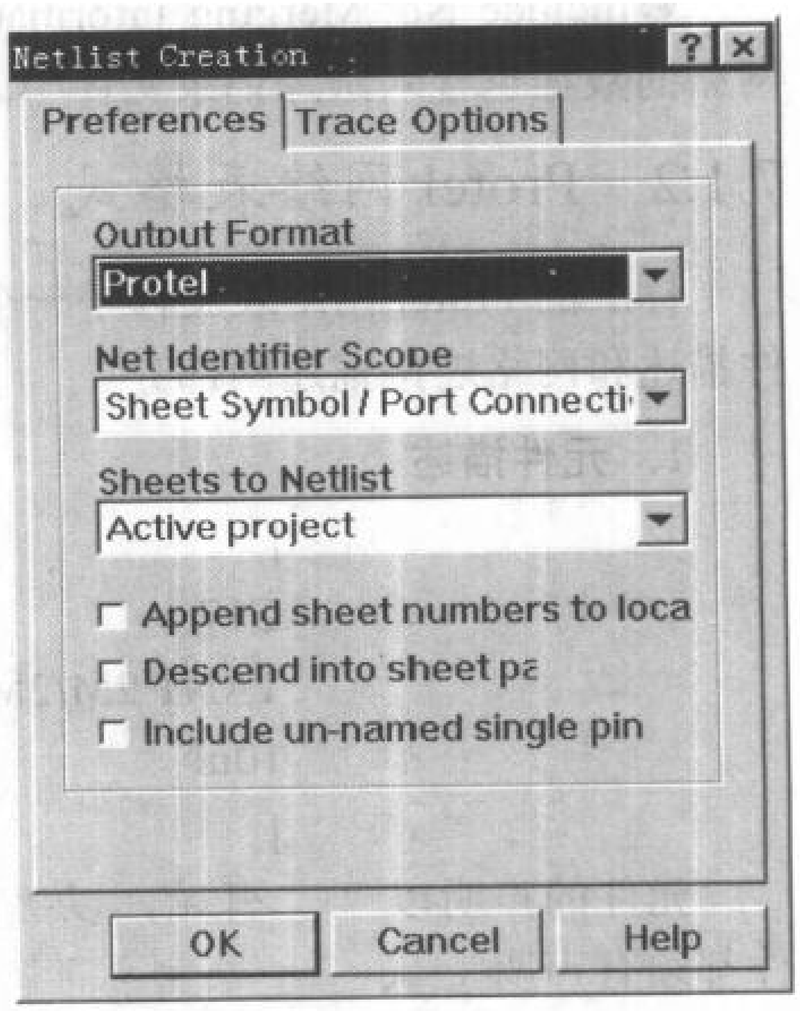


图 7.1　Preferences 选项卡

1．Preferences 选项卡

Preferences 选项卡中各选项的含义如下：

●Output Format　选择网络表输出的格式。

●Net Identifier Scope　设置网络标识符的工作范围。如同 ERC 表的设置，包括 Net Labels and PortsGlobal、Only Ports Global 和 Sheet Symbol/Port Connections 三个可选项。

●Sheetss to Netlist　选择生成网络表达式原理图对象类型，可以是一个激活的说明或单个原理

图。

●Append sheet number to local net names　设置在产生网络表时，为每个网络编号附加绘图页号码数据。假如我们在 Net Identifier Scope（网络标识符范围）栏中选择 Only Ports Global 项，那么各绘图页中的网络标签为区域性的。也就是说，在不同的绘图页中可能有名称相同的网络标签。通过附加绘图页号码的功能，我们可以确保在产生的网络表中每个网络的编号都是独一无二的。

●Descend into sheet parts　当使用绘图页元件时，应该激活这个选项，从而使产生的网络表将绘图页元件层次下的绘图页也包含在内。绘图页元件必须在其 Part 对话框的 Sheet Path 数据栏中标示出其对应的子绘图页文件路径与名称。

●Include un-named single pins net　设置在产生网络表时，也将所有未命名的单边连线都包含在内。所谓单边连线指的是只有一端接到电气对象、而另一端空接（Floating）的连线。

2. Trace Options 选项卡

Trace Options 选项卡中各选项的含义如下：

●Enable Trace　设置将产生网络表的过程记录下来，并存入.tng 跟踪记录文件中。

●Netlist before any resolving　设置在分解电路之前就产生网络表。

●Netlist after resolving sheets　设置在分解打开的绘图页后才产生网络表。

●Netlist after resolving project　设置在分解整个项目后才产生网络表。

●Include Net Merging information　设置将合并网络的数据也含入跟踪记录文件中。

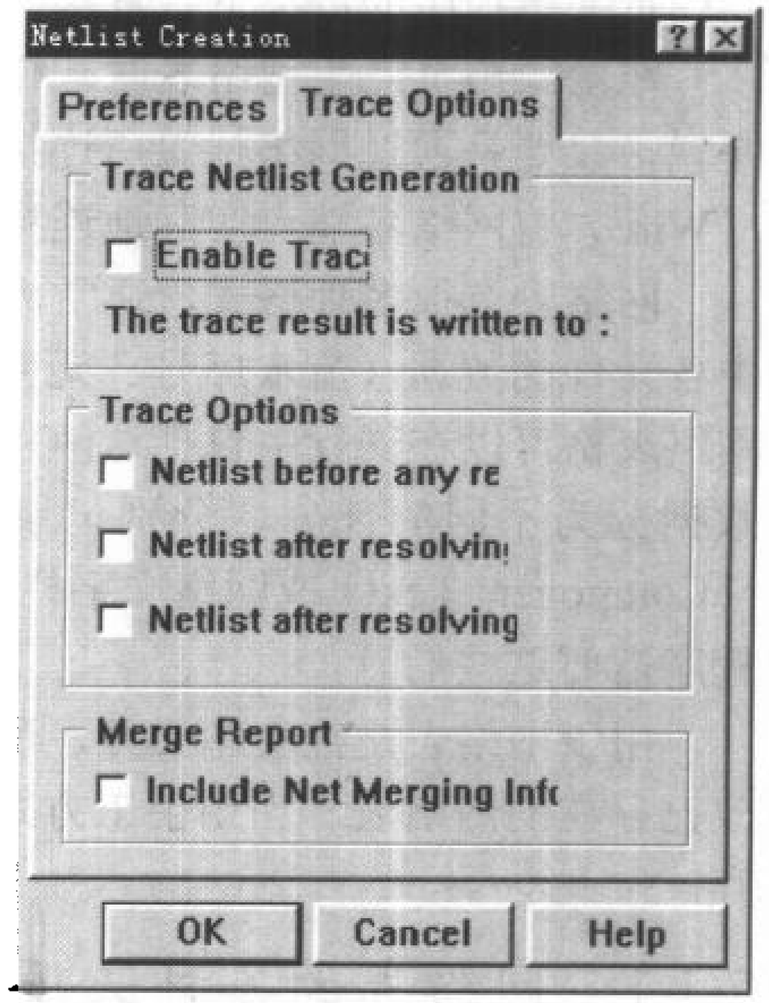


图 7.2　Trace Options 选项卡

7.1.2　Protel 网络表格式

标准的 Protel 网络表文件是一个简单的 ASCII 码文本文件，在结构上大致可分为元件描述和网络连接描述两部分。

1. 元件描述

```
[                    元件声明开始
C17                  元件序号
TANT 2M/2M           元件封装
10uF                 元件注释
]                    元件声明结束
```

元件的声明以“[”开始，以“]”结束，将其内容包含在内。网络经过的每一个元件都须有声明。

2. 网络连接描述

```
(                    网络定义开始
NetD2_A              网络名称
D2-A                 元件序号及元件引脚号
P1-B9                元件序号及元件引脚号
)                  网络定义结束
```

网络定义以“(”开始，以“)”结束，将其内容包含在内。网络定义首先要定义该网络的各端口。网络定义中必须列出连接网络的各个端口。

7.1.3　生成网络表

下面以图 7.3 为例，讲述如何从一张电路原理图生成其对应的网络表，具体操作步骤如下：

（1）首先执行菜单命令 Design/Create Netlist。

（2）执行完该命令后，系统会弹出如图 7.1 所示的对话框，用户可以进行网络表生成的相关设置。

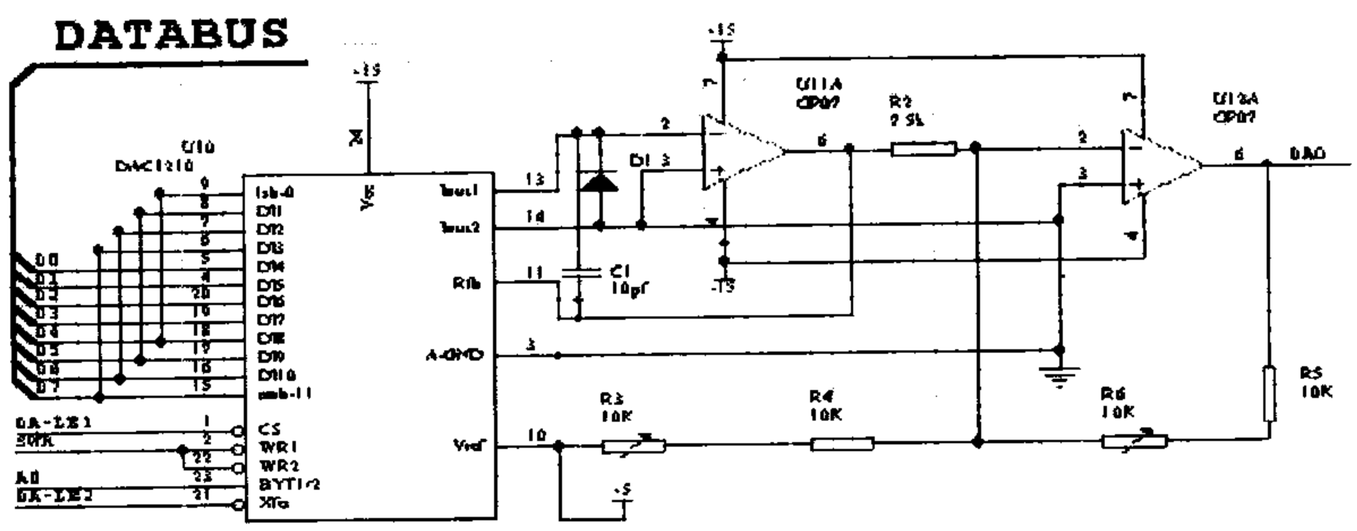


图 7.3　用来生成网络表的原理图

（3）对话框设置完后，系统将电路原理图的网络关系进行计算，然后生成网络表，并将其写入相应的.Net 文件，显示在 Protel 99 的记事本编辑界面中。图 7.4 所示即为图 7.3 原理图的网络表，文件名为 Part2.NET。

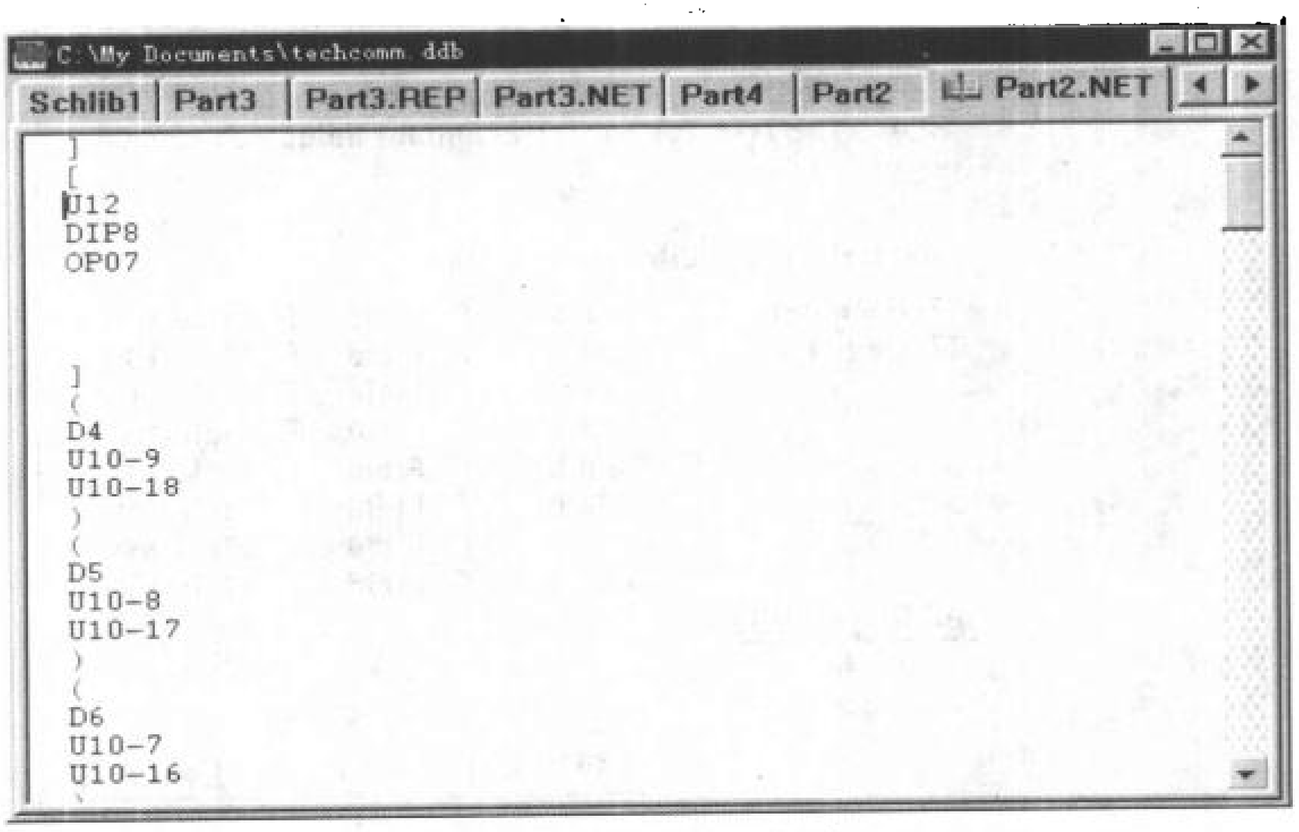


图 7.4　生成的网络表

7.2 生成元件列表

元件的列表主要是用于整理一个电路或一个项目文件中的所有元件。它主要包括元件的名称、标注和封装等内容。下面仍然以图 7.3 为例，讲述如何产生原理图的元件列表的一般方法。

（1）打开原理图文件，执行菜单命令 **Report/Bill of Material**，如图 7.5 所示。

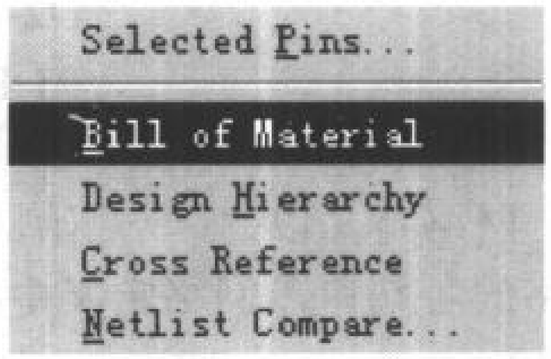


图 7.5 Report/Bill of Material 命令

（2）执行该命令后，系统将弹出如图 7.6 所示的对话框，该对话框要求用户选择是生成当前项目（Project）的元件表，还是当前电路原理图（Sheet）的元件表。

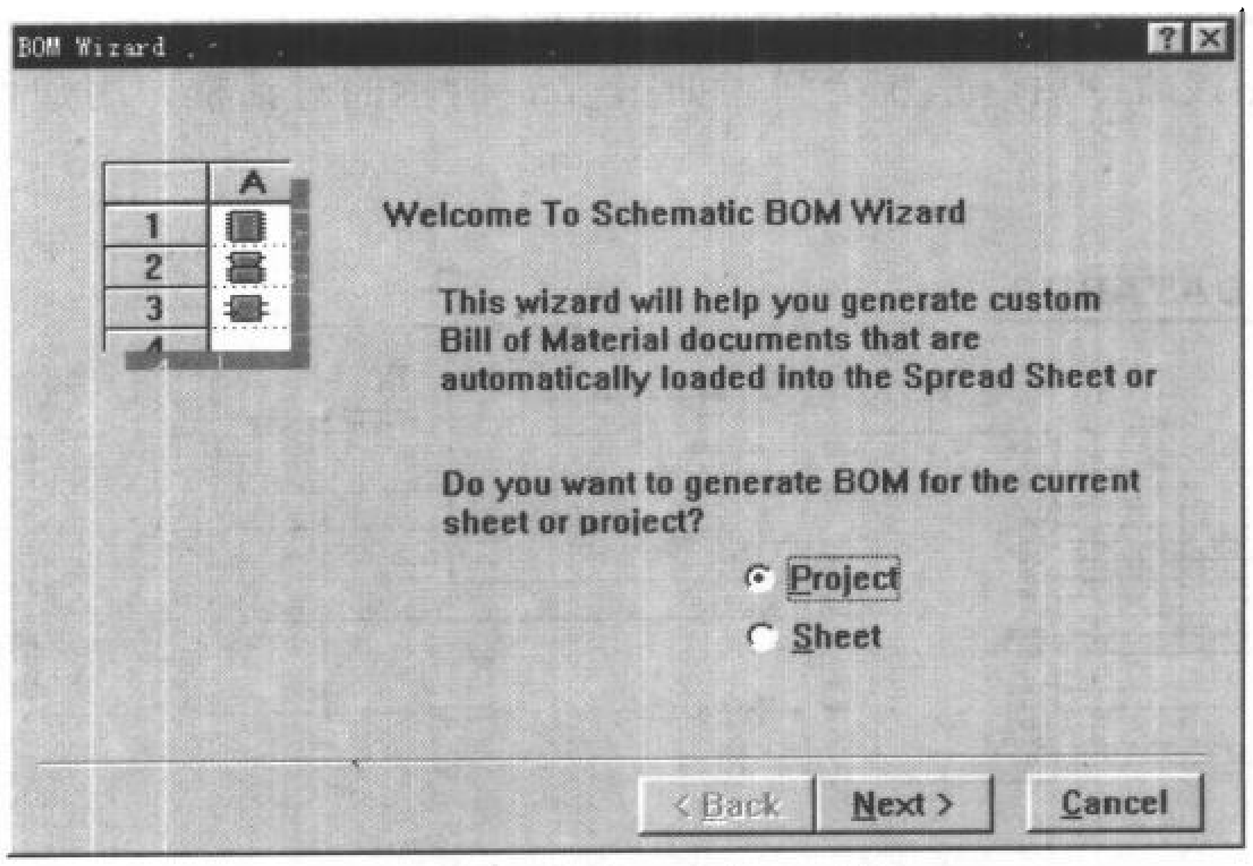


图 7.6 BOM Wizard 对话框

（3）在此选择 Sheet 选项，然后用鼠标左键单击图中的 Next 按钮，系统将弹出如图 7.7 所示的对话框。

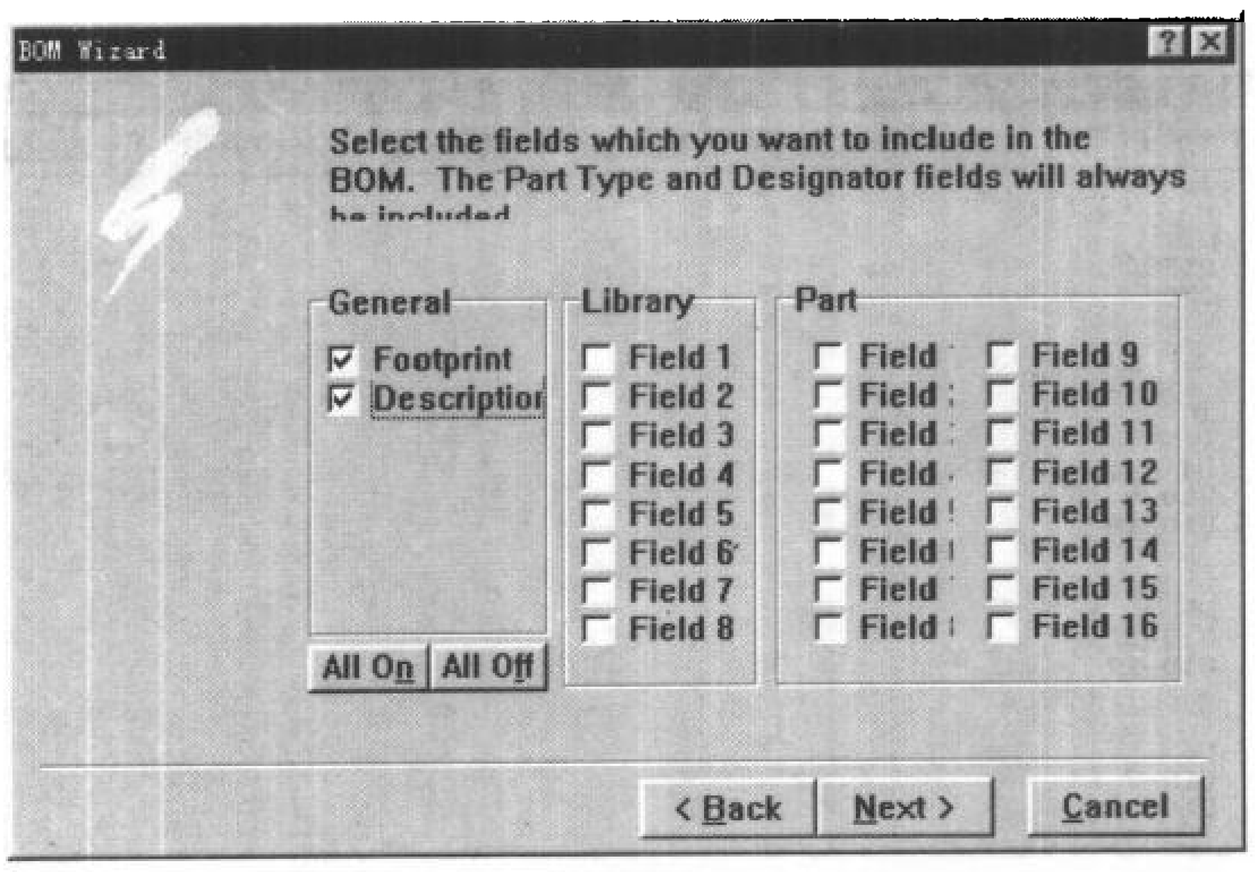


图 7.7 设置元件列表内容

在此框中可以设置元件列表中所包含的内容，如果单击 All On 按钮则选中所有选项，单击 All Off 按钮则撤销全部选中的项目。

（4）设置完毕后，单击图中的 Next 按钮，系统将弹出如图 7.8 所示的对话框，在此要求用户选择需要加入表中的文字栏。

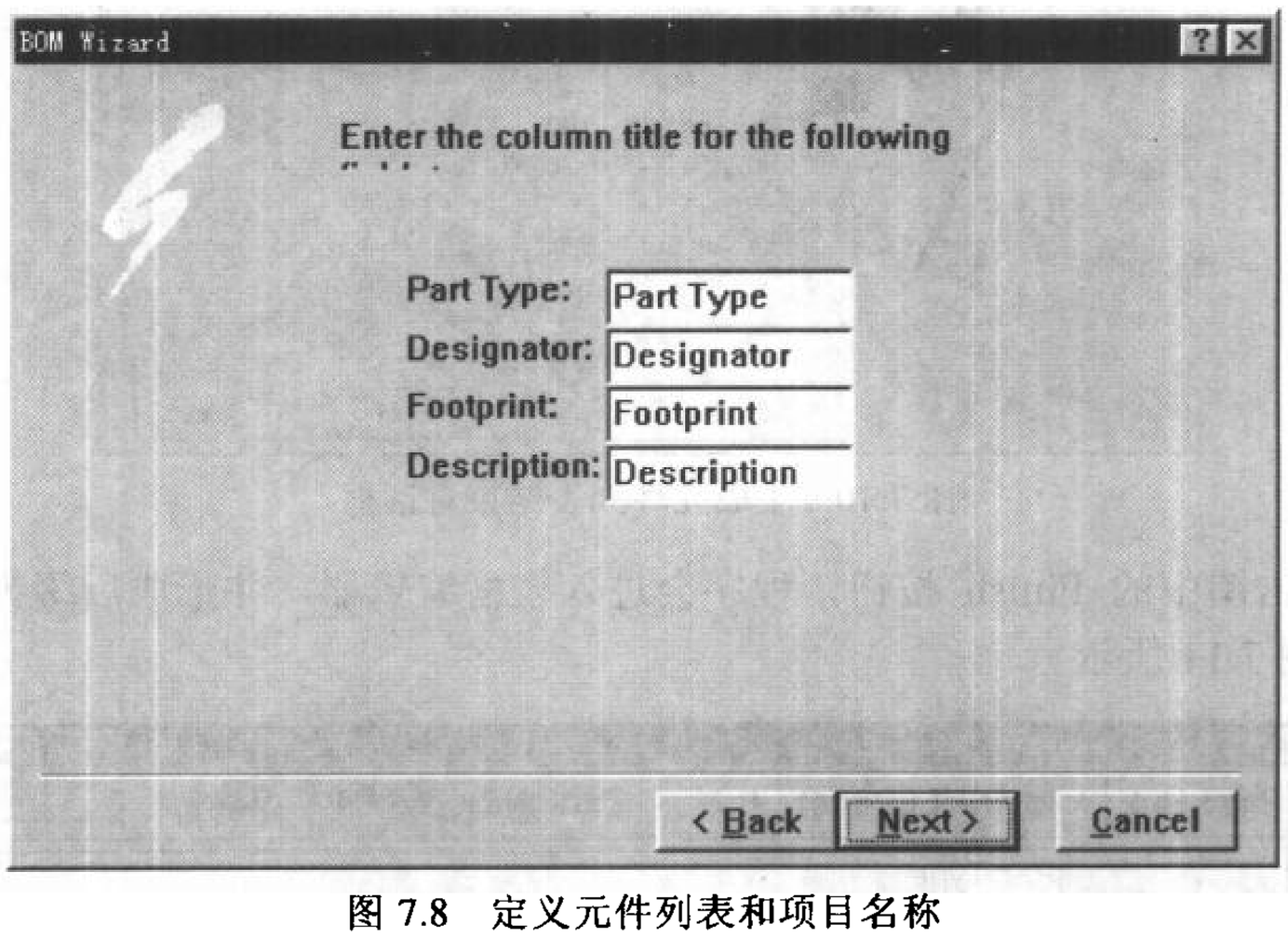


图 7.8　定义元件列表和项目名称

（5）完成上述定义后，单击图中的 Next 按钮，系统弹出如图 7.9 所示的对话框。在这里选择最终的元件列表以何种格式产生，系统共提供了 Protel Format、CSV Format 和 Client Spreadsheet 三种格式。我们选择 Client Spreadsheet 选项（即电子表格格式）。

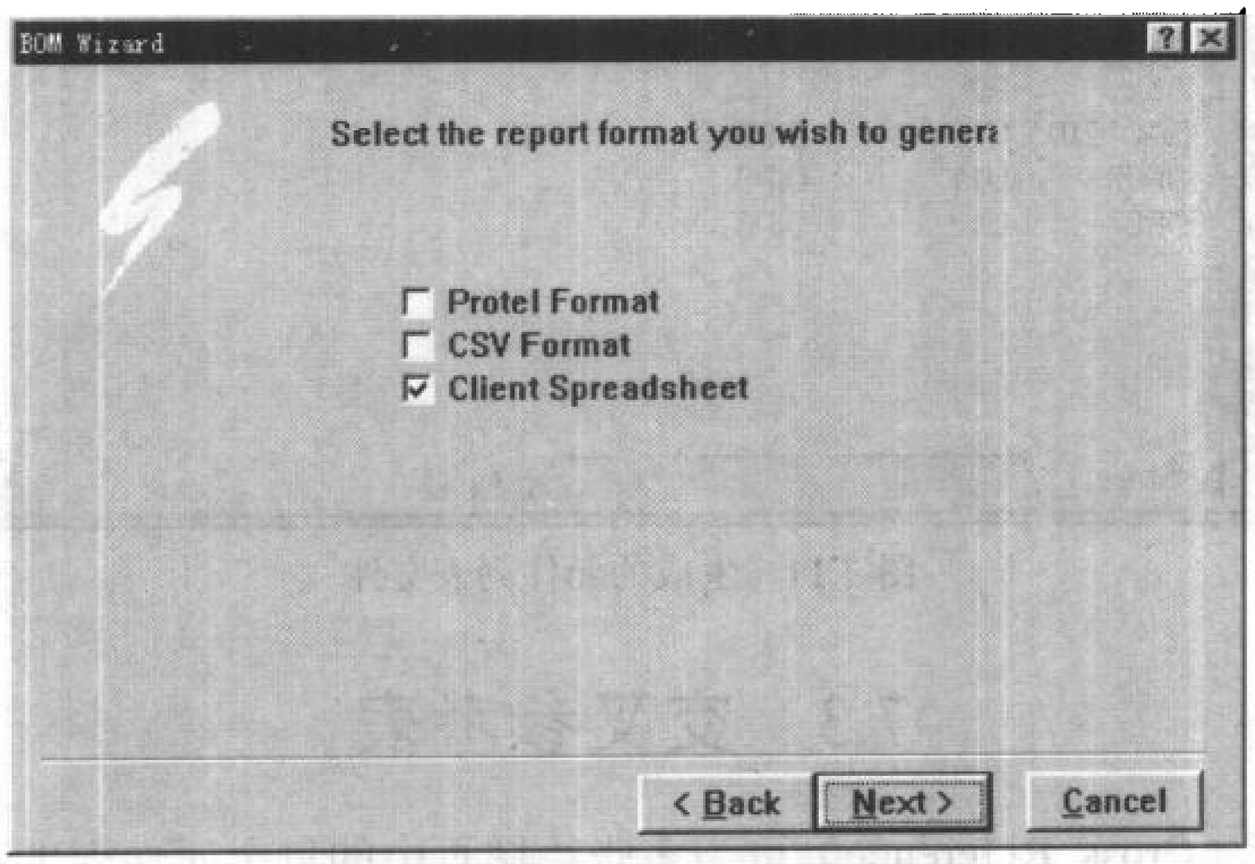


图 7.9　选择产生的元件列表的格式

（6）用鼠标左键单击图中的 Next 按钮，系统将弹出如图 7.10 所示的对话框。

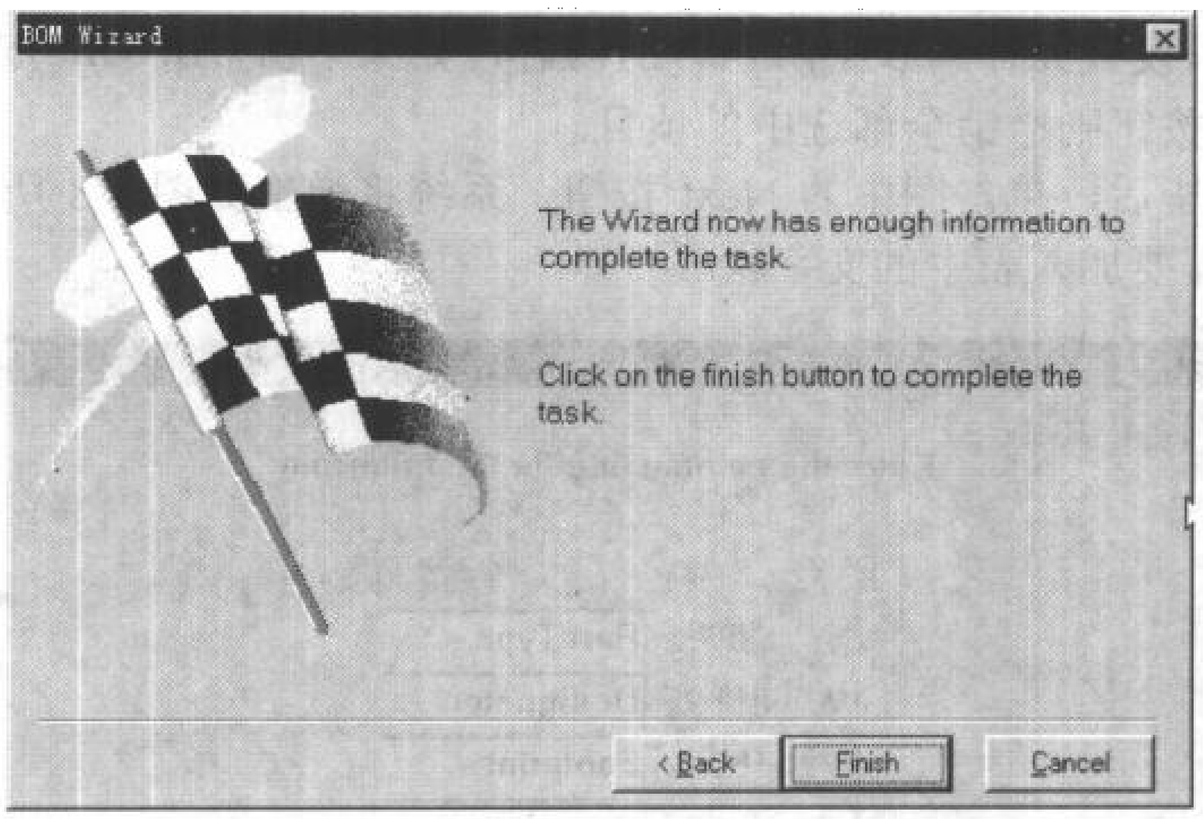
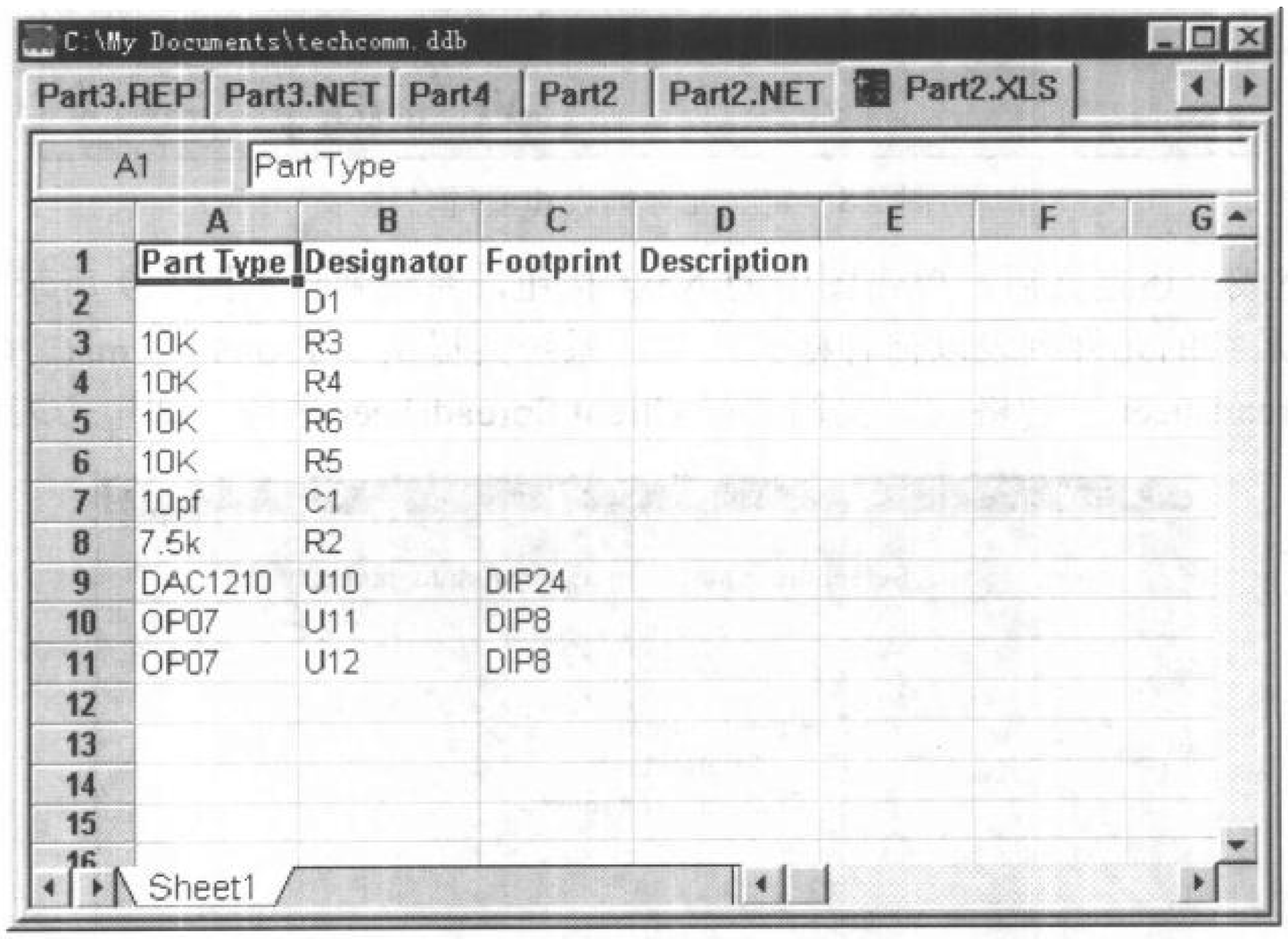


图 7.10　生成元件列表结束对话框

（7）单击图中的 Finish 按钮，程序会进入表格编辑器，并形成后缀为*.XLS 的元件列表，如图 7.11 所示。



	A	B	C	D
1	Part Type	Designator	Footprint	Description
2		D1		
3	10K	R3		
4	10K	R4		
5	10K	R6		
6	10K	R5		
7	10pf	C1		
8	7.5k	R2		
9	DAC1210	U10	DIP24	
10	OP07	U11	DIP8	
11	OP07	U12	DIP8	
12				
13				
14				
15				

图 7.11　生成的元件列表文件

7.3　交叉参考表

交叉参考表（Cross Reference）可为多张绘图页中的每个元件列出其元件类型、流水序号和隶属的绘图页文件名称。这是一个 ASCII 码文件，扩展名为.XRF。下面以图 7.3 为例，讲述如何建立交叉参考表的操作。

（1）首先打开电路原理图文件，然后执行菜单命令 Reports/Cross Reference。

（2）执行该命令后，程序就会进入 Protel 99 的 TextEdit 文本编辑器，并产生相应的报表文件，如图 7.12 所示文本文件即为图 7.3 所示的电路原理图的交叉参考表。

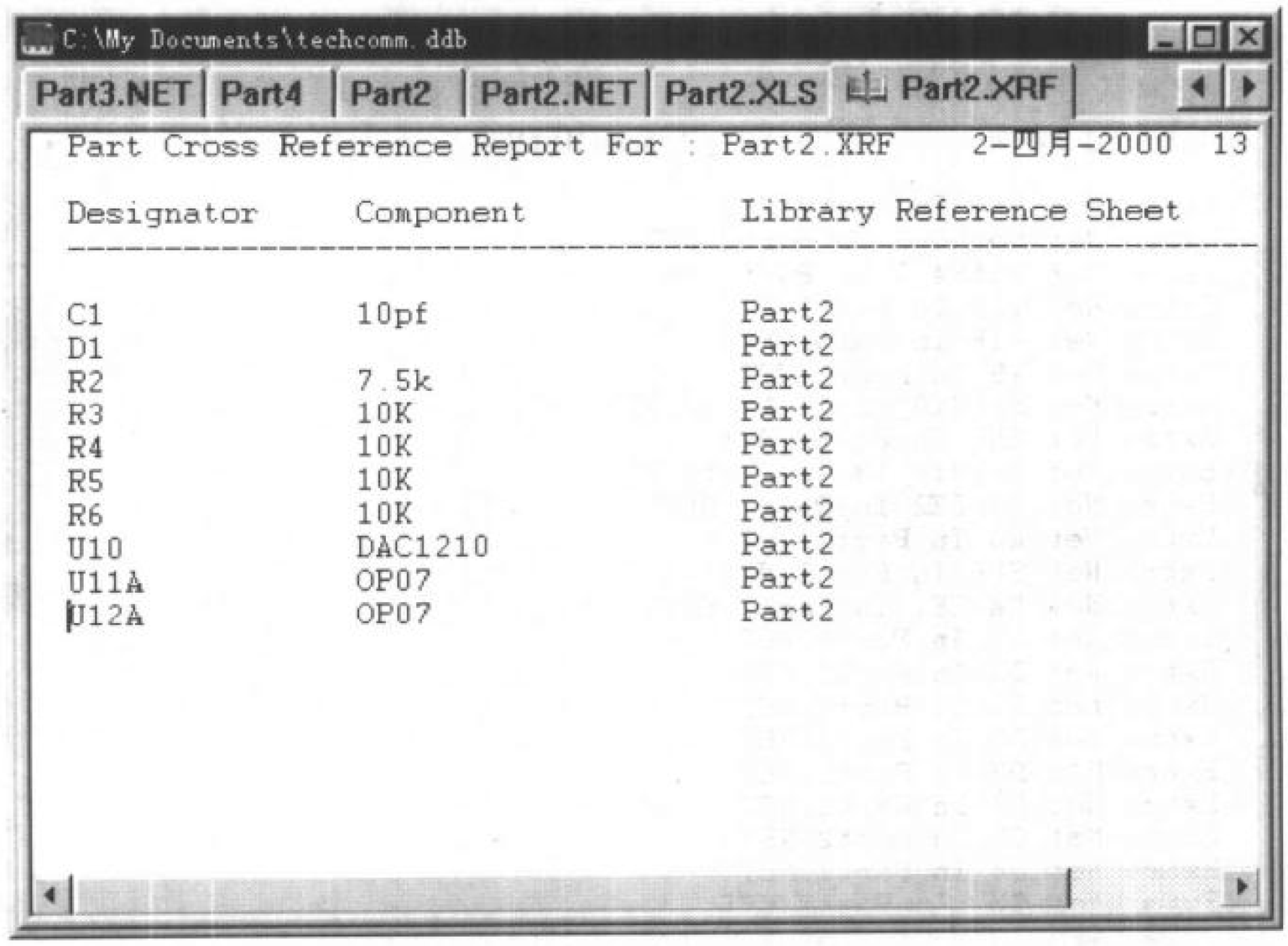


图 7.12　生成的交叉参考表

7.4　网络比较表

网络比较表（Netlist Comparison）可比较用户指定的两个网络表，并将二者的差别列成文件。网络比较表是一个 ASCII 码文件，其扩展名为.Rep。通常，当更新电路图版本时，可利用该功能将新版电路的修正部分记录下来存盘备查。生成网络比较表的操作步骤如下：

（1）打开电路原理图文件，然后执行菜单命令 Report/Netlist Compare。

（2）执行该命令后，系统会弹出如图 7.13 所示的对话框。用户在对话框中输入参与比较第一个已经存在的网络文件，即 Part2.NET。输入结束后，用鼠标左键单击 OK 按钮，系统会再次弹出如图 7.13 所示的对话框，提示用户输入第二个网络文件，即 Part3.NET。

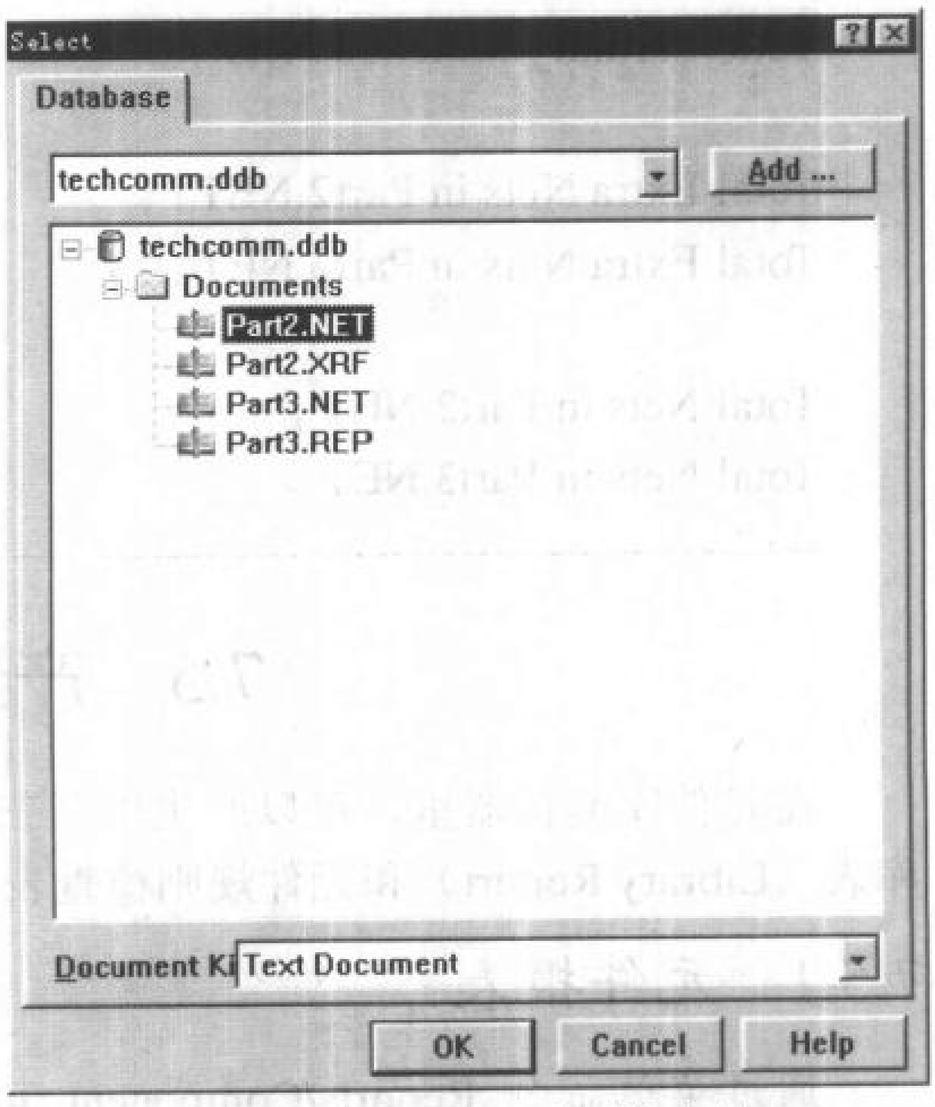


图 7.13　输入第一个网络文件

（3）比较后，程序自动进入文本编辑框，并产生如图 7.14 所示的报表文件，文件后缀为.Rep。

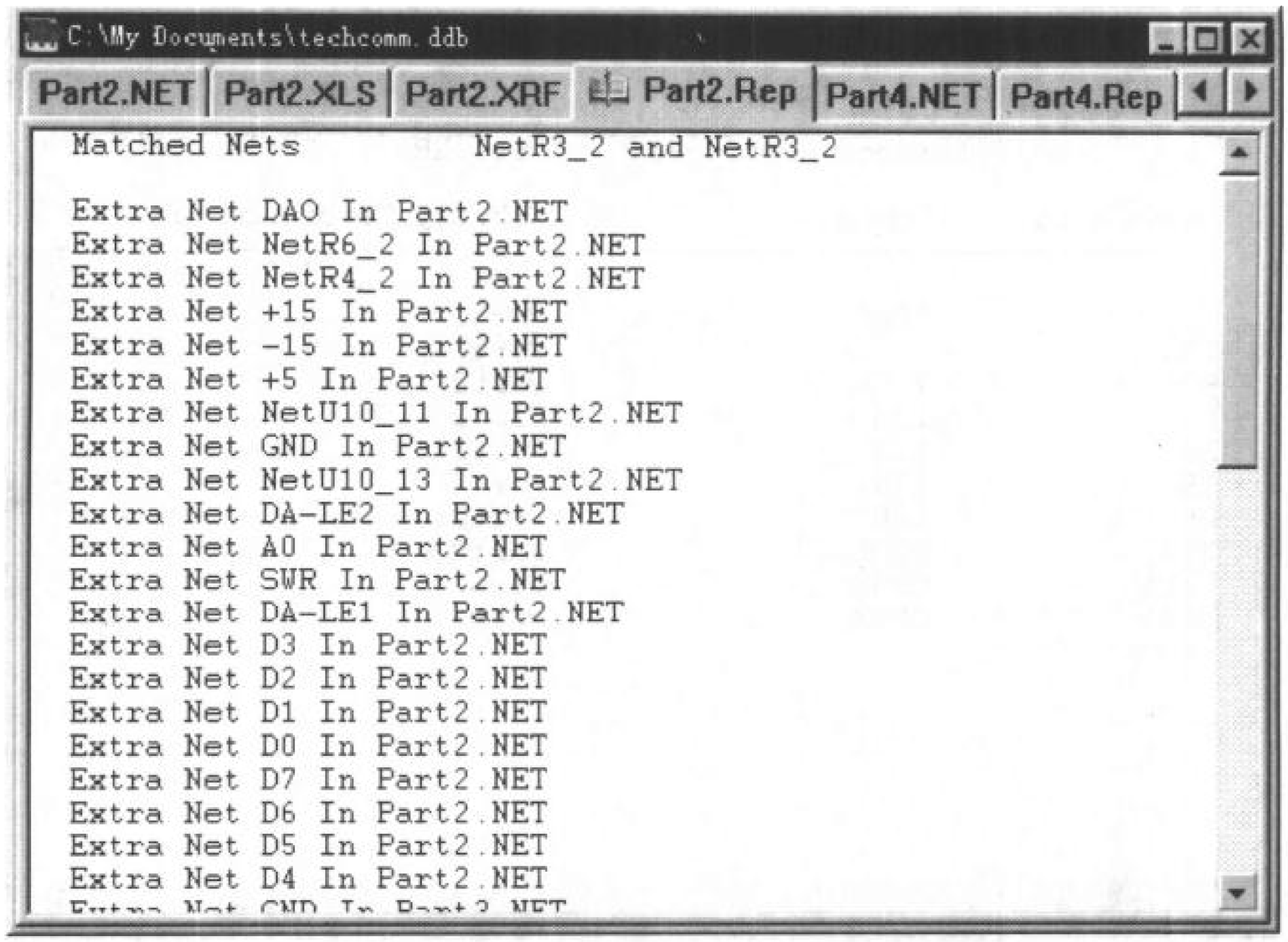


图 7.14　生成的网络比较表文件

文件的最后还列出了如下比较的统计结果，用户可以拉动滚动条查看。

Total Matched Nets　　= 1
Total Partially Matched Nets　　= 0

Total Extra Nets in Part2.NET　　= 21
Total Extra Nets in Part3.NET　　= 22

Total Nets in Part2.NET　　= 22
Total Nets in Part3.NET　　= 23

7.5　产生元件报表

在元件库编辑器里，可以产生以下三种报告：元件表（Component Report）、元件库表（Library Report）和元件规则检查表（Component Rule Check Report）。

7.5.1　元件报表

通过菜单命令 Reports/Component 可对元件库编辑器当前窗口中的元件产生元件表，系统会自动打开 TextEdit 程序来显示其内容，如图 7.15 所示。图示为元件报表 74xx.Lib 中的 74LS13 元件的元件表内容。

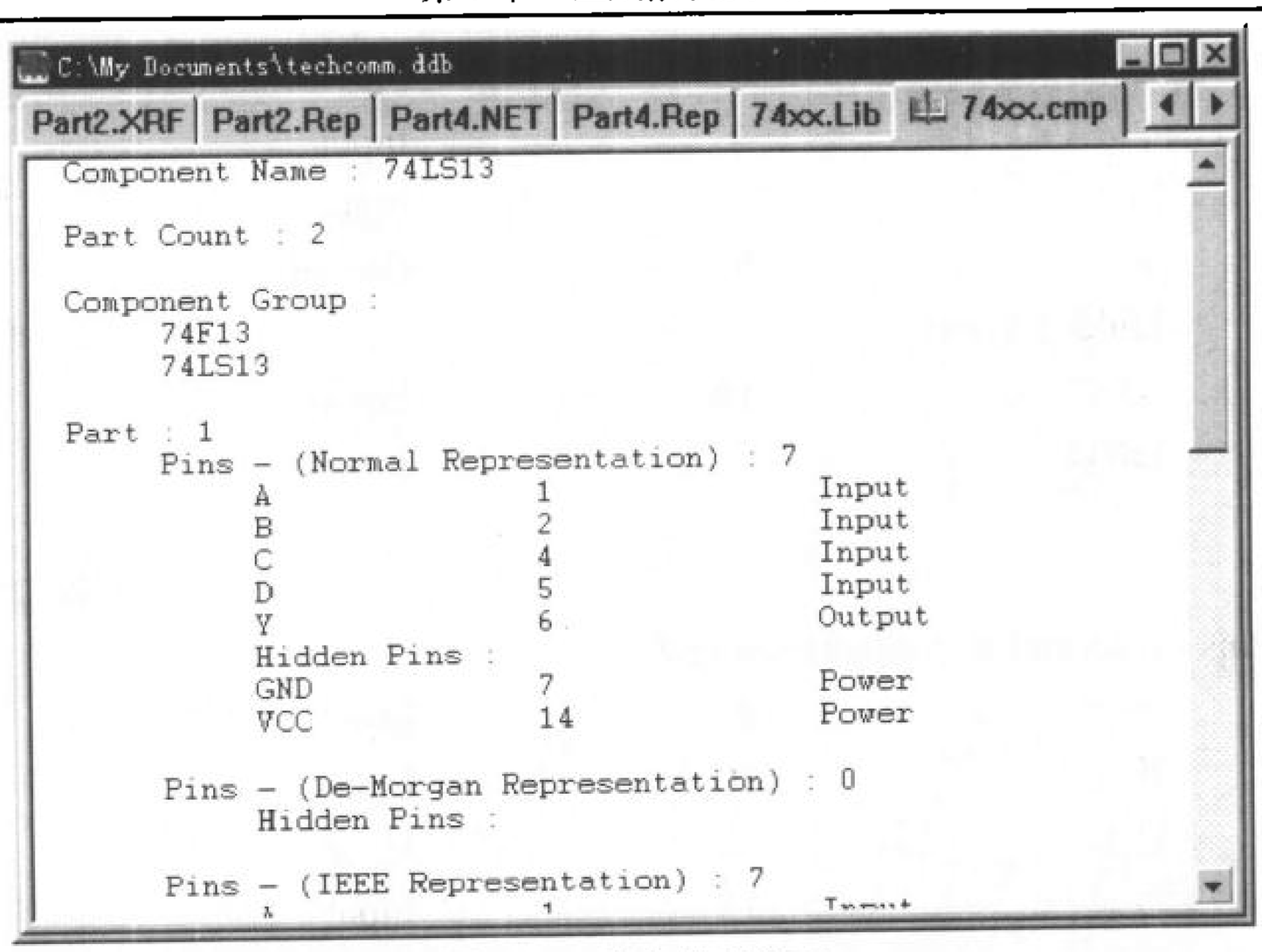


图 7.15　元件报表窗口

元件报表的扩展名为.Cmp，元件表列出了该元件的所有相关信息，如：子元件个数、元件组名称以及各个子元件的引脚细节等，以 74LS13 为例，其报表如下。

```
Component Name : 74LS13                                    （元件名）
Part Count : 2                                             （由 2 个元件组成）
Component Group :                                          （元件组）
    74F13
    74LS13

Part : 1                                                   （第一个元件）
    Pins - (Normal Representation) : 7
        A                   1                   Input
        B                   2                   Input
        C                   4                   Input
        D                   5                   Input
        Y                   6                   Output
        Hidden Pins :
        GND                 7                   Power
        VCC                 14                  Power

    Pins - (De-Morgan Representation) : 0
        Hidden Pins :
    Pins - (IEEE Representation) : 7
        A                   1                   Input
```

B	2	Input
C	4	Input
D	5	Input
Y	6	Output
Hidden Pins :		
VCC	14	Power
GND	7	Power

Part : 2 （第二个元件）

Pins - (Normal Representation) : 7

A	9	Input
B	10	Input
C	12	Input
D	13	Input
Y	8	Output
Hidden Pins :		
VCC	14	Power
GND	7	Power

Pins - (De-Morgan Representation) : 0

Hidden Pins :

Pins - (IEEE Representation) : 7

A	9	Input
B	10	Input
C	12	Input
D	13	Input
Y	8	Output
Hidden Pins :		
VCC	14	Power
GND	7	Power

7.5.2 元件库报表

元件库报表列出了当前元件库中所有元件的名称及其相关描述，元件库报表的扩展名为.Rep。通过菜单命令 Reports/Library 可对元件库编辑器当前的元件库产生元件库表，系统会自动打开 TextEdit 程序来显示其内容。图 7.16 所示为 74xx.Lib 元件库的元件库报表内容。

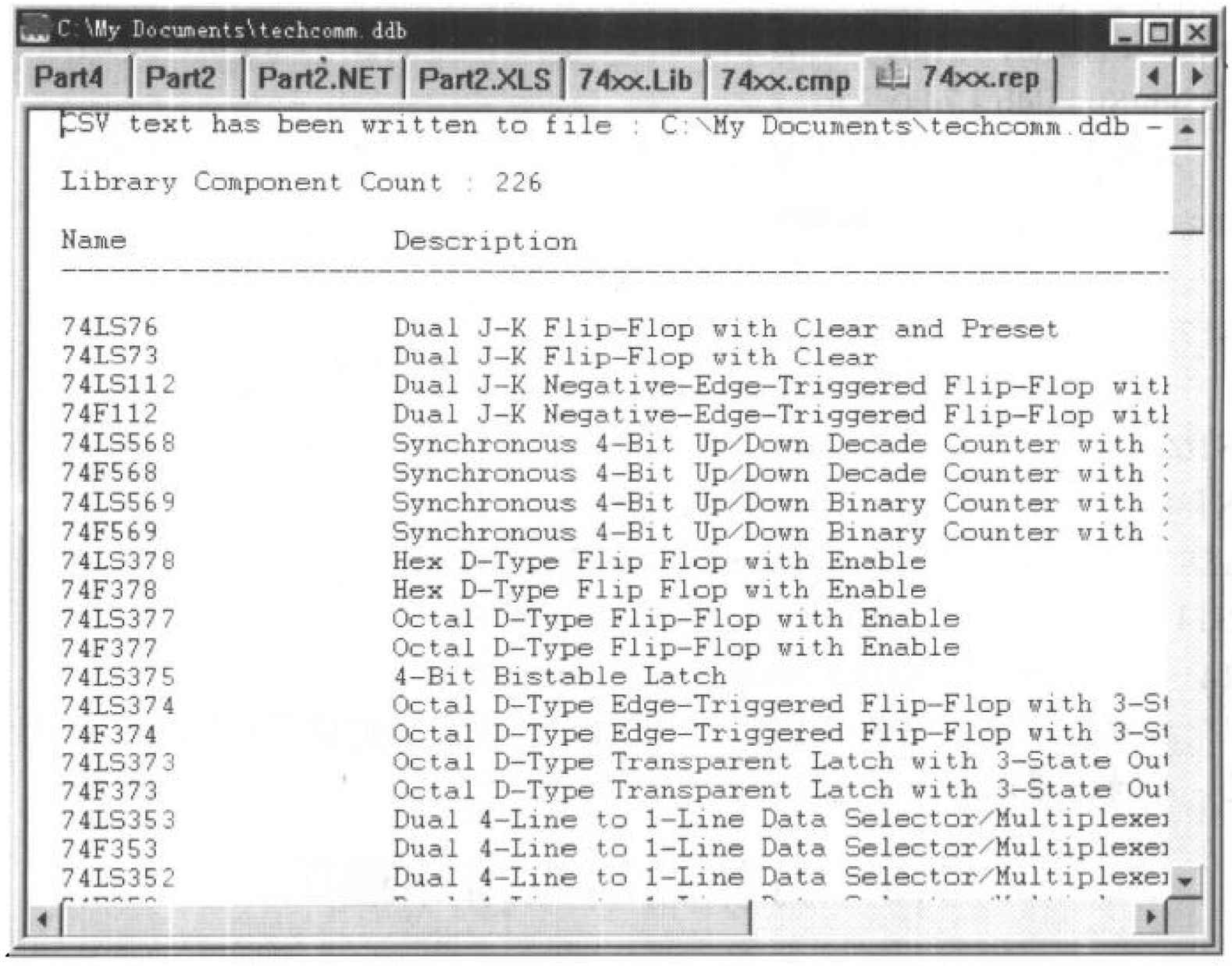


图 7.16　74 元件库报表内容

7.5.3　元件规则检查表

元件检查表主要用于帮助用户进行元件的基本验证工作，包括检查元件库中的元件是否有错，并将有错的元件列出来，指明错误原因等。

执行菜单命令 Reports/Component Rule Check，系统将弹出如图 7.17 所示 Library Component Rule Check 对话框，在该对话框中可以设置检查的属性。

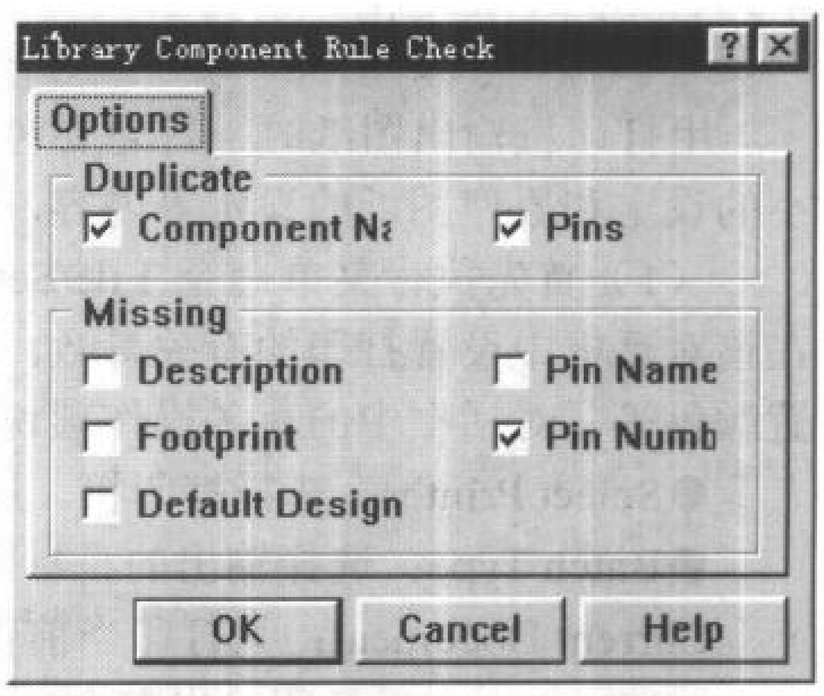


图 7.17　元件检查对话框

元件检查对话框中的各操作项的含义如下：

●Component Names　设置元件库中的元件是否有重名的情况。

●Pins　设置元件的引脚是否有重名的情况。

●Description　检查是否有元件遗漏了元件描述。

●Pin Name　检查是否有元件引脚遗漏了名称。

●Footprint　检查是否有元件遗漏了包装描述。

●Pin Number　检查是否有元件遗漏了引脚。

●Default Designator　检查是否有元件遗漏了缺省流水序号。

这里以 74xx.lib 为例，执行元件规则检查命令 Reports/Component Rule Check，则生成的元件检查表如下。

Component Rule Check Report for : E:\Program Files\Design Explorer 99\Library\Sch\Sim.ddb - 74xx.Lib

（元件名称）Name	（错误原因）Errors
74LS173	(Missing Pin Name)
74F173	(Missing Pin Name)
74LS165	(Missing Pin Name)
74LS138	(Duplicate Pin Number : 12)
74F138	(Duplicate Pin Number : 12)
74LS14	(Duplicate Pin Number : 2)
74F14	(Duplicate Pin Number : 2)

说明：实际上系统提供的 74xx.Lib 中的元件没有任何错误，这些错误是作者为了说明问题，而特意修改的。

7.6 打印输出电路原理图

当电路原理图绘制结束后，可以通过打印机或绘图仪将其输出，以供设计人员参考、查阅和归档。电路原理图可以分别通过打印机和绘图仪输出，下面对这两种方式分别讲述。

7.6.1 打印输出

用打印机输出图纸时，首先要对打印机进行设置，包括打印机的类型设置、纸张大小的设定和原理图纸的设定等内容，具体操作过程如下：

（1）首先执行菜单命令 File/Setup Printer，系统将弹出如图 7.18 所示的对话框。在该对话框中设置打印的有关参数。包括设置打印机类型、选择目标图形文件类型和设置颜色等。对话框中的有关操作项说明如下：

●Select Printer：选择打印机。用户根据实际的硬件配置来进行设定。

●Batch Type：选择输出的目标图形文件。有两种选择：

Current Document：只打印当前正在编辑的图形文件。

All Document：打印输出整个项目中的所有文件。

●Color Mode：输出颜色的设置，包括：

Color：彩色输出。

Monochrome 单色输出。

●Margin：设置页边空白宽度。

●Scale：设置缩放比例。

●Preview：显示图纸的打印预览情况。

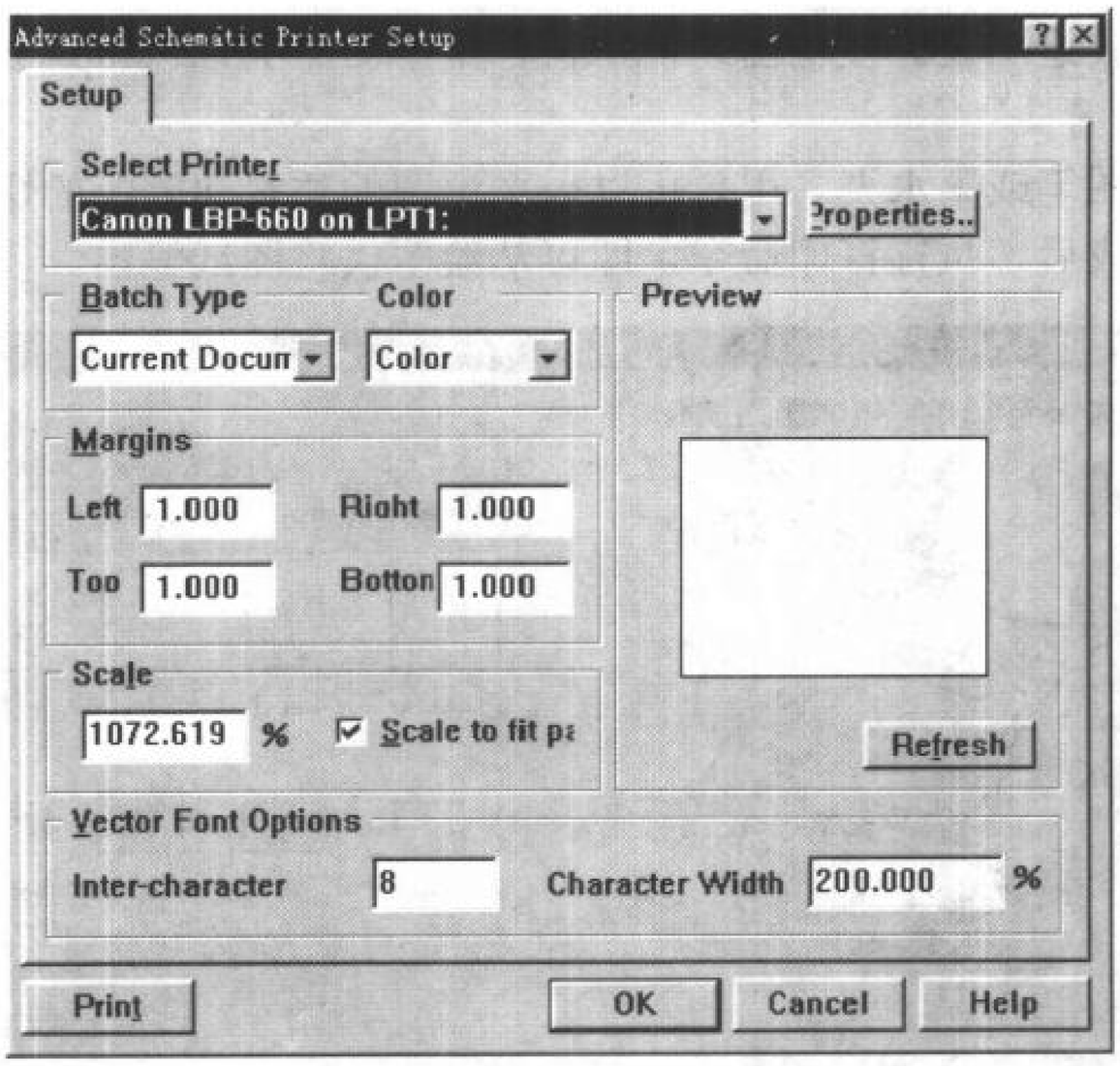


图 7.18　打印机设置对话框

（2）用鼠标单击图 7.18 中的 Properties 按钮，系统将弹出如图 7.19 所示的对话框，在对话框中可以进行打印机分辨率、纸张大小和纸张方向的设置。

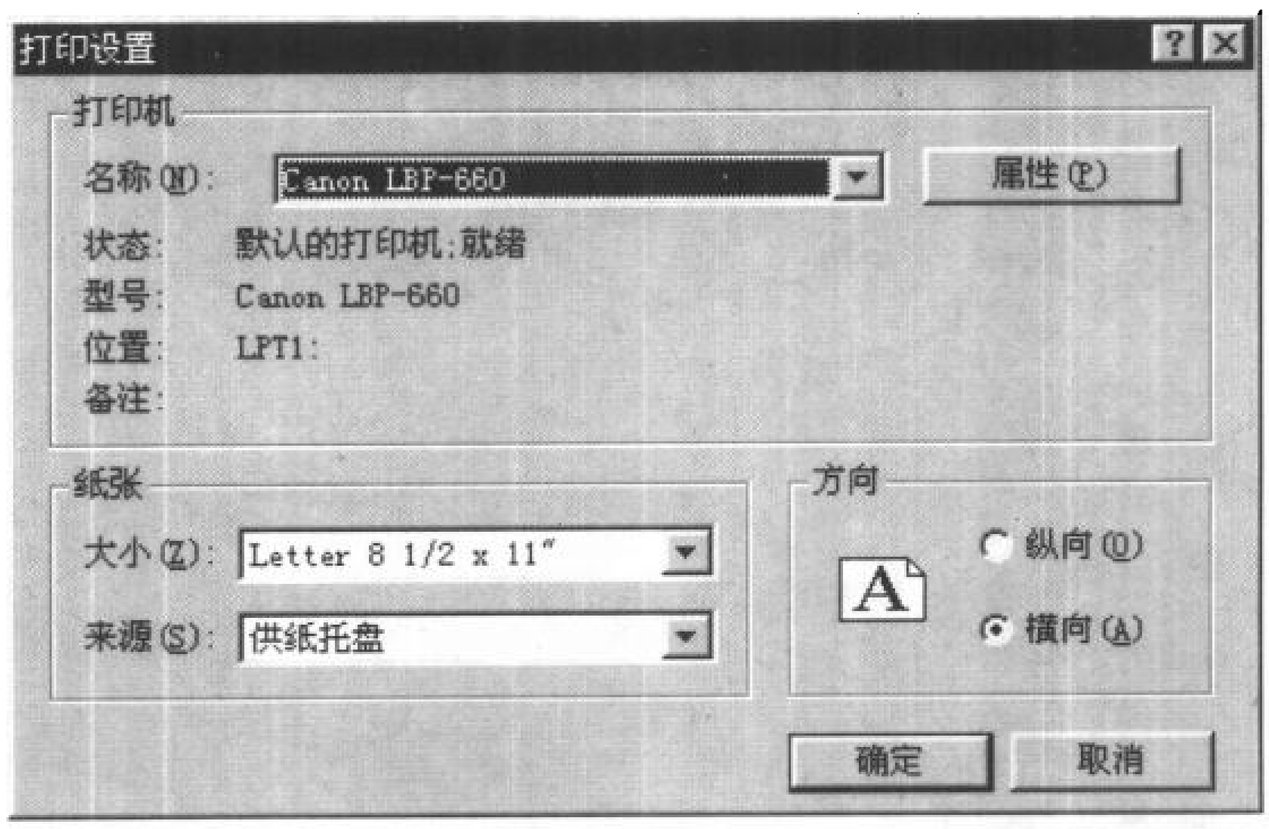


图 7.19　打印设置对话框

如果用户单击属性按钮，则系统将弹出如图 7.20 所示的打印机属性设置对话框，此时可对打印机属性进行设置。

（3）完成打印机属性设置、打印设置以及打印图纸参数设置后，执行菜单命令 File/Print，或按主工具条上的打印按钮，就可以打印图纸。

7.6.2　绘图仪输出

一般而言，绘图仪的输出主要针对尺寸比较大的原理图。常见的绘图仪的种类有静电式、喷墨式和握笔式等。利用绘图仪进行原理图的输出步骤与打印机输出类似。

（1）首先设置绘图仪。在输出之前，执行菜单命令 File/Setup Printer，同打印机一样，根据要求来设置。

（2）选择绘图笔或墨水夹。用户可以根据出图的质量和笔速的快慢来设置。

（3）设置完成后，执行打印命令，即可从绘图仪将图纸输出。

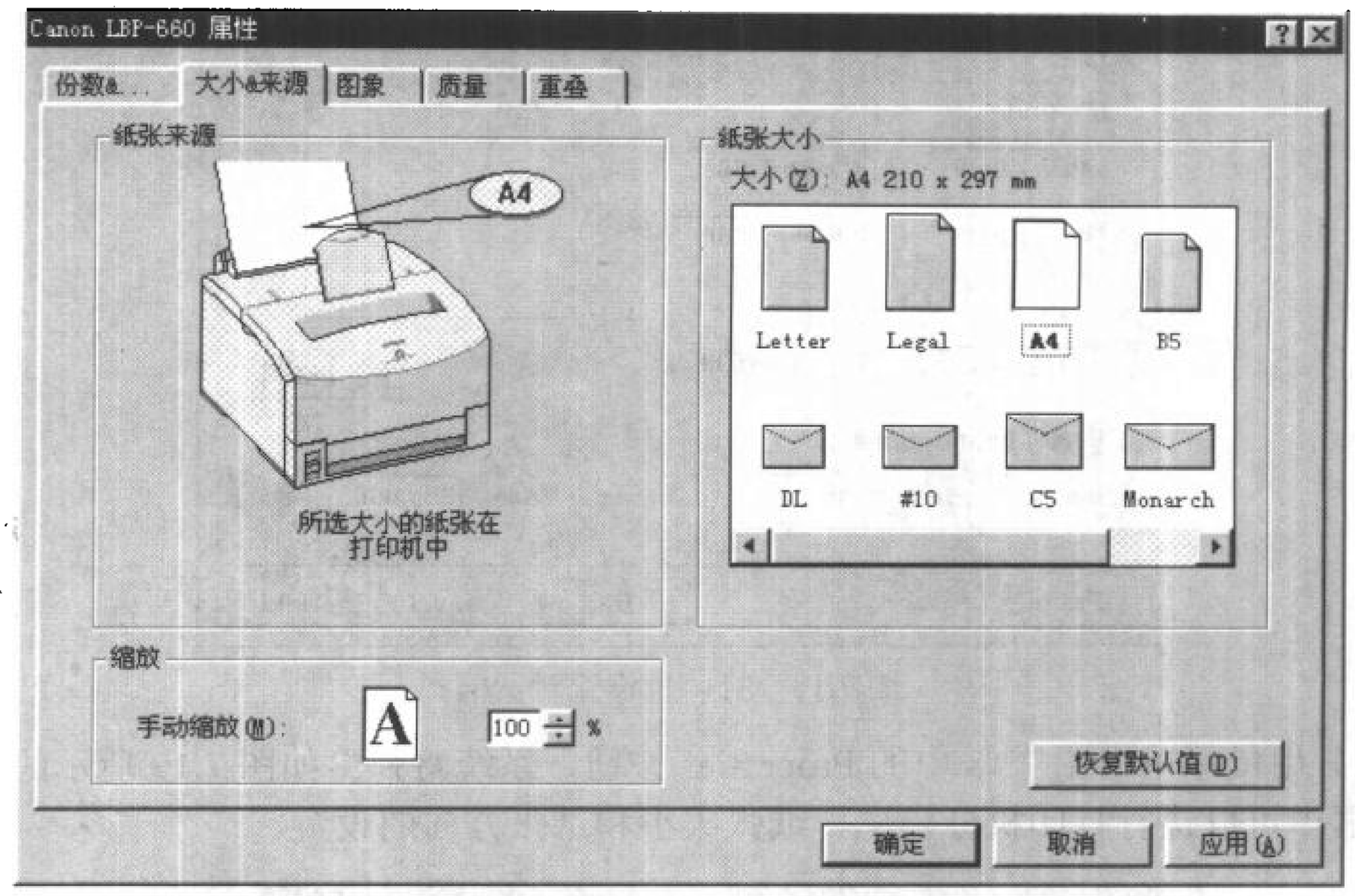


图 7.20　打印机属性设置

第 8 章　印制电路板设计基础

本章主要讲述与印制电路板（PCB）设计密切相关的一些基本概念，包括印制电路板的结构以及经常在 PCB 设计时使用到的一些相关概念，如零件封装、飞线、导线、焊点和导孔等，再结合 Protel 软件的使用，讲述一些基本的操作方法。

8.1　印制电路板基础

在用 PCB 系统进行设计前，首先要了解一下印制电路板的结构，理解一些基本概念，尤其是涉及到布线规则时，这些概念很重要。

8.1.1　印制电路板结构

一般来说，印制电路板的结构有单面板、双面板和多层板三种。

1．单面板

单面板是一种一面有敷铜，另一面没有敷铜的电路板，用户只可在它敷铜的一面布线并放置元件。单面板由于其成本低，不用打过孔而被广泛应用。由于单面板走线只能在一面上进行，因此，它的设计往往比双面板或多层板困难得多。

2．双面板

双面板包括顶层（Top Layer）和底层（Bottom Layer）两层，顶层一般为元件面，底层一般为焊锡层面，双面板的双面都有敷铜，都可以布线。双面板的电路一般比单面板的电路复杂，但布线比较容易，是制作电路板比较理想的选择。

3．多层板

多层板就是包含了多个工作层面的电路板。除了上面讲到的顶层、底层以外，还包括中间层、内部电源或接地层等。随着电子技术的高速发展，电子产品越来越精密，电路板也就越来越复杂，多层电路板的应用也越来越广泛。多层电路板一般指三层以上的电路板。

8.1.2　零件封装

通常设计完印制电路板后，将它拿到专门制作电路板的单位，制作电路板。取回制好的电路板后，要将零件焊接上去，那么如何保证取用零件的引脚和印制电路板上的焊点一致呢？那就得靠零件封装了。

零件封装是指实际零件焊接到电路板时所指定的外观和焊点位置。既然零件封装只是零件的外观和焊点位置，那么纯粹的零件封装仅仅是空间的概念，因此，不同的零件可以共用同一个零件封装；另一方面，同种零件也可以有不同的封装，如 RES 代表电阻，它的封装形式有 AXIAL0.3、AXIAL0.4、AXIAL0.6 等等，所以在取用焊接零件时，不仅要知道零件名称还要知道零件的封装。零件的封装可以在设计电路图时指定，也可以在引进网络表时指定。

1．零件封装的分类

零件的封装形式可以分成两大类，即针脚式零件封装和 STM（表面粘着式）零件封装。

（1）针脚式零件封装　针脚式零件封装如图 8.1 所示。针脚类零件焊接时先要将零件针脚插入焊点导通孔，然后再焊锡。由于针脚式零件封装的焊点导孔贯穿整个电路板，所以其焊点的属性对话框中，Layer 板层属性必须为 Multi Layer。

（2）STM 零件封装　STM 零件封装的焊点只限于表面板层，其焊点的属性对话框中，Layer 板层属性必须为单一表面，如 Top layer 或者 Bottom layer。STM 零件封装如图 8.2 所示。

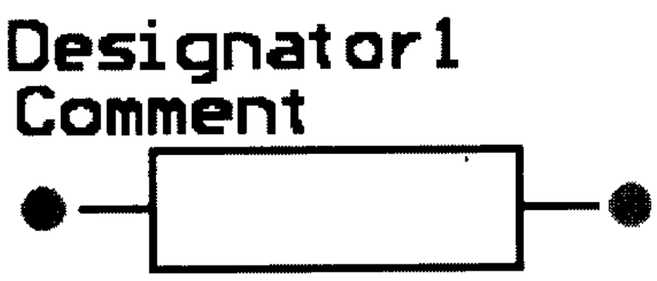


图 8.1　针脚式零件封装

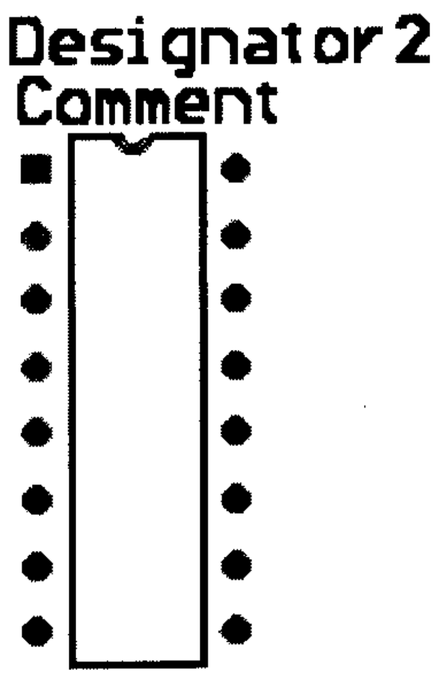


图 8.2　STM 零件封装

2．零件封装的编号

零件封装的编号一般为零件类型+焊点距离（焊点数）+零件外形尺寸。我们可以根据零件封装编号来判别零件封装的规格。如 AXIAL0.4 表示此零件封装为轴状的，两焊点间的距离为 400mil（约等于 10mm）；DIP16 表示双排引脚的零件封装，两排共 16 个引脚；RB.2 / .4 表示极性电容类零件封装，引脚间距离为 200mil，零件直径为 400mil。这里.2 和 0.2 都表示 200mil。

8.1.3　铜膜导线

铜膜导线也称铜膜走线，简称导线，用于连接各个焊点，是印制电路板最重要的部分。印制电路板设计都是围绕如何布置导线来进行的。

与导线有关的另外一种线，我们常称之为飞线，即预拉线。飞线是在引入网络表后，系统根据规则生成的，用来指引布线的一种连线。

飞线与导线有本质的区别，飞线只是一种形式上的连线。它只是形式上表示出各个焊点间的连接关系，没有电气的连接意义。导线则是根据飞线指示的焊点间的连接关系而布置的，是具有电气连接意义的连接线路。

8.1.4　焊点和导孔

焊点的作用是放置焊锡、连接导线和元件引脚。导孔的作用是连接不同板层间的导线，导孔有 3 种，即从顶层贯通到底层的穿透式导孔、从顶层通到内层或从内层通到底

层的盲导孔以及内层间的隐藏导孔。

导孔从上面看上去，有两个尺寸，即通孔直径和导孔直径，如图 8.3 所示。通孔和导孔之间的孔壁，由与导线相同的材料构成，用于连接不同板层的导线。

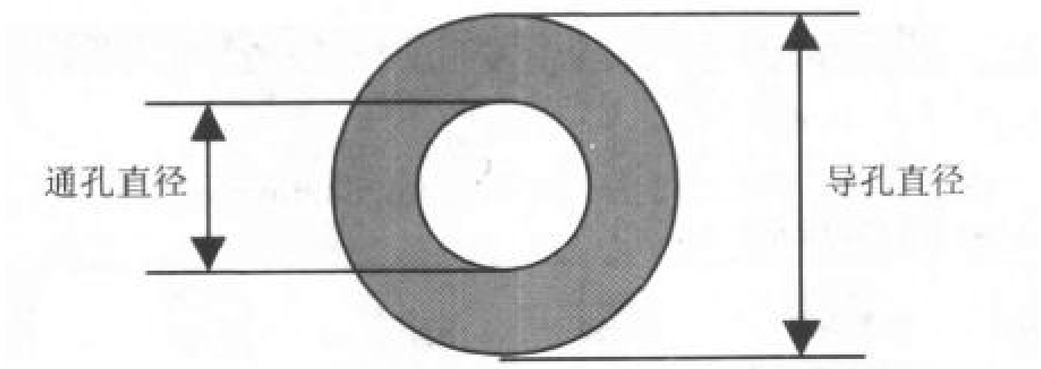


图 8.3　导孔尺寸

8.2　印制电路板布线流程

印制电路板设计的一般步骤如下：

（1）绘制电路图　这是电路板设计的先期工作，主要是完成电路原理图的绘制，包括生成网络表。有时侯我们也可以不进行原理图的绘制，而直接进入 PCB 设计系统。

（2）规划电路板　在绘制印制电路板之前，用户要对电路板有一个初步的规划，比如说电路板采用多大的物理尺寸，采用几层电路板，是单面板还是双面板，各元件采用何种封装形式及其安装位置等。这是一项极其重要的工作，是确定电路板设计的框架。

（3）设置参数　参数的设置是电路板设计的非常重要的步骤。设置参数主要是设置元件的布置参数、板层参数和布线参数等等。一般说来，有些参数用其默认值即可，有些参数在使用过 Protel 99 以后，即第一次设置后，以后几乎无须修改。

（4）装入网络表及元件封装　网络表是电路板自动布线的灵魂，也是电路原理图设计系统与印制电路板设计系统的接口。因此这一步也是非常重要的环节。只有将网络表装入之后，才可能完成对电路板的自动布线。元件的封装就是元件的外形，对于每个装入的元件必须有相应的外形封装，才能保证电路板布线的顺利进行。

（5）元件的布局　元件的布局可以让 Protel 99 自动完成。规划好电路板并装入网络表后，用户可以让程序自动装入元件，并自动将元件布置在电路板边框内。Protel 99 也可以让用户手工布局。元件的布局合理，才能进行下一步的布线工作。

（6）自动布线　Protel 99 采用世界最先进的无网格、基于形状的对角线自动布线技术。只要将有关的参数设置得当，元件的布局合理，自动布线的成功率几乎是 100%。

（7）手工调整　自动布线结束后，往往存在令人不满意的地方，需要手工调整。

（8）文件保存及输出　完成电路板的布线后，保存完成的电路线路图文件。然后、利用各种图形输出设备，如打印机或绘图仪输出电路板的布线图。

8.3　PCB 设计编辑器

进入 PCB 设计系统，实际上就是启动 Protel 99 的 PCB 设计编辑器。前面介绍过启动原理图设计编辑器的步骤，启动 PCB 设计编辑器与之类似。

（1）进入 Protel 99 系统，从 File 菜单中打开一个已存在的设计库，或执行 File/New

命令建立新的设计管理器。

（2）进入设计管理器后，接着再在设计管理器环境下执行 File/New 命令，系统将弹出 New Document 对话框，如图 8.4 所示。选取 PCB Document 图标，单击 OK 按钮。

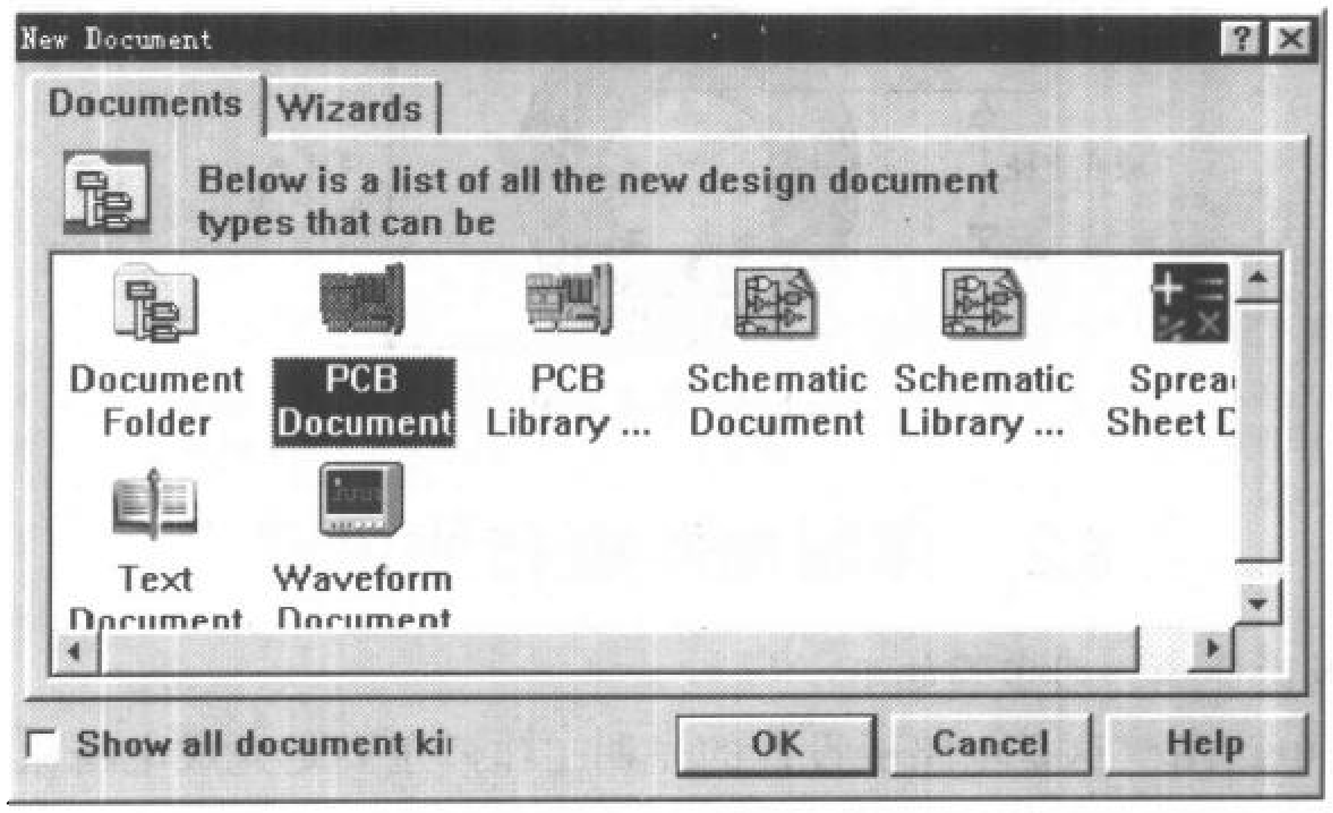


图 8.4　新建文件对话框

（3）新建立的文件将包含在当前的设计库中，可以在设计管理器中更改其文件名。单击此文件，系统将进入印制电路板编辑器，如图 8.5 所示。

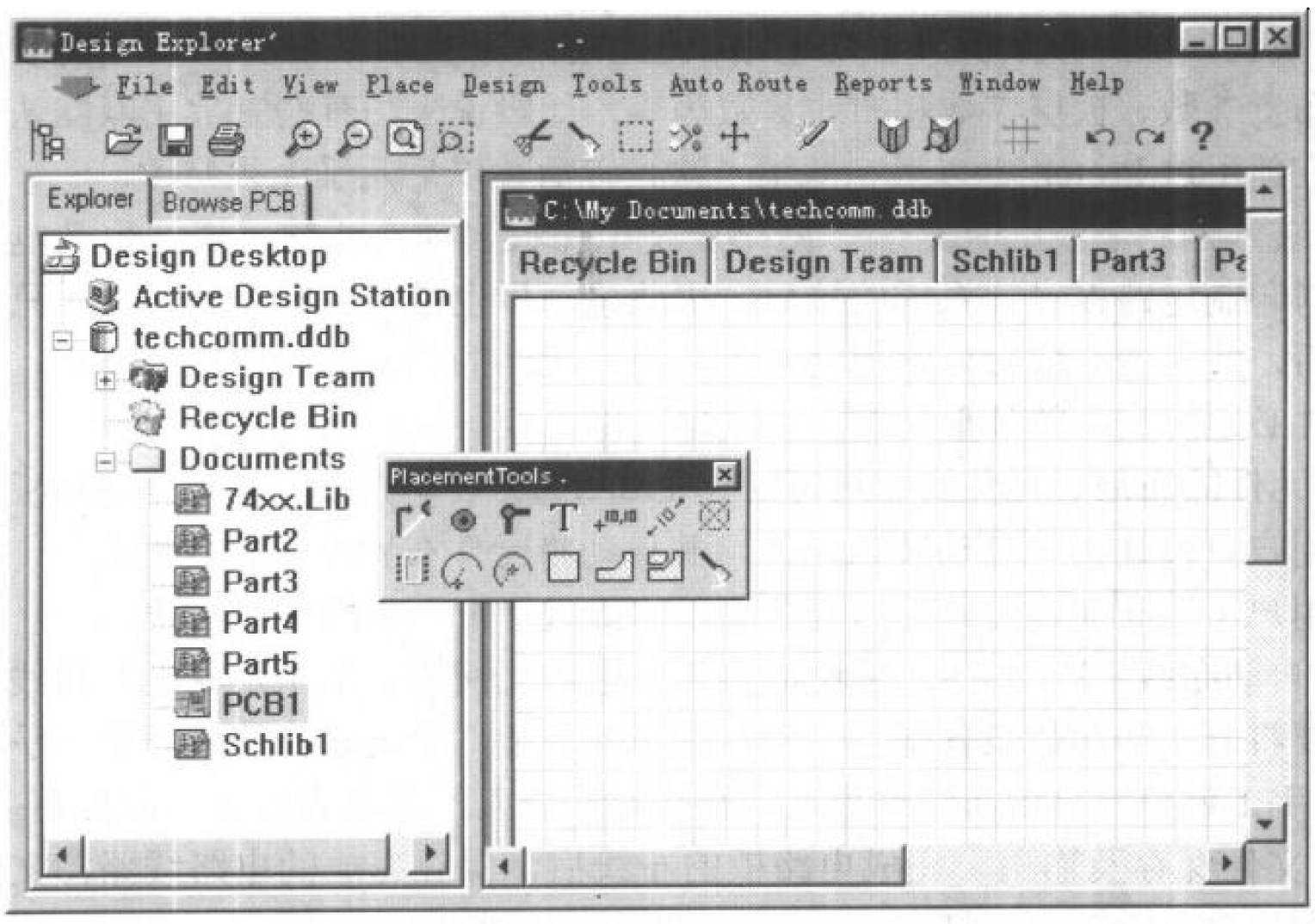


图 8.5　印制电路编辑器界面

8.3.1　PCB 编辑器界面缩放

设计工作人员在设计线路图时，往往需要对编辑区的工作画面进行缩放或局部显示等，以方便设计者编辑和调整。实现的方法比较灵活，可以执行菜单命令，或点击主工具栏里的图标，也可以使用快捷键。

1．命令状态下的缩放

当系统处于其他命令状态下时，鼠标无法移出工作区去执行一般的命令。此时要缩、放显示状态，必须要用快捷键来完成此项工作。

（1）放大：按 PageUp 键，编辑区会放大显示状态。

（2）缩小：按 PageDown 键，编辑区会缩小显示状态。

（3）更新：如果显示画面出现杂点或变形时，按 End 键后，程序会进行重算，并更新画面，恢复正确的显示图形。

2．闲置状态下的缩、放命令

当系统未执行其他命令而处于闲置状态时，可以执行菜单里命令或点击主工具栏里的按钮，也可以使用快捷键。

（1）放大　用鼠标单击主工具栏中的按钮或执行下拉菜单命令 View/Zoom In，如图 8.7 所示。

（2）缩小　用鼠标单击主工具栏中的按钮或执行图 8.6 中的下拉菜单命令 View/Zoom Out。

（3）采用上次显示比例显示　执行图 8.6 中的下拉菜单命令 View/Zoom Last。

（4）利用 View/Fit Document 缩放工作面　执行该命令可以缩放工作面，使整个图面置于编辑区中。如果电路板边框外还有图形的话，也一并显示于编辑区。

（5）利用 View/Fit Board 缩放工作面　执行该命令可以缩放工作面，使整个图面置于编辑区中，不显示电路板边框外的图形。

（6）移动显示位置　在设计电路时，需要经常查看各个部分的电路，所以需要移动显示位置。用户可执行图 8.6 中的菜单命令 View/Pan。方法是：在执行命令之前，先将光标移动到目标点，然后执行本命令，目标点位置就会移到工作区的中心位置显示。也就是说，以该目标点为屏幕中心，显示整个屏幕。

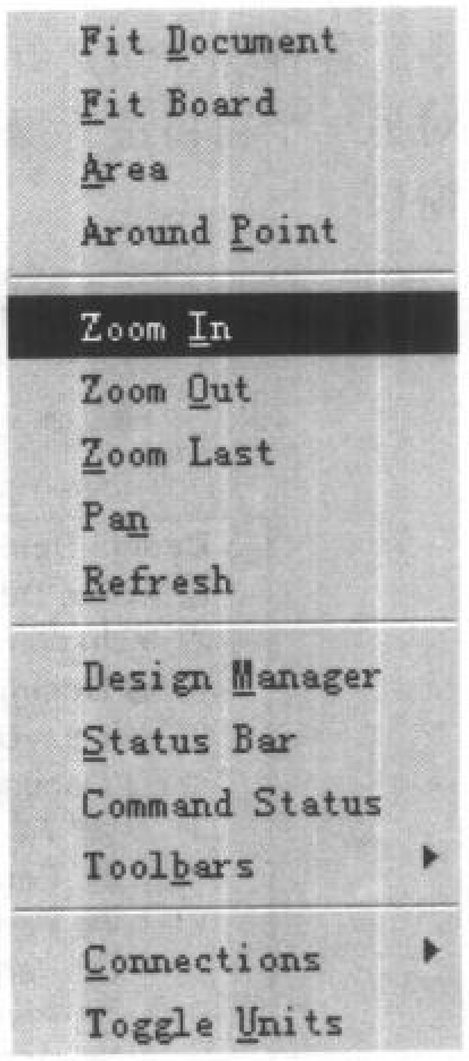


图 8.6　View 菜单

（7）更新画面　在设计中，经常碰到由于移动元件等操作而使画面显示出现问题，虽然这不影响电路的正确性但不美观。这时，可以通过菜单图 8.6 中的 View/Refresh 菜单命令来更新画面。

（8）利用菜单命令 View/Area 放大显示用户设定选框区域　这种方式是通过确定用户选定区域中对角线上的两个角的位置，来确定需要进行放大的区域。方法如下：首先执行菜单命令 View/Area，其次移动十字光标到目标的左上角位置，然后拖动鼠标，将光标移动到目标的右下适当位置，再单击鼠标左键加以确认，即可放大所选框中的区域。

（9）利用菜单命令 View/Around Point 放大显示用户设定选框区域　这种方式是通过确定用户选定区域的中心位置和选定区域的一个角的位置，来确定需要进行放大的区域。方法如下：首先执行菜单命令 View/Around Point，其次移动十字光标到目标区的中心，单击鼠标左键，然后将光标移动到目标区的右下角，再单击鼠标左键加以确认，即可放大所选框中的区域。

8.3.2 窗口管理

Protel 99 是真正意义上的 Windows 风格，它的各部分窗口可以最大化，也可以最小化，还可以实现打开多个窗口进行操作，下面我们介绍 Protel 99 的窗口操作。

1. 窗口平铺显示

在设计线路的过程中，设计人员往往需要打开多个工作窗口。Protel 99 允许设计人员在一个屏幕中显示所有的工作窗口，也就是平铺窗口，这时可执行菜单命令 Window/Tile，显示效果如图 8.7 所示。

标题栏显示为蓝色的窗口为当前活动的窗口，如图 8.7 上方的窗口，屏幕中各种命令、各种操作均是针对该活动窗口的，用户可以对该窗口进行各种操作、编辑。如果要对另一个窗口进行操作，用户只需移动光标到该窗口内单击，该窗口即被激活成为活动窗口。

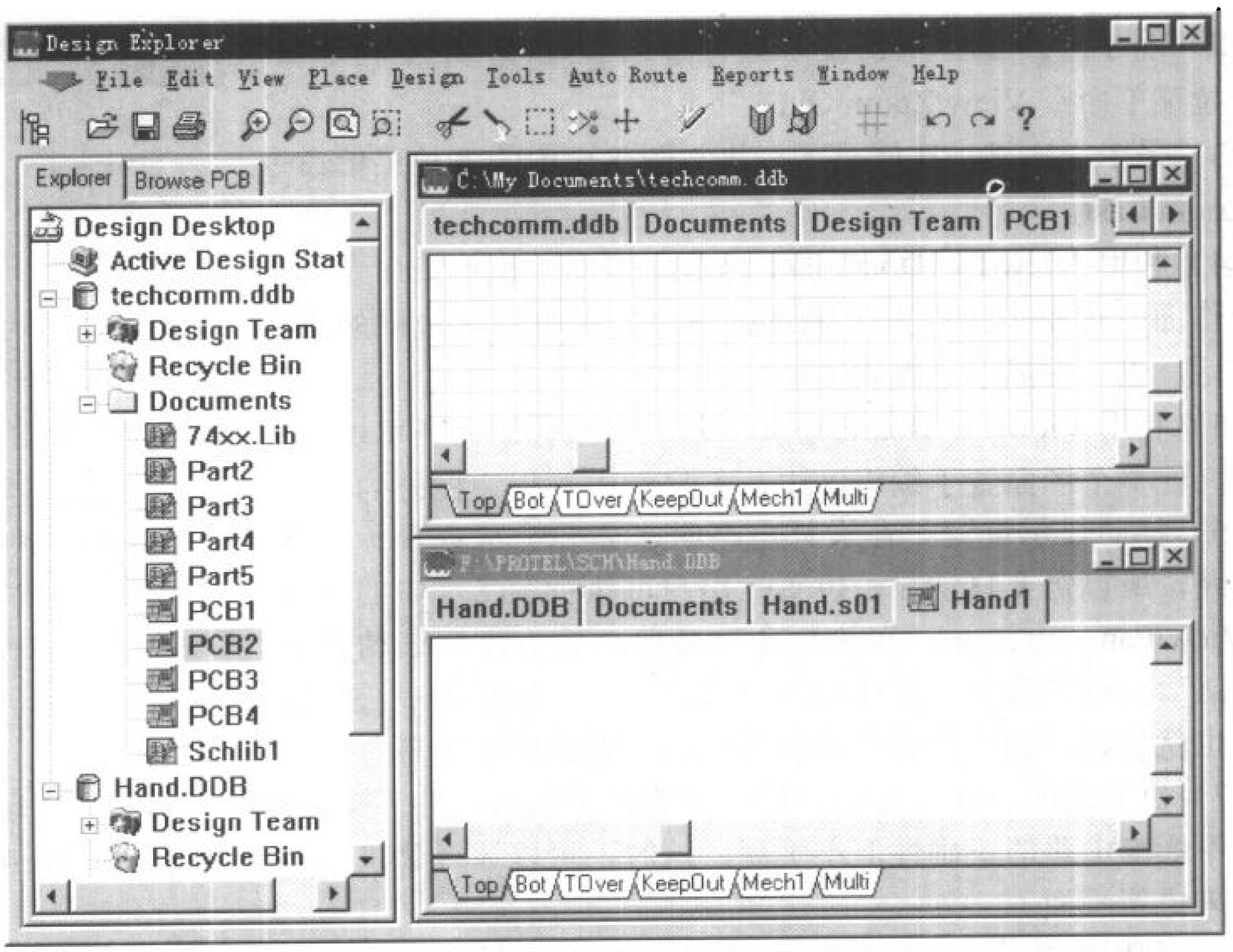


图 8.7　平铺窗口

2. 窗口的层叠显示

当我们打开多个工作窗口时，可以在一个屏幕中显示所有的窗口，例如图 8.8，这可以通过窗口层叠显示功能来实现。实现的方法是执行菜单命令 Window/Cascad。

在这种状态下，蓝色标题栏窗口为活动窗口，该窗口是当前可编辑的窗口，所有的命令、菜单均是指该窗口的。如果想要由一个窗口移动到另一个窗口，将光标移到该窗口内，单击鼠标即可。

3. 排列图标

工作时 Protel 99 有时需要打开多个窗口，当多个窗口最小化为图标时，图标也就多了。而这些图标的位置是可以移动的，在操作过程中可能会变乱。此时可以利用 Protel 99 提供的重新排列图标命令，使它们重新排列。具体的操作方法是执行菜单命令 Window/Arrange Icons 命令。

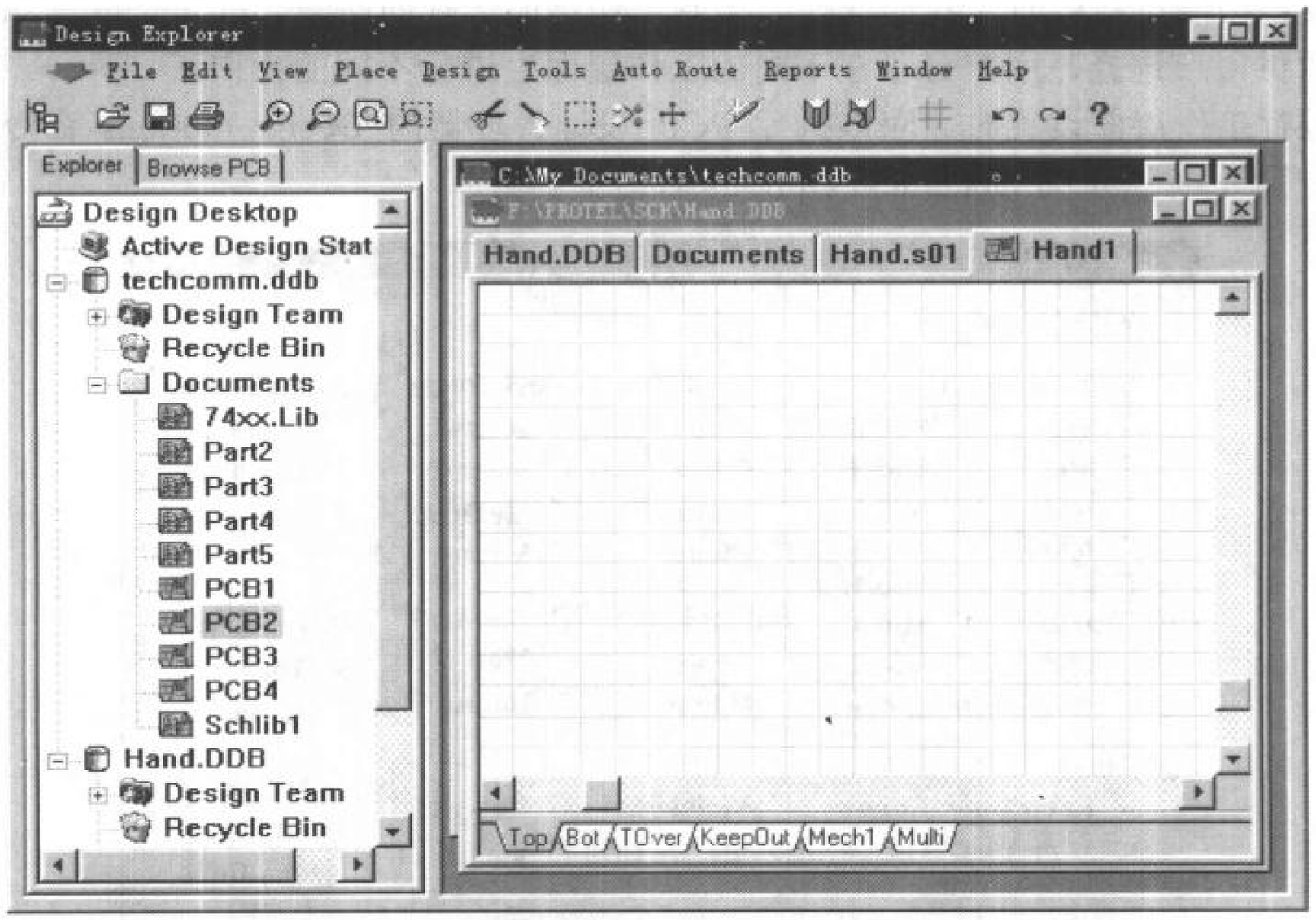


图 8.8　层叠显示窗口

8.3.3　工具条的打开与关闭

与原理图设计系统一样，PCB 也提供了各种工具条。在实际工作过程中我们往往要根据需要将这些工具条打开或者关闭，常用工具条、状态栏和管理器的打开和关闭方法与原理图设计系统的基本相同。在这里我们介绍 PCB 设计系统中放置工具条（Placement Tools）的打开与关闭。

放置工具条（Placement Tools）的打开与关闭，是通过执行菜单命 View/Toolbars/Placement Tools 来实现的，如图 8.9 所示。Placement Tools 工具条如图 8.10 所示。

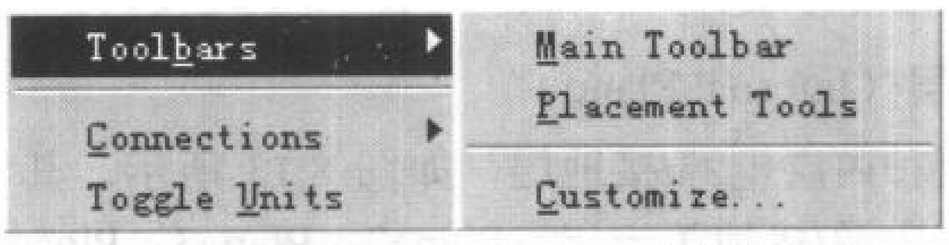


图 8.9　Placement Tools 子菜单

图 8.10　Placement Tools 工具条

8.4 设置电路板工作层面

8.4.1 工作层面的类型说明

在设计印制电路板时，我们往往会碰到工作层面选择的问题。Protel 99 提供了多个工作层面供用户选择，用户可以在不同的工作层面上进行不同的操作。

当进行工作层面设置时，应该执行 PCB 设计管理器的 Design/Options 命令，系统将弹出如图 8.11 所示的 Document Options 对话框。

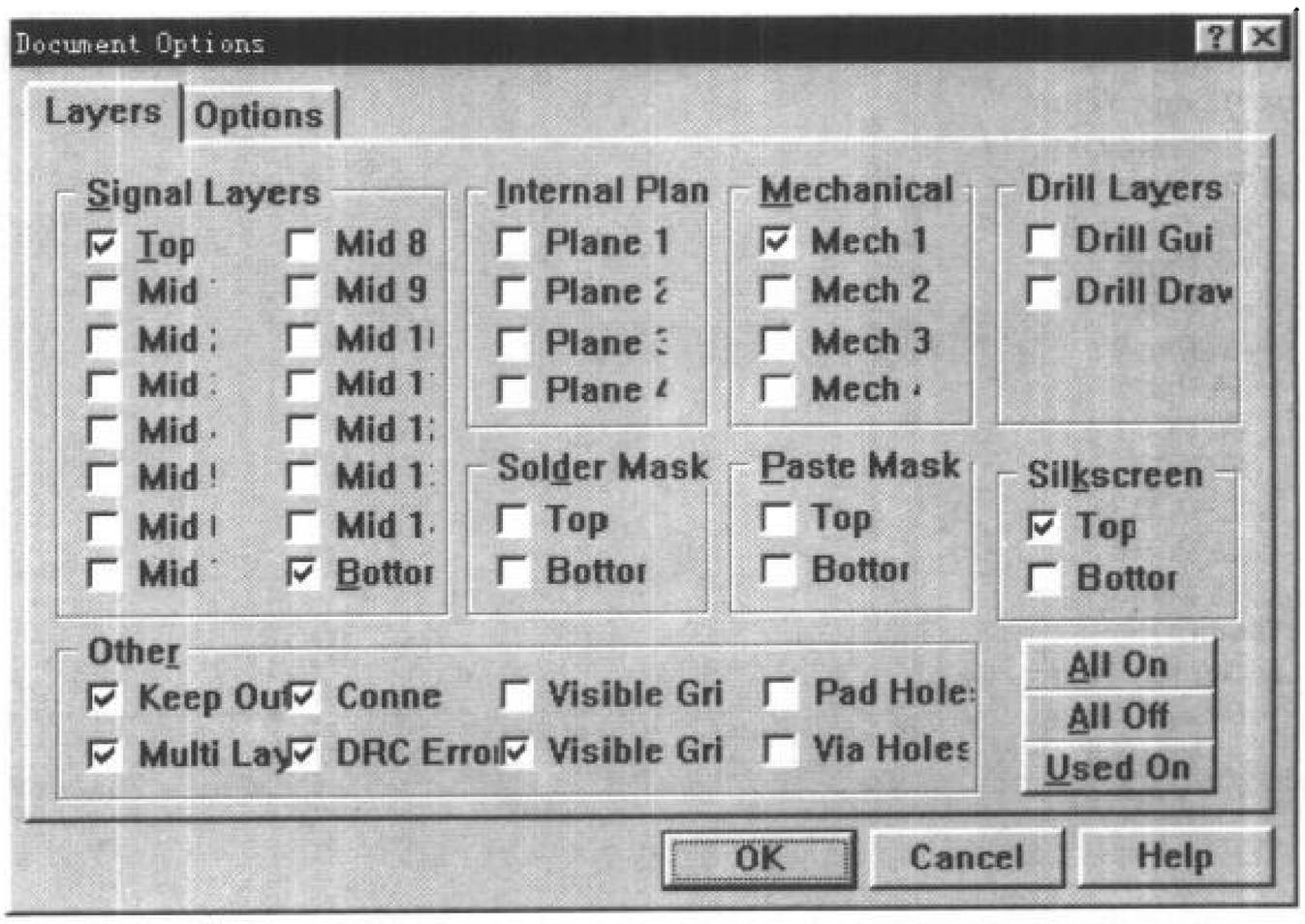


图 8.11 Document Options 对话框

Protel 99 提供的工作层面在图 8.11 的 Layers 选项卡中设置，主要有以下几种。

1. **信号层**（Signal Layers）

Protel 99 提供了 16 种信号层，主要有 Top、Bottom、Mid1、Mid2……Mid14，如图 8.12 所示。

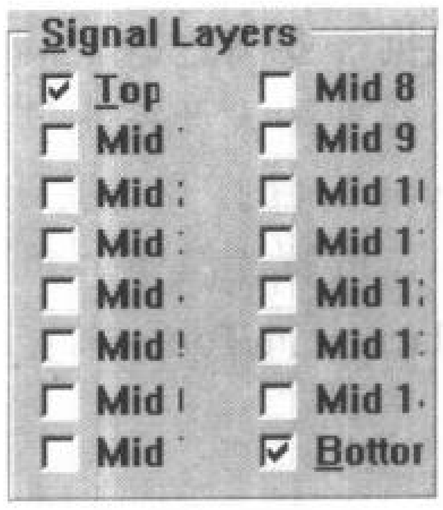


图 8.12 信号层

信号层主要用于放置与信号有关的电气元素，如 Top Layer 为顶层用于放置元件面；Bottom 为底层用作焊锡面；Mid1～Mid14 为中间工作层面用于布置信号线。

2. **内层电源/接地层**（Internal Plane）

Protel 99 提供了四种内层电源/接地层，如图 8.13 所示。其中 Plane1 表示设置内层电源/接地第一层，Plane2、Plane3、Plane4 依此类推。内层电源/接地层主要用于布置电源线及接地线。

3. **机械层**（Mechanical Layers）

Protel 99 提供了四种机械层，如图 8.14 所示。

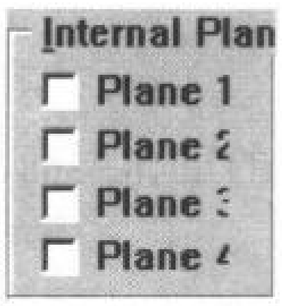


图 8.13　四种内层电源/接地层

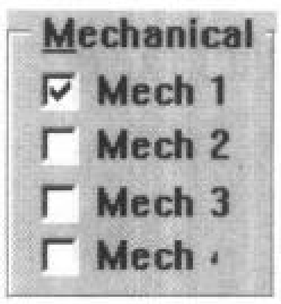


图 8.14　四种机械层

4．设置钻孔位置层（Drill Layers）

该层主要用来选择绘制钻孔导引层（Drill Gride）和钻孔图层（Drill drawing）。如图 8.15 所示。

5．阻焊层及防锡膏层（Solder Mask & Past Mask）

Protel 99 提供的阻焊层及防锡膏层一共有以下几种，如图 8.16 所示。

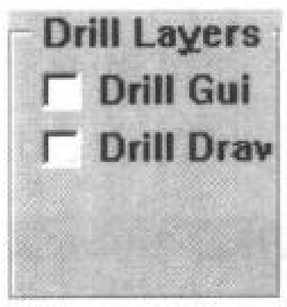


图 8.15　钻孔位置层

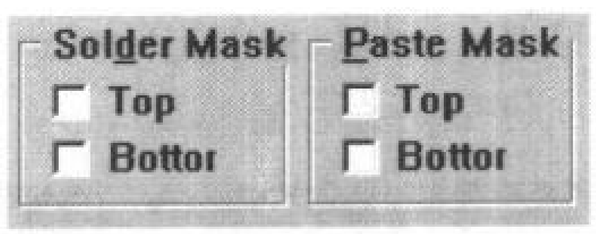


图 8.16　阻焊层及防锡膏层

其中 Top Solder Mask 为设置顶层阻焊层，Bottom Solder Mask 为设置底层阻焊层，Top Pasts Mask 为设置顶层防锡膏层，Bottom Pasts Mask 为设置底层防锡膏层。

6．丝印层（Silksreen）

丝印层主要用于绘制元件的外形轮廓和标识元件序号，主要包括顶层丝印层（Top）、底层丝印层（Bottom）两种，如图 8.17 所示。

7．其他工作层面（Others）

Protel 99 除了提供以上的工作层面以外，还提供有以下的其他工作层面，如图 8.18 所示。

图 8.17　丝印层类型

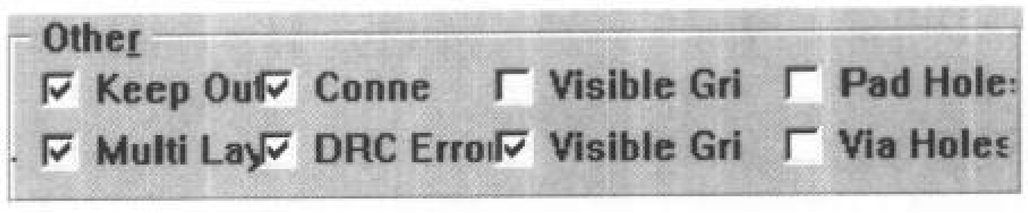


图 8.18　其他工作层面

其他工作层面共有 8 个复选框，各复选框的意义如下：

●Keep Out　设置是否禁止布线层。

●Multi Layer　设置是否显示复合层，如果不选择此项，导孔就无法显示出来。

●Connect　设置是否显示飞线，在绝大多数情况下都要显示飞线。

●DRC Error　设置是否显示自动布线检查错误信息。

●Visible Grid1　设置是否显示第一组格点。

●Visible Grid2　设置是否显示第二组格点。

●Pad Hole　设置是否显示焊点通孔。

●Via Hole　设置是否显示导孔通孔。

8.4.2 工作层面的设置

在实际的设计过程中，几乎是不可能打开所有的工作层面，这就需要用户设置工作层面，将自己需要的工作层面打开。

1. 工作层面设置步骤

（1）执行菜单命令 Design/Options，系统将会出现如图 8.11 所示的 Document Options 对话框。

（2）在该对话框中，用鼠标单击 Layers 选项卡，即可进入工作层面设置对话框。从对话框中可以发现每一个工作层面前都有一个复选框。如果工作层面前的复选框中有符号“√”，则表明工作层面被打开，否则该工作层面处于关闭状态。当单击按钮 All On 时，将打开所有的工作层面；单击按钮 All Off 时，所有的工作层面将处于关闭状态；单击按钮 Used On 时，则可以由用户设定工作层面。

（3）在图 8.11 中，用鼠标单击 Options 选项卡，即可设置 Options 选项，如图 8.19 所示。Options 选项包括格点设置（Snap）、电气栅格设置(Electrical)和计量单位设置等。

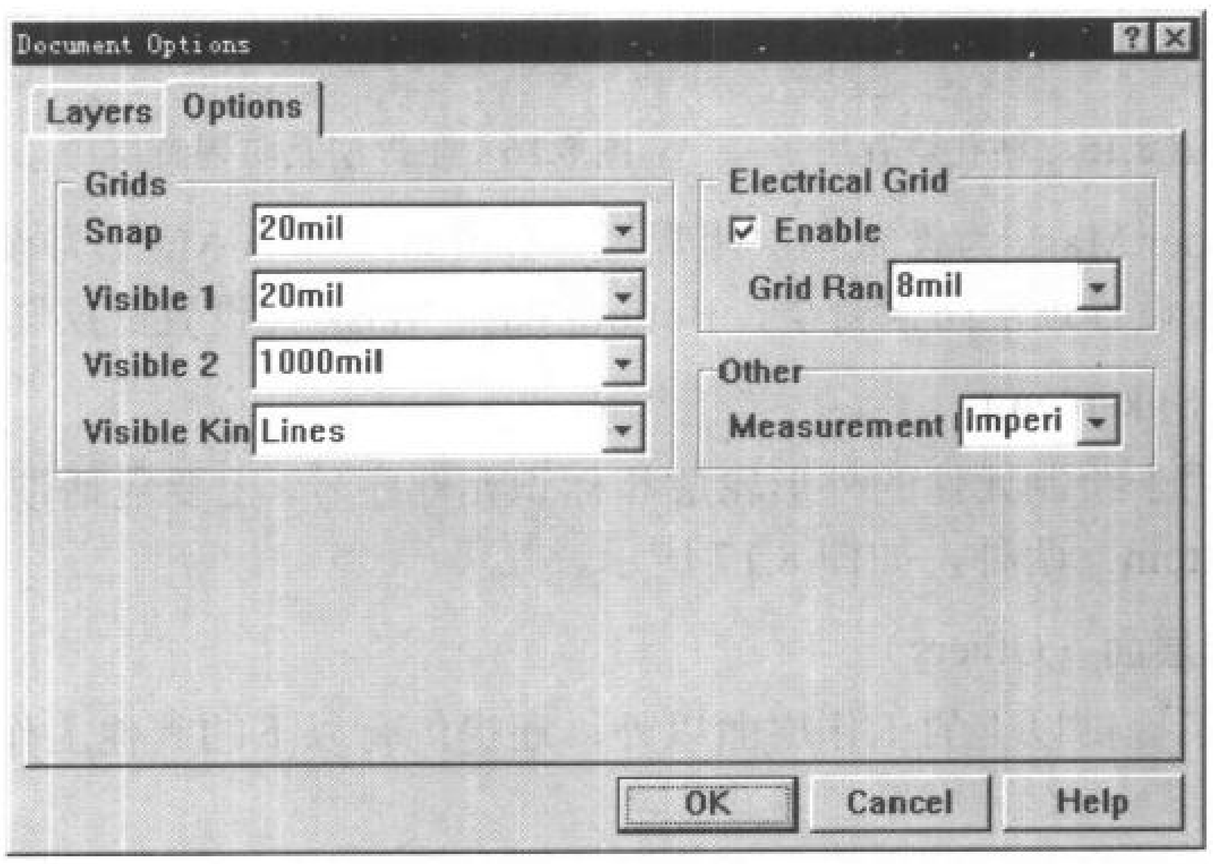


图 8.19　设置 Options 选项

2. 设置参数

在图 8.19 的各个选项中可以进行相关参数设置。

（1）格点的设置　包括移动格点的设置和可视格点的设置。

移动格点（Snap）主要用于设置移动格点的间距。我们设置时，可以在 Snap 右边的区域直接输入，也可以点击下拉式按钮选择系统预置值。

可视格点（Visible）主要用于设置光标的最小移动间距。设置方法与 Snap 设置方法相同。它包含有三项：

●Visible 1 用于设置第一组显示格点间距。

●Visible 2 用于设置第二组显示格点间距。

●Visible kind 用于设置显示格点的类型。系统提供了两种格点类型，即 Lines（线状）和 Dots（点状）。

（2）电气栅格设置　主要用于设置电气格点的属性。它的含义与原理图中的电气格点的相同。详见 2.5 节的有关电气网格设置部分讲解。选中 Enable 表示具有自动捕捉焊点的功能。Grid Range 用于设置捕捉半径。在布置导线时，系统会以当前光标为中心，以 Grid 设置值为半径捕捉焊点，一旦捕捉到焊点，光标会自动加到该焊点上。

（3）Other 区域设置　该区域用于设置系统度量单位，系统提供了两种度量单位，即 Imperial（英制）和 Metric（公制），系统默认为英制。

技巧：工作层面的选择也可直接使用鼠标点击图纸屏幕上的标签，如图 8.20 所示。

图 8.20　工作层面选择标签

8.5　PCB 电路参数设置

设置系统参数是电路板设计过程中非常重要的一步。系统参数包括光标显示、板层颜色、系统默认设置和 PCB 设置等。许多系统参数是符合用户的个人习惯的，因此一旦设定，将成为用户个性化的设计环境。

执行菜单命令 Tools/Preference，系统将弹出如图 8.21 所示的 Preference 对话框。

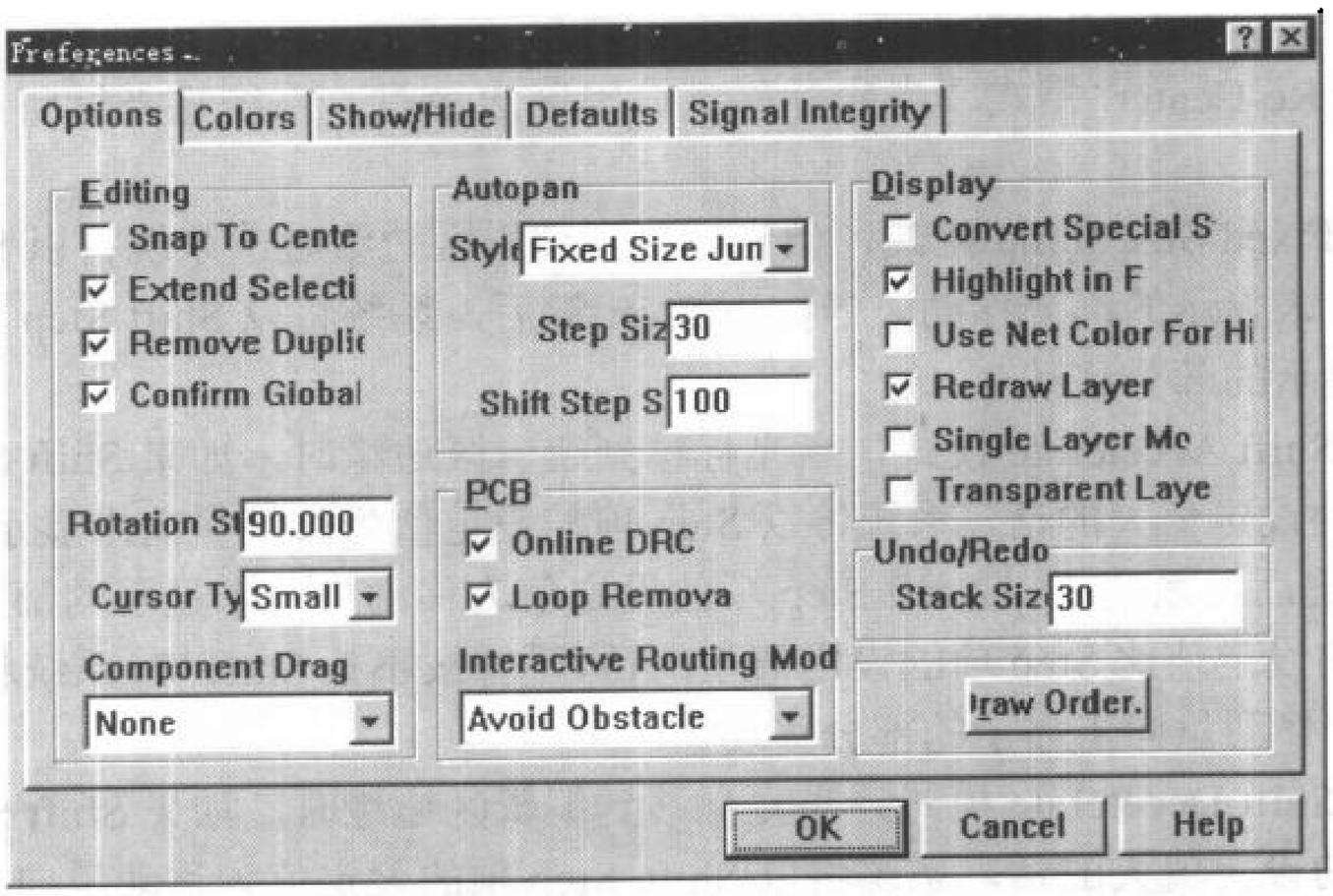


图 8.21　Preference 对话框

1．Options 选项卡的设置

点击 Options 标签即可进入 Options 选项卡，如图 8.21 所示。Options 选项卡用于设置一些特殊的功能。它包含 Editing、Autopan 、PCB、Display、Undo/Redo 和 Draw Order 区域。

（1）Editing 区域　用于设置编辑操作时的一些特性。

●Snap To Center 用于设置当我们移动元件封装或字符串时，光标是否自动移动到元件封装或字符串参考点。系统默认选中此项。

●Extend Selection 用于设置当选取电路板组件时，是否取消原来选取的组件。选中此项，系统不会取消原来选取的组件，连同新选取的组件一起处于选取状态。系统默认选中此项。

●Remove Duplicates 用于设置系统是否自动删除重复的组件。系统默认选中此项。

●Confirm Global Edit 用于设置在进行整体修改时，系统是否出现整体修改结果提示对话框。系统默认选中此项。

●Rotation Step 该选择项用于设置旋转角度。我们在放置组件时，按一次空格键，组件会旋转一个角度。这个旋转角度就是在此设置。系统默认值为 90°，即按一次空格键，组件会旋转 90°。

●Cursor Types 该选择项用于设置光标类型。系统提供了 3 种光标类型，即 Small 90（小的 90° 光标）、Large 90（大的 90° 光标）、Small 45（小的 45° 光标）。

●Component Drag 在其下拉菜单中共有两个选项。即 Component Tracks 和 None。选择 Component Tracks 项，在使用菜单命令 Edit/Move/Drag 移动组件时，与组件连接的铜膜导线会随着组件一起伸缩，不会和组件断开；选择 None 项，在使用菜单命令 Edit/Move/Drag 移动组件时，与组件连接的铜膜导线会和组件断开，此时菜单命令 Edit/Move/Drag 和 Edit/Move/Move 没有区别。

（2）Autopan 区域 用于设置自动移动功能。

●Style 操作项用于设置移动模式。系统共提供了 6 种移动模式，具体如下。

1）选择 Disable 模式，取消移动功能。

2）选择 Re-Center 模式，当光标移到编辑区边缘时，系统将光标所在的位置为新的编辑区中心。

3）选择 Fixed Size Jump 模式，当光标移到编辑区边缘时，系统将以 Step 项的设定值为移动量向未显示的部分移动。当按下 Shift 键后，系统将以 Shift Step 项的设定值为移动量向未显示的部分移动。

4）选择 Shift Accelerate 模式，当光标移到编辑区边缘时，如果 Shift Step 项的设定值比 Step 项的设定值大的话，系统将以 Step 项的设定值为移动量向未显示的部分移动。当按下 Shift 键后，系统将以 Shift Step 项的设定值为移动量向未显示的部分移动。如果 Shift Step 项的设定值比 Step 项的设定值小的话，不管按不按 Shift 键，系统将以 Shift Step 项的设定值为移动量向未显示的部分移动。

5）选择 Shift Decelerate 模式，当光标移到编辑区边缘时，如果 Shift Step 项的设定值比 Step 项的设定值大的话，系统将以 Shift Step 项的设定值为移动量向未显示的部分移动。当按下 Shift 键后，系统将以 Step 项的设定值为移动量向未显示的部分移动。如果 Shift Step 项的设定值比 Step 项的设定值小的话，不管按不按 Shift 键，系统将以 Shift Step 项的设定值为移动量向未显示的部分移动。

6）选择 Ballistic 模式，当光标移到编辑区边缘时，越往编辑区边缘移动，移动速度越快。系统默认移动模式为 Fixed Size Jump 模式。

●Step Size 编辑框用于设置单步移动距离。

●Shift Step Size 编辑框用于设置按下 Shift 键时的每步移动距离。

（3）PCB 区域

●Online DRC 用于设置在线设计规则检查。选中此项，在布线过程中，系统自动

根据设定的设计规则进行检查。

●Loop Removal　用于设置自动回路删除。选中此项，在绘制一条导线后，如果发现存在另一条回路，则系统将自动删除原来的回路。

（4）Display 区域　用于设置屏幕显示模式。

●Convert Special Strings　用于设置是否将特殊字符串转化成它所代表的文字。

●Highlight in for Net　用于亮显所选网络。

●Use Net Color For Highlight　对于选中的网络，用于设置是否仍然使用网络的颜色，还是一律采用黄色。

●Redraw Layer　用于设置当重画电路板时，系统将一层一层地重画。当前的板层最后才会重画，所以最清楚。

●Single Layer Mode　用于设置只显示当前编辑的板层，其他板层不被显示。

●Transparent Layer 用于设置所有的板层都为透明状，选择此项后，所有的导线、焊点都变成了透明色。

（5）Undo/Redo 区域　用于设置撤消操作/重复操作的步数。

（6）Draw Order 区域　Draw Order 按钮的功能是设定板层顺序。点击此按钮，会出现如图 8.22 所示的对话框。

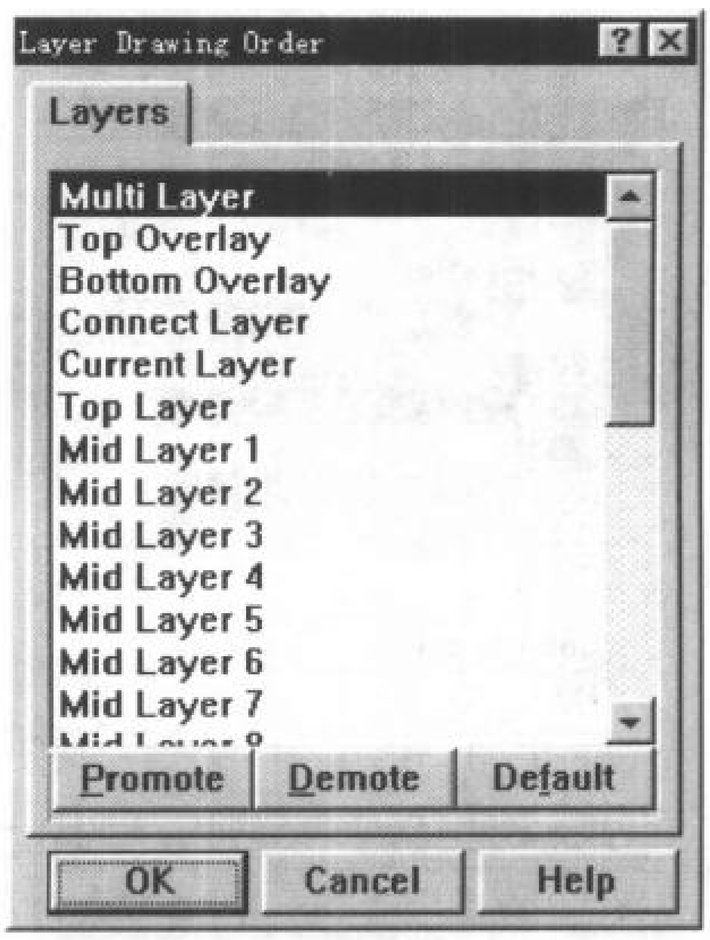


图 8.22　设置板层顺序对话框

选中一个板层，点击对话框中的 Promote 按钮，该板层被上移一层；点击对话框中的 Demote 按钮，该板层被下移一层；点击对话框中的 Default 按钮，板层顺序被设置为系统默认顺序。

2．Colors 选项卡的设置

点击 Colors 选项即可进入 Colors 选项卡，如图 8.23 所示，该选项卡用于设置板层的颜色。

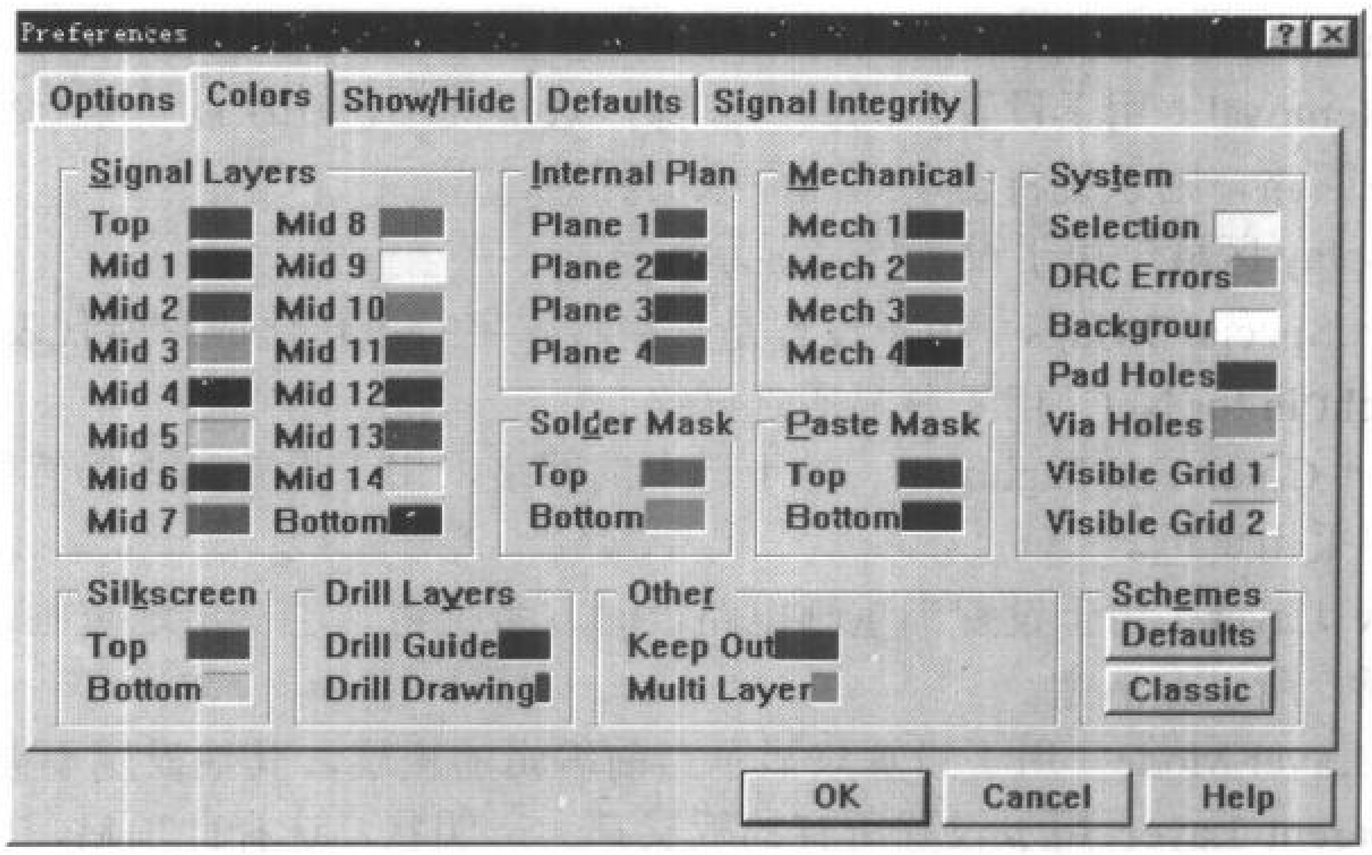


图 8.23　Colors 选项卡

设置板层颜色时，点击板层右边的颜色块即可打开如图 8.24 所示的颜色选择对话框。板层颜色设置对话框中有一个 Default 按钮。点击该按钮，板层颜色被恢复成系统默认的颜色。另外，点击 Classic 按钮，系统会将板层颜色指定为传统的设置颜色，即 DOS 中采用的黑底设计界面。

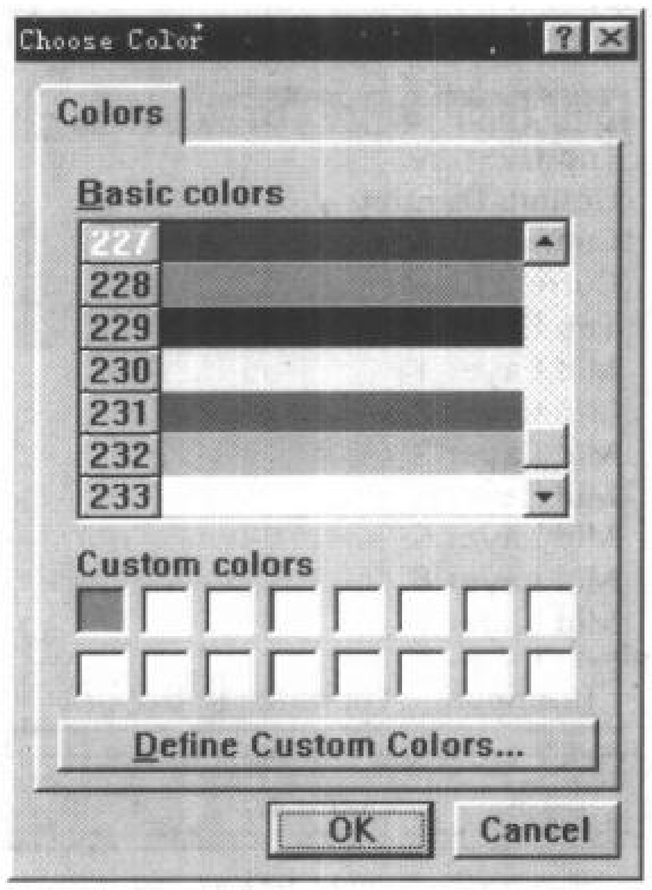


图 8.24　颜色选择对话框

3．Show/Hide 选项卡的设置

点击 Show/Hide 标签即可进入 Show/Hide 选项卡，如图 8.25 所示，Show/Hide 选项卡用于设置各种图形的显示模式。

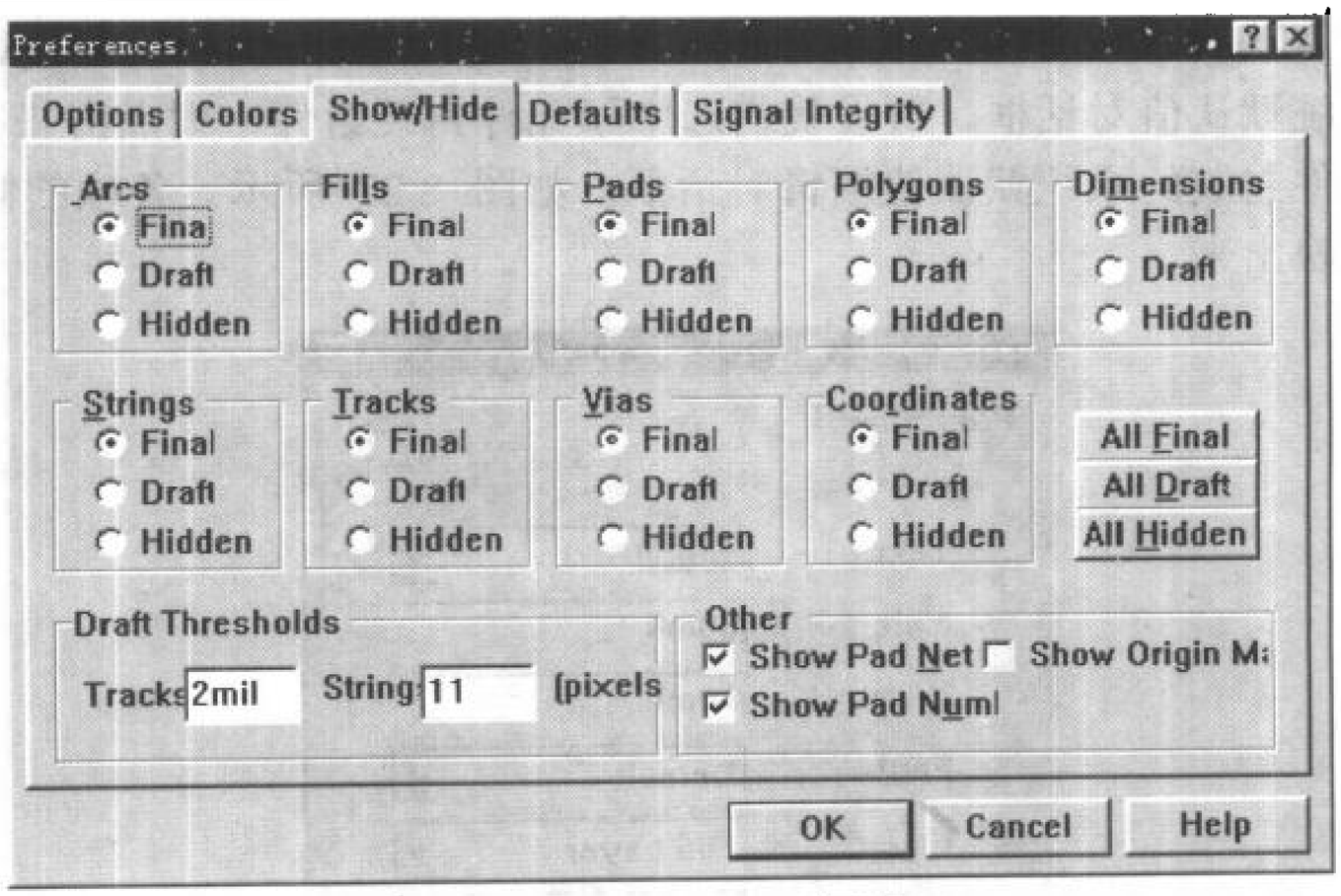


图 8.25　Show/Hide 选项卡

对话框中每一项，都有相同的 3 种显示模式，即 Final（精细）显示模式、Draft（简易）显示模式和不显示模式。

Draft Thresholds 区域用于设置显示模式切换的范围。

Other 区域用于设置其他的显示项目。其中 Show Pan Nets 用于设置是否显示焊点的网络名称；Show Pad Number 用于设置是否显示焊点序号；Show Origin Marker 用于设置是否显示指示绝对坐标的黑色带叉圆圈。

4．Defaults 选项卡的设置

点击 Defaults 标签即可进入 Defaults 选项卡，如图 8.26 所示。

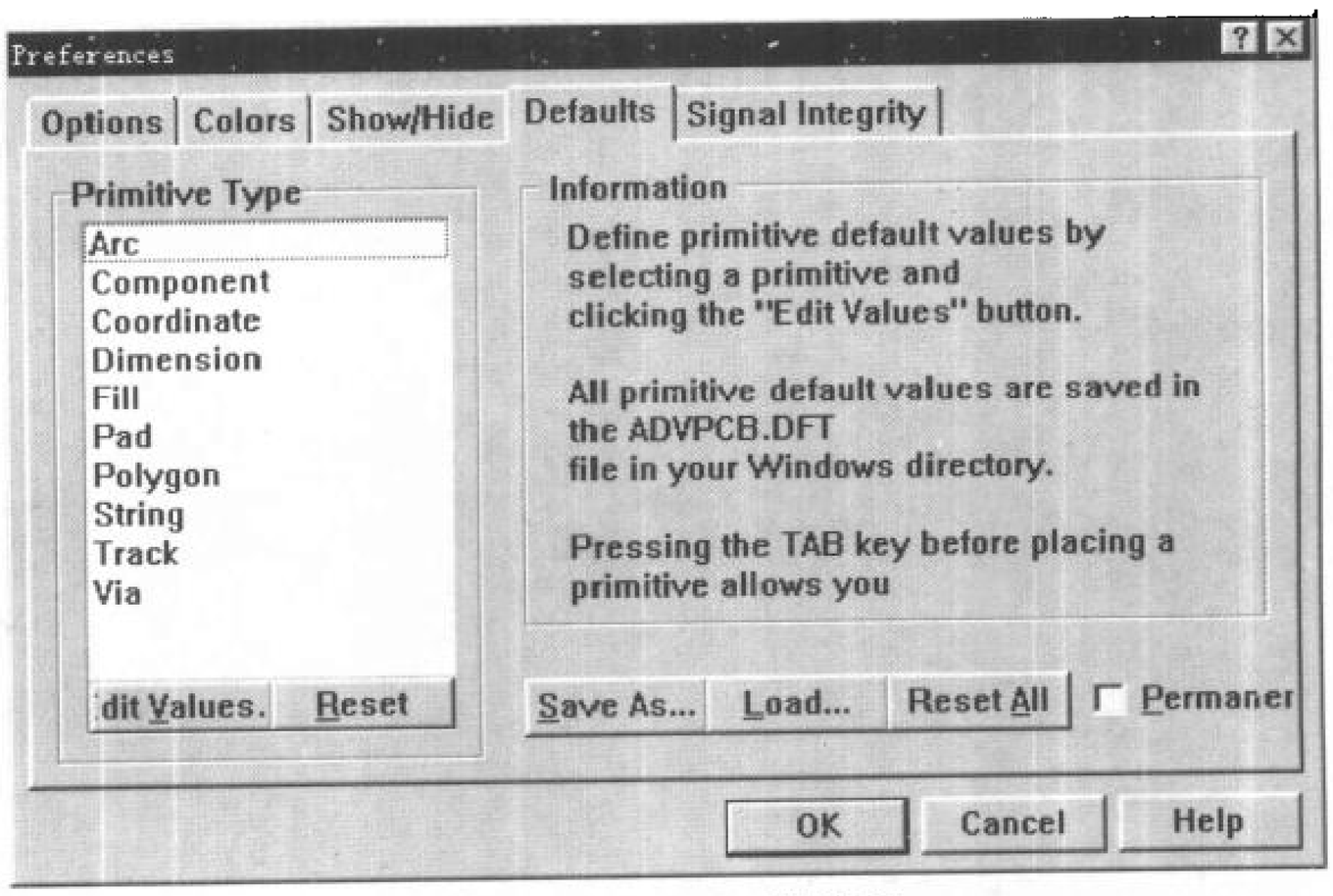


图 8.26　Defaults 选项卡

Defaults 选项卡用于设置各个组件的系统默认设置。各个组件包括 Arc（圆弧）、Component（元件封装）、Cooridinate（坐标）、Dimension（尺寸）、Fill（金属填充）、Pad（焊点）、Polygon（敷铜）、String（字符串）、Track（铜膜导线）和 Via（导孔）等。

要将系统设置为默认，在图 8.26 所示的对话框中，选中组件，点击 Edit Values 按钮即可进入编辑系统默认值对话框。假设我们选中了元件封装组件，则点击 Edit Values 按钮即可进入元件封装的系统默认值编辑对话框，如图 8.27 所示。各项的修改会在取用元件封装时反映出来。

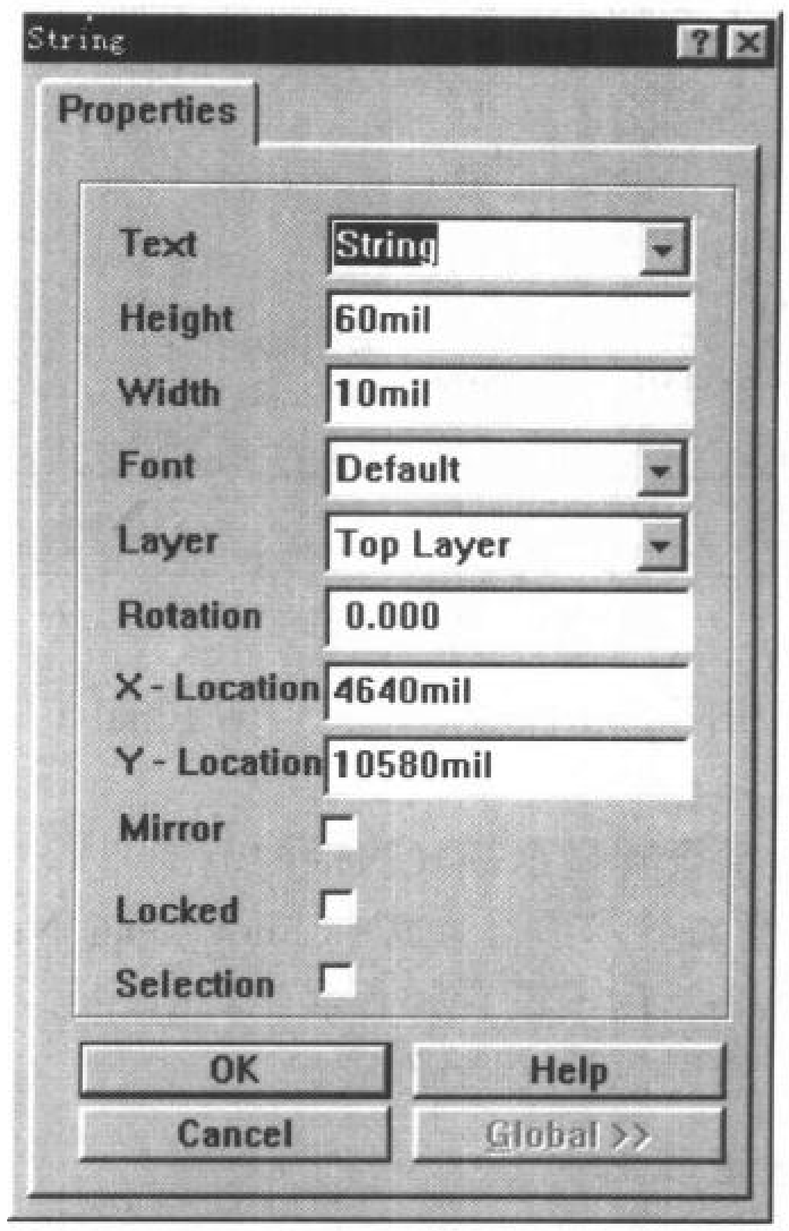


图 8.27　系统默认值编辑对话框

第 9 章　制作印制电路板

本章将结合实例讲述如何使用 Protel 99 制作印制电路板（PCB），以及制作印制电路板所需的绘图工具和布线知识。

9.1　单面板与多层板制作简介

印制电路板有单面板、双面板和多层板三种。单面板由于成本低而被广泛应用。在印制电路板设计中，单面板设计是一个重要的组成部分，也是印制电路板设计的起步。双面板的电路一般比单面板复杂，但是由于双面都能布线，设计不一定比单面板困难，深受广大设计人员的喜爱。

单面板与双面板的设计过程类似，均可按照电路板设计的一般步骤进行。在设计电路板之前，首先准备好原理图和网络表，为设计印制电路板打下基础。然后进行电路板的规划，也就是确定电路板的尺寸。规划好电路板后，要将网络表和元件封装到电路板文件中。由于封装后的元件是重叠的，还需要对元件封装进行布局。布局的好坏直接影响到电路板的自动布线，因此非常重要。元件的布局可以采用自动布局，也可以进行手工布局。上述步骤完成后，可以运用 Protel 99 提供的强大的自动布线功能，进行自动布线。自动布线往往还存在一些不令人满意的地方，这就需要设计人员利用经验通过手工去修改调整。

现在最普遍的电路设计方式是用双面板设计。双面板的主要特点是可以跨线。当两点之间的连线不能在一面布通时，可以通过过孔到另一面接着布线。一般说来，在线密度允许的情况下，双面板没有布不通的线。因此双面板能够制作比较复杂的电路。

9.2　PCB 绘图工具

PCB 设计服务器提供了绘图工具 Placement Tools，如图 9.1 所示。我们可以通过执行菜单命令 View/Toolbars/ Placement Tools 来实现工具条的打开与关闭，工具条中每一项都与菜单命令 Place 下的各项对应。

图 9.1　Placement Tools 工具条

9.2.1　绘制导线

当需要绘制导线时，一般首先选择 Place/Track 命令或用鼠标单击绘图工具条中的按钮。执行绘制导线命令后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，确定导线的起点，然后将光标移到导线的终点，再单击鼠标左键，即可绘制出一条导线，如图 9.2 所示。在放置导线时，可以按 Tab 键打开导线属性设置对话框，

设置导线的参数。

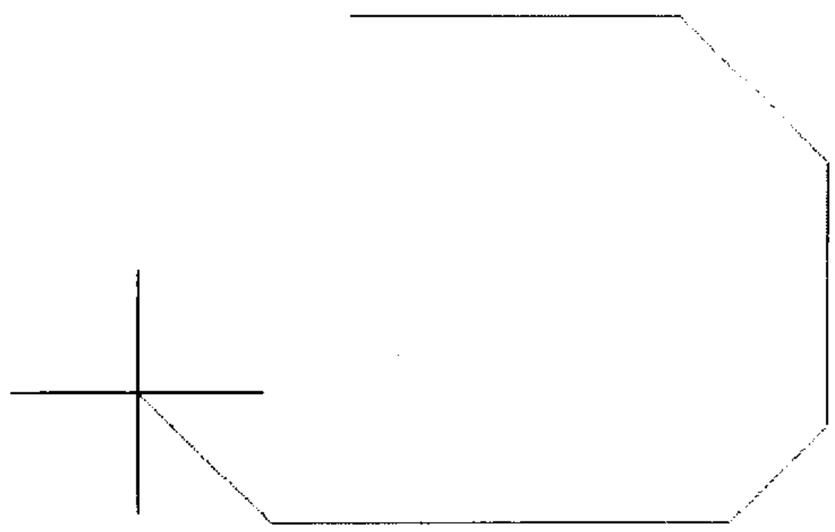


图 9.2　绘制出一根导线

将光标移到新的位置，按照上述步骤，再绘制其他导线。双击鼠标右键，光标变成箭头后，退出该命令状态。

绘制了导线后，还可以对导线进行编辑处理，并设置导线的属性。

1．设置导线属性

使用鼠标双击已布的导线，或者在进入绘制导线状态时按 Tab 键，或者选中导线后单击鼠标右键，从弹出的快捷菜单中选取 Properties 命令，系统将弹出如图 9.3 所示的导线属性设置对话框。对话框中的各个选项说明如下：

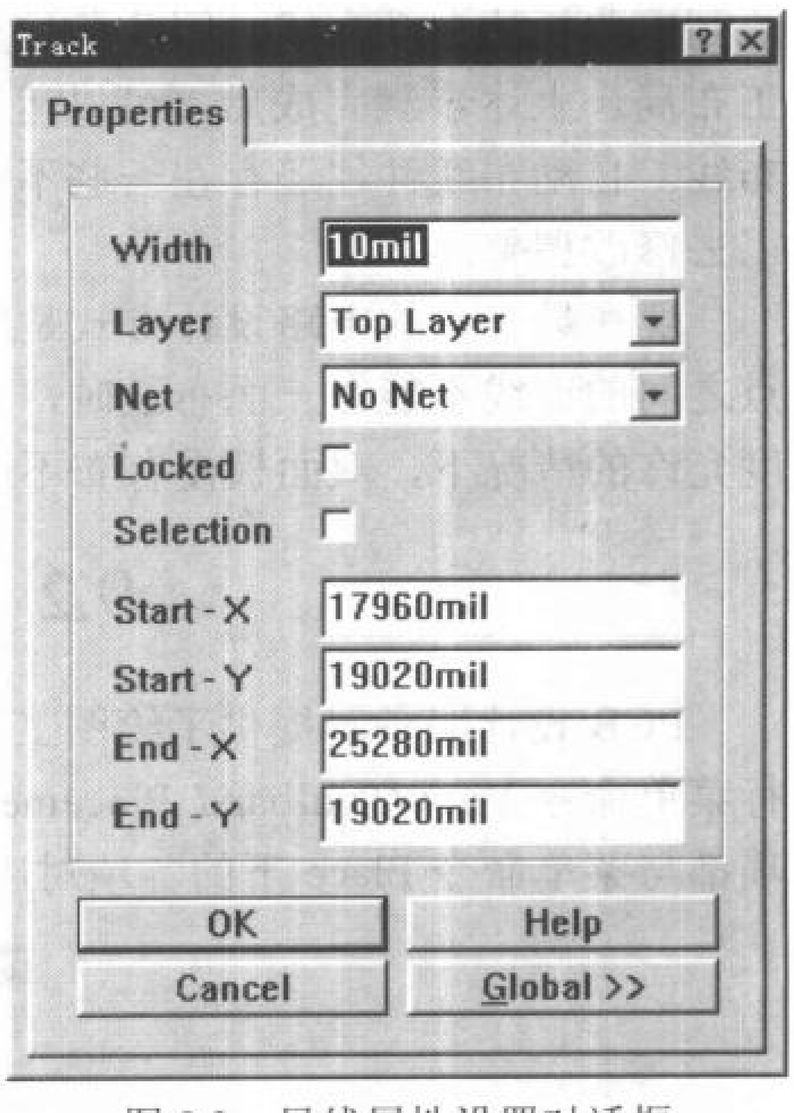


图 9.3　导线属性设置对话框

●Width：设定导线宽度。

●Layer：设定导线所在的板层。

●Net：设定导线所在的网络。

●Locked：设定导线位置是否锁定。

●Selection：设定导线是否处于选取状态。

●Start-X：设定导线起点的 X 轴坐标。

●Start-Y：设定导线起点的 Y 轴坐标。

●End-X：设定导线终点的 X 轴坐标。

●End-Y：设定导线终点的 Y 轴坐标。

2．导线删除

选中导线后，按 Delete 键即可将选中的对象删除。下面介绍各种导线段的删除方法：

●导线段的删除　点取所要删除的导线段（在所要删除的导线段上单击鼠标），然后按 Delete 按钮，即可将该导线段删除。

将光标移到所要删除的导线段上，按住 Shift 键单击鼠标，该导线段处于选取状态（与前面的点取有区别），然后按 Ctrl＋Delete 按钮，也可将该导线段删除。

另外，还有一个很好用的命令。单击菜单 Edit/Delete 命令，光标变成十字状，将光

标移到任意一个导线段上，光标上出现小圆点，单击鼠标，即可删除该导线段。

●两焊点间导线的删除　单击菜单 Edit/Select/Physical Connection 命令，光标变成十字状。将光标移到连接两焊点的任意一个导线段上，光标上出现小圆点，单击鼠标，可将两焊点间所有的导线段选中，然后按 Ctrl＋Delete 按钮，即可将两焊点间的导线删除。

●删除相连接的导线　单击菜单 Edit/Select/Connected Copper 命令，光标变成十字状。将光标移到其中一个导线段上，光标上出现小圆点，单击鼠标，可将所有有连接关系的导线选中，然后按 Ctrl＋Delete 按钮，即可删除连接的导线。

●删除同一网络的所有导线　单击菜单 Edit/Select/Net 命令，光标变成十字状。将光标移到网络上的任意一个导线段上，光标上出现小圆点，单击鼠标，可将网络上所有导线选中，然后按 Ctrl＋Delete 按钮，即可删除网络的所有导线。

9.2.2　放置焊点

1．放置焊点的步骤

（1）首先用鼠标单击绘图工具条中的放置焊点命令按钮。

（2）执行该命令后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，即可将一个焊点放置在该处。

（3）将光标移到新的位置，按照上述步骤，再放置其他焊点。如图 9.4 所示即为放置了多个焊点的电路板。双击鼠标右键，光标变成箭头后，退出该命令状态。

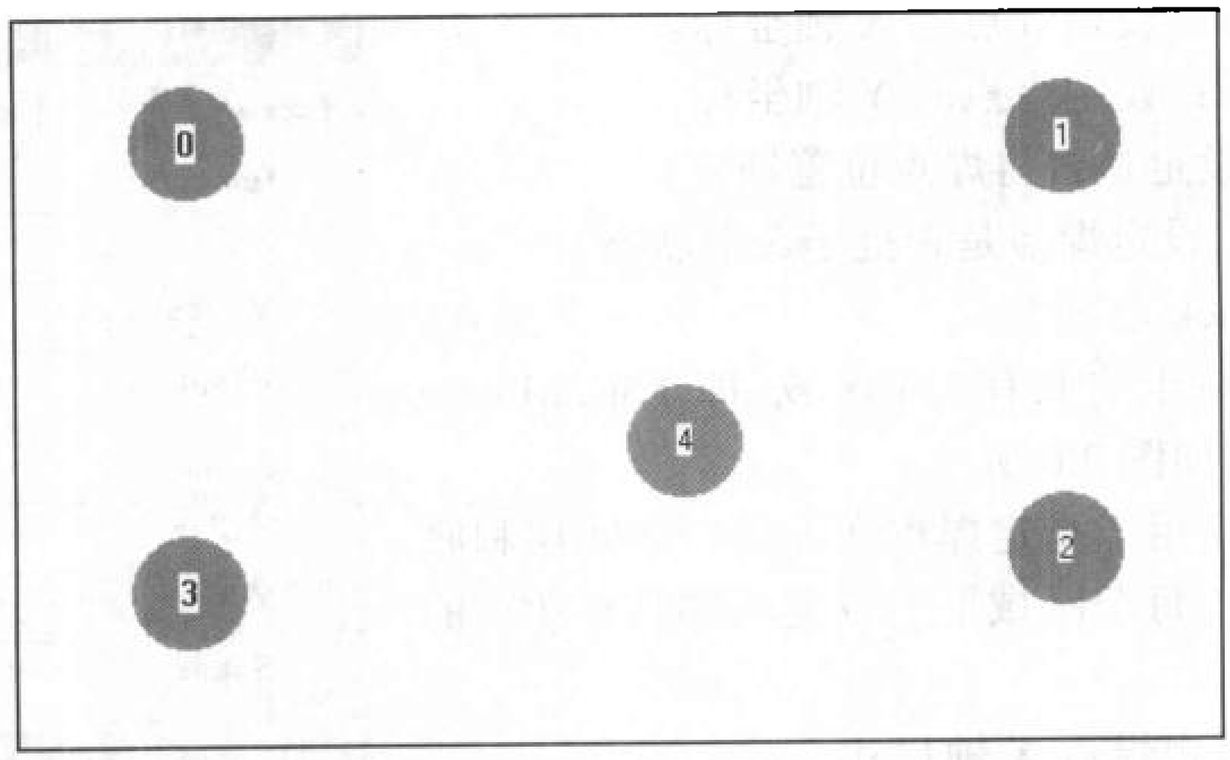


图 9.4　放置焊点

（4）用户还可以在此命令状态下，单击 Tab 键，进入如图 9.5 所示的焊点属性对话框，作更一步的修改。

2. 焊点属性设置

在放置焊点的状态下按 Tab 键或在已放置的焊点上双击鼠标，都可以打开如图 9.5 所示的焊点属性设置对话框。对话框中包括 3 个选项卡。

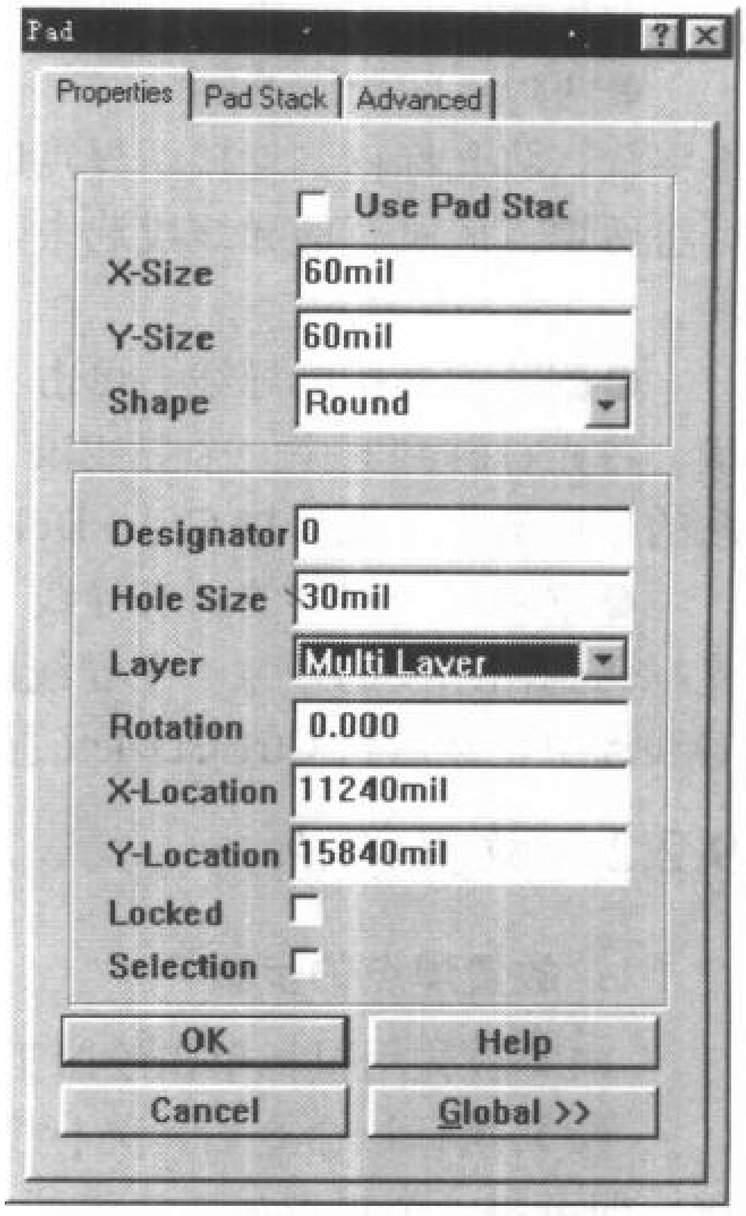


图 9.5　焊点属性对话框

（1）Properties 选项卡

●Use Pad Stack：设定采用特殊焊点，选择此复选框本选项卡内容将不可设置。

●X-Size：设定焊点 X 轴尺寸。

●Y-Size：设定焊点 Y 轴尺寸。

●Shape：选择焊点形状。单击右侧的下拉式按钮，即可选择焊点形状，这里共有 3 种焊点形状，即 Round（圆形）、Rectangle（正方形）和 Octagonal（八角形）。

●Designator：设定焊点序号。

●Hole Size：设定焊点通孔直径。

●Layer：设定焊点所在板层。多层电路板焊点板层为 Multi Layer。

●Rotation：设定焊点旋转角度，对圆形焊点没有意义。

●X-Location：设定焊点的 X 轴坐标。

●Y-Location：设定焊点的 Y 轴坐标。

●Locked：设定是否将焊点位置锁定。

●Selection：设定焊点是否处于选取状态。

（2）Pad Stack 选项卡

Pad Stack 选项卡中共有 3 个区域，即 Top、Middle 和 Bottom 区域，如图 9.6 所示。

3 个区域分别用于指定焊点在顶层、中间层和底层的大小和形状。每个区域里的设置项都具有相同的 3 个设置项。

●X-Size：设定焊点 X 轴尺寸。

●Y-Size：设定焊点 Y 轴尺寸。

●Shape：选择焊点形状。单击右侧的下拉式按钮，即可选择焊点形状。焊点形状有 3 种，即 Round（圆形）、Rectangle（正方形）和 Octagonal（八角形）。

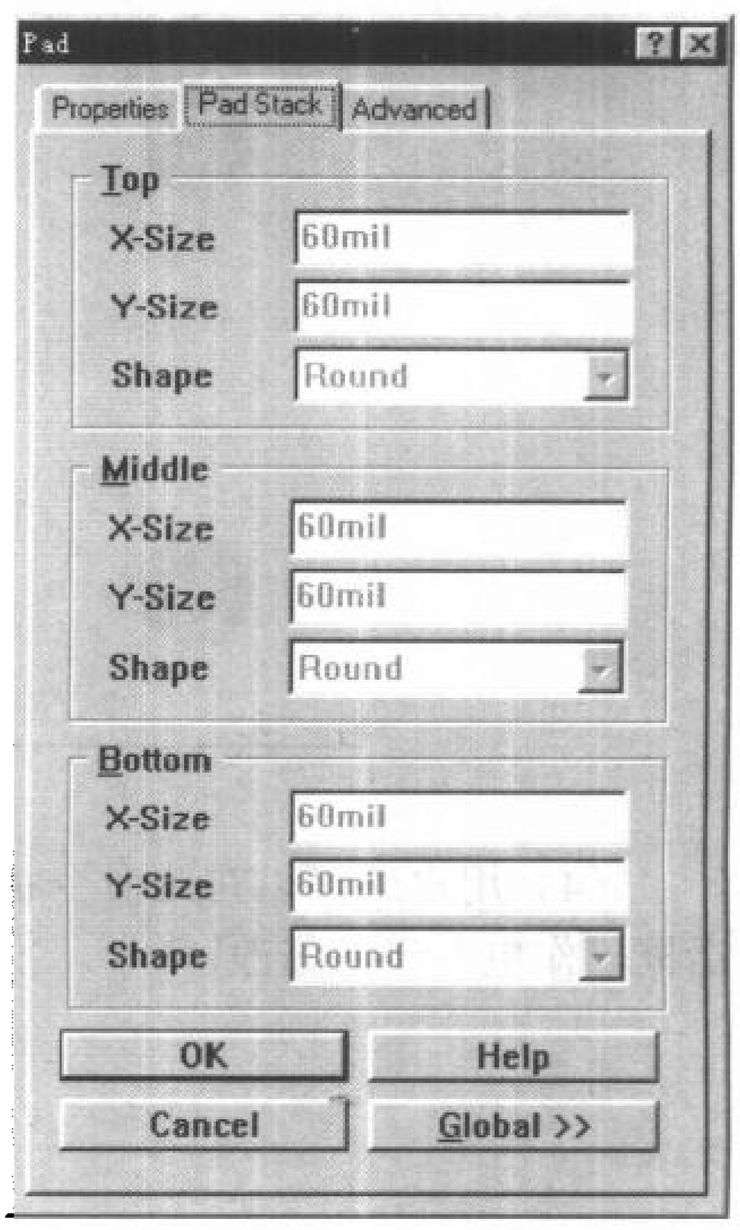


图 9.6　Pad Stack 选项卡

（3）Advanced 选项卡

Advanced 选项卡共有 3 个设置项，如图 9.7 所示。

●Net：设定焊点所在网络。

●Electrical type：指定焊点在网络中的属性，它包括 Load（中间点）、Source（起点）和 Terminator（终点）。

●Plated：设定是否将焊点的通孔孔壁加以电镀。

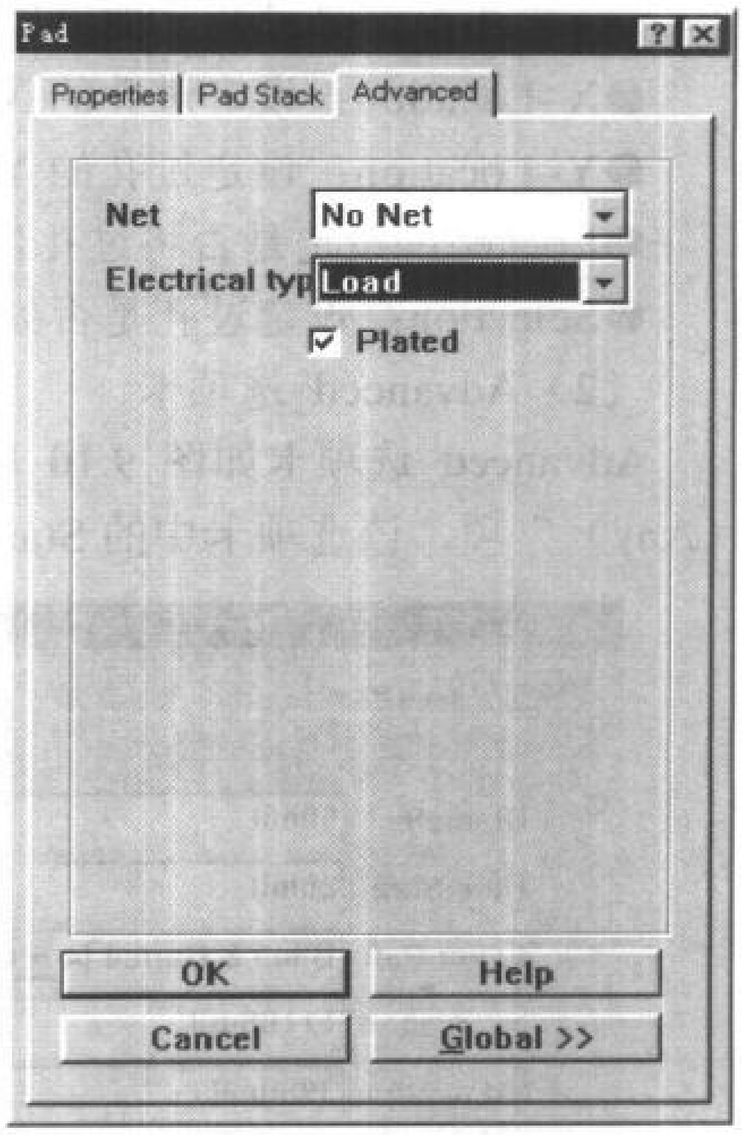


图 9.7　Advanced 选项卡

9.2.3　放置过孔

1. 放置过孔

（1）首先用鼠标单击绘图工具条中的按钮。

（2）执行命令后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，即可将一个过孔放置在该处。

（3）将光标移到新的位置，按照上述步骤，再放置其他过孔，如图 9.8 所示即为放置了过孔后的图形。

（4）双击鼠标右键，光标变成箭头后，退出该命令状态。

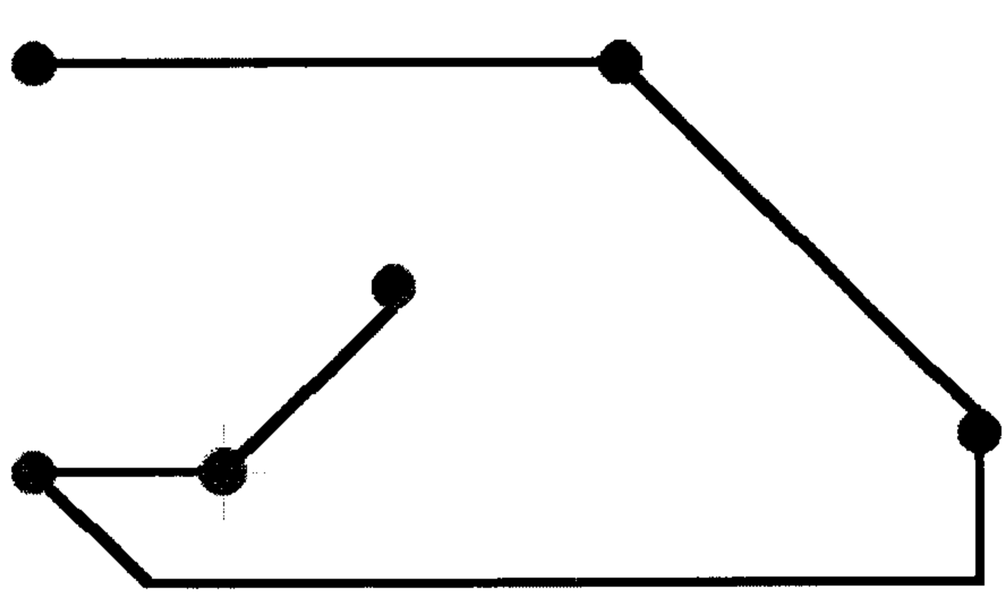


图 9.8　放置多个过孔

2. 过孔属性设置

在放置过孔时按 Tab 键或者在电路板上用鼠标双击过孔，系统将会弹出如图 9.9 所示的过孔属性对话框。对话框中包括两个选项卡。

（1）Properties 选项卡

如图 9.9 所示，Properties 选项卡中各操作项的意义如下：

●Diameter：设定过孔直径。

●Hole Size：设定过孔的通孔直径。

●Layer Pair：设定过孔穿过的板层。共有 10 个选项如下：“Top–Bottom”为穿透式过孔；“Mid2–Mid3、Mid4–Mid5、Mid6–Mid7、Mid8–Mid9、Mid10–Mid11、Mid12–Mid13”为隐藏式过孔；“Top–Mid1、Mid–Bottom”为盲过孔；“Blind＆Buries

（Any）”为自定义过孔，如果选择此项，那么需要在 Advanced 选项卡里指定板层。

●X-Location：设定过孔的 X 轴坐标。

●Y-Location：设定过孔的 Y 轴坐标。

●Locked：设定是否将过孔位置锁定。

●Selection：设定过孔是否处于选取状态。

（2）Advanced 选项卡

Advanced 选项卡如图 9.10 所示，只有在图 9.9 所示选项卡中选择“Blind&Buries（Any）”项，该选项卡中的 Start Layer 和 End Layer 操作项才有效。

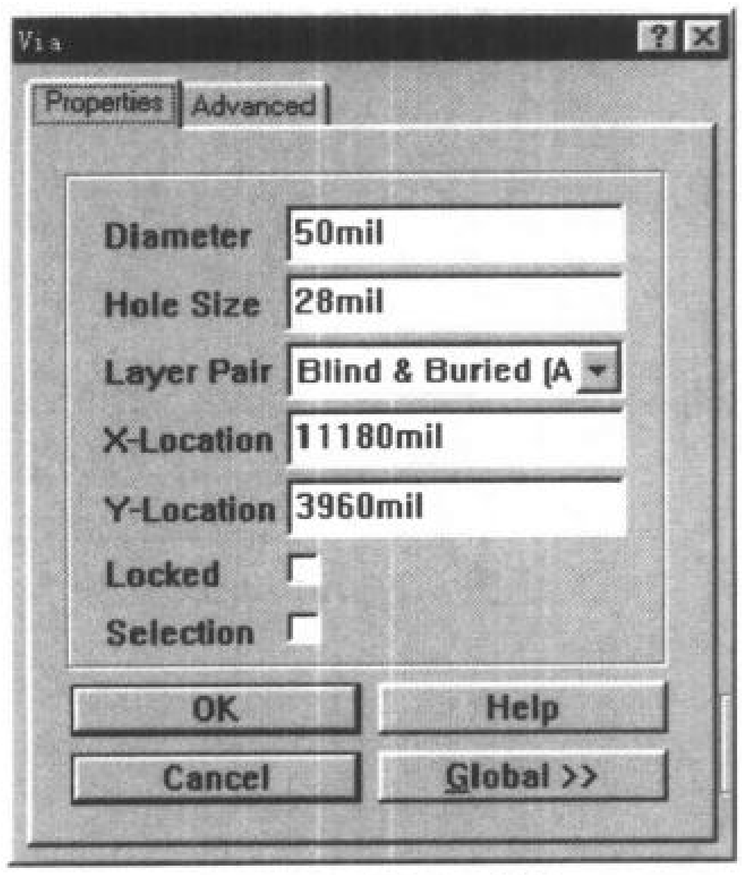


图 9.9　过孔属性对话框

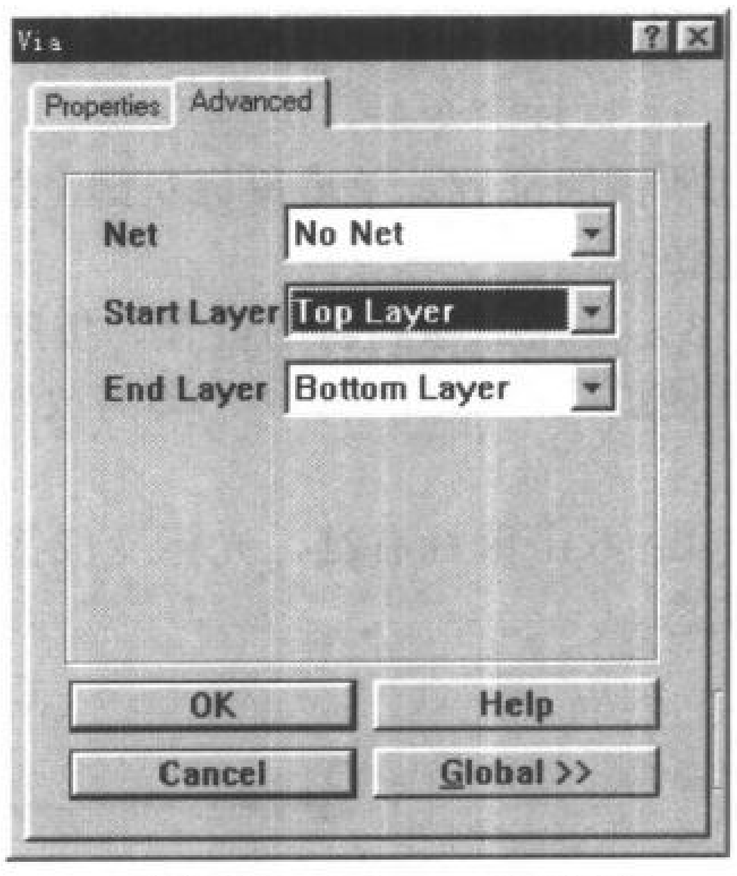


图 9.10　Advanced 选项卡

9.2.4　放置字符串

在绘制印制电路板时，常常需要在板上放置字符串（仅为英文），放置字符串的具体步骤如下：

（1）用鼠标单击绘图工具条中的 T 按钮。

（2）执行命令后，光标变成了十字形状，在此命令状态下，单击 Tab 键，会出现如图 9.11 所示的字符串标注属性对话框，在这里可以设置字符串的内容和大小。

（3）设置完成后，退出对话框，单击鼠标左键，把字符串放到相应的位置，如图 9.12 所示。

（4）用同样的方法放置其他字符串标注。用户要更换字符串标注的方向只需按空格键即可进行调整，或在图 9.11 的字符串属性对话框中的 Rotation 编辑框中输入字符串旋转角度。

当放置了字符串后，如果需要对其进行编辑，则可选中字符串，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者使用鼠标双击字符串，系统也将会弹出如图 9.11 所示的字符串属性编辑对话框。

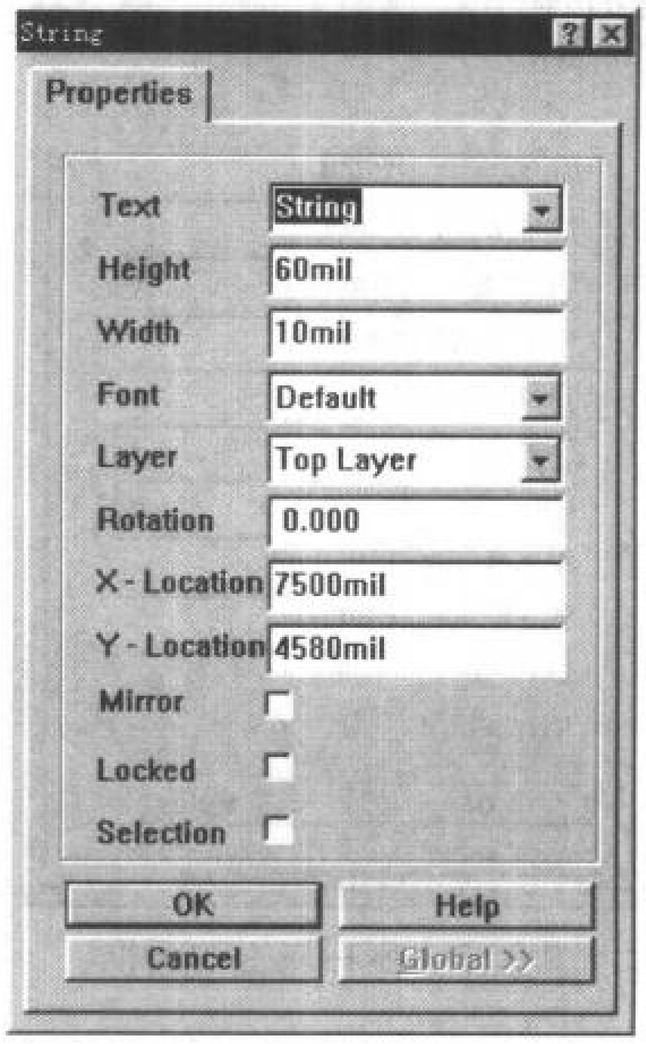


图 9.11　字符串标注属性对话框

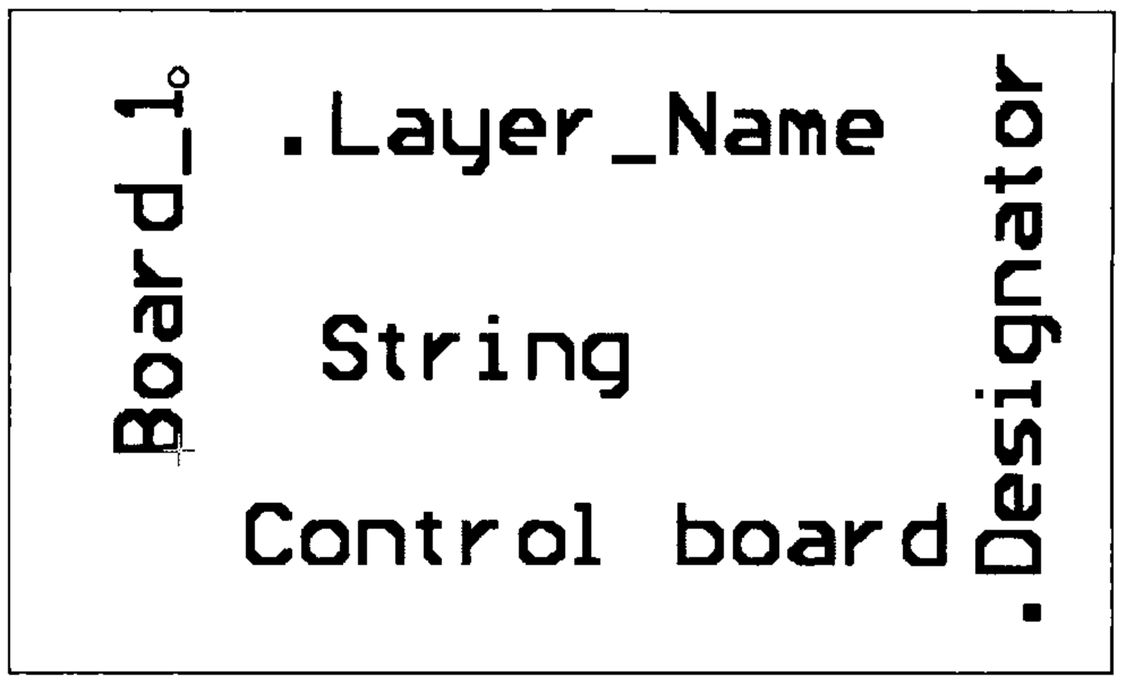


图 9.12　放置多个字符串

9.2.5　放置坐标

此命令是将当前鼠标所处位置的坐标放置在工作平面上。具体步骤如下：

（1）用鼠标单击绘图工具条中的按钮。

（2）执行命令后，光标变成了十字形状，在此命令状态下，单击 Tab 键，会出现如图 9.13 所示的坐标属性对话框。按要求设置该对话框。

（3）设置完成后，退出对话框，单击鼠标左键，把坐标放到相应的位置，如图 9.14 所示。

（4）用同样的方法放置其他坐标放置。

当放置了坐标后，如果需要对其进行编辑，则可选中坐标，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者用鼠标双击坐标，系统也将会弹出如图 9.13 所示的坐标属性对话框。

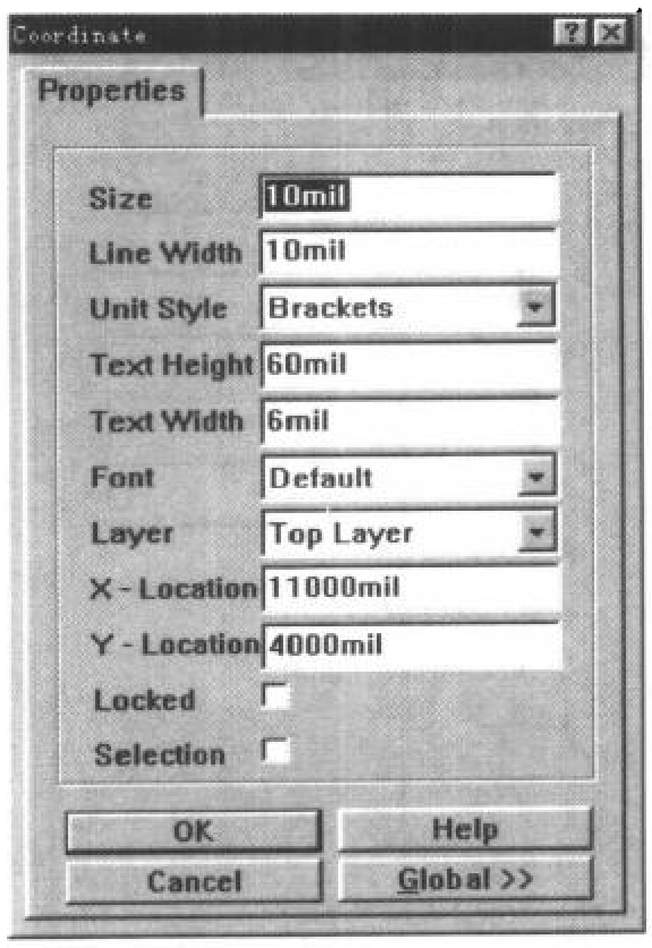


图 9.13　坐标属性对话框

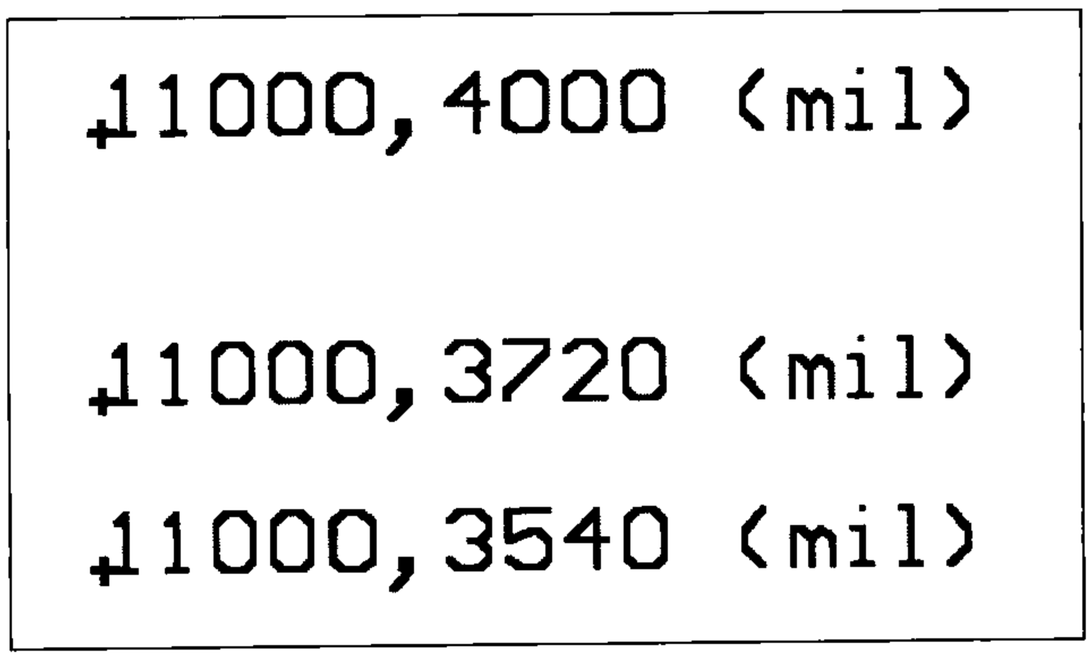


图 9.14　放置多个坐标

9.2.6　放置尺寸标注

在设计印制电路板时，有时需要标注某些尺寸的大小，以方便印制电路板的制造。放置尺寸标注的具体步骤如下：

（1）用鼠标单击绘图工具条中的按钮，系统出现如图 9.15 所示的状态。

（2）移动光标到尺寸的起点，单击鼠标左键，即可确定标注尺寸的起始位置。

（3）移动光标，中间显示的尺寸随着光标的移动而不断地发生变化，到合适的位置单击鼠标左键加以确认，即可完成尺寸标注，如图 9.16 所示。

（4）用户还可以在放置尺寸标注命令状态下，单击 Tab 键，进入如图 9.17 所示的尺寸标注属性对话框，作更一步的修改。

当放置了尺寸标注后，如果需要对其进行编辑，则可选中尺寸标注，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者双击尺寸标注，系统也将会弹出如图 9.17 所示的尺寸标注属性对话框。

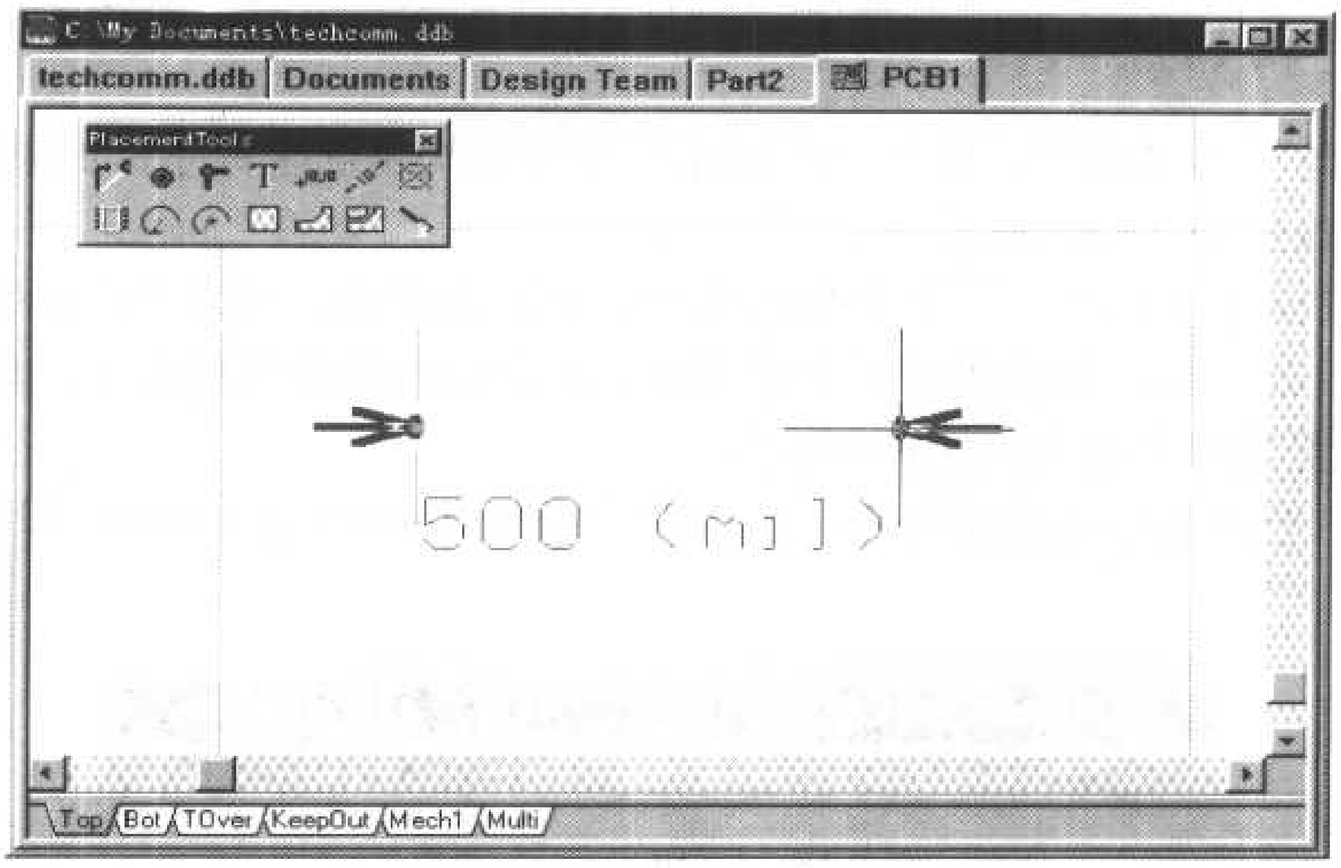


图 9.15　执行尺寸标注命令后的状态

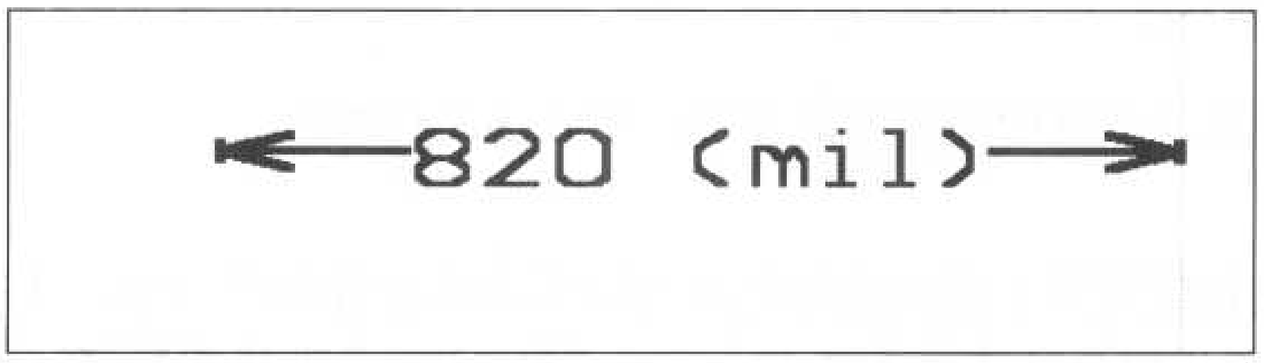


图 9.16　完成的一个尺寸标注

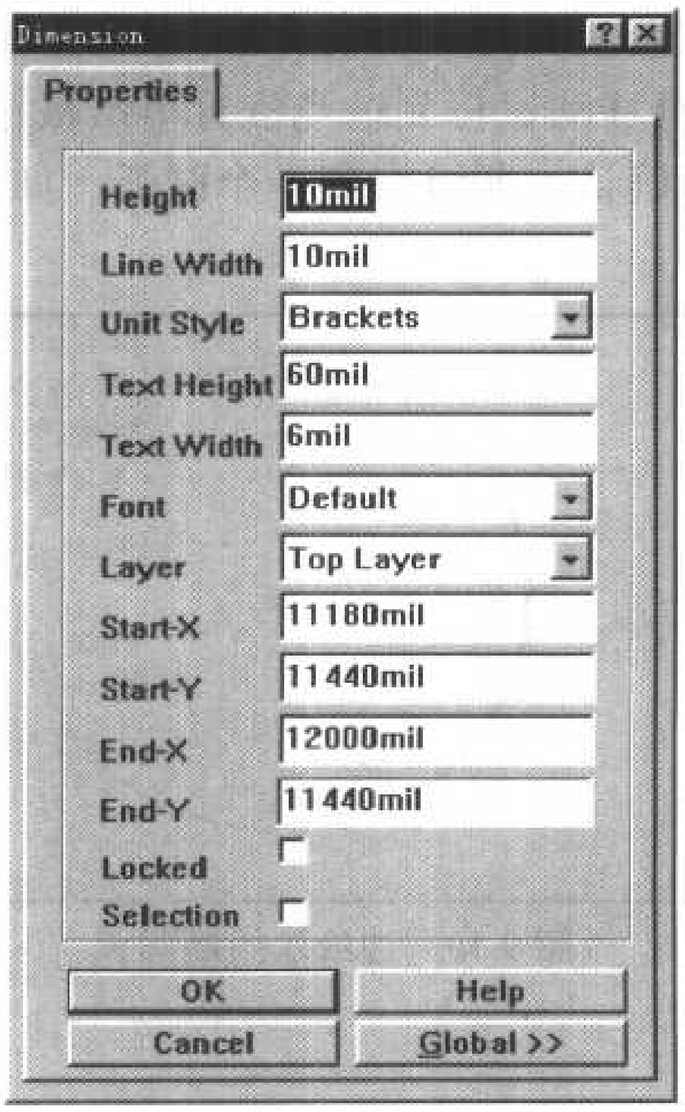


图 9.17　尺寸标注属性对话框

（5）将光标移到新的位置，按照上述步骤，再放置其他标注。

（6）双击鼠标右键，光标变成箭头后，退出该命令状态。

9.2.7 设置初始原点

在设计电路板的过程中，用户一般使用程序本身提供的坐标系，如果用户自己定义坐标系，只需设置用户坐标原点。具体步骤如下：

（1）用鼠标单击绘图工具条中的按钮，或者选择执行 Edit/Origin/Set 菜单命令。

（2）执行命令后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，即可将该点设置为用户定义坐标系的原点。

（3）用户想恢复原来的坐标系，执行菜单命令 Edit/Origin/Reset 即可，如图 9.18 所示。

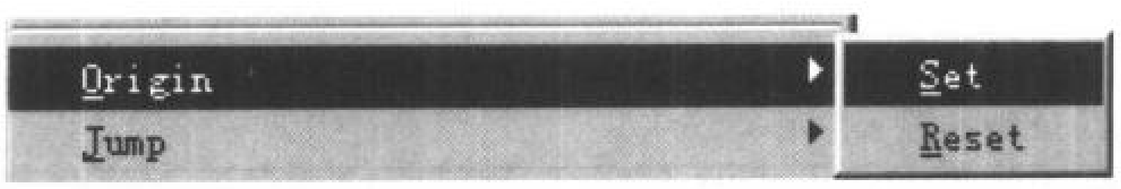


图 9.18 Edit/Origin 子菜单

9.2.8 绘制圆弧

Protel 99 提供了两种绘制圆弧的方法：中心法和边缘法。

1. 边缘法

边缘法就是通过圆弧上的两点即起点与终点来确定圆弧的大小。其绘制过程如下：

（1）首先使用鼠标单击绘图工具条中的按钮，或选择执行 Place/Arc(Edge)菜单命令。

（2）执行该命令后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，确定圆弧的起点。然后再移动鼠标到适当位置单击鼠标左键，确定圆弧的终点。

（3）单击鼠标左键加以确认，即可得到一个圆弧，如图 9.19 所示即为使用边缘法绘制的圆弧。

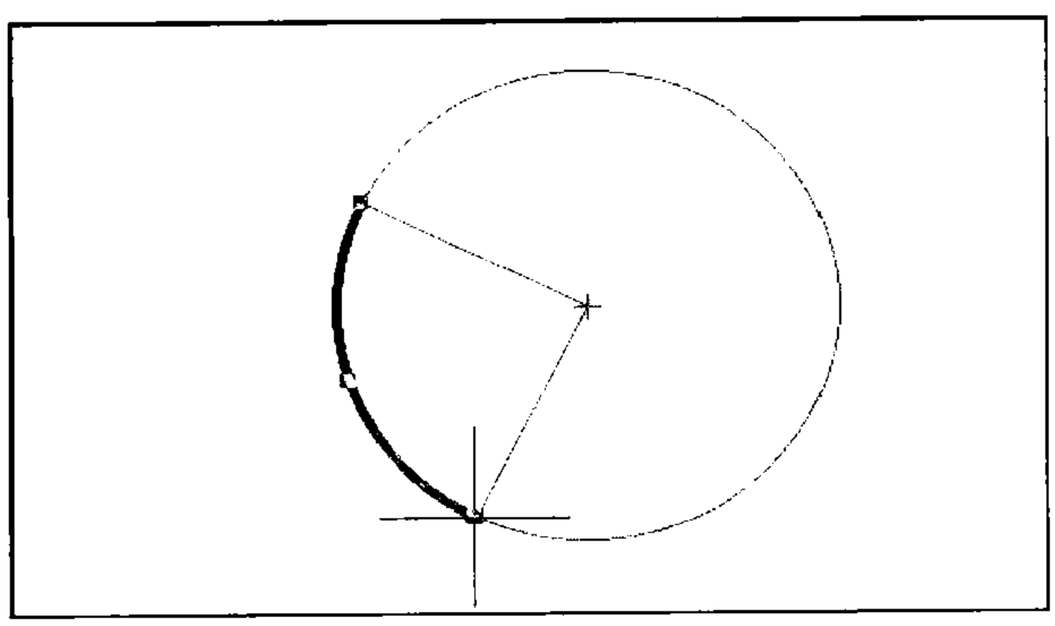


图 9.19 边缘法绘制圆弧

2. 中心法

中心法绘制圆弧就是通过确定圆弧中心、圆弧的起点和终点来确定一个圆弧。其绘制过程如下：

（1）首先使用鼠标单击绘图工具条中的按钮，或选择执行 Place/Arc(Center)菜

单命令。

（2）执行命令后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，确定圆弧的中心。

（3）将光标移到所需的位置，单击鼠标左键，确定圆弧的起点，再移动鼠标到适当位置单击鼠标左键，确定圆弧的终点。

（4）单击鼠标左键确认，即可得到一个圆弧，如图 9.20 所示即为使用中心法绘制的圆弧。

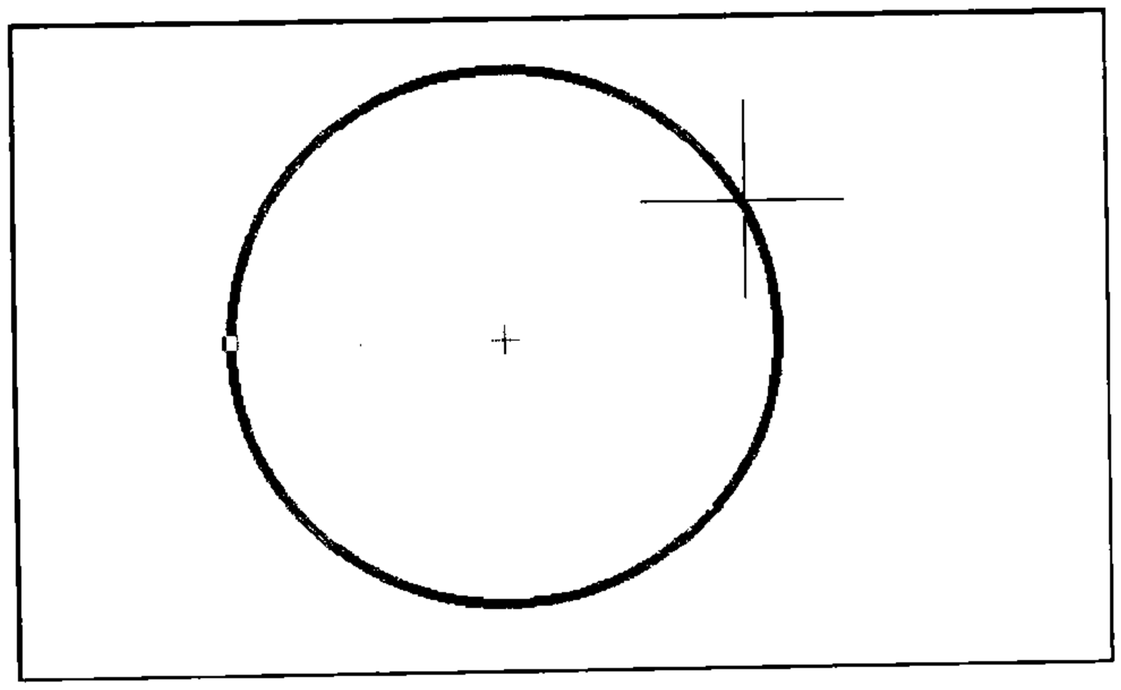


图 9.20　中心法绘制圆弧

3．编辑圆弧

当绘制好圆弧后，如果需要对其进行编辑，则可选中圆弧，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者使用鼠标双击坐标，系统也将会弹出如图 9.21 所示的圆弧属性编辑对话框。在绘制圆弧状态下，也可以按 Tab 键，先编辑好对象，再绘制圆弧。

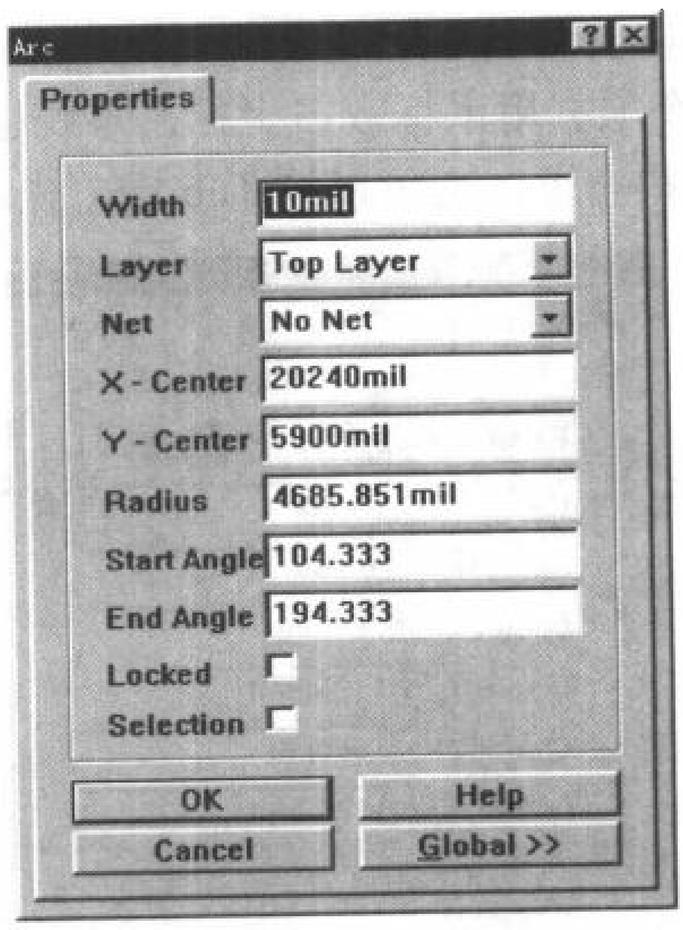


图 9.21　圆弧属性对话框

●Width　该编辑框为设置圆弧的宽度。

●Layer　该下拉列表中的选项用来选择圆弧所放置的板层位置。

●Net　该下拉列表的选项用来设置圆弧的网络层。

●X-Center 和 Y-Center　该编辑框用来设置圆弧的圆心位置。

●Radius　该编辑框用来设置圆弧的半径。

●Start Angle　该编辑框用来设置圆弧的起始角。

●End Angle　该编辑框用来设置圆弧的终止角。

●Locked　该复选框用来设定是否锁定圆弧。

9.2.9　放置填充

填充一般用于制作 PCB 插件的接触面或者用于增强系统的抗干扰性而设置的大面积电源或地。在制作电路板的接触面时，则放置填充的部分在实际制作的电路板上是外露的覆铜区。填充通常放置在 PCB 的顶层、底层或内部的电源和接地层上。放置填充的一般操作方法如下：

（1）用鼠标单击绘图工具条中的按钮，或选择执行 Place/Fill 菜单命令。

（2）执行该命令后，用户只需确定矩形块的左上角和右下角位置即可，如图 9.22 所示即为放置填充。

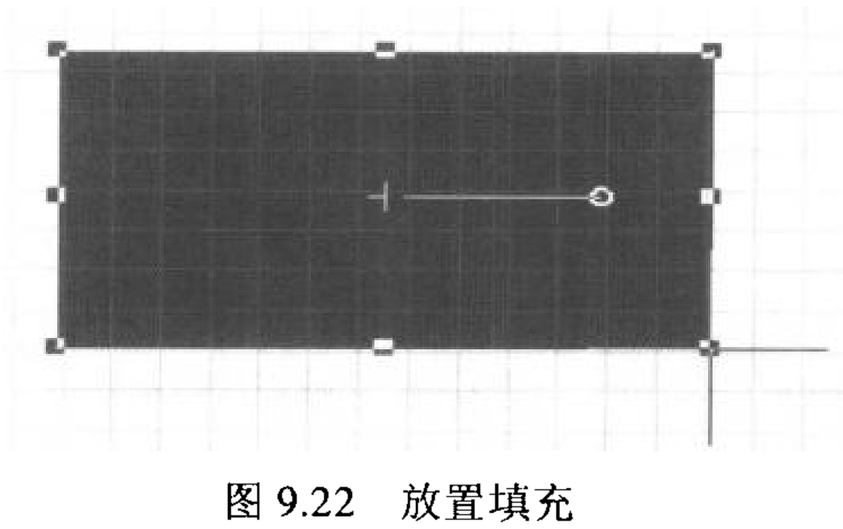


图 9.22　放置填充

当放置了填充后，如果需要对其进行编辑，可选中坐标，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项。用鼠标双击坐标，系统也将会弹出如图 9.23 所示的填充属性对话框。在放置填充状态下，也可以按 Tab 键，先编辑好对象，再放置填充。

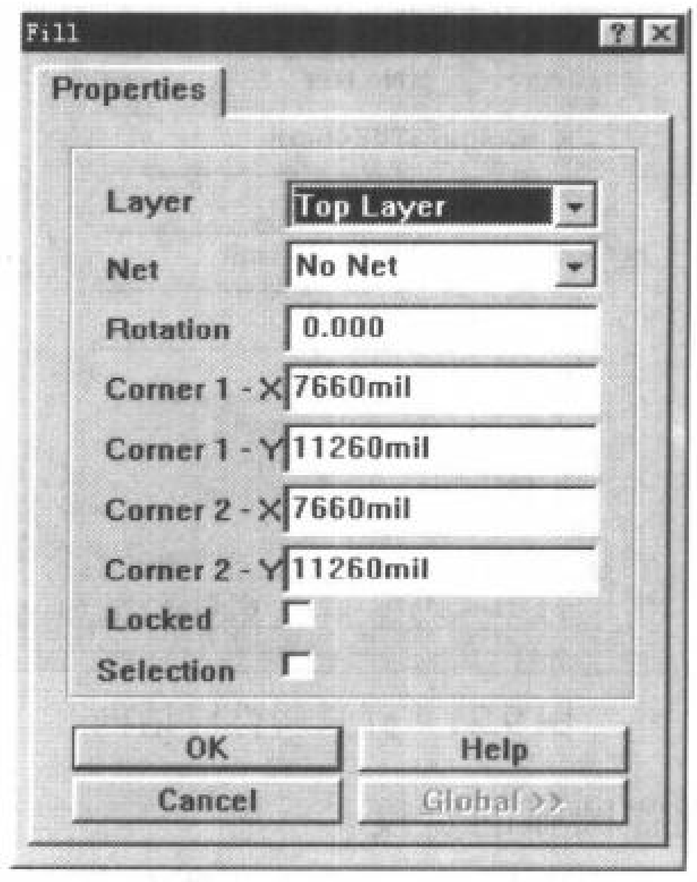


图 9.23　填充属性对话框

9.2.10　放置多边形

多边形与填充类似，经常用于大面积电源或接地，以增强系统的抗干扰性。放置多边形的方法如下：

（1）首先使用鼠标单击绘图工具条中的按钮，或选择执行 Place/Polygon Plane 菜单命令。

（2）执行此命令后，系统将会弹出如图 9.24 所示的设置多边形属性对话框。

（3）设置完对话框后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，确定多边形的起点。然后再移动鼠标到适当位置单击鼠标左键，确定多边形的中间点。

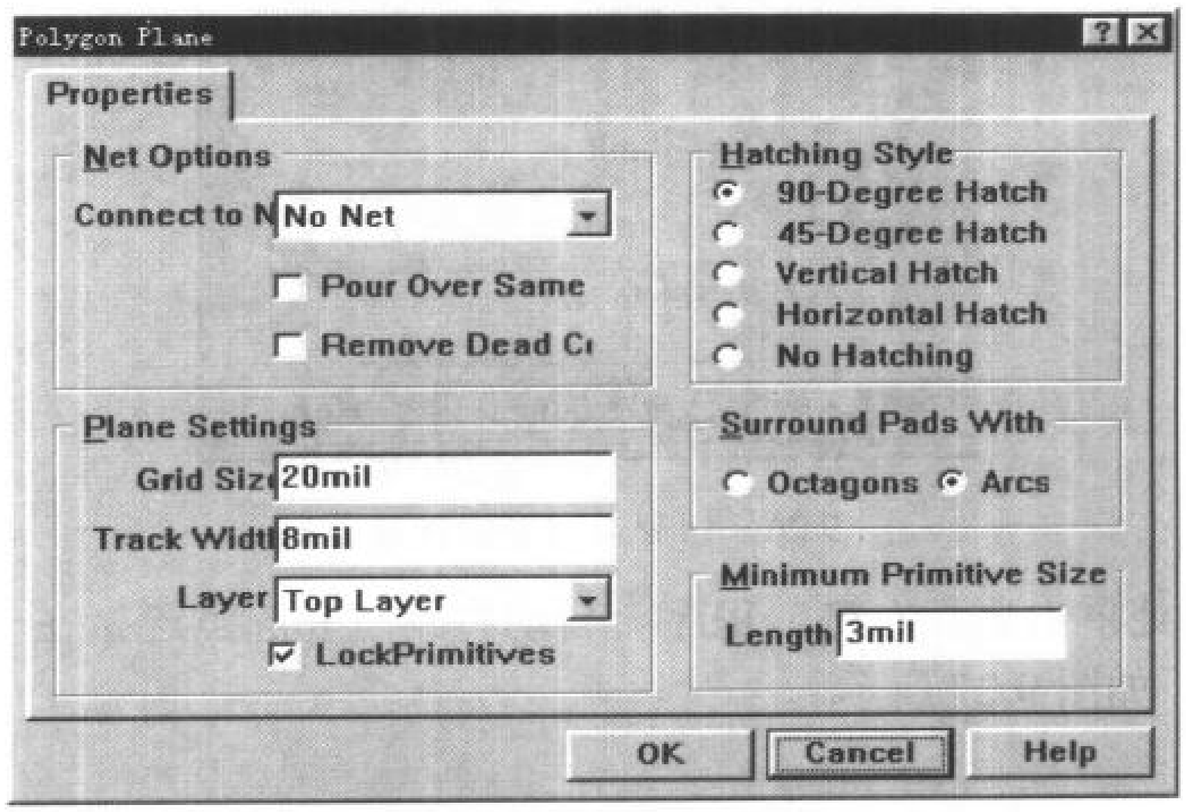


图 9.24　多边形属性对话框

（4）在终点处单击鼠标右键，程序会自动将终点和起点连接在一起，形成一个封闭的多边形，如图 9.25 所示。

当放置了多边形后，如果需要对其进行编辑，则可选中坐标，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者用鼠标双击坐标，系统也将会弹出如图 9.24 所示的多边形属性编辑对话框。

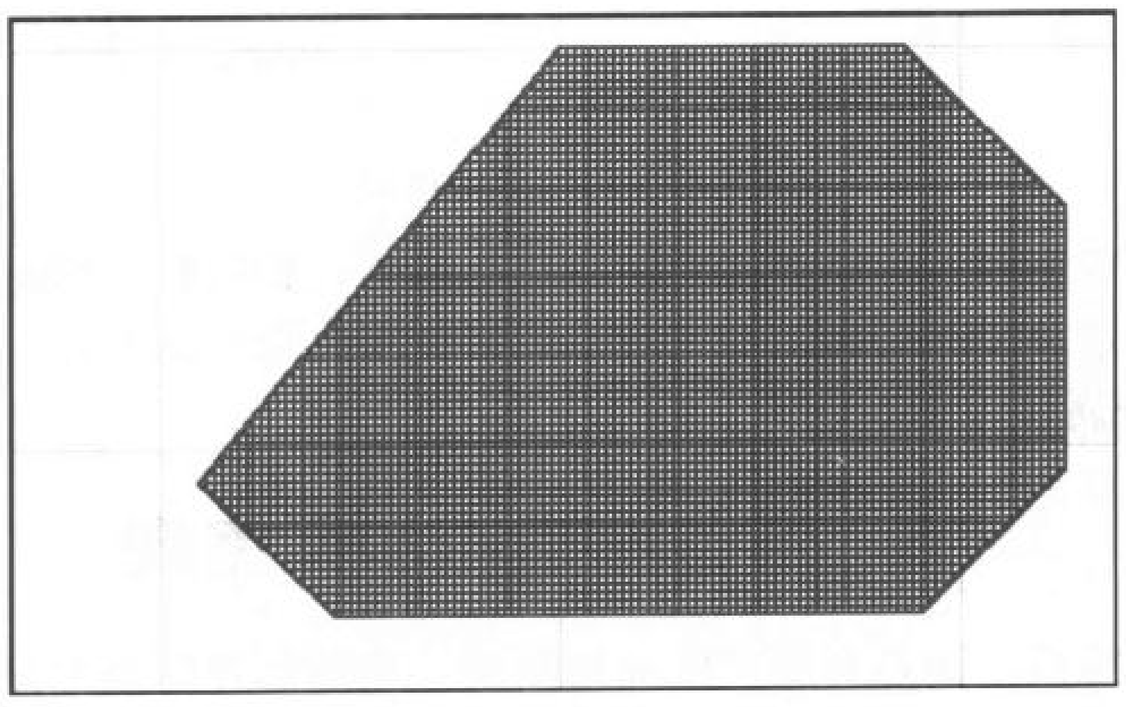


图 9.25　多边形填充

9.2.11 放置切分多边形

切分多边形与多边形类似，不过它是用来切分内部电源或接地层的。下面讲述放置切分多边形的方法。

（1）首先使用鼠标单击绘图工具条中的按钮，或选择执行 Place/Split Plane 菜单命令。

（2）执行此命令后，系统将会弹出如图 9.26 所示的切分多边形属性对话框。

（3）设置完对话框后，光标变成了十字形状，将光标移到所需的位置，单击鼠标左键，确定多边形的起点。然后再移动鼠标单击鼠标左键一次，确定多边形的中间点。

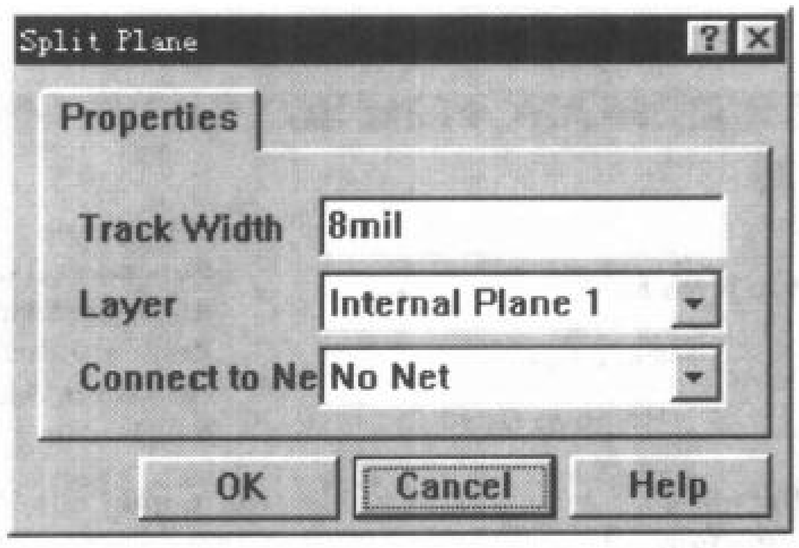


图 9.26 切分多边形属性对话框

（4）在终点处单击鼠标右键，程序会自动将终点和起点连接在一起，形成一个封闭的切分多边形，如图 9.27 所示。

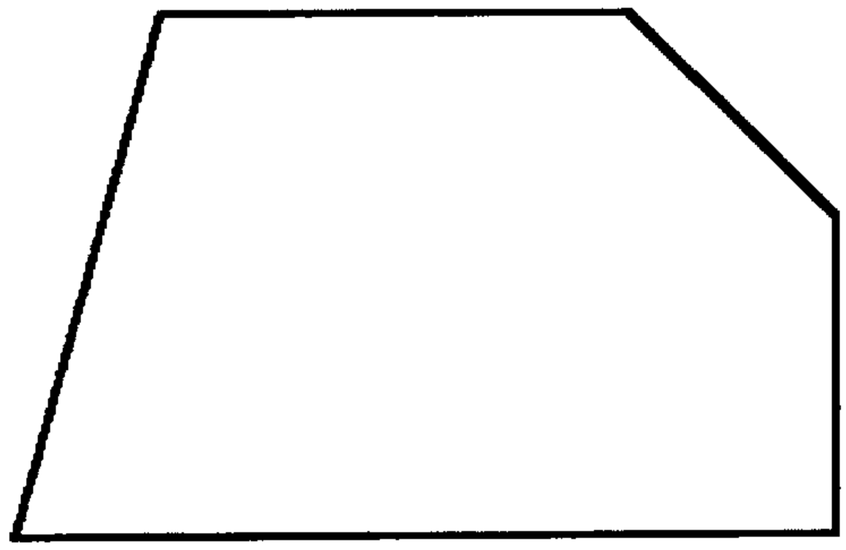


图 9.27 切分多边形填充

当放置了切分多边形后，如果需要对其进行编辑，则可选中坐标，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者使用鼠标双击坐标，系统也将会弹出如图 9.26 所示的切分属性编辑对话框。

9.3 准备原理图和网络表

要制作印制电路板，需要有原理图和网络表，这是制作印制电路板的前提。下面以第 4 章讲述的电路原理图实例来讲述如何制作一块电路板，电路原理图如图 9.28 所示。

执行网络表生成命令 Design/Create Netlist，系统将生成一个对应于该电路原理图的

网络表。该电路原理图产生的网络表如图 9.29 所示，详细的文本可以参考本书附录。

该网络表文件名为 Part4.Net，这将要在后面生成 PCB 时使用。

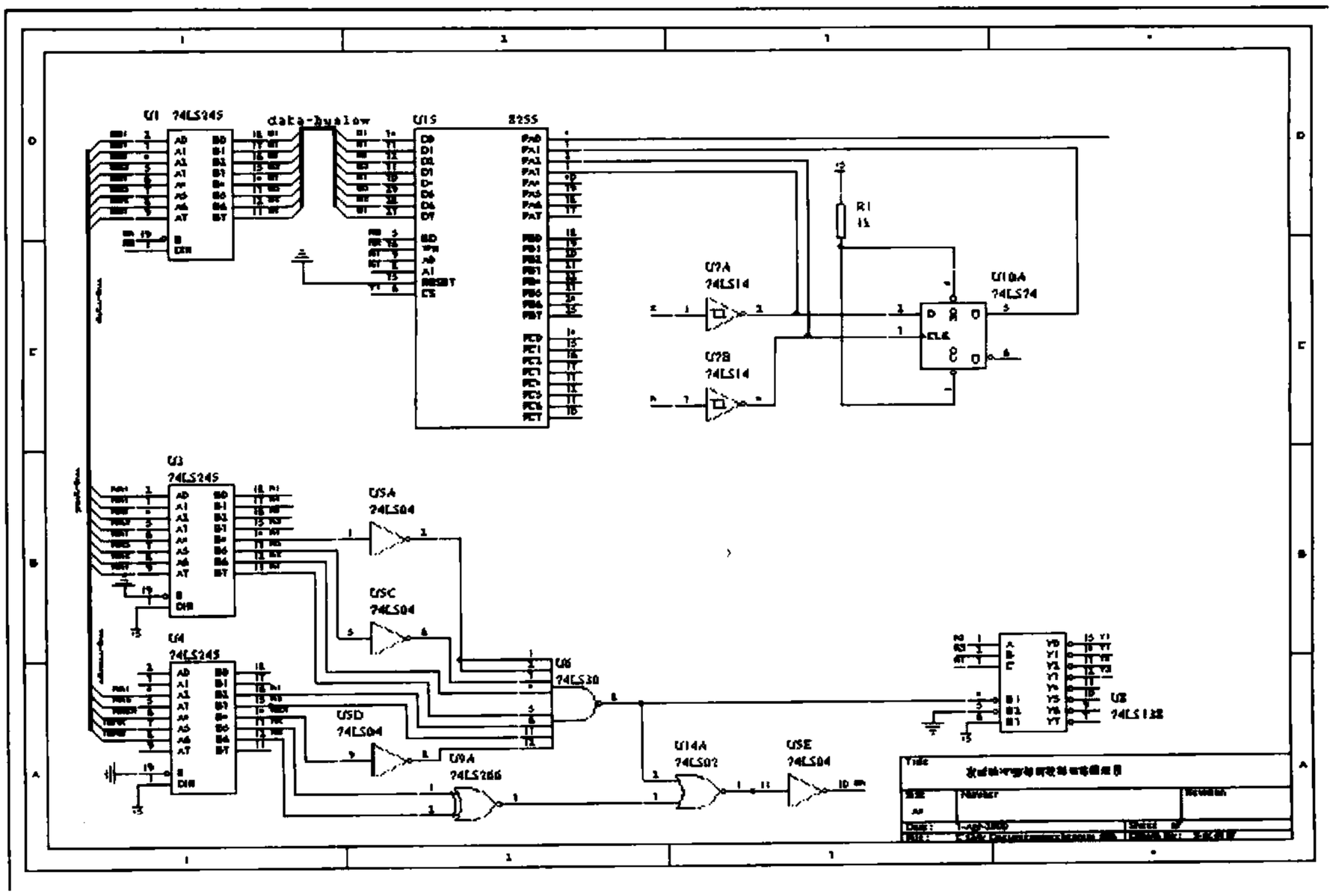


图 9.28　电路原理图

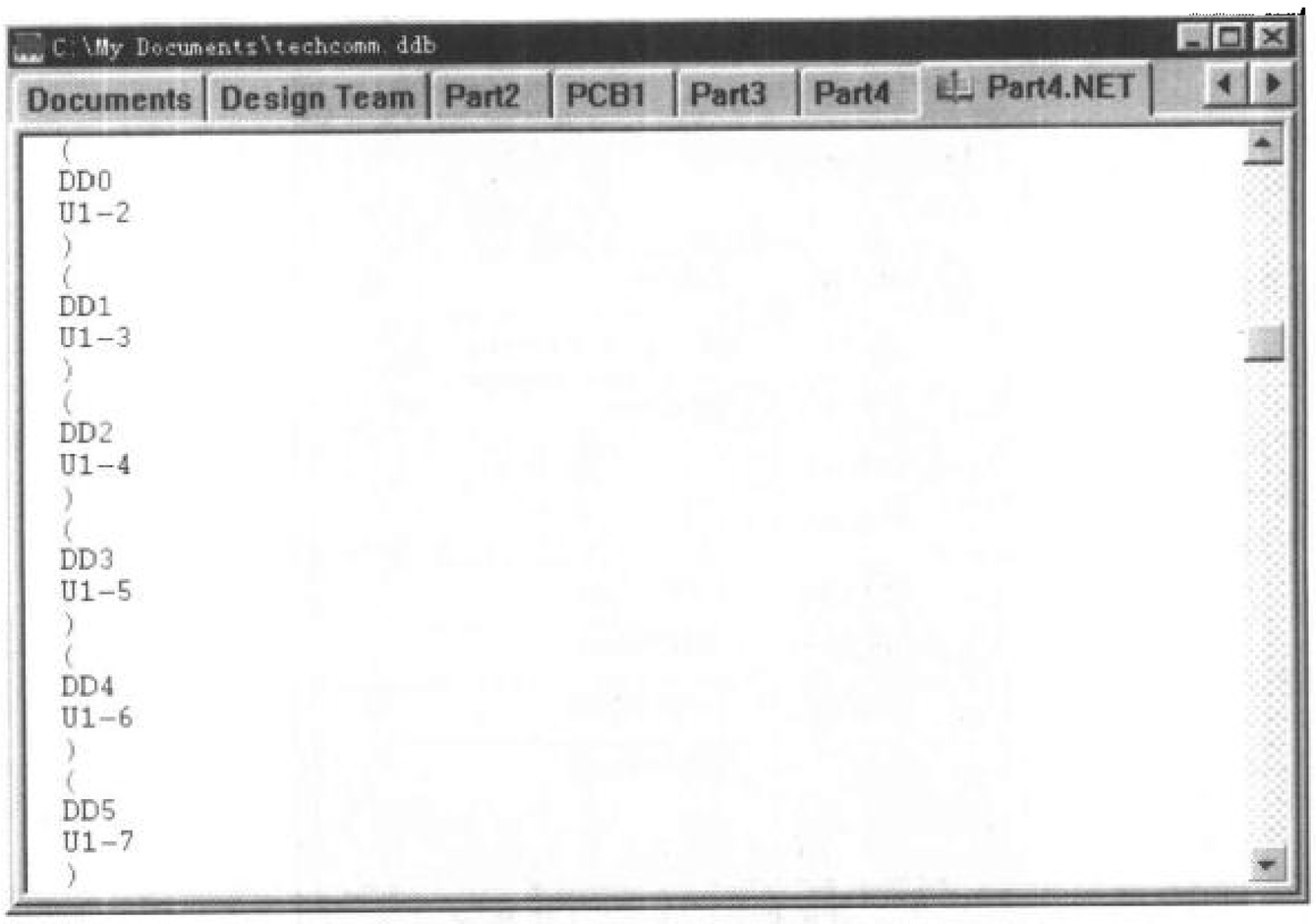


图 9.29　生成的电路原理图网络表

9.4　电路板的规划

对于要设计的电子产品，需要设计人员首先确定其电路板的尺寸。因此首要的工作就是电路板的规划，也就是说电路板板边的确定。

进入 PCB 设计服务器后，电路板规划的一般步骤如下：

（1）用户用鼠标单击编辑区下方的标签 KeepOut，如图 9.30 所示，即可将当前的工作层面设置为 Keep Out Layer。该层为禁止布线层，一般用于设置电路板的板边。

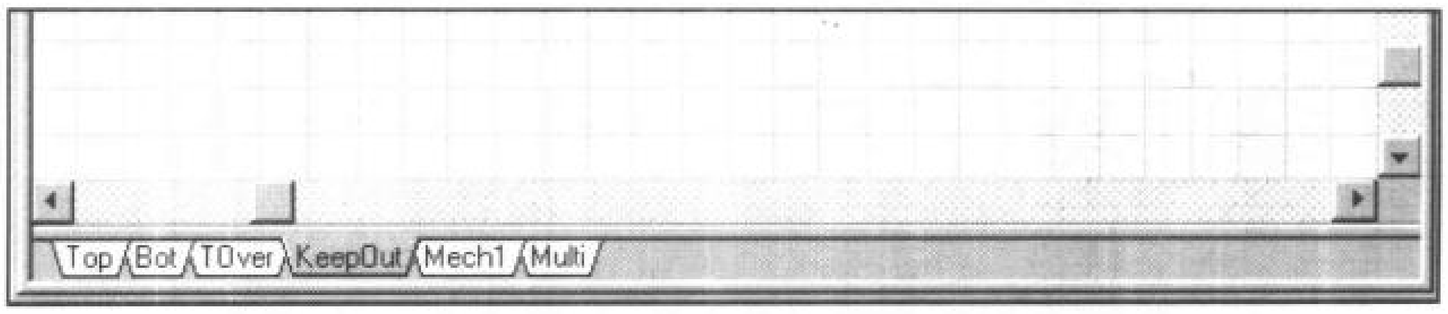


图 9.30　当前的工作层面设置为 Keep Out Layer

（2）执行菜单命令 Place/Track，或用鼠标单击 Placement Tools 工具条中相应的按钮。

（3）执行完该命令后，光标会变成十字。将光标移动到适当的位置，单击鼠标左键，即可确定第一条板边的起点。然后拖动鼠标，将光标移动到合适位置，单击鼠标左键，即可确定第一条板边的终点。用户在该命令状态下，按 Tab 键，进入 Track 属性对话框，如图 9.31 所示。在该对话框中用户可以很精确地进行定位，并且可以设置工作层面和线宽。其中：

Width：线宽；

Start-X：X 起始点坐标值；

Start-Y：Y 起始点坐标值；

End-X：X 终点坐标值；

End-Y：Y 终点坐标值。

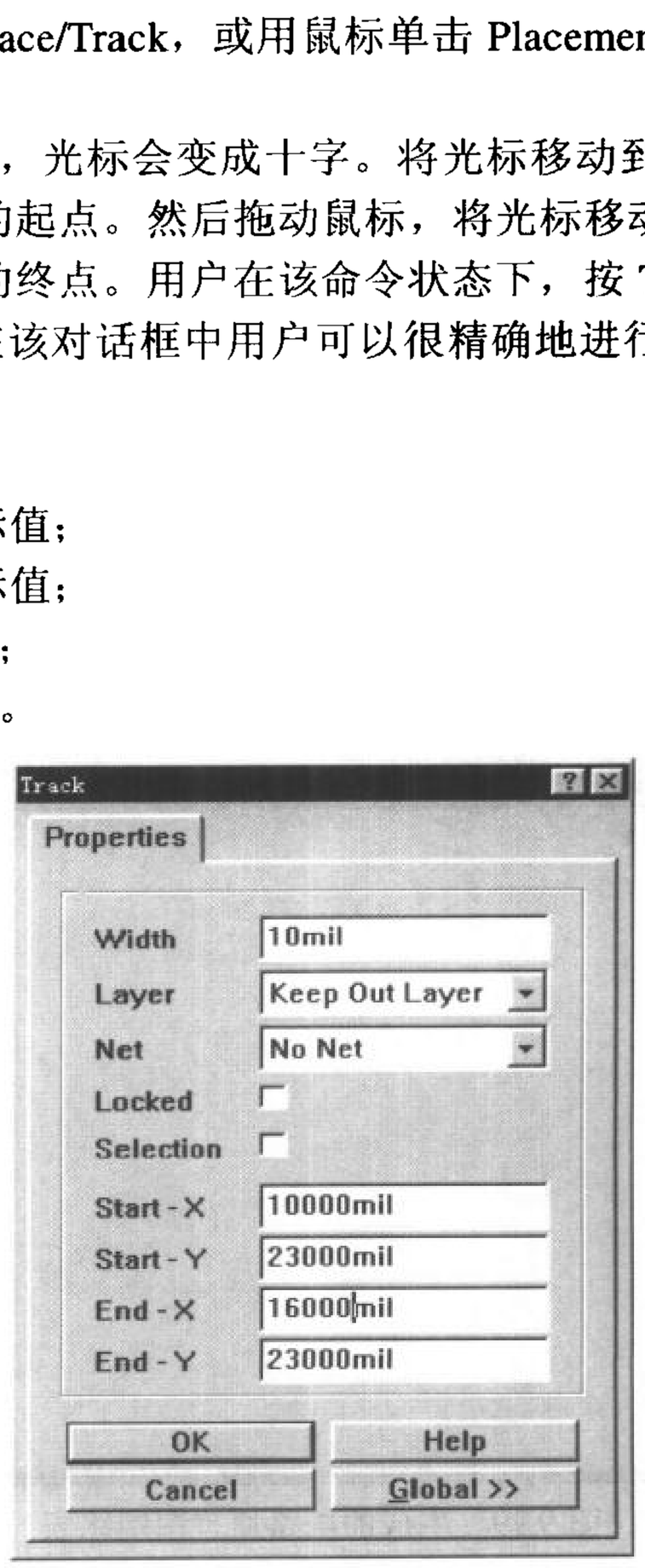


图 9.31　Track 属性对话框

（4）用同样的方法绘制其他三条板边，并对各边进行精确编辑，使之首尾相连。绘制完的电路板边框如图 9.32 所示。

（5）单击鼠标右键，退出该命令状态。

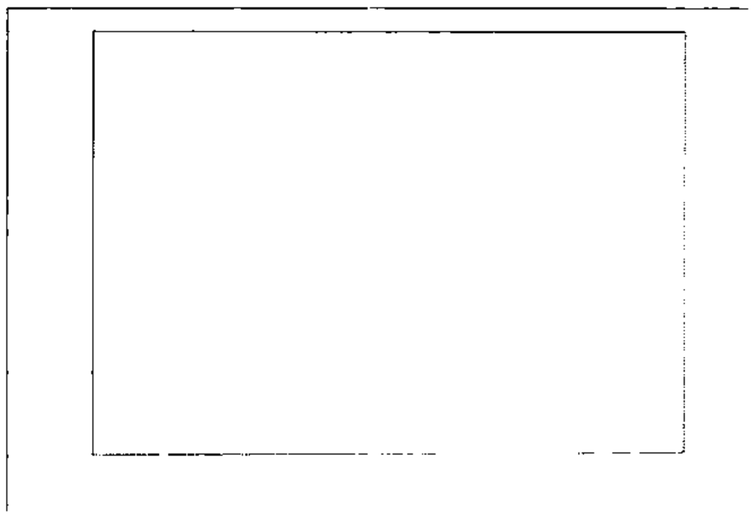


图 9.32　设置完电路板的板边

9.5　网络表与元件的装入

电路板规划好后，接下来的任务就是装入网络表和元件封装。在装入网络表和元件封装之前，必须装入所需的元件封装库。如果没有装入元件封装库，在装入网络表及元件的过程中程序将会提示用户装入过程失败。

9.5.1　装入元件库

根据设计的需要，装入设计印制电路板所需要使用的几个元件库。其基本步骤如下：

（1）首先执行菜单命令 Design/Add/Remove Library，如图 9.33 所示。

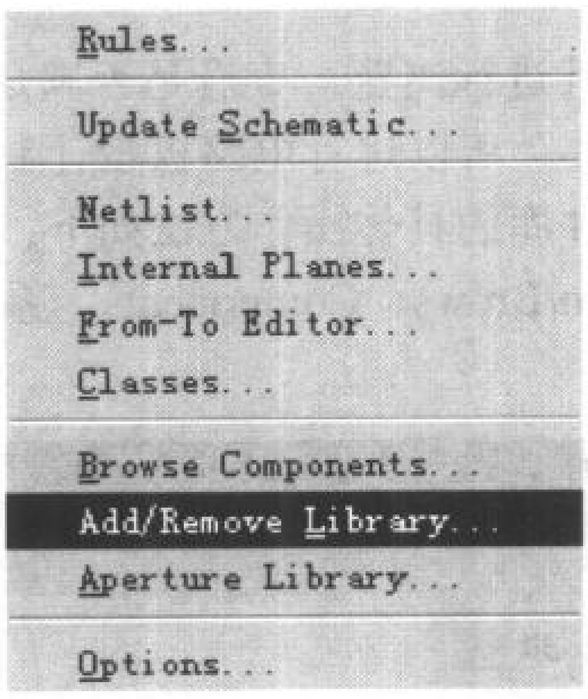


图 9.33　Design 菜单

（2）执行完该命令后，系统会弹出添加/删除元件库对话框，如图 9.34 所示。

在该对话框中，找出原理图中的所有元件所对应的元件封装库。选中这些库，用鼠标单击按钮 Add，即可添加这些元件库。在制作 PCB 时比较常用的元件封装库有：Advpcb.ddb、DC to DC.ddb 和 General IC.ddb 等，用户还可以选择一些自己设计所需的元件库。

（3）添加完所有需要的元件封装库，然后单击 OK 按钮完成该操作，程序即可将所选中的元件库装入。

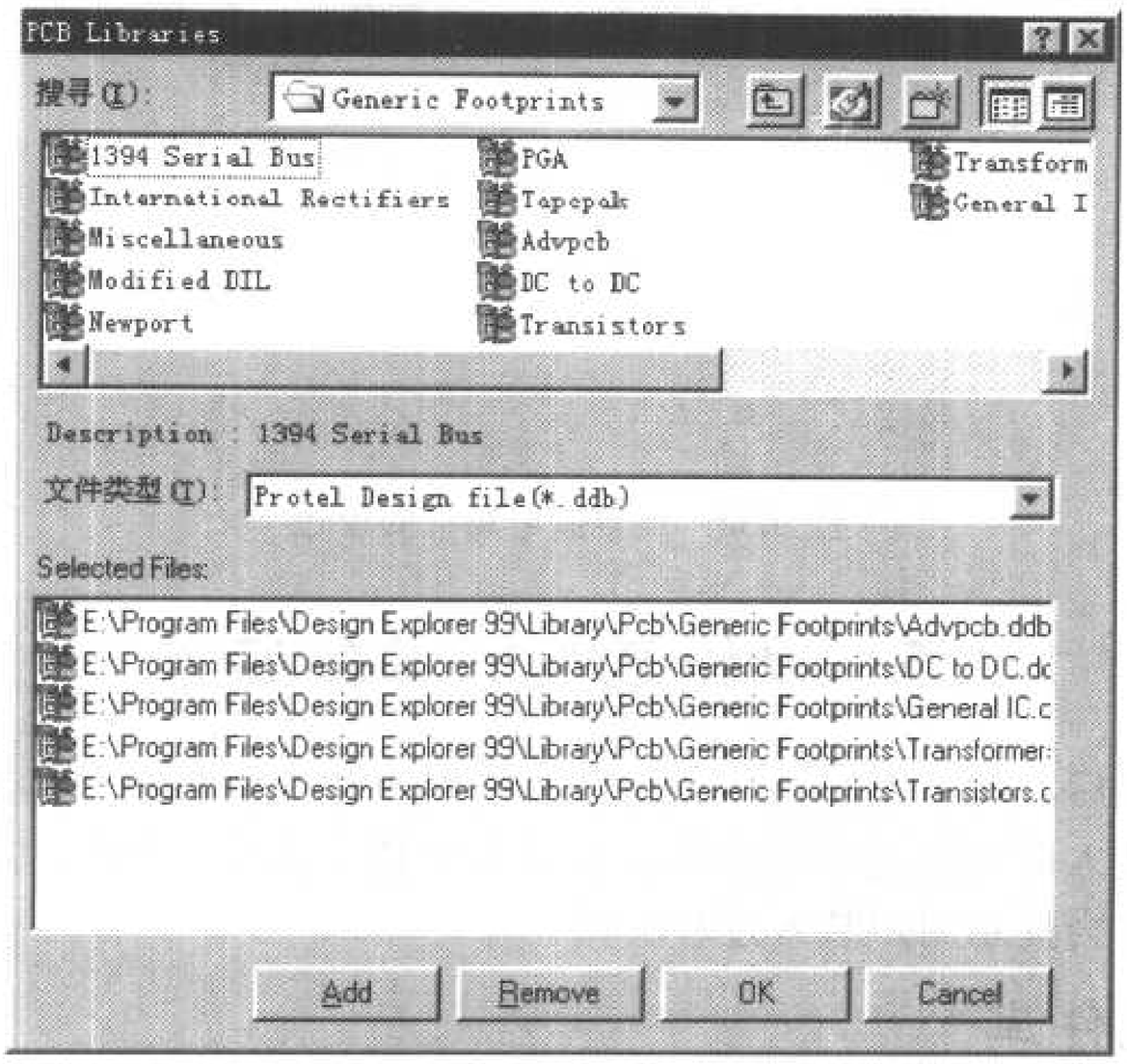


图 9.34　添加/删除元件库对话框

9.5.2　浏览元件库

装入元件库后，我们可以其进行浏览，查看是否满足设计要求。因为 Protel 99 为用户提供了大量的 PCB 库元件，所以进行电路板设计制作时，也常需要浏览元件库，选择自己需要的元件。浏览元件库的具体操作方法如下：

（1）执行菜单命令 Design/Browse Components，系统弹出浏览元件库对话框，如图 9.35 所示。

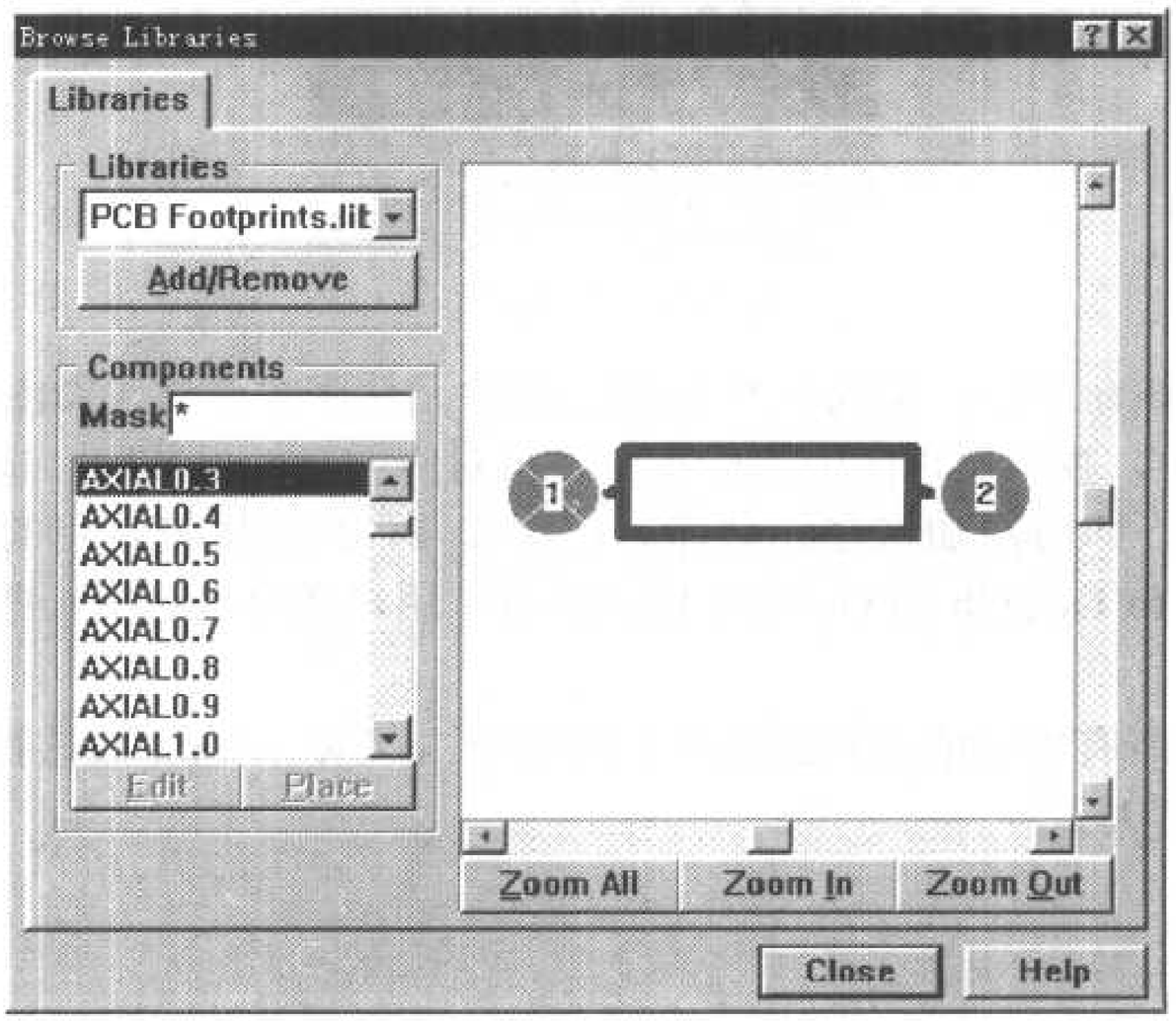


图 9.35　浏览元件库对话框

（2）在该对话框中可以查看元件的类别和形状等。用户还可以按 Edit 按钮对选中的元件进行编辑。也可以按 Place 按钮将选中的元件放置到电路板上。

9.5.3　网络表与元件的装入

装入元件库以后，就可以装入网络表与元件了。网络表与元件的装入过程实际上是将原理图设计的数据装入印制电路板设计系统 PCB 的过程。PCB 设计系统中的数据的所有变化，都可以通过网络宏（Netlist Macro）来完成。通过分析网络表文件和 PCB 系统内部的数据，可以自动产生网络宏。

如果用户是第一次装入网络表文件，则网络宏的产生是为整个网络表文件的。如果用户不是首次装入网络表文件，而是在原有网络表的基础上进行的修改、添加，则网络宏仅是针对修改、添加的那一部分设计而言的。用户可以通过修改、添加或删除网络宏来更改原先的设计。

如果确定所需元件库已经装入程序，那么用户就可以按照下面的步骤将网络表与元件装入。

1．网络表与元件的装入步骤

（1）首先执行菜单命令 Design/Netlist。

（2）执行完该命令后，系统会弹出如图 9.36 所示的装入网络表与元件对话框。

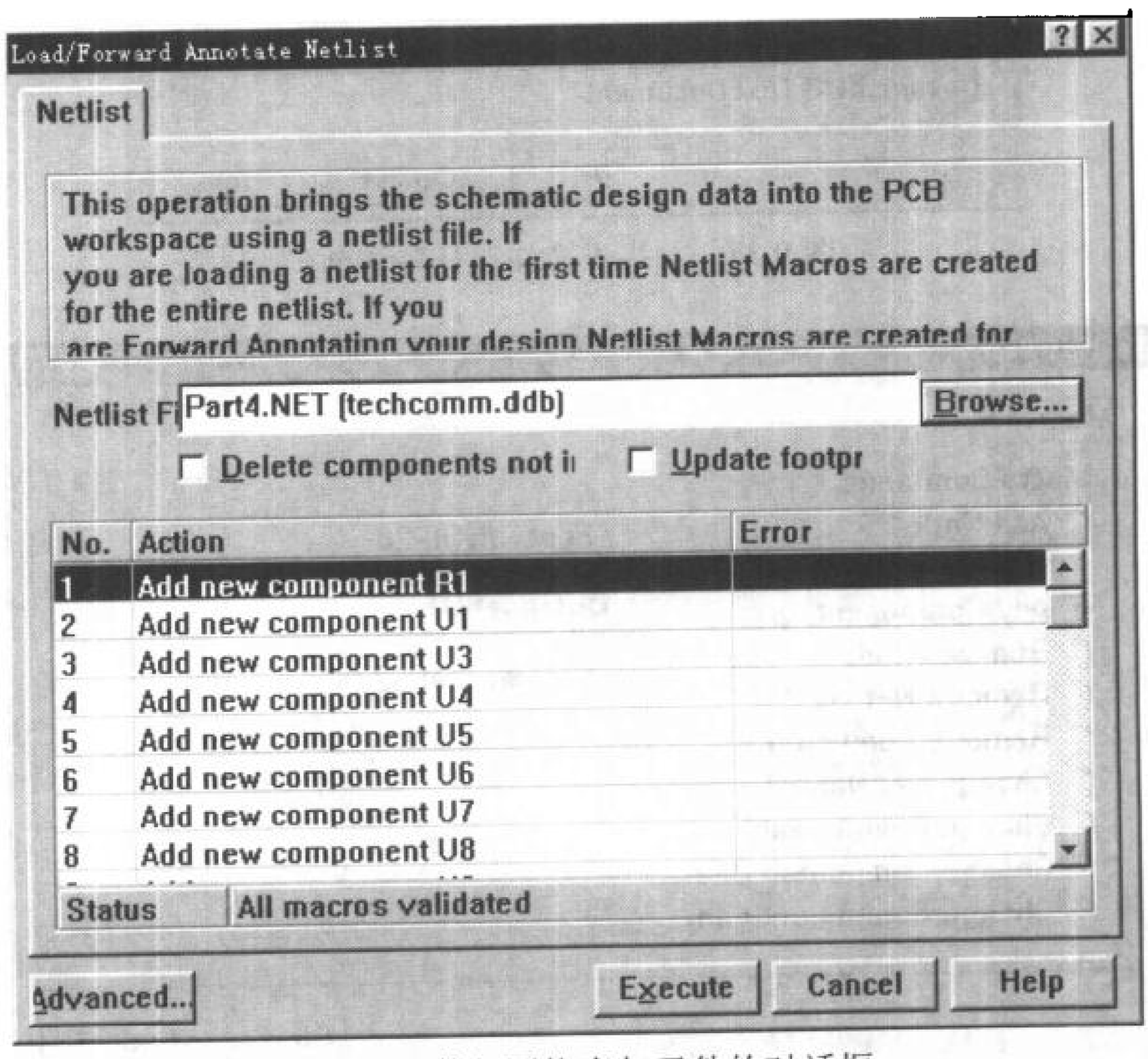


图 9.36　装入网络表与元件的对话框

（3）在 Netlist File 输入框中，输入网络表文件名。

如果不知道网络表文件所在位置，可以单击对话框中的 Browse 按钮，则系统将弹出如图 9.37 所示的网络表文件选择对话框，在该对话框中，用户可以选取网络表目标

文件。

如果用户想查看网络表所生成的宏，可以双击图 9.36 所示的列表中的对象，系统将弹出如图 9.38 所示的对话框，在该对话框中显示该宏的属性，用户还可以修改宏。

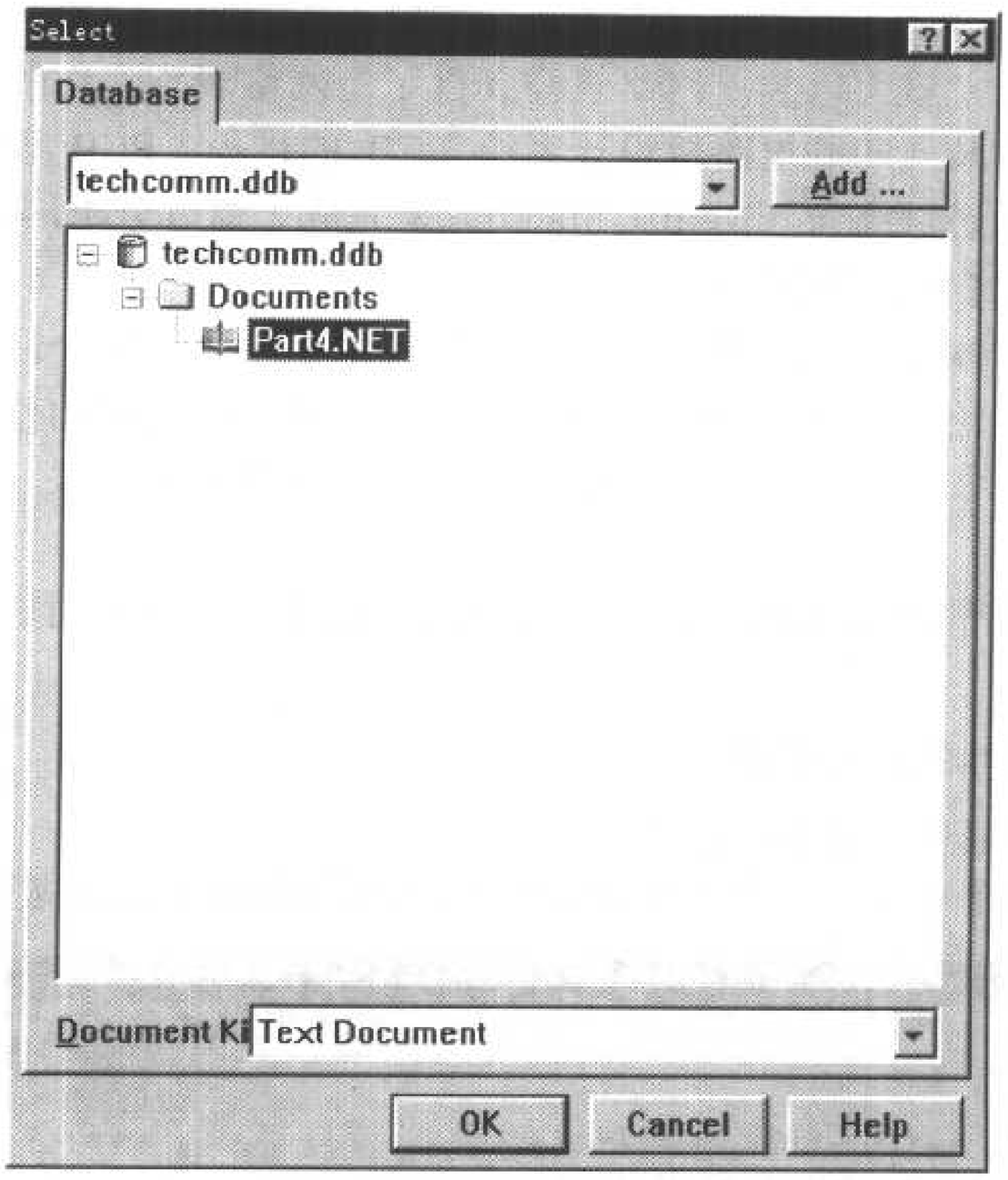


图 9.37　网络表文件选择对话框

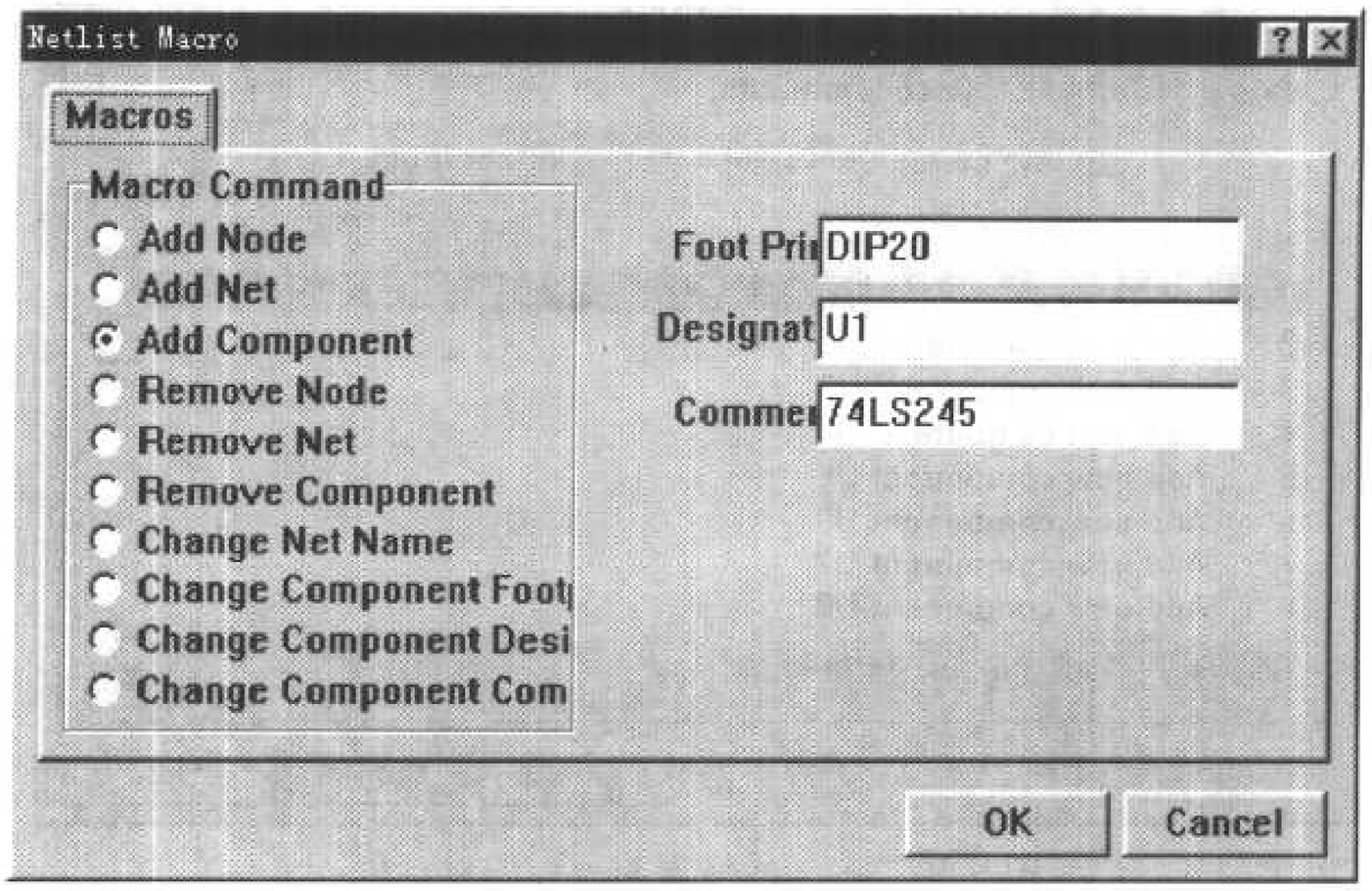


图 9.38　网络表宏属性对话框

注意：每个元件必须具有管脚的封装形式，对于电路原理图中从元件库中装载的元件，一般均具有封装形式，但是如果是用户自己创建的元件库或从 Digital Tools 工具条

上选择装载的元件，则应该设定其封装形式（即属性 Footprint 项），如 4.6 节的电阻管脚封装设定为 AXIAL0.4。

如果没有设定封装形式，或者封装形式不匹配，则在装入网络表时，会在列表框中显示某些宏是错误的，这将不能正确加载该元件。用户应该返回电路原理图，修改该元件的属性，或电路连接，再重新生成网络表，然后切换到 PCB 文件中进行操作。

（4）最后单击 Execute 按钮，即可实现装入网络表与元件。结果如图 9.39 所示。

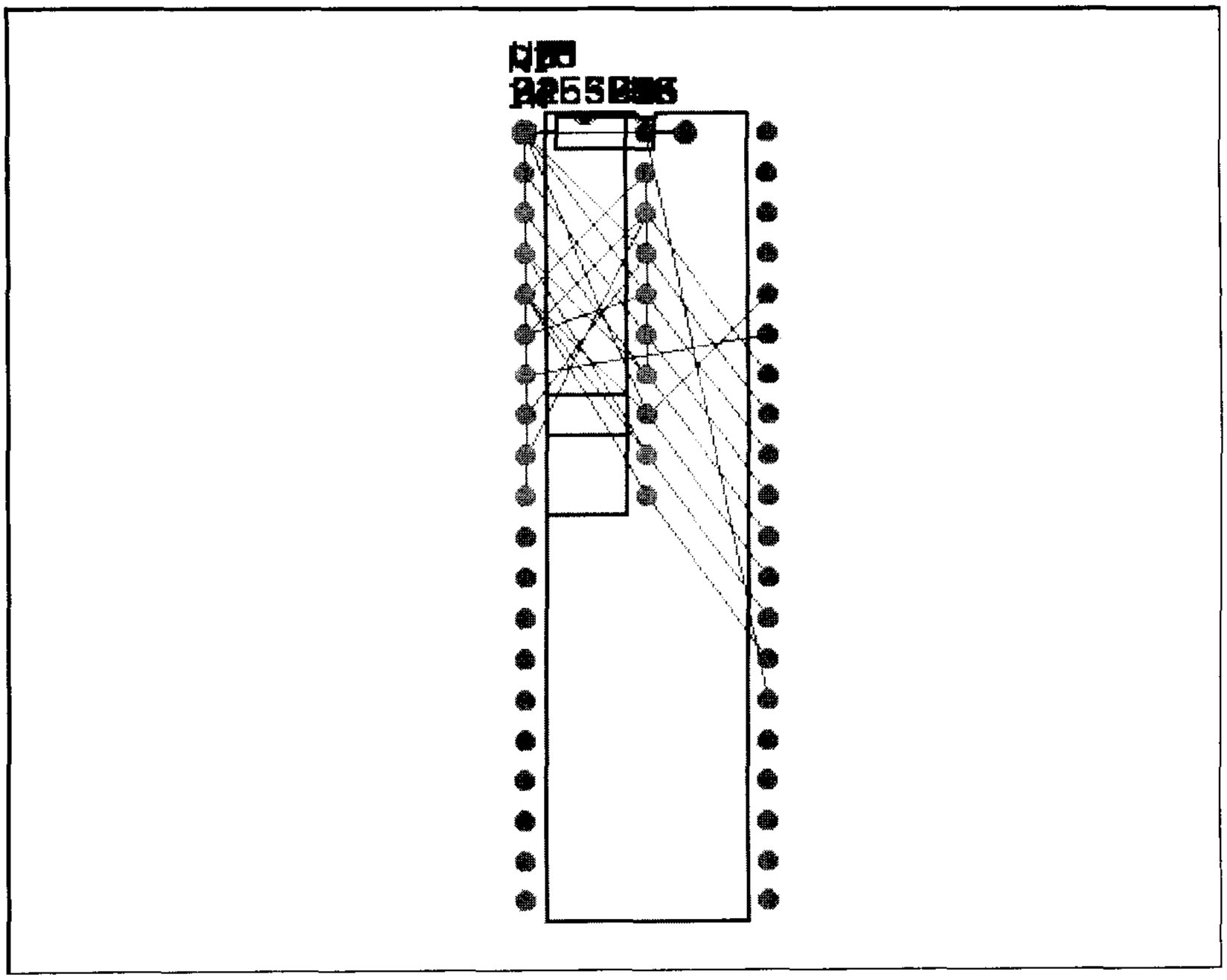


图 9.39　装入的网络表与元件

2．装入网络表与元件对话框说明

（1）Netlist File 栏下面有两个复选框，即 Delete Components not in netlist 选项和 Update footprints 选项。

●选中 Delete Components not in netlist 选项，系统将删除没有连线的零件。

●选中 Update footprints 选项，则允许用户遇到不同的零件封装时，进行零件封装的更新。

（2）引入网络表后，文件名出现在 Netlist File 栏里，并且引入的网络表以网络宏的形式出现在 Netlist Macros 栏中。网络宏其实就是将外部网络表转化为 PCB 内部网络表时需要执行的操作。

Netlist Macros 栏包括 3 个列项，即 No.列项、Action 列项和 Error 列项。

●No.列项用于显示转换网络表的步骤编号。

●Action 列项用于显示转换网络表时将要执行的操作内容。

●Error 列项用于显示网络表中出现的错误。

（3）Netlist Macros 栏的下部还有一个网络表状态栏，用于显示网络表是否有错误。如果有错误的话，其中将显示错误的个数；如果没有错误的话，状态栏将显示“All macros validatet”字样，警告信息不会在状态栏显示。

9.6 元件封装

前面已经讲述了 PCB 制作的一些重要知识，在进行具体布局和布线之前，我们先讲述一下元件的封装概念以及放置元件的操作。

1. 常用元件的封装

（1）电阻元件常用的管脚封装形式如图 9.40 所示，其封装系列名称为 AXIALxxx，xxx 表示为数字，后缀数字越大，则形状越大。

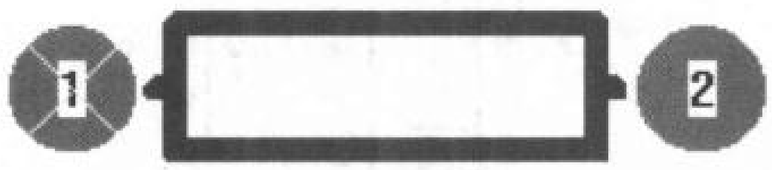


图 9.40 电阻管脚封装形式

（2）串并口是计算机及各种控制电路中不可缺少的元件，其封装形式如图 9.41 所示，其封装系列名称为 DBxxx，后面的数字 xxx 表示针数。

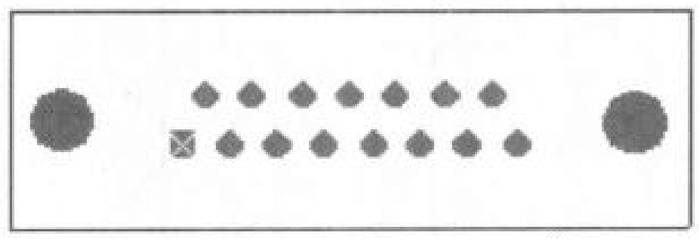


图 9.41 15 针串口封装

（3）二极管（DIODE）的常用管脚封装类型如图 9.42 所示，其封装系列名称为 DIODExxx，后面的数字 xxx 表示功率，数字大，则表示功率大。

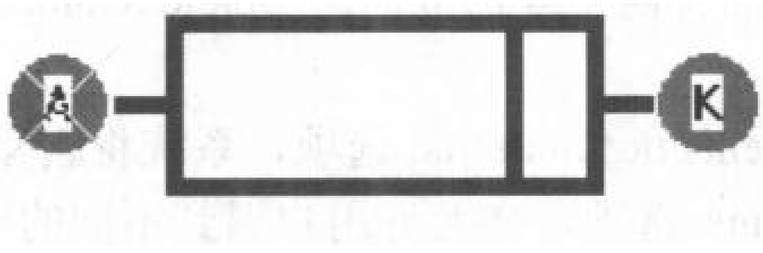


图 9.42 二极管封装形式

（4）熔丝（FUSE）的管脚封装形式如图 9.43 所示，其封装系列名称为 Fuse。

图 9.43 熔丝封装形式

（5）集成块元件的封装形式如图 9.44 所示，其封装系列名称为 DIPxxx，后缀 xxx 表示管脚数。

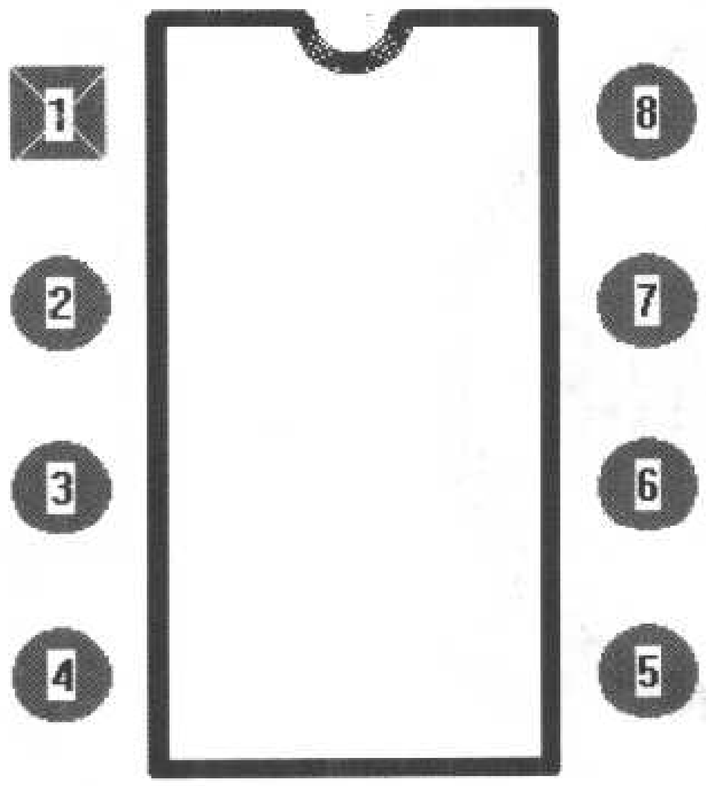


图 9.44　集成块元件封装形式

（6）电位器元件的封装形式如图 9.45 所示，其封装系列名称为 VRxxx，后缀 xxx 表示管脚形状。

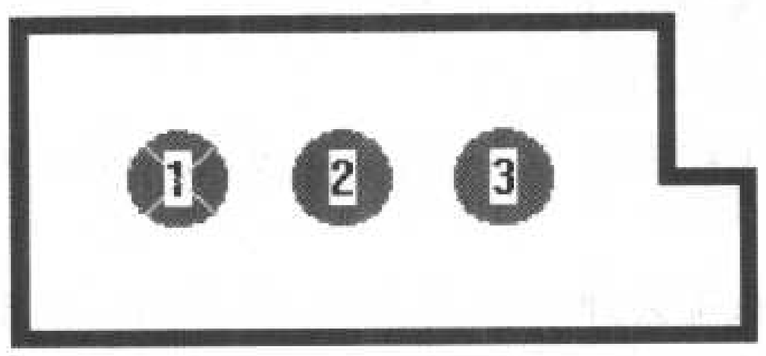
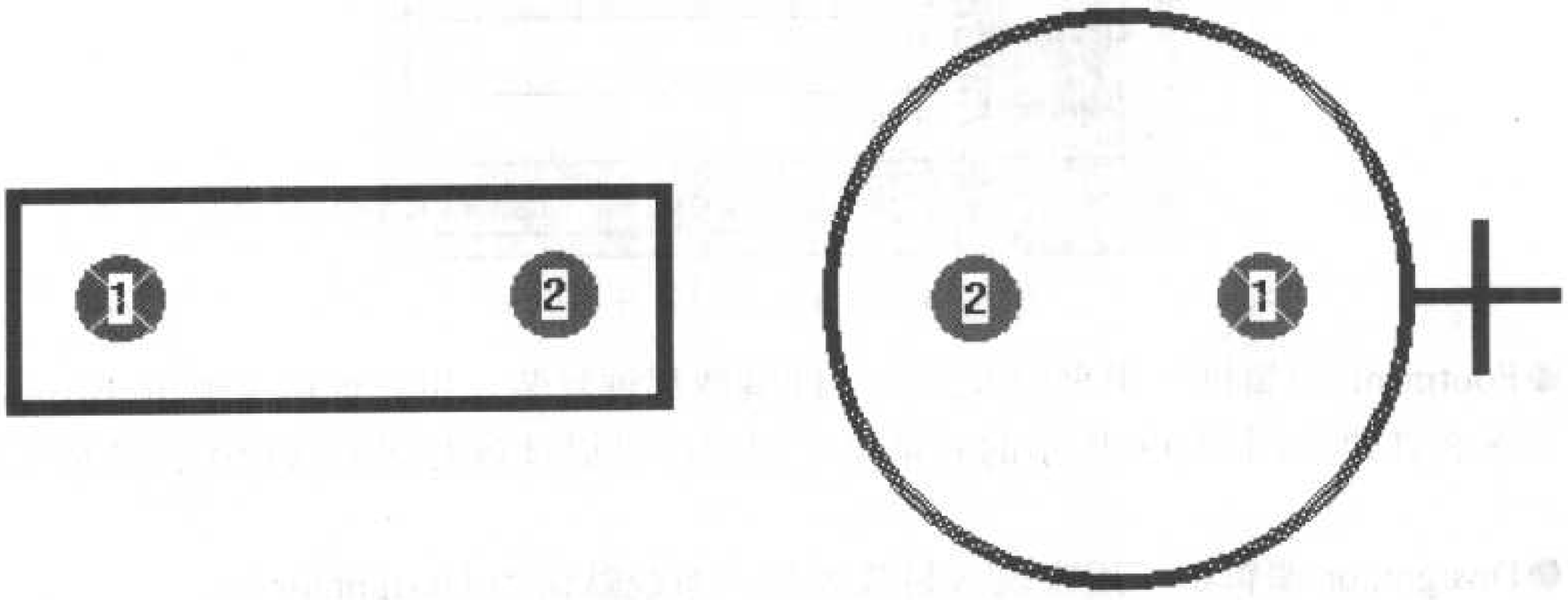


图 9.45　电位器封装形式

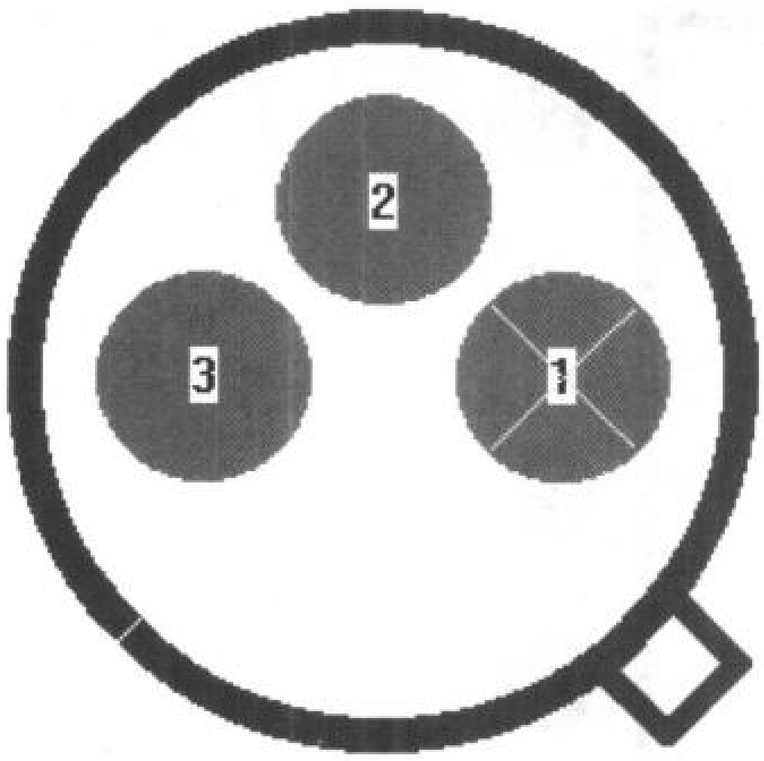
（7）电容元件的封装形式如图 9.46 所示，其封装系列名称为 RADxxx 或 RBxxx，后缀 xxx 表示电容量，数值越大，电容量越大。



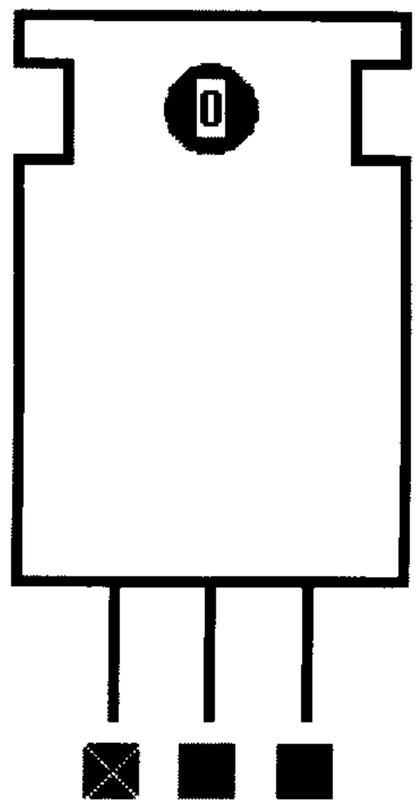
（a）RADxxx 系列电容封装　　（b）RBxxx 系列电容封装

图 9.46　电容封装形式

（8）三极管元件的封装形式如图 9.47 所示，其封装系列名称为 TOxxx，后缀 xxx 表示三极管的类型，包括一般三极管、大功率管等。



（a）TO-18 三极管封装



（b）TO-220 三极管封装

图 9.47　三极管封装形式

2．放置元件封装的操作步骤

当进行 PCB 布局时，需要在板上放置相应的元件封装，然后再进行连线，才能生成 PCB，放置元件封装的操作步骤如下：

（1）首先使用鼠标单击绘图工具条中的按钮，或者执行 Place/Component 菜单命令。

（2）执行此命令后，系统会弹出如图 9.48 所示的对话框。用户可以在该对话框中输入元件的封装、标号、注释等参数。

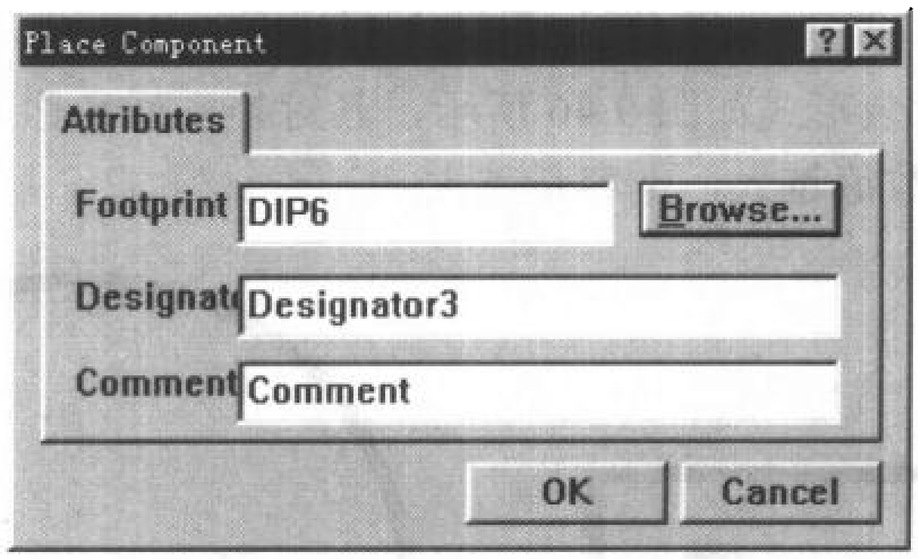


图 9.48　放置元件封装对话框

●Footprint 编辑框　用来输入封装，即装载那种封装。用户也可以单击 Browse 按钮，系统将弹出如图 9.49 所示的对话框，用户可以通过该对话框选择所需要放置的封装。

●Designator 编辑框　用来输入封装名称，系统默认为 Designator xx。

●Comment 编辑框　用来输入封装的注释。

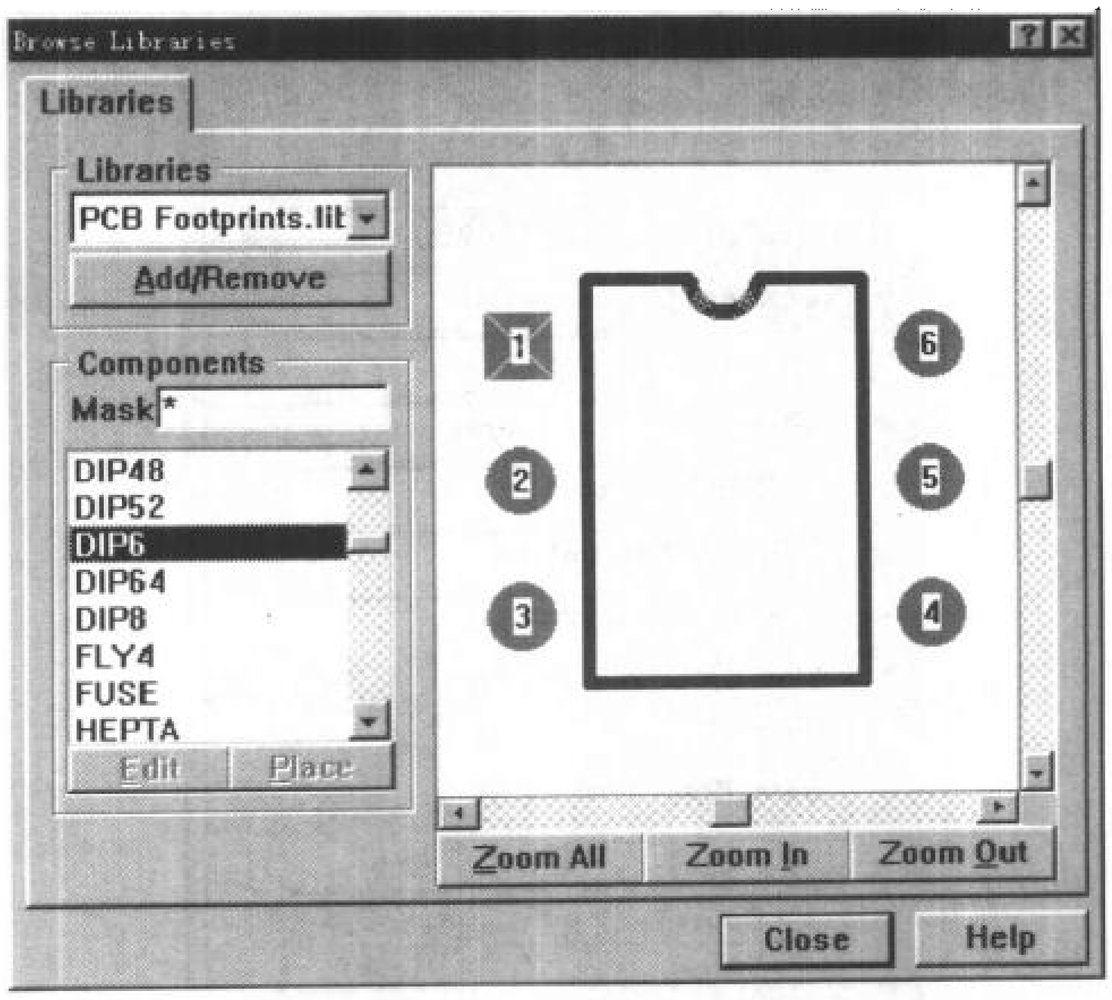


图 9.49　浏览元件库对话框

（3）用户还可以在放置封装前，即在命令状态下，单击 Tab 键，进入元件封装属性对话框，进行封装属性的设置。

（4）用户可以根据实际需要，设置完参数后，即可把元件放置到工作区中，如图 9.50 所示。

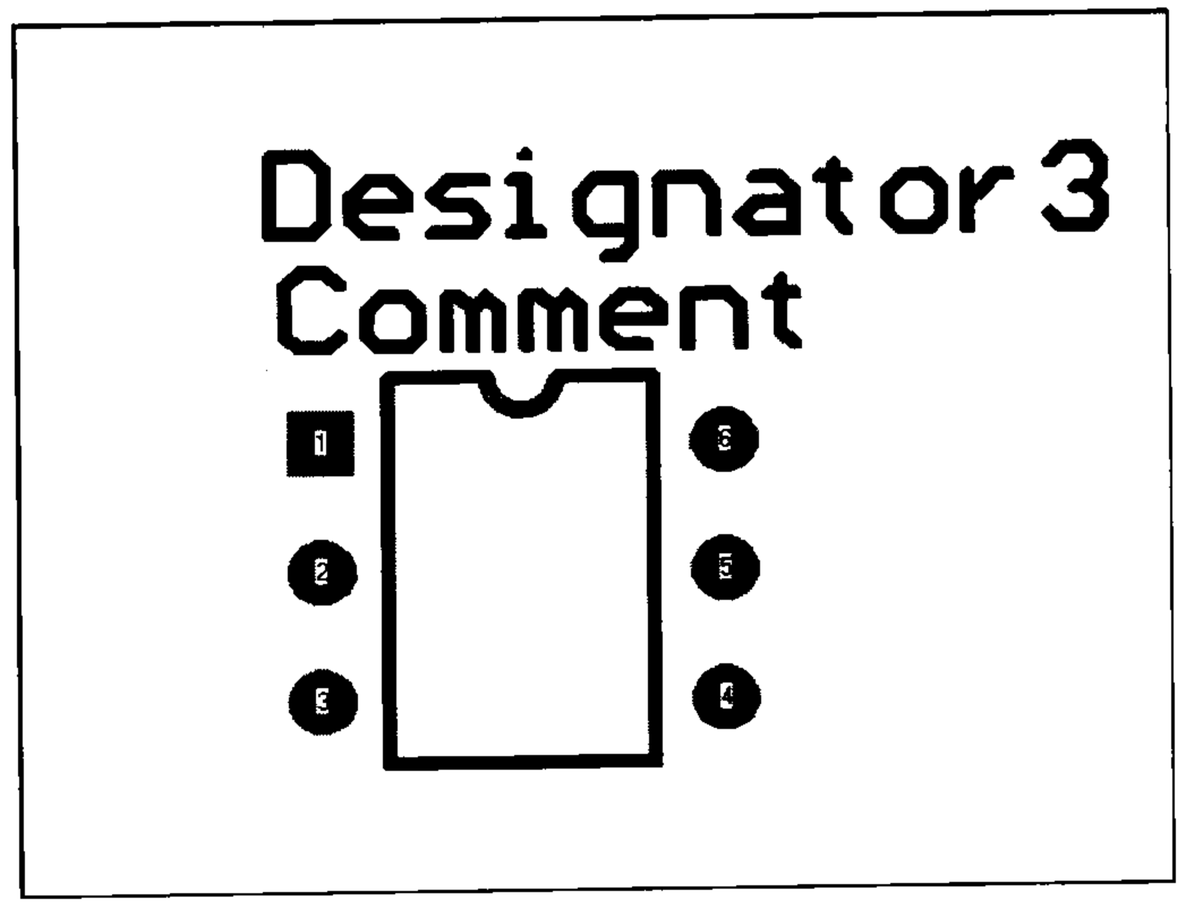


图 9.50　放置的元件封装

3．设置零件封装属性

设置零件封装属性需要开启零件属性设置对话框。当在放置零件封装时按 Tab 键，或者使用鼠标双击在电路板上已经放置的零件封装，或者选中封装，然后单击鼠标右键，从快捷菜单中选取 Properties 命令，均可以开启如图 9.51 所示的零件封装属性对话框。

图 9.51 所示的零件封装属性对话框中有 3 个选项卡，即 Properties 标签、Designator 标签和 Comment 标签，单击不同的标签即可进入相应的选项卡。

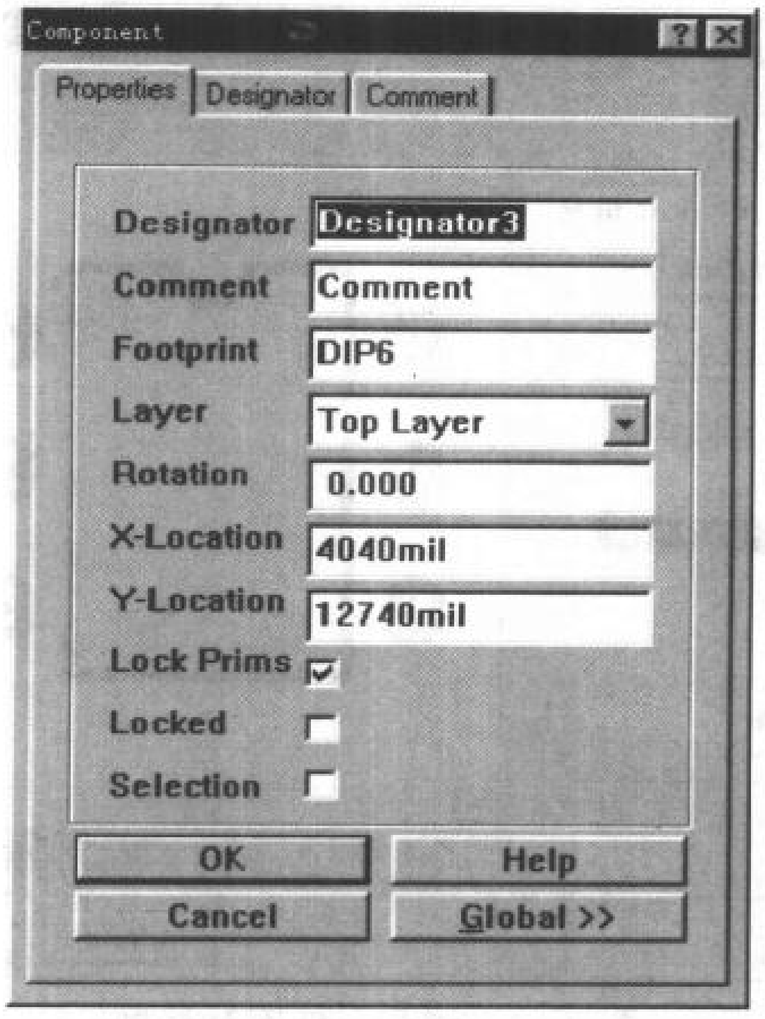


图 9.51　零件封装属性对话框

（1）Properties 选项卡　单击 Properties 标签即可进入如图 9.51 所示的 Properties 选项卡。

●Designator：设定零件封装的序号。

●Comment：设定零件包装的名称或标注零件封装。

●Footprint：设定零件封装。

●Layer：设定零件封装所在的板层。

●Rotation：设定零件封装旋转角度。

●X–Location：设定零件封装 X 轴坐标。

●Y–Location：设定零件封装 Y 轴坐标。

●Lock Prims：设定是否锁定零件封装结构。

●Locked：设定是否锁定零件封装的位置。

●Selection：设定零件封装是否处于选择状态。

（2）Designator 选项卡　单击 Designator 标签，即可进入如图 9.52 所示的 Designstor 选项卡。

●Text：设定零件封装的序号。

●Height：设定零件封装序号文字的高度。

●Width：设定零件封装序号文字的线宽。

●Font：设定零件封装序号文字的字体。

●Layer：设定零件封装序号文字所在的板层。

●Rotation：设定零件封装序号旋转角度。

●X–Location：设定零件封装序号 X 轴坐标。

●Y–Location：设定零件封装序号 Y 轴坐标。

●Hide：设定零件封装序号是否隐藏。

●　Mirror：设定零件封装序号是否翻转。

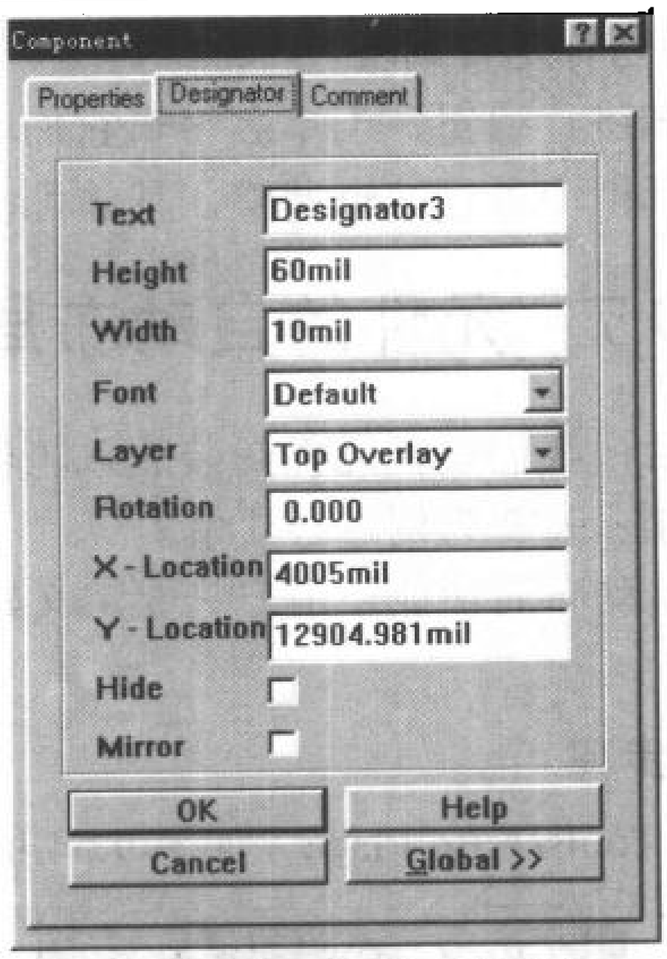


图 9.52　Designator 选项卡

（3）Comment 选项卡　单击此标签，即可进入如图 9.53 所示的 Comment 选项卡。

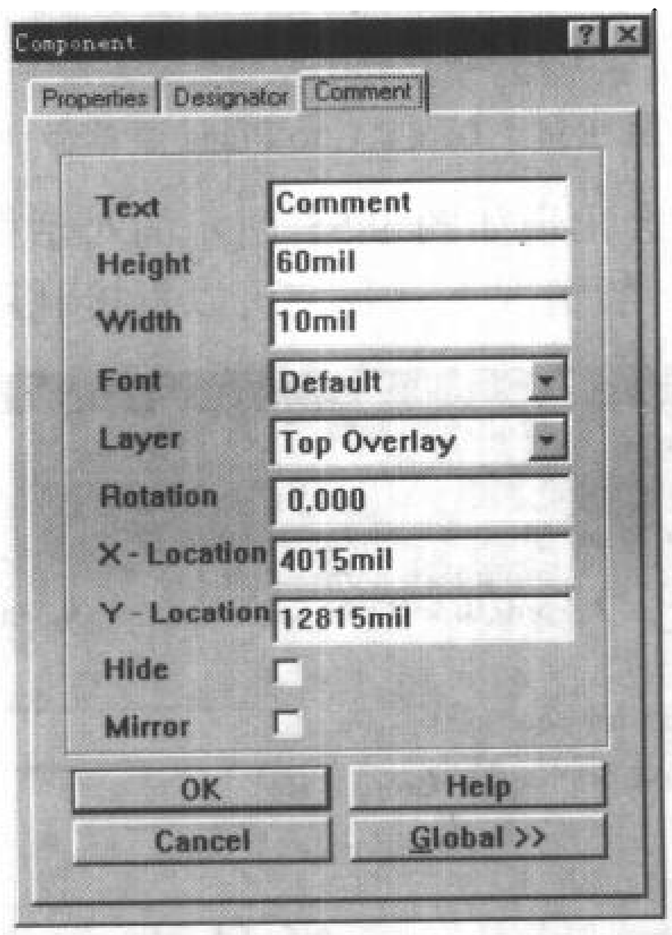


图 9.53　Comment 选项卡

●Text：设定零件的注释。

●Height：设定零件名称的文字高度。

●Width：设定零件名称的文字线宽。

●Font：设定零件名称的字体。

●Layer：设定零件名称文字所在的板层。

●Rotation：设定零件名称旋转角度。

●X-Location：设定零件名称 X 轴坐标。

●Y-Location：设定零件名称 Y 轴坐标。

●Hide：设定零件封装名称是否隐藏。

●Mirror：设定零件封装名称是否翻转。

用户还可以对文本和管脚进行编辑，当单独编辑它们时，只需使用鼠标双击文本或管脚即可进入相应的属性对话框中进行编辑调整，具体可以参考 9.2 节的有关讲解。

9.7 元件的自动布局

装入网络表和元件封装后，我们要把元件封装放入工作区，这就需要对元件封装进行布局，下面继续以 9.5 节的图 9.39 为例进行讲解。

Protel 99 提供了强大的自动布局功能，用户只要定义好规则，Protel 99 可以将重叠的元件封装分离开来。

1．元件自动布局的操作步骤

（1）首先执行菜单命令 Tools/Auto Place，如图 9.54 所示。

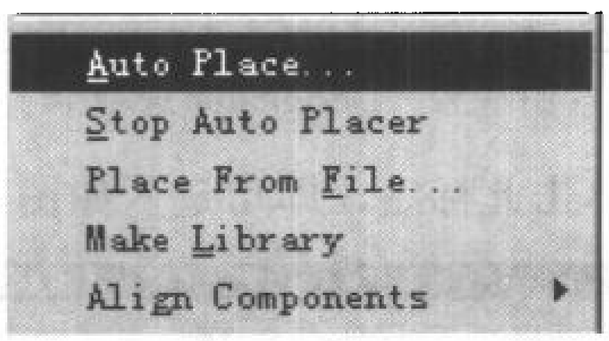


图 9.54　Tools/Auto Place 菜单命令

（2）执行完该命令后，会出现如图 9.55 所示的对话框。用户可以在该对话框中设置有关的自动布局参数。在一般情况下，我们可以直接利用系统的缺省值。

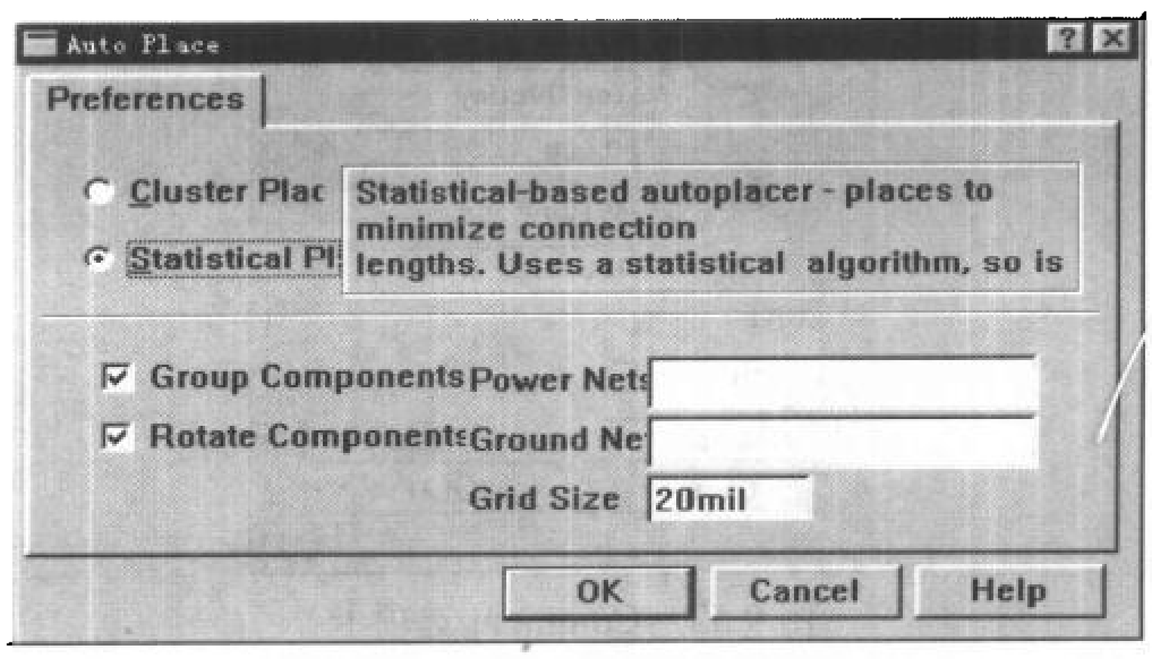


图 9.55　设置元件自动布局的对话框

（3）单击 OK 按钮，系统会出现如图 9.56 所示的对话框，提示用户元件自动布局已经结束。

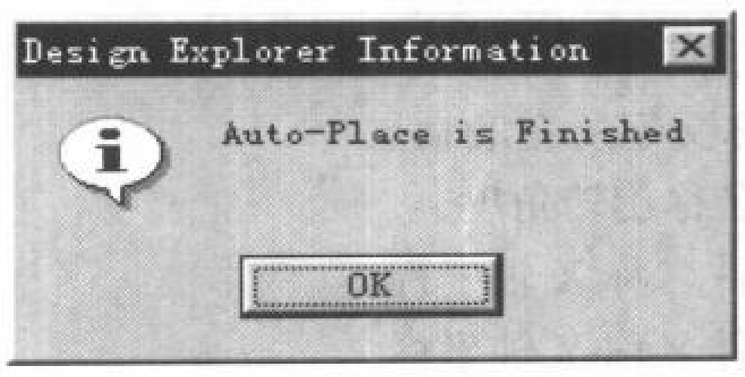


图 9.56　提示自动布局结束对话框

（4）单击 OK 按钮，系统出现如图 9.57 所示的画面，该图为元件自动布局完成后的状态，系统自动生成另一个 PCB 文件，将当前结果保存在此文件中，本例中为 Place1.pcb 文件。

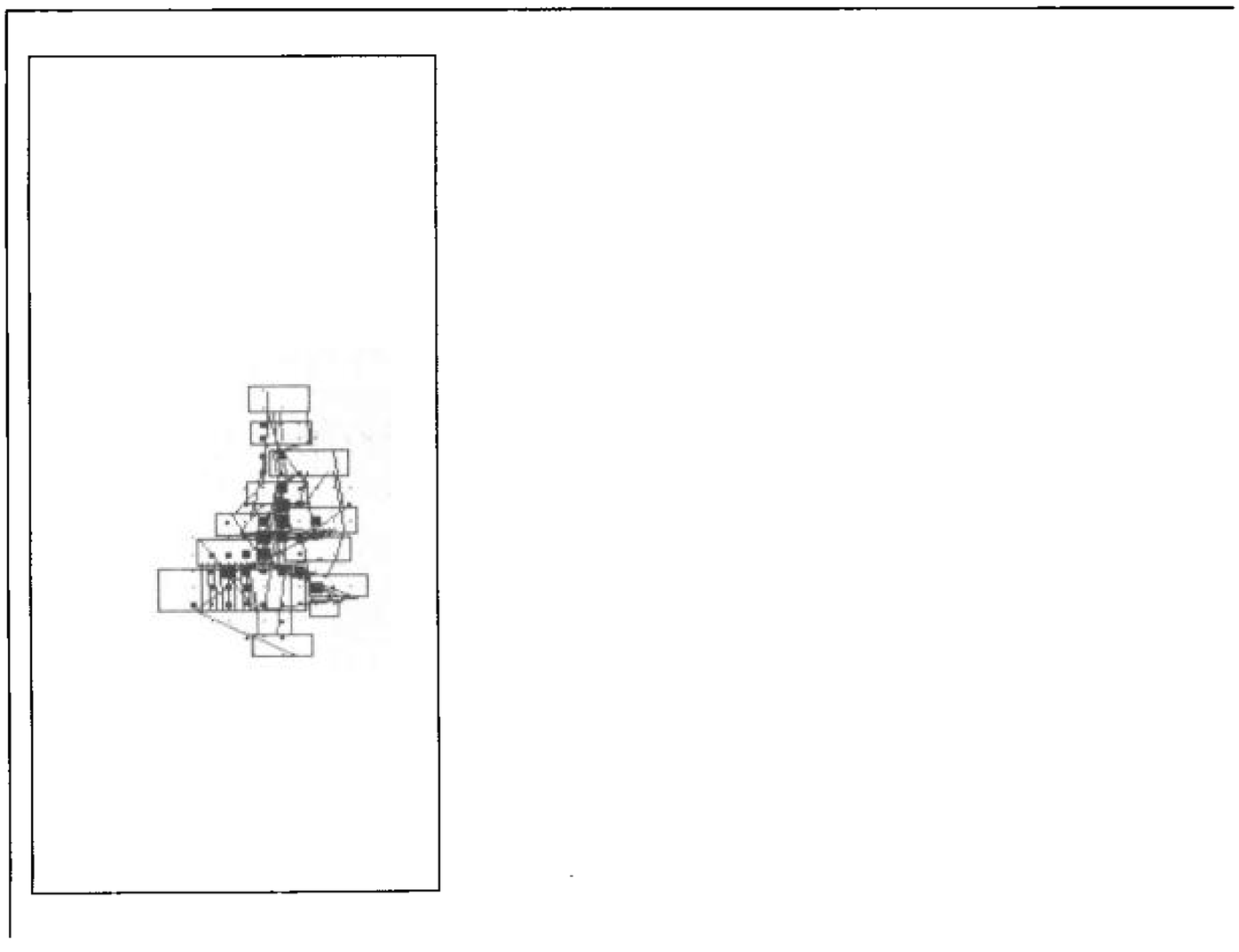


图 9.57　元件自动布局状态

（5）选取 File 菜单中的 Update PCB 命令，如图 9.58 所示，系统将会更新最初的 PCB 文件。

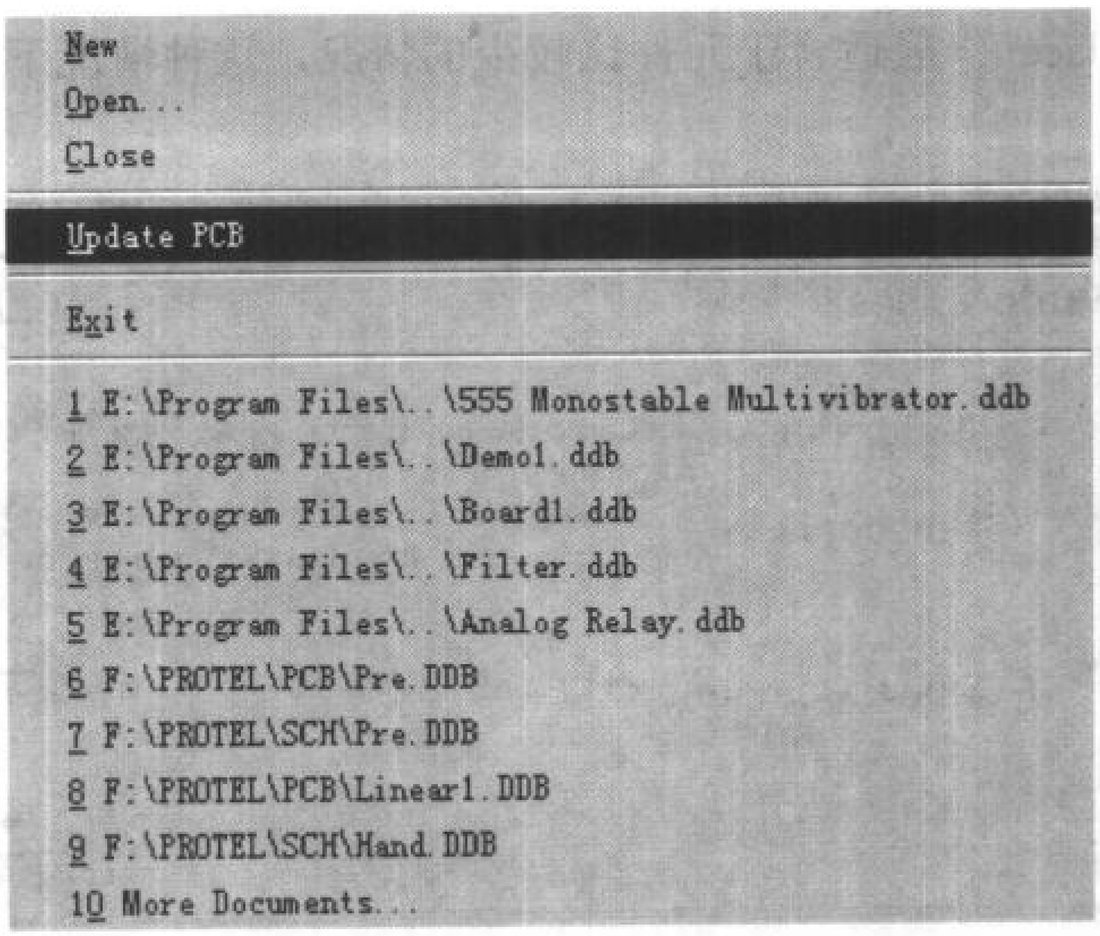


图 9.58　更新 PCB 文件

（6）在设计管理器中双击最初的 PCB1 文件，可以看到此文件已经更新，如图 9.59 所示。

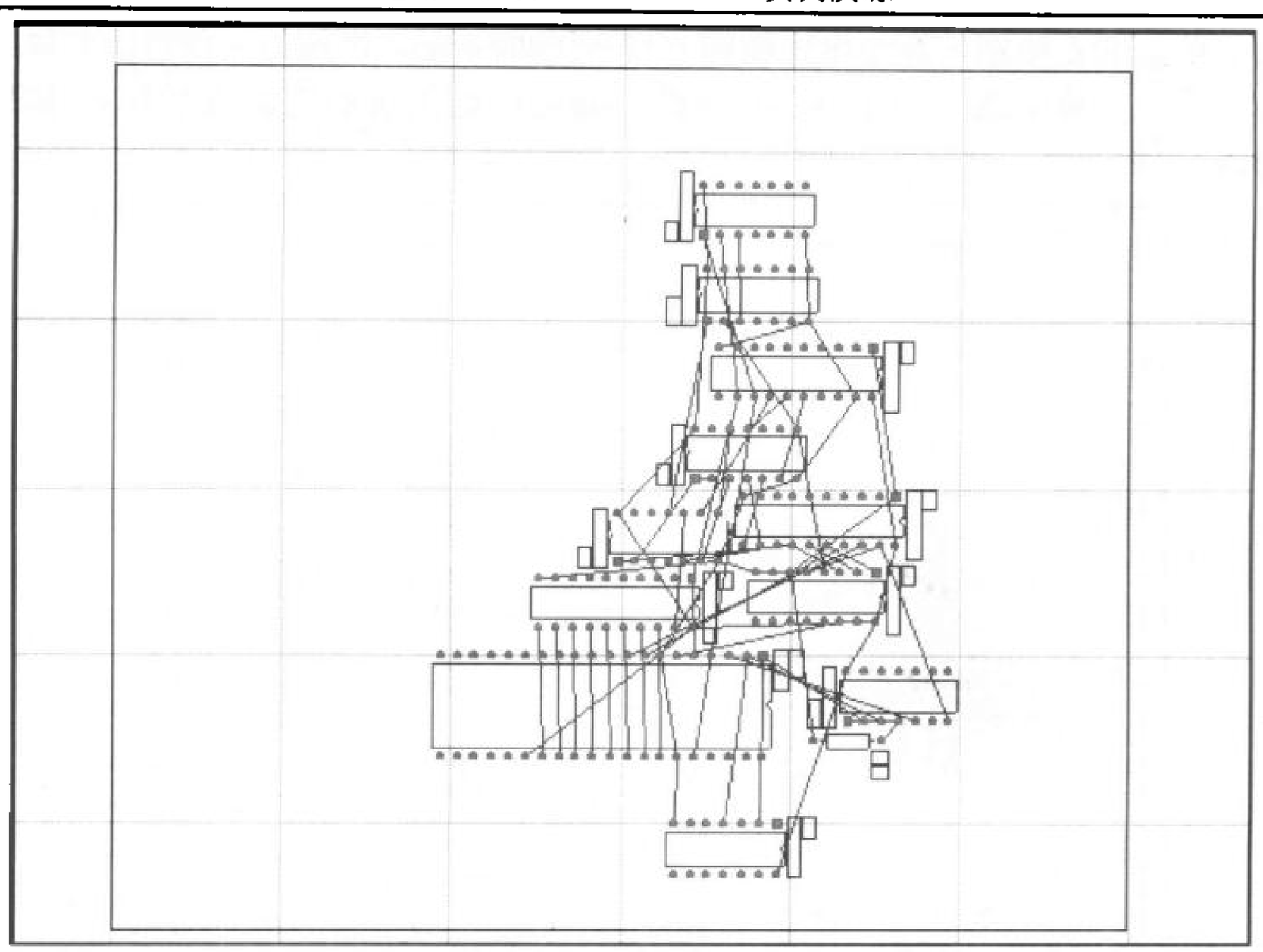


图 9.59　更新后的文件

2．自动布局参数对话框

自动布局参数对话框如图 9.60 所示，在图中可以看到系统提供了两种自动布局的方式，分别是 Cluster Place 和 Statistical Place。

（1）Cluster Place 一般适合于元件比较少的情况，这种情况下元件被分为组来布局。

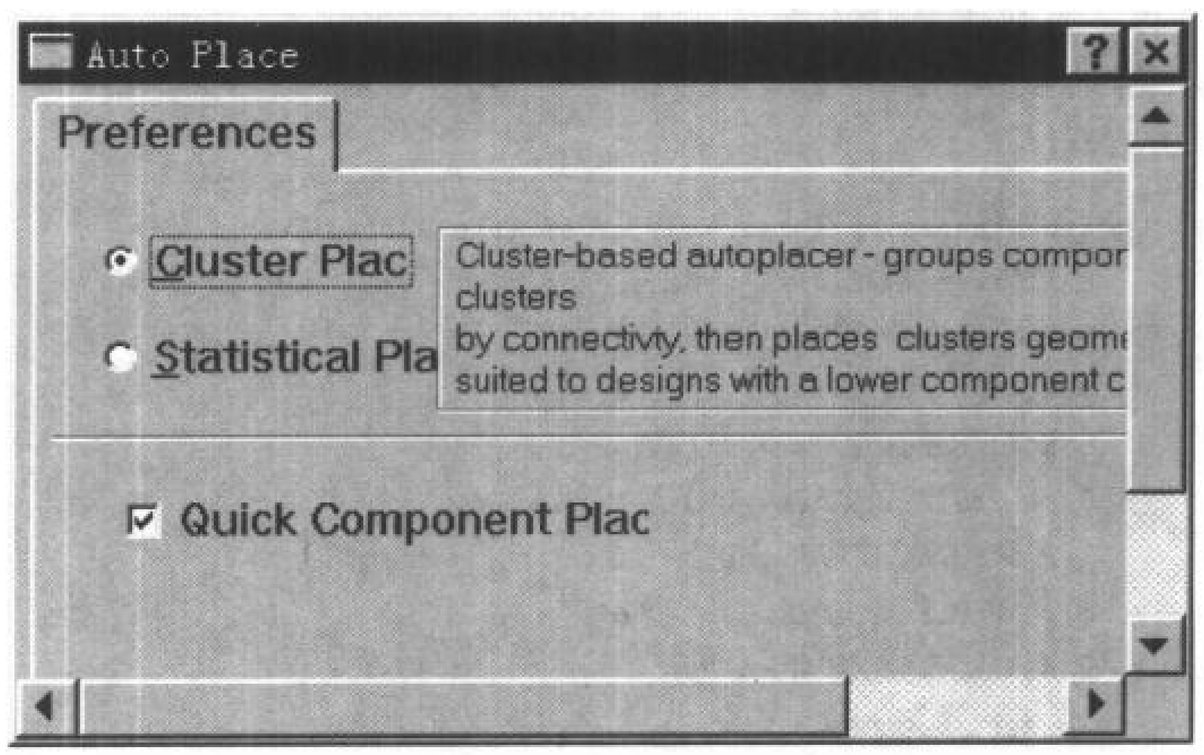


图 9.60　Cluster Place 选项

（2）Statistical Place 适合于元件较多的情况，它使用了统计算法，使元件间用最短的导线来连接。Statistical Place 选项如图 9.55 所示，下面介绍各项的含义。

●Group Components　该项的功能是将在当前网络中连接密切的元件归为一组。在排列时，将该组的元件作为群体而不是个体来考虑。

●Rotate Components　该项的功能是依据当前网络连接与排列的需要，使元件重组转向。如果不选用该项，则元件将按原始位置布置，不进行元件的转向动作。

●Power Nets　定义电源网络名称。

●Ground Nets　定义接地网络名称。

●Grid Size　设置元件自动布局时的格点间距的大小。

9.8　手工编辑调整元件的布局

程序对元件的自动布局一般以寻找最短布线路径为目标，因此元件的自动布局往往不太理想，需要用户手工调整。以图 9.59 为例，元件虽然已经布置好了，但元件的位置还不够整齐，不是元件排列整齐的 PCB。因此必须重新调整某些元件的位置。

进行手工调整，实际上就是对元件进行排列、移动和旋转等操作。下面以图 9.59 为例，讲述如何进行手工调整元件的布局。

9.8.1　选取元件

进行手工调整元件的布局前，应该选中元件，然后才能进行元件的移动、旋转、翻转等编辑操作。选中元件的最简单方法是拖动鼠标，直接将元件包含在一个鼠标所包含的矩形框中。系统也提供了专门的选取对象和释放对象的选择命令，选取对象命令菜单如图 9.61 所示。

如果用户想释放元件的选择，则可以使用如图 9.62 所示的 Edit/Deselect 子菜单命令来实现。

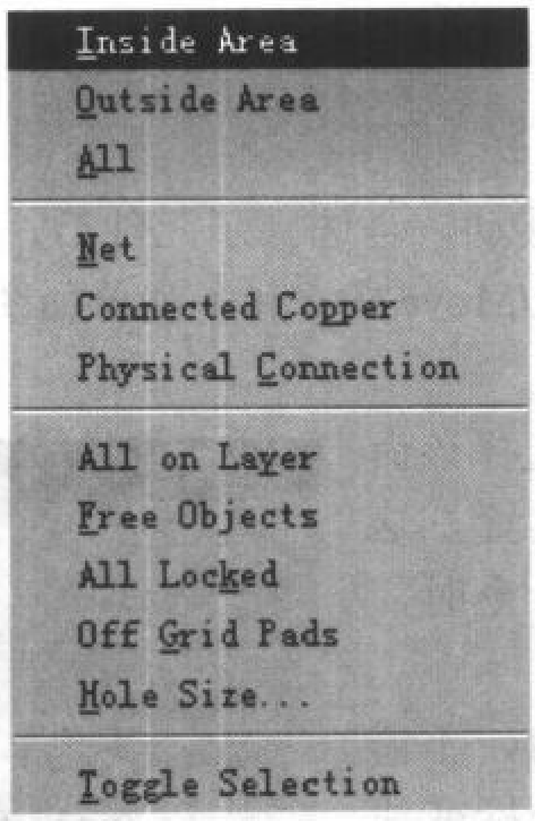


图 9.61　Edit/Select 子菜单

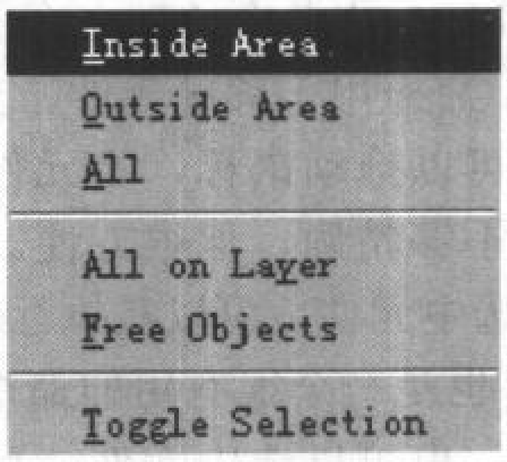


图 9.62　Edit/Deselect 子菜单

（1）选取对象

选取对象命令菜单如图 9.61 所示。其中有多项命令：

●Inside Area 选项为将鼠标拖动的矩形区域中的所有元件选中。

●Outside Area 选项为将鼠标拖动的矩形区域外的所有元件选中。

●All 选项为将所有元件选中。

●Net 选项为将组成网络的元件选中。当执行该命令后，系统会弹出如图 9.63 所示

的对话框，提示用户选择网络的哪个组成部分。

●Connected Copper 地为通过覆铜的对象来选定相应网络中的对象。当执行该命令后，如果选中某条走线或焊盘，则该走线或者焊盘所在的网络对象上的所有元件均被选中。

●Physical Connection　表示通过物理连接来选中对象。

●All on Layer 表示选定当前工作层上的所有对象。

●Free Objects　表示选中所有自由对象，即不与电路相连的任何自由对象。

●All Locked　表示选中所有锁定的对象。

●Off Grid Pads　表示选中图中的所有焊盘。

●Hole Size　表示选中内孔直径满足制定条件的焊盘和过孔。执行该命令后，系统将弹出如图 9.63 所示的对话框，用户可以定义孔直径。

其中有三个复选框在这里进行说明：Include Vias 表示选中所有满足条件的过孔；Include Pads 表示包括所有焊盘；Deselect All 表示选定对象之前，先释放所有选定的对象。

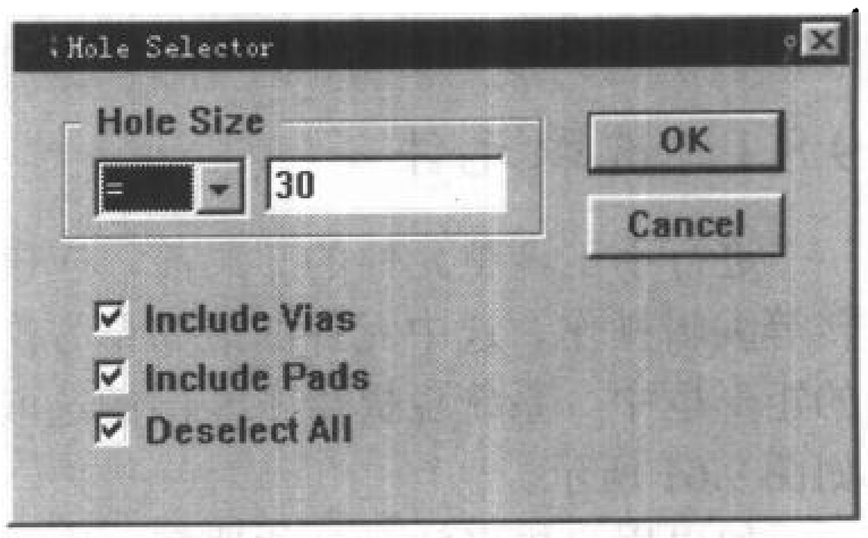


图 9.63　孔直径和选择条件设定对话框

●Toggle Selection　表示逐个选取对象，构成所选中的元件集。

（2）释放选取的对象

释放选取对象的菜单命令的各选项与对应的选择对象菜单命令的功能相反，操作一样，这里就不再重述。

9.8.2　移动元件

Protel 99 中，可以使用菜单命令来实现元件的移动，当选择了元件后，执行移动命令就可以实现移动操作。元件移动的命令在菜单 Edit/Move 中，其子菜单如图 9.64 所示。子菜单 Edit/Move 中各个移动命令的功能如下所述。

●Move 命令用于移动元件。当选中元件后，选择该命令，用户就可以拖动鼠标，将元件移动到合适的位置，这种移动方法不够精确，但很方便。当然在使用该命令时，也可以不先选中元件，可以在执行命令后选择元件。

●Drag 也是一个很有用的命令，启动该命令前，不需要选取元件，也可以选中元件。启动该命令后，光标变成十字状。在需要拖动的元件上单击一下鼠标，元件就会跟着光标一起移动，将元件移到合适的位置。再单击一下鼠标即可完成此元件的重新定位。

●Component 命令的功能与上述两个命令的功能一样，也是实现元件的移动，操作方法类似。

●Re-Route 命令用来对移动后的元件重生成布线。

●Break Track 命令用来打断某些导线。

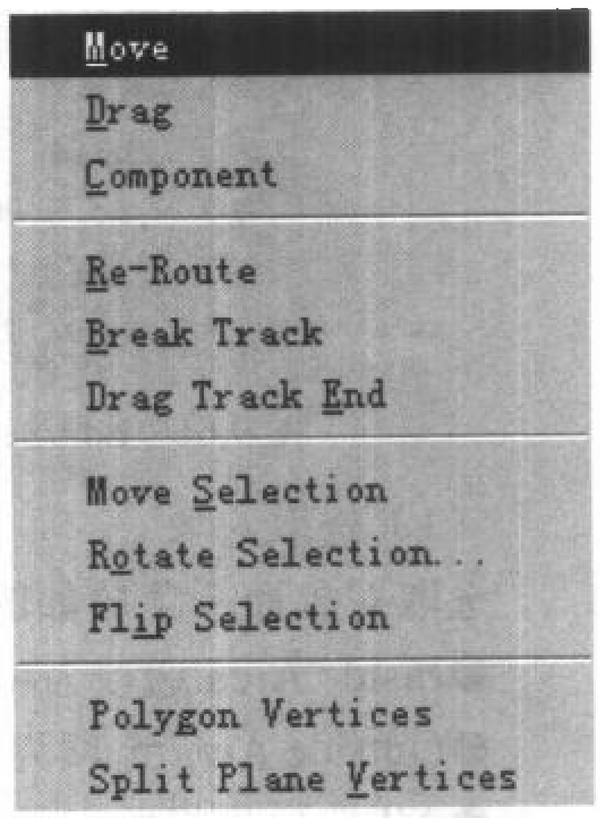


图 9.64　Edit/Move 子菜单

●Drag Track End 用来选取导线的端点为基准移动元件对象。

●Move Selection 命令用来将选中的多个元件移动到目标位置，该命令必须在选中了元件（可以选中多个）后，才能有效。

●Rotate Selection 命令用来旋转选中的对象，执行该命令必须先选中元件。

●Edit/Move/Flip Selection 命令用来将选中的片子翻转 180°，与旋转不同。

下面以图 9.59 为例来讲述移动元件的操作步骤：

（1）执行 Edit/Select/Inside all 命令，然后拖动鼠标选中需要移动的元件，图 9.65 即为选中了将要移动的元件对象。另外，用户也可以直接拖动鼠标选中元件对象。

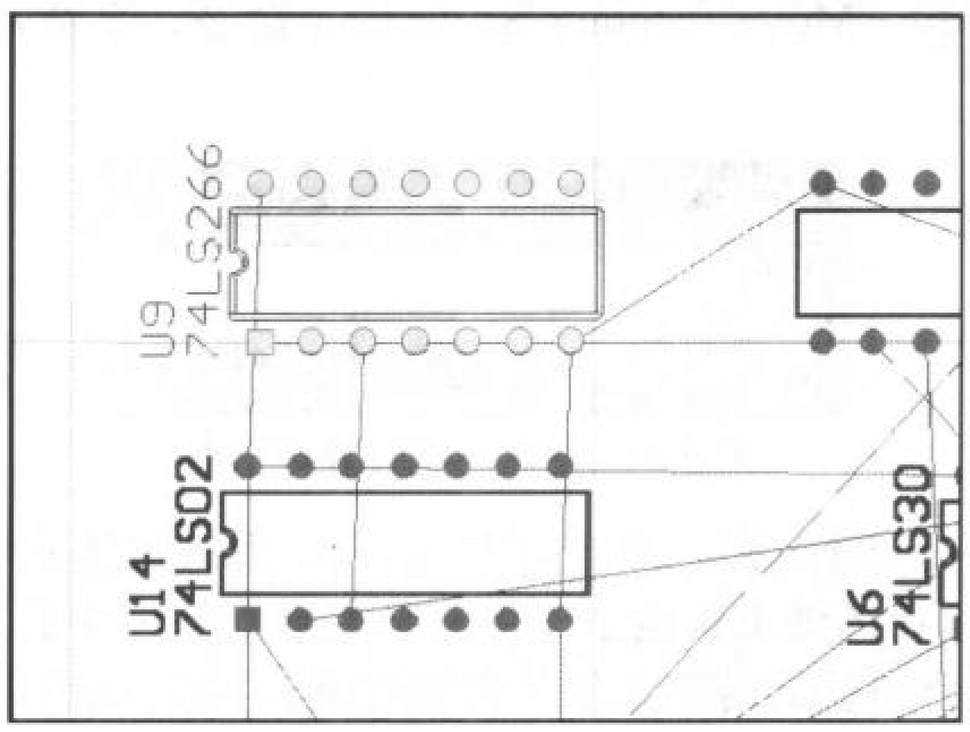


图 9.65　U9 即为选中的元件

（2）执行 Edit/Move/Move 或其他相关的移动对象命令，对选定的对象实现移动操作。用户也可以在选中元件后直接拖动鼠标移动对象。经过移动调整后元件布局图如图 9.66 所示。

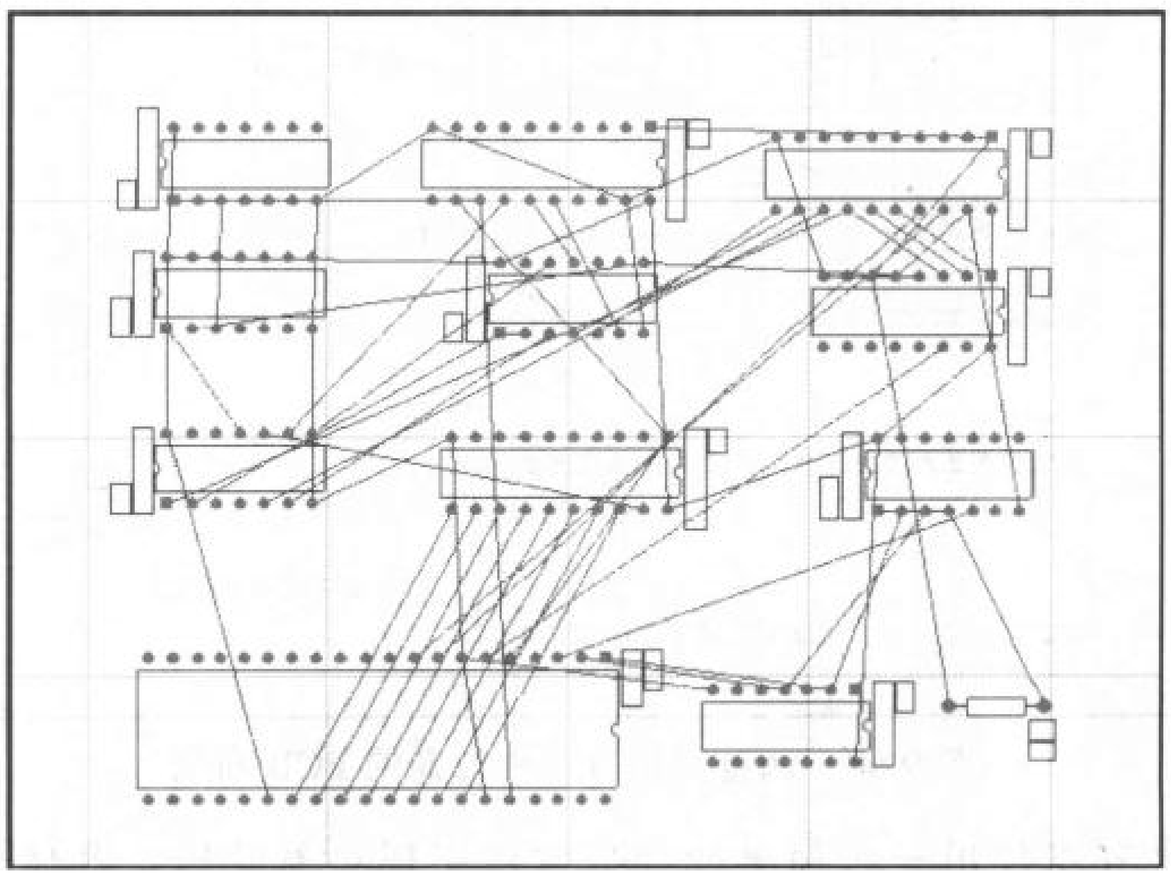


图 9.66　元件移动后的布局

技巧：用户也可以使用一种简单的操作方法，具体如下：

●首先用鼠标左键单击需要移动的元件，并按住左键不放，此时光标变为十字，表明已选中要移动的元件了。

●按住鼠标左键不放，然后拖动鼠标，则十字光标会带动被选中的元件进行移动，将元件移动到适当的位置后，松开鼠标左键即可。

9.8.3 旋转元件

从图 9.66 中可以看出有些元件的方向排列还不一致，要将各元件的排列方向调整为一致，这就需要对元件进行旋转操作。元件旋转的具体操作过程如下：

（1）首先执行 Edit/Select/Inside all 命令，然后拖动鼠标选中需要旋转的元件。另外也可以直接拖动鼠标选中元件对象。

（2）接着执行 Edit / Move / Rotate Seclection 命令，系统弹出如图 9.67 所示的旋转角度设置对话框。

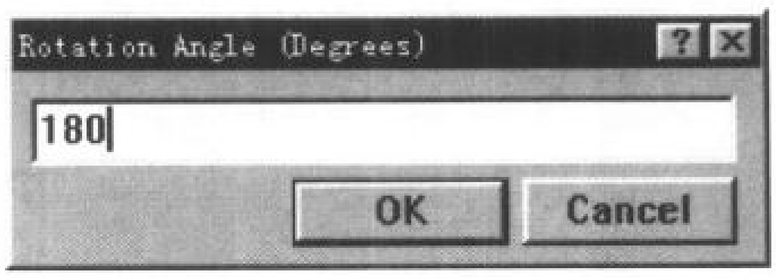


图 9.67 旋转角度设置对话框

（3）设定了角度（180°）后，单击 OK 按钮，系统将提示用户在图纸上选取旋转基准点。当用户用鼠标在图纸上选定了一个旋转基点后，选中的元件就实现了旋转。

（4）逐个旋转各个需要旋转的元件（包括电阻），旋转调整后 PCB 布局图如图 9.68 所示。

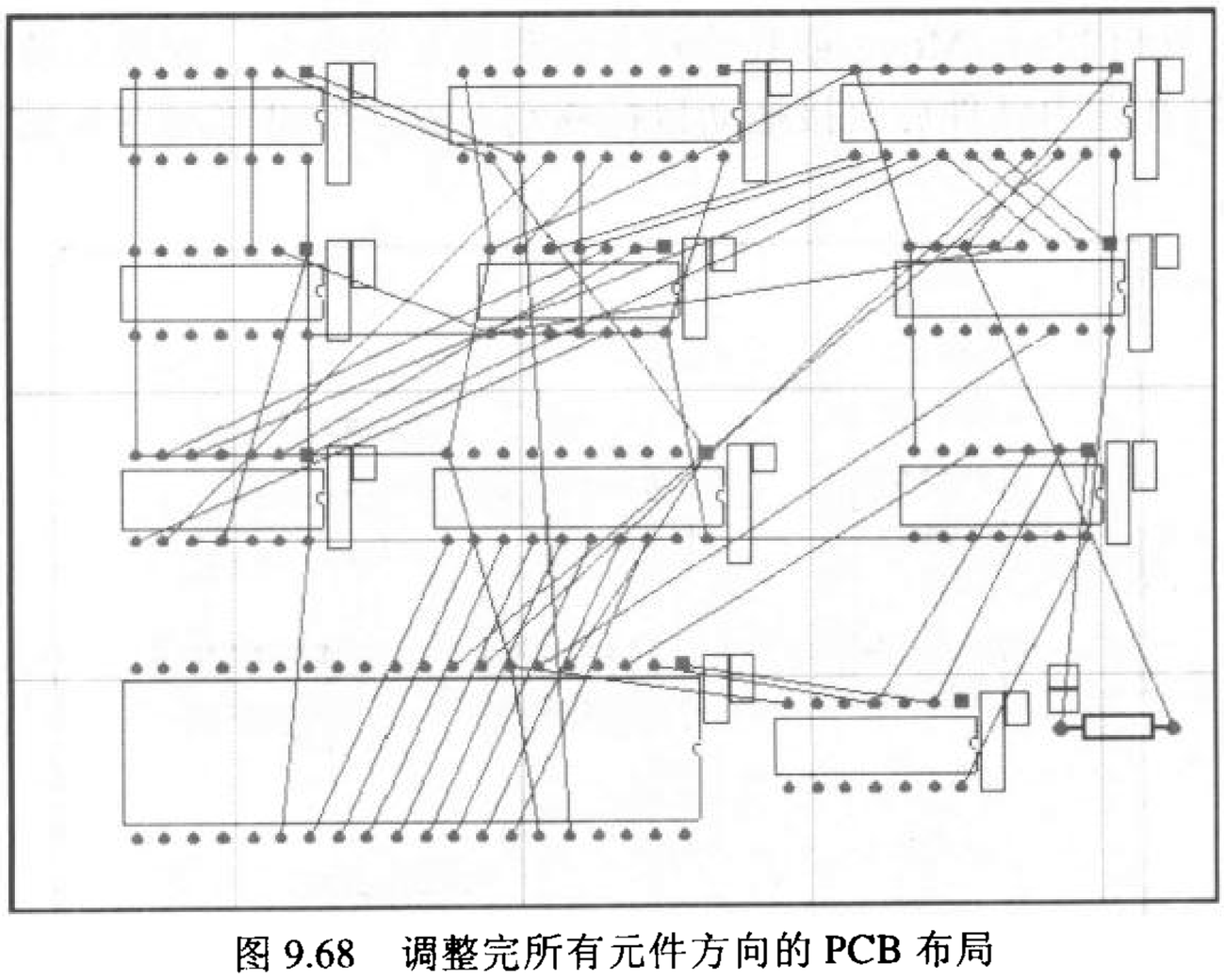


图 9.68 调整完所有元件方向的 PCB 布局

技巧：用户也可以使用一种简单的操作方法实现对象旋转，具体如下：

●首先用鼠标左键单击需要旋转的元件，并按住左键不放，此时光标变为十字，表明已选中要旋转的元件了。

●然后按住鼠标左键不放，再按空格键，即可调整元件的方向。

9.8.4　排列元件

排列元件可以执行 Tools/Align Components 子菜单的相关命令来实现，该子菜单一共有多种排列方式，如图 9.69 所示。

子菜单中的主要命令和功能如下：

（1）Sort and Arrange Components　将选取的元件，按元件的封装排列。

●All Components　用于电路板中的所有元件。

●Selected Components　用于所选取的元件。

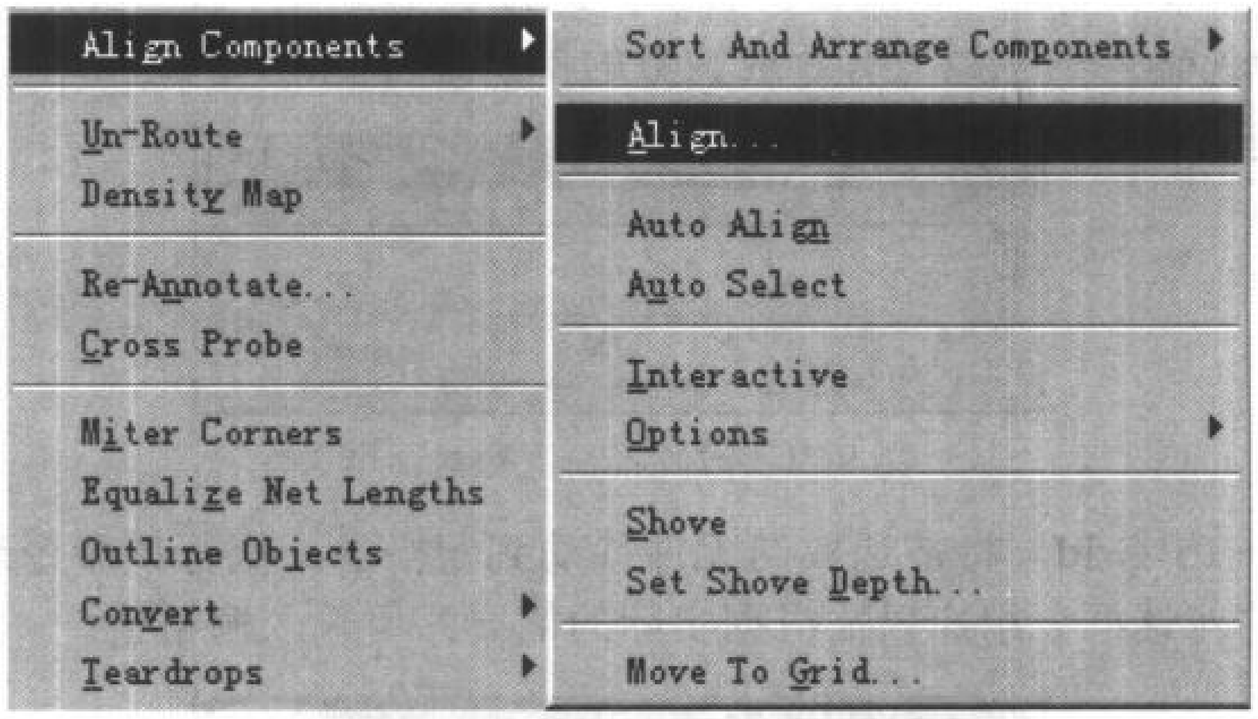


图 9.69　排列方式菜单

（2）Align　选取该菜单将弹出对齐元件对话框，该对话框列出了多种对齐的方式，如图 9.70 所示。

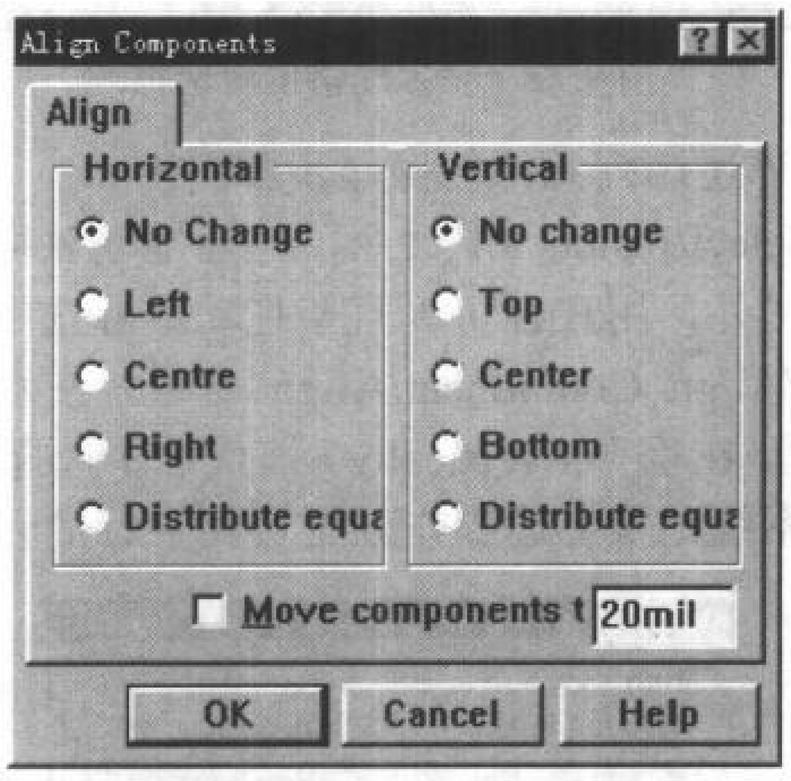


图 9.70　对齐方式

●Left　将选取的元件，向最左边的元件对齐。

●Right　将选取的元件，向最右边的元件对齐。

●Center（Horizontal）　将选取的元件，按元件的水平中心线对齐。

●Distribute equal（Horizontally）　将选取的元件，水平平铺。

●Top　将选取的元件，向最上面的元件对齐。

●Bottom　将选取的元件，向最下面的元件对齐。

●Center（Vertically）　将选取的元件，按元件的垂直中心线对齐。

●Distribute equal（Vertically）　将选取的元件，垂直平铺。

（3）Auto Align　该功能是让程序自动进行排列。

（4）Auto Select　该功能是让程序自动选择需要排列的元件。

（5）Shove　该功能是推挤元件。执行该命令后，光标变成十字，将光标移动到需要推挤的元件上，然后单击鼠标，如果基准元件周围的元件太靠近了，则自动向外推开元件。

（6）Set Shove Depth　设置推挤次数。执行该命令后，会出现如图 9.71 所示的对话框。程序按照所输入的次数进行相应次数的推挤过程。

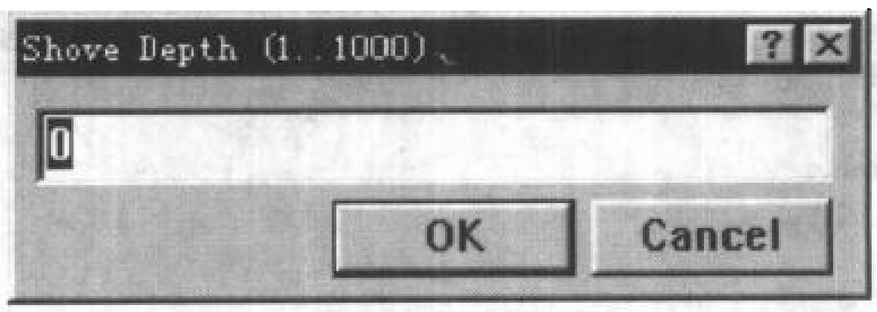


图 9.71　设置推挤次数对话框

（7）Move To Grid　将被选取的元件移动到栅格上，执行该命令选项后，会出现如图 9.72 所示的对话框。用户只需根据实际的需要即可输入栅格值。

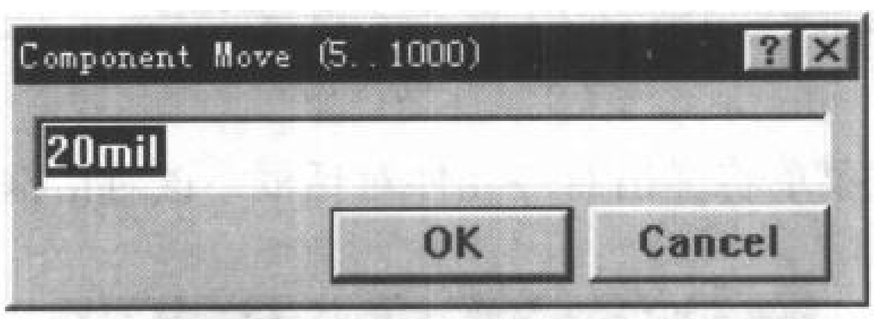


图 9.72　设置栅格值对话框

下面以图 9.69 为例来讲述排列元件的操作步骤：

（1）首先执行 Edit/Select/Inside all 命令，然后拖动鼠标选中需要移动的元件，这里先选中同一行的元件。另外，用户也可以直接拖动鼠标选中元件对象。

（2）接着执行 Tools/Align Component/Align 命令，在水平（Horizontally）操作框中选择 No Changed 单选框，在垂直（Vertically）操作框中选择 Bottom 单选框，如图 9.73 所示。单击 OK 按钮后，系统则按上述操作分别排列各行的元件。

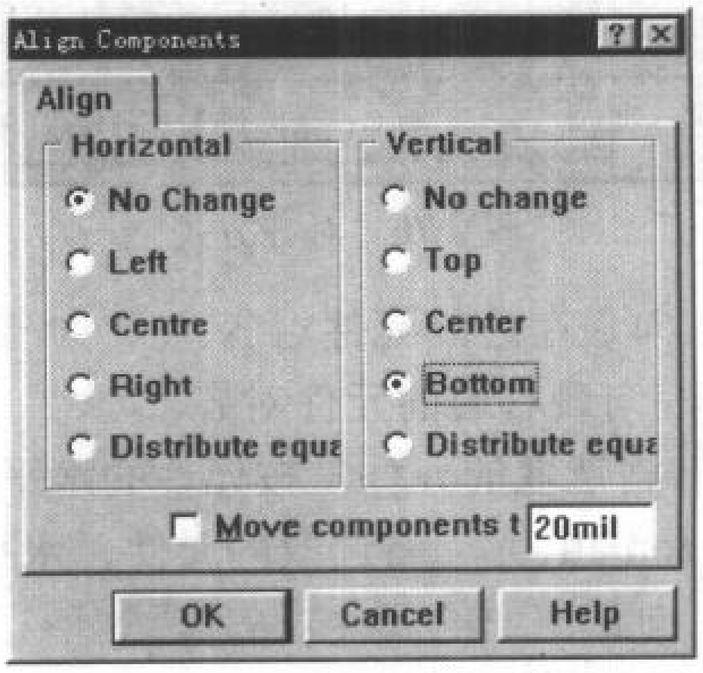


图 9.73　排列设置话框

（3）接着选中各列的元件，对其进行左右对准排列。

（4）用户可以根据需要，选择不同的方式对被选择的元件进行排列，排列各元件后的布局如图 9.74 所示。

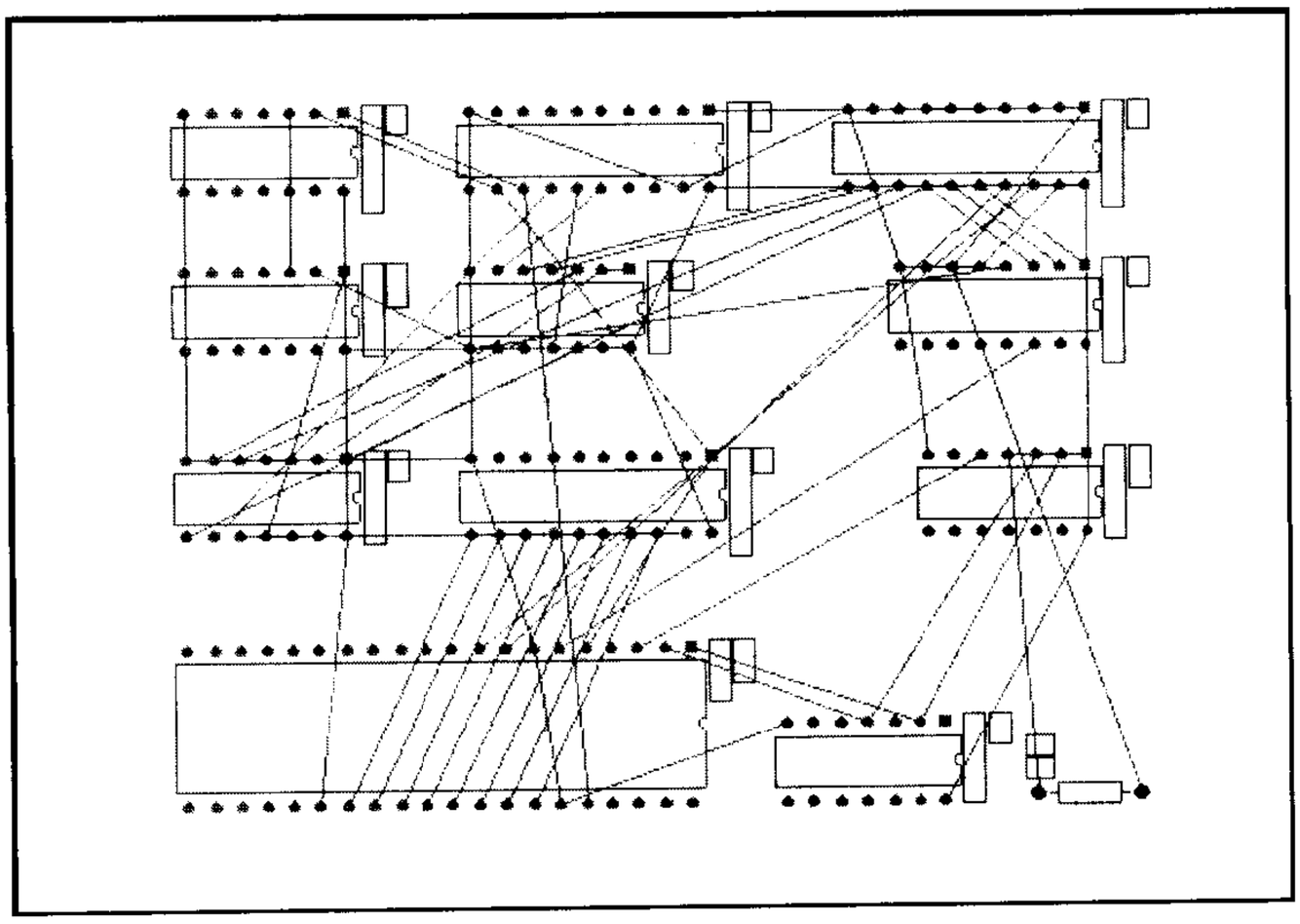


图 9.74　排列元件后的 PCB 布局

9.8.5　调整元件标注

元件的标注不合适虽然不会影响电路的正确性，但是对于一个有经验的电路设计人员来说，电路板的版面的美观也是很重要的。因此，用户可按如下步骤对元件标注加以调整。

（1）首先选中字符串，然后单击鼠标右键，从快捷菜单中选取 Properties 命令项，或者使用鼠标双击字符串，系统也将会弹出如图 9.75 所示的字符串属性对话框，此时可以设置文字标注属性。

（2）通过该对话框，可以设置文字标注。该对话框中各操作项意义如下：

- Text：用于设置文字内容。
- Height：用于设置字体的高度。
- Width：用于设置字体的宽度。
- Font：用于设置字体类型，这里设置为“Default”
- Layer：用于设置文字标注所处的工作层面，这里设置为“Top Overlay”。
- Rotation：用于设置标注文字的放置角度。
- X-Location、Y-Location：用于设置标注文字的位置坐标。

经过调整元件标注后，获得的 PCB 布局如图 9.76 所示。

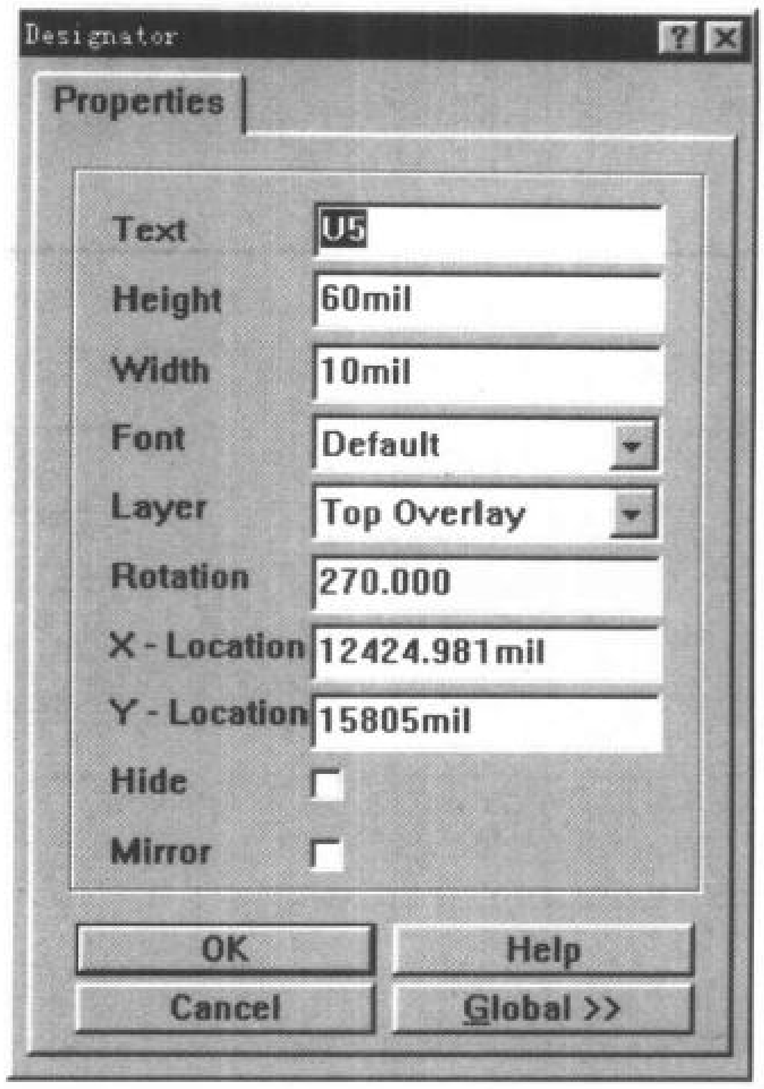


图 9.75　字符串属性对话框

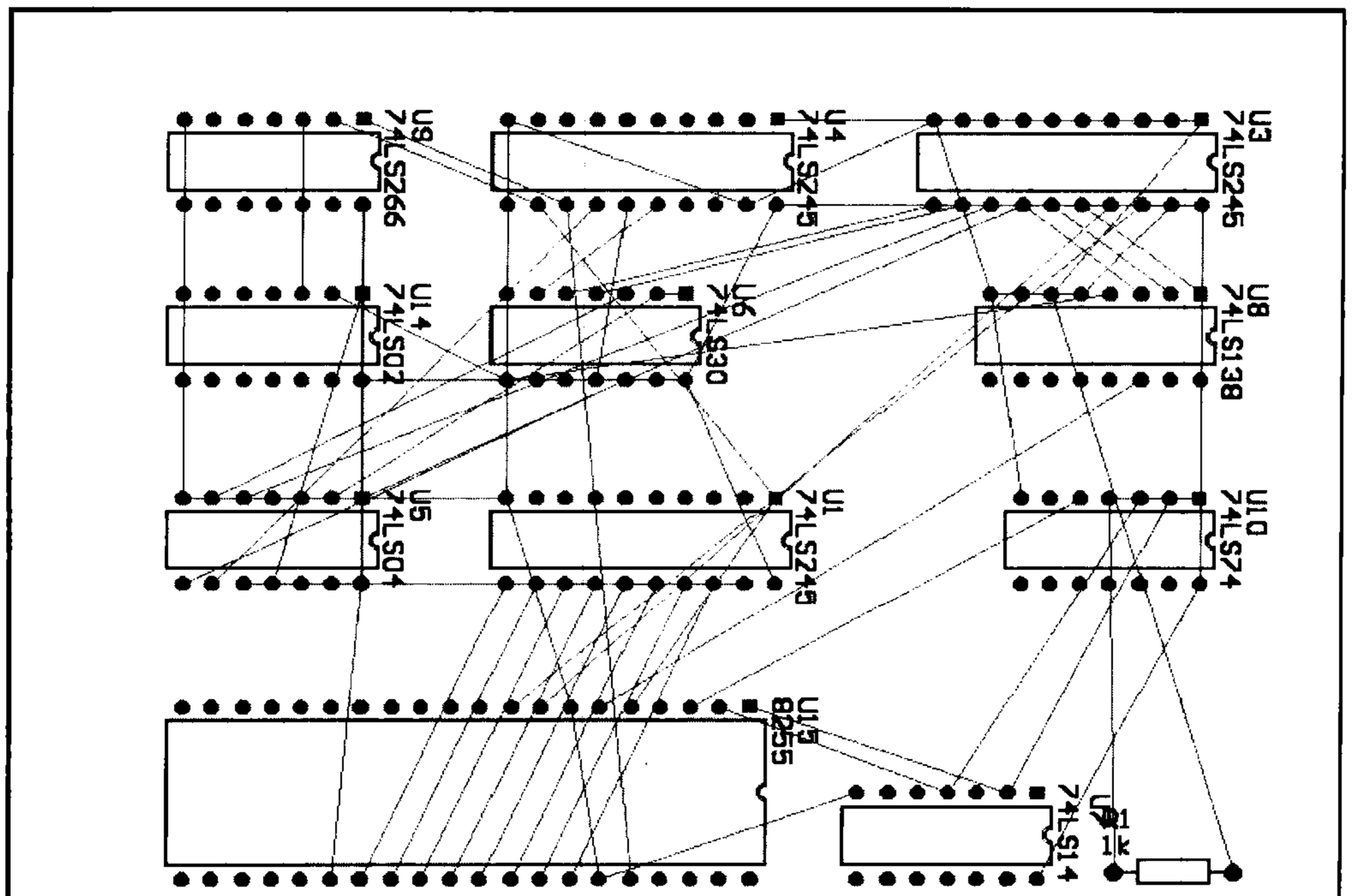


图 9.76　经过调整后的 PCB 布局

9.8.6　剪贴复制元件

1. 一般性的粘贴拷贝

当需要复制元件时，可以使用 Protel 99 提供的复制、剪切和粘贴元件的命令。

（1）复制　执行 Edit/Copy 命令，将选取的元件作为副本，放入剪贴板中。

（2）剪切　执行 Edit/Cut 命令，将选取的元件直接移入剪贴板中，同时电路图上的被选元件被删除。

（3）粘贴　执行 Edit/Paste 命令，将剪贴板里的内容作为副本，拷贝到电路图中。

这些命令也可以在主工具条中选择执行。另外，系统还提供了功能热键来实现剪贴拷贝操作。

●Copy 命令：按 Ctrl+Insert 键

●Cut 命令：按 Shift+Delete 键

●Paste 命令：按 Shift+Insert 键

注意：拷贝一个或一组元件时，当用户选择了需要拷贝的元件后，系统还要求用户选择一个拷贝基点，该基点很重要，用户应该很好地选择该基点，这样可以方便后面的粘贴操作。在放置元件到目标位置时，如按 Space 键，则可以旋转元件，用户可以选择适当的方向粘贴元件。

2．选择性的粘贴

选择性的粘贴是一种特别的粘贴方式，选择性粘贴可以按设定的粘贴方式复制元件，也可以采用阵列方式粘贴元件。选择性粘贴操作步骤如下：

（1）执行菜单命令 Edit/Paste Special，启动阵列式粘贴，系统将弹出如图 9.77 所示的对话框。

图 9.77　选择性粘贴对话框

（2）在图 9.77 所示的对话框中，可以设置粘贴方式。各设置项的意义如下：

●Paste on current 选项表示将对象粘贴在当前的工作层上，但是对象的焊盘、过孔、位于丝印层上的元件标号、形状和注释保留在原来工作层上。

●Keep net name 选项表示如果元件粘贴在同一个文档中，则相同复制对象会保持电气网络连接。粘贴操作后，相同对象会保持同性质的电气网络连接线，如图 9.78 所示。

●Duplicate designator 选项表示对象如果粘贴在同一文档中时，被粘贴的对象名称与原对象一样。如图 9.79 所示即为选择 Duplicate designator 选项粘贴的对象。

●Add to component class 选项表示如果将对象粘贴在同一文档中，被粘贴的对象将与源对象形成相同的零件类。

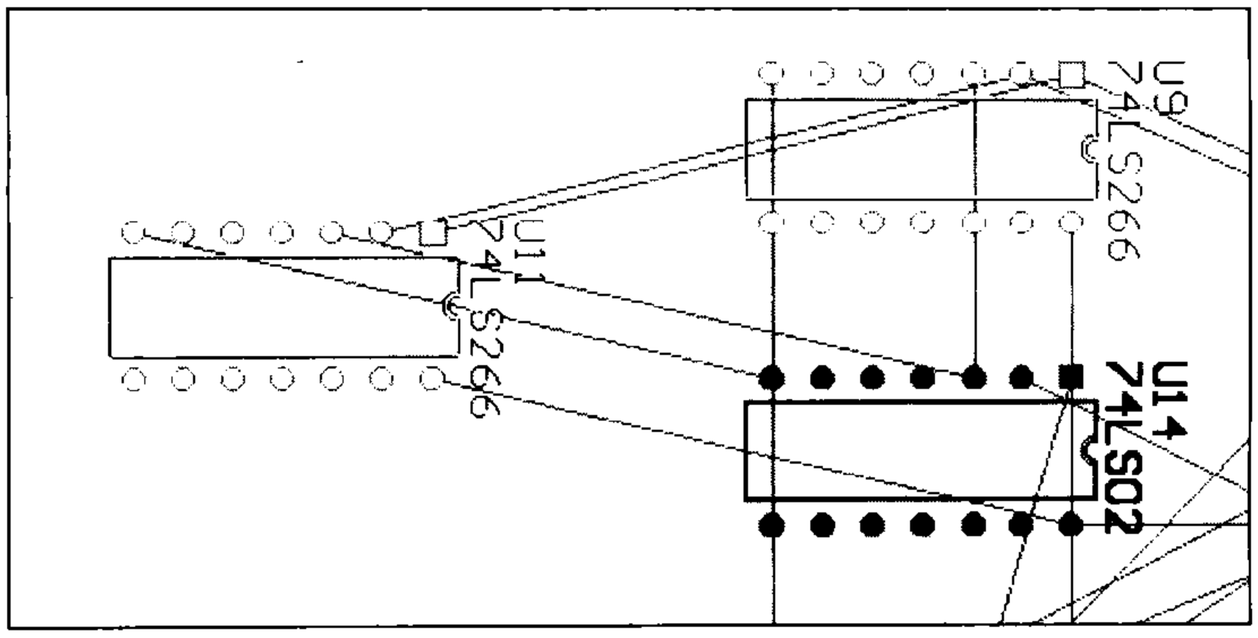


图 9.78　粘贴后两元件间产生的网络连接

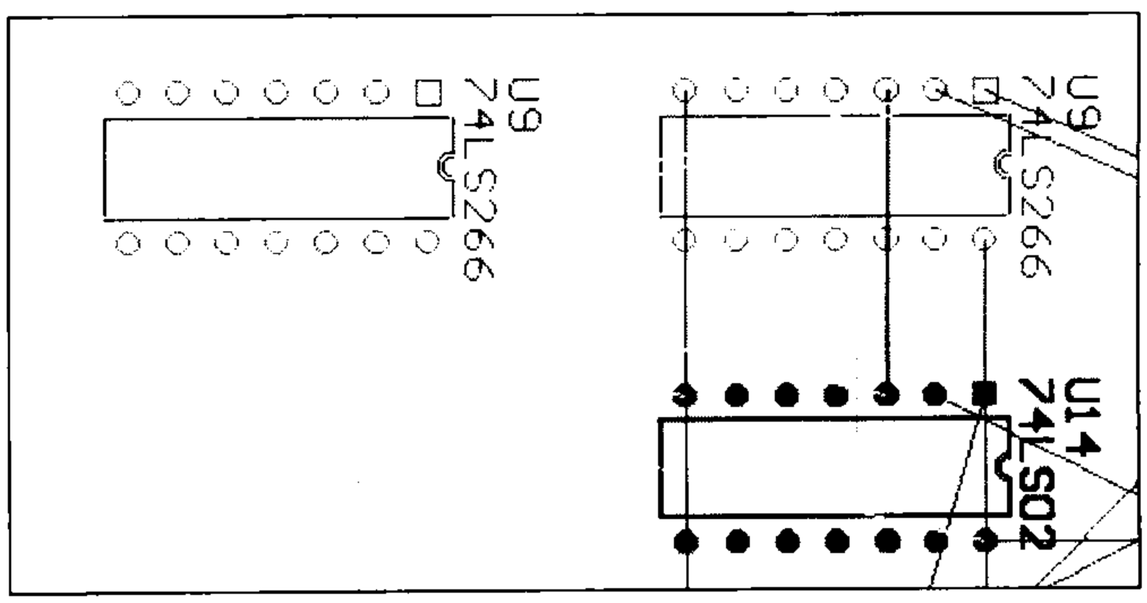


图 9.79　粘贴的对象与原对象同名

（3）当设置了粘贴方式后，就可以按 Paste 按钮直接将对象粘贴到目标位置，也可以按 Paste Array 按钮，进行阵列粘贴对象。如果采用阵列粘贴对象，则系统将会弹出如图 9.80 所示的阵列式粘贴设置对话框。

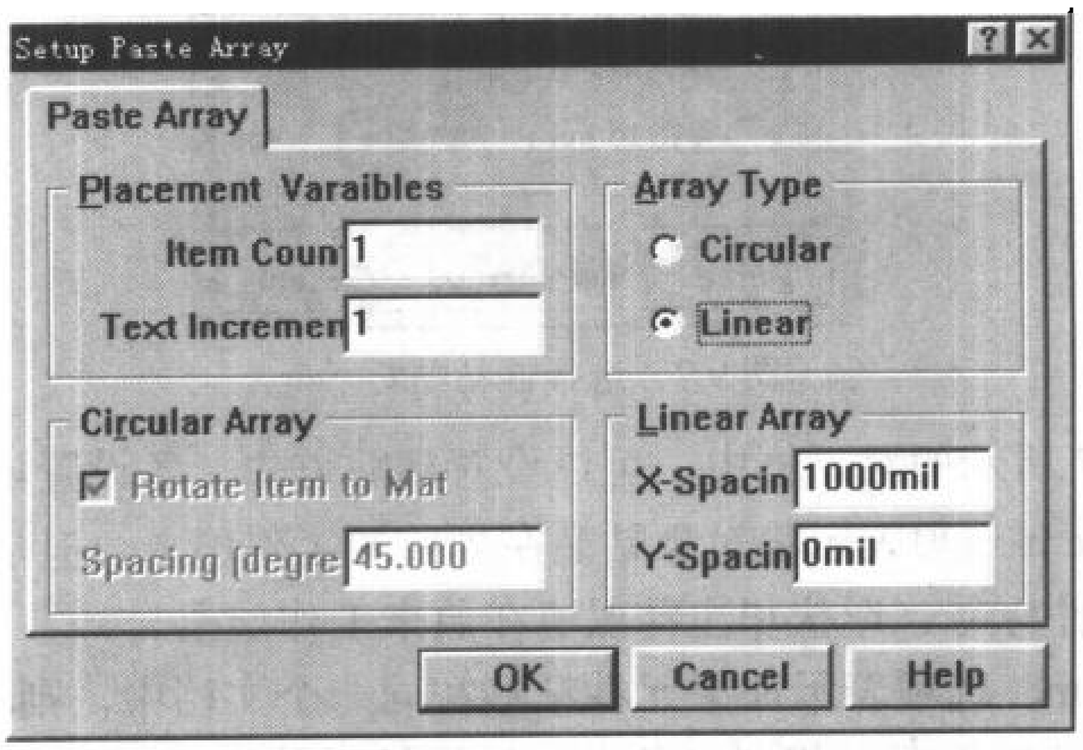


图 9.80　阵列式粘贴对话框

该对话框中的各操作选项功能如下：

●Placement Varaibles 操作框　该操作框中有两个编辑框，Item Count 编辑框用于设置所要粘贴的元件个数；Text Increment 编辑框用于设置所要粘贴元件序号的增量值。如果将该值设定为 1，且元件序号为 R1，则重复放置的元件中，序号分别为 R2、R3、R4。

●Array Type 操作框　用来设置阵列复制类型，Circular 选项为周向阵列复制；Linear 选项为沿直线阵列复制。

●Circular Array 操作框　该操作框在选择了 Circular 阵列类型时有效，其中 Rotate Item to Match 复选框选中，表示适当旋转对象以匹配放置的位置；Spacing（degrees）编辑框用来设置周向阵列的间距（角度）。

●Linear Array 操作框　该操作框在选择了 Linear 阵列类型时有效，其中 X-Spacing 编辑框用来设置 X 向的间距；Y-Spacing 编辑框用来设置 Y 向的间距。

下面以图 9.81 所示的集成块为例来讲述如何实现两种方式的阵列粘贴。

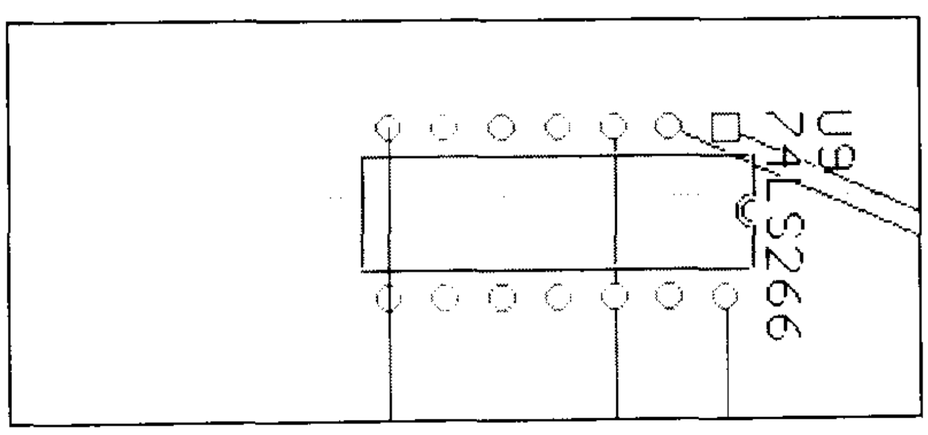


图 9.81　阵列粘贴前存在的元件

首先选中需要复制粘贴的元件。然后执行 Copy 命令，此时系统会要求用户继续选择一个拷贝基点，该点将是拷贝插入时的基点。

然后执行 Edit/Paste Special 命令，系统将弹出如图 9.77 所示的对话框，该对话框选择缺省设置，然后单击 Paste Array 按钮，此时系统将弹出如图 9.80 所示的对话框。在该对话框输入复制数目为 2，文本增量为 1。然后分别选择 Circular 和 Linear 两种复制方式。

最后按 OK 按钮，系统将要求用户在图纸上选择一个合适的点作为插入点，此时就在图纸上生成 2 个新元件，如图 9.82 所示为沿直线阵列复制的元件，如图 9.83 所示为沿周向阵列复制的元件。

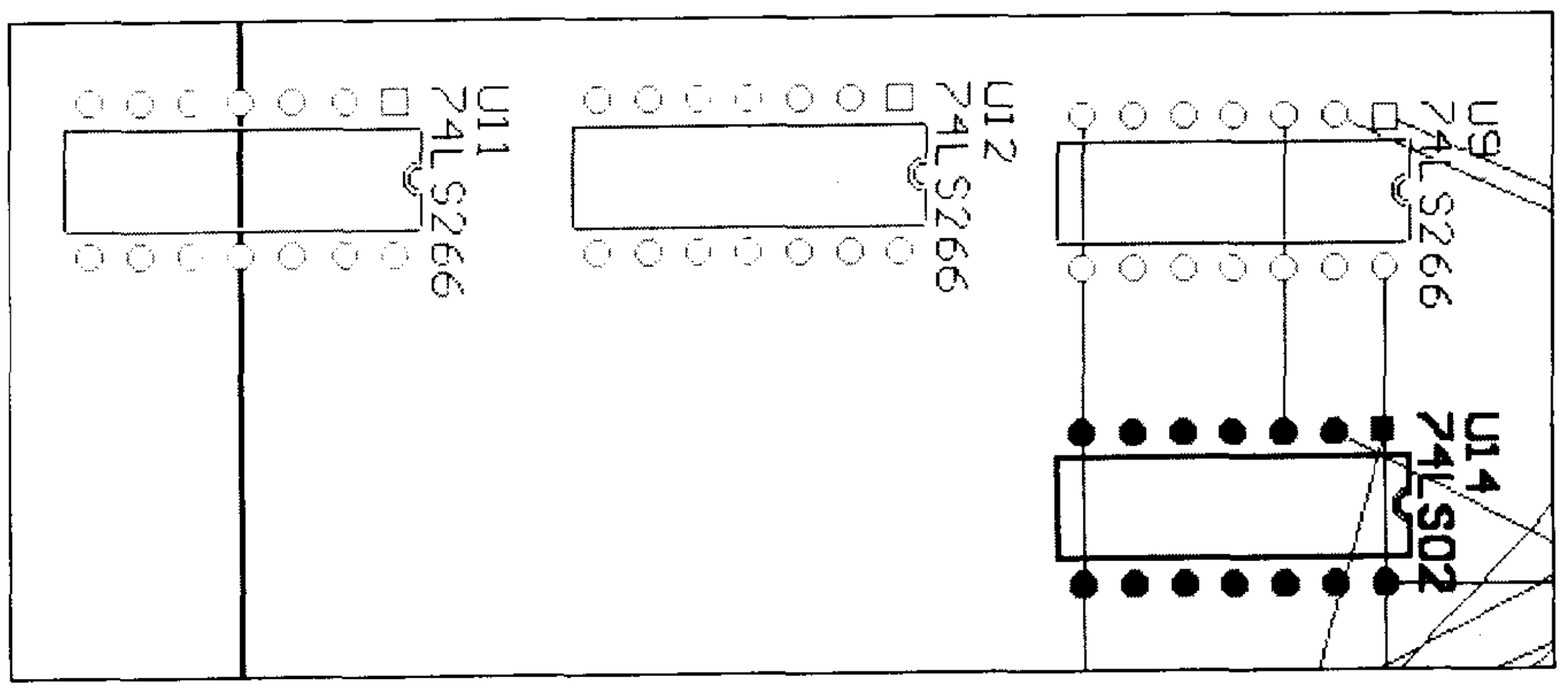


图 9.82　沿直线阵列复制的元件

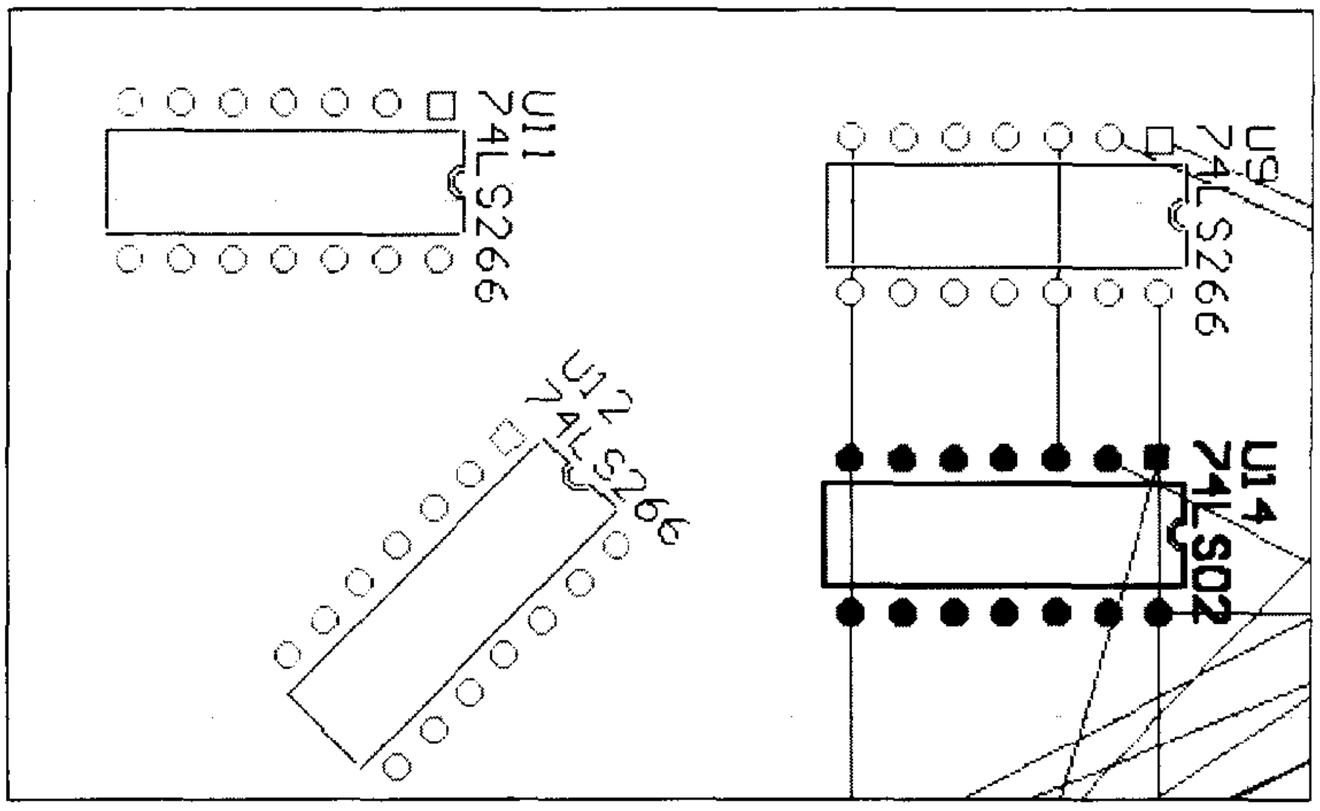


图 9.83　沿周向阵列复制的元件

9.8.7　元件的删除

当图形中的某个元件不需要时，可以对其进行删除。删除元件可以使用 Eidt 菜单中的两个删除命令，即 Clear 和 Delete 命令。

Clear命令的功能是删除已选取的元件。启动Clear命令之前需要选取元件，启动Clear命令之后，已选取的元件立刻被删除。

Delete 命令的功能也是删除元件，只是启动 Delete 命令之前不需要选取元件，启动 Delete 命令之后，光标变成十字状，将光标移到所要删除的元件上单击鼠标，即可删除元件。

9.9　自动布线

在印制电路板布局结束后，便进入电路板的布线过程。一般说来，用户先是对电路板布线提出某些要求，然后按照这些要求来预置布线设计规则。预置布线设计规则设定的是否合理将直接影响布线的质量和成功率。设置完布线规则后，程序将依据这些规则进行自动布线。因此，自动布线之前，首先要进行参数设置。

9.9.1　自动布线参数的设定

1．布线基本知识

下面将结合本章的实例，讲述一下布线的基本知识。

（1）工作层面

●信号层（Signal Layer）：对于双面板而言，信号层必须要求有两个，即顶层（Top Layer）和底层（Bottom Layer），这两个工作层面必须设置为打开状态，而信号层的其他层面均可以处于关闭状态。

●丝印层（Silkscreen Layer）：对于双面板而言，只需打开顶层丝印层。

●其他层面（Others）：根据实际需要，我们还需打开禁止布线层（Keep Out Layer）和多层（Multi-Layer）。它们主要用于放置电路板板边和文字标注等。

（2）布线规则

●安全间距允许值（Clearance Constrant）：在布线之前，我们需要定义同一个层面上两个图元之间所允许的最小间距，即安全间距。根据经验结合本例的具体情况，可以设置为 10mil。

●布线拐角模式：根据电路板的需要，我们将电路板上的布线拐角模式设置为 45 度角模式。

●布线层的确定：对于双面板而言，一般将顶层布线设置为沿垂直方向，将底层布线设置为沿水平方向。

●布线优先级（Routing Priority）：在这里布线优先级设置为 2。

●布线原则（Routing Tepology）：一般说来，确定一条网络的走线方式是以布线的总线长为最短作为设计原则。

●过孔的类型（Routing Via Style）：对于过孔类型，我们应该对电源/接地线与信号线区别对待。在这里我们要求为通孔（Through Hole）。对电源/接地线的过孔要求的孔径参数为：孔径（Hole Size）为 20mil，宽度（Width）为 50mil。一般信号类型的过孔则为孔径 20mil，宽度 40mil。

●对走线宽度的要求：根据电路的抗干扰性和实际的电流的大小，将电源和接地的线宽确定为 20mil，其他的走线宽度为 10mil。

2．工作层面的设置

进行布线前，还应该设置工作层面，以便在布线时可以合理安排线路的布局。工作层面的设置步骤如下：

（1）首先执行菜单命令 Design/Options，如图 9.84 所示。

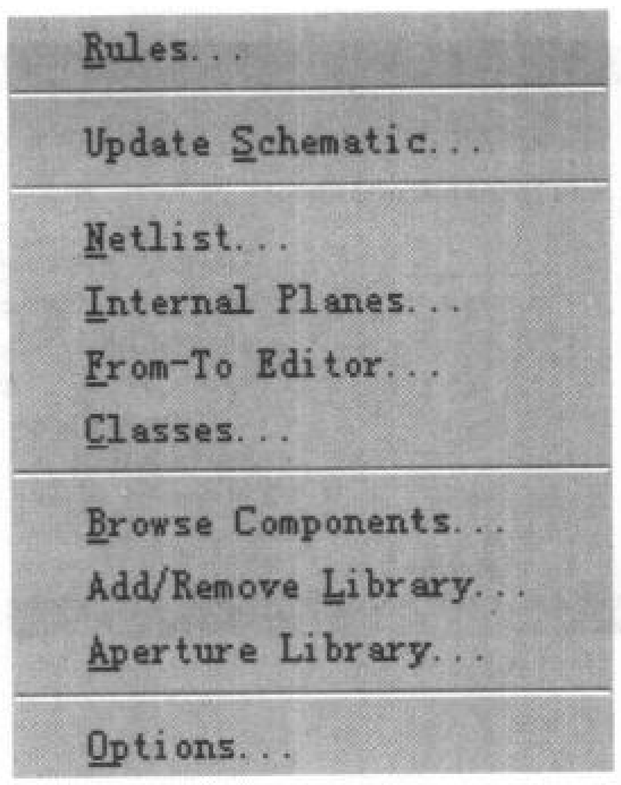


图 9.84　Design 菜单

（2）执行该命令后，系统将会弹出设置工作层面的对话框，如图 9.85 所示。

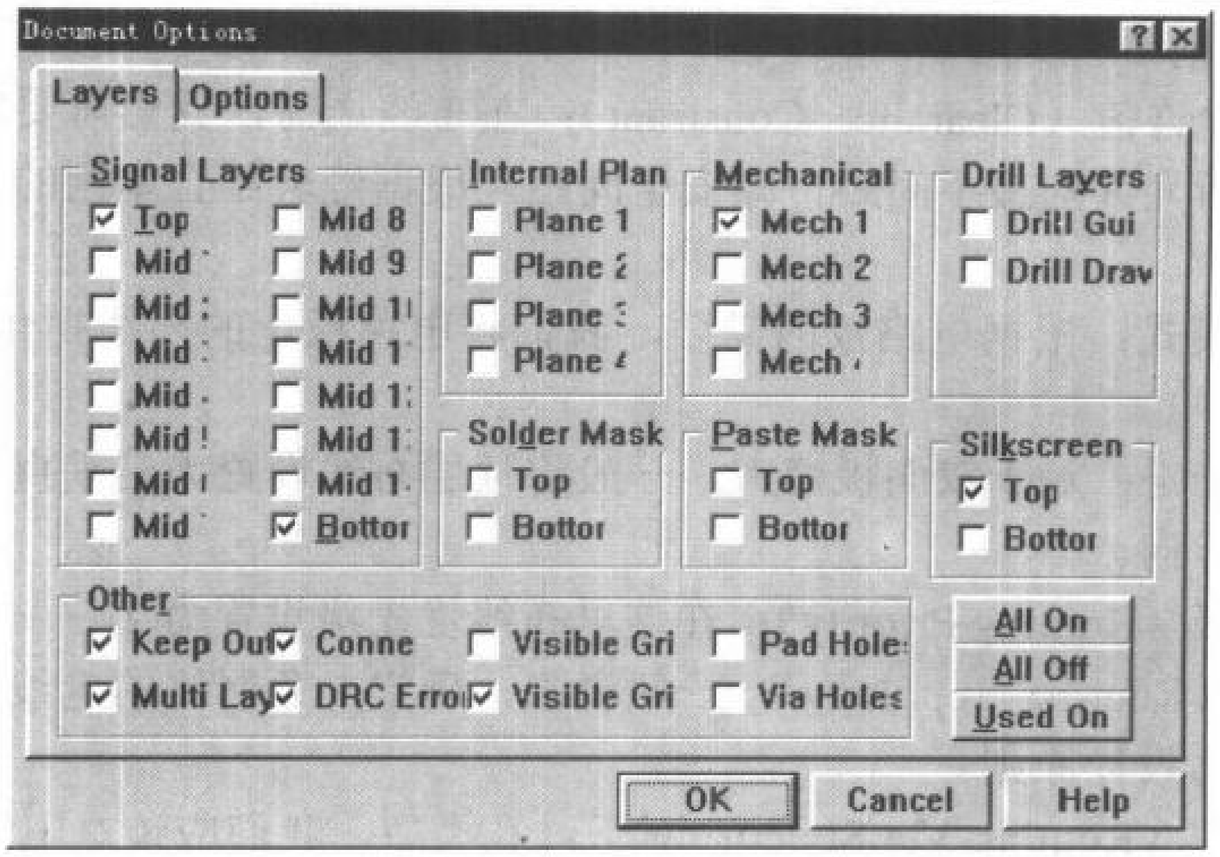


图 9.85　设置工作层面对话框

（3）在对话框中进行工作层面的设置，双面板需要选定信号层的 Top 和 Bottom 复选框，其他选取系统默认值即可。

该对话框各操作项的意义和设置可以参考 8.4 节的讲解，这里不再重述。

3．自动布线参数的设置

Protel 99 为用户提供了自动布线的功能，可以用来进行自动布线。在自动布线之前，必须先进行其参数的设置，下面讲述自动布线参数的设置过程。

（1）首先执行菜单命令 Design/Rules，系统将会弹出如图 9.86 所示的对话框，在此对话框中可以设置布线参数。

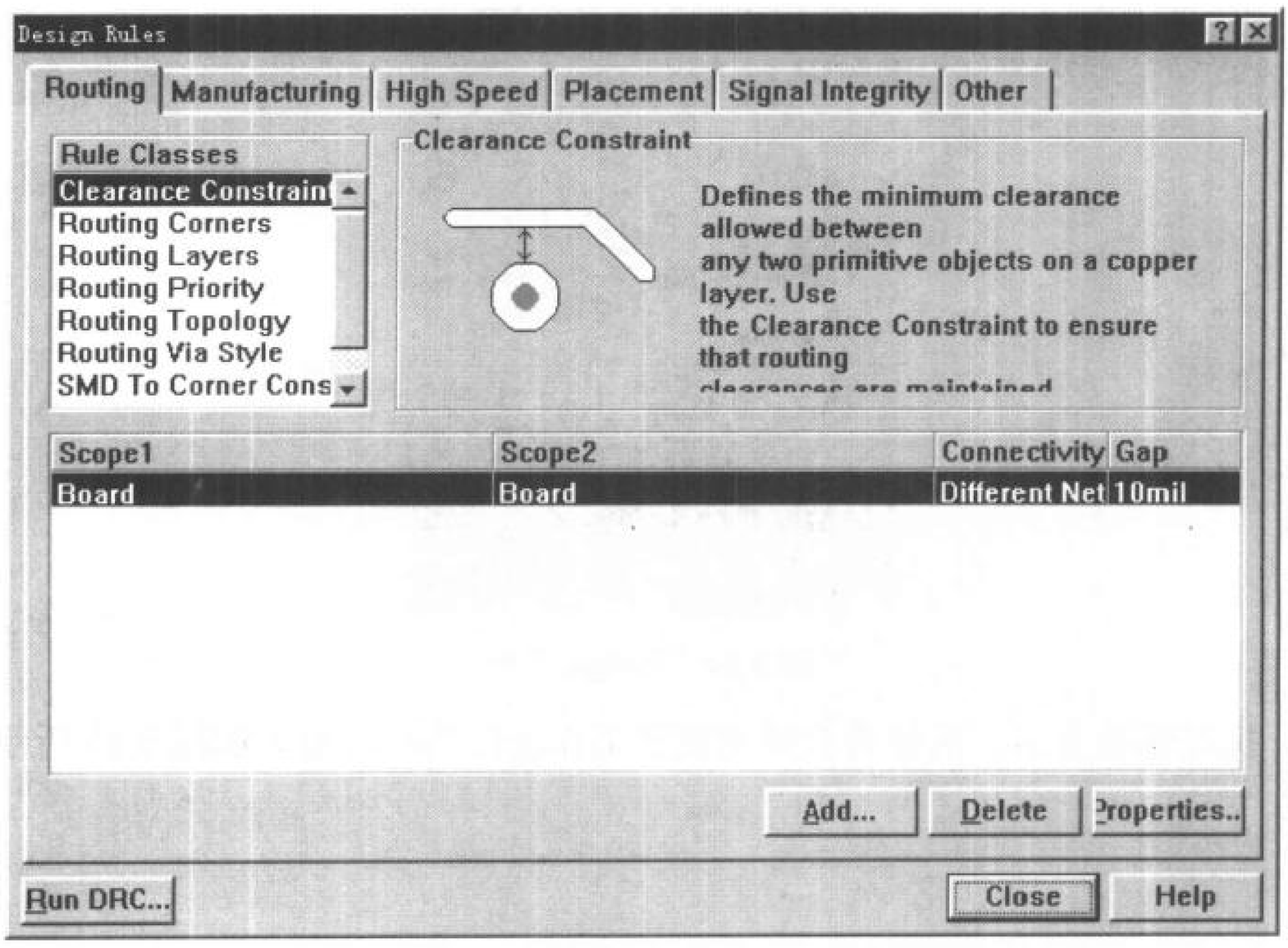


图 9.86　设置布线参数对话框

（2）使用鼠标左键单击图 9.86 中的 Routing 选项卡，即可进入布线参数的设定。布线规则一般都集中在规则类（Rule Classes）中。在该选项卡中可以设置：走线间距约束（Clearance Constrant）；布线拐角模式（Routing Corners）；布线工作层面（Routing Layers）；布线优先级（Routing Priority）；布线的拓扑结构（Routing Topology）；过孔的类型（Routing Via Style）；走线拐弯处与磁敏二极管的距离（SMD To Corner Constraint）；走线宽度（Width Constraint）。下面分别讲述这些选项的设置。

1）设置走线间距约束（Clearance Constrant）　该项用于设置走线与其他对象之间的最小距离。将光标移动到 Clearance Constraint 处单击鼠标右键，系统会弹出如图 9.87 所示的快捷菜单，从快捷菜单中选取 Add 命令，即可进入安全间距设置对话框，如图 9.88 所示。用户也可以双击 Clearance Constraint 选项，系统也可以弹出该对话框。

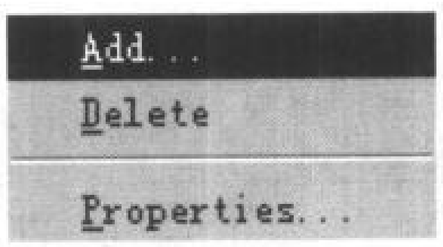


图 9.87　快捷菜单

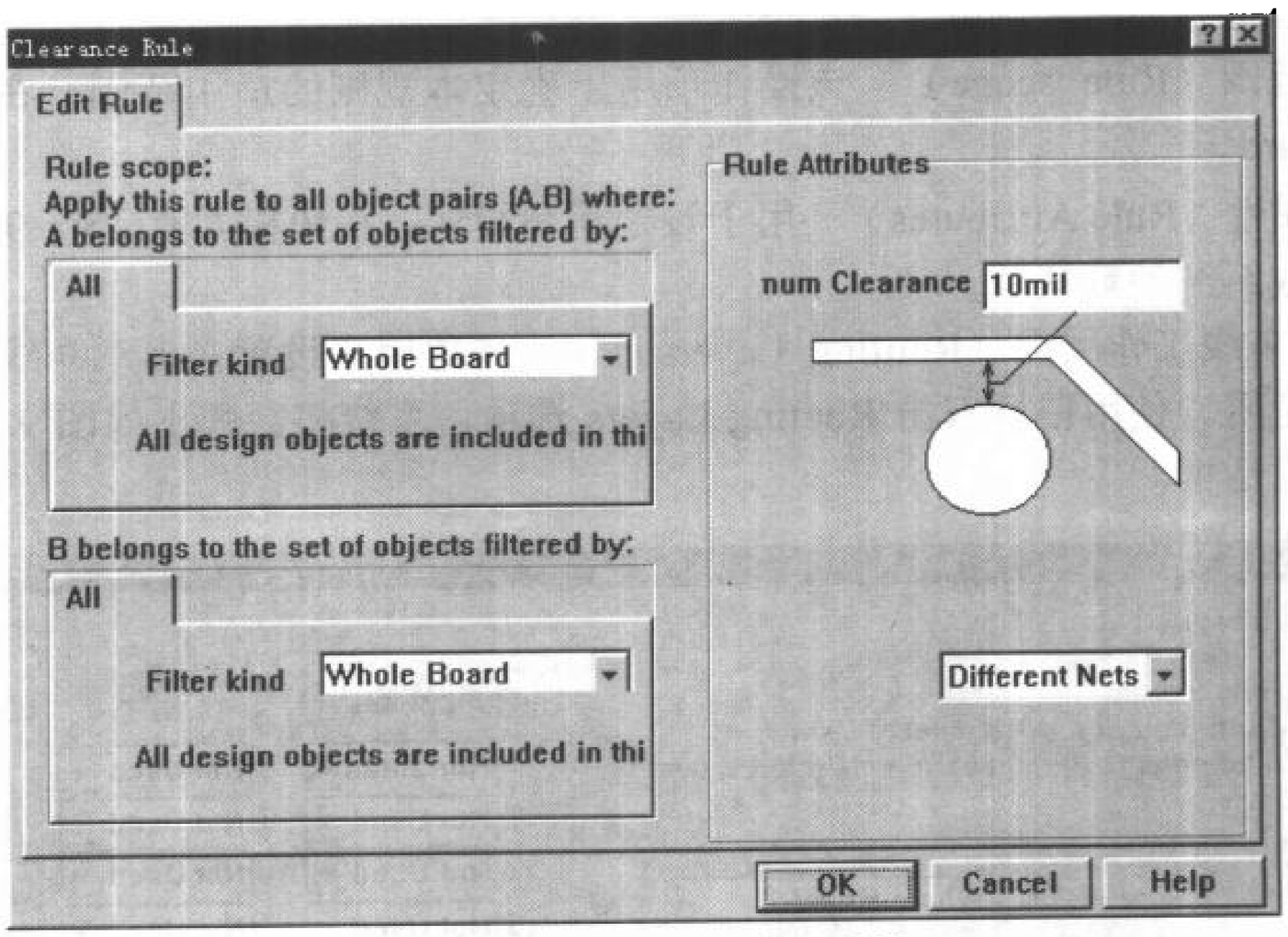


图 9.88　走线间距约束对话框

该对话框可以分为两个大部分：

●定义范围（Rule scope）　主要用于指定本规则适用的范围，一般情况下，指定为该规则适用于整个电路板（Whole Board）。

●定义属性（Rule Attributes）　用户可以根据实际的情况输入允许的图元之间的最小间距。

2）设置布线拐角模式（Routing Corners）　该选项用来设置走线拐弯的样式。使用鼠标双击 Routing Corners 选项，系统将会弹出如图 9.89 所示的对话框。

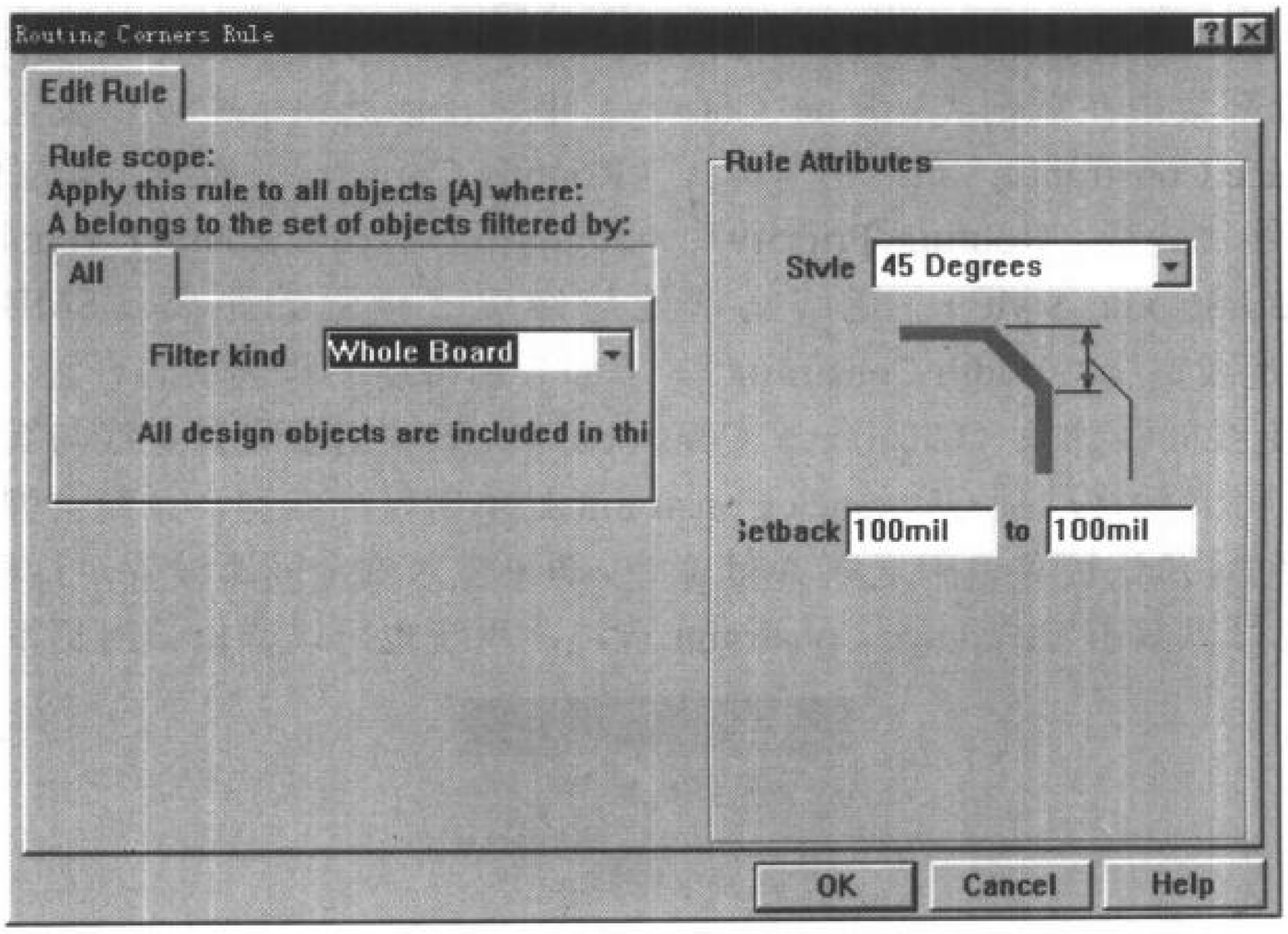


图 9.89　布线拐角模式对话框

该对话框也分为两大部分：

●定义范围（Rule scope）　该操作项用于确定本规则的适用范围，在此可以设定为 Whole Board。

●定义属性（Rule Attributes）　用于设定拐角模式。拐角模式有 45°、90°和圆弧等，这里我们均取系统的默认值。

3）设置布线工作层面（Routing Layers）　该选项用来设置在自动布线过程中哪些信号层可以使用。使用鼠标双击 Routing Layers 选项，系统将会弹出如图 9.90 所示的布线工作层面对话框。

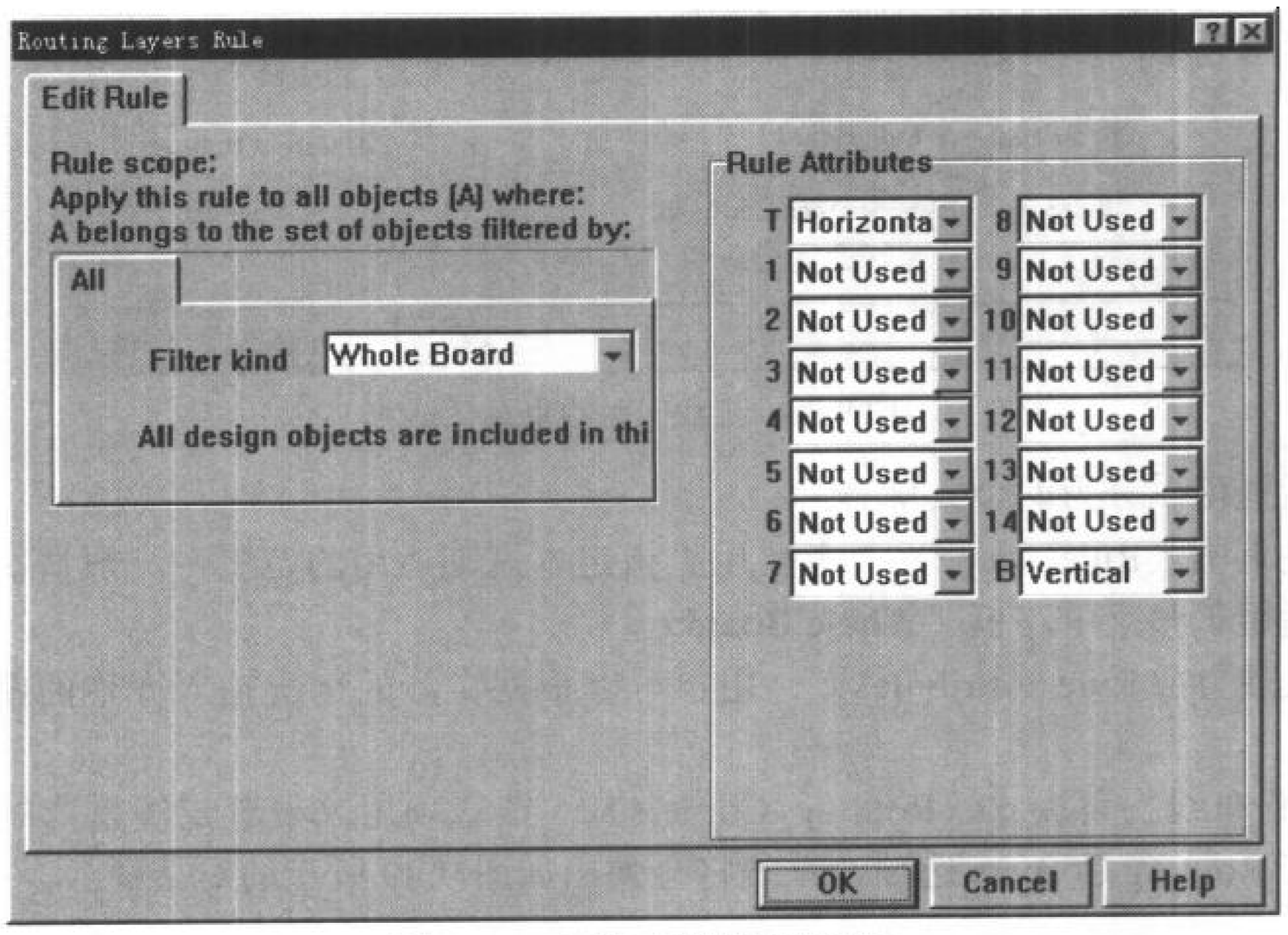


图 9.90　布线工作层面对话框

该对话框分为两个部分：

●定义范围（Rule scope）　该操作项用于确定本规则的适用范围，在此可以设定为 Whole Board。

●定义属性（Rule Attributes）　该对话框中用大写字母“T”代表顶层（Top Layer），数字 1、2、3、4～14 代表中间层，字母“B”代表底层（Bottom Layer），各项一般可以设置为 Horizontal（水平）或 Vertical（垂直），Horizontal（水平）表示该工作层布线以水平为主，Vertical（垂直）表示该工作层以垂直为主。

4）设置布线优先级（Routing Priority）　该选项可以设置布线的优先权，即布线的先后顺序。使用鼠标双击 Routing Priority 选项，系统将会弹出如图 9.91 所示的布线优先级对话框。用户也可以将光标移动到 Routing Priority 处单击鼠标右键，然后选择快捷菜单的 Properties 选项，也可进入布线优先级设置对话框。

Protel 99 提出了一个布线优先权的概念，它是指程序允许用户设定网络布线的顺序，先布线的网络的优先权比后布线的网络的优先权要高。Protel 99 提供了 0～100 个优先权设定，数字 0 代表的优先权最低，数字 100 代表该网络的布线优先权最高。

在本实例中可以设定规则的适用范围为 Whole Board。

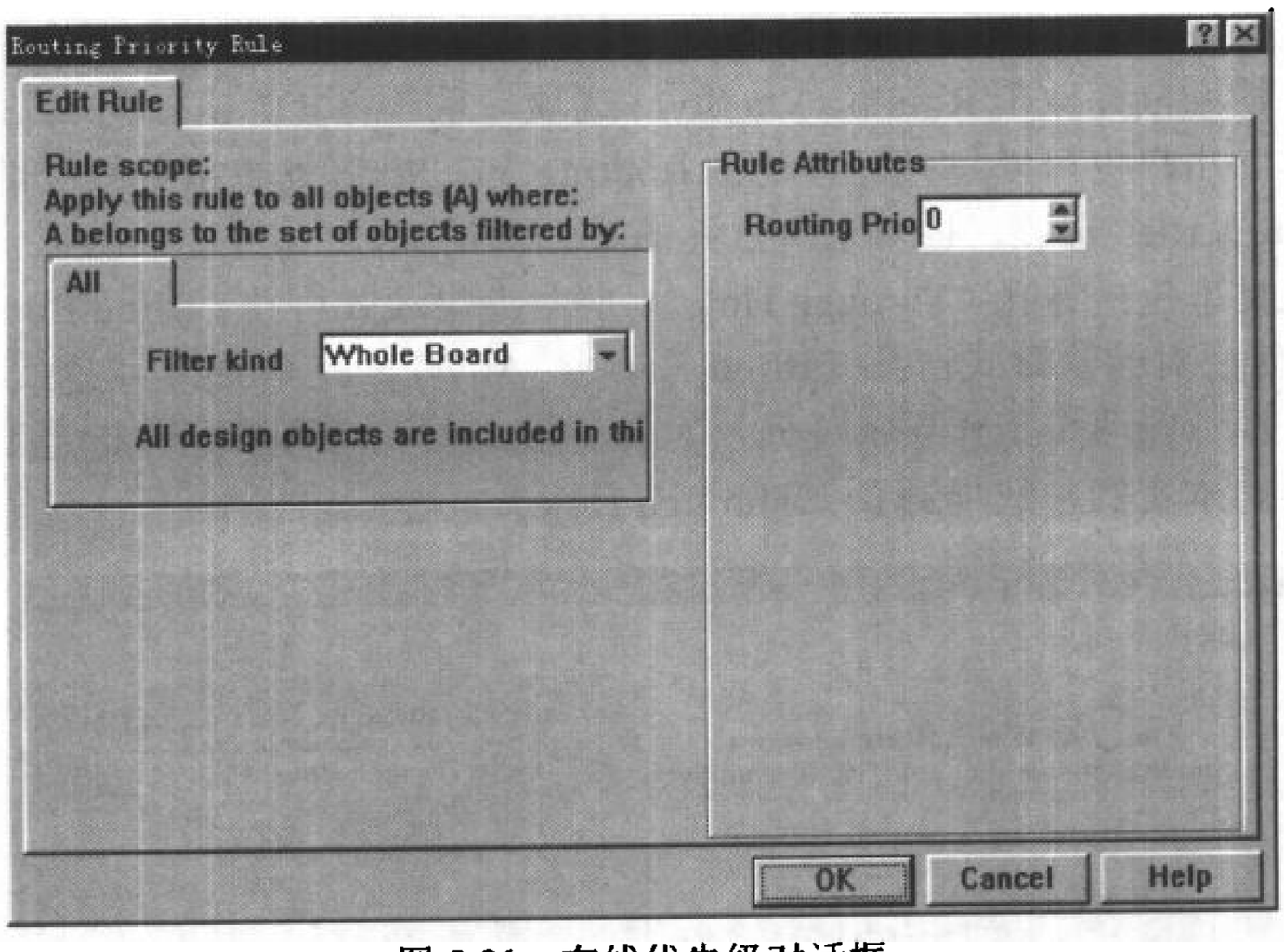


图 9.91　布线优先级对话框

5）设置布线拓扑结构（Routing Topology）　该选项用来设置布线的拓扑结构。使用鼠标双击该选项后，系统将会弹出如图 9.92 所示的布线拓扑结构对话框。一般程序在自动布线时，以整个布线的线长最短为目标。用户也可以选择 Horizontal、Vertical、Daisy-Simple、Diasy-MidDriven、Diasy-Balanced 和 Starburst 等拓扑选项，选中各选项时，相应的拓扑结构会显示在对话框中。在本实例我们使用默认值 Shortest。

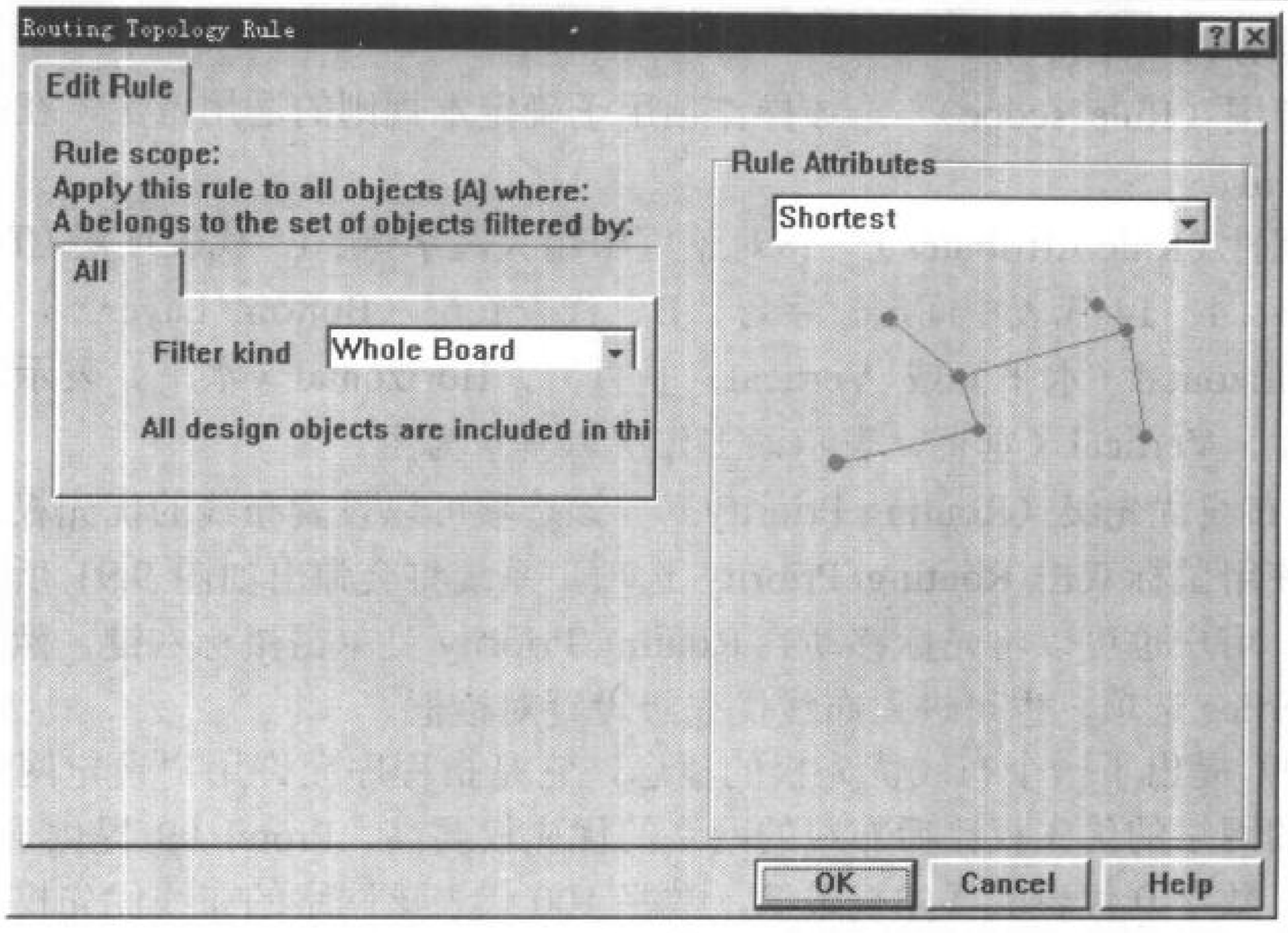


图 9.92　布线拓扑结构对话框

6）设置过孔的类型（Routing Via Style）　该选项用来设置自动布线过程中使用的过孔的样式。使用鼠标双击 Routing Via Style 选项，系统将会弹出如图 9.93 所示的过孔的类型对话框。用户也可以将光标移动到 Routing Via Style 处单击鼠标右键，然后选择快捷菜单的 Properties 选项，也可进入过孔的类型对话框。

通常过孔类型包括通孔（Through Hole）、层附近隐藏式盲孔（Blind Buried [Adjacent Layer]）和任何层对的隐藏式盲孔（Blind Buried [Any Layer Pair]）。层附近隐藏式盲孔指的是只穿透相邻的两个工作层；任何层对的隐藏式盲孔指可以穿透指定工作层对之间的任何工作层。本实例中选择通孔（Through Hole）。

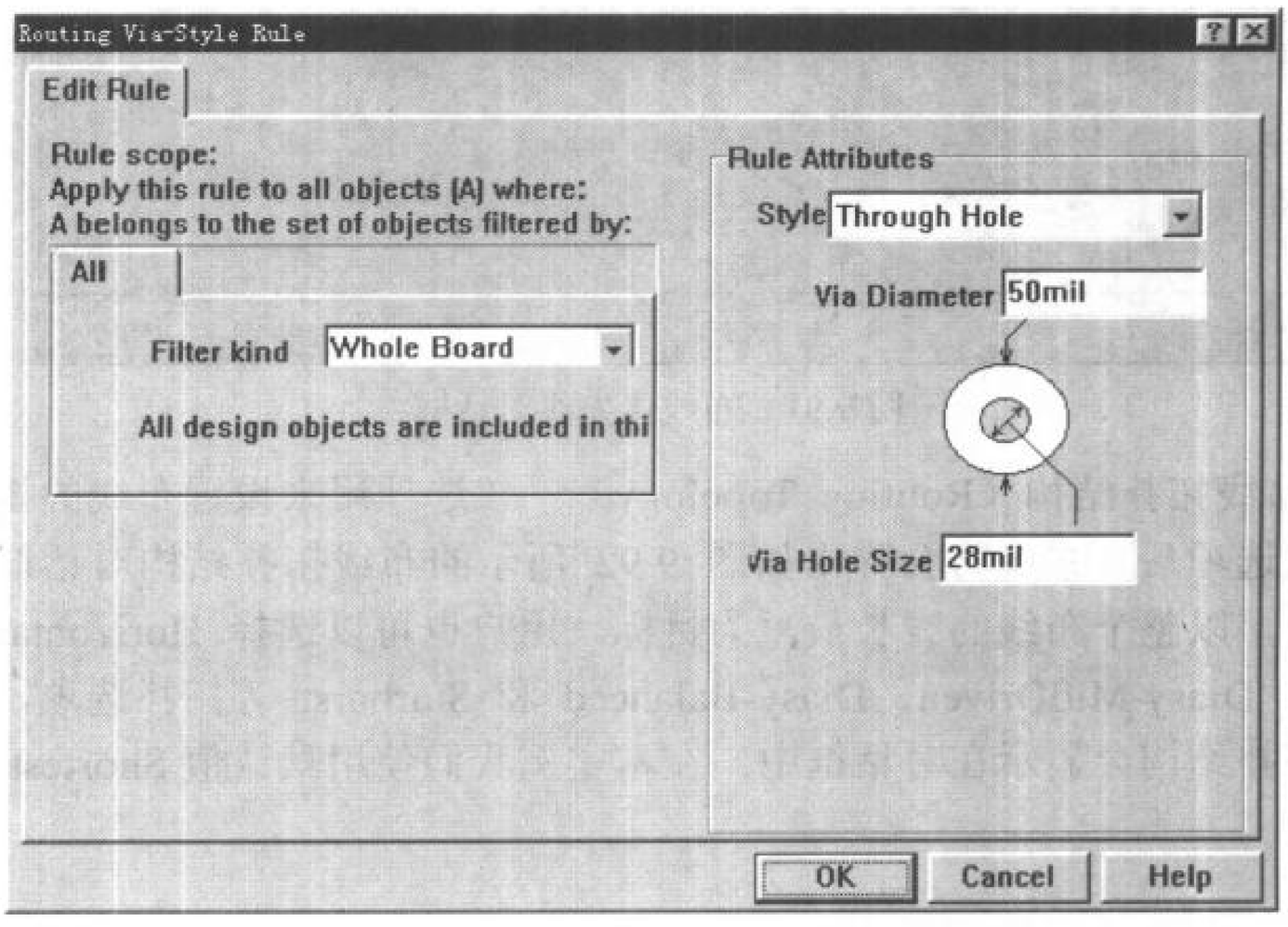


图 9.93　过孔的类型对话框

7）设置走线拐弯处与磁敏二极管的距离（SMD To Corner Constraint）　该选项用

来设置走线拐弯处与磁敏二极管的距离。因为磁敏二极管对周围的磁场比较敏感，而高频工作时的走线拐弯处容易辐射电磁波，因此，如果电路板上放置了磁敏二极管，则应保证其与走线拐角具有一定的距离。使用鼠标双击该选项后，系统将会弹出如图 9.94 所示的走线拐弯处与磁敏二极管的距离对话框。

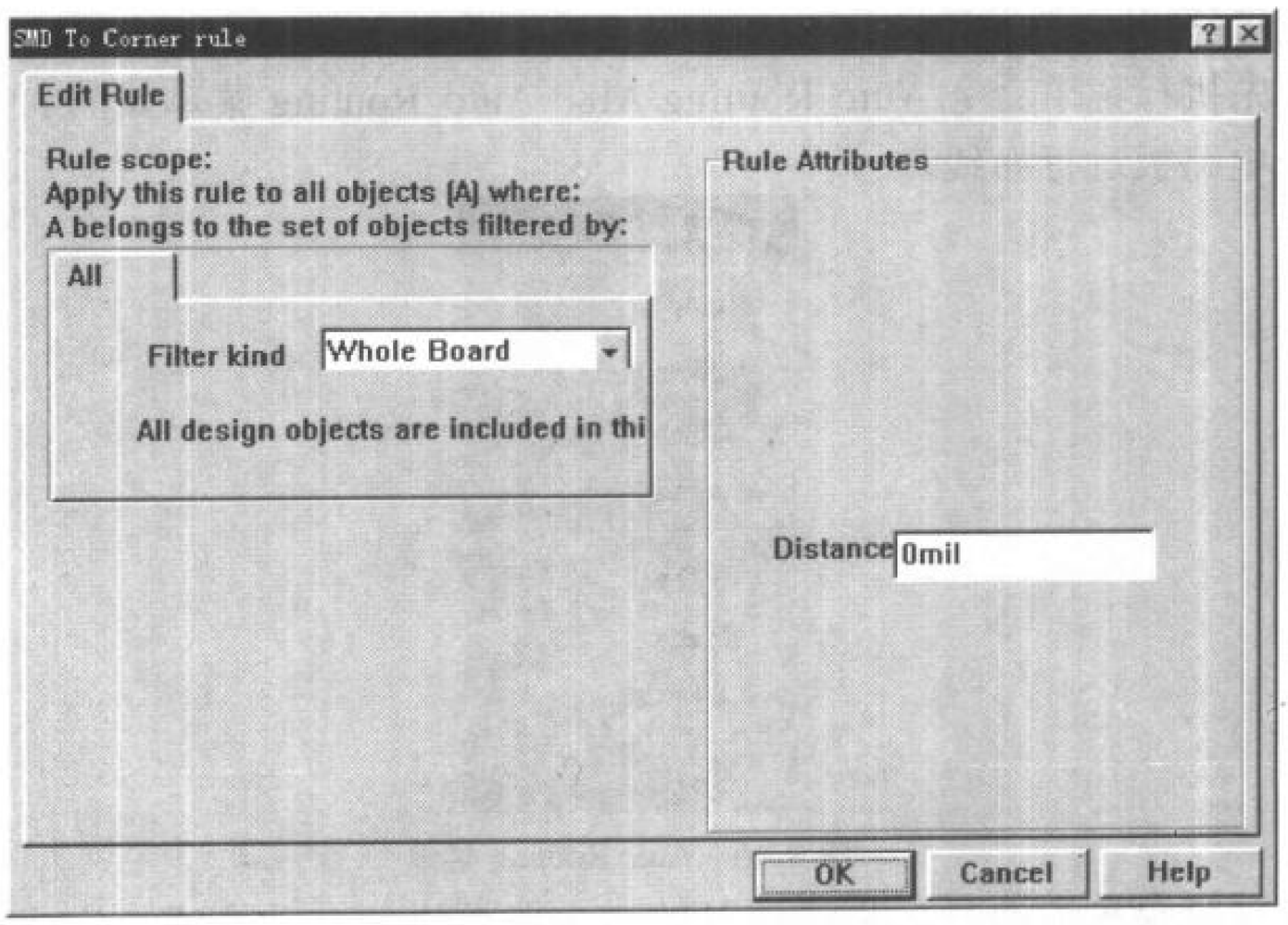


图 9.94　走线拐弯处与磁敏二极管的距离对话框

在该对话框右侧的 Distance 编辑框中可以输入走线拐弯处与磁敏二极管的距离，另外规则的适用范围可以设定为 Whole Board。

8）设置走线宽度（Width Constraint）　该选项可以设置走线的最大和最小宽度。使用鼠标双击该选项，系统将会弹出如图 9.95 所示的走线宽度设置对话框。

用户可以分别在 Minimum Width 编辑框中设置最小走线宽度，在 Maximum Width 编辑框中设置最大走线宽度，本实例分别设定为 10mil 和 20mil。

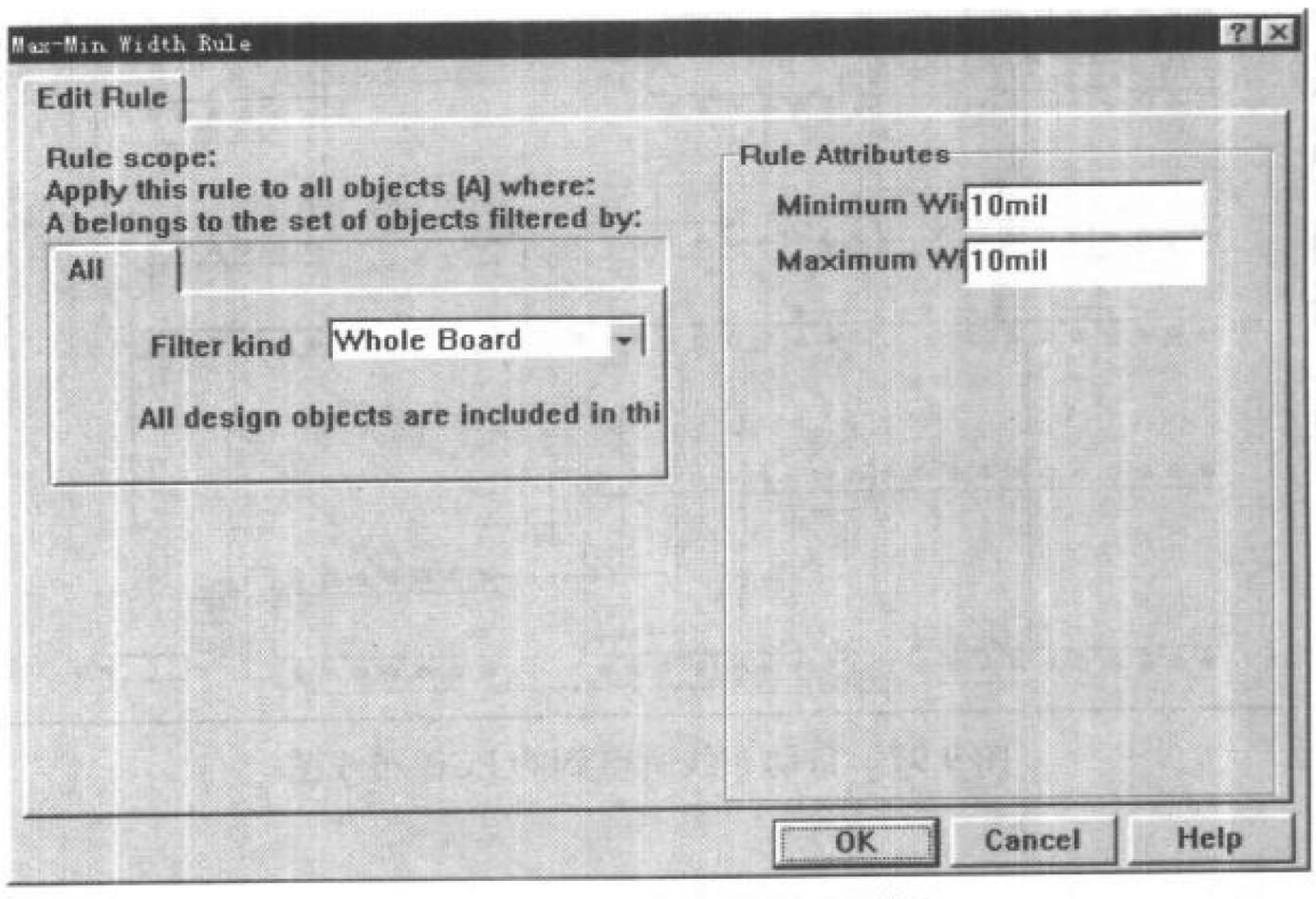


图 9.95　走线宽度设置对话框

9.9.2 自动布线

布线参数设置好后，就可以利用 Protel 99 提供的无网格布线器进行自动布线。执行自动布线的方法主要有以下几种。

1. 全局布线

（1）首先执行菜单命令 Auto Routing/All，Auto Routing 菜单如图 9.96 所示，选择 All 则对整个电路板进行布线。

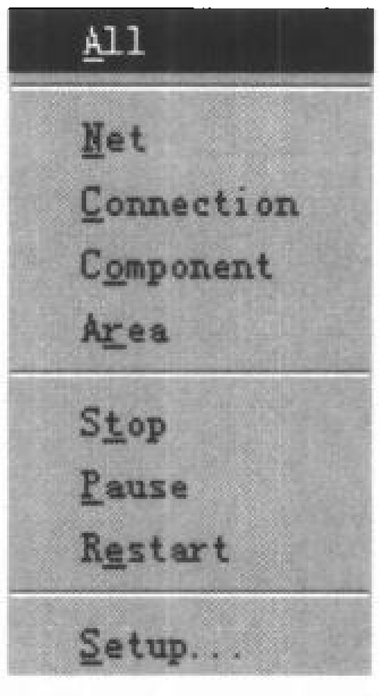


图 9.96 Auto Routing 菜单

（2）执行该菜单命令后，程序即开始对电路板进行自动布线。完成布线结果如图 9.97 所示。

因为电路图比较大，图 9.97 的元件细节没有显示，可以执行 View/Area 命令局部放大某些部分。图 9.98 即为放大某部分的布线细节。

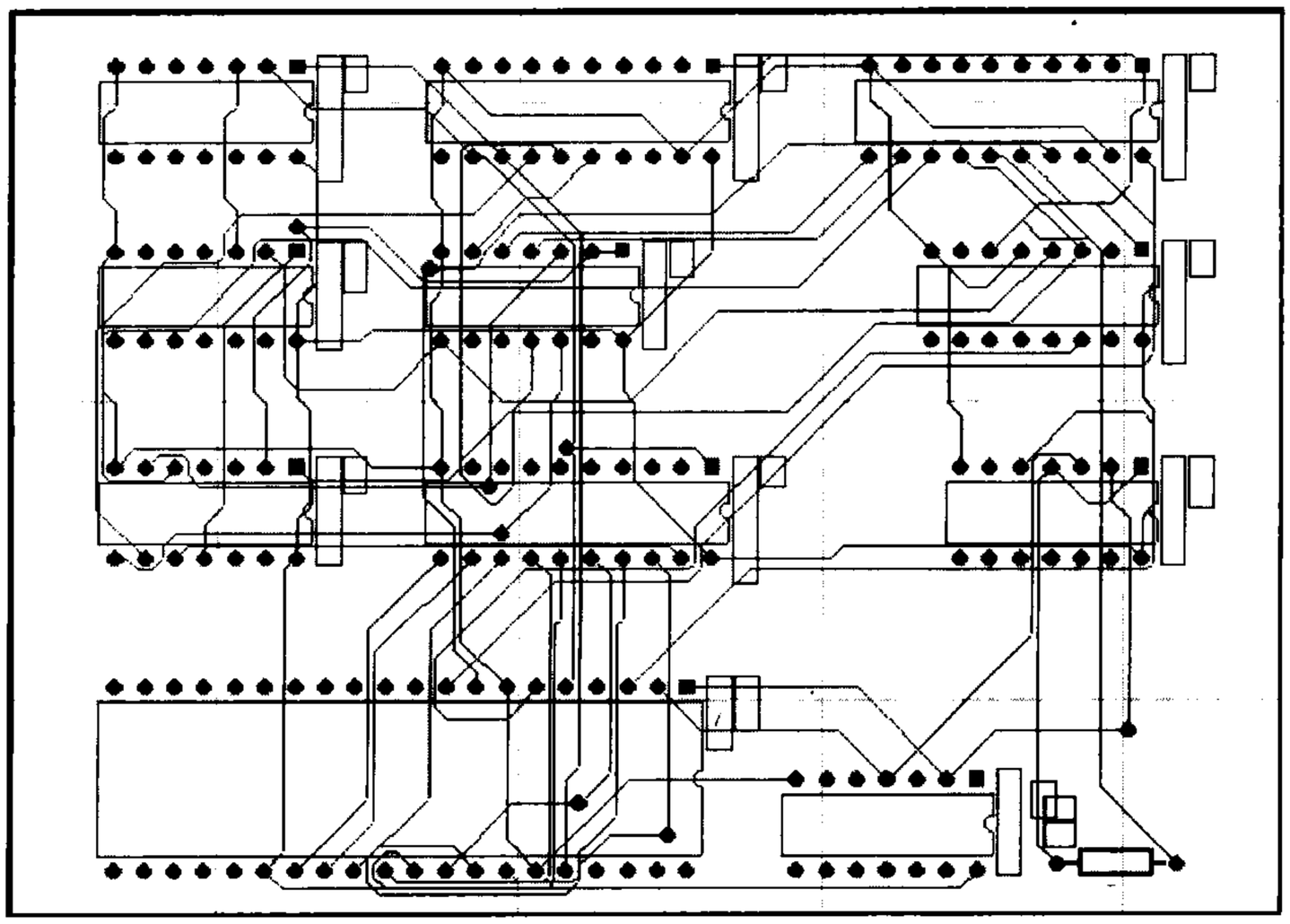


图 9.97 自动布线所得到的 PCB 布线图

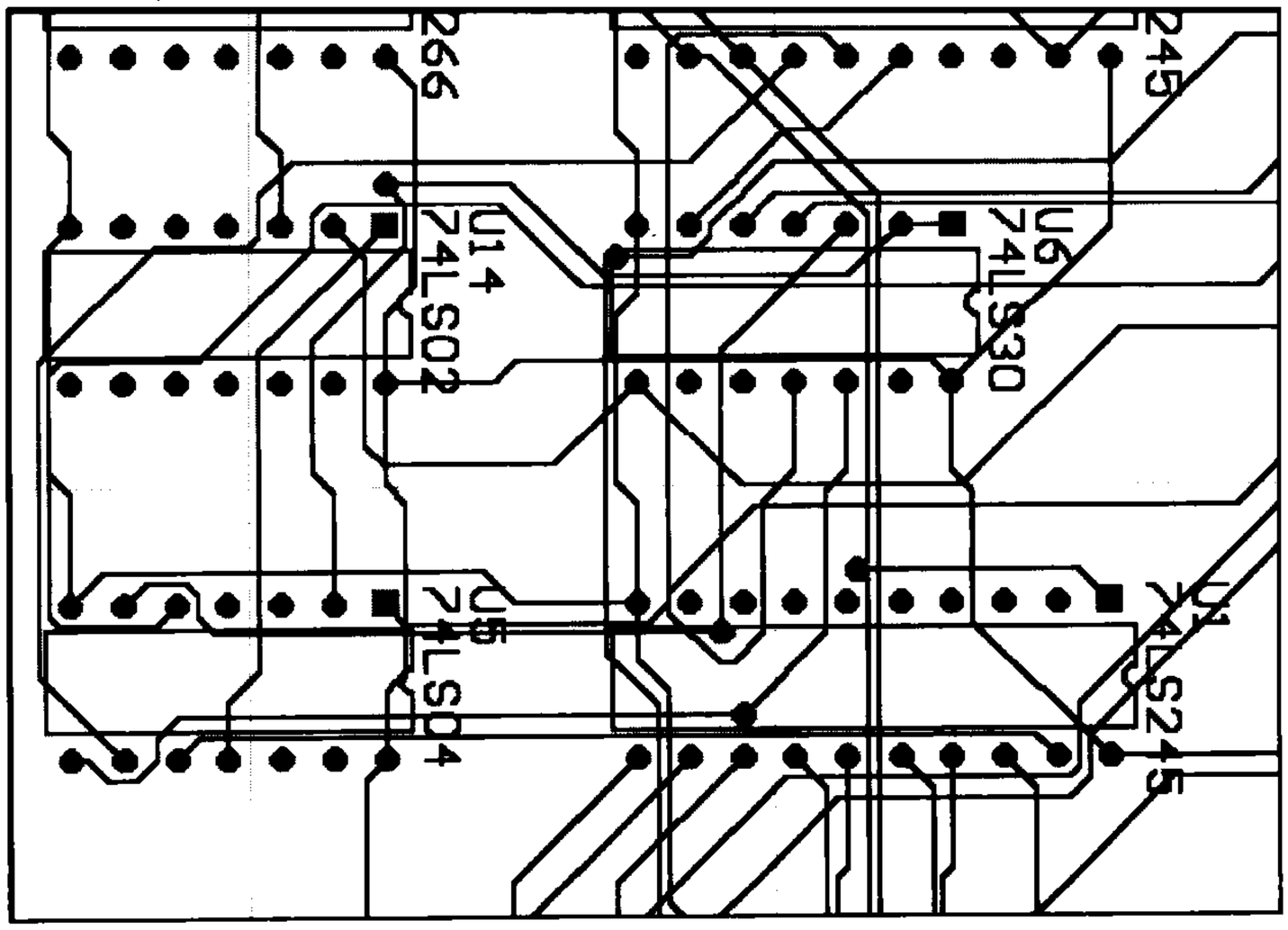


图 9.98　PCB 布线局部放大细节

2．对选定网络进行布线

用户首先定义需要自动布线的网络，然后执行菜单命令 Auto Routing/Nets，由程序对选定的网络进行布线工作。

（1）首先执行菜单命令 Auto Routing/Net。

（2）执行该命令后，光标变为十字形状，用户可以用鼠标选取需要进行布线的网络。当用户单击的为焊盘时，系统可能会弹出如图 9.99 所示的菜单（该菜单对于不同焊盘可能不同），一般应该选择 Pad 和 Connection 属性项，而不选择 Component 项，因为 Component 项仅仅是局限于当前元件的布线。

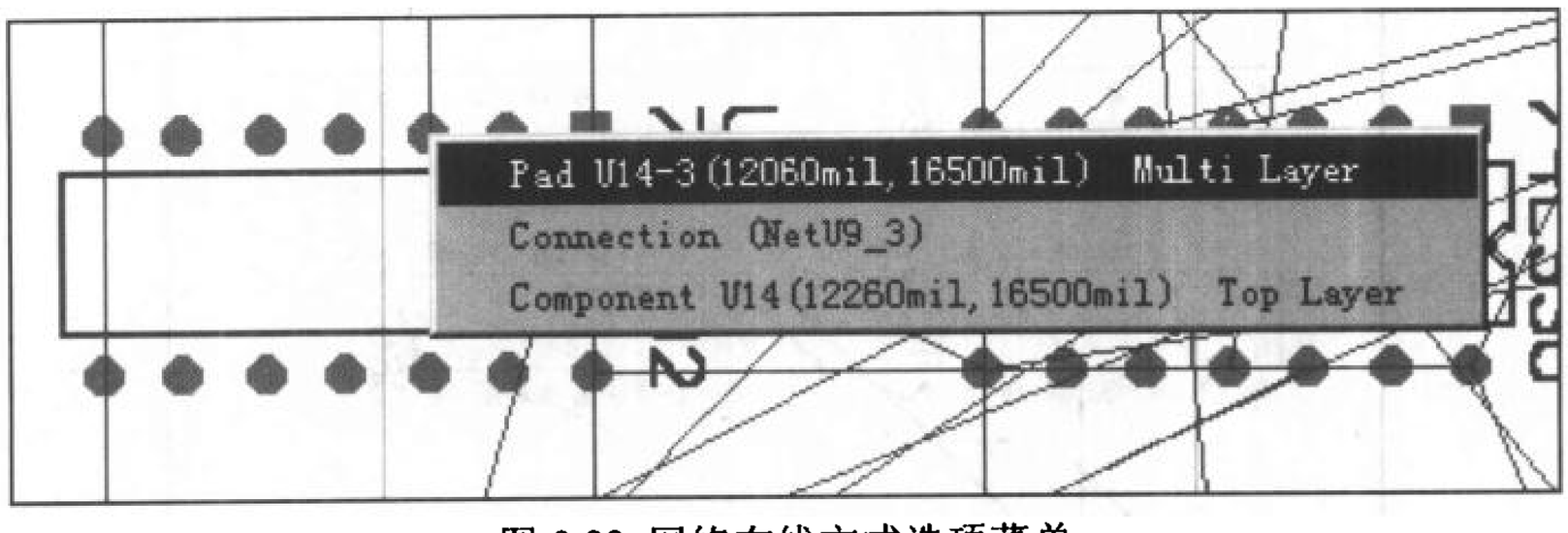


图 9.99 网络布线方式选项菜单

本例中选取元件 U14 的第 1 引脚和元件 U5 的第 11 引脚之间的网络飞线，元件 U6 的第 3 引脚和元件 U5 的第 6 引脚之间的网络飞线，元件 U6 的第 14 引脚和元件 U1 的第 20 引脚之间的网络飞线。由图 9.100 可以看到与这些飞线相连的网络都已被自动布线。

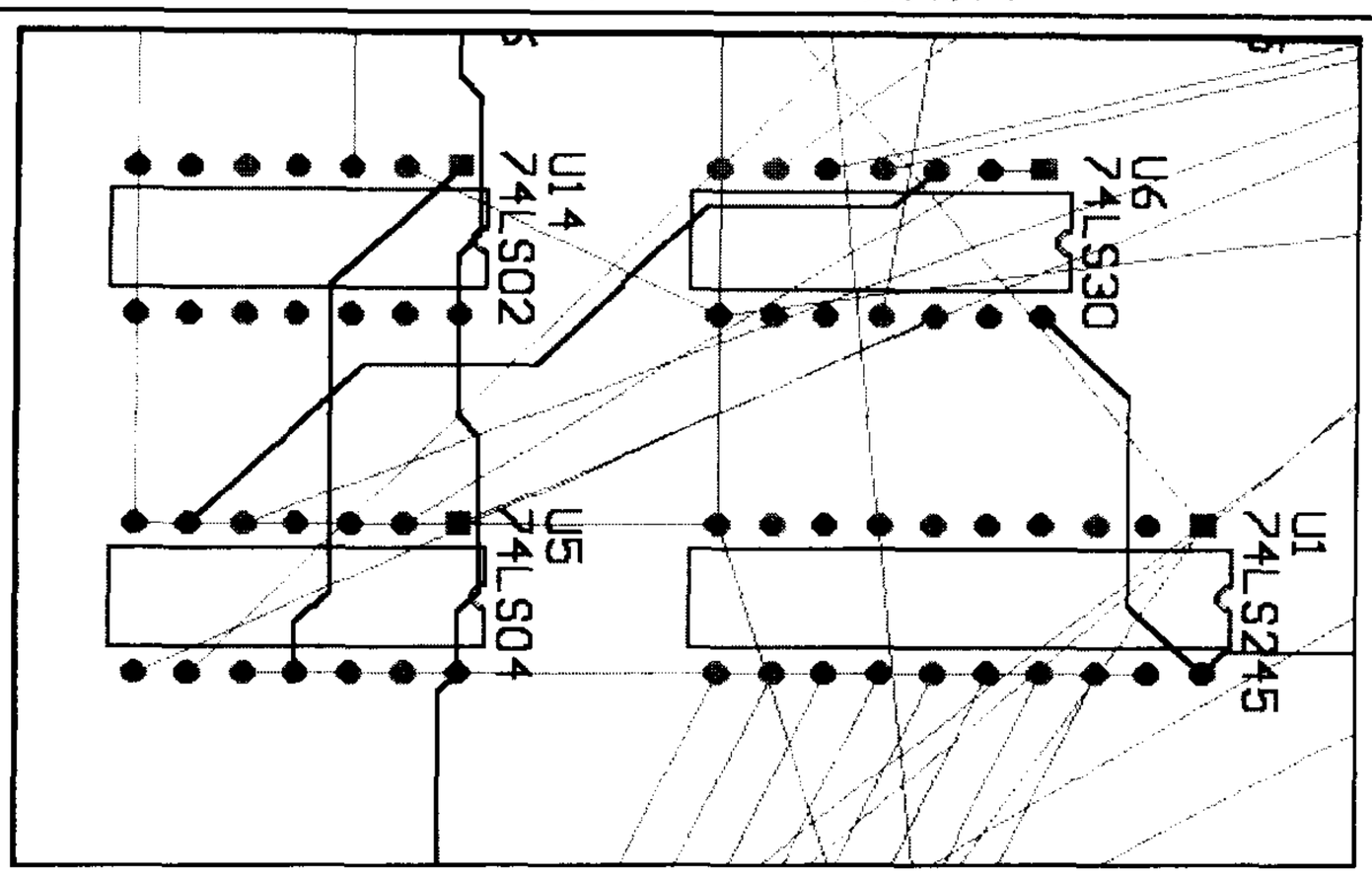


图 9.100　选定网络进行布线

注意：一般以 Net 选项进行布线时，选中某网络连线时，则与该网络连线相连接的所有网络线均被布线，如图 9.100 所示的布线即存在这种情况。

3．对两连接点进行布线

用户可以定义某条连线，然后执行菜单命令 Auto Routing/Connection，使程序仅对该条连线进行自动布线，也就是对两连接点之间进行布线。

（1）首先执行菜单命令 Auto Routing/ Connection。

（2）执行该命令后，光标变为十字形状，用户可以用鼠标选取需要进行布线的一条连线，本例中选取元件 U14 的第 1 引脚和元件 U5 的第 11 引脚之间的网络飞线，元件 U6 的第 3 引脚和元件 U5 的第 6 引脚之间的网络飞线，元件 U4 的第 14 引脚和元件 U6 的第 9 引脚之间的飞线，可以看到仅对飞线布线，如图 9.101 所示。

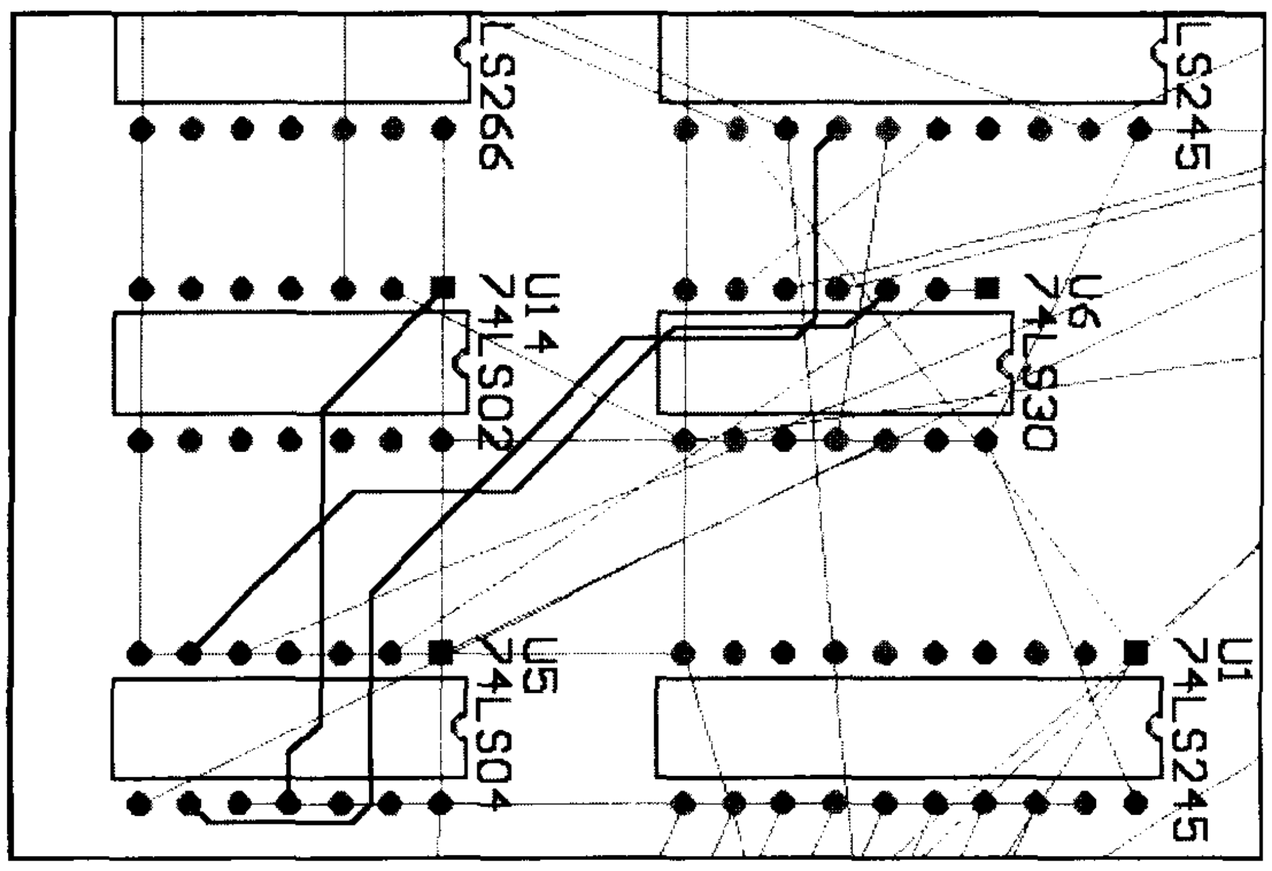


图 9.101　对两连接点进行布线

4．指定元件布线

用户定义某元件，然后执行菜单命令 Auto Routing/Component，使程序仅对与该元

件相连的网络进行布线。

（1）首先执行菜单命令 Auto Routing/Component。

（2）执行该命令后，光标变为十字形状，用户可以用鼠标选取需要进行布线的元件，本例中选取元件 U6 进行布线，可以看到系统完成了与 U6 有关的布线，如图 9.102 所示。

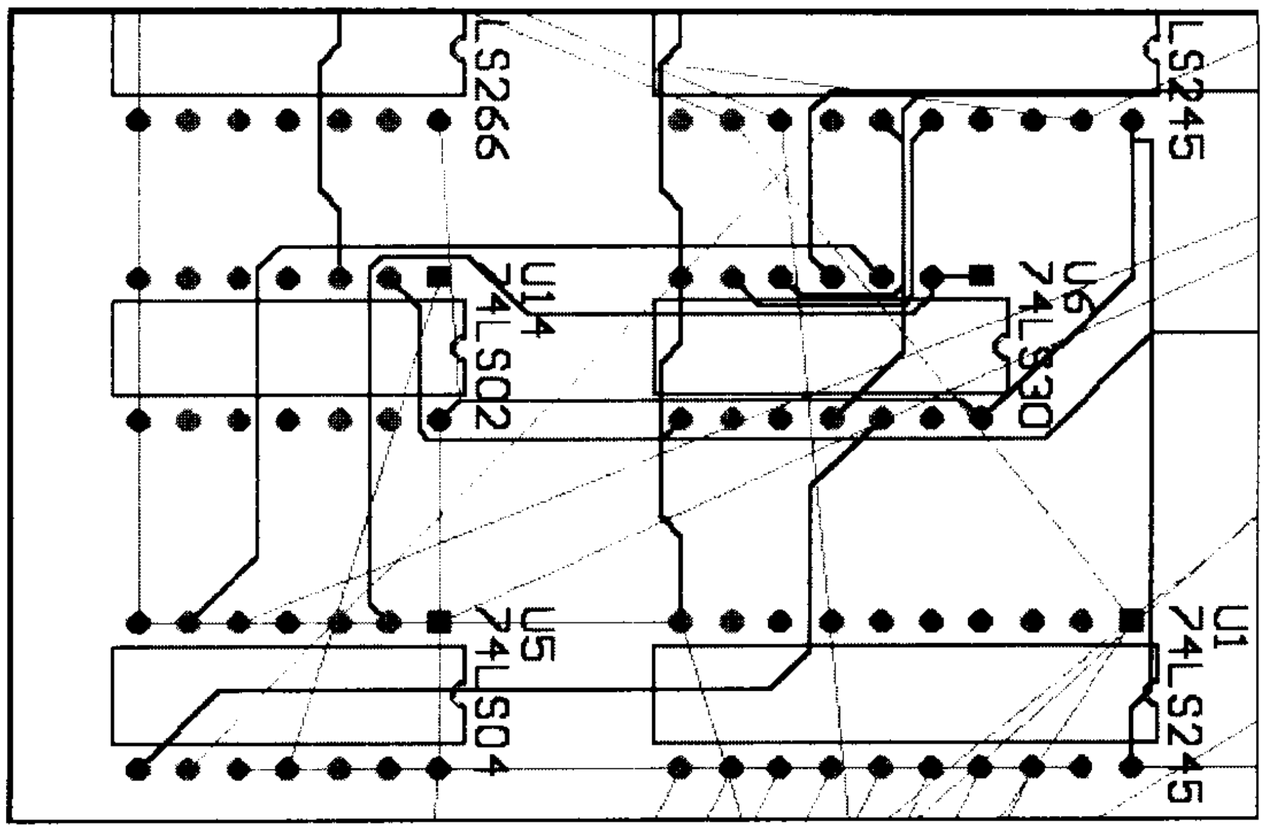


图 9.102　指定 U6 元件布线

5．指定区域进行布线

用户自己定义好布线区域，然后执行菜单命令 Auto Routing/Area，使程序的自动布线范围仅限于该定义区域内。

（1）首先执行菜单命令 Auto Routing/ Area。

（2）执行该命令后，光标变为十字形状，用户可以拖动鼠标选取需要进行布线的区域，该区域包括 U1、U5、U6 和 U14 元件，系统将会对此区域进行自动布线，如图 9.103 所示，可以看出与上述 4 个元件没有连线关系的地方没有布线。

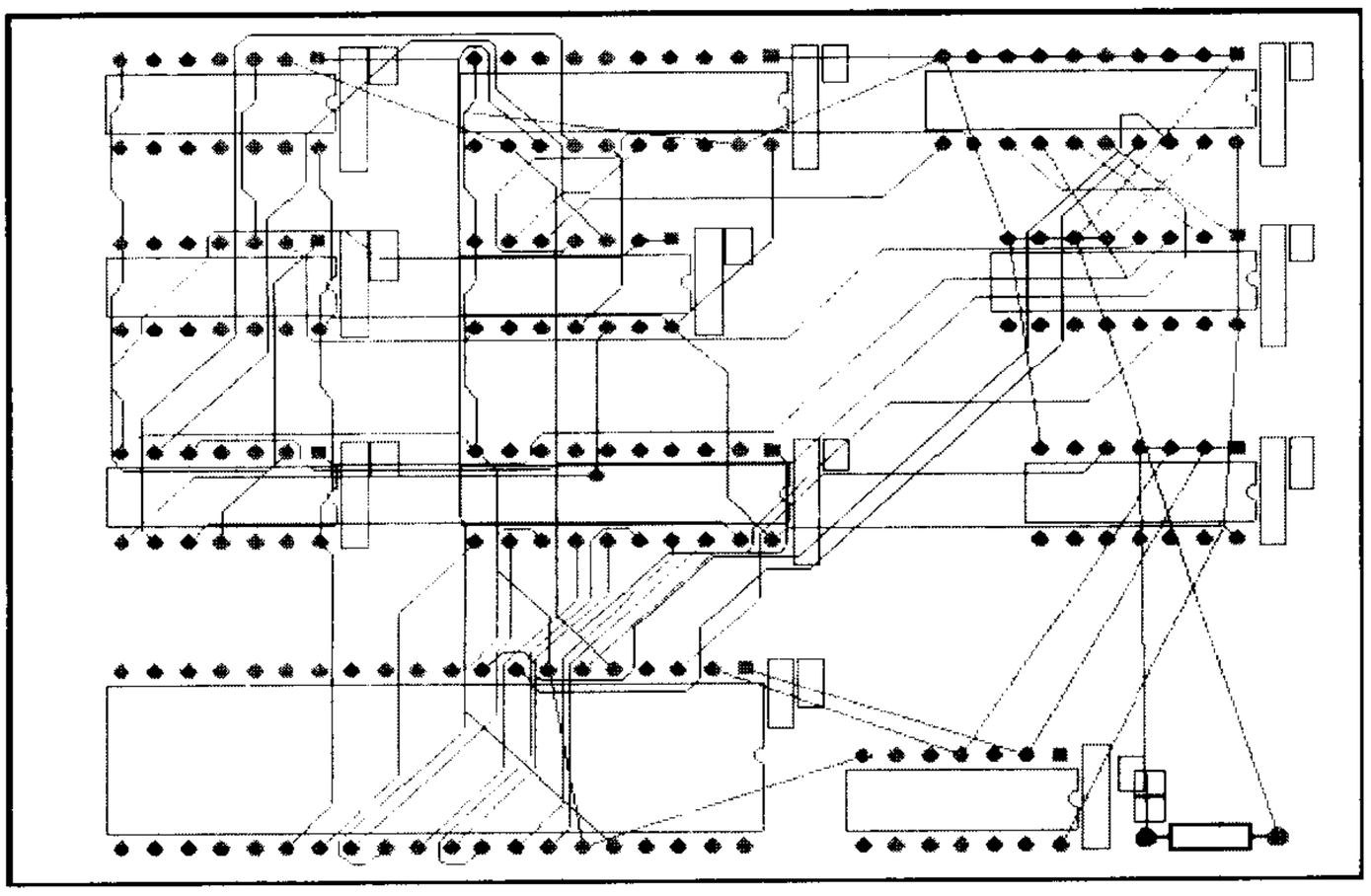


图 9.103　指定区域进行布线

6. 其他布线命令

还有其他与自动布线相关的命令，各命令项功能与操作如下：

（1）Stop　终止自动布线过程。

（2）Pause　暂停自动布线过程。

（3）Restart　重新开始自动布线过程。

7. 自动布线设置

当用户执行菜单命令 Auto Route/Setup 后，系统会弹出如图 9.104 所示的 Routing Passes 设置选项卡。该选项卡用来定义布线过程中的某些规则。

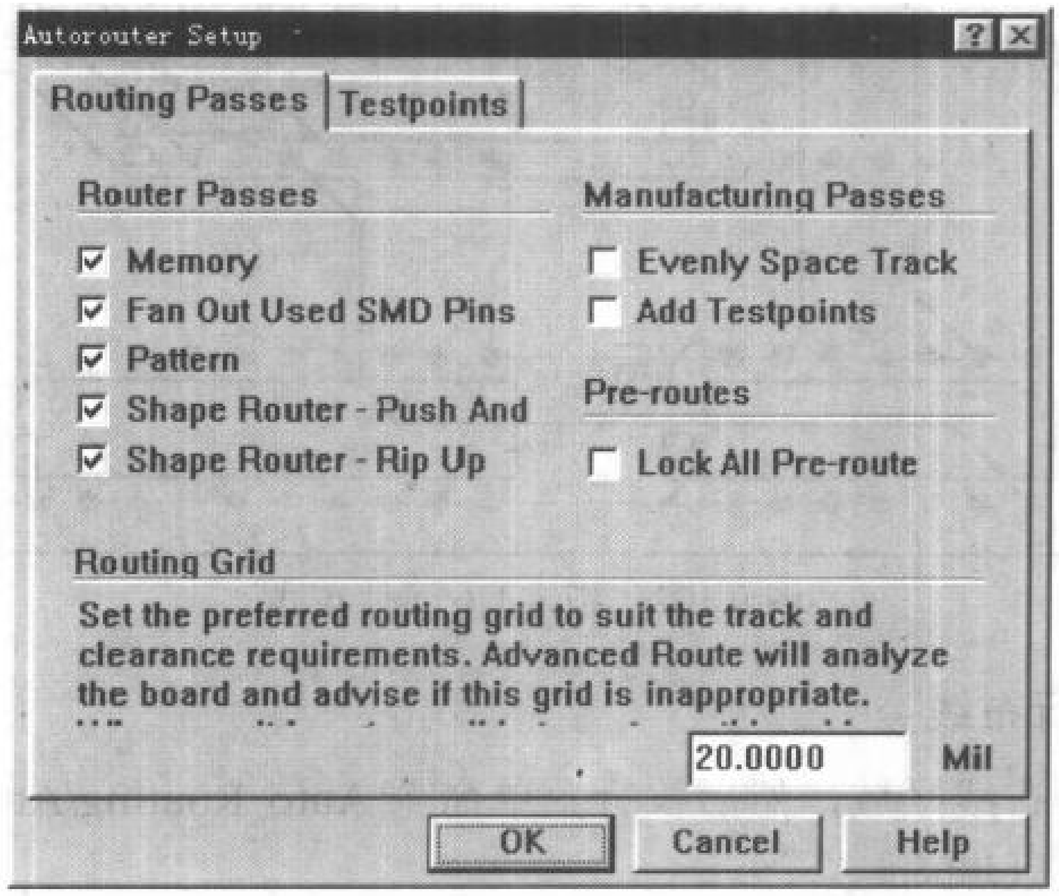


图 9.104　Routing Passes 设置选项卡

用鼠标单击按钮 Testpoints，即可出现如图 9.105 所示的选项卡。该选项卡用来设置测试点的特性。

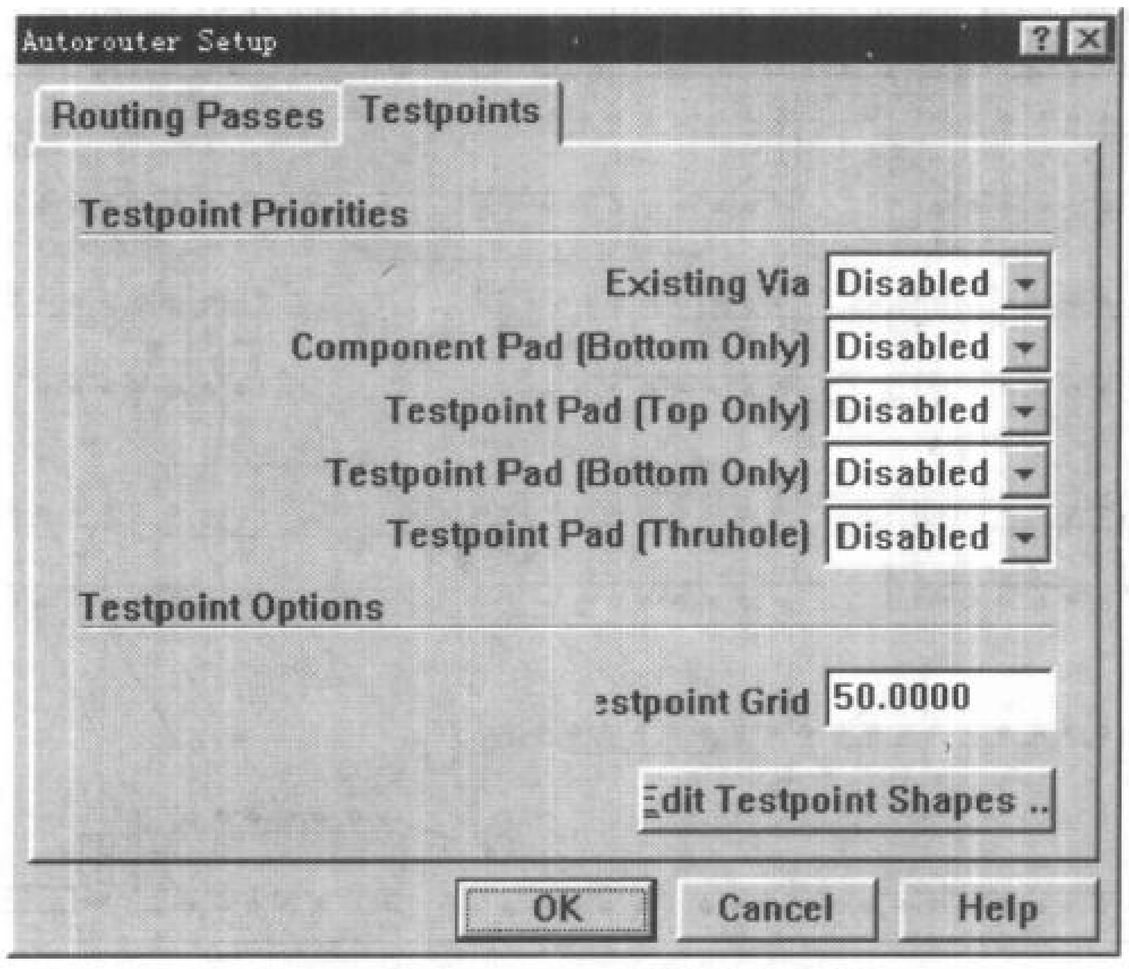


图 9.105　Testpoints 设置对话框

9.10　手工调整布线

Protel 99 的自动布线功能虽然非常强大，但是自动布线时多少也会存在一些令人不满意的地方。而一个设计美观的印制电路板往往都在自动布线的基础上进行多次修改，才能将其设计得尽善尽美，下面以图 9.97 的 PCB 布线图为例讲述如何进行手工调整。

9.10.1　调整布线

在 Tools/Un-Route 菜单下提供了几个常用于手工调整布线的命令，如图 9.106 所示，这些命令可以分别用来进行不同方式的布线调整。

●All　拆除所有布线，进行手动调整。

●Net　拆除所选布线网络，进行手动调整。

●Connection　拆除所选的一条布线，进行手动调整。

●Component　拆除与所选的元件相连的布线，进行手动调整。

图 9.106　调整布线命令

下面以 Connection 命令为例来介绍调整布线的操作步骤。我们对图 9.107 所示的元件 U10 的 5 引脚和 U15 的 3 引脚之间，元件 U1 的 20 引脚和 U6 的 14 引脚之间的连接线路进行手工调整。

（1）首先使用鼠标在层面选择标签上选择工作层面，将工作层面切换到顶层（Top Layer），使顶层为当前活动的工作层面。

（2）然后执行菜单命令 Tools/Un-Route/Connection。

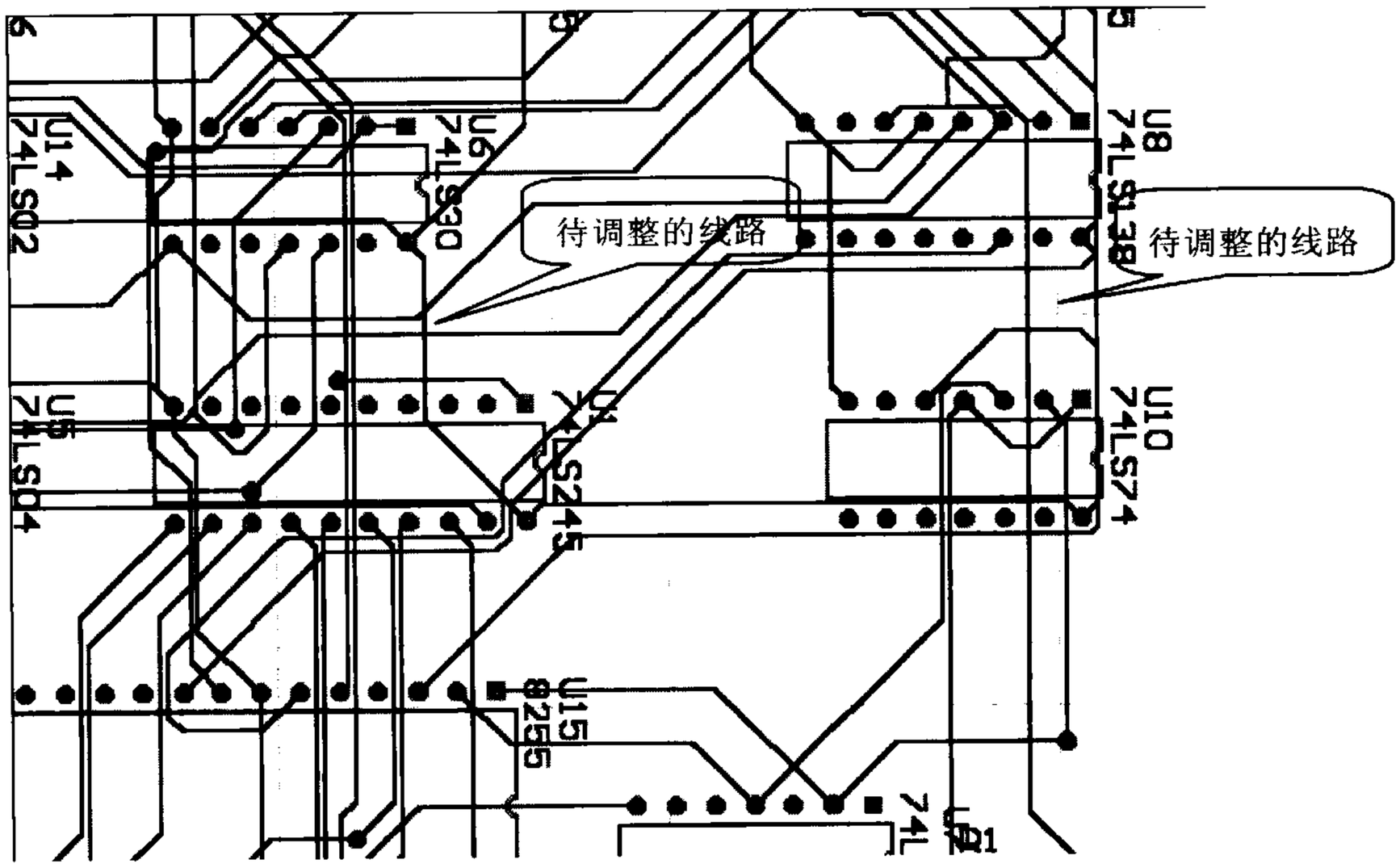


图 9.107　待调整的线路

（3）执行完该命令后，光标变为十字，移动光标到要拆除的网络上，单击鼠标左键确定，这里选取元件 U10 的 5 引脚和 U15 的 3 引脚之间的连线。此时发现原先的该连线会消失。

接着将工作层面切换到 Bottom 层，再执行 Tools/Un-Route/Connection 命令，然后选取元件 U1 的 20 引脚和 U6 的 14 引脚之间的连接线，此时发现原先的该连线会消失。拆线过程结束，如图 9.108 所示。

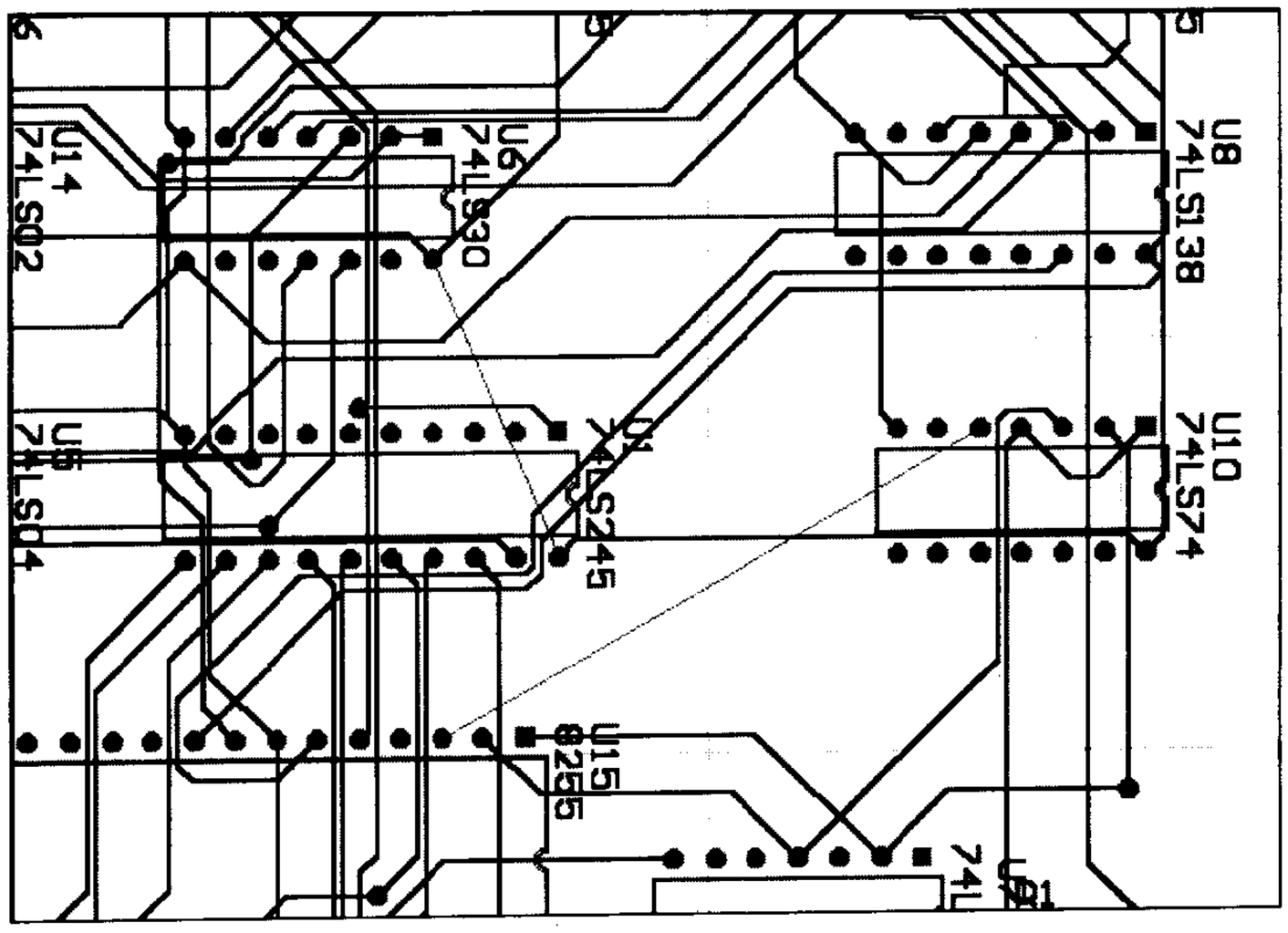


图 9.108　拆线后的结果

（4）接着进入 Top 工作层面，执行菜单命令 Place/Track，将上述已拆除的元件 U10 的 5 引脚和 U15 的 3 引脚之间的连线重新走线。

然后进入 Bottom 工作层面，执行菜单命令 Place/Track，将上述已拆除的元件 U1 的 20 引脚和 U6 的 14 引脚之间的连接线重新走线，重新走线后的 PCB 布线图如图 9.109 所示。

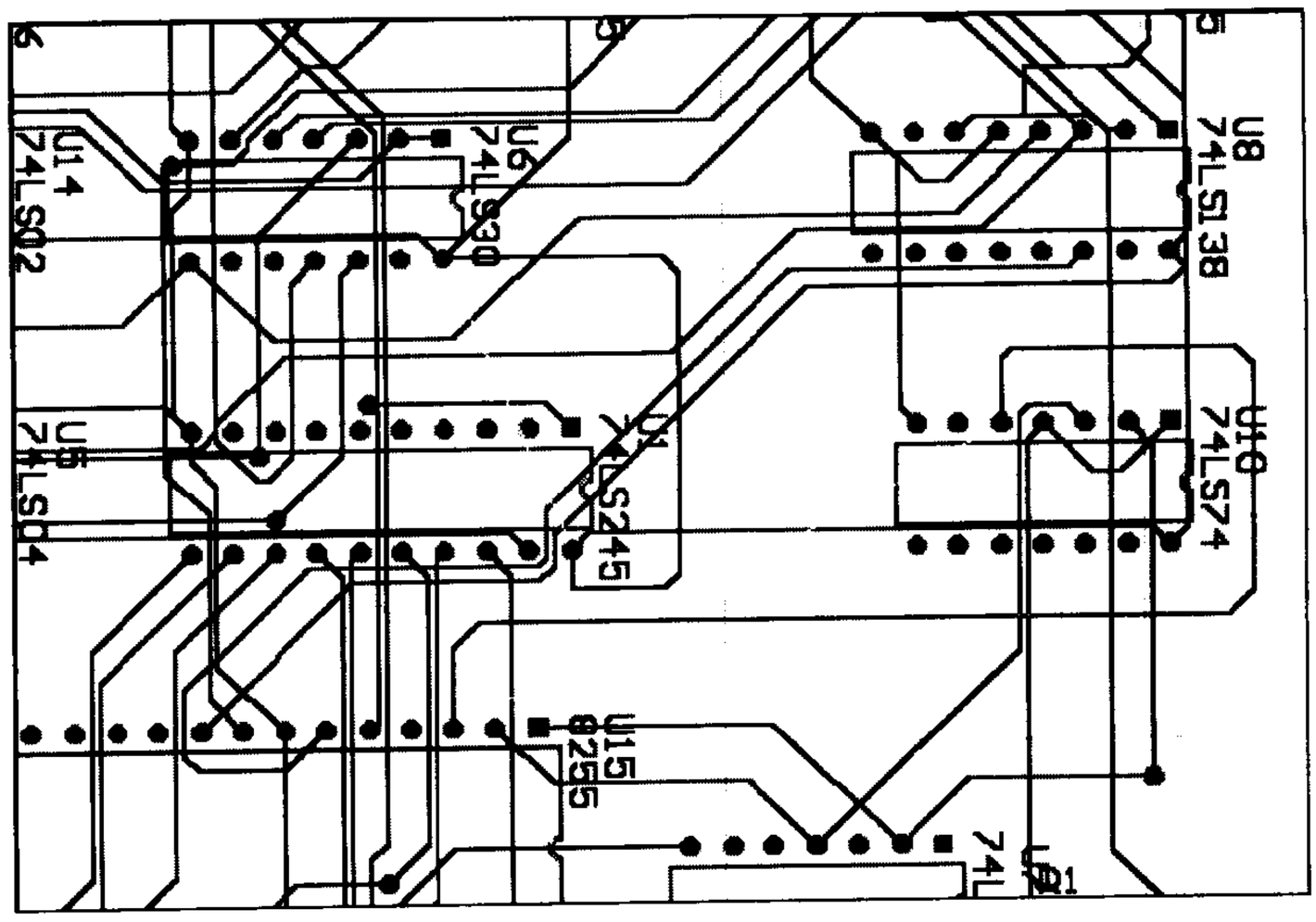


图 9.109　重新布线后的 PCB 电路图

9.10.2　电源/接地线的加宽

为了提高抗干扰能力，增加系统的可靠性，往往需要将电源/接地线和一些过电流较大的线加宽。

（1）移动光标，将光标指向需要加宽的电源/接地线或其他线，这里加宽 U8 的 5 引脚的接地以及 U15 的 35 引脚。

（2）双击鼠标左键，出现如图 9.110 所示的对话框。

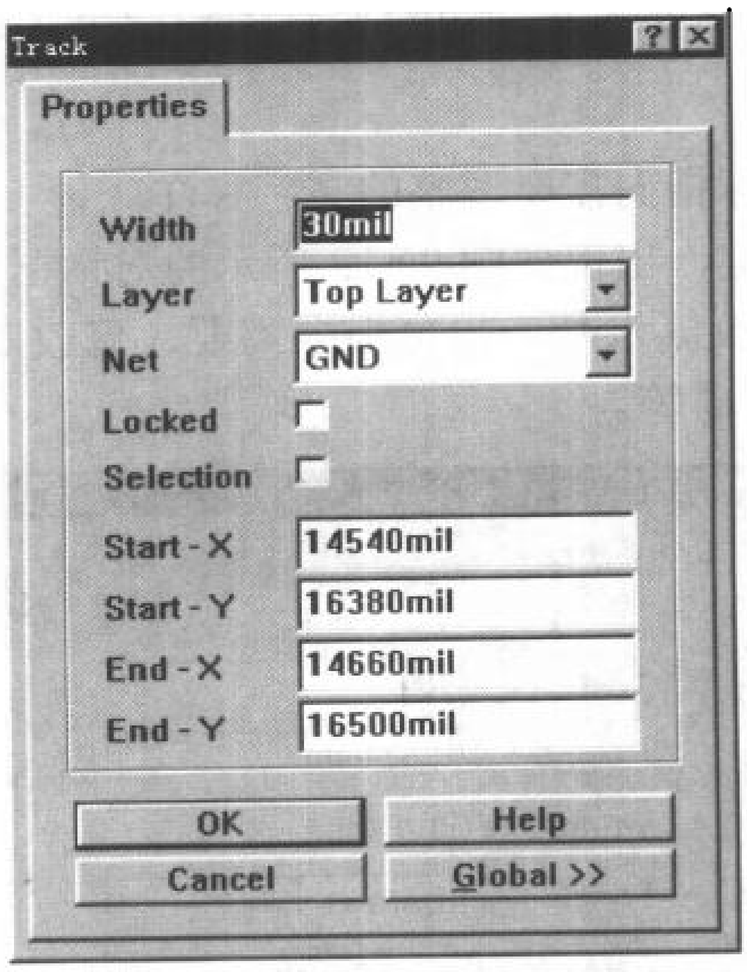


图 9.110　设置导线属性对话框

（3）用户在对话框中的 Width 选项中输入实际需要的宽度值即可。电源/接地线被加宽后结果如图 9.111 所示，如果要加宽其他线，也可按同样方法进行操作。

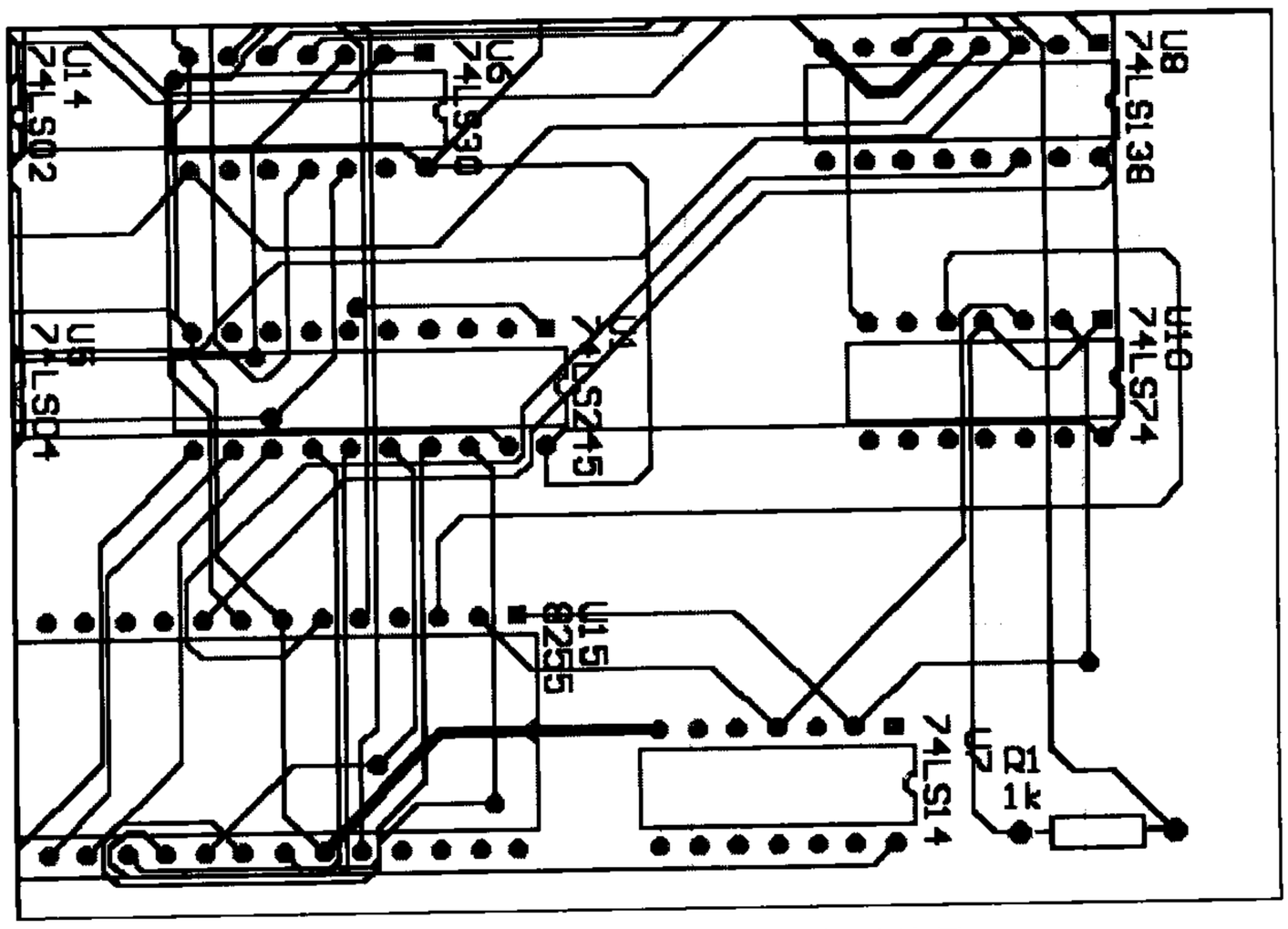


图 9.111　电源/接地线被加宽后结果

9.10.3 文字标注的调整

在进行自动布局时，一般元件的标号以及注释等将从网络表中获得，并被自动放置到 PCB 上。经过自动布局后，元件的相对位置与原理图中的相对位置将发生变化，在经过手动布局调整后，有时元件的序号会变得很杂乱，所以经常需要对文字标注进行调整，使文字标注排列整齐，字体一致，使电路板更加美观。调整文字标注一般可以对元件进行流水号更新，使流水号排列保持一致性，这样就需要对原理图相应的元件流水号也进行更新。下面分别讲述流水号更新以及原理图相应更新的操作。

1. 手动更新流水号

（1）移动光标，将光标指向需要调整的文字标注。

（2）然后双击鼠标左键，出现如图 9.112 所示的对话框。

（3）此时用户可以修改流水号，也可根据需要，修改对话框中文字标注的内容、字体、大小、位置及放置方向等。

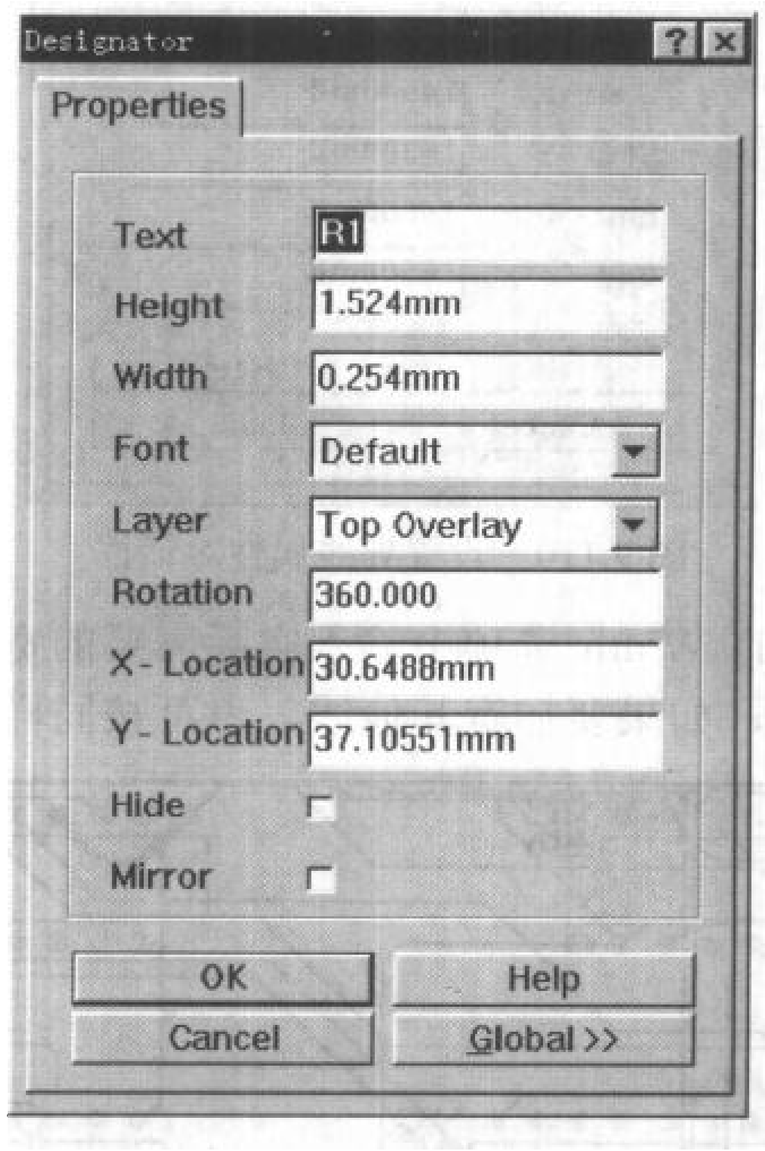


图 9.112 文字标注设置对话框

2. 自动更新流水号

（1）首先执行 Tools/Re-Annotate 菜单命令，系统将弹出如图 9.113 所示的选择流水号方式对话框。

系统提供了 5 种更新方式，下面分别说明。

●By Ascending X Then Ascending Y 选项　该选项表示先按横坐标从左到右，然后再按纵坐标从下到上编号，如图 9.114 所示。

●By Ascending X Then Descending Y 选项　该选项表示先按横坐标从左到右，然后再按纵坐标从上到下编号，如图 9.115 所示。

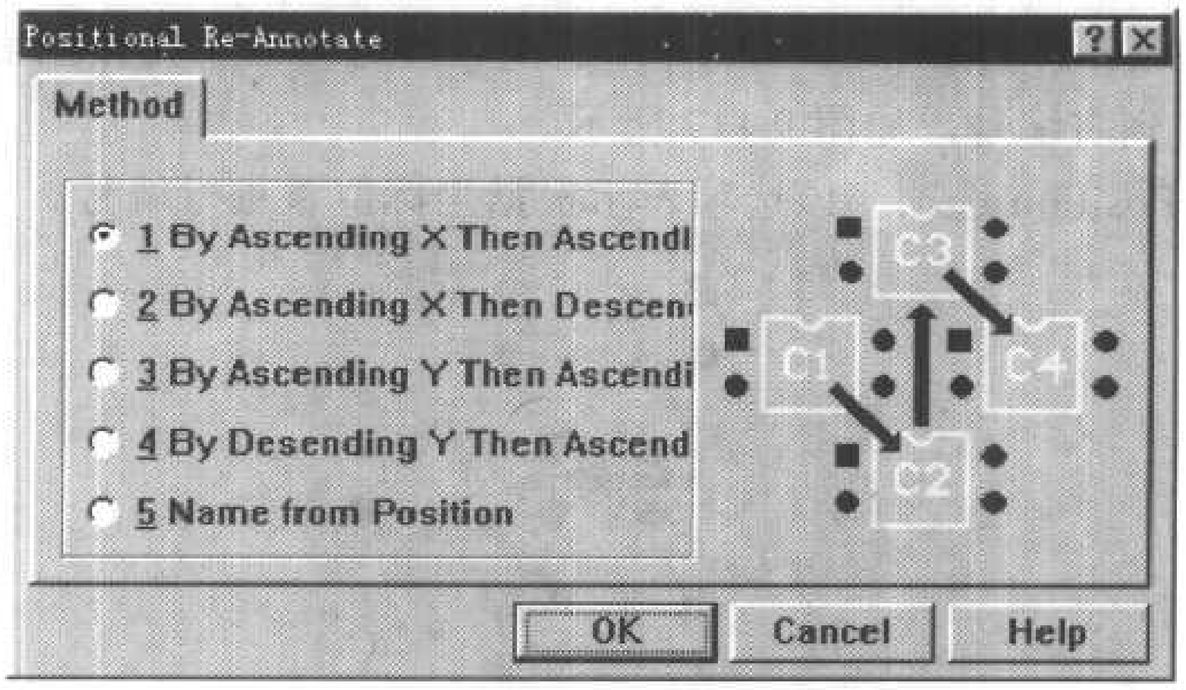


图 9.113　选择流水号方式对话框

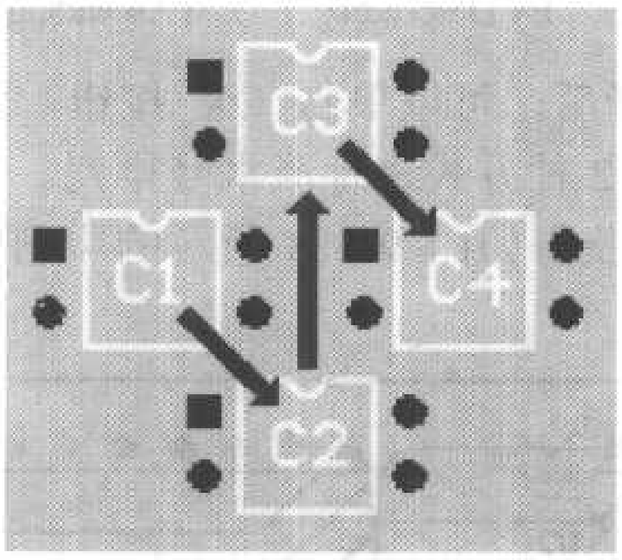


图 9.114　By Ascending X Then Ascending Y 方式

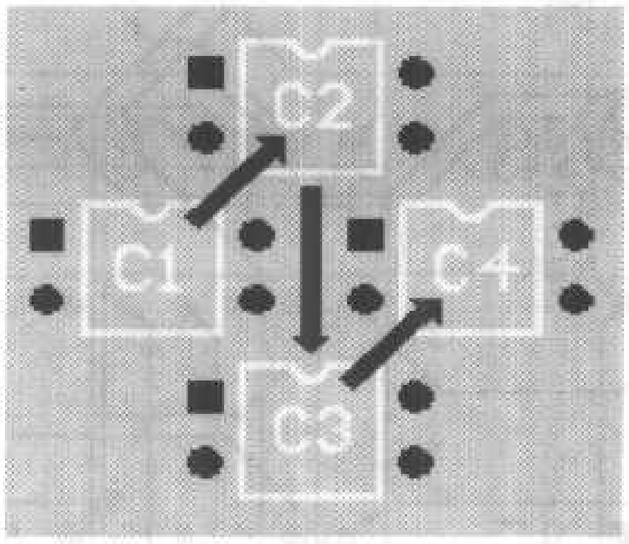


图 9.115　By Ascending X Then Descending Y 方式

●By Ascending Y Then Ascending X 选项　该选项表示先按纵坐标从下到上，然后再按横坐标从左到右编号，如图 9.116 所示。

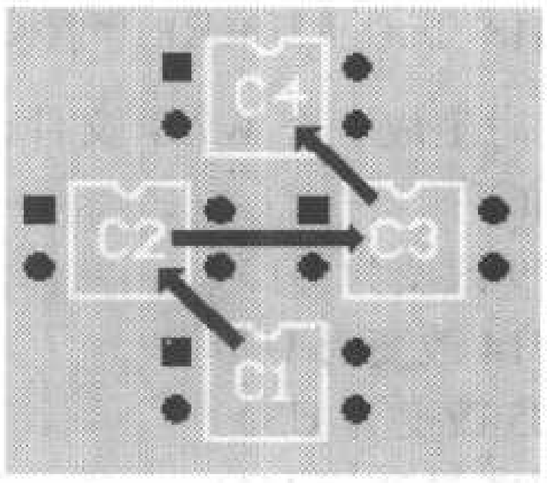


图 9.116　By Ascending Y Then Ascending X 方式

●By Descending Y Then Ascending X 选项　该选项表示先按纵坐标从上到下，然后再按横坐标从左到右编号，如图 9.117 所示。

●Name from Position 选项　该选项表示根据坐标位置进行编号。

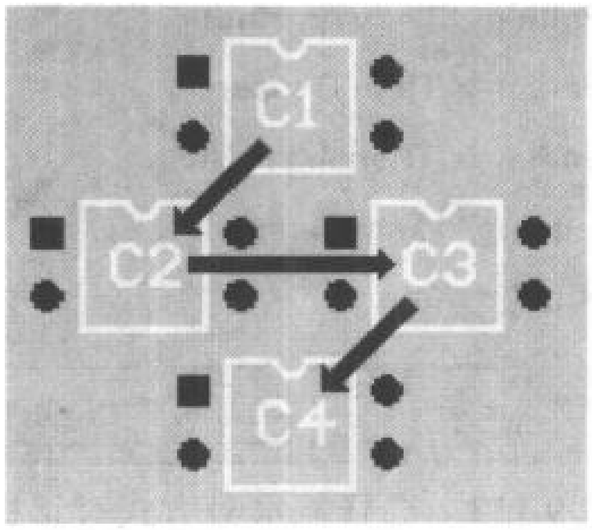


图 9.117　By Descending Y Then Ascending X 方式

（2）当完成上面方式选择后，可以单击 OK 按钮，系统将按照设定的方式对元件流水号重新编号。这里选择第 2 种方式进行流水号排列。

元件经过重新编号后可以获得如图 9.118 所示的印制电路板。图示为局部放大的图形，其他部位一样产生变化。

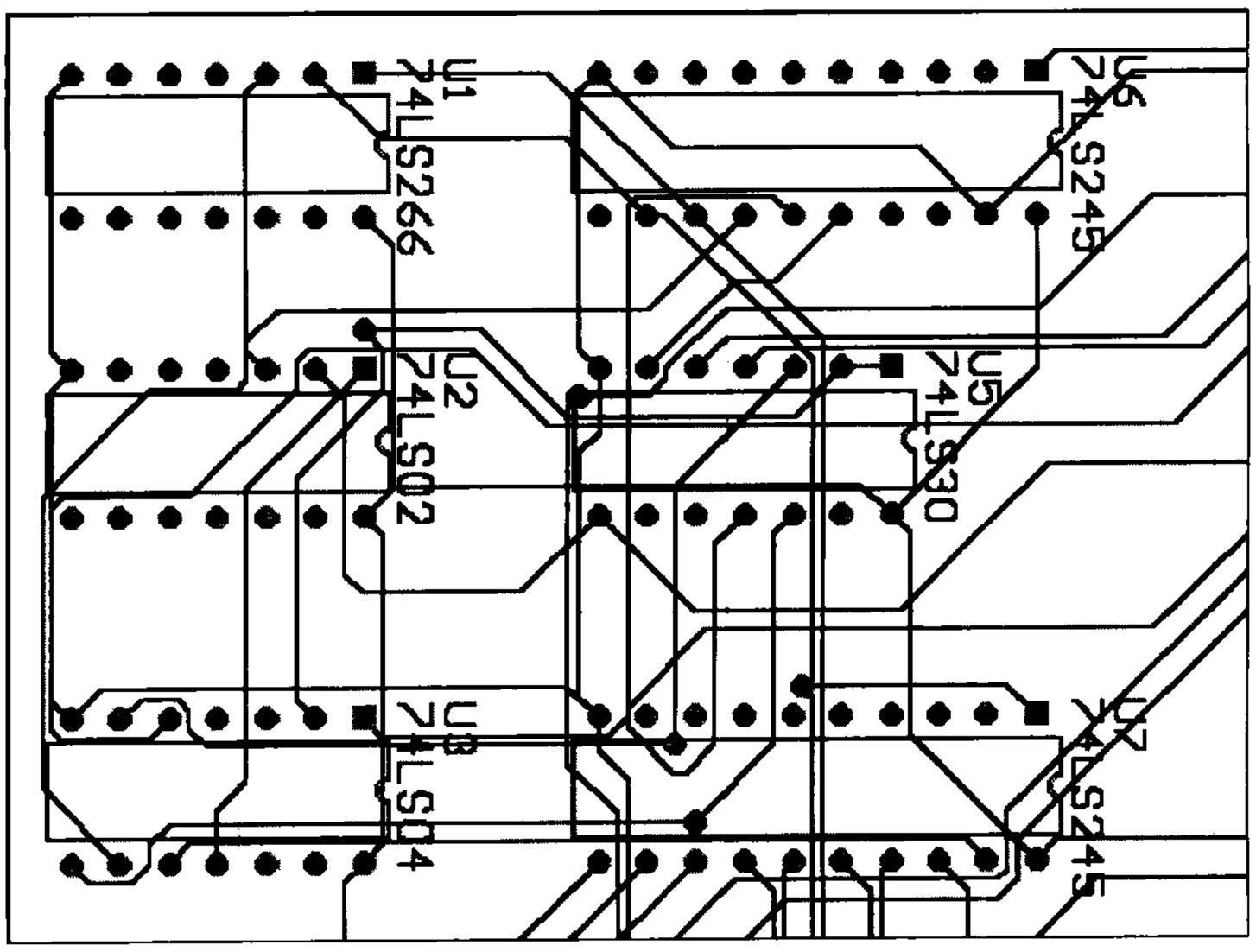


图 9.118　元件重新编号的印制板电路

元件重新编号后，系统将同时生成一个.WAS 文件，记录了元件编号的变化情况，本实例生成的 PCB4.WAS 文件如下：

U9	U1	（元件 U9 改变为 U1）
U14	U2	（元件 U14 改变为 U2）
U5	U3	（元件 U5 改变为 U3）
U15	U4	（元件 U15 改变为 U4）
U6	U5	（元件 U6 改变为 U5）

U4	U6	（元件 U4 改变为 U6）
U1	U7	（元件 U1 改变为 U7）
U7	U8	（元件 U7 改变为 U8）
U3	U9	（元件 U3 改变为 U9）
U8	U10	（元件 U8 改变为 U10）
U10	U11	（元件 U10 改变为 U11）

3．更新原理图

当 PCB 的元件流水号发生了改变后，电路原理图也应该相应改变，这可以在 PCB 环境下实现，也可以返回原理图环境实现相应改变。下面分别进行讲解。

●在 PCB 环境中更新原理图的相应流水号，其操作步骤如下：

（1）首先执行 Design/Update Schematic 命令，系统将弹出如图 9.119 所示的对话框。在该对话框选择需要更新的原理图。这里选择 Part4。

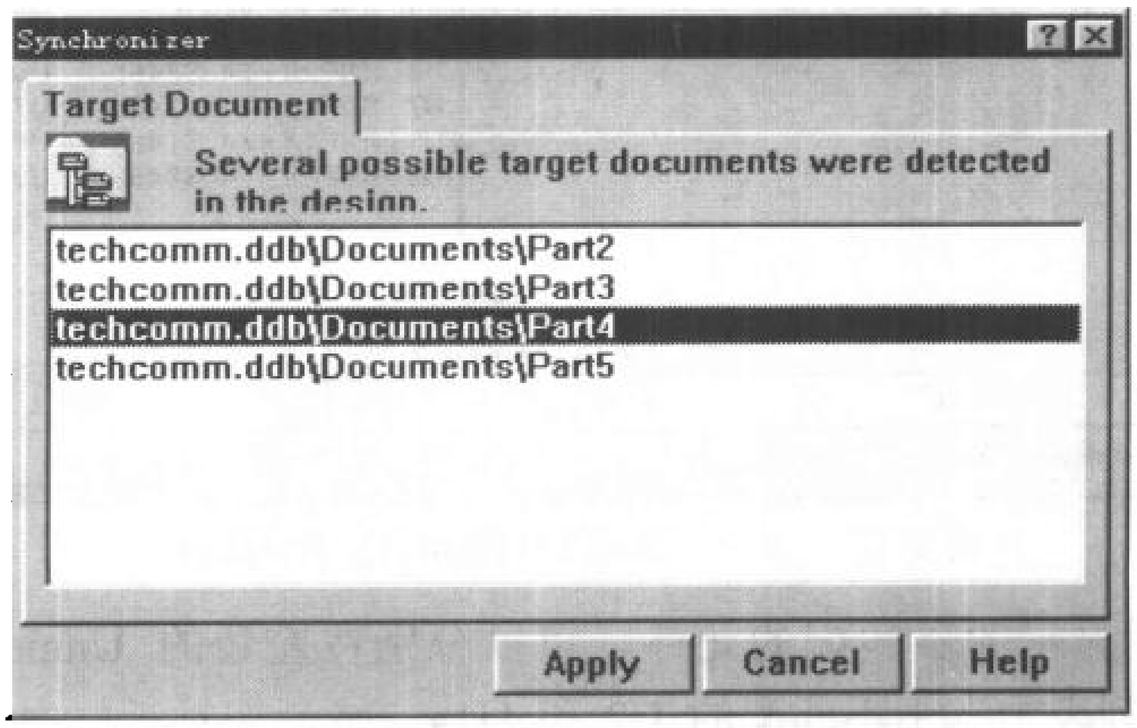


图 9.119　目标文件选择对话框

（2）选择了原理图后，单击 Apply 按钮，系统将弹出如图 9.120 所示的对话框。

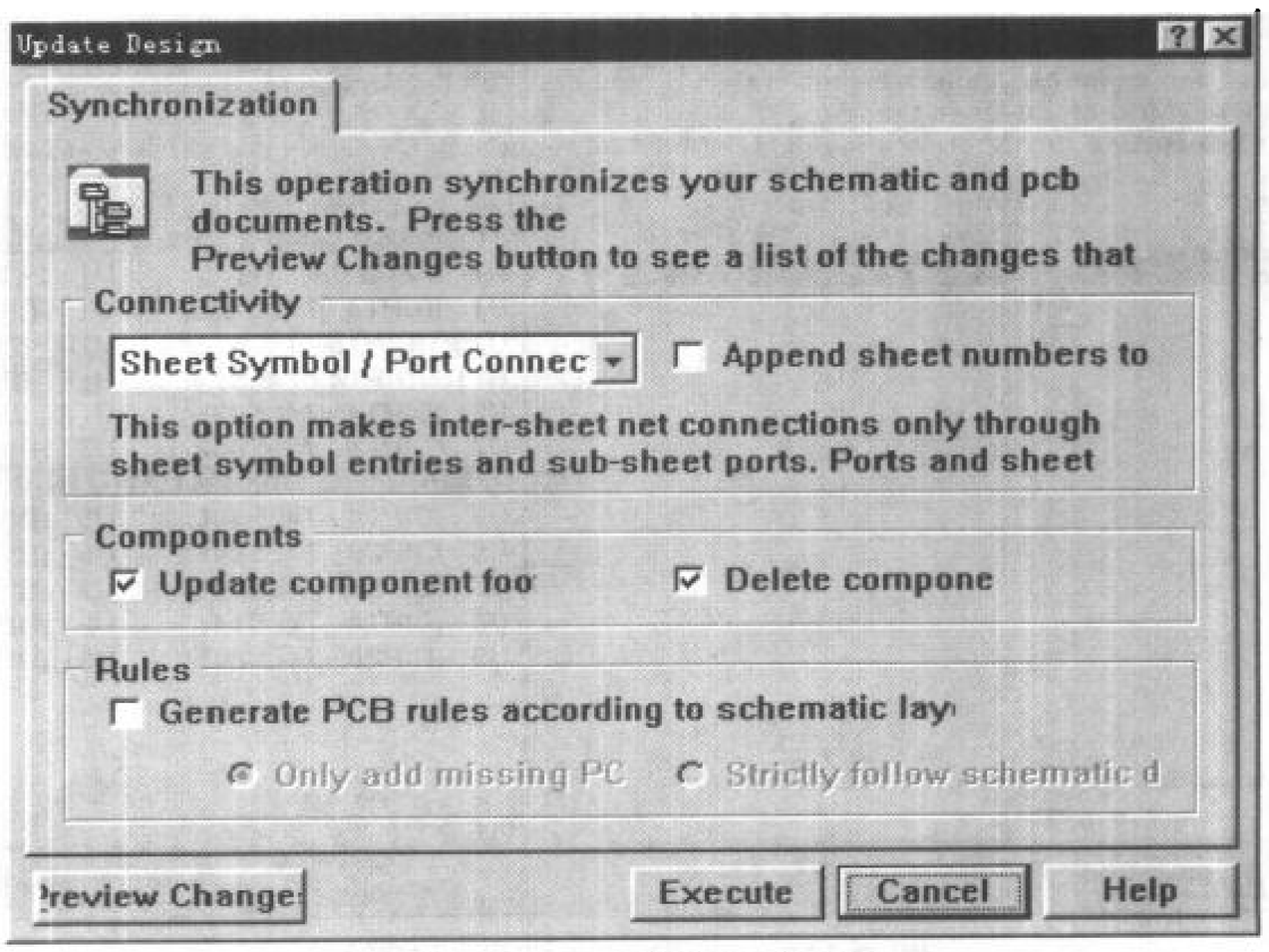


图 9.120　更新设计对话框

在该对话框中，用户可以在 Connectivity 操作框中选择原理图的元件的网络连接方式。Components 操作框用来设置是否更新元件的引脚（Update component footprint）或删除元件（Delete component），这里不选择删除复选框（Delete component）。Rules 操作框用来设置是否根据原理图生成 PCB 规则。

（3）按 Execute 按钮，系统将弹出如图 9.121 所示的元件匹配情况设置对话框，从图中可以看出存在不匹配的元件。

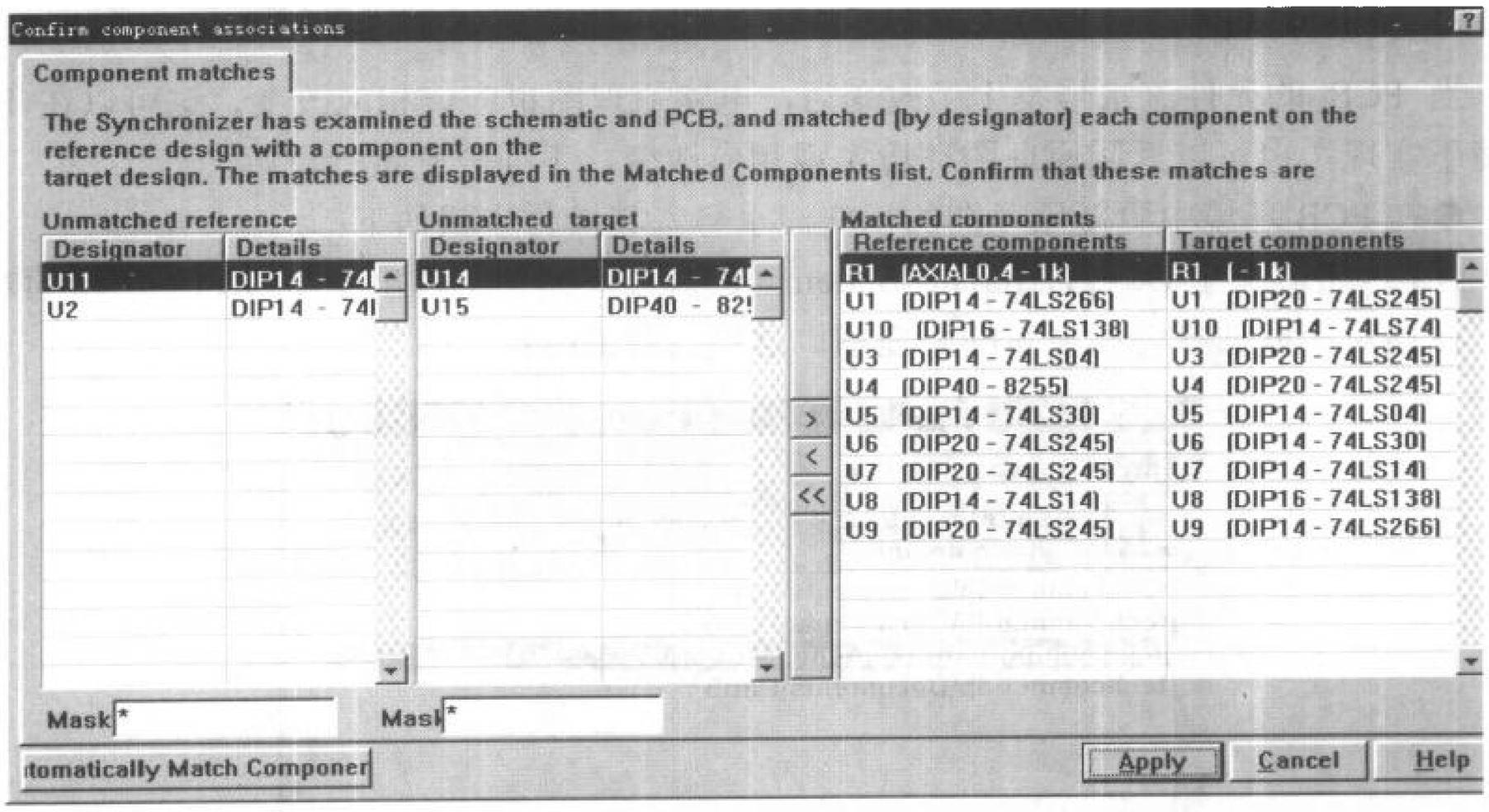


图 9.121　原理图和 PCB 图元件匹配对话框

对于对话框中显示的不匹配的元件，可以分别在左边的 Unmatched reference 和 Unmatched target 列表中选中不匹配的 U2 和 U14，然后按对话框中的“>”按钮，U11 和 U15 也同样进行匹配操作，最后对话框中的元件就匹配成功，如图 9.122 所示。

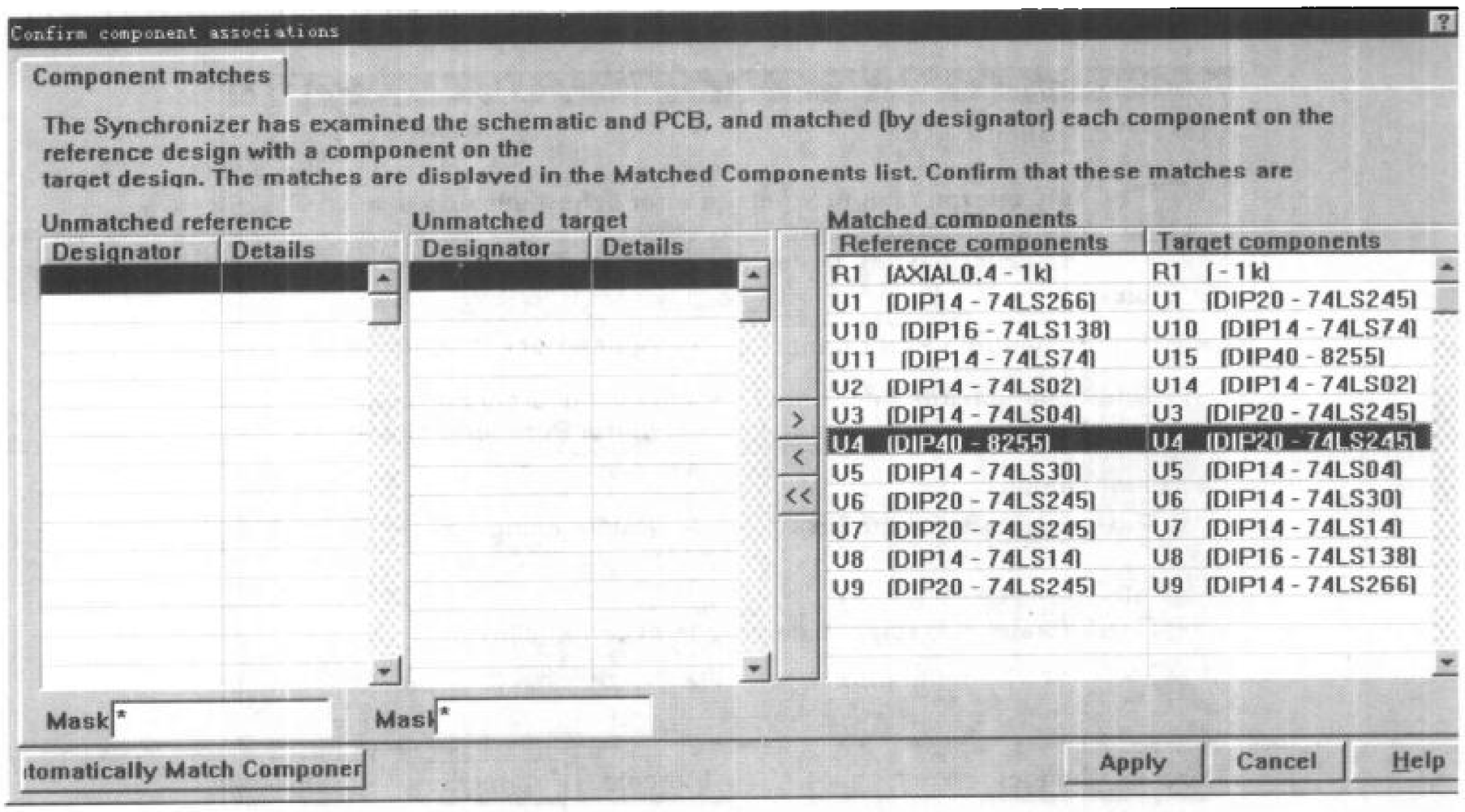


图 9.122　匹配元件后的对话框

（4）单击 Apply 按钮，系统将会弹出如图 9.123 所示的提示框，用户可以确定是否应用这些修改到原理图上。

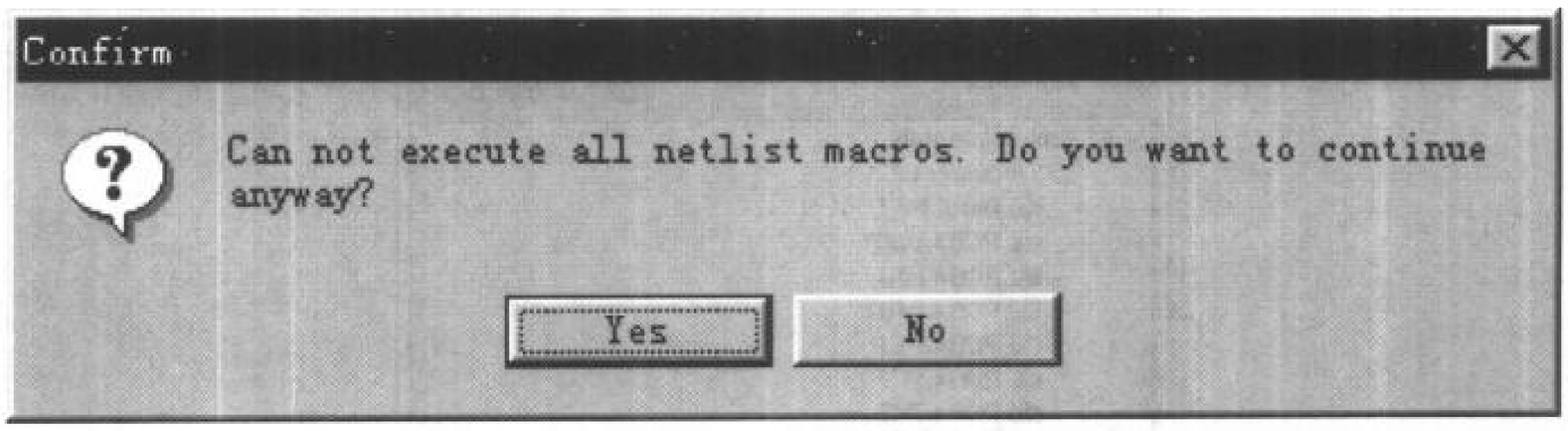


图 9.123　确认对话框

（5）单击 Yes 按钮确认以后，系统将对原理图进行相应的更新。更新流水号的原理图如图 9.124 所示。

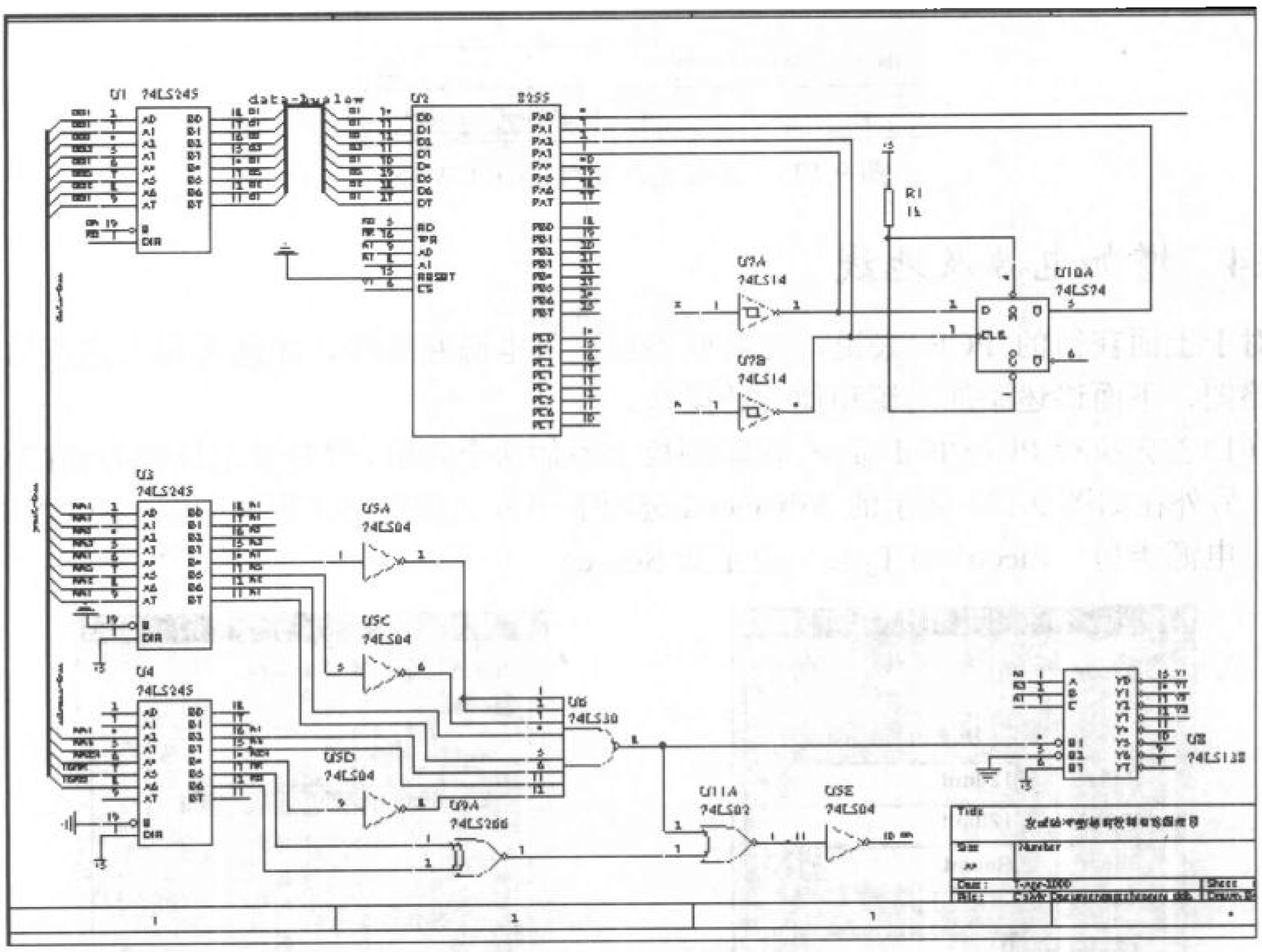


图 9.124　更新流水号的原理图

●在原理图环境下实现元件序号相应更新，具体操作步骤如下：

（1）首先将生成的.WAS 文件导出保存为一个独立的文件，本例为 PCB4.WAS。导出方法为在设计管理器中，将光标放置于 PCB4.WAS 文件图标处，然后单击鼠标右键，从系统弹出的快捷菜单中选择 Export 命令，将该文件导出，导出的目标文件为 PCB4.WAS。

（2）打开 Part4.Sch 文档，并切换到原理图管理器环境。

（3）执行 Tools/Back Annotate 命令系统将弹出如图 9.125 所示的对话框。在该对话框中选择前面的 PCB4.WAS 文件，最后单击 OK 按钮，即可实现对原理图的元件流

水号进行更新。

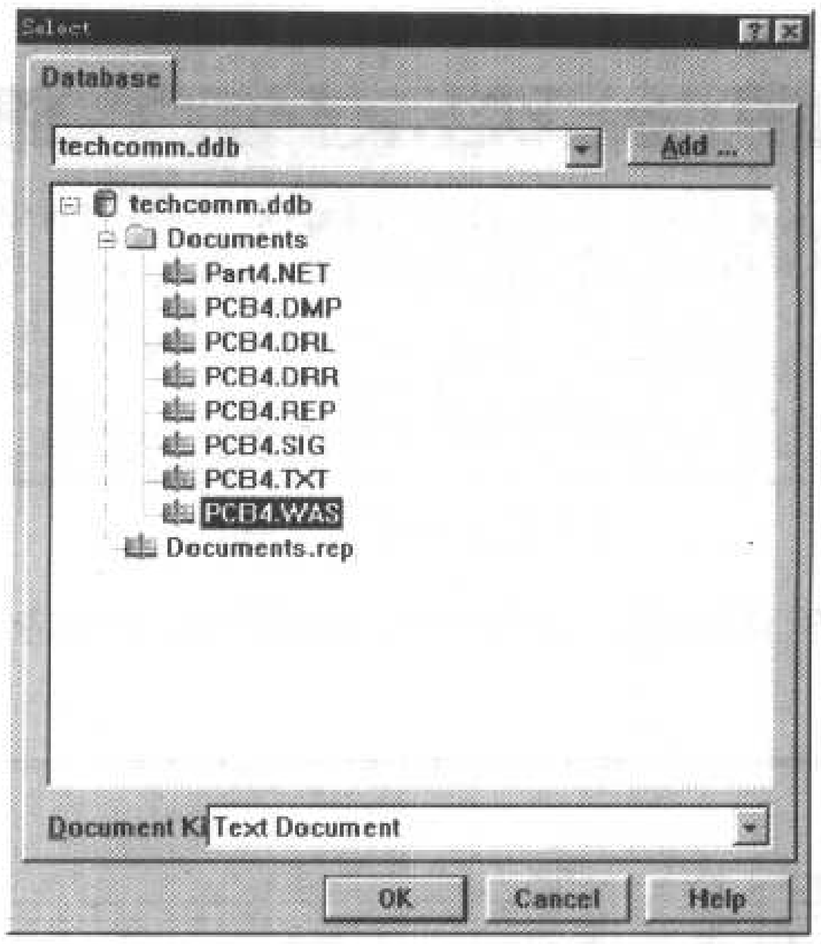


图 9.125　选择更新文件 PCB4.WAS

9.10.4　增加电源及地线

对于上面获得的 PCB 来说，还需要添加接入电源和地线，才能算得上完整的印制板电路图，下面讲述添加电源和地线的操作。

（1）首先执行 Place/Pad 命令，在印制板上添加两个焊盘，焊盘参数设置为如图 9.126 所示。另外在如图 9.127 所示的 Advanced 选项卡中分别设定+5（接入电源）和 GND（地线），电源类型（Electrical Type）设定为 Source。

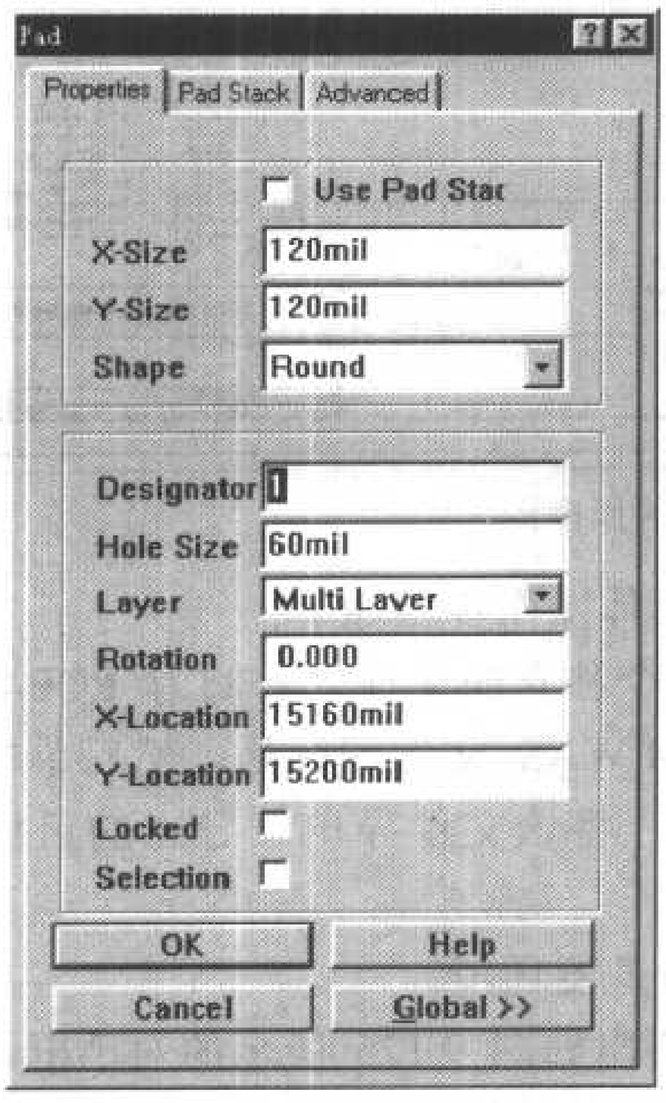


图 9.126　焊盘参数对话框

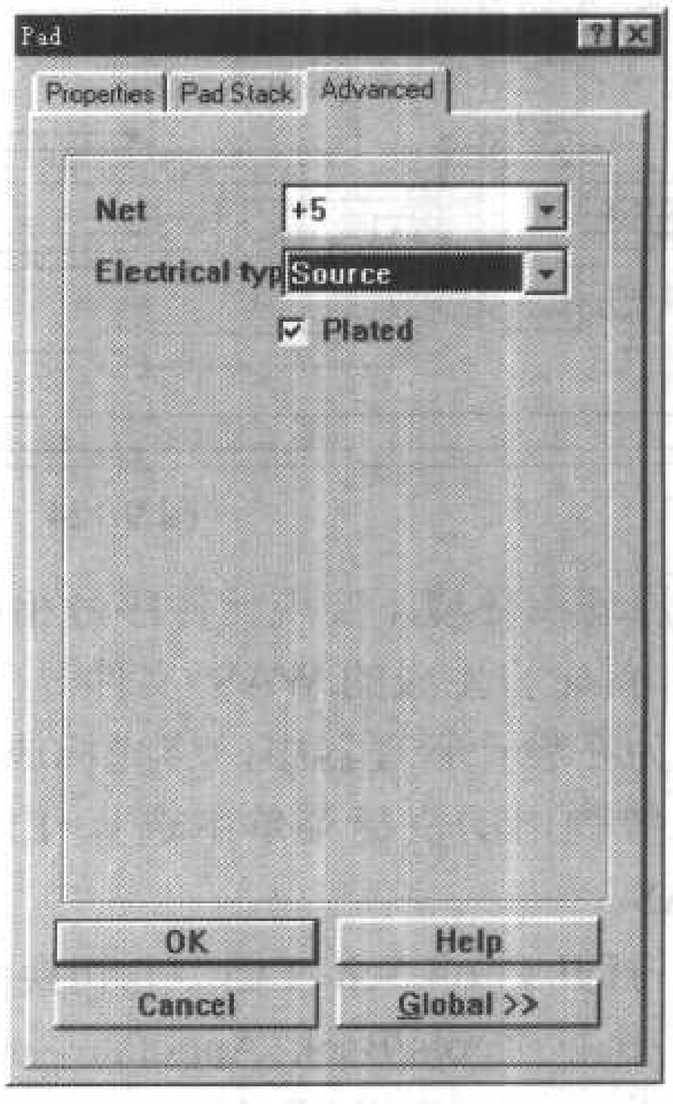


图 9.127　焊盘的 Advanced 选项卡

放置了焊盘，并设置了其电源属性后，系统将电源焊盘与布线网络连接起来，如图 9.128 所示。

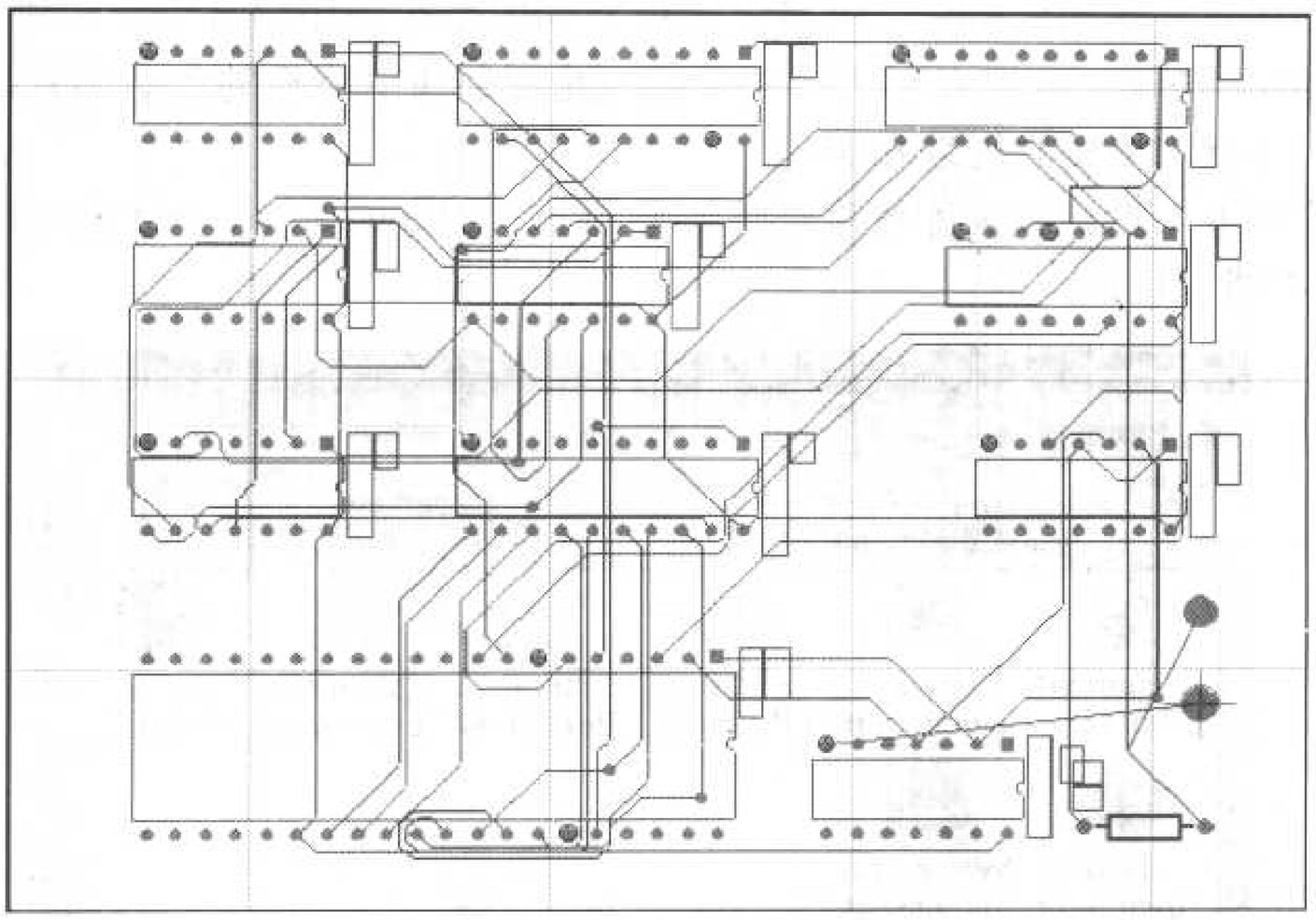


图 9.128　生成了新的网络部分

（2）接着对生成的新网络进行布线，可以执行 Auto Route/All 命令，也可以执行其他命令，或手动将其布线，布线后最好将接入的电源线加粗。布线后的 PCB 如图 9.129 所示，这就是最终获得印制电路板。

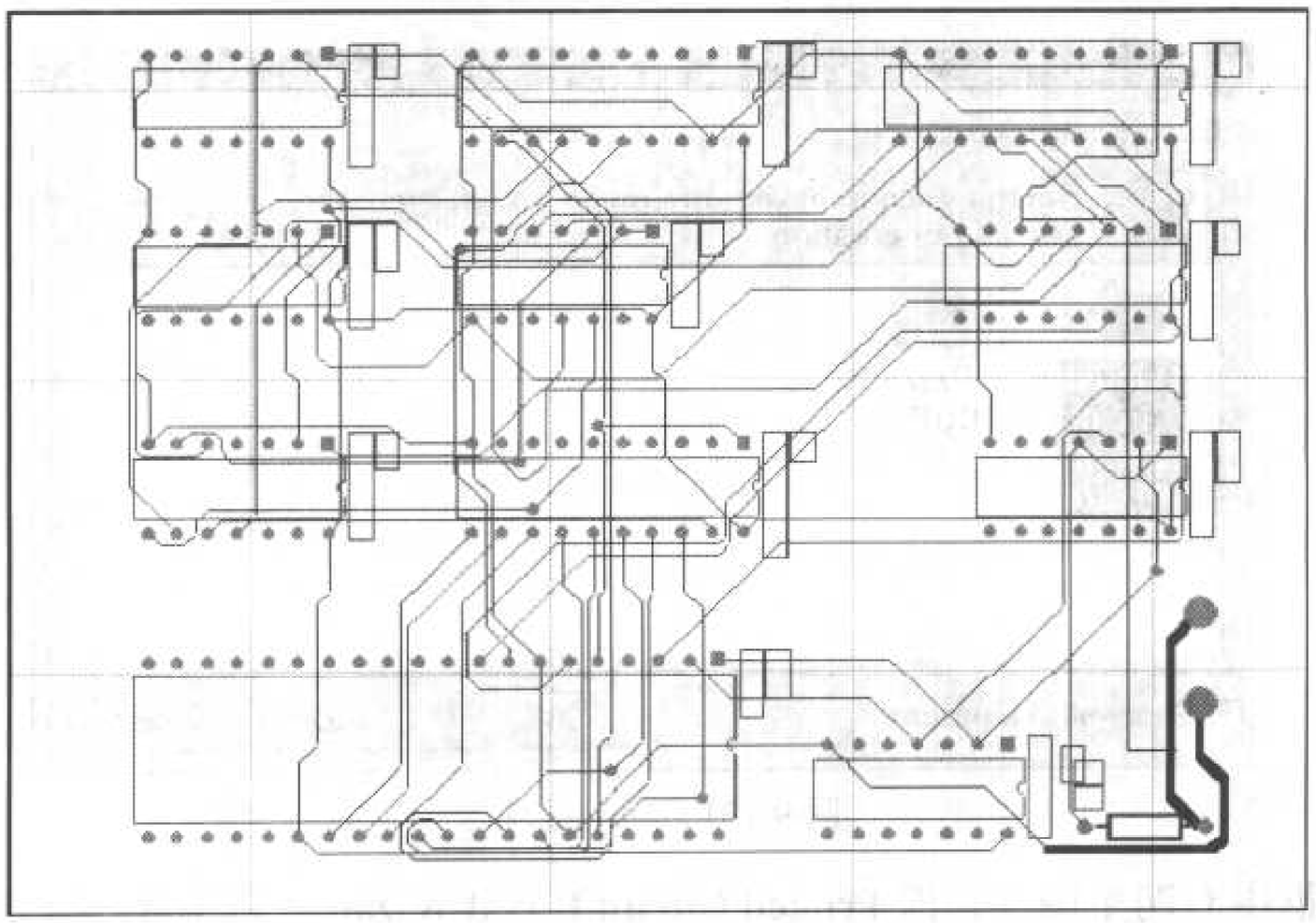


图 9.129　获得 PCB 电路板

9.11 利用向导创建新的 PCB

前面讲述创建新的 PCB 时，电路板的规划主要是在绘图屏幕上手工进行，Protel 99 还为用户提供了向导，可用来生成一个 PCB 的规划和电路板的参数设置。下面讲述如何使用向导来实现 PCB 的规划和布局。

（1）首先进入设计数据库管理环境。然后执行 New 命令，系统将弹出如图 9.130 所示的新建文档对话框。

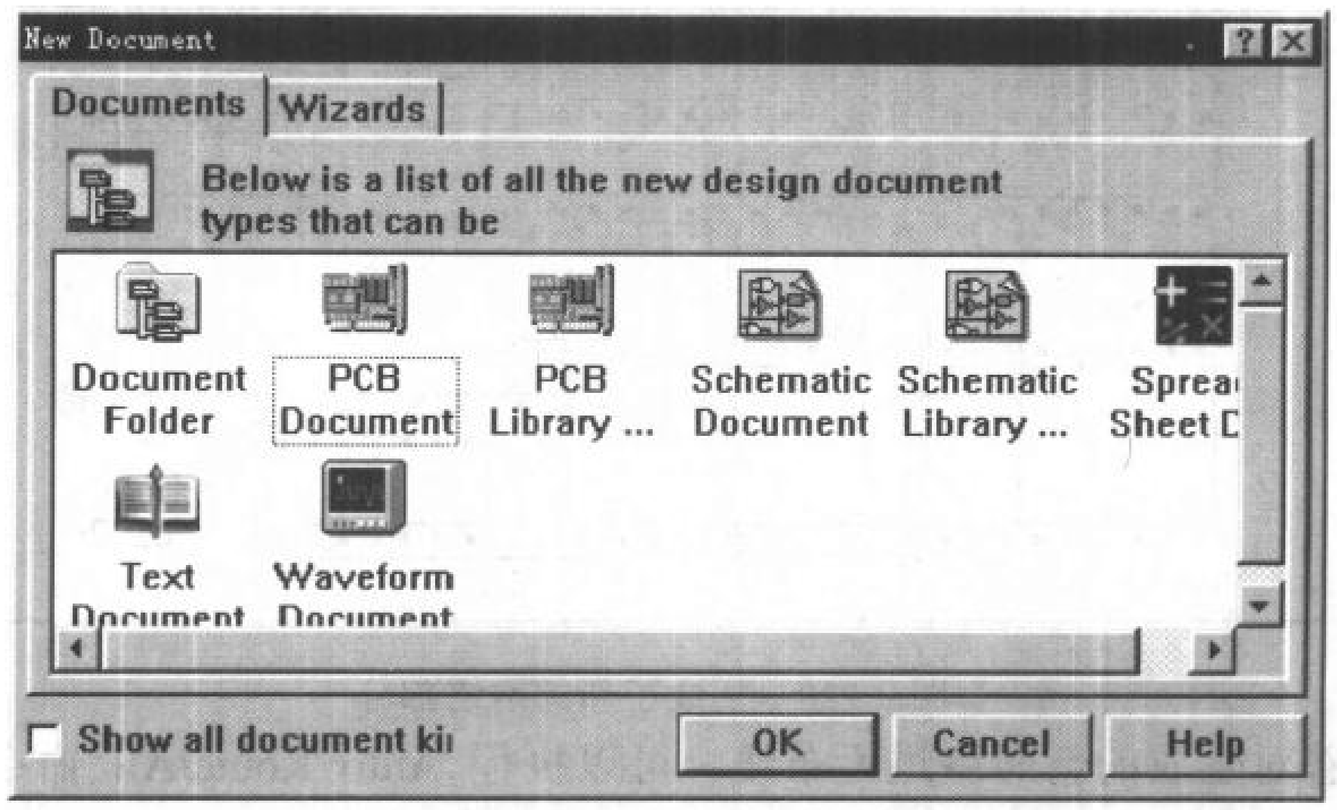


图 9.130 新建文档对话框

（2）接着选择对话框中的 Wizards（向导）选项卡，如图 9.131 所示。

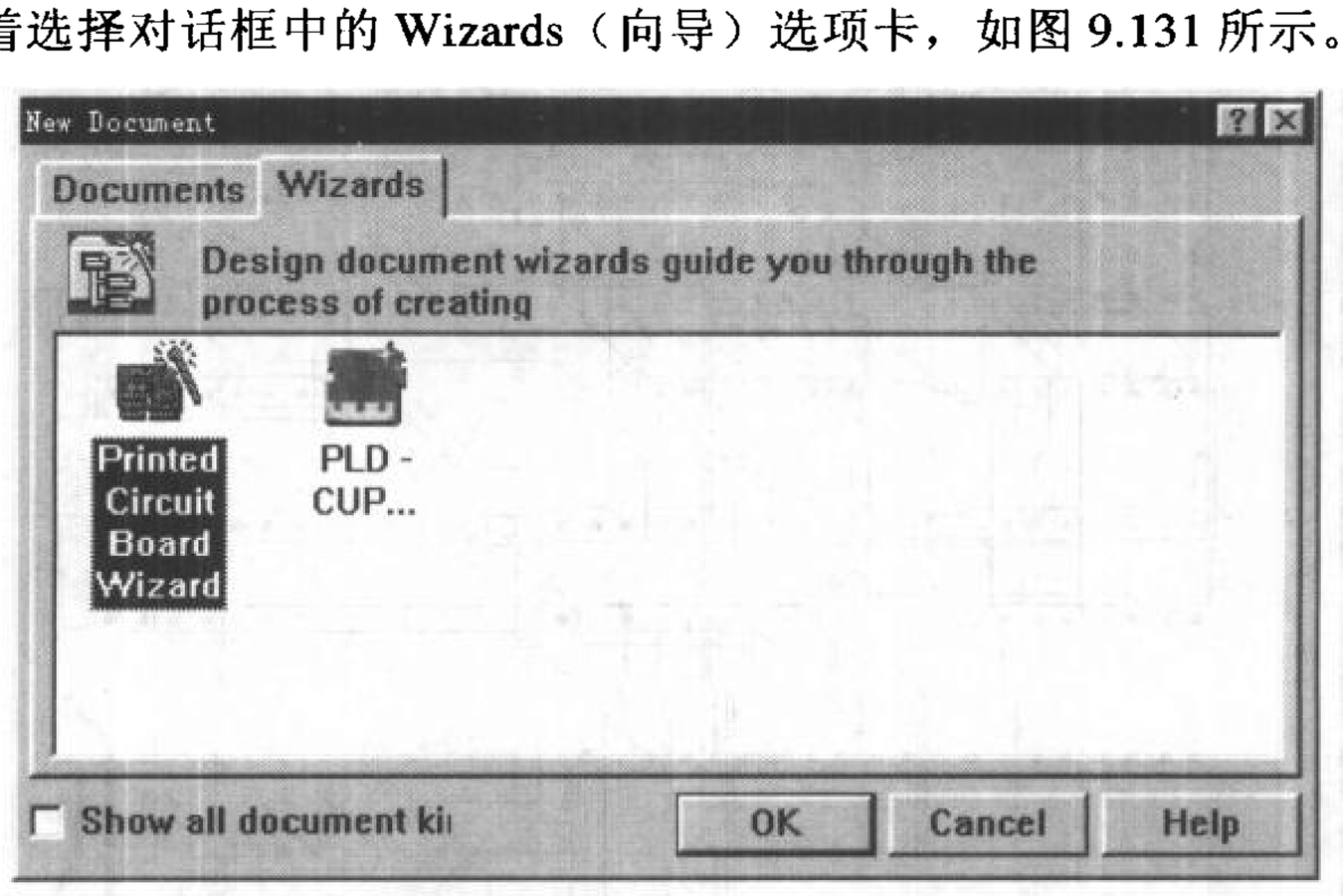


图 9.131 向导选项卡

该对话框中有两个图标，即 Printed Circuit Board Wizard（PCB 向导）和 PLD-CUPL Wizard（PLD 逻辑器件向导），这里我们选择 Printed Circuit Board Wizard（PCB 向导），然后单击 OK 按钮，或者直接双击该图标。

（3）接着系统将弹出如图 9.132 所示的对话框，该对话框仅仅是一个进入界面。

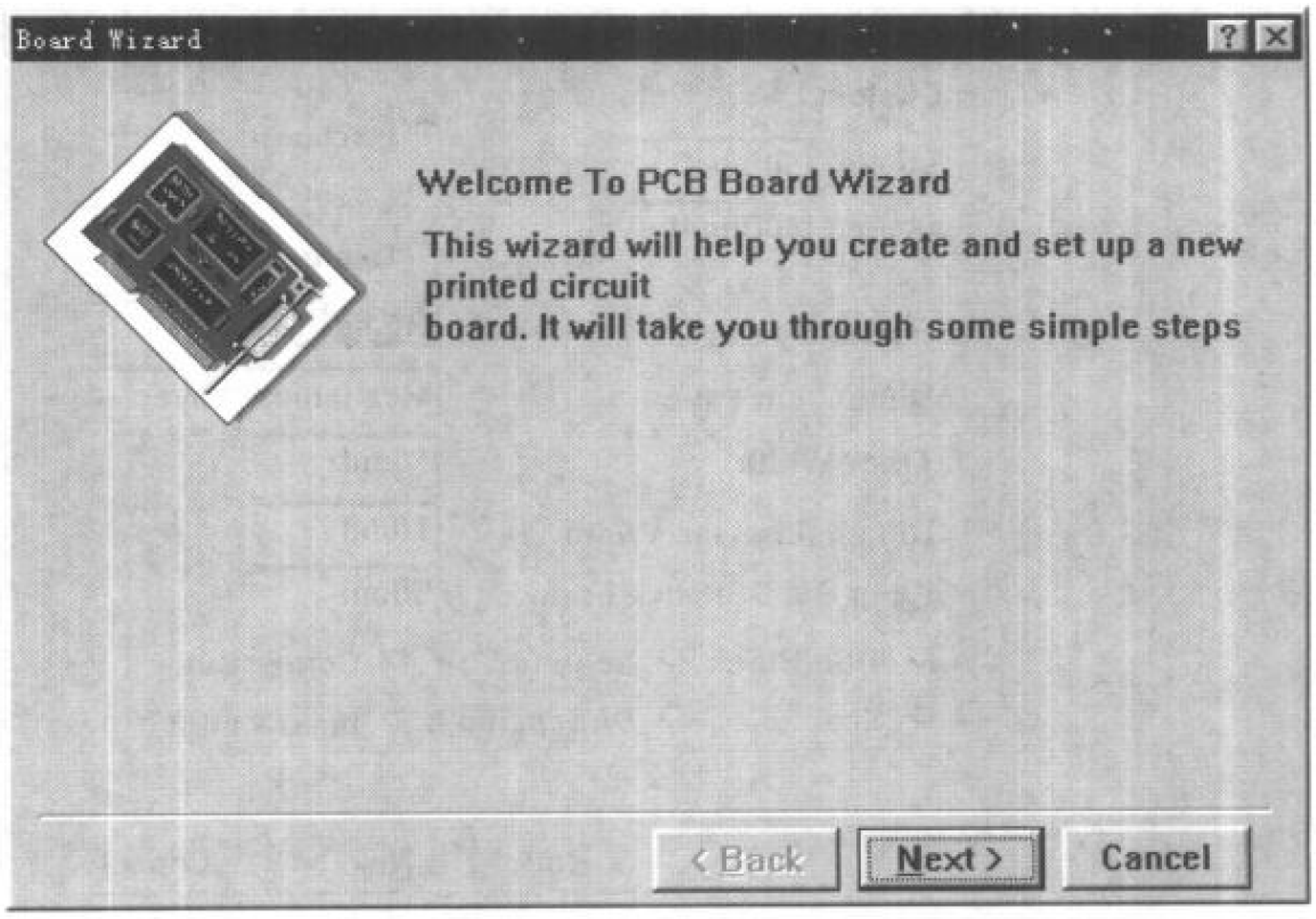


图 9.132　欢迎使用向导的界面

（4）单击 Next 按钮，系统将弹出如图 9.133 所示的选择预定义标准板样式对话框，用户可以选择适合自己需要的 PCB 样式。

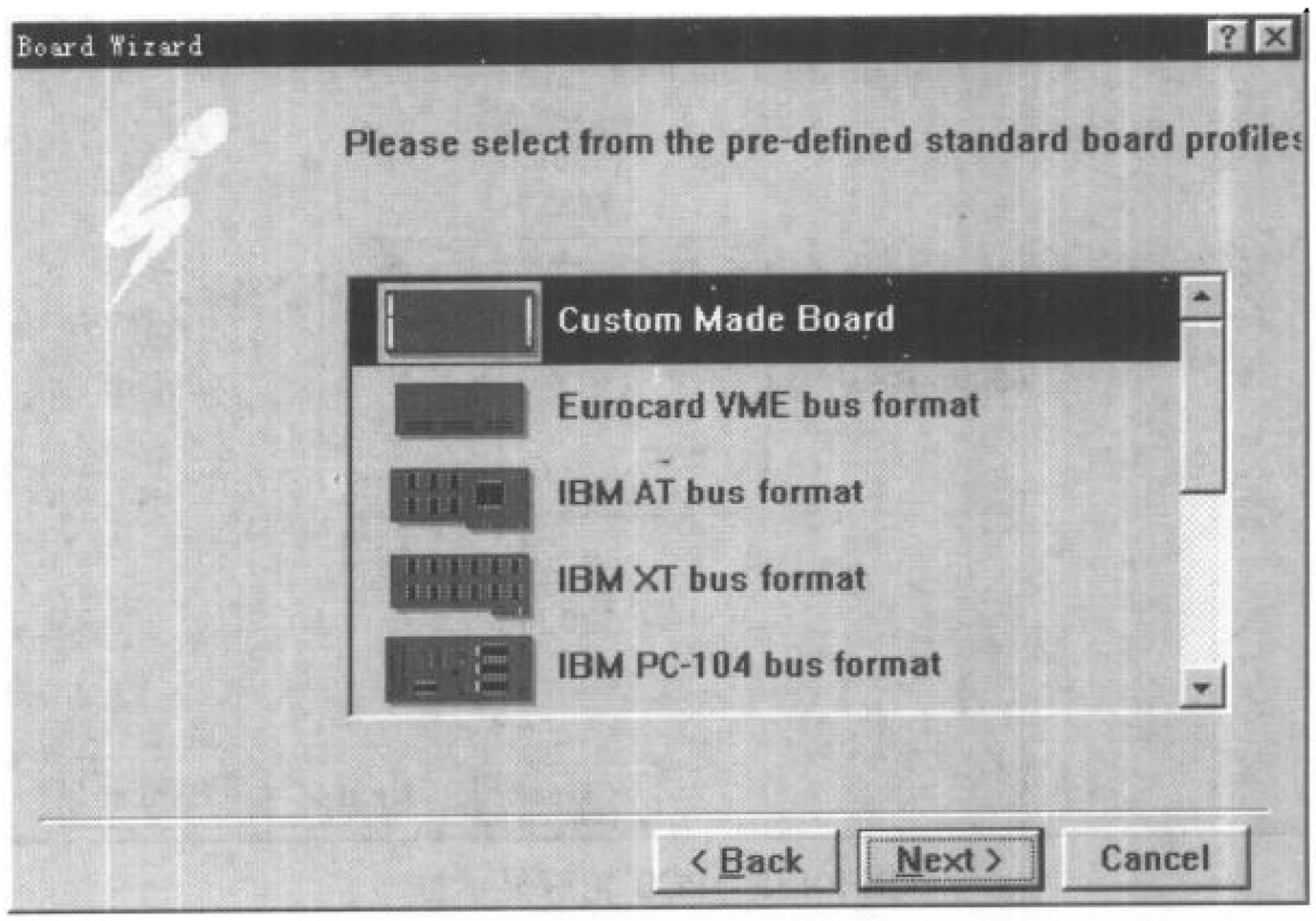


图 9.133　选择预定义标准板对话框

在该对话框中，共有 10 种预定义标准板，基本适合大多数工业场合使用。

（5）选择了预定义标准板后，单击 Next 按钮，系统将弹出如图 9.134 所示的 PCB 的细节定义。其中包括板的大小设置、板的形状选择（其中有矩形、圆形和椭圆形等）、边界所在层、尺寸线所在层、导线宽、尺寸线宽、标题栏选择、比例设定等。设定这些参数可以根据自己的需要而定。

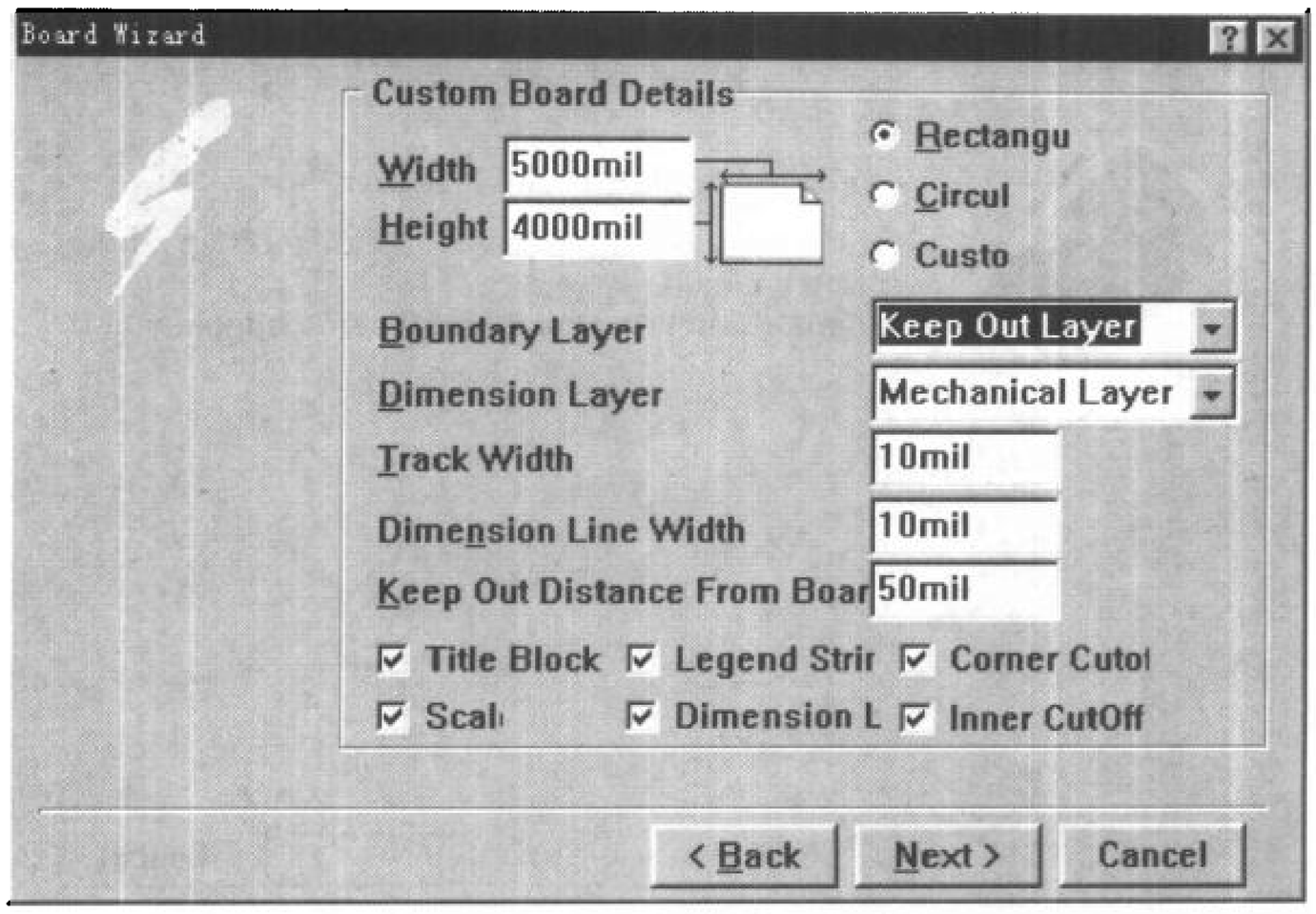


图 9.134　PCB 参数设置与选择

（6）接着单击 Next 按钮，系统将弹出如图 9.135 所示的 PCB 轮廓显示框。

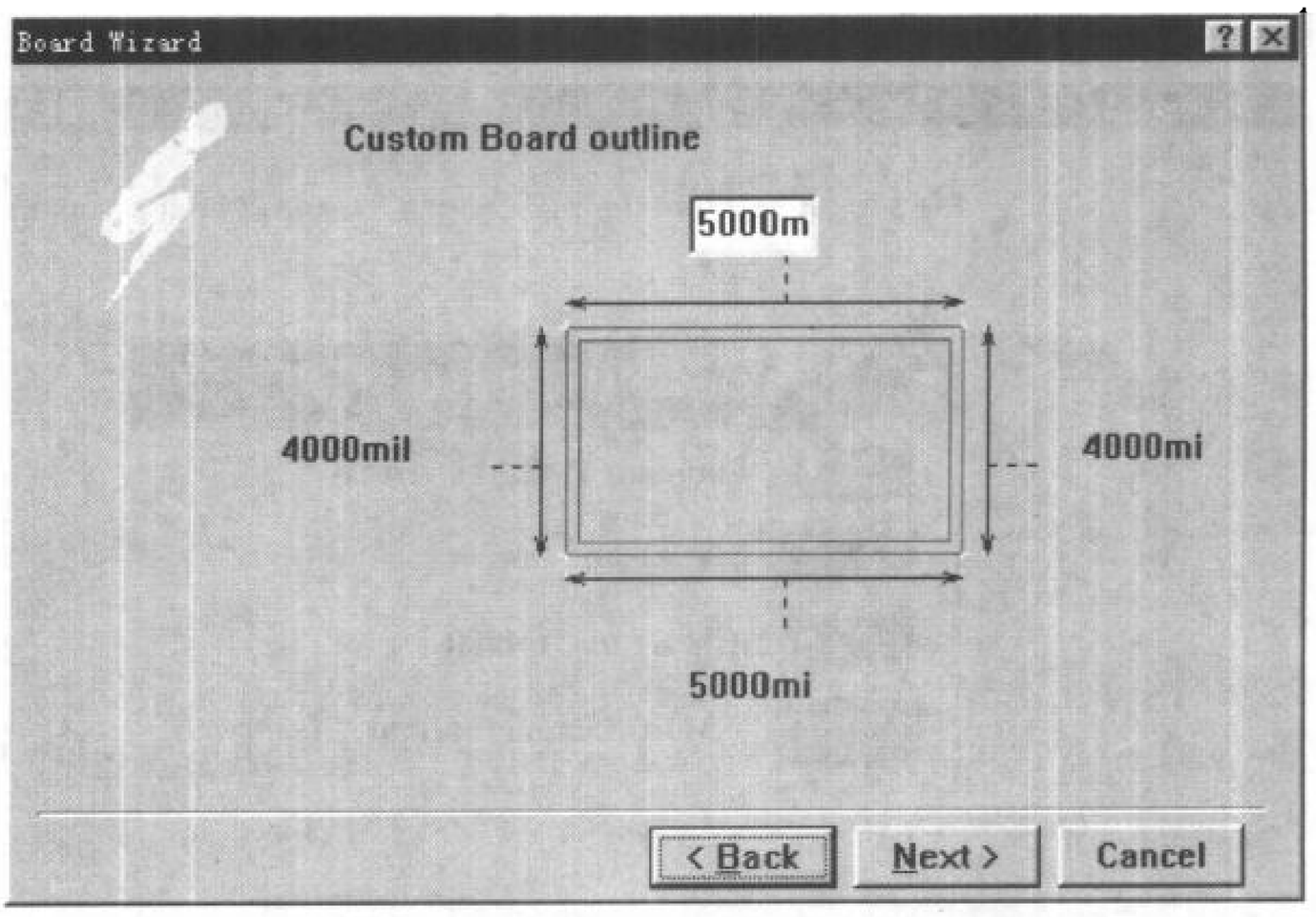


图 9.135　PCB 轮廓显示框

此时如果用户想修改轮廓尺寸，可以将光标放到轮廓尺寸数附近，尺寸数将会变为一个可以编辑的框，用户可以对其中的数值进行修改。

（7）单击 Next 按钮，系统将弹出如图 9.136 所示的角切掉的大小显示框。同样该对话框显示的切角大小也可以修改。

如果在第（5）步没有选择 Corner Cutoff 复选框，则该对话框不会出现。

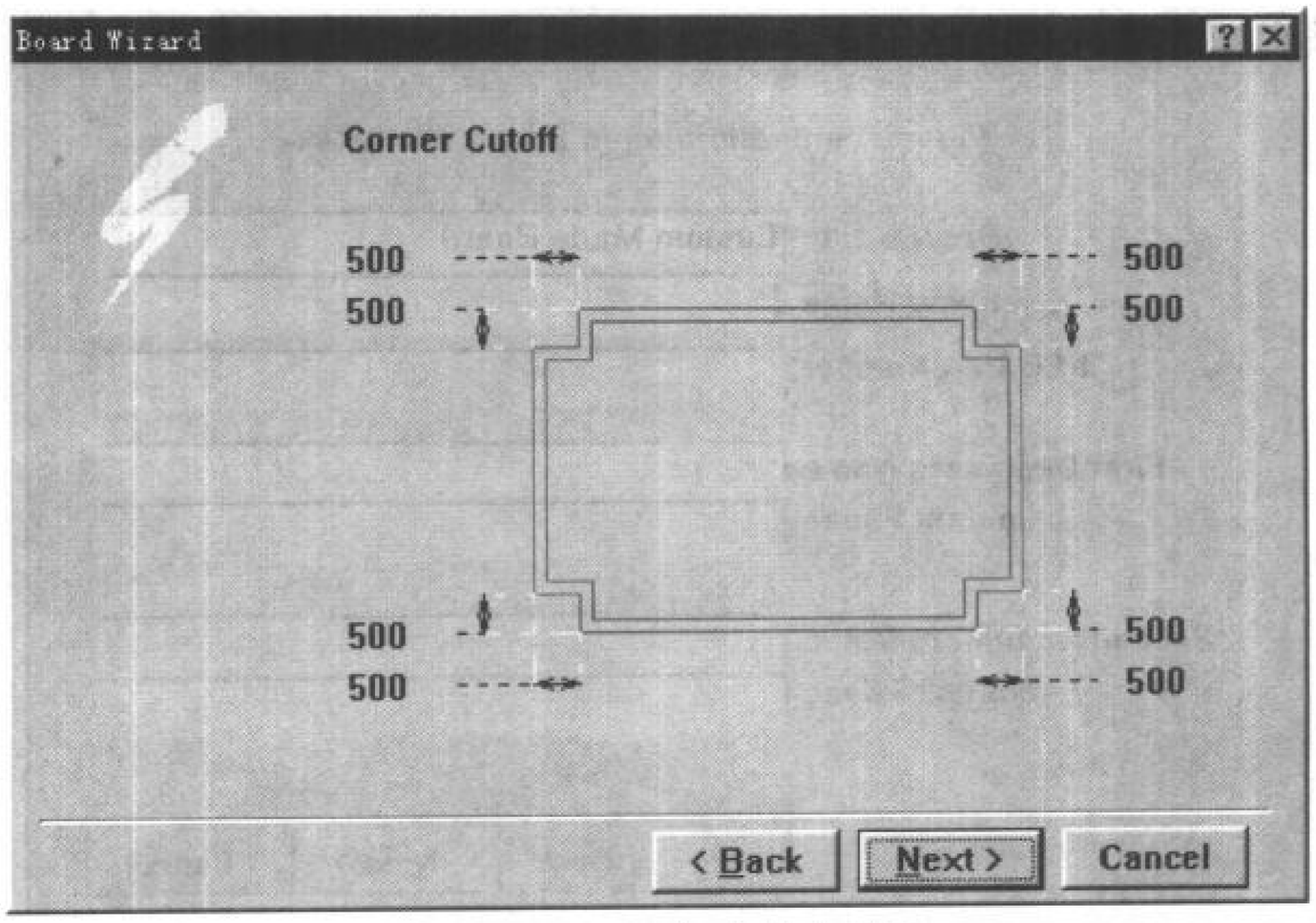


图 9.136　PCB 切角大小显示

（8）单击 Next 按钮，系统将弹出如图 9.137 所示的内部切块的大小显示框。同样，该对话框显示的 PCB 内部切块的大小也可以修改。

如果在第（5）步没有选择 Inner Cutoff 复选框，该对话框不会出现。

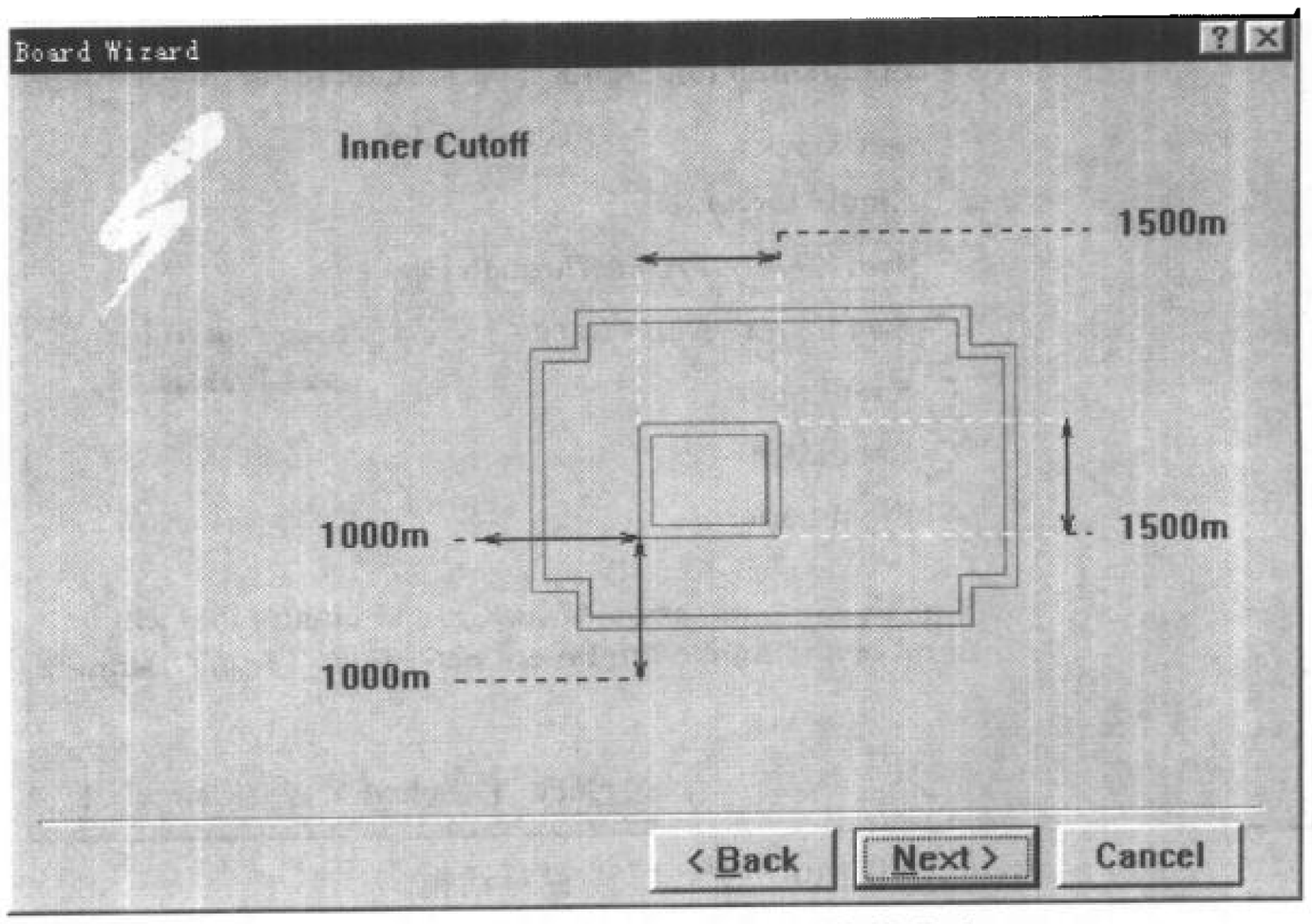


图 9.137　显示 PCB 内部切块的大小

（9）接着单击 Next 按钮，系统将弹出如图 9.138 所示的标题栏设置对话框。用户可以在该对话框中填入设计标题（Design Title）、公司名（Company Name）、PCB 零件号（PCB Part Number）以及一些其他相关项目。

如果在第（5）步没有选择 Title Block 复选框，该对话框不会出现。

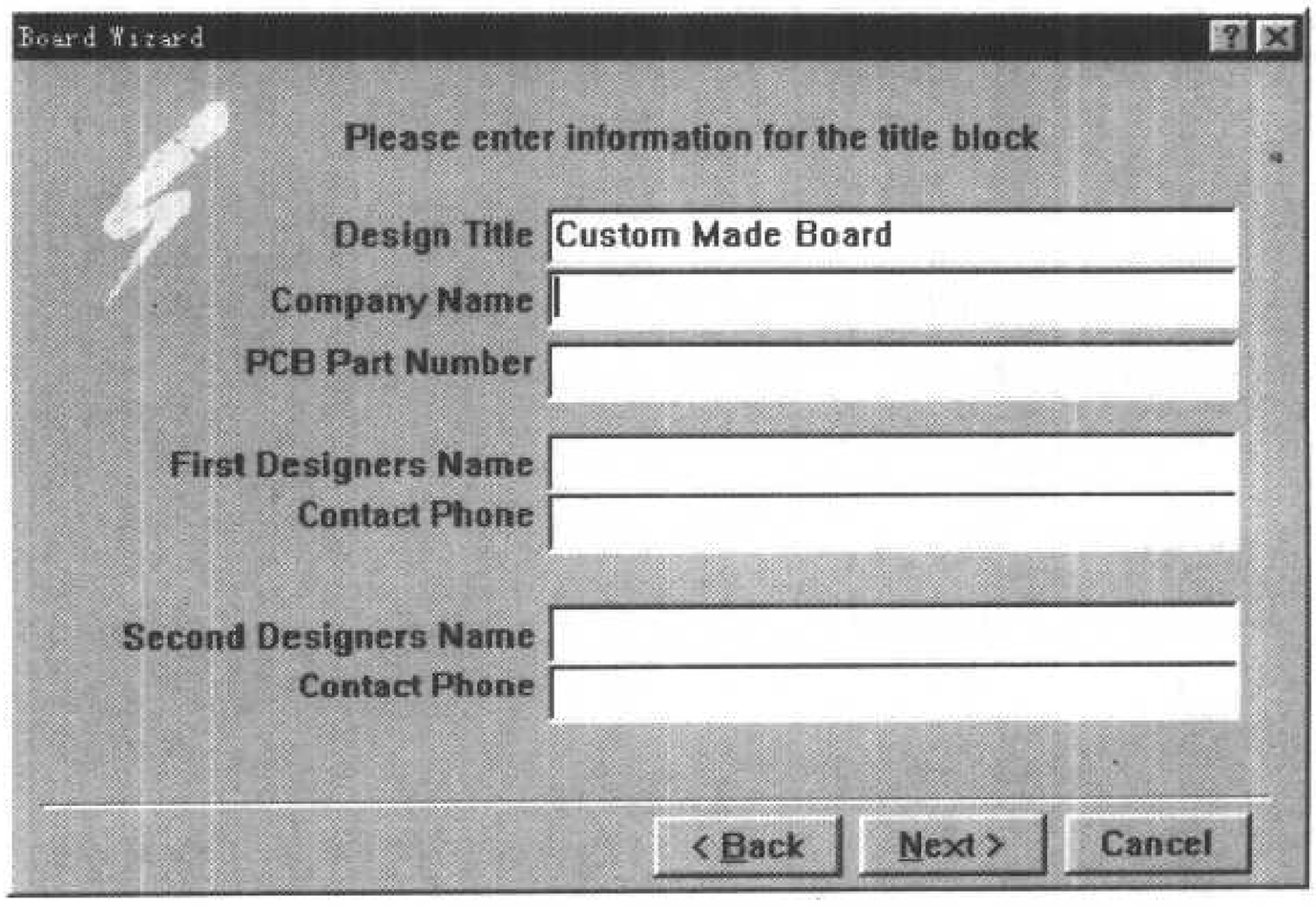


图 9.138　标题栏设置对话框

（10）接着单击 Next 按钮，系统将弹出如图 9.139 所示的信号层设置对话框。用户可以在该对话框中设置适合于用户设计的信号层。

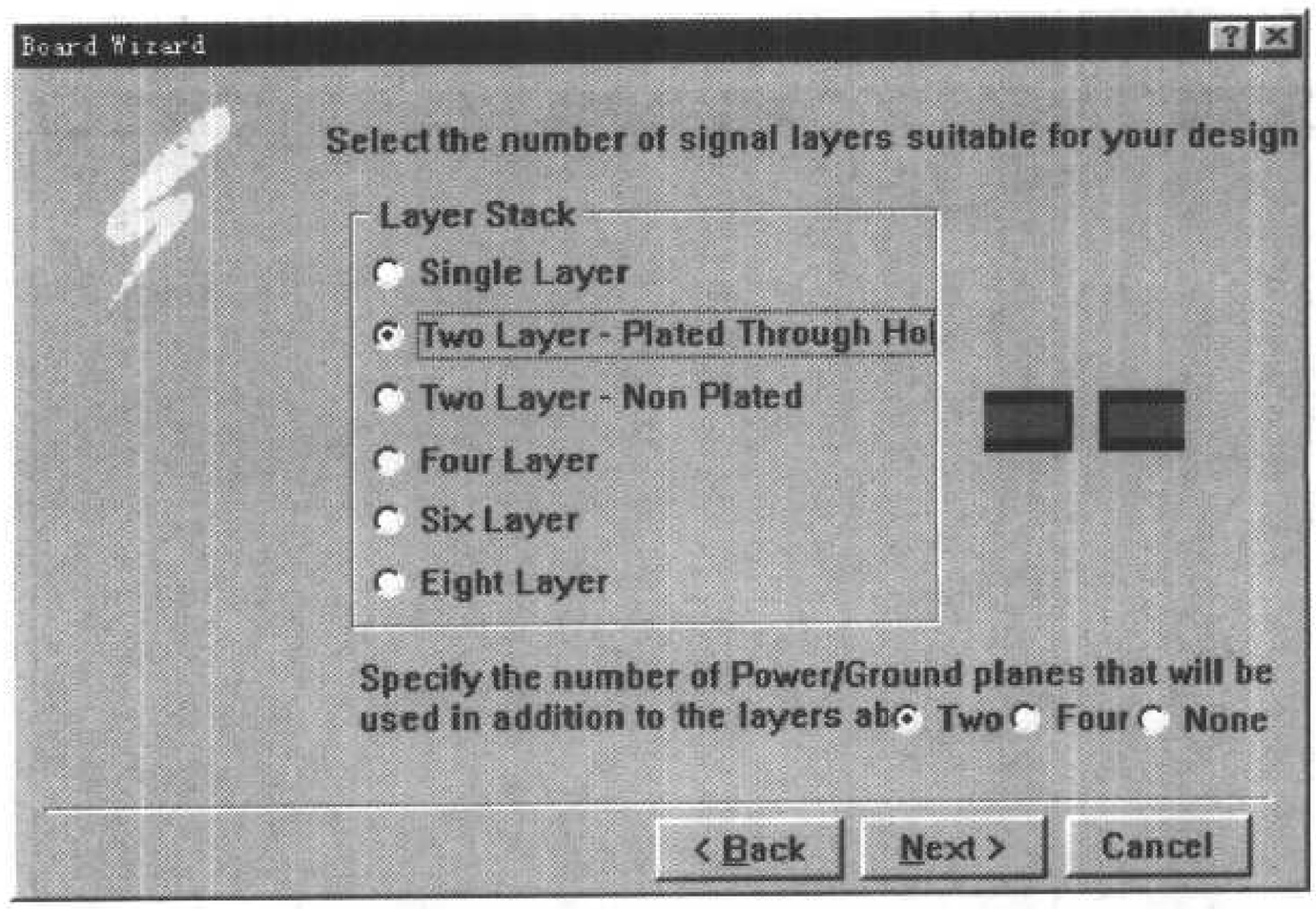


图 9.139　信号层设置对话框

对于一般的不复杂的电路板，用户可以设置双层信号层，另外还需要设置电源和地的数量，即除信号层以外还需要的电源和地数量。

（11）设置了信号层后，接着单击 Next 按钮，系统将弹出如图 9.140 所示的过孔设置对话框。用户可以在该对话框中设置适合于用户的过孔，即直通过孔和隐藏式过孔。

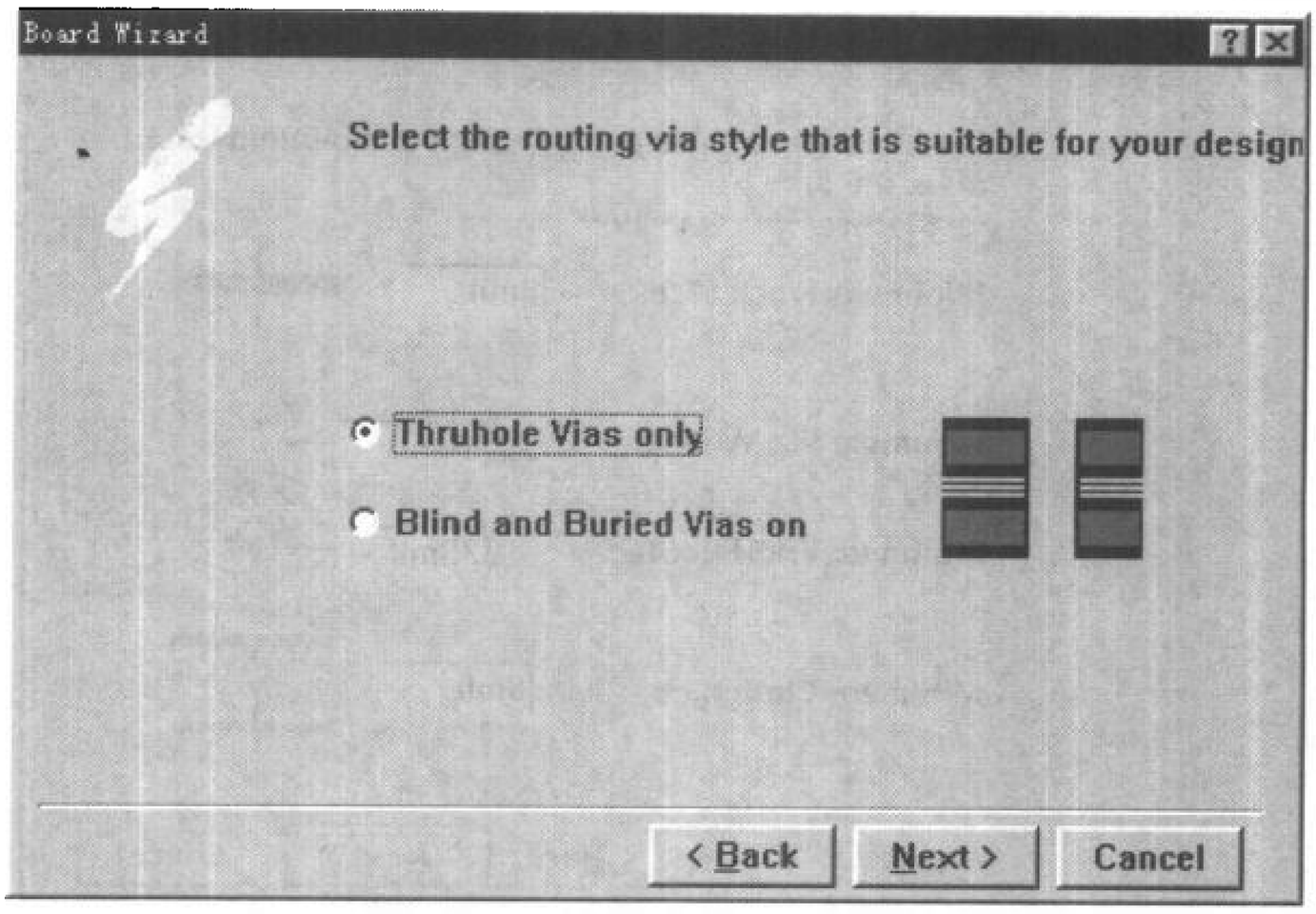


图 9.140　过孔设置对话框

（12）设置了过孔后，接着单击 Next 按钮，系统将弹出如图 9.141 所示的布线方式选择对话框。用户可以在该对话框中选择 PCB 上元件的固定方式，用户可以选择的有：Surface-mount components（表面固定的元件）和 Through-hole components（直通过孔固定的元件）。另外，用户还需要选择是否将元件布置在 PCB 的两面。

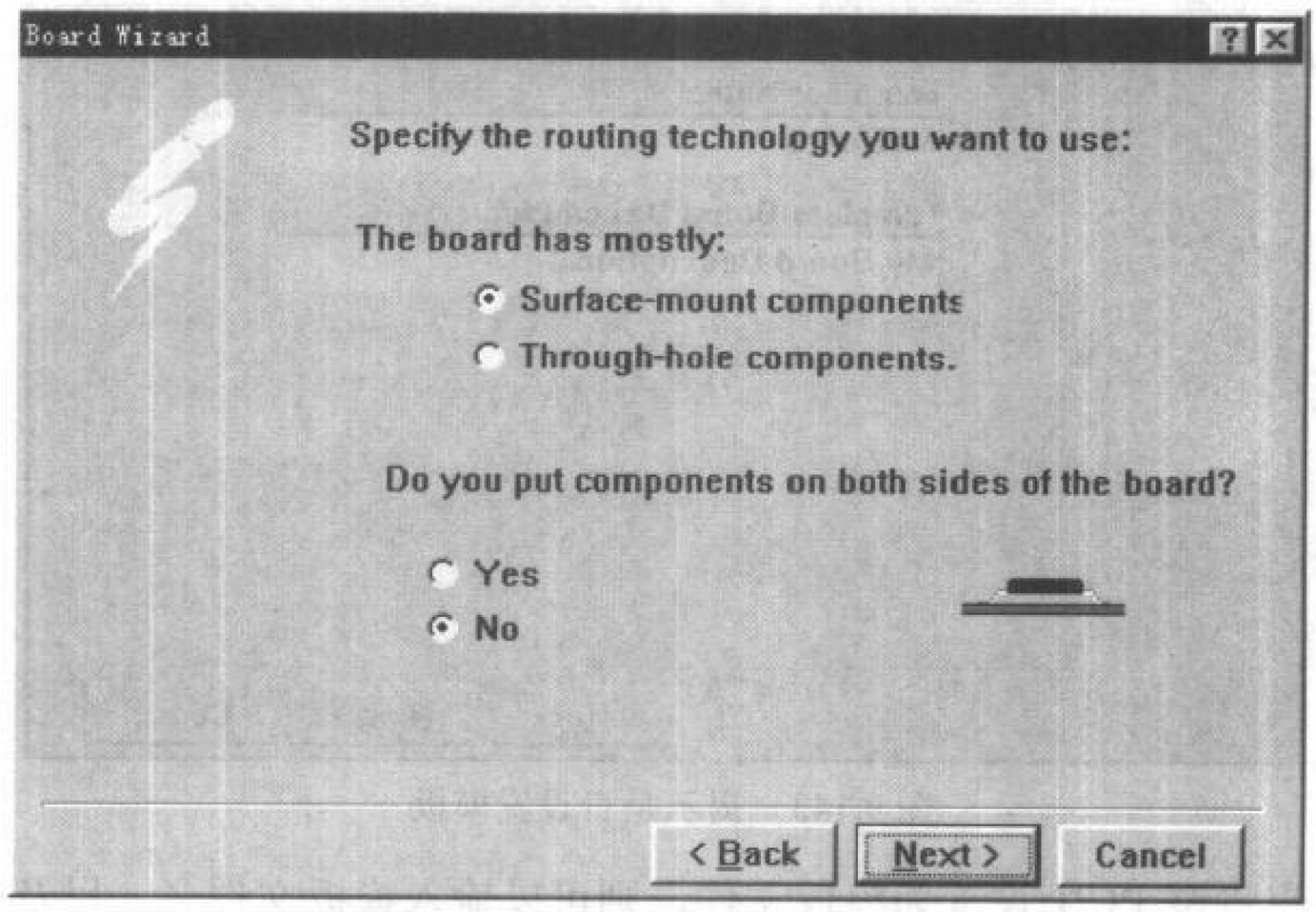


图 9.141　布线方式选择对话框

（13）设置了布线方式后，接着单击 Next 按钮，系统将弹出如图 9.142 所示的 PCB 制造要求对话框。

用户可以在该对话框中设置导线的最小宽度、过孔的外径、过孔的内径和最小安全距离等。

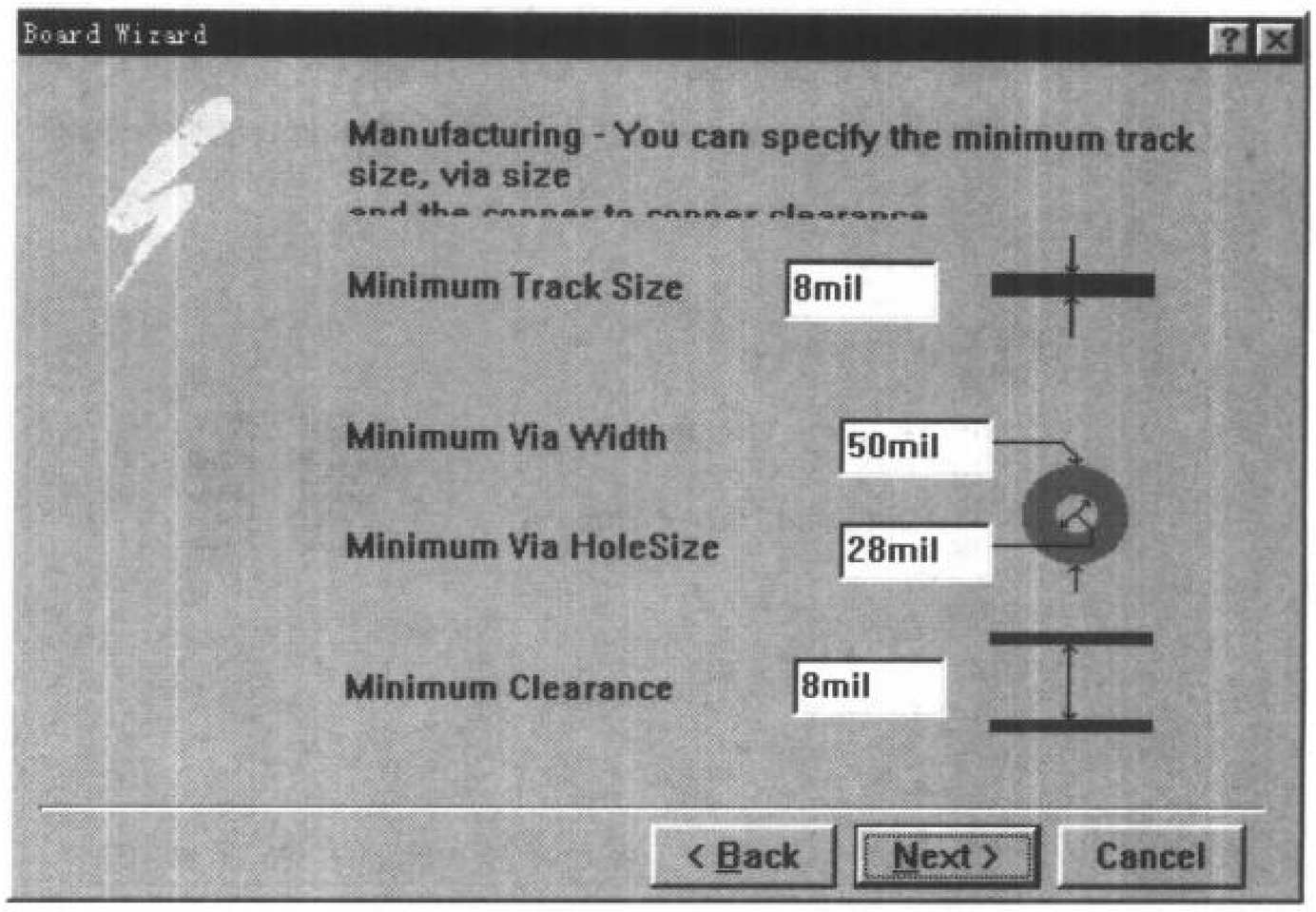


图 9.142　PCB 制造要求对话框

（14）设置对话框中的内容后，单击 Next 按钮，系统又弹出如图 9.143 所示的对话框，提示用户是否将该 PCB 设置为模板。

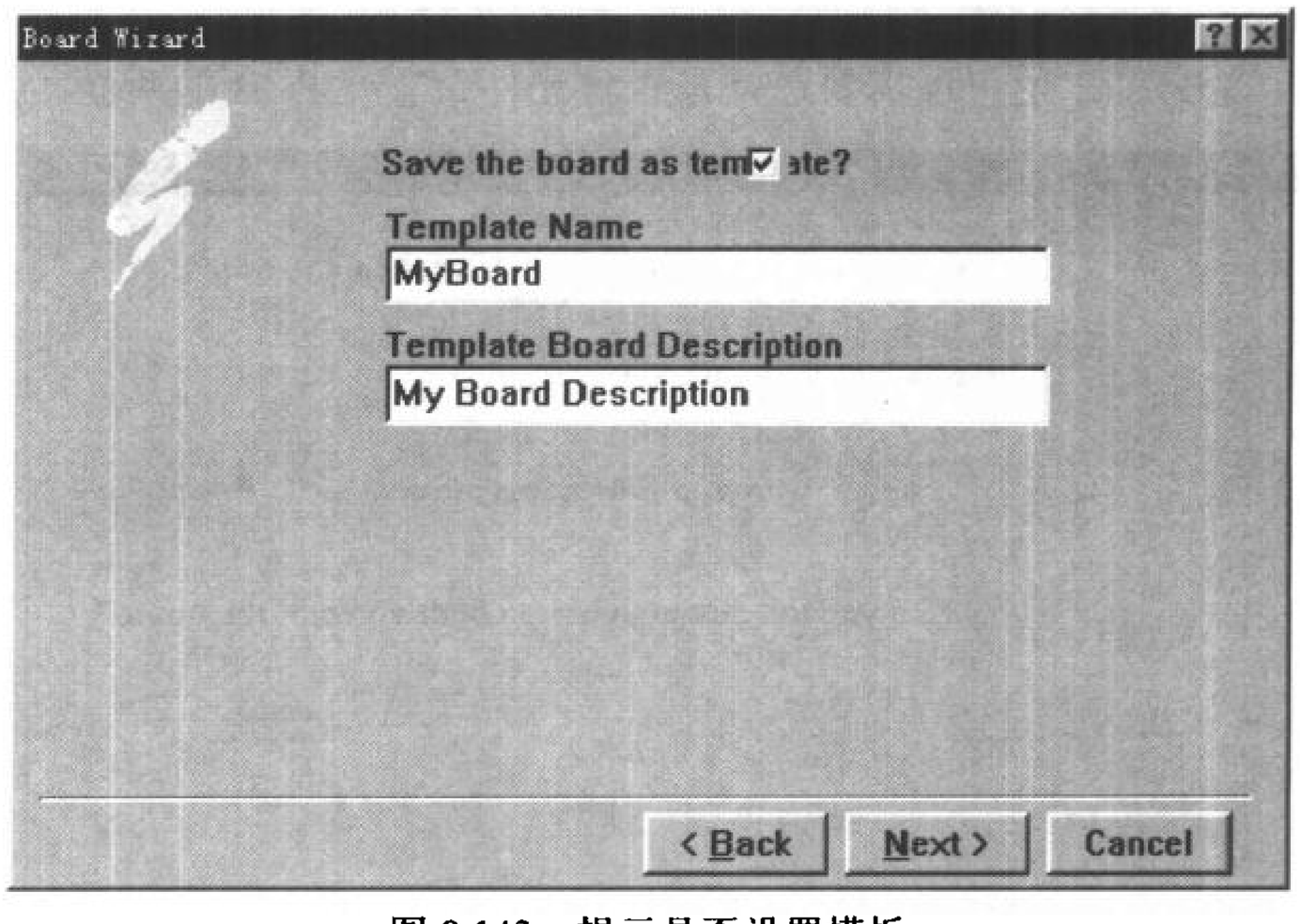


图 9.143　提示是否设置模板

如果用户想将该 PCB 设置为模板文件，则可以输入模板文件名，以及模板的描述。

如果用户不想保存为模板文件，可以删除选择的 Template 复选框。

（15）接着单击 Next 按钮，系统将弹出如图 9.144 所示的完成对话框。此时单击 Finish 按钮即完成 PCB 的创建，如果用户想返回前面修改参数，则可以单击 Back 按钮。

最终得到的 PCB 规划如图 9.145 所示。

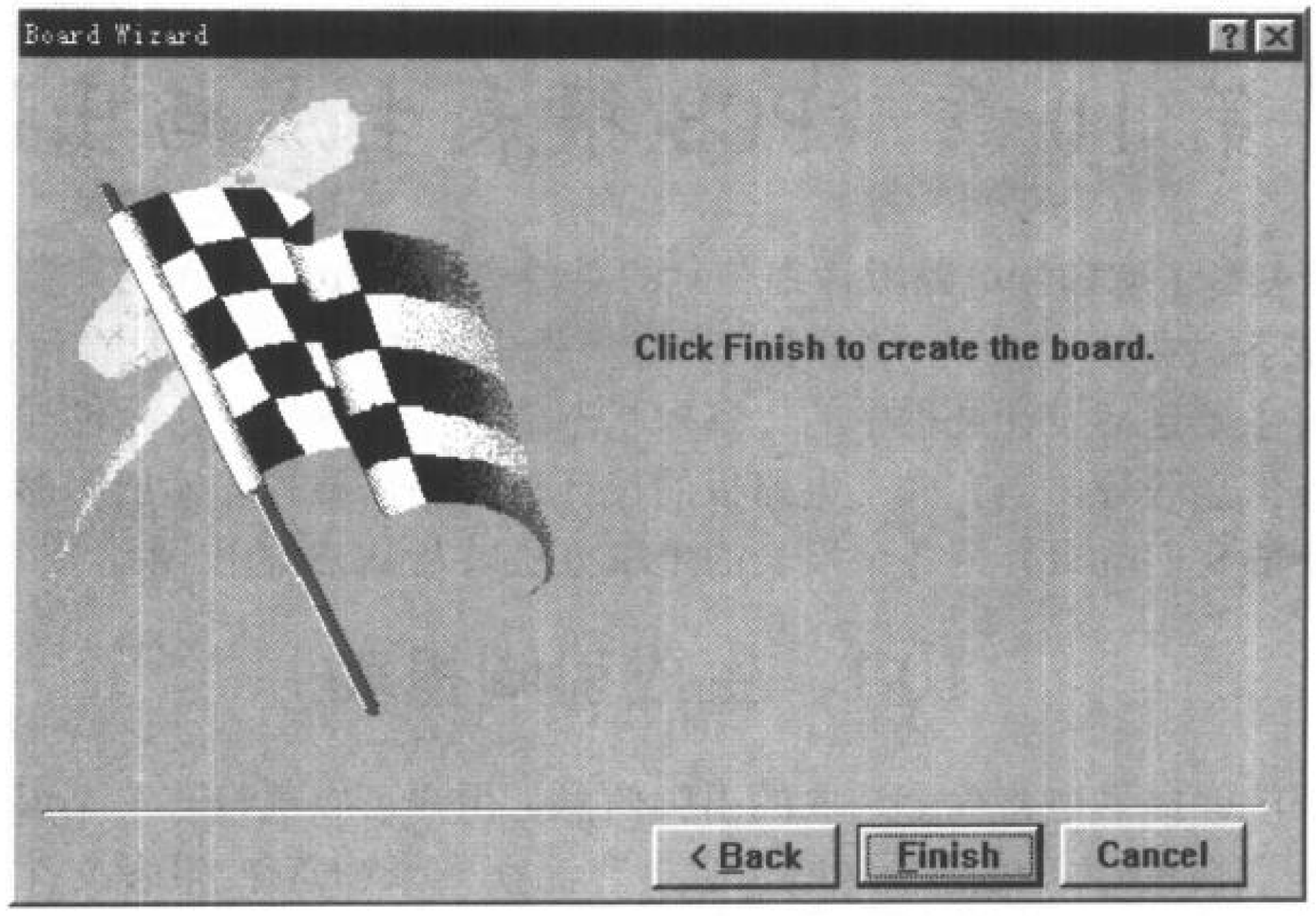


图 9.144　完成对话框

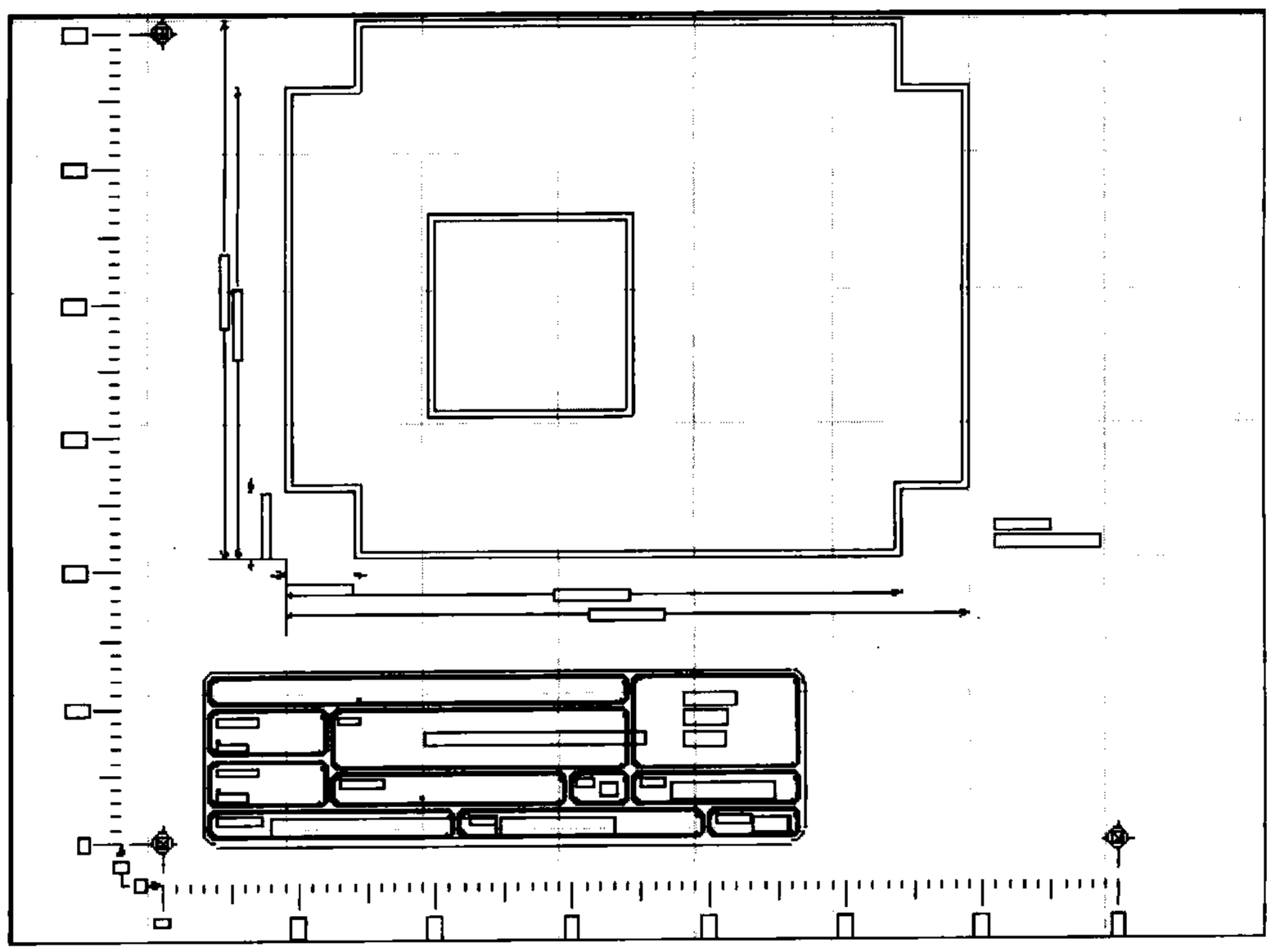


图 9.145　最终获得的 PCB 规划

第 10 章　PCB 报表生成与出图

PCB 报表是了解印制电路板详细信息的重要资料。Protel 99 的印制电路板设计系统提供了生成各种报表的功能，它可以给用户提供有关设计过程及设计内容的详细资料。这些资料主要包括设计过程中的电路板状态信息、引脚信息、元件封装信息、网络信息以及布线信息等等。当完成了电路板的设计后，还需要打印输出图形，以备焊接元件和存档。下面我们就来介绍各个报表的生成方法以及 PCB 的出图。

10.1　生成引脚报表

引脚报表能够提供电路板上选取的引脚信息，用户可以选取若干个引脚，通过报表功能生成这些引脚的相关信息，这些信息会包涵在一个*.DMP 报表文件中，这可以让用户比较方便地检验网络上的连线。下面以第 9 章的 PCB 实例为例，讲述如何生成引脚报表。

（1）在生成引脚报表时，首先在电路板上选取需要生成报表的引脚，然后执行菜单命令 Reports/Selected Pins，如图 10.1 所示。、

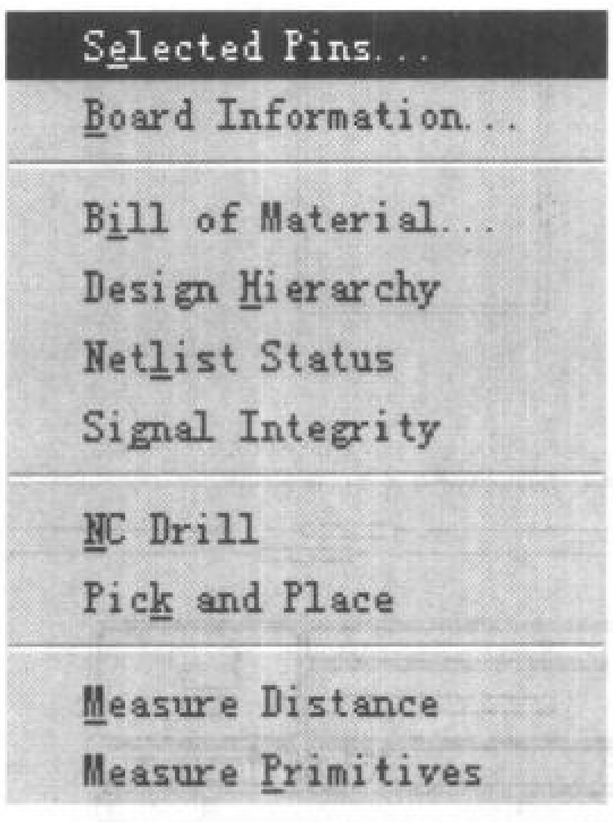


图 10.1　Reports 菜单

（2）执行此命令后，系统会弹出如图 10.2 所示的选取引脚 Selected Pins 信息对话框。在该对话框中，系统将用户选择的引脚全部列在其中，用户可以拖动滚动条进行查看。

（3）对话框中列出了选取引脚的信息，如果单击 OK 按钮，系统会切换到文本编辑器中，并生成引脚报表文件*.DMP 如下所示，这些引脚仅是选中的部分引脚。

U3-1	U3-2	U3-3
U3-4	U3-5	U3-6
U3-7	U3-8	U3-9
U3-10	U3-11	U3-12

U3-13	U3-14	U3-15
U3-16	U3-17	U3-18
U3-19	U3-20	U4-1
U4-2	U4-3	U4-4
U4-5	U4-6	U4-7
U4-8	U4-9	U4-10
U4-11	U4-12	U4-13
U4-14	U4-15	U4-16
U4-17	U4-18	U4-19
U4-20	U9-1	U9-2
U9-3	U9-4	U9-5
U9-6	U9-7	U9-8
U9-9	U9-10	U9-11
U9-12	U9-13	U9-14

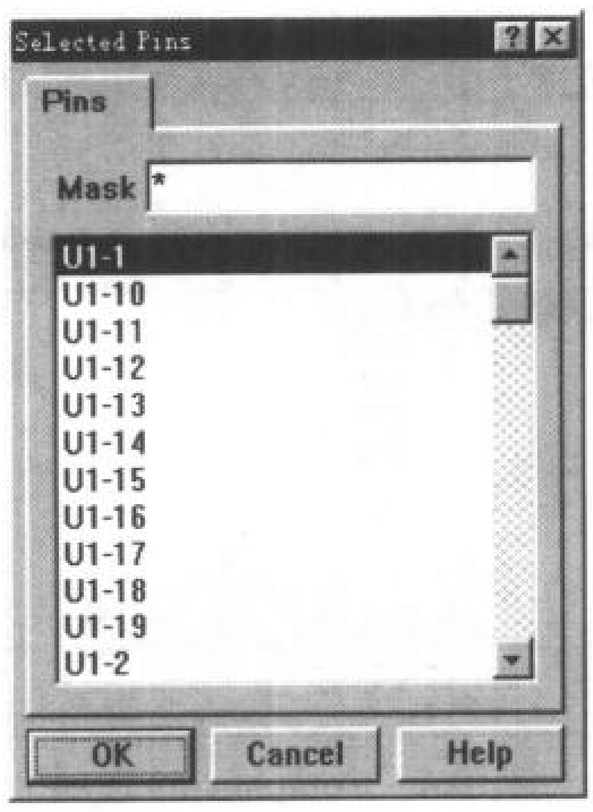


图 10.2　选取引脚对话框

10.2　生成电路板信息报表

电路板信息报表的作用在于给用户提供一个电路板的完整信息，包括电路板尺寸、电路板上的焊点、导孔的数量以及电路板上的元件标号等等，下面讲述如何生成电路板的有关信报表。

（1）首先执行 Reports/Board Information 菜单命令。

（2）执行此命令后，系统会弹出如图 10.3 所示的电路板信息对话框。

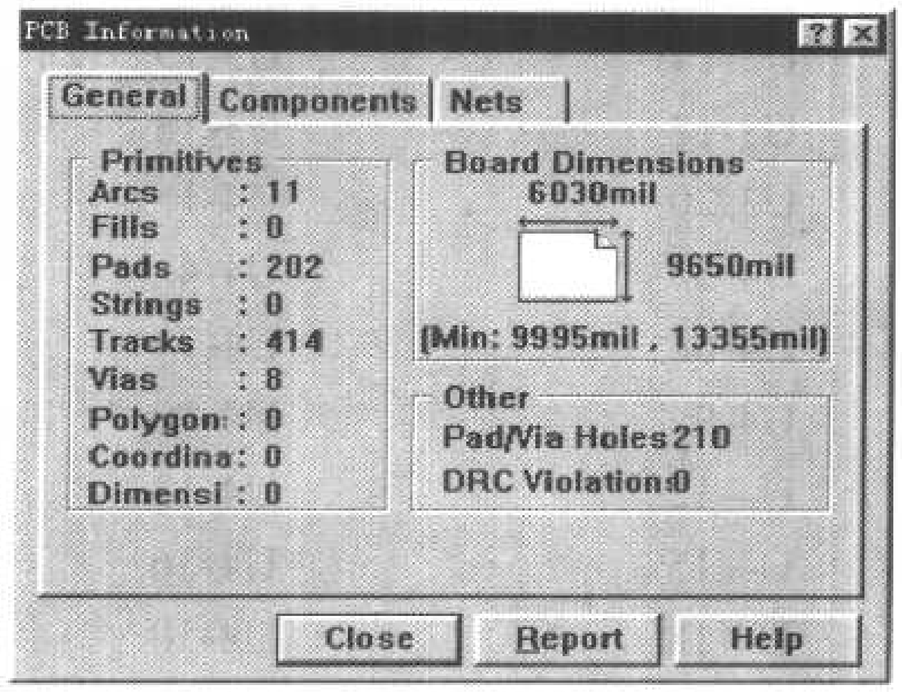


图 10.3　电路板信息对话框

图中包括 3 个选项卡，分别说明如下：

●General 选项卡　主要用于显示电路板的一般信息，如电路板上各个组件的数量，如导线数、焊点数、导孔数、敷铜数、违反设计规则的数量以及电路板大小。

●Components 选项卡　用于显示当前电路板上使用的元件序号以及元件所在的板层等信息，如图 10.4 所示。

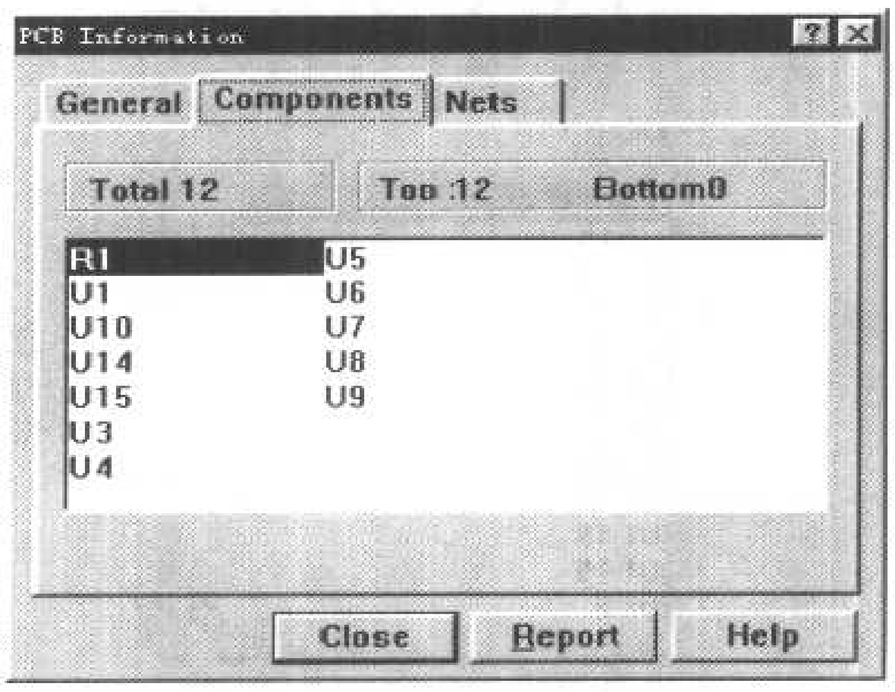


图 10.4　Components 选项卡

●Nets 选项卡　用于显示当前电路板中的网络信息，如图 10.5 所示。

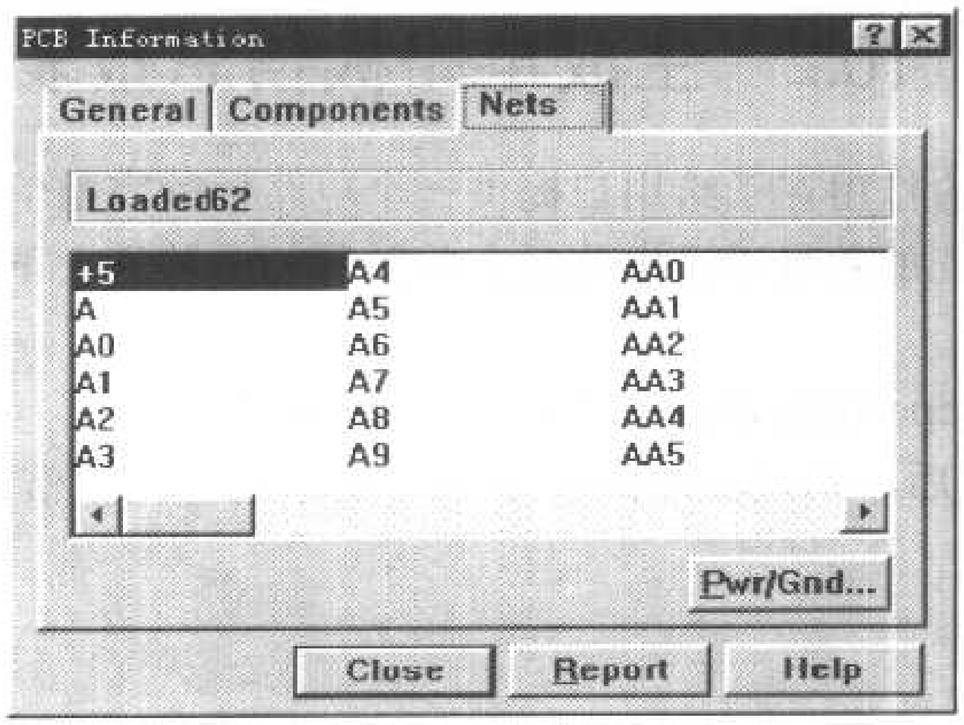


图 10.5　Nets 选项卡

如果单击 Nets 选项卡中的 Pwr/Gnd 按钮，系统弹出如图 10.6 所示的内部板层信息对话框。内部板层信息对话框列出了各个内部板层所接的网络、导孔和焊点以及导孔或焊点和内部板层间的连接方式。

本实例的电路板没有内部板层网络，所以在图 10.6 所示对话框中没有显示板层信息，仅仅说明没有网络。

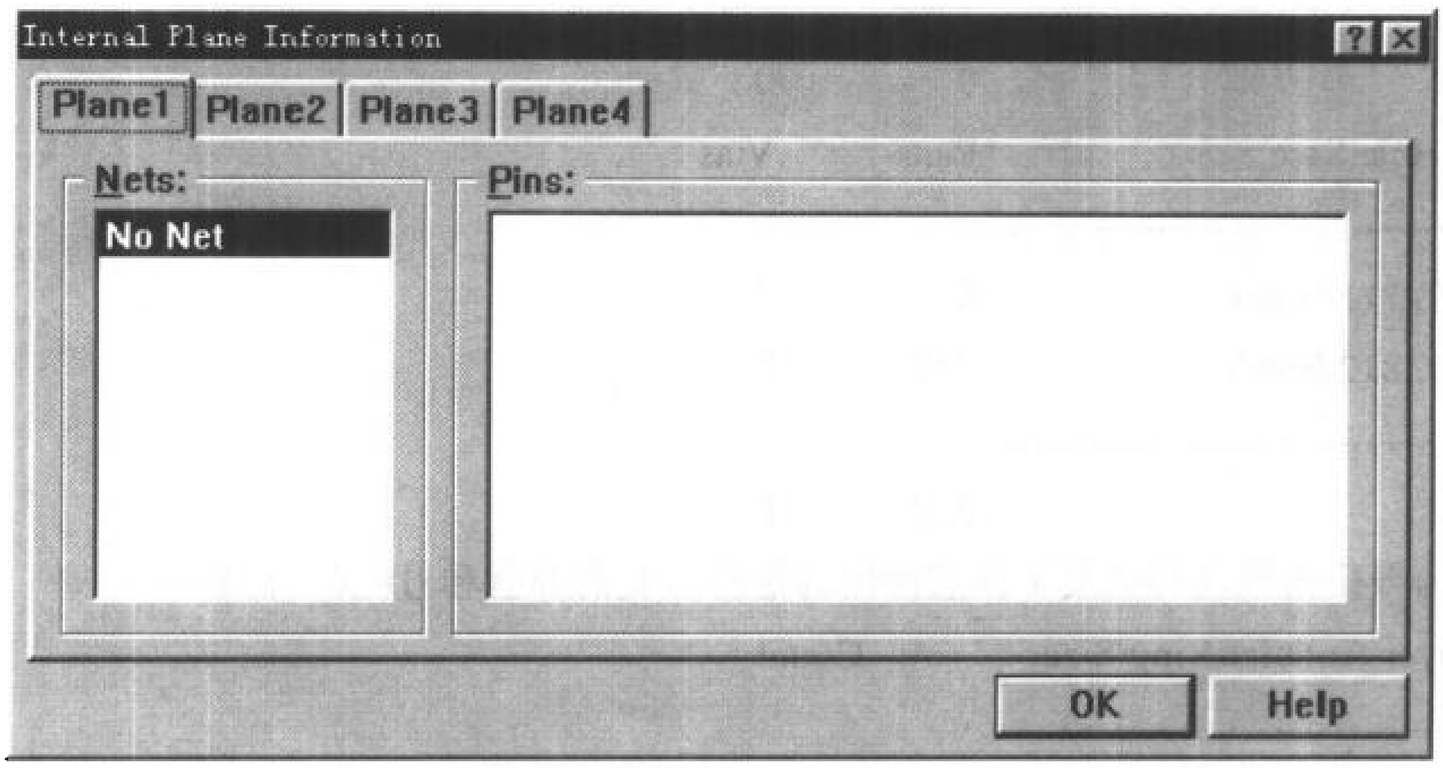


图 10.6　内部板层信息对话框

（3）接着可以在任何一个选项卡中单击 Report 按钮，将电路板信息生成相应的报表文件，生成的文件以.REP 为后缀。我们以第 9 章生成的 Part4.Pcb 为例，生成的电路板信息报表如下：

Specifications For PCB4

On 6-Apr-2000　at 12:18:39　　（生成报表的日期）

Size Of board　　6.03×9.65 sq in　　（PCB 的大小）

Equivalent 14 pin components　　4.03 sq in/14 pin component

Components on board　　12　　（元件数目）

（下面为各工作层的对象统计数据）

Layer	Route	Pads	Tracks	Fills	Arcs	Text
Top Layer		0	178	0	0	0
Bottom Layer		0	170	0	0	0
Top Overlay		0	61	0	11	24
Keep Out Layer		0	5	0	0	0
Multi Layer		202	0	0	0	0
Total		202	414	0	11	24

（下面为过孔的统计数据）

Layer Pair	Vias
Top Layer - Bottom Layer	8

Total		8

Non-Plated Hole Size	Pads	Vias
Total	0	0

Plated Hole Size	Pads	Vias
28mil (0.7112mm)	0	8
32mil (0.8128mm)	202	0
Total	202	8

（下面为根据内径直径以及工作层面信息进行分类的焊盘和过孔信息。）

Top Layer Annular Ring Size	Count
18mil (0.4572mm)	200
22mil (0.5588mm)	8
30mil (0.762mm)	2
Total	210

Mid Layer Annular Ring Size	Count
18mil (0.4572mm)	200
22mil (0.5588mm)	8
30mil (0.762mm)	2
Total	210

Bottom Layer Annular Ring Size	Count
18mil (0.4572mm)	200
22mil (0.5588mm)	8
30mil (0.762mm)	2
Total	210

Pad Solder Mask	Count

4mil (0.1016mm)	202
Total	202

Pad Paste Mask	Count
0mil (0mm)	202
Total	202

Pad Pwr/Gnd Expansion	Count
20mil (0.508mm)	202
Total	202

Pad Relief Conductor Width	Count
10mil (0.254mm)	202
Total	202

Pad Relief Air Gap	Count
10mil (0.254mm)	202
Total	202

Pad Relief Entries	Count
4	202
Total	202

Via Solder Mask	Count
4mil (0.1016mm)	8
Total	8

Via Pwr/Gnd Expansion	Count
20mil (0.508mm)	8
Total	8

Track Width	Count
10mil (0.254mm)	408
12mil (0.3048mm)	6
Total	414

Arc Line Width	Count
10mil (0.254mm)	11
Total	11

Arc Radius	Count
25mil (0.635mm)	11
Total	11

Arc Degrees	Count
180	11
Total	11

Text Height	Count
60mil (1.524mm)	24
Total	24

Text Width	Count
10mil (0.254mm)	24

Total	24

Net Track Width	Count
10mil (0.254mm)	62
Total	62

Net Via Size	Count
50mil (1.27mm)	62
Total	62

10.3　生成元件报表

元件报表功能可以用来整理一个电路或一个项目中的元件，形成一个元件列表，以供用户查询，生成元件报表的操作过程如下：

（1）执行 **Reports/Bill of Material** 菜单命令，系统弹出如图 10.7 所示的元件报表向导对话框。

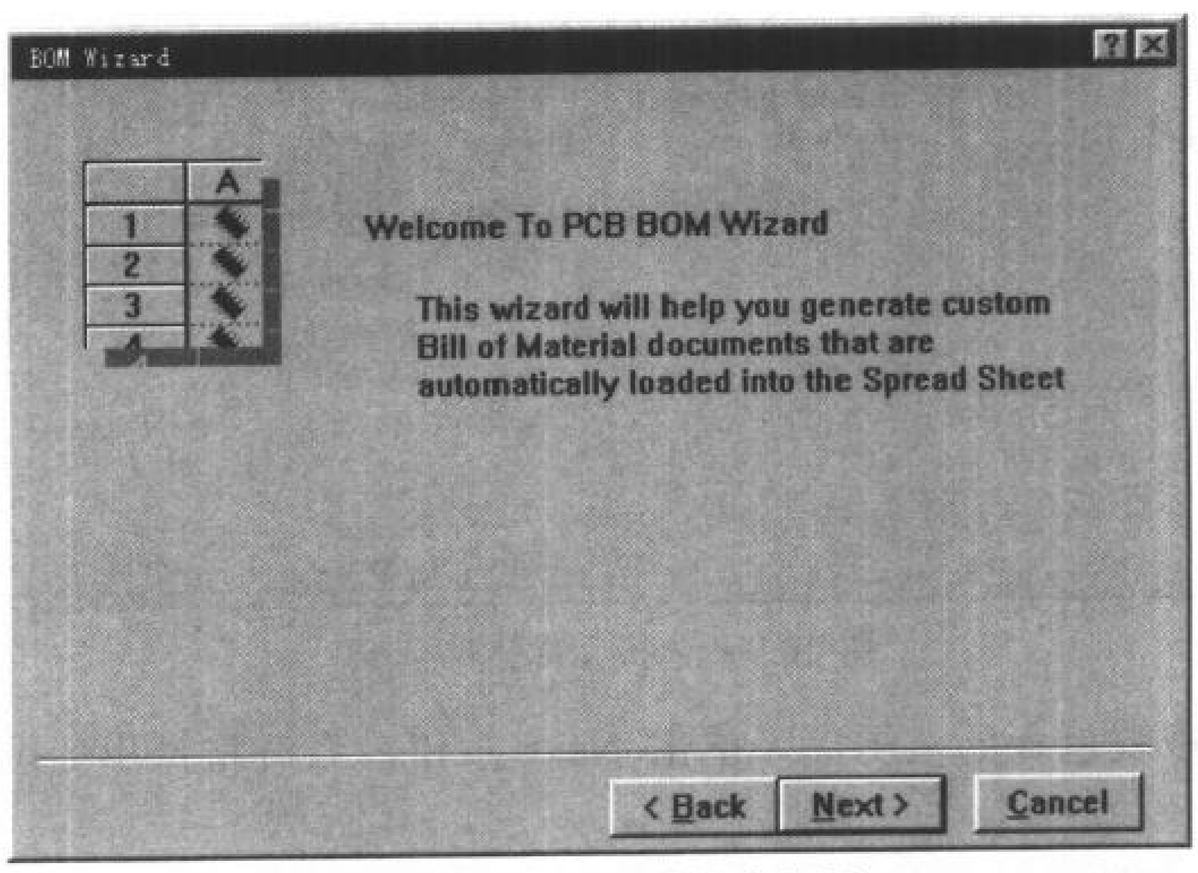


图 10.7　启动元件报表向导

（2）单击 **Next** 按钮，系统弹出如图 10.8 所示的对话框。在这个对话框里可以选择元件的列表形式，系统提供了如下两种列表形式：

●**List**　该单选项为将当前电路板上所有元件列表，每一个元件占一行，所有元件按顺序向下排列。

●**Group**　该单选项为将当前电路板上的具有相同元件封装和元件名称的元件作为

一组，每一组占一行。

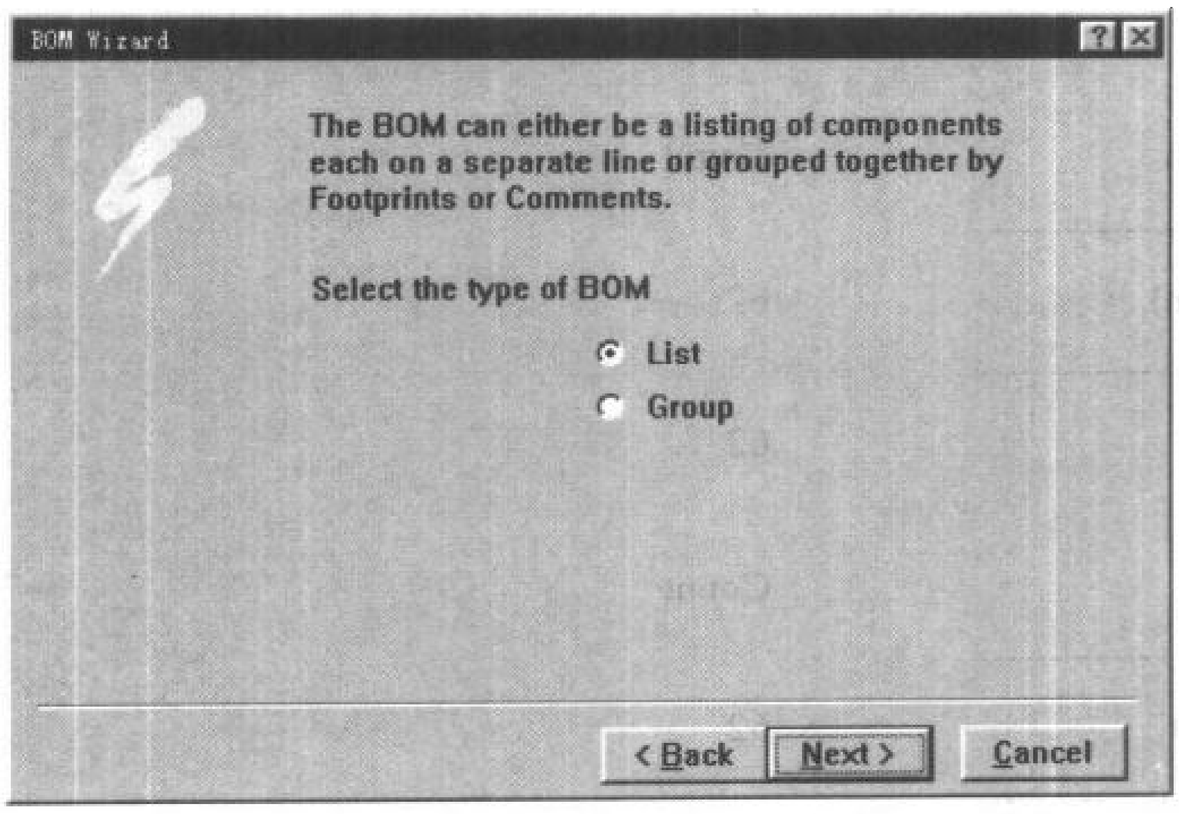


图 10.8　选择元件的列表形式

（3）选择了列表形式后，接着单击 Next 按钮，系统弹出如图 10.9 所示的对话框。该对话框中 Select the sorting method 操作项用于选择排序的依据。如选择 Comment，则用元件名称来对元件报表排序；Check the fields to included in the report 操作项用于选择报表所要包含的范围，包括 Designator、Footprint、Comment 和 Quantit。

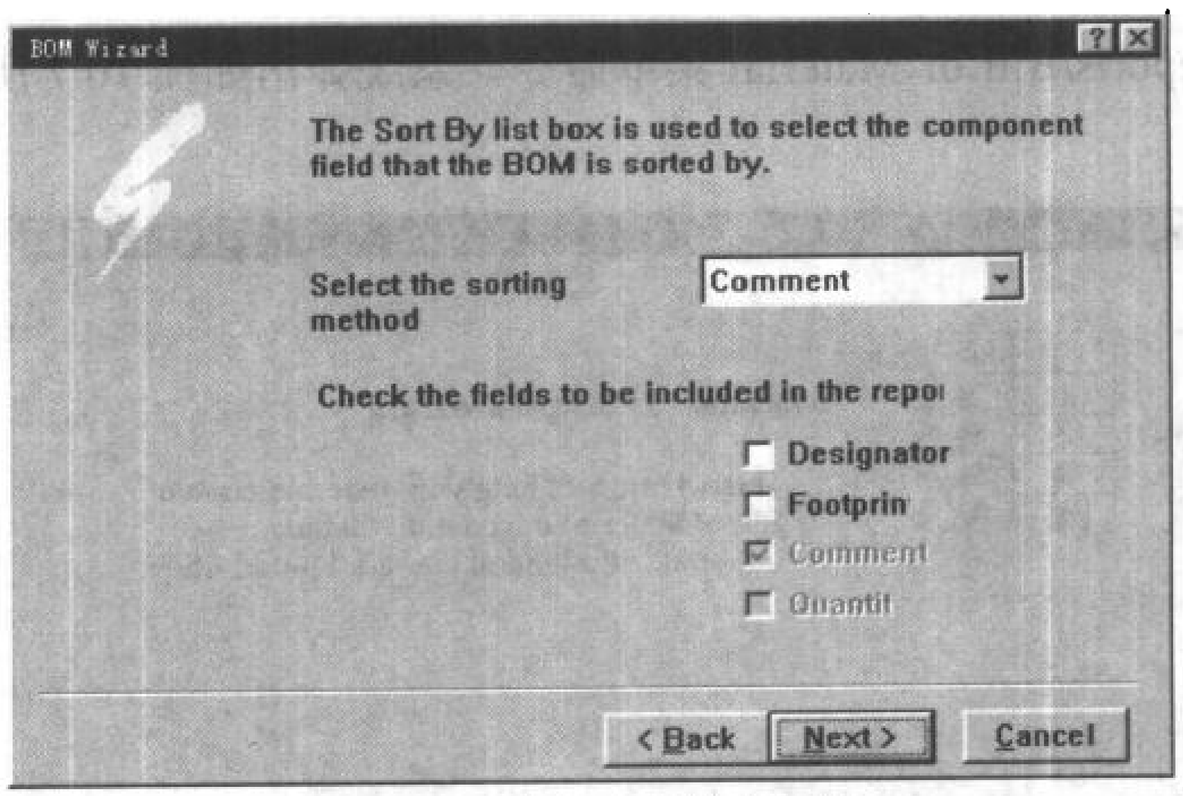


图 10.9　选择元件排序依据

（4）选择了报表包含的范围后，单击 Next 按钮，系统将弹出如图 10.10 所示的完成对话框。

如果上面某步想更改，可以单击 Back 按钮返回前面的操作对话框，进行重新设置。

（5）最后单击 Finish 按钮，系统将切换到 Protel 99 电子表格编辑器，并生成相应的元件报表文件 PCB4.Bom。元件报表文件中所列的内容如图 10.11 所示。

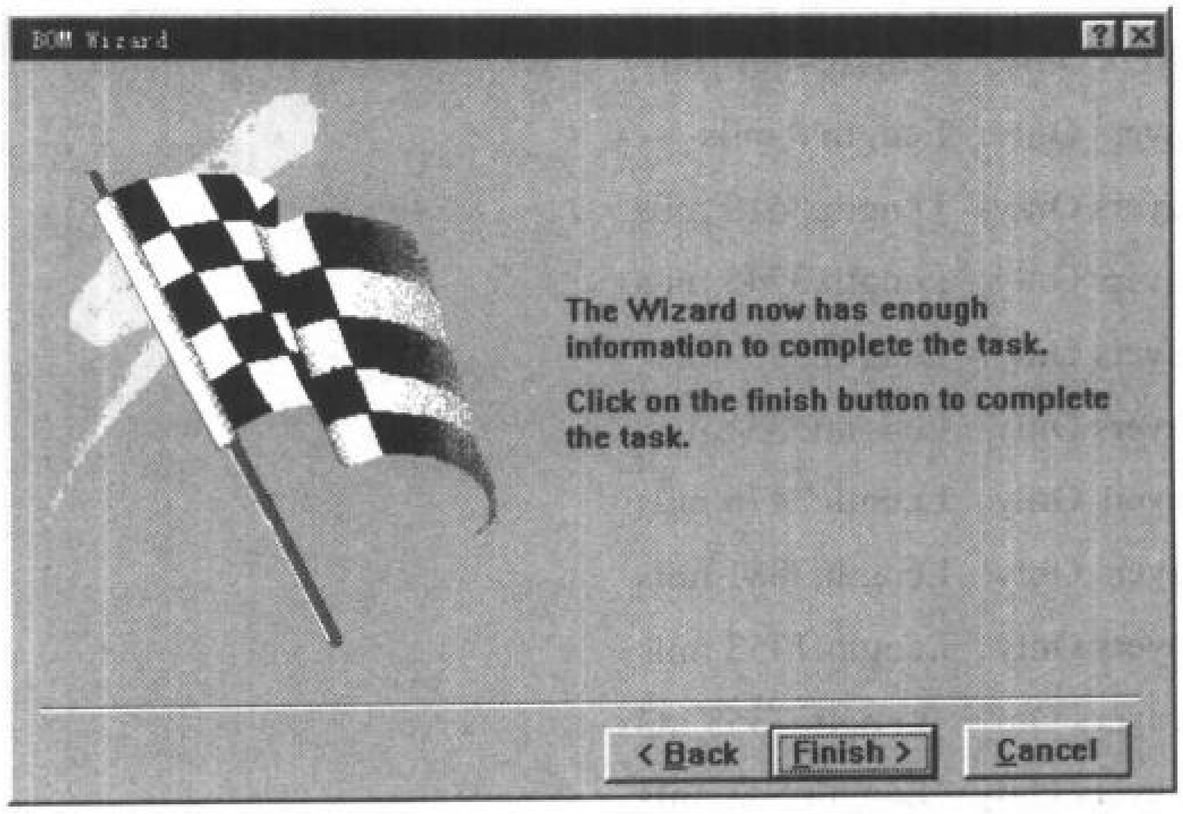


图 10.10　完成元件列表设置

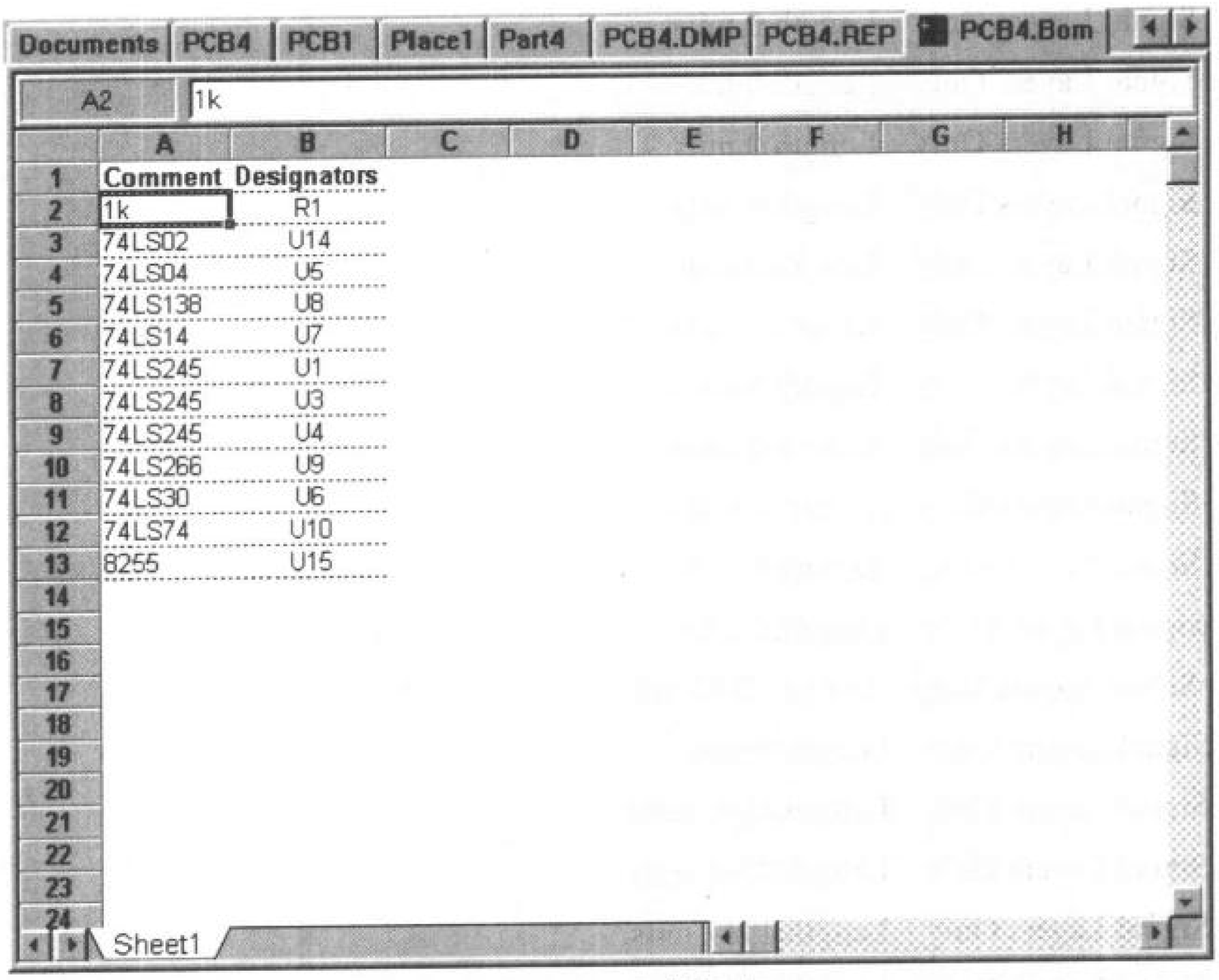


图 10.11　元件报表

10.4　生成网络状态报表

网络状态报表用于列出电路板中每一条网络的长度。生成网络状态报表可以执行 Reports/Netlist Status 菜单命令，系统将打开文本编辑器，产生相应的网络状态报表。下面为第 9 章实例 Part4.pcb 电路板生成网络状态报表，生成的文件以.Rep 为后缀名。

Nets report For Documents\PCB4

On 6-Apr-2000　at 12:41:56　　（文件创建时间）

（下面为详细的网络状态信息报表）

+5	Signal Layers Only	Length:4869 mils
A	Signal Layers Only	Length:0 mils
A0	Signal Layers Only	Length:3610 mils
A1	Signal Layers Only	Length:3745 mils
A2	Signal Layers Only	Length:533 mils
A3	Signal Layers Only	Length:533 mils
A4	Signal Layers Only	Length:3476 mils
A5	Signal Layers Only	Length:3881 mils
A6	Signal Layers Only	Length:1353 mils
A7	Signal Layers Only	Length:1353 mils
A8	Signal Layers Only	Length:533 mils
A9	Signal Layers Only	Length:2196 mils
AA0	Signal Layers Only	Length:0 mils
AA1	Signal Layers Only	Length:0 mils
AA2	Signal Layers Only	Length:0 mils
AA3	Signal Layers Only	Length:0 mils
AA4	Signal Layers Only	Length:0 mils
AA5	Signal Layers Only	Length:0 mils
AA6	Signal Layers Only	Length:0 mils
AA7	Signal Layers Only	Length:0 mils
AA8	Signal Layers Only	Length:0 mils
AA9	Signal Layers Only	Length:0 mils
AAEN	Signal Layers Only	Length:0 mils
AEN	Signal Layers Only	Length:2553 mils
B	Signal Layers Only	Length:0 mils
D0	Signal Layers Only	Length:1591 mils
D1	Signal Layers Only	Length:2361 mils
D2	Signal Layers Only	Length:1417 mils
D3	Signal Layers Only	Length:1935 mils
D4	Signal Layers Only	Length:1650 mils
D5	Signal Layers Only	Length:1239 mils
D6	Signal Layers Only	Length:1239 mils
D7	Signal Layers Only	Length:1239 mils
DA	Signal Layers Only	Length:1713 mils
DD0	Signal Layers Only	Length:0 mils
DD1	Signal Layers Only	Length:0 mils
DD2	Signal Layers Only	Length:0 mils
DD3	Signal Layers Only	Length:0 mils

DD4　　Signal Layers Only　Length:0 mils
DD5　　Signal Layers Only　Length:0 mils
DD6　　Signal Layers Only　Length:0 mils
DD7　　Signal Layers Only　Length:0 mils
GND　　Signal Layers Only　Length:10856 mils
IORD　　Signal Layers Only　Length:0 mils
IOWR　　Signal Layers Only　Length:0 mils
NetR1_1　　Signal Layers Only　Length:1760 mils
NetU15_1　　Signal Layers Only　Length:2555 mils
NetU15_2　　Signal Layers Only　Length:2328 mils
NetU15_3　　Signal Layers Only　Length:2905 mils
NetU5_11　　Signal Layers Only　Length:1144 mils
NetU5_2　　Signal Layers Only　Length:2104 mils
NetU5_6　　Signal Layers Only　Length:2101 mils
NetU5_8　　Signal Layers Only　Length:2093 mils
NetU6_8　　Signal Layers Only　Length:3358 mils
NetU9_3　　Signal Layers Only　Length:653 mils
RD　　Signal Layers Only　Length:3278 mils
VCC　　Signal Layers Only　Length:10487 mils
WR　　Signal Layers Only　Length:3309 mils
Y0　　Signal Layers Only　Length:0 mils
Y1　　Signal Layers Only　Length:3207 mils
Y2　　Signal Layers Only　Length:0 mils
Y3　　Signal Layers Only　Length:0 mils

10.5　生成设计层次报表

Protel 99 可生成有关 PCB 文件层次的报表，这种报表指出了文件系统的构成。生成设计层次报表的具体操作过程如下：

（1）首先执行 Reports/Design Hierarchy 菜单命令。

（2）执行命令后，系统将切换到文本编辑器，在其中产生 PCB 文件相应的设计层次报表。下面即为本实例生成的设计层次报表，文件以.Rep 为后缀名。

Design Hierarchy Report for C:\My Documents\techcomm.ddb

Documents
　　74xx.Lib
　　Part2
　　Part3
　　Part4

Part4.NET

Part5

PCB1

PCB4

Place1

Schlib1

PCB4.DMP

PCB4.REP

PCB4.Bom

10.6 生成 NC 钻孔报表

钻孔文件用于提供制作电路板时所需的钻孔资料，该资料可直接用于数控钻孔机，生成 NC 钻孔报表的具体操作如下：

（1）首先执行 Reports/NC Drill 菜单命令。

（2）执行命令后，系统将切换到文本编辑器，并在其中生成钻孔报表，本实例的数控钻孔报表如下所示。

```
---------------------------------------------------------------------

NC Drill File Report For :   Documents\PCB4    6-Apr-2000    12:48:14

---------------------------------------------------------------------

Layer Pair : Top Layer to Bottom Layer

ASCII File : C:\My Documents\techcomm.ddb - Documents\PCB4.TXT

EIA File    : C:\My Documents\techcomm.ddb - Documents\PCB4.DRL

Tool          Hole Size              Hole Count Plated          Tool Travel

---------------------------------------------------------------------

T1            28mil (0.7112mm)       8                          26.69 Inch (677.89 mm)

T2            32mil (0.8128mm)       202                        52.51 Inch (1333.68 mm)

---------------------------------------------------------------------

Totals                               210                        79.20 Inch (2011.57 mm)

Total Processing Time : 00:00:01
```

10.7 生成电路特性报表

Protel 99 为用户提供了生成电路特性报表的命令。电路特性报表用于提供一些有关元件的电特性资料，生成电路特性报表的操作方法如下：

（1）首先执行菜单命令 Reports/Signal Integrity。

（2）执行命令后，系统将切换到文本编辑器，并在其中产生电路特性报表，本实

例的电路特性报表如下所示。

Documents\PCB4.SIG - Signal Integrity Report

Designator to Component Type Specification

Warning! No designator to component type mapping defined.

All components considered as type IC.

Power Supply Nets

Warning! No supply nets defined. Results may be unreliable.

ICs with valid models

ICs With No Valid Model

U15	8255	Closest match in library will be used
U14	74LS02	Closest match in library will be used
U10	74LS74	Closest match in library will be used
U9	74LS266	Closest match in library will be used
U8	74LS138	Closest match in library will be used
U7	74LS14	Closest match in library will be used
U6	74LS30	Closest match in library will be used
U5	74LS04	Closest match in library will be used
U4	74LS245	Closest match in library will be used
U3	74LS245	Closest match in library will be used
U1	74LS245	Closest match in library will be used
R1	1k	Closest match in library will be used

10.8　生成元件位置报表

Protel 99 为用户提供了生成元件位置报表的命令。元件位置报表用于提供元件之间的距离、以判断元件的位置布置是否合理，生成元件位置报表的操作方法如下：

（1）首先执行菜单命令 Reports/Pick and Place。

（2）执行命令后，系统将切换到文本编辑器，并在其中产生元件位置报表，本实例的元件位置报表如下所示。

Designator	Pattern	Mid X	Mid Y	Ref X	Ref Y	Pad X	Pad Y	TB	Rotation

U3	DIP20	14610mil	16970mil	15060mil	17120mil	15060mil	17120mil	T	270.00
U8	DIP16	14710mil	16350mil	15060mil	16500mil	15060mil	16500mil	T	270.00
U10	DIP14	14760mil	15630mil	15060mil	15780mil	15060mil	15780mil	T	270.00
R1	AXIAL0.4	14980mil	14461mil	14780mil	14461mil	14780mil	14461mil	T	360.00
U7	DIP14	14220mil	14590mil	14520mil	14740mil	14520mil	14740mil	T	270.00
U15	DIP40	12610mil	14740mil	13560mil	15040mil	13560mil	15040mil	T	270.00
U1	DIP20	13190mil	15630mil	13640mil	15780mil	13640mil	15780mil	T	270.00
U6	DIP14	13040mil	16350mil	13340mil	16500mil	13340mil	16500mil	T	270.00
U4	DIP20	13190mil	16970mil	13640mil	17120mil	13640mil	17120mil	T	270.00
U9	DIP14	11960mil	16970mil	12260mil	17120mil	12260mil	17120mil	T	270.00
U14	DIP14	11960mil	16350mil	12260mil	16500mil	12260mil	16500mil	T	270.00
U5	DIP14	11960mil	15630mil	12260mil	15780mil	12260mil	15780mil	T	270.00

10.9 电路板的打印输出

完成了 PCB 的设计后，就需要打印输出，以生成印制板和焊接元件。使用打印机打印输出电路板，首先要对打印机进行设置，包括打印机的类型设置、纸张大小的设定和电路图纸的设定等内容，然后再进行打印输出。

1. 打印机设置

打印输出前，首先应该设置打印机。打印机设置的操作过程如下：

（1）首先执行 File/Setup Printer 菜单命令。

（2）执行此命令后，系统将会弹出如图 10.12 所示的对话框，此时可以设置打印机的类型。

（3）单击按钮 Layers，系统会弹出 Setup Output Options 的设置对话框，如图 10.13 所示。这时可以设置需要输出的工作层面的类型。

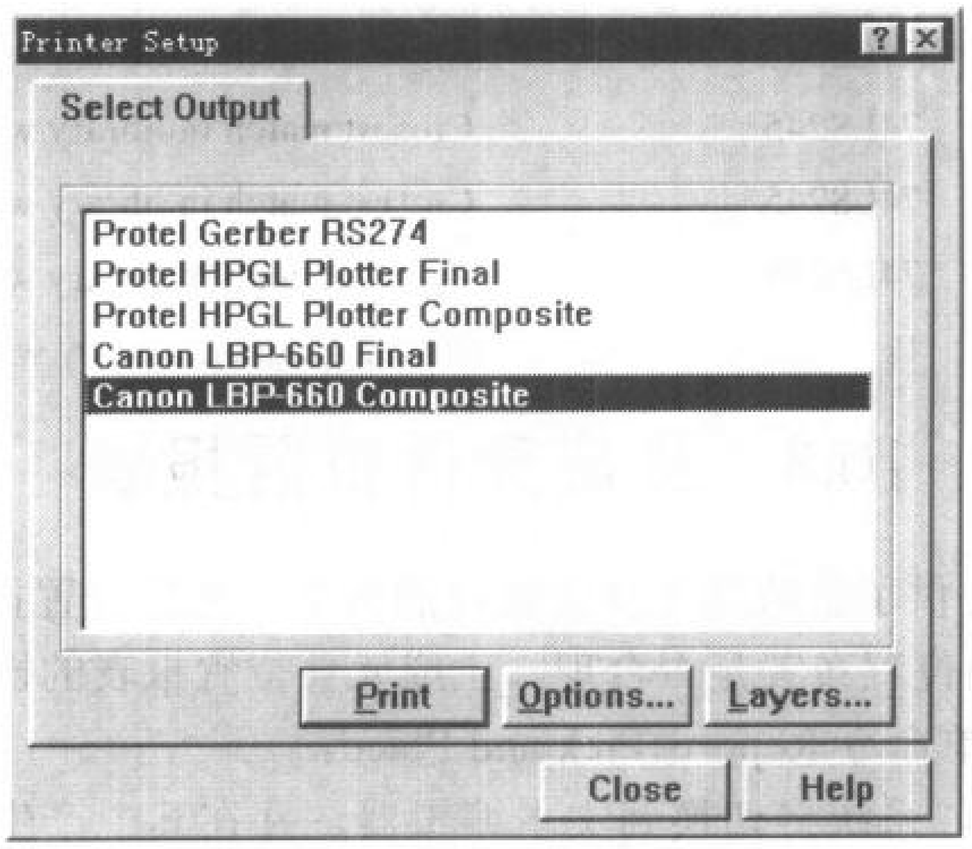


图 10.12 Printer Setup 对话框

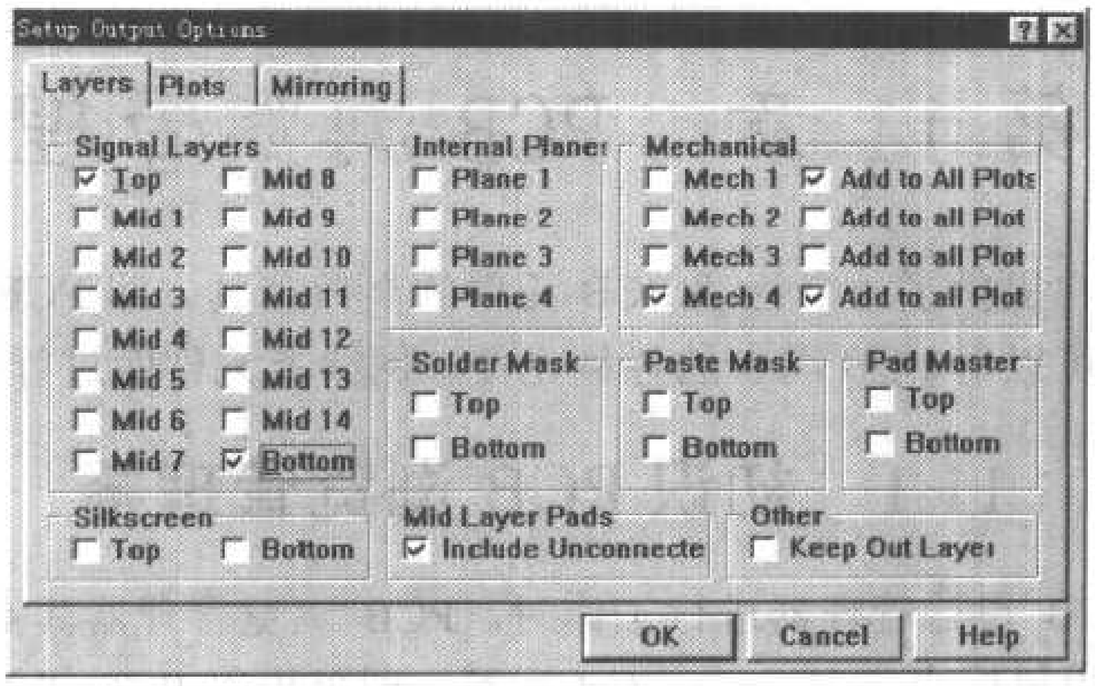


图 10.13　设置输出层面对话框

（4）设置好输出层面后，单击 OK 按钮，系统返回图 10.12 所示的对话框。单击按钮 Options，系统弹出如图 10.14 所示的对话框。在该对话框中可以设置输出的比例以及边框大小等属性，设置完成后，单击 OK 按钮系统又返回到图 10.12 所示的对话框。

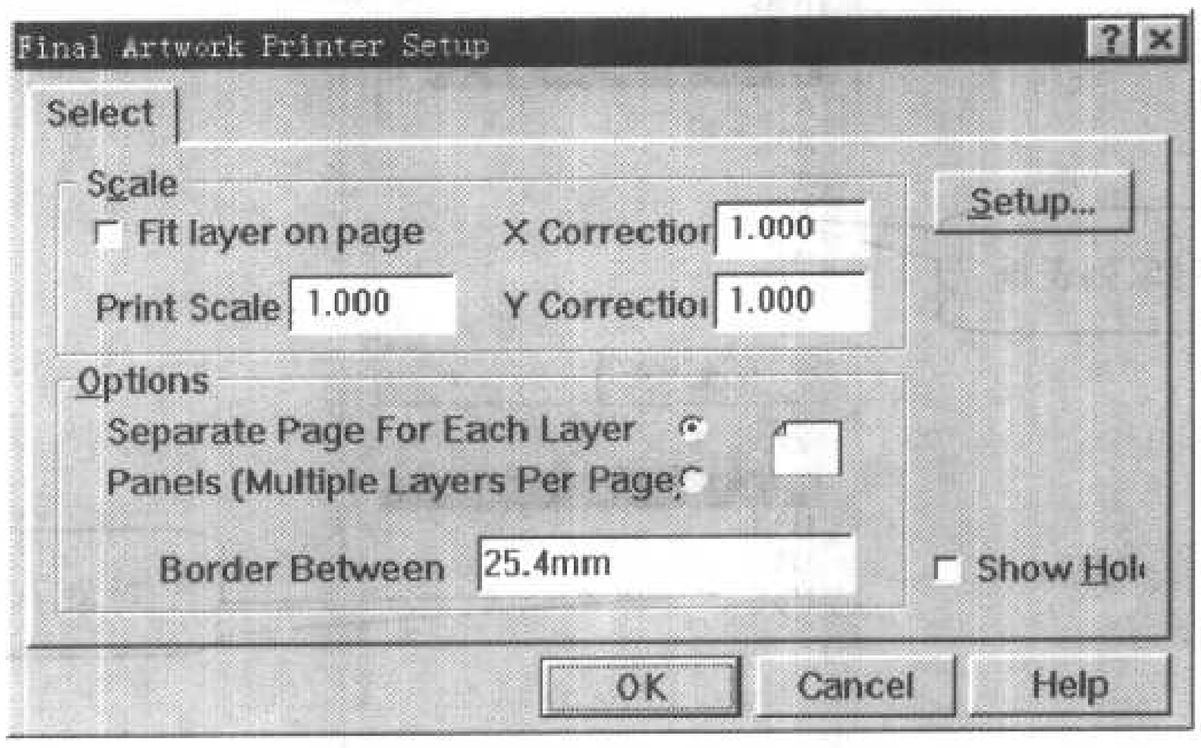


图 10.14　设置输出特性对话框

（5）单击 Close 按钮，关闭打印机设置对话框。

2．打印输出

设置了打印机后，单击图 10.12 中的 Print 按钮可直接打印。或执行菜单命令 File/Print 也可实现打印输出，执行该命令后，系统会弹出如图 10.15 所示的打印提示框。

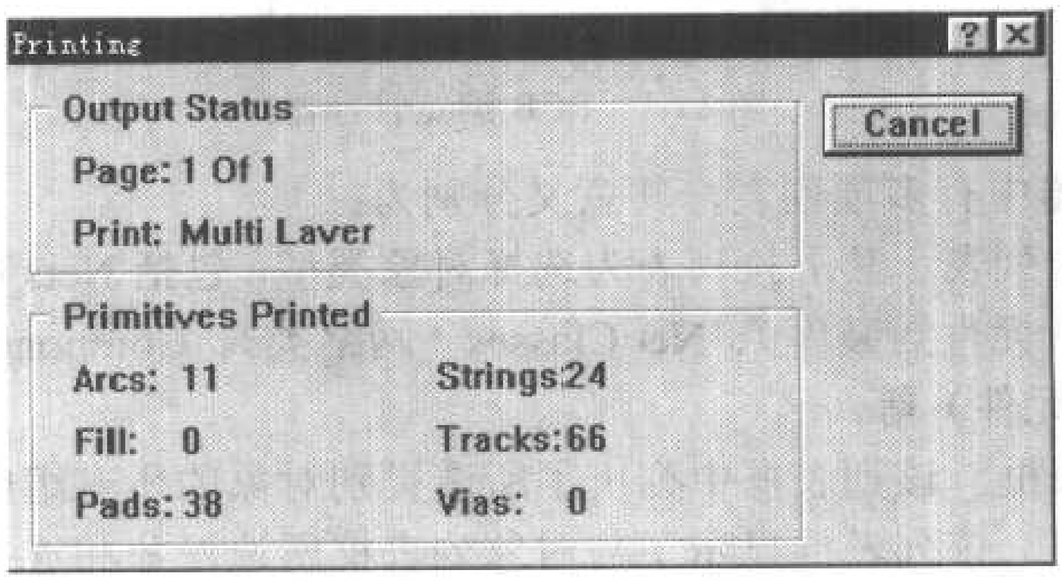


图 10.15　打印提示框

第 11 章　PCB 浏览管理器

Protel 99 为用户提供了一个管理 PCB 元件的高效工具，即 PCB 浏览管理器。使用 PCB 浏览管理器，可以对 PCB 图中的各种元件、网络及元件库进行管理。

11.1　初识 PCB 浏览管理器

当用户使用 PCB 设计管理器进行工作时，PCB 浏览管理器其实也已经装载到当前环境，用户只需使用鼠标点击 Browse PCB 标签，即可进入 PCB 浏览管理器，如图 11.1 所示。

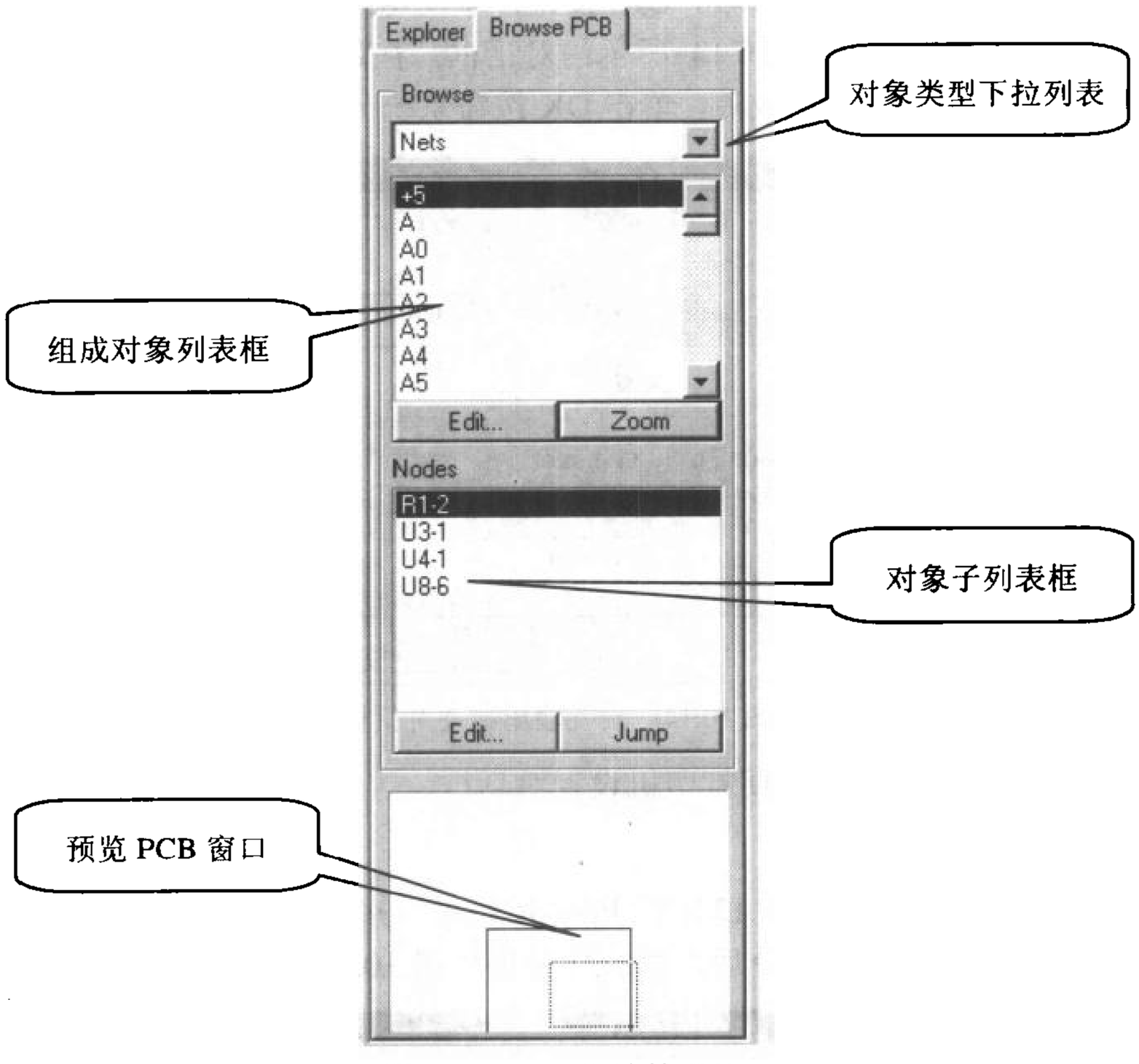


图 11.1　PCB 浏览管理器

PCB 浏览管理器中有多项列表，其意义分别为：

●对象类型下拉列表　其下拉列表为选择对象类型，包括 Nets（网络）、Components（元件）、Libraries（元件封装库）、Net Classes（网络类）、Component Classes（元件类）和 Violations（违例元件）等。

●组成对象列表框　该列表框中列出了所选类别对象的所有组成对象。

●对象子列表框　该列表框显示了与对象列表框所选对象相连接的对象，一般是连接导线两端的焊盘对象。

●预览窗口　显示预览 PCB 的图形对象。

如果图 11.1 所示的窗口没有显示在当前工作环境，则可以执行 View/Design Manager 菜单命令显示 PCB 浏览管理器和设计管理器。

11.2　使用 PCB 浏览管理器

下面讲述如何使用 PCB 浏览管理器来管理当前 PCB 文件中的元件、元件库和网络等对象。

11.2.1　管理网络对象

通过 PCB 浏览器对网络对象进行管理时，我们可以设置网络属性、网络中的焊盘属性等，另外还可以放大显示对象。

1．设置网络属性

设置网络属性的操作过程如下：

（1）在对象类型下拉列表中选中 Nets 选项，则在组成对象列表框将显示 PCB 网络的组成对象。

（2）在组成对象列表框中选择需要编辑的网络对象，使用鼠标双击该对象，或者单击组成对象列表框中的 Edit 按钮，系统将弹出如图 11.2 所示的网络属性对话框。

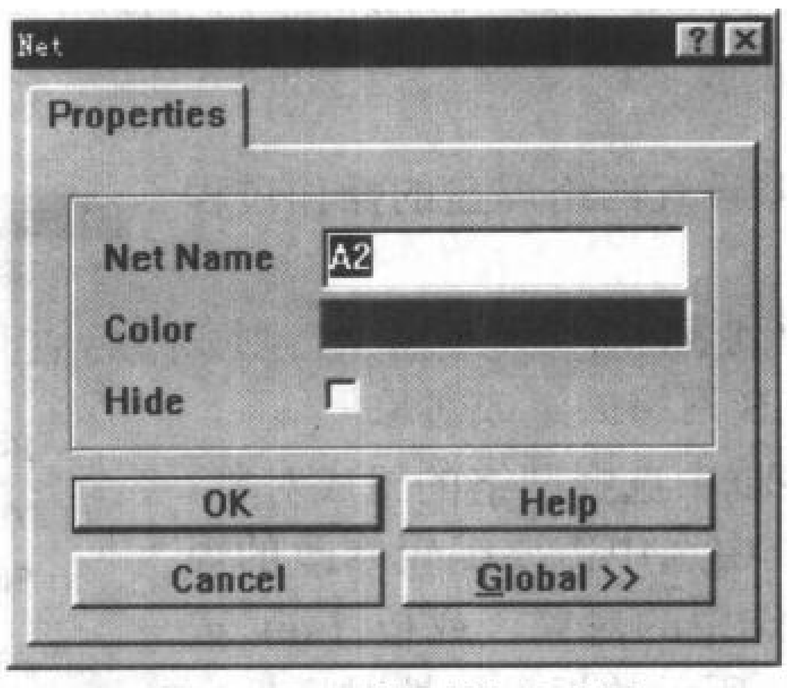


图 11.2　网络属性对话框

在该对话框中，可以修改网络名以及网络线的颜色等，如果选中 Hide 复选框，可以隐藏该网络。

（3）设置完毕后，单击 OK 按钮，完成网络设置操作。

2．亮显所选的网络

当用户在组成对象列表框中选中了某网络对象后，可以单击组成对象列表框中的 Zoom 按钮，系统将会放大这部分网络，而且还高亮显示该网络，如图 11.3 所示。这为动态查看 PCB 网络组成对象提供了方便。

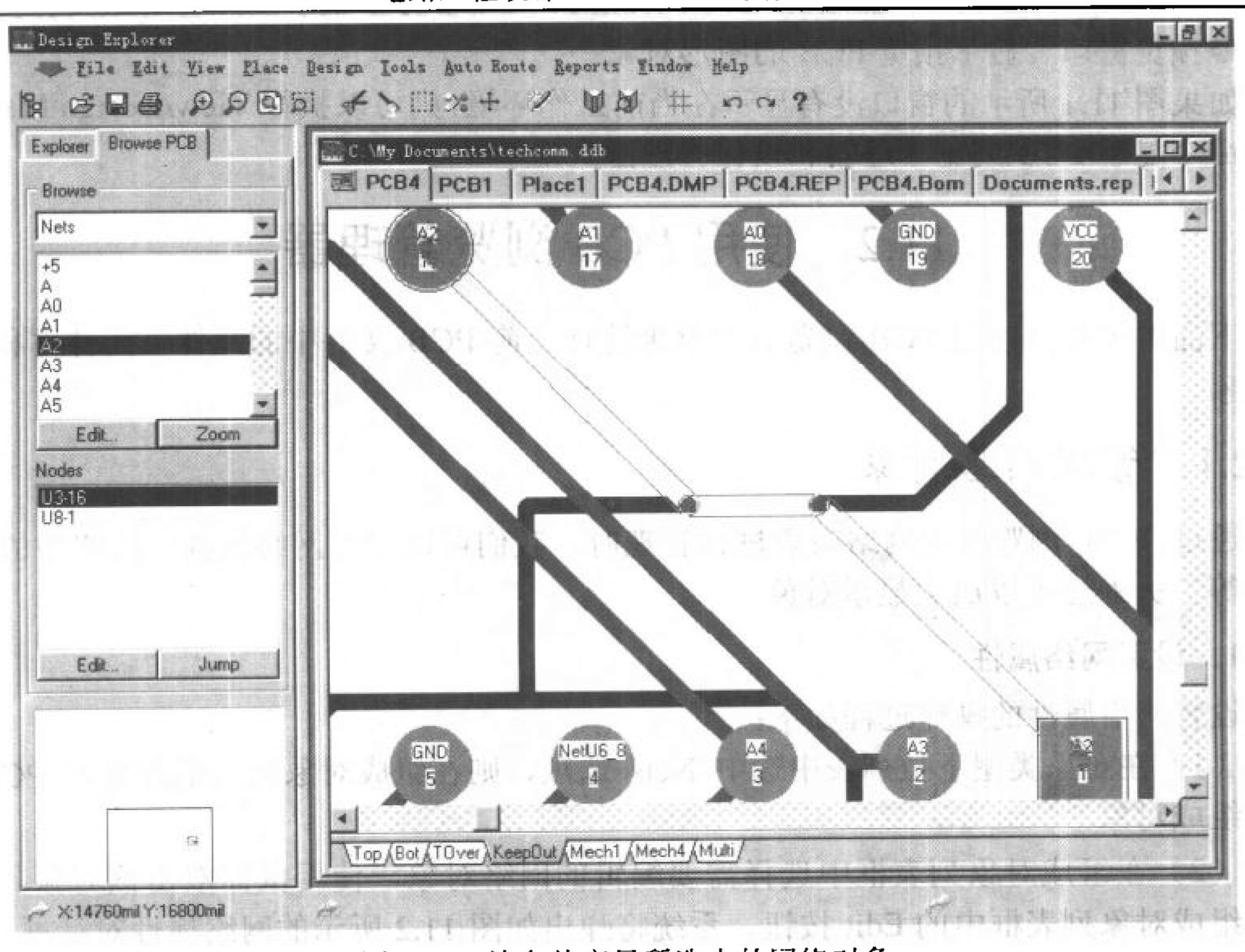


图 11.3　放大并亮显所选中的网络对象

3. 设置焊盘属性

使用 PCB 浏览管理器设置网络焊盘的操作过程如下：

（1）在对象类型下拉列表选中 Nets 选项，则在组成对象列表框将显示 PCB 网络的组成对象。

（2）在组成对象列表框中选择网络的组成对象。

（3）在对象子列表框中选中需要编辑修改的焊盘部分，使用鼠标双击所选中的对象，或按 Edit 按钮，系统将弹出如图 11.4 所示的焊盘属性对话框。在该对话框中可以实现焊盘属性的编辑。

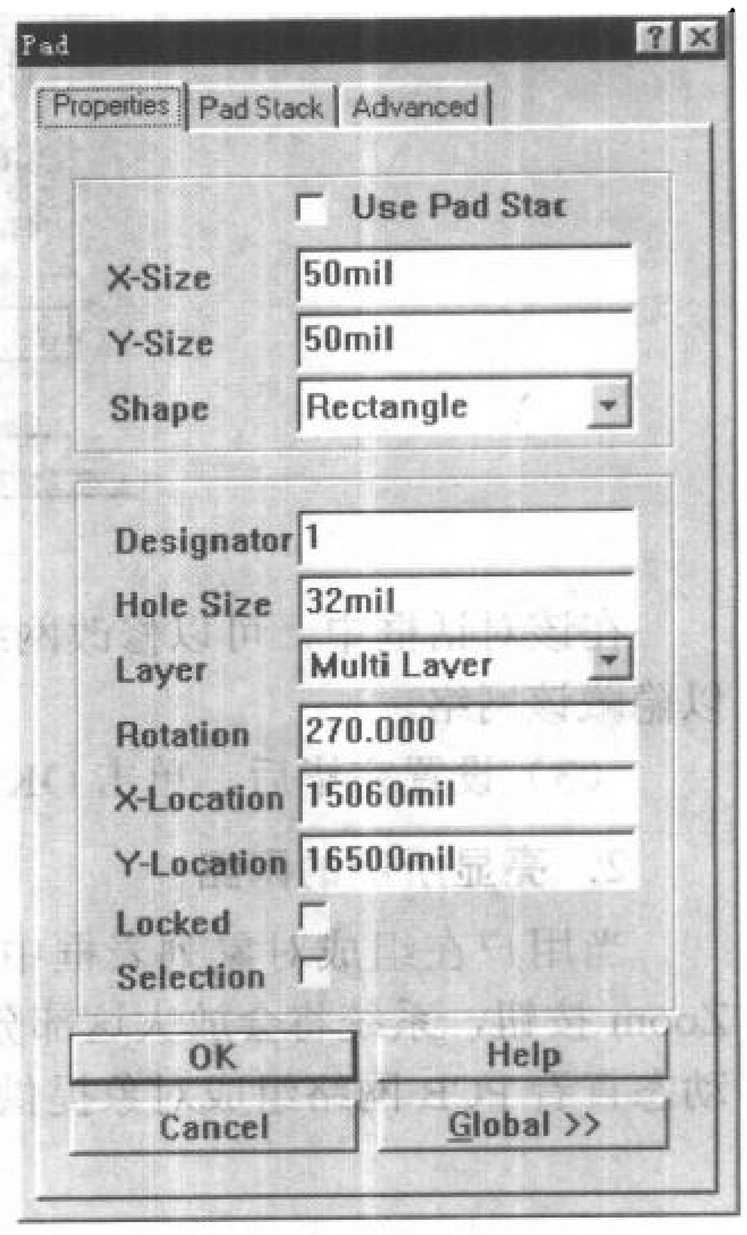


图 11.4　焊盘属性对话框

4. 快速定位焊盘

当用户选中某节点焊盘时，可以快速定位所选的焊盘，并且系统会将该焊盘放大亮显，具体操作方法如下：

当用户在子对象列表框中选中了某节点焊盘对象后，可以单击子对象列表框中的 Jump 按钮，系统将会定位到所选的焊盘，并放大它，而且还高亮显示该焊盘，如图 11.5 所示。

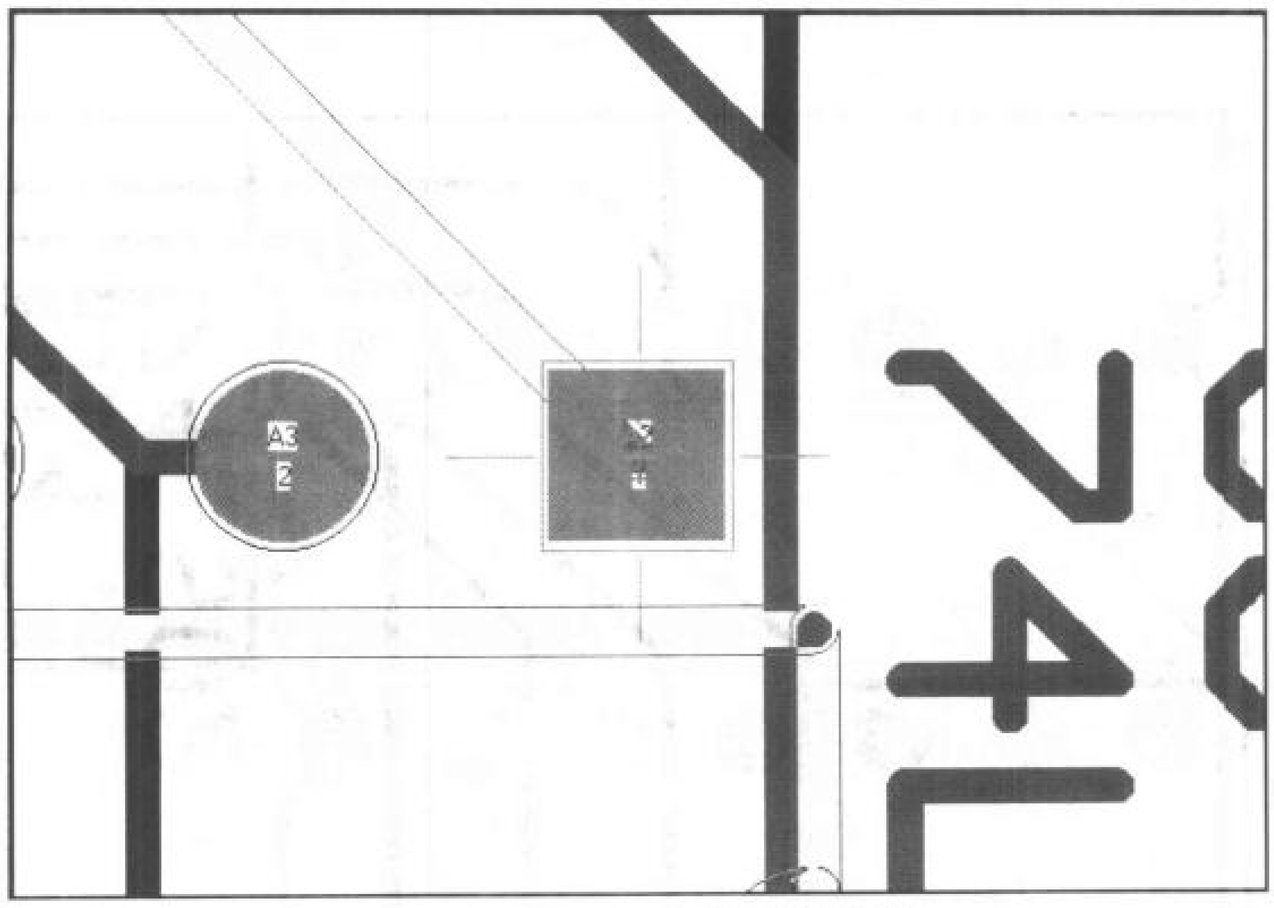


图 11.5　快速定位找到的焊盘

11.2.2　管理元件对象

使用 PCB 浏览管理器，可以对 PCB 上的元件进行管理，可以修改元件的属性、元件注释以及元件引脚的属性。

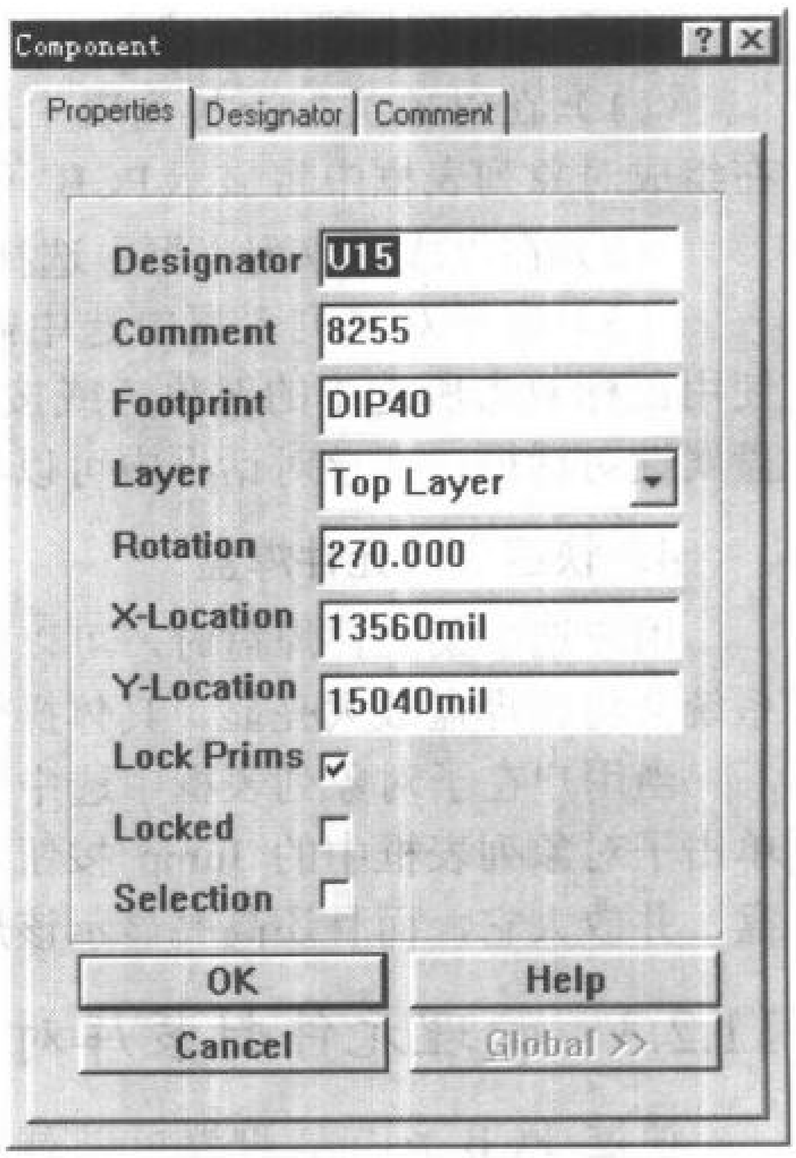


图 11.6　元件属性对话框

1. 修改元件属性

使用 PCB 浏览管理器修改元件属性的具体操作如下：

（1）在对象类型下拉列表中选中 Components 选项，则在组成对象列表框将显示 PCB 所有的元件对象。

（2）接着在组成对象列表框中选择需要编辑的元件对象，使用鼠标双击该对象，或者单击组成对象列表框中的 Edit 按钮，系统将弹出如图 11.6 所示的元件属性对话框。

在该对话框中，可以修改元件的属性、设定元件是否锁定或选中等。

（3）设置完毕后，单击 OK 按钮，完成对元件属性的修改操作。

2. 快速定位所选元件

当用户选中元件对象时，可以快速定位所选的元件，并且系统会将该元件放大亮显，具体操作方法如下：

当用户在组成对象列表框中选中了某元件对象后，可以单击组成对象列表框中的 Jump 按钮，系统将会定位到所选的元件，并放大它，而且高亮显示该元件，如图 11.7 所示。

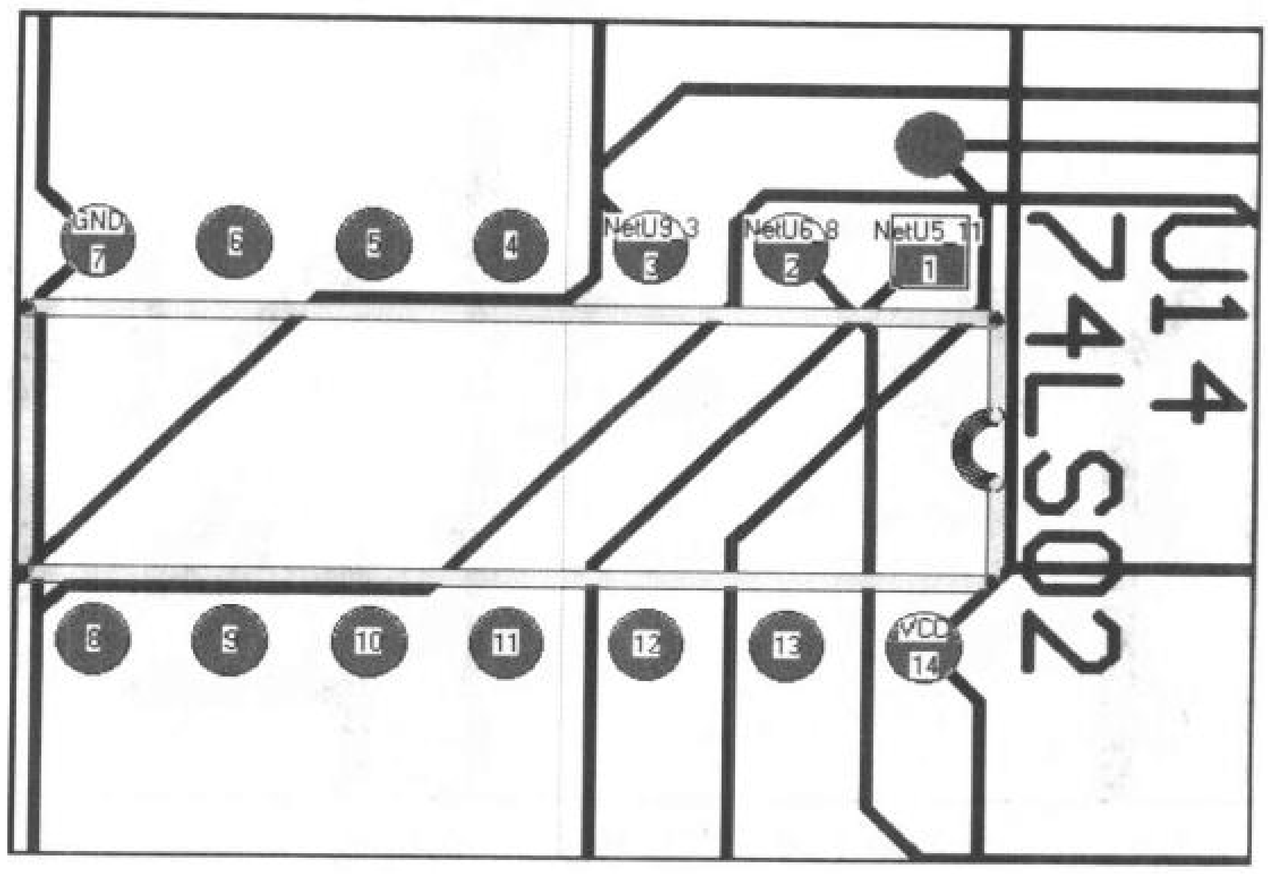


图 11.7　定位亮显所选元件

3．设置引脚焊盘属性

使用 PCB 浏览管理器设置元件引脚的操作过程如下：

（1）在对象类型下拉列表中选中 Components 选项，则在组成对象列表框中将显示 PCB 元件的组成对象。

（2）在组成对象列表框中选择元件对象。

（3）在子对象列表框中选中需要编辑修改的引脚焊盘，使用鼠标双击所选中的对象，或按 Edit 按钮，系统将弹出焊盘属性对话框，在该对话框中可以实现焊盘属性的编辑。

图 11.8　元件封装库管理

4．快速定位元件焊盘

用户选中某元件焊盘时，可以快速定位所选的焊盘，并且系统会将该焊盘放大亮显，具体操作方法如下。

当用户在子对象列表框中选中了某元件焊盘对象后，可以单击子对象列表框中的 Jump 按钮，系统将会定位到所选的焊盘，并放大它，而且还高亮显示该焊盘。

11.2.3　管理元件封装库对象

通过 PCB 浏览管理器可以对元件封装库进行管理，可以从中装载元件封装、编辑元件封装、装载元件封装库和浏览元件封装库。

1．装载元件封装库

使用 PCB 浏览管理器可以实现元件封装库的装载，具体操作如下。

（1）首先在对象类型下拉列表中选中 Libraries 选项，则在组成对象列表框将显示已经装载的元件封装库，如图 11.8 所示。

（2）单击 Add/Remove 按钮，系统将弹出如图 11.9 所示的装载/卸载元件封装库对

话框，在该对话框中可以装载或卸载元件封装库。

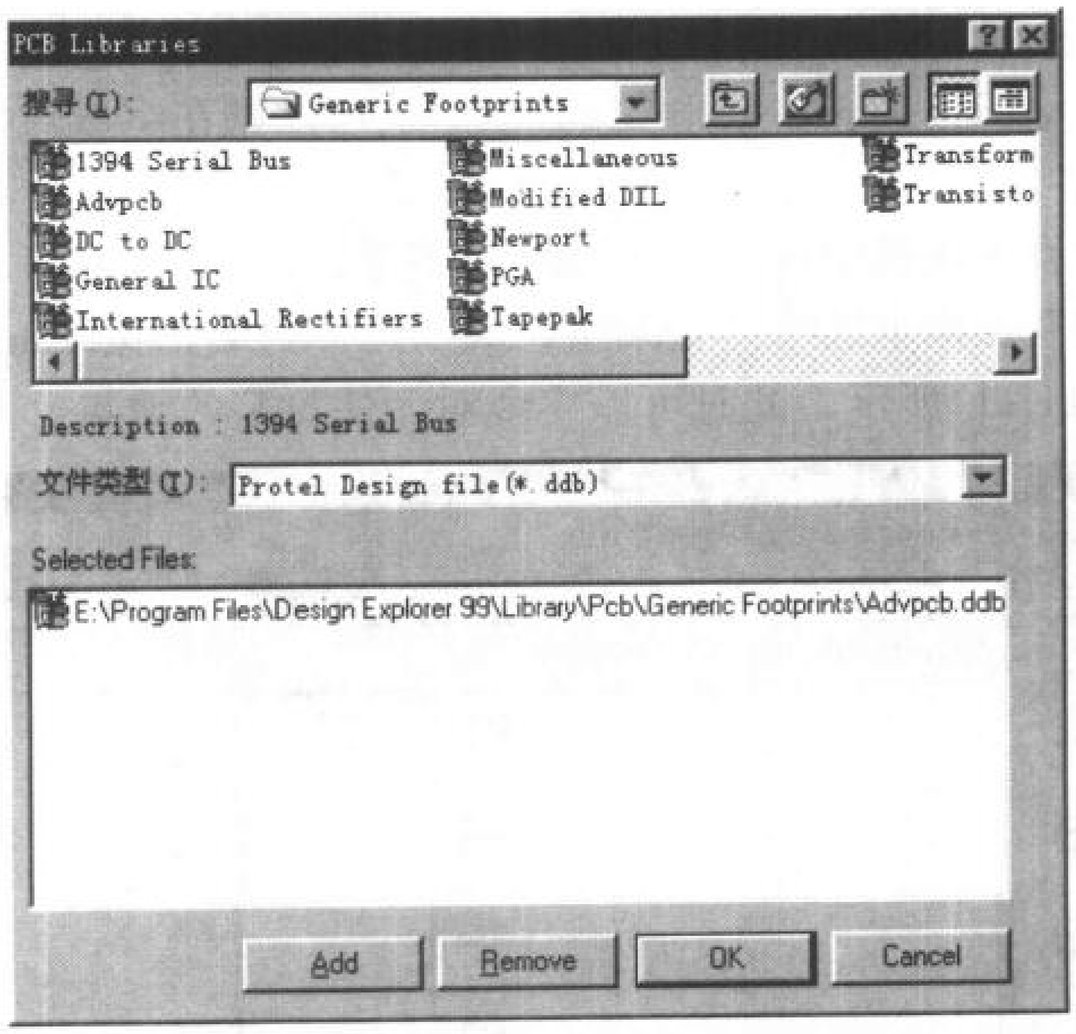


图 11.9　装载/卸载元件封装库对话框

（3）装载了元件封装库后，单击 OK 按钮结束操作。

2. 浏览元件封装库

使用 PCB 浏览管理器可以浏览元件封装库，具体操作如下：

（1）首先在对象类型下拉列表中选中 Libraries 选项，则在组成对象列表框将显示已经装载的元件封装库，如图 11.8 所示。

（2）接着在组成对象列表框中选中一个元件封装库，然后单击 Browse 按钮，系统将弹出如图 11.10 所示的浏览元件封装对话框，在对话框的预览框中浏览封装库的元件。

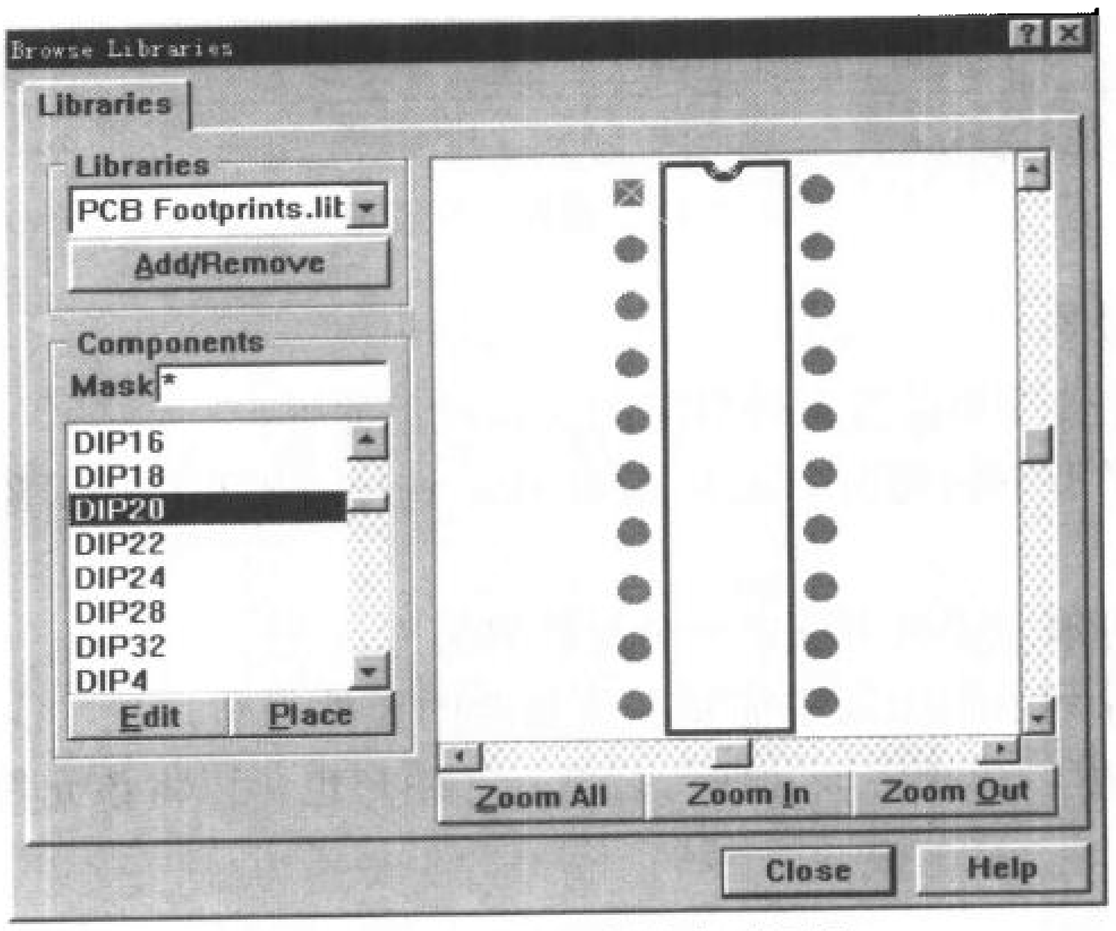


图 11.10　浏览元件封装对话框

（3）单击 Close 按钮，结束元件封装库的浏览。

3. 编辑元件封装

使用 PCB 浏览管理器编辑元件封装的操作过程如下：

（1）在对象类型下拉列表中选中 Libraries 选项，则在组成对象列表框将显示已经装载的元件封装库。

（2）在组成对象列表框中选中一个元件封装库。

（3）在子对象列表框中选中需要编辑修改的元件封装，按 Edit 按钮，系统将打开该元件封装，如图 11.11 所示。此时可以实现对元件封装的编辑。

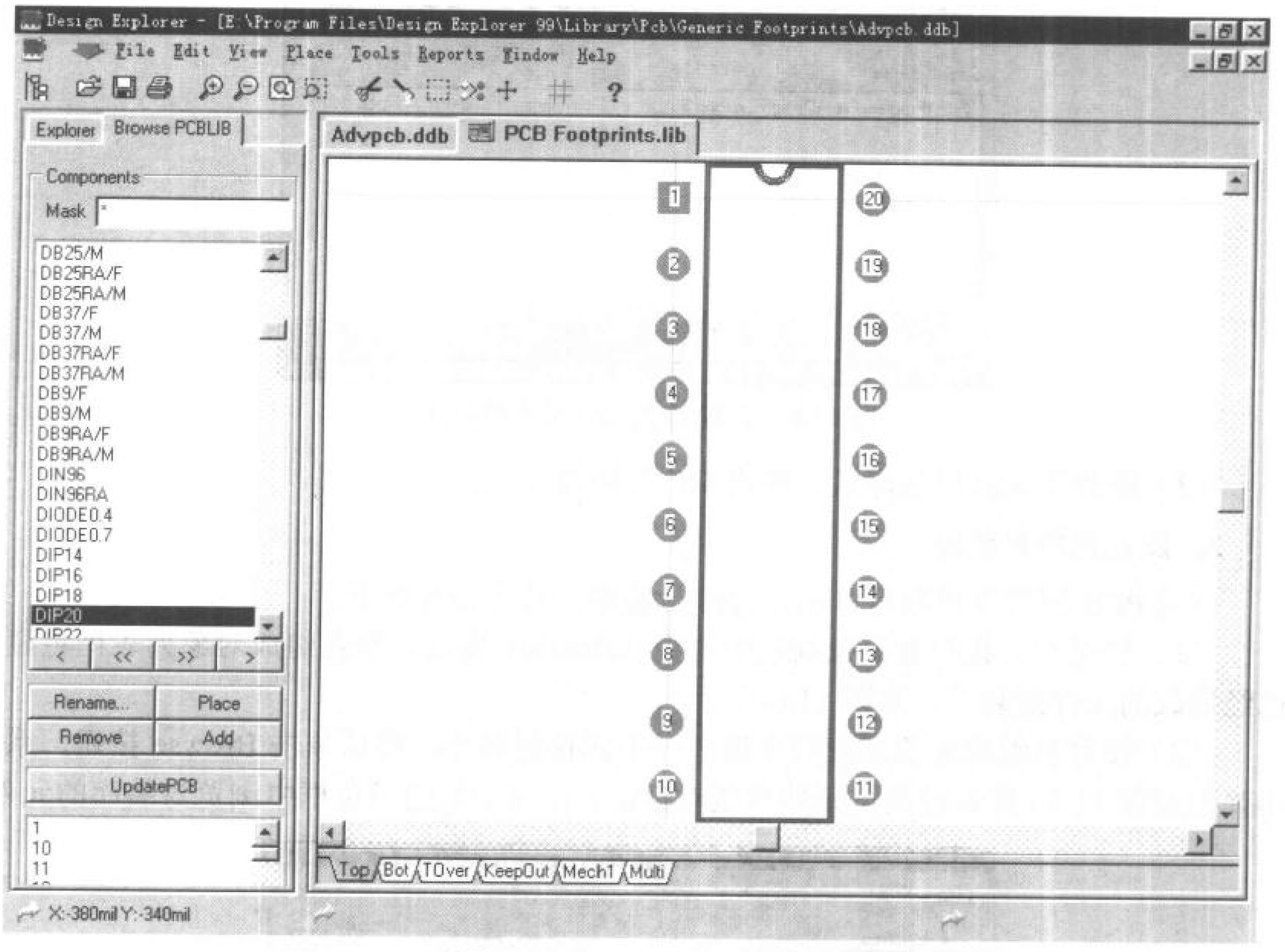


图 11.11　元件封装管理器

4. 放置元件封装

使用 PCB 浏览管理器放置元件封装的操作过程如下：

（1）在对象类型下拉列表中选中 Libraries 选项，则在组成对象列表框将显示已经装载的元件封装库。

（2）在组成对象列表框中选中一个元件封装库。

（3）在子对象列表框中选中需要编辑修改的元件封装，按 Place 按钮，或使用鼠标双击所选中的对象，系统将该元件封装调入，用户也可以将该元件封装放置到所需要的位置。

11.2.4　管理网络类对象

使用 PCB 浏览管理器可以对网络类进行管理，用户可以修改网络的名称，增加、删除网络的组成对象。

管理网络类是通过在对象类型下拉列表中选择 Net Classes 选项，这时在组成对象列表框中将会显示当前文档中的网络类，如图 11.12 所示。All Nets 网络类是所有 PCB 文档中均有的，该网络类是在新建一个 PCB 文件时，系统自动生成的一个网络类，图中所示的“与非门”网络类则是用户自己创建的。All Nets 网络类不能被编辑，而用户自定义的网络类可以编辑。

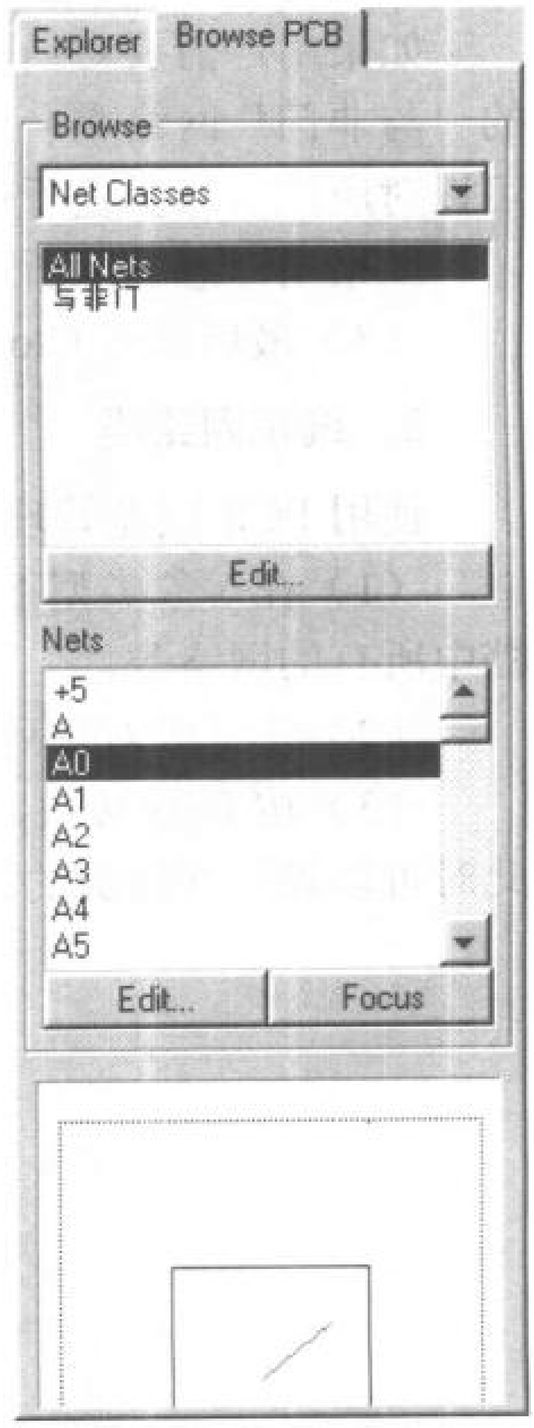


图 11.12　网络类对象管理

在如图 11.12 所示的子对象列表框中显示了当前所选的网络类的组成网络，这些对象可以进行编辑，没有任何限制。

网络类其实就是某些网络的集合，用户可以自行创建、修改和删除网络类，但是 All Nets 网络类不能被修改。

1．网络类的创建和修改

网络类的创建、修改和删除操作步骤如下：

（1）首先执行 Design/Classes 命令，系统将弹出如图 11.13 所示的类管理对话框，在其中显示了当前所有的网络类。

（2）单击 Add 按钮，系统将弹出如图 11.14 所示的网络类对话框。在该对话框中，Name 编辑框中为新建网络类名称，可以修改；Non-Members 列表框中显示了当前文档中具有的网络，但是不属于所创建或修改的网络类；Members 列表框中则为所创建或修改的网络类的成员。

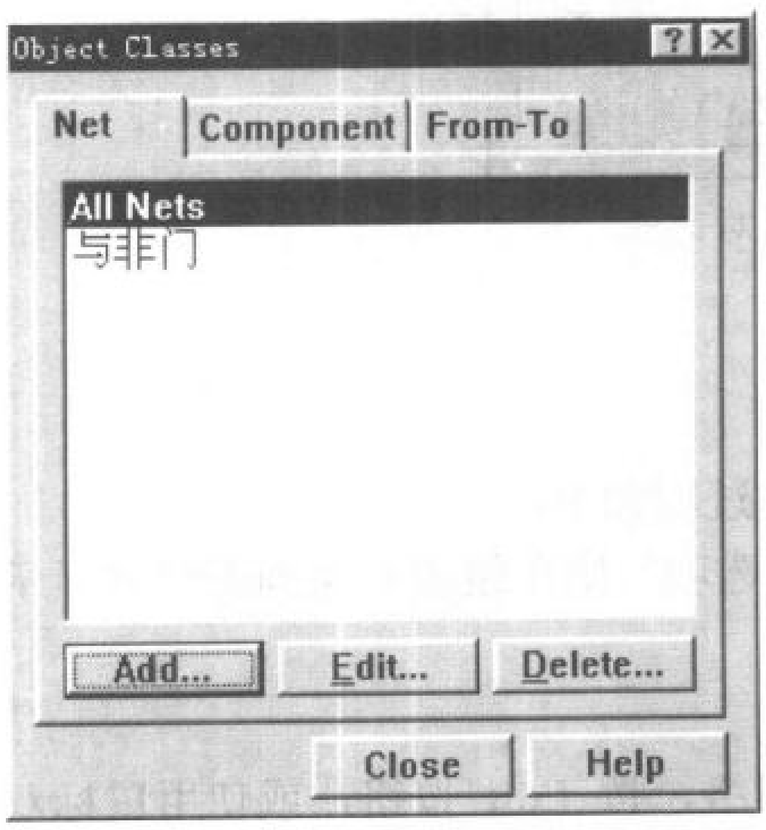


图 11.13　类管理对话框

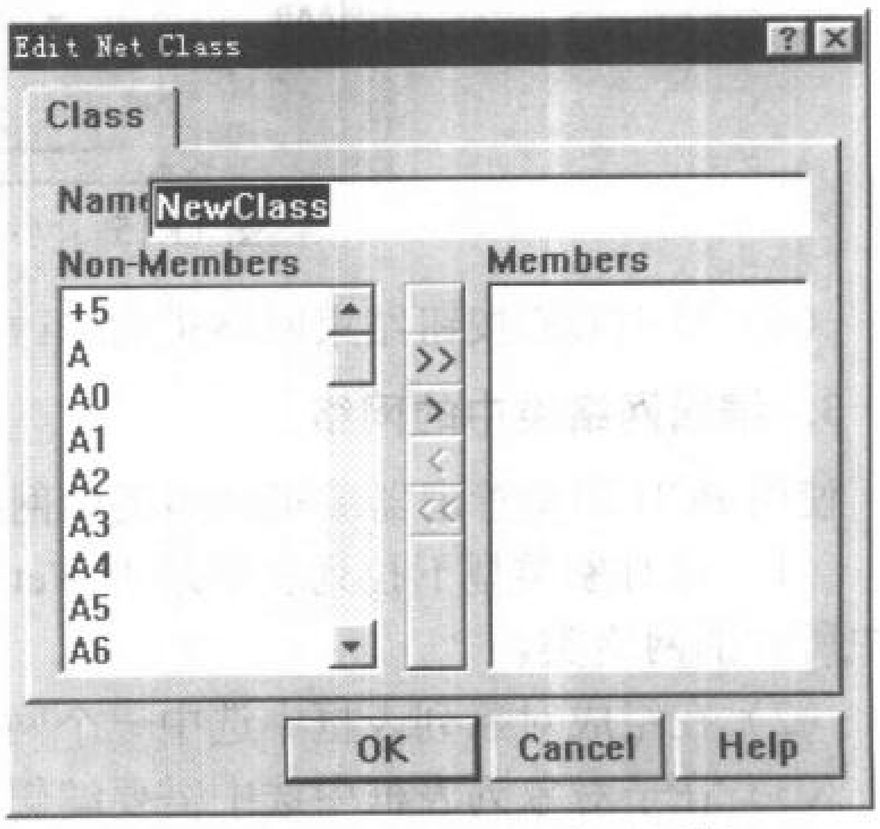


图 11.14　新建网络类对话框

在图 11.14 所示的对话框中，先设定网络类名，然后在 Non-Members 列表框中选中网络，单击 > 按钮，将选中的网络添加到新建网络类中。也可以在右边的 Members 列表框中选中网络，然后单击 < 按钮，将所选网络从当前网络类中移去。如果单击 >> 按

钮则将左边的列表框中的所有网络添加到当前网络类中。单击按钮则将右边的列表框中的所有网络从当前网络类移去。

如果用户需要对当前的网络类进行编辑，则可以选中当前网络类（如图 11.13 所示的“与非门”网络类）后，单击 Edit 按钮，系统将弹出与图 11.14 一样的对话框，用户可以对所选网络类进行修改。

如果用户想删除所选的网络类，则可以单击 Delete 按钮，即可将其删除。

（3）最后单击 Close 按钮结束网络类的创建工作。

2．编辑网络类

使用 PCB 浏览管理器编辑网络类的操作过程如下：

（1）在对象类型下拉列表中选中 Net Classes 选项，则在组成对象列表框将显示文档中所有的网络类。

（2）在组成对象列表框中选中一个网络类。

（3）按 Edit 按钮，或使用鼠标双击该网络类，系统将弹出如图 11.15 所示对话框，此时可以进行网络类的编辑。

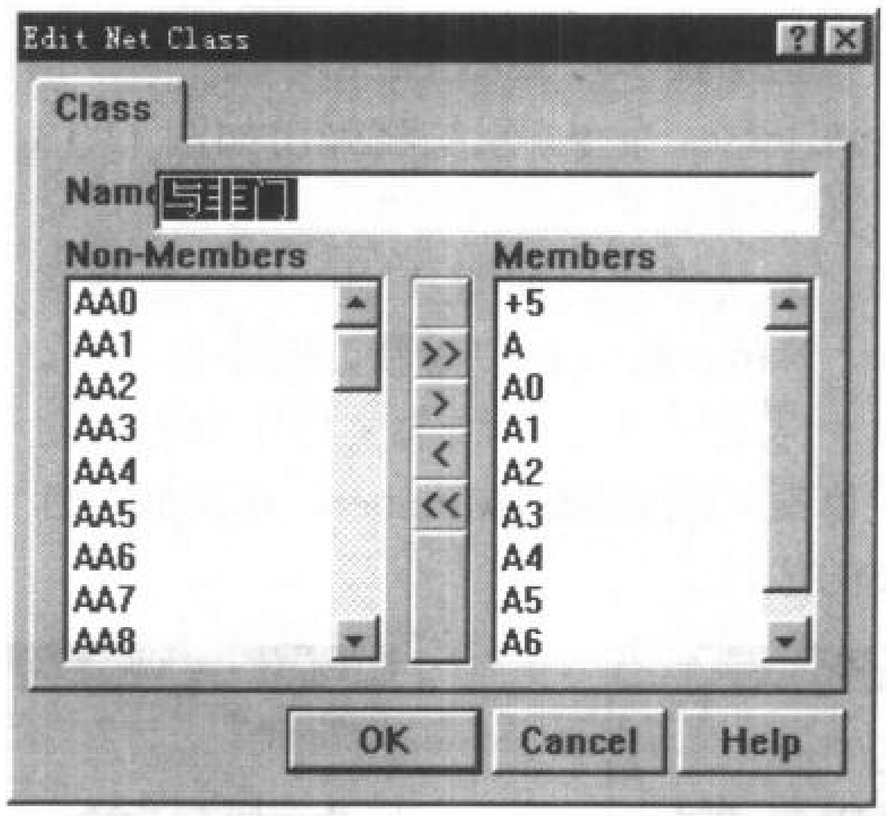


图 11.15　网络类的编辑对话框

（4）单击 OK 按钮结束网络类的修改。

3．编辑网络类中的网络

使用 PCB 浏览管理器编辑网络类中网络的操作过程如下：

（1）在对象类型下拉列表中选中 Net Classes 选项。则在组成对象列表框将显示文档中所有的网络类。

（2）在组成对象列表框中选中一个网络类。

（3）在子对象列表框中选中需要编辑修改的网络，按 Edit 按钮，或使用鼠标双击该网络，系统将弹出如图 11.16 所示对话框，此时可以进行网络的编辑。

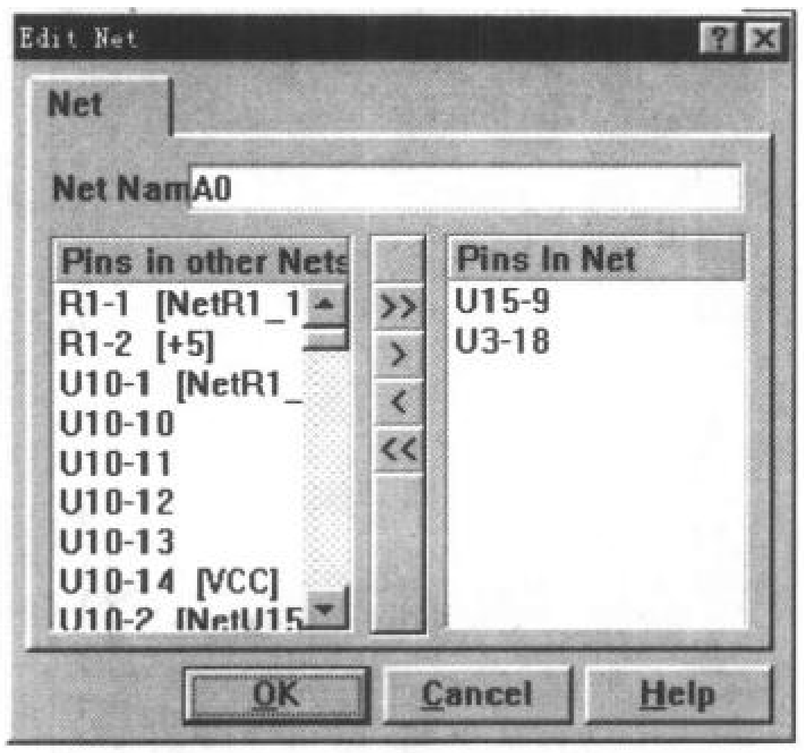


图 11.16　编辑网络对话框

（4）单击 OK 按钮结束网络的修改。

如果用户单击图 11.12 中的 Focus 按钮，则可以亮显选中的网络。

11.2.5　管理元件类对象

使用 PCB 浏览管理器可以对元件类进行管理，用户可以修改元件的名称，增加或删除元件的组成对象。

管理元件类是通过在对象类型下拉列表中选择 Component Classes 选项，然后在组成对象列表框中将会显示当前文档中的元件类，如图 11.17 所示。All Components 元件类是所有 PCB 文档中均有的，该元件类是在新建一个 PCB 文件时，系统自动生成的一个元件类，图中所示的“电容”元件类则是用户自己创建的，All Components 元件类不能被编辑，而用户自定义的元件类可以编辑。

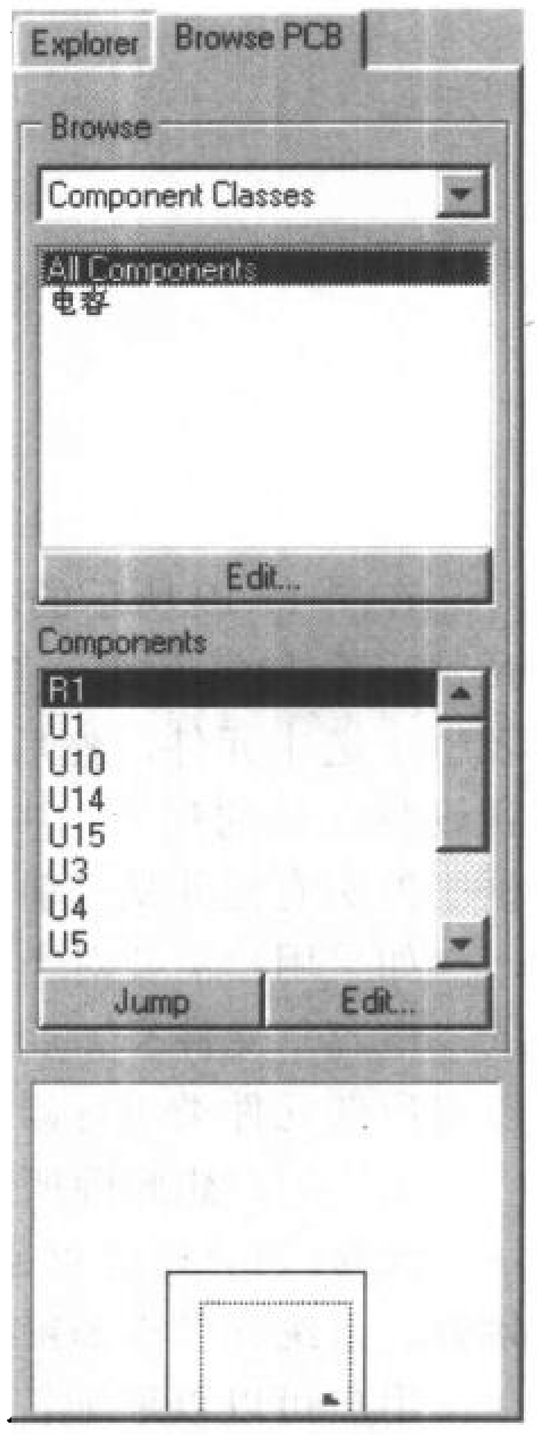


图 11.17　元件类对象管理

在如图 11.17 所示的子对象列表框中显示了当前所选的元件类的组成元件，这些对象可以进行编辑，没有任何限制。

元件类其实就是某些元件的集合，用户可以自行创建、修改和删除元件类，但是 All Components 元件类不能被修改。

1．元件类的创建和修改

元件类的创建、修改和删除操作如下：

（1）首先执行 Design/Classes 命令，系统将弹出如图 11.13 所示的类管理对话框，我们选择 Component 选项卡，如图 11.18 所示。在其中显示了当前所有的元件类。

（2）单击 Add 按钮，系统将弹出如图 11.19 所示的元件类对话框。在该对话框中，Name 编辑框中为新建元件类名称，可以修改；Non-Members 列表框中显示了当前文档中具有的元件，但是不属于所创建或修改的元件类；Members 列表框中则为所创建或修改的元件类的成员。

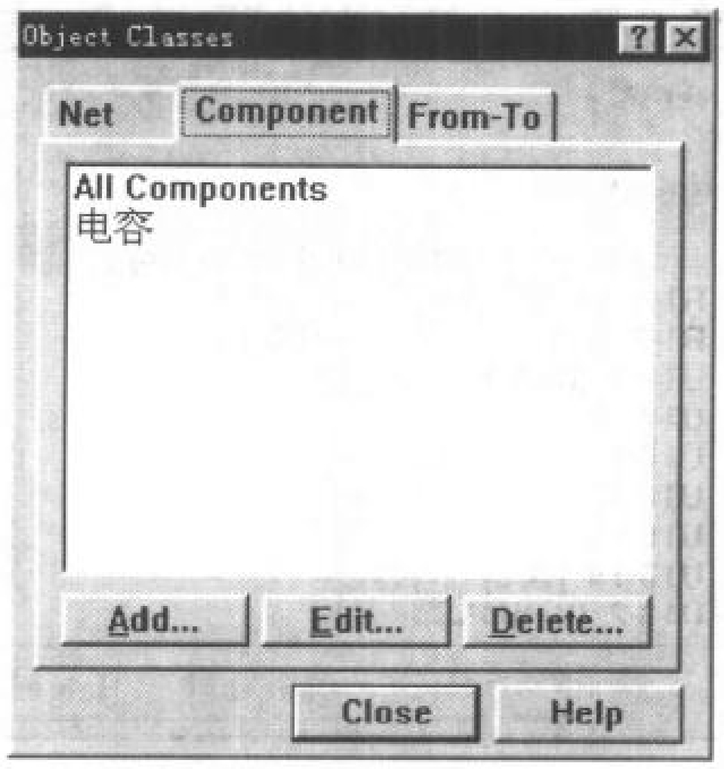


图 11.18　类管理对话框

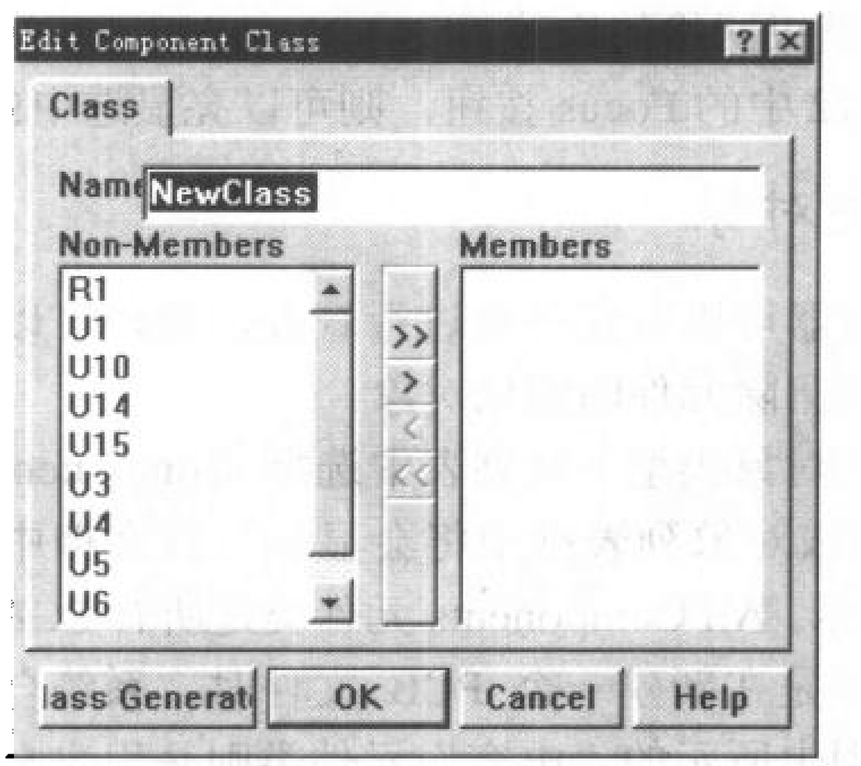


图 11.19　新建元件类对话框

在图 11.19 所示的对话框中，先设定元件类名，然后在 Non-Members 列表框中选中元件，单击 > 按钮，将选中的元件添加到新建元件类中。也可以在右边的 Members 列表框中选中元件，然后单击 < 按钮，将所选元件从当前元件类中移去。如果单击 >> 按钮则将左边的列表框中的所有元件添加到当前元件类中。单击 << 按钮则将右边的列表框中的所有元件从当前元件类移去。

如果用户需要对当前的元件类进行编辑，则可以选中当前元件类（如图 11.18 所示的“电容”元件类）后，单击 Edit 按钮，系统将弹出与图 11.19 一样的对话框，用户可以对所选元件类进行修改。

如果用户想删除所选的元件类，则可以单击 Delete 按钮，即可将其删除。

注意：用户还可以通过另一种方式来创建元件类，即单击图 11.19 中的 Class Generate 按钮，系统将弹出如图 11.20 所示的对话框。

用户可以以通配符来向新元件类添加元件。如图 11.20 所示，如果使用 U**作为 Designator（元件名），则单击 > 后，系统将会把所有以 U 开头的元件添加到当前元件类中，其他操作项是用来限定通配条件的。

（3）最后单击 Close 按钮结束元件类的创建工作。

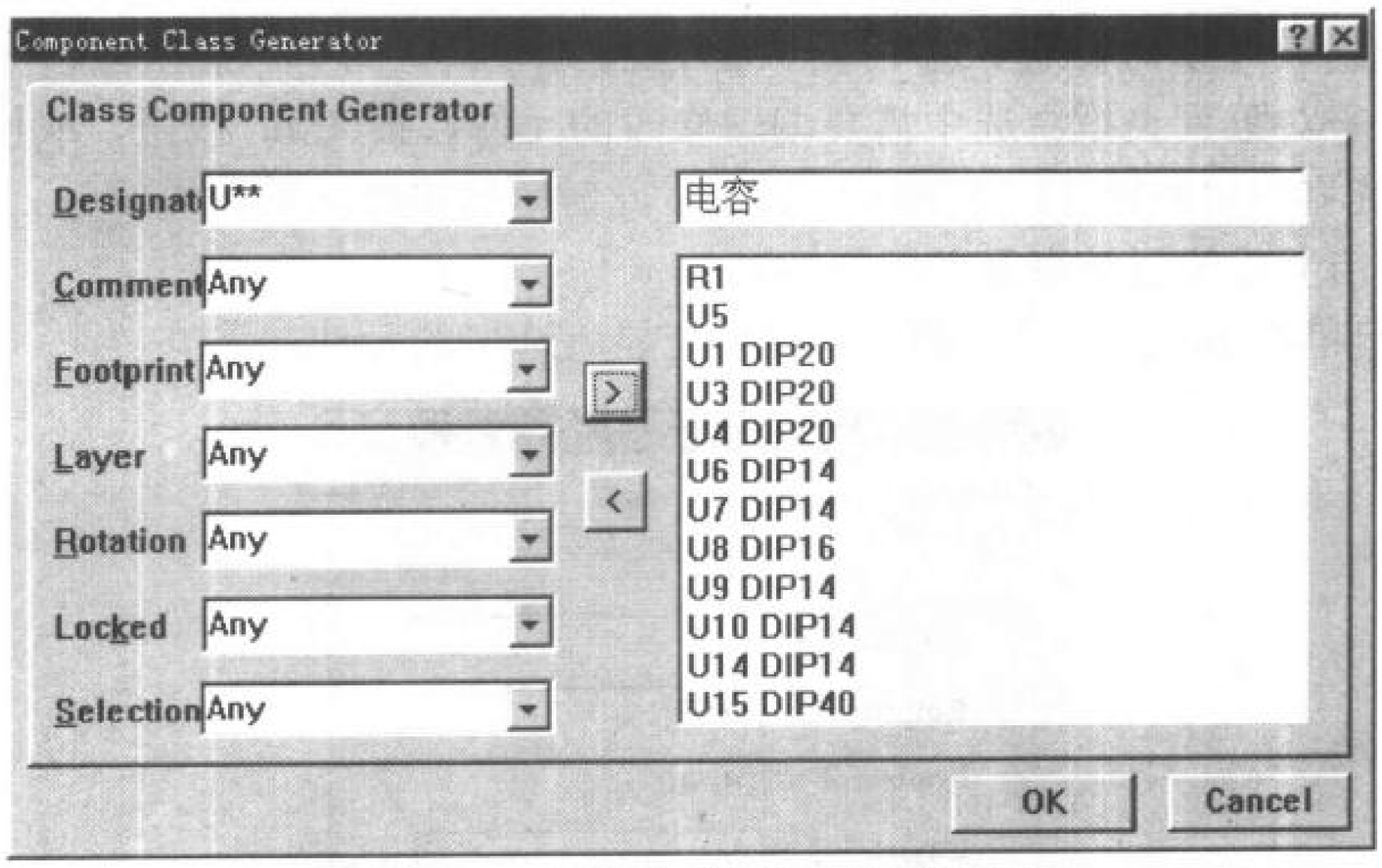


图 11.20　通配方式添加元件对话框

2. 编辑元件类

使用 PCB 浏览管理器编辑元件类的操作过程如下：

（1）在对象类型下拉列表中选中 Component Classes 选项，则在组成对象列表框将显示文档中所有的元件类。

（2）在组成对象列表框中选中一个元件类。

（3）按 Edit 按钮，或使用鼠标双击该元件类，系统将弹出如图 11.21 所示对话框，此时可以进行元件类的编辑。

（4）单击 OK 按钮结束元件类的修改。

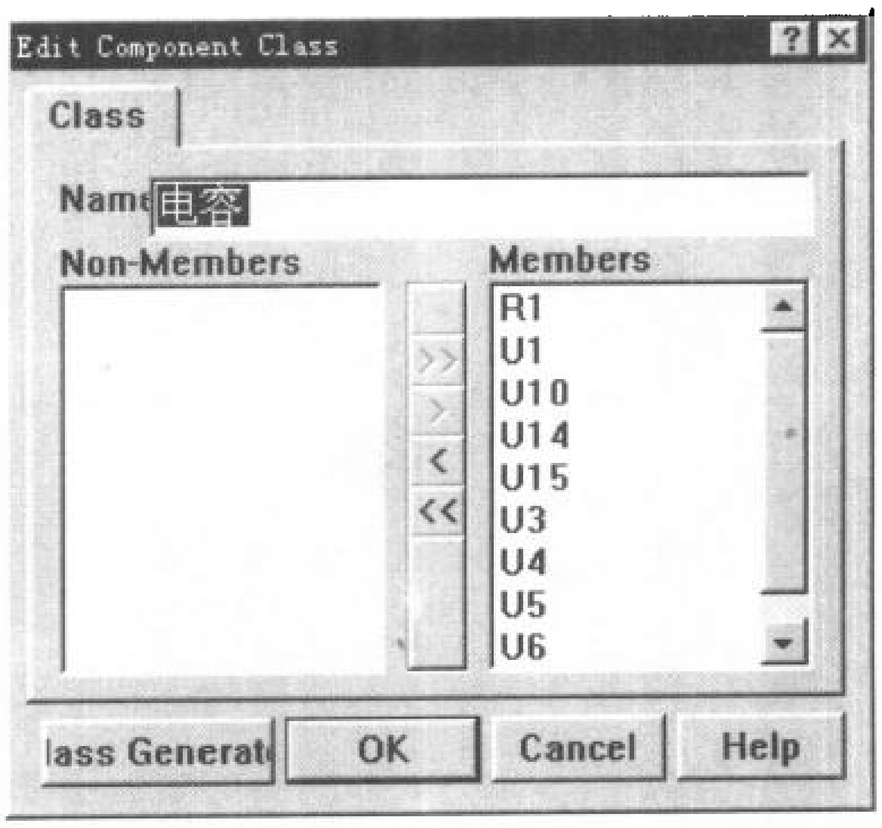


图 11.21　元件类的编辑对话框

3. 编辑元件类中的元件

使用 PCB 浏览管理器编辑元件类中元件的操作过程如下：

（1）在对象类型下拉列表中选中 Component Classes 选项。则在组成对象列表框将显示文档中所有的元件类。

（2）在组成对象列表框中选中一个元件类。

（3）在子对象列表框中选中需要编辑修改的元件，按 Edit 按钮，或使用鼠标双击该元件，系统将弹出如图 11.22 所示对话框，此时可以进行元件的编辑。

（4）单击 OK 按钮结束元件的修改。

如果用户单击 Jump 按钮，则可以放大亮显所选中的元件。

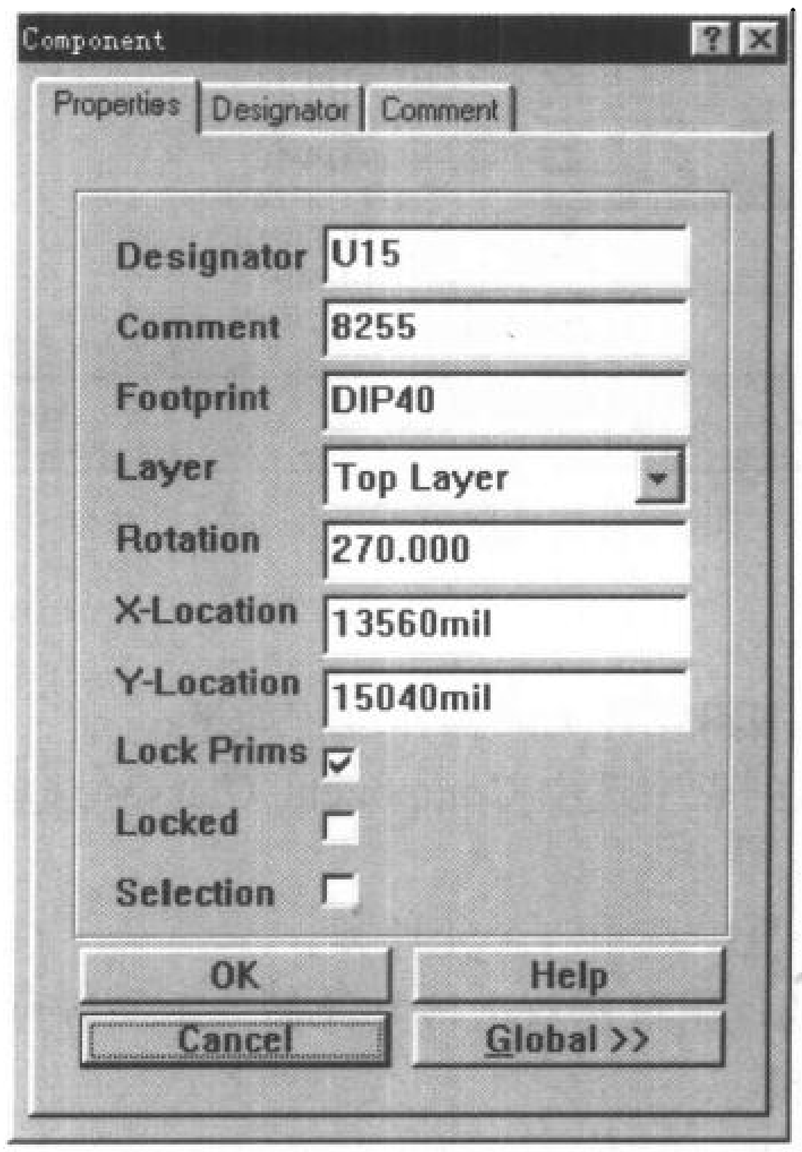


图 11.22　编辑元件对话框

第 12 章　创建 PCB 元件封装

在前面介绍元件封装时，都是在 PCB 系统中直接取用元件封装。但是对于需要使用而元件封装库里又找不到的元件封装，就需要使用元件封装编辑器来生成一个新的元件封装。在本章中，主要介绍利用 PCBLIB 创建元件封装的两种方法，即手工方法和利用向导（Wizard）的方法。

12.1　启动元件封装编辑器

Protel 99 元件封装库编辑服务器的启动步骤如下：

（1）执行菜单命令 File/New，显示新建文件对话框，从对话框中选择元件封装编辑器图标，如图 12.1 所示。

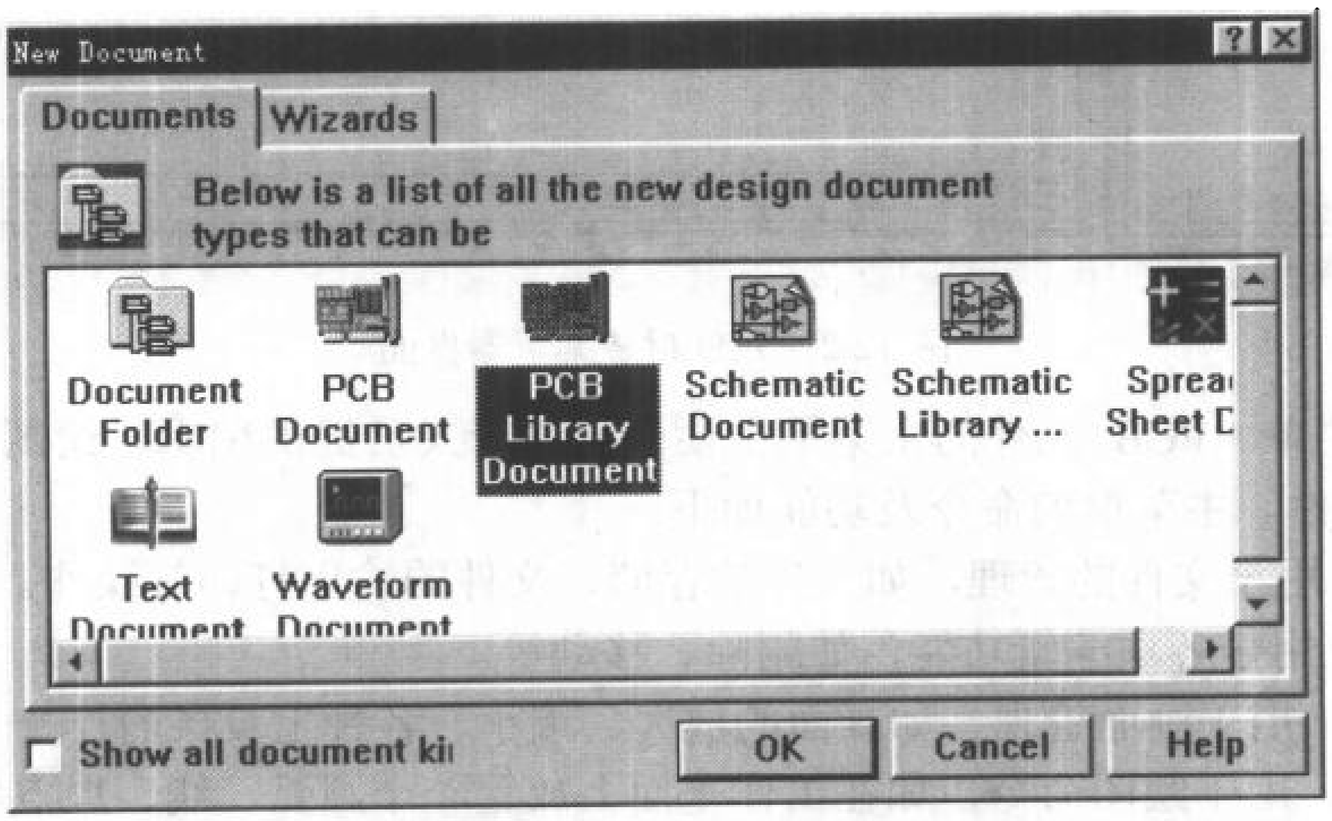


图 12.1　新建文件对话框

（2）双击图标或者单击 OK 按钮，就可以建立元件封装编辑文档，此时用户可以修改文档名。

（3）双击设计管理器中的元件封装文档图标，就可以进入元件封装编辑工作界面，如图 12.2 所示。

12.2　元件封装编辑器操作环境

PCB 元件封装编辑器的界面和 PCB 编辑器比较类似。下面我们介绍 PCB 元件封装编辑器的组成及其画面的管理，使用户对元件封装编辑器有一个简单的了解。

1. PCB 元件封装编辑器的界面

图 12.2 是 PCB 元件封装编辑器的编辑界面，从图中我们可以看出，编辑器大体上可以分为以下几个部分。

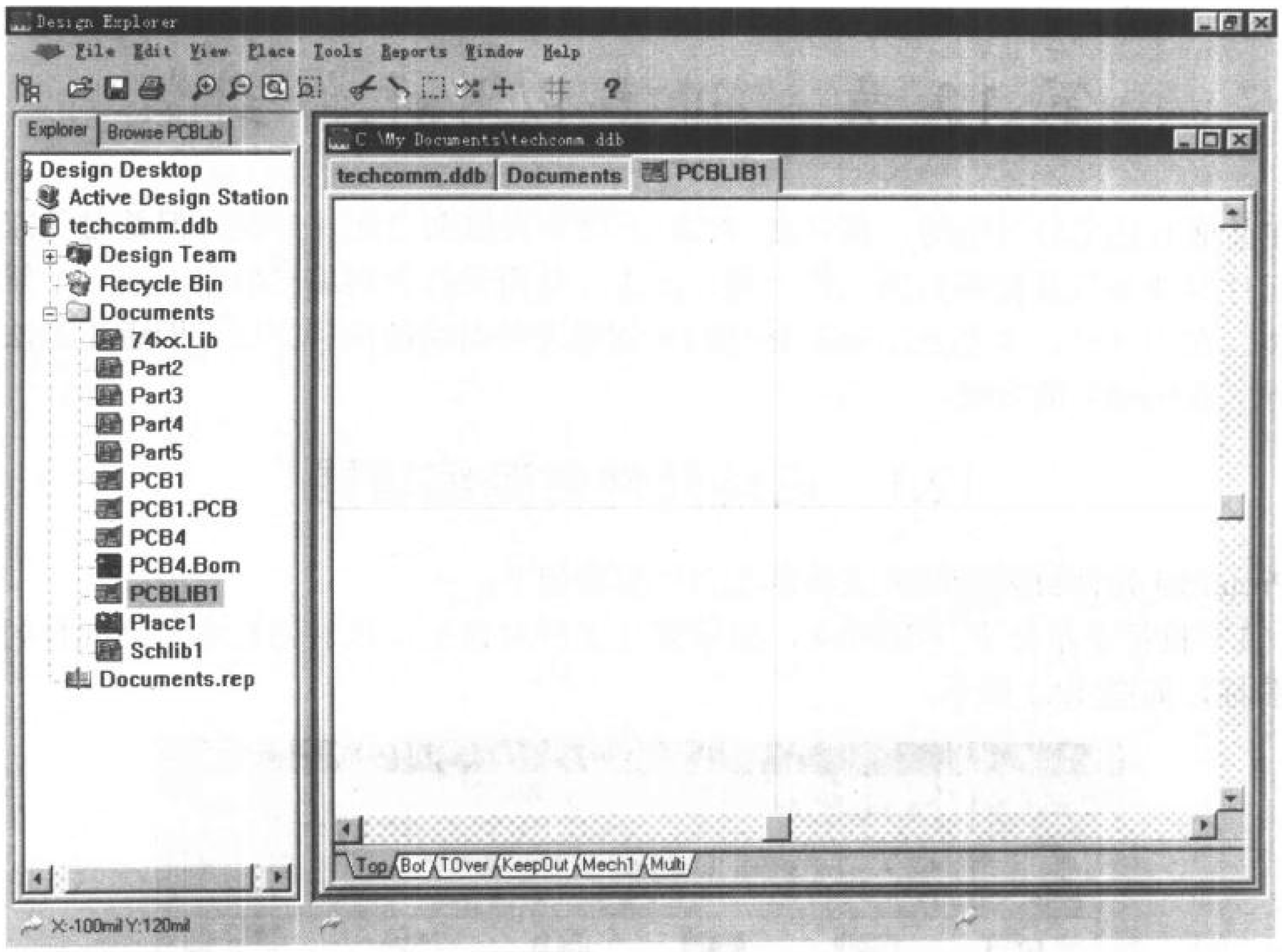


图 12.2　元件封装编辑器界面

（1）主菜单　PCB 元件的主菜单主要是给设计人员提供编辑、绘图命令，以便于创建一个新元件。主菜单的命令及功能如下：

- File　用于文件的管理，如文件的存储、文件的输出打印等操作。
- Edit　用于各项编辑功能，如删除、移动等。
- View　用于画面管理，如画面的放大、缩小、各种工具条的打开与关闭等。
- Place　用于绘图命令，如在工作平面上放置一个圆弧、线、焊点等等。
- Tools　给用户在设计的过程中提供各种方便的工具。
- Reports　用于产生报表。
- Window　用于窗口管理。
- Help　用于提供各种帮助文件。

（2）元件编辑界面（Components Editor Panel）　元件编辑界面主要用于创建一个新元件，将元件放置到 PCB 工作平面上，用于更新 PCB 元件库，添加或删除元件库中的元件等各项操作。

（3）主工具条（Main Toolbars）　主工具条为用户提供了各种图标操作方式，可以让用户方便、快捷地执行命令和完成各项功能。如打印、存盘等操作，均可以通过主工具条来实现。

（4）绘图工具（Placement Tools）　PCB 元件封装编辑器提供的绘图工具，同以往我们所接触到的绘图工具是一样的，它的作用类似于菜单命令 Placee，是在工作平面上放置各种图元，如焊点、线段、圆弧等。

（5）元件封装库管理器　元件封装库管理器主要用于对元件封装库文件进行管理。

（6）状态栏与命令行　在屏幕最下方为状态栏和命令行，它们用于提示用户当前系统所处的状态和正在执行的命令。

2．画面的管理

同前面章节所述一样，PCB 元件封装编辑器也提供了相同的画面管理，包括画面的放大和缩小、各种管理器、工具条的打开与关闭。

（1）画面的放大、缩小处理可以通过 View 菜单进行，如选择菜单命令 View/Zoom In、View/Zoom out 等。用户也可以通过选择主工具条上的放大按钮和缩小按钮，来实现画面的放大与缩小。

（2）切换各工具条、打开与关闭管理器同前面章节所述。如打开与关闭主工具条可以执行菜单命令 View/Toolbars/Main Toolbars。

12.3　手动创建新的元件封装

下面讲述如何创建一个新的 PCB 元件封装。假设要建立一个新的元件封装库，作为用户自己的专用库。元件库的文件名为 PCBlib1.lib，并将要创建的新元件封装放置到该元件库中。

图 12.3 所示是一个手工创建元件封装的实例。通过手工创建元件封装，实际上就是利用 Protel 99 提供的绘图工具，按照实际的尺寸绘制出该元件封装。

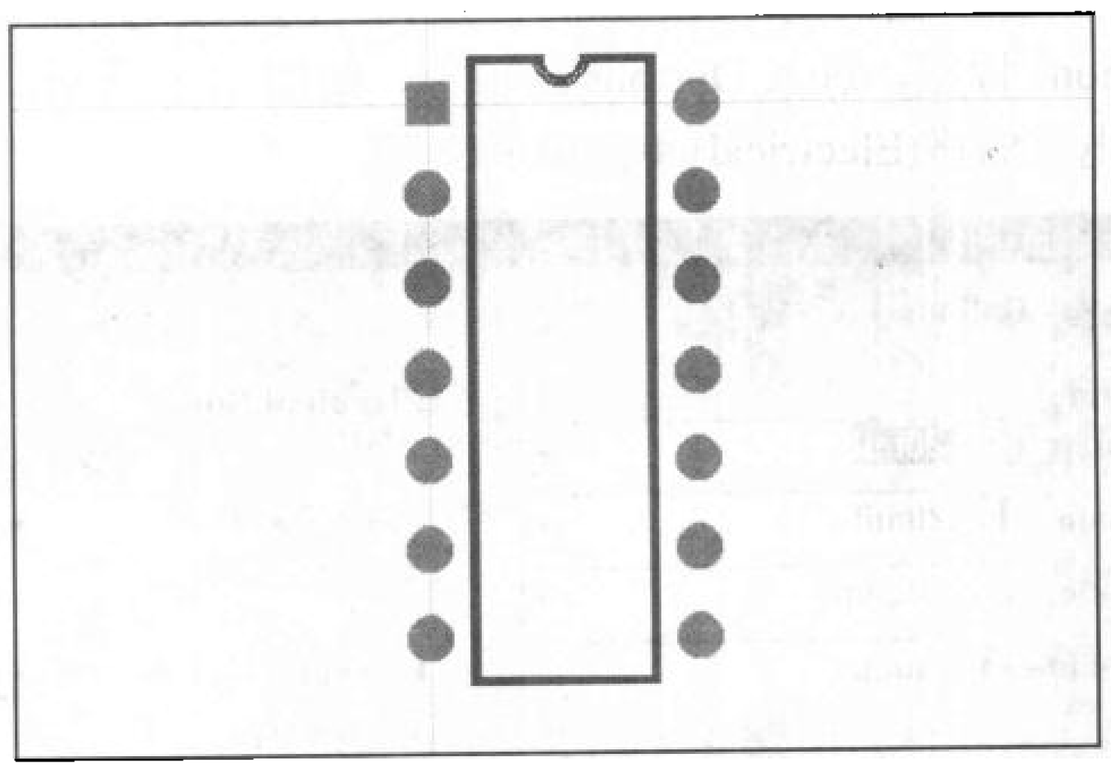


图 12.3　手工创建元件封装实例

一般地，手工创建新的元件封装需要首先设置封装参数，然后再放置图形对象，最后还需要设定插入参考点。下面分别结合实例进行讲解。

12.3.1　元件封装参数设置

当新建一个 PCB 元件封装库文件后，一般需要先设置一些基本参数，例如度量单位、过孔的内孔层和鼠标移动的最小间距等，但是创建元件封装不需要设置布局区域，因为系统会自动开辟一个区域供用户使用。

1．板面参数设置

设置板面参数的操作步骤如下：

（1）首先执行 Tools/Library 菜单命令，系统将弹出如图 12.4 所示的板面参数设置对话框。

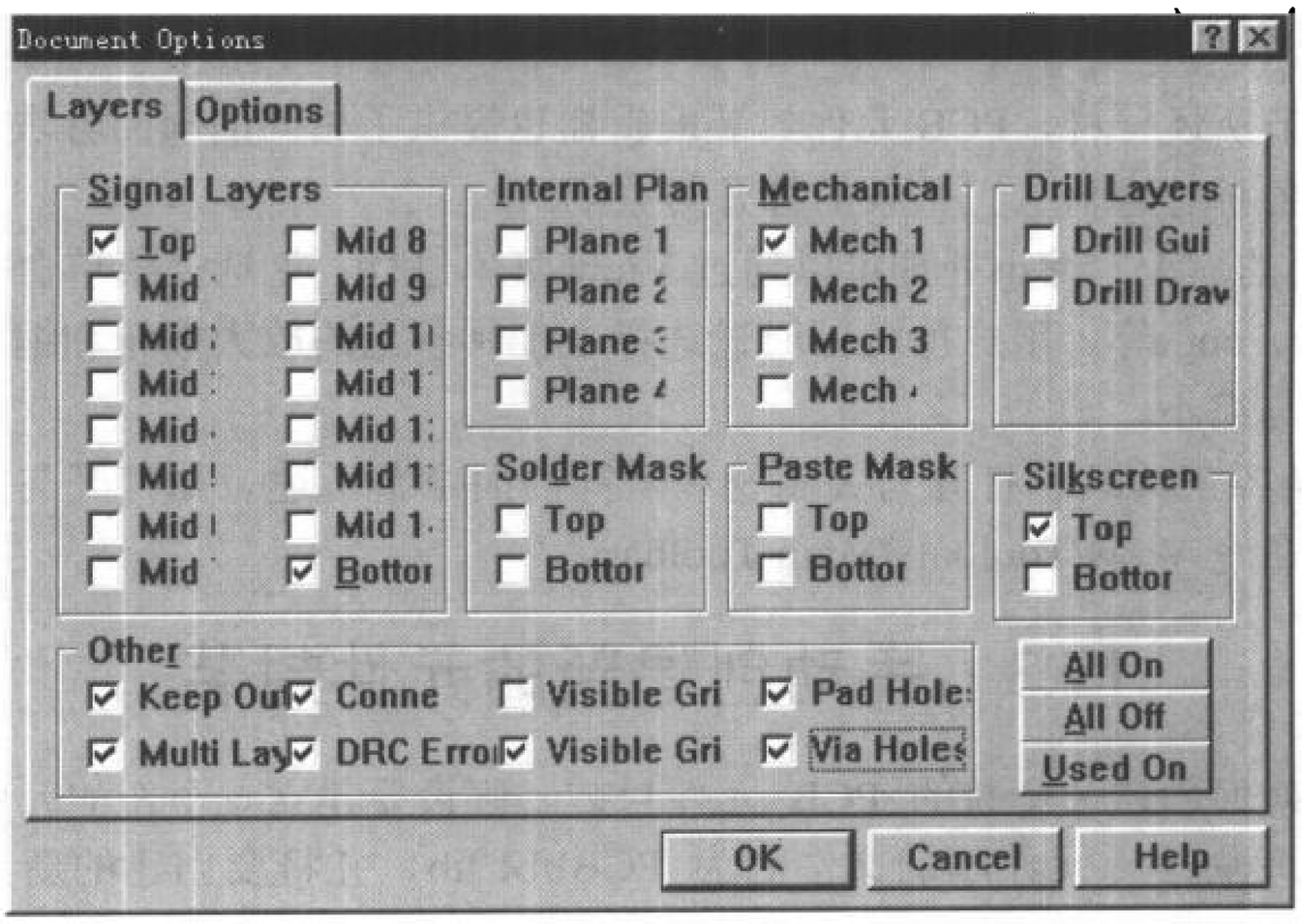


图 12.4　工作层面参数设置

（2）在如图 12.4 所示的 Layers 选项卡中，可以设置元件封装的层参数，一般用户可以选中 Pad Holes（焊盘内孔）和 Via Holes（过孔）两个复选框，其他则缺省。

（3）单击 Options 标签，进入 Options 选项卡，如图 12.5 所示。在该对话框中可设置格点（Snap）、电气栅格(Electrical)和计量单位等。

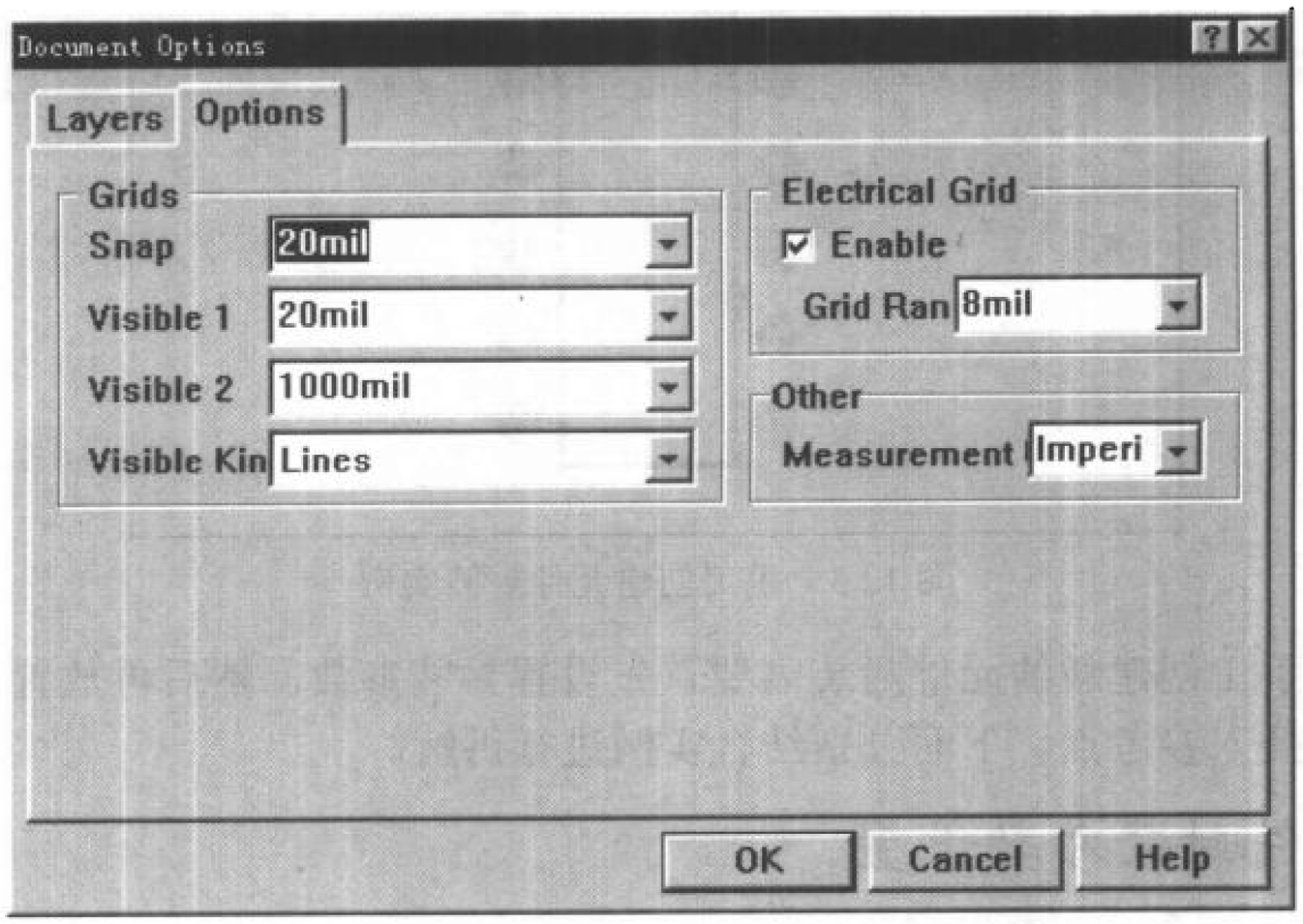


图 12.5　Options 选项卡

（4）设置结束后，单击 OK 按钮。

2．系统参数设置

首先执行菜单命令 Tools/Options，系统将弹出如图 12.6 所示的 Preference 设置对话

框。它共有 5 个选项卡，即 Options、Colors、Show/Hide、Defaults 和 Signal Integrity 选项卡。一般只设定 Options 选项卡的各项参数即可。

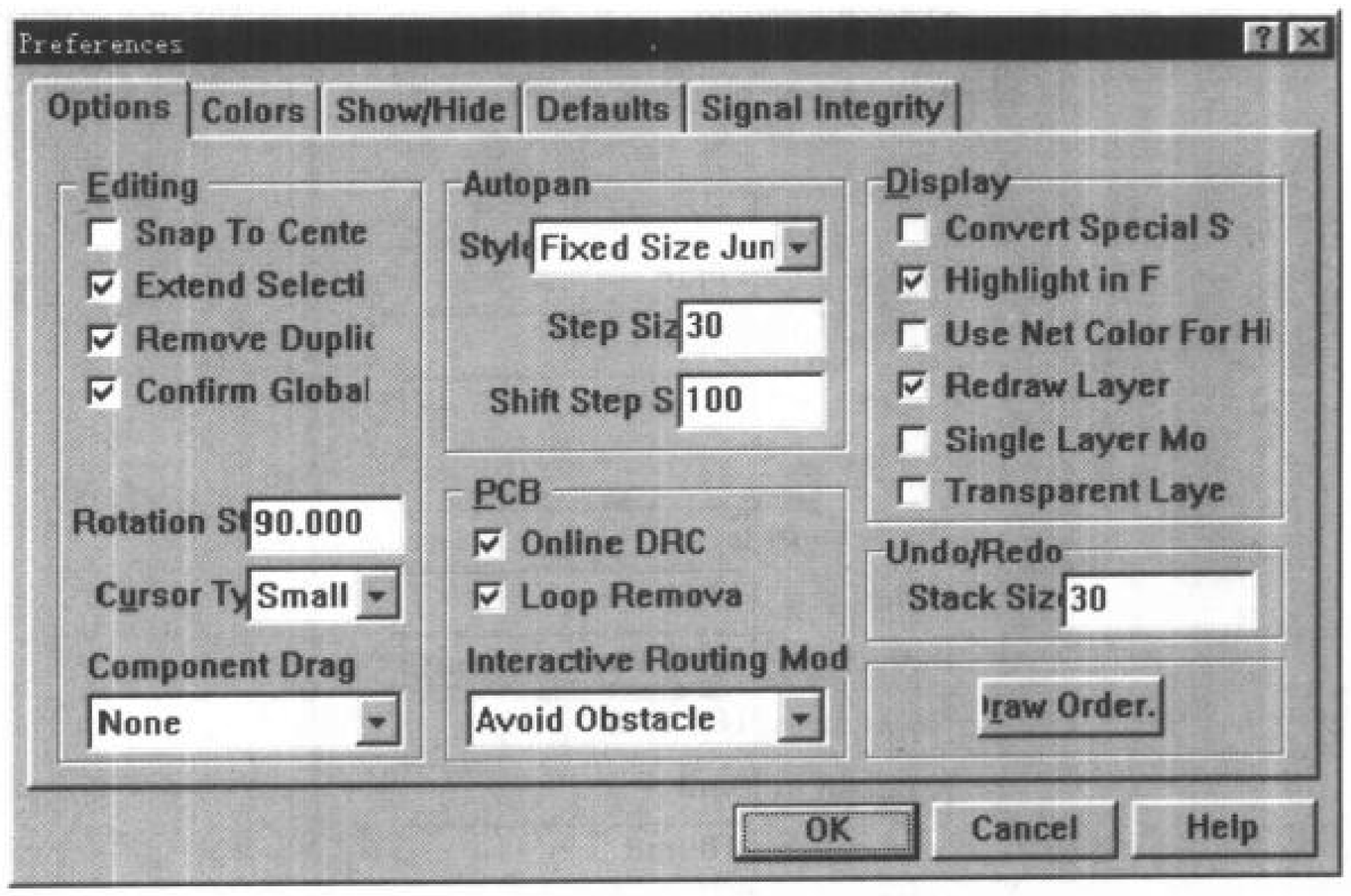


图 12.6　Preference 设置对话框

该选项卡各操作项的设置可以参考 8.5 节，这里顶层（Top）颜色为深绿色。

12.3.2　放置元件

下面以一个实例的设计过程来讲述创建元件封装的具体过程。其手工创建的一般步骤如下：

（1）首先执行菜单命令 Place/Pad，如图 12.7 所示。也可以用鼠标点击绘图工具条中相应的按钮。

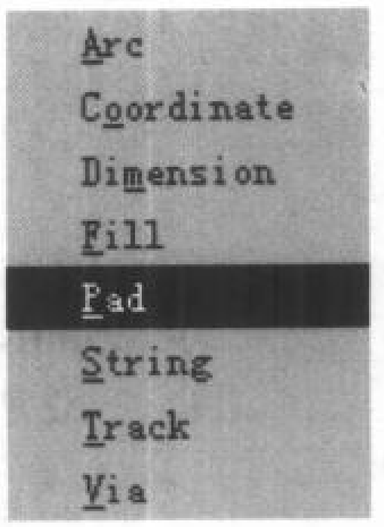


图 12.7　Place 菜单

（2）执行完该命令后，光标变为十字，中间拖动一个焊盘，如图 12.8 所示。随着光标的移动，焊盘跟着移动，移动到适当的位置后，单击鼠标左键将其定位。

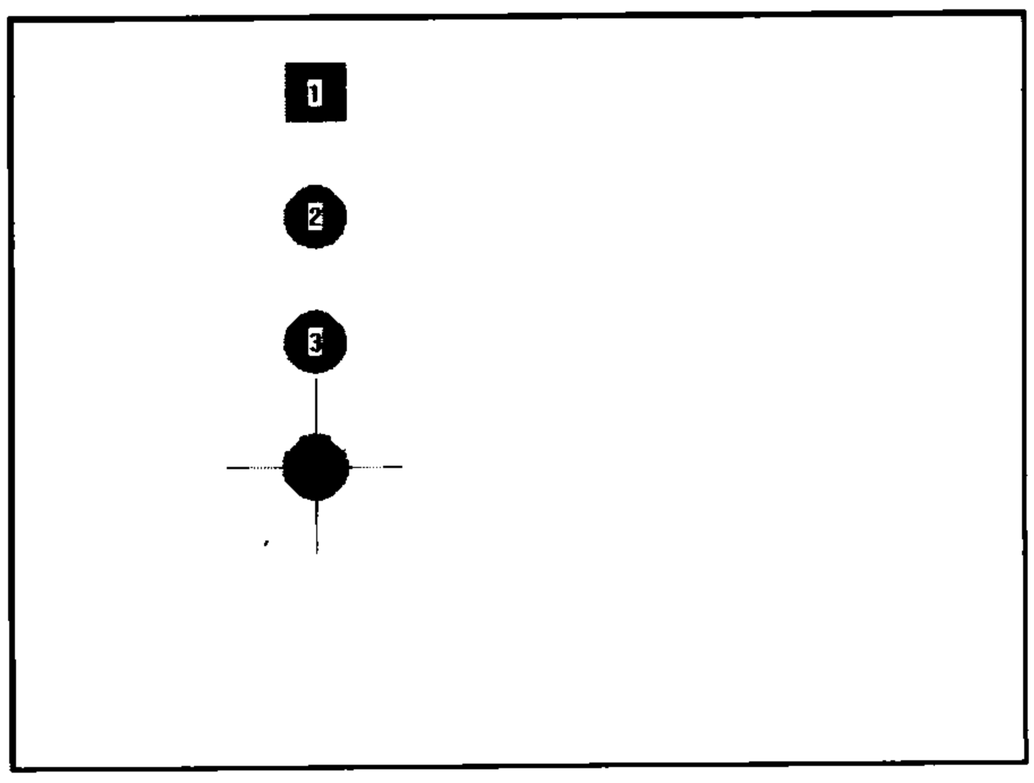


图 12.8　在图纸上放置焊盘

在放置焊盘时，先按 Tab 进入焊盘属性对话框，设置焊盘的属性。本实例焊盘的属

性设定如图 12.9 所示。方形焊盘和圆形焊盘可以在 Shape 编辑框中选定。其他选项卡参数取缺省。

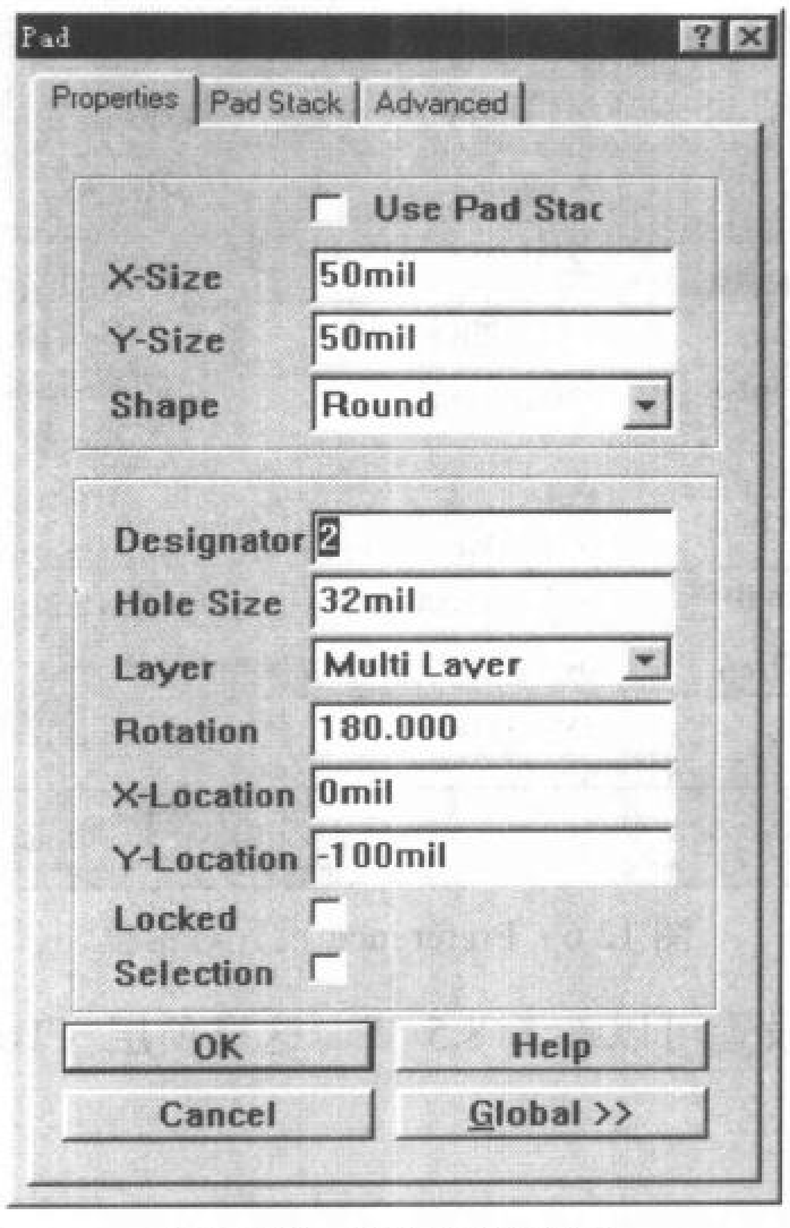


图 12.9　焊盘属性设置

（3）按照同样的方法，再根据元件引脚之间的实际间距，将其设定为：垂直距离为 100mil，水平距离为 300mil，1 号焊盘放置于（0，0）点。并相应放置其他焊盘，如图 12.10 所示。

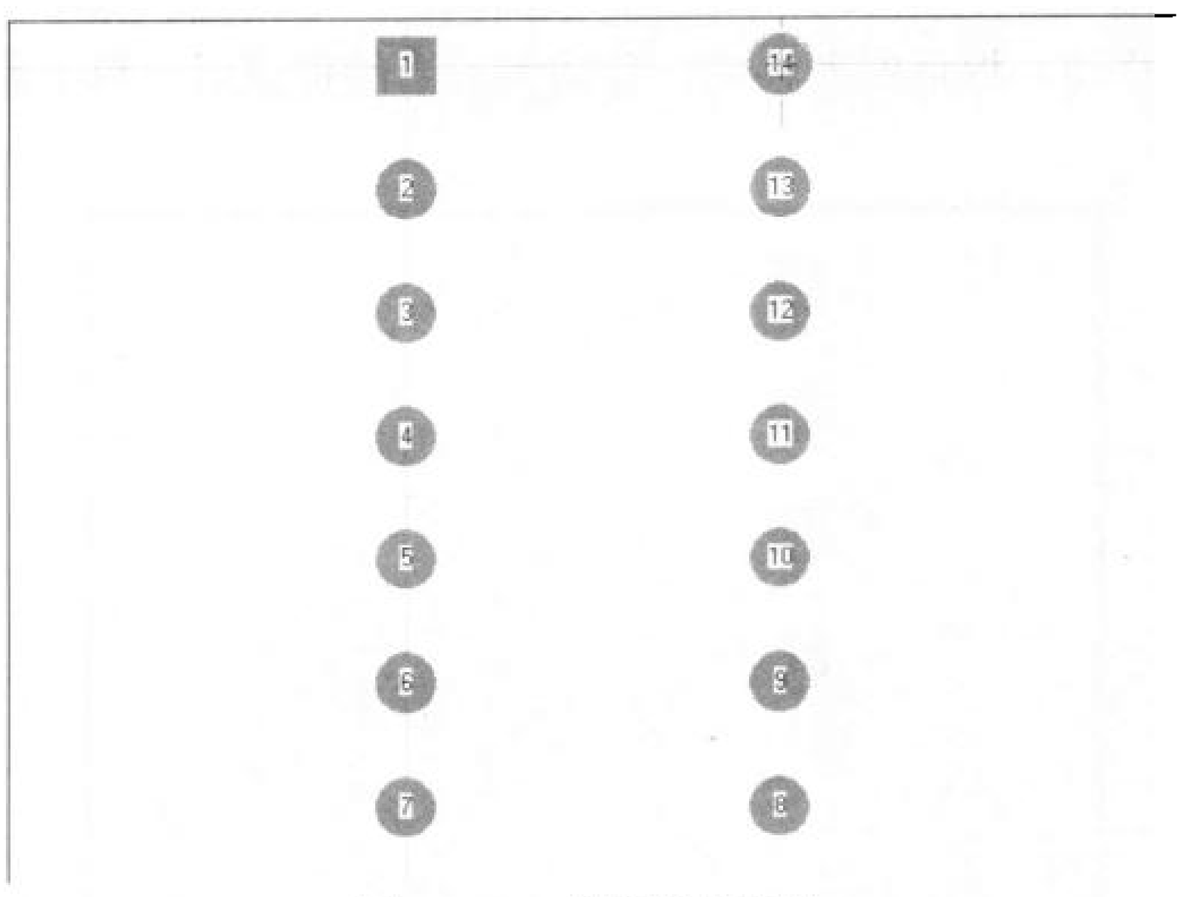


图 12.10　放置所有焊盘

（4）根据实际的需要，设置焊盘的实际参数。假设我们将焊盘的直径设置为 50mil，焊盘的孔径设置为 32mil。如果用户想编辑焊盘，则可以将光标移动到焊盘上，双击鼠

标左键，即会弹出如图 12.9 所示的对话框，通过修改其中的选择项设置焊盘的参数。

（5）用户将工作层面切换到顶层丝印层，即 Top 层，这只需在 Top 标签上选择即可。然后执行菜单命令 Place/Track。

（6）执行完该命令后，光标变为十字，将光标移动到适当的位置后，单击鼠标左键确定元件封装外形轮廓线的起点，随之绘制元件的外形轮廓，左上角坐标为（50，50），右下角的坐标为（250，-650），如图 12.11 所示。上端开口的坐标分别为（125，50）和（175，50）。

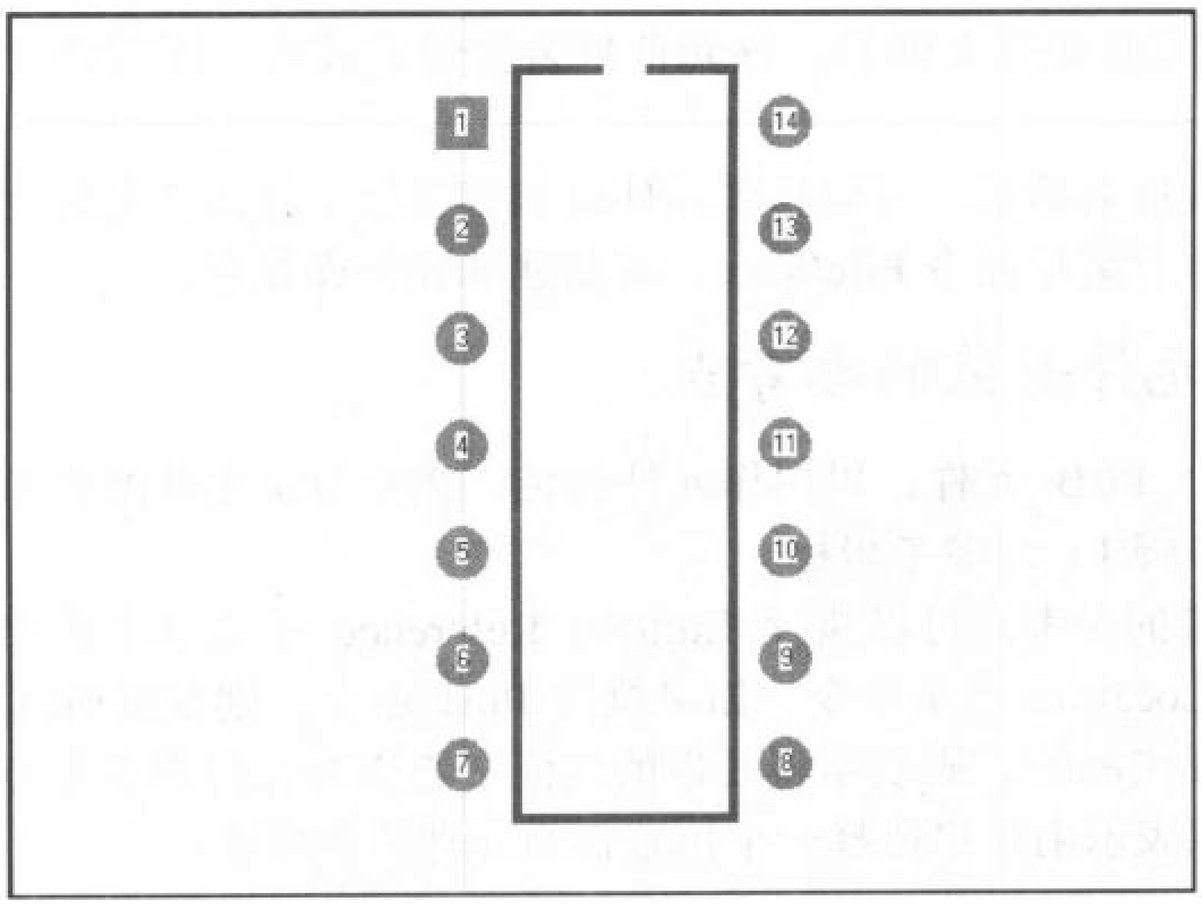


图 12.11　绘制外轮廓后的图形

（7）接着执行菜单命令 Place/Arc，在外形轮廓线上绘制圆弧，圆弧的集合参数为：半径为 25mil，圆心位置为（150，50），起始角为 180°，终止角为 360°。执行命令后，光标变为十字，将光标移动到适当的位置后，先单击鼠标左键确定圆弧的中心，然后移动鼠标单击左键确定圆弧的半径，最后确定圆弧的起点和终点。绘制完的图形如图 12.12 所示。

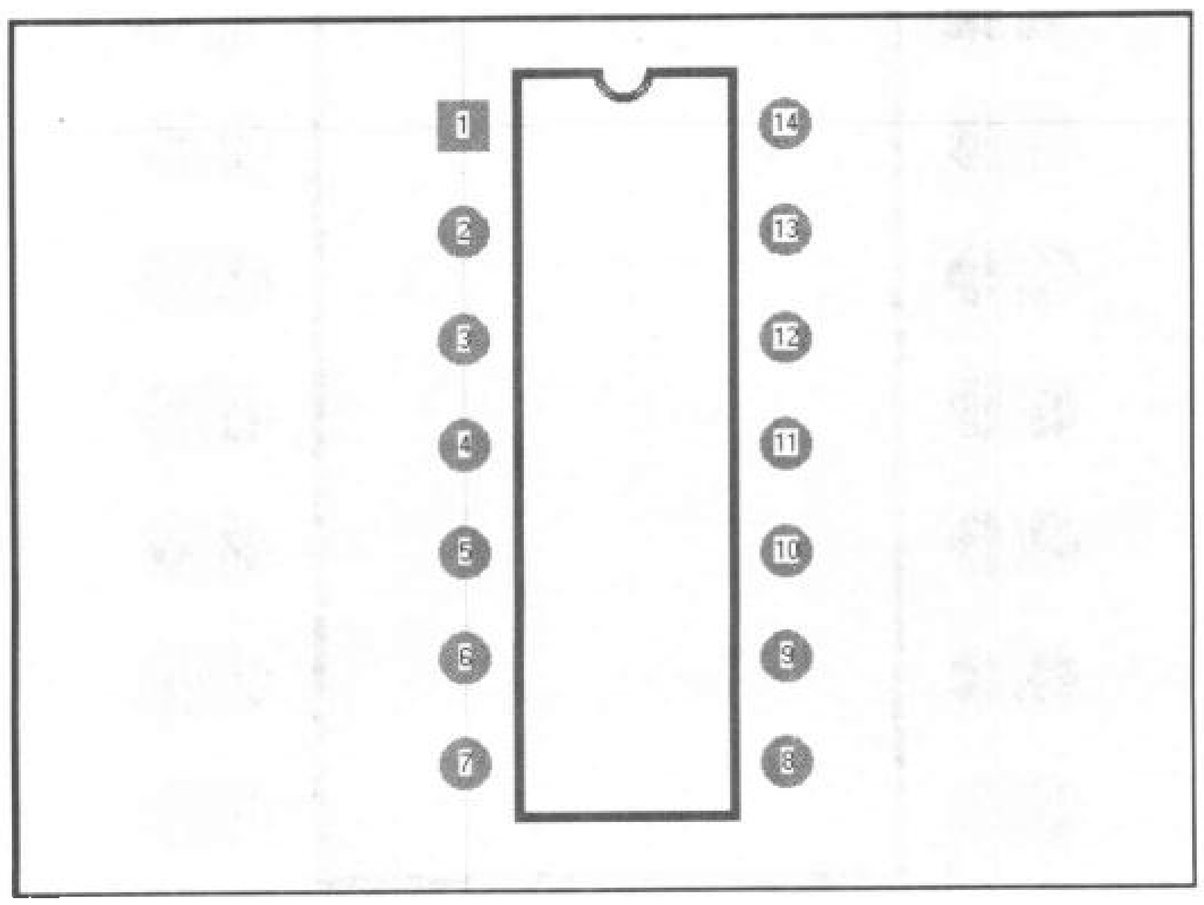


图 12.12　绘制元件的外形轮廓

（8）绘制完成后，单击元件封装管理器左边的 Rename 按钮，为新创建的元件封装重新命名，这里命名为 JDIP14，如图 12.13 所示。

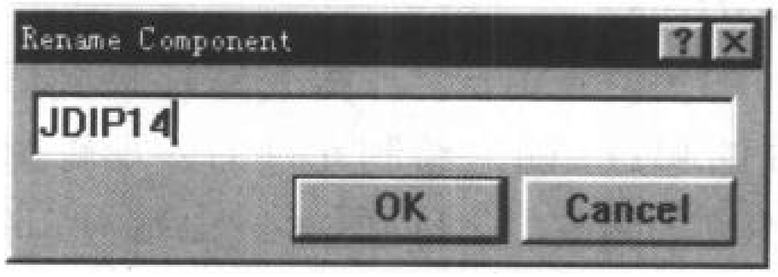


图 12.13　输入元件封装的名称

（9）重命名以及保存文件后，该元件封装就创建成功，以后调用时可以作为一个块。

输入元件封装的名称后，可以看到元件封装管理器中的元件名称也相应改变了。

（10）最后执行菜单命令 File/Save，将新建的元件库保存。

12.3.3　设置元件封装的参考点

为了标记一个 PCB 元件，以用作元件封装，需要设定元件的参考坐标，通常设定 Pin1（即元件的引脚 1）为参考坐标。

设置元件封装的参考点可以执行 Edit/Set Reference 子菜单中的相关命令。其中有 Pin1、Center 和 Location 三条命令。如果执行 Pin1 命令，则设置引脚 1 为元件的参考点；如果执行的是 Center，则表示将元件的几何中心作为元件的参考点；如果执行的是 Location 命令，则表示由用户选择一个位置作为元件的参考点。

12.4　利用向导创建元件封装

Protel 99 提供的元件向导是电子设计领域里的新概念，它允许用户预先定义设计规则，在这些设计规则定义结束后，元件封装库编辑器会自动生成相应的新元件封装。

下面以图 12.14 所示的实例，来介绍利用向导创建元件封装的基本步骤。

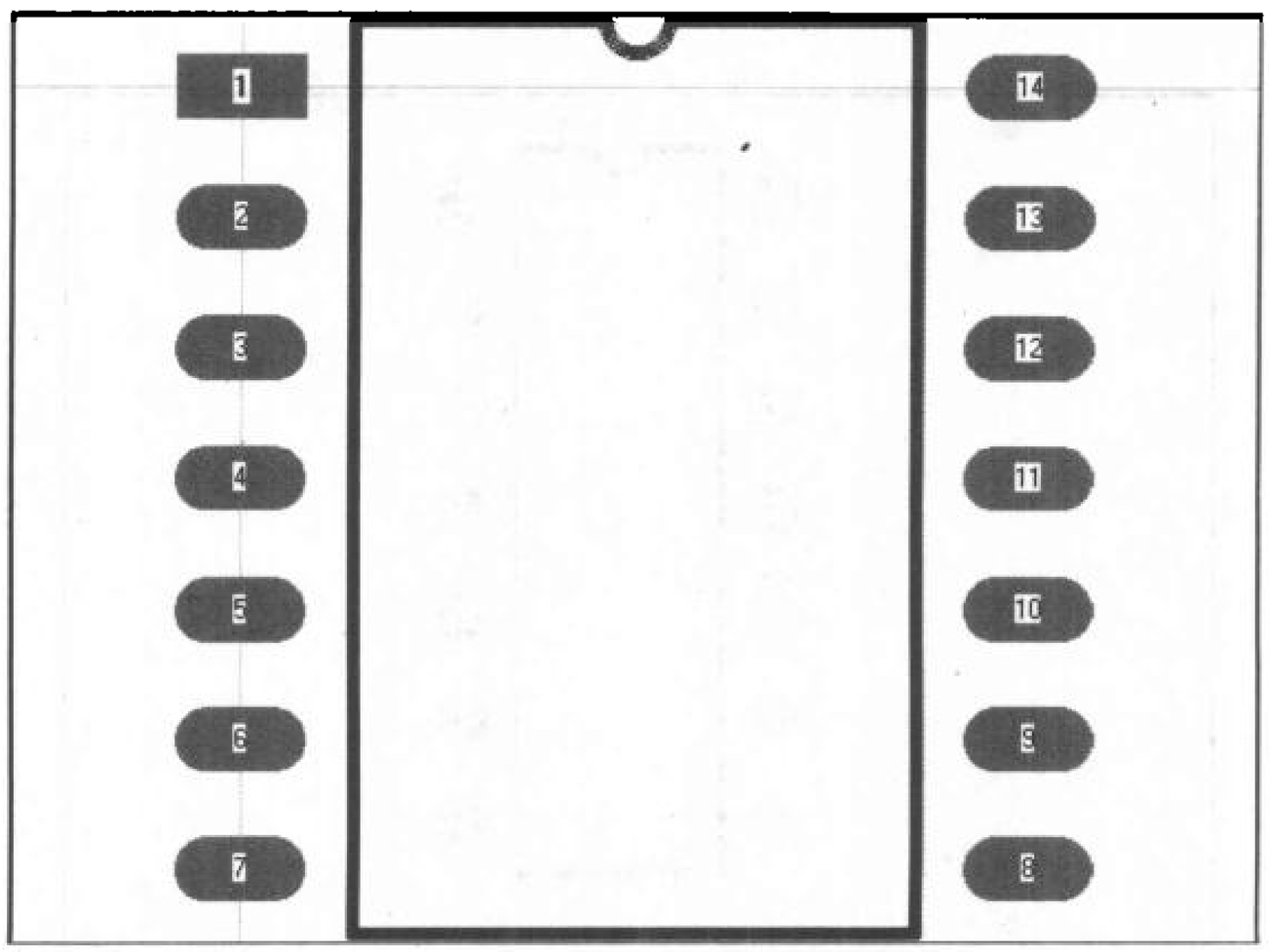


图 12.14　利用向导创建元件封装的实例

（1）启动并进入元件封装编辑服务器。

（2）首先执行菜单命令 Tools/New Component。

（3）执行该命令后，系统会弹出如图 12.15 所示的界面。这就进入了元件封装创建向导，接下去可以选择封装形式，并可以定义设计规则。

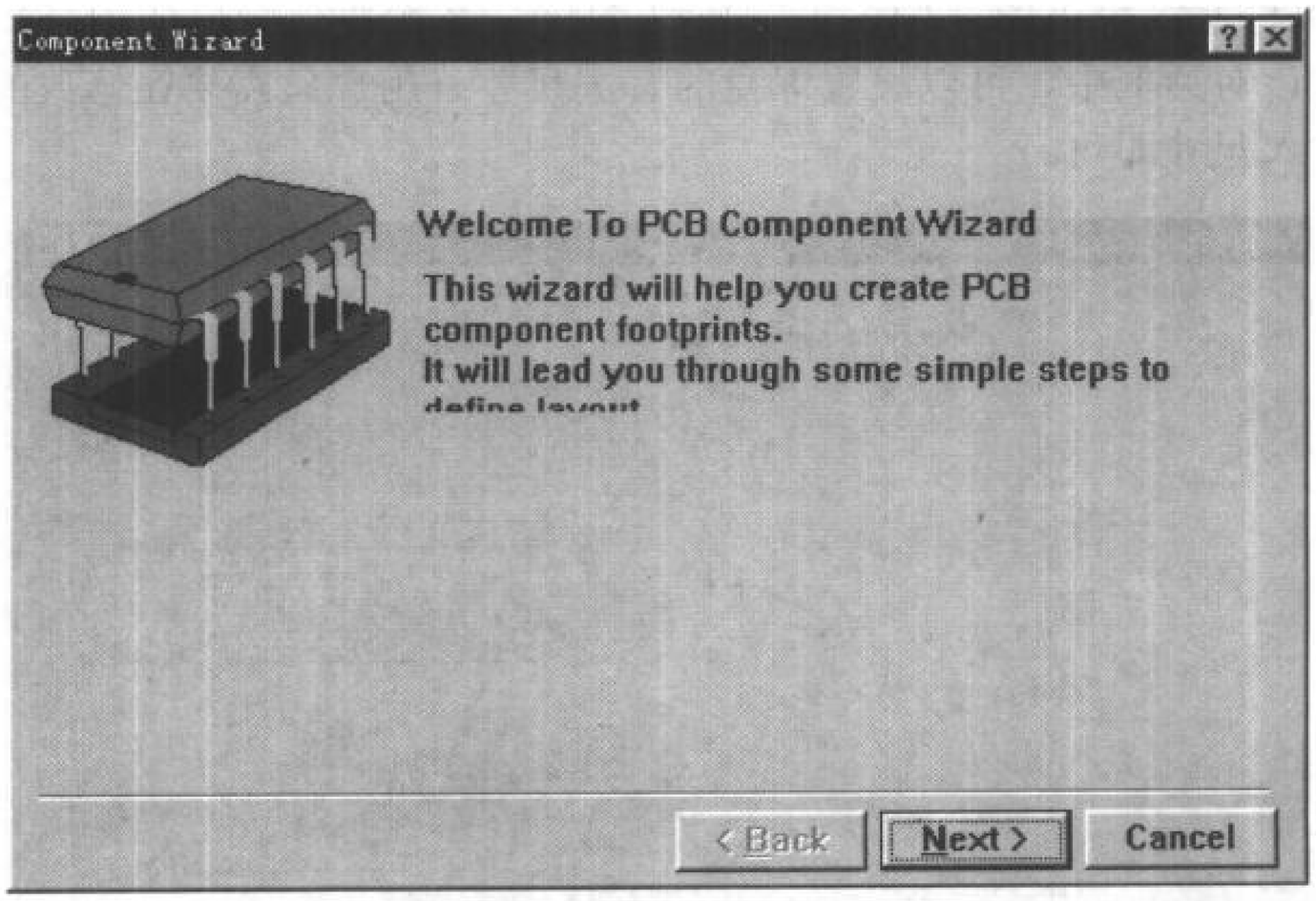


图 12.15　元件封装向导界面

（4）用鼠标单击图 12.15 中的按钮 Next，系统将弹出如图 12.16 所示的选择元件封装样式对话框。

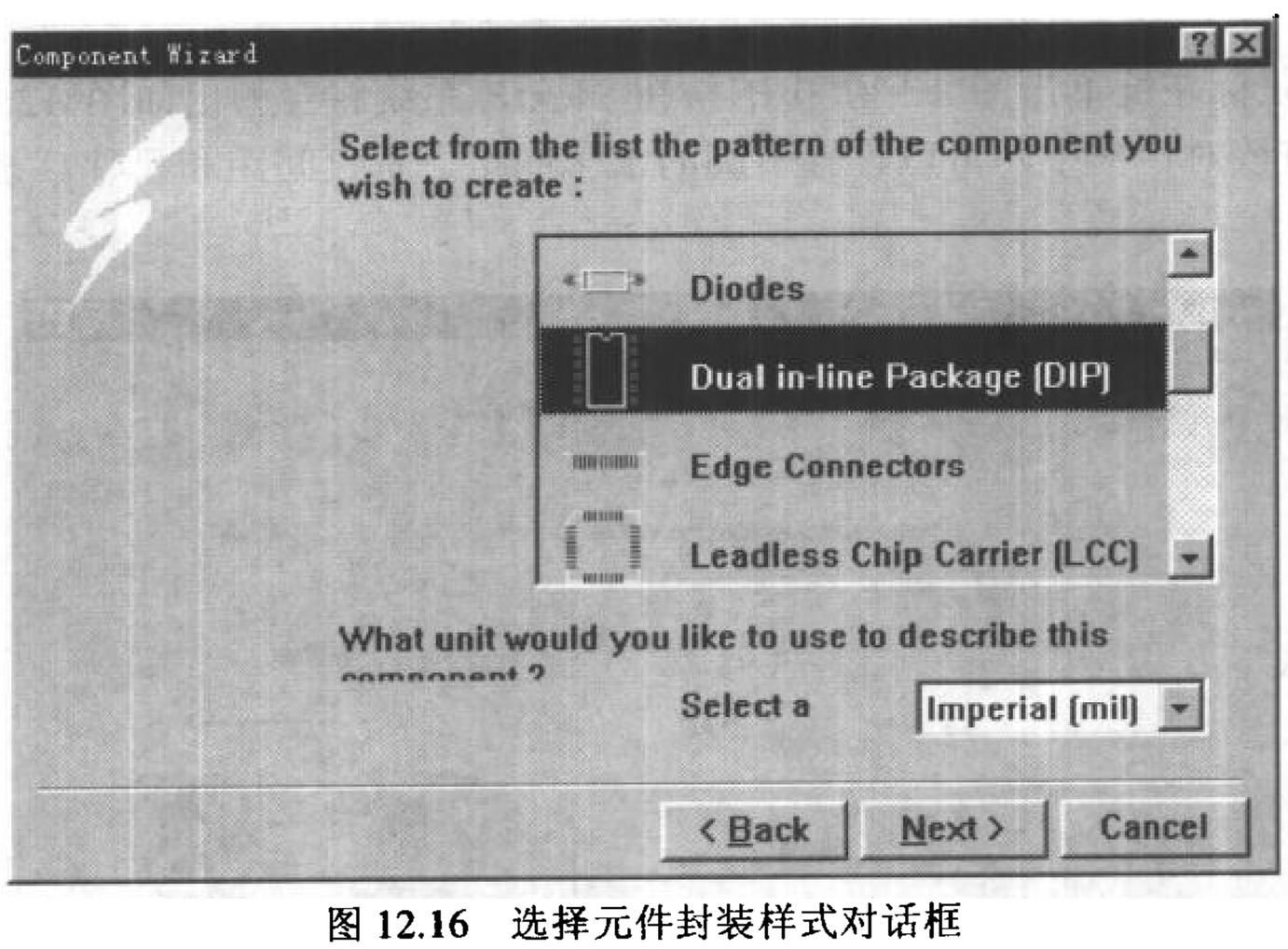


图 12.16　选择元件封装样式对话框

用户在该对话框中，可以设置元件的外形。Protel 99 提供了 11 种元件的外形供用户选择，其中包括 Ball Grid Arrays（BGA）（格点阵列样式）、Capacitors（电容样式）、Diodes（二极管样式）、Dual in-line Package（DIP）（双列直插样式）、Edge Connectors（边连接样式）、Leadless Chip Carrier（LCC）（无引线芯片载体样式）、Pin Grid Arrays

（PGA）（引脚网格阵列样式）、Quad Packs（QUAD）（四芯包装样式）、Resistors（电阻样式）等。根据本例要求，选择 DIP 封装外形。

在对话框的下面还可以选择元件封装的度量单位，有 Metric（mm）（米制）和 Imperial（mil）(英制)。

（5）用鼠标左键单击图 12.16 中的按钮 Next，系统将会弹出如图 12.17 所示的对话框。用户在该对话框中，可以设置焊盘的有关尺寸。用户只需要在修改的地方用鼠标点击，然后输入尺寸即可。

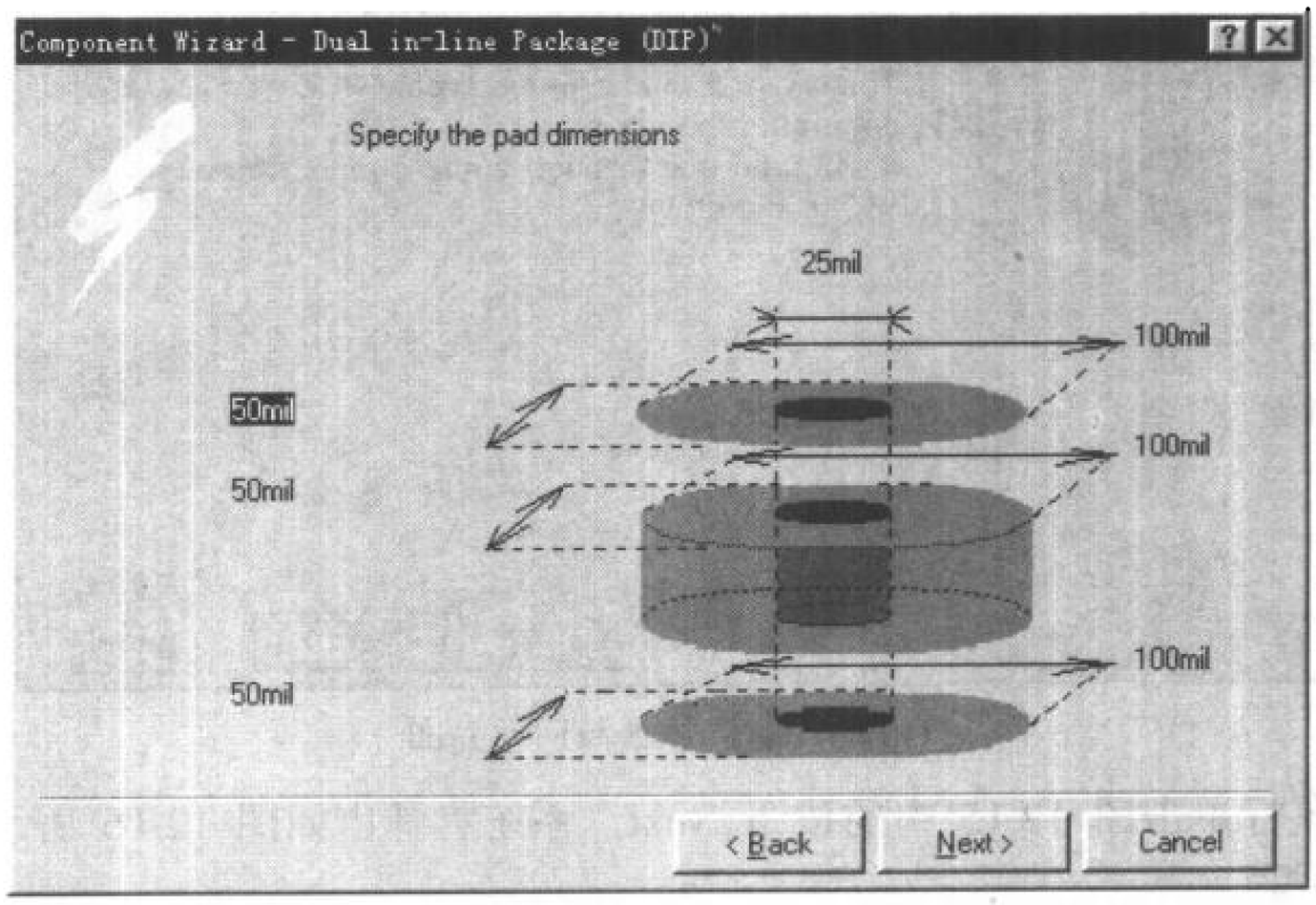


图 12.17　设置焊盘尺寸

（6）用鼠标左键单击图 12.17 中的按钮 Next，系统将会弹出如图 12.18 所示的对话框。用户在该对话框中，可以设置引脚的水平间距、垂直间距和尺寸。设置方法同上一步。

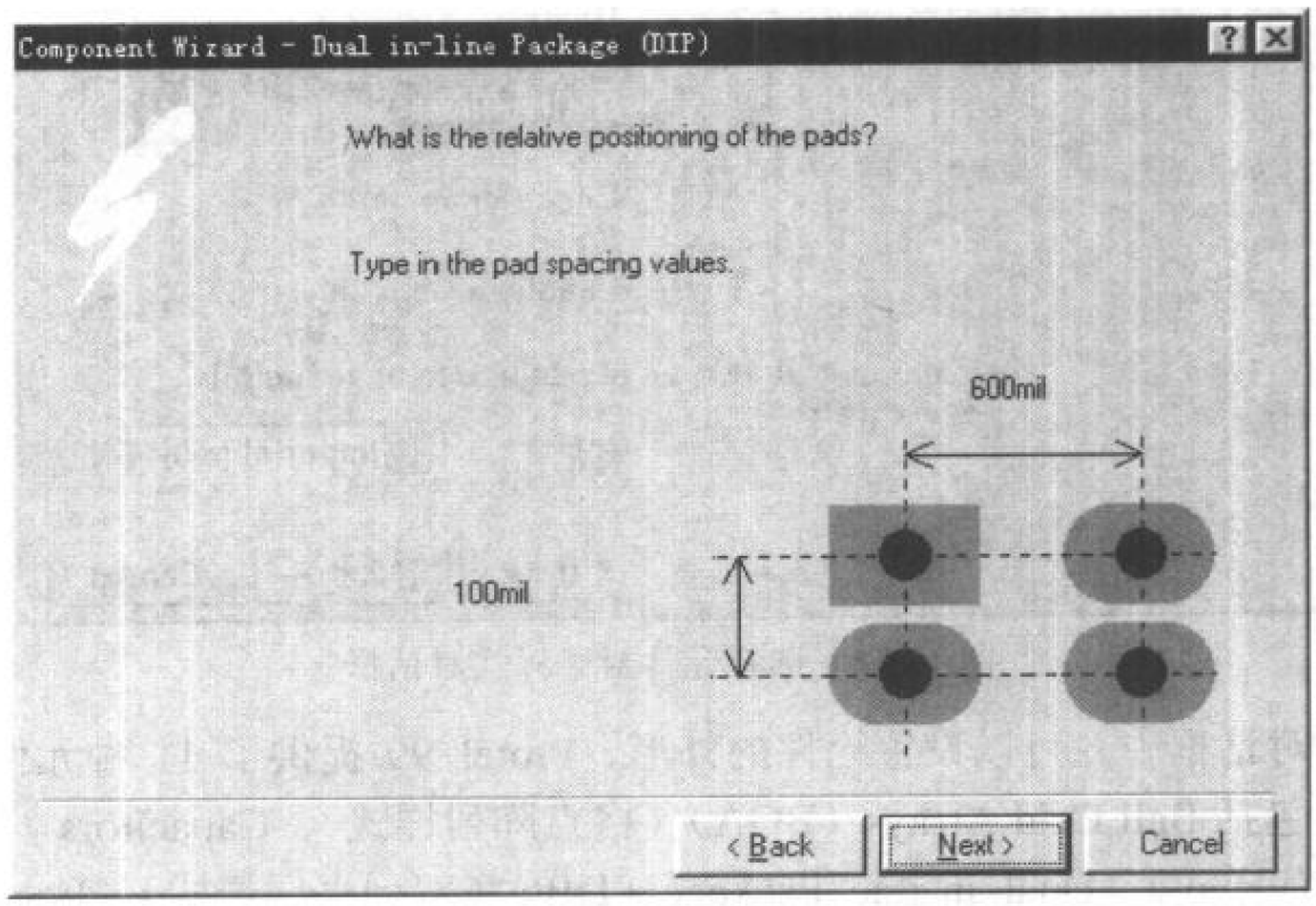


图 12.18　设置引脚的位置和尺寸

（7）用鼠标左键单击图 12.18 中的按钮 Next，系统将会弹出如图 12.19 所示的对话框。用户在该对话框中，可以设置元件的轮廓线宽。设置方法同上一步。

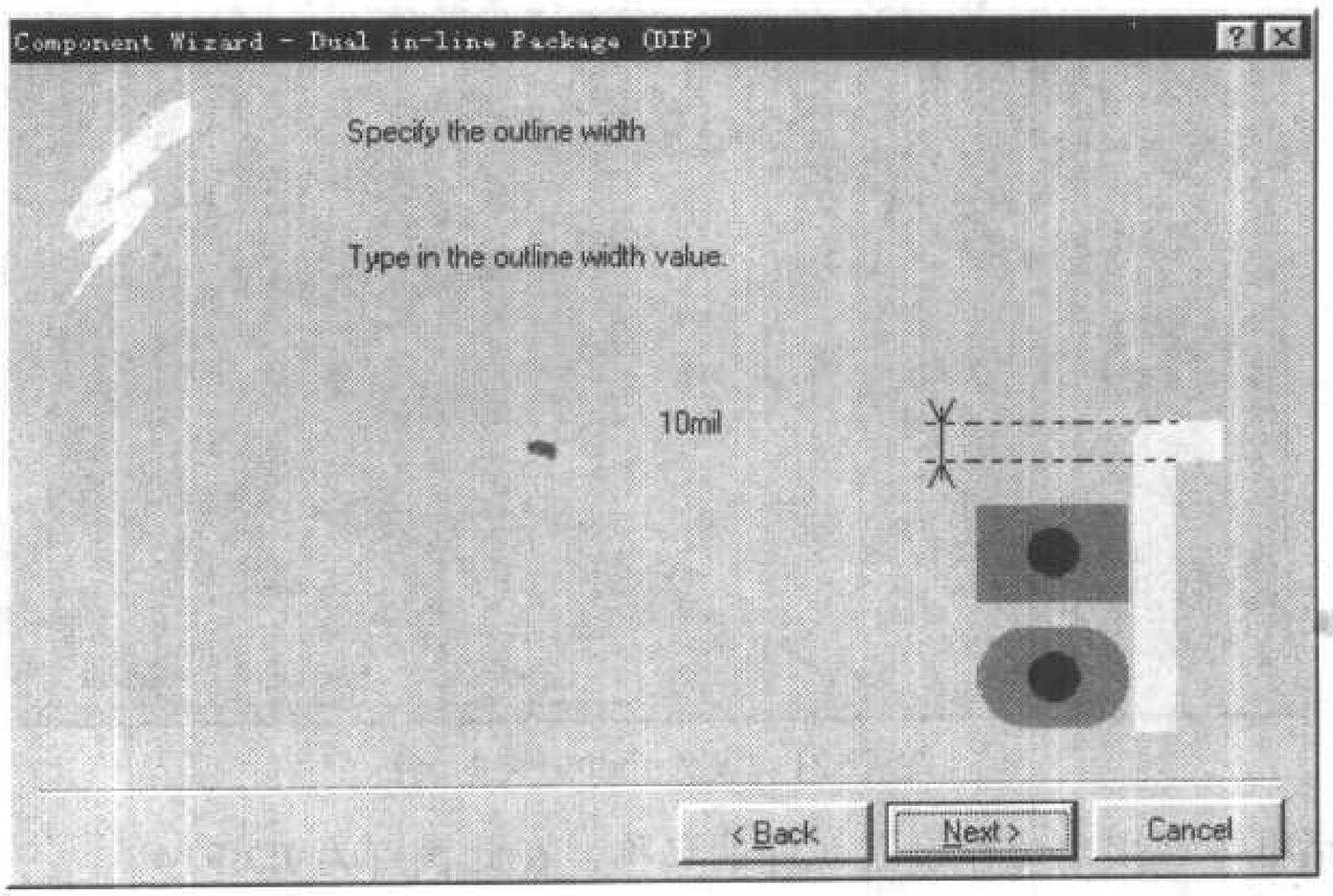


图 12.19　设置元件的轮廓线宽

（8）单击图 12.19 中的按钮 Next，系统将会弹出如图 12.20 所示的对话框。用户在该对话框中，可以设置元件引脚数量。用户只需在对话框中的指定位置输入元件引脚数量即可。

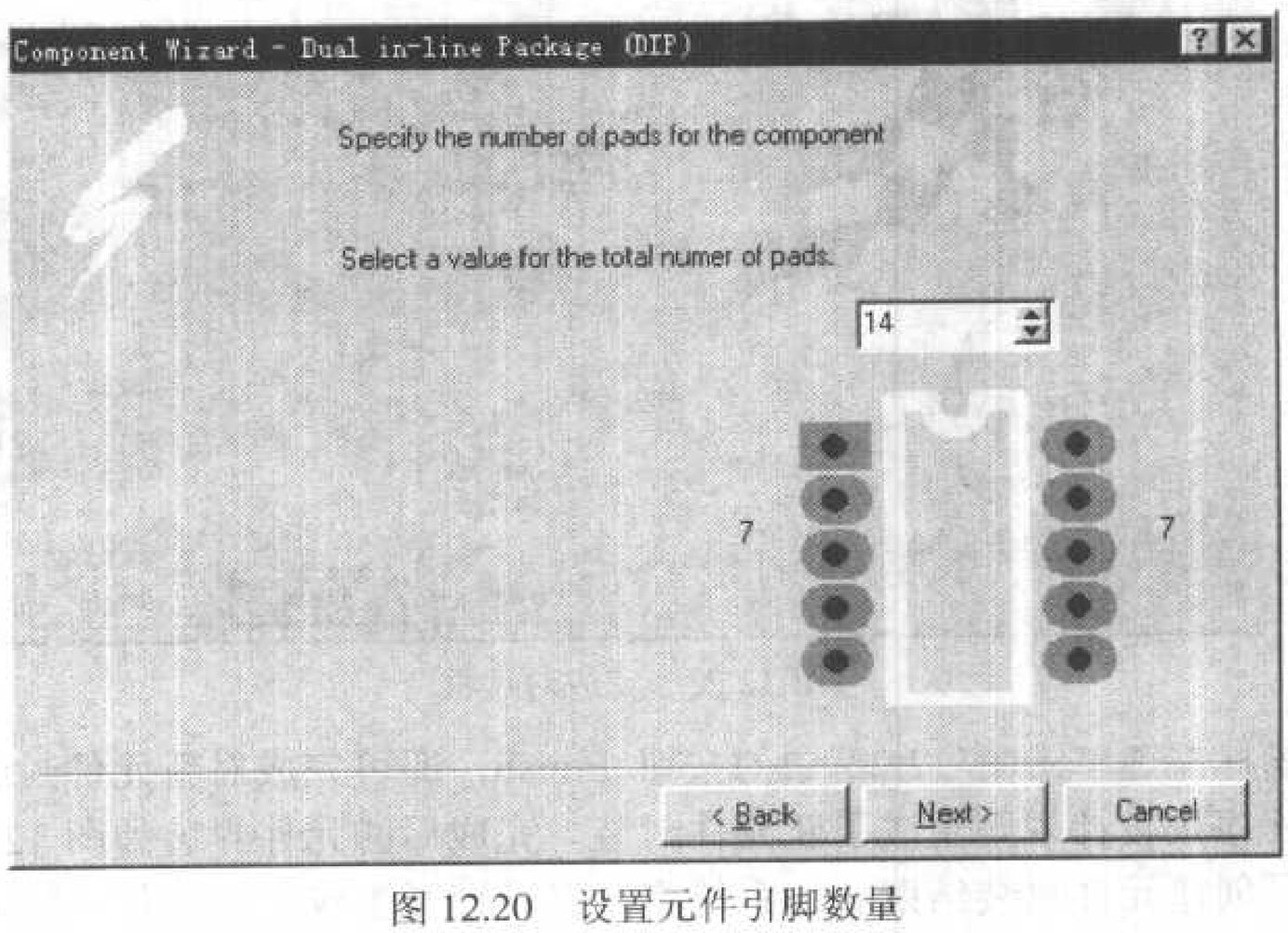


图 12.20　设置元件引脚数量

（9）用鼠标左键单击按钮 Next，系统将会弹出如图 12.21 所示的设置元件封装名称的对话框。

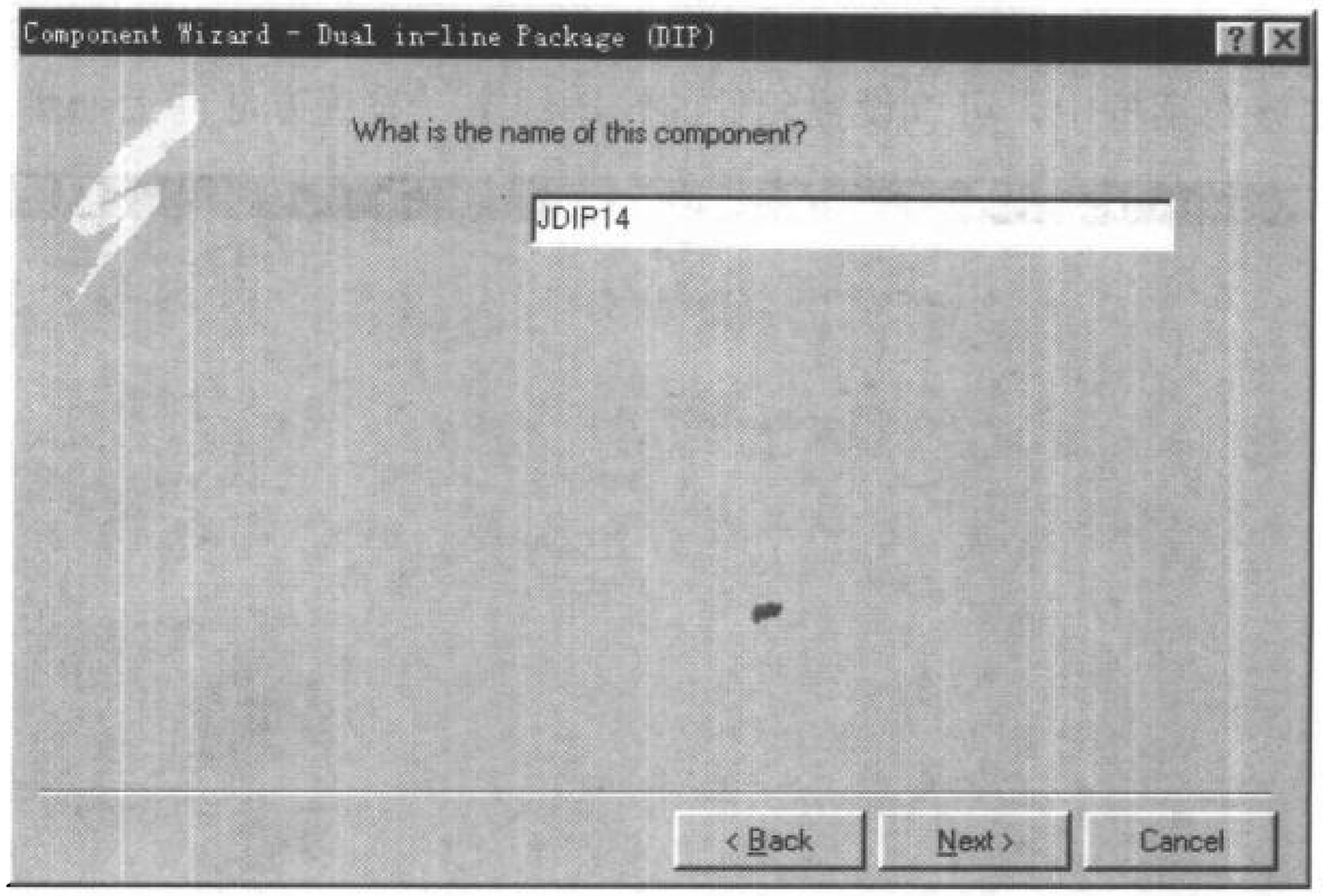


图 12.21　设置元件封装的名称

在该对话框中，用户可以设置元件的名称，在此设置为 JDIP14。

（10）此时再单击按钮 Next，系统将会弹出如图 12.22 所示的完成对话框。

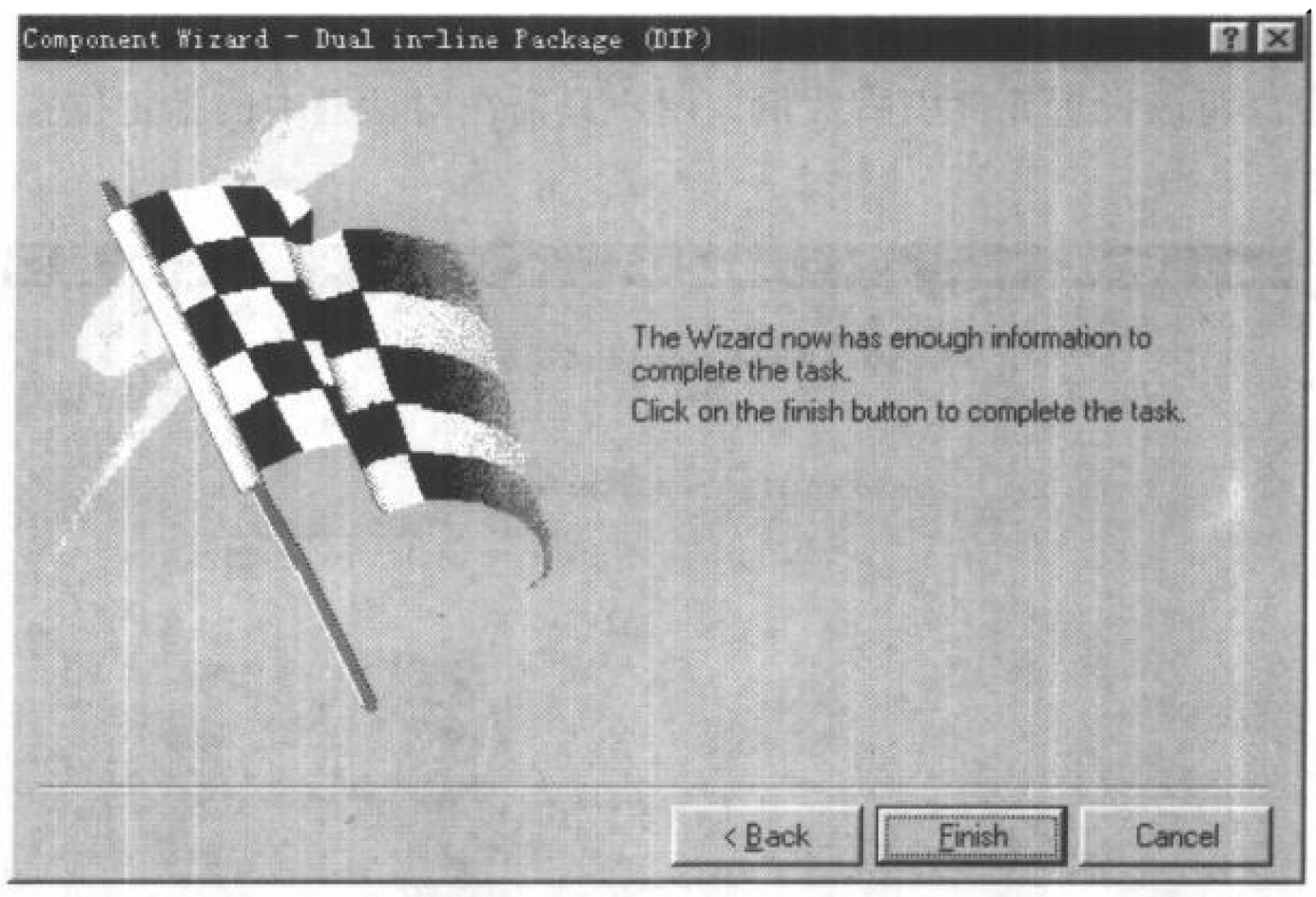


图 12.22　完成对话框

用户用鼠标左键单击图 12.22 中的按钮 Finish，即可完成对新元件封装设计规则的定义，同时程序按设计规则生成了新元件封装。完成后的元件封装如图 12.23 所示。

使用向导创建元件封装结束后，系统将会自动打开生成的新元件封装，以供用户进一步修改。其操作与设计 PCB 图的过程类似。

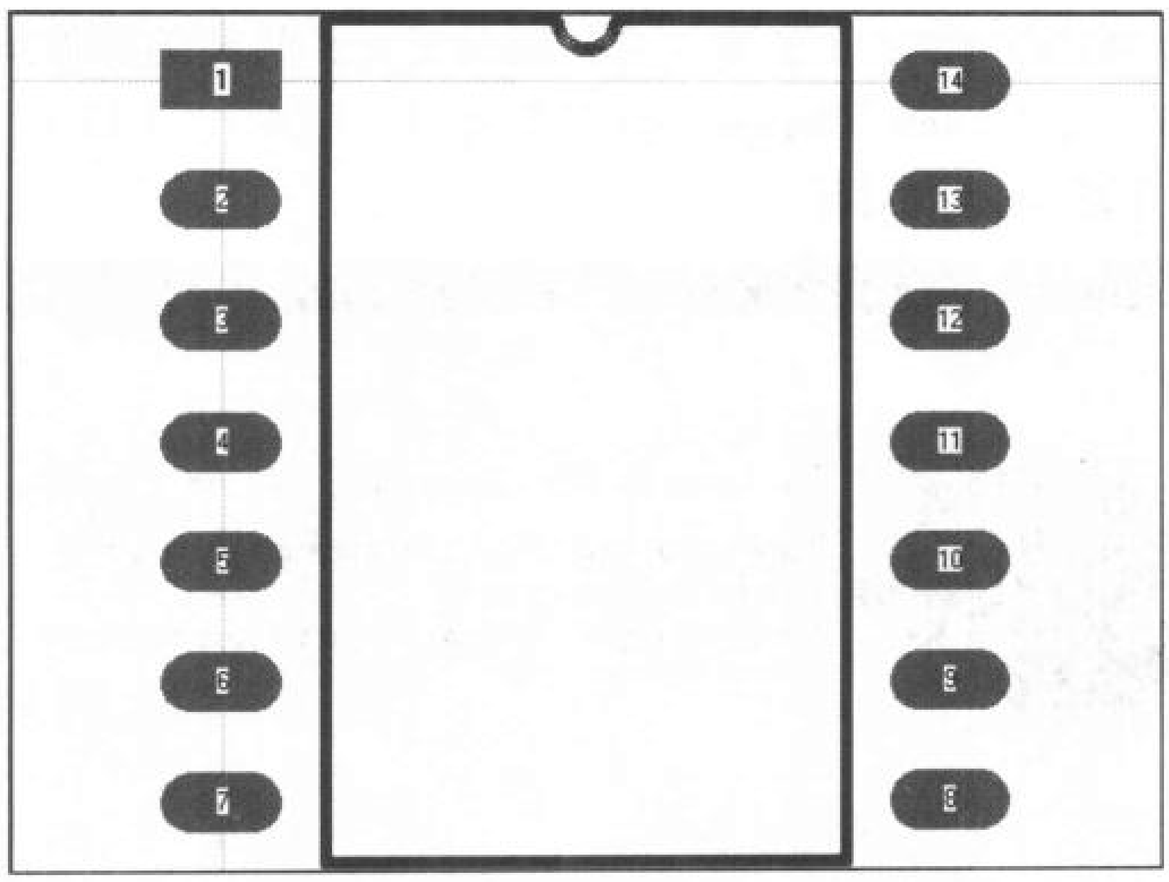


图 12.23　完成后的元件封装

12.5　元件封装管理

当用户创建了新的元件封装后，可以使用元件封装管理器进行管理，具体包括元件封装的浏览、添加和删除等操作。

12.5.1　浏览元件封装

当用户创建元件封装时，可以单击 Browse PCBLib 标签进入元件封装浏览管理器，如图 12.24 所示。

在 PCB 浏览管理器中，元件过滤框（Mask 框）用于过滤当前 PCB 元件封装库中的元件，满足过滤框中的条件的所有元件将会显示在元件列表框中。例如，在 Mask 编辑框中输入 J*，则在元件列表框中将会显示所有以 J 开头的元件封装。

当用户在元件封装列表框中选中一个元件封装时，该元件封装的引脚将会显示在元件引脚列表框中，如图 12.24 所示。

在该对话框中，用户可以按 < 、<< 、>> 和 > 按钮选择元件列表框中的元件。

另外用户也可以执行 Tools/Next Component、Tools/Prev Component、Tools/First Component 和 Tools/Last Component 命令来选择元件列表框中的元件。

图 12.24　元件封装浏览器

12.5.2　添加元件封装

当新建一个 PCB 元件封装文档时，系统会自动建立

一个名称为 PCBCOMPONENT_1 的空文件。添加新元件封装的操作步骤如下：

（1）首先执行 Tools/New Component 菜单命令，或单击图 12.24 所示的 Add 按钮，系统将弹出如图 12.25 所示的对话框。

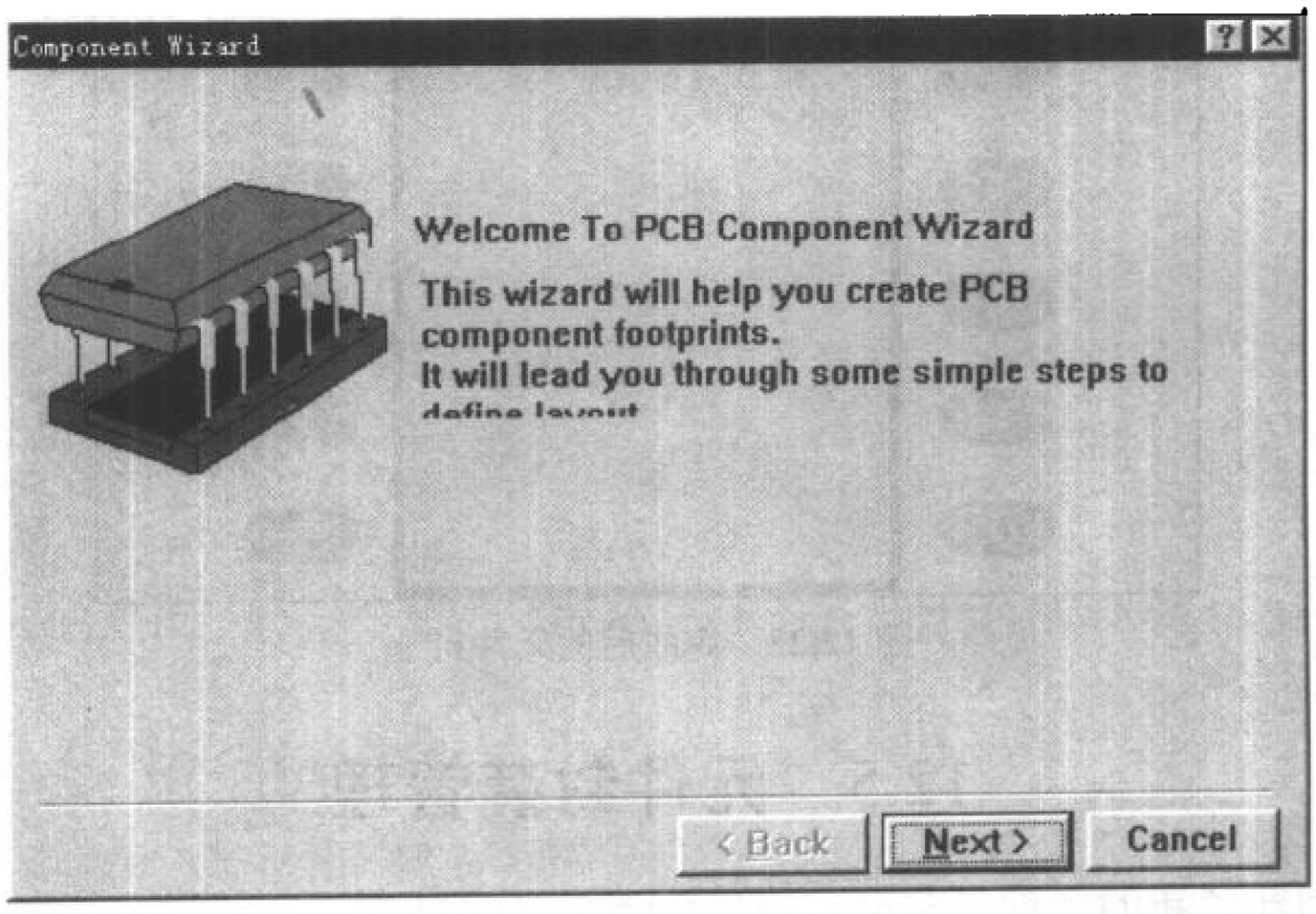


图 12.25　创建新元件封装向导

（2）此时如果单击 Next 按钮，将会按照向导进行创建新元件封装，这可以参考 12.4 节的讲解。如果单击 Cancel 按钮，系统将会生成一个 PCBCOMPONENT_1 空文件。

然后用户可以对该元件封装重新命名，并可进行绘图操作，以生成一个元件封装。

12.5.3　元件封装重命名

当创建了一个元件后，用户可以对该元件进行重新命名。具体操作如下：

（1）首先在元件列表框中选中一个元件封装，然后单击 Rename 按钮，系统将会弹出如图 12.26 所示的重新命名元件封装对话框。

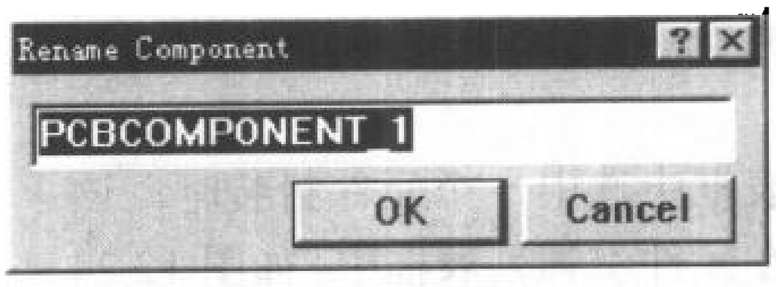


图 12.26　重新命名对话框

（2）在对话框中可以输入元件的新名称，然后单击 OK 按钮即完成重命名操作。

12.5.4　删除元件封装

如果用户想从元件库中删除一个元件封装，可以先选中需要删除的元件封装，然后单击 Remove 按钮，系统将会弹出如图 12.27 所示的提示框，如果用户单击 Yes 按钮系统将会执行删除操作，如果单击 No 按钮则取消删除操作。

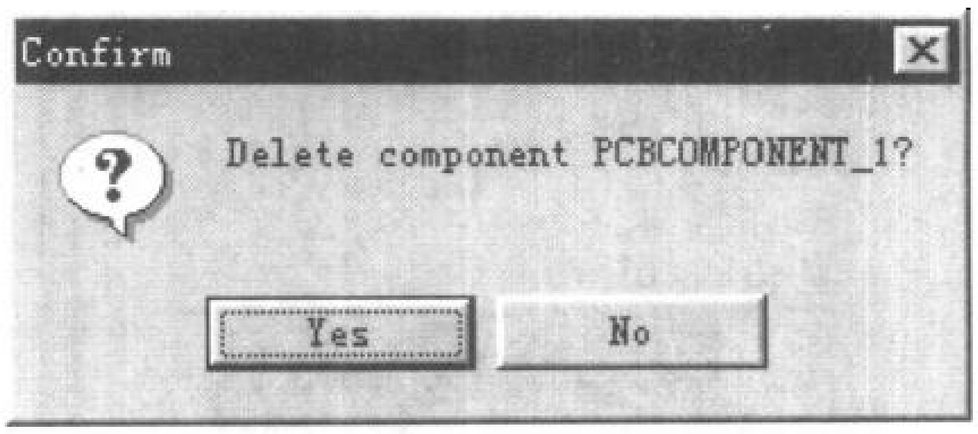


图 12.27　确认对话框

12.5.5　放置元件封装

通过元件封装浏览管理器，还可以进行放置元件封装的操作。用户也可以使用第 9 章讲述的方法放置元件封装。

如果用户想通过元件封装浏览管理器放置元件封装，可以先选中需要放置的元件封装，然后按 Place 按钮，系统将会切换到当前打开的 PCB 设计管理器中，用户可以将该元件封装放置在适当位置。

12.5.6　编辑元件封装引脚焊盘

我们还可以使用 PCBLIB 元件封装浏览管理器编辑封装引脚焊盘的属性，具体操作过程如下：

（1）首先在元件列表框中选中元件封装，然后在引脚列表框选中需要编辑的焊盘。

（2）双击所选中的对象，或按 Edit 按钮，系统将弹出焊盘属性对话框，如图 12.28 所示，在该对话框中可以实现焊盘属性的编辑。

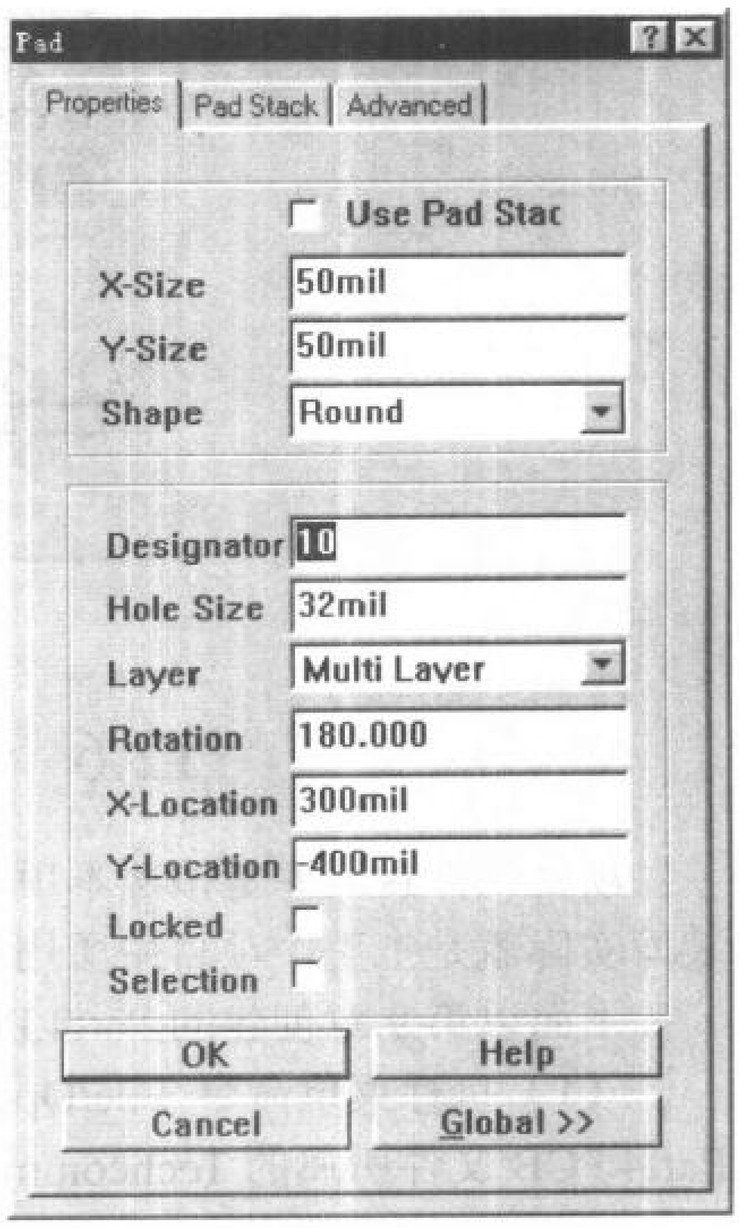


图 12.28　焊盘属性编辑对话框

如果用户想快速定位到某个元件引脚焊盘，可以单击图 12.24 中的 Jump 按钮，系统将会亮显并放大所选焊盘。

12.5.7　设置信号层的颜色

在 Current Layer 操作框中，用户可以修改或设置元件封装的各层的颜色，具体操作步骤如下：

（1）首先在 Current Layer 下拉列表中选中需要修改或设置颜色的层。

（2）然后使用鼠标双击右边的颜色框，此时系统将会弹出如图 12.29 所示的颜色设置对话框。通过该对话框可以设置元件封装的各层颜色。

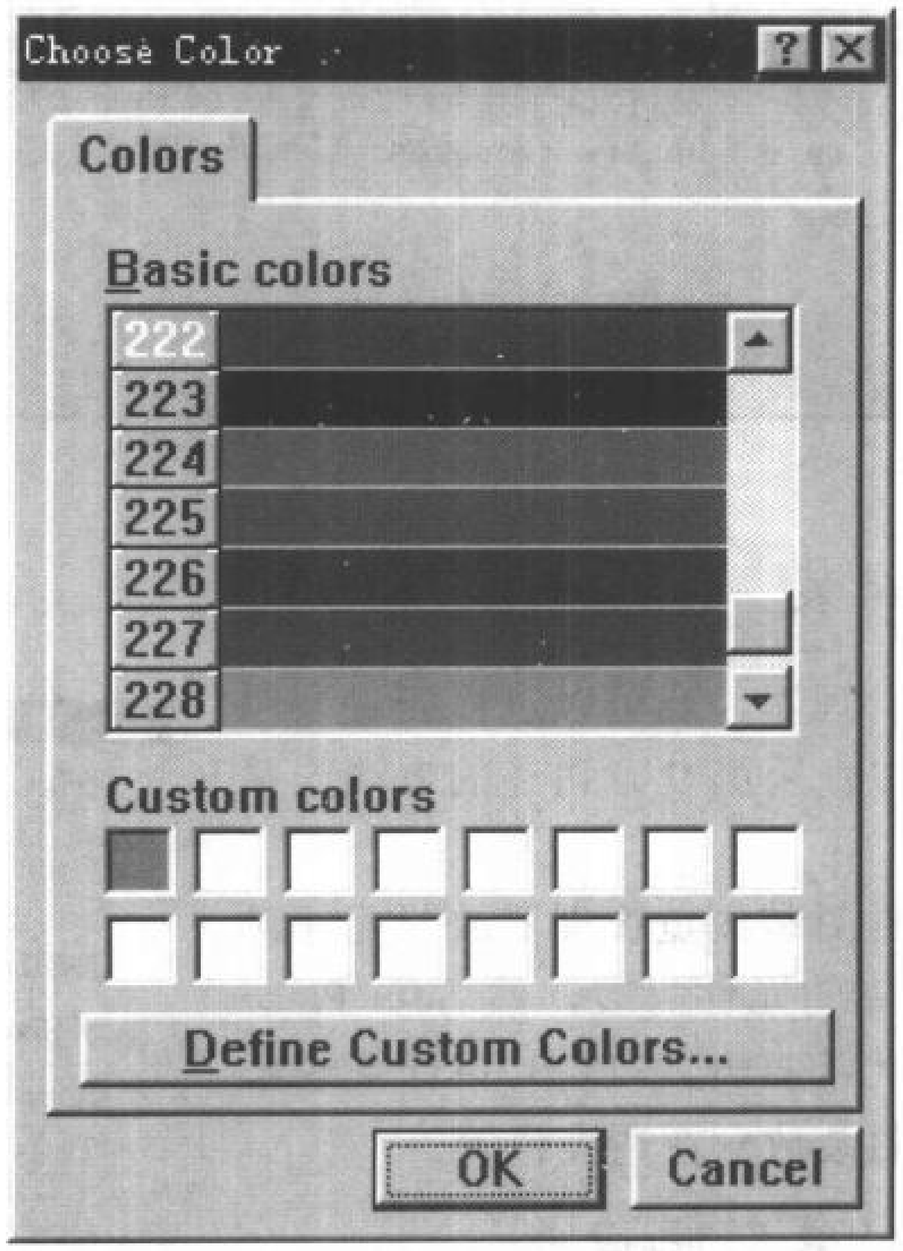


图 12.29　颜色设置对话框

12.6　创建项目元件封装库

项目元件封装库是按照本项目电路图上的元件产生的一个元件封装库。项目元件封装库实际就是把整个项目中所用到的元件整理并存入一个元件库文件中。

下面以第 9 章创建的 Part4.PCB 板为例，讲述一下创建项目元件库的步骤。

（1）执行菜单命令 File/Open，打开 Part4.PCB 所属的设计数据库，如前面创建的 Part4.PCB 文件所属的 Techcomm.ddb 项目，装入该项目文件，如图 12.30 所示

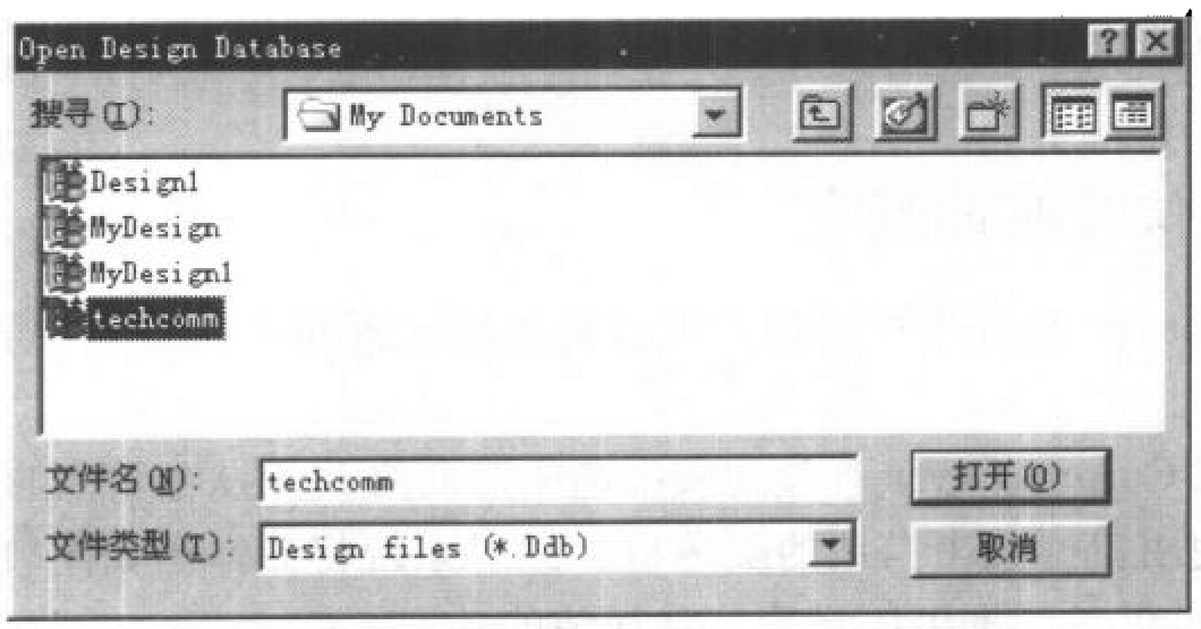


图 12.30　选择 Techcomm.ddb 项目

（2）在 Techcomm.ddb 项目中，打开 Part4.PCB 文件。

（3）执行 Tools/Make Library 菜单命令。此时执行该命令后程序会自动切换到元件封装库编辑服务器，生成相应的项目文件库。在图 12.31 所示的元件封装浏览管理器所

列出的元件封装库中，用户可以执行 Save Copy As 命令，将生成的元件封装库命名为 Part4.Lib，其中包括 AXIAL0.4、DIP14、DIP16、DIP20 和 DIP40。

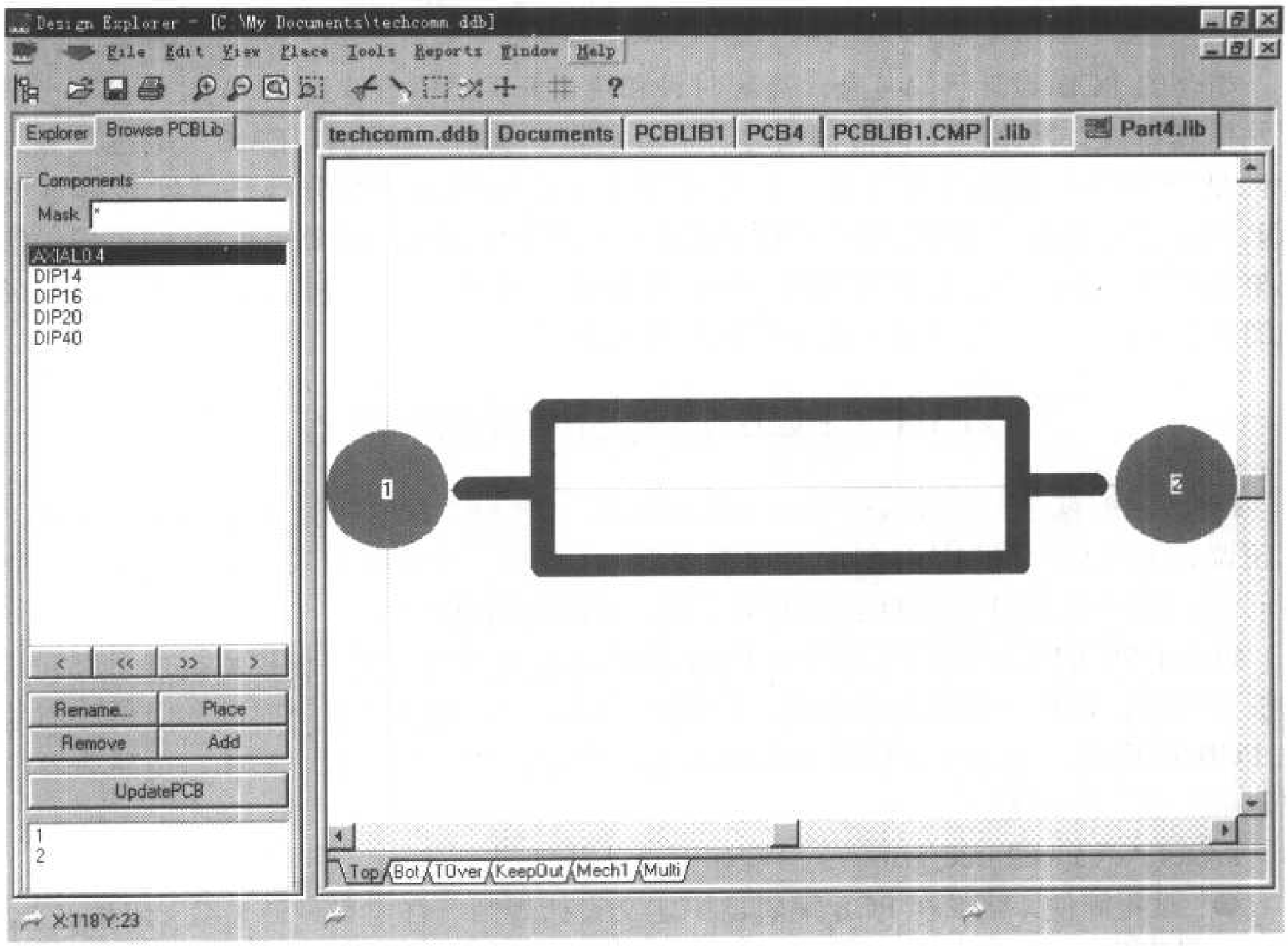


图 12.31　生成新的元件封装库

第 13 章　PCB 信号完整性分析

如今的 PCB 设计日趋复杂，高频时钟和快速开关逻辑意味着 PCB 设计已不止是放置元件和布线。网络阻抗、传输延迟、信号质量、反射、串扰和 EMC（电磁兼容）等特性是每个设计者必须考虑的，而进行加工前的信号完整性分析已越发显得重要。PORTEL 公司引进了 EMC 专业公司 INCASES 的先进技术，在 Protel 99 中集成了信号完整性分析工具、精确的模型和板分析，帮助用户利用信号完整性分析获得一次性成功和消除盲目性，以缩短研制周期和降低开发成本。

13.1　PCB 信号完整性仿真器

Protel 99 包含一个高级信号完整性仿真器，能分析 PCB 设计和检查设计参数，测试超调、下冲、阻抗和信号斜率。如果 PCB 上任何一个设计要求（设计规则指定的）有问题，即可对 PCB 进行反射或串扰分析，以确定问题所在。

Protel 99 的信号完整性分析与 PCB 设计过程为无缝联接，该模块提供了极其精确的板级分析。能检查整个板的串扰、超调 / 下冲、上升时间 / 下降时间和阻抗等问题。在 PCB 制造前，用最小的代价来解决高速电路设计带来的 EMC / EMI（电磁兼容性 / 电磁抗干扰）等问题。

Protel Advanced Intergrity 99 具有如下设计特性：

- 设置简便，就像在 PCB 编辑器中定义设计规则一样定义设计参数（阻抗、上冲、下冲、斜率等）。
- 通过运行 DRC，快速定位不符合设计需求的网络。
- 无需特殊经验要求，从 PCB 中直接进行信号完整性分析。
- 提供快速的反射和串扰分析。
- 利用 I / O 缓冲器宏模型，无需额外的 SPICE 或模拟仿真知识。
- 完整性分析结果采用示波器形式显示。
- 成熟的传输线特性计算和并发仿真算法。
- 用电阻和电容的参数值对不同的终止策略进行假设分析，并可对逻辑系列快速替换。

Protel Advanced Intergrity 99 还提供了如下的软件 I / O 缓冲器模型：

- 宏模型逼近使仿真更快更精确。
- 提供 IC 模型库，包括校验模型。
- 模型同 INCASES EMC–WORKBENCH 兼容。
- 自动模型连接。
- 支持 I / O 缓冲器模型的 IBIS 2 工业标准子集。
- 利用完整性宏模型编辑器可容易、快速地自定义模型。
- 引用数据手册或测量值。

上述简要概述了 Protel 99 中的信号完整性分析模块。下面将比较详细地介绍信号

完整性分析。

13.2　设置信号完整性分析规则

Protel 中包含了许多的信号完整性分析规则，这些规则用于在 PCB 设计中检测一些潜在的信号完整性问题。

整个的信号完整性分析是基于已布好线的 PCB。下面以图 13.1 所示的控制电路 PCB 为例进行讲解。

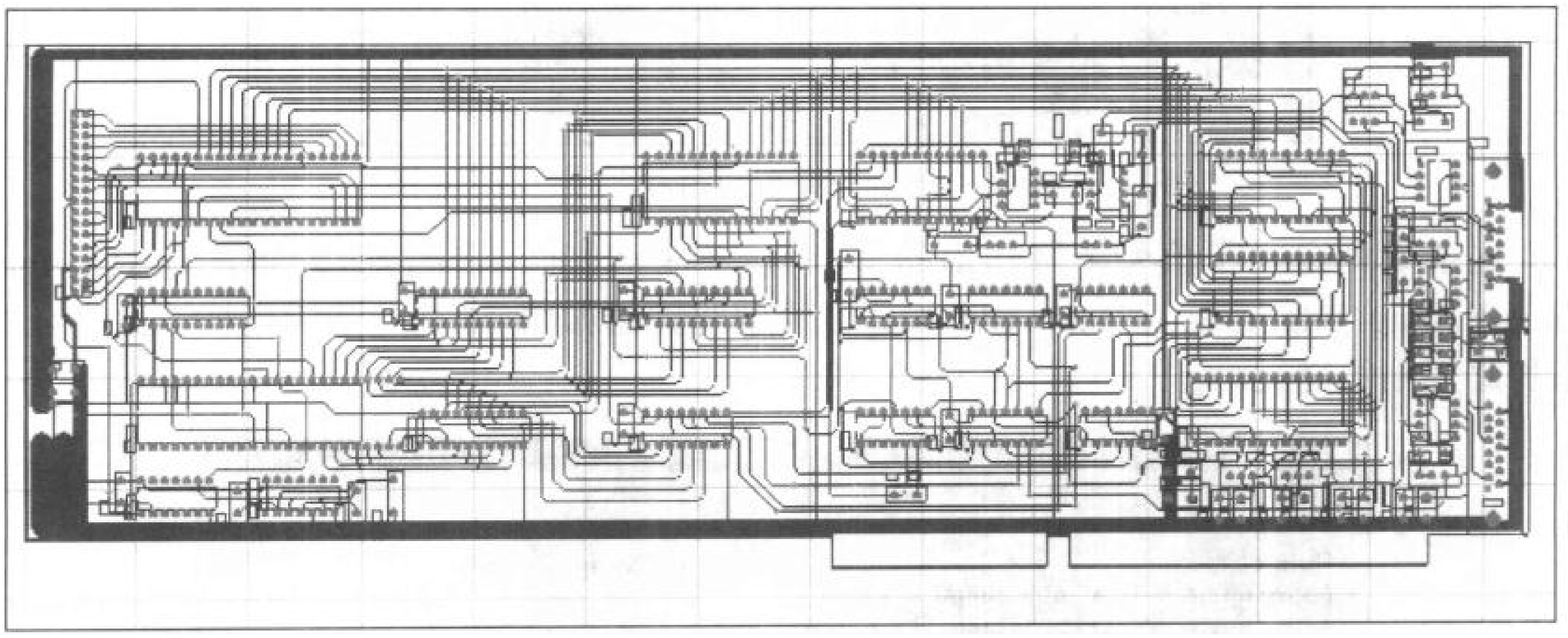


图 13.1　控制电路 PCB

设置信号完整性规则，可通过执行 Design/Rules 命令，系统将弹出如图 13.2 所示的规则设置对话框。在此，设计者可以选择信号完整性分析的规则，并对所选择的规则进行设置。

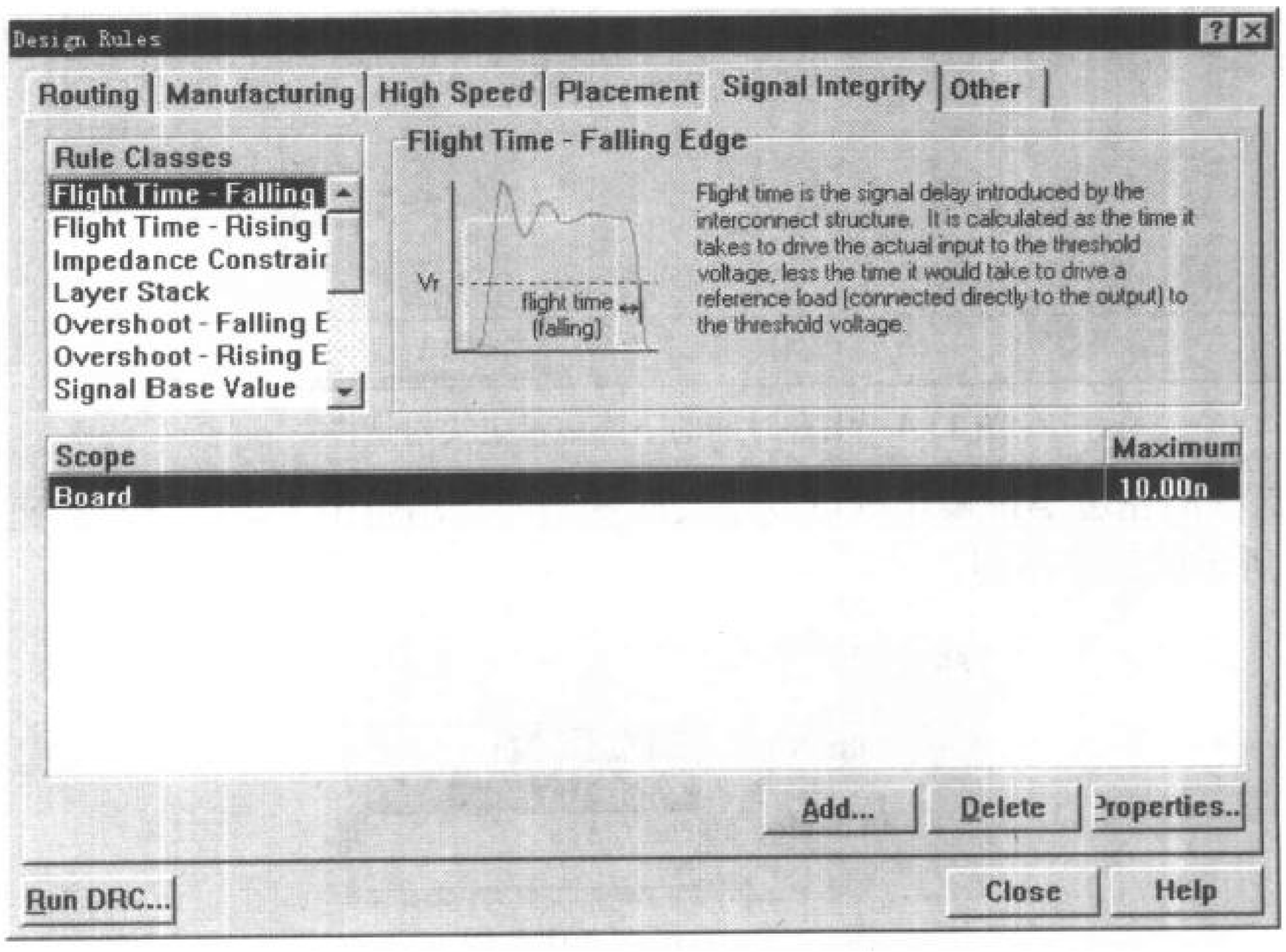


图 13.2　规则设置对话框

Protel 99 信号完整性分析器中主要包括如下的 14 条规则。

13.2.1 飞升时间的下降边沿（Flight Time–Falling Edge）

飞升时间是相互连接的结构的输入信号延迟，见图 13.3。它是实际的输入电压到门限电压之间的时间，小于这个时间将驱动一个基准负载，该负载直接与输出相连。

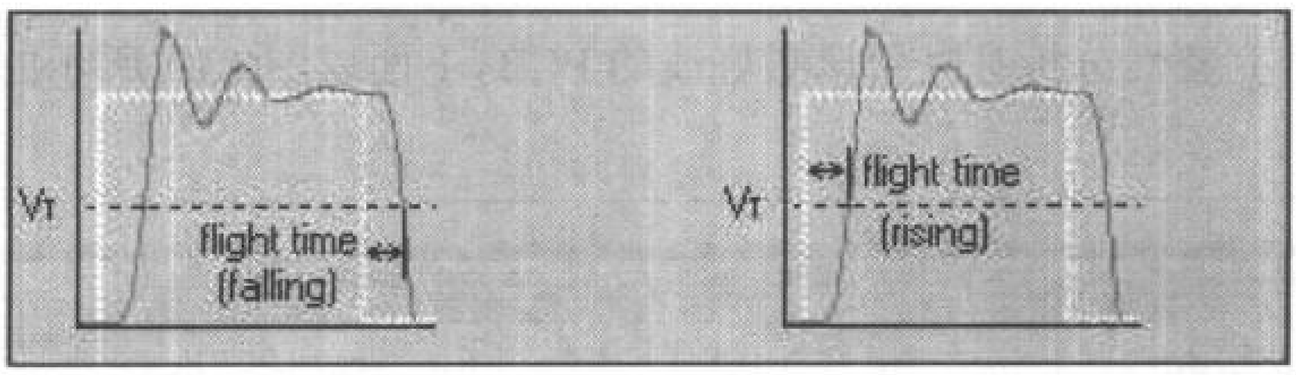


图 13.3 信号飞升时间下降边沿和上升边沿示意图

这条规则定义了信号下降边沿的最大允许飞行时间。在图 13.2 中，选中 Flight Time-Falling Edge，然后单击 Add 按钮，系统将弹出如图 13.4 所示对话框，此时可以添加此规则的定义。

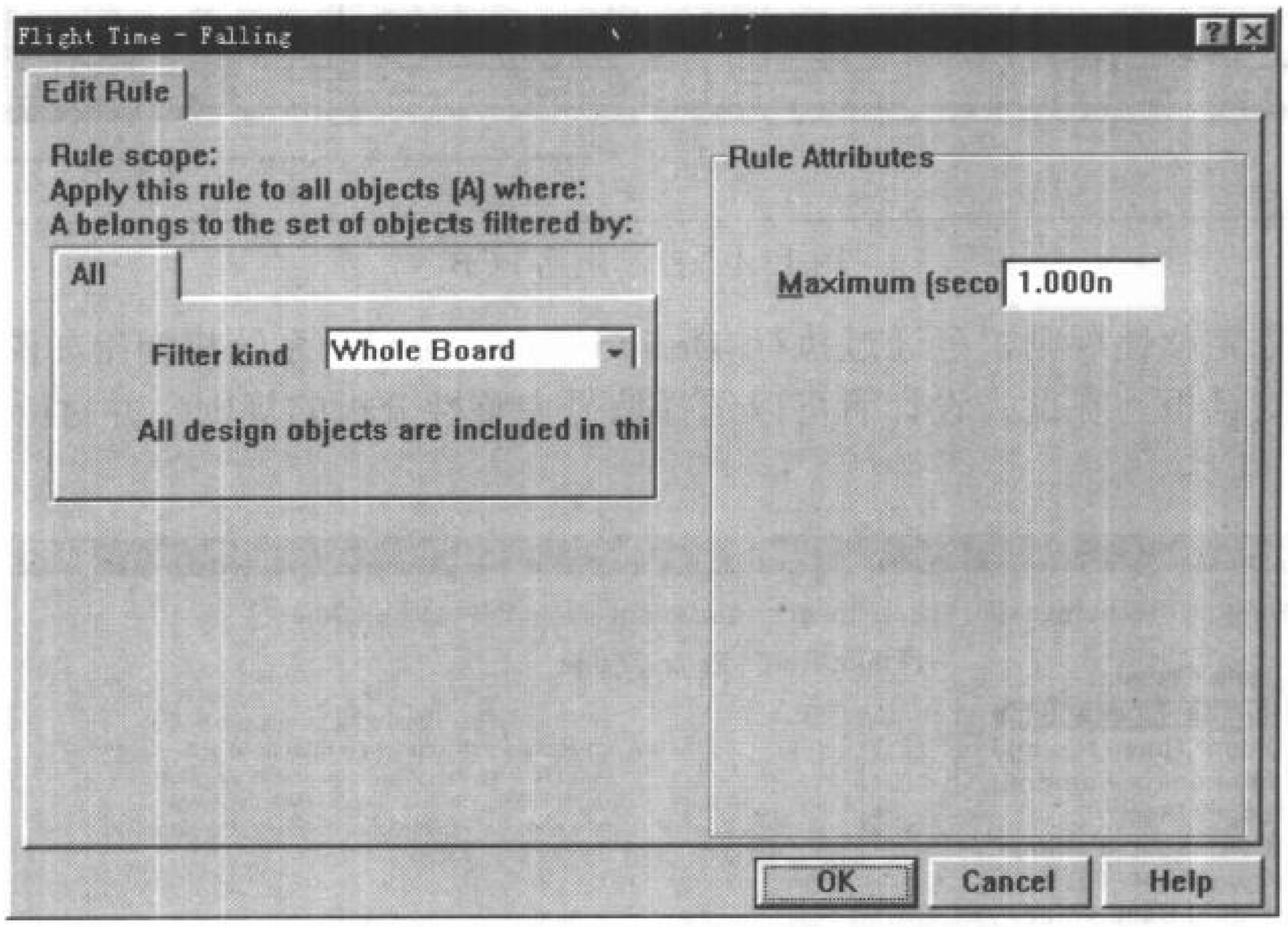


图 13.4 飞升时间的下降边沿定义对话框

在该对话框的左边 All 操作框可以定义此规则的适用范围，单击下拉按钮，系统弹出如图 13.5 所示的三种范围。

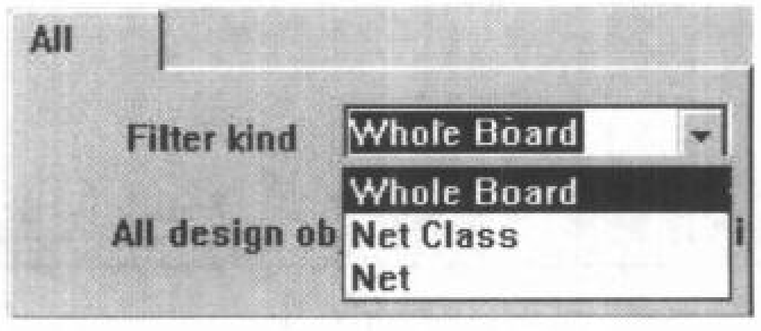


图 13.5 此规则适用范围

在该对话框的右边 Rule Attributes 操作框中可以定义下降边沿的最大允许飞行时间。该时间的单位一般为 ns。

13.2.2　飞升时间的上升边沿（Flight Time–Rising Edge）

这条规则定义了信号上升边沿的最大允许飞行时间。信号飞升时间上升边沿的定义如图 13.6 所示。

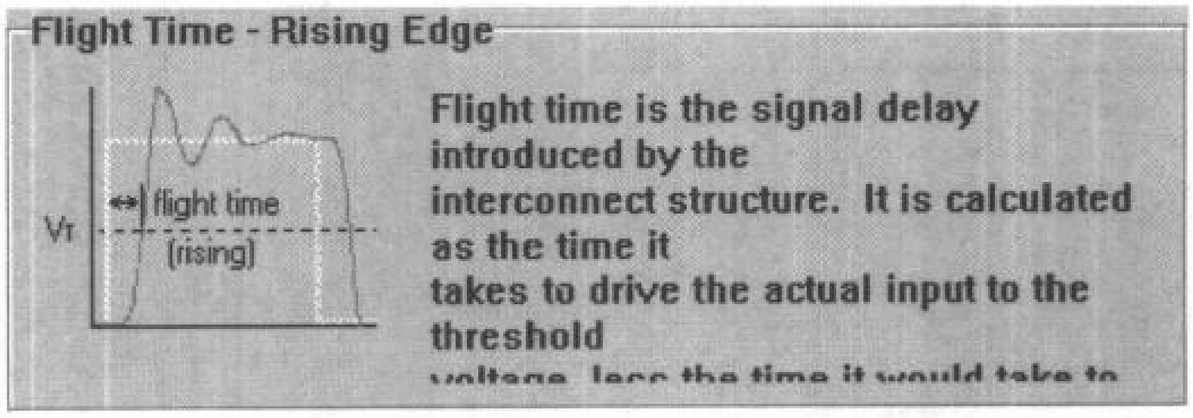


图 13.6　飞升时间的上升边沿示意图

在图 13.2 中，选中 Flight Time－Rising Edge 选项后，单击 Add 按钮，系统将弹出如图 13.7 所示“飞升时间的上升边沿的定义”对话框，此时可以添加此规则的定义。

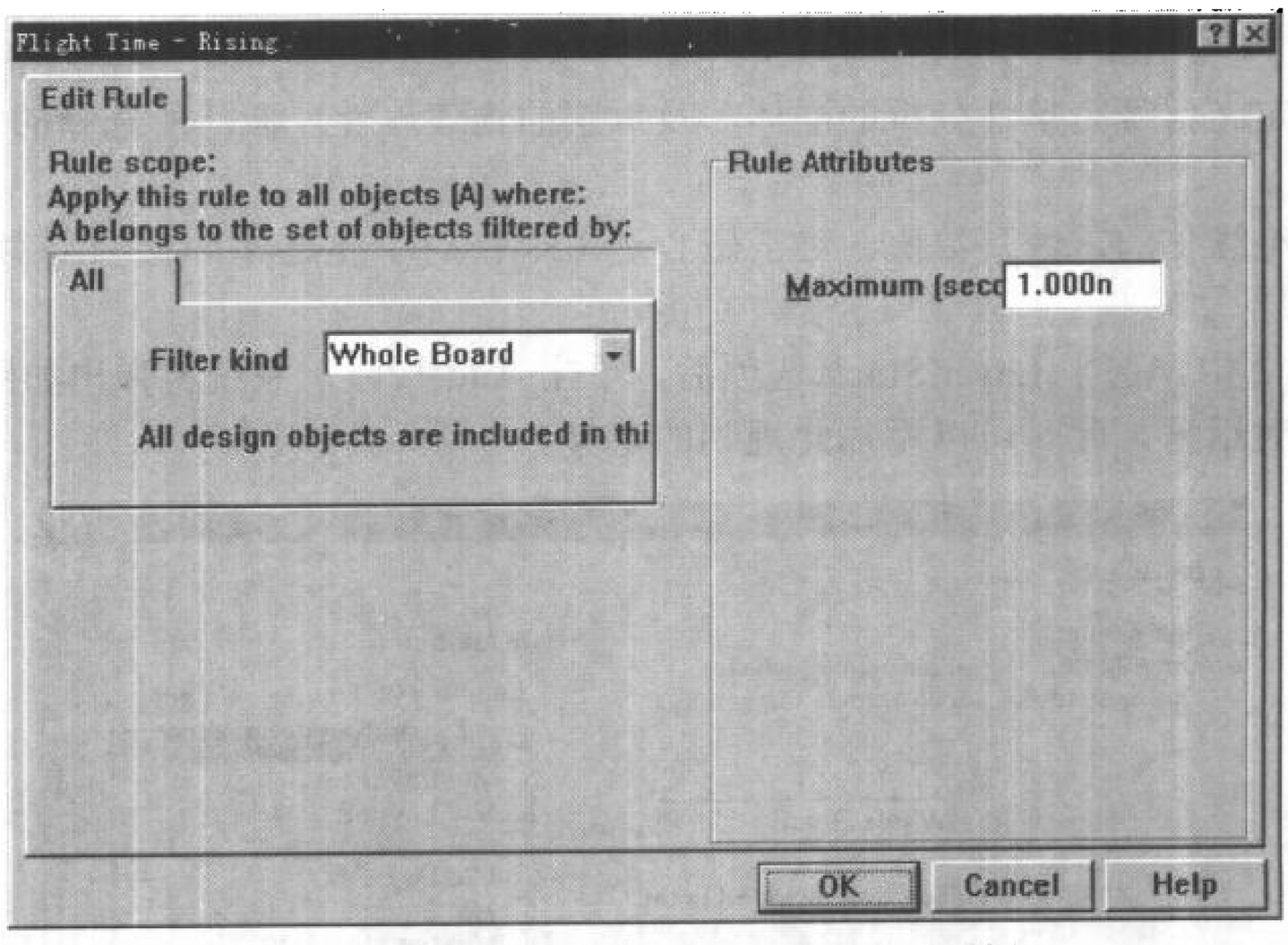


图 13.7　飞升时间的上升边沿的定义对话框

13.2.3　阻抗限制（Impedance Constraint）

该条规则定义了所允许的电阻的最大和最小值。阻抗和导体几何外观、导电率、导体外的绝缘层材料以及板的几何物理分布相关。上述的绝缘层材料包括板的基本材料，多层间的绝缘层以及焊接材料等等。

在图 13.2 中，选中 Impedance Constraint 选项后，单击 Add 按钮，系统将弹出如图 13.8 所示阻抗限制规则定义对话框，此时可以添加此规则的定义。

在图 13.8 右边的编辑框中，设计者可定义阻抗的最大值和最小值。

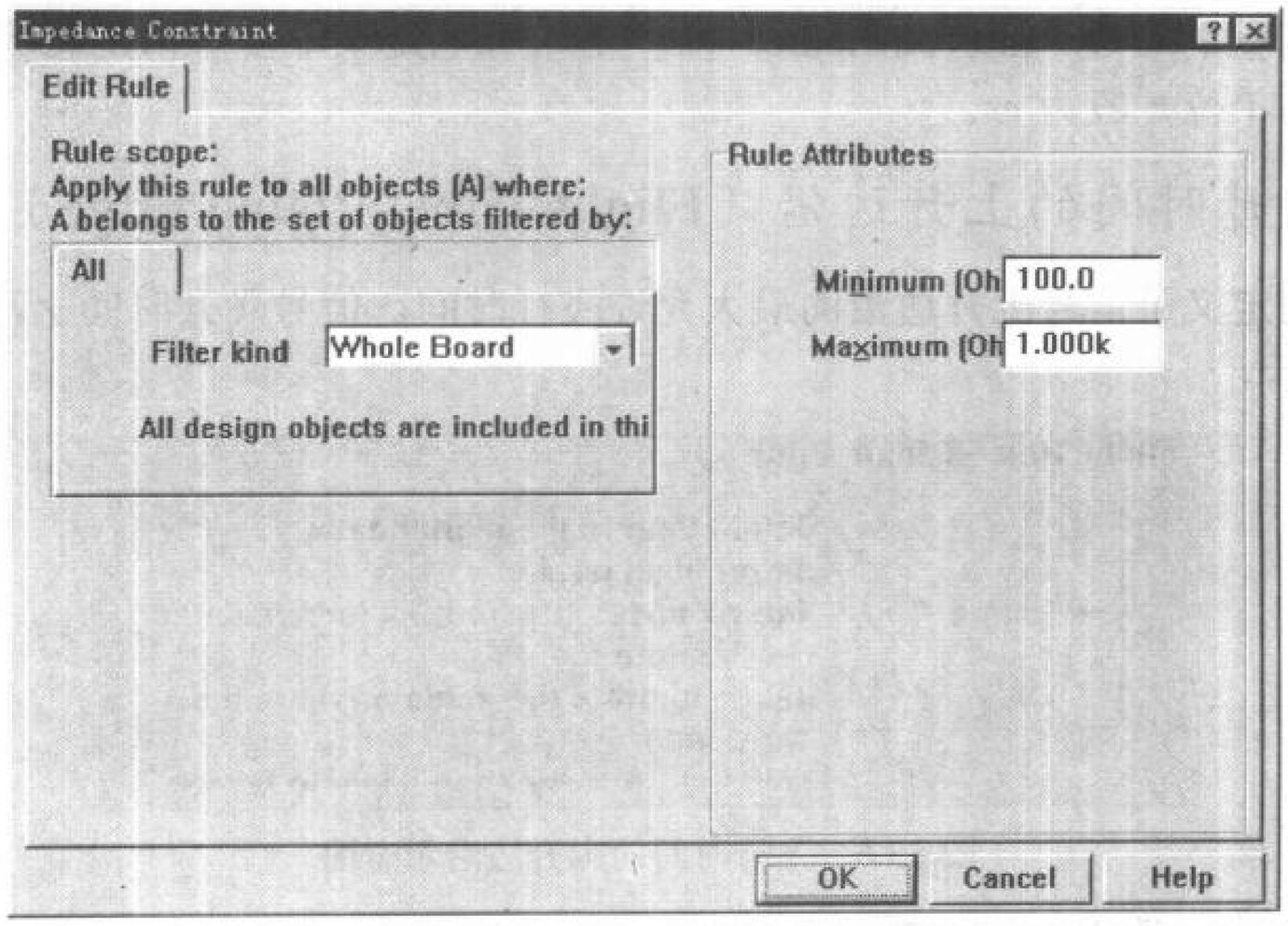


图 13.8　阻抗限制规则定义对话框

13.2.4　层体（Layer Stack）

该规则定义信号完整性分析的层体，及每层的物理属性。激活所选择的层，并设置层的顺序。

默认的绝缘体的常数基数值，对于磁心是 FK4；对于坯是 1080。在该规则定义中，至少定义一层。

在图 13.2 中，选中 Layer Stack 选项后，单击 Add 按钮，系统将弹出如图 13.9 所示层体的定义对话框，此时可以添加此规则的定义。

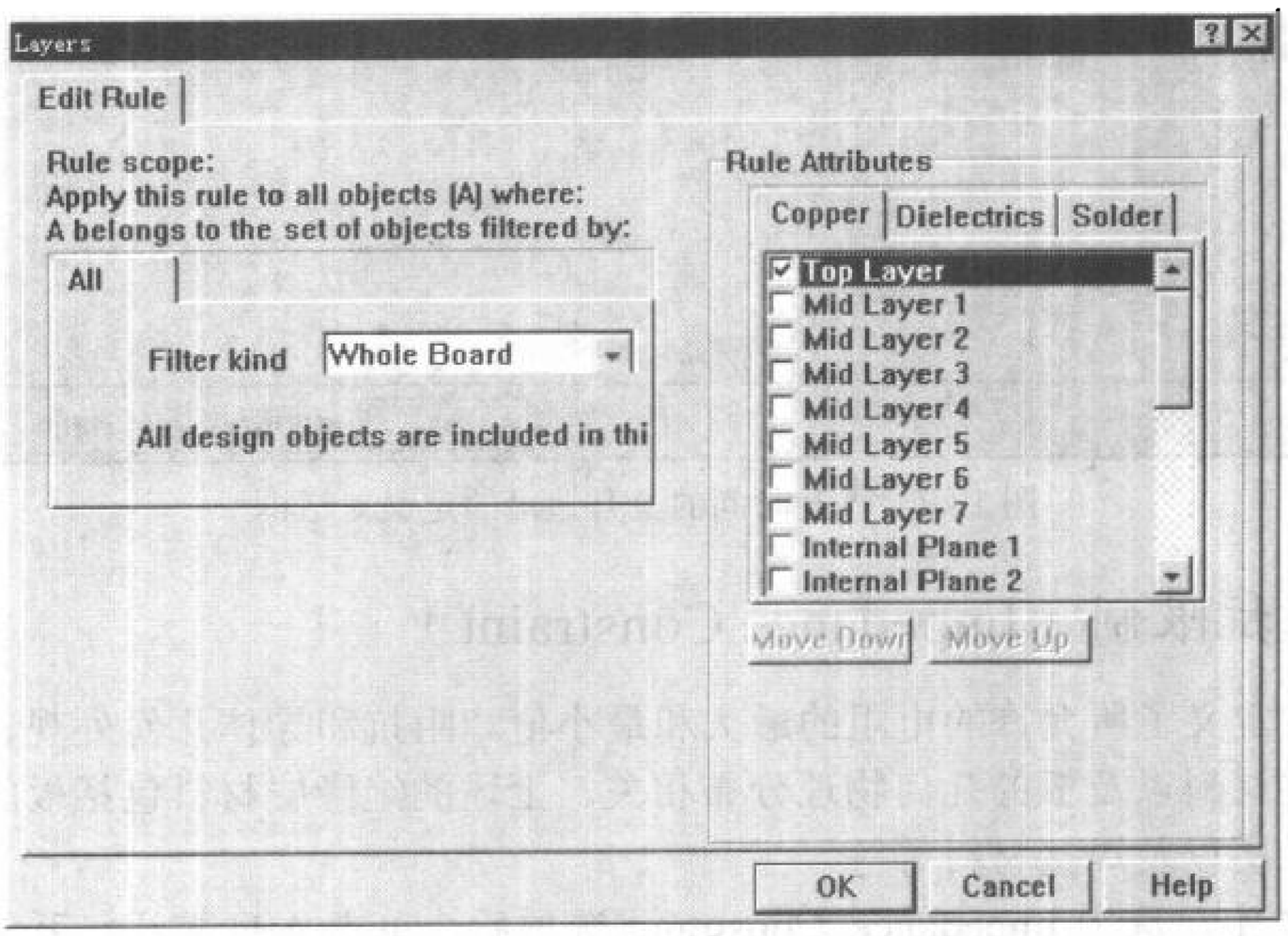


图 13.9　层体的定义对话框

在如图 13.9 所示的规则属性栏内的 Copper 栏定义了信号完整性分析的层。

在如图 13.10 所示的规则属性栏内可以选择电解质项。双击图 13.10 中的选项，系统将弹出设置该项属性的对话框。如设置磁心选项的对话框如图 13.11 所示。

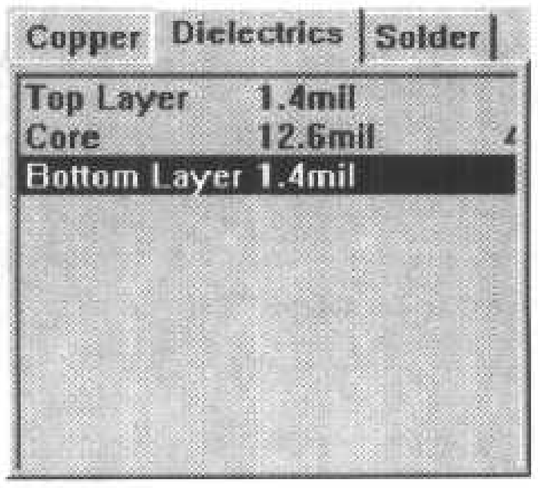
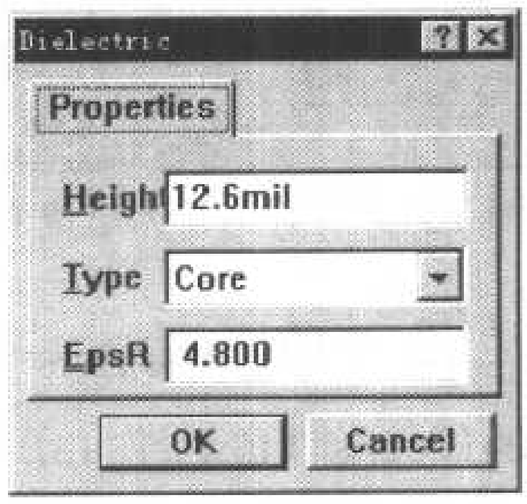


图 13.10　电解质设置对话框



13.11　磁心设置对话框

还可以在规则属性栏内选择焊接属性项，如图 13.12 所示。

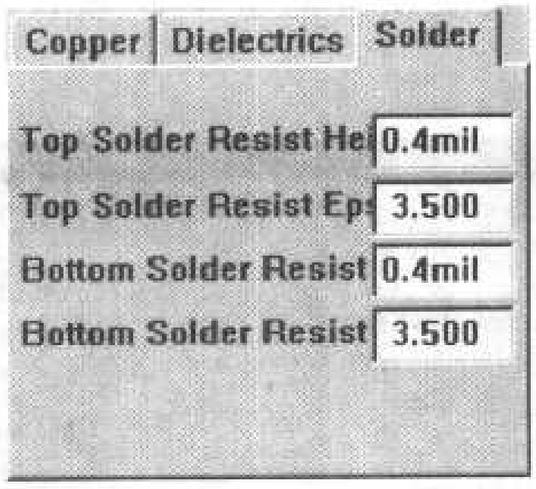


图 13.12　焊接属性项设置栏

13.2.5　信号超调的下降边沿（Overshoot–Falling Edge）

该规则定义信号下降沿允许的最大超调值。图 13.13 右边的曲线直观地表示了信号超调的下降沿。

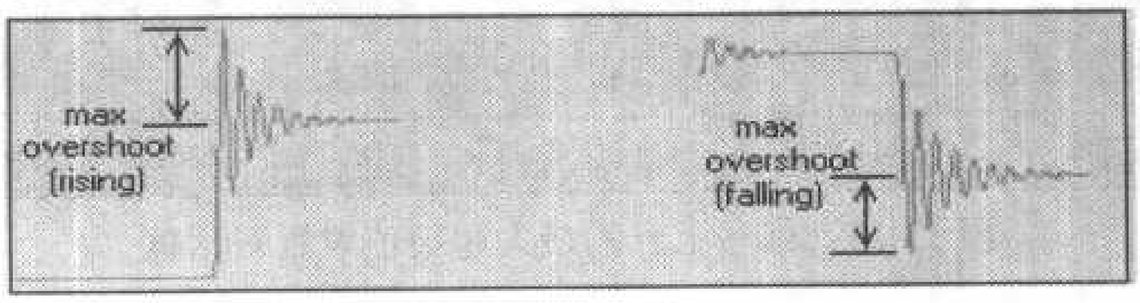


图 13.13　信号超调的下降边沿和上升边沿示意图

在图 13.2 中，选中 Overshoot–Falling Edge 选项后，单击 Add 按钮，系统将弹出如

图 13.14 所示对话框。设计者通过该对话框可以设置信号完整性分析中最大超调值。

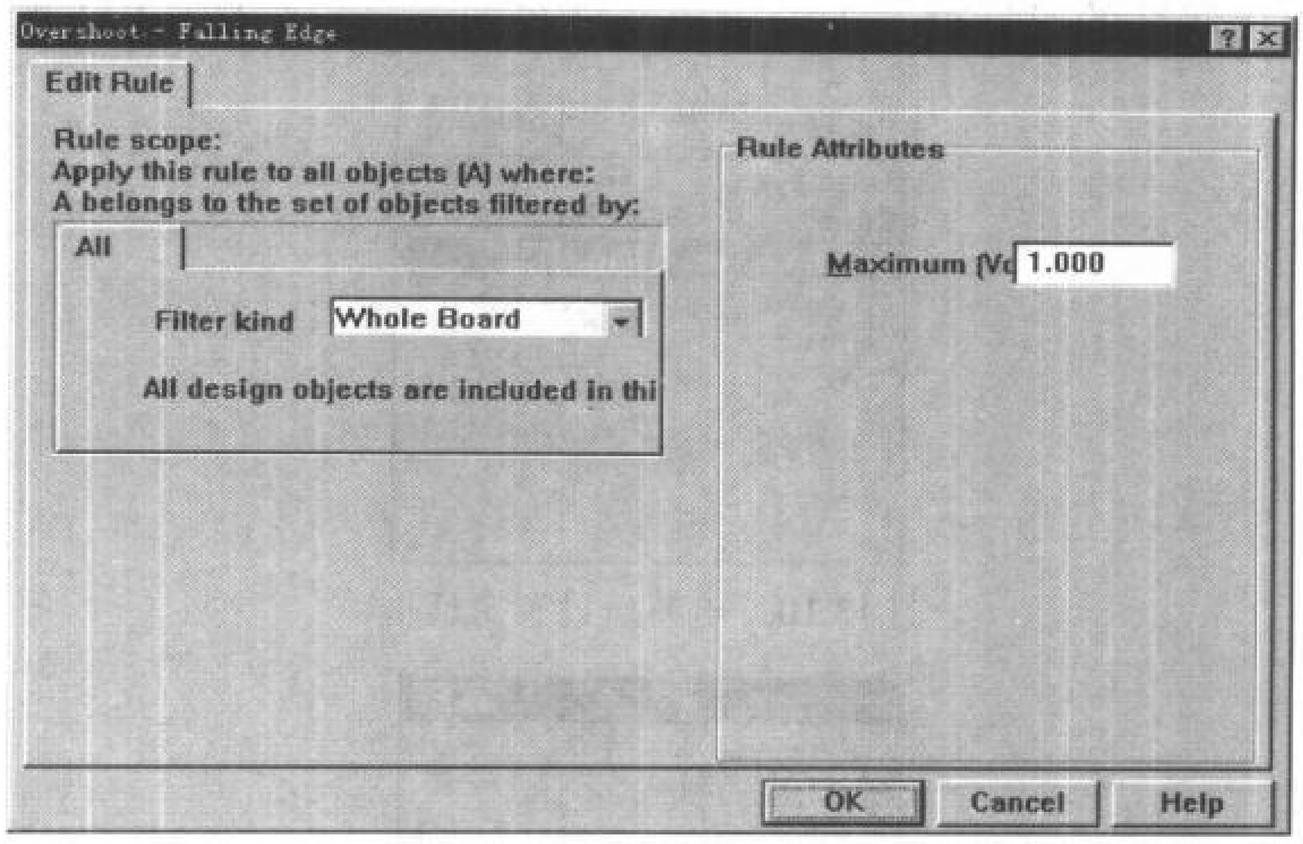


图 13.14　信号下降沿允许的最大超调值设置对话框

13.2.6　信号超调的上升边沿（Overshoot–Rising Edge）

该规则定义信号上升沿允许的最大超调值。图 13.13 左边的曲线直观地表示了信号超调的上升沿。

在图 13.2 中，选中 Overshoot–Rising Edge 选项后，单击 Add 按钮，系统将弹出如图 13.15 所示信号上升沿最大超调值设置对话框。设计者通过该对话框可以设置信号完整性分析中最大超调值。

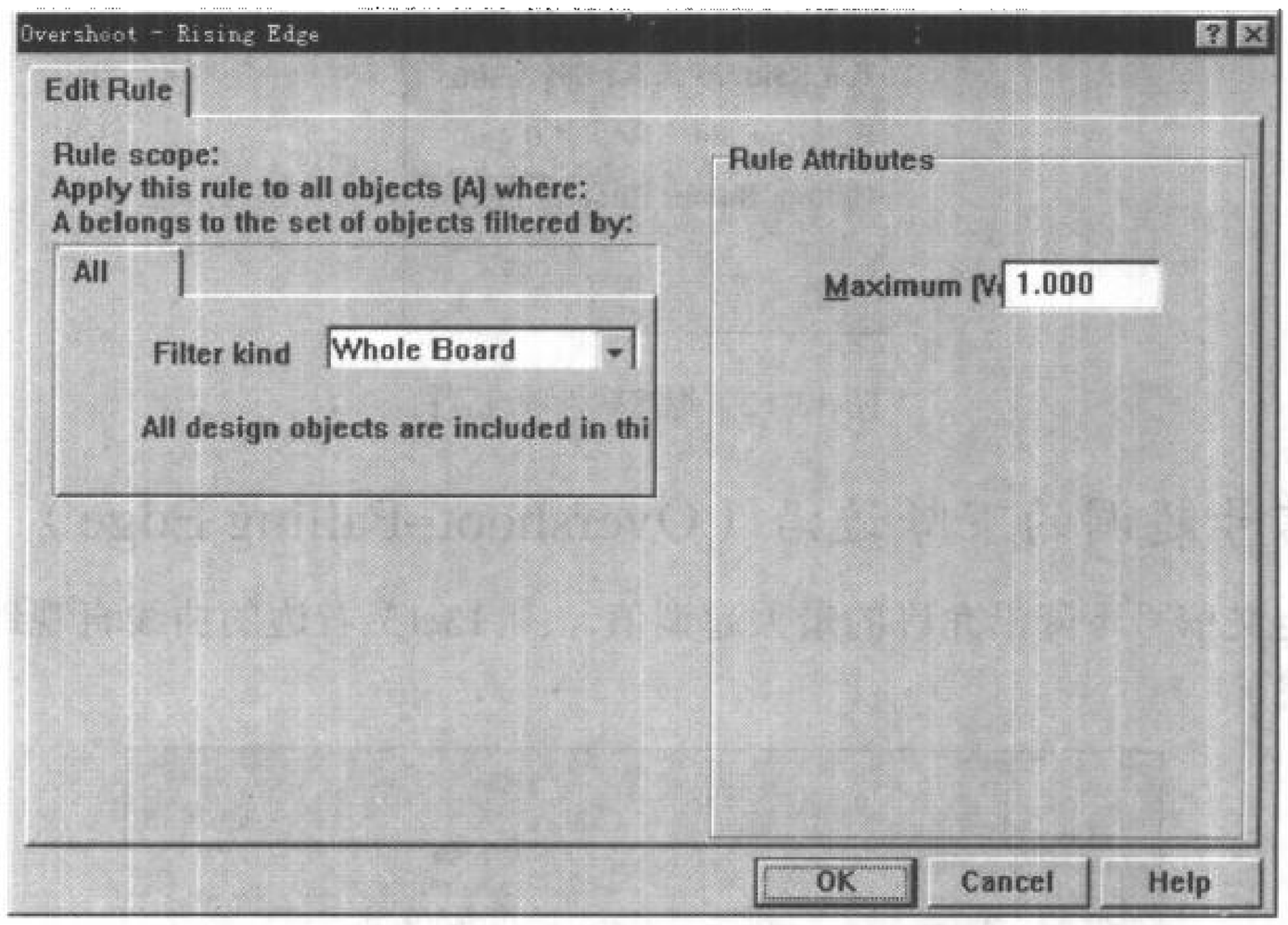


图 13.15　信号上升沿最大超调值设置对话框

13.2.7　信号基值（Basic Value）

基值是信号在低状态时的最小电压，示意图如图 13.16 所示。该规则定义了允许的

最大的基值。

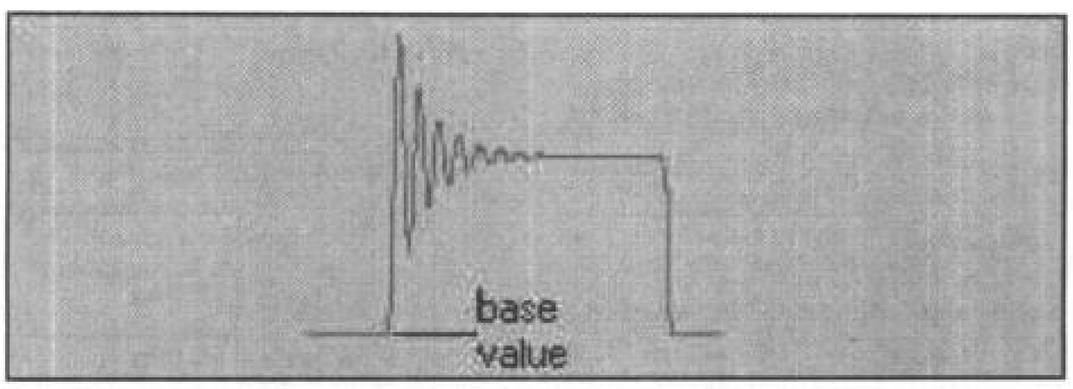


图 13.16　信号基值示意图

在图 13.2 中，选中 Basic Value 选项后，单击 Add 按钮，系统将弹出如图 13.17 所示信号基值设置对话框。

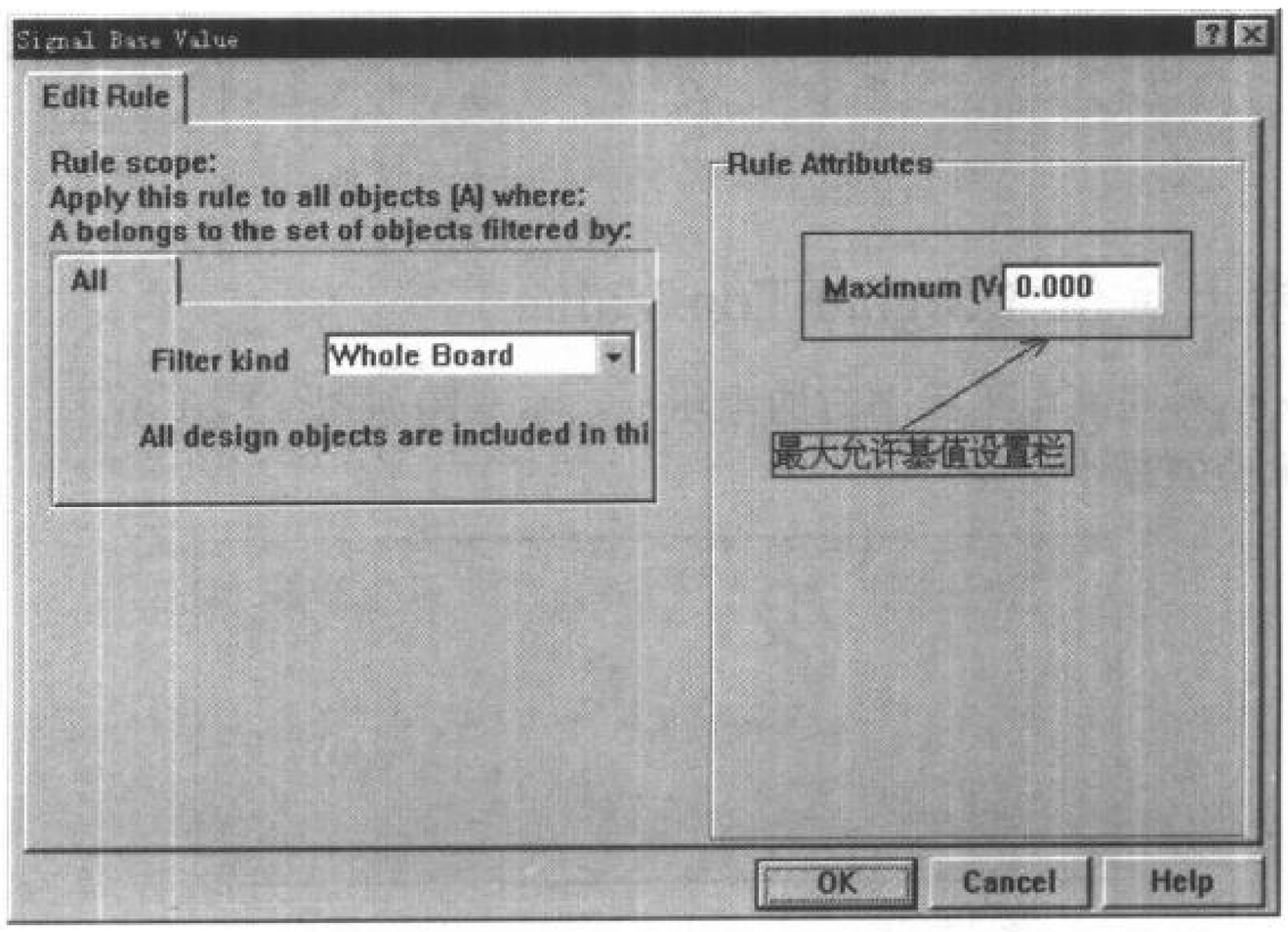


图 13.17　信号基值设置对话框

13.2.8　激励信号（Signal Stimulus）

该规则定义在信号完整性分析中使用的激励信号的特性，示意图如图 13.18 所示。

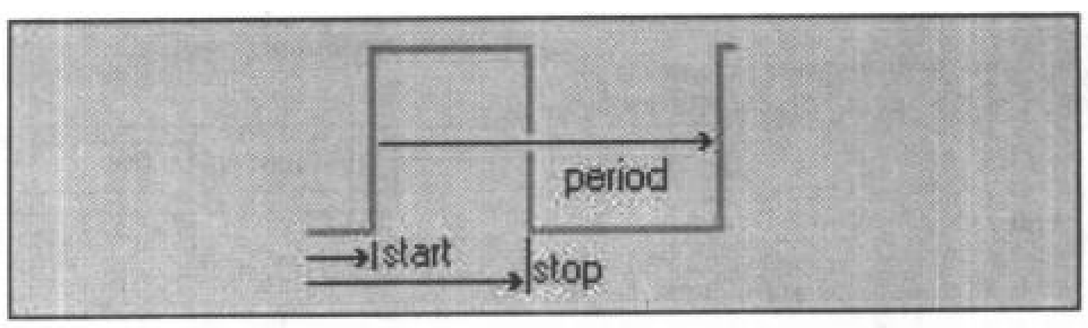


图 13.18　激励信号示意图

在图 13.2 中，选中 Signal Stimulus 选项后，单击 Add 按钮，系统将弹出如图 13.19 所示激励信号属性设置对话框。

通过如图 13.19 所示的对话框，设计者可以定义所使用的激励信号的属性。如信号采用单个脉冲，或是采用周期性脉冲信号；该信号起始于高电平，或是低电平；该信号的起始时间、终止时间和周期等等。

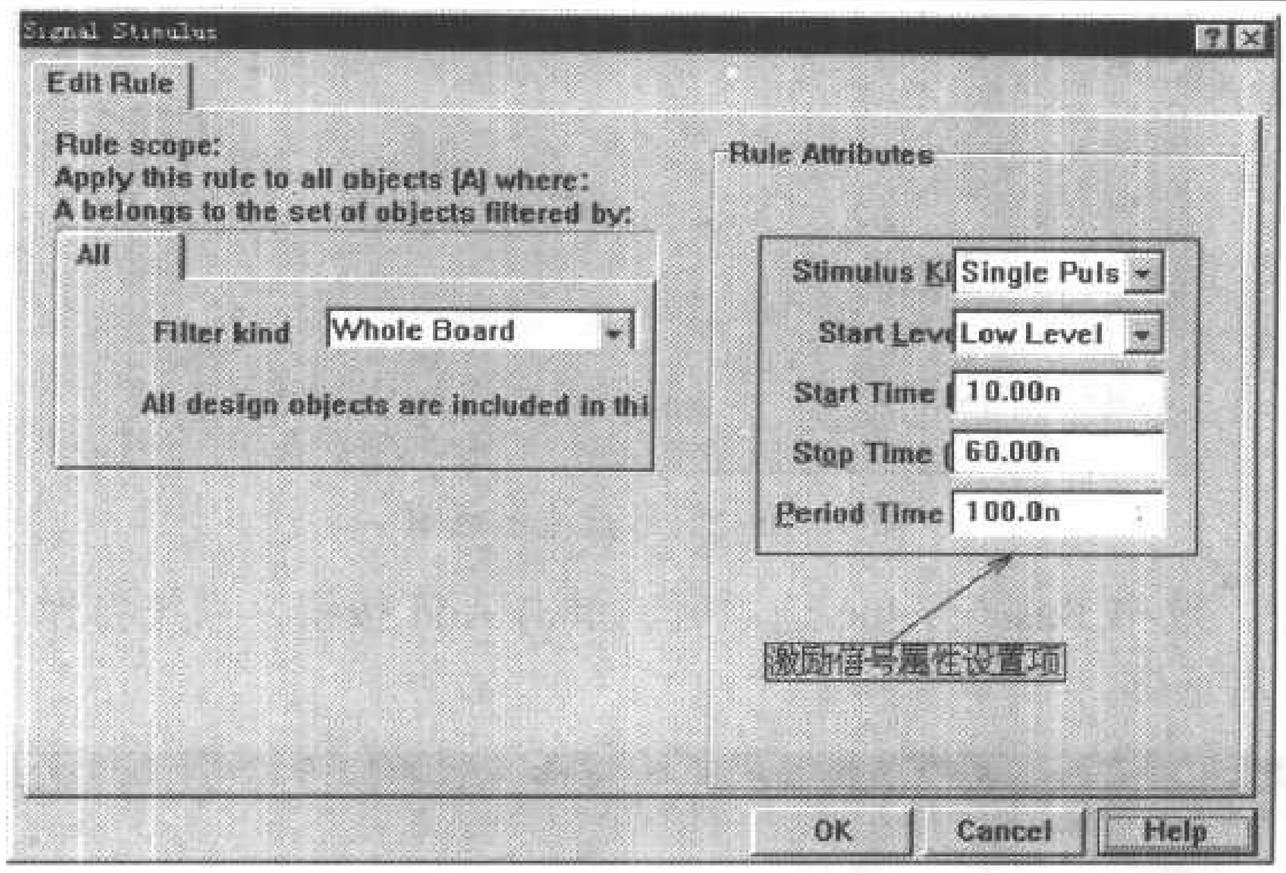


图 13.19　激励信号属性设置对话框

13.2.9　信号上位值（Signal Top Value）

该规则定义信号在高电平状态时的电压值，示意图如图 13.20 所示。使用这个规则可以定义此电压值的最小值。

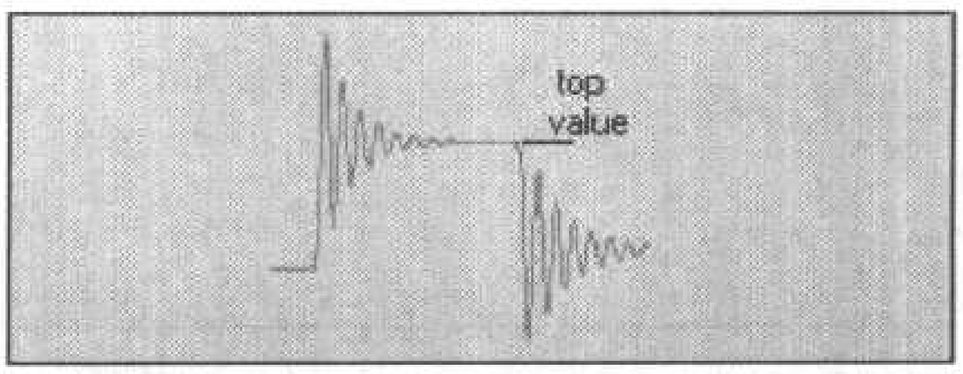


图 13.20　信号高电平状态电压值示意图

在图 13.2 中，选中 Signal Top Value 选项后，单击 Add 按钮，系统将弹出如图 13.21 所示的信号上位值属性对话框。

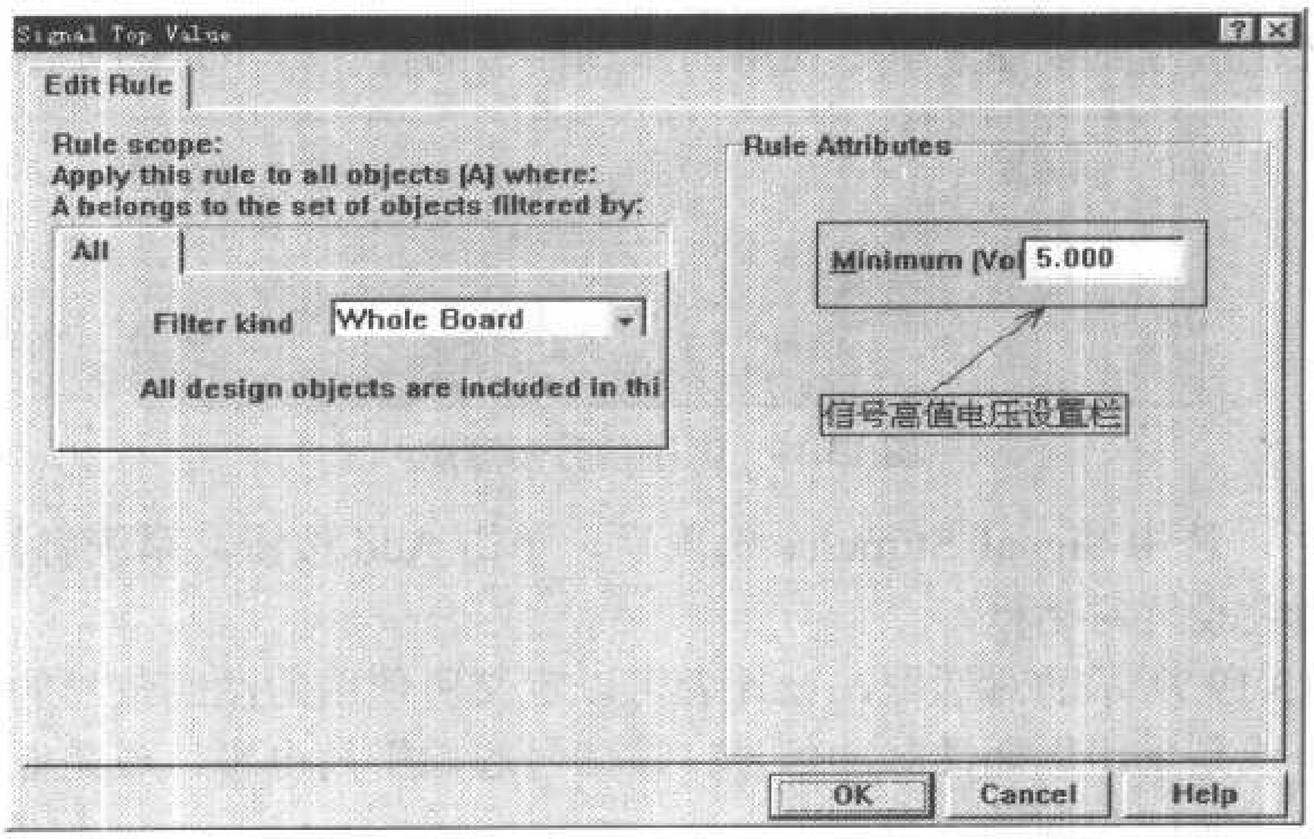


图 13.21　信号上位值属性对话框

13.2.10　下降边沿斜率（Slope–Falling Edge）

下降边沿斜率是信号从门限电压 VT 下降到一有效低电平时的时间，示意图如图 13.22 所示。这条规则定义了允许的最大的时间。

在图 13.2 中，选中 Slope–Falling Edge 选项后，单击 Add 按钮，系统将弹出如图 13.23 所示下降边沿斜率对话框。

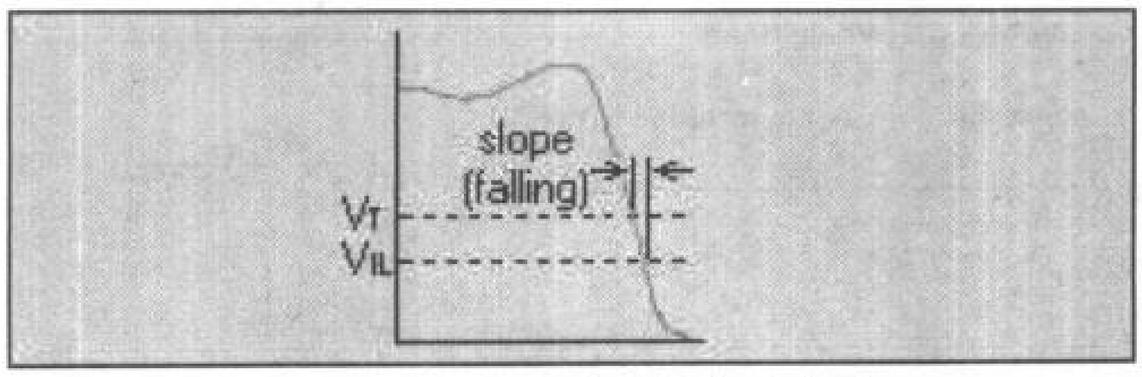


图 13.22　下降边沿斜率示意图

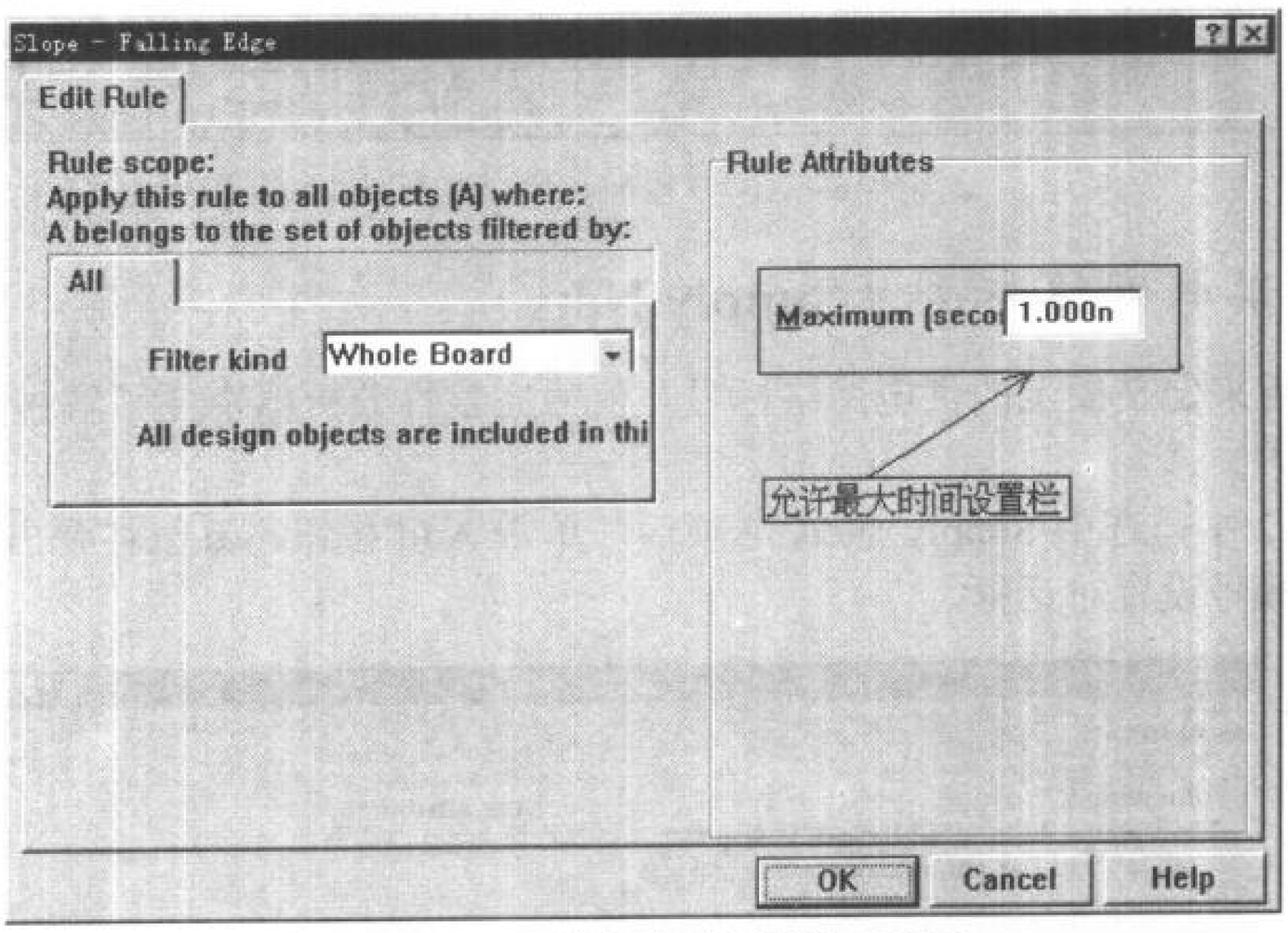


图 13.23　下降边沿斜率设置对话框

13.2.11　上升边沿斜率（Slope–Rising Edge）

上升边沿斜率是信号从门限电压 VT 上升到一有效高电平时的时间，示意图如图 13.24 所示。这条规则定义了允许的最大的时间。

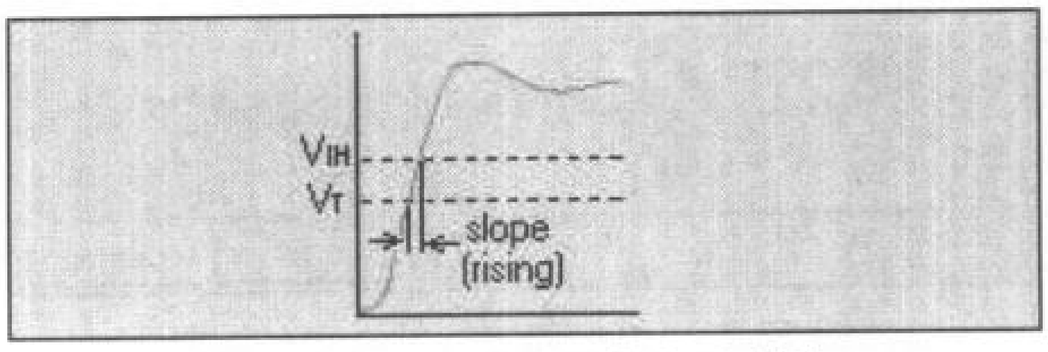


图 13.24　上升边沿斜率示意图

在图 13.2 中，选中 Slope–Rising Edge 选项后，单击 Add 按钮，系统将弹出如图 13.25

所示上升边沿斜率设置对话框。

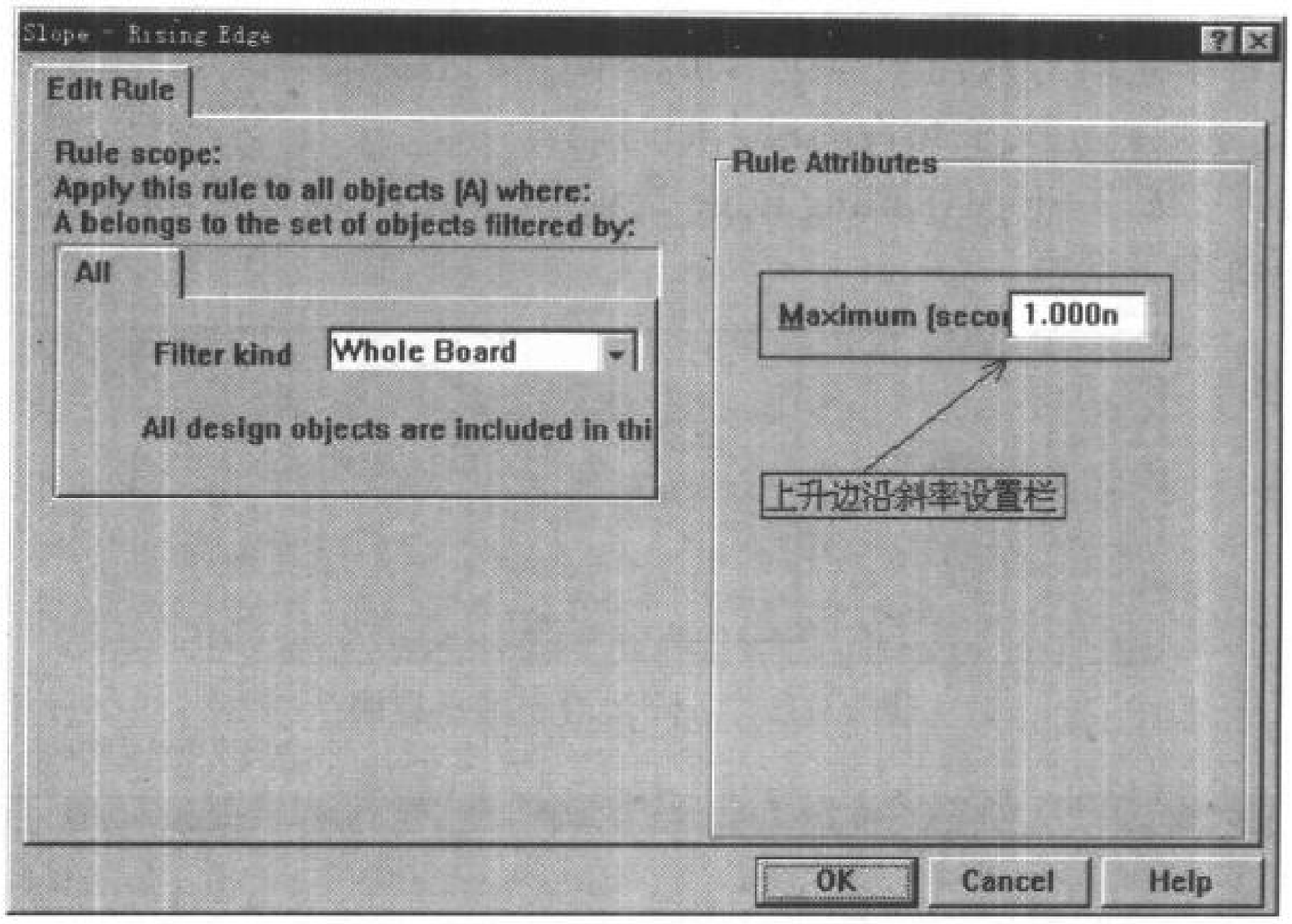


图 13.25　上升边沿斜率设置对话框

13.2.12　供电网络标号（Supply Nets）

该规则用来定义板上的供电网络标号。信号完整性分析器需要了解供电网络标号的名称和电压。

在图 13.2 中，选中 Supply Nets 选项后，单击 Add 按钮，系统将弹出如图 13.26 所示供电网络标号设置对话框。

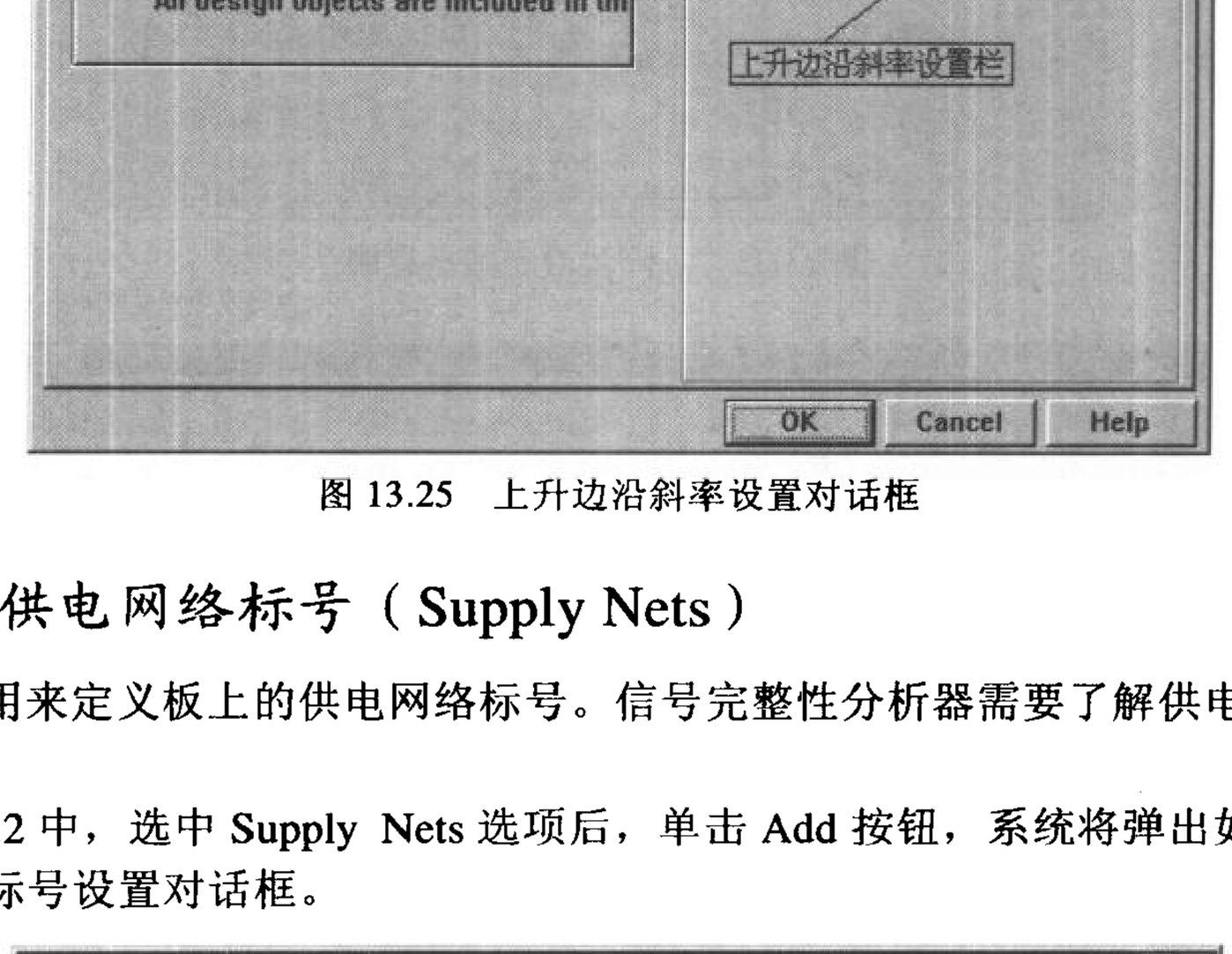


图 13.26　供电网络标号设置对话框

如图 13.26 所示，在网络名称栏内选择欲加入的网络名称，在电压设置栏设置该网络标号所对应的电压值。在此添加电源 VCC 和接地 GND，设置后的状态如图 13.27 所

示。

Scope	Voltage
VCC	5.000
GND	0.000

图 13.27　添加电源和地后的状态显示栏

13.2.13　信号下冲的下降边沿（Undershoot–Faling Edge）

信号下冲的下降边沿示意图如图 13.28 所示，该规则定义在信号的下降沿所允许的最大下冲值。

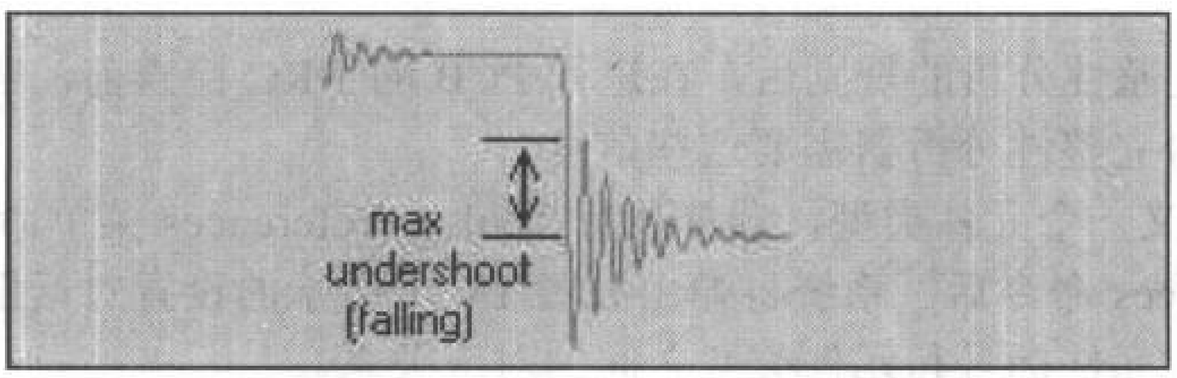


图 13.28　信号下冲下降边沿示意图

在图 13.2 中，选中 Undershoot–Faling Edge 选项后，单击 Add 按钮，系统将弹出如图 13.29 所示的对话框。

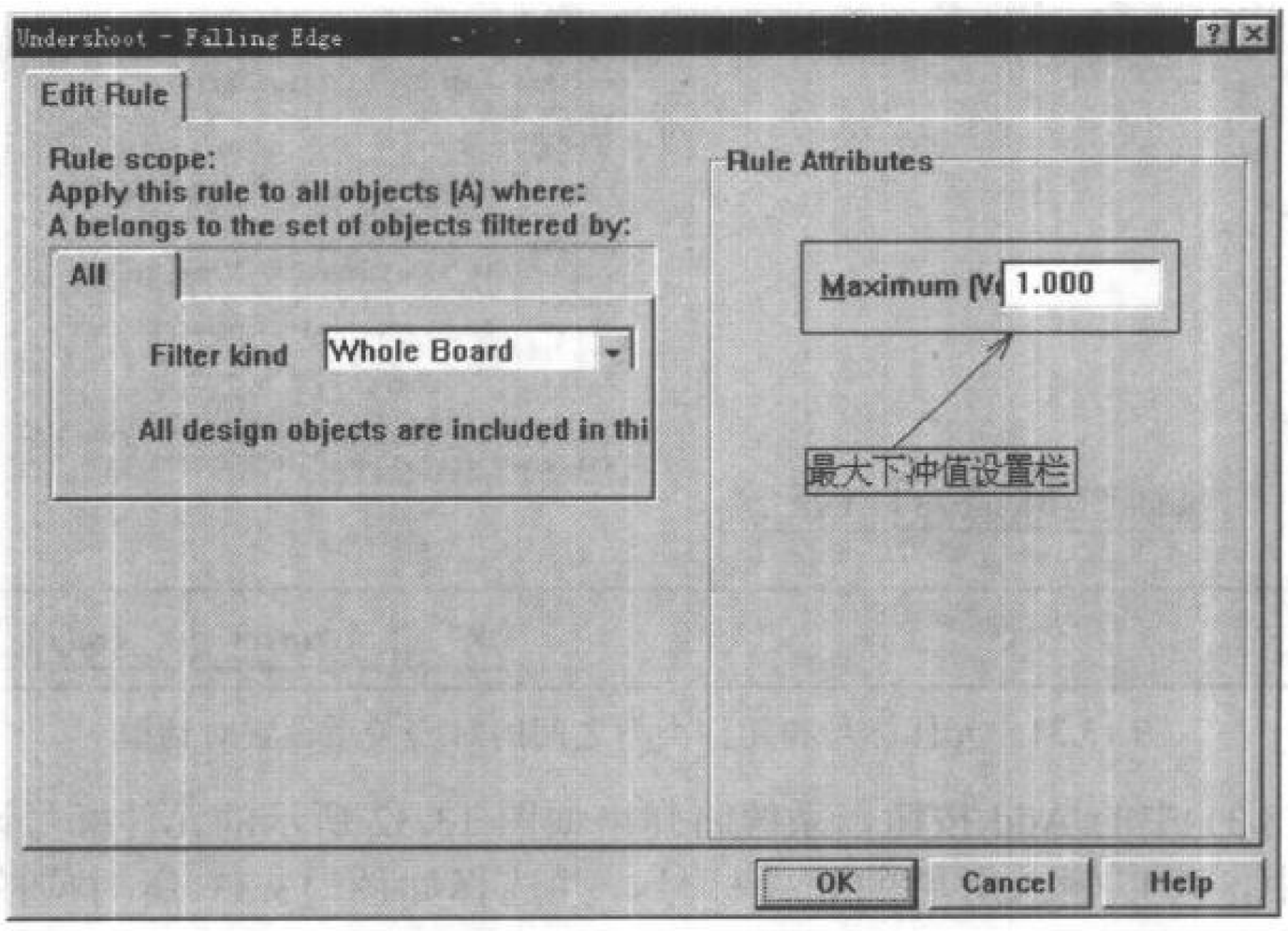


图 13.29　下降边沿最大下冲值设置对话框

13.2.14　信号下冲的上升边沿（Undershoot–Rising Edge）

信号下冲的上升边沿示意图如图 13.30 所示。该规则定义在信号的上升沿所允许的

最大下冲值。

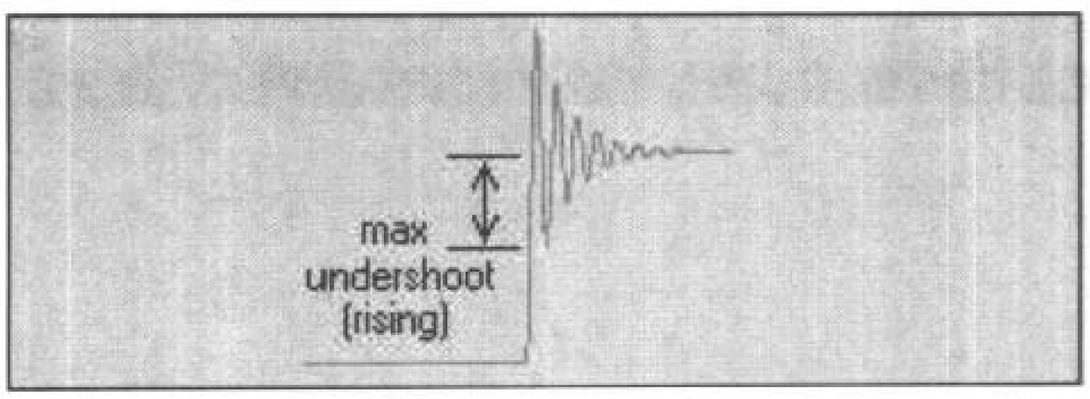


图 13.30　信号下冲上升边沿示意图

信号下冲的上升边沿的最大下冲值的设置对话框同下降边沿的对话框。

通过以上的设置完成了信号完整性分析的规则配置，在以后的完整性分析中将使用到这些规则。

13.3　PCB 的 DRC 检查

设置好信号完整性分析的规则后，在进行 PCB 的 DRC 检查前，需要定义每个元件的元件类型，信号完整性分析器需要这些信息。

（1）首先定义一个元件类型，选择执行 Tools / Preferences 菜单命令。

执行 Preferences 命令后，系统将弹出如图 13.31 所示的设置对话框。设计者通过这个对话框可以设置元件标号和元件类型之间的对应关系。

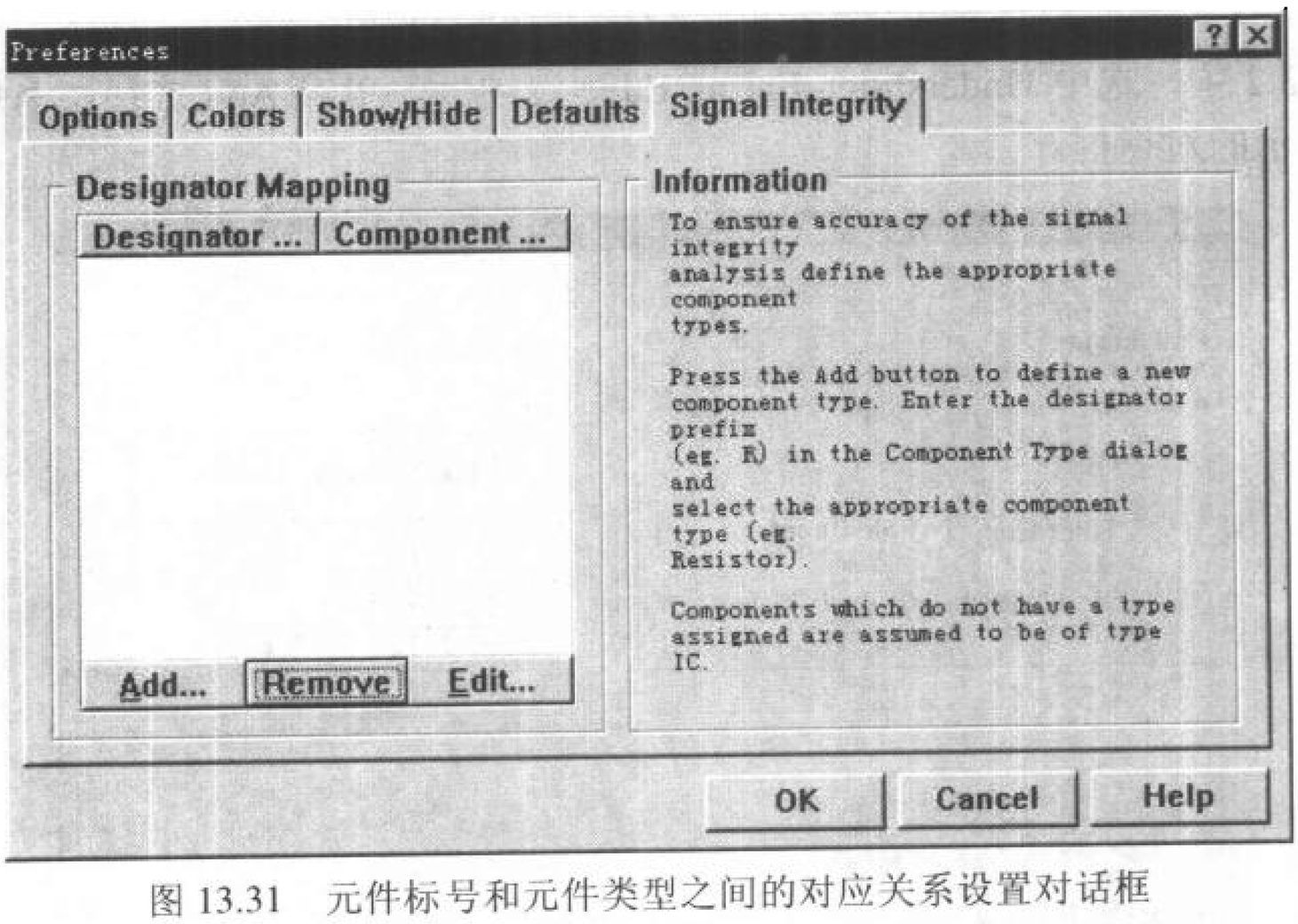


图 13.31　元件标号和元件类型之间的对应关系设置对话框

单击图 13.31 中的 Add 按钮，系统将弹出如图 13.32 所示的元件标号设置对话框。在该对话框中，可以输入所用的元件标号，并选择如图 13.33 所对应的元件类型为 Capactitor（电容）。

在此添加完设计中用到的元件标号后，下一步就可以进行 PCB 的 DRC 检查。

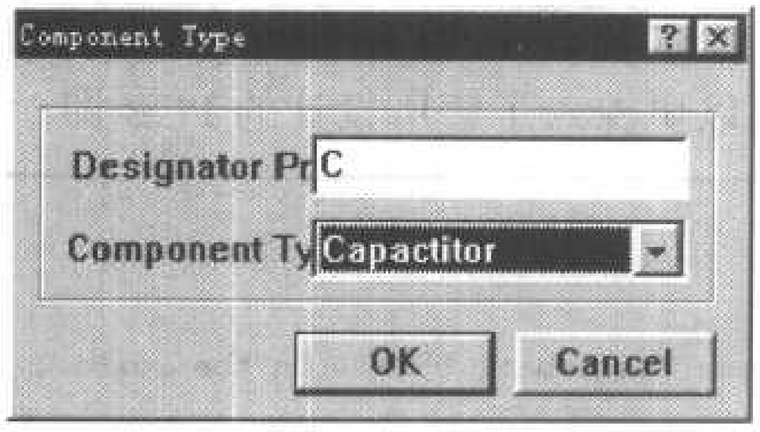


图 13.32　元件标号设置对话框

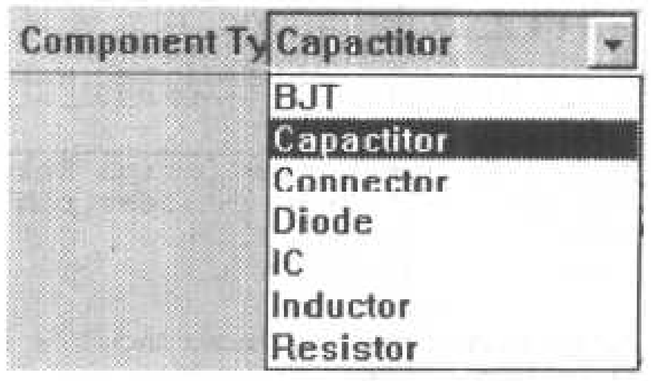


图 13.33　元件类型选择对话框

（2）在 Tools 菜单项中，选择 Design Rule Check 菜单命令，就可启动 DRC 检查。启动 DRC 检查的另外一种方法就是在设置信号完整性分析规则的窗口中单击 Run DRC 按钮。上述两种方式都将弹出 DRC 检查窗口。执行 DRC 检查命令后，系统将弹出如图 13.34 所示的检查对话框。

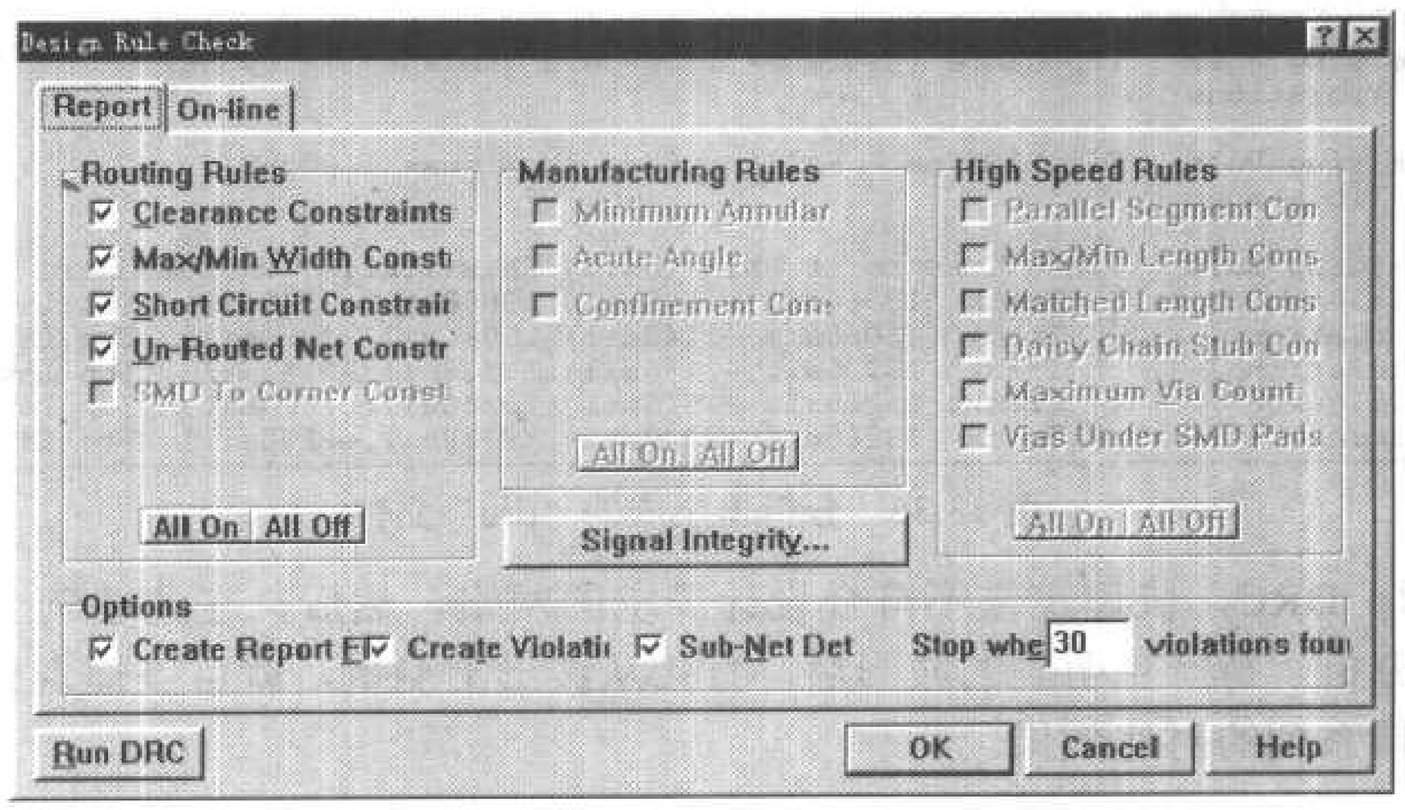


图 13.34　DRC 检查窗口

在此窗口中，选择 Signal Integrity 按钮，设置在 DRC 检查中包括的信号完整性分析的项，如图 13.35 所示。一次选择的检查项不宜太多，否则将大量占用运行时间。

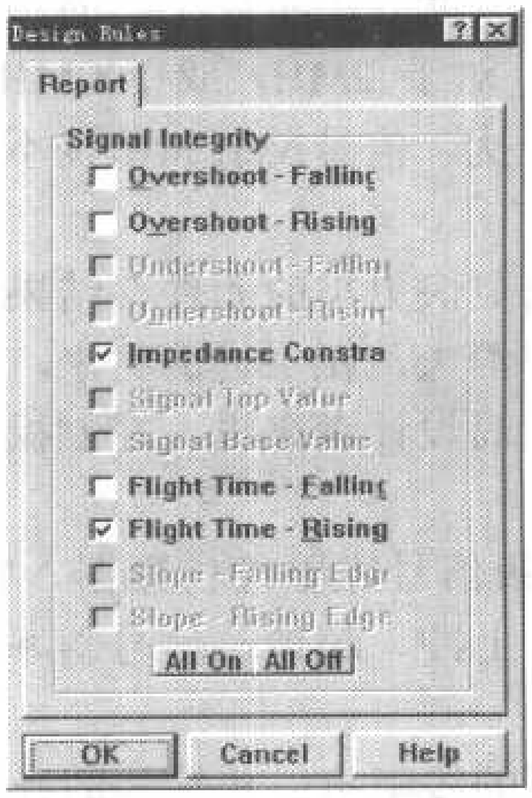


图 13.35　信号完整性分析选择项

（3）运行 DRC 检查。

分析器将生成 Filename .drc 文件，详细列出了所设计的板图和所定义的规则之间的差异,如图 13.36 所示。设计者通过此文件，可以更深入了解所设计的 PCB 图。

```
Protel Design System Design Rule Check
PCB File   : Documents\Linear.pcb
Date       : 9-Apr-2000
Time       : 14:47:46

Processing Rule : Undershoot - Falling Edge (Maximum= 1.000V) (On the board )
Rule Violations :0

Processing Rule : Slope - Falling Edge (Maximum =  1.000ns) (On the board )
Rule Violations :0

Processing Rule : Allowable Top Value (Minimum= 5.000V)
Rule Violations :0

Processing Rule : Allowable Base Value (Maximum= 0.000V)
Rule Violations :0

Processing Rule : Overshoot - Falling Edge (Maximum= 1.000V) (On the board )
Rule Violations :0

Processing Rule : Impedance (Minimum= 1.000Ohms Maximum= 10.00Ohms)
Rule Violations :0

Processing Rule : Flight Time - Falling Edge (Maximum= 1.000nS)
Rule Violations :0

Processing Rule : Width Constraint (Min=10mil) (Max=10mil) (On the board )
   Violation        Track (13060mil,-2190mil)(13060mil,-2140mil)  Top Layer  Act
   Violation        Track (13060mil,-2140mil)(13060mil,-2090mil)  Top Layer  Act
   Violation        Track (13335mil,-2190mil)(13335mil,-2140mil)  Top Layer  Act
   Violation        Track (13260mil,-1515mil)(13260mil,-1215mil)  Top Layer  Act
   Violation        Track (13260mil,-2240mil)(13260mil,-2190mil)  Top Layer  Act
```

图 13.36　分析器生成的“drc”文件

通过运行 DRC，快速定位不符合设计需求的网络。然后，在此基础上，运行一个反射或串扰分析，待产生明确的波形后，直接从波形上测量，就可以检查到采用不同终止选项和逻辑系列的对比效果。

13.4　完整性分析仿真器

信号完整性问题不仅仅是出现在高速时钟频率设计中。信号完整性问题是从器件输出的边缘频率（上升 / 下降时间）就开始考虑了，而不只是考虑元件的时钟速度。用 1 ns 上升时间的器件进行设计时，对于 2MHz 或 200MHz 的时钟频率会产生同样的信号完整性问题。传输延时、网络干扰、信号反射和串扰不再仅局限于高频设计的特殊要求了。

元件制造商总是努力制造出更快更小的元件，结果造成了元件边缘率的上升，随着低速逻辑器件正从厂商的库存中消失，在不远的将来，所有的设计人员将不得不在设计和布线时考虑信号完整性分析。对设计者来说，在制板前进行信号完整性问题的检测是非常重要和必要的。

Protel 99 中包括了一个高级信号完整性仿真器，它能精确地模拟分析已布好线的 PCB。而测试网络阻抗、下冲、上冲、超调、信号斜率和信号水平的设置与 PCB 设计规则一样容易实现。

信号完整性仿真器使用典型的线阻抗、传输线的计算和 I / O 缓冲器模型信息，作为仿真的输入。它是基于一个快速反射和串扰的仿真器，是经工业标准证明能产生精确

结果的仿真器。

在 Protel 99 中，可通过执行 Tools/Signal Integrity 菜单命令启动内部完整性仿真器，执行该命令后，系统将弹出如图 13.37 所示的信号完整性分析仿真器。

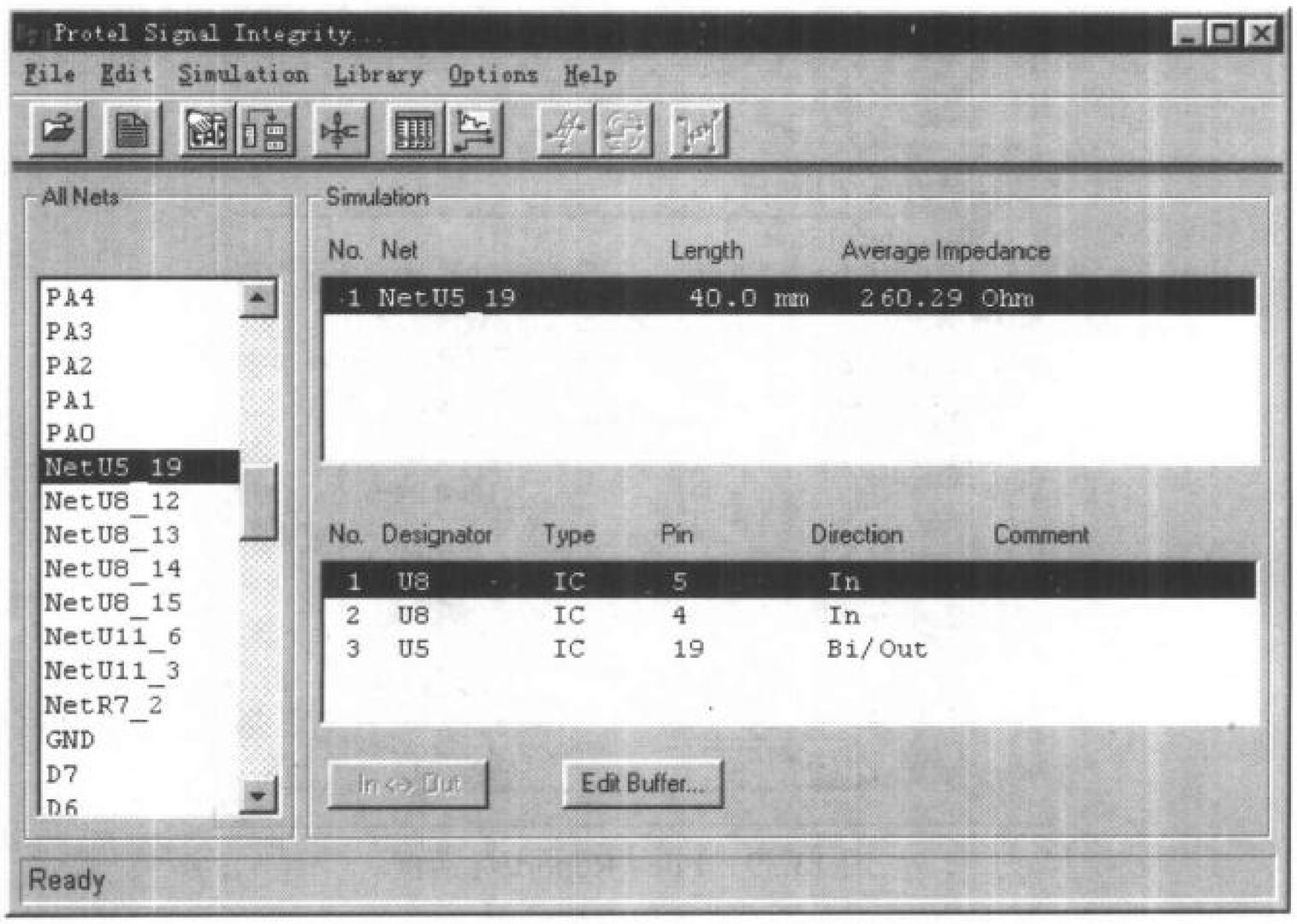


图 13.37　信号完整性分析仿真器

使用这个信号完整性仿真器就可以对所设计的 PCB 进行仿真。下面将对该仿真器作一简单的介绍。

13.4.1　File 菜单

单击仿真器中的 File 菜单项，将弹出如图 13.38 所示的菜单，在下拉式菜单中的子选项功能如下。

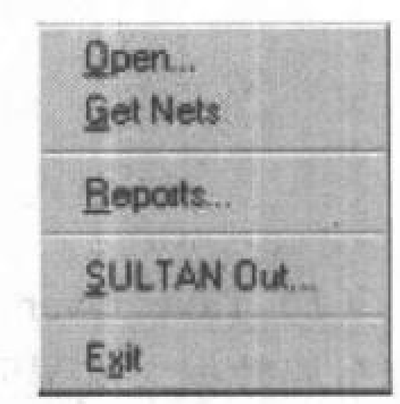


图 13.38　File 菜单

1．Open 命令

该命令使用标准的 Windows 对话框打开一已存在的 SULTAN 文件，默认的文件后缀名为.slt。

2．Get Nets 命令

信号完整性分析器允许设计者在设计过程中进行信号完整性分析。该命令从 PCB 数据库中调用所有的网络标号名称，并将它们在 All Nets 窗口中列出。

3．Reports 命令

该命令允许设计者定义输出选项后，输出报告文件。这些选项将被保存，并作为下次调用的默认选项。执行该命令后，系统将弹出如图 13.39 所示的对话框。

后缀名为“. lay”的文件是层体报告文件，后缀名为“. net”的文件是网络数据报告文件，而后缀名为“. xtk”的文件是串扰报告文件。

在报告选项中的层体选项用于列出每一层的几何和电气特性；网络数据用于列出网络标号的阻抗等等的信息；串扰选项用于列出板上的相互干扰的网络标号。

在文件格式中一般选择 Report，这种格式便于设计者阅读。

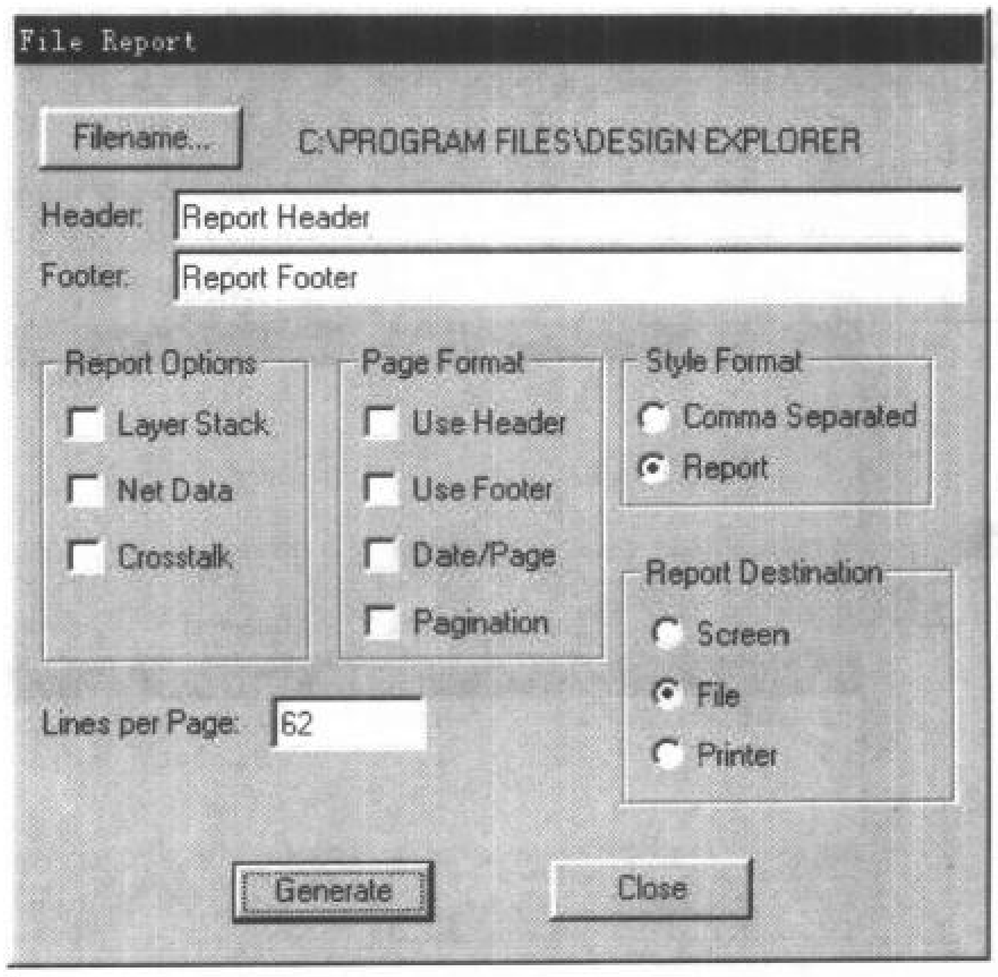


图 13.39　File / Report 对话框

4．SULTAN OUT 命令

该命令为从 Protel 数据库中创建 SULIAN 文件。

13.4.2　Edit 菜单

单击仿真器中的 Edit 菜单，将弹出如图 13.40 所示菜单，该菜单中的各命令选项功能如下。

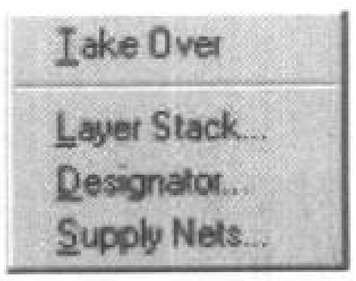


图 13.40　Edit 菜单

（1）Take Over 命令　该命令将和运行的 PCB 文件相连，从而获得所选择标号的所有布局数据，并显示在主窗口的仿真栏内。

（2）Layer Stack 命令　该命令允许设计者定义层体。为获得正确的传输线的计算，必须定义层体的有关参数。PCB 并不支持直接的层体定义，因而在每次仿真前都必须修改层体参数，如图 13.41 所示。

（3）Designator 命令　该命令用于设计者定义每种元件的字母前缀。如已定义，在此可不必定义。

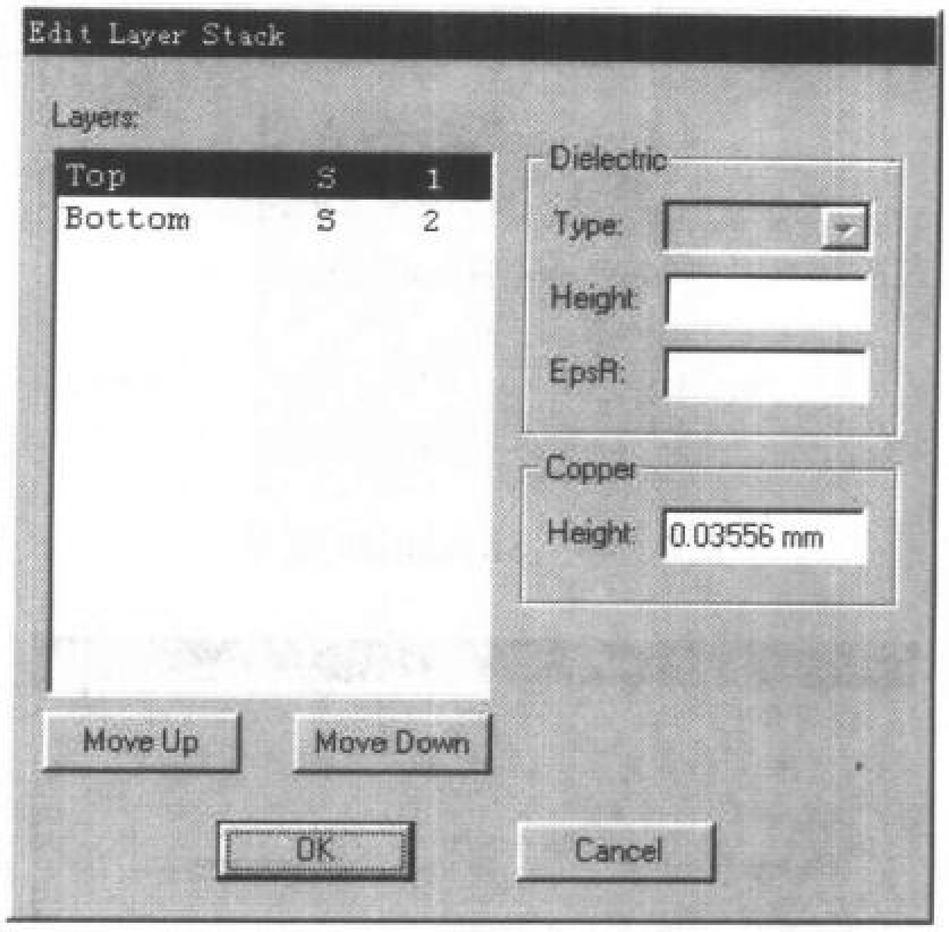


图 13.41　层体定义设置窗口

（4）Supply Nets 命令　该命令允许设计者定义板图中支持的网络标号。PCB 并不直接支持网络标号名，因而网络标号必须和它们的名称相一致。在如图 13.42 的窗口中定义该名称和电压。该选项是基于 PCB 的，因而对于每个新的 PCB 都必须定义该项。当设计者定义该选项时，在仿真栏内的所有的网络标号都将被移去。这对于定义新的支持网络标号很有必要。关于该选项的设置可保存在后缀名为 “. sup”的文件中，便于以后调用。

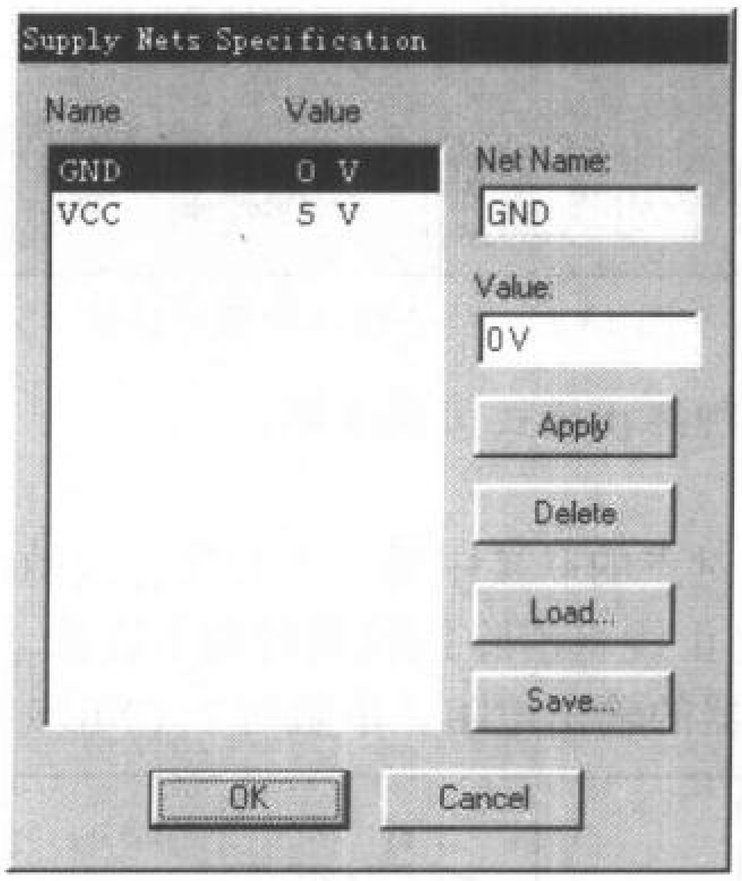


图 13.42　设定网络名称和电压对话框

13.4.3　Simulation 菜单

Simulation 菜单命令选项如图 13.43 所示。该菜单中各命令选项功能如下。

1. Termination Advisor 命令

该命令允许设计者定义终止条件，执行该命令后系统将弹出如图 13.44 的对话框。

默认情况下，没有终止条件。该选项对反射或串扰分析有效，对 Screening 模式无效。

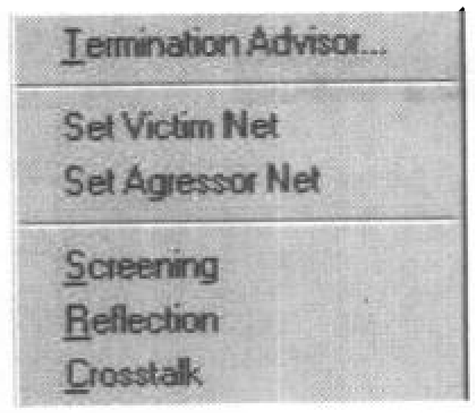


图 13.43　Simulation 菜单

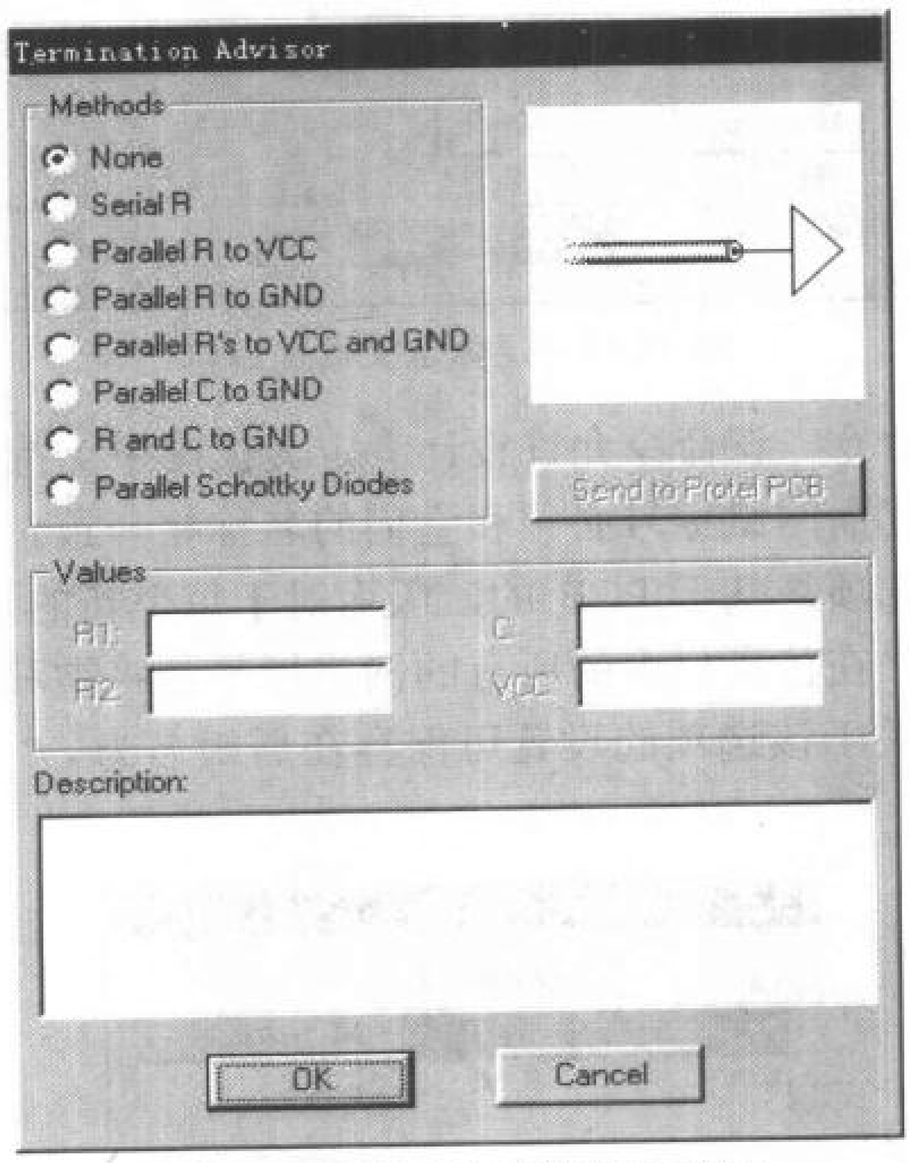


图 13.44　终止选项设置对话框

在仿真器中有如下的七种终止模式可供选择：

（1）串阻模式

输出驱动器的串阻在点对点的联接中是一个非常有效的终止技巧。这将减少外来的电压波形的幅值。正确的终止线将消除接收器的超调现象。图 13.45 所示的模式中，R1=ZL–Rout。Rout 是缓冲器的输出电阻。串阻对于 CMOS 技术最为实用。

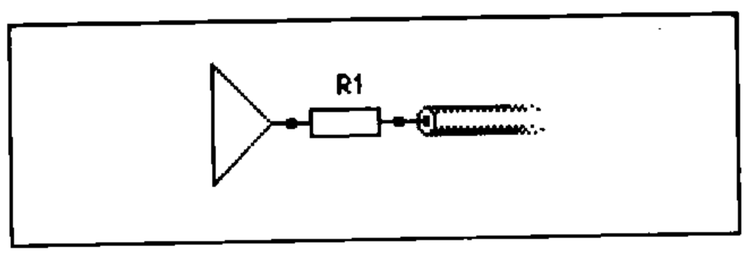


图 13.45　终止模式的串阻模型

（2）电源 VCC 端并联电阻模式

电源 VCC 端并联电阻模式如图 13.46 所示。在电源 VCC 接收输入端并联的电阻是和传输线阻抗相匹配的。对于线路信号反射，这是一种比较完美的终止条件，但也将不

断有电流流过这个电阻，这增加了电源的消耗，将导致低电压电平的升高，该幅值将根据电阻值的不同而变化，这将有可能超出在数据区定义的操作条件。

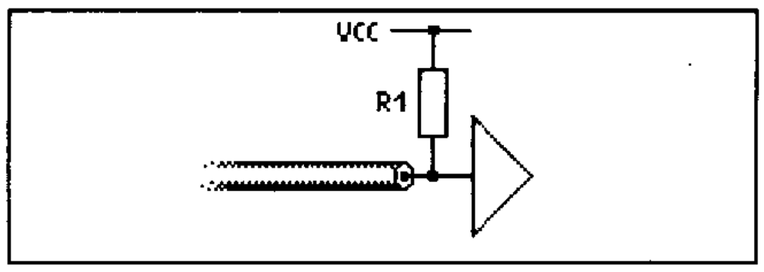


图 13.46　电源 VCC 端并接电阻的终止模式

（3）地端并联电阻模式

地端并联电阻模式如图 13.47 所示。并联在地端输入接收端的电阻将和传输线阻抗相匹配。和电源端并联电阻一样，这也是一种终止线路信号反射的方法。同样将增大电源消耗，也将导致高电平电压的减小。

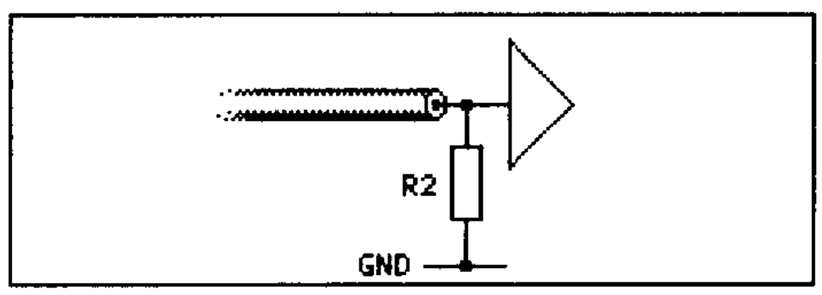


图 13.47　地端并联电阻的终止模式

（4）地和电源端都并联电阻模式

地和电源端都并联电阻模式如图 13.48 所示。这种类型的终止条件，对于 TTL 总线系统是可以接受的。这种方式的最大缺点就在于将有一比较大的直流电流通过电阻。为了避免和所定义的数据相违背，这两个电阻的电阻值应当小心分配。大多数情况下，可以找到一个折衷方案。

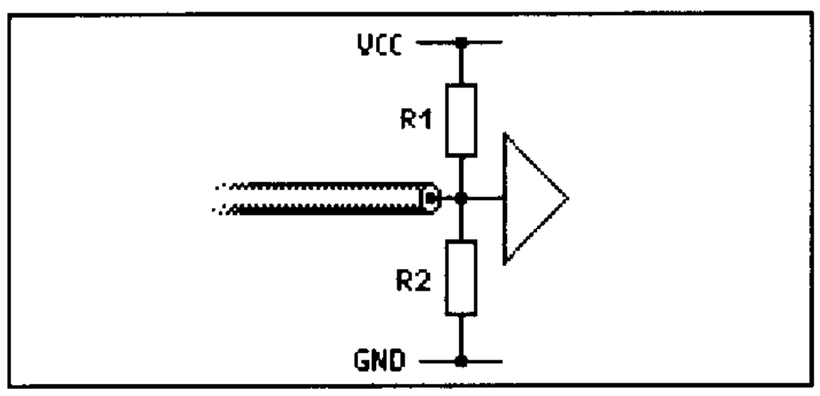


图 13.48　地和电源端并联电阻的终止模式

（5）地端并联电容模式

地端并联电容模式如图 13.49 所示。在接收输入端对地并联电容可以减少信号噪声。这种方式的缺点在于波形的上升和下降沿可能变得太过平坦，增加了上升和下降时间，这可能导致时间上的问题。

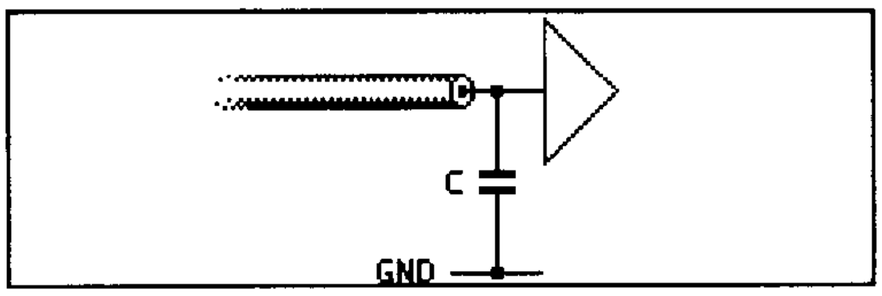


图 13.49　地端并联电容的终止模式

（6）地端并联电阻和电容模式

地端并联电阻和电容模式如图 13.50 所示。使用电容和电阻的优点在于在终结网络中没有直流电流流过。当时间常数 RC 大约为延迟的 4 倍左右时，大多数情况下，传输线可以被充分终结。图中 R2 的值将等于传输线的典型的阻抗值。

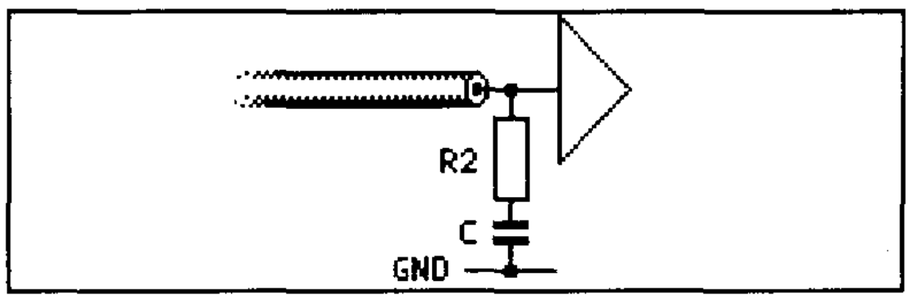


图 13.50　地端并联电容和电阻的终止模式

（7）并联肖特基二极管模式

并联肖特基二极管模式如图 13.51 所示。在传输线终结的电源和地端并联二极管可以减少接收的超调和下冲值。大多数标准逻辑集成电路的输入电路都包含有肖特基二极管。

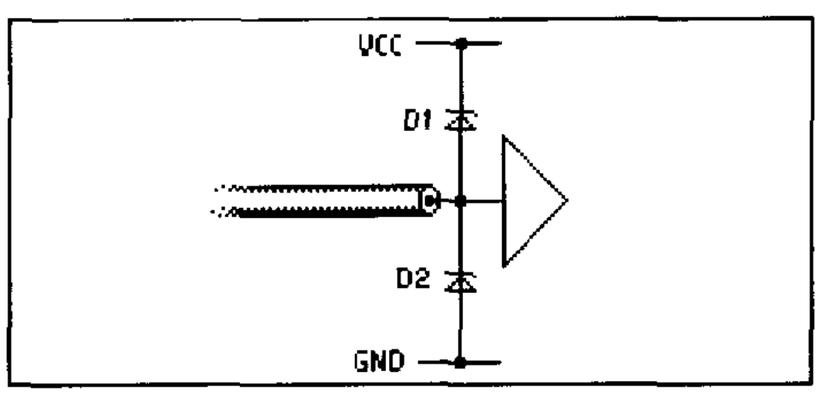


图 13.51　并联肖特基二极管的终止模式

2．Set Victim Net 命令

该命令用于定义仿真栏内的网络标号。定义该选项便于设计者识别由其他的网络信号造成的串扰。

3．Set Agressor Net 命令

该命令用于标识所定义的网络标号是唯一有激励的标号。和上述的选项一样，定义该选项便于设计者识别由其他的网络信号造成的串扰。

4．Screening 命令

该命令允许设计者对当前仿真栏内的所有网络标号的信号完整性分析有一个总体的浏览，也可以单击按钮激活该命令。仿真器中的 Screening 窗口如图 13.52 所示。

设计者可以通过 View 菜单下的选项选择所要了解网络标号的属性，这些值将在 Screening 的主窗口中显示；也可以通过 File / SDF out 命令将这些值输出到后缀名为.sdf 的文件中去。

5．Reflection 命令

该命令使用缓冲区中所选择的输出执行详细的反射分析。结果将显示在波形编辑器中，该命令将在 13.5 节详细讲解。

6．Crosstalk 命令

该命令使用缓冲区中所选择的输出对 aggressor 网络标号进行串扰分析。结果同样

将以图形方式显示在波形编辑器中。

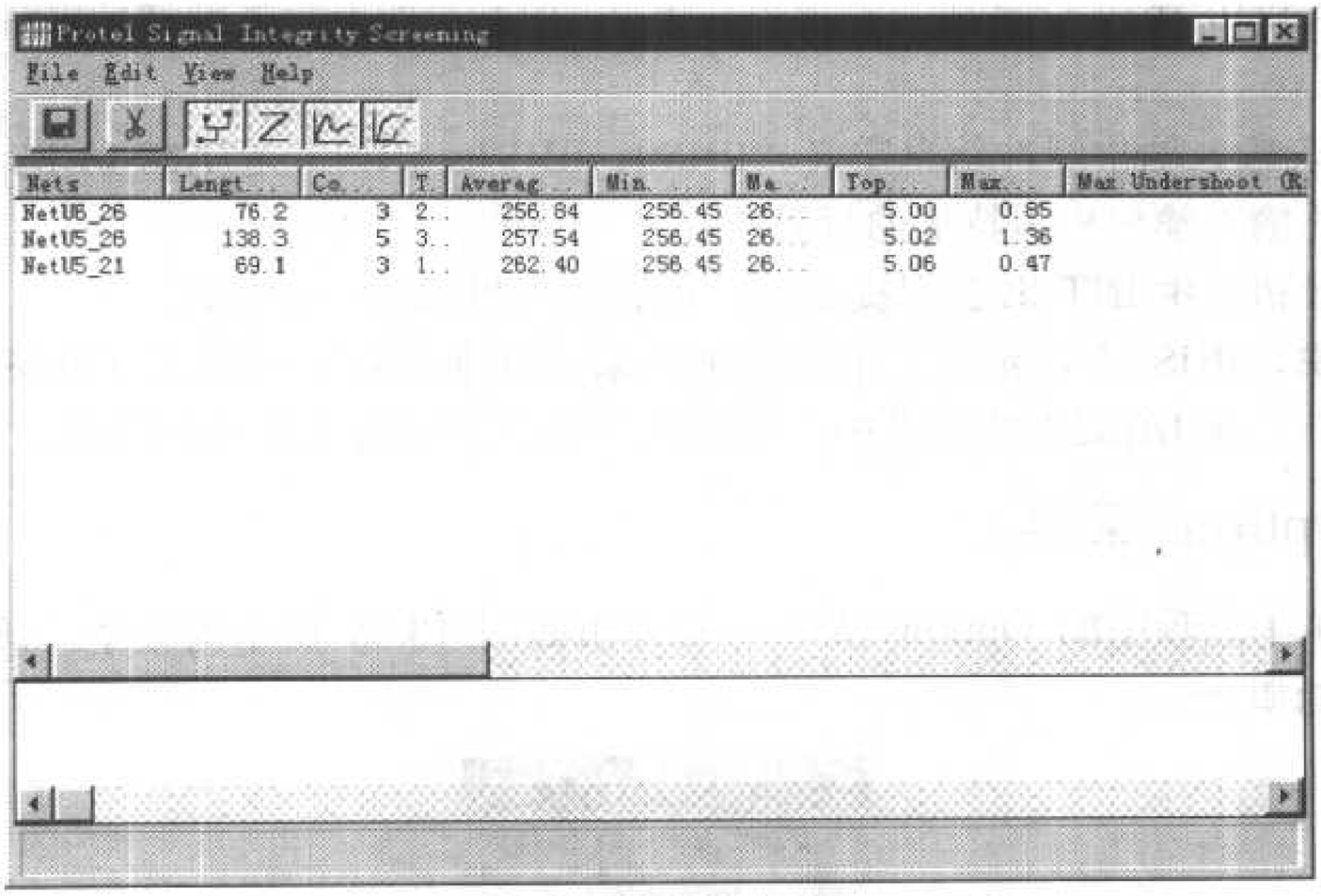


图 13.52　信号完整性分析的 Screening 窗口

13.4.4　Library 菜单

单击仿真器中的 Library 选项，将弹出如图 13.53 所示的菜单。该菜单中的各命令选项功能如下。

图 13.53　Library 菜单

1．Macromodel Editor 命令

该命令将启用宏模式编辑器，允许设计者管理自己的缓冲器模式，或者创建新的模式，如图 13.54 所示。

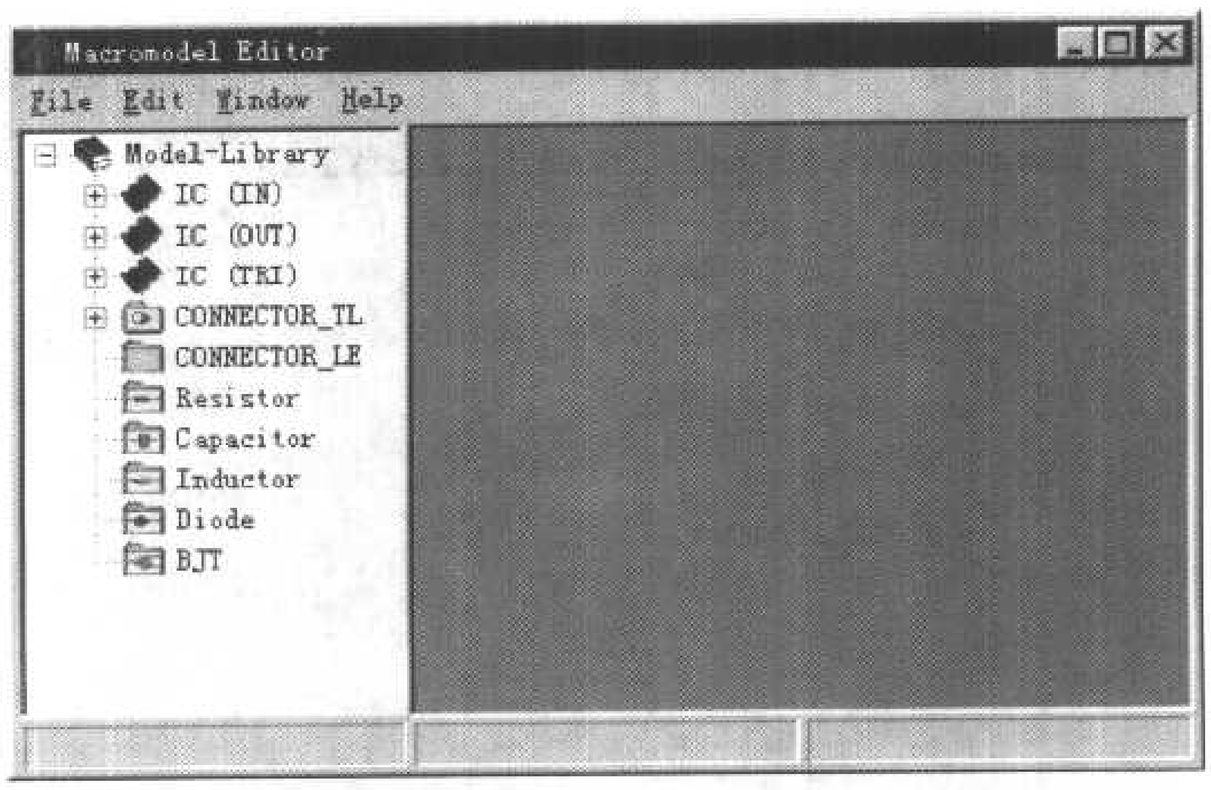


图 13.54　宏模式编辑器主窗口

2．Import IBIS File 命令

该命令将启用 IBIS 转换器，允许设计者从 IBIS 文件中将新的缓冲区模式导入到宏模式数据库。

IBIS 代表输入输出缓冲信息定义。IBIS0、IBIS1、IBIS2 是 ANSI/EIA 标准，用于对集成电路的输入输出模拟特征的行为描述。

该定义最初是由 INTEL 公司提出的，现在已发展成为一种规范。

一般来说，IBIS 不仅定义了静态的输入输出的典型值，还定义了高低电平转换的速率值。另外，在 IBIS2.1 的标准中，还定义了输出波形的上升和下降沿。

13.4.5 Options 菜单

单击主菜单选项中的 Options 菜单，将弹出如图 13.55 所示的菜单。该菜单中的各命令选项功能如下。

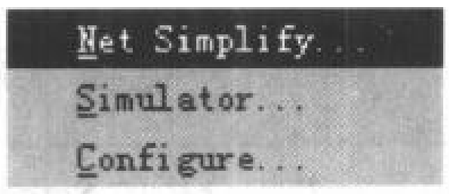


图 13.55 Options 菜单

1．Net Simplify 命令

执行该命令后系统将弹出如图 13.56 所示的网络简化对话框。

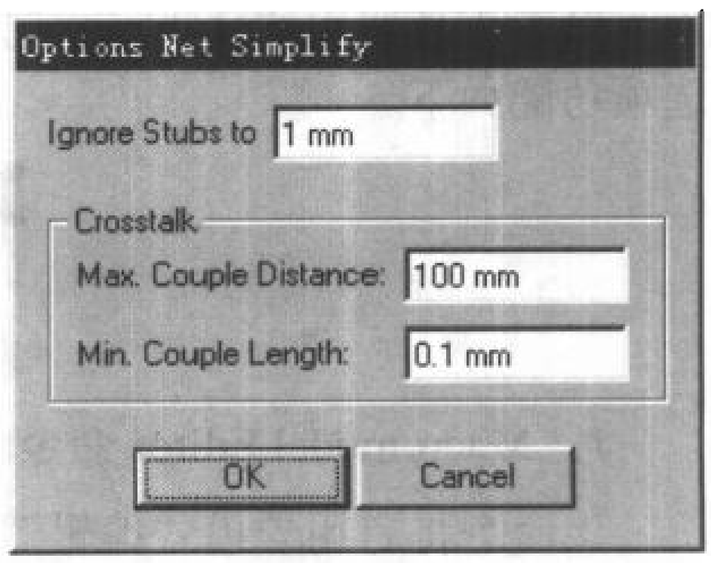


图 13.56 Net Simplify 设置窗口

在 Ignore Stubs to 编辑框内定义了传输线的最短长度，小于该长度的，在仿真时将被视为零。默认值为 1mm。在串扰仿真分析中，传输线间的距离大于在 Max. Couple Distance 中所定义的值的将被忽略，同样长度小于在 Min. Couple Length 中的值的也将被忽略。距离的默认值是 100mm，长度的默认值为 0.1mm。

2．Simulator 命令

在仿真器中执行该命令后，系统将弹出如图 13.57 所示的设置选项卡。

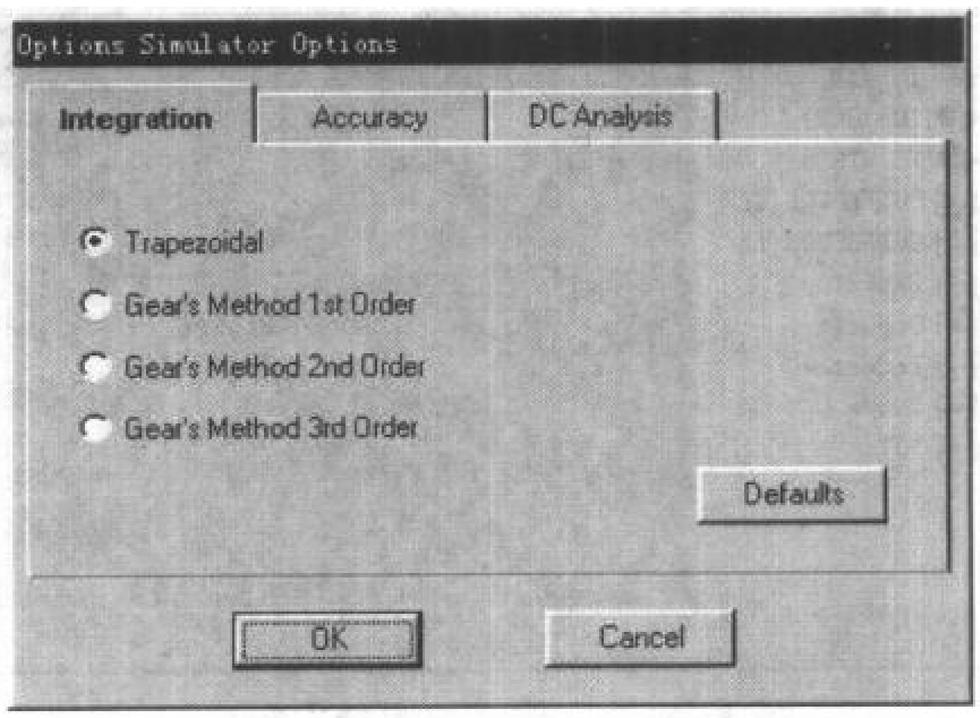


图 13.57 仿真模式设置对话框

（1）Integration（综合）选项卡

Integration 选项卡如图 13.57 所示，在该选项卡中，设计者可以选择仿真集成模式。Defaults 按钮用于设置默认的集成模式。默认的集成模式为 Trapeziodal。

（2）Accuracy（精度）选项卡

Accuracy 选项卡如图 13.58 所示，该选项卡定义了一些仿真时的精度。

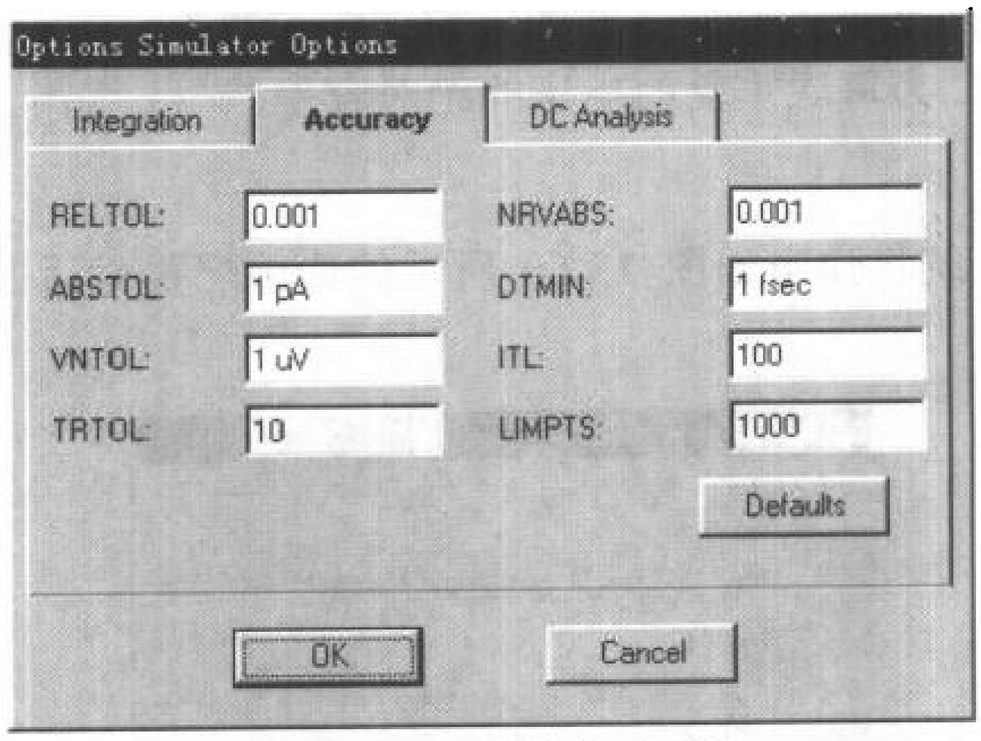


图 13.58　仿真精度选项卡

●RELTOL 定义了计算电压和电流值的相对误差。

●ABSTOL 定义了计算电流值的绝对误差。

●VNTOL 定义了计算电压值的绝对误差。

●TRTOL 定义了影响集成估算错误的因数。

●NRVABS 运用 Newton-Raphson 算法的顶级错误边界。

●DTMIN 允许的最小步进时间。

●ILT 运用 Newton-Raphson 算法允许的最大的重复数。

●LIMPTS 输出文件中的每个电压曲线允许的电压值的最大数。

（3）DC Analysis（直流分析）选项卡

DC Analysis 选项卡如图 13.59 所示，该选项卡用于设置一些仿真时的直流分析参数。

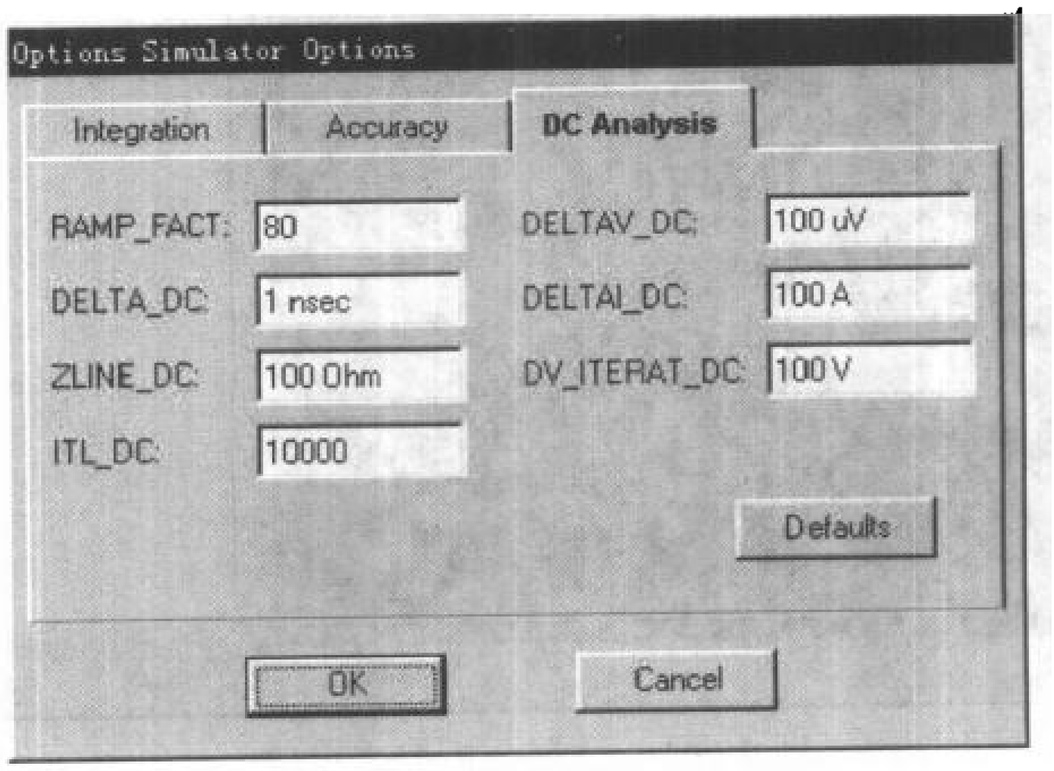


图 13.59　直流分析选项卡

●RAMP_FACT 为斜坡长度控制。

●DELTA_DC 为步进时间宽度。

●ZLINE_DC 为传输线阻抗值。

●ITL_DC 为重复的最大数。

●DELTAV_DC 为两次步进时间之间的电压的绝对容差。

●DELTAI_DC 为两次步进时间之间的电流的绝对容差。

●DV_ITERAT_DC 为每次重复的电压的绝对容差。

3. Configure 命令

执行该命令后，系统将弹出如图 13.60 所示的选项配置对话框，在该对话框中可以选择显示时的基本单位。

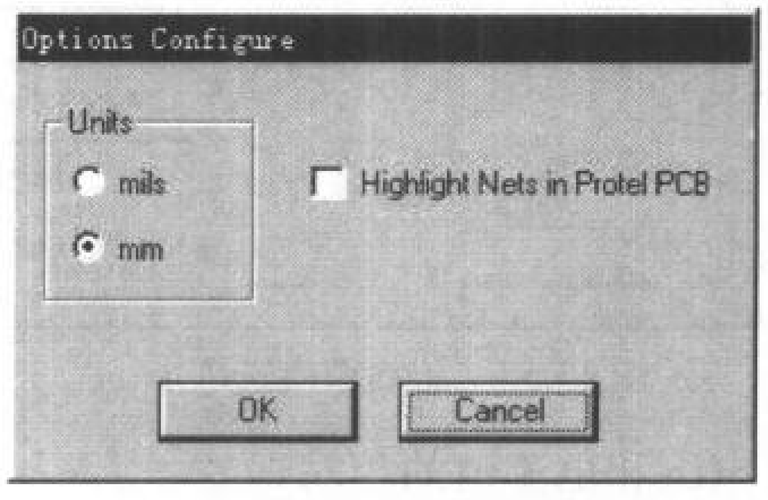


图 13.60　选项配置对话框

13.5　波形分析器

Protel 波形分析器能方便地显示出反射和串扰分析的结果，可以直接在波形上执行一系列的测量，供分析比较用。执行信号完整性分析仿真器的 Simulation/Reflection 命令，或单击按钮，系统将激活如图 13.61 所示的波形分析器。

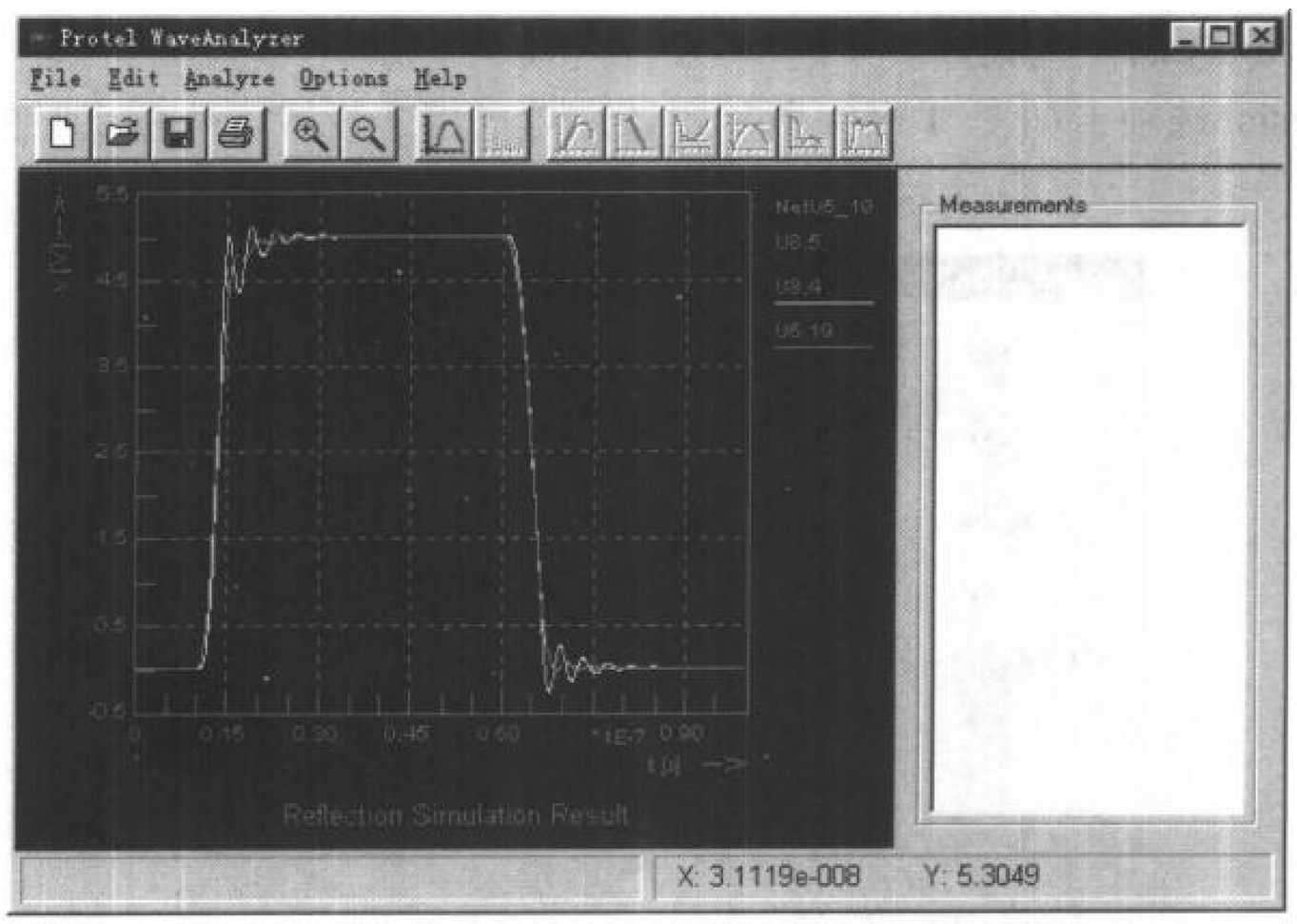


图 13.61　波形分析器主窗口

在波形分析器主窗口中，波形的右边将显示所代表的各自网络标号。波形分析器可以计算诸如超调、上升时间等一系列参数。这可以通过选择 Analyze 菜单来进行，该菜单如图 13.62 所示，首先必须选定欲分析的波形，然后再进行分析。

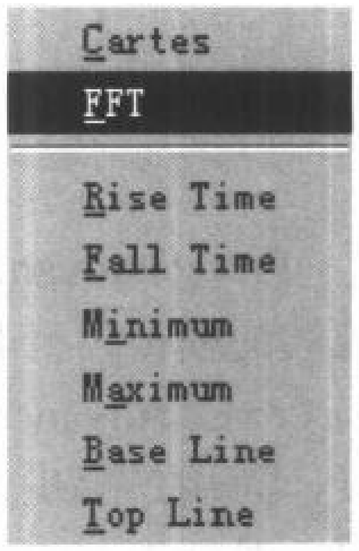


图 13.62　Analyze 菜单

除此之外，还可以使用波形编辑器提供的快捷按钮，见图 13.63。这些快捷按钮和图 13.62 中的子菜单一一对应。

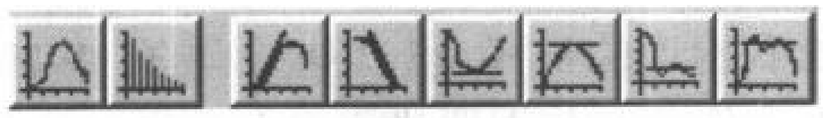


图 13.63　计算参数的快捷按钮

计算所得到的参数值将在右边的空白栏内显示。波形编辑器可以很方便地对波形进行 FFT 变换。如图 13.64 所示，这是对图 13.61 的一个波形进行的 FFT 变换以及波形参数值。

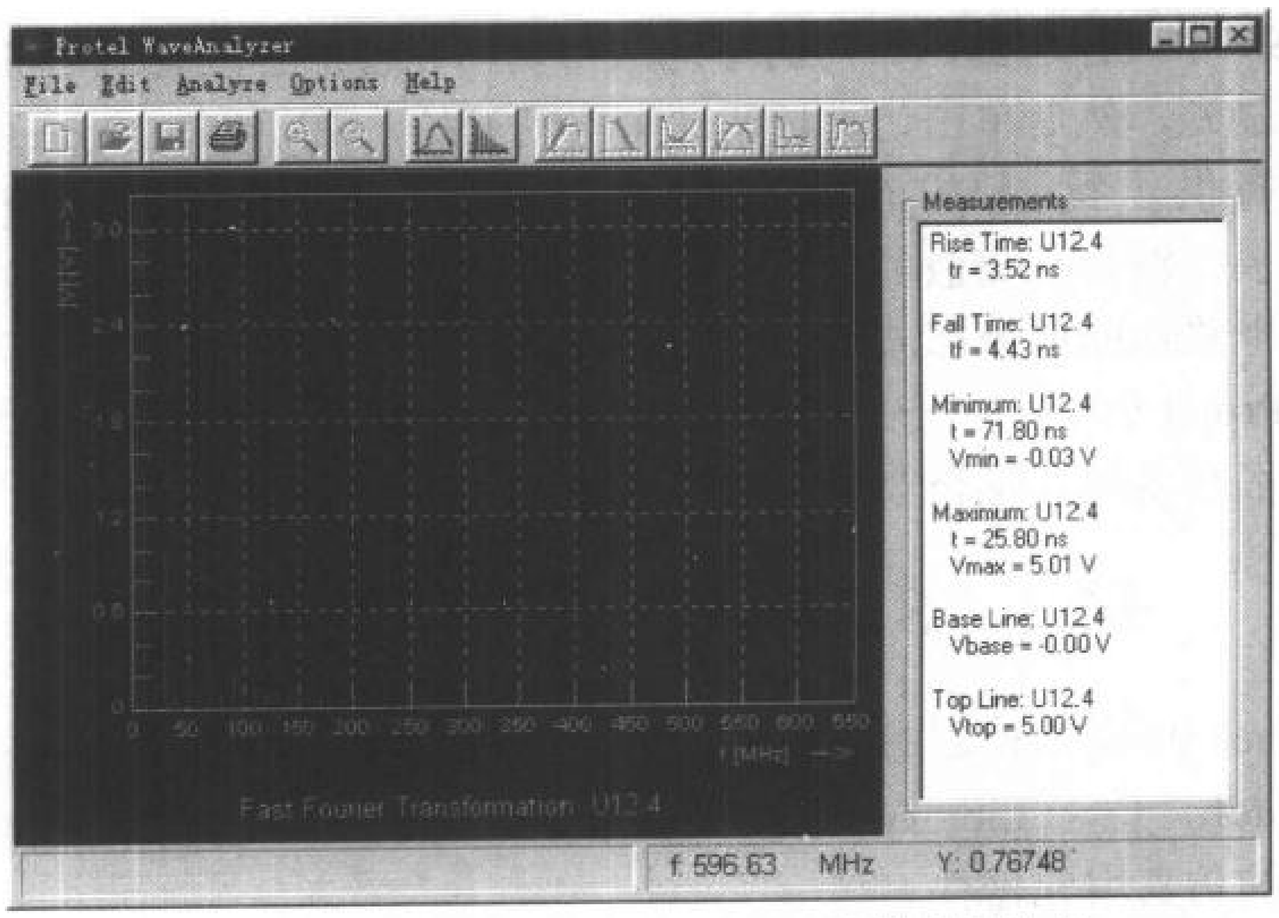


图 13.64　FFT 变换后的波形以及计算的参数值

在波形编辑器的 Options 菜单中，设计者可以对显示的波形的坐标、栅格大小等进行设置，该菜单的命令选项如图 13.65 所示。

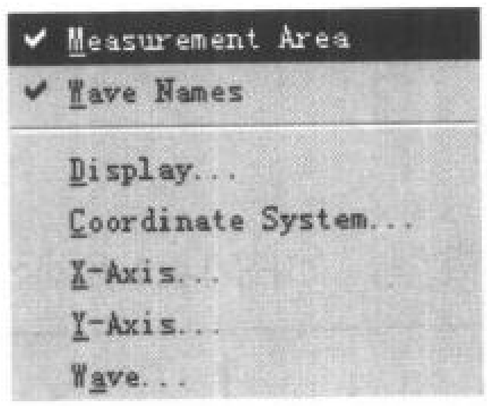


图 13.65　Options 菜单

设计者可以根据实际的需要对波形编辑器进行设置，从而便于对仿真器输出的波形进行分析。

第 14 章　电路仿真

Protel Advanced SIM99 是一个能力强大的数 / 模混合信号电路仿真器，它能够提供连续的模拟信号和离散的数字信号仿真。运行在 Protel 的 EDA / Client 集成环境下，与 Protel Advanced Schematic 原理图输入程序协同工作，作为 Advanced Schematic 的扩展，为用户提供了一个完整的从设计到验证的仿真设计环境。具有 Windows 风格的菜单、对话框和工具栏，使用户可以很方便地对仿真器进行设置、运行，使仿真工作更加轻松自如。

Protel 99 的混合信号电路仿真器采用了 MicroCode Engineering 公司的微码仿真技术，与 3F5 完全兼容，支持所有标准的 SPICE 模型。电路仿真支持包含模拟和数字元件的混合电路设计。SimCode(类 C 语言)用于数字元件的描述。

在 Protel 99 中执行仿真，只需简单地从仿真用元件库中放置所需的元件，连接好原理图，加上激励源，然后单击仿真按钮即可自动开始。SIM99 与 Protel 原理图设计模块协同工作，以提供一个完整的前端设计方案。作为一个真正的混合信号仿真器，SIM99 集成了连续的模拟波形和离散的数字信号。可以同时观察复杂的模拟信号和数字信号波形，以及得到电路性能的全部波形。

SIM99 在 Protel 99 的综合设计管理器环境中运行，与其他 EDA / Client 程序完全集成。仿真可以很容易地从综合菜单、对话框和工具条中设置和运行。

14.1　SIM99 仿真库中的元器件

在进行 Protel 99 电路仿真时，仿真时需要使用一些元器件。Protel 99 提供了一个仿真元件库 Sim.ddb，位于 Library / Sch 子目录中，在 SIM99 的仿真元件库中，包含了如下的一些主要的仿真用元器件。

1. 电阻

在库 Simulation Symbols.Lib 中，包含了如下的电阻器。

●RES 固定电阻（定阻）。

●RESSEMI 半导体电阻。

●RPOT 电位计。

●RVAR 变电阻。

上述电阻代表了一般的电阻类型，如图 14.1 所示。

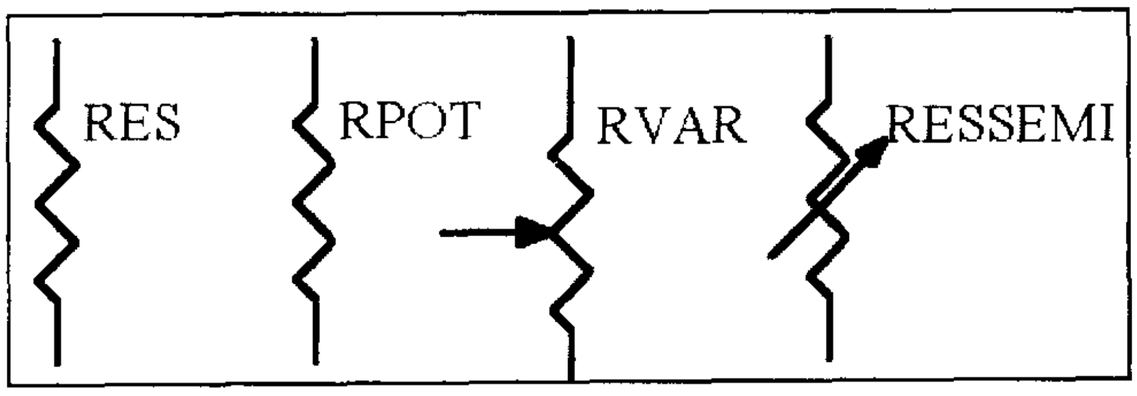


图 14.1　电阻类型

2. 电容

在库 Simulation Symbols.Lib 中，包含了如下的电容：

●CAP 定值无极性电容。

●CAP2 定值有极性电容.

●CAPSEMI 半导体电容。

这些符号表示了一般的电容类型，如图 14.2 所示。

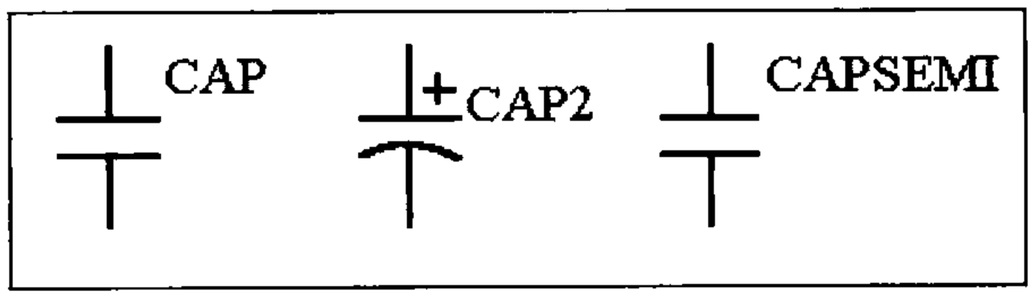


图 14.2　电容类型

3. 电感

在库 Simulation Symbols.Lib 中，包含电感 INDUCTOR。

4. 二极管

在库 Diode .lib 中，包含了数目巨大的以工业标准部件数命名的二极管。如图 14.3 所示，该图简单列出了库中包含的几种二极管。

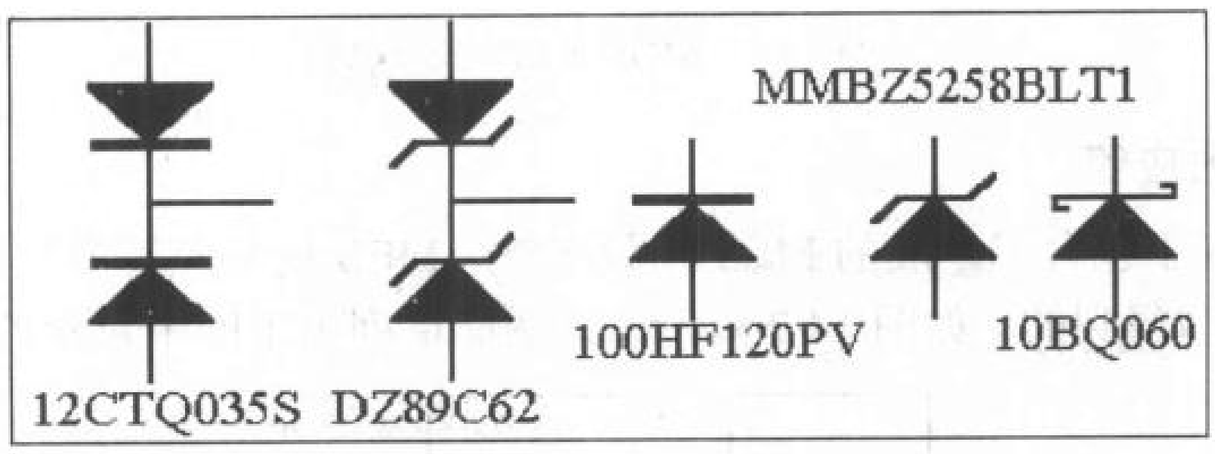


图 14.3　二极管类型

5. 三极管

在库 Bjt. lib 中，包含了数目巨大的以工业标准部件数命名的三极管。如图 14.4 所示，该图简单列出了库中包含的三极管。

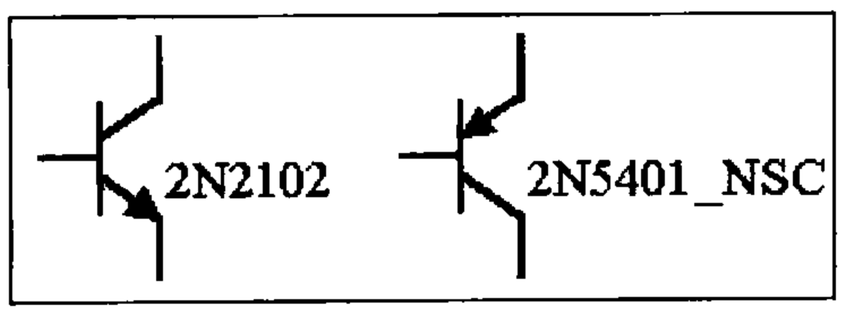


图 14.4　三极管类型

6. JFET 结型场效应管

结型场效应管包含在 Jfet.lib 库文件中。结型场效应管的模型是建立在 Shichman 和 Hodges 的场效应管的模型上的。如图 14.5 所示，该图简单列出了库中包含的结型场效

应管。

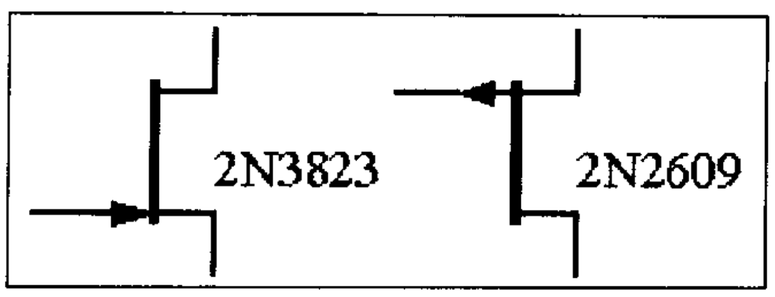


图 14.5　结型场效应管类型

7．MOS 场效应管

MOS 场效应晶体管是金属－氧化物－半导体场效应晶体管，是现代集成电路中最常用的器件。SIM99 提供了四种 MOSFET 模型，它们的伏安特性公式各不相同，但它们基于的物理模型是相同的。

在库 Mosfet.lib 中，包含了数目巨大的以工业标准部件数命名的 MOS 场效应管。仿真器支持 Shichman Hodges，BSIM 1、2、3 和 MOS 2、3、6 模型。如图 14.6 所示，该图简单列出了库中包含的 MOS 场效应管。

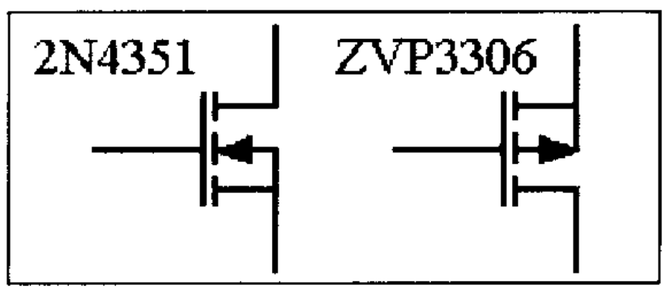


图 14.6　MOS 场效应管类型

8．MES 场效应管

库 Mesfet.lib 中包含了一般的 MES 场效应管。MES 场效应管模型是从 Statz 的砷化镓场效应管的模型得到的。如图 14.7 所示，该图简单列出了库中包含的 MES 场效应管。

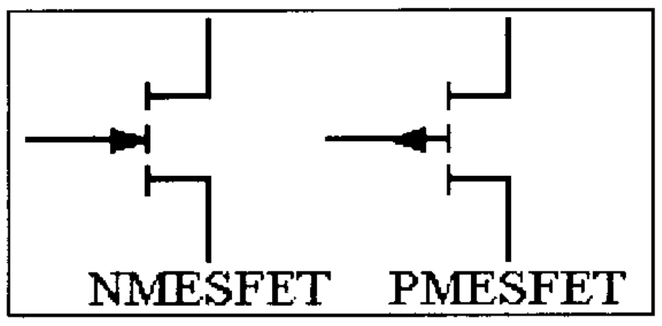


图 14.7　MES 场效应管类型

9．电压／电流控制开关

库 Switch.lib 包含了如下的可用于原理图的开关：

（1）CSW 默认电流控制开关。

（2）SW 默认电压控制开关。

（3）SW05　VT=500.0m 的电压控制开关。

（4）SWM10　VT=0.01 的电压控制开关。

（5）SWP10　VT=0.01 的电压控制开关。

（6）STTL　VT=2.5 VH=0.1 的电压控制开关。

（7）TTL　VT=2 VH=1.2 ROFF=100E+6 的电压控制开关。

（8）TRIAC　VT=0.99 RON=0.1 ROFF=1E+7 的电压控制开关。

如图 14.8 所示，该图简单列出了库中包含的电压 / 电流控制开关。

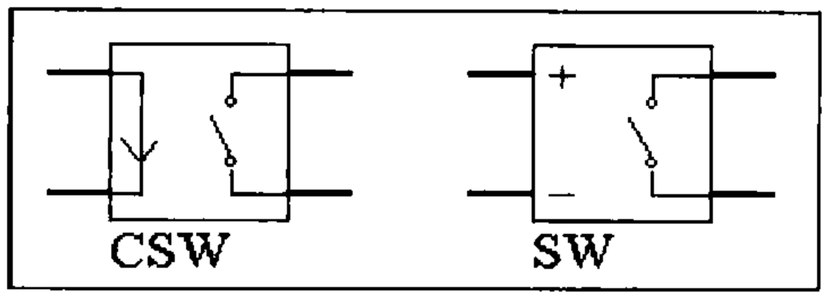


图 14.8　电压 / 电流控制开关类型

10. **熔丝**

Fuse.lib 库中包含了一般的保险丝器件。

11. **继电器(RELAY)**

库 Relay.lib 包括了大量的继电器，如图 14.9 所示。

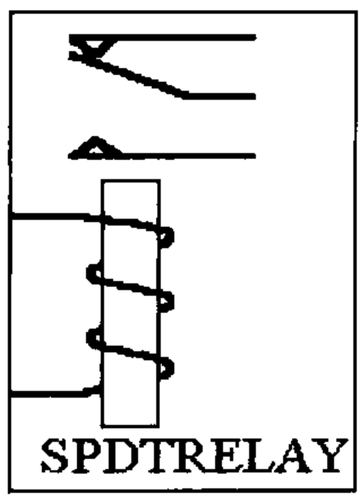


图 14.9　继电器

12. **互感（电感耦合器）**

库 Transformer.lib 包括了大量的电感耦合器。

13. **传输线**

库 Transline.lib 中包含了如下的几种传输线符，如图 14.10 所示。

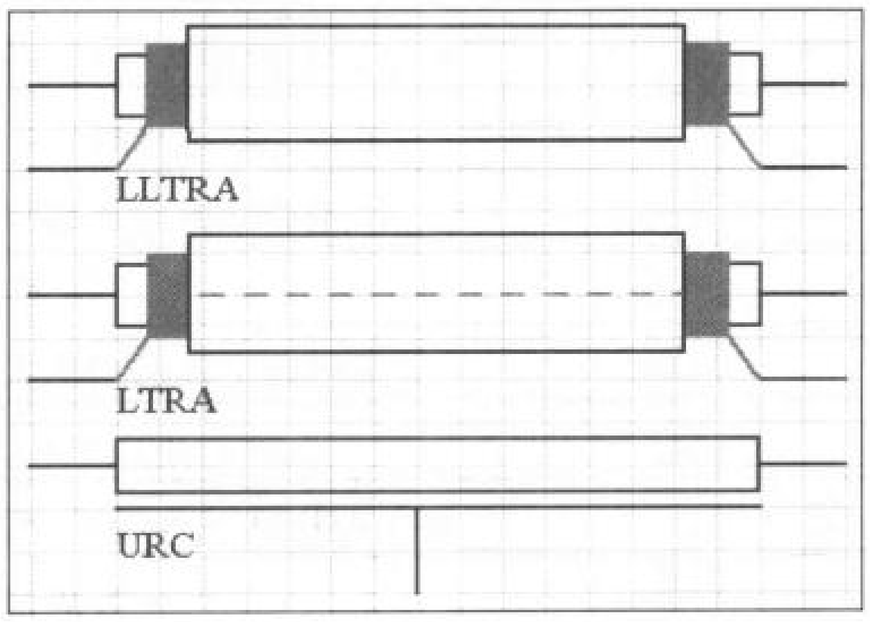


图 14.10　传输线类型

（1）TRA　无损耗传输线。该传输线是一个双向的理想的延迟线，有两个端口。节点定义了端口的正电压的极性。

（2）LTRA　有损耗传输线。单一的损耗传输线将使用两端口响应模型。这个模型属性包含了电阻值、电感值、电容值和长度，这些参数不可能直接在原理图文件中设置，但设计者可以创建和引用自己的模型文件。

●首先拷贝 Ltra.mdl 文件，编辑这个新模型文件，并且改变 .MODEL 陈述后的一串值，这样就可以将属性修改成设计者所需要的，同样对该文件改名。

●在原理图中使用这个新模型，只要在元件的 Part Type Field 中输入新模型名称。

举例来说：从已存在的模型文件 Ltra.mdl

. MODEL LTRA LTRA(R=0.000 L=9.130n C=3.650p LEN=1.000)

设计者可以创建一个新文件 Ltra10.mdl

. MODEL LTRA10 LTRA(R=0.2 L=32n C=13p LEN=10.000)

（3）URC　均匀分布传输线。分布 RC 传输线模型（即 URC 模型）是从 L . Gertzberrg 在 1974 年所提出的模型上导出的。模型由 URC 传输线的子电路类型扩展成内部产生节点的集总 RC 分段网络而获得。RC 各段在几何上是连续的。URC 线必须严格地由电阻和电容段构成。

14. TTL 和 CMOS 数字电路器件

库 74xx.lib 包含了 74XX 系列的 TTL 逻辑元件；库 Cmos.lib 包含了 4000 系列的 CMOS 逻辑元件。设计者可使用上述的元件库包含数字电路器件到所设计的原理图中。

15. 集成块

SIM99 中复杂元件都被用 SPICE 子电路完全模型化，该元件没有设计者需设置的选项。对于这些元器件，设计者只需简单放置并设置该标号。所有的仿真用参数都已在 SPICE 子电路设定好。

表 14.1 是 SIM99 中的仿真用数据库中包含的元件库。

表 14.1　集成块所在的元件库及其说明

库　名	说　明
Tsegdisp . lib	一般显示不同颜色的 7 段 LED
Buffer . lib	按工业标准部件数排序的缓冲器集成块
Camp . lib	按工业标准部件数排序的电流放大器
Comparator.lib	按工业标准部件数排序的比较器
IGBT . lib	双极晶体管
Math . lib	带有数学传递功能的两端口器件
Misc . lib	各种的集成块和其他元件
Opamp . lib	按工业标准部件数排序的不传热集成块
Opto . lib	一般隔离
Regulator . lib	按工业标准部件数排序的标准钟集成块
SLR . lib	晶闸管可控硅整流器
Timer . lib	555 时钟
Triac . lib	三端双向晶闸管元件
Tube . lib	不同的阀门
UJT . lib	不同的单结晶体管

注意：上述仿真元器件在进行放置时，可以进行编辑设置，也可以在放置了元器件后进行编辑。当用户需要进行元器件编辑时，可以双击已经放置了的元器件，或者在放置元器件时按 Tab 键激活元器件的属性对话框，进行元器件属性设置。

14.2　SIM99 中的激励源

Protel 99 提供了各种激励源，它们包含在一个位于 Library/Sch 子目录的仿真元件库 Sim.ddb 中，在 SIM99 的仿真元件库中，包含了如下的一些主要的激励源。

1．直流源

在库 Simulation Symbols . lib 中，包含了如下的直流源器件：

（1） SRC　电压源。

（2） SRC　电流源。

仿真库中的电压 / 电流源符号如图 14.11 所示。

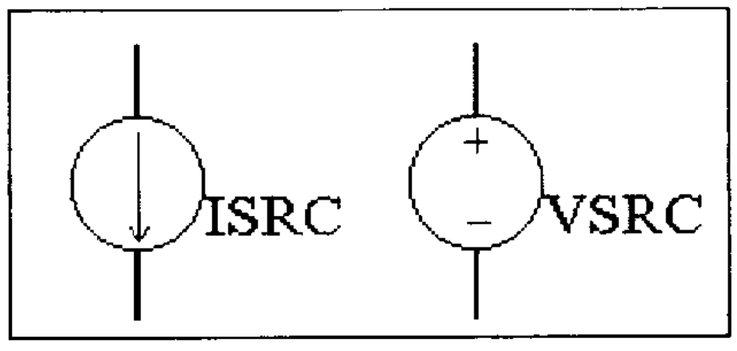


图 14.11　电压/电流源符号

2．正弦仿真源

库 Simulation Symbols .lib 中，包含了如下的正弦源器件：

（1）VSIN　正弦电压源。

（2）ISIN　正弦电流源。

仿真库中的正弦电压 / 电流源符号如图 14.12 所示。通过这些源可创建正弦波电压和电流源。

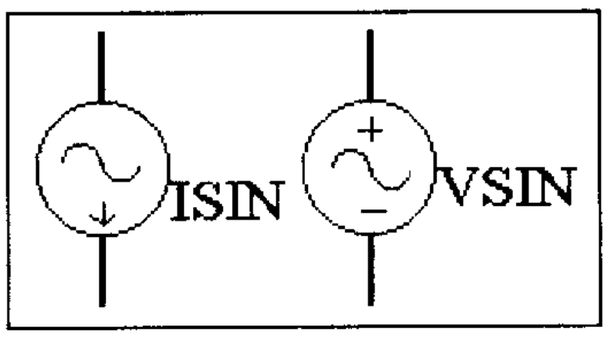


图 14.12　正弦电压/电流源符号

3．周期脉冲源

库 Simulation Symbols .lib 中，包含了如下的周期脉冲源器件：

（1）PULSE　电压脉冲源。

（2）PULSE　电流脉冲源。

利用这些源可以创建周期的连续的脉冲。

4．分段线性源（Prece–Wise–Liner Source）

库 Simulation Symbols .lib 中，包含了如下的分段线性源器件：

（1）VPWL　分段线性电压源。

（2）IPWL　分段线性电流源。

图 14.13 中是仿真库中的分段线性源器件。使用该分段线性源可以创建任意形状的

波形。

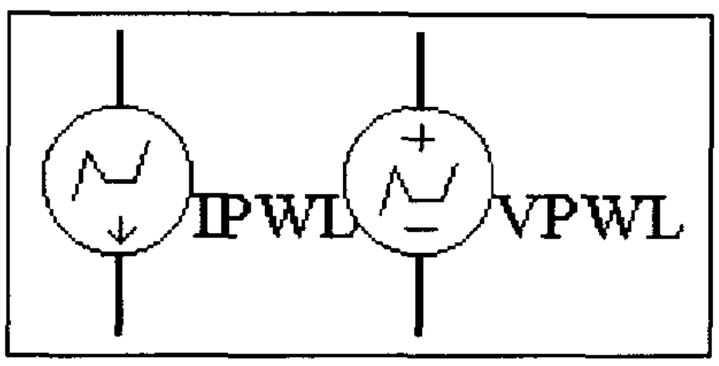


图 14.13　分段线性源器件

如下为分段线性源获得数据的两种途径。

●设计者可以用一列多达 8 个点的数据描述这个波形，可以直接在属性对话框中输入。后点所定义的时间必须大于前点，否则，循环将终止。

```
* Random Noise Data
+              0.6667   0.00781e-3  0.6372   0.01563e-3  -0.1177
0.00000e-3
+              -0.6058  0.03125e-3  0.2386   0.03906e-3  -1.1258
0.02344e-3
+              1.6164   0.05469e-3  -0.3136  0.06250e-3  -1.0934
0.04688e-3
```

图 14.14　定义分段线性源的文本文件的数据

●设计者可以通过一个 ASCII 码文本文件定义该波形，该文件包含不确定数目的点，该文件必须在同一目录下，同时该文件扩展名为 pwl。该点的数据需成对输入。

格式为：时间幅值。

文件中每一个数据行的起始符必须是一脉冲符＋，并且每一行包括最多 255 个字符。该文件中的值必须以一个或多个空格或 Tab 符隔开。

文件中，注解行的起始符必须是星号(＊)，如图 14.14 所示。

5．指数激励源

库 Simulation Symbols .lib 中，包含了如下的指数激励源器件：

（1）VEXP　指数激励电压源。

（2）IEXP　指数激励电流源。

图 14.15 中是仿真库中的分段线性源器件。通过这些源可创建带有指数上升沿和(或)下降沿的脉冲波形。

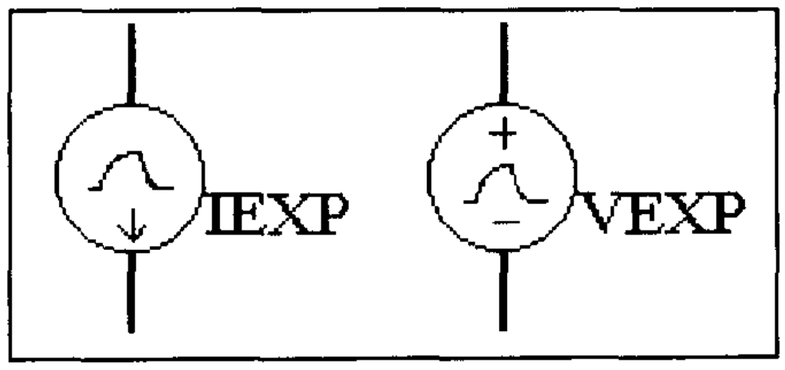


图 14.15　分段线性源器件

6．单频调频源

库 Simulation Symbols .lib 中，包含了如下的单频调频源器件：

（1）VSFFM　电压源。

（2）ISFFM　电流源。

图 14.16 中是仿真库中的单频调频源器件。通过这些源可创建一个单频调频波。

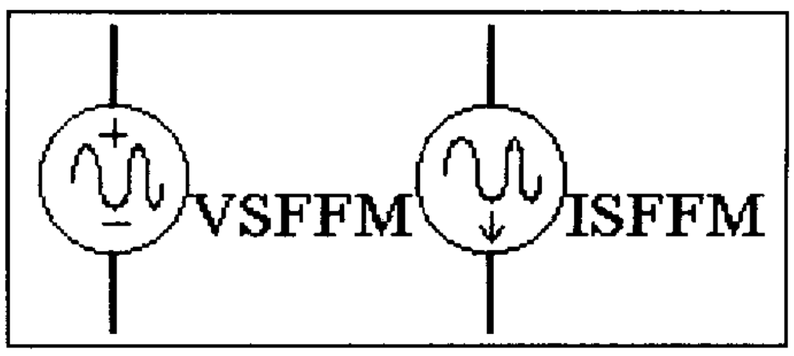


图 14.16　单频调频源

7. 线性受控源

库 Simulation Symbols .lib 中，包含了如下的线性受控源器件：

（1）GSRC　线性电压控制电流源。

（2）ESRC　线性电压控制电压源。

（3）FSRC　线性电流控制电流源。

（4）HSRC　线性电流控制电压源。

图 14.17 是仿真器中包括的线性受控源器件。

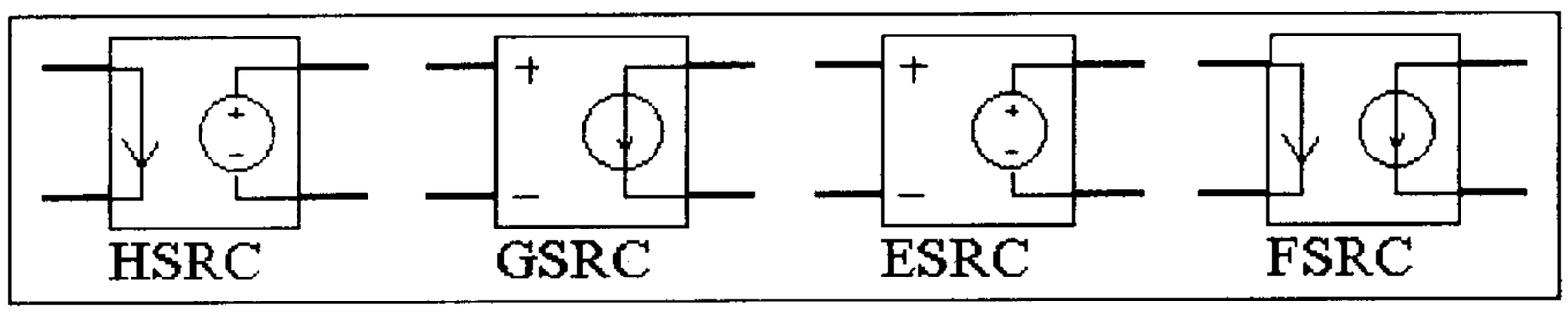


图 14.17　线性受控源器件

以上是标准的 SPICE 线性受控源，每个线性受控源都有两个输入节点和两个输出节点。输出节点间的电压或电流是输入节点间的电压或电流的线性函数，一般由源的增益、跨导等决定。

8. 非线性受控源

库 Simulation Symbols .lib 中，包含了如下的非线性受控源器件：

（1）VSRC　电压源。

（2）ISRC　电流源。

图 14.18 是仿真器中包括的非线性受控源器件。

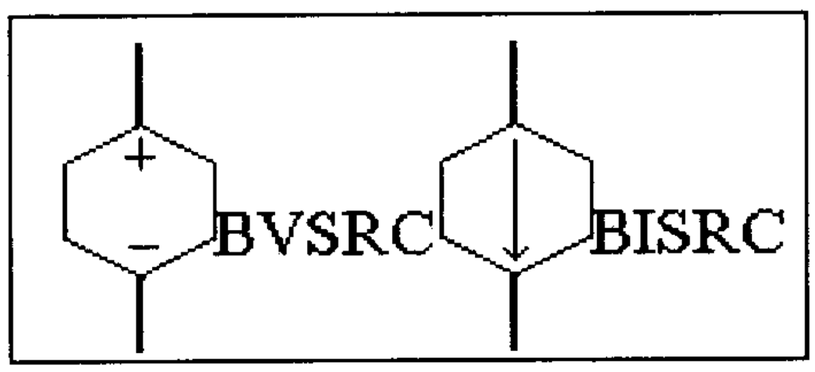


图 14.18　非线性受控源器件

标准 SPICE 非线性电压或电流源，有时被称作方程定义源，因为它的输出由设计者的方程定义，并且，经常引用电路中其他节点的电压或电流值。

为了在表达式中引用所设计的电路中的节点的电压和电流，设计者必须首先在原理图中为该节点定义一个网络标号。这样设计者就可以使用如下的语法来引用该节点。

V（NET） 表示在节点 NET 处的电压。

I（NET） 表示在节点 NET 处的电流。

假设设计者已在电路图中定义了名为 IN 的网络标号，那么在 Part Type 中输入如下的表达式将是有效的。

V(IN)^3

COS(V(IN))

如果函数 LOG()、LN()和 SQRT()的参数小于零，那么将使用这个参数的绝对值。如果一个除数是零，或者函数 LOG()和 LN()的参数等于零，那么将返回错误信息。

9. 频率 / 电压转换器

库 Simulation Symbols .lib 中，包含有频率 / 电压转换器：FTOV 。

10. 压控震荡器(VCO)仿真源

库 Simulation Symbols .lib 中，包含了如下的压控震荡源器件：

（1）INEVCO 压控正弦震荡器。

（2）QRVCO 压控方波震荡器。

（3）TRIVCO 压控三角波震荡器。

图 14.19 是仿真器中包括的压控震荡源器件，设计者可利用该器件在原理图中创建压控震荡器。

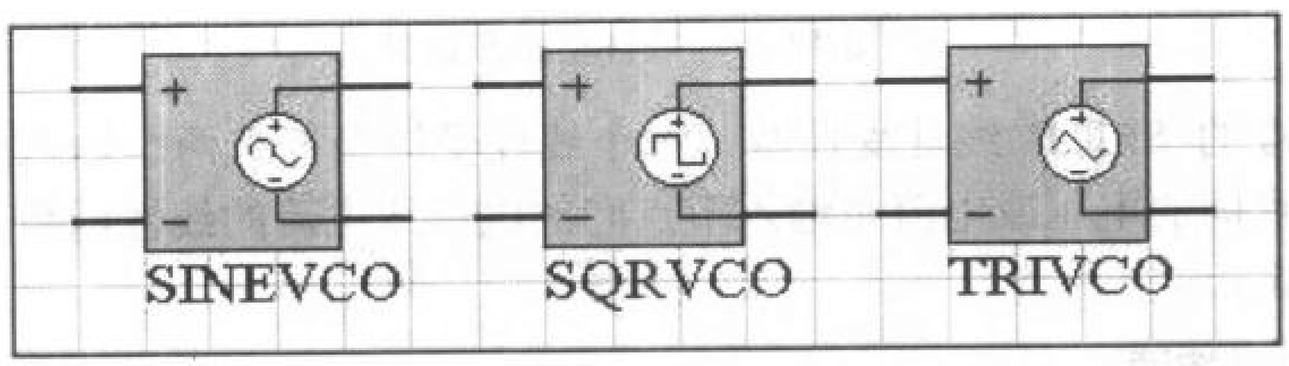


图 14.19 压控震荡源器件

注意：上述仿真激励源在进行放置时，可以进行编辑设置，也可以在放置了激励源后进行编辑。当用户需要进行激励源编辑时，可以双击已经放置了的激励源，或者在放置激励源时按 Tab 键激活激励源的属性对话框，进行激励源属性设置。

14.3 初始状态的设置

设置初始状态是为计算偏置点而设定一个或多个电压(或电流值)。在模拟非线性电路、震荡电路及触发器电路的直流或瞬态特性时，常出现解的不收敛现象，当然实际电路是有解的。其原因是偏置点发散或收敛的偏置点不能适应多种情况。设置初始值最通常的原因就是在两个或更多的稳定工作点中选择一个，使模拟顺利进行。库 Simulation Symbols.LIB 中，包含了两个特别的初始状态定义符：

（1）NS NODESET；

（2）IC Initial Condition。

14.3.1　节点电压 NS 设置

该设置使指定的节点固定在所给定的电压下，仿真器按这些节点电压求得直流或瞬态的初始解。节点电压设置可以使用 NS 属性框进行，可以在放置了节点电压 NS 后进行编辑。当用户需要进行节点电压 NS 编辑时，可以双击已经放置了的节点电压 NS，或者在放置节点电压 NS 时按 Tab 键激活节点电压 NS 的属性对话框，如图 14.20 所示，在其中可进行节点电压 NS 的属性设置。

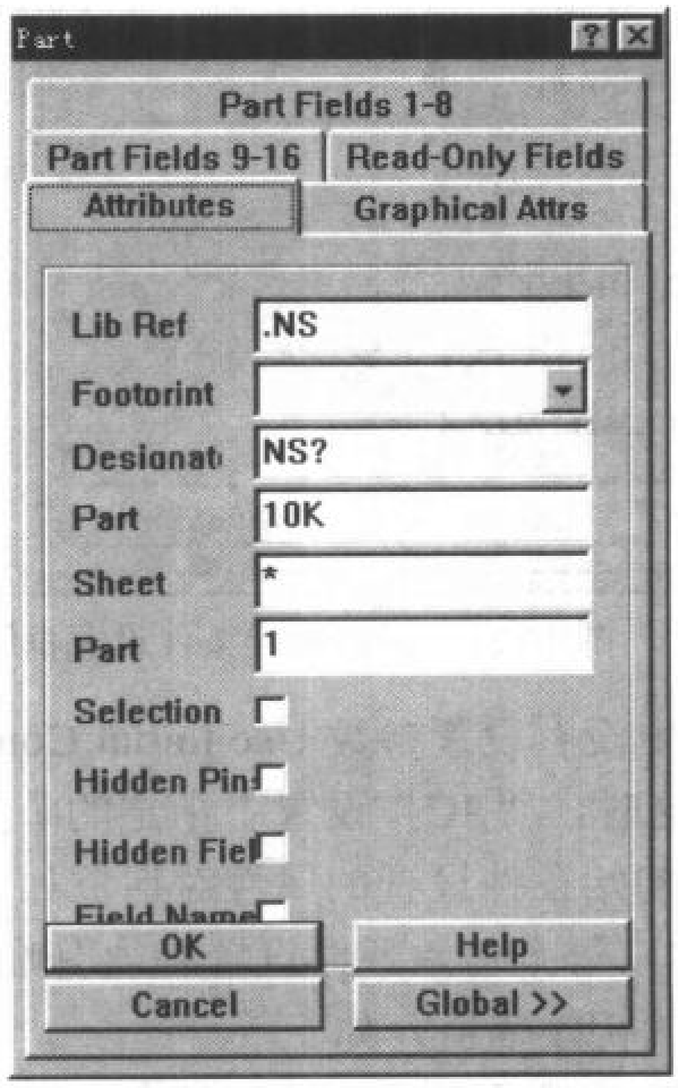


图 14.20　节点电压 NS 的属性对话框

该设置对双稳态或非稳态电路的计算收敛可能是必须的，它可使电路摆脱“停顿”状态，而进入所希望的状态。一般情况下设置是不必要。对节点电压设置的属性对话框如下设置：

●Designator：器件名称，每个节点电压设置必须有唯一的标识符，如 NS 1 。

●Part Type：节点电压的初始幅值，如 1。

14.3.2　初始条件 IC 设置

该设置是用来设置瞬态初始条件的，不要把该设置和上述的设置相混淆。“.NS”只是用来帮助直流解的收敛，并不影响最后的工作点（对多稳态电路除外）。“.IC”仅用于设置偏置点的初始条件，它不影响 DC 扫描。瞬态初始条件设置框如图 14.21 所示。

瞬态分析中的设置项中一旦设置了参数 Use Initial Conditions 和 “.IC”时，瞬态分析就先不进行直流工作点的分析（初始瞬态值），因而应在 “.IC”中设定各点的直流电压。

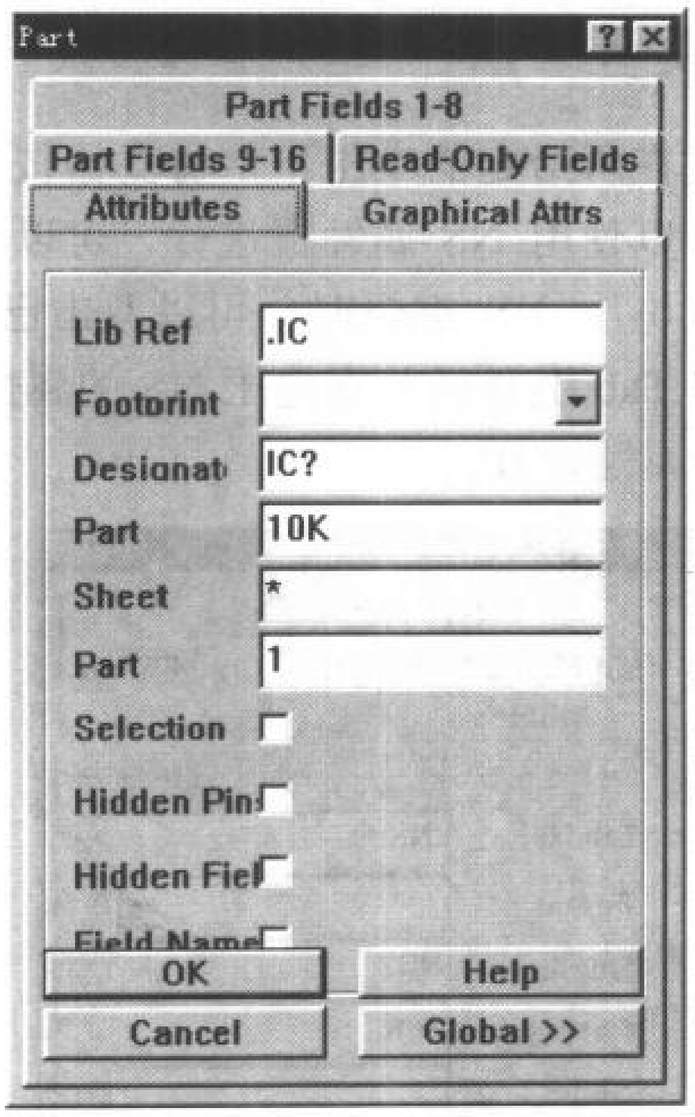


图 14.21　瞬态初始条件设置框

如瞬态分析中的设置项中没有设置参数 Use Initial Conditions，那么在瞬态分析前计算直流偏置(初始瞬态)解。这时，“.IC”设置中指定的节点电压仅当作求解直流工作点时相应的节点的初始值。对初始条件设置的属性对话框如下：

●Designator　器件名称，每个初始条件设置必须有唯一的标识符，如 IC 1；

●Part Type　节点电压的初始幅值，如 1。

注意：设计者也可以通过设置每个器件的属性来定义每个器件的初始状态。同时，在每个器件中规定的初始状态将优先于.IC 设置中的值被考虑。

综上所述，初始状态的设置共有三种途径：“.IC”设置、“.NS”设置和定义器件属性。在电路模拟中，如有这三种或两种共存时，在分析中优先考虑的次序是定义器件属性、“.IC”设置、“.NS”设置。如果“.NS”和“.IC”共存时，则“.IC”设置将取代“.NS”设置。

14.4　仿真器的设置

在进行仿真前，设计者必须选择对电路进行哪种分析，所要收集哪个变量数据，以及仿真完成后自动显示哪个变量的波形等。

14.4.1　进入分析（Analysis）设置环境

当完成了对电路原理图的编辑后，设计者就可以对电路进行分析工作。

（1）单击 Simulate，弹出仿真分析菜单，如图 14.22 所示。

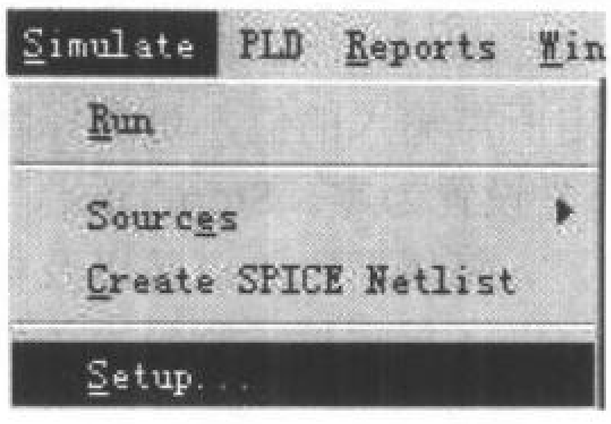


图 14.22　Simulate 菜单

（2）执行 Setup 命令，系统将弹出如图 14.23 所示的仿真设置对话框。

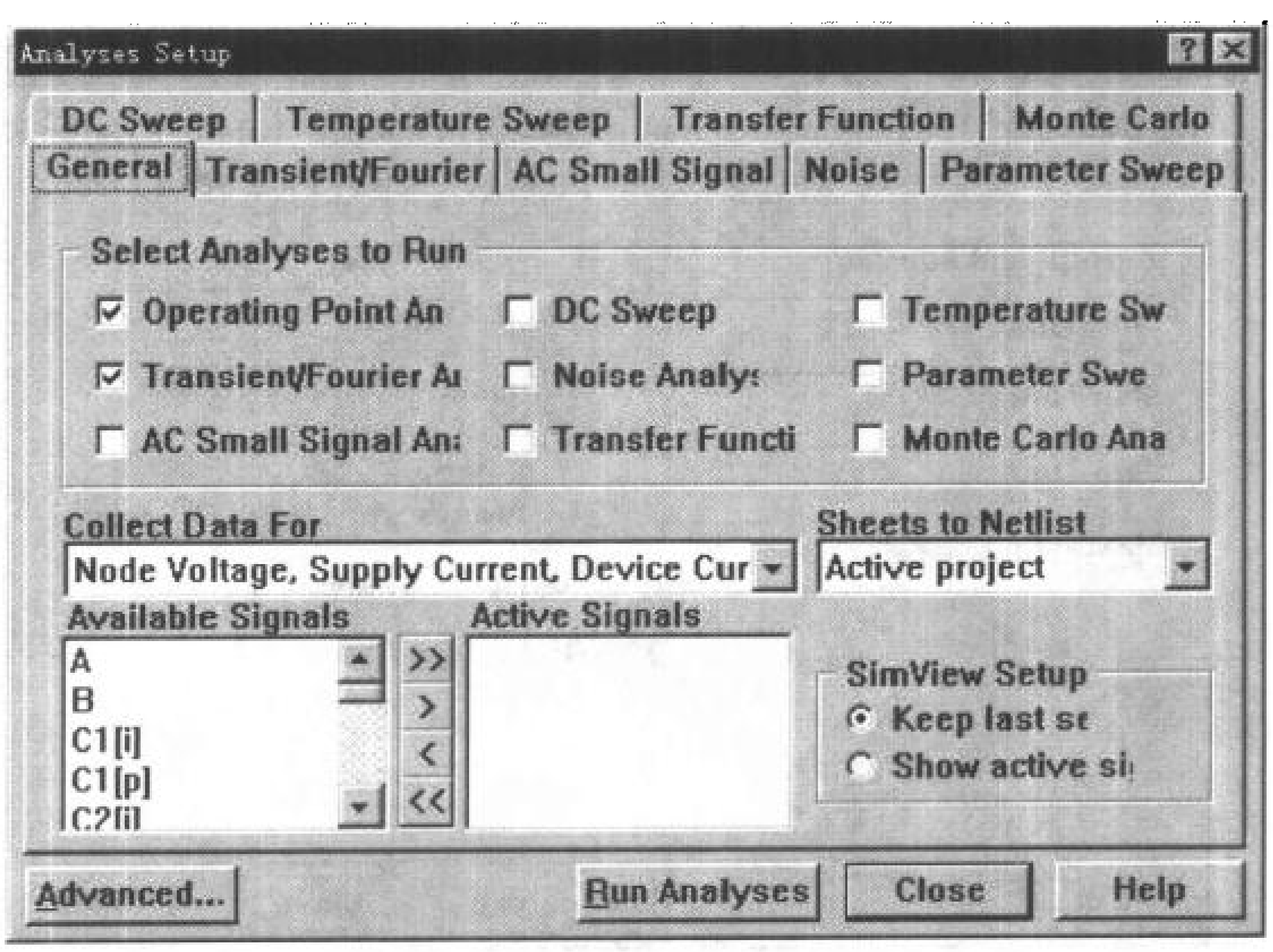


图 14.23　仿真设置对话框

在 General 选项卡中，设计者可以选择仿真分析的类别。

14.4.2　瞬态特性分析（Transient Analysis）

瞬态特性分析是从时间零开始，到用户规定的时间范围内进行的。设计者可规定输出的开始到终止的时间和分析的步长，初始值可由直流分析部分自动确定，所有与时间无关的源，用它们的直流值，也可以在设计者规定的各元件上的电平值作为初始条件进行瞬态分析。

瞬态分析的输出是在一类似示波器的窗口中，在设计者定义的时间间隔内计算变量瞬态输出电流或电压值。如果不使用初始条件，则静态工作点分析将在瞬态分析前自动执行，以测得电路的直流偏置。

瞬态分析通常从时间零开始。在时间零和开始时间（Start Time）之间，瞬态分析照样进行，但并不保存结果。在开始时间（Start Time）和终止时间（Stop Time）的间隔内将保存结果，用于显示。

步长（Step Time）通常是用在瞬态分析中的时间增量。实际上，该步长不是固定不变的。采用变步长，是为了自动完成收敛。最大步长（Maximum Step）限制了分析瞬态数据时的时间片的变化量。该最大步长默认情况下，等于步长（终止时间－起始时

间）的 1/50。

仿真时，如设计者并不确定所需输入的值，可选择默认值，从而自动获得瞬态分析用参数。开始时间（Start Time）设置为零。Stop Time、Step Time 和 Maximum Step 将和显示周期（Cyller Displayed）、每周期中的点数以及电路激励源的最低频率有关。如选中 Always set defaults for transient 复选框，则每次仿真时将自动计算参数，这将改变手工设置的值。

在 SIM99 中设置瞬态分析的参数通过 Transient/Fourier 选项卡实现，设置瞬态分析/傅里叶分析参数选项卡如图 14.24 所示。

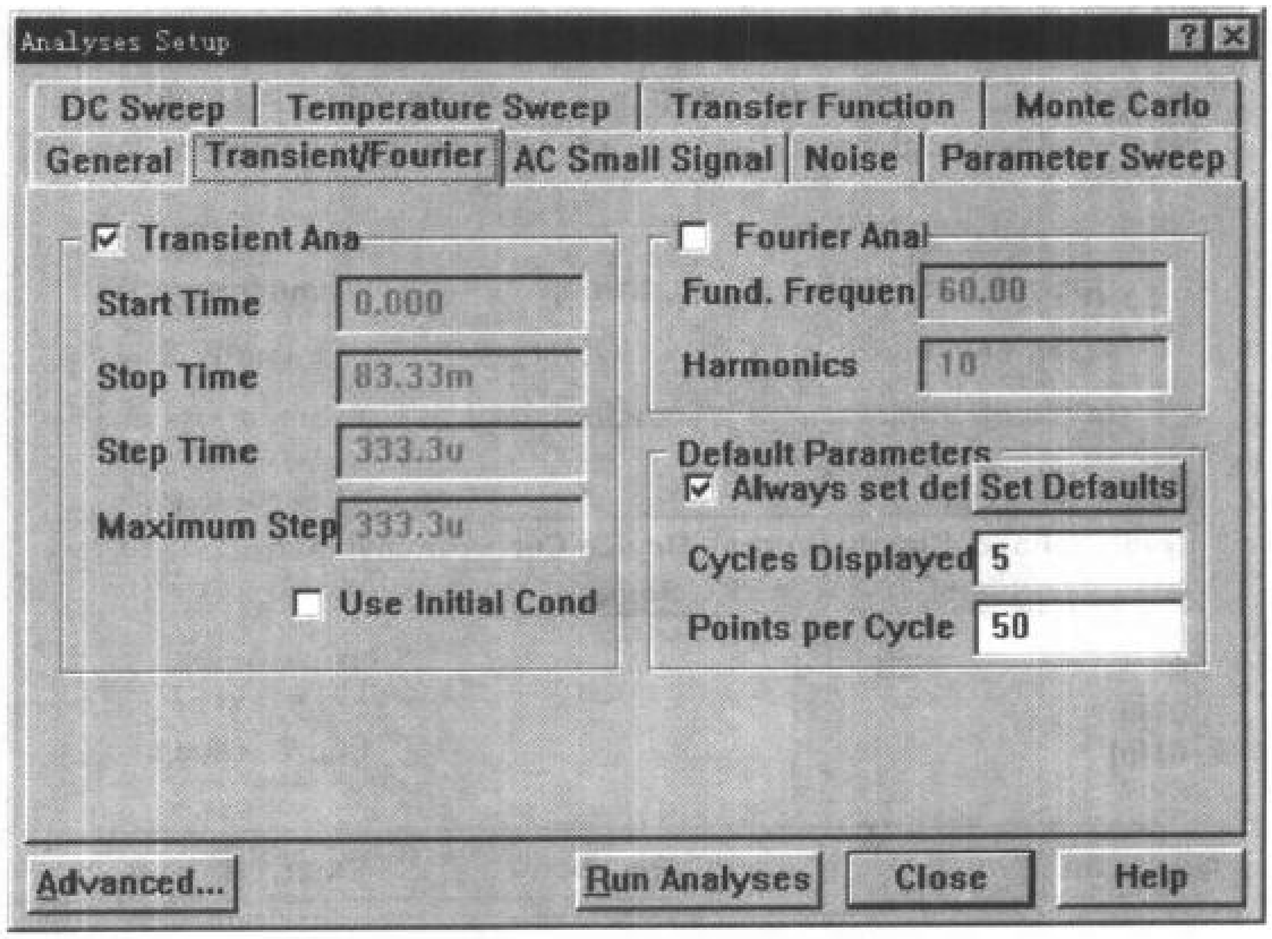


图 14.24　设置瞬态分析 / 傅里叶分析参数选项卡

14.4.3　傅里叶分析（Fourier Analysis）

傅里叶分析是计算了瞬态分析结果的一部分，得到基频、DC 分量和谐波。不是所有的瞬态结果都要用到，只用到瞬态分析终止时间之前的基频的一个周期即可。若 PERIOD 是基频的周期，则 PERIOD＝1 / FREQ，就是说，瞬态分析至少要持续 1 / FREQ 秒。

如图 14.24 所示，要进行傅里叶分析，必须选中 Transient Analysis 复选框。在此对话框中，可设置傅里叶分析的参数：

●Fund. Frequency 傅里叶分析的基频。

●Harmonics 所需要的谐波数。

傅里叶分析中的每次谐波的幅值和相位信息将保存在 Filename . sim 文件中。

14.4.4　交流小信号分析（AC Small Signal analysis）

交流小信号分析将交流输出变量作为频率的函数计算出来。先计算电路的直流工作点，决定电路中所有非线性器件的线性化小信号模型参数，然后在设计者所指定的频率范围内对该线性化电路进行分析。

交流小信号分析所希望的输出通常是一传递函数，如电压增益、传输阻抗等。

在 SIM99 中设置交流小信号分析的参数通过 AC Small Signal analysis 选项卡实现，交流小信号分析参数选项卡如图 14.25 所示。

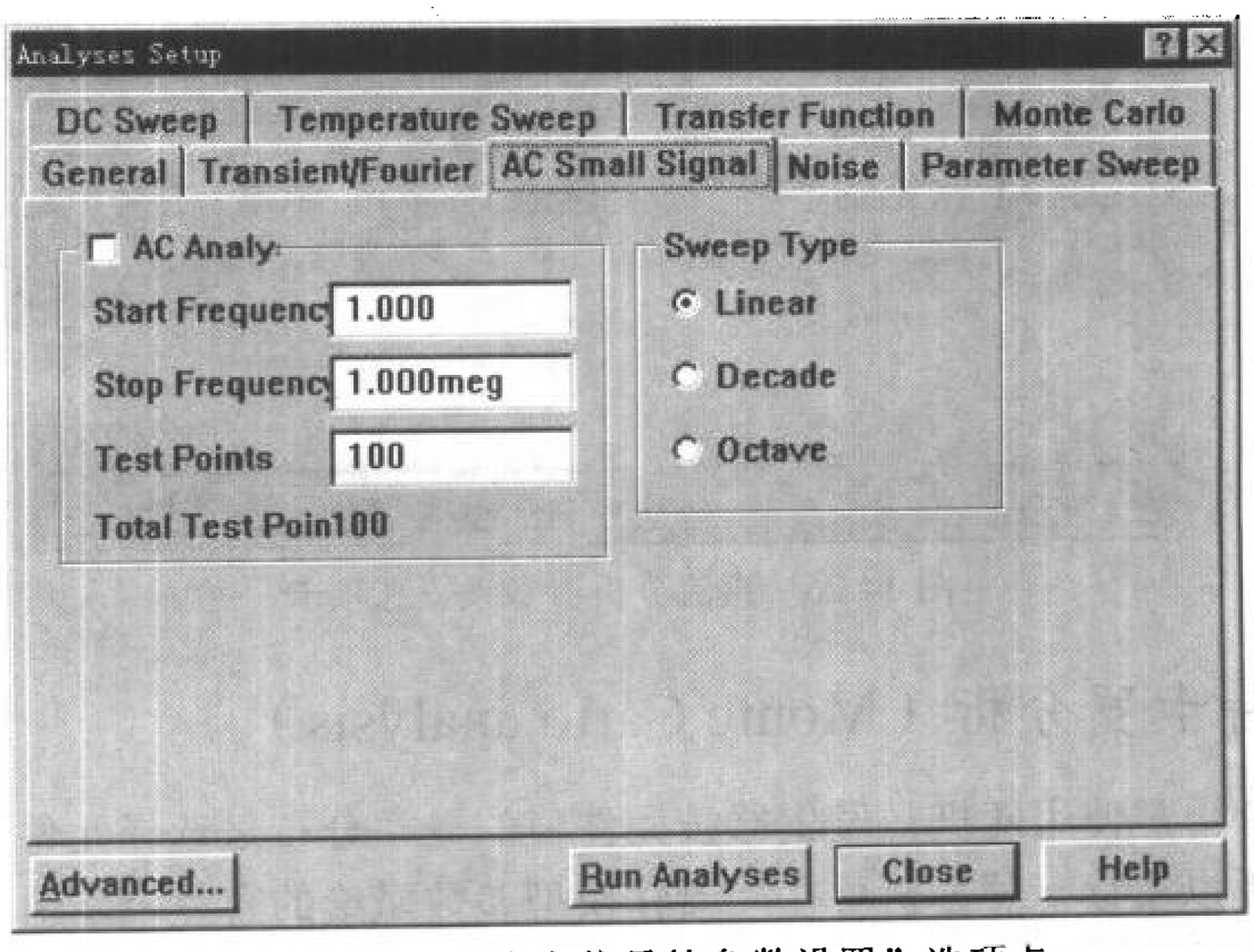


图 14.25　“交流小信号的参数设置”选项卡

图中的扫描类型和测试点数目决定了频率的增量。关于它们的定义如表 14.2 所示。

表 14.2　扫描类型和测试点数的定义

扫 描 类 型	测 试 点 数 定 义
Linear	定义扫描中测试点总数
Decade	定义扫描中 10 个测试点数
Octave	定义扫描中 8 个测试点数

在进行交流小信号分析前，电路原理图必须包括至少一个交流源，且该交流源已适当设置过。该交流源在开始频率到终止频率间扫描。

扫描正弦波的幅值和相位在原理图中的激励源的 Part Field 中定义。

14.4.5　直流分析（DC Sweep analysis）

直流分析产生直流转移曲线。直流分析将执行一系列的静态工作点分析，从而改变前述定义的所选择源的电压。设置中，可定义可选辅助源。

在 SIM99 中设置直流分析的参数通过 DC Sweep analysis 选项卡实现，直流分析参数设置选项卡如图 14.26 所示。

图 14.26 中的 Source Name 定义了电路中的独立电源；Start Value, Stop Value 和 Step Value 定义了扫描范围和分辨率。

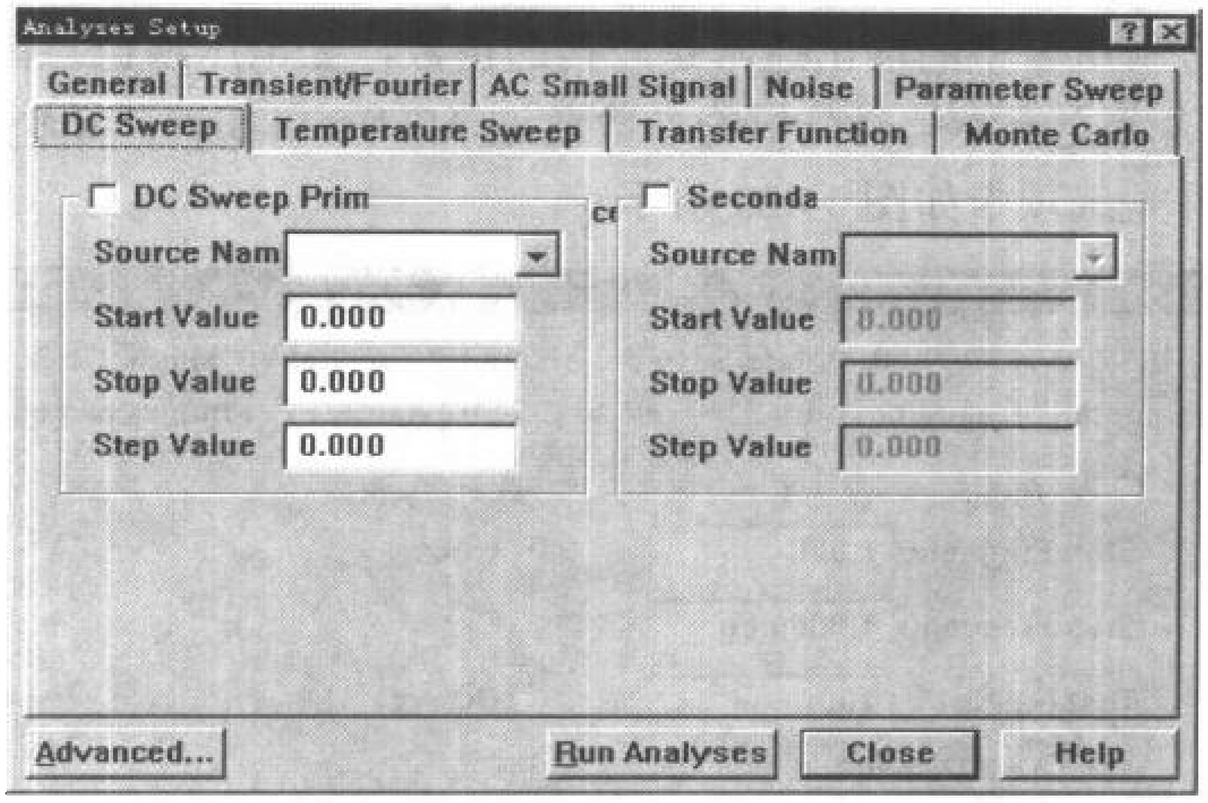


图 14.26　直流分析参数设置选项卡

14.4.6　蒙特卡罗分析（Monte Carlo analysis）

蒙特卡罗分析是使用随机数发生器按元件值的概率分布来选择元件，然后对电路进行模拟分析。所以蒙特卡罗分析可在元器件模型参数赋给的容差范围内，进行各种复杂的分析，包括直流分析、交流及瞬态特性分析。这些分析结果可以用来预测电路生产时的成品率及成本等。

在 SIM99 中设置蒙特卡罗分析的参数通过 Monte Carlo analysis 选项卡实现，蒙特卡罗直流分析参数设置选项卡如图 14.27 所示。

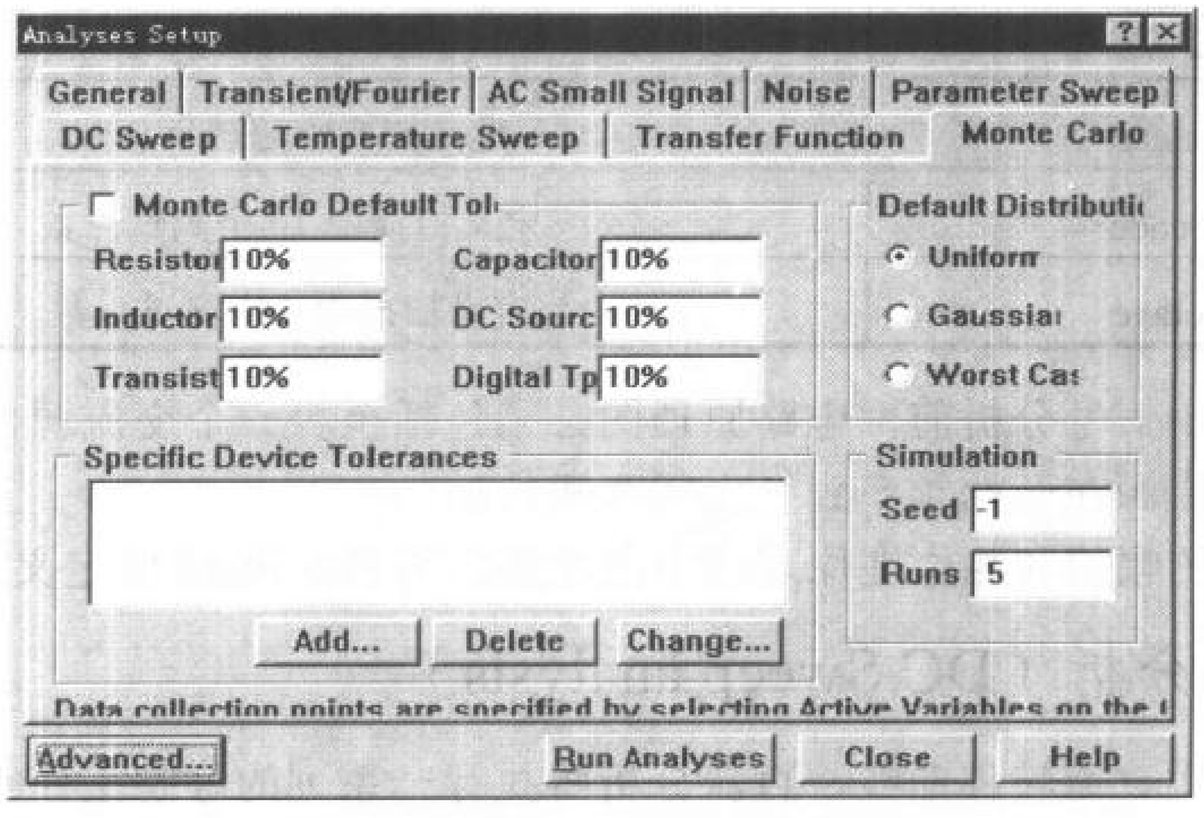


图 14.27　蒙特卡罗分析参数设置选项卡

蒙特卡罗分析是在给定电路中各元件容差范围内的分布规律，然后用一组组的随机数对各元件取值。SIM99 中元件的分布规律有：

●Uniform 为一平直的分布，器件值在定义的容差范围内统一分布。

●Gaussian 为高斯曲线分布，中心的定义值容差为±3。

●Worst Case 与 Uniform 类似，但只使用该范围的结束点。

对话框中的 Runs 选项，为设计者定义的仿真数，如定义 10 次，则将在容差允许范

围内，每次运行将使用不同的器件值来仿真 10 次。设计者如果希望用一系列的随机数来仿真，则可设置 Seed 选项，该项的默认值为-1。

蒙特卡罗分析的关键在于产生随机数。随机数的产生依赖于计算机的具体字长。用一组随机数取出一组新的元件值，然后就作指定的电路模拟分析，只要进行的次数足够多，就可得出满足一定分布规律的、一定容差的元件，在随机取值下的整个电路性能的统计分析。

蒙特卡罗分析的优点是：

●在比较复杂条件下，使用蒙特卡罗分析是得到一个现实解的唯一方法。

●该法对各种广泛的问题均适用且十分灵活。

缺点是：

●按照所要求的工作量和计算机时费用考虑，计算是较昂贵的。

●当电路的模型不精确或所用的概率分布不能准确地反映实际情况时，这种计算将存在各种固有的误差。

在具体电路模拟应用中，必须排选出那些对电路特性高敏感度的元件，使其容差足够小。对低敏感度的元器件则使其容差尽可能大。这样会使电路在保证预期的优良性能下，还能价廉，同时，分析运算时间也短。

14.4.7　扫描参数分析（Parameter Sweep analysis）

扫描参数分析允许设计者以自定义增幅扫描器件。扫描参数分析可以改变基本的器件和模式，但并不改变子电路的数据。

在 SIM99 中设置扫描参数分析的参数通过 Parameter Sweep analysis 选项卡实现，扫描参数分析选项卡如图 14.28 所示。

在参数域（Parameter）中输入参数。该参数可以是一个单独的标识符，如 C2；也可以是带有器件参数的标识符，如 U5[tp_val]。Start Value 和 Stop Value 定义了扫描的范围，Step Value 定义了扫描的步幅。如设计者选择了 Use Relative Values 复选框，则将设计者输入的上述值添加到已存在的参数中或作为默认值。

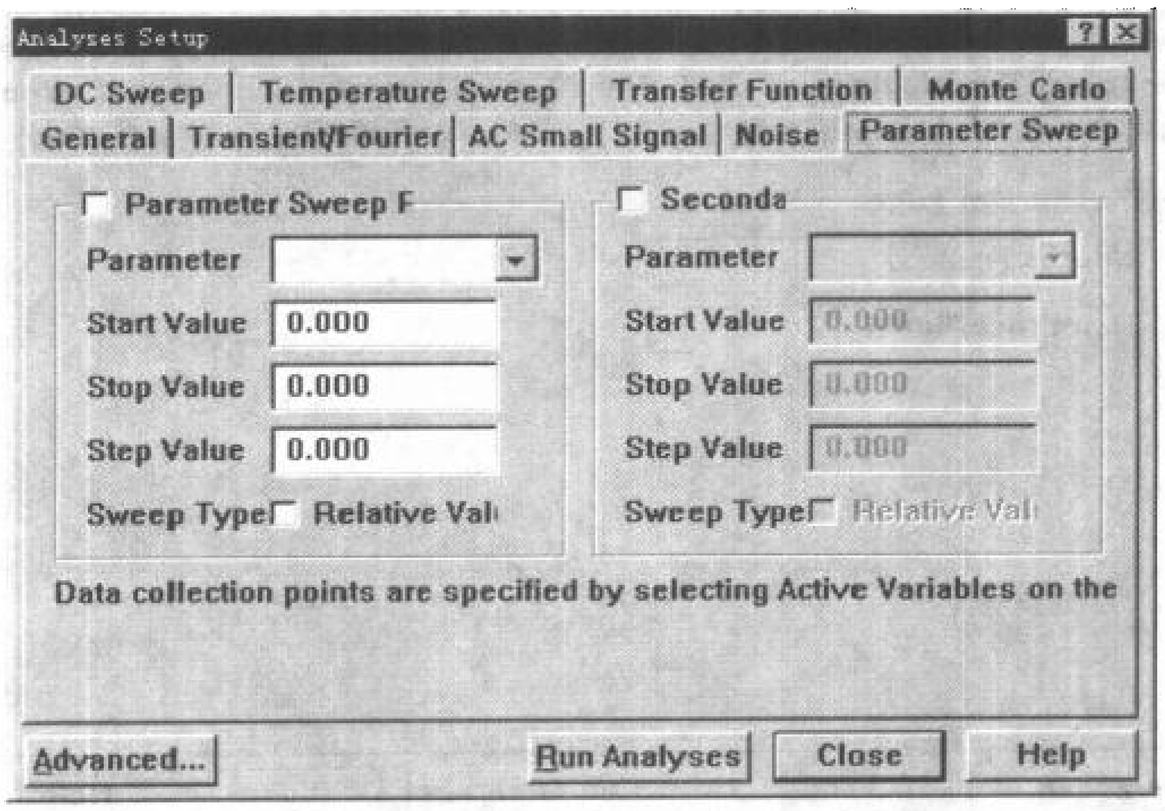


图 14.28　扫描参数分析对话框

14.4.8 扫描温度分析（Temperature Sweep analysis）

扫描温度分析是和交流小信号分析、直流分析及瞬态特性分析中的一种或几种相连的。该设置规定了在什么温度下进行模拟。如设计者给了几个温度，则对每个温度都要做一遍所有的分析。

在 SIM99 中设置扫描温度分析的参数通过 Temperature Sweep analysis 选项卡实现，扫描温度分析选项卡如图 14.29 所示。

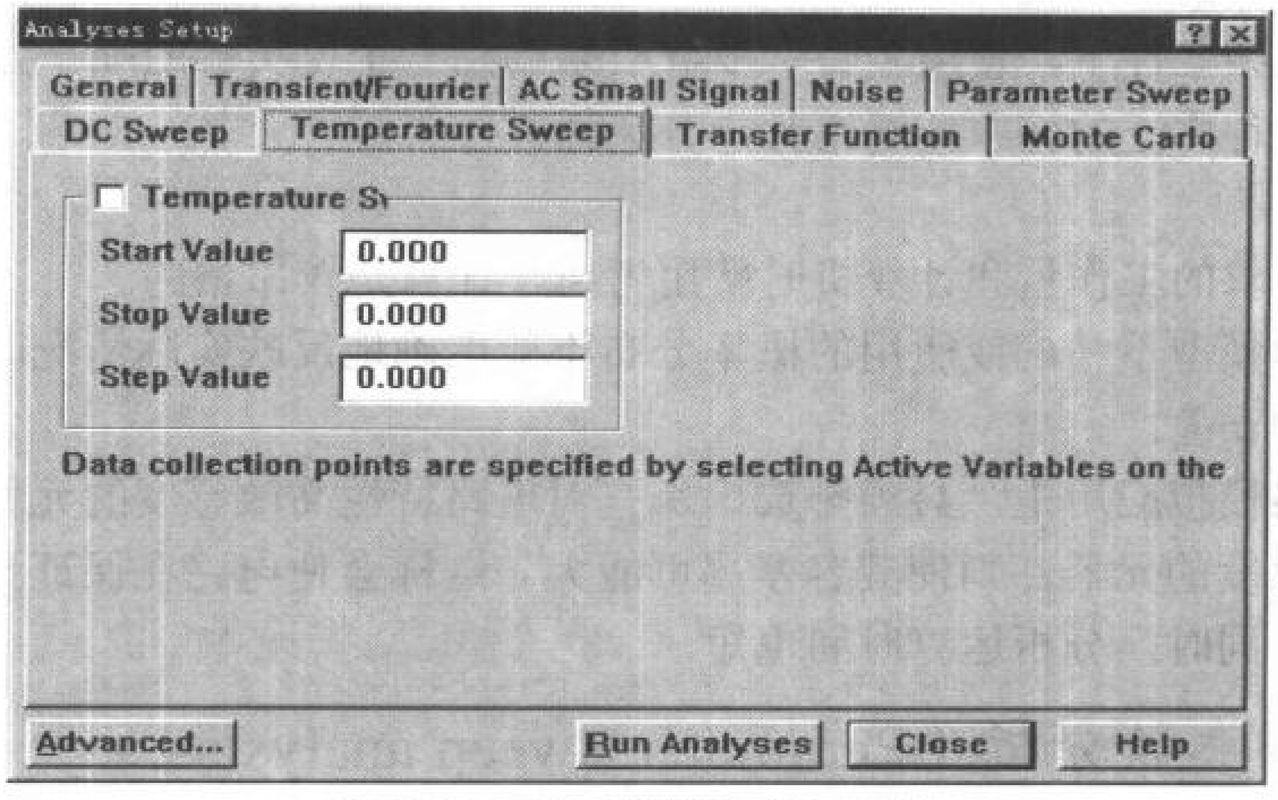


图 14.29 扫描温度分析选项卡

Start Value 和 Stop Value 定义了扫描的范围，Step Value 定义了扫描的步幅。在仿真中，如要进行扫描温度分析，则必须定义相关的标准分析。扫描温度分析只能被用在激活变量中定义的节点计算。

14.4.9 传递函数分析（Transfer Function）

传递函数分析计算直流输入阻抗、输出阻抗，以及直流增益。设置传递函数分析的参数通过 Transfer Function 选项卡实现，传递函数分析选项卡如图 14.30 所示。

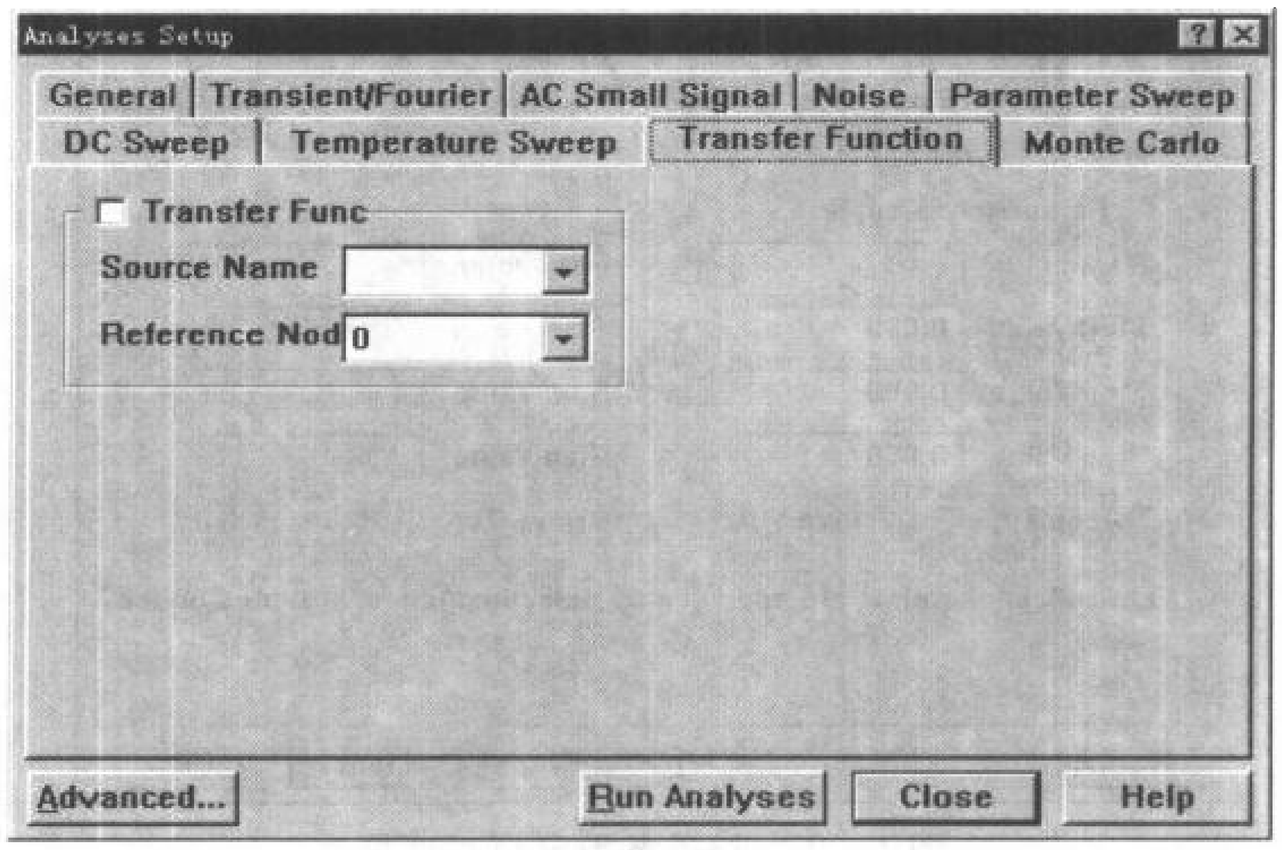


图 14.30 传递函数分析选项卡

在 Source Name 中可定义引用的输入源。在 Reference Node 中可设置源的参数。

14.4.10　噪声分析（Noise analysis）

设置噪声分析的参数，可通过激活 Noise analysis 选项，可得到如图 14.31 所示的噪声分析设置对话框。

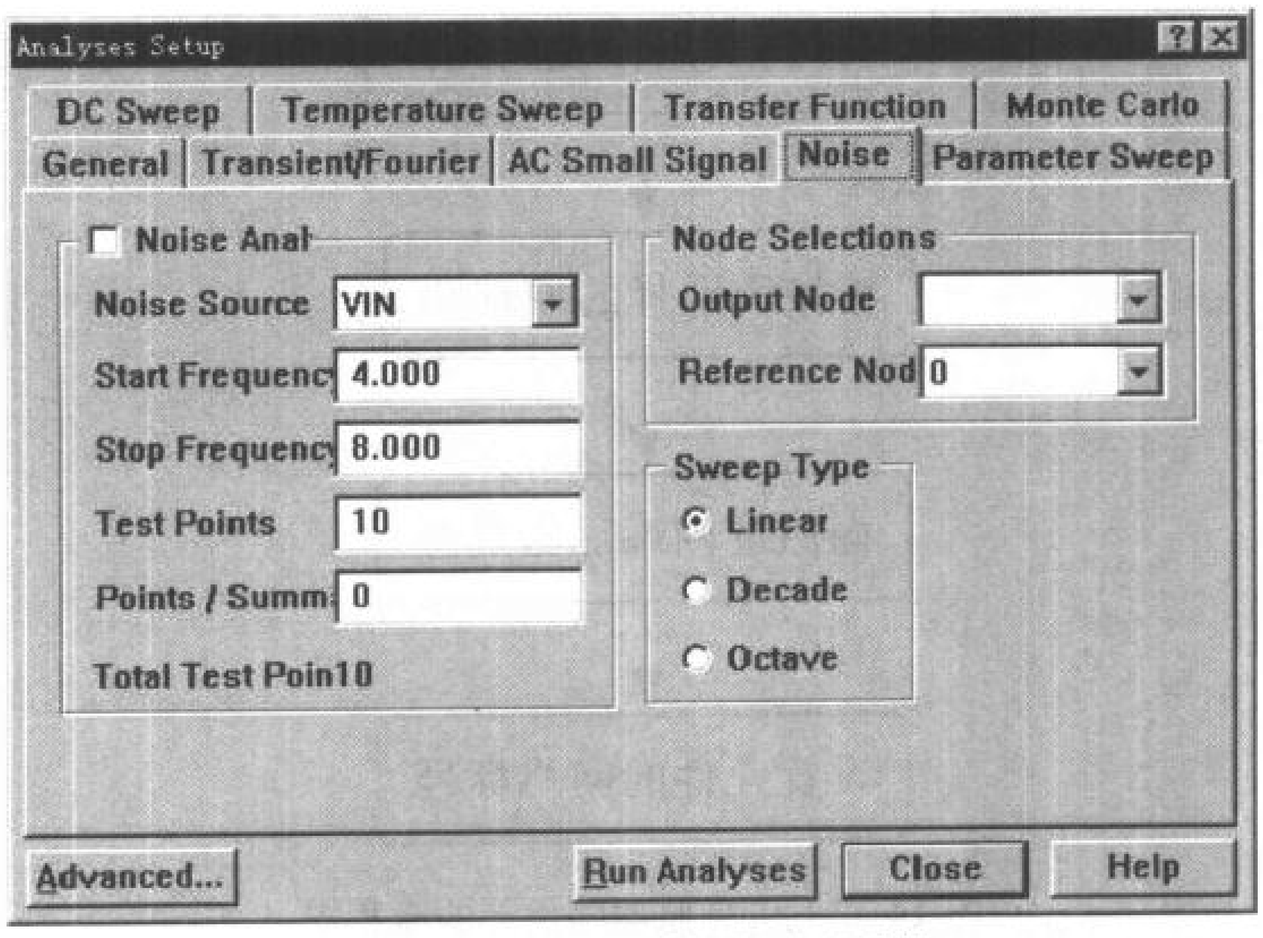


图 14.31　噪声分析设置对话框

电路中产生噪声的器件有电阻器和半导体器件，每个器件的噪声源在交流小信号分析的每个频率计算出相应的噪声，并传送到一个输出节点，所有传送到该节点的噪声进行 RMS（方均根）相加，就得到了指定输出端的等效输出噪声。同时计算出从输入源到输出端的电压（电流）增益，由输出噪声和增益就可得到等效输入噪声值。

14.5　设计仿真原理图

在对原理图进行仿真前，该原理图文件必须包含所需的所有必要的信息。以下是为使仿真可靠运行而需遵守的一些规则：

- 所有的元器件和部件须引用适当的仿真器件模型。
- 设计者必须放置和连接可靠的信号源，以便仿真过程中驱动整个电路。
- 设计者在需要绘制仿真数据的节点处必须添加网络标号。
- 如果必要的话，设计者必须定义电路的仿真初始条件。

设计仿真原理图的一般流程图如图 14.32 所示。设计仿真原理图需要调用仿真元件库，并在仿真元件库中选择仿真所用的原理图元件。

1．调用元件库

在 Protel 99 中，默认的原理图库包含在一系列的设计数据库中，每个数据库中有数目不等的原理图库。设计中，一旦加载数据库，则该数据库下的所有库都将列出来。原理图仿真用库在 \ Library \ Sch \ SIM . ddb 中。

在仿真用数据库 SIM.ddb 加载后，如图 14.33 所示的包含在 SIM.ddb 中的 28 个后

缀名为.lib 的原理图库将列出在 Browse 栏内。

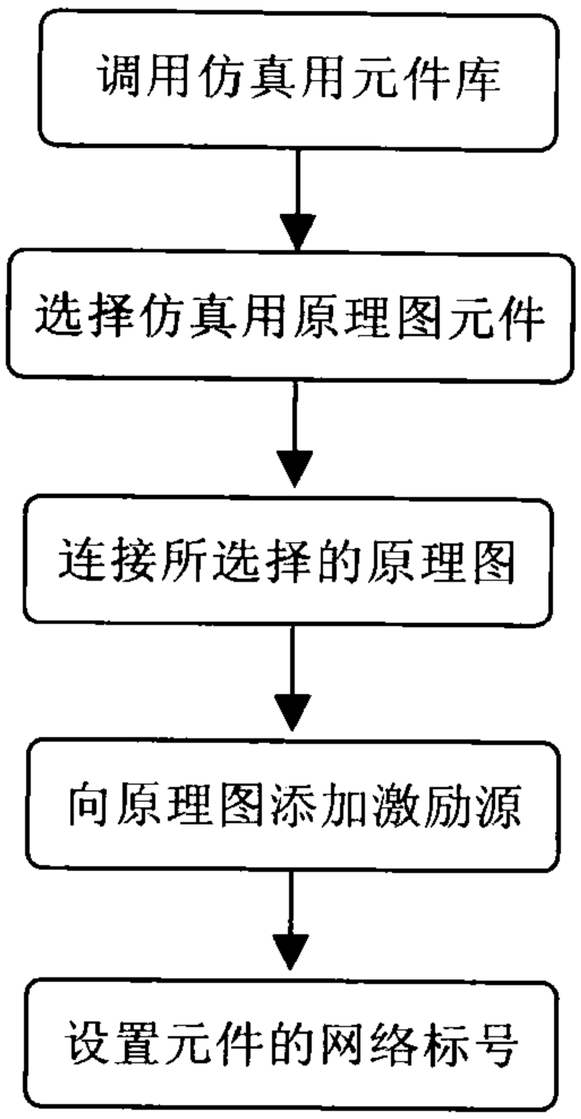


图 14.32　仿真原理图设计的流程图

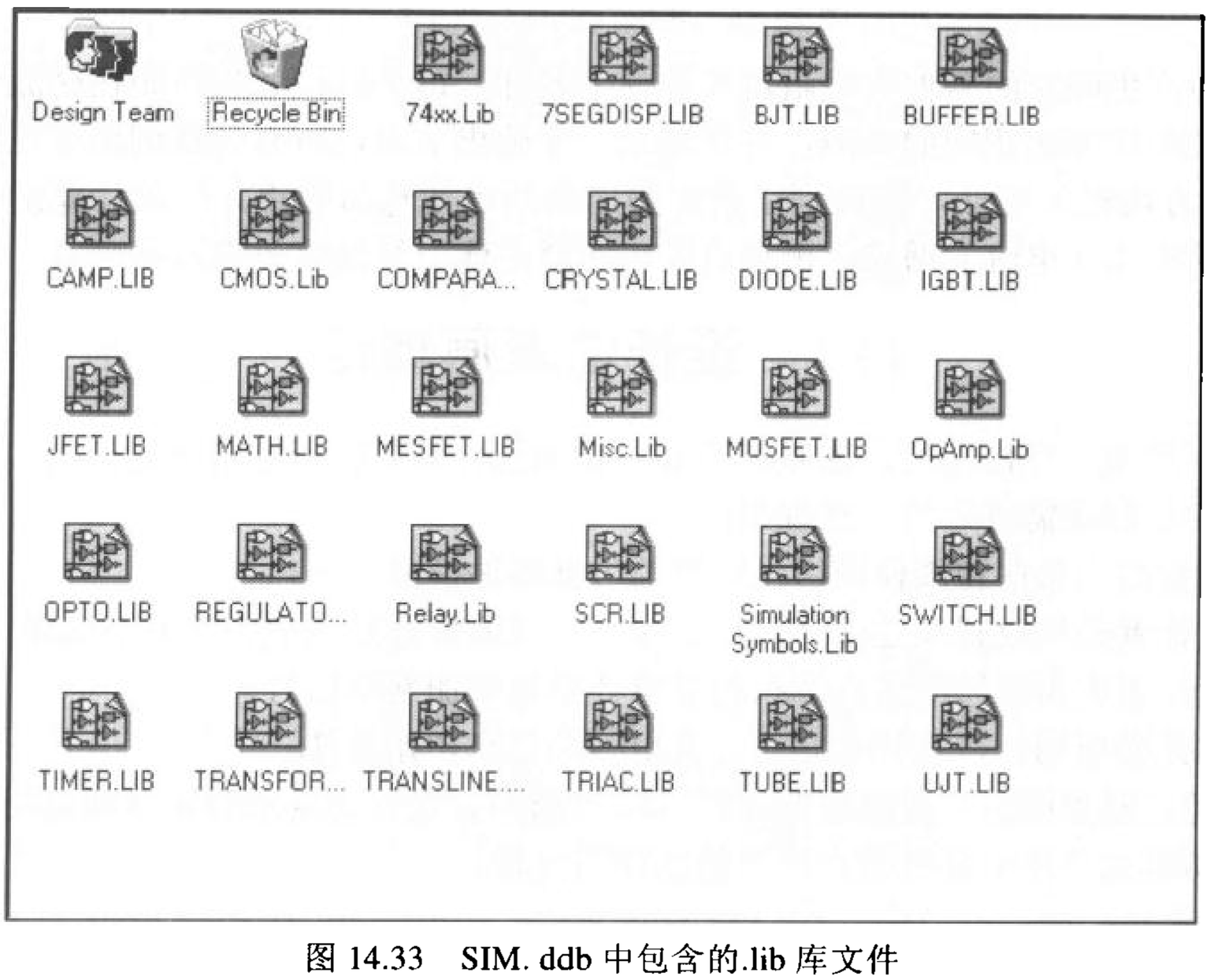


图 14.33　SIM. ddb 中包含的.lib 库文件

2．选择仿真用原理图元件

为了执行仿真的分析，原理图中所放置的所有部件都必须包含特别的仿真信息，以

便仿真器正确对待所放置的所有的部件。一般情况下，原理图中的部件必须引用适当的 Spice 器件模型。

创建仿真用原理图的简便方法是使用 Protel 仿真库中的部件。Protel 99 包含了大约 6400 多个元器件模型，这些模型都是为仿真准备的。只要将它们放在原理图上，该元件将自动连接到相应的仿真模型文件上。在大多数情况下，设计者只需从如图 14.33 所示的库中选择一元件，设定它的值，就可以进行仿真了。每个元件包含了 Spice 仿真用的所有的信息，包含了标号前缀信息和多部分管脚的映射。

Spice 支持很多其他的特性，允许设计者更精确地塑造器件行为，比如，定义一个电阻的操作温度等。这个额外的信息可以在元件属性对话框中的 Part Fields 中修改。

● 激励源　给所设计电路一个合适的激励源，以便仿真器进行仿真。

● 添加网络标号　设计者需在需要观测输出波形的节点处，定义网络标号，以便于仿真器的识别。

3．仿真原理图

在设计完原理图后，就可以对该原理图进行 ERC 检查，如有错误，返回原理图设计。

完成前面的各部分操作后，设计者就需对该仿真器设置，决定对原理图进行何种分析，并确定该分析采用的参数。设置不正确，仿真器可能在仿真前报告警告信息，仿真后将仿真过程中的错误写入 Filename.err 文件中。

仿真完成后，将输出一系列的文件，供设计者对所设计的电路进行分析。具体的输出文件和具体的步骤详见实例。

14.6　模拟电路仿真实例

采用 SIM99 进行混合信号仿真的设计流程如图 14.34 所示。

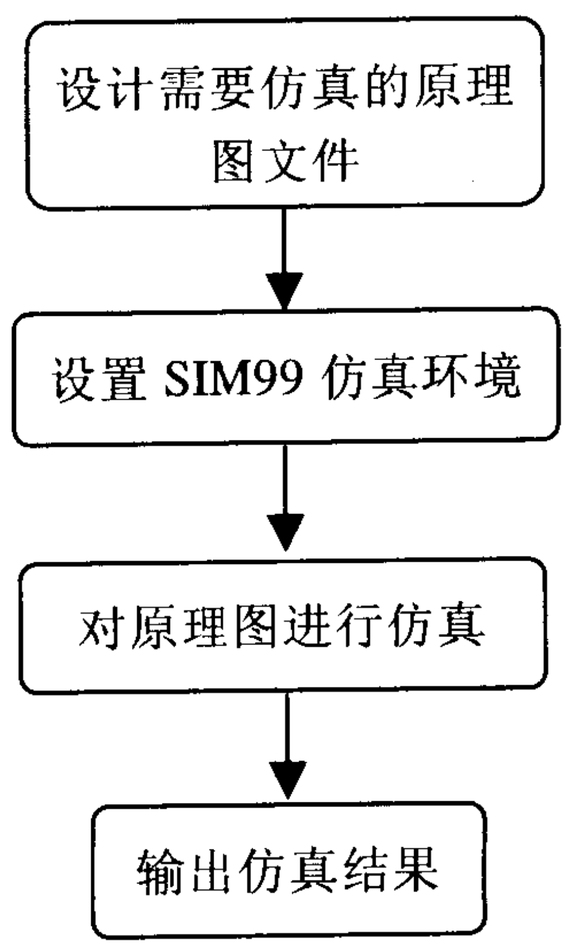


图 14.34　电路仿真的一般流程

下面将通过对一个简单模拟电路的仿真，具体说明 Protel 99 中仿真器的使用。

（1）生成原理图文件。这是进行仿真的基础和前提。在此实例中，采用如图 14.35 所示的模拟电路。这是一个简单的 RC 电路。采用这一简单的电路，只是为了说明电路的仿真过程。

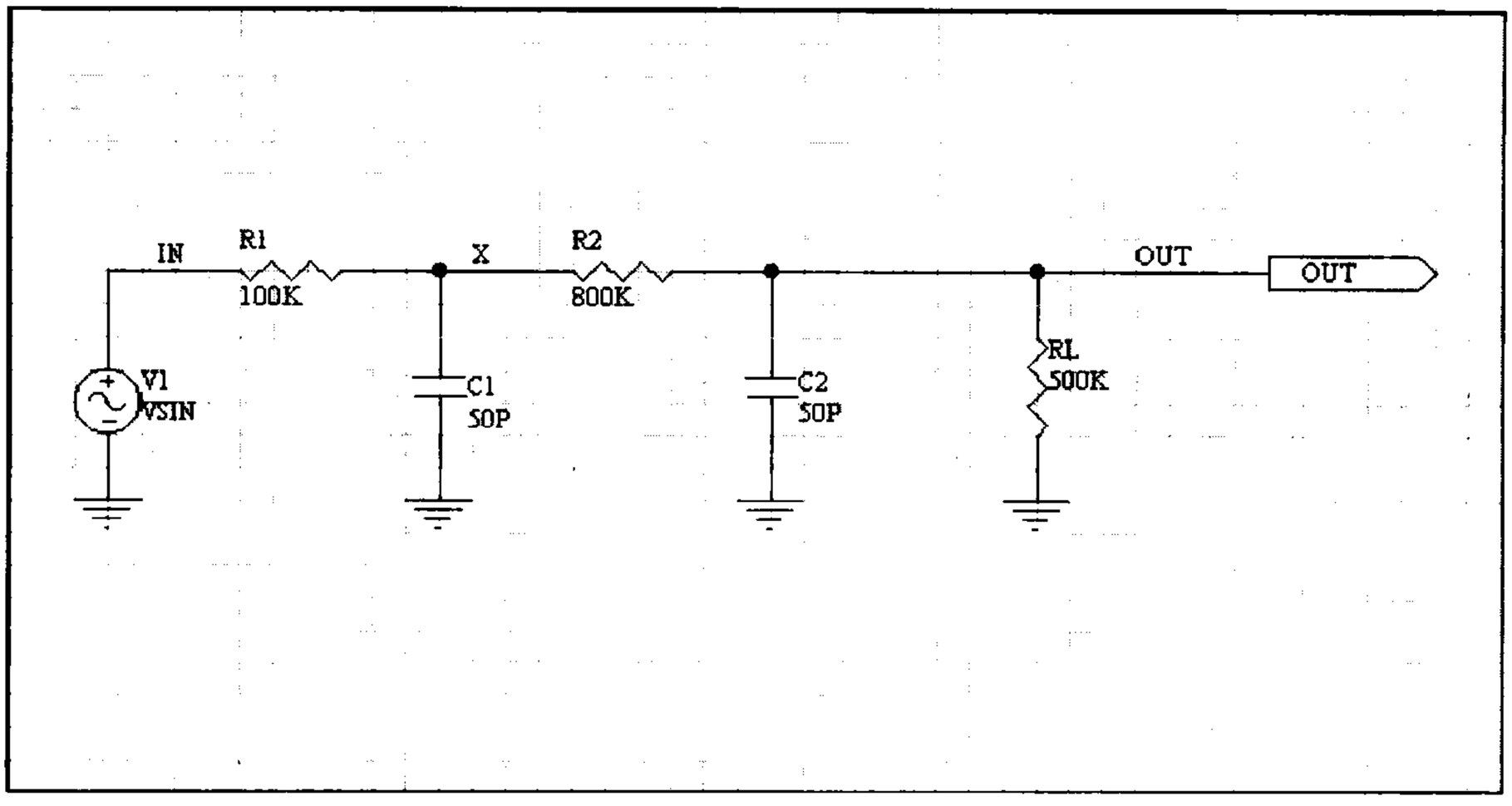


图 14.35　RC 电路实例

在该电路中定义了一个正弦波电压源。同时，在需要显示波形的几处添加了网络标号，如 IN、X 和 OUT，用于显示输入波形、输出波形以及一些中间波形。

（2）仿真器的设置。仿真的设置视具体的电路而定。在这次仿真中，采用如图 14.36 示的仿真设置项，将对电路进行瞬态分析和交流小信号分析。

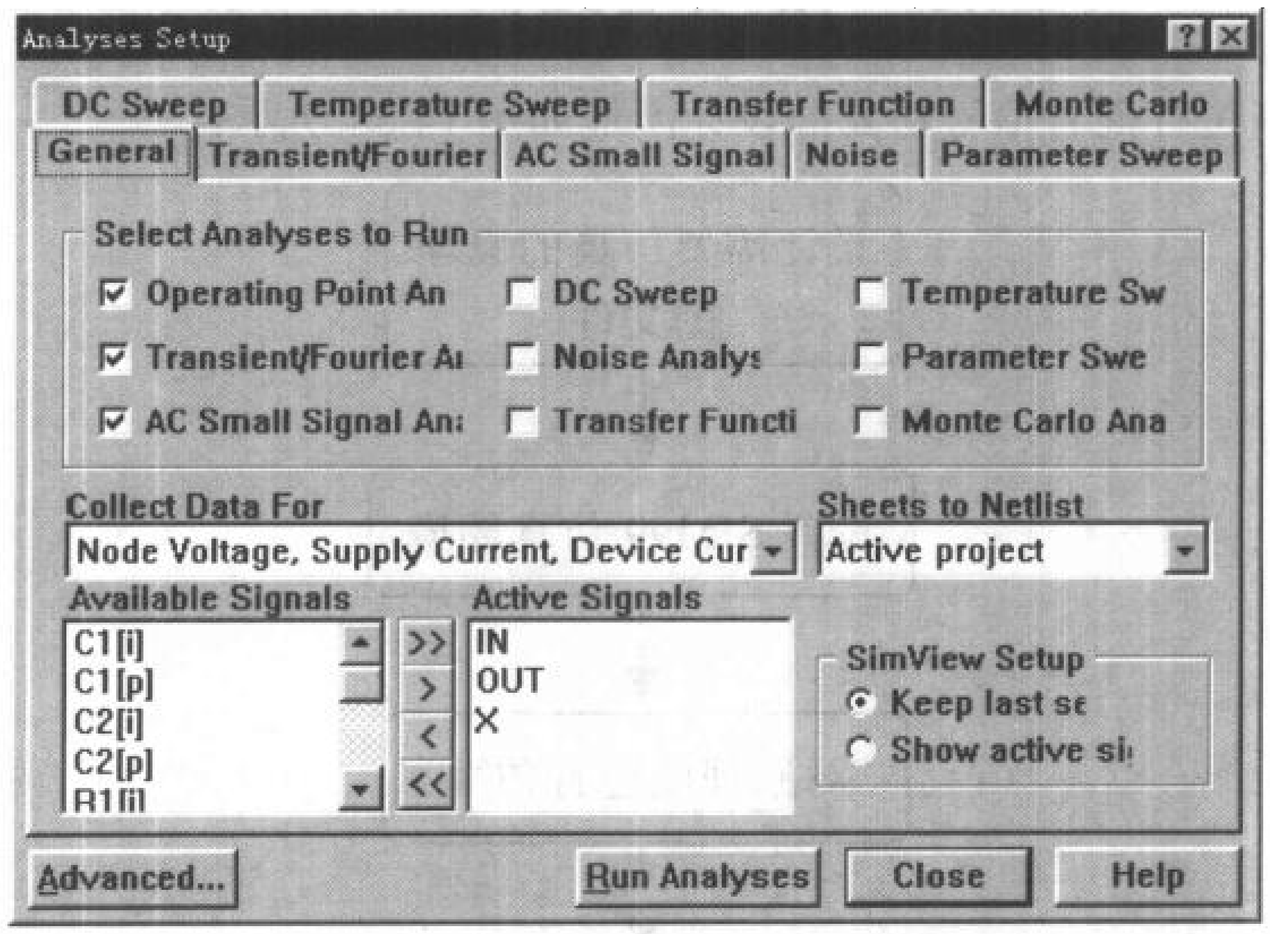


图 14.36 仿真该原理图时的仿真器设置

（3）设置完以后，单击 Run Analyses 按钮开始仿真，或单击 Close 按钮结束该设置。仿真完成后，SIM99 界面如图 14.37。该界面显示了仿真器所生成的一些文件。

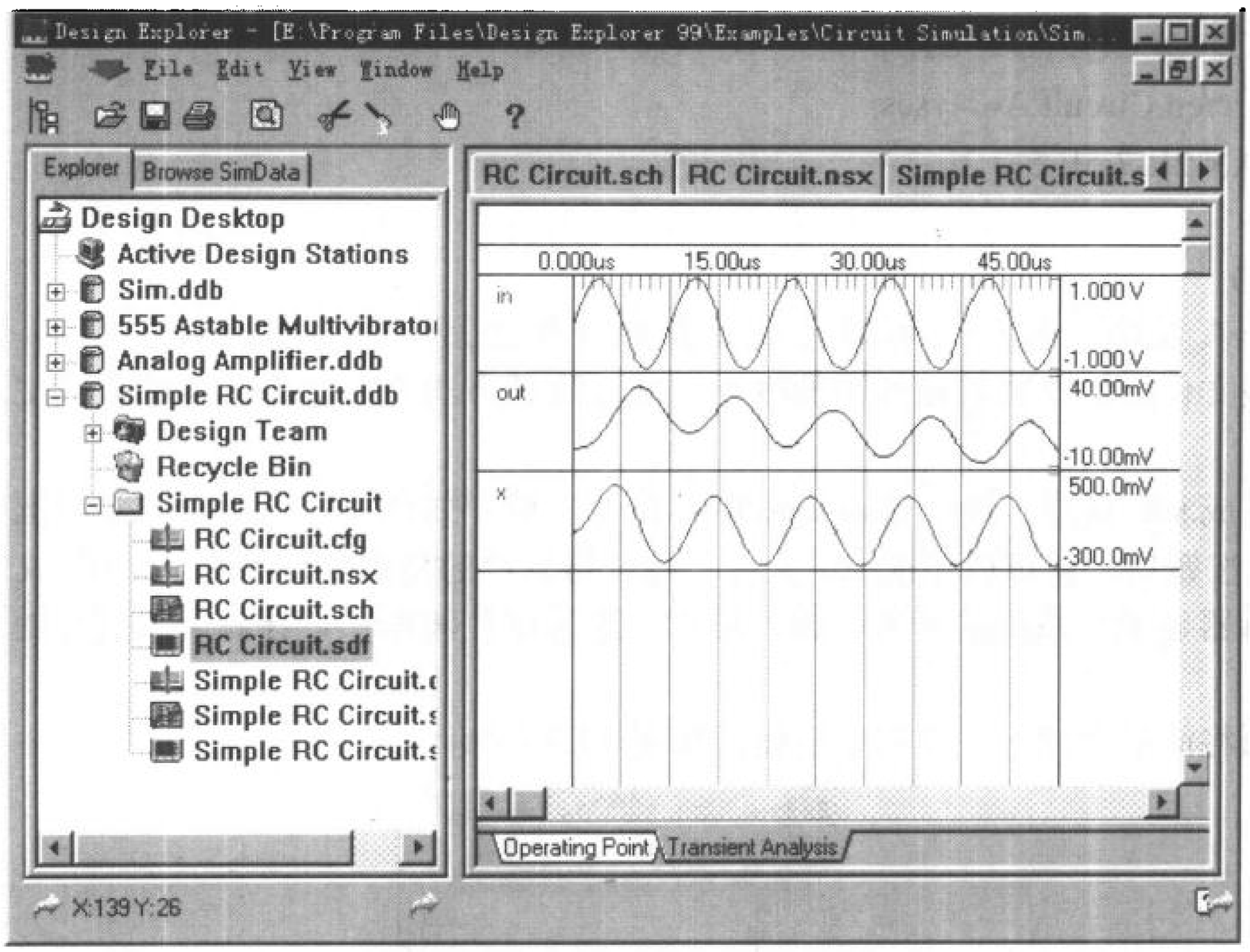


图 14.37　仿真完成后的界面图

在仿真设置后，将生成“.cfg”文件，前缀即为当前的 SCH 文件名。该文件以文本的方式记录下了仿真器的设置环境。配置文件是相应于图 14.35 选择项的一些配置。至于其他的配置，配置文件中关于该设置的等式右边都为空，或为 0 或 False。

（4）仿真器将输出仿真结果。仿真器的输出文件为“.nsx”和“. sdf”文件。其中，“. nsx”文件为原理图的 SPICE 模式表示，设计者可借助该文件更好地了解源文件。“.sdf”为输出波形的显示。

●生成.nsx 文件　当设置好仿真参数后，可以执行 Simulate/Create SPICE Netlist 菜单命令，仿真器生成的“. nsx”文件如下所示。

```
*SPICE Netlist generated by Advanced Sim server on 00-4-12 22:46:18
*for: RC Circuit.nsx
*Schematic Netlist:
C1 X 0 50P
C2 OUT 0 50P
R1 IN X 100K
R2 X OUT 800K
RL 0 OUT 500K
V1 IN 0 DC 1 SIN(0 1 100K 100n 100n 50u) AC 1 0
.SAVE 0 IN OUT X V1  branch @V1[z] @C1[i] @C2[i] @R1[i] @R2[i] @RL[i]
@C1[p]
.SAVE @C2[p] @R1[p] @R2[p] @RL[p] @V1[p]
*PLOT TRAN -1 1 A=@C1[i]
```

*PLOT OP -1 1 A=@C1[i]

*Selected Circuit Analyses:

.TRAN 2E-7 5E-5 0 2E-7

.OP

.END

在仿真器中，设计者可以在设计好原理图之后，生成“. nsx”文件。便于设计者通过该文件更好地完善原理图的设计。通过这种方式和启动仿真器的方式生成的文件相同。

●生成.sdf 文件　执行 Simulate/Run 命令，或在如图 14.36 所示的对话框中按 Run Analysis 按钮后，就可以生成.sdf 文件。经过仿真器的仿真后，将在“.sdf”文件中通过波形编辑器显示一系列的输入、输出波形。通过这些波形，设计者可以更好地分析原理图文件。

下面将简单介绍一下波形编辑器，如图 14.38 所示。

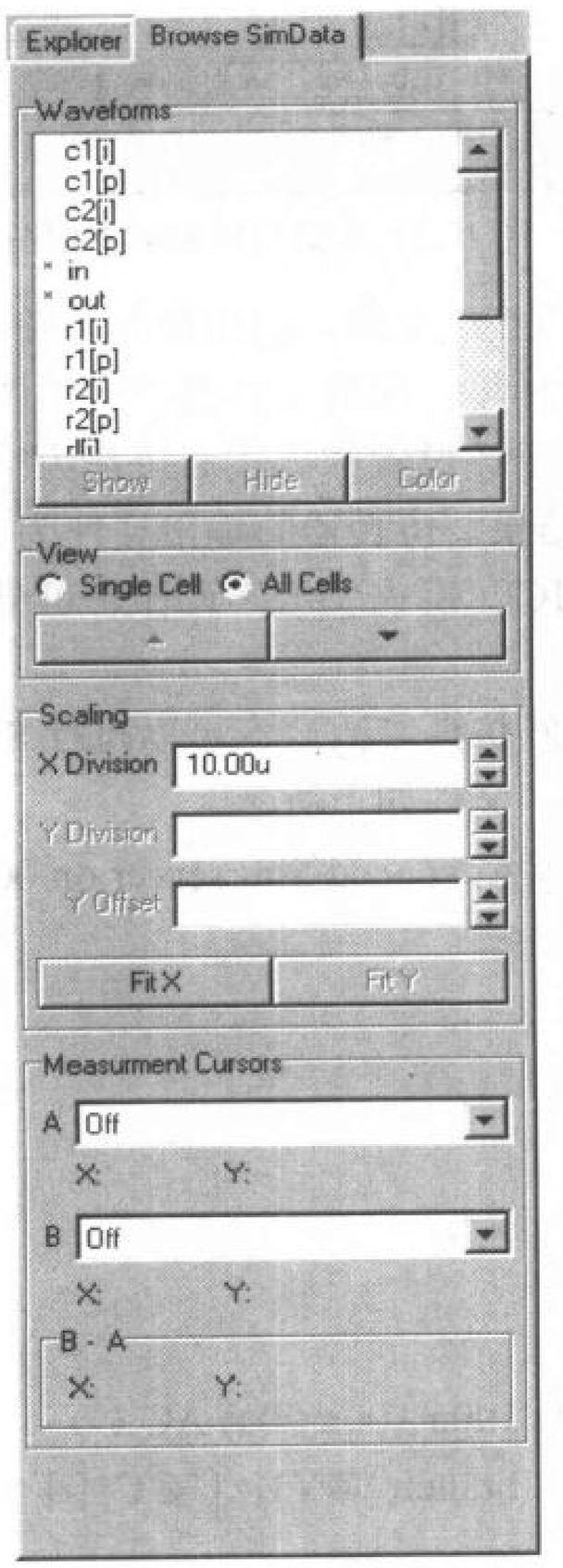


图 14.38　波形编辑器窗口

波形栏（Waveforms）内列出了所能显示的原理图中节点的波形，或某节点信号的

多次谐波波形。该栏下的三个按钮 Show、Hide 和 Color 分别用于显示波形、隐藏波形和改变波形颜色等。

波形编辑器中的 View 操作项用于选择在编辑器中是显示单一波形，还是显示所有选择了的波形。为更好地显示波形，在此选择显示单一波形。

在波形编辑器的 Scaling 操作框中可选择波形的时间上的增幅，以适应变化快的信号。

下面将通过这个波形显示器显示仿真后的一系列的波形。原理图静态工作点，如图 14.39 所示。

in	1.000 V
out	357.1mV
x	928.6mV

图 14.39　原理图的静态工作点

对原理图进行瞬态分析后，可得到如下的一些信号波形。

●输入信号 IN 的波形，如图 14.40 所示，该输入信号为周期约为 10μs，幅值为 1.0V 的正弦波信号。

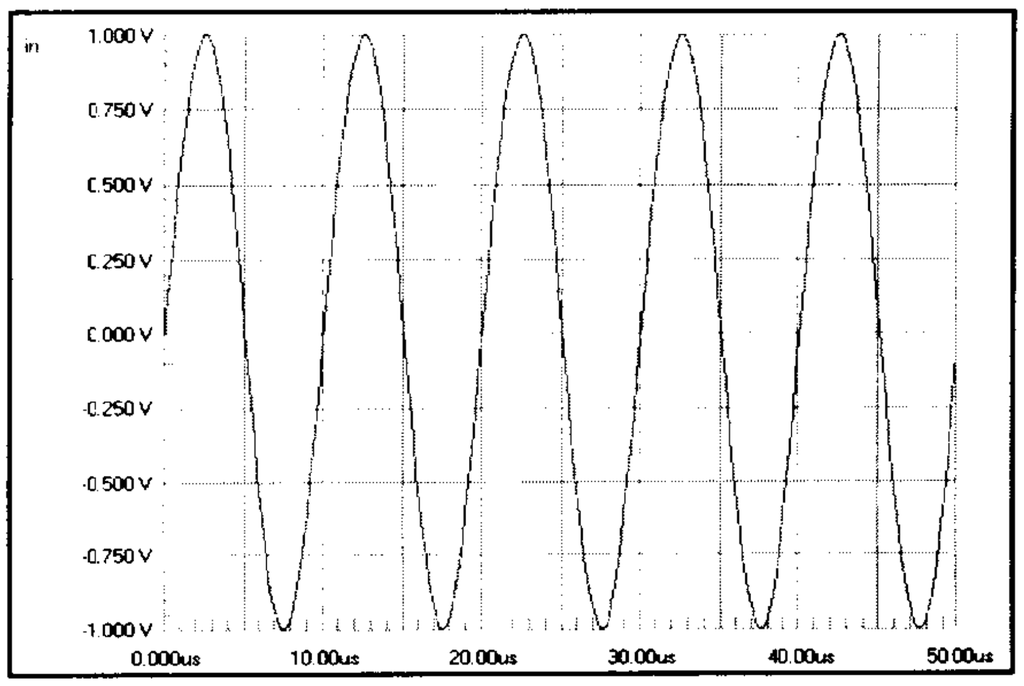


图 14.40　输入的周期正弦波信号

●该信号通过 RC 电路后可得到节点 OUT 的波形，如图 14.41 所示。

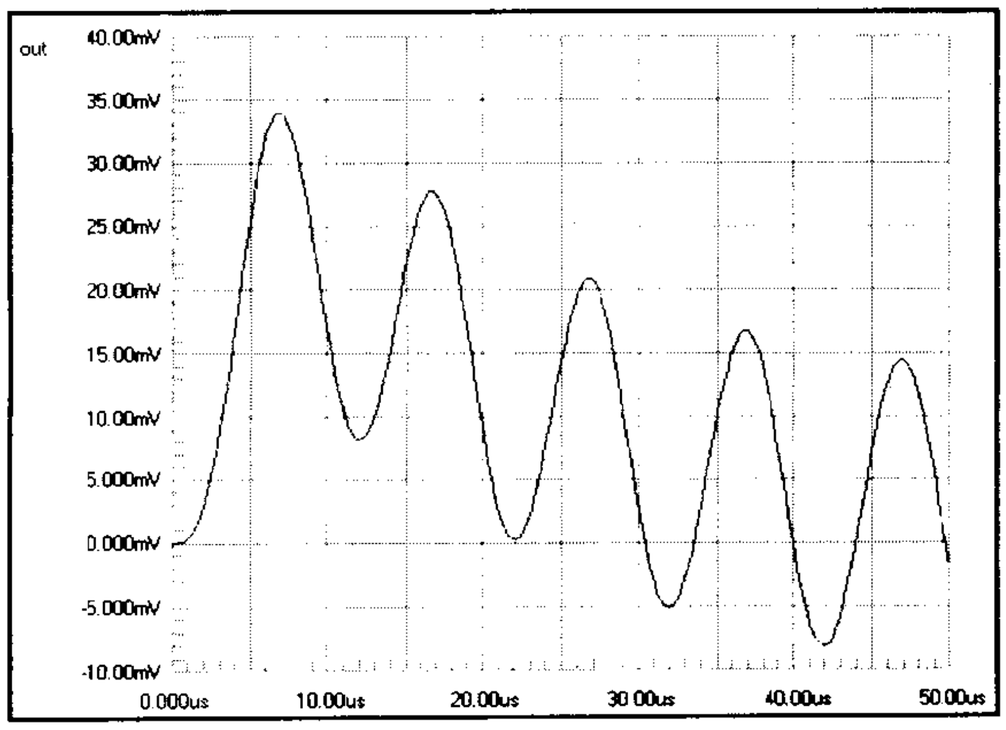


图 14.41　节点 OUT 处的信号波形

●该信号通过 RC 电路后可得到节点 X 处的波形，如图 14.42 所示。

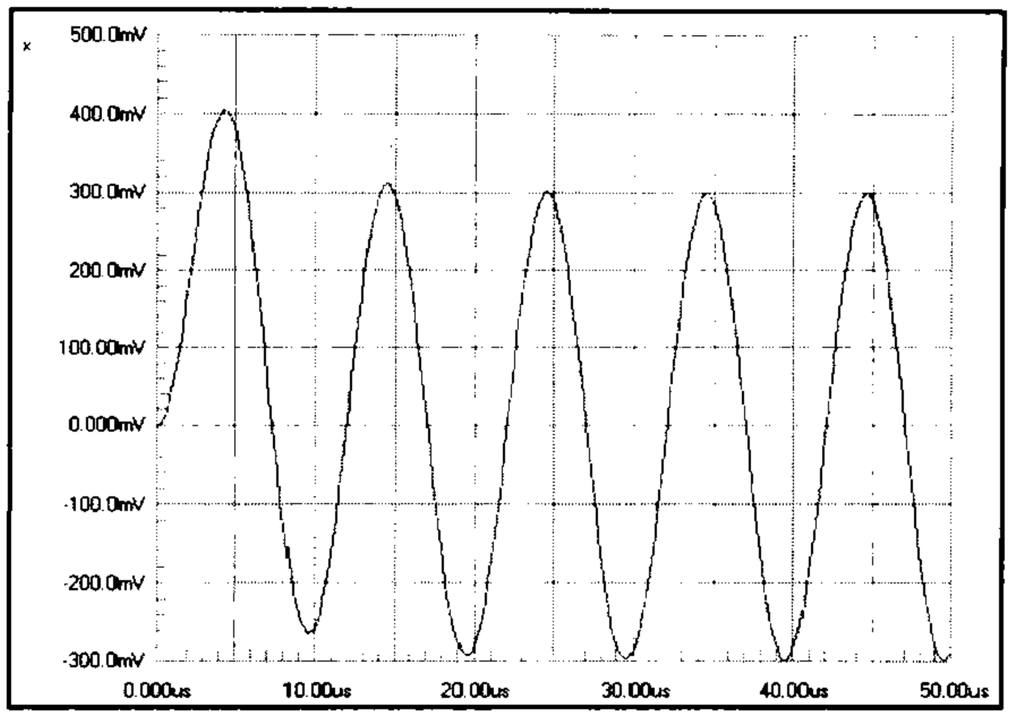


图 14.42　节点 X 的信号波形

设计者如选择多波形显示，则将设计者所选择的波形显示在同一窗口中。如图 14.43 所示。这便于信号间的比较。在该仿真中，则将上述的波形显示在同一窗口中。

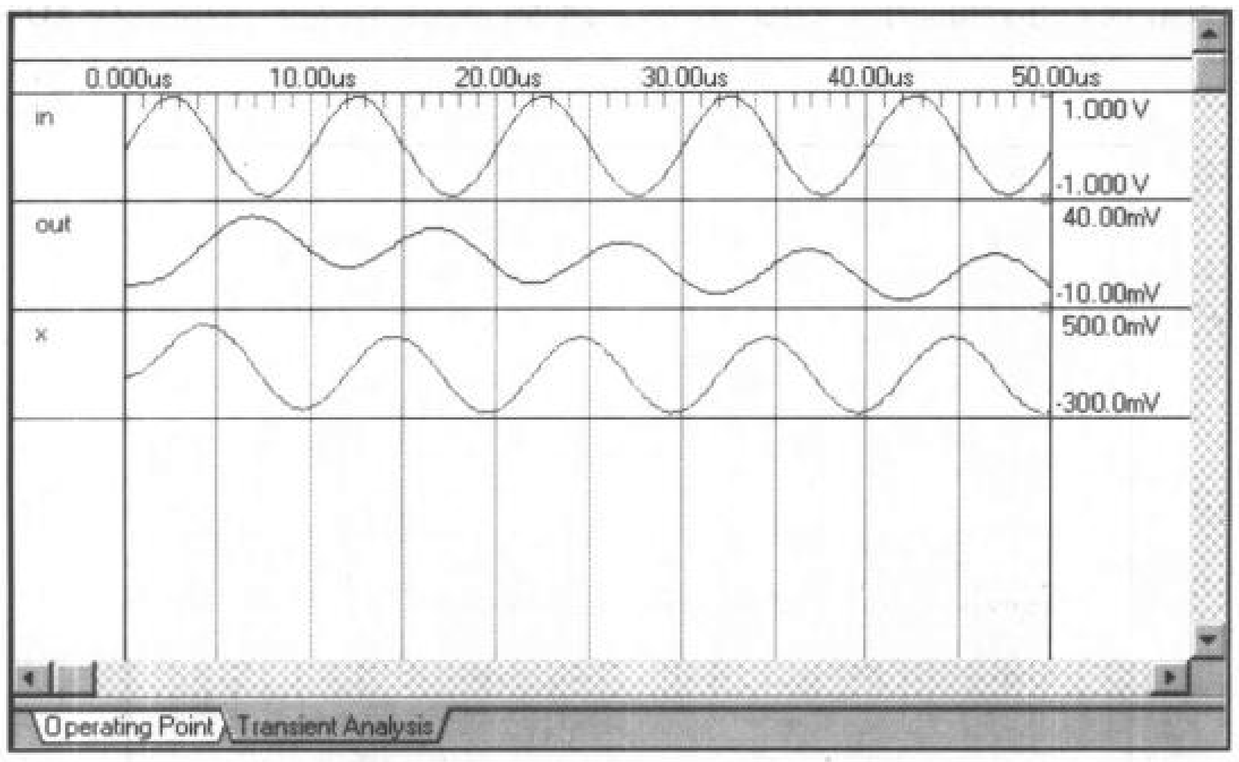


图 14.43　输入、输出和中间节点的集中显示

●对实例电路进行交流小信号分析后，可得如图 14.44 所示的波形。

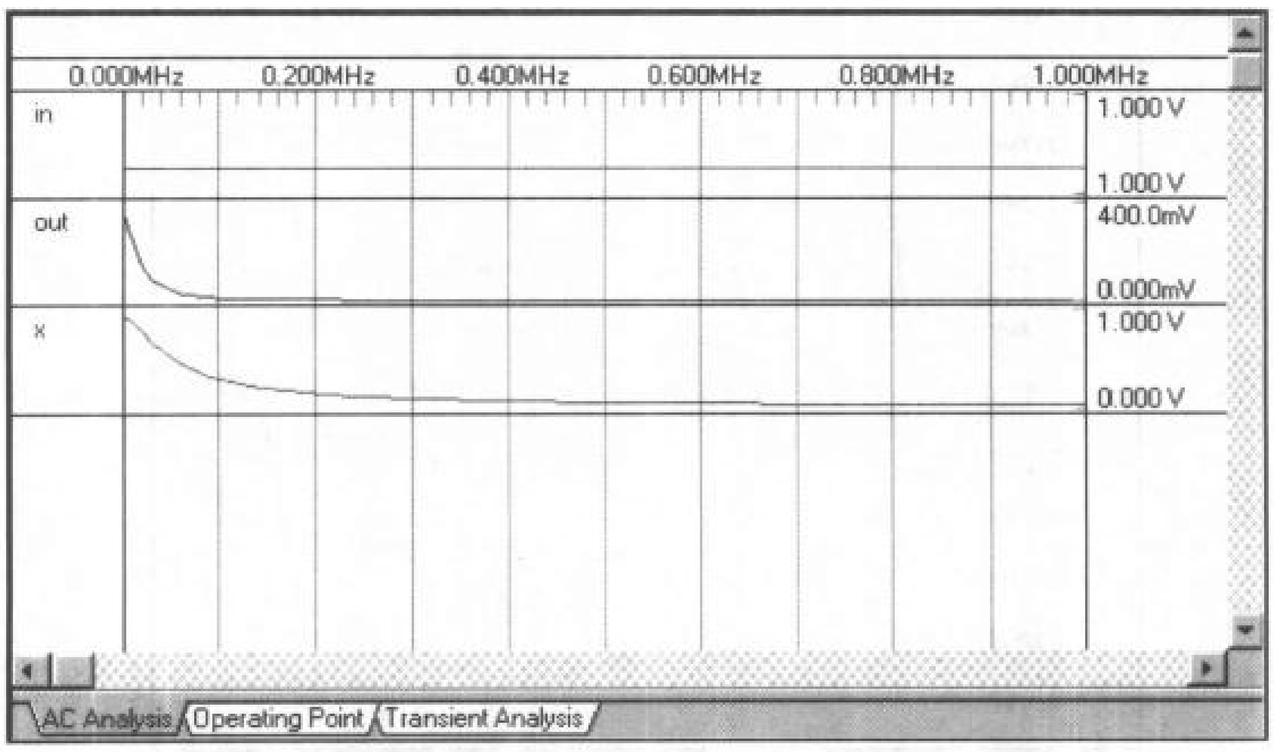


图 14.44　交流小信号分析得到的波形

关于原理图的其他仿真，在此不一一进行显示。读者可借助于上述的例子和步骤自行加以研究。

（5）设计者通过仿真完善原理图的设计。仿真器输出了一系列的波形。设计者借助这些波形，可以很方便地发现设计中的不足和问题。从而，不必经过实际的制版，就可完全了解所设计原理图的电气特性。

14.7　数字电路仿真实例

在实际应用中，除了模拟电路外，还有数字电路和数字/模拟混合电路。与模拟电路不同，在数字电路中，设计者主要关心的是各数字节点的逻辑状态（也称逻辑电平）。

数字节点就是仅与数字电路器件相连的节点，仿真该电路的结果就是计算电路中各个节点的值，对于数字节点，这些值就是逻辑电平（如“1”、“0”、“X”）。

大多数的数字电路元件有两种模型，第一个模型是计时模型，它描述器件的计时特性。第二个是 I/O 模型，它描述器件的负载和驱动特性，有几个特殊的数字电路元件仅有 I/O 模型。数字电路元件所起的作用和电阻等在模拟电路中所起的作用相似，每一个元件有一个或多个输入及一个或多个输出。而且有些元件（如触发器）具有记忆功能。

数字电路元件的计时特性是由计时模型和 I/O 模型共同决定的，计时模型用来设置像建立和持续时间那样的时间约束条件，传播延迟设置为计时模型中的延迟和由电路负载所决定的附加延迟之和，对于每个器件，其负载延迟由其负载及引线电容共同决定。

（1）生成原理图文件。在此例中，采用如图 14.45 所示的数字电路。该电路用来显示状态顺序计数功能。

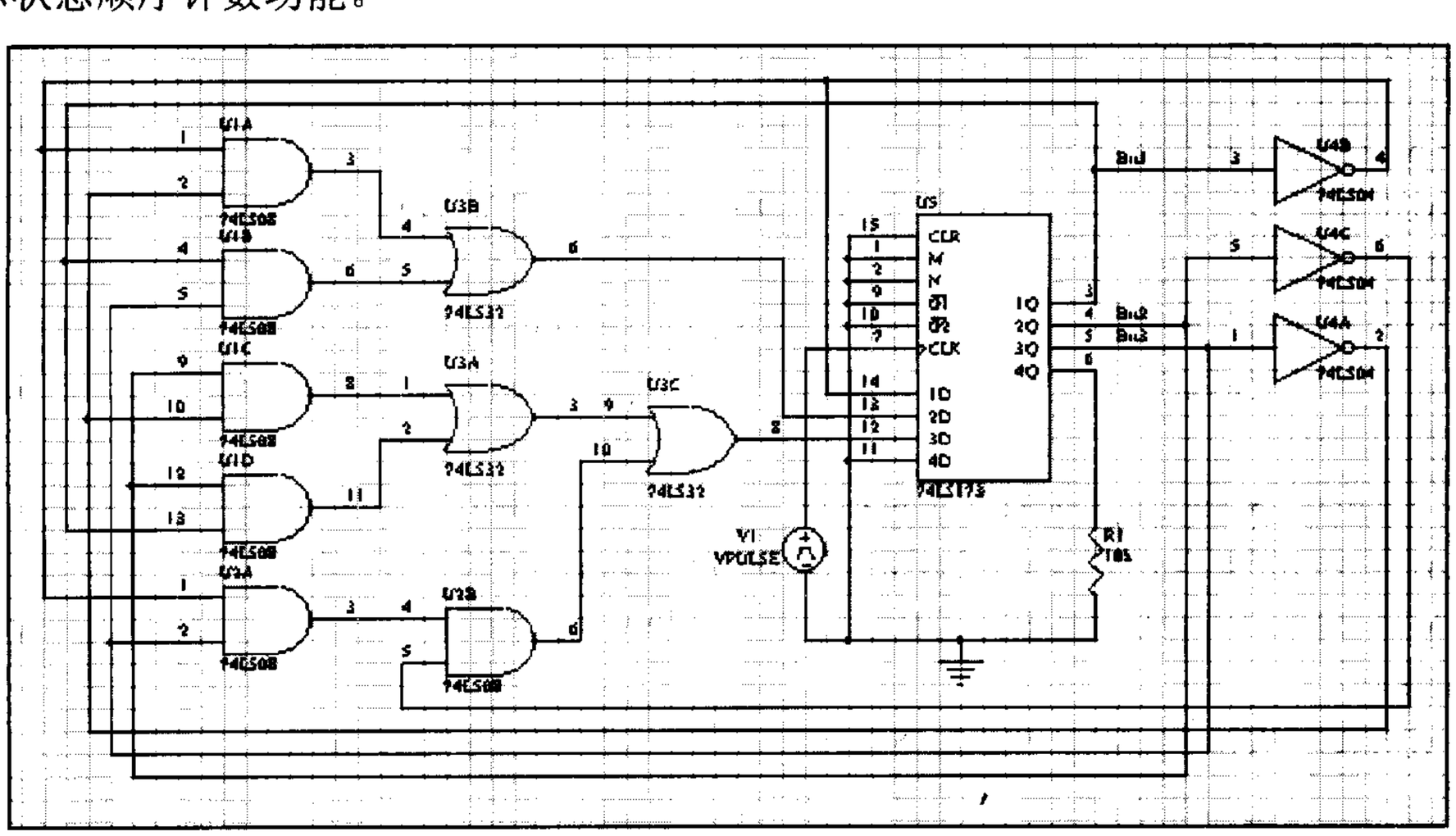


图 14.45　数字电路实例

（2）仿真器的设置。与上例不同的是，数字电路将不进行静态工作点的分析。在此仅选择瞬态分析，仿真的节点为 BIT1、BIT2 和 BIT3。其他的分析依此类推。仿真器的设置如图 14.46 所示。

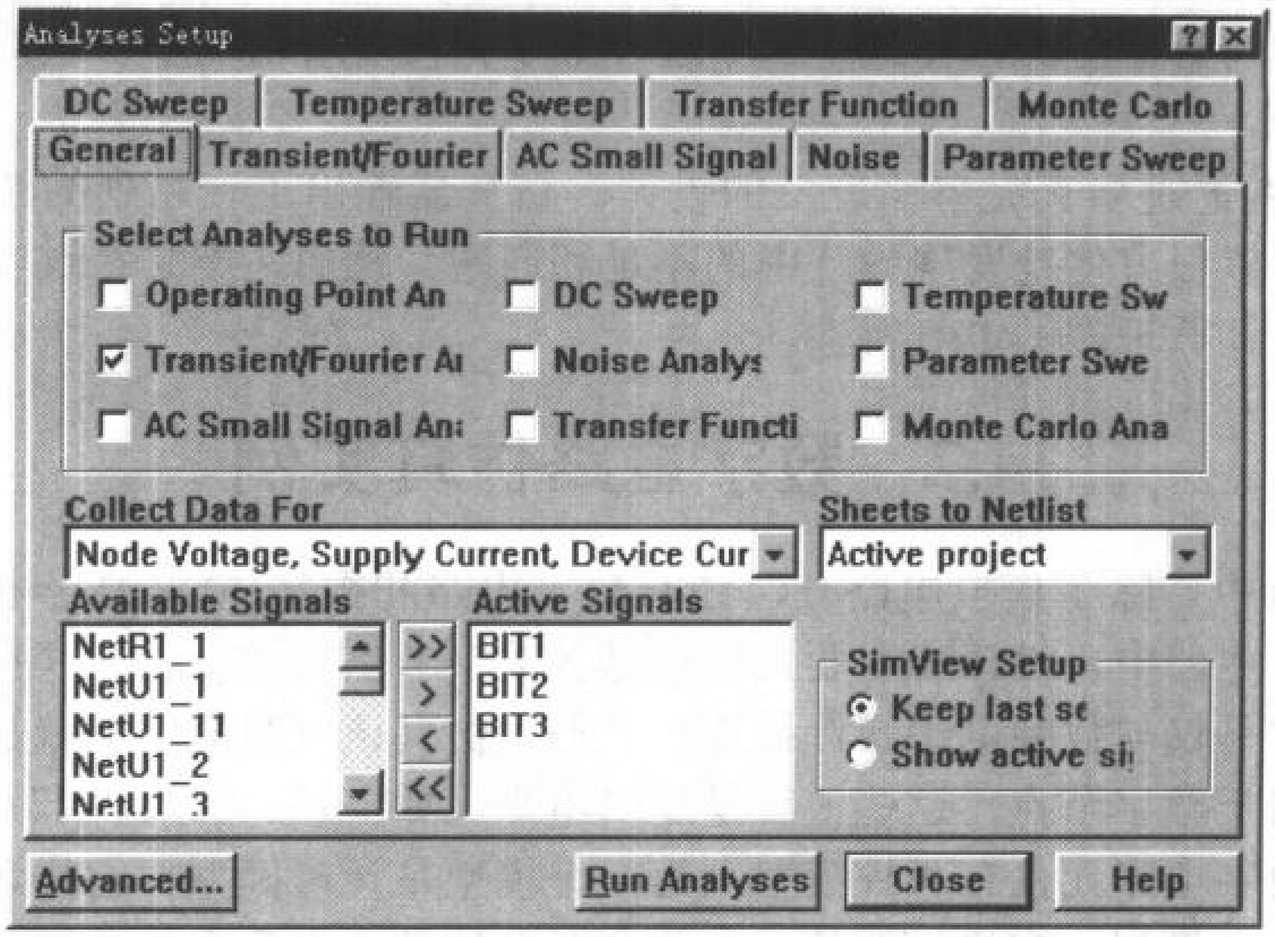


图 14.46　仿真器设置对话框

（3）输出仿真结果。采用如图 14.46 所示的设置完成仿真后，仿真器将输出一系列的结果如下。

●仿真器的输出文件为“. nsx”和“. sdf”文件。

其中，“.nsx”文件为原理图的 SPICE 模式表示。设计者可借助该文件更好地了解源文件。

对于上述电路图的仿真，仿真器输出的“.nsx”文件如下：

```
*SPICE Netlist generated by Advanced Sim server on 00-4-12 23:30:36
*for: State.nsx
*Add Node Bridge Data
ADVB1 [BIT1$DV BIT2$DV BIT3$DV NetU1_1$DV NetU1_11$DV NetU1_2$DV
NetU1_3$DV]
+ [BIT1 BIT2 BIT3 NetU1_1 NetU1_11 NetU1_2 NetU1_3] dav_mod
ADVB2 [NetU1_6$DV NetU1_8$DV NetU2_3$DV NetU2_5$DV NetU2_6$DV
NetU3_3$DV]
+ [NetU1_6 NetU1_8 NetU2_3 NetU2_5 NetU2_6 NetU3_3] dav_mod
ADVB3 [0 NetV1_1 VCC][GND$AD NetV1_1$AD VCC$AD] adc_mod
ADVB4 [GND$DA NetR1_1$DA NetV1_1$DA VCC$DA][0 NetR1_1 NetV1_1 VCC]
dac_mod
ADVB5 [NetU3_6$DV NetU3_8$DV][NetU3_6 NetU3_8] dav_mod
.model adc_mod xadc
.model dac_mod xdac
.model dav_mod xdav
*Add Digital Supply(s)
V_VCC VCC 0    5.000
*Schematic Netlist:
```

R1 NetR1_1 0 10k

AU1A [VCC$AD GND$AD NetU1_1$DV NetU1_2$DV][VCC$DA NetU1_1$DV NetU1_2$DV

+ NetU1_3$DV] 74LS08

AU1B [VCC$AD GND$AD BIT1$DV BIT3$DV][VCC$DA BIT1$DV BIT3$DV NetU1_6$DV] 74LS08

AU1C [VCC$AD GND$AD BIT2$DV NetU1_2$DV][VCC$DA BIT2$DV NetU1_2$DV NetU1_8$DV]

+ 74LS08

AU1D [VCC$AD GND$AD BIT2$DV BIT1$DV][VCC$DA BIT2$DV BIT1$DV NetU1_11$DV] 74LS08

AU2A [VCC$AD GND$AD NetU1_1$DV BIT3$DV][VCC$DA NetU1_1$DV BIT3$DV NetU2_3$DV]

+ 74LS08

AU2B [VCC$AD GND$AD NetU2_3$DV NetU2_5$DV][VCC$DA NetU2_3$DV NetU2_5$DV

+ NetU2_6$DV] 74LS08

AU3A [VCC$AD GND$AD NetU1_8$DV NetU1_11$DV][VCC$DA NetU1_8$DV NetU1_11$DV

+ NetU3_3$DV] 74LS32

AU3B [VCC$AD GND$AD NetU1_3$DV NetU1_6$DV][VCC$DA NetU1_3$DV NetU1_6$DV

+ NetU3_6$DV] 74LS32

AU3C [VCC$AD GND$AD NetU3_3$DV NetU2_6$DV][VCC$DA NetU3_3$DV NetU2_6$DV

+ NetU3_8$DV] 74LS32

AU4A [VCC$AD GND$AD BIT3$DV][VCC$DA BIT3$DV NetU1_2$DV] 74LS04

AU4B [VCC$AD GND$AD BIT1$DV][VCC$DA BIT1$DV NetU1_1$DV] 74LS04

AU4C [VCC$AD GND$AD BIT2$DV][VCC$DA BIT2$DV NetU2_5$DV] 74LS04

AU5 [VCC$AD GND$AD GND$AD GND$AD GND$AD NetV1_1$AD GND$AD NetU3_8$DV NetU3_6$DV

+ NetU1_1$DV GND$AD GND$AD]

+ [VCC$DA GND$DA GND$DA GND$DA NetV1_1$DA GND$DA NetU3_8$DV NetU3_6$DV NetU1_1$DV

+ GND$DA GND$DA NetR1_1$DA BIT3$DV BIT2$DV BIT1$DV] 74LS173

V1 NetV1_1 0 DC 0 PULSE(0 5 100n 10n 10n 100n 1u)

.SAVE 0 BIT1 BIT2 BIT3 NetR1_1 NetU1_1 NetU1_11 NetU1_2 NetU1_3 NetU1_6 NetU1_8

.SAVE NetU2_3 NetU2_5 NetU2_6 NetU3_3 NetU3_6 NetU3_8 NetV1_1 VCC V1 branch @V1[z]

.SAVE @R1[i] @R1[p] @V1[p]

*PLOT TRAN -1 1 A=BIT1 A=BIT2 A=BIT3

*Selected Circuit Analyses:

.TRAN 2E-8 1.5E-5 0 2E-8

*Models and Subcircuit:

.MODEL 74LS08 XSIMCODE(FILE="C:\WINDOWS\TEMP\~LS.SCB" FUNC=LS08)

.MODEL 74LS32 XSIMCODE(FILE="C:\WINDOWS\TEMP\~LS.SCB" FUNC=LS32)

.MODEL 74LS04 XSIMCODE(FILE="C:\WINDOWS\TEMP\~LS.SCB" FUNC=LS04)

.MODEL 74LS173 XSIMCODE(FILE="C:\WINDOWS\TEMP\~LS.SCB" FUNC=LS173)

另外，仿真器还生成了一个“.sdf”文件。通过该文件的波形显示，可以更清楚地了解原理图电路的时序关系。

●仿真该原理图后，BIT1 的波形如图 14.47 所示。

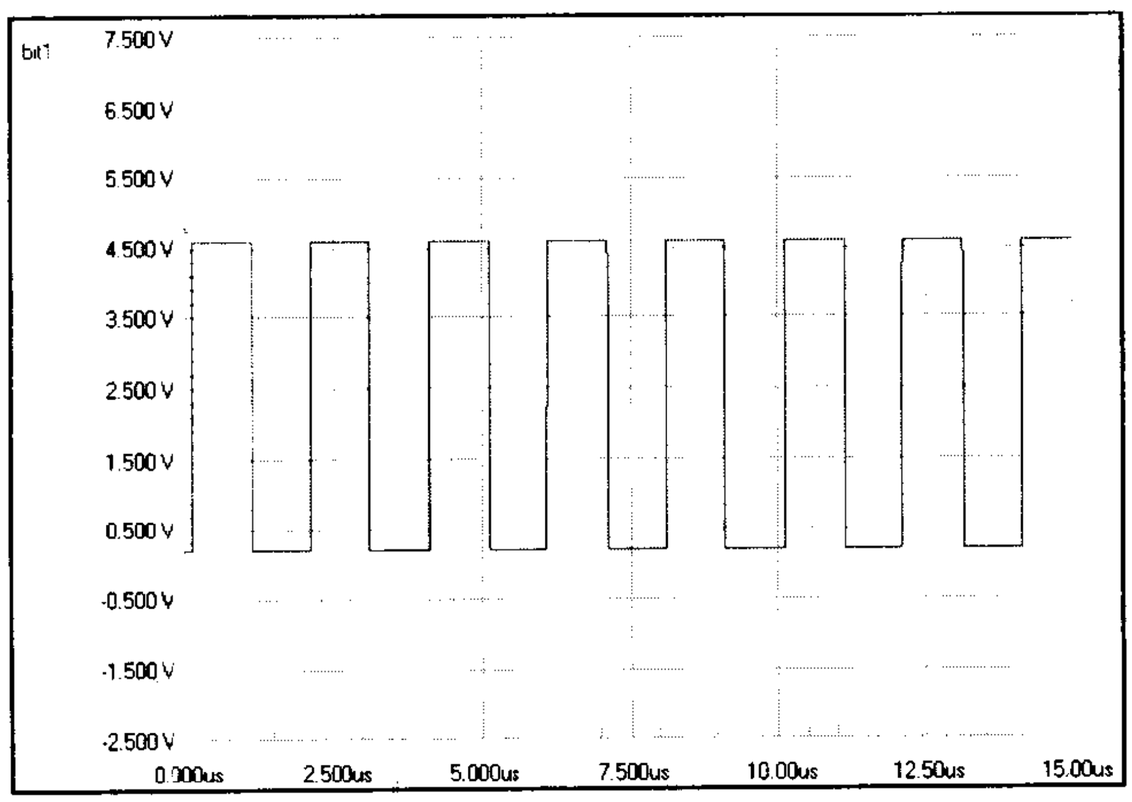


图 14.47　BIT1 的信号波形

●仿真该原理图后，BIT2 的波形如图 14.48 所示。

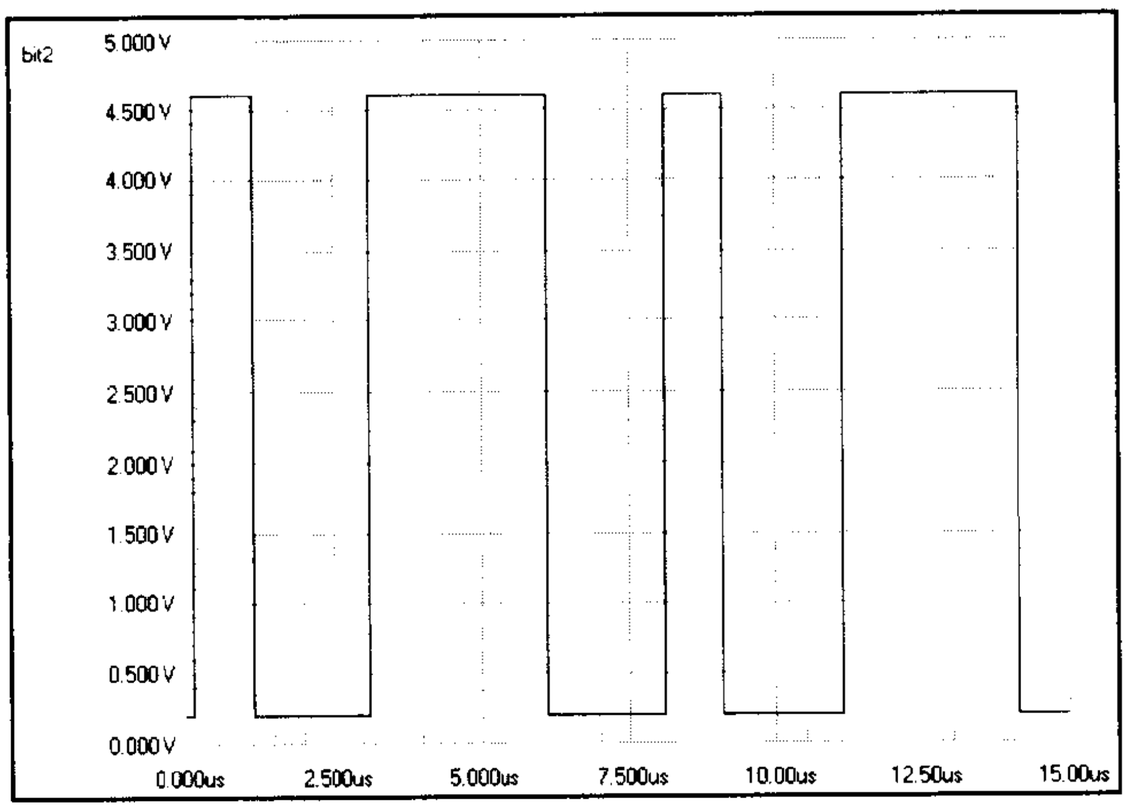


图 14.48　BIT2 的信号波形

●仿真该原理图后，BIT3 的波形如图 14.49 所示。

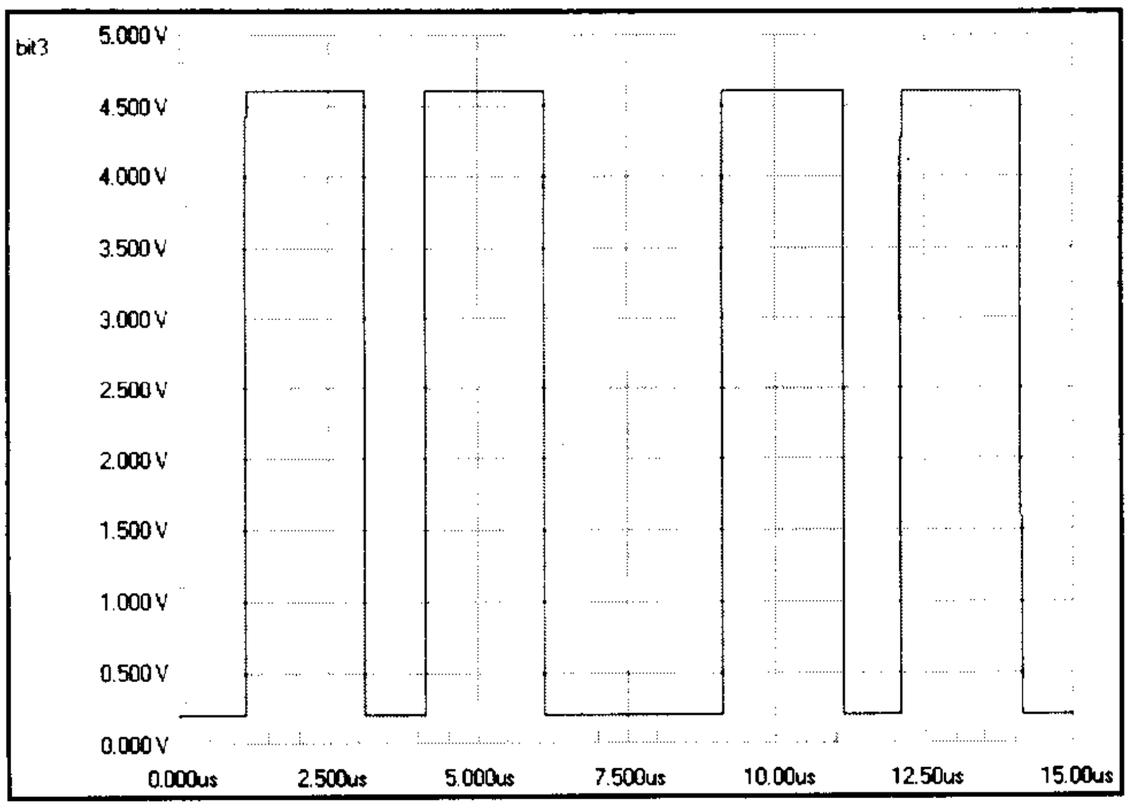


图 14.49　BIT3 的信号波形

（4）设计者通过仿真完善原理图的设计。通过上述的波形，可以使设计者不必通过元件的连接，就可知道电路中各部分的时序关系，从而得以检查所设计的电路与所期望的电路功能是否一致。

第 15 章　可编程逻辑器件设计

本章主要讲述可以用来进行可编程逻辑器件设计（PLD）的硬件描述语言 CUPL，并具体讲述 Protel 99 可编程逻辑器件的设计知识。

15.1　可编程逻辑器件设计概述

15.1.1　可编程逻辑器件设计的发展

随着电子技术的发展，当前数字系统的设计正朝着速度快、容量大、体积小、重量轻的方向发展。推动该潮流迅猛发展的引擎就是日趋进步和完善的 ASIC 设计技术。目前的数字系统的设计可以直接面向用户需求，根据系统的行为和功能要求，自上而下地逐层完成相应的描述、综合、优化、仿真与验证，直到生成器件。上述的设计过程除了系统行为和功能描述以外，其余所有的设计过程几乎都可以用计算机来自动完成，即实现了 EDA(电子设计自动化)。

EDA 技术的两个技术基础是大规模可编程逻辑器件和 EDA 设计工具。大规模可编程逻辑器件、EDA 的工具软件及基于芯片的设计方法，为数字系统的设计提供了非常方便灵活的工具和手段。

当前，基于芯片的设计方法正在成为电子系统设计方法的主流。在以往设计中采用 TTL、CMOS 电路和专用数字集成电路进行设计时，器件的功能是固定的，用户只能根据系统设计的要求去选择，而不能定义或修改其逻辑功能。但如果采用基于芯片的方法进行系统设计时，由于可编程逻辑器件能够定义内部的逻辑和外接管脚的功能，给设计者带来了极大的便利。设计者可以根据系统要求定义芯片的逻辑功能，把功能模块放到芯片中进行设计，使用单片或几片大规模可编程器件就可以完成系统的主要功能，使得后续工作变得十分简单。

大规模可编程器件是数字系统设计的基础之一。常见的可编程逻辑器件有 FPGA、CPLD、EPLD、GAL、PAL、PLA 和 PROM 等。由于历史的原因，对可编程逻辑器件的命名不很规范，一种器件往往具备几种器件的特征，并不能够严格地分类，所以对可编程器件没有统一的分类标准。

目前常用的可编程逻辑器件都是从与或阵列和门阵列两类基本结构发展起来的，从结构上可将其分为两大类器件：

- PLD（Programmable Logic Device）器件。
- FPGA（Field Programmable Array）器件。

这种分类方法将基本结构为与或阵列的器件，称作 PLD；将基本结构为门阵列的器件，称作 FPGA。PLD 是最早的可编程逻辑器件，它的基本逻辑结构由与阵列和或阵列组成，称与或阵列，它能有效地实现“积之和”形式的布尔逻辑函数。它包括简单 PLD 器件（PROM、PLA、PAL 和 GAL）、EPLD 和 CPLD。PLD 通过修改与有固连内部电路的逻辑功能来编程，FPGA 主要通过改变内部连线的布线来编程。也可将可编程逻辑

器件分为简单 PLD 和复杂 PLD(CPLD)，将 FPGA 也划分到 CPLD 的范围之内。所有的 CPLD 器件和 FPGA 器件均采用 CMOS 技术，但在编程工艺上有很大的区别。

集成度是集成电路一项很重要的指标，如果从集成密度上分类，又可分为低密度可编程逻辑器件（LDPLD）和高密度可编程逻辑器件（HDPLD）。一般，GAL22V10 是简单 PLD 和复杂 PLD 的分水岭。GAL22V10 的集成密度视制造商的不同，大致在 500 门到 700 门之间。通常按照 GAL22V10 芯片的容量区分 LDPLD 和 HDPLD。依此标准，PROM、PLA、PAL 和 GAL 器件属于低密度可编程逻辑器件（LDPLD），而 EPLD、CPLD 和 FPGA 属于高密度可编程逻辑器件（HDPLD），如图 15.1 所示。

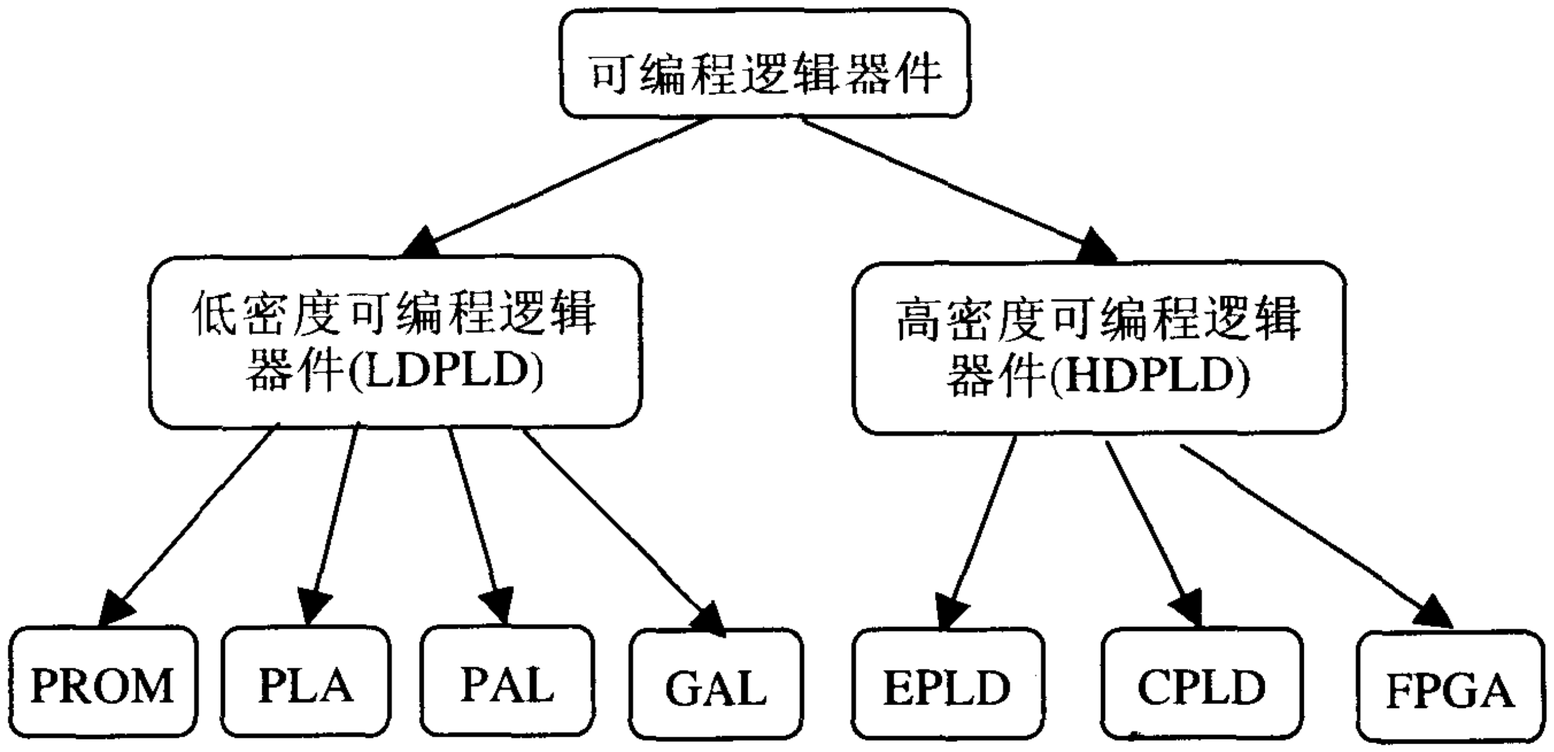


图 15.1　可编程逻辑器件的密度分类

15.1.2　Advanced PLD99 的新特点

Protel Advanced PLD99 是融合于 Protel 强大、灵活的集成开发环境中的一个高效、通用的可编程逻辑器件设计工具，为逻辑器件的设计提供了更为方便快速的设计手段。

PLD99 支持所有主要的逻辑器件生产商，与其他的 EDA 软件比较，PLD99 有两个独特的优点，第一是仅仅需要学习一种开发环境和语言就能够使用不同厂商的器件。用 PLD99 既可为 PAL16L8 设计一个简单的地址解码器，又可为 Xilinx5000 系列元件做一个专用的设计。另一个优点是可将相同的逻辑功能做成物理上不同的元件，以便根据成本自由选择元件制造商。PLD99 全面支持 PLD 器件，它包括有 Altera Max、AMD MACH、Atmel 高密度 EPLDs、Cypress、Inter FLEX、ICT EPLD/FPGA's、lattice，National MAPL、Motorola、Philips PML 和 Xilinx EPLD 等等。

Advanced PLD99 为 PLD 的设计提供了崭新的环境，在 EDA/CLIENT 下安装完 PLD 后，就可以使用 CUPL 这种与器件无关的硬件描述语言（VHDL）来进行可编程逻辑设计。CUPL 支持方程式的符号替换、列表的简写符号、地址范围和位域。状态机语法对使用 Mealy 或 Moore 状态机模型可实现任何同步应用。真值表语法提供了清楚、明了的逻辑描述。

运用 PLD99 的文本编辑器编辑完源文件后，使用 PLD 编辑器集成的语法检错功能修改完错误后，编译器就可产生标准的可下载到可编程器件的工业 JEDEC 文件。

使用高级可编程逻辑器件仿真器，可以在投入使用前完全仿真这次设计，并可用

PLD99 内部集成的波形编辑器检查仿真的结果。

总之，Advanced PLD 99 包含三个专为 PLD 设计工作定制的 EDA/Client 服务器：

- 文本专家　具有语法意识的文本编辑器。
- PLD　用来编译和仿真设计结果。
- Wave　用来观察仿真波形。

15.2　PLD 的一般设计过程

PLD 的一般设计过程如图 15.2 所示。具体而言，可按下述过程来完成 PLD 设计。

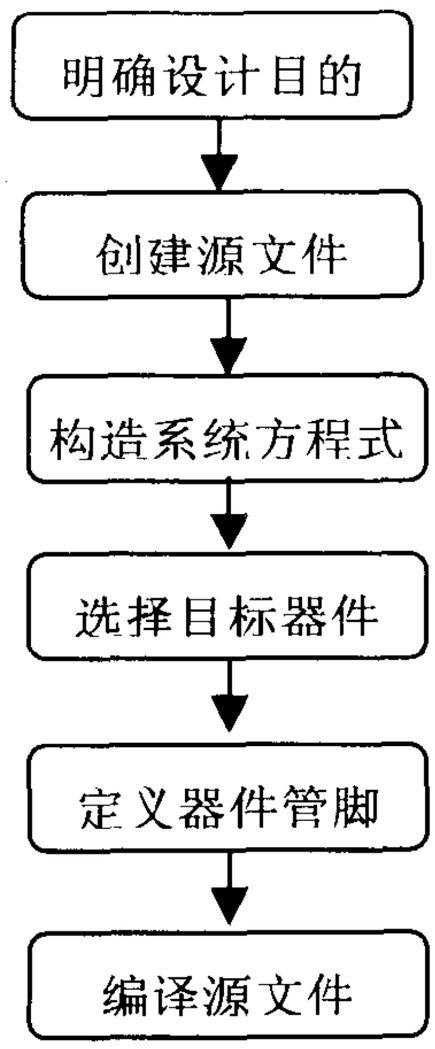


图 15.2　PLD 的一般设计流程图

- 明确设计目的　首先必须总体了解所需要进行的设计，牢记这次设计可用的布尔表达式、状态机和真值表。明确哪种类型的语法最适合这次设计。
- 创建源文件　创建源文件时，可以使用内部集成的文本模板，并且去掉一些不需要的选项。在这一过程中，不可忘记为新建的文件编辑反映该文件信息的头信息。
- 系统地陈述方程式　该方程式必须用 CUPL 语法写成，从而来实现所需要的逻辑。这可以有如下的三种格式：布尔表达式、状态机和真值表。
- 选择一目标器件　选择目标器件时，首先得确保有足够数量的输入管脚，并且检查对于这次设计、定义的和未定义的输出管脚是否足够。当然，如果需要的话，得确信该器件是否有三态控制。最后要检查所选器件是否可充分满足设计的条件。可通过 Advanced PLD99 的设置对话框选择目标器件。
- 定义管脚　定义该器件的输入输出管脚。可以通过生产厂家的可靠的技术说明，确保所使用的器件的正确使用。
- 编译源文件　经过一系列的设置以后，包括定义所需下载到逻辑器件和仿真的

文件格式等，这样就可以开始编译所设计的源文件。

15.3　CUPL 语言和语法

CUPL 是与器件无关的硬件描述语言(VHDL)，可以用来进行可编程逻辑设计。CUPL 支持方程式的符号替换、列表的简写符号、地址范围和位域。

15.3.1　CUPL 语言概述

（1）变量　变量是由一串阿拉伯字符组成的。它被用来标示逻辑器件的管脚，定义内部节点、常量、输入输出信号名和一些临时的信号名等。定义一个变量时，需依照如下的一些规则：

- 变量名中可以有数字、字符和下划线等，但至少有一个字符。
- 变量名区分大小写。
- 变量名中间禁止使用空格分隔，可以用下划线。
- 名称包含最多 31 个字符。
- 变量名不可包含 CUPL 语言的特殊字符。
- 名称不可采用 CUPL 关键字。

如下是一些变量名称的例子。

A0、a0、8550_ENABLE、Realtime_clk_interrupt_address 等为正确的变量定义。

而定义错误的如下：

99	没有包含至少一个阿拉伯字符
I/Oenable	包含一特殊字符“/”
Out　6a	包含一空隔，系统将把这作为两个变量
Tbl—2	包含一划线，系统亦把这作为两个变量

变量名可以被用作代替一组数据总线、地址总线或其他的有序数列。比如变量名 A0、A1、A2、A3、A4、A5、A6、A7 常被用来表示微处理器的低八位地址总线。

这种情况下，变量名的后缀数字最好从零开始，该数字通常为 0~31 之间的十进制数，带有后缀 0 的变量名一般都是总线等的最低位。

CUPL 定义了一些关键字见表 15.1，这些关键字不能作为设计者定义的变量。

表 15.1　CUPL 语言的关键字

APPEND	FORMAT	OUT	DEFAULT	LOC	REVISION
FUSE	FUNCTION	PARTNO	DESIGNER	LOCATION	SEQUENCE
ASSY	ASSEMBLY	PIN	DEVICE	MACRO	SEQUENCED
JUMP	CONDITION	IF	ELSE	MN	SEQUENCEJK
GROUP	PINNNODE	PRESENT	FIELD	NAME	SEQUENCERS
DATE	COMPANY	REV	FLD	NODE	SEQUENCET

CUPL 语言使用的关键字符亦不可作为变量名的一部分。这些关键字符见表 15.2。

表 15.2　CUPL 语言的关键字符

&	#	( ) -	;	@
*	+	[ ] /	,	$
:	.	../* */	! =	^

（2）数字　CUPL 编译器所有操作包含的数字都是 32 位的。数字有 4 种表示形式：二进制、十进制、八进制和十六进制。数字的默认表示形式，除了器件管脚数和用于索引的变量是十进制外，其他在源文件中使用的数字都是十六进制的。不同的表现形式可以通过在数字前加上不同的前缀加以区别。设计中一旦改变数字的表示形式，这一新形式将成为默认的形式。数字的前缀标识符可以是大写，也可以是小写。数字前缀标识符见表 15.3。

表 15.3　数字的前缀标识符

进　制　名	进　　制	前　　缀
Binary	2	B
Octal	8	O
Decimal	10	D
Hexadecimal	16	H

表 15.4 所示为一些有效的数字转换。

表 15.4　一些有效的数据转换例数据

数　　据	进　制　名	十　进　制　数　值
0	Binary	0
1101	Binary	13
663	Octal	435
92	Decimal	92
BA	Hexadecimal	186
[300..477]	Octal(range)	192..314

表 15.5 所示为一些有效数据定义。

表 15.5　有前缀的有效数据定义

数　　据	进　制　名
BX11	Binary
Ox6	Octal
[3FFF..7FFF]	Hexadecimal(range)

（3）注解　注解是逻辑描述文件的重要组成部分。好的注解增加了源代码的可读

性，显而易见地表达设计者的设计意图。

注解并不影响编译的时间，因为编译器在编译前的语法检查中，去除了注释。注解一般包含在符号 /* 和 */ 之间，程序忽略在这两个字符间的所有的一切。注解可以跨越多行，它并不是以一行的结束作为终止符。

（4）列符　速记符是 CUPL 语言的一个重要的特点。

使用最多的速记符是列，一般用在管脚、节点的定义、位域的声明、逻辑方程式和设置操作上，一般定义列的格式如下：

[变量，变量，　．．．　变量]

其中括号[ ]用来作为一列变量的定界符，如下是定义的两个列的例子。

[UP ， DOWN ， LEFT ， RIGHT]

[A0 ， A1 ， A2 ， ．．．A7]

当定义为列的所有的变量名可以按由小到大，或者相反的次序排列时，可以使用如下的格式。

[变量名下标 m ．．下标 n]

其中 m 是这一列变量的起始符；n 是这一列变量的终止符。

注意：上式定义中的后一个下标 n 前不加变量名

这样，上例中的[A0，A1，A2，．．．A7]可以简写为[A0..7]。但是，[A00..07]是下列的速记符。

[A0，A1，A2，A3，A4，A5，A6，A7]

而并不代表如下的列。

[A00，A01，A02，A03，A04，A05，A06，A07]

当然，上述的两种形式可以混合使用，如以下的两列是完全等同的。

[A0..2，A3，A4，A5..7]

[A0，A1，A2，A3，A4，A5，A6，A7]

（5）模板文件　当使用 CUPL 语言创建一逻辑描述源文件时，诸如头信息、管脚声明和逻辑方程式等等都要输入到该文件中。为方便设计者创建源文件，Advanced PLD 99 提供了结构合适的模板文件。模板文件提供了如下的一些部分：

● 头信息　在关键字后，设计者可以添加所需的一些信息以识别该文件。

● 标题块　可以在此添加关于设计的一些注解，诸如设计任务说明，可选用的逻辑器件的说明等等。

● 管脚定义　模板文件提供了管脚定义的关键字，合适的输入、输出管脚定义符和注解，定义完管脚后，去掉多余的“ Pin= ；　”，否则编译时将有语法错误。

● 声明和局部变量　在此可向源文件中加入诸如位域定义等等的声明和中间方程式。

● 逻辑方程式　在此添加描述逻辑器件的功能方程式。

（6）头信息　源文件的头信息一般放在文件的开头。

CUPL 语言提供了 10 个关键词来描述文件头信息，每个关键词的描述可以用任何有效的 ASCII 码，包括空格和特殊字符，每句的结尾都应添加上分号。表 15.6 列出了

CUPL 语言头信息的关键字和简单的描述。

表 15.6　CUPL 语言头信息的关键字和简单的描述

关　键　字	关　键　字　说　明
NAME	为使用的逻辑描述文件的名字，有效名为仅仅包含字符的字符串。这里定义的名称同样决定了后来的 JEDEC、ASCII-HEX 或者 HL 等下载到逻辑器件的文件名。该名称最多 32 个字符。当使用仅仅允许文件名为 8 个字符的操作系统如 DOS 时，多于 8 个的字符将被截断
PARTNO	为所进行的逻辑器件的设计定义一个公司的部件数，一般情况下，这由生产厂家提供，这一部件数并不是逻辑器件的类型
REVISION	为版本号，首次创建时为 01，以后每更改一次文件将加 1。缺省情况下，可以使用 REV
DATE	每次更改源文件将被改到当前的时间
DESIGNER	设计者自身的名字
COMPANY	定义公司名称是为了进行适当的校核，同时，为获得最新的可编程逻辑器件的信息，该定义信息可能会被送给芯片制造商
ASSEMBLY	定义该名字或将使用 PLD 的 PC 板的数字。缺省情况下使用 ASSY
LOCATION	说明 PC 板的参数或定义 PLD 读入的位置。缺省使用 DOC
DEVICE	设置逻辑器件类型，以便编译器正确编译，对于定义有多个逻辑器件的源文件，如果使用的器件类型是不同的，可以为各部分分开设置该项
FORMAT	设置下载到现有的逻辑器件部分的输出文件的格式，　可使用的有效值如下所示： h　输出 ASCII-HEX 格式的文件 I　输出 Signetics HL 格式的文件 J　输出 JEDEC 格式的文件 可以在 Advanced PLD99 的设置项的对话框中加以设置该选项。对于有多个逻辑器件的源文件，并且各部分间的输出格式并不兼容的情况下，该 FORMAT 项是很有用的，可以一次设置不止一种的输出格式，但输入的值一定要为小写字母

下面为一个 PLD 源文件的头信息：

```
Name        xeJack;
Partno      Xilinx epld;
Date        10/03/99;
Revision    01;
Designer    CD;
Company     Sirius Cybernetics Corp;
Assembly    None;
Location    None;
Device      xc73108pq160;
```

设计者如果在设计过程中遗漏了一些设置，CUPL 将给出一个警告信息，但依然加

以编译源文件。设计者在编译过程中，不可忽视警告信息，一个警告信息往往也说明了设计过程中的小漏洞。

（7）管脚声明陈述　管脚声明定义管脚数和它们的变量名称，其定义格式如下：

PIN　pin_n　=　[!]VAR　;

其中，“PIN”为关键词，用来定义管脚数和它们的变量；“pin_n”为一个十进制管脚数或者用列定义的一列管脚数，也就是[pin_n 1，　pin_n 2　．　．　．pin_n n]；“!”惊叹号用来定义输入或输出信号的极性；“=”用来定义操作符；“VAR”为单一的变量名或列定义的一组变量名，也就是：[VAR，VAR．　．　．VAR]；“；”用来标志管脚声明的结束。

设计者在设计开发一个逻辑器件的过程中，很容易混淆极性的概念。在进行逻辑器件的设计时，设计者最初所考虑的是该信号是有效还是无效，设计者并没有注意到该信号的高低电平。很多情况下，设计时可能需要在为逻辑低电平(0)时信号有效，而为逻辑高电平(1)时信号无效。这样的信号在逻辑低电平时被激活，因而，当一个信号由高电平激活变为低电平激活时，这一极性也将改变。

鉴于此，CUPL 允许设计者在管脚定义时定义信号的极性，这样，设计者就不必考虑信号的极性，管脚定义声明了对信号的转换，这将易于控制信号的极性。

假设设计者需要这样的功能：

Y=A & B

这一表达式表明当 A 和 B 有效时，Y 有效。设计者可以很容易地用可编程逻辑器件 P22V10 来实现这一功能：

```
Pin 2 = A;
Pin 3 = B;
Pin 16 =Y;
Y =A & B;
```

假设由于某种原因，设计者需要输入管脚读到 0 逻辑状态时认为有效，设计者可改变设计如下所示：

```
Pin 2 = ! A;
Pin 3 = ! B;
Pin 16 = Y;
Y = A & B;
```

尽管惊叹号“！”被加到了管脚定义中来说明极性已反，但方程式还是认为当 A 有效和 B 有效时，Y 有效。设计中改变的是 0 电平有效，1 电平无效，并没有改变其他的设计。但在管脚定义时，现在已经映射为 0 电平有效，1 电平无效。

使用惊叹号“！”来定义输入输出信号的极性，如果一输入信号的激活是在低电平时(TTL 信号电压为 0V)，管脚定义时，在变量名前加上惊叹号“!”。当在逻辑方程时，信号被激活时，惊叹号提醒编译器选择信号的相反状态。

但 VIRTUAL 器件是个例外。当使用该逻辑器件时，编译器忽略管脚定义中的所有的极性。这种情况下，方程式本身取反。

如果一管脚声明定义了一个高电平有效的输出，但目标器件(如 PAL16L8)仅有相反的输出，在这种情况下，为使选用的逻辑器件可用，编译器将自动对定义的逻辑方程执行 DeMorgan 理论。

举例如下：如下的是目标器件为 PAL16L8 的逻辑方程。该逻辑器件的所有的输出管脚被定义为高电平有效。以下的方程是一个或逻辑表达式。

```
c = a # b;
```

但由于 PAL16L8 对所有的管脚都包含一个反相器。此时，编译器将自动执行 DeMorgan 理论， 编译器将产生如下的乘积项。

```
c => ! a & ! b;
```

上述例子可如图 15.3 所示。

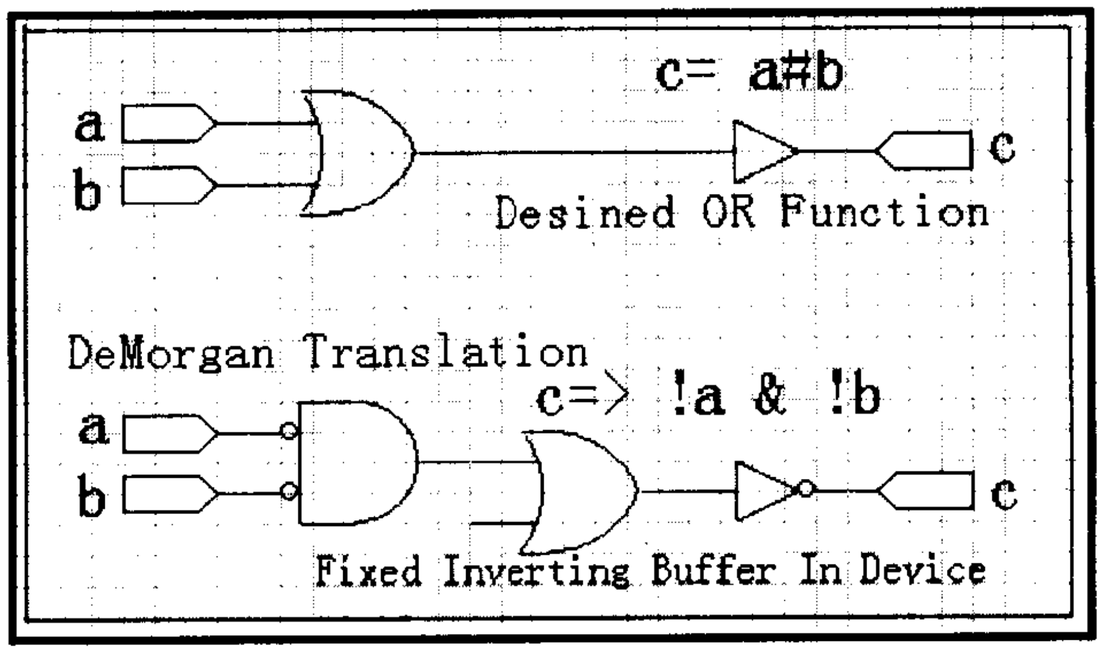


图 15.3 包含反向器和高电平有效管脚的声明

如果设计有过多的乘积项，编译器将给出错误信息，同时，停止编译。下面是一些有效的管脚声明的例子。

```
pin 1 = clock;                    /* Register  Clock  */
pin 2 = ! enable;                 /*Enable  I/O  Port  */
pin [ 3,  4 ] = ! [ stop ,  go ];  /* Control  Signals  */
pin [ 5 . . 7 ] = [ a0 . . 2] ;    /* Address  Bits  0—2  */
```

上述例子的后两行是以下的管脚定义的速记符。

```
pin 3 = ! stop;                   /*  Control  Signal  */
pin 4 = ! go;                     /*  Control  Signal  */
pin 5 = a0;                       /*  Address  Bit  0  */
pin 6 = a1;                       /*  Address  Bit  1  */
pin 7 = a2;                       /*  Address  Bit  2  */
```

Virtual 器件相对其他的逻辑器件而言有所不同。对于 Virtual 器件，在定义管脚时，管脚数未加以定义。这就给设计者在设计时可以不必理会任何器件的相互间的限制。因此，设计者通过不断的检查，不断补充所需要的条件，就可以选用一个逻辑器件。以下是对 Virtual 器件的有效的管脚声明。

```
pin=! stop;                       /*  Control  Signal  */
pin=! go;                         /*  Control  Signal  */
```

```
pin=a0;                    /*  Address  Bit  0  */
pin=a1;                    /*  Address  Bit  1  */
pin=a2;                    /*  Address  Bit  2  */
```

一个逻辑器件的管脚的输入、输出或兼有输入输出的特性，并不是在管脚声明处定义的，编译器从逻辑方程定义中的管脚变量名推断出这个管脚的特性，并且，一旦这个目标器件的逻辑定义和它的物理特性不一致，编译器将显示使用管脚的错误信息。

（8）节点声明陈述　逻辑器件所有的功能并不都有效地体现在外部管脚，但有的逻辑方程必须使用这些功能，例如 82S105 不仅包含有触发器，还包括通过一完整序列反向所有中间部件。在为该触发器或完整序列写逻辑方程时，它们必须被定义为变量。由于这些功能没有和任何的管脚相连，这种情况下，PIN 关键词失效。对于逻辑器件隐含的功能可以用 NODE 关键词予以定义。定义格式如下所示：

```
NODE  [!]  var  ;
```

其中，“NODE”用来声明器件隐含功能的变量名的关键字；“！”用来定义内部信号的极性；“var”仅仅是一个变量名或一组变量所定义的列；“；”分号是用来标识定义语句的结束。

大多的内部节点是高电平有效的，在这种情况下，不用惊叹号。使用惊叹号通常将使编译器产生很大数量的乘积项。

但补充的节点是个例外，这在定义时就已定义为高电平有效的信号，尽管在声明中没有管脚数，但编译器将指定一个内部的，并非实际管脚数的数字给变量，这些数字从尽可能小的数字开始，并按次序地定义，即使这个节点是用 PINNODE 声明的。但是，一旦声明一个节点变量，就必须创建关于这个变量的逻辑方程，否则就将发生编译错误。

CUPL 语言使用节点定义来区分是隐藏功能的逻辑表达式，还是中间表达式。下面是使用 NODE 关键字的例子。

```
NODE [ State0 . . 5];              /*  Internal  State  Bit  */
NODE ! Invert  ;                   /*  For  Complement  Array  */
```

CUPL 自动指定隐藏功能可以通过 NODE 关键词，也可以使用 PINNODE 关键词。PINNODE 关键词通过指定一个变量名中的节点数，用来明确定义隐藏的节点，这与管脚定义相似。PINNODE 定义的格式如下所示：

```
PINNODE   node_n = [ ! ] var;
```

其中，“PINNODE”用来定义节点数字和声明变量名；“Node_n”是一个十进制的结点数，或者使用列符定义的一列节点数，即［node_n1， node_n2 . . . node_nn ］；“!”惊叹号用来定义内部信号的极性；“＝”用来定义操作符；“var”是一个变量名或者一组变量所定义的列，即[var，var . . . var]；“；”用来定义结束标志符。下面是使用 PINNODE 关键词的一些实例：

```
PINNODE [ 29. . 34 ] = [State 0 . . 5 ];     /*Internal State Bits*/
PINNODE 35 = ! Invert;                       /* For  Complement  Array */
PINNODE 25 = Buried;                         /*For  Buried  register  part */
/*of  an  I/O macrocell  with  multiple  feedback  paths */
```

（9）位域声明定义　位域声明为一组位指定了一个变量，定义格式如下：

FIELD　var = [var，var，　. . . var];

其中，“FIELD”是 CUPL 语言的关键词；“Var”是一个有效的变量名称。[var，var ，. . . var]是一列变量名；“＝”用来定义操作符；“；”用来定义语句结束符。

当为一组位指定了一个变量后，这个变量名就可在表达式中使用；在表达式中的对该变量的操作将是对所定义的一组位的操作。以下是一用位域定义的低八位地址位(A0 到 A7)。

FIELD ADDRESS = [A7，　A6，　A5，　A4，　A3，　A2，　A1，　A0];

也可写作

FIELD ADDRESS = A [7 . . 0];

一旦使用位域声明，编译器将在内部为该域申请以 32 位的域空间。它将代替在位域中所使用的变量名，该位的数字和变量中所使用的索引数字相同。这就是说，变量名 A0 将占据该位域的位 0 。这就意味着定义中变量的索引号所排列的次序与位域定义无关。也正由于此原因，不同的变量名不能定义在相同的位地址空间。如 A2 和 B2 同时出现在位域定义中。否则，将导致该定义为无效。

（10）MIN 声明陈述　通过 MIN 声明陈述可以设置 PLD 设置对话框中的最小等级，该声明的定义格式如下：

MIN var [. ext] = level;

其中，“MIN”是改变设置的关键词；“var”是单一变量或所定义的一列变量；“.ext”是用来标识变量功能的后缀名，该项可选；“level”是在 0 ∽ 4 之间的数字，用来标识等级；“；”声明定义结束符。以下是有效的 MIN 声明的例子。

```
MIN async_out = 0;                    /*  no  reduction  */
MIN [ outa ， outb ] =2;              /*  level  2  reduction  */
MIN count . d =4;                     /*  level  4  reduction  */
```

在上述的最后一个例子中，变量使用了“.d”的后缀名。

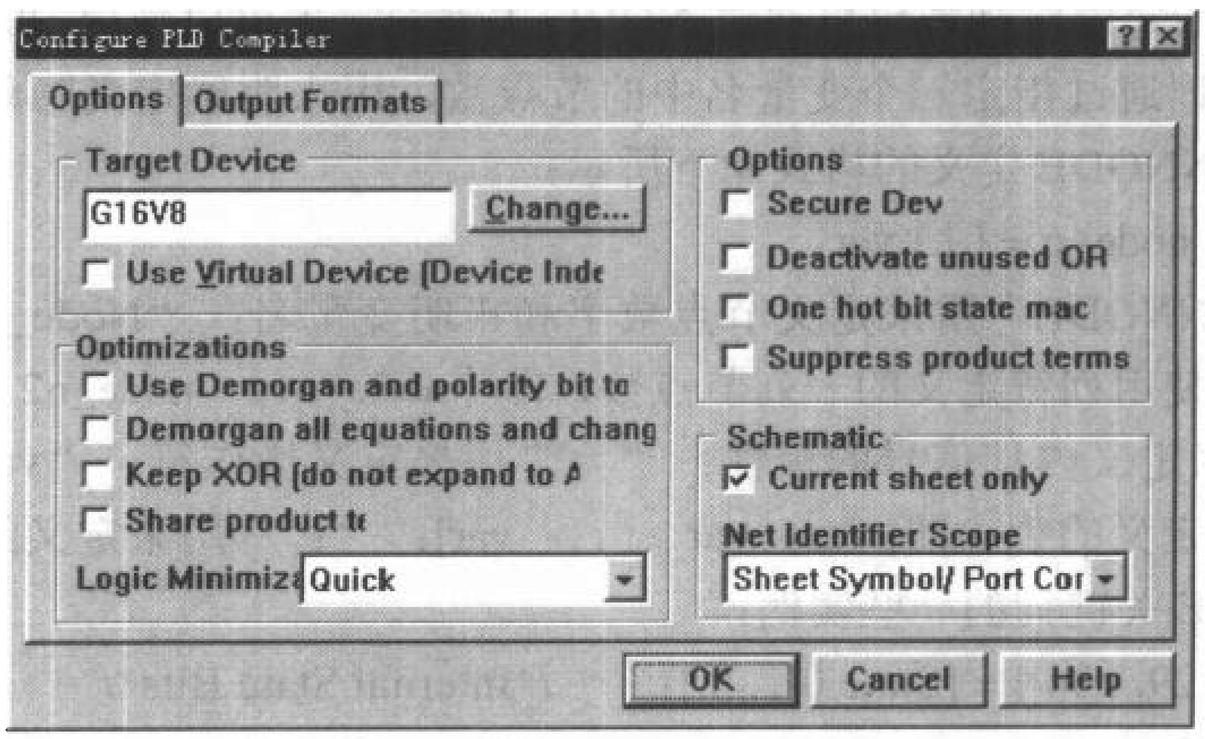


图 15.4　PLD 编译设置项

在图 15.4 所示的 PLD 编译设置项中，Logic Minimize 下拉列表即为该声明对象所对应的编译设置项。在该设置项下，有 5 个可选项：None、Quick、Quick-McClusky、Presto

和 Expresso。

（11）熔丝声明　“熔丝声明”只有在比较特殊的情况下使用，一般不使用。因为一旦使用错误，它将导致不可预料的结果，“熔丝声明”格式如下：

FUSE (fusenumber，x)；

其中，“fusenumber”为必须熔断的 MISER 位或 TURBO 位的熔丝数；“x”为 0 或 1，1 表示需要熔断的位，0 表示不需熔断的位。如下例所示，熔丝 101 是 MISER 位或 TURBO 位。

FUSE (101，1)

注意：不要使用“熔丝声明”来熔断 ARBITRARY 熔丝。

上述的“熔丝声明”只是用来熔断 MISER 位或 TURBO 位的。

编译器在每次使用“熔丝声明”的时候，都会给出警告信息。这是为了提醒设计者注意熔丝数的正确性。如果使用了一个错误的熔丝数，后果不可预料。所以在使用“熔丝声明”时，必须非常小心。

在设计中如果使用了熔丝声明，一旦有异常的结果发生，应立刻检查定义的熔丝数是否正确，该位是否是 MISER 位或 TURBO 位的。

15.3.2　CUPL 语言的预处理指令

Advanced PLD99 编译器的预处理程序检查预处理程序指令，并分析其中的符号。

预处理程序包含一个复杂的宏处理程序，它在编译器工作之前扫描源代码，预处理程序提供了如下的功能和灵活性：

- 定义宏减轻了编程量，改善了源代码的可读性。
- 包含其他文件的正文。
- 设置条件编译，以改善可移植性，帮助调试。
- 预处理程序在语法上可以出现在程序的任何地方。

表 15.7 所示是 CUPL 语言的预处理程序指令。

表 15.7　CUPL 语言的预处理程序指令

$DEFINE	$IFDEF	$UNDEF
$ELSE	$IFNDEF	$REPEAT
$ENDIF	$INCLUDE	$REPEND
$MACRO	$MEND	

15.3.3　CUPL 语言的语法

下面将介绍 CUPL 语言的语法，介绍如何使用逻辑表达式、真值表和状态机等来进行 PLD 的设计。

（1）逻辑运算符　CUPL 语言在布尔表达式中支持四种标准的逻辑运算符，如表 15.8 所示。

表 15.8　CUPL 语言的逻辑运算符

逻辑操作符	功能说明	优先级	举　例
!	逻辑反	1	! A
&	逻辑与	2	A & B
#	逻辑或	3	A # B
$	逻辑异或	4	A $ B

注意：逻辑运算符的左边和右边的数据类型必须是相同的。

当在一个语句中存在两个以上的逻辑表达式时，在C语言中运算有自左向右的优先级的规定，而在 CUPL 语言中，左右没有优先级的差别。如下例的表达式，如果去掉式中的括号，那么从语法上来说将是错误的。

C=(A & B) # (! C & D);

当然也有例外，如果一个逻辑表达式中只有“！”、“#”、“&”运算符，那么改变运算的顺序将不会导致逻辑的改变。此时，括号可以省略。如以下的几例：

A=B # C # D # E;

A=B & C & D & E;

A=B $ C $ D $ E;

A= (B & C) # (D & E);

在所有的运算符中，逻辑反的优先级最高。

（2）算术运算符　CUPL 语言定义了 6 种算术运算符用于算术表达式。算术表达式只能用在 $ REPEAT 和$MACRO 预处理指令中。算术表达式必须包含在｛｝中。表 15.9 列出了算术运算符和它们的优先级。

表 15.9　算术运算符和它们的优先级

算术运算符	说　明	优先级	举　例
**	指数	1	2 **3
*	乘	2	2 *3
/	除	2	4 / 2
%	求模	2	9 % 8
+	加	3	4 + 2
−	减	3	4 − 1

在算术运算中，一元运算的操作数可以为任何数值类型。求模和取余的操作数必须为同一整数类型数据。一个指数的运算符的左右操作数同样都为整数。

（3）算术函数　CUPL 语言为算术表达式定义了一个算术函数。同样，这一算术函数也只能被用在 $ REPEAT 和$MACRO 预处理指令中。表 15.10 列出了一些算术函数。

表 15.10　算术函数

函　数	数据的进制表示
LOG2	Binary (二进制)
LOG8	Octal(八进制)
LOG16	Hexadecimal(十六进制)
LOG	Decimal(十进制)

（4）后缀名　在变量名后可以增加一些后缀，用来标识一些特殊的功能。这些功能和该可编程器件内的一些主要的节点相关，诸如可编程的三态控制等等。表 15.11 列出了 CUPL 语言定义的一些后缀名。编译器将检查该后缀名的使用，以确认该定义对于所使用的逻辑器件是有效的，并且没有和其它所使用的后缀名相冲突。

编译器根据输出的使用自动选择一个缺省的反馈路径。举例来说，如果以输出变量定义为一寄存器的输出，那么它的默认返回路径也将是寄存器的。通过在变量后添加后缀名可以使编译器改变返回路径。可以在输出变量名后添加 “.io” 后缀名。

表 15.11　变量名的一些后缀

后缀名	位　置	说　明
. AP	L	触发器的异步预置
. AR	L	触发器的异步重置
. APMUX	L	多路开关的异步预置选择
. ARMUX	L	多路开关的异步重置选择
. BYP	L	可编程寄存器的分路器
. CA	L	完整的序列
. CE	L	D—CE 类型触发器的 CE 输入
. CK	L	触发器的可编程时钟
. CKMUX	L	时钟多路开关的选择
. D	L	D 触发器的 D 输入
. DFB	R	D 寄存返回路径选择
. DQ	R	D 触发器的 Q 输出
. IMUX	L	两管脚多路开关的输入选择
. INT	R	寄存的宏的内部返回路径
. IO	R	管脚 P 反馈路径选择
. IOAR	L	管脚反馈寄存器的异步重置
. IOAP	L	管脚反馈寄存器的异步预置
. IOCK	L	管脚反馈寄存器的时钟
. IOD	R	通过 D 触发器的返回管脚路径
. IOL	R	通过闭锁的返回管脚路径

续表

后 缀 名	位 置	说 明
. IOSP	L	管脚反馈寄存器的同步重置
. IOSR	L	管脚反馈寄存器的同步预置
. J	L	JK 触发器的 J 输入
. K	L	JK 触发器的 K 输入
. L	L	透明闭锁的 D 输入
. LE	L	可编程闭锁的使能端
. LEMUX	L	多路转接器的闭锁使能
. LFB	R	闭锁返回路径选择
. LQ	R	透明输入闭锁的 Q 输出
. OBS	L	隐藏节点的可编程观测
. OE	L	可编程输出使能
. OEMUX	L	三态多路开关的选择
. PR	L	可编程的预加负载
. R	L	RS 触发器的 R 输入
. S	L	RS 触发器的 S 输入
. SP	L	触发器的同步预置
. SR	L	触发器的同步重置
. T	L	T 触发器的 T 输入
. TEC	L	熔丝选择
. TFB	R	T 寄存器的反馈路径选择
. T1	L	2—T 触发器的 T1 输入
. T2	L	2—T 触发器的 T2 输入

上述的变量的后缀名都提供了一个特殊功能的接口。举例来说，当定义输出有效的方程时，假设所采用的器件有此功能，则可以使用 “.oe”后缀名，方程如下所示。

```
PIN 2 =A;
PIN 3 = B;
PIN 4 = C;
PIN 15 = VARNAME;
VARNAME. OE = A & B;
```

注意：编译器只支持触发器。因为触发器在物理上可扩充。

如果逻辑器件只有 D 触发器，则编译器不会仿真 JK 触发器。任何使用逻辑器件中所没有的，编译器都将报告错误信息。

对于有双向 I/O 口并有可编程输出使能的逻辑器件，编译器将根据管脚的使用情况，自动生成输出使能表达式。如果该变量名是在等号的左边使用，该管脚被视为输出，并被赋予逻辑值 1 。默认的输出使能表达式如下：

PIN_NAME.OE　= 'b'1；　/* Tri-state　buffer　Always　ON*/

那些仅被用作输入的管脚赋予逻辑值 0。

PIN_NAME.OE　= 'b'0；　/* Tri-state　buffer　Always　OFF*/

如果 I/O 管脚被用作输入和输出，则设计者所定义的任何输出使能表达式都能在所需的时间激活三态缓冲器。

当使用 JK 或 RS 触发器时，都必须定义 JK 或 RS 的输入端的方程。如果设计中并不需要其中的一个输入管脚，则可采用如下的结构关闭输入端：

COUNT0.J　= ' b'0 ；　/* J　input　not　used */

异步重置或预置等的控制功能，通常和逻辑器件的内部的一组寄存器相连。当为其中的一个定义控制功能的方程时，这实际上是对所有的寄存器。编译器将对每个寄存器检查这样的方程，对这组中没有相同定义的，报告警告信息。如果一组中定义了不同的方程，编译器无法确定哪个正确，将报告错误信息。

图 15.5 显示了后缀名的使用。该图并不代表一个实际的电路，但直观地显示了对于电路的各部分功能如何使用后缀名来书写方程式。

在图 15.5 中有一等式有后缀名“.D”，这是为了标识该输出为寄存器的输出。在该等式的右边的变量名(OUT_VAR)后并没有后缀名。

用户也可得到其他的方程用于其他的控制，如下式的方程即为输出使能控制。

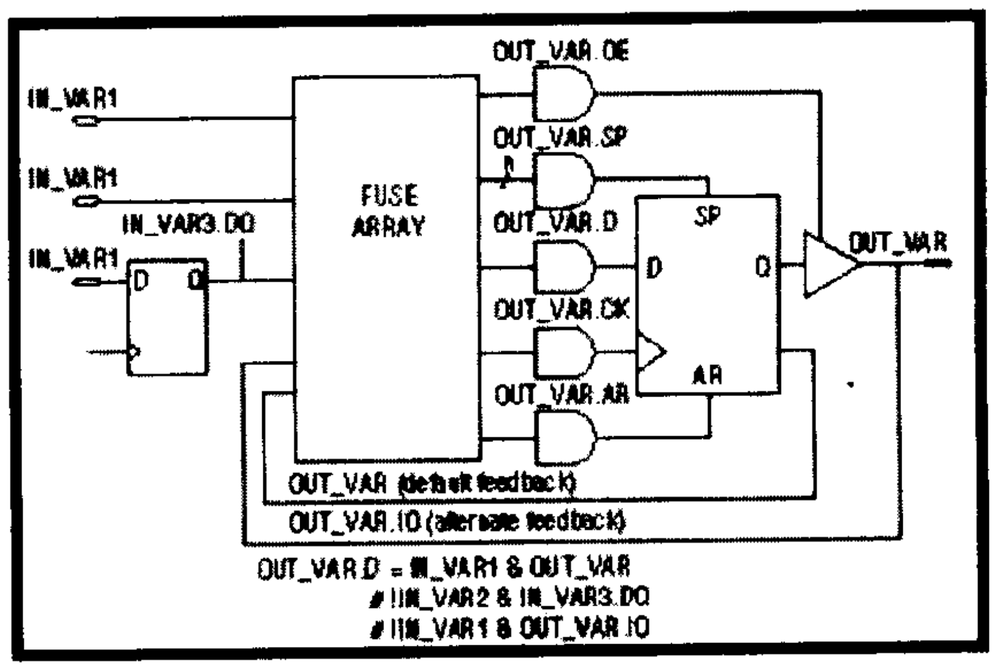


图 15.5　后缀名的使用实例

OUT_VAR .OE=IN_VAR1#IN_VAR2

（5）返回后缀名的使用　有一些逻辑器件可以通过编程改变返回的路径。如 EP300 内有一个多路转换器，对于每个输出，允许选择返回方式为内部、寄存器或管脚的。EP300 的可编程返回功能如图 15.6；寄存级的输出管脚返回示意图如图 15.7；混合输出寄存器级返回示意图如图 15.8；混合输出内部返回示意图如图 15.9。

通过该实例，直观地显示了逻辑器件返回信号的设置情况。

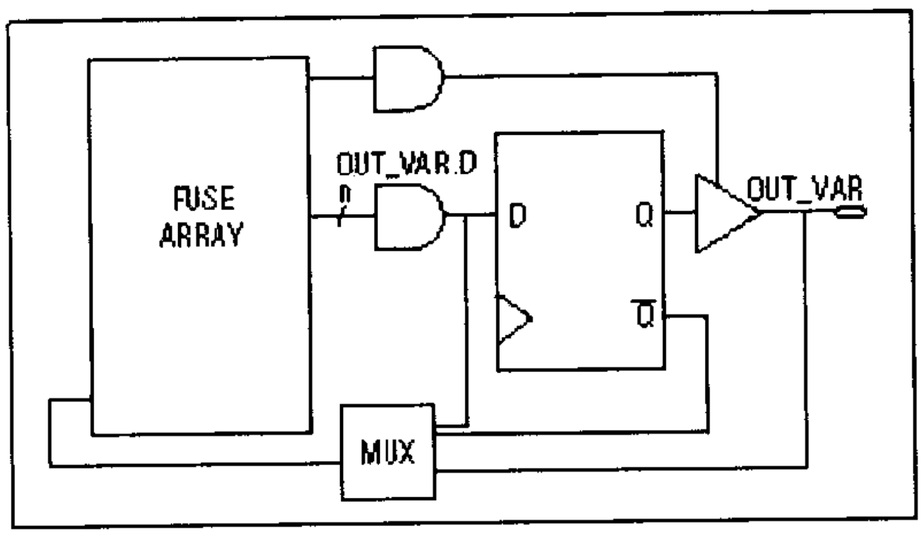


图 15.6　EP300 的可编程返回功能

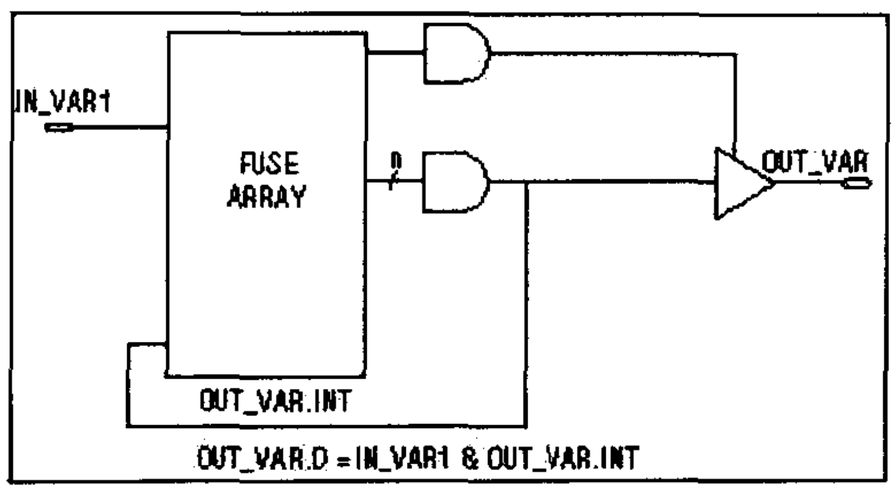


图 15.7　寄存级的输出管脚返回示意图

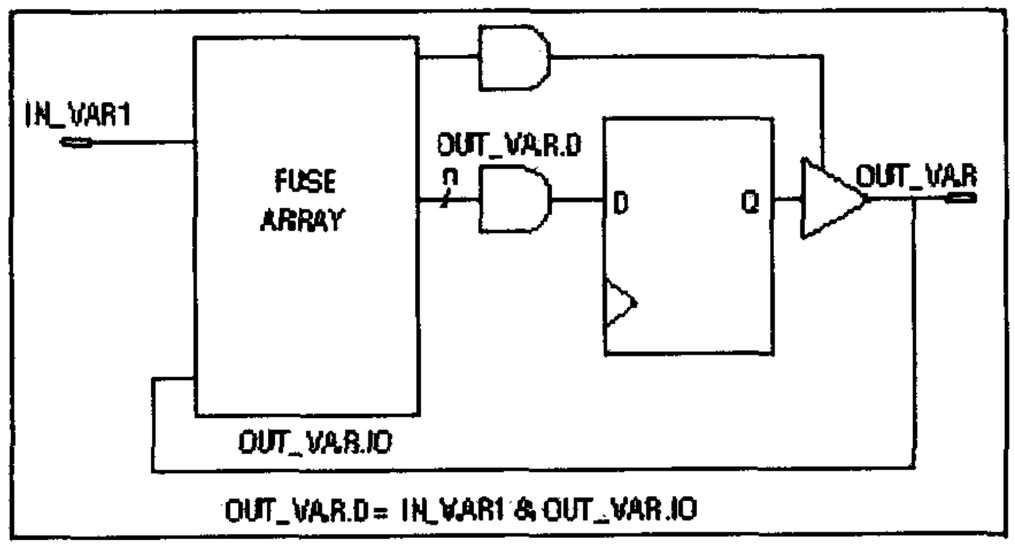


图 15.8　混合输出寄存器级返回示意图

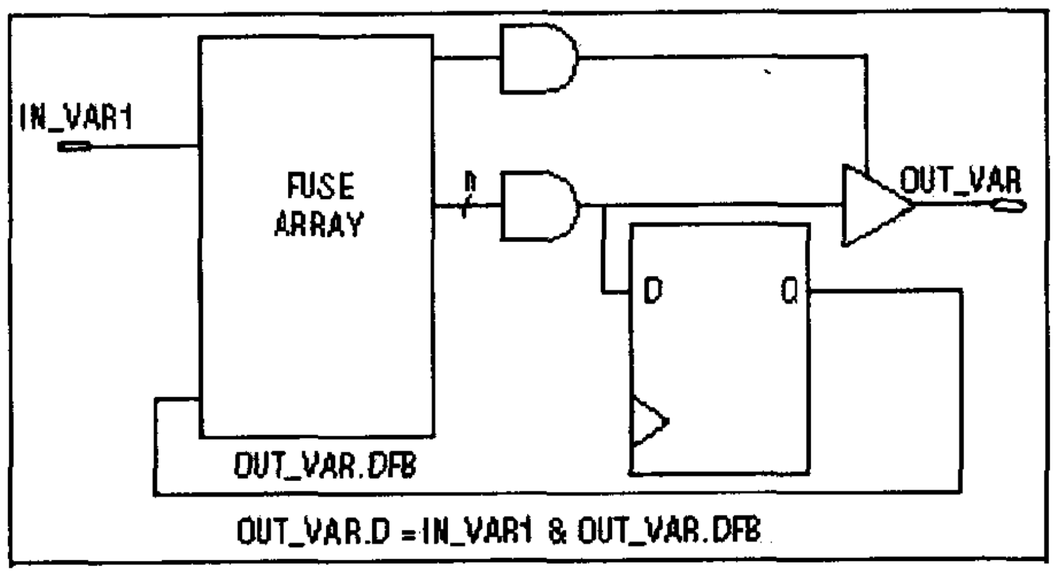


图 15.9　混合输出内部返回示意图

（6）多路开关的后缀名的使用　某些可编程逻辑器件允许在可编程控制和一般控制功能之间进行选择。如器件 P29MA16 包含有一个多路开关，用以在一般和乘积项时钟及输出使能间进行选择，见图 15.10。

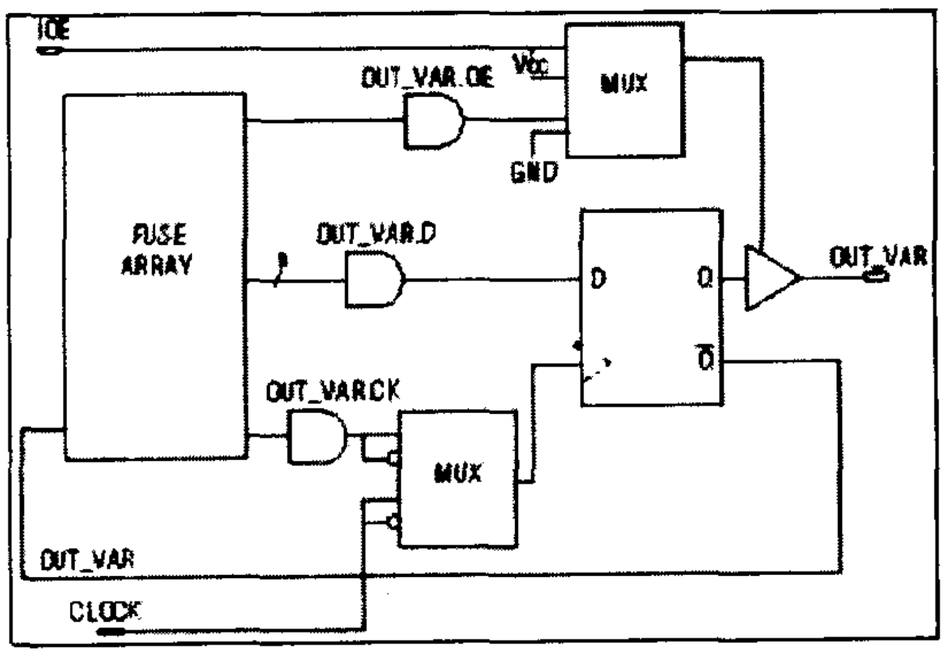


图 15.10　P29MA16 的可编程时钟和使能控制

如果表达式中有“.oe”后缀，多路开关将选择乘积项输出使能控制；同样“.ck”对时钟使能控制。与此相反，表达式中有“.oemux”后缀，多路开关输出将选择一般输出使能；“.ckmux”对时钟而言。

有“.oemux”和“.ckmux”后缀名的表达式中只能有一个变量，并且只有！符可以使用。这是由于它们的输入并非来自熔丝阵列，而是来自时钟管脚的一般来源。这与“.oe”和“.ck”的后缀名正好相反，它们的输入来自于熔丝阵列。

如图 15.11 所示为带有输出使能控制的寄存器输出，该使能控制为 VCC，也就是输出常开；多路开关选择时钟为一般时钟的反向。

在表达式中，后缀名“.oemux”和“.oe”是相互排斥的，也就是对于每个输出只有一个可以被使用。对后缀名“.ckmux”和“.ck”也同样是相互排斥的。

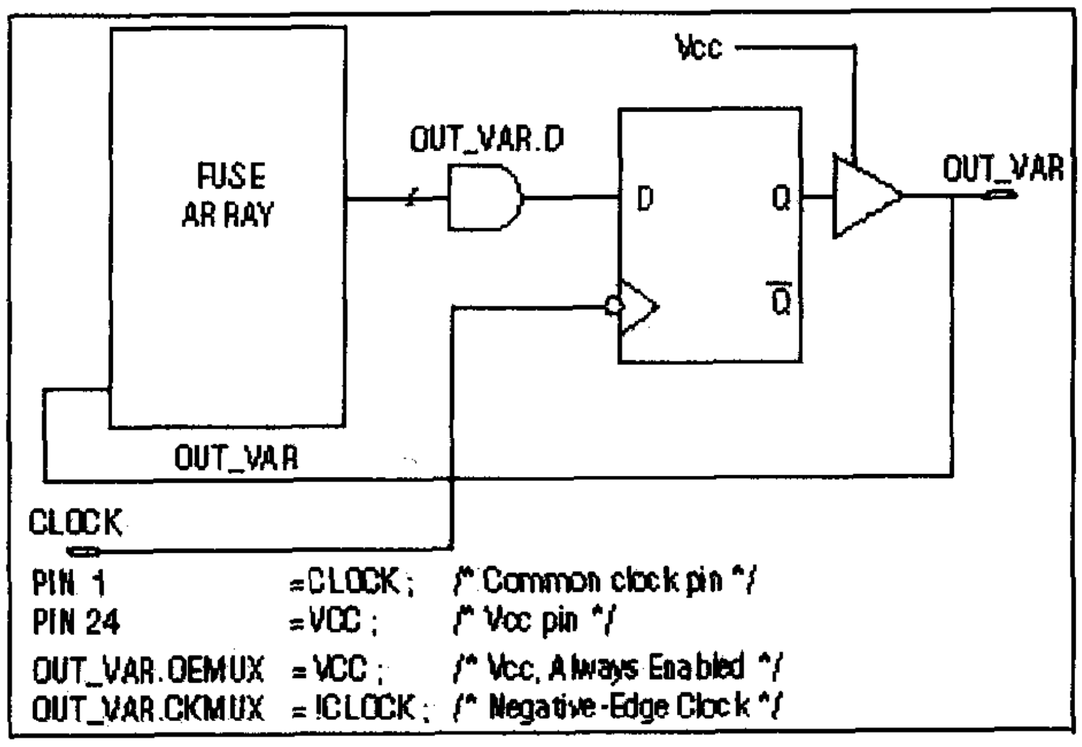


图 15.11　后缀名的使用

（7）布尔逻辑及布尔表达式　表 15.12 所示的是布尔逻辑的一些规则，编译器用来核定逻辑表达式。

表 15.12　布尔逻辑的规则

A&B =B&A	A#B=B#A
A&(B&C)=(A&B)&C	A#(B#C)=(A#B)#C
A&(B#C)=(A&B)#(A&C)	A#(B&C)=(A#B)&(A#C)
A&(A#B)=A	A#(A&B)=A
!(A&B&C)=!A#!B#!C	!(A#B#C)=!A&!B&!C
A$B=(!A&B)#(A&!B)	!(A$B)=A$!B=!A$B
A&0=0	A&1=1
A#0=A	A#1=1
A&A=A	A&!A=0
A#A=A	A#!A=1

表达式是由一系列的变量和运算符组成的，当运行时只有单一的结果。表达式运行时，将包含逻辑运算符的等级。同一等级的，按照在表达式中的顺序从左向右。

15.4 CUPL 源文本文件的生成

下面将结合一个简单的例子具体说明 PLD99 中 CUPL 源文本文件的生成。在该例中，采用的逻辑器件是低密度可编程逻辑器件 G16V8。低密度可编程逻辑器件易于编程，对开发软件的要求低，在 80 年代得到广泛的应用，但随着技术的进步， 低密度可编程逻辑器件在集成密度和性能方面的局限性也暴露出来了。低密度可编程逻辑器件的寄存器、I/O 引脚、时钟资源的数目有限，没有内部互连，大大限制了设计的灵活程度。但该例中依然以它作为选用的目标器件，是希望通过这一广为人知的器件和一个简单的例子介绍整个 PLD99 的开发环境，便于读者更快地进入 Advanced Protel PLD 99。

15.4.1 PLD 系统描述

在进行具体的 PLD 系统的设计前，需对将进行的设计有比较全面的描述，即明确系统将实现的功能。如现在需要设计一个基于微处理器的、外扩有 ROM 和 RAM 的小型 I/O 口接口电路。其原理图如图 15.12 所示。

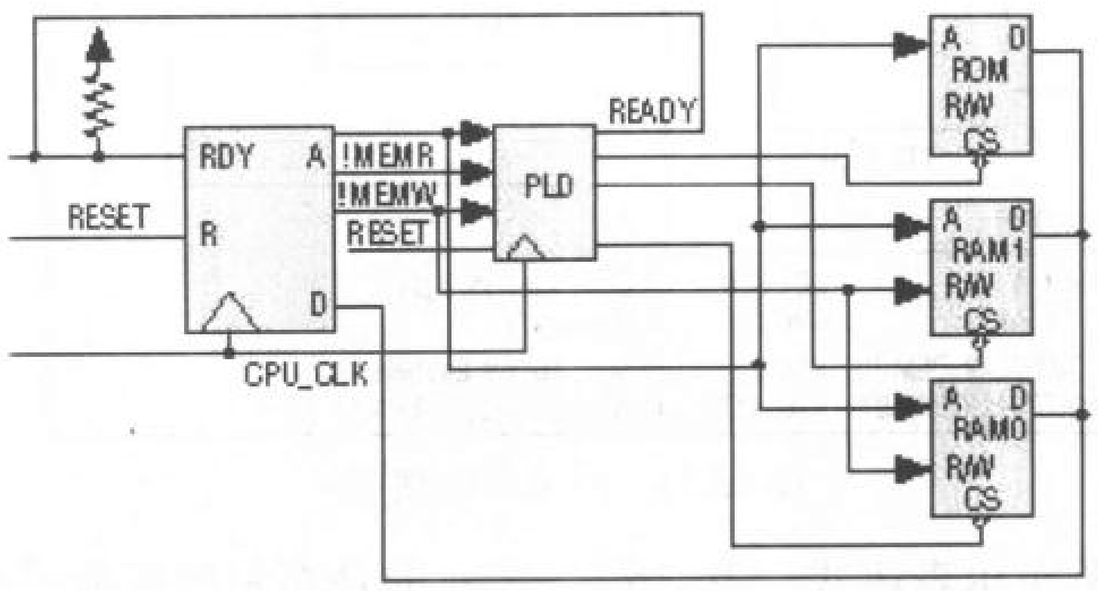


图 15.12 所设计系统的原理框图

图中的可编程逻辑器件提供了 CPU 和外设之间的一个灵活的接口，它实现地址的编码和时序控制功能。外扩的 ROM（或 PROM）用作系统控制，两片静态 RAM 存储器用作辅助的存储区。

本例中所设计的 PLD 将使用如图 15.13 所示的地址范围编码，通过 CPU 地址和数据选通信号产生 ROM 和 RAM 芯片的片选信号。

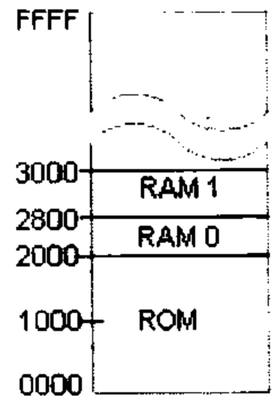


图 15.13 外设地址编码表

考虑到 ROM 芯片速度相对较慢，因而这个 PLD 必须有一个等待的状态，在芯片选通前，这个延时至少得有一个时钟周期。

图 15.12 中信号的先后时序可如图 15.14 所示，该图大致说明了信号产生和相互影响的情况，箭头所示表明了信号产生的前后次序。

图 15.14 中括号内的数字表示 CPU 时钟信号的上升沿。在读外存信号选通以前，一个等待状态序列和 CPU 地址有效信号同时产生，这里只考虑！MEMR 信号是由于这

一等待状态只是对 ROM 而言。

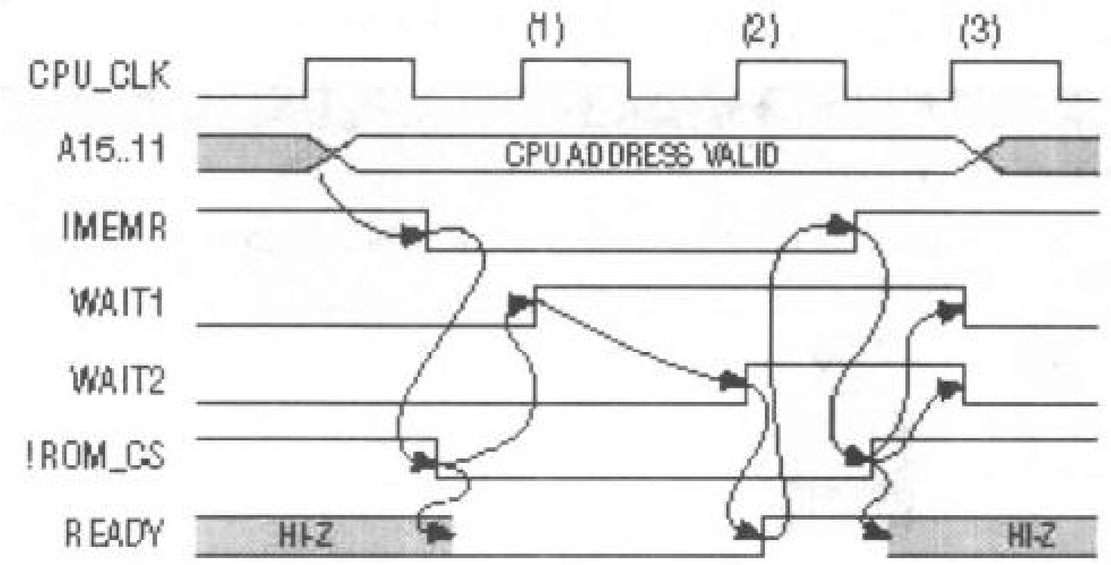


图 15.14　原理图的信号时序图

当！MEMR 信号选通后，！ROM_CS 信号被激活，同时打开三态缓冲器，将 CPU 就绪信号拉低（即表示 CPU 尚未准备好，处于等待状态）。在！ROM_CS 信号有效的随后一个时钟周期上升沿(1)产生 WAIT1 信号；当一个时钟周期过去后，在时钟周期上升沿(2)产生 WAIT2 信号。这样，一个等待周期完成，从而拉高 CPU 的就绪信号，使得 CPU 可以继续进行读操作，与此同时，不再选通！MEMR 信号。随后！ROM_CS 信号为高，这将禁止驱动就绪信号的三态缓冲器，并且在下一个 CPU 时钟周期上升沿(3)重置 WAIT1 和 WAIT2 信号。如此，周而复始。

15.4.2　创建源文件

PLD99 中使用创建向导创建 CUPL 源文件的操作过程如下：

（1）首先进入 Protel 99 设计主界面，如图 15.15 所示。图中 TelePLD.ddb 为已经创建的设计数据库。

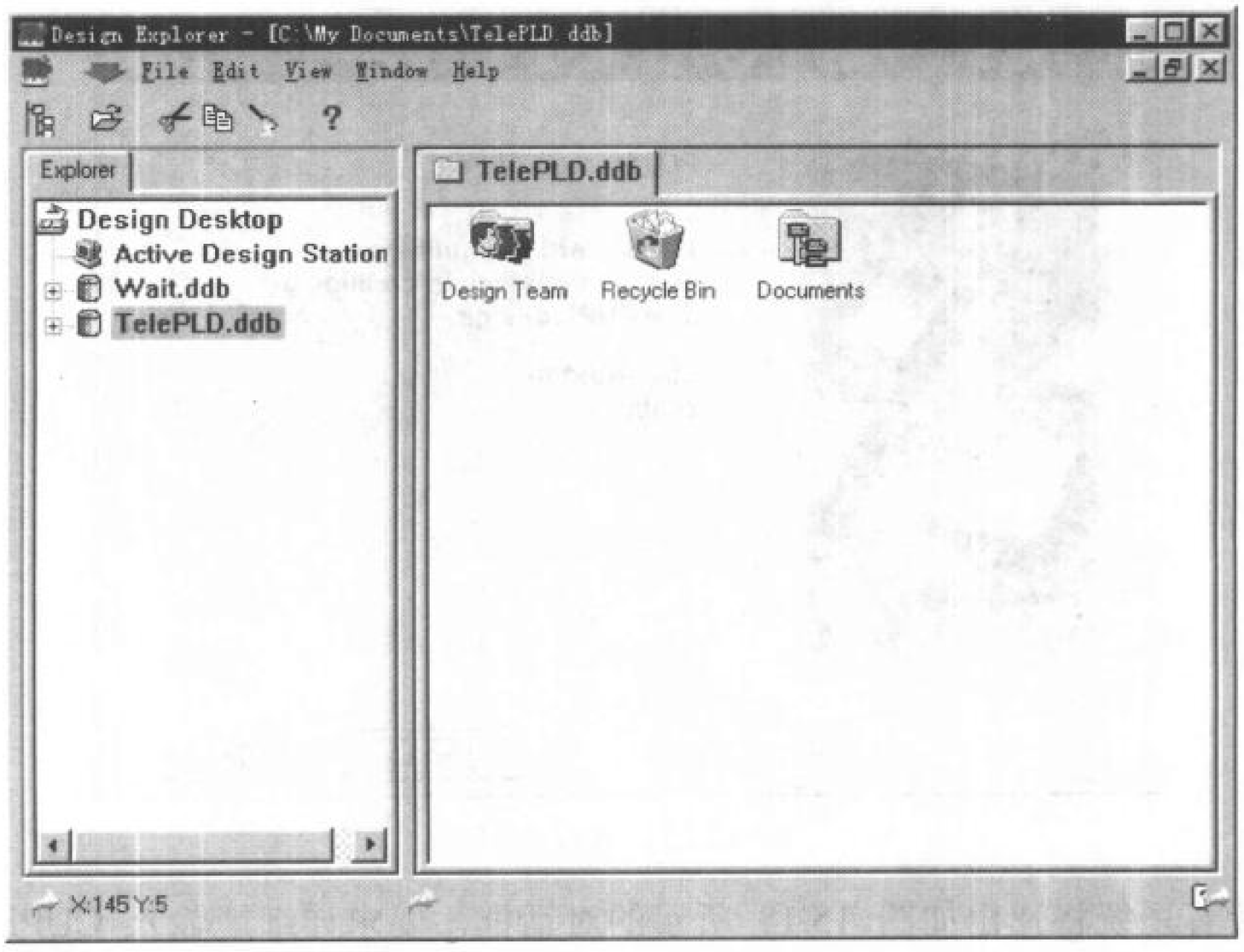


图 15.15　Protel 99 的主界面

（2）执行 File/New 菜单命令，或单击鼠标右键，从弹出的快捷菜单选择 New 命令。系统将弹出选择新建文件种类的对话框，如图 15.16 所示。

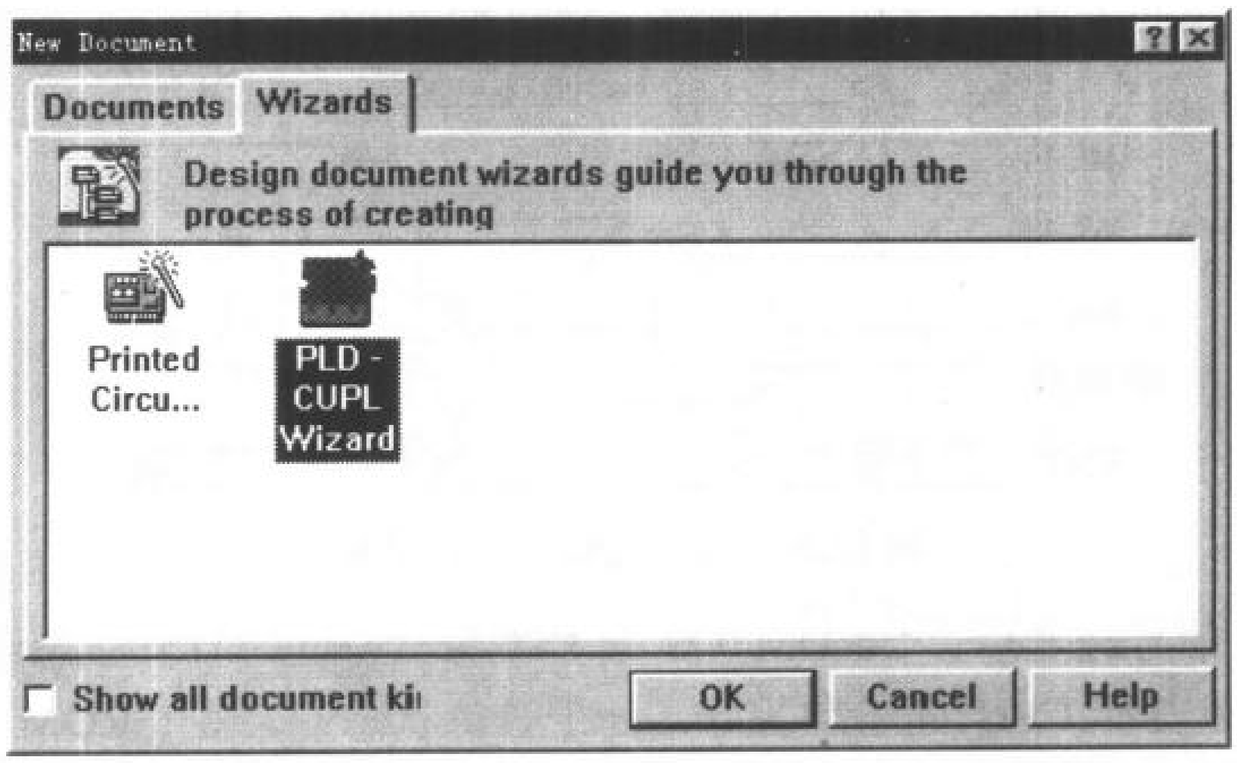


图 15.16　利用向导创建新文件的对话框

（3）在此对话框中，有两个选项卡：文件（Documents）和向导（Wizards）。创建 CUPL 源文件时使用向导可以很方便地创建一个文件的框架。

（4）使用 Wizards（向导）选项卡，选择其中的 PLD-CUPL Wizard 图标，然后单击 OK 按钮。接着设计者就可以在创建向导的帮助下，以较快的速度创建一个 CUPL 源文件的框架。

（5）接着系统将弹出设计向导对话框，这一设计向导将指导你如何创建一个新的 CUPL 源文件。该向导帮助设计者完成一具有完整结构的源文件的框架。设计者设计时只需向该框架添加设计源语言即可完成设计。设计向导的对话框如图 15.17 所示，单击 Next 按钮，进入下一步。

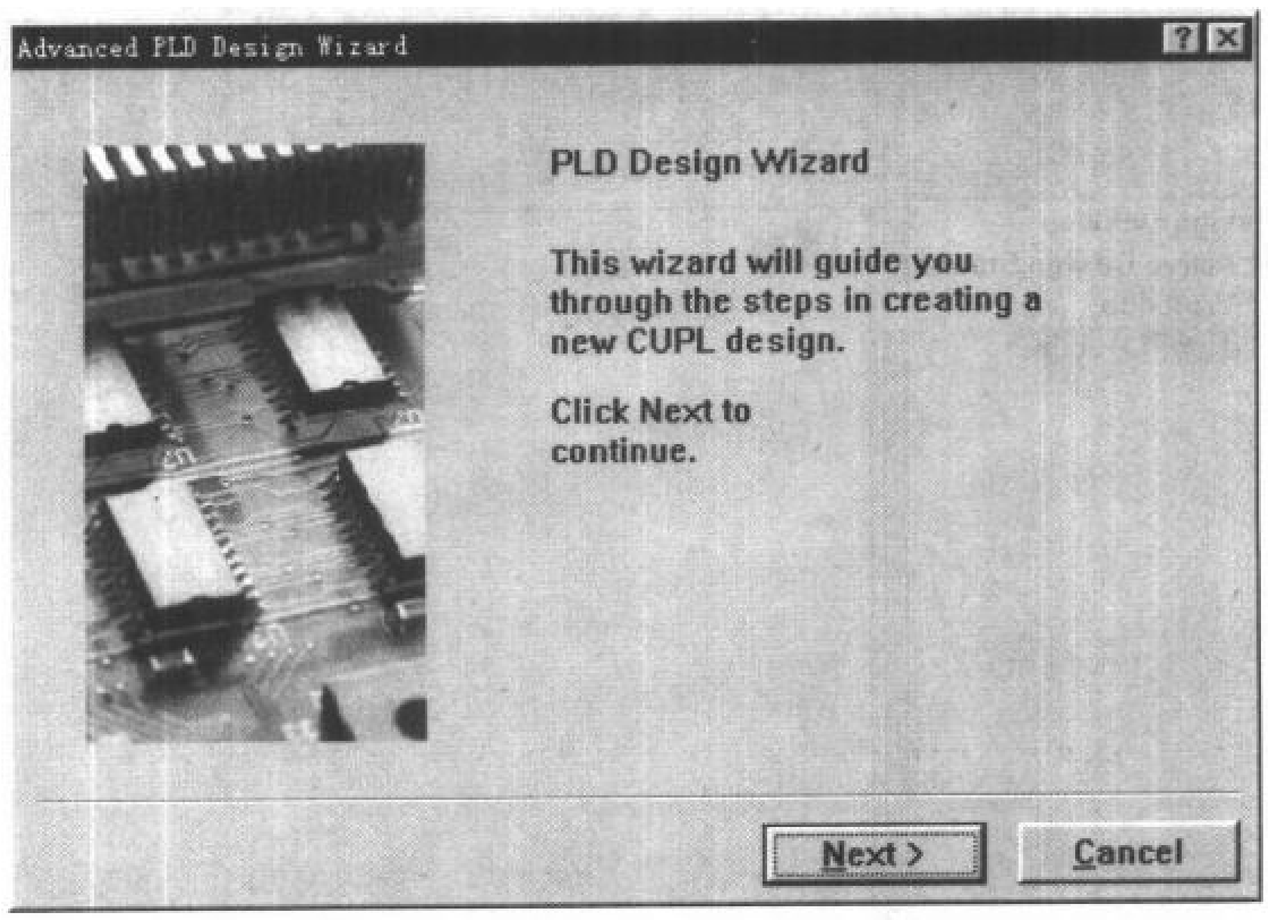


图 15.17　设计向导

（6）接着系统将弹出如图 15.18 所示的对话框，要求详细地输入 CUPL 源文件的头信息。头信息的获得鉴于设计者对所设计的系统的认识。当头信息全部输入完以后，单

击 Next 按钮，进入下一步。

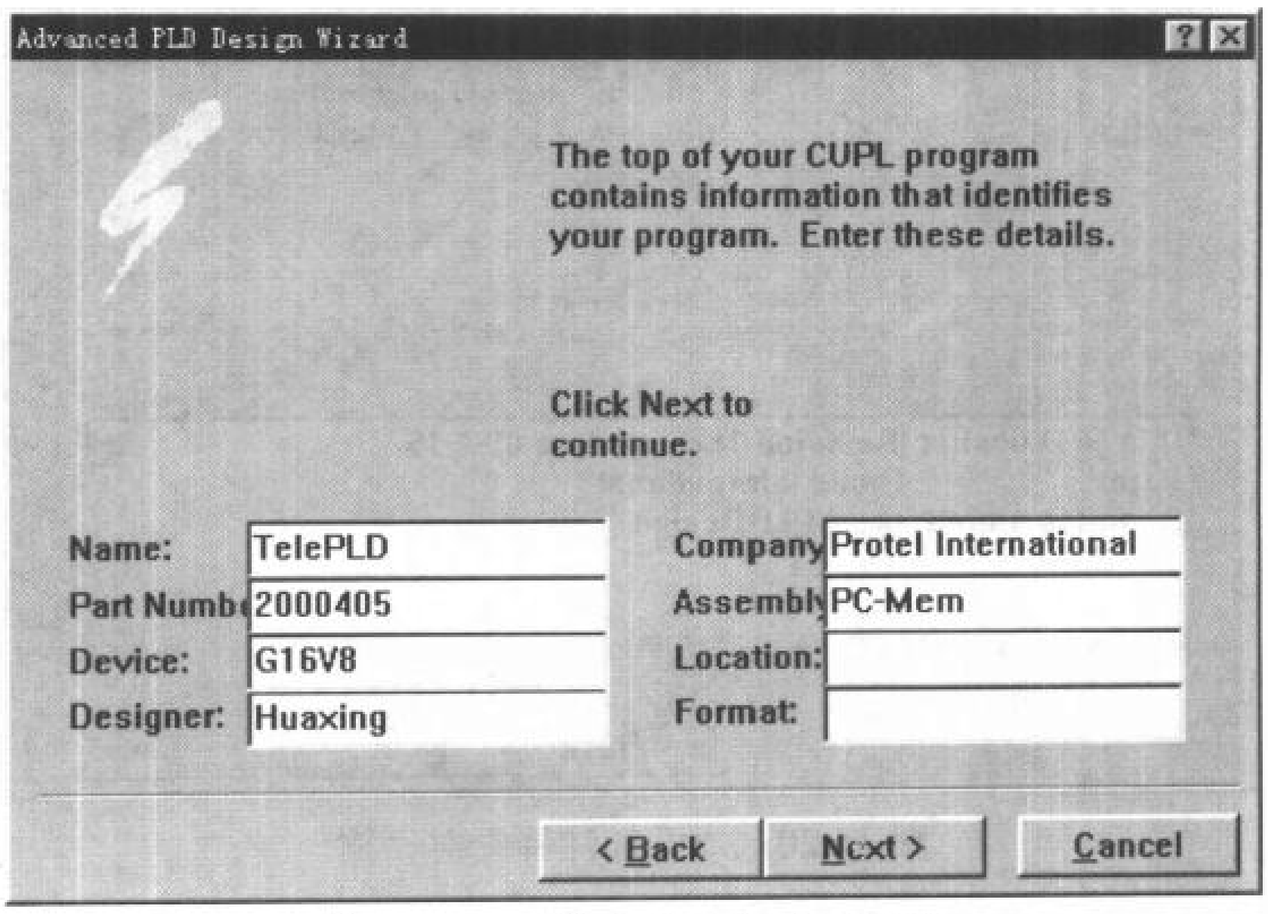


图 15.18　“输入头信息”对话框

（7）接着系统将弹出如图 15.19 所示的对话框，提示设计者选择进行 PLD 设计的方式。PLD 的设计可以通过原理图和文本编辑两种方式，在此选择“Text Editor（文本编辑器）”进行文本编辑的方式，单击 Next 按钮，进入下一步。

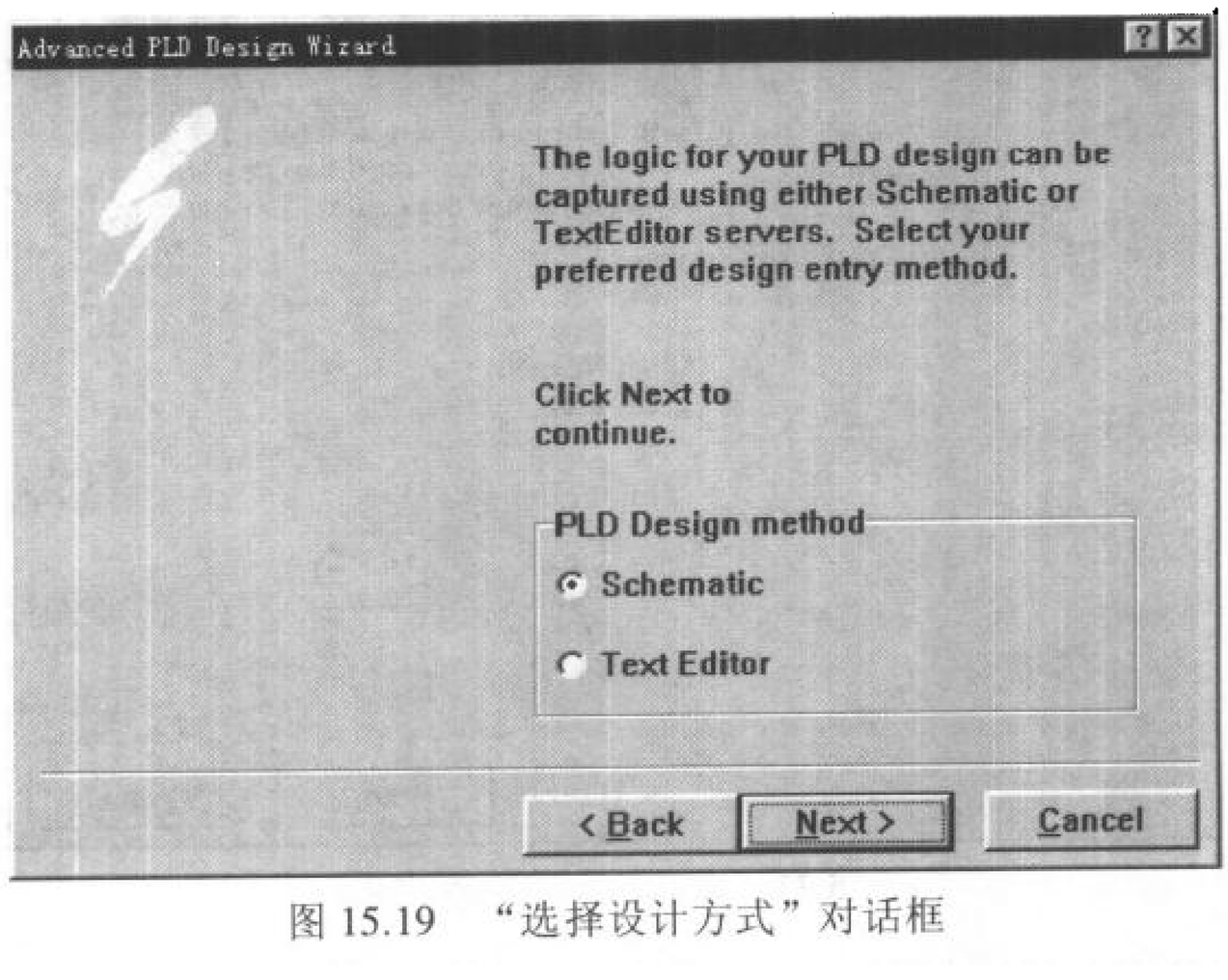


图 15.19　“选择设计方式”对话框

（8）系统接着会弹出如图 15.20 所示的对话框，设计者可以在空白栏中输入关于这次 PLD 设计的详细的注解和说明，该注解可以很好的帮助其他设计者了解该源代码。不输入将使用系统默认的注解。当输入如图所示 15.20 的注解后，单击 Next 按钮，进入下一步。

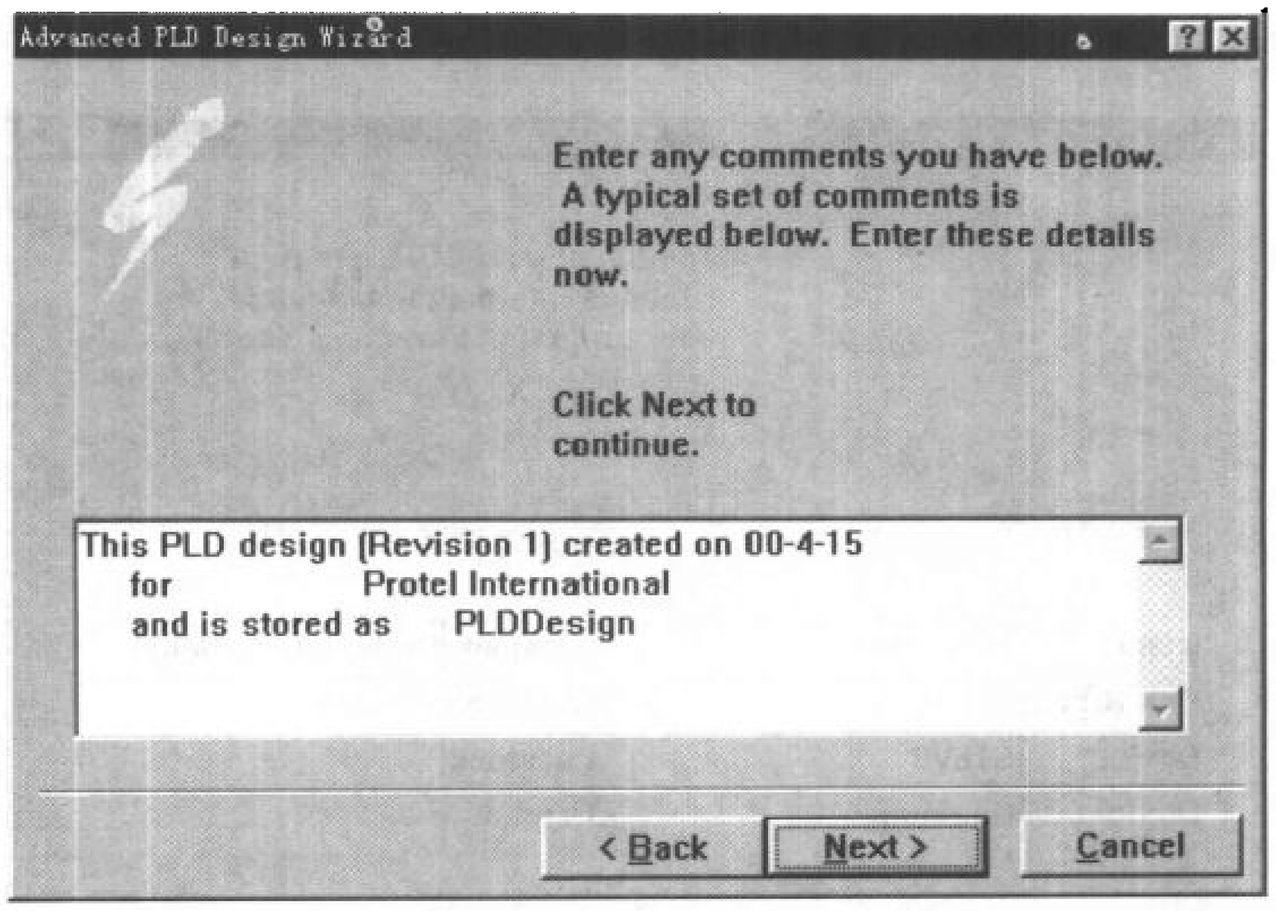


图 15.20 “添加注释”对话框

（9）系统接着会弹出如图 15.21 所示的对话框，向导将要求设计者输入此次设计中的逻辑器件的输入管脚和输出管脚的数目，设计者可以手工输入该数字，同时，也可以单击输入框右端的小滚动条选择该数字。本例所设计的逻辑器件输入管脚数为 12，输出管脚数为 6，输入该数字后，单击 Next 按钮，进入下一步。

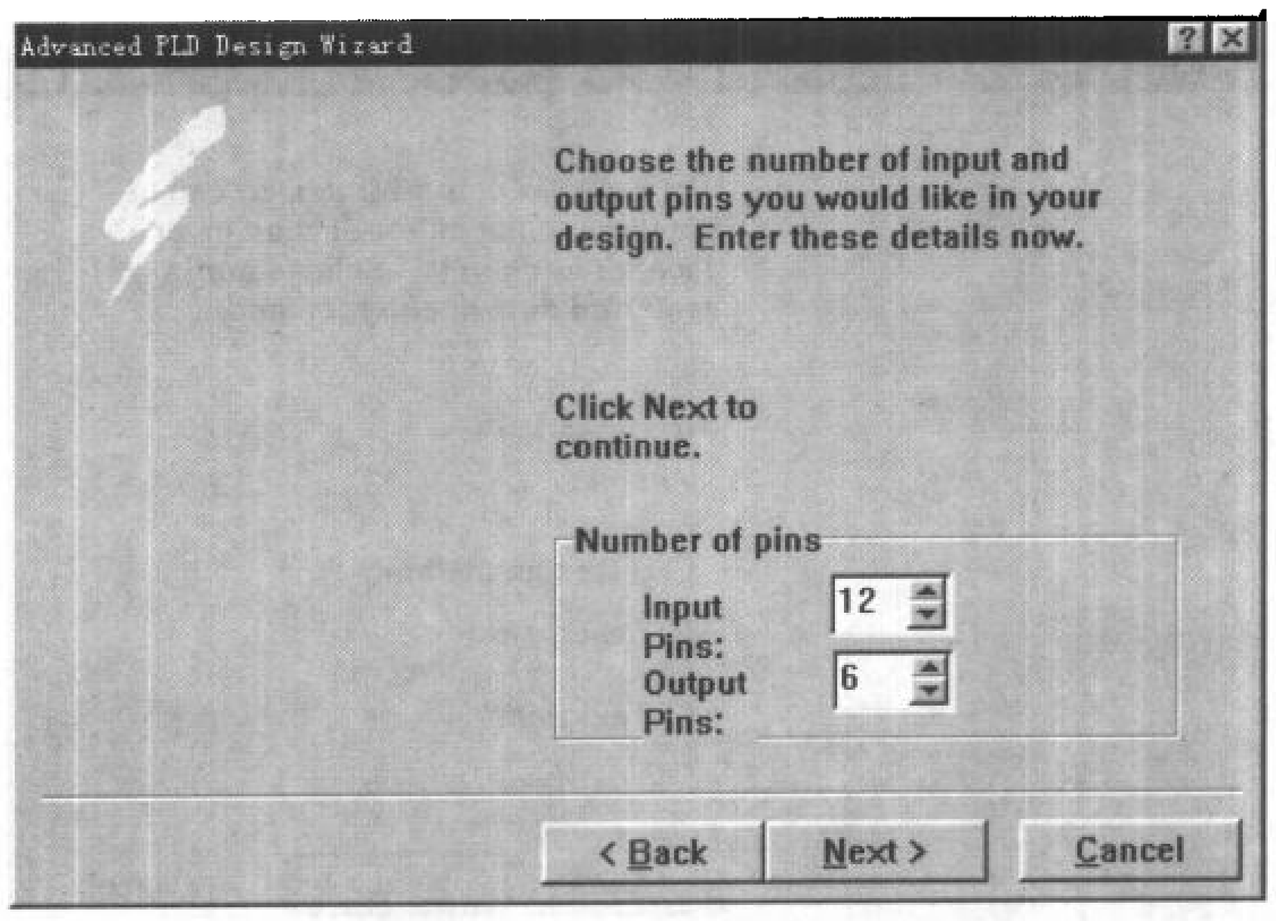


图 15.21 向导输入输出管脚窗口

（10）系统接着会弹出如图 15.22 所示的对话框，总结上述步骤对所设计的 CUPL 源文件进行的设置，设计者在检查该完整设置时，如发现有误，可单击 Back 按钮，进行必要的调整。确信该设置后，单击 Next 按钮，进入下一步。

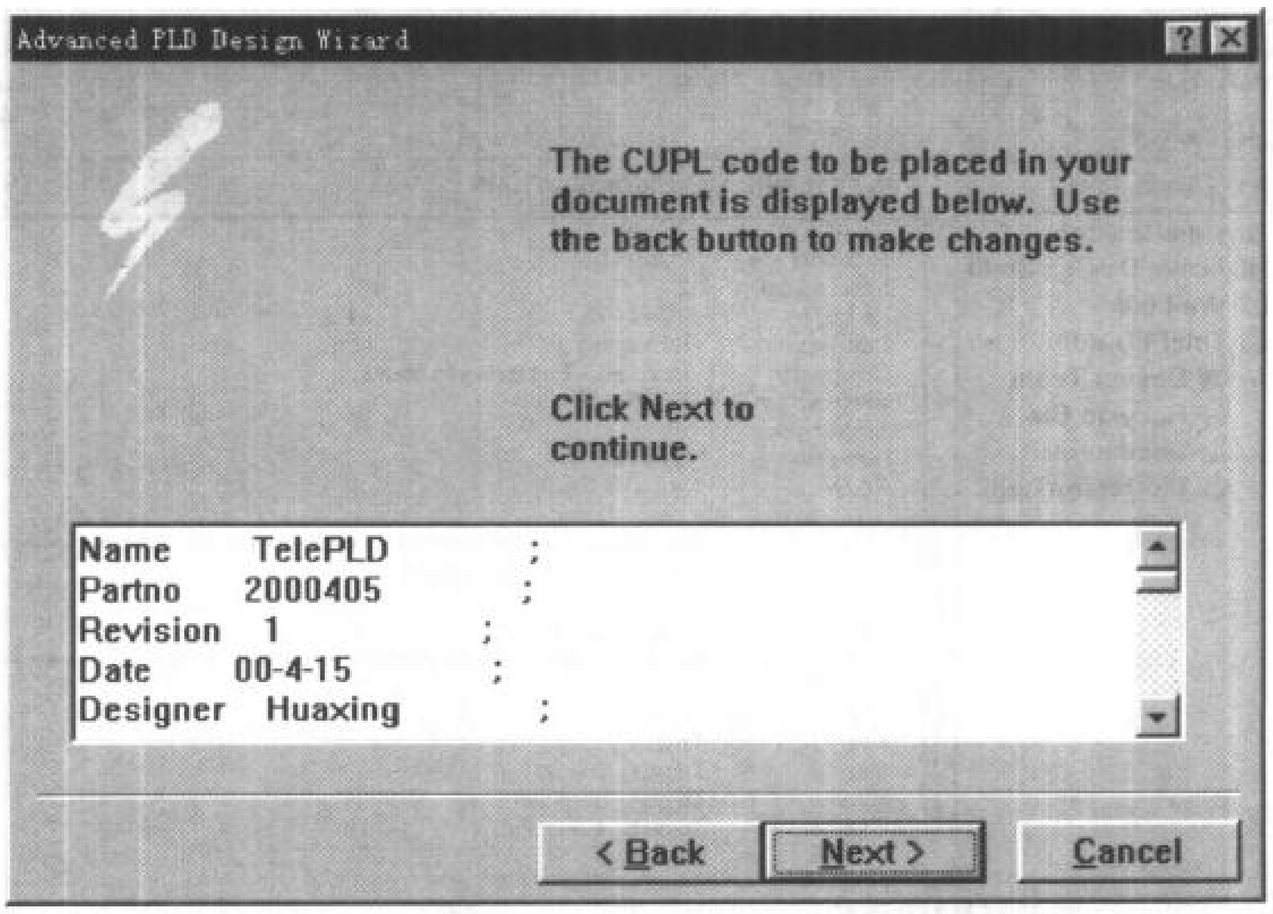


图 15.22　向导对以上设置的总结窗口

（11）系统接着会弹出如图 15.23 所示的完成对话框，单击 Finish 按钮，向导将完成该源文件的设置。

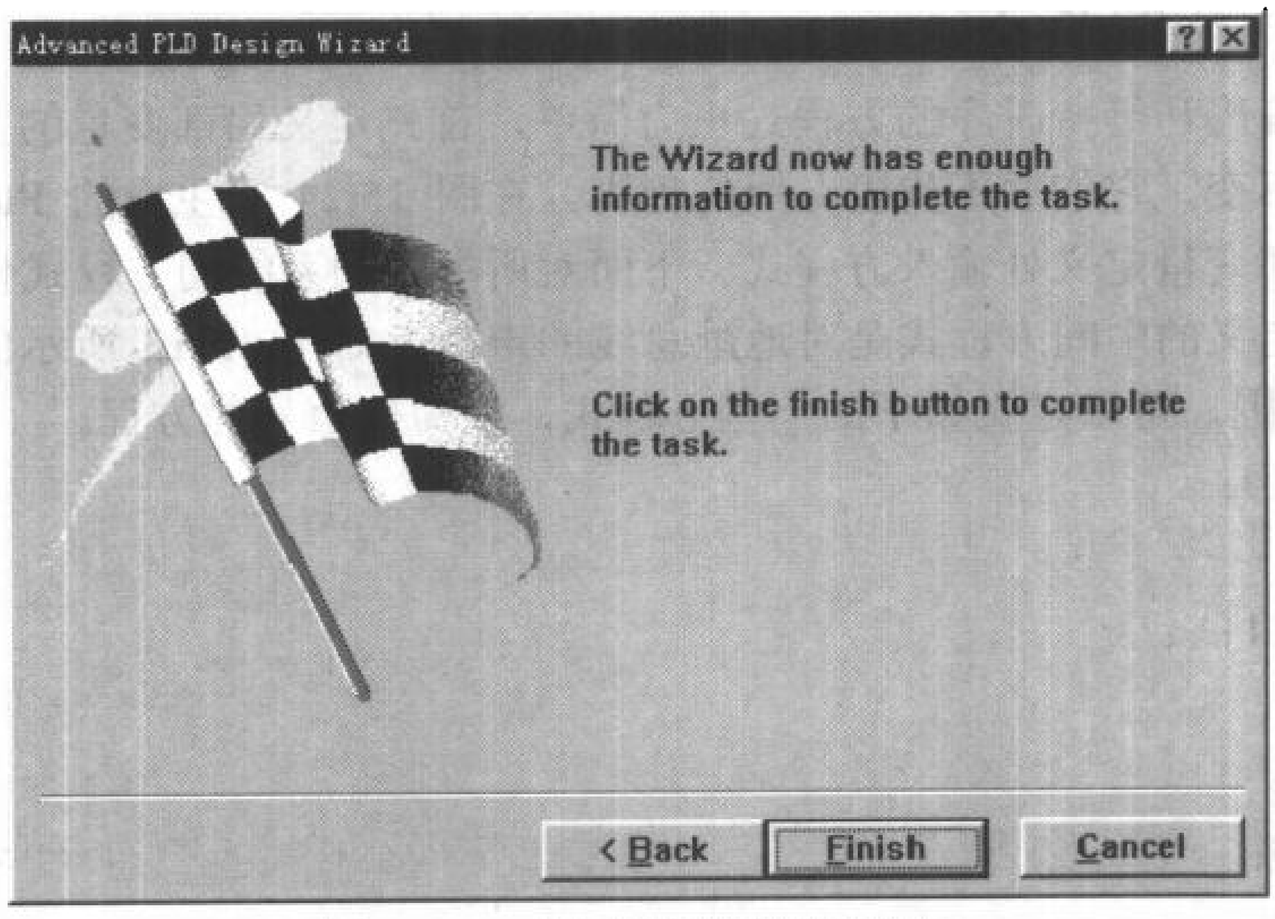


图 15.23　“向导设置完成”窗口

所有的设置完成后，系统将弹出如图 15.24 所示的窗口，从该窗口可以看到系统生成了 PldDesign1.pld 源文件，打开该源文件可以更直观的了解源文件的框架。

通过以上的一个实例，我们了解了如何利用向导生成一个 CUPL 的源文本文件。至此创建向导为我们创建了一个基本的 CUPL 源文件的框架，以后对源文件的进一步的编写可以在它的帮助下进行。使用向导创建文件框架，在一定程度上减少了设计的工作量，方便了设计者完成对系统的设计。

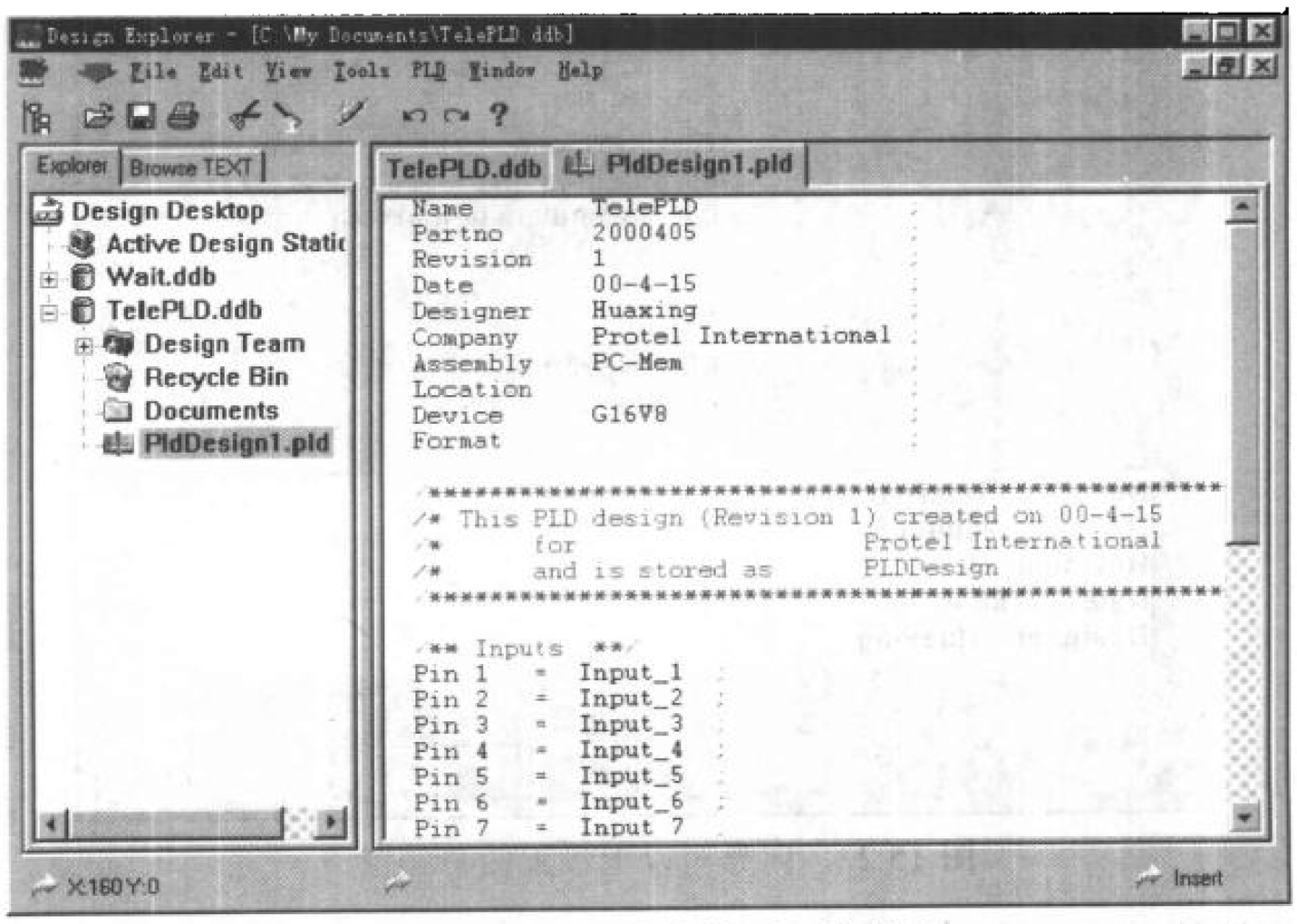


图 15.24　PLD99 生成的源文件的窗口

15.4.3　方程式的定义

为使地址编码和等待时序的方程式更为简单，首先定义局部变量的方程式。局部变量名并非一成不变，它们并不代表专用的管脚。在图 15.24 中生成的 PldDesign1.pld 文件的声明和局部变量定义处输入方程式。下面对所举例的系统的方程式作一些说明。

首先需要定义的中间方程式是对地址总线的声明。如图 15.13 所示的 ROM 和两片 RAM 的地址范围，可以定义如下的一些方程式，以简化信号的方程。

a=!a15&!a14;

b=!a13;

c=!a12&!a11;

d=!a11;

e=!a12&!d;

f=a&c&a13;

g=a&f&a13;

如该系统的原理框图 15.12，两片静态 RAM 的选通信号并不仅仅取决于对地址的编码，还取决于 MEMW 或 MEMR 的选通信号。为简化静态 RAM 的片选信号的方程，新定义一信号名 MEMREQ（memory request），可得如下的方程式：

MEMREQ=MEMW#MEMR;

在以后的方程中，一旦使用 MEMREQ 信号名，编译器将用（MEMW # MEMR）取代。如时序图 15.14 所示，可定义一局部变量 SELECT–ROM，它代表(!MEMW)选通信号和编码后选定的 ROM 的地址区范围求与后产生的 ROM 芯片片选信号，可得如下方程式：

SELECT–ROM=MEMR&a&b;

信号 ROM–CS 用来产生等待时序时，通过 PLD 时将可能增加一额外的延时。但在

该系统中由于 CPU 的时钟频率相当低，约为 4 MHz~8MHz，　因而该延时可忽略不计。然而，对于较高时钟频率的 CPU 而言，最好使用局部变量 SELECT–ROM 创建具有相同逻辑的 ROM 片选信号，如下面的方程式：

ROM–CS= ! SELECT–ROM;

至于两片外部 RAM 的片选信号 RAM–CS0 和 RAM–1，它们都取决于 MEMREQ 和编码所采用的地址[2000..27FF]和[2800..2FFF]，因而可得如下的方程式：

RAM–CS0=MEMREQ&f;

RAM–CS1=MEMREQ&g;

下面，将创建与产生等待状态有关的方程式。如时序图 15.24 所示，WAIT1 信号的响应是在选通 ROM 芯片后的 CPU 时钟周期的第一个上升沿。根据 D 型触发器的定义，D 端的逻辑状态经过至多一个时钟周期之后将赋给 Q 端。据此，可得如下的方程式：

WAIT1.D=SELECT－ROM&!RESET;

接着，在 CPU 的下一个时钟周期的上升沿 WAIT2 信号将被激活。因而可由 WAIT1 信号得到 WAIT2.D 信号的方程式。同时，WAIT2.D 信号在 ROM 片选信号无效时亦无效。根据上述条件，可得如下的方程式：

WAIT2.D=SELECT－ROM&WAIT1;

如时序图，三态缓冲器只有满足在 ROM 被片选到和 MEMR 片选信号同时有效的条件下才被打开，因而可得如下的方程式：

REDAY.OE=SELECT－ROM;

如上的方程式决定了三态缓冲器的开关和高阻态，但并未决定驱动信号的逻辑电平，这是由 READY 信号所决定的。READY 信号在一个时钟周期的等待状态尚未结束时，应保持无效。只有在 WAIT2 信号激活后，方可有效。据此，可得如下的方程式：

READY=WAIT2;

将以上的方程式输入到生成的源文件的框架中，如图 15.25 所示。

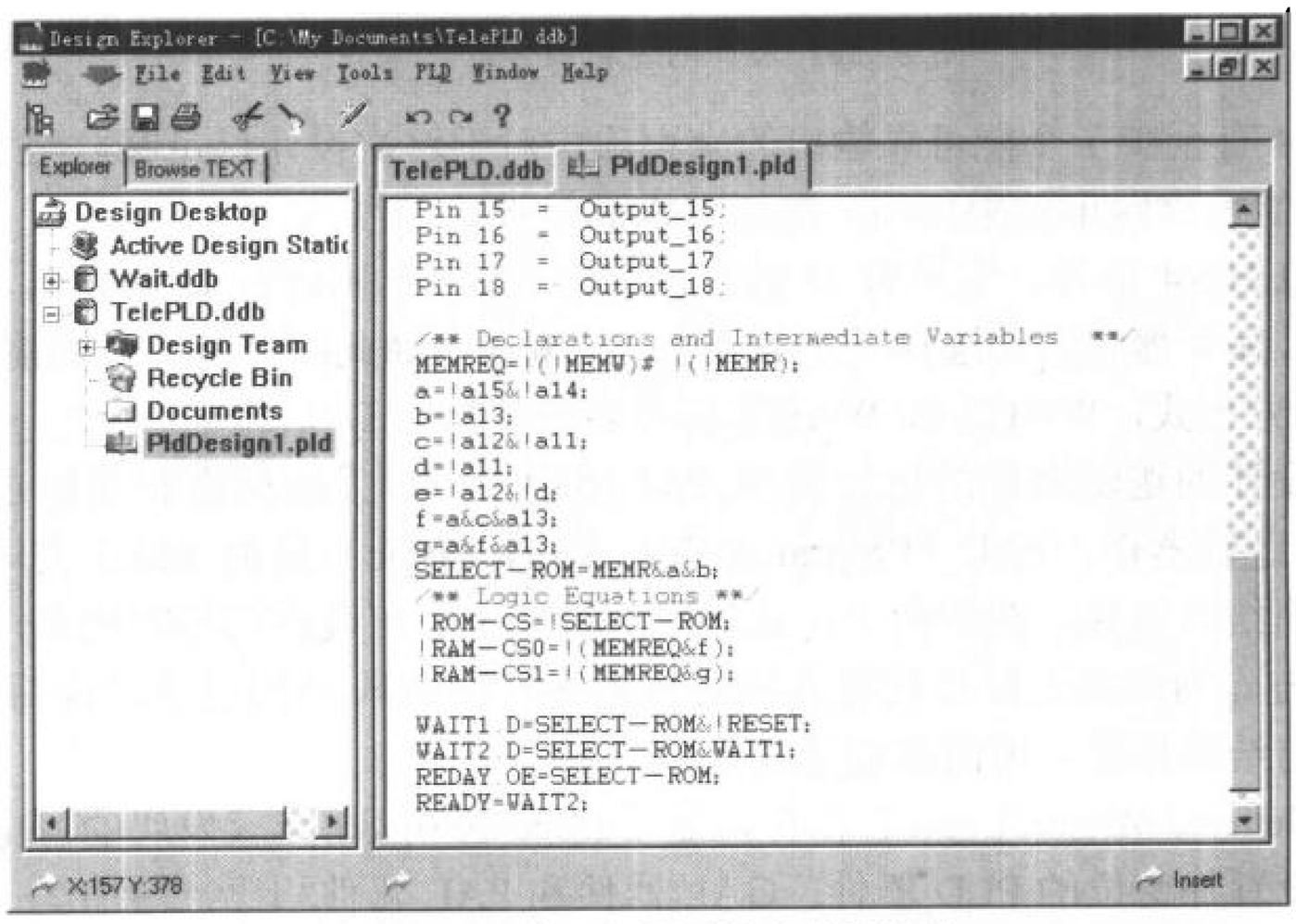


图 15.25　输入方程后的文本源文件

15.4.4 目标器件的选择

在完成上述方程式的定义后，要选择一合适的可编程逻辑器件。为减少设计周期，尽量选用已成型的、可靠的 PLD。在选择目标器件时，需考虑如下几方面。

- 设计中所需器件的总的输入管脚的数目。
- 设计中必须的输出管脚的数目。
- 如需要，应检查该器件是否支持三态输出控制。
- 用于实现方程式逻辑功能所需要的乘积项的数量。

如图 15.26 所示，该 PLD 封装图定义了所使用的管脚。图中的管脚设置，三个芯片的片选信号被定义为 I/O 类型的管脚，它们应当一直处于输出驱动状态。READY 信号管脚将和 CPU 总线上的 READY 相连，用来控制输出缓冲器的三态。设计中需要两个来实现所需要的等待状态的触发器，它们将直接和内部的寄存器相连。一个寄存器的输出应直接用来驱动 READY 信号，因为 READY 的逻辑功能和 WAIT2 相同。同时，需要三态缓冲器的输出使能信号连接到目标器件的 11 管脚，因为 11 管脚控制了四个和内部寄存器相连的管脚的三态，这样，除了产生等待状态外将很少使用其余的 2 个内部输出管脚。图中的 11 管脚接地，这样就使三态的输出始终来自内部寄存器。

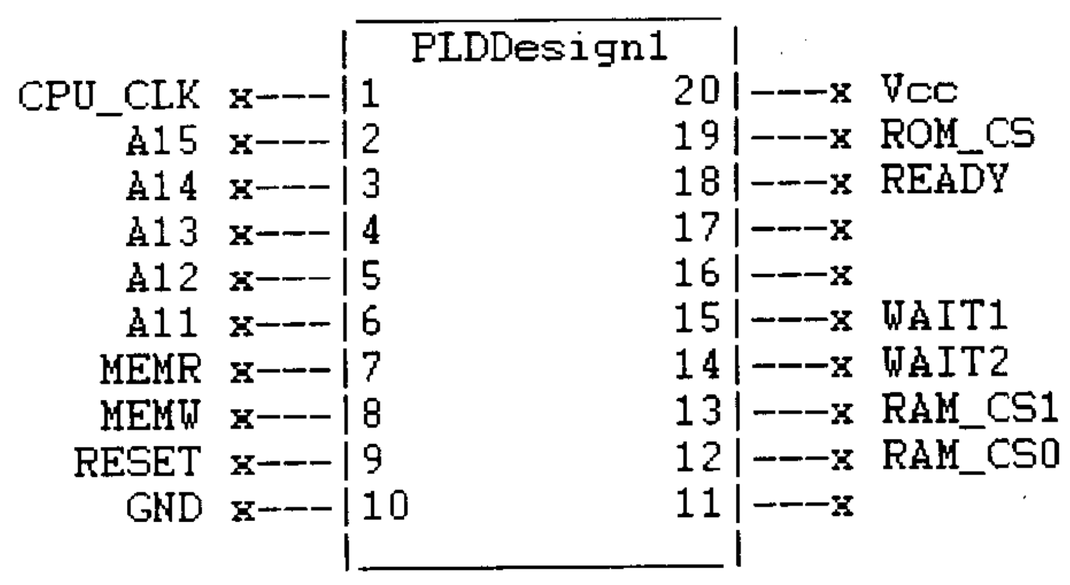


图 15.26 设计的逻辑器件的封装图

PAL16R4 有至少 7 个能可靠输出的乘积项，对于这次设计已足够。至于 IFL82，则总共有 32 个能可靠输出的乘积项，同样可以满足设计的需求。

对于 PAL16R4 器件，它只有 D 触发器，而 82S155 则既有 D 触发器，也有 JK 触发器。编译时，编译器将自动选择一个 D 触发器。编译器如此编译是由于如前面的 WAIT1 和 WAIT2 的方程式，WAIT1 和 WAIT2 信号名后都加了.D 后缀名。

比较所设计的逻辑器件的封装图和 PAL16R4，可以发现两者有相似之处，故可以采用 PAL 的逻辑器件。PAL（Programmable Array Logic）是由 AMD 公司发明的，它也是与或阵列结构器件。在结构上，这类器件包括一个可编程的与阵列和一个固定的或阵列，其中与阵列的编程特性使输入项可以增多，而或阵列固定使器件简化。PAL 具有多种的输出结构形式，因而其型号最多。

GAL（Generic Array Logic）器件，是 Lattice 公司 80 年代发明的可电擦写、可重复编程、可设置加密位的 PLD 器件。GAL 器件和 PAL 器件相比，增加了一个可编程的逻辑宏单元（OMLC）输出，通过对 OLMC 配置可以得到多种形式的输出和反馈。具

有代表性的 GAL 芯片有 GAL16V8 和 GAL20V8。这两种 GAL 几乎能够仿真所有类型的 PAL 器件。在实际应用中，由于 GAL 器件对 PAL 器件仿真具有 100%的兼容性，所以 GAL 几乎完全代替了 PAL 器件。因而在本次设计中，可以采用 GAL 的 G16V8 器件。

目标器件的选取可以通过编辑源文件的头信息，在头信息中输入 DEVICE 关键字，随后键入 G16V8，即可完成对目标器件的选取。

另外也可以通过设置编译器的设置选项。单击 PLD/CONFIGURE 命令，系统弹出如图 15.27 所示的 Options 对话框，可以用来设置目标器件。单击 Change 按钮，可弹出如图 15.28 所示的对话框。

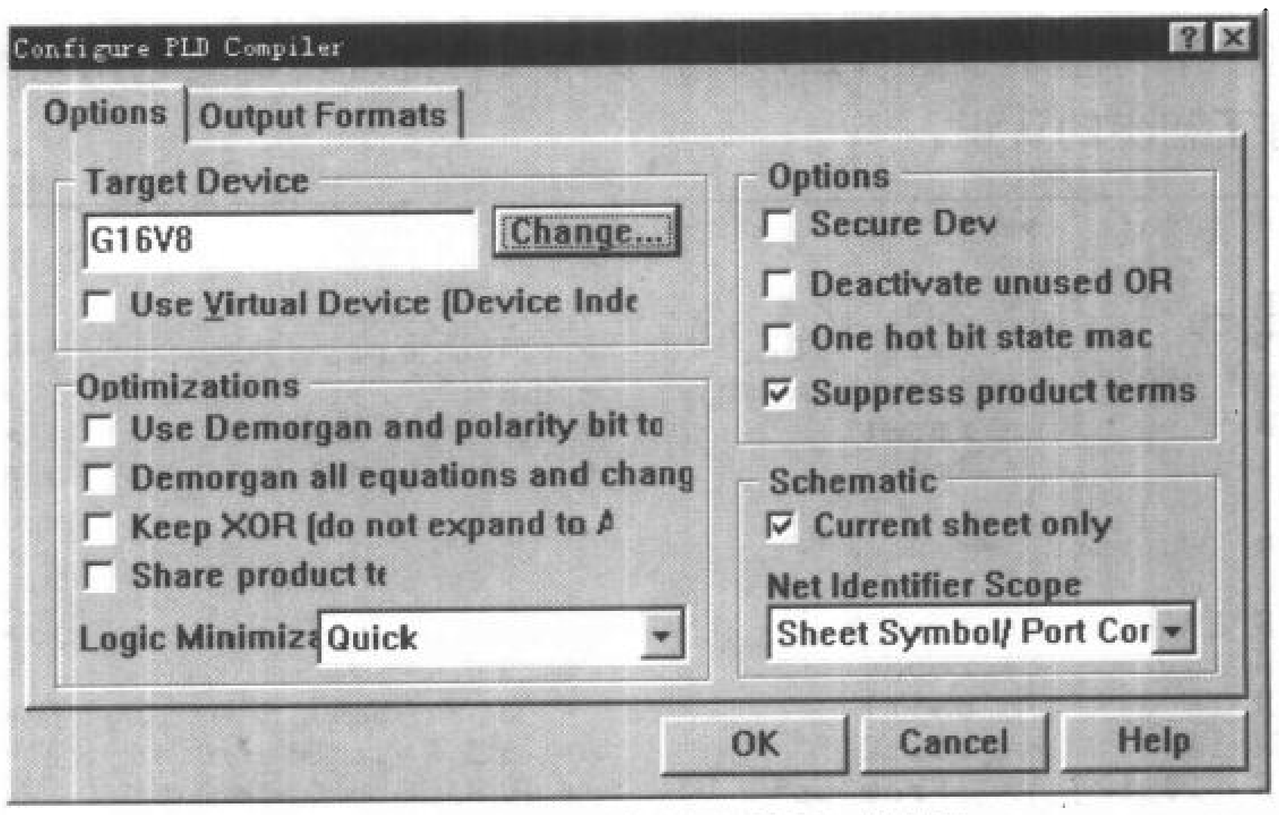


图 15.27　PLD 编译器设置对话框

图 15.28 为目标器件的设置对话框。左边的第一个子窗口用来选择选用什么样的可编程逻辑器件，在此选用 GAL 器件。中间的一个子窗口是用来选择该逻辑器件的型号，选用 g16V8。右边的窗口显示了所选器件的属性。

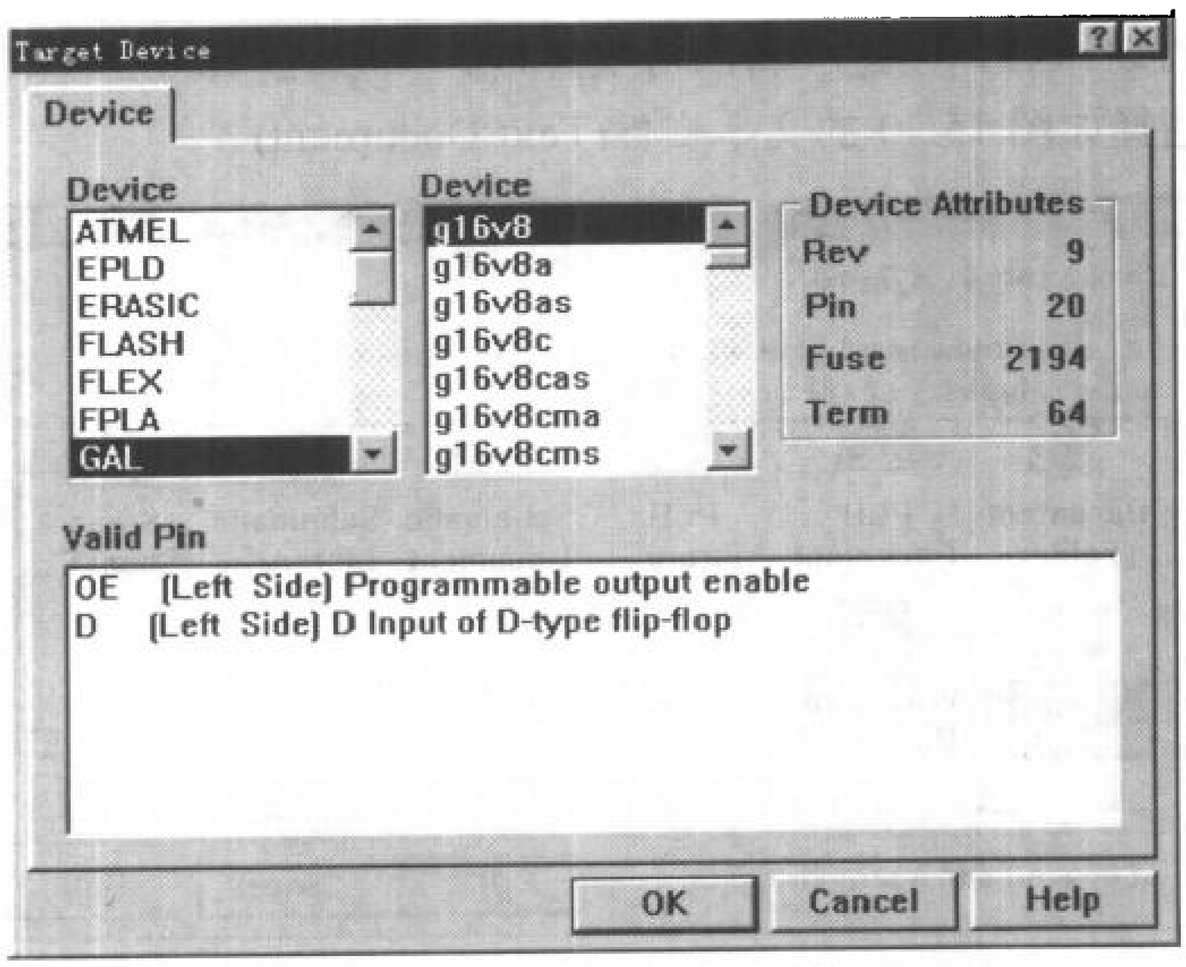


图 15.28　目标器件的设置窗口

15.4.5 源文件中管脚的定义

根据封装图 15.26，为可编程逻辑器件定义管脚。在定义管脚前，在源文件的注解部分说明可以选择的目标器件，此例中，输入 PAL16R4 和 82S155。

定义管脚时，要保持所定义的管脚的电气特性和逻辑原理图中的一致性。定义完后，删除模板文件创建的多余的管脚说明。源文件中的管脚定义如图 15.29 所示。

至此，一个完整的 CUPL 文本文件就初步完成了。

这一节中，主要讲述了如何运用 PLD99 提供的向导创建一 CUPL 源文本文件的框架；如何完整的生成一 CUPL 源文本文件，包括方程式的定义、管脚的定义和逻辑器件的选取等等。

读者通过这一节可基本了解 PLD99 开发源文件的环境，对选用可编程逻辑器件进行电路的设计有了初步的认识。

```
/** Inputs  **/

PIN 1          = cpu_clk      ;     /* CPU clock                */
PIN [2..6]     = [a15..11]    ;     /* CPU Address Bus          */
PIN [7,8]      = ![memw,memr] ;     /* Memory Data Strobes      */
PIN 9          = reset        ;     /* System Reset             */
PIN 11         = !oe          ;     /* Output Enable            */

/**  Outputs  **/

PIN 19         = !rom_cs      ;     /* ROM Chip Select          */
PIN 18         = ready        ;     /* CPU ready signal         */
PIN 15         = wait1        ;     /* Start Wait State         */
PIN 14         = wait2        ;     /* End Wait State           */
PIN [13,12]    = ![ram_cs1..0] ;    /* RAM Chip Selects         */
```

图 15.29　逻辑器件管脚的定义

15.4.6 CUPL 文本源文件的直接生成及其设置

当然，创建源文件时，也可以直接创建一个空白的文本文件。这便利了那些可能并不需要冗余信息的设计者。创建一新的源文件时，只要在 15.4.2 中的步骤(3)不选择创建向导即可，而选择如图 15.30 的文本文件(Text Document)。

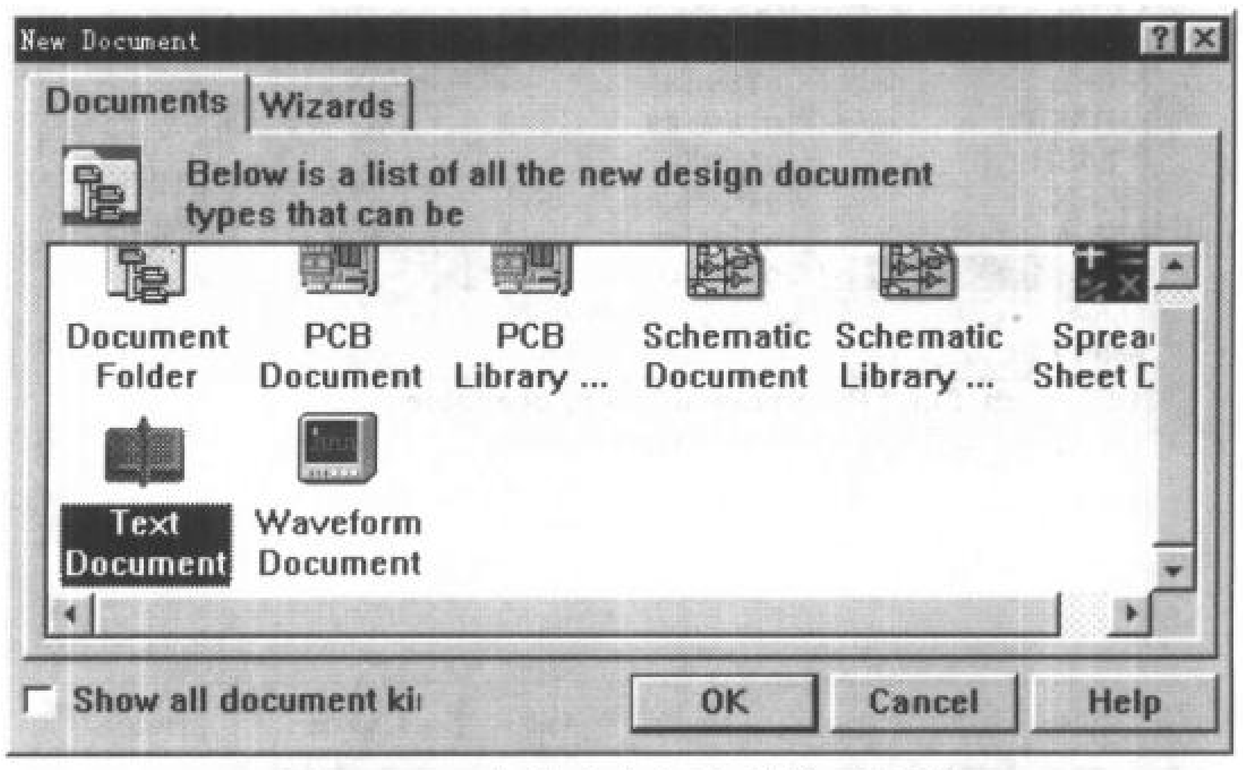


图 15.30　生成空白源文件的对话框

在这一方式下生成的文本文件不包含任何的信息，包括源文件的头信息和注解在内的所有的声明等都必须由设计者自己输入。

在直接生成 PLD 文本源文件时，该文本文件的后缀名必须为“.pld”。如图 15.24 中生成的文件文件名为 PldDesign1.pld，而并不是 PldDesign1。否则，编译时可能会有意外。

在上述所示直接创建文本文件后，还需设置源文本文件所采用的设计语言，设置过程如下。

（1）单击 Tools/Change language 菜单命令选项，系统将弹出如图 15.31 所示的选择设计语言对话框。

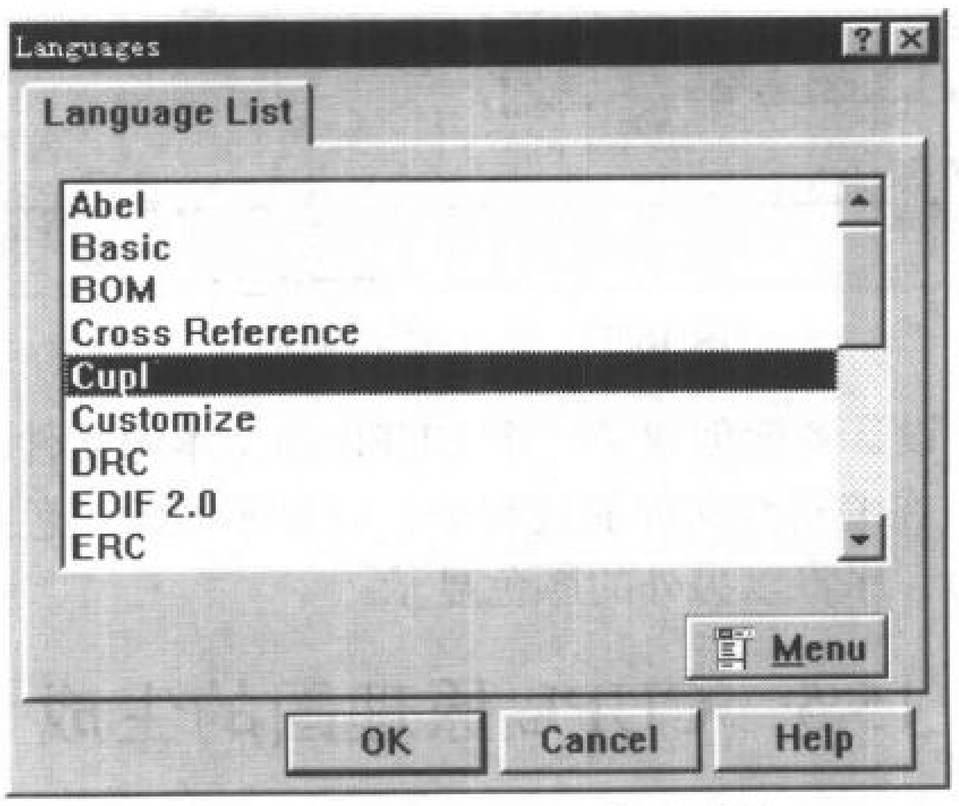


图 15.31　选择设计语言对话框

（2）该对话框显示了整个 PLD99 的编译器所能编译的语言，包括有 ABEL-HDL 硬件描述语言、VHDL 语言等，在此选择所用的设计语言为 CUPL 语言。

注意：编译器支持其他的硬件设计语言，但在设计过程中，如欲采用其他的设计语言，还需额外增加功能模块，编译器现有的功能模块不包括对这些语言的编译和仿真。

如图 15.31 所示，在选用的设计语言处单击鼠标的右键或单击 Menu 按钮，可弹出如图 15.32 所示的快捷菜单。

如图 15.32 所示，单击 Properties 选项，可得到编辑 CUPL 语言语法的窗口选项。

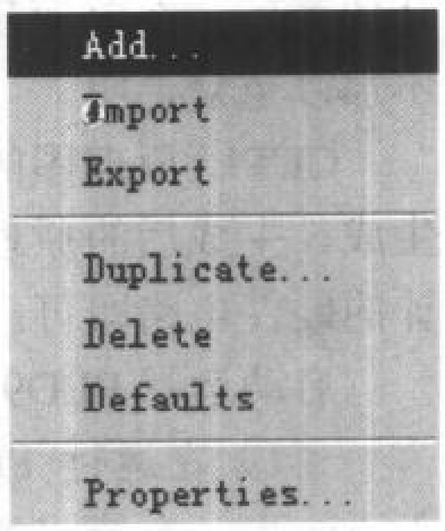


图 15.32　快捷菜单

如图 15.33 所示，通过这个窗口设计者可自己编辑 CUPL 的语法规则。包括语言的名称、文本文件相关的后缀名、设计中使用的关键词的添加以及关键字符的添加。

在图 15.32 所示的快捷菜单中，单击 Add 可增加一种新的设计语言到该 PLD 设计环境中。

如图 15.32 所示，在此快捷窗口中，如单击 Export 菜单项，则可将如图 15.33 所显示的关键词、关键字符等输出到一指定的文件中，设计者可以通过该文件清楚、直观地了解关于 CUPL 的语言的诸如关键词、关键字符等的定义。

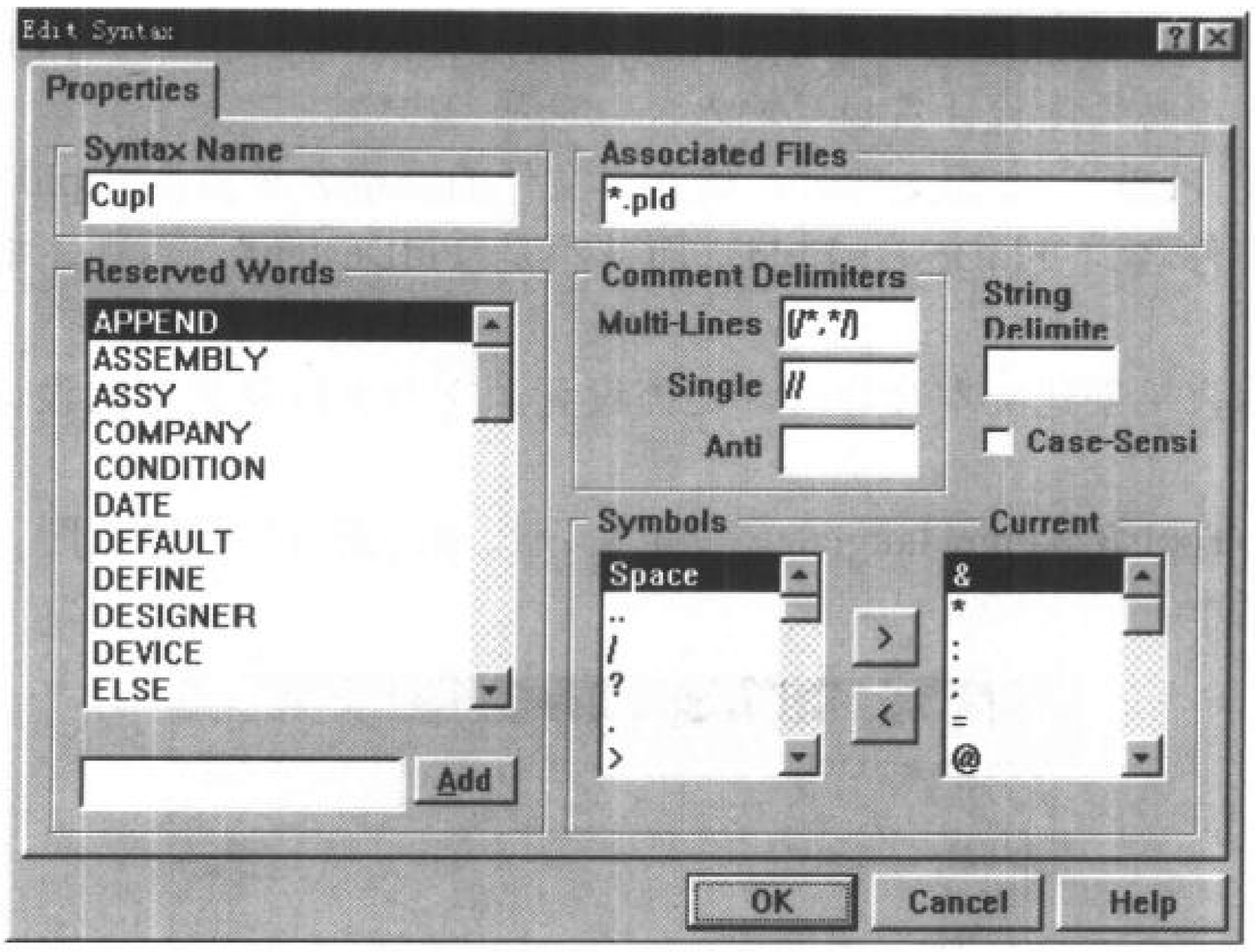


图 15.33　语法编辑器窗口

通过以上的设置，设计者就创建了一个 CUPL 的文本源文件。编译器将对此文件进行 CUPL 的语法检查。在编辑源文件的过程中，将以不同的颜色显示出关键词和设计者的注解，设计者设计的程序将以另外的颜色显示。

15.5　CUPL 原理图的生成

通过上一节，读者已经对 CUPL 语言的文本源文件的生成相当熟悉。Protel99 的 PLD99 不仅提供了源文件的文本生成，还提供了源文件的原理图生成。原理图生成源文件相对于文本源文件来说，易于为某些设计者所接受，使设计者不必了解 CUPL 语言的语法，同样可以完成源文件的设计。下面将依然采用上节的例子，结合 Protel 99 ，完成实现上述逻辑功能的器件的设计。

15.5.1　CUPL 原理图模板的生成

在进行设计前，同样应对所设计的系统的功能有一个较为详细的了解，这是后续设计的基础。在前面我们已经详细的分析了所举例的系统的组成和它的逻辑功能等，在此不加以重复说明。

CUPL 原理图的生成，如文本源文件的生成一样，可以在 PLD99 的向导的指导下生成。生成后的原理图模板文件同样为一个框架，设计者只需在随后的设计中添加所设计的硬件电路即可。

启动运行 PLD99 向导的过程可以参考上一节所讲。

（1）在运行 PLD99 向导时，当要求输入详细的头信息之后，单击 Next 按钮，进入下一步，系统将弹出如图 15.34 所示的对话框，要求设计者输入源文件编辑的方式。选择原理图方式（Schematic），单击 Next 按钮进入下一步。

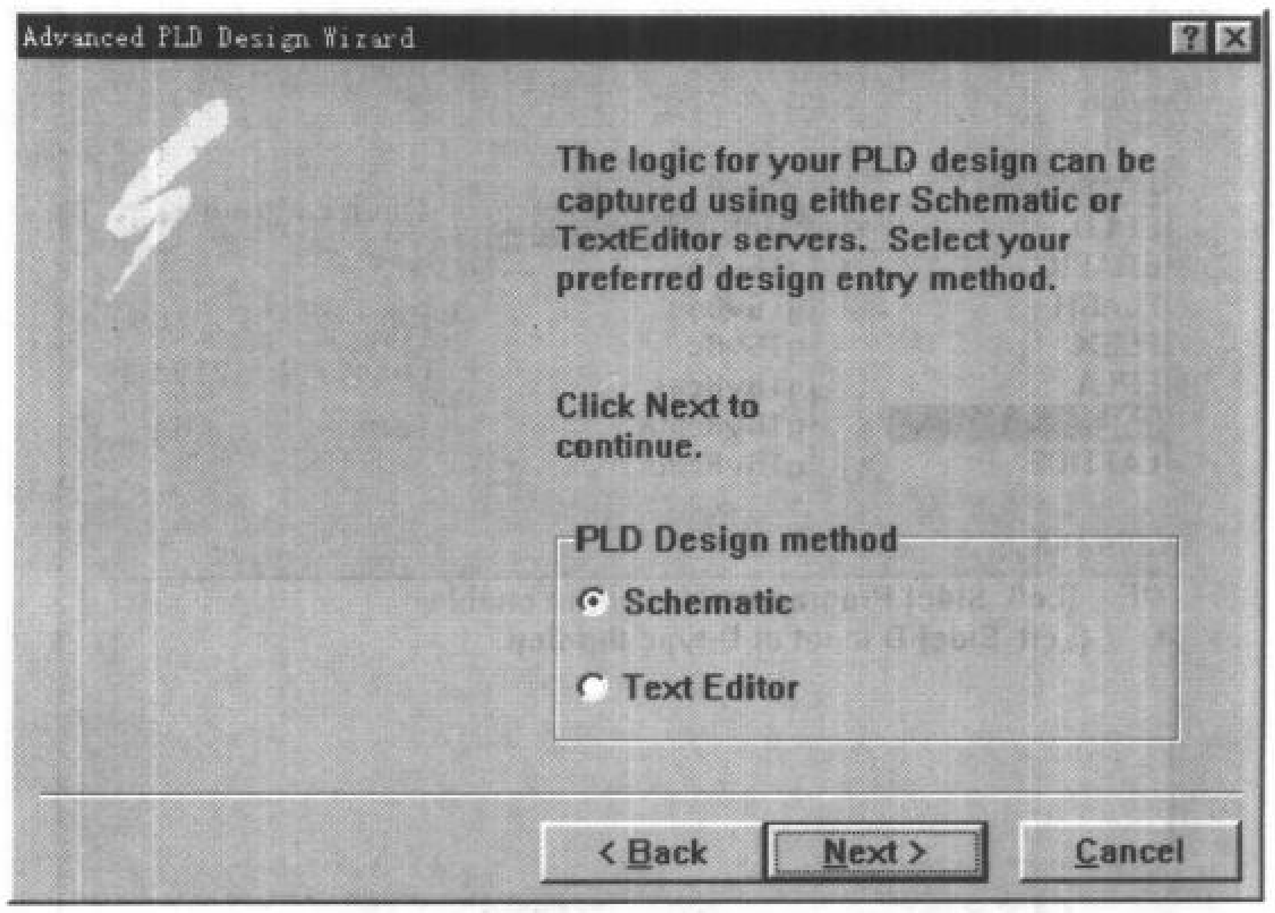


图 15.34　选择 PLD 设计方式对话框

（2）系统将弹出如图 15.35 所示的对话框，在该对话框中选择本次设计所采用的可编程逻辑器件，当然也可以忽略这一步，在以后的设计中再设置该目标器件。

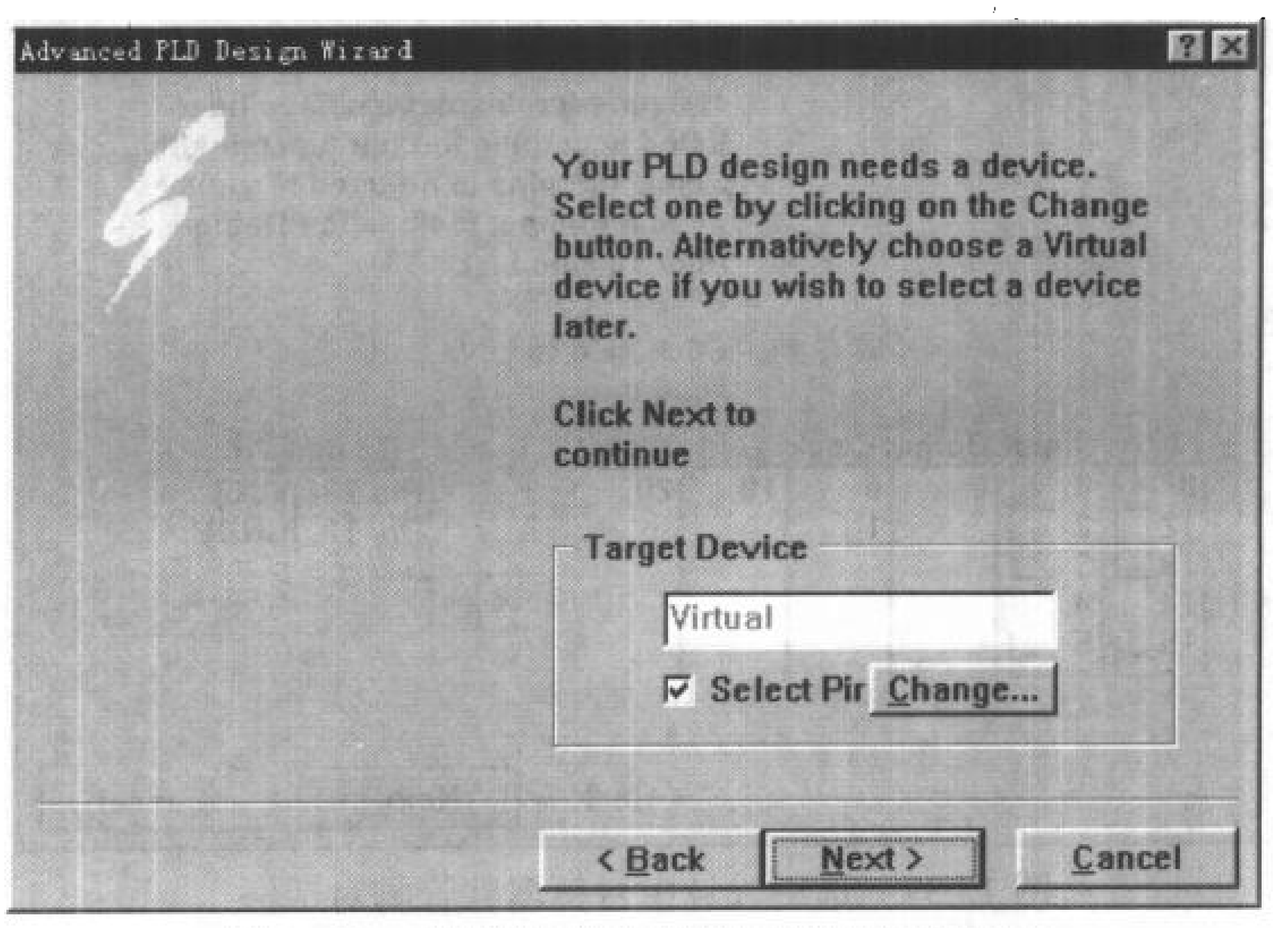


图 15.35　设置设计采用的目标器件对话框

如图 15.35 所示，单击 Change 按钮，可弹出如图 15.36 所示对话框，在此可选择本次设计采用的 GAL 的 G16V8，完成后单击 OK 按钮。

（3）选择设计中所使用的所选目标器件的管脚，如图 15.37 所示。所选目标器件的管脚按照它们的功能分门别类的列举出来，对于 G16V8 而言，其管脚的功能都已定义好，设计者只能按照它的规范加以选用。根据前面的描述，在此选用 2～9 的管脚作为输入信号管脚，选用 12～15、18、19 作为输出信号管脚。选好后，单击“>>”按钮将所选择的管脚加入到设计中来。类似地，“<<”按钮是用来删除所选择的管脚的。选完所需的管脚后，单击 Next 按钮，进入下一步。

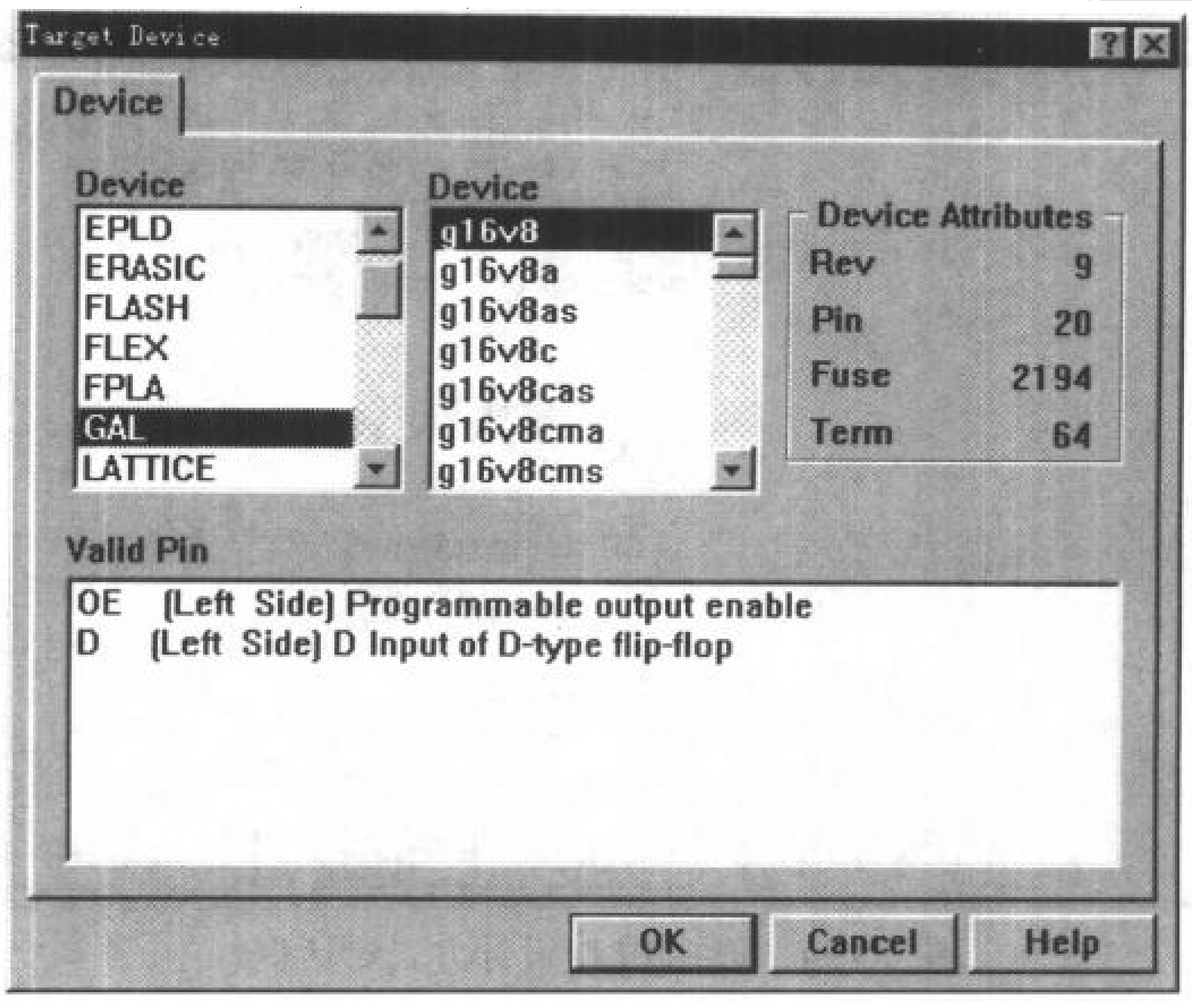


图 15.36　设计用目标器件设置对话框

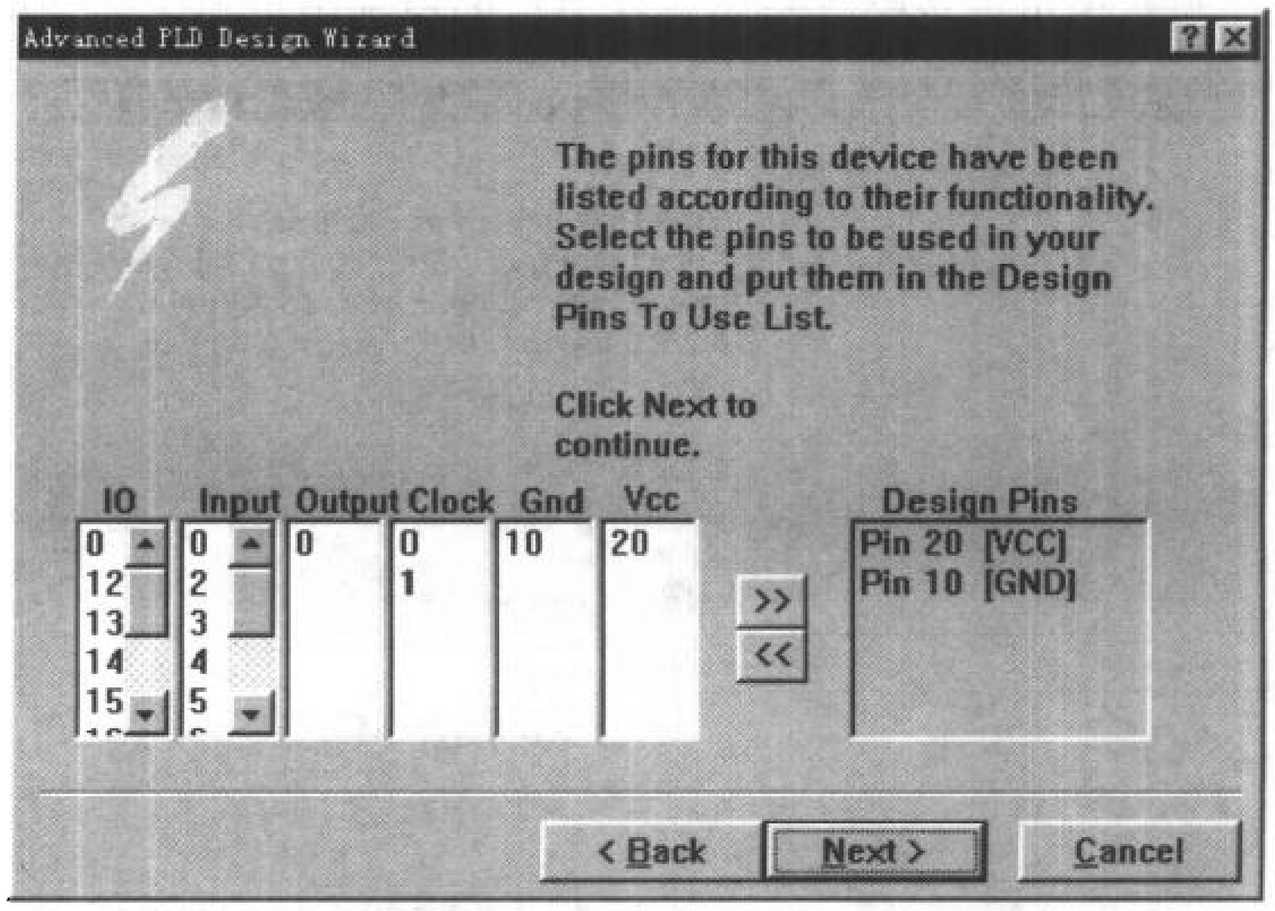


图 15.37　选用设计中目标器件管脚对话框

说明：选择管脚时，按住 Ctrl 健，　可一次选择多个管脚。

（4）选择这次设计用的图纸的大小，如图 15.38 所示。该向导提供了多种标准图纸。

●公制：A0（最大）、A1、A2、A3、A4（最小）。

●英制：A（最小）、B、C、D、E（最大）。

●Orcad 图纸：Orcad A、Orcad B、Orcad C、Orcad D、Orcad E。

●其他：Letter、Legal、Tabloid。

考虑到本次设计只是一个简单的例子，原理图并不复杂，选用公制标准图纸中的 A4。选好后，单击 Next 按钮，进入下一步。

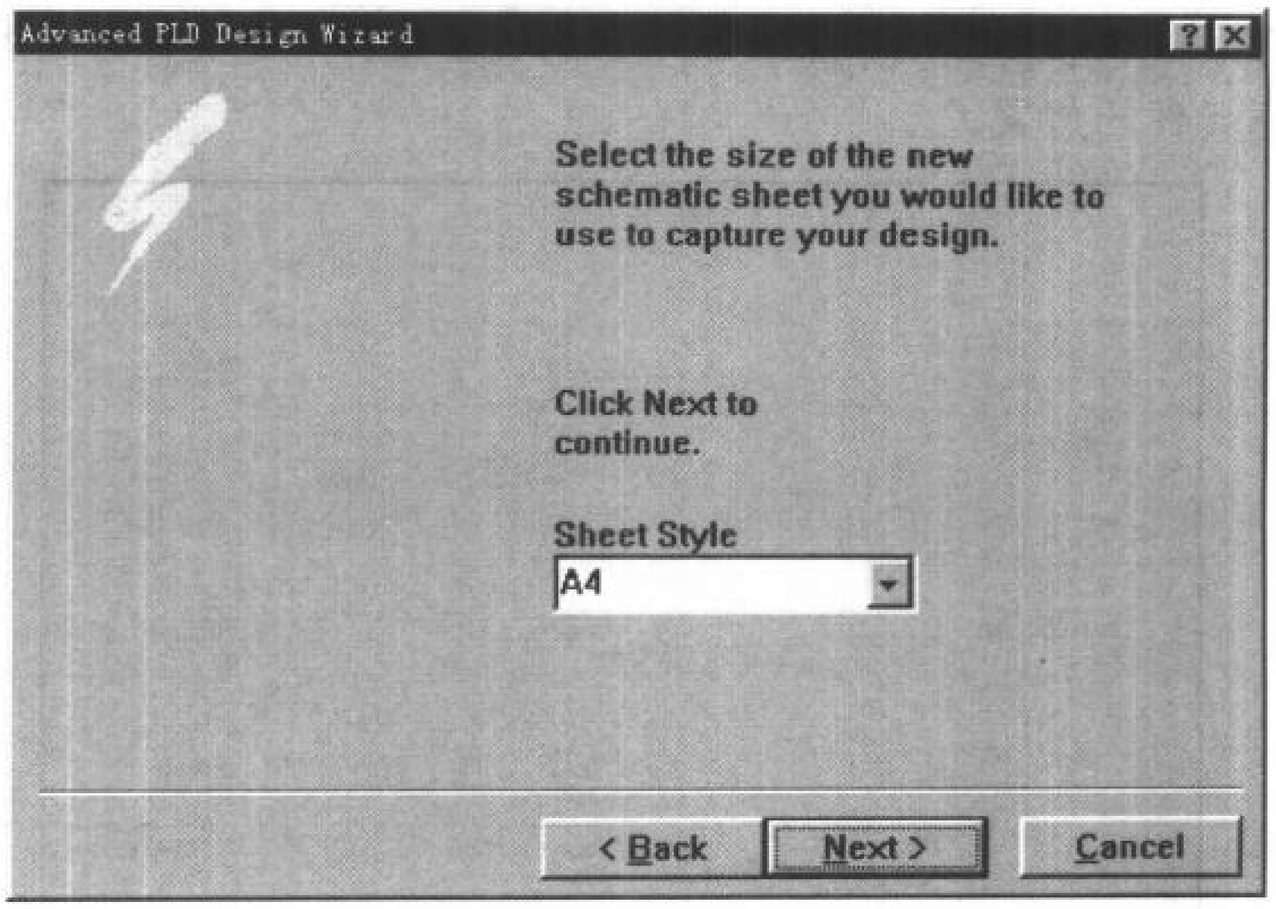


图 15.38　“选择设计用图纸”对话框

（5）如图 15.39 所示，向导提示将根据以上的信息创建一个 CUPL 原理图的模板文件。单击 Finish 按钮，将创建所需的原理图。单击 Back 按钮，可修改上述的基本信息。

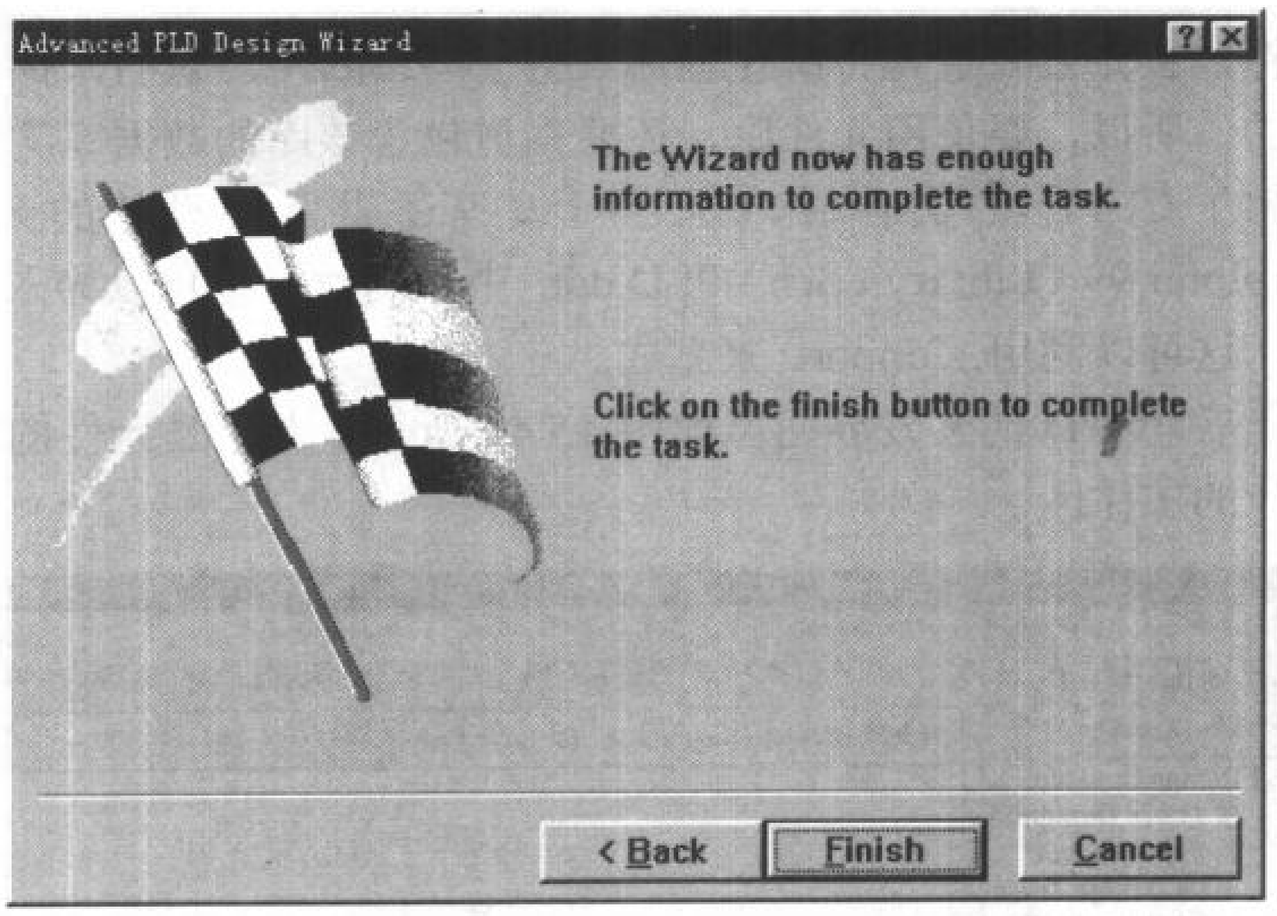


图 15.39　“向导完成”对话框

（6）当单击 Finish 按钮后，PLD99 将向 TelePLD.ddb 添加 PLDDesign1.sch 文件，该文件即为向导创建的模板文件。创建的原理图如图 15.40 所示。

经过以上的步骤，设计者已经创建了一个包含基本信息的原理图。它已经包括了输入输出管脚的定义、电源和地等等。设计者在此基础上，进行一系列的诸如放置元器件、连线等等的操作后，即能生成所需的原理图文件。

15.5.2　在工作平面上放置元件

元件是原理图中最重要的元素之一，要完成上述的原理图的设计，首先接触到的就

是如何放置元件了。一般情况下，原理图中有两大要素：一是元件，另外一个就是导线。本节将主要讲述元件的放置。

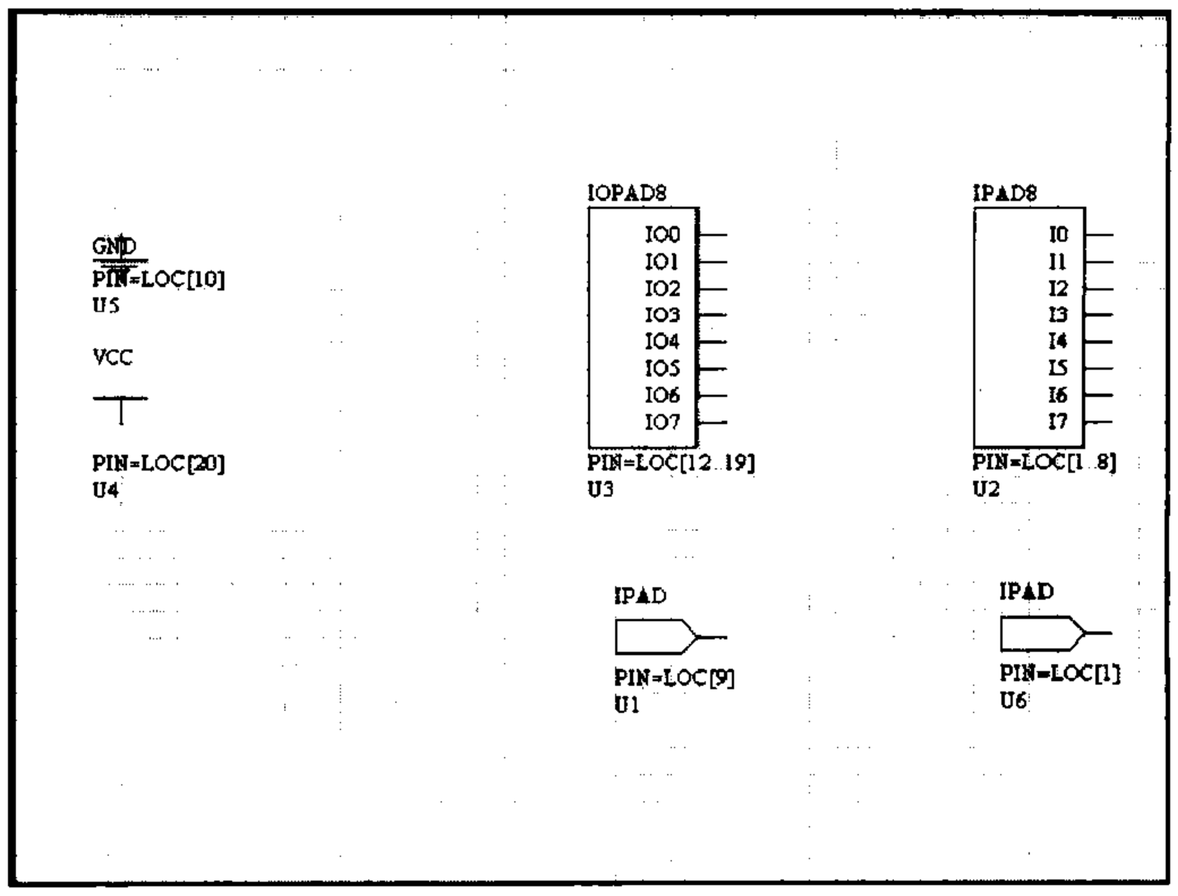


图 15.40　向导所创建的原理图

1．元件库管理浏览器

要放置元件，首先要知道元件所在的库。对于 Protel99，它的元件库是包含在一个数据库文件中的。所以，要使用元件库，还要知道包含该库的数据库文件名。对于用原理图生成所需的 CUPL 的文件时，进行可编程逻辑器件设计的元件一般都包含在...\Design Explorer 99 \ Library \ Sch \ PLD.ddb 中。当然，也可以导入 Protel 公司的老版本的库文件，这可以利用...\Inport 来完成。

原理图生成后，PLD 的开发界面可如图 15.41 所示。左边是元件的库管理，右边是进行原理图设计的工作区。

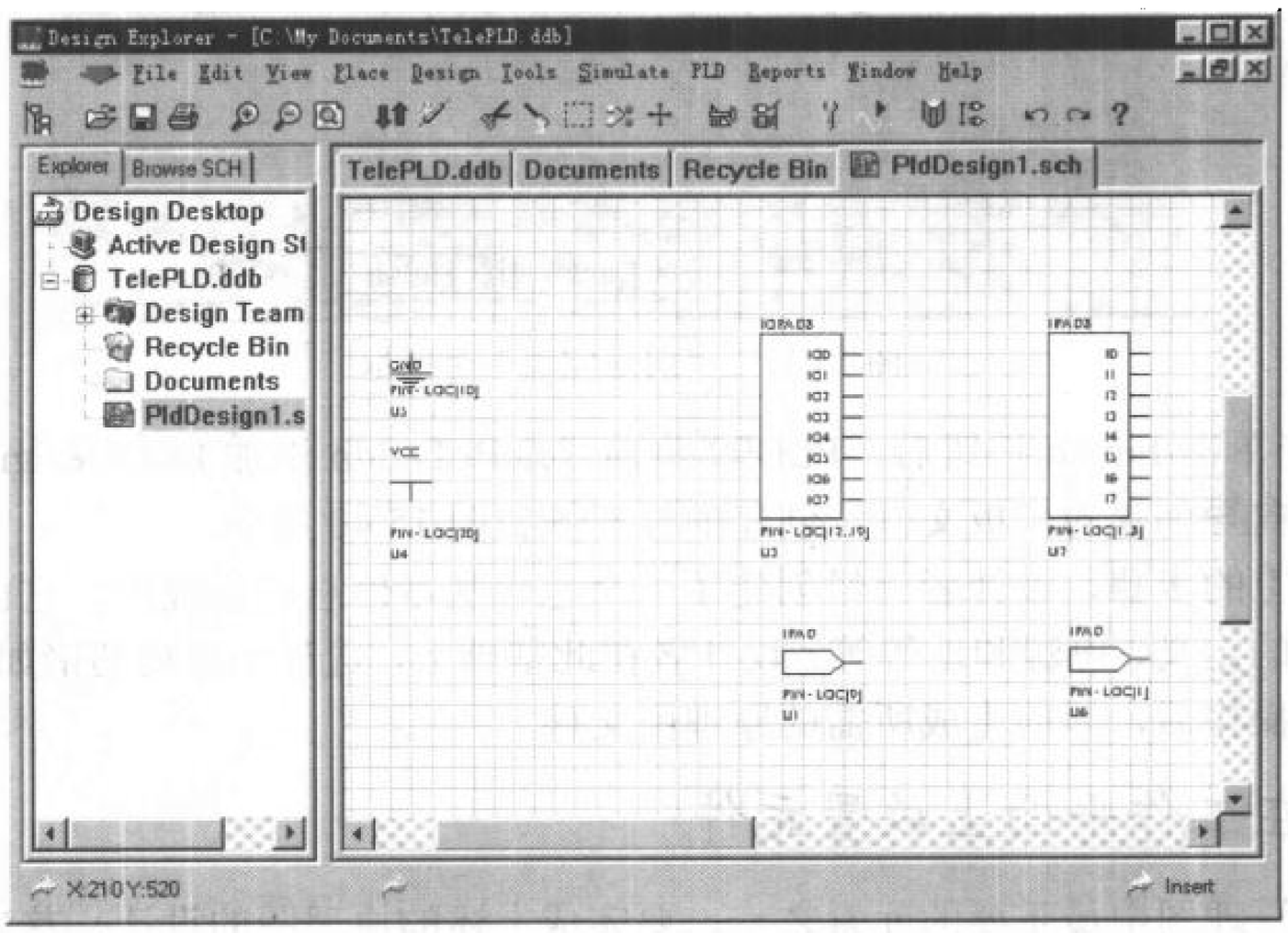


图 15.41　原理图设计开发界面

在图 15.41 中，单击 Browse SCH 按钮，可切换到如图 15.42 所示的元件库管理器。如果想获得所需的元件，可以改变当前的库设置，装入原理图所需要的元件库。改变当前库的设置可以使用元件库浏览管理器中的 Add/Remove 按钮。当点击该按钮时，将弹出如图 15.43 所示的装载元件库对话框。该对话框的主要作用如下。

● 装入设计者所需要的元件库，使其成为当前活动的器件库。

● 将设计者不需要的元件库移出，关闭其当前的活动状态。

当前库的设置的默认位置在...../Design Explorer 99/Library/Sch 下，在该目录下找到所需要的数据库 PLD.ddb，单击 Add 按钮将其加入到当前活动的数据库中。此时，可以看到在当前活动库的下面增加了两个活动的元件库：PLD Devices.lib 和 PLD Symbols.lib。一般情况下，进行的 CUPL 原理图的编写所需的元件都包含在这两个库函数里面。一般，名为 PLD Devices.lib 的库包含了比较常见的可编程逻辑器件，种类相当繁多，可供设计者灵活调用；名为 PLD Symbols.lib 的库包含了常见的与门、或门等等的元件，与门包括两输入、四输入等。通过以上的两个库，设计者就可进行进一步的设计了。

图 15.42　元件库浏览管理器

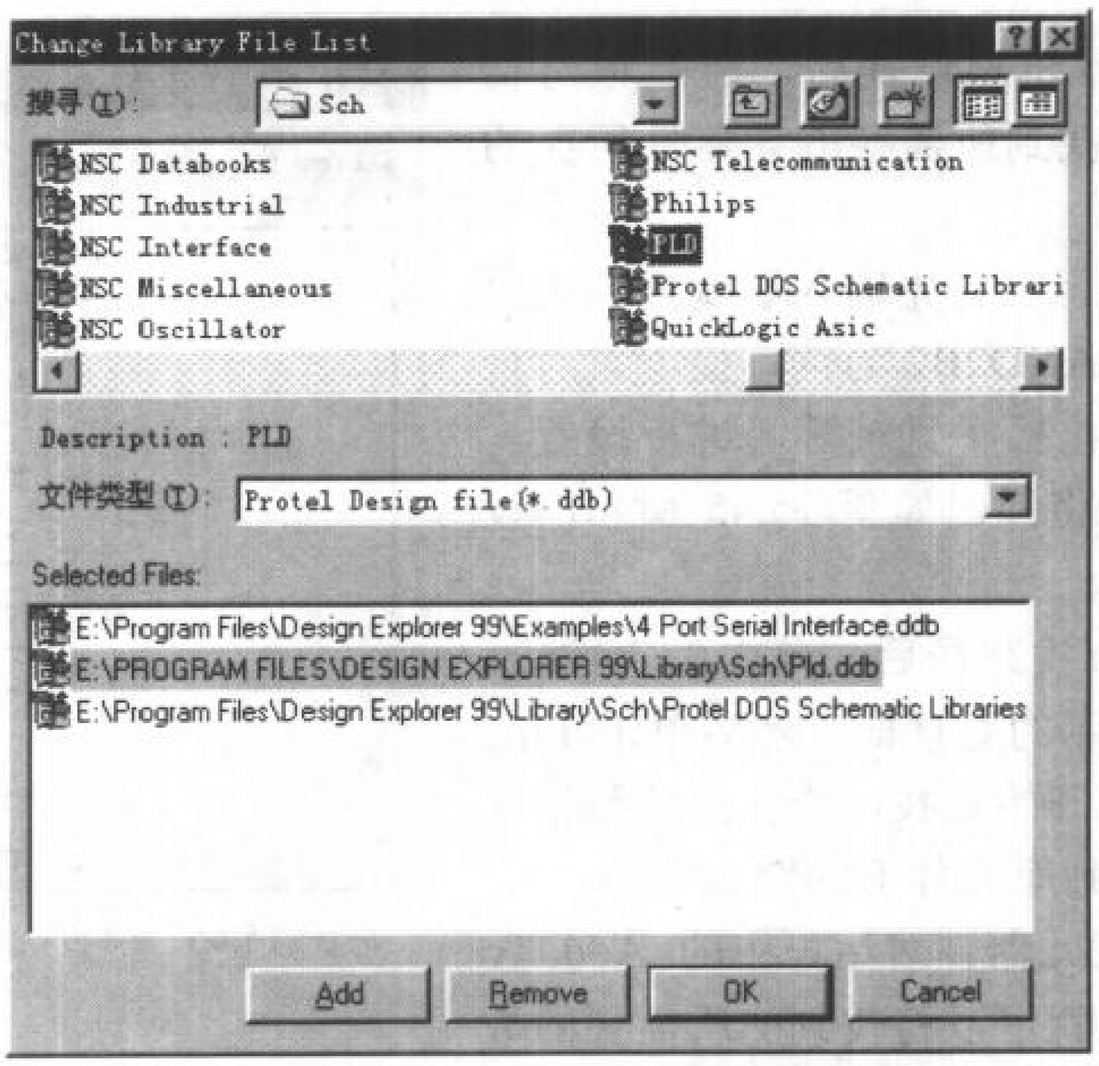


图 15.43　装载元件库对话框

当然，上述加入活动库的过程是在设计者知道该调用的数据库名的前提下，对于只

知道元件名而不知数据库名的设计者来说，上述的过程是不可行的。这种情况下，设计者可以通过 PLD99 中的查找元器件功能，找到所需要的数据库，从而将其加入到活动数据库的行列中来。查找元器件的操作过程如下：

（1）执行 Tools/Find Component 菜单命令，系统将弹出如图 15.44 所示的查找元件对话框。

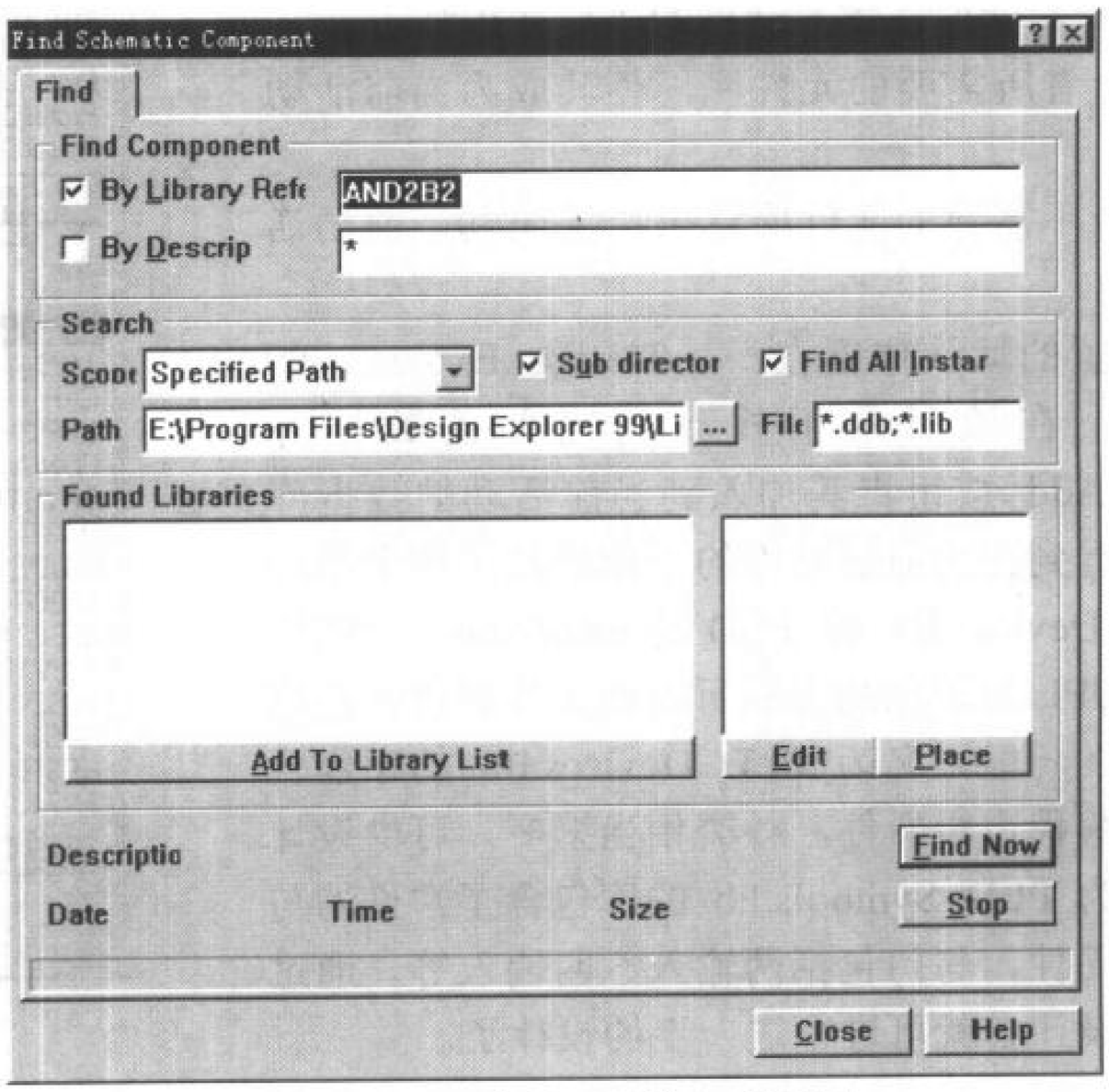


图 15.44 “查找元器件”对话框

（2）进行所需要的设置后，通过该对话框设计者可以快速找到所需要的元器件所在的数据库。

如图 15.44 所示，首先输入欲查找的元器件的名称，现在以 AND2B2 为例，接下来对查找的一些选项诸如包括子目录等等进行设置。单击 ... 按钮，系统将弹出如图 15.45 所示的设置查找路径对话框。

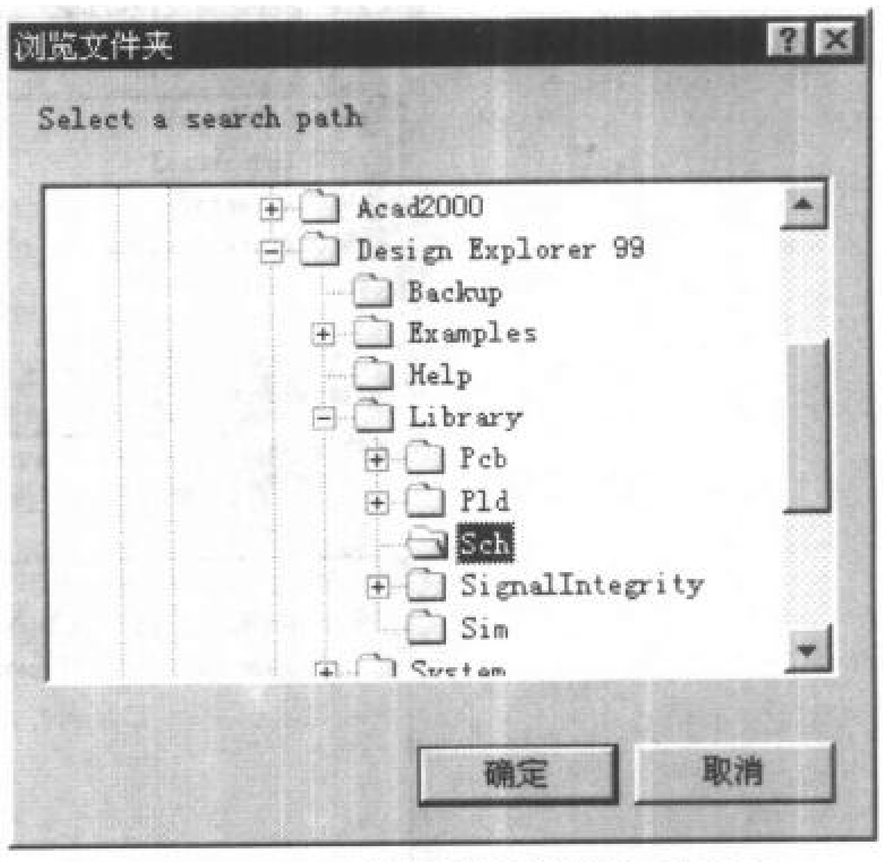


图 15.45 “查找路径设置”对话框

（3）设置了查找路径后，单击确定按钮，返回如图 15.44 所示的对话框。然后单击 Find Now 按钮，系统将开始查找，查找到的数据库文件将显示在已找到库文件下的空白栏内。

（4）单击查找元器件对话框中的 Add To Library List 按钮，就可以将找到的所需要的数据库被加到了当前活动的元件库中。

设计者可以通过以上的两种方法装载当前活动的元件库。

2．元器件的放置

放置元器件是运用 EDA 工具软件进行原理图设计的基本。放置元器件的方法有两种，可以通过元件库管理浏览器来添加所需的元器件；另外，也可以通过鼠标点击 Place/Part 来实现。以 AND2B2 元器件为例讲述如何放置元器件。

（1）如图 15.42 所示，选定元件所属的元件库。AND2B2 属于 PLD_Symbols.lib。在元件浏览器的 Library 选框选定该元件库。在该元件库的下面的元件显示区内将显示在这元件库内的所有的元器件，供设计者选择合适的元器件。

（2）在该元件库中选定所需的元件。移动光标到 AND2B2 处，即可选定该元件。

（3）放置选定元件到工作平面上。选定好要放置的元件后，用鼠标单击 Place 按钮，即可移出元件到工作平面上。也可以通过双击所选定的元件。如图 15.46 所示。

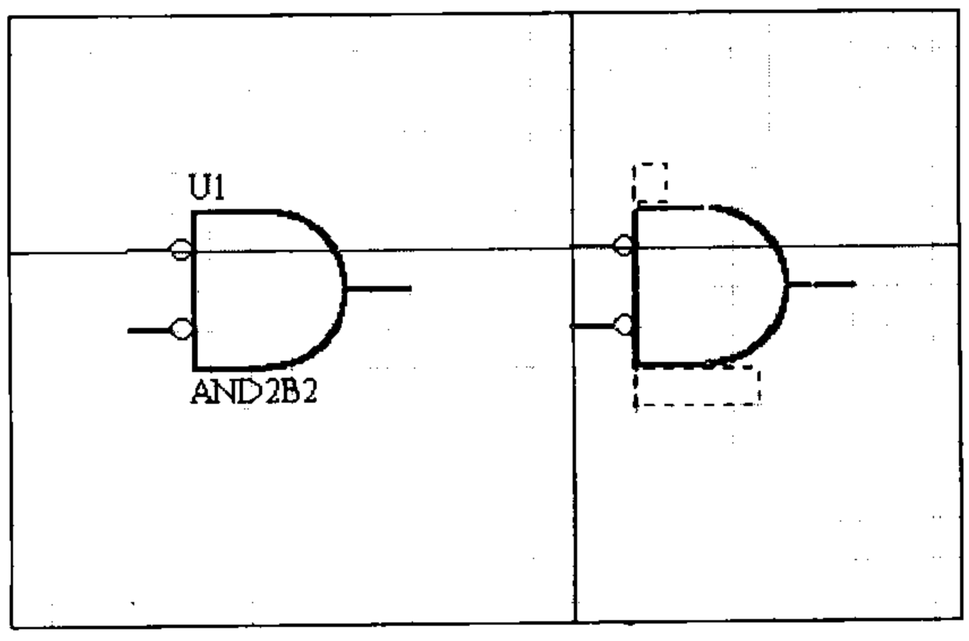


图 15.46　装入一个与门后的状态

（4）所选择的元件 AND2B2 随着光标的移动而移动，在工作平面上，选择适当的位置，单击鼠标左键，即可将所选择的元件定位到工作平面上。

注意：此时系统处于放置元件状态下，不允许设计者执行其他的命令，这时按 Esc 键或单击鼠标的右键，即可取消该命令，回到闲置状态。

设计者激活所需的元件库后，也可以通过 Place/Part 菜单命令来放置元器件，其操作过程如下：

（1）首先执行 Place 菜单的 Part 命令。

（2）在弹出的如图 15.47 所示的放置元件名称设置对话框中输入需要放置的元件的名称。单击 OK 按钮确定。

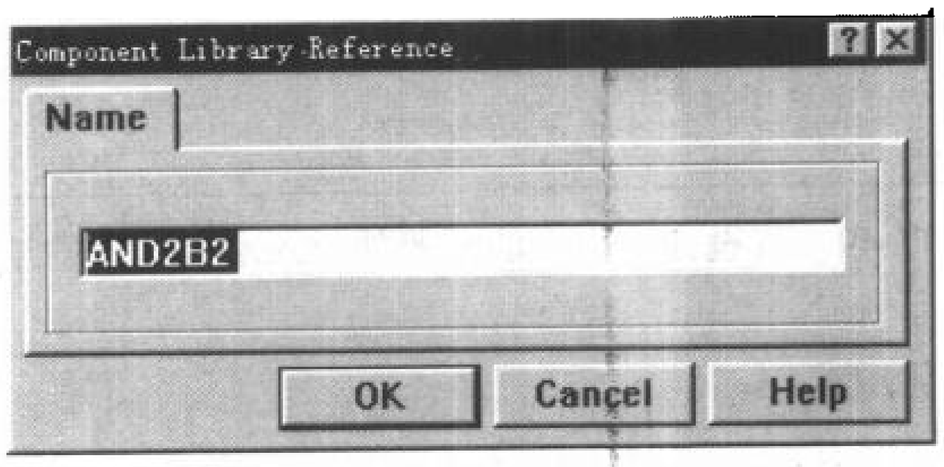


图 15.47　放置元件名称设置对话框

（3）接着在弹出的如图 15.48 所示的对话框中输入该元器件的标号。单击 OK 按

钮，设计者就可以加入所选用的元器件。

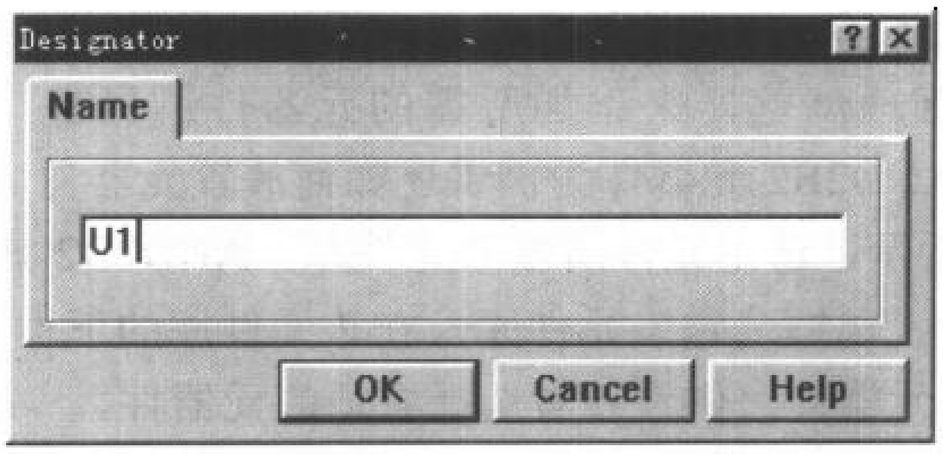


图 15.48　“元件标号设置”对话框

说明：在进行元器件的放置时，使用快捷键，可以快速放置所需要的元器件。快捷键和 Protel 的 DOS 版本类似，如放置元件可用 P/P 快捷键。快捷键的定义，设计者可参照 PLACE 下的各选项，快捷键为该选项中带下划线的字母。快捷键的设置方便了使用者进行原理图的设计。

这一节详细讲述了如何向原理图模板文件中加入设计所需要的元器件。同上例中所示，可用上述的两种方法放置元器件到工作平面上。为便于理解原理图，设计中没有采用原理图向导生成的输入输出管脚的定义，采用单独的管脚。结果可如图 15.49 所示。

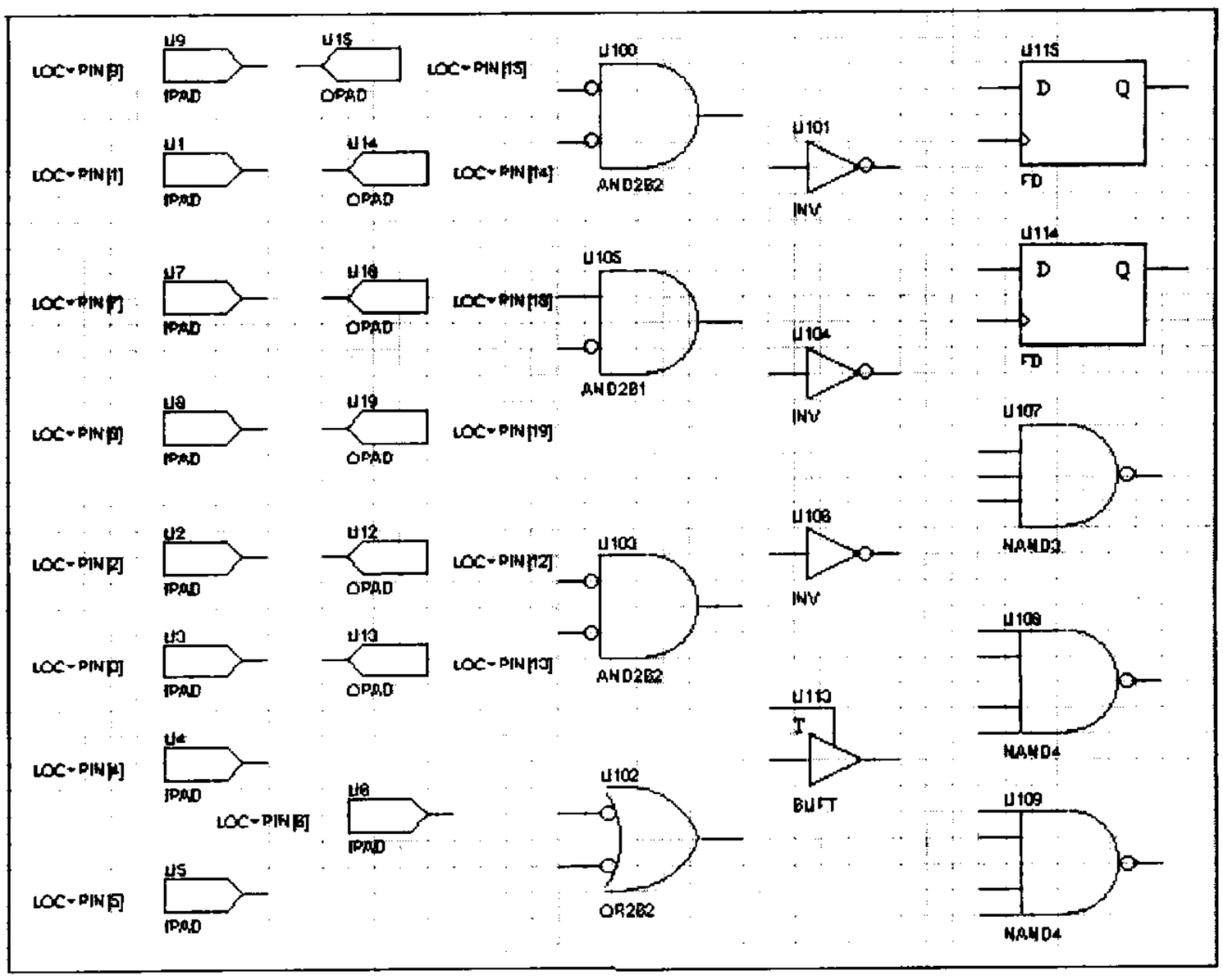


图 15.49　将设计中用到的元器件放入原理图后的结果

15.5.3　元件属性的修改

元件的属性包括元件的封装、标号、管脚号定义等等。如需对元件的属性进行修改，只需将光标移至元件处，双击该元件，在弹出的对话框中可以对元件的各个属性进行修改。以元件 AND2B2 为例，如图 15.50 为该元件的属性对话框。

元件属性对话框的内容如下：

●Lib Ref　元件名称(不允许修改)。

●Footprint　元器件封装。

●Designator　元件标号。

●Part　元器件类别或标称值。

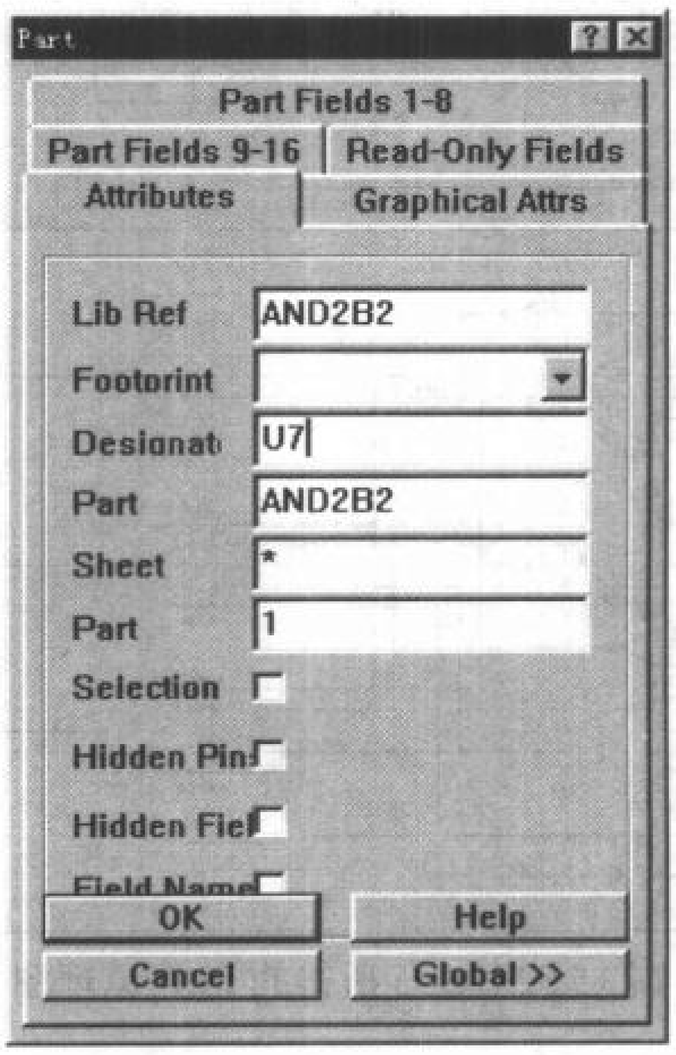


图 15.50　元件属性对话框

15.5.4　绘制 PLD 原理图

上述的工作都是为下面的布线做准备的。下面开始在工作平面上对图 15.49 所示的元件进行布线。为使布线更为容易和布线总数尽量少，需要在布线前，将图 15.49 所示的元件进行必要的位置调整。

根据元件间相互的连接关系，可将元件位置调整为如图 15.51 所示。

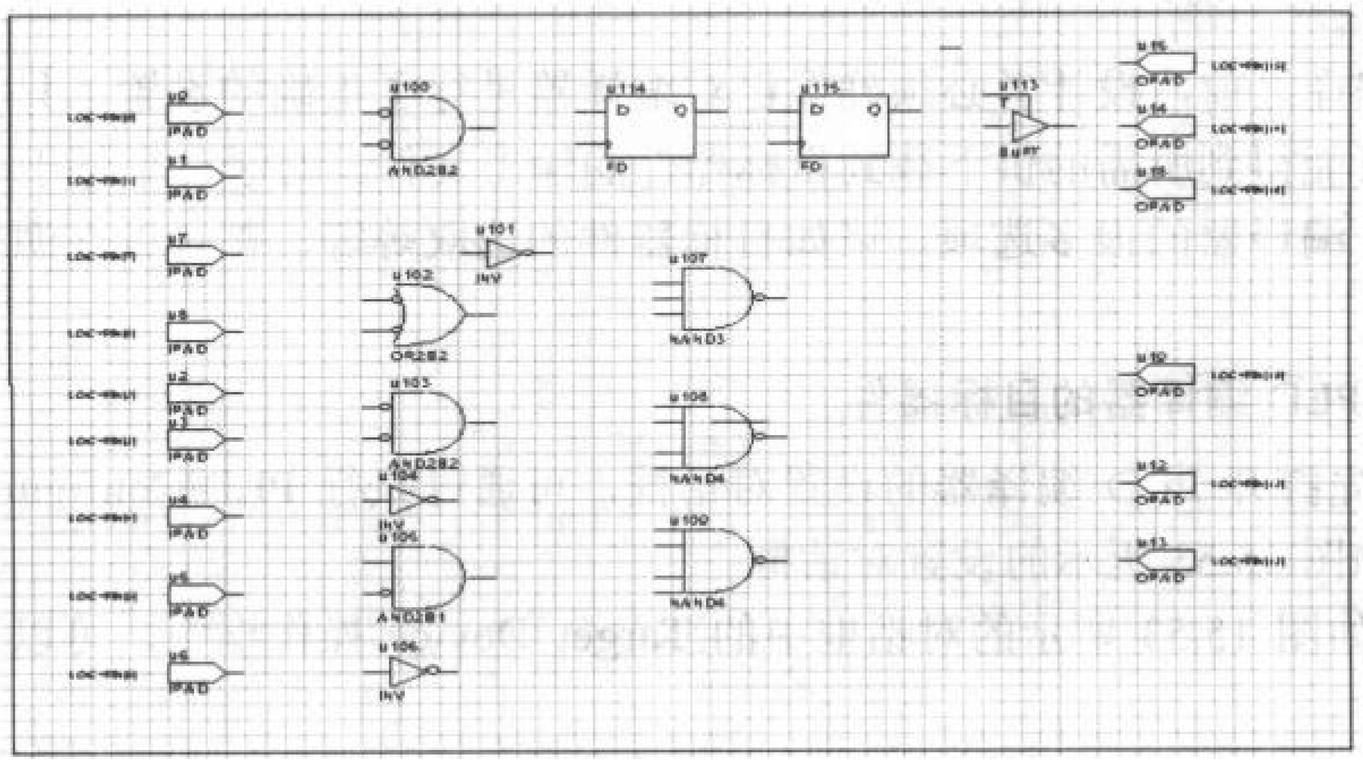


图 15.51　将元件调整好相对位置之后的工作平面

经过上述的位置调整后，下面将对该原理图进行布线。PLD 的原理图的布线同普通原理图的布线，在此不再加以重复。读者可参考本书的前面有关章。

对原理图布完线后，在原理图中加入一些网络标号，来表示一些中间变量的生成。最后所得原理图如图 15.52 所示。

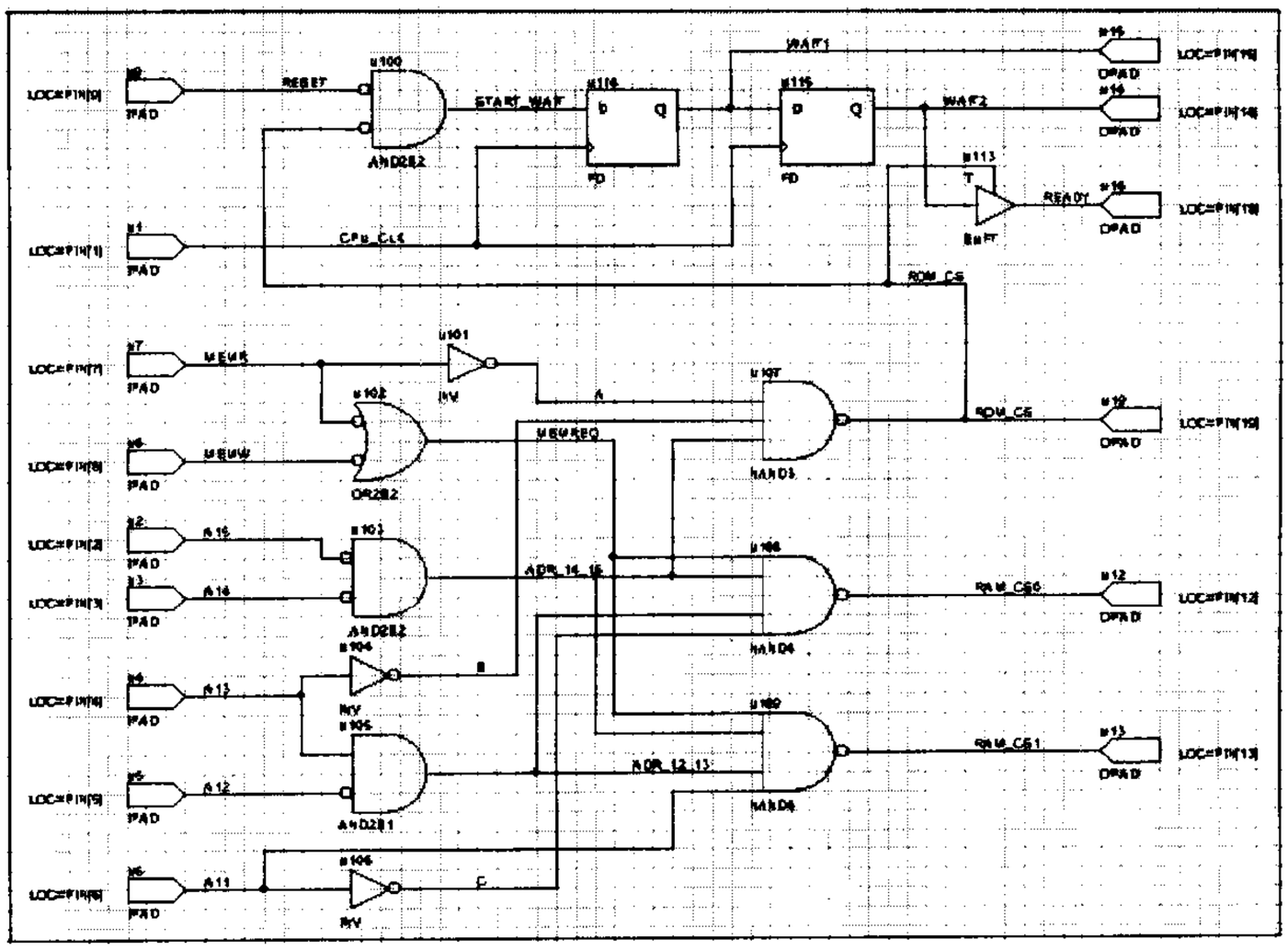


图 15.52　设计所得的 PLD 原理图

15.6　PLD 文本源文件的编译

设计者使用 CUPL 语言完成可编程逻辑器件的源文件的编写之后，下一步就是编译，使用 PLD99 的强大的编译器产生用于下载到所选用的可编程逻辑器件的输出文件。下面将结合前面产生的 CUPL 的源文本文件，从而产生下载到逻辑器件 G16V8 的输出文件。

15.6.1　PLD 编译器的设置

在进行编译之前，设计者必须确保已对编译器进行了正确的设置。只有对编译器设置以后，才可能得到所需的供下载到目标器件的输出文件。对于一个基于 CUPL 语言的源文本文件，编译器的很多选项，诸如目标器件的选取等等，都可以在源文件中加以定义。

1．设置 PLD 编译器的目标器件

（1）首先打开 PLD 编译器的设置对话框，可通过执行 PLD/Configure 菜单命令。系统将弹出如图 15.53 所示的设置对话框。

（2）在如图 15.53 所示的对话框中的 Target Device 操作框中，可以设置设计者所需的目标器件。

要设置目标器件，只需分别选择器件类型和器件名称。器件描述和器件已定义的管

脚视不同的器件类型和它的名称而定。这些将在运用电路原理图生成所需的 CPUL 源文件时使用到。

在如图器件名称设置栏内，器件名称的定义使用了一个特别的易记符结构，而并不是由生产厂家特别定义的。

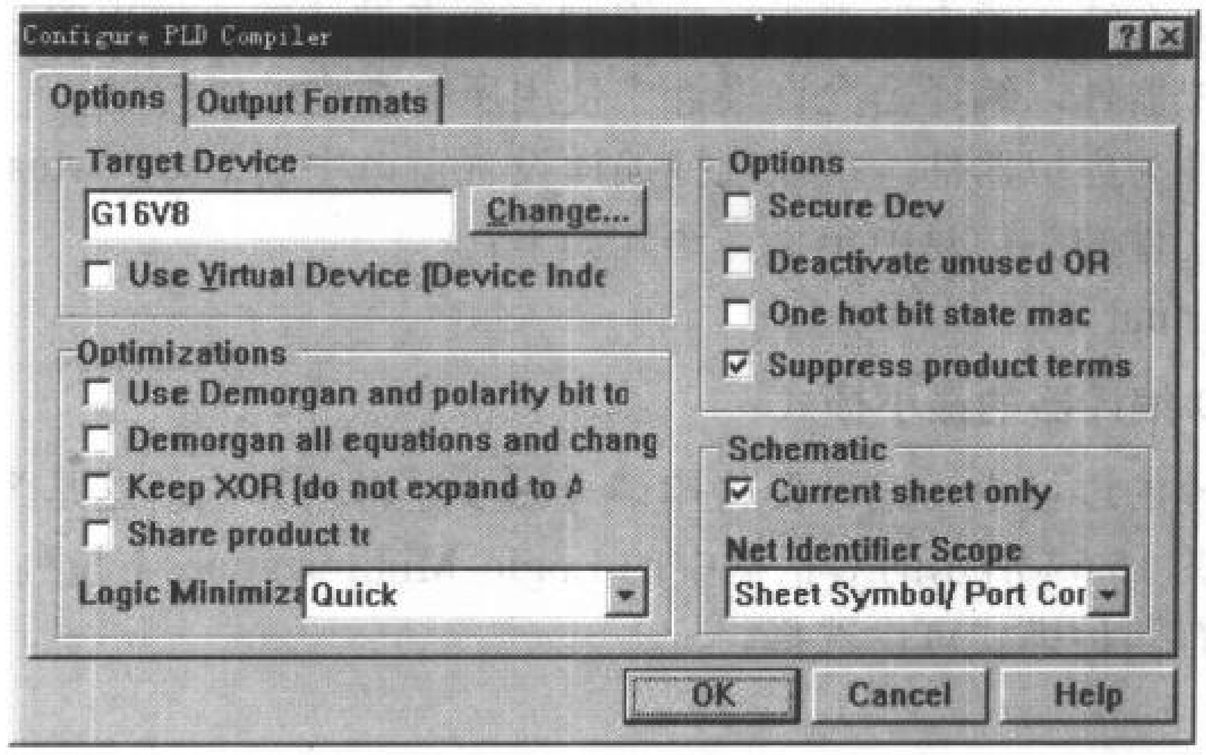


图 15.53　PLD 编译器的设置对话框

特别需指出的是该易记符系统并不是针对逻辑器件本身，而是针对逻辑器件的结构。指向结构而并不是指向器件本身的器件名称，称之为助记符。一个器件的助记符可以指向多个生产厂家的多种逻辑器件。

该助记符由器件类型名前缀和工业标准部件名称后缀组成。表 15.13 列出了在 PLD99 中所使用的前缀名。

表 15.13　助记符前缀和前缀说明

助 记 符 前 缀	前 缀 说 明
EP	Erasable Programmable Logic Device (EPLD)
G	Generic Array Logic (GAL)
F	Field Programmable Logic Array (FPLA)
F	Field Programmable Gate Array (FPGA)
F	Field Programmable Logic Sequencer (FPLS)
F	Field Programmable Sequence Generator (FPSG)
P	Programmable Logic Array (PAL)
P	Programmable Logic Device (PLD)
P	Programmable Electrically Erasable Logic (PEEL)
PLD	Pseudo Logical Device
RA	Bipolar Programmable Read Only Memory (PROM)

如逻辑器件 PAL10L8 的助记符是 P10L8；逻辑器件 82S100 的助记符是 F100。对

于双极性 PROM，后缀是它的容量，如 1024×8 双极性 PROM 的助记符是 RA10P8，因为该器件有 10 个地址输入端和 8 个数据输出端。

设计者可以激活图中的虚拟器件选项，而不管目标器件的结构来进行数字系统的设计。该虚拟器件并不是一个真正的逻辑器件。

设置该项只是在编译器中取消了一些限制，允许设计中所使用的乘积项和管脚没有限制。定义了虚拟器件，编译器允许设计中使用所有类型的寄存器。

定义目标器件为虚拟器件，可以选择编译设置窗口中的 Use Virtual Device 可选项；也可以在文本源文件的头信息中定义，语句如下：

DEVICE = virtual ;

2. 设置 PLD 编译器的最小模式

在编译器编译的过程中，编译器将申请一减少逻辑的算法，这是为了使所使用的乘积项最少。在如图 15.53 所示的对话框中的 Logic Minimization 下拉列表中选择该模式。对于该编译器，有四种模式可供选择。

- Quick
- Quine-McCluskey
- Presto
- Espresso

当然，可以设置该项为 NONE。当目标器件是 PROM 时，使包含的乘积项不至于减少。如图 15.54 所示，比较了四种模式的效率、内存使用和执行时间。

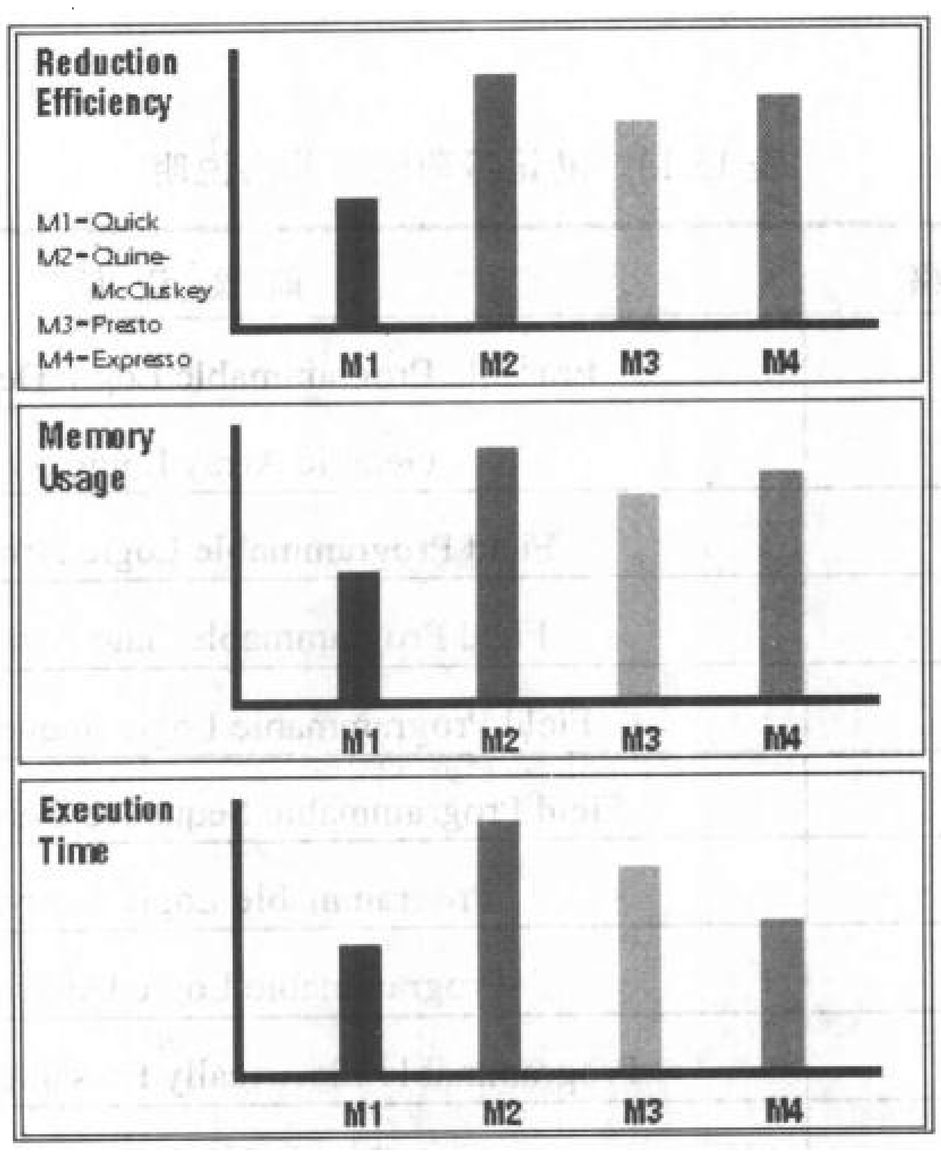


图 15.54　四种模式的效率、内存使用和执行时间的比较

3. 设置编译器的下载到目标器件的输出文件

如图 15.55 所示，在编译器的输出格式选项卡中，包含了对下载到目标器件的输出

文件格式等设置。其中的选项可以单选、多选，也可以不选。

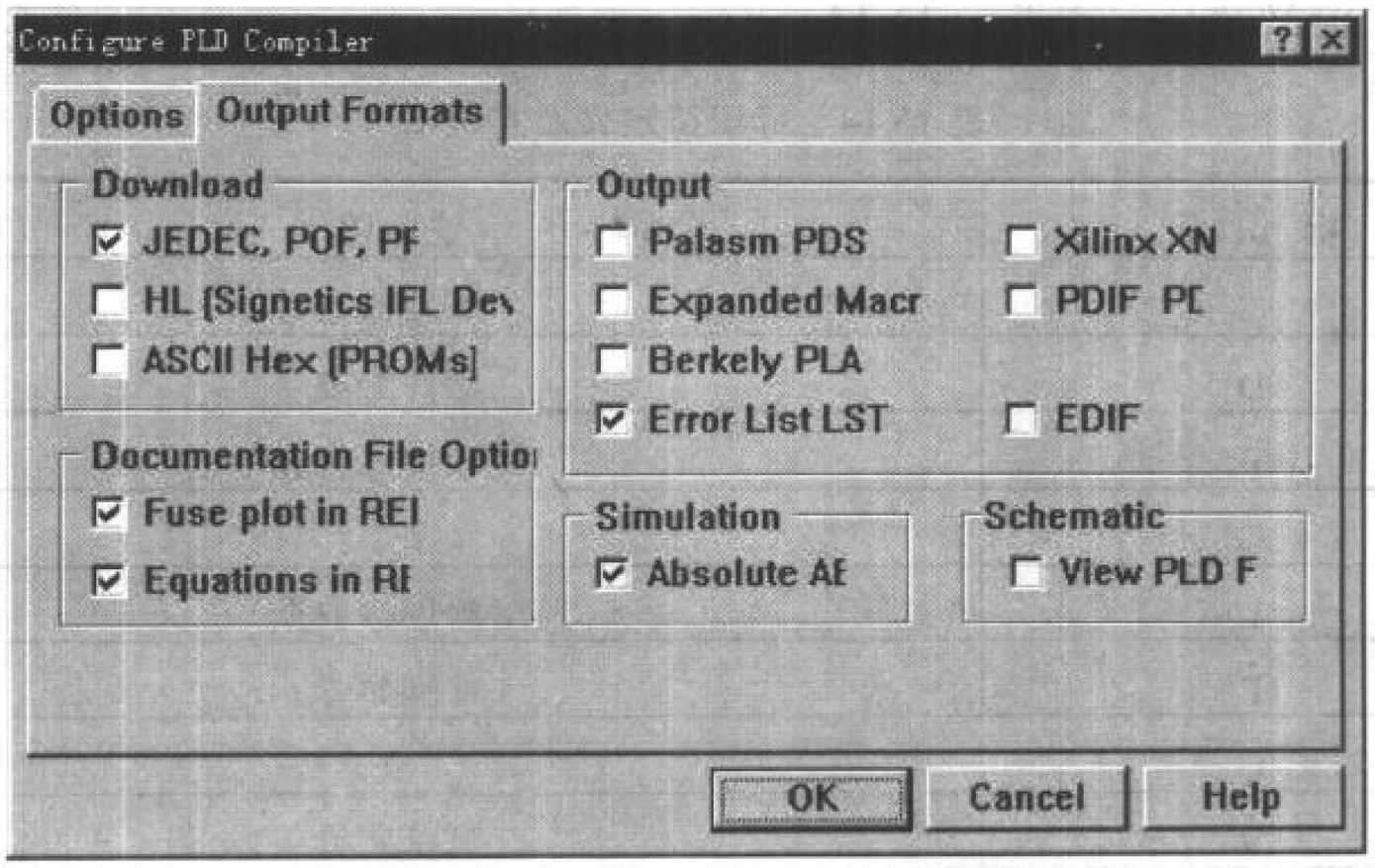


图 15.55　编译器输出文件格式选项卡

（1）JEDEC、POF 和 PRG 格式　JEDEC JC–42.1 标准由传输起始符、不同的域信息、传输终止符、以及传输校验和组成。允许的合法字符是 20 到 7E 的 ASCII 字符。如下是四种控制字符。

STX Start-of-Text　hex 02

ETX End-of-Text　hex 03

LF　Line Feed　　hex 0A

CR　Carriage Return　　hex 0D

如图 15.56 所示是一个 JEDEC 输出文件。

```
<STX>
Cupl  3.0  Serial # 0-00000-000
Device   p16r4  Library DLIB-h-24-11
Created  Tue Dec 01 15:22:33 1999
Name     MyDesign
Partno   P9000183
Revision 02
Date  03/14/99
Designer Friend
Company  Protel International
Assembly PC Memory
Location U106
*QP20
*QF2048
*G0
*F0
*L00000 10110101110111111100111000110111
*C0307
*QV
*P 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17
18 19 20
*V0001 CXXXXX110NOHHLLZXXHN
*<<ETX>6AA1
```

图 15.56　JEDEC 输出文件实例

该文件定义的第一个域，它包括起始符(STX)和第一个星号(*)之间的所有信息。该

信息只是用于存档的需要，它是由 CUPL 源文件的头信息和编译器及器件库的版本号组成的。标识符定义及其说明见表 15.14。

表 15.14　标识符定义及其说明

标 识 符	说　明
C	熔丝检查
D	器件类型
F	默认熔丝状态
G	保密熔丝
L	熔丝连接数据
P	管脚命令
Q	值
V	测试向量

在使用表 15.14 所示的标识符时，可使用多个字符。如：QF 指明了默认的熔丝状态值。值域 QP 描述了逻辑器件的管脚数；值域 QF 则指明了逻辑器件中所有的可编程熔丝数。这两个数值都是 10 进制的。

保密熔丝域(G)开启或禁止了包含有这个功能的器件的保密熔丝。其中，G0 表示禁止，G 1 表示开启。

如果在 L 域中没有明确定义熔丝状态时，默认熔丝状态域（F）将定义熔丝的状态。由于编译器没有传输所有的熔丝状态，该值域必须能被可编程器件所识别。

一个生产厂家定义了测试熔丝，这是为了在进行编程前运行 AC 参数测试。这些熔丝并不是熔丝连接数据的一部分。

L 标识符后的一串数据是定义的第一个熔丝数。当定义不止一个 2 进制值时，额外的数值将被定义给接着定义的第一个熔丝数后的熔丝。

下一个域将是校验和域（C）。校验和是一个 16 位的 16 进制数。连接数 0 是最低位，而连接数 7 是最高位。在所列出的代码中，前三分之二的熔丝数产生了如图 15.57 所示的 4 个 8 位的字。

```
          msb                                   lsb
word 00   1   0   1   0   1   1   0   1        AD
word 01   1   1   1   1   1   0   1   1        FB
word 02   0   1   1   1   0   0   1   1        73
word 03   1   1   1   0   1   1   0   0        EC
                                               ----
                                               0307
```

图 15.57　检验和的产生

测试向量域是为了仿真而创建的。器件的每个脚都包含有测试功能信息，QV 域定义了文件包含的测试向量的数字。测试向量数从 0001 开始，并按测试的器件有序的排列。

表 15.15 列出了对任何管脚有效的状态。

表 15.15　测试向量域中的管脚有效条件

数　值	有 效 条 件
0	使输入低 (0V)
1	使输入高 (+5V)
C	使输入低、高、低
K	使输入高、低、高
L	测试输入低 (0V)
H	测试输入高 (+5V)
Z	测试高阻态输出
X	未定义输入，未测试输出
N	电源管脚，输出未测试
P	预置寄存器

测试向量中的测试条件，都按序申请在 P 域中。在该例中，第一个测试条件是对管脚 1 的，最后一个是对管脚 20 的。测试时，其他信号稳定后，CK 驱动信号将被测试。在包括 C K 驱动信号在内的信号都稳定后，将测试 L、H、Z 条件。

传输终止符后是 4 个 ASCII16 进制字符的传输转换校验和。校验和是 16 进制的数值，它包括在开始符 STX 和终止符 ETX 之间的所有字符以及它们本身。在该例中，校验和为 46C9。

（2）ASCII–Hex 格式　ASCII–Hex 格式只是为 PROM 而产生的。这种格式的数据以分隔符空格符隔开，并有序排列。在空格符前的字符被认作为数据位，这种格式的文件的数据可以有单独一个 16 进制数据位，为 X4PROM；或 2 个 16 进制数据位，为 X8PROM。

开始符的 ASCII 字符为[Ctrl]—[B]，该字符开始传输过程。一个 4 位的 16 进制地址，前缀为 $ A，在每个 16 位数据的行首。终止符的 ASCII 字符位[Ctrl]—[C]，该字符结束传输的数据部分。在该字符后有 40 个空格符。见图 15.58。

```
^B
$A0000,00 01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F
$A0010,10 11 12 13 14 15 16 17 18 19 1A 1B 1C 1D 1E 1F
$A0020,20 21 22 23 24 25 26 27 28 29 2A 2B 2C 2D 2E 2F
$A0030,30 31 32 33 34 35 36 37 38 39 3A 3B 3C 3D 3E 3F
^C
$0376E0,
```

图 15.58　hex 文件

（3）HL 格式　HL 格式仅适用于 Signetics IFL 器件。每个器件都有其各自的格式，其所有的格式以起始符 STX[CTRL]—[B]开始，以终止符 ETX[CTRL]—[C]结束，以下描述了每种类型的 IFL 器件的格式。

●82S100/101 FPLA　激活电平标志*A后是F 7 到F 0 的各自激活电平情况，H表示高有效，L表示低有效，乘积项前是标志位*P。*P后是一空格和P积项数。输入变量 I15 到 I0 前是输入变量标识符*I。在它的后面是以函数输出标志起头的F7 到F0。如图 15.59 所示。

```
^B
*A LHLHLHLH
*P 00 *I HHHHLLLLHHHHLLLL *F A.A.A.A.
 .
 .
*P 47 *I LLLLLLLLLLLLLLLL *F ....AAAA
^C
```

图 15.59　82S100/101 FPLA 文件

●82S103　FPGA　乘积项起始于标识符*G，在它之后是一空格和积项数。以标识符*A起始的是激活电平情况，输入变量标识符*I 后是输入变量 I 15 到 I 0。如图 15.60 所示。

```
^B
*G 00 *A L *I HHHHLLLLHHHHLLLL
.
.
*G 47 *A H *I LLLLLLLLLLLLLLLL
^C
```

图 15.60　82S103 FPGA 文件

●82S105　FPLS 标识符*A 的H或L是预置或输出使能的选项，H表示预置，L表示输出使能。传输项在*T 标识符和项数之后。补充序列标识符*C 在该项值之后，该项的输入变量 I15 到 I0，在标识符*I 之后。标识符*P 后是 P5 到 P0 的触发器的当前状态。下一状态值 N5 到 N0 在标识符*N 之后。输出函数 F7 到 F0 在输出符*F 之后。如图 15.61 所示。

```
^B
*AL
*T 00 *C *IIIIIHHHHLLLL HHH*PHHHLLL
      *NHHHLLL *F HHHHHHHH
 .      .
 .
*T 47 *C A *I LL-------- *P LLLLLL
      *N HHHHHH *F HHHLLL-
^C
```

图 15.61　82S105 FPLS 文件

●82S151 FPGA　目标器件的 I/O 管脚的方向定义在*DIR 标识符之后，*POL 标识符后的是输出极性。乘积项在*P 标识符及其后的一空格和 P 项数之后。

控制项数起始于*D 和项数之后。标识符*I 后是输入变量 I5 到 I0。I/O 反馈标识符*B 后是 B11 到 B0。如图 15.62 所示。

```
`D
*DIR HHLLHHLLHLHL *POL HHHHLLLLHHLL
*P 00 *I HHLLLL      *B HL--HL--LLHH
 .
 .
*P 11 *I LLLLLL *B HHHHLLLLLHHL
*D 02 *I ----LH   *B ----LLLLLL-
 .
 .
*D 00 *I LLLL--  *B HHHHHLLLL-
`C
```

图 15.62　82S151 FPGA 文件

●82S153 FPLA　标识符*POL 后是输出 B9 到 B0 的激活电平状态，H 高电平有效，L 低电平有效。*P 标识符及一空格和 P 项数之后是乘积项，控制项数起始于标识符 D，接下来是项数。输入变量标识符*I 后是输入变量 I7 到 I0。

*BI 标识符后是反馈变量 B9 到 B0。标识符*BO 后是输出功能项。如图 15.63 所示。

```
^B
*POL HHLLHHLLHH
*P 00 *I  --HH--LL *BI  --HL------ *BO A..A..A..A
 .
 .
*P 31 *I ------HH *BI HLHLHLHLHL *BO ....AA....
*P 09 *I --HHHHHH *BI ----HHHHLL
 .
 .
*P 00 *I LLLLLLLL *BI --------
^C
```

图 15.63　82S153 FPLA 文件

●82S155 FPLS　标识符*E 后是组 A 和 B 的输出使能模式，标识符*F/F 后是每个寄存器的触发器状态。标识符*POL 后是输出管脚的极性。

传输的项在标识符*T 和项数之后，该项值之后是补充序列标识符。输入变量项 I3 到 I0 在输入变量标识符*后。标识符*QP 后的 Q3 到 Q0 是触发器的目前状态。标识符*ON 和 O3 到 O0 是下一状态值。预置标识符*P 后是组 PA 和 PB 的预置项。重置标识符*R 后是组 RA 和 RB 的重置项。BO 后的 B7 到 B0 是输出函数。

接下来的是触发器控制项、重置项、预置项、装入项和输出使能项。如图 15.64 所示。

```
^B
*E AA *F/F A.A. *POL HLHLLHLH
*T 00 *C . *I HHLL *BI HL--HLHL *QP LH-
      *QN LLHH *P .. *R .. *BO .A.A.A
 .
 .
*T 01 *C A *I LLHH *BI --HLHL *QP HHLL
      *QNHHHH *P .A *R .A *BO ..A.AA.A
*T 0C *C . *I LLLL *BI LLLLHHHH *QP LLHH
*T 0B *C . *I HLLL *BI --LL--LL *QP HHHH
*T 0A *C . *I LL-- *BI LLLLHHHH *QP --LL
*T 03 *C . *I LLLL *BI LLLLLLL- *QP LLHH
 .
 .
*T 00 *C . *I LLLL *BI LLHHHHLL *QP HLLH
^C
```

图 15.64　82S155 FPLS 文件

●82S157 FPLS　标识符*E 后是组 A 和 B 的输出使能模式。每个触发器的触发器模式在标识符*F/F 之后。标识符*POL 后是输出管脚的极性。在标识符*T 和项数后是传输项。紧接着是标识符*C。标识符*I 后的 I3 到 I0 是项的输入变量。I / O 反馈数据在*BI 标识符之后。标识符*QP 后的 Q5 到 Q0 为当前触发器状态，下一状态值是标识符*QN 后的 Q5 到 Q0。重置标志符*P 后是组 PA 的重置项。组 PA 的重置项在重置标志符*R 之后，*BO 后的 B5 到 B0 是输出函数。接下来是触发器控制项、重置项，如图 15.65 所示。

```
^B
*E AA *F/F A.A. *POL HLHLLHLH
*T 00 *C . *I HHLL *BI HL--HLHL *QP LH-LL
      *QN LLHHHL *P . *R . *BO .A.A.A
 .
 .
*T 01 *C A *I LLHH   *BI --LHL *QP HHLLHH
        *QNHHHHLL  *P A *R A *BO ..AA.A
*T 0C *C . *I LLLL   *BI LLLLHH *QP LLHHHH
*T 0B *C . *I ----   *BI ----HH *QP ----LL
*T 0B *C . *I HHHL   *BI HHLLLL *QP HLLLHH
*T 0B *C . *I HLLL   *BI --L-LL *QP HHHHLL
*T 0A *C . *I LL--   *BI LLLHHH *QP --LLHH
*T 03 *C . *I LLLL   *BI LLLLL- *QP LLHH-
 .
 .
*T 00 *C . *I LLLL   *BI LLHHLL *QP HLLHLL
^C
```

图 15.65　82S157 FPLS 文件

以上的介绍是读者基本认识了编译器的编译环境。在本次编译中，选择如下的一些

选项，以产生所需的输出文件。

●Absolute ABS　该选项将创建 PldDesign1.abs。该文件在以后的仿真中是必须的。该文件包含了可编程到目标器件的逻辑功能的比较精简的描述。以后仿真器将在一设计者创建的文件中比较该描述和测试向量，以确定输入文件中的响应向量对仿真向量是一个正确的响应。

●Error List LST　该选项将创建 PldDesign1.lst。该文件是另一个描述文件。但该文件包含了行号。并且在编译过程中所产生的错误信息将被添加到该文件的末尾。

●JEDEC　该选项将创建 PldDesign1.jed。该文件是用于下载到可编程逻辑器件的。

设计者经过以上的一系列设置后，单击 OK 按钮，编译器将产生 PldDesign1.cfg。

如图 15.66 所示，上述文件以另一种方式描述了编译器的设置。设计者可以通过检查该文件以判断编译器的设置是否正确。

```
[Pld]
PldMinimizeMethod=1
PldDeviceName=Virtual
PldSecureDevice=False
PldDeactivateUnusedORTerms=False
PldSuppressProductTermsMerging=True
PldOneHotBitStateMachine=False
PldOutputOptionAscii=False
PldOutputOptionAbsolute=True
PldOutputOptionErrorList=True
PldOutputOptionBerkelyPla=False
PldOutputOptionExpandedMacro=False
PldOutputOptionEdif=False
PldOutputOptionHex=False
PldOutputOptionJedec=True
PldOutputOptionPalasm=False
PldOutputOptionPdif=False
PldOutputOptionXnf=False
PldDisplayPLDFile=False
PldOutputOptionFusePlotInDoc=True
PldOutputOptionEquationsInDoc=True
PldBestForPolarity=False
PldDeMorgan=False
PldKeepXOR=False
PldProductTermSharing=False
UseVirtualDevice=False
CurrentSheetOnly=True
NetScopeIdentifier=2
```

图 15.66　编译器产生的 PldDesign1. cfg 文件

15.6.2　CUPL 源文件的编译

设计者通过以上的对编译器的设置后，就可以进一步编译该源文件，从而产生所需的输出文件和用于仿真的文件。

编译时，首先必须使 PldDesign1.pld 文件为当前文件。编译器只能编译该“.pld”文件。而不能编译其他的文本文件。

执行 PLD/Compile 菜单命令，开始编译源文件。源文件开始编译后，系统弹出编译对话框如图 15.67 所示。

编译器将逐一编译 CUPLX、CUPLA、CUPLB、CUPLM 和 CUPLC 模块。编译结束后，弹出如图 15.68 所示对话框。

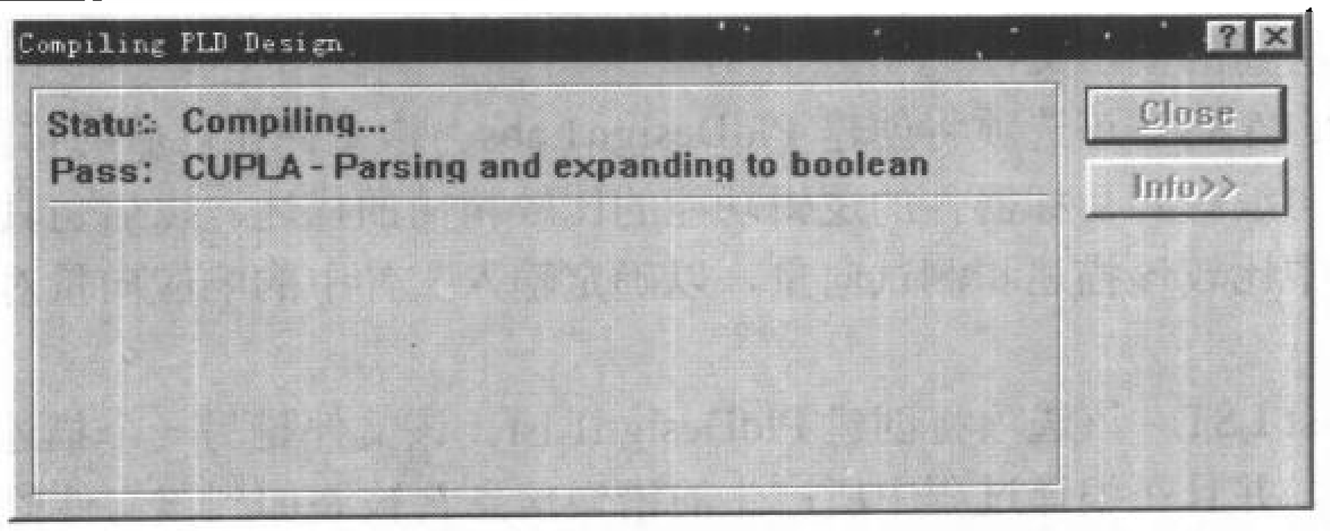


图 15.67　编译对话框及当前编译状态

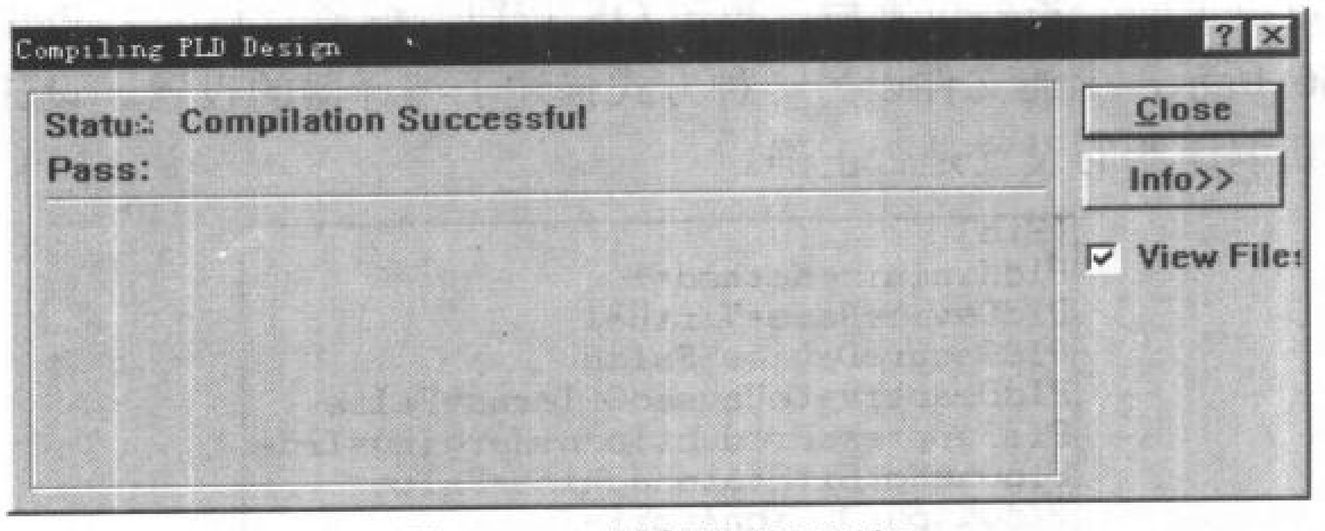


图 15.68　编译结束对话框

在图中的状态栏内，显示编译成功信息。点击 Info 按钮，将显示出编译器编译每个模块的时间如图 15.69 所示，实际的时间视设计者所采用的系统和设计的复杂程度而不同。

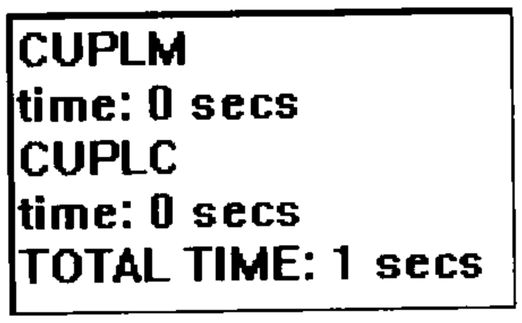


图 15.69　Info 对话框信息

经过以上的编译后，编译器输出了设计者所需的一些文件。

1．PldDesign1.jed

编译器产生了这种工业标准的 JEDEC 文件，这是一种下载文件格式，这种格式同任何一种支持 JEDEC 标准的逻辑编程器完全兼容。

2．PldDesign1.lst

该文件本质上是源文件的再创建。该文件在源文件的基础上，添加了行标，并且在文件的最后添加了编译过程中的错误信息。一旦编译器检查出源文件的错误，行标有助于快速在源文件中定位发生错误的位置。

3．PldDesign1.rep

该文件详细阐述了这次 PLD 设计。设计者可以通过该文件更深入地了解所进行的逻辑器件的设计。该文件包括了所设计系统的头信息、扩展乘积项、符号列表等。通过该文件可以更好地理解该设计。

WAIT1.D 和 WAIT2.D 是 PldDesign1.rep 的扩展乘积项，该文件中显示了 5 个。因为在所设计的逻辑器件中，当声明一个输出变量为高电平有效时，PAL16R4 中的低电平有效结构的混合输出反相缓冲器，将使编译器对定义的方程执行 DeMorgan 理论。如图 15.70 即为 PLDDesign1.PLD 的结构。

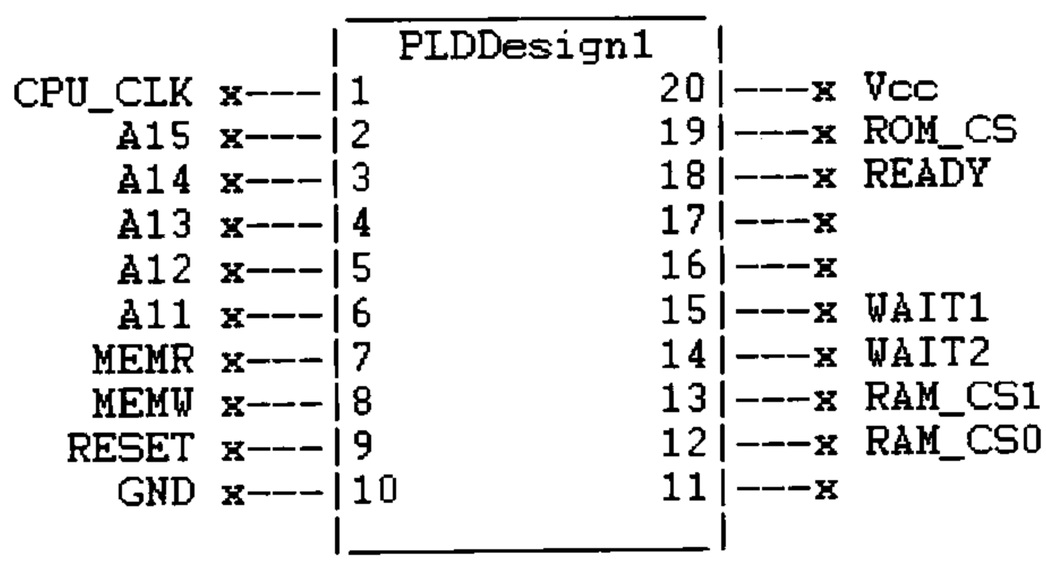


图 15.70　编译器所生成的 PldDesign1 逻辑结构

在本节的讲述中，没有突出编译器的错误信息。但是，在实际的设计中，很少能一次成功。这就需要设计者通过编译器生成的“.lst”文件的帮助，不断修改源文件，直至编译成功。仍以上述源文件为例，如将该源文件的最后一行的“ready = wait2；”语句中的分号去掉，该源文件结构上将是不完整的。

当编译该源文件时，将不可能成功编译。如图 15.71 所示的错误信息将显示出来。同时，Info 信息栏内的信息也将显示如图 15.71 所示的内容。

此时，返回源文件，找到编译器报错的行，修改正确即可。

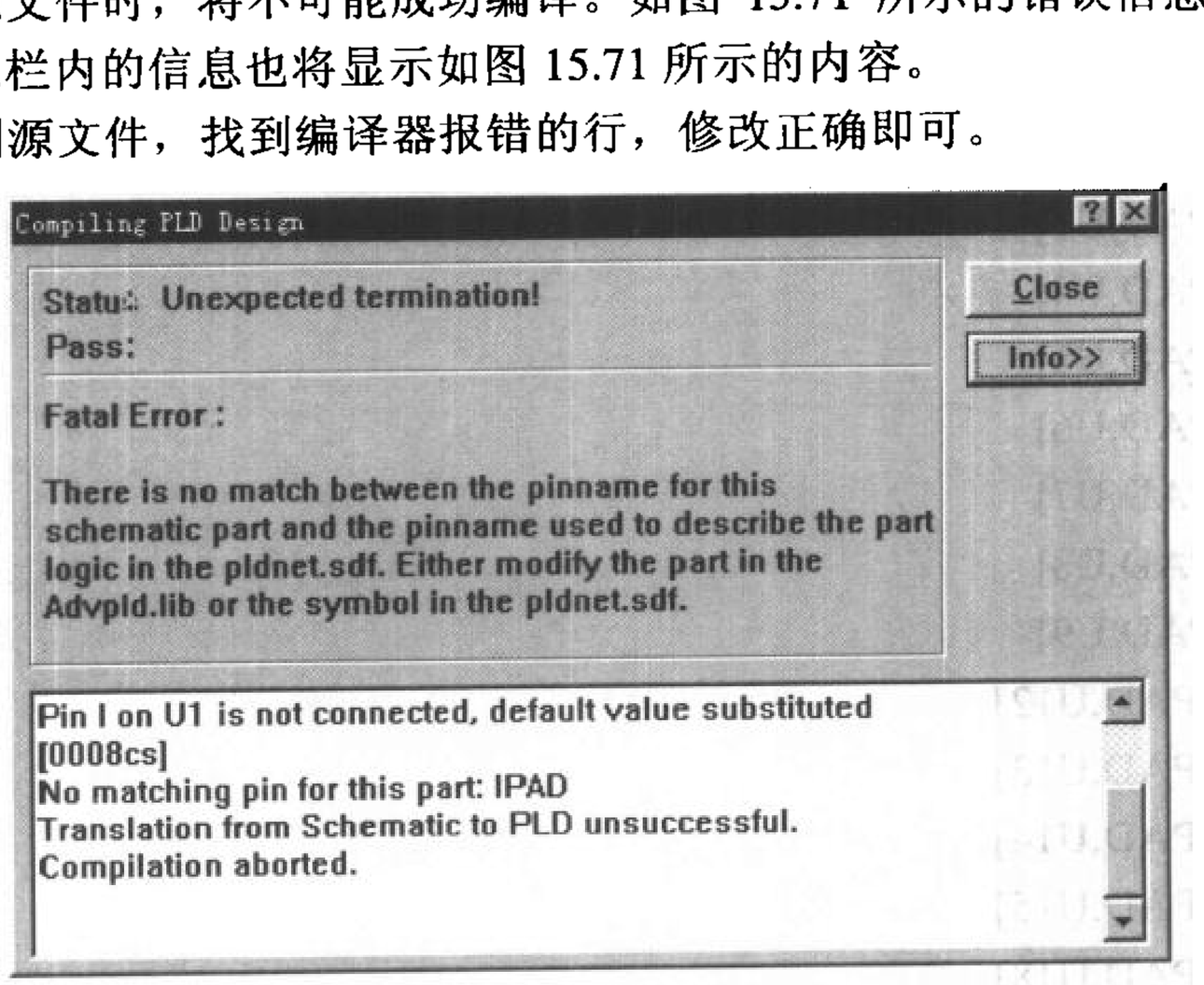


图 15.71　编译器报错窗口

15.7　PLD 原理图文件的编译

和源文本文件一样，在编译原理图文件前，需对编译器进行设置。该设置过程和源文本文件相同。原理图的编译和源文本的编译不同的是原理图编译时，首先产生该原理

图的“.pld”文本文件，然后，编译器将产生其他的一些必须的文件。对前述的原理图而言，其产生的文本文件如下。

```
/*************************************************************************/
/*    Advanced PLD99: Schematic to CUPL translator                       */
/*************************************************************************/
/*    Translated at 13:14:35                                             */
/*                  on 15-Apr-2000                                       */
/*************************************************************************/
NAME        Wait;
DATE        00-4-15;
PARTNO      ;
REVISION ;
DESIGNER ;
COMPANY     ;
ASSEMBLY ;
LOCATION ;
DEVICE      G16V8;
/*************************************************************************/
/*    All Parts Connected                                                */
/*        - [IPAD,U1]                                                    */
/*        - [IPAD,U2]                                                    */
/*        - [IPAD,U3]                                                    */
/*        - [IPAD,U4]                                                    */
/*        - [IPAD,U5]                                                    */
/*        - [IPAD,U6]                                                    */
/*        - [IPAD,U7]                                                    */
/*        - [IPAD,U8]                                                    */
/*        - [IPAD,U9]                                                    */
/*        - [OPAD,U12]                                                   */
/*        - [OPAD,U13]                                                   */
/*        - [OPAD,U14]                                                   */
/*        - [OPAD,U15]                                                   */
/*        - [OPAD,U18]                                                   */
/*        - [OPAD,U19]                                                   */
/*        - [AND2B2,U100]                                                */
/*        - [INV,U101]                                                   */
/*        - [OR2B2,U102]                                                 */
/*        - [AND2B2,U103]                                                */
```

```
/*      - [INV,U104]                                                    */
/*      - [AND2B1,U105]                                                 */
/*      - [INV,U106]                                                    */
/*      - [NAND3,U107]                                                  */
/*      - [NAND4,U108]                                                  */
/*      - [NAND4,U109]                                                  */
/*      - [BUFT,U113]                                                   */
/*      - [FD,U114]                                                     */
/*      - [FD,U115]                                                     */
/*****************************************************************/
/*    Input and Output Pin Declarations                              */
/*****************************************************************/
PIN 1 =    CPU_CLK;
/* Part = (U1)    */
PIN 2 =    A15;
/* Part = (U2)    */
PIN 3 =    A14;
/* Part = (U3)    */
PIN 4 =    A13;
/* Part = (U4)    */
PIN 5 =    A12;
/* Part = (U5)    */
PIN 6 =    A11;
/* Part = (U6)    */
PIN 7 =    MEMR;
/* Part = (U7)    */
PIN 8 =    MEMW;
/* Part = (U8)    */
PIN 9 =    RESET;
/* Part = (U9)    */
PIN 12 =    RAM_CS0;
/* Part = (U12)    */
PIN 13 =    RAM_CS1;
/* Part = (U13)    */
PIN 14 =    WAIT2;
/* Part = (U14)    */
PIN 15 =    WAIT1;
/* Part = (U15)    */
```

```
PIN 18 =    READY;
/* Part = (U18)    */
PIN 19 =    ROM_CS;
/* Part = (U19)    */
/*************************************************************************/
/*    Logic Equations                                                    */
/*************************************************************************/
START_WAIT = !RESET & !ROM_CS;
/* Part = (U100)    */
A = !MEMR;
/* Part = (U101)    */
MEMREQ = !MEMR # !MEMW;
/* Part = (U102)    */
ADR_14_15 = !A15 & !A14;
/* Part = (U103)    */
B = !A13;
/* Part = (U104)    */
ADR_12_13 = A13 & !A12;
/* Part = (U105)    */
C = !A11;
/* Part = (U106)    */
ROM_CS = !(A & B & ADR_14_15);
/* Part = (U107)    */
RAM_CS0 = !(MEMREQ & ADR_14_15 & ADR_12_13 & C);
/* Part = (U108)    */
RAM_CS1 = !(MEMREQ & ADR_14_15 & ADR_12_13 & A11);
/* Part = (U109)    */
READY = WAIT2;
/* Part = (U113)    */
READY. oe    = !ROM_CS;
/* Part = (U113)    */
WAIT1. d    = START_WAIT;
/* Part = (U114)    */
WAIT2. d    = WAIT1;
/* Part = (U115)    */
/*************************************************************************/
```

对于原理图编译后生成的其他文件，读者可参阅文本源文件编译后生成的文件，在此举例所采用的原理图和文本源文件是对同一个 PLD 设计的两种不同的方法。

15.8　PLD99 源文件的仿真

PLD99 仿真器在设计变成产品之前可提供测试，设计者先建立一个用于描述 PLD 相对于输入和输出条件值的期望值的仿真文件，仿真器可将编译过程的计算值和期望值比较。

仿真器允许在 PLD 编程前进行逻辑测试，这个特点可防止损害元件并校正系统级错误。校对过的测试向量可下载到逻辑编程器。仿真语法支持高级语法，像条件循环、条件仿真、算术和矢量的生成和多重状态。

仿真结果允许用 PLD99 的波形编辑器来检查，并可在电子表格形式的编辑窗口显示，从这个窗口可以改变波形的次序，用颜色来高亮一个信号，且可从一组信号中产生总线形式信号。运用 PLD99 仿真器的一般流程如图 15.72 所示。

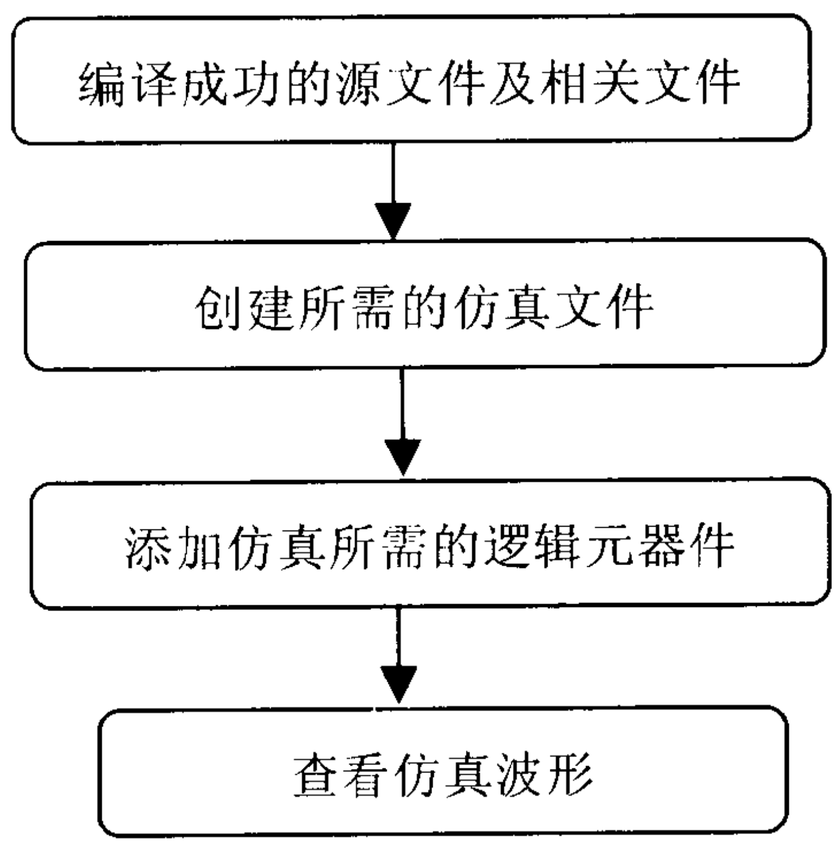


图 15.72　PLD 仿真的一般流程

仿真的输入是设计者所定义测试的源文件，通常为一 Filename.si。它包括了该器件在电路中所需的功能描述。

在该文件中设计者输入管脚激励和输出管脚测试值等信息，这些值将和从 PLD 源文件的逻辑方程式计算出的值相比较。

计算值包括在 Filename.abs 文件中。当在编译器的设置中设置了 abs 格式后，该文件在编译过程中创建。同时，该文件必须在仿真前编译得到。

仿真器的输出文件为 Filename.so。该文件名和输入测试定义文件名相同。

注意：和编译器一样，仿真器不支持多器件文件，仿真器将仅仅仿真多器件文件的第一个器件。

15.8.1　创建仿真测试向量文件

在这一部分，将创建 PldDesign1.si 文件。该文件为一 ASCII 码文件，可用文本专家创建。该文件名将和 CUPL 逻辑描述源文件名相同，如果该文件名已存在，则将改用其他文件名。

该文件包括输入到仿真器的测试向量。仿真器将测试向量的输入，并且比较该期望

值和 PldDesign1.abs 文件中的实际值，同时标出两者的不同之处。仿真测试文件，基本上包括三个主要的部分：

●头信息和注解

●ORDER 陈述

●向量陈述

测试向量文件的头信息必须和 PldDesign1.pld 中的头信息相同，在于是两者一一对应。这两个文件的版本号必须相同，这是确保期望值和实际值具有可比性。

说明：在创建该仿真测试文件时，可在文本专家中将所设计的 PldDesign1.pld 文件另存为 PldDesign1.si 文件。同时，在 PldDesign1.si 文件中，删除除了头信息和注解以外的其他所有信息。这样，可以很方便地创建测试文件，并使该文件满足上述的要求。

仿真器提供了 ORDER 和 VECTORS 关键词来在源文件中加入陈述，这决定了仿真器的输出和它的显示方式。下面将介绍如何使用 CUPL 关键字在源文件中添加陈述。

ORDER 陈述，使用 ORDER 关键词列出了仿真表中所使用的变量，并定义它们的显示方式。一般情况下，变量名称和相关 CUPL 逻辑描述文件中的一样。ORDER 关键词后加冒号，变量间以逗号隔开，同时，以分号终止该列。以下是 ORDER 的一实列。

ORDER：inputA，inputB，output；

只有那些在仿真中需用到的变量才需列出。

变量名的极性可以和 CUPL 源文件中的不一样，允许用高电平有效仿真向量仿真低电平有效输出。变量名可以以任何顺序书写，仿真器自动排列结果向量的顺序和创建它的极性，从而满足 JEDEC 下载文件格式。当索引变量用在 ORDER 陈述中时，它们可以写成列的形式。此时，不再需要方括号来限制它，因为 ORDER 陈述本身就是一个列，以下是两个完全相同的 ORDER 陈述例：

ORDER：A0，A1，A2，A3，SELECT，!OUT0， !OUT1；

ORDER：A0 . . 3，SELECT，!OUT0 . . 1；

在列的定义中，第一个索引变量的极性决定了整个列的极性。在 CUPL 源文件中定义的位域，引用时可以只使用它的单一变量名。

位域同样可以使用 FIELD 在测试定义文件中定义。

注意：FIELD 陈述必须在 ORDER 陈述之前。

定义时，可以在列间加入空格，使用%和一个 10 进制数。

在 PLD99 的 ORDER 陈述中，列出了在 PldDesign1.pld 中所包含在测试向量中的输入、输出变量，也就是说，首先写入时钟变量 CPU--CLK。然后，输入其他的输入变量，接下来是输出变量，变量间用逗号加以分隔。在变量间使用%符号加入空格，在每个变量间输入两个空格。在最后一个输入变量！OE 和第一个输出变量！RAM-CS1 间加入 4 个空格。

通过以上的说明，可创建如图 15.73 所示的 ORDER 陈述：

```
ORDER:
        cpu_clk, %2, a15, %2, a14, %2,
        a13, %2, a12, %2, a11, %2,
        !memw, %2, !memr, %2, reset, %2, !oe,
        %4, !ram_cs1, %2, !ram_cs0, %2, !rom_cs, %2,
        wait1, %2, wait2, %2, ready;
```

图 15.73　添加到向量测试文件中的 ORDER 陈述

在 ORDER 陈述之后，下一步输入向量陈述。在该例文件中，将创建包含 11 个测试向量的功能表。每个向量必须在一行内。并且没有分号作为结束符。

使用 $MSG 描述所测试该器件的功能，当创建测试向量时，前述的 ORDER 陈述定义了彼此间的空格。

例如，创建一个向量 Power On　Reset ，可以如下输入：

$MSG　“Power　On　Reset“　;

0　X　X　X　X　X　1　1　1　1　0　　H　H　H　*　*　Z

如上所示，WAIT1 和 WAIT2 使用了输出值（*），这将使仿真器得到寄存器的加电状态。不同的逻辑器件加电时，有的为*，有的为 H 或 L。这里使用星号是为了得到一个更通用的仿真用文件。

测试向量的 $REPEAT 指令将执行第 8 个测试向量 2 次。第 8 个测试向量中的星号是 WAIT1、WAIT2 和 READY。通过这个标志，仿真器将根据输入决定输出，并且将结果放到输出文件中去。

时钟变量 CPU_CLK 的值，在有的向量中为 0，而在其他的向量中为 C。值为 0，表示没有时钟发生。值为 C，表示在时钟信号到之前，该向量的一些寄存输出可能将内部返回。这样，在时钟信号到之后，仿真器将得到寄存器的和非寄存器的的变量的大致值。

经过以上的设置和输入，设计者可得到完整的仿真测试向量文件。

15.8.2　仿真所设计的逻辑器件

设计者创建了所需的测试向量文件后，并且成功编译了前述的文本文件后，接下来就可以对所设计的逻辑器件进行仿真。

（1）首先执行 PLD/Simulator 菜单命令，开始仿真过程。

（2）开始仿真后，编译器将弹出如图 15.74 所示的窗口。

（3）仿真成功后，仿真器将创建 PldDesign1.so 和 PldDesign1.wo。

比较 PldDesign1.si 和 PldDesign1.so，可以看到$REPEAT 指令创建了向量 8 和 9。同时，仿真器将 PldDesign1.si 中的信号 WAIT1、WAIT2 和 READY 的星号替换成确切的逻辑电平(H 或 L)。

成功仿真后，测试向量将添加到由编译器生成的 JEDEC 文件。确保 JEDEC 可选项在设置项中被选中后，再次运行仿真器，可得到 JEDEC 文件。

仿真器仿真后，PLD 还生成了 PldDesign1.wo 文件。

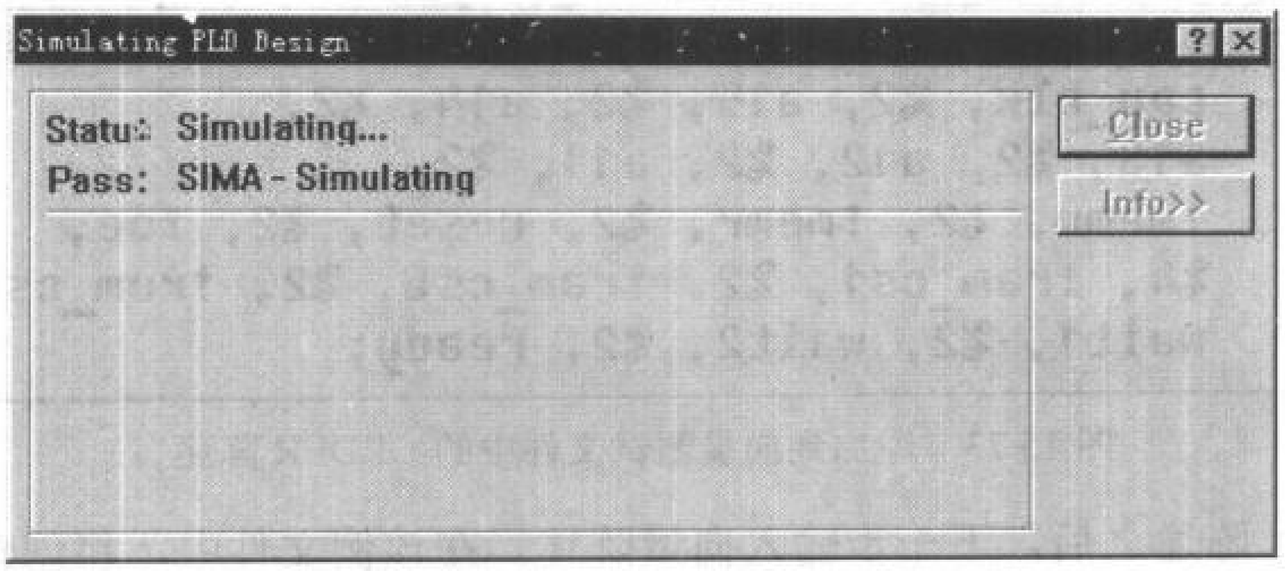


图 15.74　编译器状态框

15.8.3　检查仿真波形

通过波形编辑器可以浏览仿真器所产生的一系列波形。通过该波形，设计者可以很直观地分析得到所设计的可编程逻辑器件是否满足所需要的时序关系。

时序对于硬件设计是非常重要的一部分，它表明了内部信号的相互关联。用波形编辑器打开“.so”文件，则波形将以图形方式打开。

该仿真结果显示在电子表格形式的编辑窗口中，在这个窗口中可以改变波形的次序。上例的仿真结果波形如图 15.75 所示。

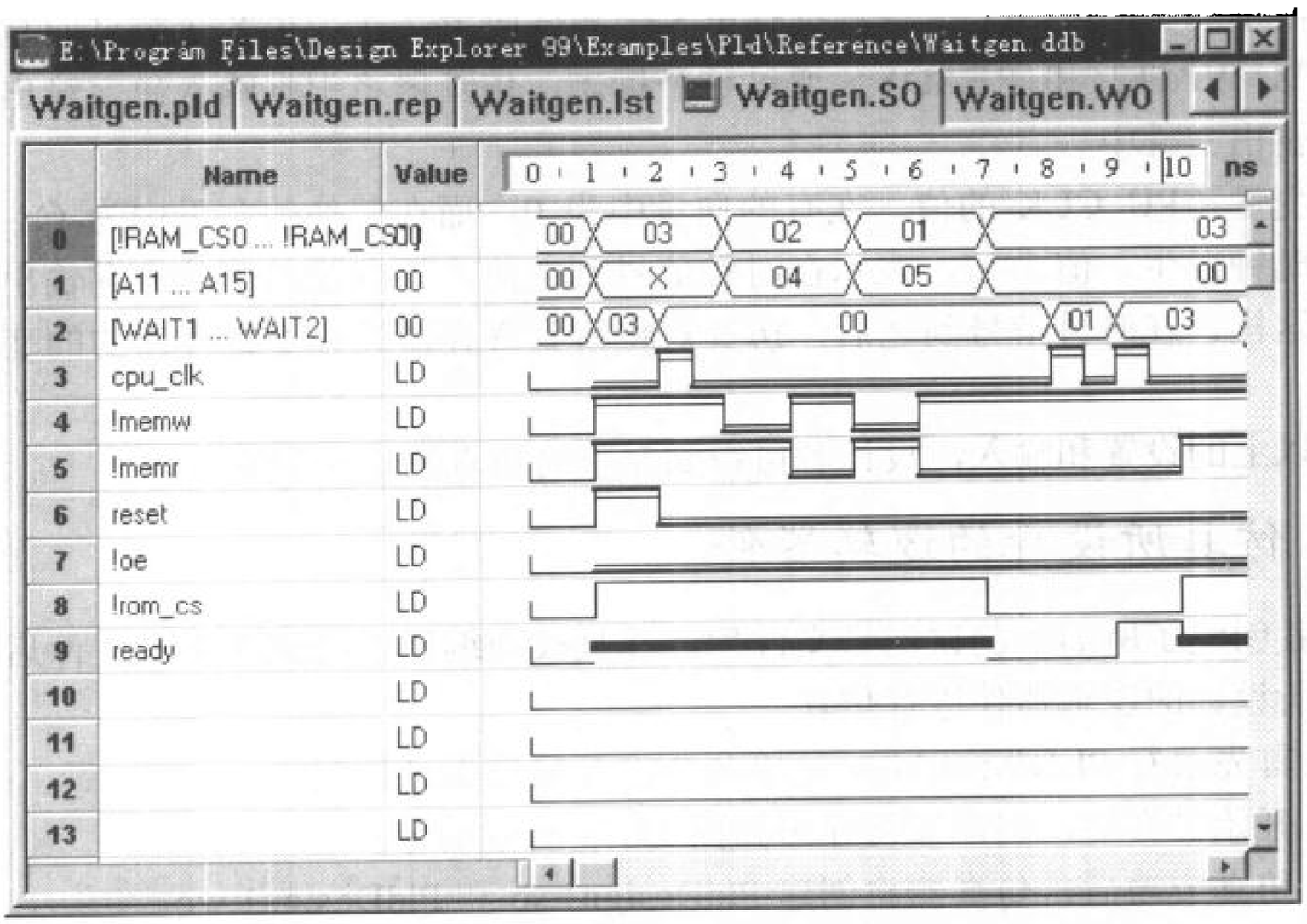


图 15.75　仿真器的波形显示

附　　录

在此将 9.3 节电路原理图生成的网络表详细列出，以供读者参考，当 PCB 布线时，系统会根据网络表来生成印制板线路，调整时还需要查阅该网络表。

```
[
R1
1k
]
[
U1
DIP20
74LS245
]
[
U3
DIP20
74LS245
]
[
U4
DIP20
74LS245
]
[
U5
DIP14
74LS04
]
[
U6
DIP14
74LS30
]
[
U7
DIP14
74LS14
]
[
U8
DIP16
74LS138
]
[
U9
DIP14
74LS266
]
[
U10
DIP14
74LS74
]
[
U14
DIP14
74LS02
]
[
U15
DIP40
8255
]
(
DD0
U1-2
)
(
DD1
U1-3
```

)
(
DD2
U1-4
)
(
DD3
U1-5
)
(
DD4
U1-6
)
(
DD5
U1-7
)
(
DD6
U1-8
)
(
DD7
U1-9
)
(
AA0
U3-2
)
(
AA1
U3-3
)
(
AA2
U3-4
)
(
AA3
U3-5
)
(
AA4
U3-6
)
(
AA5
U3-7
)
(
AA6
U3-8
)
(
AA7
U3-9
)
(
AA8
U4-4
)
(
AA9
U4-5
)
(
AAEN
U4-6
)
(
IOWR
U4-7
)
(
IORD
U4-8
)
(
A5
U3-13

U5-5
)
(
A6
U3-12
U6-4
)
(
A7
U3-11
U6-5
)
(
A8
U4-16
U6-6
)
(
A9
U4-15
U6-11
)
(
AEN
U4-14
U5-9
)
(
D0
U15-34
U1-18
)
(
D1
U15-33
U1-17
)
(
D2
U15-32
U1-16
)
(
D3
U15-31
U1-15
)
(
D4
U15-30
U1-14
)
(
D5
U15-29
U1-13
)
(
D6
U15-28
U1-12
)
(
D7
U15-27
U1-11
)
(
RD
U15-5
U4-12
U9-2
U1-1
)
(
WR
U15-36
U4-13
U9-1
)

```
(
A0
U15-9
U3-18
)
(
A1
U15-8
U3-17
)
(
NetU5_8
U5-8
U6-12
)
(
NetU5_6
U5-6
U6-3
)
(
NetU5_2
U5-2
U6-2
U6-1
)
(
NetU9_3
U9-3
U14-3
)
(
NetU15_3
U15-3
U10-5
)
(
NetU15_2
U15-2
U10-3
U7-4
)
(
NetU15_1
U15-1
U10-2
U7-2
)
(
NetU6_8
U6-8
U14-2
U8-4
)
(
B
U7-1
)
(
A
U7-3
)
(
NetU5_11
U5-11
U14-1
)
(
NetR1_1
R1-1
U10-1
U10-4
)
(
DA
U5-10
U1-19
)
(
A2
```

U8-1
U3-16
)
(
A3
U8-2
U3-15
)
(
A4
U8-3
U3-14
U5-1
)
(
GND
U8-5
U15-35
U4-19
U3-19
U10-7
U9-7
U5-7
U14-7
U6-7
U8-8
U1-10
U3-10
U4-10
U15-7
U7-7
)
(
+5
U8-6
R1-2
U4-1
U3-1
)
(
Y0
U8-15
)
(
Y1
U8-14
U15-6
)
(
Y2
U8-13
)
(
Y3
U8-12
)
(
VCC
U10-14
U9-14
U5-14
U14-14
U6-14
U8-16
U1-20
U3-20
U4-20
U15-26
U7-14
)

[General Information]
书名=电路工程设计——Protel99实例演练
作者=江思明
页数=415
SS号=41020700 6
出版日期=