Broadview®
www.broadview.com.cn

《精通 Protel DXP 2004 电路设计》读者调查表

尊敬的读者：

感谢您对我们的支持与爱护。为了今后为您提供更优秀的图书，请您抽出宝贵的时间将您的意见以下表的方式及时告知我们（可另附页）。我们将从中评选出热心读者若干名，免费赠阅我们以后出版的图书。

姓名：	性别：☐ 男 ☐ 女	年龄：	职业：
通信地址：			邮政编码：
电话：	传真：	E-mail：	

1. 影响您购买本书的因素（可多选）：

☐ 封面封底　☐ 价格　☐ 内容提要、前言和目录　☐ 书评广告　☐ 出版物名声
☐ 作者名声　☐ 正文内容　☐ 其他_____

2. 您对本书的满意度：

从技术角度　☐ 很满意　☐ 比较满意　☐ 一般　☐ 较不满意　☐ 不满意
☐ 改进意见_____

从文字角度　☐ 很满意　☐ 比较满意　☐ 一般　☐ 较不满意　☐ 不满意
☐ 改进意见_____

从版面、封面设计角度　☐ 很满意　☐ 比较满意　☐ 一般　☐ 较不满意
☐ 不满意　☐ 改进意见_____

3. 您最喜欢书中的哪篇（或章、节）？请说明理由。

4. 您最不喜欢书中的哪篇（或章、节）？请说明理由。

5. 您希望本书在哪些方面进行改进？

6. 您感兴趣或希望增加的图书选题有：

通信地址：北京万寿路 173 信箱　博文视点（100036）　　电话：010-51260888
如果您对我们出版的图书有任何意见和建议，也可以发邮件给我们，我们将及时回复。
E-mail：jsj@phei.com.cn，editor@broadview.com.cn

電子工業出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
http://www.phei.com.cn

Broadview®
WWW.BROADVIEW.COM.CN

Csdn

技术凝聚实力 专业创新出版

博文视点（www.broadview.com.cn）资讯有限公司是电子工业出版社、CSDN.NET、《程序员》杂志联合打造的专业出版平台，博文视点致力于——IT专业图书出版，为IT专业人士提供真正专业、经典的好书。

请访问 www.dearbook.com.cn（第二书店）购买优惠价格的博文视点经典图书。
请访问 www.broadview.com.cn（博文视点的服务平台）了解更多更全面的出版信息；您的投稿信息在这里将会得到迅速的反馈。

典藏外版精品



JOLT 大奖经典之作，关于交互系统设计的真知灼见！

软件观念革命——交互设计精髓

[美]Alan Cooper，Robert Reimann 著
詹剑锋、张知非 等译　2005 年 6 月出版
ISBN 7-121-01180-8　89.00 元　650 页

这是一本在交互设计前沿有着 10 年设计咨询经验及 25 年计算机工业界经验的卓越权威——VB 之父 ALAN COOPER 撰写的设计数字化产品行为的启蒙书。



软件管理方面的“MBA 教程”！荣获第 15 届 JOLT 大奖！

JOEL 说软件

[美]Joel Spolsky 著
谭明金、王平 译
2005 年 9 月出版　ISBN 7-121-01641-9
39.00 元　301 页

这是一本关于软件管理的随笔文集。这是一本会让你受益颇多的休闲之作。



全面阐释软件开发的最佳实践和重大陷阱！

程序员修炼之道——从小工到专家

[美]Andrew Hunt，David Thomas 著
马维达 译
2004 年 4 月出版　ISBN 7-5053-9719-2
48.00 元　362 页

本书由一系列独立的部分组成，涵盖的主题从个人责任、职业发展，直以用于使代码保持灵活、并且易于改编和复用的各种架构技术，利用许多富有娱乐性的奇闻轶事、有思想性的例子以及有趣的类比。



被欧美许多重要大学用于“程序设计语言”或者“软件系统”课程！

程序设计语言——实践之路

[美]Michael L.Scott 著
裘宗燕 译
2005 年 3 月出版　ISBN 7-121-00900-5
88.00 元　884 页

这是一本很有特色的教材，其核心是讨论程序设计语言的工作原理和技术。

本书作者 Michael Scott 是计算机领域的著名学者，译者是北京大学的裘宗燕教授，他熟悉专业，译笔流畅，是一本难得的著、译双馨的佳作。



设计心理学的经典之作！
中科院院士张钹亲自作序，人机交互专家叶展高度评价！

情感化设计

[美]Donald A. Norman 著
付秋芳、程进三 译
2005 年 5 月出版　ISBN 7-121-00940-4
36.00 元　206 页

设计的最高境界是什么？本书以独特细腻、轻松诙谐的笔法，以本能、行为和反思这三个设计的不同维度为基础，阐述了情感在设计中所处的重要地位与作用。



北京印刷学院刘浩学教授翻译，方正色彩管理小组审校推荐！

色彩管理

[美]Bruce Fraser，Chris Murphy，Fred Bunting 著
刘浩学、梁炯、武兵 等译
2005 年 7 月出版　ISBN 7-121-01470-X
168.00 元　504 页

读懂它，不仅可以掌握精确一致的色彩复制技术，在最普及的图形图像软件中如何进行色彩管理，而且还可以知晓建立、评估和编辑 ICC PROFILE；不仅可以知道色彩管理是怎么回事，如何做，而且知道为什么要这样做；不仅可以将色彩管理嵌入生产流程中，而且还能帮助改善生产流程，提高工作效率。

博文视点资讯有限公司
电　话：（010）51260888　传真：（010）51260888-802
E-mail：market@broadview.com.cn（市场）
editor@broadview.com.cn　jsj@phei.com.cn（投稿）
通信地址：北京市万寿路173信箱 北京博文视点资讯有限公司
邮　编：100036

电子工业出版社发行部
发 行 部：（010）88254055
门 市 部：（010）68279077　68211478
传　真：（010）88254050　88254060
通信地址：北京市万寿路173信箱
邮　编：100036

投　稿：editor@broadview.com.cn，jsj@phei.com.cn
销售咨询：market@broadview.com.cn
咨询电话：（010）51260888

Broadview 原创与引进并重，欢迎投稿

Broadview®
www.broadview.com.cn

典藏本版精品



荣获 2004 年度“中国图书奖”和“全国优秀畅销书奖”!

编程高手箴言

梁肇新 编著
2003 年 11 月出版　ISBN 7-5053-9141-0
50.00 元（含光盘 1 张）　416 页

中国最具知名度的程序员之一，《超级解霸》作者梁肇新首部专著!

全书通篇没有时髦的 IT 新名词或新思想，而是踏踏实实地对很多知识进行了深刻的剖析，有助于为编程打下坚实的根基。



国内第一本重量级 Hibernate 图书。

深入浅出 Hibernate

夏昕、曹晓钢、唐勇 编著
2004 年 7 月出版　ISBN 7-121-00670-7
59.00 元　545 页

本书由互联网上影响广泛的开放文档 OpenDoc 系列自由文献首份文档“Hibernate 开发指南”发展而来。在编写过程中，进行了重新构思与组织，同时对内容的深度与广度进行了重点强化。



用理论指导动手实践
用实践深化理解理论

自己动手写操作系统

于渊 编著
2005 年 8 月出版　ISBN 7-121-01577-3
48.00 元（含光盘 1 张）　374 页

本书不同于其他的理论型书籍，而是提供给读者一个动手实践的路线图。

在详细分析操作系统原理的基础上，用丰富的实例代码，一步一步地指导读者用 C 语言和汇编语言编写出一个具备操作系统基本功能的操作系统框架。



同类书销量第一!

ERP 原理 设计实施(第3版)

罗鸿 编著
2005 年 4 月出版　ISBN 7-121-01059-3
38.00 元　384 页

本书对 ERP 相关知识的讨论涵盖了原理、设计与应用的全部过程。前两版出版后均引起了很大的社会反响，作者收到大量读者来信，并与读者进行了良好的交互。第 3 版再次增加了一些内容，更加贴近读者需要。



荣获 2003 年“全国优秀畅销书奖”，看雪论坛鼎立打造!

加密与解密（第二版）

段钢 编著
2003 年 6 月出版　ISBN 7-5053-8648-4
49.00 元（含光盘 1 张）　519 页

本书全面讲述了 Windows 平台下的最新软件加密与解密技术及相关解决方案，采用循序渐进的方式，从基本的跟踪调试到深层的拆解脱壳，从浅显的注册码分析到商用软件保护，几乎囊括了 Windows 下的软件保护的绝大多数内容。



本书通过多种典型实例详细介绍了在 Windows 系统下数据恢复技术的原理和方法。

数据恢复技术（第 2 版）

戴士剑、涂彦晖 编著
2005 年 3 月出版　ISBN 7-121-00756-8
69.00 元　711 页

本书内容包括：硬盘数据组织、文件系统原理、数据恢复技术、文档修复技术、密码遗失处理技术、数据安全技术和数据备份技术。作者戴士剑是国内知名数据恢复专家，有多年的数据恢复工作经验，为客户提供过上千次的数据恢复服务。

Broadview®
www.broadview.com.cn

电子工程应用精讲系列

工程技术的电子化、集成化和系统化促进了电子工程技术的发展，同时也促进了电子工程技术在社会各行业中的广泛应用，从近年的人才招聘市场来看，电子工程师的人才需求更是一路走高。

电子工程师如此紧俏，除需求不断走高，人才供不应求外，另一重要原因则是电子工程师的门槛相对而言比较高，这个高门槛则来自于工程师的“经验”和“实践”！

因此，为了满足读者学习和工作需要，解决各种工作中的专业问题，我们紧紧围绕“经验”和“实践”，精心策划组织了此套丛书。



单片机典型系统设计实例精讲

彭为、黄科、雷道仲 编著
2006 年 5 月出版
ISBN 7-121-02461-6
42.00 元（含光盘 1 张）
378 页



51 单片机 C 语言应用程序设计实例精讲

戴佳、戴卫恒 编著
2006 年 4 月出版
ISBN 7-121-02379-2
46.00 元（含光盘 1 张）
454 页



MSP430 单片机 C 语言应用程序设计实例精讲

秦龙 编著
2006 年 5 月出版
ISBN 7-121-02371-7
42.00 元（含光盘 1 张）
380 页



ARM 嵌入式无线通信系统开发实例精讲

管耀武、杨宗德 编著
2006 年 5 月出版
ISBN 7-121-02494-2
42.00 元（含光盘 1 张）
355 页

目　录

第 1 章　认识 Protel DXP 2004 SP2 ····· 1

1.1　Protel DXP 2004 SP2 的安装 ····· 2
1.1.1　Protel DXP 2004 SP2 系统的要求 ····· 2
1.1.2　安装 Protel DXP 2004 SP2 ····· 2
1.2　启动 Protel DXP 2004 SP2 ····· 5
1.3　Protel DXP 2004 SP2 的设计导航者 ····· 6
1.3.1　英文环境的设计导航者 ····· 6
1.3.2　启动 Protel DXP 2004 SP2 中文环境 ····· 6
1.3.3　Protel DXP 2004 SP2 的集成开发环境 ····· 8
1.3.4　Protel DXP 2004 SP2 原理图开发环境 ····· 10
1.3.5　Protel DXP 2004 SP2 印制板电路开发环境 ····· 11
1.3.6　Protel DXP 2004 SP2 仿真编辑环境 ····· 11
1.3.7　Protel DXP 2004 SP2 VHDL 编辑环境 ····· 12
1.4　本章小结 ····· 12
1.5　思考与练习 ····· 12

第 2 章　Protel DXP 2004 SP2 的管理界面 ····· 14

2.1　系统参数优先设定 ····· 14
2.1.1　【General】标签页设置 ····· 16
2.1.2　【View】标签页设置 ····· 18
2.1.3　【Transparency】标签页设置 ··· 20
2.1.4　【Navigation】标签页设置 ····· 21
2.1.5　【Backup】标签页设置 ····· 21
2.1.6　【Projects Panel】标签页设置 ·· 22
2.1.7　【File Types】标签页设置 ····· 25
2.1.8　【Scripting System】标签页设置 ····· 26
2.1.9　【Installed Libraries】标签页设置 ····· 27
2.2　Protel DXP 2004 SP2 工作面板 ·· 28
2.2.1　工作面板的显示 ····· 29
2.2.2　【Files】面板操作 ····· 30
2.2.3　【Projects】面板操作 ····· 31
2.2.4　【Navigator】面板操作 ····· 33
2.3　Protel DXP 2004 SP2 的文件管理 ····· 35
2.3.1　项目及项目文件 ····· 35
2.3.2　项目的打开与创建 ····· 36
2.3.3　创建设计文件 ····· 38
2.3.4　把设计文件加入项目 ····· 40
2.3.5　在项目中移去设计文件 ····· 41
2.3.6　工作区 ····· 41
2.3.7　把项目加入工作区 ····· 43
2.4　本章小结 ····· 43
2.5　思考与练习 ····· 44

第 3 章　电路原理图设计基础 ····· 45

3.1　电路原理图的设计知识 ····· 45
3.2　Protel 原理图编辑环境 ····· 46
3.2.1　创建新原理图文件 ····· 46
3.2.2　原理图编辑环境 ····· 47

3.3 图纸设置……49
3.3.1 设置图纸大小……49
3.3.2 设置图纸方向、标题栏和颜色……50
3.3.3 网格设置……51
3.3.4 设置图纸设计信息……52
3.4 原理图工作环境设置……54
3.4.1 设置原理图的常规环境参数……55
3.4.2 设置图形编辑的环境参数……57
3.4.3 设置编译器的环境参数……59
3.4.4 原理图的自动聚焦设置……61
3.4.5 原理图的网格设置……62
3.4.6 原理图的连线切割设置……63
3.4.7 原理图默认单位设置……64
3.4.8 设置原理图中的图元默认值…64
3.4.9 设置 Orcad 的环境参数……67
3.5 画面管理……68
3.5.1 放大或缩小电路原理图……68
3.5.2 移动和刷新电路原理图……69
3.6 Protel DXP 2004 SP2 元件库……69
3.6.1 Protel DXP 2004 SP2 元件库形式……69
3.6.2 元件库面板……70
3.6.3 加载和卸载电路原理图元件库……71
3.7 元件的放置……75
3.7.1 利用菜单命令放置元件……75
3.7.2 使用元件库面板放置元件……77
3.7.3 编辑元件的属性……77
3.8 调整元件的位置……81
3.8.1 元件的选取和取消选取……82
3.8.2 元件的移动……83
3.8.3 元件的旋转……85
3.8.4 元件的排列与对齐……85
3.8.5 元件的复制与粘贴……87
3.9 绘制电路原理图……88
3.9.1 原理图连接工具……89
3.9.2 元件的电气连接……90
3.9.3 放置电气节点……92
3.9.4 设置网络标签……93
3.9.5 放置输入输出端口……94
3.9.6 放置电源和地端口……96
3.9.7 放置忽略 ERC 检查符号……97
3.9.8 放置 PCB 布局标志……98
3.10 使用实用工具绘图……101
3.10.1 实用工具……101
3.10.2 绘制直线……101
3.10.3 绘制椭圆弧或圆弧……102
3.10.4 绘制矩形……104
3.10.5 放置图形……105
3.10.6 放置文本字符串……106
3.10.7 放置文本框……107
3.11 电路原理图设计实例……108
3.12 本章小结……114
3.13 思考与练习……115
第 4 章 层次原理图设计……116
4.1 面板操作与编辑……116
4.1.1 【Inspector】面板操作……117
4.1.2 【Filter】面板操作……120
4.1.3 【List】面板操作……125
4.1.4 选择存储器的使用……129
4.1.5 其他编辑命令……133
4.2 层次电路原理图……135
4.2.1 层次电路原理图的基本概念……135
4.2.2 层次电路原理图的基本结构……136
4.3 层次电路原理图的设计……137

4.3.1 自上而下的层次电路设计 …… 137
4.3.2 自下而上的层次电路设计 … 144
4.4 层次原理图之间的切换 …… 149
4.5 层次设计表 …… 152
4.6 层次原理图的连接 …… 153
4.7 本章小结 …… 154
4.8 思考与练习 …… 154
第 5 章 原理图元件库管理 …… 155
5.1 认识原理图库文件编辑器 …… 156
5.1.1 启动原理图库文件编辑器 …… 156
5.1.2 原理图库文件编辑环境 …… 156
5.1.3 工具栏 …… 157
5.1.4 原理图库文件面板 …… 159
5.2 绘制自己的库元件 …… 159
5.2.1 设置工作区参数 …… 160
5.2.2 绘制库元件 …… 160
5.3 库元件管理 …… 165
5.3.1 库元件管理命令 …… 166
5.3.2 绘制含有子部件的库元件 … 167
5.3.3 添加库元件别名 …… 169
5.3.4 库元件的复制 …… 169
5.4 库文件输出报表 …… 172
5.5 原理图项目元件库 …… 175
5.5.1 创建原理图项目元件库 …… 175
5.5.2 更新原理图 …… 177
5.6 本章小结 …… 179
5.7 思考与练习 …… 179
第 6 章 项目编译与原理图报表输出 …… 181
6.1 项目编译 …… 181
6.1.1 项目编译设置 …… 182
6.1.2 执行项目编译 …… 186
6.2 原理图报表的创建输出 …… 188
6.2.1 网络表 …… 188
6.2.2 元器件报表 …… 193
6.2.3 元器件交叉参考报表 …… 198
6.3 输出作业文件 …… 199
6.4 本章小结 …… 203
6.5 思考与练习 …… 203
第 7 章 印制电路板的设计 …… 205
7.1 印制电路板的基础 …… 205
7.1.1 印制电路板的概念 …… 205
7.1.2 印制电路板的层面 …… 207
7.1.3 印制电路板的术语 …… 209
7.1.4 印制电路板设计的基本原则 · 211
7.1.5 印制电路板的设计流程 …… 212
7.2 启动 Protel DXP 2004 SP2 印制电路板编辑环境 …… 213
7.2.1 进入印制电路板编辑环境 … 213
7.2.2 环境参数设置 …… 214
7.2.3 菜单简介 …… 220
7.2.4 坐标系统 …… 224
7.3 利用 PCB 板向导创建一个 PCB 文件 …… 224
7.4 使用菜单命令创建 PCB 文件 … 228
7.4.1 环境参数设置 …… 228
7.4.2 设定图纸页面 …… 230
7.4.3 图层堆栈管理器 …… 231
7.4.4 设置工作层面颜色 …… 233
7.4.5 设定 PCB 边界 …… 235
7.5 PCB 编辑管理器 …… 237
7.5.1 画面移动 …… 237
7.5.2 随时放大和缩小工作面 …… 237
7.5.3 改变 PCB 的当前层面 …… 238

7.17 综合实例——数字音频数/模转换模块设计 ····· 324
7.18 本章小结 ····· 331
7.19 思考与练习 ····· 331
第 8 章 印制电路板元件库管理 ····· 332
8.1 PCB 元件封装库基础 ····· 332
8.1.1 元件的封装 ····· 332
8.1.2 选择元器件封装 ····· 334
8.2 PCB 库编辑器 ····· 335
8.2.1 进入 PCB 库编辑环境 ····· 335
8.2.2 PCB 库编辑器环境设置 ····· 338
8.3 制作元件封装 ····· 339
8.3.1 手工绘制元件封装 ····· 339
8.3.2 使用 PCB 库元件向导制作元件封装 ····· 343
8.4 创建项目 PCB 元件封装库 ····· 345
8.5 创建集成元器件库 ····· 346
8.6 综合实例——项目元件库的创建 ····· 349
8.7 本章小结 ····· 352
8.8 思考与练习 ····· 352
第 9 章 印刷电路板的输出 ····· 353
9.1 设计规则检查 ····· 353
9.1.1 在线 DRC 和批处理 DRC ····· 355
9.1.2 批处理 DRC 与错误定位 ····· 357
9.2 重标注元件与更新原理图 ····· 358
9.2.1 重标注元件 ····· 358
9.2.2 更新原理图 ····· 358
9.2.3 原理图和 PCB 交叉探测 ····· 360
9.3 生成报告 ····· 361
9.3.1 PCB 图的网络表文件 ····· 361
9.3.2 PCB 板信息报表 ····· 362
9.3.3 元器件报表 ····· 364
9.3.4 简单元器件报表 ····· 366
9.3.5 网络表状态报表 ····· 366
9.4 PCB 文件输出 ····· 366
9.4.1 打印 PCB 文件 ····· 366
9.4.2 打印报表文件 ····· 369
9.4.3 生成 Gerber 文件 ····· 369
9.5 综合实例——DRC 检查和违规项修改 ····· 372
9.6 本章小结 ····· 375
9.7 思考与练习 ····· 376
第 10 章 DSP 系统综合电路设计实例 ····· 377
10.1 DSP 系统 ····· 378
10.2 构建 DSP 语音数据采集系统 ····· 379
10.2.1 DSP 语音采集系统介绍 ····· 379
10.2.2 DSP 语音采集系统的组成 ····· 379
10.2.3 系统组成框图 ····· 381
10.3 创建系统所需库文件 ····· 382
10.4 绘制 DSP 采集系统原理图 ····· 386
10.4.1 绘制系统的子原理图 ····· 387
10.4.2 绘制系统的顶层原理图 ····· 393
10.5 设计 DSP 系统 PCB 印制板图 ····· 395
10.6 输出 Gerber 文件 ····· 400
10.7 本章小结 ····· 402
10.8 思考与练习 ····· 402

第 11 章　电路仿真 ····· 403

11.1　电路仿真的基本概念 ····· 403
11.2　电路仿真的基本步骤 ····· 404
11.3　设置仿真元器件的参数 ····· 405
11.3.1　常用仿真元器件的参数设置 ····· 406
11.3.2　特殊仿真元器件的参数设置 ····· 411
11.4　放置电源及仿真激励源 ····· 414
11.5　设置仿真方式 ····· 420
11.5.1　通用参数的设置 ····· 421
11.5.2　仿真方式的具体参数设置 ····· 422
11.5.3　工作点分析（Operating Point Analysis） ····· 422
11.5.4　瞬态特性分析与傅里叶分析（Transient/Fourier Analysis） ····· 423
11.5.5　直流传输特性分析（DC Sweep Analysis） ····· 424
11.5.6　交流小信号分析（AC Small Signal Analysis） ····· 425
11.5.7　噪声分析（Noise Analysis） ····· 426
11.5.8　零-极点分析（Pole-Zero Analysis） ····· 427
11.5.9　传递函数分析（Transfer Function Analysis） ····· 428
11.5.10　温度扫描（Temperature Sweep） ····· 428
11.5.11　参数扫描（Parameter Sweep） ····· 429
11.5.12　蒙特卡罗分析（Monte Carlo Analysis） ····· 430
11.6　综合实例——二阶有源带阻滤波器的功能仿真 ····· 434
11.7　仿真波形的管理 ····· 443
11.8　本章小结 ····· 446
11.9　思考与练习 ····· 446

第 12 章　信号完整性分析 ····· 448

12.1　信号完整性分析的基本概念 ····· 448
12.2　设置信号完整性分析规则 ····· 450
12.2.1　激励信号（Signal Stimulus） ····· 451
12.2.2　信号过冲的下降边沿（Overshoot-Falling Edge） ····· 452
12.2.3　信号过冲的上升边沿（Overshoot-Rising Edge） ····· 453
12.2.4　信号下冲的下降边沿（Undershoot-Falling Edge） ····· 453
12.2.5　信号下冲的上升边沿（Undershoot-Rising Edge） ····· 454
12.2.6　阻抗约束（Impedance） ····· 454
12.2.7　信号高电平（Signal Top Value） ····· 454
12.2.8　信号基值（Signal Base Value） ····· 455
12.2.9　飞升时间的上升边沿（Flight Time-Rising Edge） ····· 455
12.2.10　飞升时间的下降边沿（Flight Time- Falling Edge） ····· 455

12.2.11 上升边沿斜率（Slope-Rising Edge）……456
12.2.12 下降边沿斜率（Slope-Falling Edge）……456
12.2.13 电源网络（Supply Nets）……457
12.3 设定元件的信号完整性模型……457
12.4 信号完整性分析器……462
12.4.1 启动信号完整性分析器……462
12.4.2 信号完整性分析器设置……463
12.5 综合实例——反射分析……469
12.6 本章小结……476
12.7 思考与练习……477
第 13 章 FPGA 设计系统……478
13.1 可编程逻辑器件概述……479
13.1.1 可编程逻辑器件的发展历程……479
13.1.2 FPGA 的结构特点……479
13.1.3 FPGA 的电路设计流程……482
13.2 FPGA 设计环境……483
13.2.1 创建 FPGA 项目……483
13.2.2 FPGA 项目的属性设置……483
13.3 与第三方开发软件的接口……485
13.3.1 Protel DXP 2004 SP2 与 Altera 的接口……485
13.3.2 Protel DXP 2004 SP2 与 Xilinx 的接口……488
13.4 原理图方式 FPGA 设计实例……491
13.4.1 创建 FPGA 设计项目及文件……491
13.4.2 绘制电路原理图……492
13.4.3 默认 FPGA 芯片的选择……495
13.4.4 设计配置……496
13.4.5 生成 EDIF 文件……501
13.4.6 反向标注 FPGA 项目……502
13.5 本章小结……502
13.6 思考与练习……503
第 14 章 VHDL 语言设计……504
14.1 VHDL 语言特点……504
14.2 VHDL 语言基础……505
14.2.1 实体（Entity）……506
14.2.2 结构体（Architecture）……506
14.2.3 库（Library）和程序包（Package）……507
14.2.4 配置（Configuration）……507
14.3 VHDL 语言的语法格式……508
14.3.1 实体声明（Entity Declaration）……508
14.3.2 结构体声明与描述（Architecture Declaration and Description）……510
14.3.3 程序包（Package）……510
14.3.4 配置（Configuration）……512
14.3.5 库（Library）……513
14.4 VHDL 的对象、数据类型和操作运算……513
14.4.1 对象声明（Objects Declaration）……513
14.4.2 数据类型（Data Types）…515
14.4.3 数据类型转换……517
14.4.4 VHDL 中的运算操作符（Operator）……517
14.4.5 VHDL 中的描述语句……518
14.5 VHDL 设计开发步骤……528

第1章 认识 Protel DXP 2004 SP2

内容提要

- 认识 Protel DXP 2004 SP2。
- DXP 2004 SP2 的安装过程。
- DXP 2004 SP2 的集成开发环境。

Protel 系列软件是当前国内应用最为广泛的 EDA 设计工具，深受电子电路设计人员的喜爱。而 Altium 公司于 2004 年初推出的 Protel DXP 2004 是业界惟一的板级设计系统，可完整支持 FPGA 器件的设计与集成直至 PCB 的实现。

Protel DXP 2004 SP2 服务增量包是自 Altium 的 Protel DXP 技术集成平台问世以来，Protel DXP 系统最实质性的升级，是 Altium 公司推出的基于 Protel DXP 2004 的最新版本。Altium 公司历史性地在其 Protel 设计系统中加入了多种语言支持新功能，特别是中文语言支持，从而使 Protel DXP 2004 SP2 全部的菜单项和大多数对话框文本现在已经可以通过设置被表示为中文语言，大大方便了中文环境的使用者。本书就是以 Protel DXP 2004 SP2 为版本，具体介绍 Protel DXP 2004 SP2 的各种设计应用环境。

与以前的版本相比较，Protel DXP 2004 SP2 的功能得到进一步增强，集成了更多工具，使用更方便，功能也更强大。Protel DXP 2004 SP2 的改进 Situs 自动布线规则大大提高了布线的成功率和准确率。

Protel DXP 2004 SP2 功能模块主要包括原理图设计系统、印制电路板（PCB）设计系统、基于 Spice 3f5 混合电路模拟的电路仿真系统、可编程逻辑门阵列（FPGA）设计系统，以及硬件描述语言（VHDL）设计系统等。同时，Protel DXP 2004 SP2 也向下兼容以前各种版本的 Protel ，如 Protel 98、Protel 99、Protel 99 SE 及 Protel DXP 等。

Protel DXP 2004 SP2 对设计文件的管理采用了“项目工程”这个概念，以“项目 Project”为中心的设计原则，将所有设计的原理图文件、印制电路板文件、库文件、仿真文件、文

是它的安装过程却十分简单。

用户可以通过经销商或者 Altium 公司获得 Protel DXP 2004 试用版 CD，并在 Altium 公司网站免费获得 SP2 服务增量包，也可以直接获得 Protel DXP 2004 SP2 版本的软件包。安装 Protel DXP 2004 SP2 只需在 Protel DXP 2004 SP2 软件的安装光盘中双击 setup.exe 文件，即可启动安装程序，按照提示一步一步执行下去即可安装成功。

1 首先双击安装目录里的 setup.exe 文件，弹出如图 1-1 所示的 Protel DXP 2004 SP2 安装界面。



图 1-1　安装界面

2 单击 Next > 按钮，弹出如图 1-2 所示的软件许可界面。

3 选择“I accept the license agreement”（接受授权协议）单选项，单击 Next > 按钮，进入如图 1-3 所示的用户信息对话框。

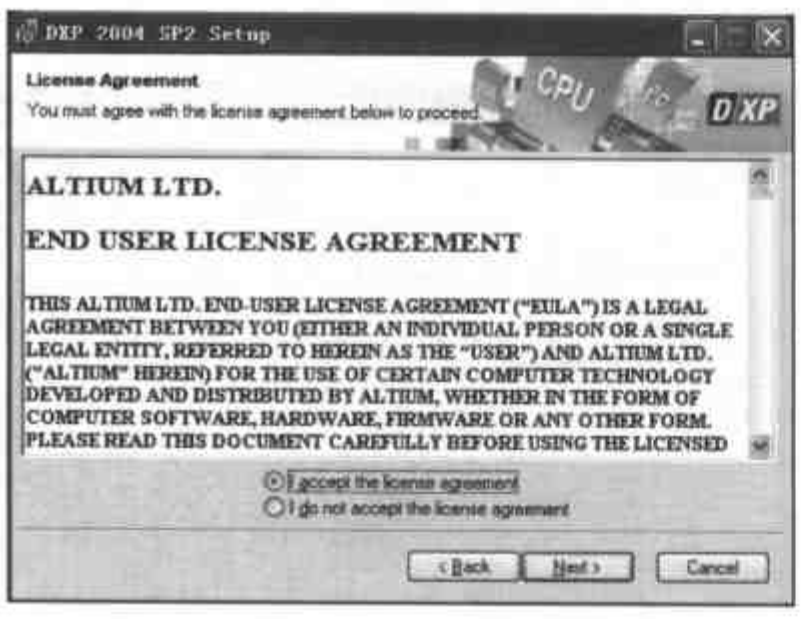


图 1-2　软件许可界面

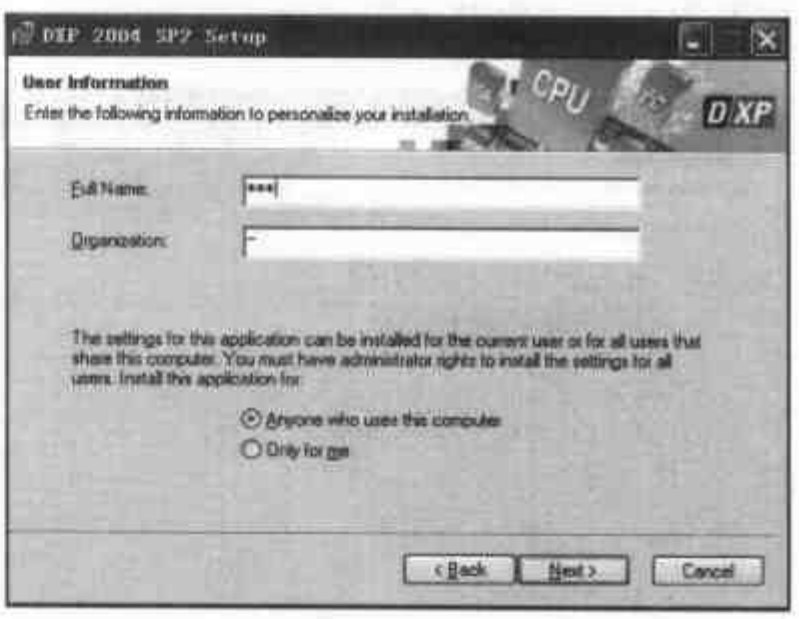


图 1-3　用户信息

4 这是 Protel DXP 2004 SP2 用户信息窗口，一旦 DXP 激活后将只针对授权用户使用，当然 Protel DXP 2004 SP2 也有网络版本。在“Full Name”文本框中填写用户名，并

在“Organization”文本框中填写公司名字，最好使用在 Windows XP 中注册的用户名和公司名称。对话框下方的单选框是选择 Windows XP 登录的所有用户都可以使用 Protel DXP 2004 SP2，还是只有自己可以使用。选择完毕后单击 Next > 按钮。

5 如图 1-4 所示为弹出的选择安装路径向导界面，指示将 Protel DXP 2004 SP2 安装在计算机中的位置，系统默认路径是“C:\Program Files\Altium2004 SP2\”。如果需要更改安装路径，可单击 Browse 按钮，在打开的目录对话框中加以指定。一般不要更改默认安装路径。

6 单击 Next > 按钮，系统弹出如图 1-5 所示界面，这是 Protel DXP 2004 SP2 收集完安装信息的安装向导对话框。

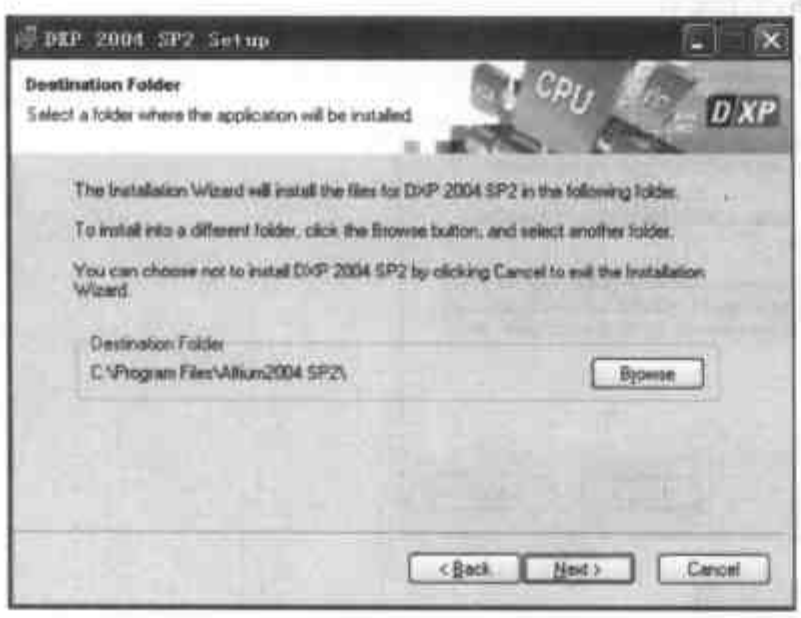


图 1-4 选择安装路径

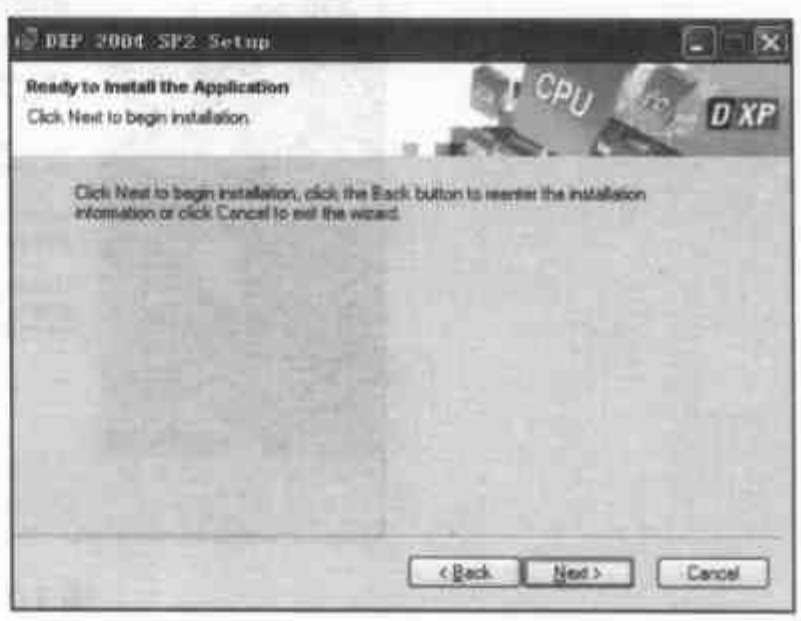


图 1-5 收集完安装信息

7 继续单击 Next > 按钮，系统开始初始化安装，如图 1-6 所示。

8 如图 1-7 所示为系统初始化完成后，开始安装 Protel DXP 2004 SP2 软件界面。进度条表示了其安装过程大体需要的时间。

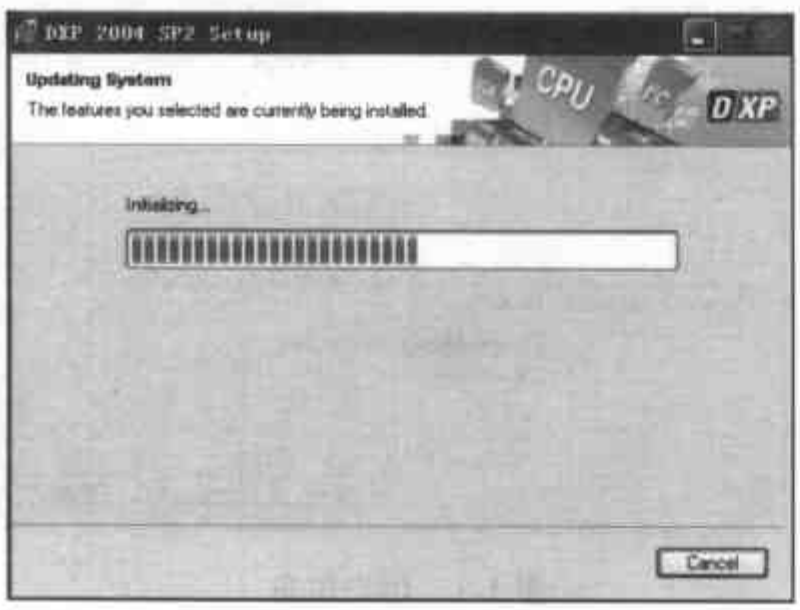


图 1-6 运行初始化安装程序

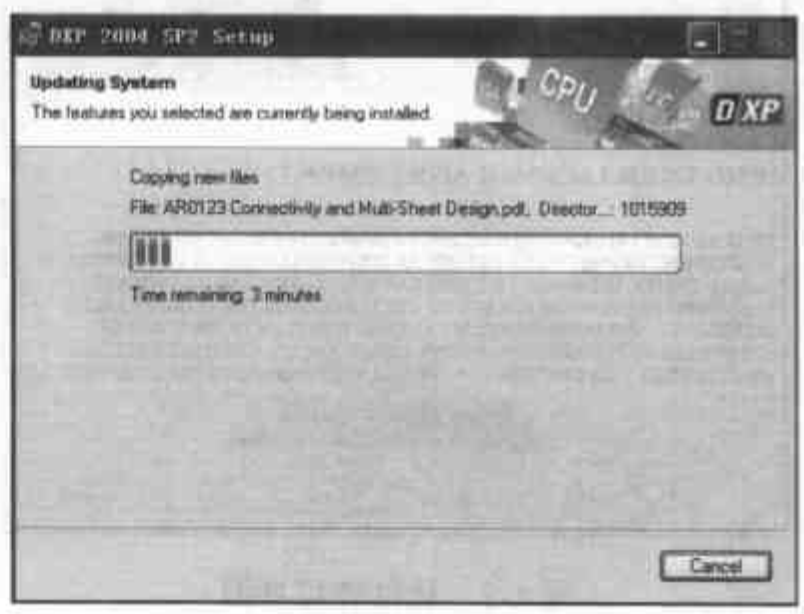


图 1-7 安装 Protel DXP 2004 SP2 软件

9 安装完毕后，将弹出如图 1-8 所示的 Protel DXP 2004 SP2 软件安装结束对话框。

在该对话框中单击 Finish 按钮，即成功安装了 Protel DXP 2004 SP2 软件。



图 1-8　安装结束对话框

1.2　启动 Protel DXP 2004 SP2

顺利安装 Protel DXP 2004 SP2 后，系统会在 Windows【开始】菜单栏中加入程序项，我们可以在桌面上建立 Protel DXP 2004 SP2 的快捷方式。

启动 Protel DXP 2004 SP2 的方法很简单，与其他 Windows 程序没有太大的差别。在 Windows 的【开始】菜单栏中找到 Protel DXP 2004 SP2 图标，单击该图标，或者在桌面上双击 图标，即可启动 Protel DXP 2004 SP2。

启动 Protel DXP 2004 SP2 时，将有一个 Protel DXP 2004 SP2 启动画面出现，如图 1-9 所示，通过该启动画面可以区别于 Protel DXP 2004。用户可以在系统参数设置中来设置是否显示该启动画面。



图 1-9　Protel DXP 2004 SP2 启动画面

1.3 Protel DXP 2004 SP2 的设计导航者

为了使用户能够更好地使用各种开发工具，Protel DXP 2004 SP2 为用户提供了一个非常友好的集成开发环境（Design Explorer），也称之为 Protel DXP 2004 SP2 设计导航者。所有 Protel DXP 2004 SP2 的设计功能都是从这个环境中启动的，用户所有的设计文档都在这个环境中创建，并且可以随心所欲地在各个文档之间轻松切换。Protel DXP 2004 SP2 会自动显示与当前文档对应的编辑环境，面板上的标签、菜单、工具栏也会发生相应的变化，便于用户进行设计。

1.3.1 英文环境的设计导航者

当初次启动 Protel DXP 2004 SP2 后，将进入英文环境的导航者界面，如图 1-10 所示。喜欢英文设计环境的用户，可以直接由此开始自己的设计工作；而对于习惯了中文的用户来说，通过设置，可以进入熟悉的中文环境中进行各种设计。



图 1-10 Protel DXP 2004 SP2 英文导航者界面

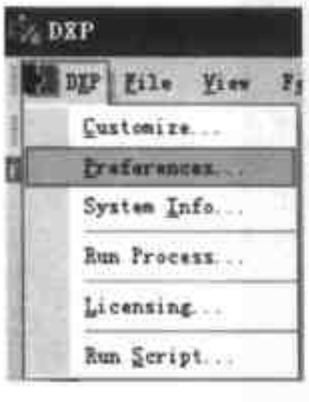


图 1-11 Preferences 项

1.3.2 启动 Protel DXP 2004 SP2 中文环境

将英文环境转换为中文语言环境，必须进行以下的设置操作。

1 启动 Protel DXP 2004 SP2 英文导航者界面（图 1-10），单击主菜单栏中的 DXP 菜单按钮，在弹出的菜单中选择【Preferences】项，如图 1-11 所示。

2 选择【Preferences】项后，系统将弹出 Protel DXP 2004 SP2 系统参数设置对话框，如图 1-12 所示。

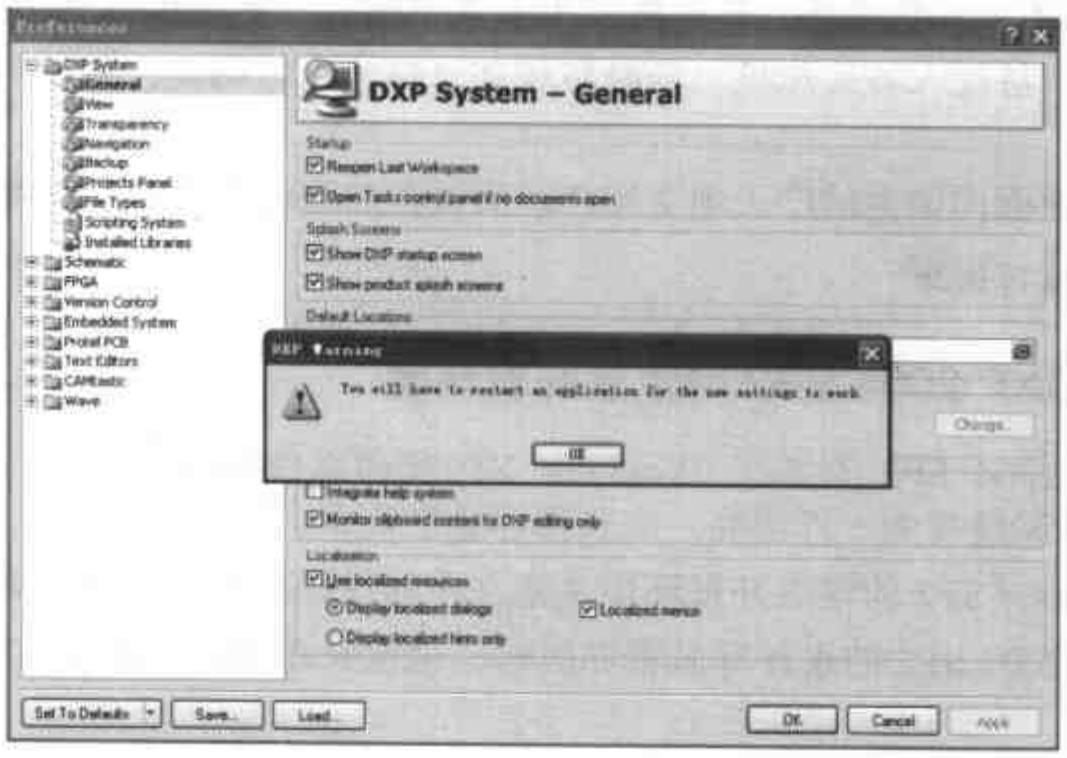


图 1-12　【Preferences】对话框

3 在该对话框中，选择【DXP System】（DXP 系统参数设置）项中的【General】（惯用选项）标签页，并选中该标签页的最下方【Localization】（本地化）区域中的【Use localized resources】（使用经本地化的资源）复选框。此时系统将出现一个提示框，告诉用户此项设置将在重新启动 Protel DXP 2004 SP2 后生效。

4 单击提示框中的 OK 按钮，返回【Preferences】对话框，单击 OK 按钮确认。返回主页，在主页中单击右上角的 ✕ 按钮关闭 Protel DXP 2004 SP2 系统。

5 重新启动后的 Protel DXP 2004 SP2 如图 1-13 所示，可以看到 Protel DXP 2004 SP2 已经成为中文语言环境。

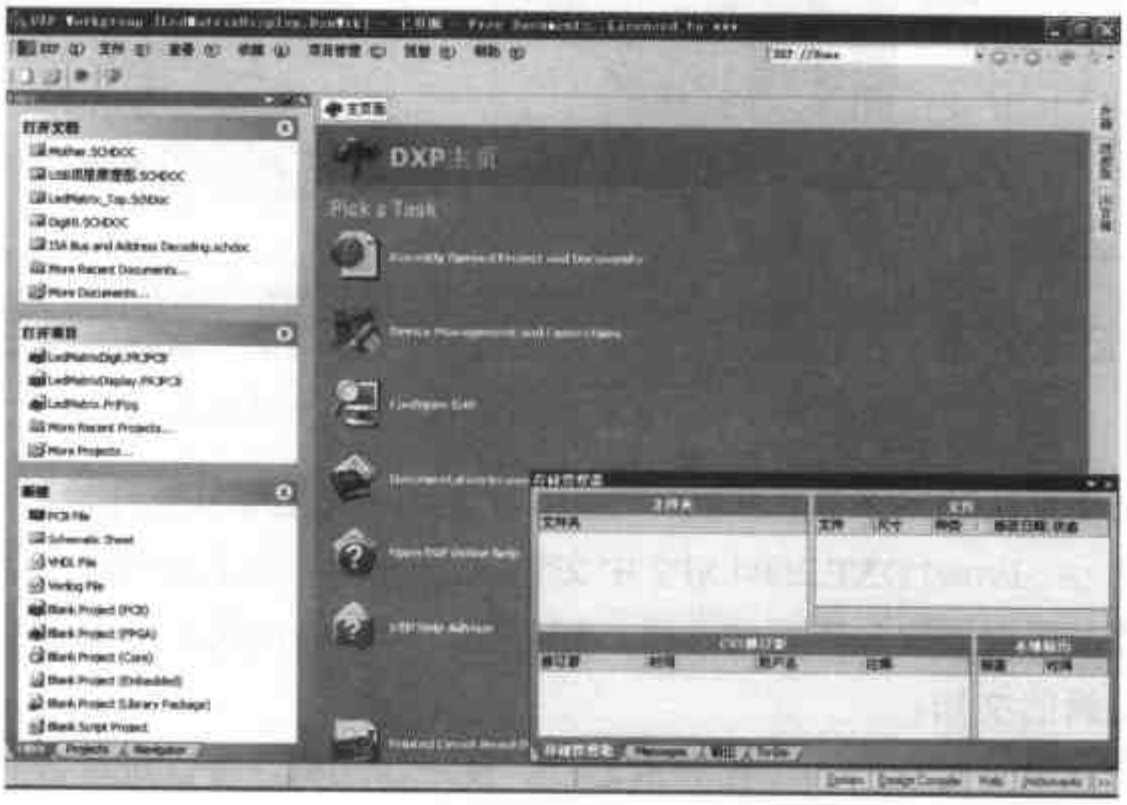


图 1-13　Protel DXP 2004 SP2 中文语言环境



在中文环境中，执行菜单命令【DXP】→【优先设定】，使弹出对话框中的“使用经本地化的资源”复选框处于未选中状态，重新启动 Protel DXP 2004 SP2 系统后，将进入英文环境。两种环境可以随时进行切换，便于用户选择。

由于本书主要面向国内的广大中文用户，所以在后面的各章节中，将以中文环境中的各种操作为实例进行讲解。

1.3.3 Protel DXP 2004 SP2 的集成开发环境

Protel DXP 2004 SP2 是基于 Windows XP 操作系统的应用程序，故其界面风格与 Windows XP 操作系统界面一样漂亮，而且操作也更简单。

Protel DXP 2004 SP2 的集成开发环境是建立在其设计导航者平台基础上的，当我们进入到 Protel DXP 2004 SP2 的设计导航者界面时，也就身在 Protel DXP 2004 SP2 集成开发环境中了。

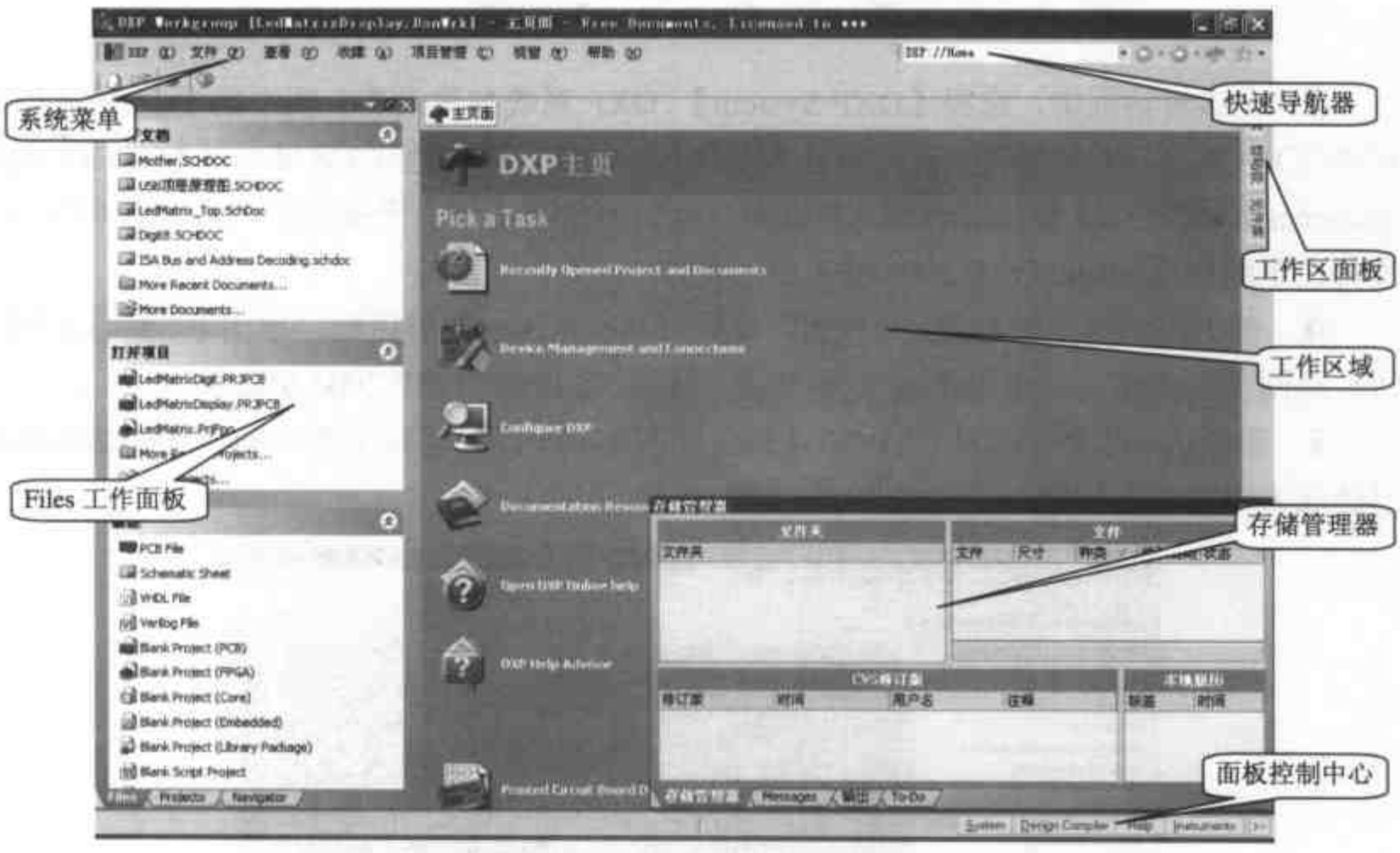


图 1-14 Protel DXP 2004 SP2 中文集成开发环境

下面我们来简单认识一下 Protel DXP 2004 SP2 的中文集成开发环境。

如图 1-14 所示，Protel DXP 2004 SP2 中文集成开发环境可以简单地分为以下几个部分。

- 系统菜单：用来设置各种系统参数，相应的其他所有的菜单和工具栏自动改变以适应将要编辑的文档。
- Files 工作面板：是常用的工作面板之一，使用该面板，可以进行各种有关项目或文档的快捷操作，包括打开、新建，等等。

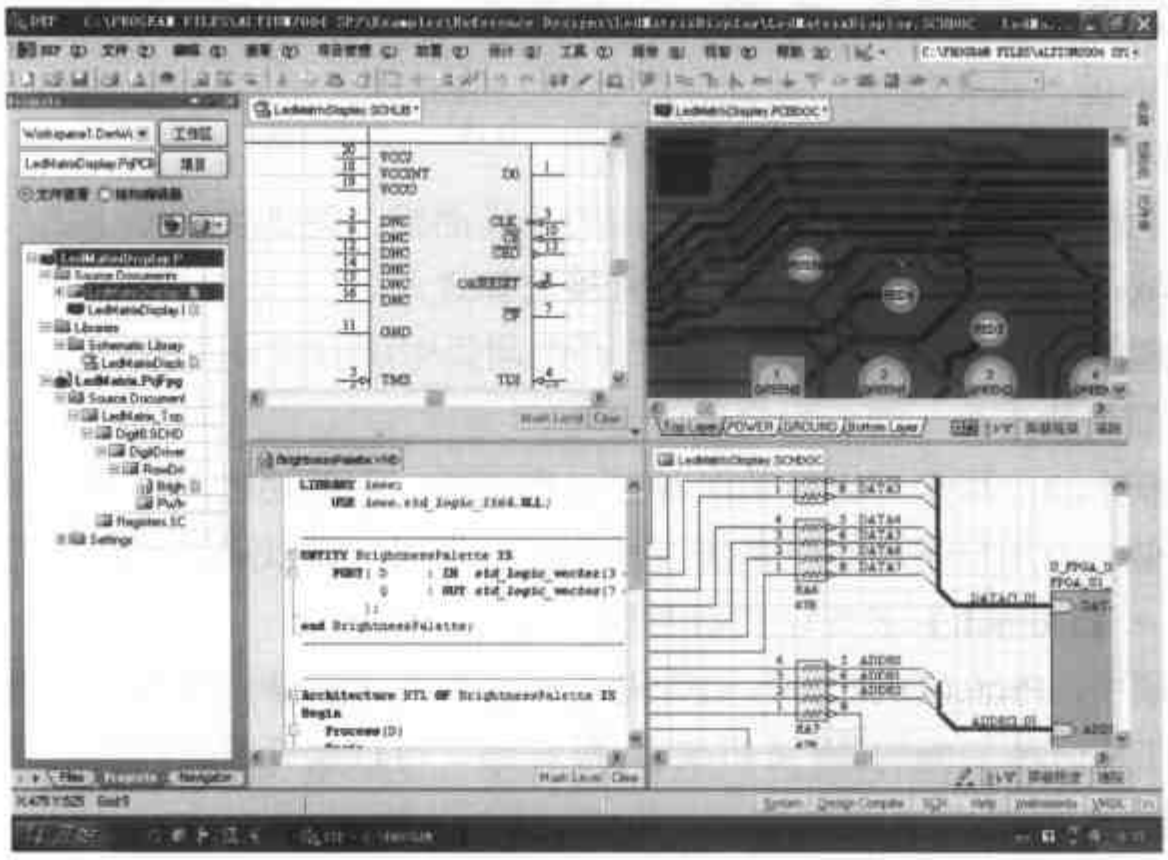


图 1-15　打开多个设计文件的集成开发环境



一般情况下，设计者最好不要打开多个设计窗口，因为过多的窗口会占用系统的大量资源，导致计算机运行速度过慢。

1.3.4　Protel DXP 2004 SP2 原理图开发环境

下面我们简单了解一下 Protel DXP 2004 SP2 几种主要开发环境的风格。

如图 1-16 所示是 Protel DXP 2004 SP2 原理图开发环境，在操作界面上有相应的菜单和工具栏。

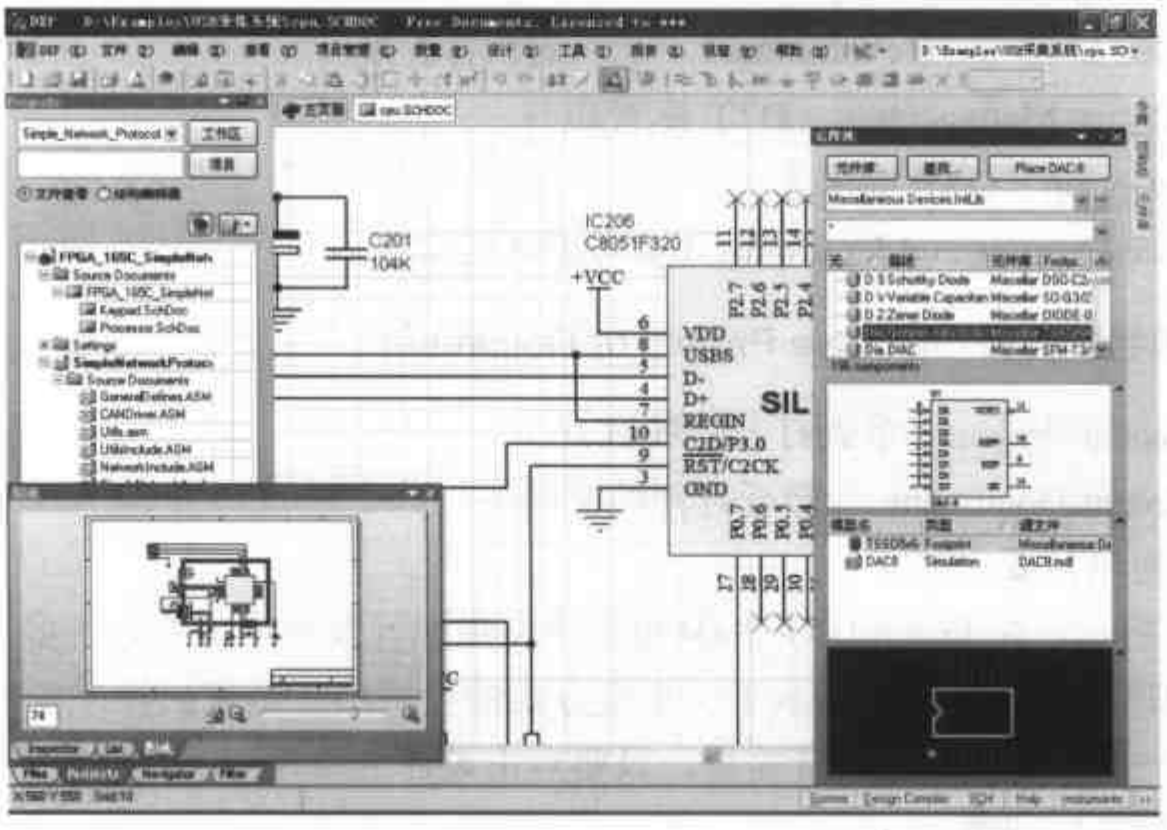


图 1-16　Protel DXP 2004 SP2 原理图开发环境

1.3.5　Protel DXP 2004 SP2 印制板电路开发环境

如图 1-17 所示是 Protel DXP 2004 SP2 印制板电路开发环境。

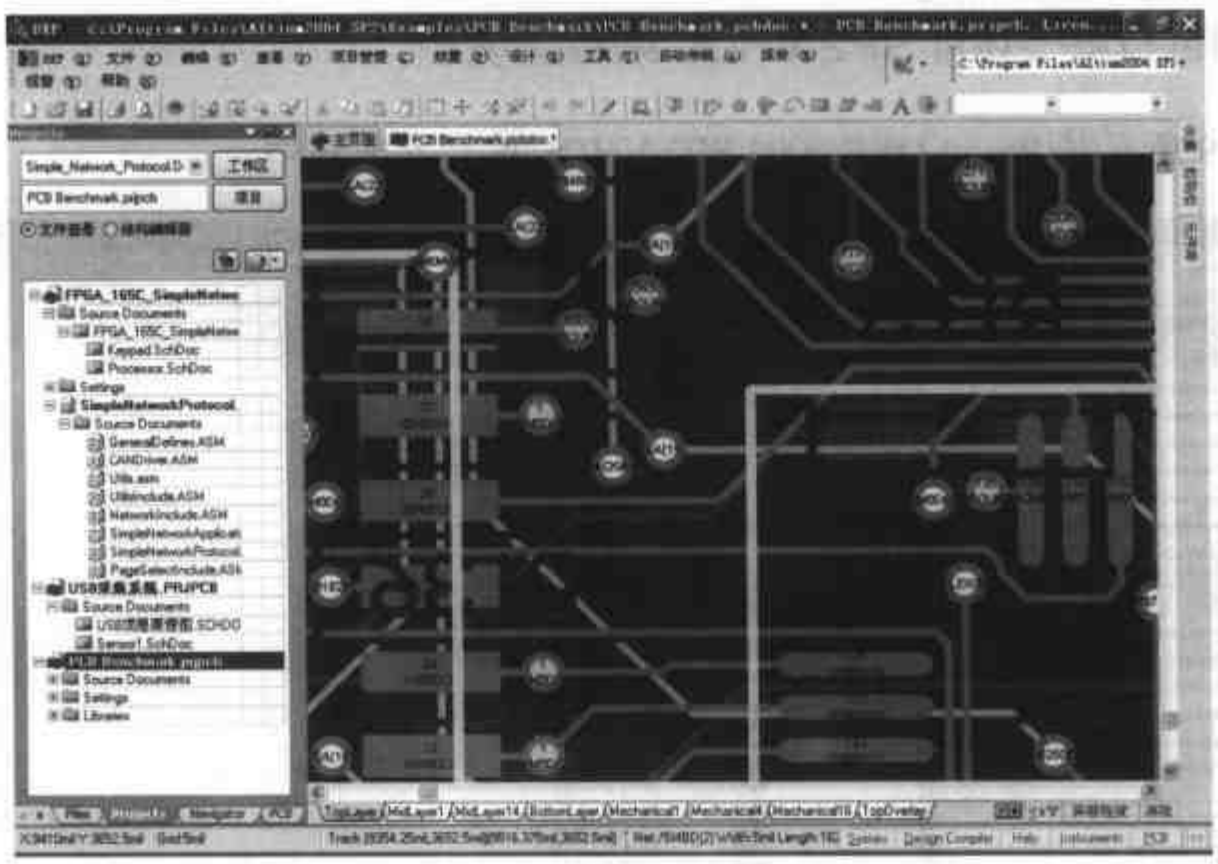


图 1-17　Protel DXP 2004 SP2 印制板电路开发环境

1.3.6　Protel DXP 2004 SP2 仿真编辑环境

如图 1-18 所示是 Protel DXP 2004 SP2 仿真编辑环境。

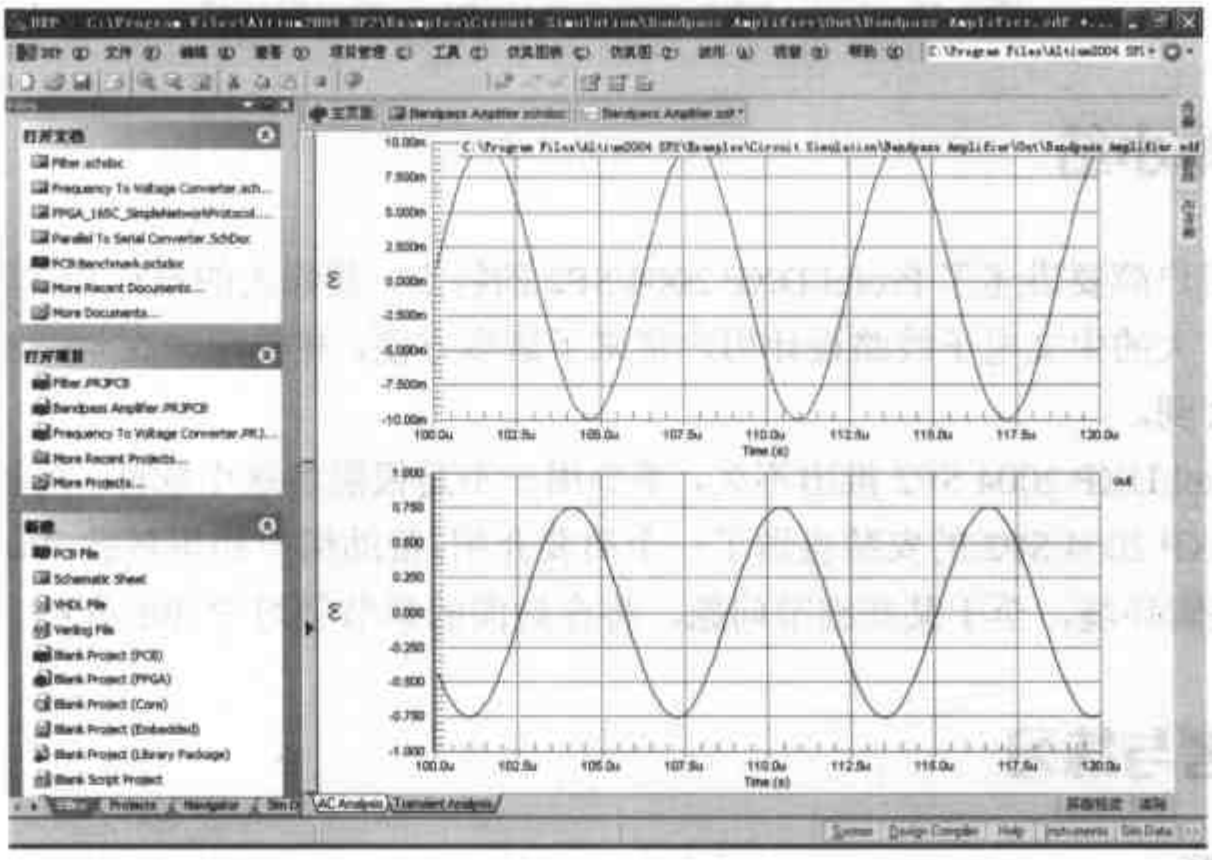


图 1-18　Protel DXP 2004 SP2 仿真编辑环境



我们看到的是仿真结果，实际的仿真原理图被叠加在仿真结果下面，可以单击设计提示项来选择仿真原理图编辑环境。

1.3.7 Protel DXP 2004 SP2 VHDL 编辑环境

如图 1-19 所示是 Protel DXP 2004 SP2 VHDL 编辑开发环境。



图 1-19 Protel DXP 2004 SP2 VHDL 编辑开发环境

1.4 本章小结

本章向用户简要讲述了 Protel DXP 2004 SP2 的特点，其强大的设计功能、轻松的中文操作界面给广大的中文电子线路设计用户带来了诸多方便，相信用户在学习本书的过程中可以慢慢体会到。

由于 Protel DXP 2004 SP2 推出不久，不少用户不是很熟悉这个软件。所以在这一章中对于 Protel DXP 2004 SP2 的安装也做了一个简要介绍，帮助用户初步熟悉 Protel DXP 2004 SP2 的各种编辑环境，至于某些细节问题，将在后面的章节学习中详细介绍。

1.5 思考与练习

1．思考题

（1）Protel DXP 2004 SP2 主要包含哪些功能模块？

第2章 Protel DXP 2004 SP2的管理界面

内容提要

- ❖ 认识 Protel DXP 2004 SP2 的管理界面。
- ❖ 熟悉 Protel DXP 2004 SP2 的系统优先设定。
- ❖ 掌握 Protel DXP 2004 SP2 各种工作面板的操作及文件管理方式。

Protel DXP 2004 SP2 是一套完整的板卡级设计系统，真正实现了在单个应用程序中各种设计工具的集成。它完全利用了 Windows XP 和 Windows 2000 平台的优势，具有改进的稳定性、增强的图形功能和超强的用户管理界面。

Protel DXP 2004 SP2 的特点之一是以项目为中心的设计环境，每一个具体设计可以都看做是一个项目，而项目中的各种文件（原理图文件、印制电路板文件、库文件、仿真文件等）可以随便放置在任意目录中，不再以数据库的形式存放，通过创建的项目文件来进行管理。

Protel DXP 2004 SP2 虽然兼容了以前各种版本的 Protel 系列软件，但是在操作方法上变化很大，对于用惯了以前的 Protel 的用户来说，这是使用上的难点。在本章中将较为详细地介绍 Protel DXP 2004 SP2 系统的参数优先设定和文件管理方式，以及各种常用工作面板的使用方法，为用户更好更快地学习 Protel DXP 2004 SP2 电路设计打下良好的基础。

2.1 系统参数优先设定

前面我们简单地介绍了 Protel DXP 2004 SP2 集成开发环境的特点，在本节中将较为详细地介绍其系统参数的优先设定。

对于一个专业的电路设计者来说，在使用某一 EDA 工具进行电路设计时，首先应根据具体的条件和自己的习惯，对系统进行针对性的参数设置，以便更好地发挥系统的功能，

提高设计效率，在 Protel DXP 2004 SP2 中也不例外。

我们启动 Protel 设计系统，进入 Protel DXP 2004 SP2 中文集成开发环境。在其顶端有一个系统菜单栏，如图 2-1 所示，Protel 中的全局主要设置都可以通过该菜单栏完成。



图 2-1　系统菜单栏

该菜单栏中的每一个菜单下又有若干个下拉菜单，用于对设计环境进行个性化的设置，每个菜单的主要设置功能简介如下。

- DXP (X) ——Protel DXP 2004 SP2 系统管理菜单组；
- 文件 (F) ——集成开发环境中文件操作菜单组；
- 查看 (V) ——集成开发环境中工作面板设置菜单组；
- 收藏 (A) ——快速导航器快捷方式收藏夹操作菜单组；
- 项目管理 (C) ——项目管理菜单组；
- 视窗 (W) ——窗口操作菜单组；
- 帮助 (H) ——帮助菜单。

其中，DXP (X) 菜单组中包含若干项与系统管理有关的命令，如图 2-2 所示。



图 2-2　系统管理菜单

- 用户自定义：是用户命令、菜单惯用设置选项。具体涉及到每个设计环境中的菜单、命令、快捷键的设置，建议用户一般不要去设置它，使用系统的默认设置即可，除非是非常有经验的用户。
- 优先设定：是系统参数及各个具体设计环境中的参数设置选项，对它进行优选设置将有利于正确而高效地使用 Protel DXP 2004 SP2 的设计环境。
- 系统信息：为用户提供每一个已经安装在 DXP 中的服务器信息，用户可以查询或选择系统启动时需要自动加载的程序项。
- 运行进程：用户可根据设计需要，单独运行不同设计环境中的某个程序项。
- 使用许可管理：用于激活 Protel DXP 2004 SP2 的使用许可管理，用户可以在此处选择不同的激活方式激活 Protel DXP 2004 SP2。
- 执行脚本：是系统运行调试选项，类似常用的编辑环境中的调试过程。

在这里，我们将着重介绍【优先设定】命令项中与系统参数设置有关的部分，其余命令项会在后面的章节中用到时，再逐一详细介绍，用户可以在熟悉 Protel DXP 2004 SP2 的过程中进行学习设置。

单击【优先设定】菜单项，系统弹出如图 2-3 所示的【优先设定】对话框。

在该对话框中，列出了可以进行环境参数优先设定的 9 大模块：【DXP System】（DXP 系统）、【Schematic】（原理图）、【FPGA】、【Version Control】（版本控制）、【Embedded System】（嵌入式系统）、【Protel PCB】（印制板）、【Text Editors】（文本编辑器）、【CAMtastic】（CAM

验证和编辑系统)、【Wave】(波形仿真)。在每一模块中，都包含有若干项标签页，可以分别进行设置。本章中我们主要介绍第 1 模块【DXP System】，即与 DXP 系统有关的参数设置，其余的设置将在具体的设计环境中分别讲述。

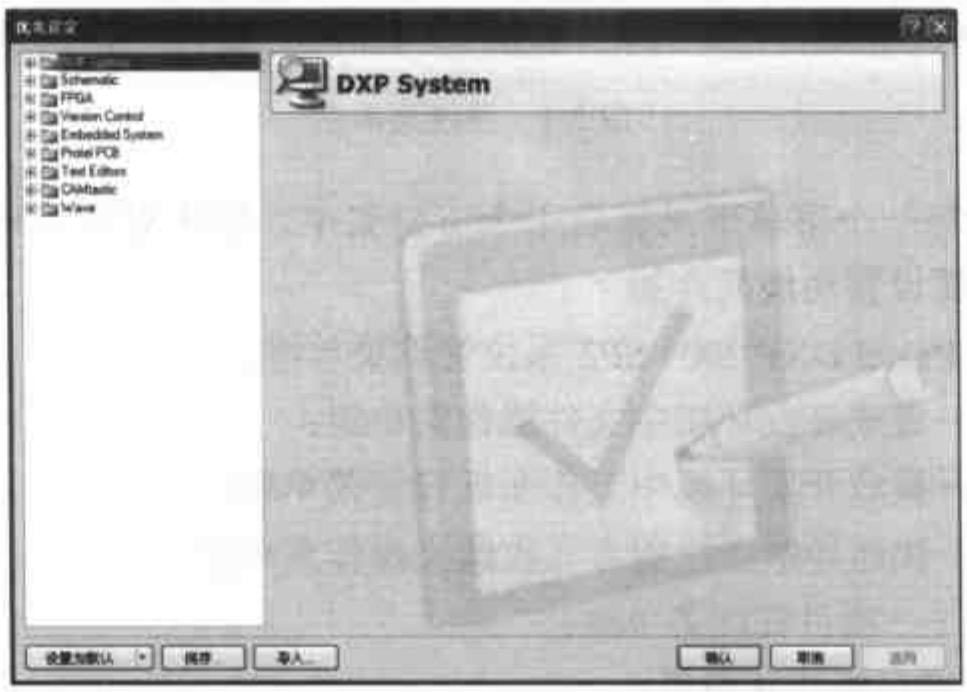


图 2-3 【优先设定】对话框

打开【DXP System】，有 9 个标签页：【General】(常规设置)、【View】(视图设置)、【Transparency】(透明度设置)、【Navigation】(导航设置)、【Backup】(文件备份设置)、【Projects Panel】(项目管理面板)、【File Types】(文件类型)、【Scripting System】(系统标注)、【Installed Libraries】(已安装元件库)，每个标签页中含有不同的设置内容，下面我们一一来讲述。

2.1.1 【General】标签页设置

General 标签页用来设置系统的常规参数，如图 2-4 所示。常规参数主要包括系统启动或某一编辑器启动时的一些特性。



图 2-4 【DXP System】设置界面（General 标签页）

（1）【启动】选项组

该选项组中有 2 个复选框。

- 【再次打开最后一次使用的工作区】：用来设定 Protel DXP 2004 SP2 系统在启动后是否自动进入上次工作时最后一次使用的工作区。
- 【如果没有文档打开打开任务控制面板】：用来设定 Protel DXP 2004 SP2 系统在启动后若无文档打开，是否自动打开任务控制面板。

2 个复选框的系统默认值均为选中状态。

（2）【闪屏】选项组

该选项组中有 2 个复选框，用来设置系统和各种编辑器启动时是否显示启动画面。

- 【显示 DXP 启动屏幕】：用来设定 Protel DXP 2004 SP2 系统启动时是否显示系统的启动画面。当选中该复选框时，系统启动时会以动画的形式显示系统的版本信息，提示用户系统正在加载。
- 【显示产品闪屏】：用来设定 Protel DXP 2004 SP2 系统中集成的各种软件工具（如 Device Manager、Embedded Manager、Schematic Editor 等）在启动时是否显示该组件的启动画面。

2 个复选框的系统默认值均为选中状态。

（3）【默认位置】选项组

该选项组用来设置打开或保存 Protel DXP 2004 SP2 的各种文档和文件时的默认路径。单击“文件路径”文本框右边的 按钮，可以打开浏览文件夹，设定默认路径。系统默认的路径是：“C：\PROGRAM FILES\ALTIUM2004 SP2\Examples\”。设置好文件保存的默认路径后，在进行电路设计时就可以快速方便地打开或保存 Protel DXP 2004 SP2 的各种文档和文件。

（4）【系统字体】选项组

该选项组用来设置 Protel DXP 2004 SP2 系统本身所使用的字体、字型和字号。选中该复选框后，可以单击右边的 更改... 按钮，弹出如图 2-5 所示的系统字体设置对话框，按照需要对字体进行设置。

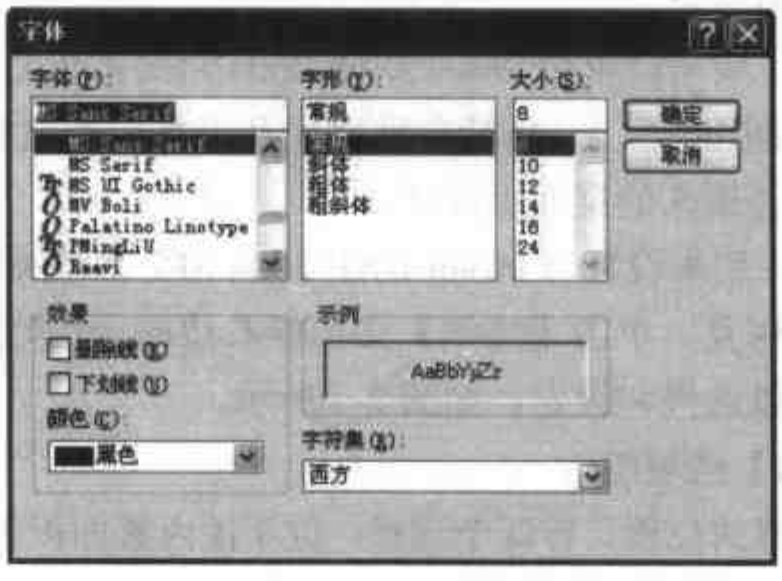


图 2-5　系统字体设置对话框

一般采用 Protel DXP 2004 SP2 的系统默认字体：MS Sans Serif，8pt，Window Text。

（5）【一般】选项组

该选项组有 2 个复选框，分别用来设置是否启用集成帮助系统，以及是否只给 DXP 编辑监控剪贴板的内容。

（6）【本地化】选项组

用来进行中、英文环境切换设置。

2.1.2 【View】标签页设置

系统参数设置中的【View】标签页如图 2-6 所示，主要用来设置 Protel DXP 2004 SP2 的显示桌面参数。



图 2-6 【View】标签页

（1）【桌面】选项组

该选项组中有 2 个复选框。

- 【自动保存桌面】：用来设置当 Protel DXP 2004 SP2 系统关闭时，是否需要自动保存自定义的桌面（即工作区），包括各种面板及工具栏的位置和可见性，以便下次进入系统时可仍然在原来的桌面上设计。
- 【恢复打开文档】：用来设置当 Protel DXP 2004 SP2 系统关闭时，是否需要对被打开的文档重新进行恢复。单击【排除】文本框右边的 ··· 按钮，对于不需要重新恢复的文档类型可加以选择和设定，如图 2-7 所示。

（2）【显示导航栏为】选项组

用来设置快速导航器的位置，有两个选择：位于【内置面板】或者位于【工具栏】中。



图 2-7　选择文档种类

当位于工具栏时，通过选中下面的【总是显示导航面板在任务观察区内】复选框，可转换到内置面板上。前面两个复选框的系统默认值均为选中状态。

（3）【一般】选项组

该选项组中有 6 个复选框。

- 【显示全路径在标题栏】：用来设置编辑器是否在标题栏显示当前激活文档的完整路径。若不选中该复选框，则编辑器在标题栏上只显示当前激活文档的名称，不会显示路径。
- 【显示阴影在菜单，工具栏和面板周围】：用来设置是否在系统的菜单，工具栏和面板周围显示阴影，以增加立体效果。
- 【在 Windows 2000 下仿真 XP 外观】：若采用的操作系统是 Windows 2000，则该复选框用来设置使用 Protel DXP 2004 SP2 时，是否需要仿效 Windows XP 操作系统的界面风格。
- 【当聚焦变化时隐藏浮动面板】：用来设置在聚焦变化时是否隐藏浮动面板。
- 【给每种文档记忆视窗】：用来设置是否开启一个记忆窗口，以存放系统中用到的各种文档类型。
- 【自动显示符号和模型预览】：用来设置是否开启自动显示符号和模型预览功能。

系统默认前 3 个复选框为选中状态，后 3 个复选框为非选中状态。

（4）【弹出面板】选项组

该选项组用来设置系统的弹出式面板的显示延迟时间和隐退延迟时间，以及是否使用动画效果。

- 【弹出延迟】：滑块向右滑，则延迟时间变长，面板弹出速度变慢；向左滑，则弹出速度变快。
- 【隐藏延迟】：滑块向右滑，则延迟时间变长，面板隐藏速度变慢；向左滑，则隐藏速度变快。
- 【使用动画】复选框：选中此复选框，则面板弹出和隐藏时采用动画方式。调节“动

画速度”滑块，可以调节动画的速度。向右滑，动画速度慢；向左滑，动画速度快。

（5）【收藏面板】选项组

该选项组用来设置用户收藏面板的尺寸大小。若选中【保持 4×3 特征比率】复选框，则收藏面板的屏幕宽高比始终保持为 4:3，其 *X* 轴、*Y* 轴尺寸可以变化，但比例不变。此选项是为某些使用 16:9 显示器时的特殊用户设置的。

（6）【文档栏】选项组

该选项组中有 5 个复选框。

- 【如果需要分组同种文档】：用来设置是否进行同种类型文档分组。系统默认值为选中状态。
- 【使用等宽按钮】：用来设置是否使用同等宽度的按钮。
- 【自动隐藏文档栏】：用来设置是否自动隐藏文档栏。
- 【多行文档栏】：用来设置是否使用多行文档栏。
- 【用 Ctrl+Tab 键切换到最后使用的活动文件】：用来设置是否使用 Ctrl +Tab 键从当前文件切换到最后使用的活动文件。

这 4 个复选框的系统默认值均为非选中状态。

2.1.3 【Transparency】标签页设置

系统参数设置中的【Transparency】（透明度）标签页如图 2-8 所示，主要用来设置浮动工具栏及对话框的透明效果，共有两项选项。

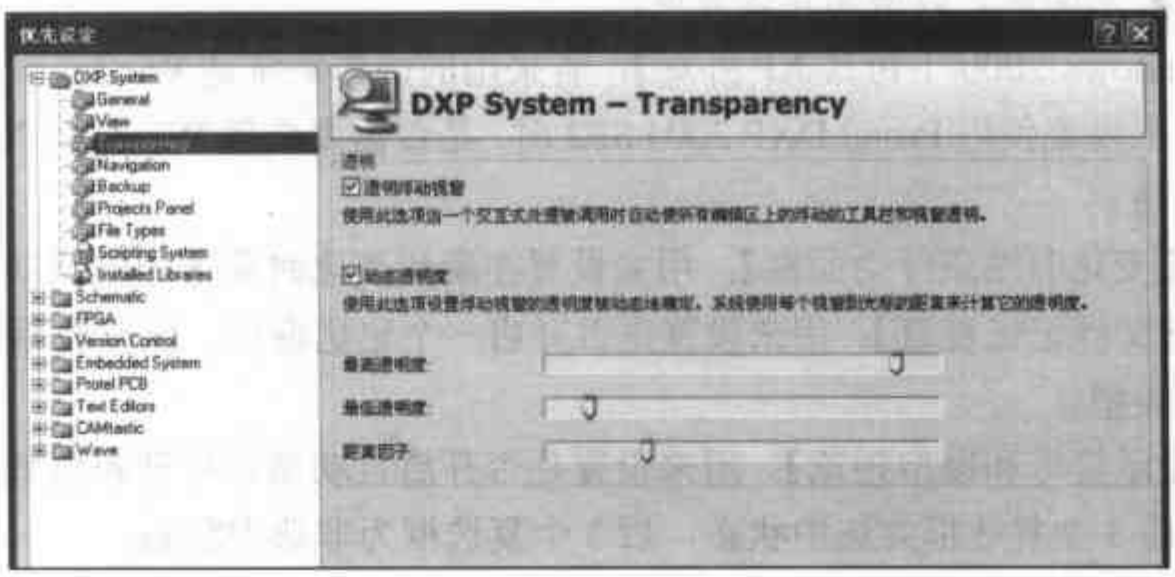


图 2-8 【Transparency】标签页

（1）【透明浮动视窗】复选框

当该复选框处于选中状态时，则编辑器工作区上的浮动工具栏和其他窗口将以透明效果显示，不会覆盖工作区。

（2）【动态透明度】复选框

当该复选框处于选中状态时，系统将采用动态透明效果，有 3 个滑块可供调节。

- 【最高透明度】：滑块向右滑，最高透明度增加。

- 【最低透明度】：滑块向右滑，最低透明度减小。
- 【距离因子】：设置光标与浮动工具栏和其他浮动窗口的距离为多少时，透明效果消失。

2.1.4 【Navigation】标签页设置

系统参数设置中的【Navigation】标签页如图 2-9 所示。其中主要是【高亮方法】选项组，用来设置对所选中的对象进行高亮显示的方法，有 4 个复选框：【缩放】、【屏蔽】（系统默认状态为选中）、【选择】、【可连接图】（系统默认状态为非选中）。

关于这 4 种高亮显示方法的具体内容，在后面的【Navigator】面板功能中再详细讲述。

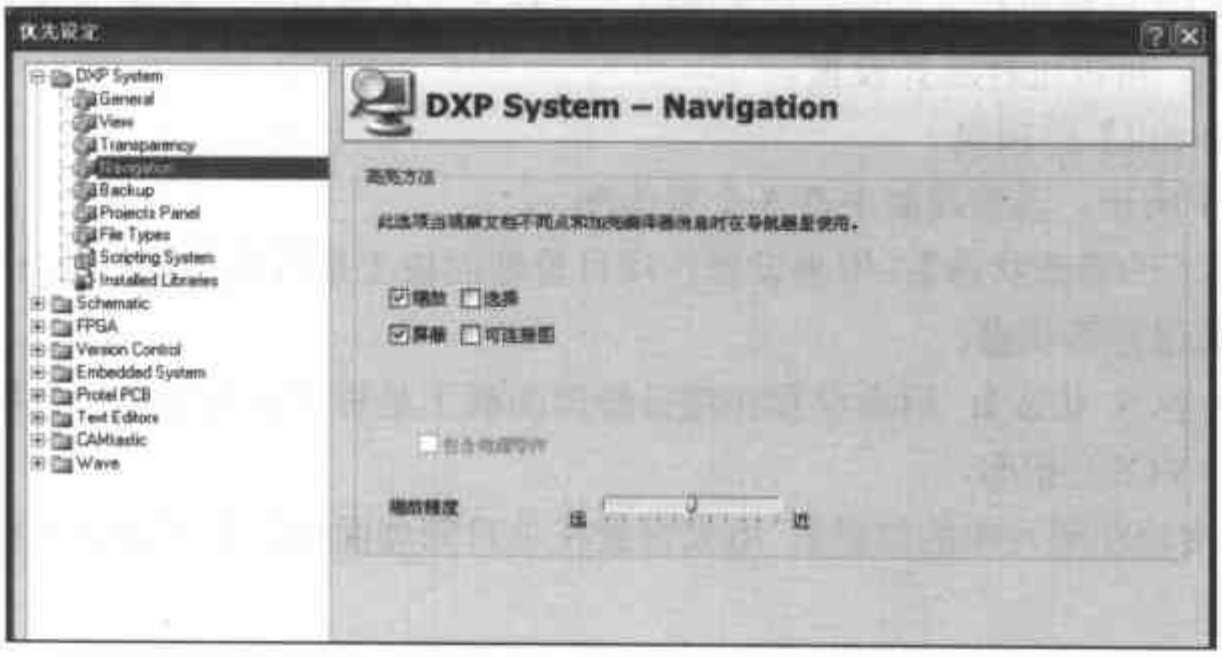


图 2-9 【Navigation】标签页

2.1.5 【Backup】标签页设置

【Backup】标签页是个比较重要的设置页，Protel DXP 2004 SP2 最大限度地对用户设计工作进行保存和保护，如图 2-10 所示。

该标签页用来设置是否启动自动保存，以及所需保存的备份文件数和保存路径。

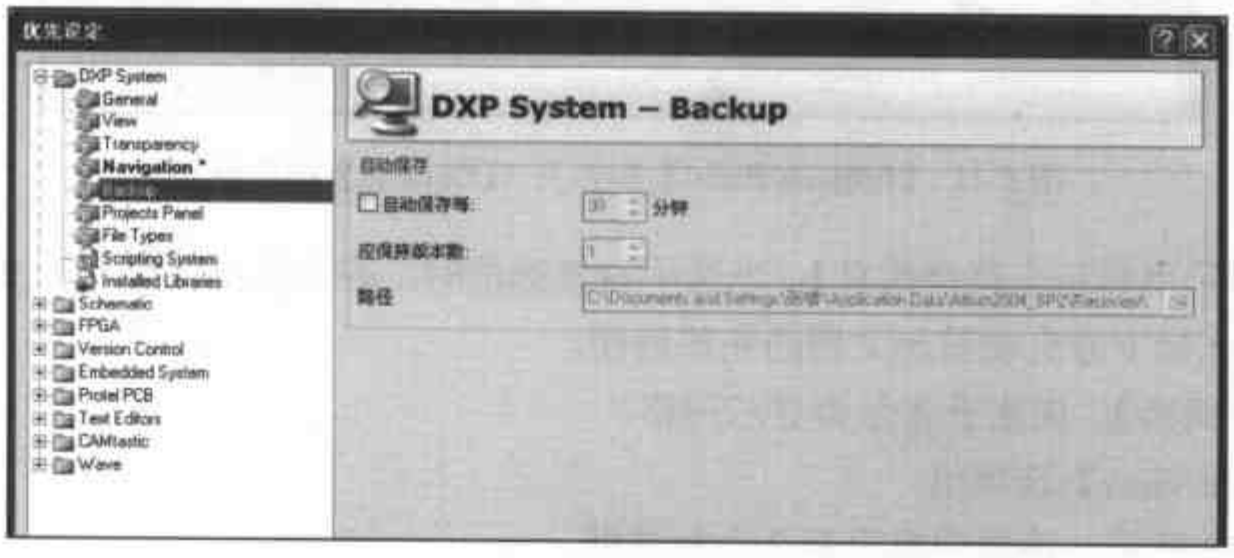


图 2-10 【Backup】标签页

其中主要是【自动保存】选项组，用来设置自动保存的相关参数。选中【自动保存每：】复选框，则系统每过一定的时间间隔，自动保存当前编辑的文档，时间间隔以及应保存的版本数可通过后面的 按钮进行设置。对于保存路径，系统有一默认值，用户也可以单击 按钮自行选择。

2.1.6 【Projects Panel】标签页设置

【Projects Panel】标签页用来设置项目管理面板的各种状态选项、文档操作及文档管理的形式。其设置范畴包括：【General】（一般）、【File View】（文件视图）、【Structure View】（结构视图）、【Sorting】（排序）、【Grouping】（分组）、【Default Expansion】（默认扩展）、【Single Click】（鼠标单击），共 7 个选项组，选择某一选项组后，相应的设置复选框会在右边窗口出现，可以进行选择设置。

（1）【General】选项组

如图 2-11 所示，该选项组中有 5 个复选框。

- 【显示打开/修改状态】：用来设置在项目管理面板上是否显示各个设计文档被打开、编辑或保存等状态。
- 【显示 VCS 状态】：用来设置在项目管理面板上是否显示各个设计文档的版本控制信息（VCS）状态。
- 【显示文档在项目中的位置】：用来设置在项目管理面板上是否显示文档在项目中的位置。

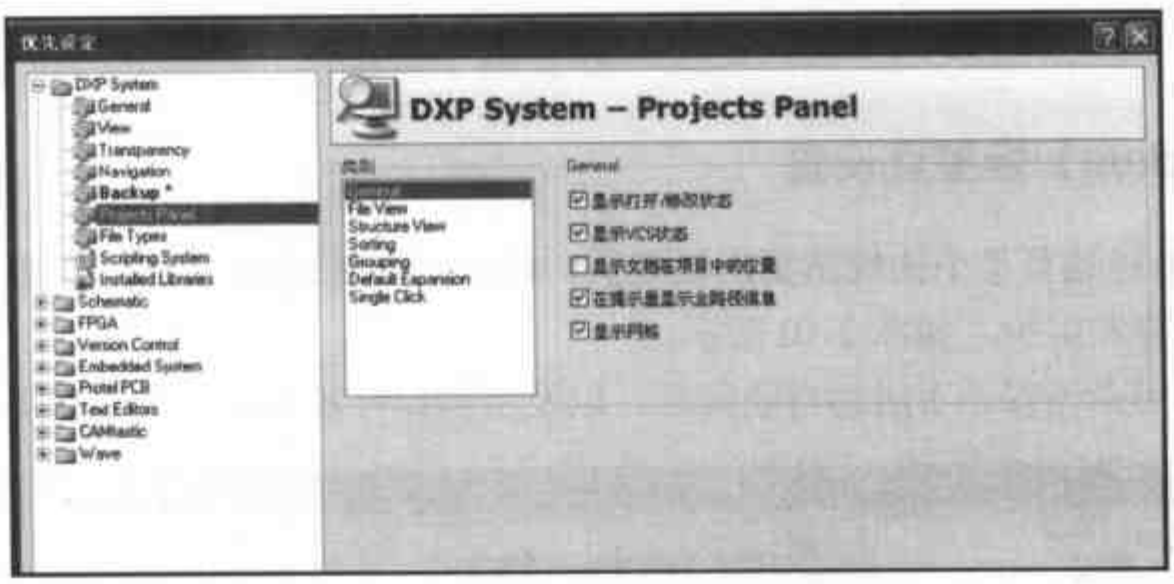


图 2-11 【Projects Panel】标签页（【General】选项组）

- 【在提示里显示全路径信息】：当选中该复选框时，若光标指向某设计文档，则系统会在光标下方自动显示文档的完整路径。
- 【显示网格】：用来设置是否显示网格。

（2）【File View】选项组

如图 2-12 所示，该选项组中有 2 个复选框。

- 【显示项目结构】：用来设置在项目管理面板上是否显示项目的结构。

• 【显示文档结构】：用来设置在项目管理面板上是否显示文档结构。

这 2 个复选框的系统默认值均为选中状态。



图 2-12 【File View】选项组

（3）【Structure View】选项组

如图 2-13 所示，该选项组中有 3 个复选框。



图 2-13 【Structure View】选项组

• 【显示文件】：用来设置在项目管理面板上是否显示文件。

• 【显示图纸符号】：用来设置是否显示图纸符号。

• 【显示 Nexus 元件】：用来设置是否显示 Nexus 元件。

（4）【Sorting】选项组

如图 2-14 所示，该选项组用来设置某一项目中文档的排列顺序。有 4 种选择：【项目顺序】，按照文档添加到项目中的顺序排序；【字母】，项目中的文档按照字母顺序排序；【打开/修改状态】，项目中的文档按照打开、正在编辑、未打开的顺序排序；【VCS 状态】，项目中的文档按照 VCS（版本控制信息）状态进行排序。用户可以选择其中之一，系统默认选择为【项目顺序】。



图 2-14 【Sorting】选项组

选中【升序】复选框时，项目文件按照打开的先后顺序在项目文件面板上升序排列，最先打开的在最上面；若不选中该复选框，则按照降序排列，最先打开的在最下面。

（5）【Grouping】选项组

如图 2-15 所示，该选项组用于对项目的管理设置。有 3 种选择：【不分组】，项目中的文档不进行分类管理；【根据类别】，按照类别进行分组管理；【根据文档类型】按照文档类型进行分组管理。系统默认为【根据文档类型】。



图 2-15 【Grouping】选项组

（6）【Default Expansion】选项组

如图 2-16 所示，该选项组用来对项目进行压缩扩展设置。有 4 种选择：【全收缩】、【扩展一级】、【源文件扩展】和【全扩展】。系统默认为【源文件扩展】。

（7）【Single Click】选项组

如图 2-17 所示，该选项组用来设置在项目管理面板上单击鼠标左键时实现的功能。有 3 种选择：【不做任何事】即空操作，【激活打开文档/对象】即用于激活已经打开的文档，【打开和显示文档/对象】即打开尚未打开的文档。系统默认为【激活打开文档/对象】。

在该标签页中列出了 Protel DXP 2004 SP2 系统可以支持的全部文件，包括 Schematic（原理图文件）、Outputs（输出文件）、Libraries（库文件）、PCB（PCB 文件）、Projects（项目文件）、Simulation（仿真文件）等 13 组文件。在每一组文件中又包含有若干类扩展名不同的文件，如在 Schematic 组中，有 4 类扩展名不同的文件。

- Sch、SchDoc：Altium 原理图文件；
- SchLib：Altium 原理图库文件；
- SchDot：Altium 原理图模板文件。

在具体的电路设计中，为了避免文件类型的繁杂、混乱，可以通过单击右边的按钮，有选择地来设置系统具体支持的文件类型。

- 全部开：单击此按钮，可以使每一组中的每一类文件全部处于选中状态；
- 全部关：单击此按钮，可以使每一组中的每一类文件全部处于非选中状态；
- 成组开：单击此按钮，可以使某一组中的每一类文件全部处于选中状态；
- 成组关：单击此按钮，可以使某一组中的每一类文件全部处于非选中状态；
- 选择的开：单击此按钮，可以用鼠标单击选中若干类文件；
- 选择的关：单击此按钮，可以用鼠标单击关闭若干类文件。

2.1.8 【Scripting System】标签页设置

该标签页用于安装脚本项目文件，如图 2-19 所示。

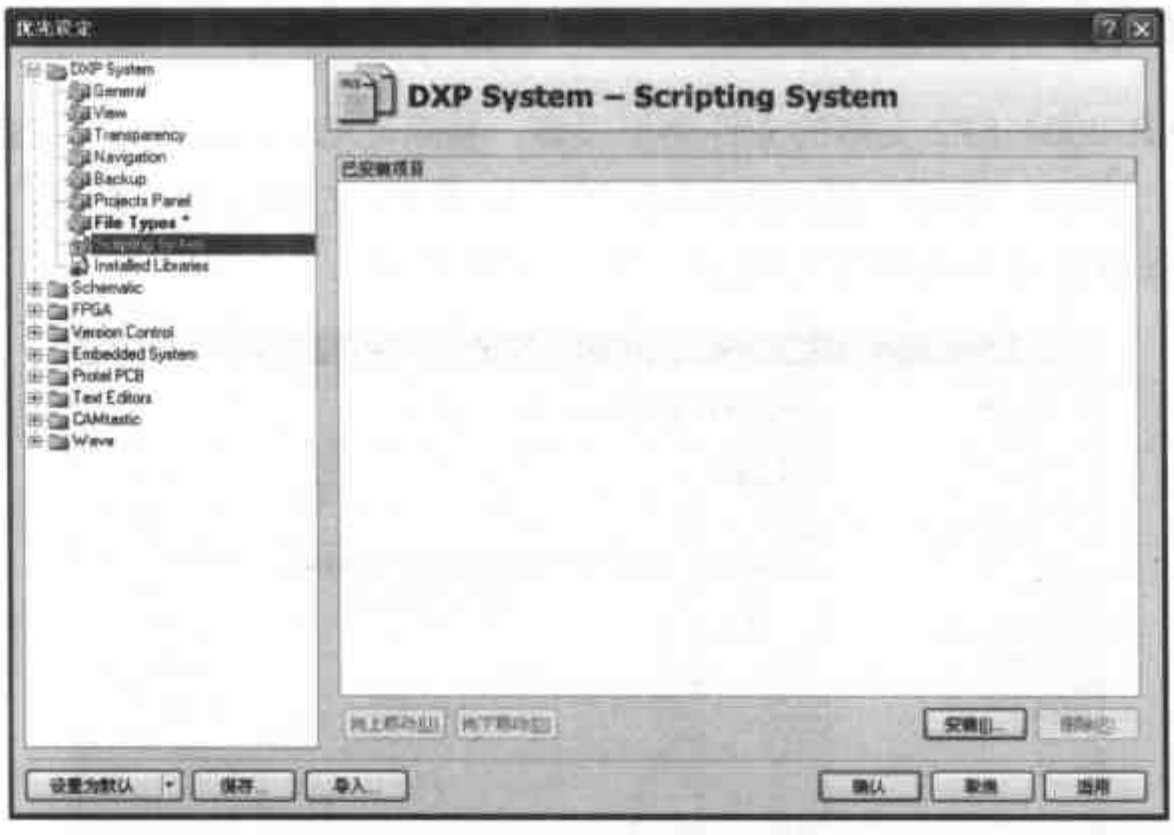


图 2-19 【Scripting System】标签页

单击 安装(I)... 按钮，则系统弹出如图 2-20 所示的脚本项目文件选择对话框。选择要安装的脚本项目文件，单击 打开(O) 按钮，即可进行安装。



图 2-20　脚本项目文件选择对话框

2.1.9 【Installed Libraries】标签页设置

在【Installed Libraries】标签页中显示了系统已经安装的集成元件库，并且通过该标签页可以进行元件库的加载及删除操作，如图 2-21 所示。

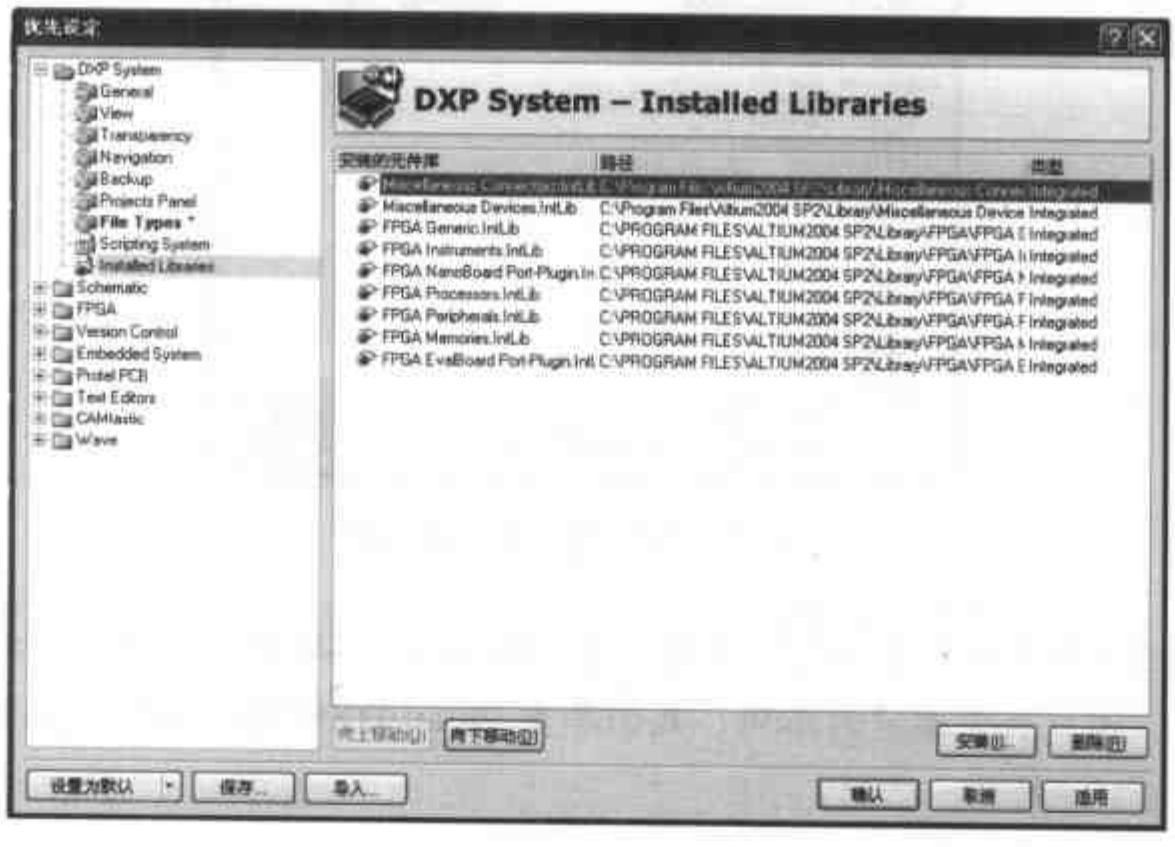


图 2-21　【Installed Libraries】标签页

单击 向上移动(U) 或 向下移动(D)，可以调整元件库在标签页上的排列顺序；单击 删除(R)，可以将已经安装的元件库删除；而单击 安装(I)...，系统会弹出库文件选择对话框，用户可以选择安装，如图 2-22 所示。

在以上各标签页的设置过程中，当有参数被重新设置时，则 应用 按钮被激活为 应用，相应的标签页的右上方出现一个“*”，表示该标签页中有参数被重新设置，单击 应用 按钮后，“*”消失，设置生效；或单击 确认 按钮，设置同样生效并返回主页。



图 2-22　库文件选择对话框

若单击 设置为默认 ，则当 Protel DXP 2004 SP2 系统再次启动时，会以所设置的参数作为默认环境；单击 保存... 后，系统会弹出保存优先设定对话框（图 2-23），将设定的参数以文件的形式保存，扩展名为“*.DXPPrf”；若单击 导入... 按钮，则可以加载原先保存的优先设定文件。



图 2-23　保存优先设定对话框



这里所提到的 适用 按钮，与 Windows 环境中的【应用】按钮功能是一样的，仅仅在于翻译的不同，我们尊重 Protel DXP 2004 SP2 中按钮的标识，沿用 适用 按钮。

2.2　Protel DXP 2004 SP2 工作面板

Protel DXP 2004 SP2 的一个显著特点是采用各种不同的工作面板来进行各种管理和操作，如【Files】（文件管理面板）、【Projects】（项目管理面板）、【收藏】面板、【Navigator】（导航器面板）、【元件库】面板，等等。

这些工作面板几乎包括了所有的编辑和选择功能，灵活应用它们，会给用户带来极大的方便。因此，在进行具体的电路设计之前，应该先熟悉各种工作面板的操作使用方法。

2.2.1　工作面板的显示

在 Protel DXP 2004 SP2 中，工作面板是为设计者提供的最灵活的应用环境，设计任务都是在此环境下完成的，它的显示有 3 种方式。

1．隐藏方式

为了给用户提供简洁的工作平台，工作面板可以选择“隐藏方式”。在这种方式下，工作面板不显示在工作区域中，而是隐藏在主页窗口右下角，我们称之为面板控制中心，如图 2-24 所示。



图 2-24　面板控制中心

当我们用到所需的工作面板时，可以单击面板控制中心的标签页【System】或【Design Compiler】，会弹出工作面板菜单，单击菜单中相应的工作面板名称，即可弹出相应的工作面板窗口，此时的工作面板处于浮动显示状态。

也可以通过在菜单栏中执行【查看】→【工作区面板】→【System】，同样会弹出工作面板菜单供用户进行选择。



系统的主要控制面板都隐藏在此处，灵活地使用面板控制中心可以让用户得到个性的设计环境，使设计工作得心应手。

2．浮动显示方式

当工作面板处于浮动显示方式时，其右上角有个 按钮，如图 2-25 所示。

在此方式下，通过光标拖拽可以改变工作窗口的大小和位置。单击右上角的 按钮，可以关闭工作窗口，变为隐藏方式；单击 按钮，则工作面板被锁定，同时 按钮变为 按钮。

3．锁定显示方式

如图 2-26 所示，是工作面板的锁定显示方式。



图 2-25　【Files】面板浮动显示



图 2-26　【Files】面板锁定显示

在锁定显示方式下，工作面板不能被拖动。单击 按钮，可以由锁定方式改变为隐藏方式；单击 按钮，可以由锁定方式改变为浮动方式，同时 按钮变为相应的 按钮。

Protel DXP 2004 SP2 允许同时打开多个工作面板，这些面板既可以分开摆放，也可以叠加摆放，如图 2-27 所示。在叠放状态下，单击面板最上方的名称栏，可以进行面板切换显示。

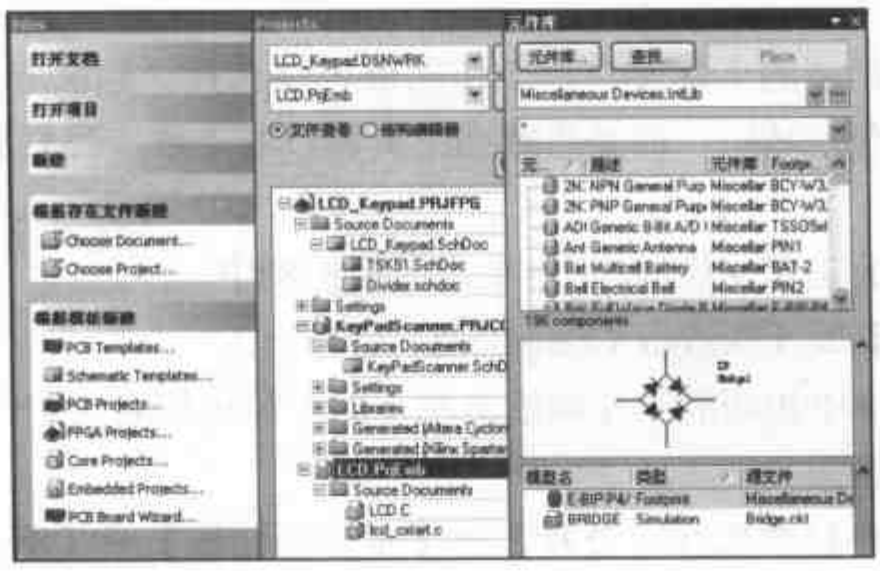


图 2-27　多个面板同时打开

2.2.2 【Files】面板操作

我们先来介绍最常用的工作面板——【Files】面板。

【Files】面板是 Protel DXP 2004 SP2 为用户提供的文件操作中心，在【Files】面板中可以轻松地新建或者打开各种文件，包括项目文件、设计文件，等等。当然我们也可以在 Protel DXP 2004 SP2 系统菜单栏中完成相应的操作。

打开【Files】面板的方式非常灵活，可以通过如上所述的面板控制中心打开，也可以直接单击集成开发环境中左边的面板隐藏标签页中的【Files】标签打开，打开后的【Files】工作面板如图 2-28 所示。



图 2-28　【Files】面板

单击【打开文档】右侧的 按钮，可以在展开栏中选择一个已经存在的文件，单击该文件打开。

单击【打开项目】右侧的 按钮，可以在展开栏中选择一个已经存在的项目文件，单击该文件打开。

【新建】栏中的各项功能，是为用户提供新建一个设计文件或一个项目文件的快捷方式，里面列举了许多常用的设计文件类型，单击相应的图标即可生成一个新的设计文件或者设计项目。当许多选择项区域或菜单栏目内容因为屏幕显示区域大小的限制，不能够完全显示出来时，单击右侧的 按钮，可以把展开的区域关闭。

【根据存在文件新建】栏表示从已存在的项目文件中打开一个设计文档。

【根据模板新建】表示从模板文件中创建一个新的文档，单击右侧的 按钮，可以在

展开栏中选择各种模板文件类型。

2.2.3 【Projects】面板操作

【Projects】面板是项目管理面板，其作用是管理工作区或项目中的所有设计文件，打开方法与【Files】面板一样。

以 Protel DXP 2004 SP2 自带的参考设计为例，来说明【Projects】面板的操作方法。

打开“C:\Program Files\Altium2004 SP2\Examples\Reference Designs\4 Port Serial Interface”路径下的“4 Port Serial Interface.PrjGrp”项目组文件，如图 2-29 所示。



图 2-29 【Projects】面板

【Projects】面板的上部有两个选择项，分别是【文件查看】与【结构编辑器】，指示打开的项目及其文档在【Projects】面板上的显示方式。图中采用了系统默认的【文件查看】方式，可以看到，该项目组中有两个项目：“4 Port Serial Interface.PRJPCB”与“Address Decoder.PrjFpg”，这两个项目中的所有设计文档都是按照类型来分类管理的。

在【Projects】面板上有 4 个按钮：工作区、项目、  、，通过使用这 4 个按钮，可以完成对工作区、项目及设计文档的各种管理操作。

打开“4 Port Serial Interface.PrjGrp”项目组后，工作区的信息框内显示了该项目组文件名“4 Port Serial Interface.PrjGrp”，而项目的信息框内则显示了当前所选中的项目名称“4 Port Serial Interface.PRJPCB”。

单击工作区按钮，展示的菜单项中包含了对整个项目组（工作区）进行的各种操作，如：编译、重编译全部项目；追加新项目；创建新项目；打开、保存工作区等，如图 2-30 所示。

单击项目按钮，展示的菜单项则为用户提供了与某一具体项目有关的命令操作，如：编译该项目、追加新的文件、保存项目、关闭项目树等，如图 2-31 所示。

如果选择了项目中的某一具体设计文件如：“4 Port UART and Line Drivers.SchDoc”，此时单击项目按钮，展示的菜单项则为用户提供了与该设计文件有关的命令操作，如：编译、打开、从项目中删除、打印，等等，如图 2-32 所示。

2.2.4 【Navigator】面板操作

【Navigator】面板用来对 Protel DXP 2004 SP2 的电路原理图编辑系统进行管理，它对整个原理图的信息进行了汇总，包括原理图中元器件信息、电气连接信息、网络表信息等。利用【Navigator】面板，用户可以了解原理图的相关情况，更可以方便地对电路原理图中的各种对象进行查找、编辑、修改等操作。

我们仍然使用上一节中的实例来说明【Navigator】面板的功能及操作。

1．编译项目文件

由于在【Navigator】面板上显示的是编译后的原理图信息，所以在使用该面板管理电路原理图之前，需要对项目文件进行整体性的编译。编译操作是对整个项目进行分析和设计规则检查，产生整个项目的电气网络连接关系，以便向 PCB 传送设计信息。

在【Projects】面板上，选中项目“4 Port Serial Interface.PRJPCB”，单击 项目 按钮，在弹出的菜单中，执行命令：Compile PCB Project 4 Port Serial Interface.PRJPCB，对该项目进行编译。对项目文件编译的原由是让 Protel DXP 2004 SP2 对该项目中的所有文件进行相应的电气检查，并生成对应的网络表文件。

完成上述操作之后，单击面板控制中心的标签页【Design Compiler】，打开【Navigator】面板，如图 2-35 所示。



图 2-35　项目编译后的【Navigator】面板

面板上面共有 4 个框栏，第 1 栏是【文件】栏，它列出了编译后的项目中各个电路原理图文件的层次关系，点击不同的原理图文件就可以打开不同的电路原理图。

例如：点击其中的“4 Port UART and Line Drivers〔4 Port UART and Line Drivers.SchDoc〕”原理图文件，则相应的【Navigator】面板中文件栏下面的 3 个框栏中显示出了相应信息，包含了该文件的所有网络连接关系。

第 2 栏是【实例】栏，它列出了相应的电路原理图文件中所用到的所有元器件及其注释和类型，点击不同的元器件，将在电路原理图编辑窗口内显示该元器件，同时在第 4 栏中会显示出该元器件的所有引脚信息。

第 3 栏是【Net/Bus】（电气网络和总线）栏，它列出了选中的电路原理图文件中所有的电气网络标号和总线，点击不同的网络标号，将在电路原理图编辑区内显示所有标注该网络标号的地方，同时在第 4 栏中显示与该网络标号相连的所有元器件引脚。若【Navigator】面板左上方的【显示信号】复选框处于选中状态，则该栏成为【Signal】（信号）栏，显示相应的连线信息。

第 4 栏是【Ports】（端口信息）栏，它根据前几栏的不同选择而显示不同的信息，点击其中的某个图元，将在电路原理图编辑区内显示该图元。

2.【Navigator】面板功能

在【Navigator】面板中 4 个框栏的上方，有一个 交互式导航 按钮，该按钮的功能非常灵活。

在【实例】栏中，选中某一元器件后，单击 交互式导航 按钮，此时，【Navigator】面板隐藏，在电路原理图编辑窗口内，光标变为十字形，所选中的元器件被高亮显示。例如：在【实例】栏中，选择了“X1”（晶振），如图 2-36 所示，单击 交互式导航 按钮后，编辑窗口内高亮显示 X1，如图 2-37 所示。



图 2-36　选中某一元器件

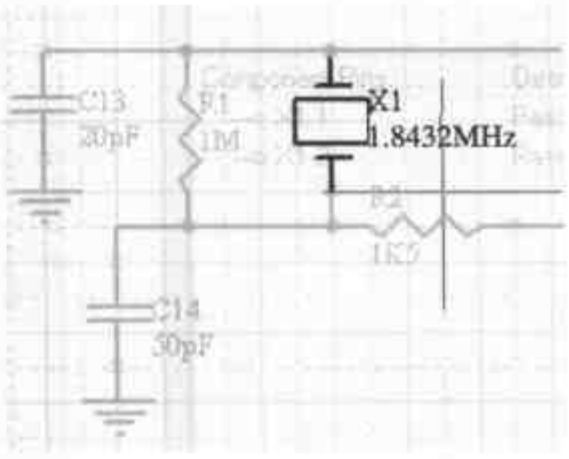


图 2-37　高亮显示选中的元器件

交互式导航 按钮中的 |▼ 则用来进行高亮显示的设置。单击 |▼ 按钮，将弹出如图 2-38 所示的设置菜单，具体内容如下。

左侧【要高亮显示的对象】为用户提供了可以高亮显示的若干对象，供用户选择，包括：引脚、网络标签、端口、图纸入口，等等，进行此项设置的目的是便于用户在原理图中迅速查找所需的对象，避免不必要的干扰。

菜单右侧有 4 个复选框，用来对高亮显示的方法进行设置，与前面的【Navigation】标签页设置内容相同。

- 【缩放】：选中该复选框后，系统会以选中要显示的对象为中心，在整个屏幕工作区

内放大显示该对象。在复选框下面，使用滑块可以进行缩放精度的调节。

- 【选择】：选中该复选框后，系统在显示某个选中对象时，将同时在电路原理图中使该对象处于选中状态。
- 【屏蔽】：选中该复选框后，系统在显示某个选中对象时，整个电路原理图中只有该对象高亮显示，而其他所有的对象呈灰色暗淡显示。灰色程度可以调节，单击工作区右下方的【屏蔽程度】标签页，可弹出如图 2-39 所示的屏蔽程度调节框。



图 2-38　高亮显示设置



图 2-39　屏蔽程度调节框

- 【连接图】：选中该复选框后，在显示某个选中对象时，系统会用放射状的虚线把所有与该对象有关的其他元器件都连接起来。



【Navigator】面板所拥有的 4 种高亮显示功能，使用户可以很直观、很方便地对电路原理图中的任一对象进行查看、编辑或修改，在使用时，用户可根据自己的需要进行不同的组合设置。

以上我们对 3 种常用的工作面板：【Files】、【Projects】和【Navigator】的操作及功能进行了简单介绍，对于其他的工作面板，将在后面的具体设计环境中详细介绍。用户可以在熟悉 Protel DXP 2004 SP2 的过程中，逐步去了解并灵活使用。

2.3　Protel DXP 2004 SP2 的文件管理

在 Protel DXP 2004 SP2 中，文件的管理与 Protel 99 有很大的区别，所有的设计文件不再是以数据库的形式来组织和存放，而是采用软件工程中的项目管理方式，来对设计文件进行组织和管理。在这种管理方式下，设计文件是分散的，甚至可以放置在不同的目录下，必要时使用 Windows Explorer 来查找，直接添加在设计项目中就可以了。

2.3.1　项目及项目文件

在 Protel DXP 2004 SP2 系统中，任何一项设计都被看做是一个项目，在这个项目中，建立了与该设计有关的各种文档的连接关系，并保存了与该设计有关的设置，而各个文档的实际内容并没有真正包含到项目中。

Protel DXP 2004 SP2 提供了多种类型的项目，如 PCB 项目、FPGA 项目、核心项目、



图 2-40　打开项目

2. 创建新项目

创建新项目有两种方法。

（1）菜单创建

执行菜单命令【File】→【创建】→【项目】，在弹出的菜单中列出了可以创建的各种项目类型，如图 2-41 所示，单击选择即可。

（2）【Files】面板创建

打开【Files】面板，在【新建】栏中列出了各种空白项目（Blank Project），如图 2-42 所示，单击选择即可。

对于各种类型的项目来说，创建一个新项目的步骤都是相同的，这里我们以创建一个新的 PCB 项目为例来说明。在项目选择菜单中单击【PCB 项目】，或在【Files】面板【新建】栏中单击【Blank Project（PCB）】，则【Projects】面板出现，系统自动在当前的工作区下面添加了一个新的 PCB 项目，默认名为“PCB-Project1.PrjPCB”，并在该项目下列出了“No Documents Added”文件夹，如图 2-43 所示。



图 2-41　新建项目选择菜单



图 2-42　新建项目选择

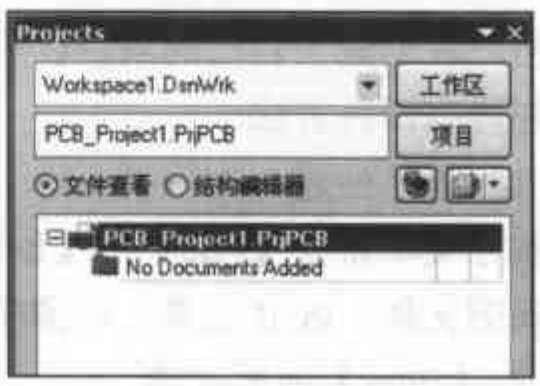


图 2-43　新建一个 PCB 项目

用户要新建一个自己的项目，必须将默认的项目另存为其他的名称，如“MyProject”。执行项目命令菜单中的【另存项目为】，则弹出项目保存对话框，如图 2-44 所示。选择保存路径并键入项目名，单击 保存(S) 按钮后，即建立了自己的 PCB 项目“MyProject.PRJPCB”，如图 2-45 所示。



图 2-44　项目保存对话框



图 2-45　新建“MyProject.PRJPCB”项目

2.3.3　创建设计文件

在 Protel DXP 2004 SP2 的每种项目中，都可以包含多种类型的文件，具体的文件类型及相应的扩展名在【File Types】标签页中被一一列举，用户可以参看并进行设置。在电路设计过程中，用户经常用到的几种主要设计文件如表 2-1 所示。

表 2-1　Protel DXP 2004 SP2 主要设计文件

文件扩展名	设计文件
*.Schdoc	原理图设计文件
*.Schlib	原理图库文件
*.Pcbdoc	PCB 设计文件
*.Pcblib	PCB 库文件
*.Pcb3D	PCB 3D 显示文件
*.Pcb3Dlib	PCB 3D 库文件
*.net	网络表文件

用户在创建了自己的项目以后，就可以在该项目下创建各种设计文件了。设计文件的创建同样有两种方法。

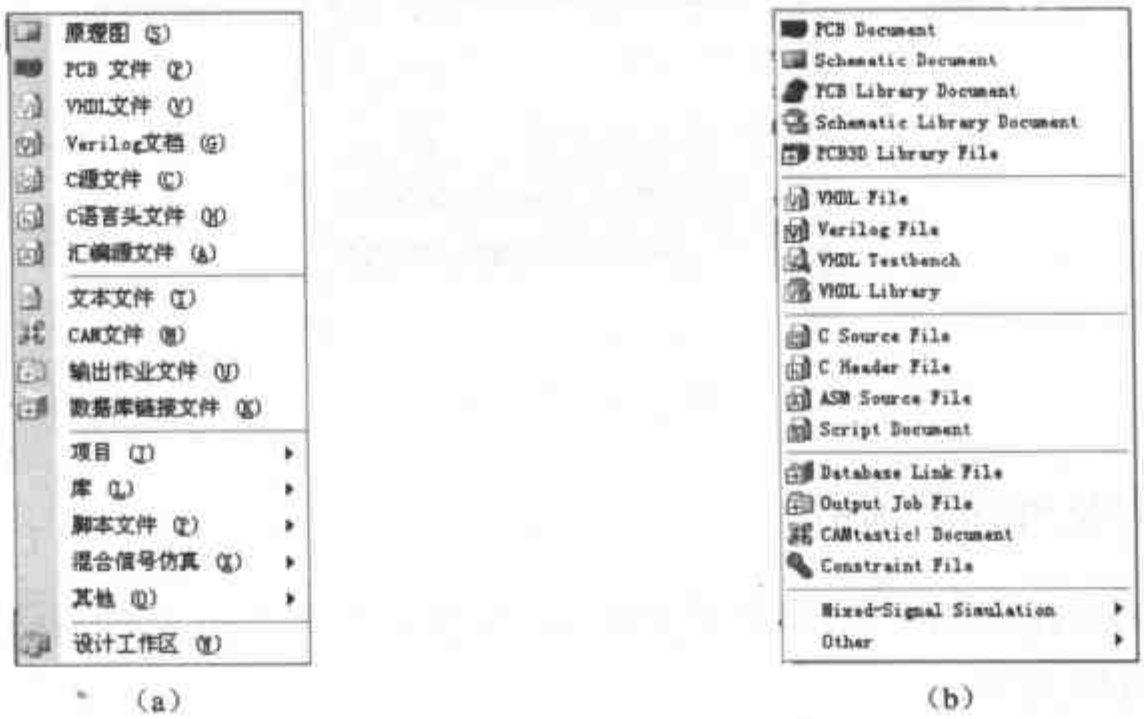
（1）菜单创建

执行菜单命令【File】→【创建】，在弹出的菜单中列出了可以创建的各种文件类型，如原理图文件、PCB 文件、C 源文件、库文件等，如图 2-46（a）所示。

（2）【Files】面板创建

打开【Files】面板，在【新建】栏中单击【Other Document】，同样会弹出一个创建文件菜单，如图 2-46（b）所示。

单击选择菜单中的某一类文件，则系统会自动在当前的项目下创建一个相应类型的设计文件，并同时进入相应的设计环境。



（a）　　（b）

图 2-46　创建文件菜单

例如：在前面我们创建了一个 PCB 项目“MyProject.PRJPCB”，现在我们来创建一个原理图文件。单击菜单中的【原理图】或【Schematic Document】，则【Projects】面板出现，系统自动创建了一个默认名为“Sheet1.SchDoc”的原理图文件，并添加在“MyProject.PRJPCB”项目的源文件夹中，同时原理图的编辑环境打开，供用户进行原理图设计，如图 2-47 所示。同样，执行文件命令菜单中的【另存为】，则弹出文件保存对话框，选择保存路径并键入文件名，单击 保存(S) 按钮后，即建立了自己的原理图文件“MySheet1.SCHDOC”，如图 2-48 所示。



图 2-47　创建一个原理图文件

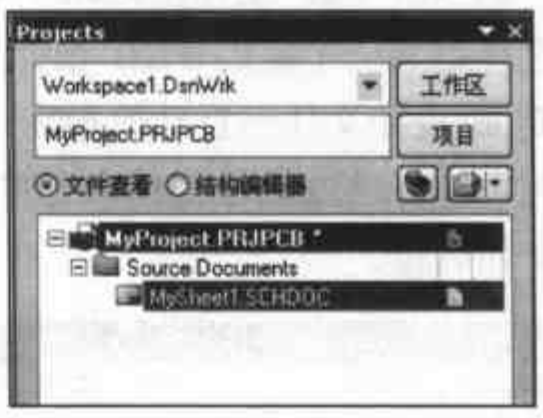


图 2-48　新建原理图文件“MySheet1.SCHDOC”

当然，如果用户只是进行一项单独的设计工作，如仅仅画一张电路原理图或仅仅制作一张印制电路板等，可以不需要创建任何项目，而直接创建相应的设计文件即可。此时，系统会把该文件作为自由文件（Free Documents）处理，在图 2-49 中，我们就直接创建了一个原理图文件，而没有放在任何项目中。



在一个项目中，项目文件和其他各个设计文件都是相对独立的，每个设计文件都可以作为自由文件单独创建、单独打开、单独编辑，当然也可以单独保存在任何位置处，需要时随时加入项目中即可。



图 2-49　自由文件

2.3.4　把设计文件加入项目

在 Protel DXP 2004 SP2 中，可以把两种设计文件加入项目中：一种是已有的设计文件，另一种是新的设计文件。

1．把已有的设计文件加入项目

在【Projects】面板中，选中该项目的项目文件，执行项目命令菜单（图 2-31）中的命令【追加已有文件到项目中】，则弹出如图 2-50 所示的追加文件对话框，在该对话框中可以选择已有的设计文件加入到当前项目中。

2．把新的设计文件加入项目

把新的设计文件加入项目中，也就是在项目中新建一个设计文件，可以通过如下操作实现。在【Projects】面板中，选中要追加文件的项目，执行项目命令菜单中的命令【追加新文件到项目中】，则弹出如图 2-51 所示的可追加的文件类型供用户选择。例如：我们在这里选择追加一个新的 PCB 设计文件，单击【PCB】，一个默认名为“PCB1.PcbDoc”的新的 PCB 设计文件已自动追加在该项目中了，同时相应的 PCB 设计环境打开，供用户进行文件设计。通过执行文件命令菜单中的【另存为】操作，可以将默认的 PCB 文件名另存为其他名称。



图 2-50　追加文件选择对话框

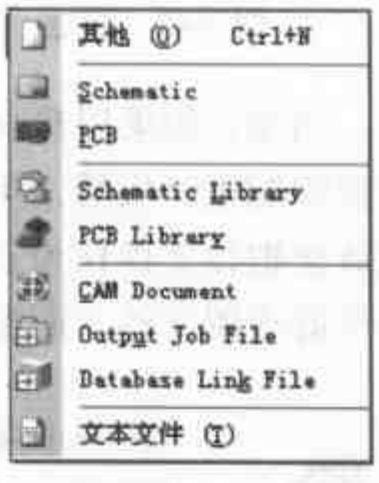


图 2-51　追加新文件的类型

2.3.5　在项目中移去设计文件

如果需要把一个设计文件从某项目中移走，可以进行如下操作。在【Projects】面板上，选中要移走的设计文件，执行文件命令菜单（图 2-32）中的【从项目中删除】命令，则弹出如图 2-52 所示的确定删除提示框，单击 Yes 按钮即可完成移去操作。



图 2-52　确定移去文件提示框



在项目中移去设计文件只意味着该设计文件与项目的连接中断，而设计文件的内容并没有被删除，在需要时仍然可以将设计文件加入项目中。

2.3.6　工作区

为了对项目和设计文件进行更有效、更协调的管理，Protel DXP 2004 SP2 采用了新型的设计工作区（Design Workspace）管理方式。所谓工作区，就是系统为用户提供的一个开发管理环境，在该环境中，可以同时管理多个不同的项目、多个不同的文件。前面对项目和设计文件进行的各种操作，包括打开、创建、追加，等等，实际上都是在工作区内进行的。

工作区的管理文件都是项目组文件，扩展名为“.DsnWrk”或“.PrjGrp”，是将若干个相关的设计项目和自由文件组织到一个项目组中进行管理。项目组文件实际上也是一种文本文件，在该文本文件中，建立了有关设计项目的连接关系，组织到该项目组中的各种设计文件和自由文件，其内容并没有真正包含进来，只是通过连接关系组织起来。

项目组文件可以说是 Protel DXP 2004 SP2 文件管理的最高形式。

1．打开工作区

执行菜单命令【文件】→【打开设计工作区】，系统会弹出设计工作区选择对话框，如图 2-53 所示。

在该对话框中可以选择打开一个扩展名为“.DsnWrk”或“.PrjGrp”的项目组文件。当打开一个项目组时，该项目组下的所有设计项目同时在【Projects】面板中被打开。

如图 2-54 所示，我们打开了系统提供的“NanoBoard-NB1.DsnWrk”项目组。

可以看到，该项目组中管理着 3 个项目：“BOC1_06.PrjPcb”、“BOCD_ CycloneEPC12.PrjPcb”和“BOCD_SpartanIIE 300.PrjPcb”，当然，在每一项目下还包含有若干个设计文件，当前选中的项目是“BOC1_06.PrjPcb”。



图 2-53　设计工作区选择对话框



图 2-54　打开一个项目组

2. 新建工作区

在开发设计一个大规模的电路系统时，用户可以将该系统划分为若干个项目分别进行设计，并创建自己的工作区来对这些项目统一管理。

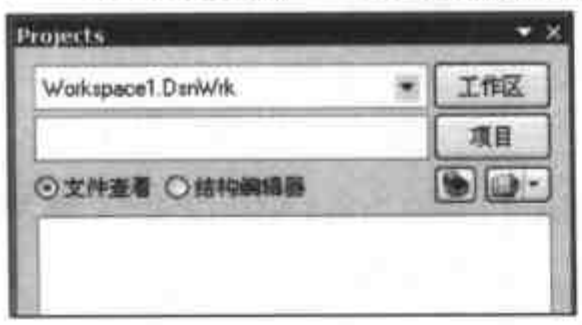


图 2-55　新建一个工作区

执行菜单命令【文件】→【创建】→【设计工作区】，即可新建一个设计工作区，默认名为“Workspace1.DsnWrk”，如图 2-55 所示。

用户要新建一个自己的工作区，应该将默认的工作区另存为其他的名称，如“MyWorkspace”。在【Projects】面板上，执行工作区命令菜单中的【另存设计工作区为】命令，则系统弹出设计工作区保存对话框，如图 2-56 所示。选择适当位置，键入工作区名称，单击 保存(S) 按钮，此时即建立了自己的工作区“MyWorkspace.DSNWRK”。保存完成后的【Projects】面板如图 2-57 所示。在该工作区中，用户就可以创建自己的设计项目或设计文件了。



图 2-56　项目组（设计工作区）保存对话框



图 2-57　新建项目组“MyWorkspace.DSNWRK”



在创建一个新的项目或一个新的设计文件时，系统会自动将该项目或文件存放在当前正在使用的工作区内。若当前所有的设计工作区都处于关闭状态，则系统会创建一个默认名为“Workspace1.DsnWrk”的设计工作区供用户使用，作为新项目或新设计文件的管理环境，如图 2-45 和图 2-49 所示。对于该工作区，用户可以保存为自己的工作区，也可以不必保存。

2.3.7　把项目加入工作区

在 Protel DXP 2004 SP2 中，可以把两种项目加入工作区中：一种是已存在的项目，另一种是新建项目。

1．把已存在项目加入工作区

在【Projects】面板中，选中相应工作区，执行工作区命令菜单（图 2-30）中的命令【追加已存在项目】，则弹出如图 2-58 所示的追加项目对话框，在该对话框中可以选择已存在的项目加入到当前工作区中。

2．把新项目加入工作区

把新的设计项目加入工作区中，也就是在工作区中新建一个项目，可以通过如下操作实现。在【Projects】面板中，选中相应工作区，执行工作区命令菜单中的命令【追加新项目】，则弹出如图 2-59 所示的可追加的项目类型供用户选择。例如：我们在这里选择追加一个新的 PCB 项目，单击【PCB 项目】，一个默认名为“PCB-Project1.PrjPCB”的新 PCB 项目已自动追加在该工作区中了。



图 2-58　追加项目选择对话框

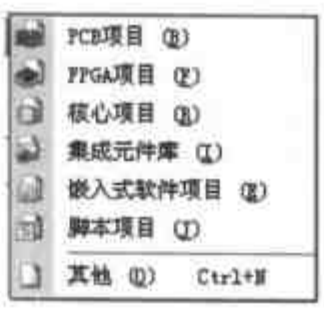


图 2-59　追加项目类型

2.4　本章小结

本章着重介绍了 Protel DXP 2004 SP2 系统的界面管理功能，包括：系统参数的优先设

第3章 电路原理图设计基础

内容提要

- Protel DXP 2004 SP2 的原理图设计环境。
- 原理图设计环境基本参数的设置。
- 掌握各种工作面板、工具栏及菜单命令。
- 使用 Protel DXP 2004 SP2 提供的原理图设计环境，完成电路原理图的绘制。

在前面的章节中，我们对 Protel DXP 2004 SP2 系统做了一个总体且较为详细的介绍，目的是让读者对 Protel DXP 2004 SP2 的应用环境，以及各项管理功能有个初步的了解。Protel 强大的集成开发环境使得电路设计中绝大多数的工作可以迎刃而解，从构建设计原理图开始到复杂的 FPGA 设计；从电路仿真到多层 PCB 板的设计，Protel DXP 2004 SP2 都提供了具体的一体化应用环境，使从前需要多个开发环境的电路设计变得简单。

本章我们将利用 Protel DXP 2004 SP2 为用户所提供的全线的板级设计手段，为设计工作服务，使用户真正体会到能够按照自己的设计方式，实现从最初的项目规划到最终形成可用产品的全部过程。

在整个电子设计过程中，电路原理图的设计是最根本的基础。同样，在 Protel DXP 2004 SP2 中，只有设计出符合需要和规则的电路原理图，然后才能对其顺利进行仿真分析，最终变为可用于生产的 PCB 印制电路板文件。

3.1 电路原理图的设计知识

当我们进行电子电路设计时，首先要有一个设计方案，而将电路设计方案表达出来的最好方法就是画出清晰、正确的电路原理图。根据设计需要选择出元器件，并把所选用的

接着执行项目命令菜单中的【追加新文件到项目中】→【Schematic】，系统将在该 PCB 项目中追加一个新的空白原理图文件，默认名为“Sheet1.SchDoc”。同样地，我们可以执行文件命令菜单中的【另存为】命令，将其另存为自己喜欢或者与设计文件相关的名字。

对于该项目所在的设计工作区，用户可以保存为自己的工作区，也可以不必保存。



首先创建 PCB 项目，再在项目中创建原理图文件，这种方式并不是必需的。如果用户只是进行单独的原理图设计，那就没有必要创建一个项目，可以直接创建一个原理图文件。此时，系统将把该文件作为自由文档（Free Documents）处理。

3.2.2　原理图编辑环境

在打开一个原理图设计文件或创建了一个新的原理图文件的同时， Protel DXP 2004 SP2 的原理图编辑器（Schematic Editor）将被启动，即打开了电路原理图的编辑软件支持环境，如图 3-1 所示。

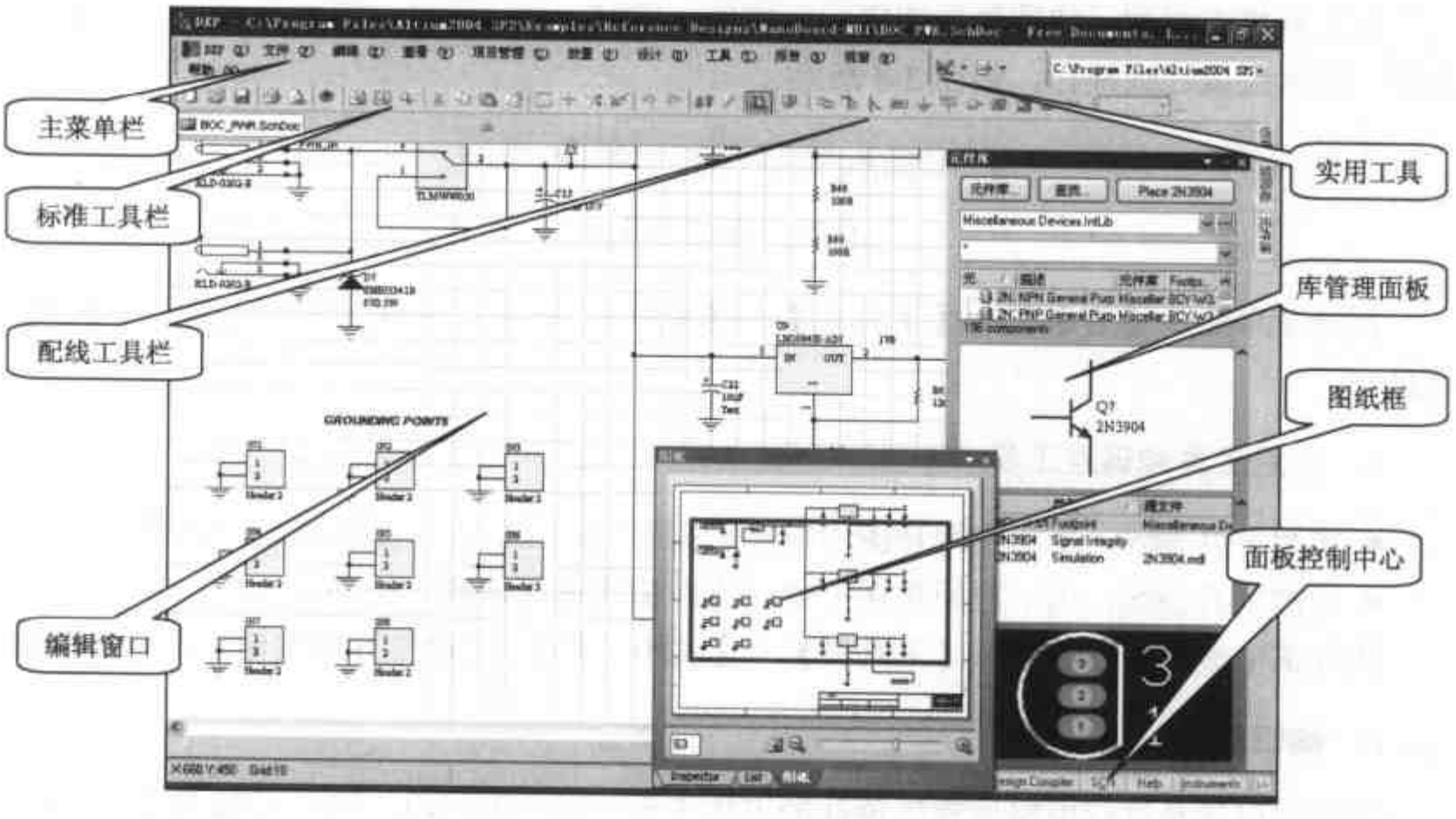


图 3-1　原理图编辑环境

下面我们简单介绍一下该编辑环境中的主要组成部分。

1．主菜单栏

前面讲过，Protel DXP 2004 SP2 设计系统对于不同类型的文件进行操作时，主菜单内容会发生相应的改变。在原理图编辑环境中，主菜单改变为如图 3-2 所示。在设计过程中，对原理图的各种编辑操作都可以通过菜单中相应的命令来完成。



图 3-2　原理图编辑环境主菜单栏

2. 标准工具栏

标准工具栏为用户提供了一些常用的文件操作快捷方式，如打印、缩放、复制、粘贴等，以按钮图标的形式表示出来，如图 3-3 所示。如果我们将鼠标放置并停留在某个按钮图标上，则该图标按钮所要完成的功能就会在图标下方提示出来，便于用户操作使用。



图 3-3　标准工具栏

执行菜单命令【查看】→【工具栏】→【原理图标准】，可以对该工具栏进行增减等操作，以便用户创建自己的个性工具栏。

3. 配线工具栏

该工具栏主要用于放置原理图中的元器件、电源、地、端口、图纸符号、未用管脚标志等，同时完成连线操作，如图 3-4 所示。

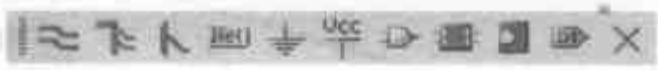


图 3-4　配线工具栏

执行菜单命令【查看】→【工具栏】→【配线】，可以打开或关闭该工具栏中的相关项目。

4. 实用工具和调准工具

- 实用工具  ：用于在原理图中绘制所需要的标注信息，不代表电气联系。
- 调准工具  ：用于对原理图中的元器件位置进行调整、排列。

执行菜单命令【查看】→【工具栏】→【实用工具】，可以打开或关闭这两个工具箱。

5. 编辑窗口

编辑窗口就是进行电路原理图设计的工作平台。在此窗口内，用户可以新画一个原理图，也可以对现有的原理图进行编辑和修改。

6. 元件库面板

在原理图绘制过程中，通过使用元件库面板，可以方便快捷地完成对元件库的各种操作，如搜索选择元器件、加载或卸载元件库、浏览库中元器件信息等。关于该面板的具体功能和使用，在后面会详细讲述。

7. 图纸框

图纸框用于显示目前编辑窗口中所显示的部分在整张原理图中的大小及位置，为设计者提供明确位置，以便能方便地找到所需要的部分。随着光标在原理图上的移动，当编辑窗口内容改变时，图纸框中的红色方框也随之移动，灵活指示选中部分在整个原理图中的位置。

8. 面板控制中心

用来开启或关闭各种工作面板。该面板控制中心与集成开发环境中的面板控制中心相比，增加了一项标签页【SCH】，如图 3-5 所示，用来启用在原理图编辑环境中要用到的【Filter】（过滤器）面板、【Inspector】（检查器）面板、【List】（列表）面板及图纸框等。



图 3-5　面板控制中心

3.3 图纸设置

在原理图绘制过程中，可以根据所要设计的电路图的复杂程度，首先对图纸进行设置。虽然在进入电路原理图编辑环境时，Protel DXP 2004 SP2 系统会自动给出默认的图纸相关参数，但是在大多数情况下，这些默认的参数不一定适合用户的要求，尤其是图纸尺寸的大小。用户可以根据设计对象的复杂程度来对图纸的大小及其他相关参数重新定义。

3.3.1 设置图纸大小

执行菜单命令【设计】→【文档选项】，或在编辑窗口内单击鼠标右键，在弹出的菜单中执行【选项】→【文档选项】或【文档参数】命令，将会打开一个【文档选项】对话框，如图 3-6 所示。

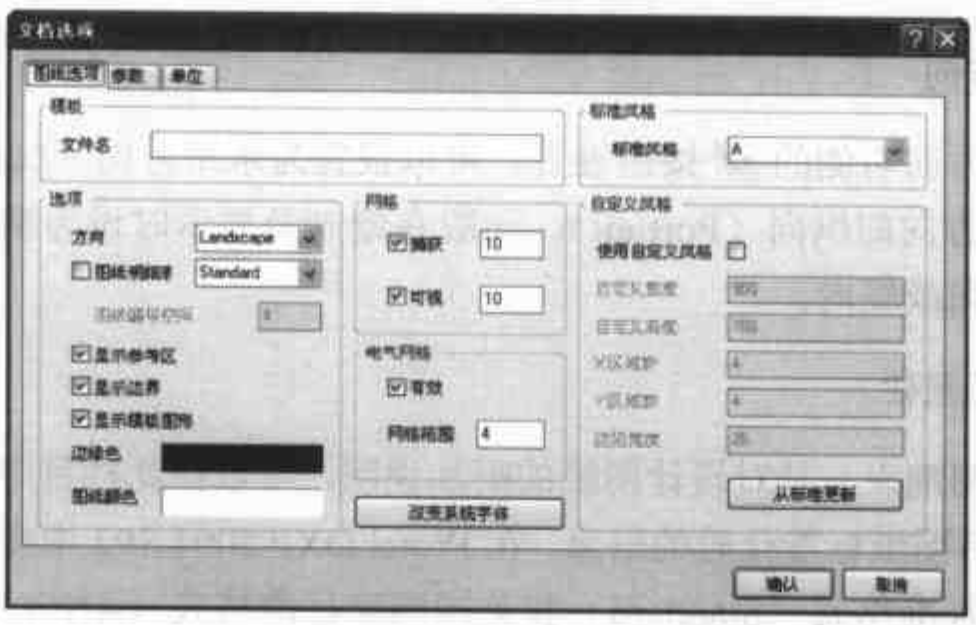


图 3-6 【文档选项】对话框

在该对话框中，有 3 个标签页：图纸选项、参数和单位。选择【图纸选项】标签，这个标签页的右半部分即为图纸大小设置部分。

对于图纸尺寸的大小，Protel DXP 2004 SP2 给出了 2 种设置方式：一种是标准风格，在这种格式中，单击其右边的 ▼ 按钮，在下拉列表框中可以选择已定义好的图纸标准尺寸，有公制图纸尺寸（A0~A4）、英制图纸尺寸（A~E）、OrCAD 标准尺寸（OrCAD A~OrCAD E）及其他格式（Letter、Legal、Tabloid 等）。选择后，单击对话框右下方的 从标准更新 按钮，将对目前的编辑窗口中的图纸尺寸进行更新。

另一种是自定义风格，选中【使用自定义风格】复选框，则自定义功能被激活，在 5 个文本框中可以分别输入自定义的图纸尺寸，包括：宽度、高度、*X* 轴参考坐标分格、*Y* 轴参考坐标分格及边框宽度。

对这两种图纸的设置方式，用户可以根据设计需要进行选择，系统默认的图纸格式为标准格式。

3.3.2 设置图纸方向、标题栏和颜色

在设计过程中，除了对图纸的尺寸大小进行设置外，往往还需要对图纸的其他选项进行设置。如图纸的方向、标题栏样式和图纸的颜色，等等，这些设置可以在图 3-6 左侧的【选项】区域中完成，如图 3-7 所示。



图 3-7 【选项】区域

1. 设置图纸方向

图纸方向通过方向右侧的 ▼ 按钮设置，可以设置为水平方向（Landscape）即横向，也可以设置为垂直方向即纵向（Portrait）。一般在绘制及显示时设为横向，在打印输出时可根据需要设为横向或纵向。

2. 设置图纸标题栏

图纸标题栏（明细表）是对设计图纸的附加说明，可以在此栏目中对图纸做简单的描述，也可以作为日后图纸标准化时的信息。在 Protel DXP 2004 SP2 中提供了两种预先定义好的标题栏格式：标准格式（Standard）和美国国家标准格式（ANSI）。选中【图纸明细

表】复选框，即可进行格式选择，相应的图纸编号功能被激活，可以对图纸编号。

3. 设置图纸颜色

图纸颜色的设置包括【边缘色】和【图纸颜色】两项设置。单击欲设置颜色的颜色框，会弹出如图 3-8 所示的【选择颜色】对话框。

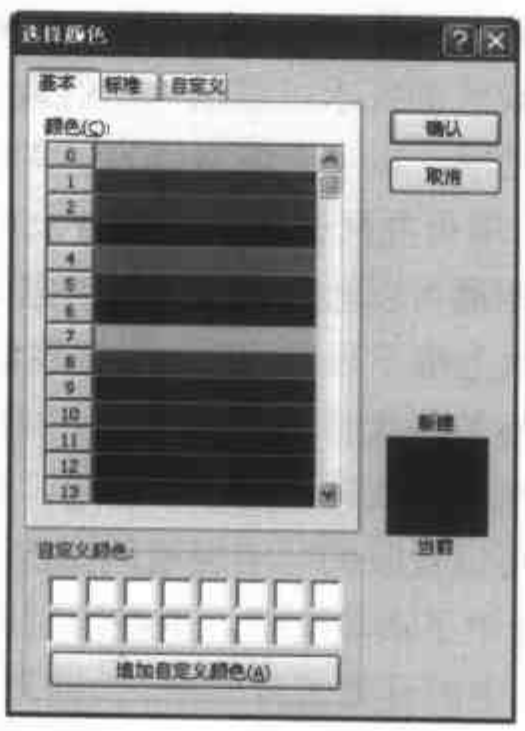


图 3-8 【选择颜色】对话框

在对话框中，可以选择 3 种设置颜色的方法：基本、标准和自定义。设置时，点击选定的颜色，会在【新建】栏中相应显示，确认后单击 确认 按钮完成设置。

4. 其他设置

在【选项】区域中，还有 3 个复选框，可进行与图纸有关的其他设置。

- 【显示参考区】：用来设置是否显示边框中的参考坐标。选中该复选框，则显示参考坐标，否则不显示。
- 【显示边界】：用来设置是否显示图纸边框。选中该复选框，则显示边框，否则不显示。当显示边框时，可用的绘图工作区会比较小，一般应考虑隐藏边框。
- 【显示模板图形】：用来设置是否显示模板上的图形、文字及专用字符串等。一般，为了显示自定义图纸的标题区块时会选中该复选框。

另外，在原理图的图纸上常常需要插入汉字或英文的标注，以及字体的类型、大小和形式等，可以在原理图编辑环境中进行设置。单击【选项】区域右侧的 改变系统字体 按钮，会打开字体设置对话框，用户就可以自行设置了。

3.3.3 网格设置

进入原理图编辑环境后，大家可能注意到了编辑窗口的背景是网格形的，这种网格就称为可视网格，是可以改变的。网格为元件的放置和线路的连接带来了极大的方便，使用

户可以轻松地排列元件和整齐地走线。在 Protel DXP 2004 SP2 中提供了 3 种网格：可视网格、捕获网格和电气网格。

在图 3-6 的设置对话框中，有一个【网格】区域用来对网格进行具体设置，如图 3-9 所示。

- 【捕获】复选框：用来启用捕获网格。所谓捕获网格，就是光标每次移动的距离大小。选中该复选框后，则光标移动时，以右边的设置值为基本单位，系统默认值为 10 个像素点，用户根据设计的要求可以输入新的数值改变光标的移动距离。若不选中该复选框，则光标移动时，以 1 个像素点为基本单位。
- 【可视】复选框：用来启用可视网格，即在图纸上可以看到的网格。选中该复选框后，则图纸上网格间的距离可以输入设置，系统默认值为 10 个像素点。若不选中该复选框，则表示在图纸上将不显示网格。根据系统的默认设置，【可视】值与【捕获】值相同，意味着光标的每次移动距离是 1 个网格。
- 【电气网格】：用来引导布线，该项设置非常有用，当我们进行画线操作或对元件进行电气连接时，此功能可以让我们非常轻松地捕捉到起始点或元器件的管脚。
- 【有效】复选框：如果选中了该复选框，则在绘制连线时，系统会以光标所在位置为中心，以【网格范围】中的设置值为半径，向四周搜索电气节点。如果在搜索半径内有电气节点，则光标将自动移到该节点上，并在该节点上显示一个亮圆点，搜索半径的数值用户可以设定。不选中该复选框，就取消了系统自动寻找电气节点的功能。

执行菜单命令【查看】→【网格】，弹出的菜单用于切换 3 种网格的启用状态，如图 3-10 所示。

选择【设定捕获网格】，可以输入捕获网格的数值。



图 3-9　网格区域

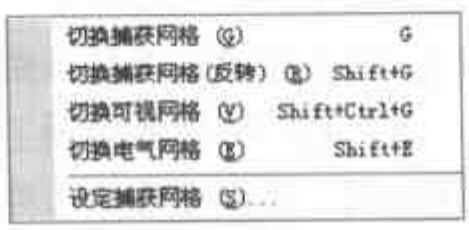


图 3-10　网格菜单



网格的灵活使用，可以使用户大致把握元件的放置位置和几何尺寸，提高设计速度和编辑效率。另外，电气网格的设置值应小于捕获网格的设置值，否则系统将不能准确捕获到电气节点。

3.3.4　设置图纸设计信息

图纸的设计信息记录了电路原理图的设计信息和更新记录。这项功能可以使用户更系

统、更有效地对自己设计的图纸进行管理。

在文档选项对话框中选择【参数】标签页，即可进入图纸设计信息的参数设置对话框，如图 3-11 所示。



图纸信息的输入和建立，对电路设计来说不是很重要，很多用户并不去建立，我们建议用户能够对此项进行设置。当设计项目中包含很多的图纸时，此项设置就显得非常有用了。

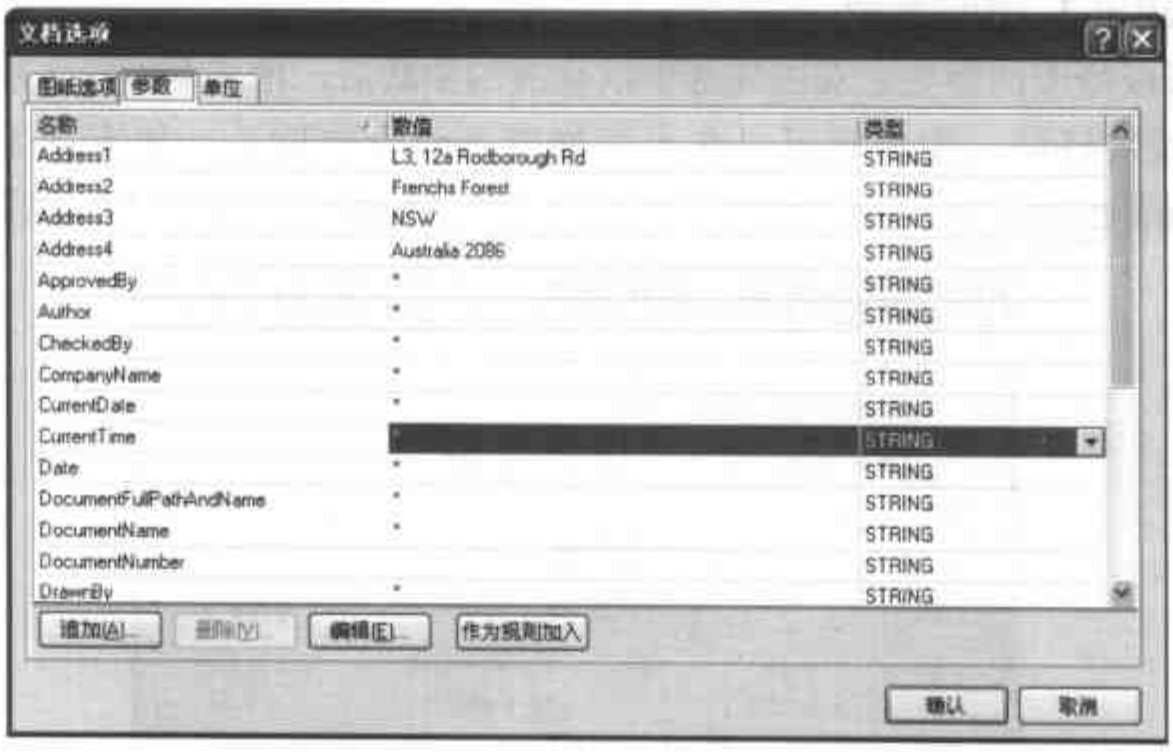


图 3-11　图纸设计信息参数设置对话框

在该对话框中可以设置很多选项，简单介绍如下。

- 【CurrentTime】：当前时间；
- 【CurrentDate】：当前日期；
- 【Time】：设置时间；
- 【Date】：设置日期；
- 【DocumentFullPathAndName】：设计项目文件名和完整路径；
- 【DocumentName】：文件名；
- 【ModifiedDate】：修改日期；
- 【ApprovedBy】：项目设计负责人；
- 【CheckedBy】：图纸校对者；
- 【Author】：图纸设计者；
- 【CompanyName】：公司名称；
- 【DrawnBy】：图纸绘制者；
- 【Engineer】：设计工程师；
- 【Orgnization】：设计机构名称；

- 【Address1】、【Address2】、【Address3】、【Address4】：设置地址；
- 【Title】：原理图标题；
- 【DocumentNumber】：文件编号；
- 【Revision】：设计图纸版本号；
- 【SheetNumber】：电路原理图编号；
- 【SheetTotal】：整个电路项目中原理图总数；
- 【Rule】：设计规则；
- 【ImagePath】：影像路径。

在欲填写或修改的参数上双击或选中欲修改的参数后，单击 编辑(E)... 按钮，会弹出相应的参数属性对话框，用户就可以在上面修改各个设定值了。如图 3-12 所示是填写【ModifiedDate】的对话框，在“数值”栏内填入修改日期，并选中【可视】复选框即可。

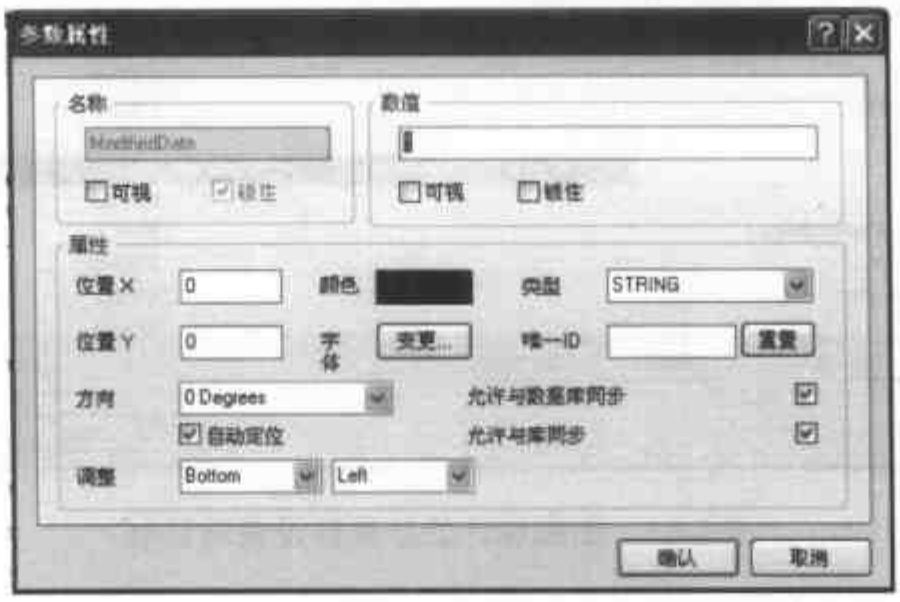


图 3-12 【参数属性】对话框

3.4 原理图工作环境设置

在原理图绘制过程中，其效率和正确性，往往与环境参数的设置有着密切的关系。参数设置得合理与否，直接影响到设计过程中软件的功能是否能充分发挥。

在 Protel DXP 2004 SP2 电路设计软件中，原理图编辑器的工作环境设置是由原理图优先设定对话框来完成的。

执行菜单命令：DXP(X) →【优先设定】，或者在编辑窗口内单击鼠标右键，在弹出的菜单中执行【选项】→【原理图优先设定】命令，将会打开原理图优先设定对话框，如图 3-13 所示。

该对话框中有 9 个标签页：【General】（常规设置）、【Graphical Editing】（图形编辑）、【Compiler】（编译器）、【AutoFocus】（自动聚焦）、【Grids】（网格）、【Break Wire】（切割连线）、【Default Units】（默认单位）、【Default Primitives】（默认图元）、【Orcad（tm）】（Orcad 端口操作）。下面对这 9 个标签页的具体设置进行说明。



图 3-13　原理图优先设定对话框（【General】标签页）

3.4.1　设置原理图的常规环境参数

电路原理图的常规环境参数设置通过【General】标签页来实现，如图 3-13 所示。

（1）【选项】区域

- 【正交方向拖动】：选中该复选框后，在原理图上拖动元器件时，与元器件相连接的导线只能保持 90° 的直角；若不选中该复选框，则与元器件相连接的导线可以呈现任意的角度。
- 【优化导线及总线】：选中该复选框后，在进行导线和总线的连接时，系统将自动选择最优路径，并且可以避免各种电气连线和非电气连线的相互重叠。此时，下面的【元件剪断导线】复选框也呈现可选状态。若不选中该复选框，则用户可以自己进行连线路径的选择。
- 【元件剪断导线】：选中该复选框后，会启动使用元器件切割导线的功能，即当放置一个元器件时，若元器件的两个管脚同时落在一根导线上，则该导线将被切割成两段，两个端点自动分别与元器件的两个管脚相连。
- 【放置后编辑有效】：选中该复选框后，在选中原理图中的文本对象时，如元器件的序号、标注等，两次单击后可以直接进行编辑、修改，而不必打开相应的对话框。
- 【CTRL + 双击打开图纸】：选中该复选框后，按下 Ctrl 键，同时双击原理图文档图标即可打开该原理图。
- 【转换交叉节点】：选中该复选框后，用户在画导线时，在重复的导线处自动连接并产生节点，同时终结本次画线操作。若没有选择此复选框，则用户可以随意覆盖已

经存在的连线，并可以继续进行画线操作。

- 【显示横跨】：选中此复选框后，则非电气连线的交叉处会以半圆弧显示出横跨状态。
- 【引脚方向】：选中该复选框后，点击元器件某一引脚时，会自动显示该引脚的编号及输入输出特性等。
- 【图纸入口方向】：选中该复选框后，在顶层原理图的图纸符号中会根据子图中设置的端口属性显示是输出端口、输入端口或其他性质的端口。图纸符号中相互连接的端口部分则不跟随此项设置改变。
- 【端口方向】：选中该复选框后，端口的样式会根据用户设置的端口属性显示是输出端口、输入端口或其他性质的端口。
- 【未连接的从左到右】：选中该复选框后，由子图生成顶层原理图时，左右可以不进行物理连接。

（2）【剪贴板和打印时包括】选项组

- 【非 ERC 标志】：选中该复选框后，则在复制、剪切到剪贴板或打印时，均包含图纸的忽略 ERC 检查符号。
- 【参数组】：选中该复选框后，则使用剪贴板进行复制操作或打印时，包含元器件的参数信息。

（3）【放置时自动增量】选项组

用来设置元件标识序号及引脚号的自动增量数。

- 【主增量】选项：用来设置在原理图上连续放置同一种元件时，元件标识序号的自动增量数，系统默认值为 1。
- 【次增量】选项：用来设定创建原理图符号时，引脚号的自动增量数，系统默认值为 1。

（4）【默认】选项组

用来设置默认的模板文件。可以单击右边的 浏览... 按钮来选择模板文件，选择后，模板文件名称将出现在【模板】文本框中，每次创建一个新文件时，系统将自动套用该模板。也可以单击 清除 按钮清除已选择的模板文件。如果不需要模板文件，则【模板】文本框中显示“No Default Template Name”。

（5）【字母/数字后缀】选项组

用来设置某些元件中复含多个相同子部件的标识后缀，每个子部件都具有独立的物理功能。在放置这种复合元件时，其内部的多个子部件通常采用“元件标识：后缀”的形式来加以区别。

- 【字母】：选中该单选按钮，子部件的后缀以字母表示，如 U：A、U：B 等。
- 【数字】：选中该单选按钮，子部件的后缀以数字表示，如 U：1、U：2 等。

（6）【引脚间距】选项组

- 【名称】：用来设置元器件的引脚名称与元器件符号边缘之间的距离，系统默认值为 5mil。

- 【编号】：用来设置元器件的引脚编号与元器件符号边缘之间的距离，系统默认值为8mil。

（7）【默认电源元件名】选项组

- 【电源地】：用来设置电源地的网络标签名称，系统默认为“GND”。
- 【信号地】：用来设置信号地的网络标签名称，系统默认为“SGND”。
- 【接地】：用来设置大地的网络标签名称，系统默认为“EARTH”。

（8）【用于过滤和选择的文档范围】选项组

用来设置过滤器和执行选择功能时默认的文件范围，有两个选项。

- 【Current Document】（当前文档）：表示仅在当前打开的文档中使用。
- 【Open Document】（所有文件）：表示在所有打开的文档中都可以使用。

（9）【默认空白图纸尺寸】选项组

用来设置默认的空白原理图的尺寸大小，可以单击 按钮选择设置，并在旁边给出了相应尺寸的具体绘图区域范围，帮助用户选择。

3.4.2　设置图形编辑的环境参数

图形编辑的环境参数设置通过【Graphical Editing】标签页来完成，如图 3-14 所示，主要用来设置与绘图有关的一些参数。

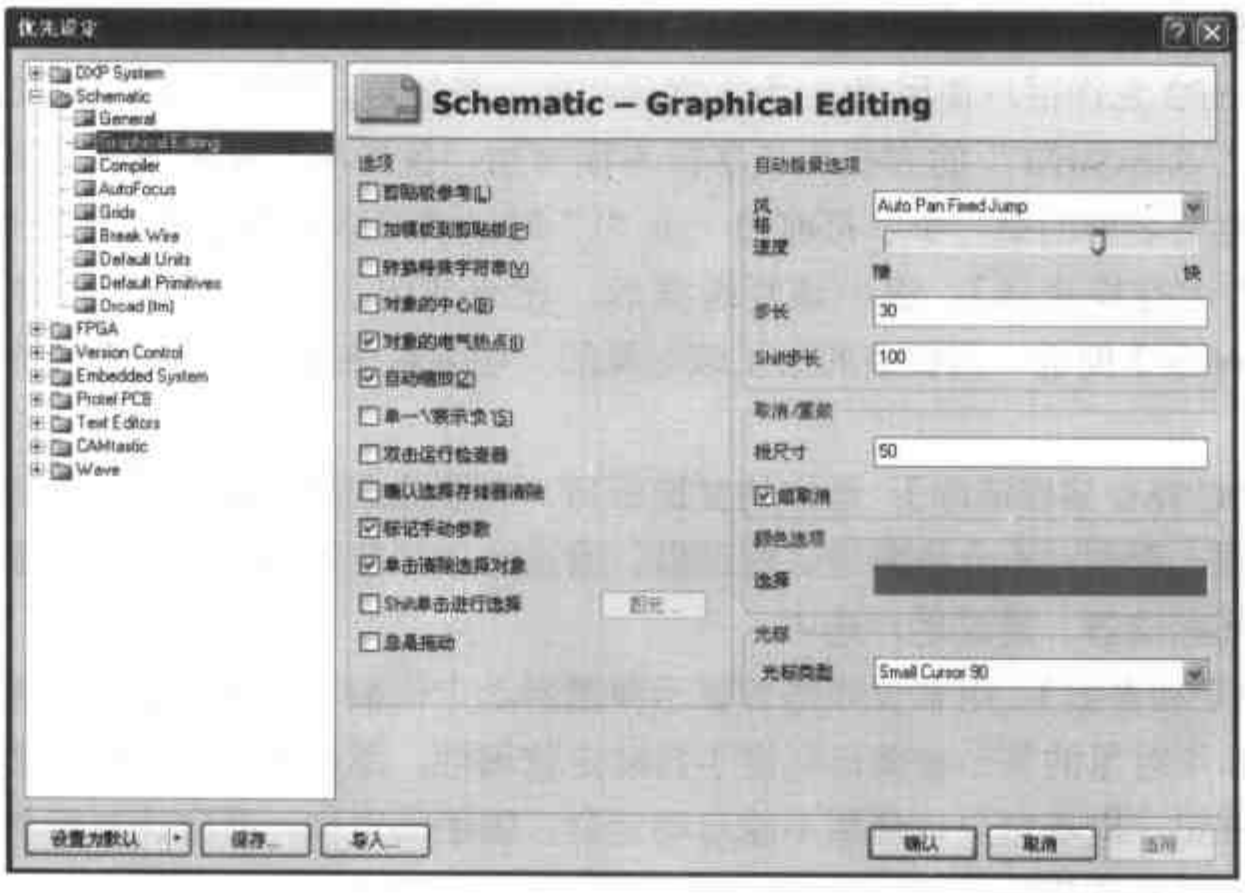


图 3-14 【Graphical Editing】标签页

（1）【选项】区域

- 【剪贴板参考】：选中该复选框后，在复制或剪切选中的对象时，系统将提示确定一个参考点。建议用户选中。

- 【加模板到剪贴板】：选中该复选框后，用户在执行复制或剪切操作时，系统将会把当前文档所使用的模板一起添加到剪贴板中，所复制的原理图包含整个图纸。建议用户不必选中。
- 【转换特殊字符串】：选中该复选框后，用户可以在原理图上使用特殊字符串，显示时会转换成实际字符串，否则将保持原样。
- 【对象的中心】：选中该复选框后，移动元件时，光标将自动跳到元件的参考点上（元件具有参考点时）或对象的中心处（对象不具有参考点时）。若不选中该复选框，则移动对象时光标将自动滑到元件的电气节点上。
- 【对象的电气热点】：选中该复选框后，当用户移动或拖动某一对象时，光标自动滑动到离对象最近的电气节点（如元件的引脚末端）处。建议用户选中。



如果想实现选中【对象的中心】复选框后的功能，应取消选择【对象的电气热点】复选框，否则，移动元件时，光标仍然会自动滑到元件的电气节点处。

- 【自动缩放】：选中该复选框后，则在插入元器件时，电路原理图可以自动地实现缩放，调整出最佳的视图比例。建议用户选中。
- 【单一‘\’表示‘负’】：一般在电路设计中，我们习惯在管脚的说明文字顶部加一条横线表示该管脚低电平有效，在网络标签上也采用此种标识方法。Protel DXP 2004 SP2 允许用户使用“\”为文字顶部加一条横线，例如，RESET 低有效，可以采用“\R\E\S\E\T”的方式为该字符串顶部加一条横线。选中该复选框后，只要在网络标签名称的第一个字符前加一个“\”时，该网络标签名将全部被加上横线。
- 【双击运行检查器】：选中该复选框后，在原理图上双击某个对象时，可以打开【Inspector】面板，面板上列出了该对象的一切参数信息，用户可以查询，也可以修改。
- 【确定选择存储器清除】：选中该复选框后，在清除选择存储器时，将出现一个确认对话框；否则，不会出现确认对话框。通过这项功能的设定可以防止由于疏忽而清除选择存储器。建议用户选中。
- 【标记手动参数】：用来设置是否显示参数自动定位被取消的标记点。选中该复选框后，如果对象的某个参数已取消了自动定位属性，那么在该参数的旁边会出现一个点状标记，提示用户该参数不能自动定位，需手动定位，即应该与该参数所属的对象一起移动或旋转。
- 【单击清除选择对象】：选中该复选框后，通过单击原理图编辑窗口内的任意位置，就可以解除对某一对象的选中状态，不需要再使用菜单命令或者工具栏上的 按钮来取消。建议用户选中。
- 【Shift 单击进行选择】：选中该复选框后，只有在按下 Shift 键时，单击鼠标才能选

中图元。此时，右边的 图元... 按钮被激活，单击 图元... 按钮，弹出如图 3-15 所示的对话框，可以设置哪些图元只有在按下 Shift 键时，单击鼠标才能选择。使用这项功能会使原理图的编辑很不方便，建议用户不必选中，直接单击选取图元即可。



图 3-15　Shift 单击选择图元

- 【总是拖动】：选中该复选框后，移动某一选中的图元时，与其相连的导线随之被拖动，保持连接关系；若不选中该复选框，则移动图元时，与其相连的导线不会被拖动。

（2）【自动摇景选项】选项组

该选项组主要用来设置系统的自动摇景功能，即当光标在原理图上移动时，系统会自动移动原理图，以保证光标指向的位置进入可视区域。

- 【风格】：用来设置系统自动摇景的模式，有 3 种选择：【Atuo Pan Off】（关闭自动摇景）、【Auto Pan Fixed Jump】（按照固定步长自动移动原理图）、【Auto Pan Recenter】（移动原理图时，以光标位置作为显示中心）。系统默认为【Auto Pan Fixed Jump】。
- 【速度】：通过拖动滑块，设定原理图移动的速度。滑块越向右，速度越快。
- 【步长】：设置原理图每次移动时的步长。系统默认值为 30，即每次移动 30 个像素点。数值越大，图纸移动越快。
- 【Shift 步长】：用来设置在按住 Shift 键的情况下，原理图自动移动时的步长。一般该栏的值要大于【步长】的值，这样在按住 Shift 键时可以加快图纸的移动速度，系统默认值为 100。

（3）【取消/重做】选项组

【栈尺寸】：用来设置可以取消或重复操作的最深堆栈数，即次数的多少。理论上，取消或重复操作的次数可以无限多，但次数越多，所占用的系统内存就越大，会影响编辑操作的速度。一般设定为 30 即可。

（4）【颜色选项】

【选择】：用来设置所选中对象的颜色。点击相应的颜色栏，会弹出如图 3-8 所示的【选择颜色】对话框，用户可以自行设置。

（5）【光标】选项

该选项主要用来设置光标的类型。

【光标类型】：光标的类型有 4 种选择：“Large Cursor 90”（长十字形光标）、“Small Cursor 90”（短十字形光标）、“Small Cursor 45”（短 45° 交错光标）、“Tiny Cursor 45”（小 45° 交错光标）。系统默认为“Small Cursor 90”。

3.4.3　设置编译器的环境参数

利用 Protel DXP 2004 SP2 的原理图编辑器绘制好电路原理图以后，并不能立即把它传

送到 PCB 编辑器中，以生成 PCB 印制电路板文件。因为实际应用中的电路设计都比较复杂，一般或多或少都会有一些错误或者疏漏之处。Protel DXP 2004 SP2 提供了编译器这个强大的工具，系统根据用户的设置，会对整个电路图进行电气检查，对检测出的错误生成各种报表和统计信息，帮助用户进一步修改和完善自己的设计工作。

编译器的环境设置通过【Compiler】标签页来完成，如图 3-16 所示。

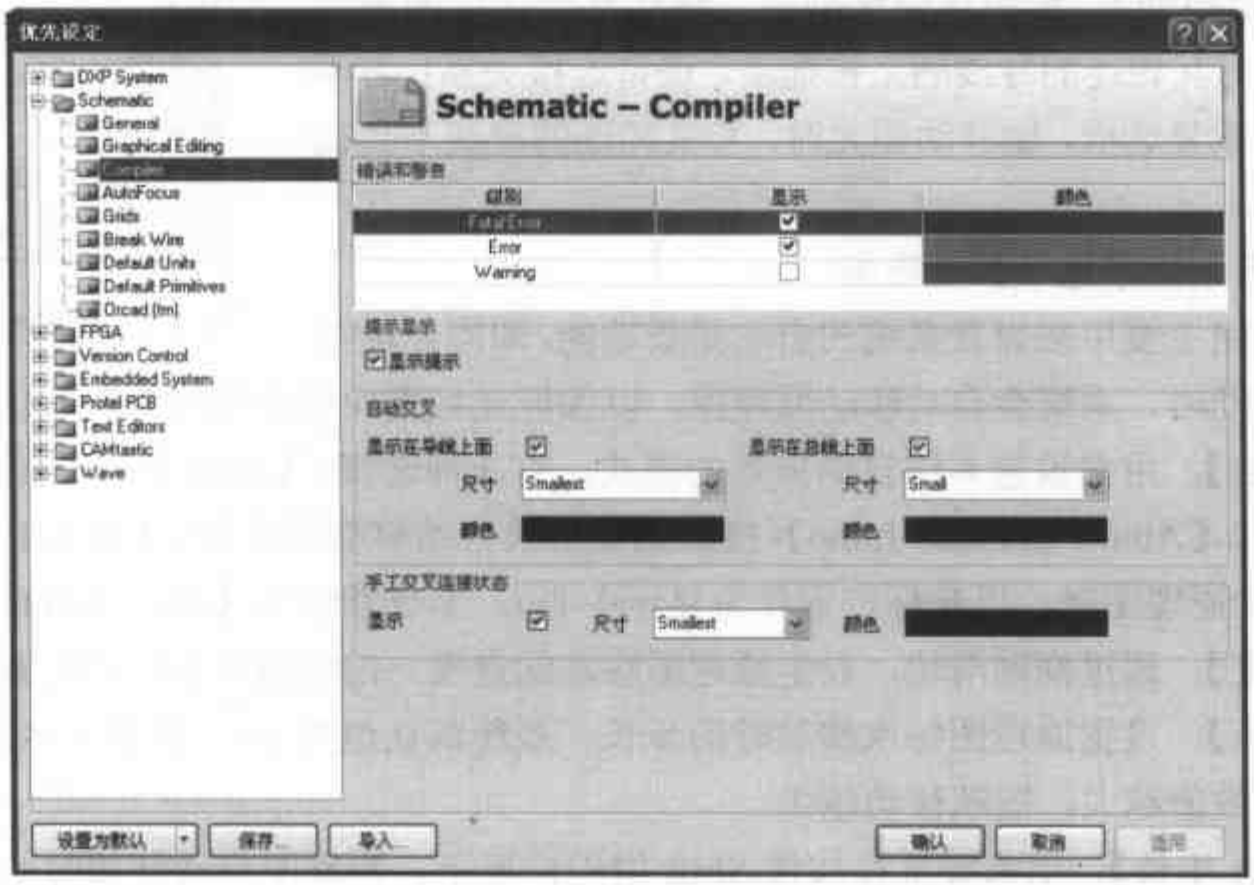


图 3-16 【Compiler】标签页

（1）【错误和警告】选项

用来设置对于编译过程中可能发现的错误，是否在原理图中用不同的颜色加以标示。错误有 3 种级别，由高到低为：【Fatal Error】（致命错误）、【Error】（错误）、【Warning】（警告），对这 3 种错误，用户可以在相应的复选框中选择是否显示，以及显示时的颜色。一般来说，错误的级别越高，相应的颜色应越深。采用系统默认的颜色即可。

（2）【提示显示】选项

选中下面的【显示提示】复选框，则系统在编译过程中会给出相应的错误提示。

（3）【自动交叉】选项组

在电路原理图中，用来设置在导线的“T”字型连接处，系统自动添加电气节点的显示方式，有 2 个复选框。

- 【显示在导线上面】：选中该复选框后，导线上的“T”字型连接处显示电气节点。电气节点的大小用【尺寸】设置，有 4 种选择：【Smallest】（最小）、【Small】（小）、【Medium】（中等）、【Large】（大）；电气节点的颜色，则通过单击【颜色】右侧的颜色框来设置。
- 【显示在总线上面】：选中该复选框后，总线上的“T”字型连接处显示电气节点。电气节点的大小和颜色设置同上。

（4）【手工交叉连接状态】选项

在电路原理图中，用来设置手动添加电气节点的显示方式。可以选择是否显示，以及显示时的大小和颜色等，操作同上。

3.4.4　原理图的自动聚焦设置

在 Protel DXP 2004 SP2 系统中，提供了一种自动聚焦功能，能够根据原理图中的元件或对象所处的状态（连接或未连接），分别进行显示，便于用户直观快捷地查询或修改。该功能的设置通过【AutoFocus】标签页来完成，如图 3-17 所示。

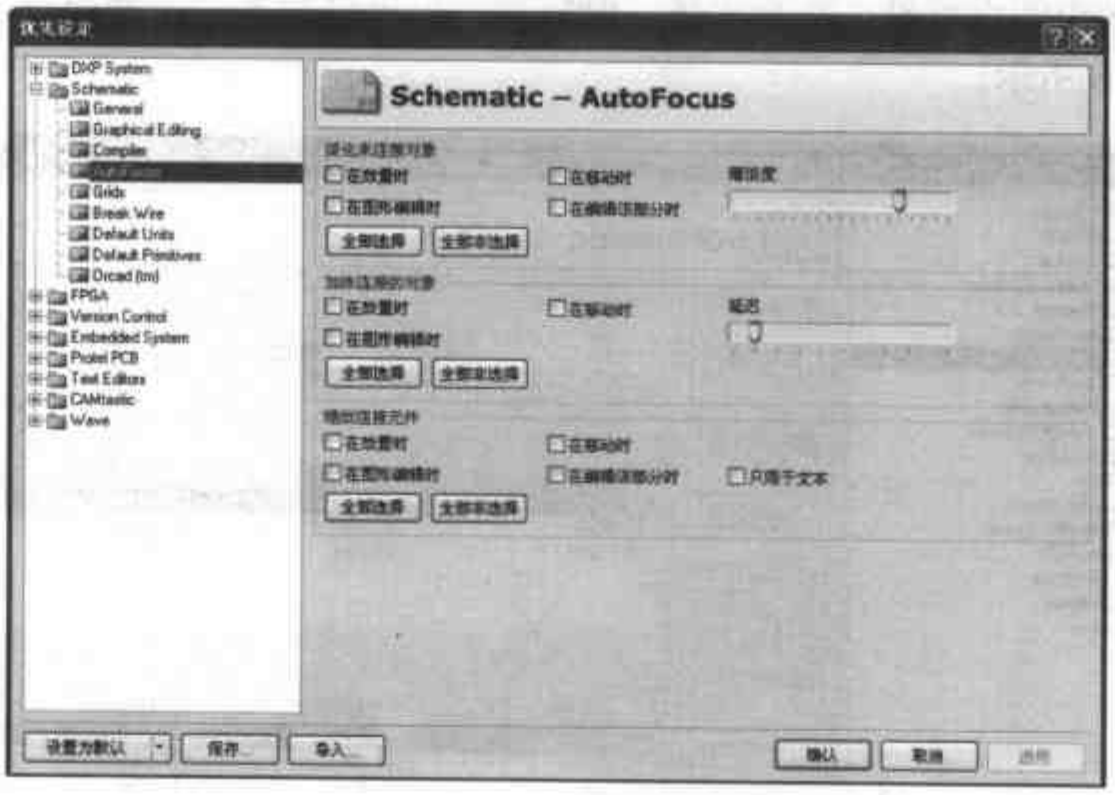


图 3-17　【AutoFocus】标签页

（1）【淡化未连接对象】选项组

用来对未连接的元件或图元淡化显示进行设置。有 4 种情况可以选择：【在放置时】、【在移动时】、【在图形编辑时】、【在编辑该部分时】。单击 全部选择 按钮，可以全部选中；单击 全部非选择 按钮，可以全部不选。淡化显示的程度可以用右侧的暗淡度滑块进行调节，滑块越向右，淡化程度越强。

（2）【加浓连接的对象】选项组

用来对连接的元件或图元加强显示进行设置。有 3 种情况可以选择：【在放置时】、【在移动时】、【在图形编辑时】。同样，单击 全部选择 按钮，可以全部选中；单击 全部非选择 按钮，可以全部不选。加强显示的时间可以用右侧的延迟滑块进行设置，滑块越向右，加强显示的时间越长。



Protel DXP 2004 SP2 的淡化和加浓特性为用户提供了非常智能可亲的编辑环境，当用户在原理图设计过程中选择需要进行的工作后，其他不相关的信息、元器件均被淡化，突出显示当前工作，人机交互环境智能且友好。

（3）【缩放连接元件】选项组

用来对连接的元件或图元进行缩放设置。有 4 种情况可以选择：【在放置时】、【在移动时】、【在图形编辑时】、【在编辑该部分时】。当选中第 4 种情况即【在编辑该部分时】时，旁边的【只限于文本】复选框被激活，可以选择在线编辑是仅限于文本还是不仅仅限于文本。同样，单击 全部选择 按钮，可以全部选中；单击 全部非选择 按钮，可以全部不选。

3.4.5 原理图的网格设置

前面我们已经提到过，网格在原理图的绘制过程中有着相当重要的作用。对于各种网格，除了数值大小的设置外，还有形状、颜色等，也可以设置，主要通过【Grids】标签页完成，如图 3-18 所示。

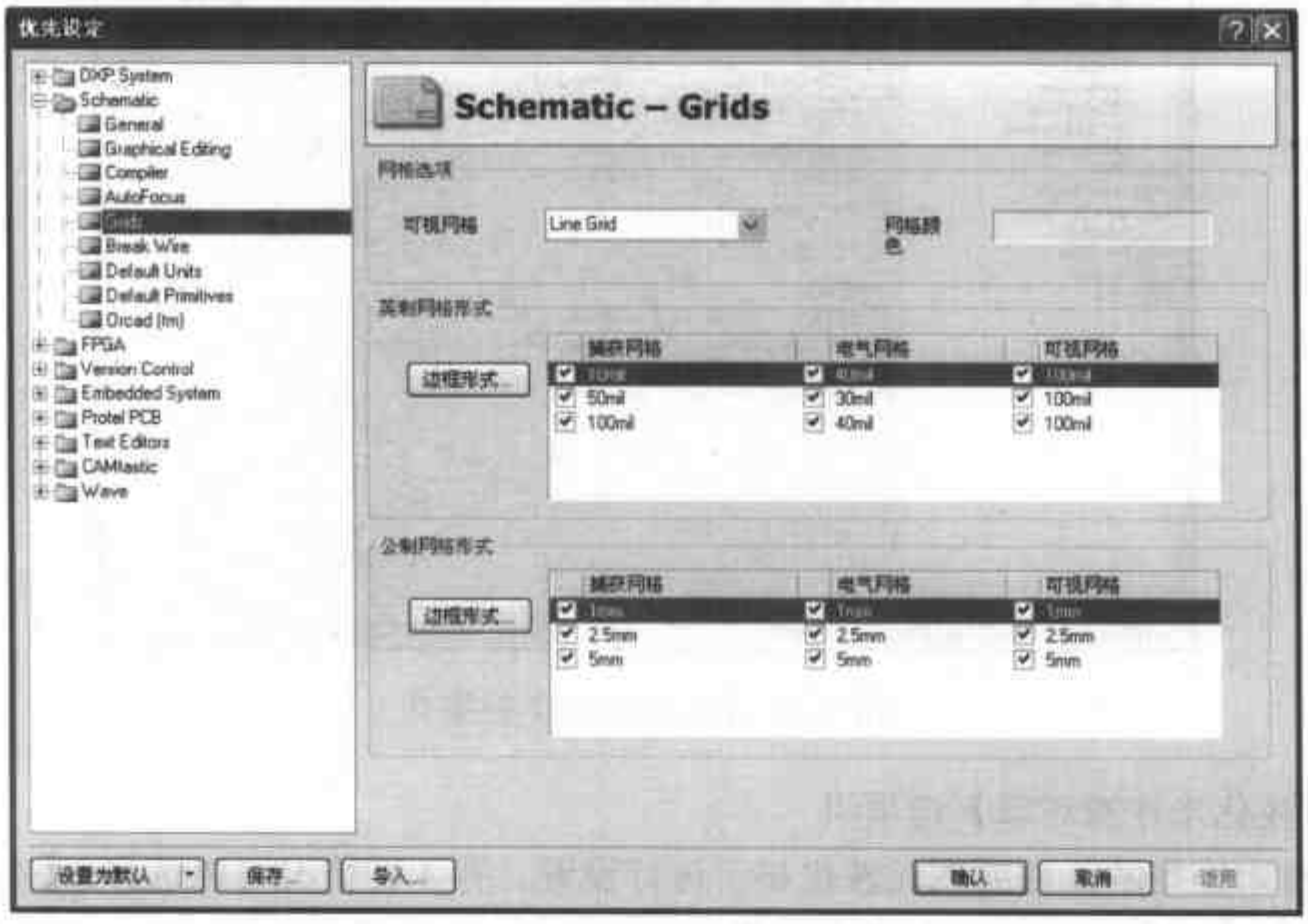


图 3-18 【Grids】标签页

（1）【网格选项】

用来设置网格的形状和颜色。

- 【可视网格】：有两种选择，即“Line Grid”（线网格）和“Dot Grid”（点网格）。
- 【网格颜色】：单击颜色栏，可以进行选择设置。

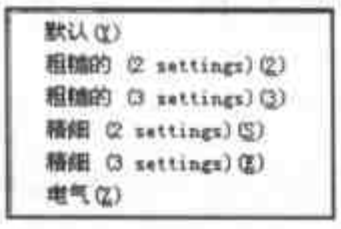


图 3-19 边框形式菜单

（2）【网格形式】

网格形式有英制与公制之分。单击 边框形式... 按钮，会弹出一个小菜单供用户选择，如图 3-19 所示。对应于每一种边框形式，捕获网格、电气网格、可视网格都有系统的默认设置值，用户可点击修改。

3.4.6　原理图的连线切割设置

在原理图编辑环境中，在菜单项【编辑】的级联菜单中，或在编辑窗口单击鼠标右键弹出的快捷菜单中，都提供了一项【剪断配线】命令，用于对原理图中的各种连线进行切割、修改。

我们在设计电路的过程中，往往需要擦除某些多余的线段，如果连接线条较长或连接在该线段上的元器件数目较多，我们不希望删除整条线段，而此项功能使用户在设计原理图过程中更加灵活。

与该命令有关的一些参数通过原理图优先设定对话框中的【Break Wire】标签页来设置，如图 3-20 所示。

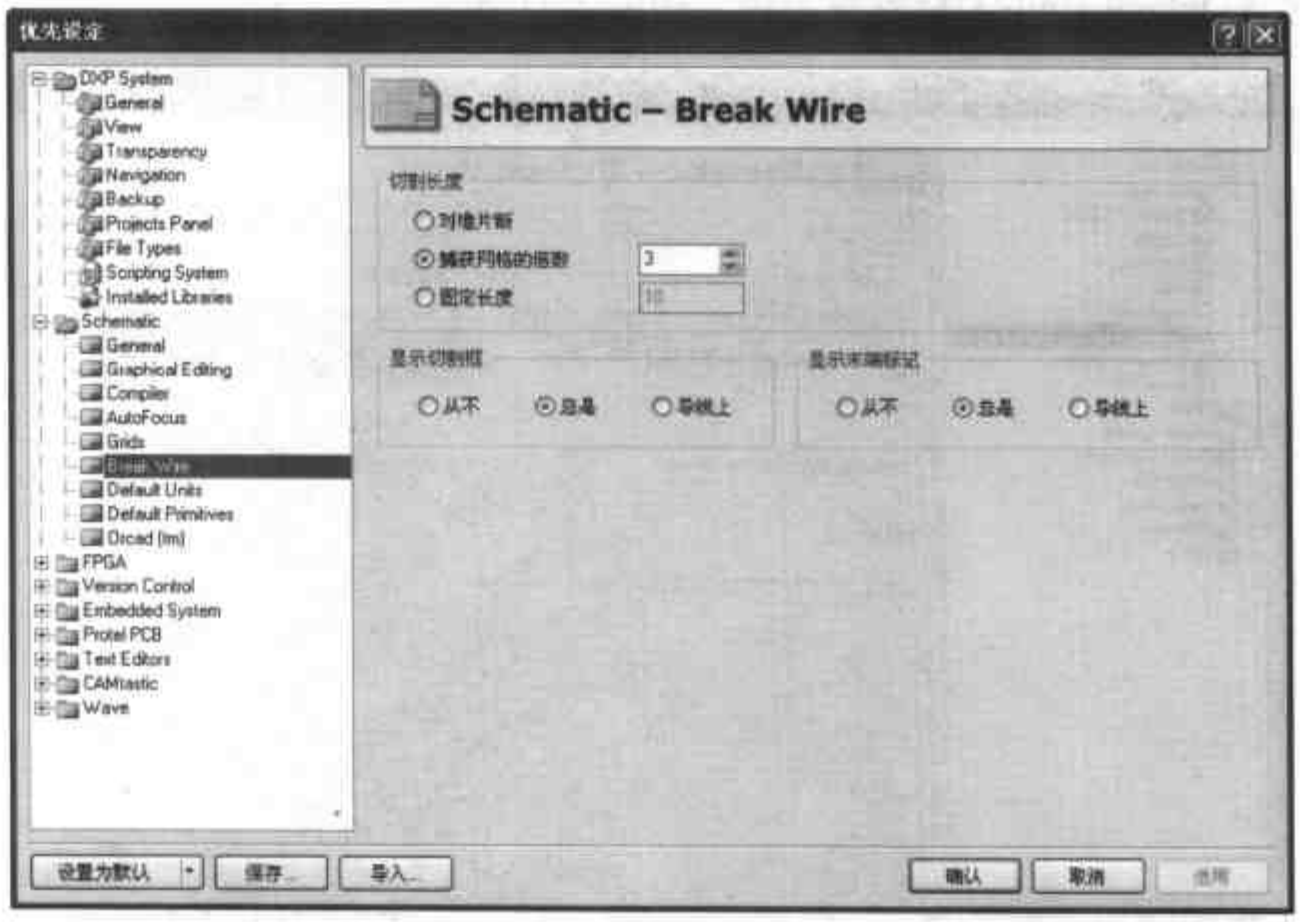


图 3-20 【Break Wire】标签页

（1）【切割长度】选项组

用来设置每次执行【剪断配线】命令时，在导线上切割的线段长度，有 3 种选择。

- 【对准片断】：选择该项后，则执行【剪断配线】命令时，光标所在的导线被整段切除。
- 【捕获网格的倍数】：选择该项后，则执行【剪断配线】命令时，导线上每次被切割的线段长度都是网格大小的整数倍。倍数的多少，可以在右边的数字栏中选择，最大为 10 倍，最小为 2 倍。
- 【固定长度】：选择该项后，则每次执行【剪断配线】命令时，导线上被切割的线段长度都是固定的，用户可以在右边的数字栏中自行输入设置固定长度值。

（2）【显示切割框】选项

用来设置执行【剪断配线】命令时，是否显示切割框。切割框是一个小方框，可以把要切割的线段包围在内，明确标示出要切割的导线范围，以便提醒用户，防止误切。有 3 种选择，即“从不”、“总是”、“导线上”。

（3）【显示末端标记】选项

用来设置执行【剪断配线】命令后，是否仍显示导线的末端标记。有 3 种选择，即“从不”、“总是”、“导线上”。

3.4.7 原理图默认单位设置

在原理图绘制中，使用的单位系统可以是英制单位系统，也可以是公制单位系统，具体设置通过【Default Units】标签页完成，如图 3-21 所示。

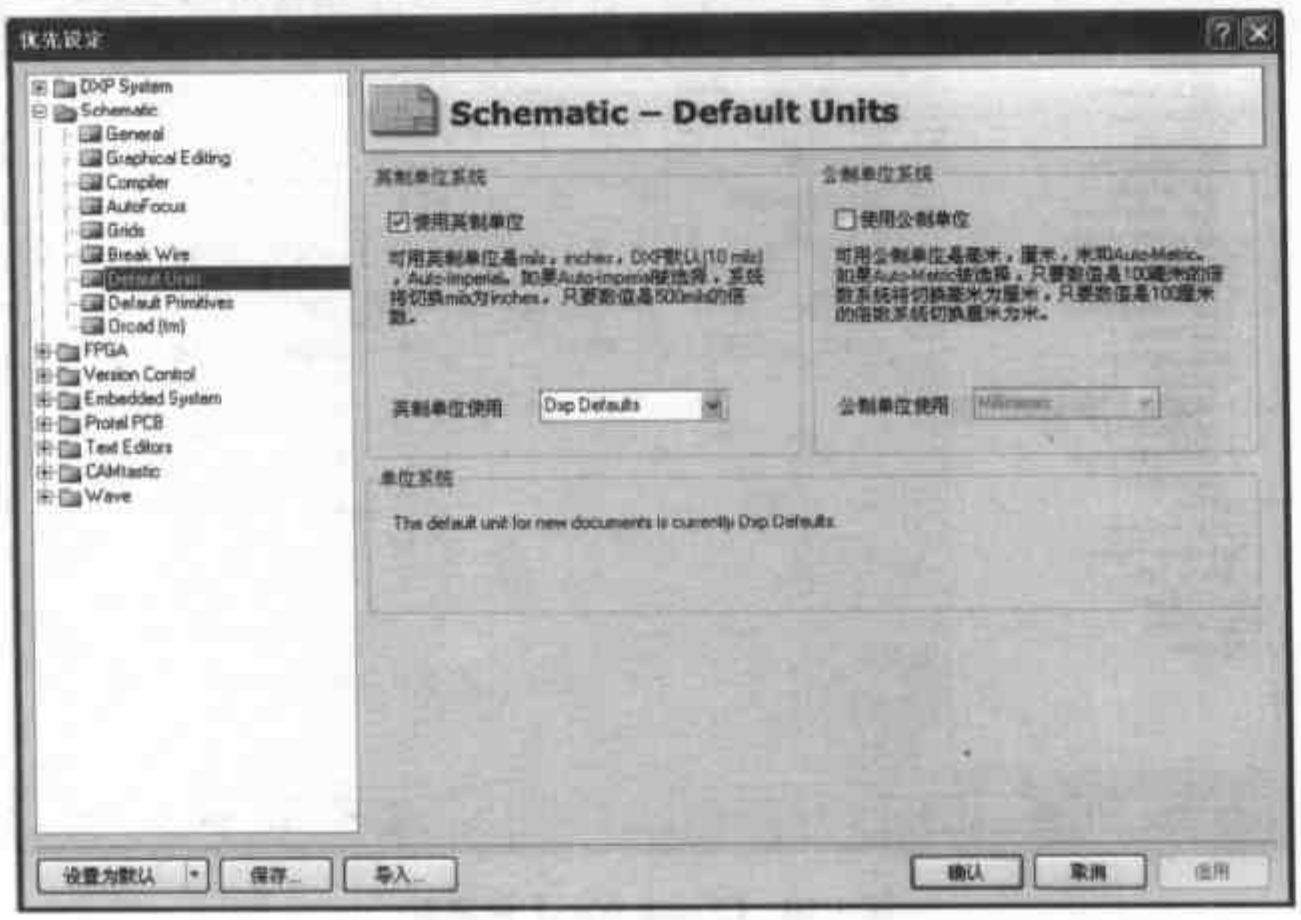


图 3-21 【Default Units】标签页

- 【英制单位系统】：有 4 种选择，即“Mils”、“Inches”、“DXP Defaults”、“Auto-Imperial”。
- 【公制单位系统】：有 4 种选择，即“Millimeters”、“Centimeters”、“Meters”、“Auto-Metric”。

对于每一种选择，在下面都有相应的说明，在此不再赘述。

3.4.8 设置原理图中的图元默认值

【Default Primitives】标签页（图 3-22）用来设定原理图编辑时常用图元的原始默认值。这样，在执行各种操作时，如图形绘制、元器件插入等，就会以所设置的原始默认值为基

准进行操作，简化了编辑过程。



图 3-22 【Default Primitives】标签页

（1）【图元表】选项组

用来选择进行原始默认值设置的图元类别。

- 【All】：表示所有类别。选择该项后，在下面的【图元】列表框中将列出所有的图元。
- 【Wiring Objects】（配线图元）：表示使用原理图编辑器中的配线工具栏所绘制的各种图元，包括：总线、导线、节点、网络标签、图纸符号等。选择该项后，在下面的【图元】列表框中将列出这些图元名称。
- 【Drawing Objects】（实用图元）：表示使用原理图编辑器中的实用工具所绘制的各种非电气对象，包括：圆弧、贝塞尔曲线、椭圆、矩形、文本框等。选择该项后，在下面的【图元】列表框中将列出这些图元名称。
- 【Sheet Symbol Objects】（图纸符号图元）：表示在层次电路图中与子图有关的图元，包括：图纸符号、图纸符号标识、图纸符号文件名等。选择该项后，在下面的【图元】列表框中将列出这些图元名称。
- 【Library Objects】（库图元）：表示与库元件有关的图元，包括 IEEE 符号、元件引脚等。选择该项后，在下面的【图元】列表框中将列出这些图元名称。
- 【Other】（其他图元）：表示上述类别中所未能包含的可放置图元。

（2）【图元】列表框

在上面的【图元表】下拉列表中选择了图元类别后，在该列表框中将对应列出该类别中的所有具体图元，供用户选择。对其中的任一图元都可以进行原始属性编辑或复位到安装时的状态。

选中某一图元，单击 编辑值(V)... 按钮，或直接双击该图元，会弹出相应的图元属性设置对话框。不同的图元，其属性设置对话框会有较大的差别，如图 3-23 所示，是【Library Objects】类别中的图元“IEEE Symbol”属性设置对话框。

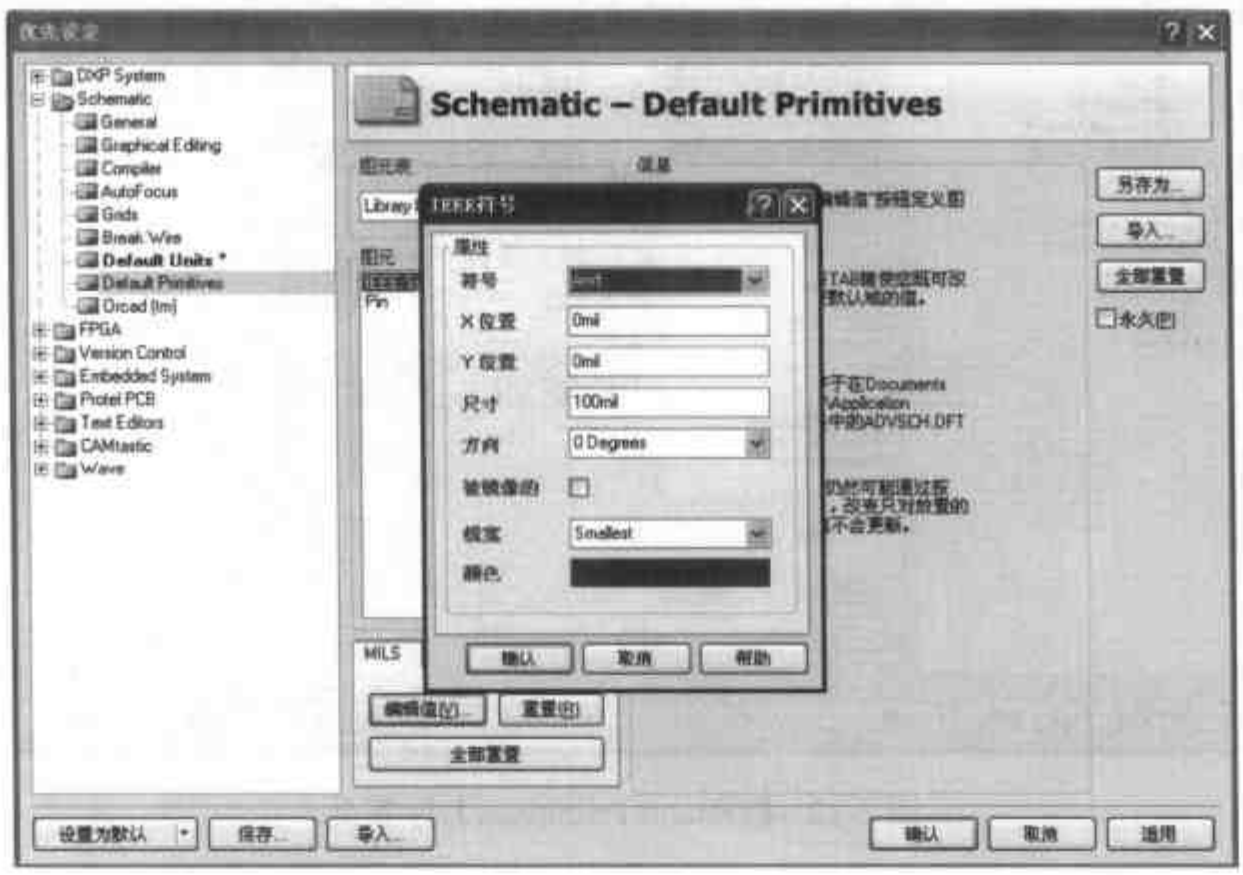


图 3-23　IEEE Symbol 属性设置对话框

在该对话框内，可以修改或设定有关参数，如符号名称、*X* 轴位置、*Y* 轴位置、大小、方向、线宽、颜色等，设定完毕单击 确认 按钮返回。

在列表框中选中一个图元，单击 重置(R) 按钮，则可以将图元的属性复位到安装时的状态。

在【Default Primitives】标签页中，还有 3 个功能按钮和 1 个复选框。

- 另存为...：保存默认原始设置。单击该按钮，会弹出一个文件目录浏览对话框，可以将用户当前设定的图元默认参数以文件的形式保存到合适的位置，文件保存的格式为“*.DFT”，以后可以重新进行加载。
- 导入...：加载默认原始设置。单击该按钮，同样会弹出一个文件目录浏览对话框，用户可以选择一个以前保存过的默认原始设置文件（“*.DFT”），单击 打开(O) 按钮进行加载，把当前图元的默认参数设定为保存该文件时的状态。
- 全部重置：恢复默认原始设置。单击该按钮，可以使所有图元的属性都复位到安装时的原始状态。
- 【永久】复选框：选中该复选框后，在原理图编辑环境下放置一个图元时，在按下 Tab 键所调出的图元属性对话框中，只能改变当前放置图元的属性，当再次放置该图元时，其属性还是原始属性，与前次放置时的改变无关。若不选中该复选框，则当再次放置图元时，其属性则保持为前次放置时的状态。建议用户选中。



【永久】复选框非常有用，在使用 Protel DXP 2004 SP2 时，每个人都会根据自己使用习惯，来设置包括字体样式等不同的参数。当我们对所有的项目进行设置后，可另存为一个“*.DFT”文件，以备再次使用 Protel DXP 2004 SP2 时不用再一一设置。

3.4.9　设置 Orcad 的环境参数

与 Orcad 文件选项有关的设置可以通过【Orcad（tm）】标签页完成，如图 3-24 所示。

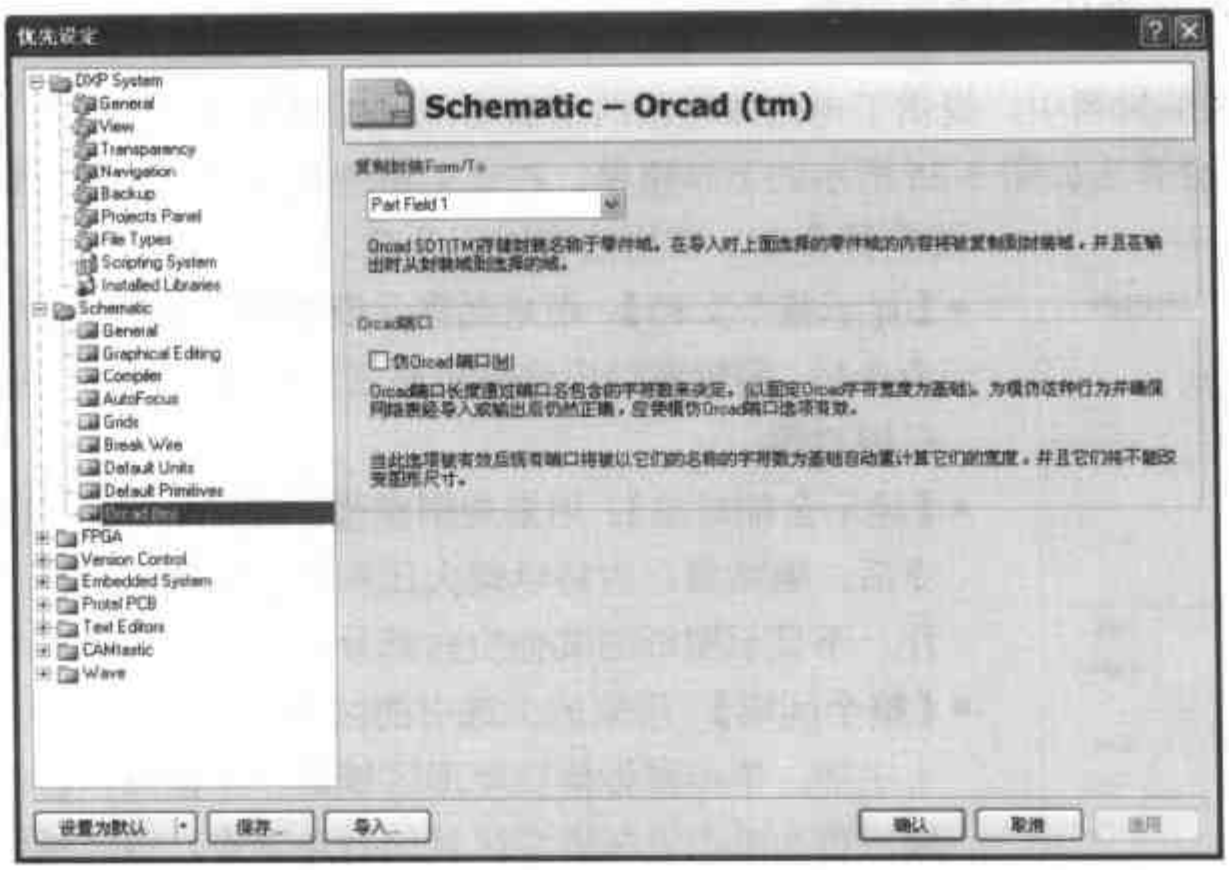


图 3-24 【Orcad（tm）】标签页

（1）【复制封装 From/To】列表框

用来设置元件的 PCB 封装信息的导入/导出。在下拉列表框中有 9 个选项，包括【Part Field 1】~【Part Field 8】（零件域 1 到零件域 8）及【Ignore】（取消）。

在 Orcad 格式文件中，“Part Field”中存放了有关元件 PCB 封装的所有信息。当选择了“Part Field 1~Part Field 8”中的一个选项时，表示可以将相应零件域中的 PCB 封装信息复制到 Protel DXP 2004 SP2 的封装域中（导入时），或者将 Protel DXP 2004 SP2 的封装域中的 PCB 封装信息复制到 Orcad 的相应零件域中（输出时）。

如果选择了【Ignore】，则表示不进行 PCB 封装信息的复制。

（2）【Orcad 端口】选项

用来设置端口的长度是否由端口名称的字符串长度来决定（Orcad 端口格式）。选中下面的【仿 Orcad 端口】复选框后，系统将自动根据原理图中输入/输出端口名称的字符串长度来重新决定端口长度，此时，手动拉长的输入/输出端口都会自动缩短到刚好能够容纳端口名称的长度，用户不能再自行调整。

3.5 画面管理

用户在电路原理图绘制过程中，有时需要缩小整个画面，以便查看整张原理图的全貌；有时则需要放大整个画面来清晰地观察某一个局部模块；有时还需要移动画面来对原理图分步查看。所以在 Protel DXP 2004 SP2 中提供了相应的操作工具，便于用户对原理图画面进行放大、缩小、移动等画面管理。

3.5.1 放大或缩小电路原理图

在原理图编辑器中，提供了电路原理图的缩放功能，以便于用户进行观察。单击菜单项【查看】，会弹出如图 3-25 所示的下拉菜单，在该菜单中列出了对原理图画面进行缩放的多种命令，常用的有以下几项。



图 3-25 【查看】菜单

- 【显示整个文档】：用来观察并调整整张原理图的布局。执行该命令后，编辑窗口内将显示整张原理图的内容，包括图纸边框、标题栏等。
- 【显示全部对象】：用来观察整张原理图的组成概况。执行该命令后，编辑窗口内将以最大比例显示电路原理图上的所有元器件，不显示图纸的其他空白部分，使用户更容易观察。
- 【整个区域】：用来放大选中的区域。执行该命令后，光标变成十字形，单击鼠标确定矩形区域的一个顶点，拉开一个矩形区域后再次单击鼠标确定区域的对角顶点，该区域将在整个编辑窗口内显示。
- 【指定点周围区域】：同样也是用来放大选中的区域，但区域的选择与上一命令不同。执行该命令后，在要放大的区域单击鼠标，以该点为中心拉开一个矩形区域，再次单击确定半径后，该区域将被放大显示。
- 【选定的对象】：用来放大显示选中的对象。执行该命令后，对选中的多个对象，将以合适的宽度放大显示。
- 【放大】：用来以光标为中心放大画面。
- 【缩小】：用来以光标为中心缩小画面。执行这两项命令时，最好将光标放在要观察的区域中，这样会使要观察的区域位于视图中心。
- 按比例显示【50%、100%、200%、400%】：表示分别以实际尺寸的 50%、实际尺寸、实际尺寸的 200%及实际尺寸的 400%来显示画面。



Protel DXP 2004 SP2 的部分菜单项后面，往往提示有该菜单的快捷按钮，灵活地使用快捷按钮可以极大地加快设计工作。

Protel DXP 2004 SP2 中，不再提供元器件的原理图库文件，而是把所有元器件的原理图符号都放到了元器件的集成库文件中。在原理图编辑环境下，用户可以打开相应元器件的集成库文件，寻找所需要元器件的原理图符号。

元器件的封装形式反映了元器件的本质，具有真正的实际意义。所以 Protel DXP 2004 SP2 在提供集成库文件的同时，依然提供了元器件的 PCB 封装形式库文件，用户可以选择使用。

除了自身提供的库文件外，Protel DXP 2004 SP2 还支持多种格式的元器件库文件，例如：在该环境下，用户自行创建的元器件原理图库文件（*.SchLib）、设计 PCB 文件时所用的或用户新创建的封装库文件（*.PcbLib 和*.Pcb3Dlib）、VHDL 语言宏元件库（*.VhdLib）等，包括 Protel 99 SE 以前的元器件库（*.Lib）在 Protel DXP 2004 SP2 中依然可以打开并使用。

另外，针对具体的一个项目，用户可以自行创建与该项目有关的元件库，包括项目的原理图元器件库和 PCB 封装库，使得项目自成一个整体，不再需要系统的集成元器件库。

3.6.2 元件库面板

前面我们已经说过，Protel DXP 2004 SP2 的一个显著特点是采用各种不同的工作面板来进行管理，采用这种方式，直观方便，和使用枯燥、难以记忆的菜单命令相比，操作更为灵活。同样，对于元件和元件库的各种操作，也采用了一个元件库面板来进行管理，如图 3-26 所示。

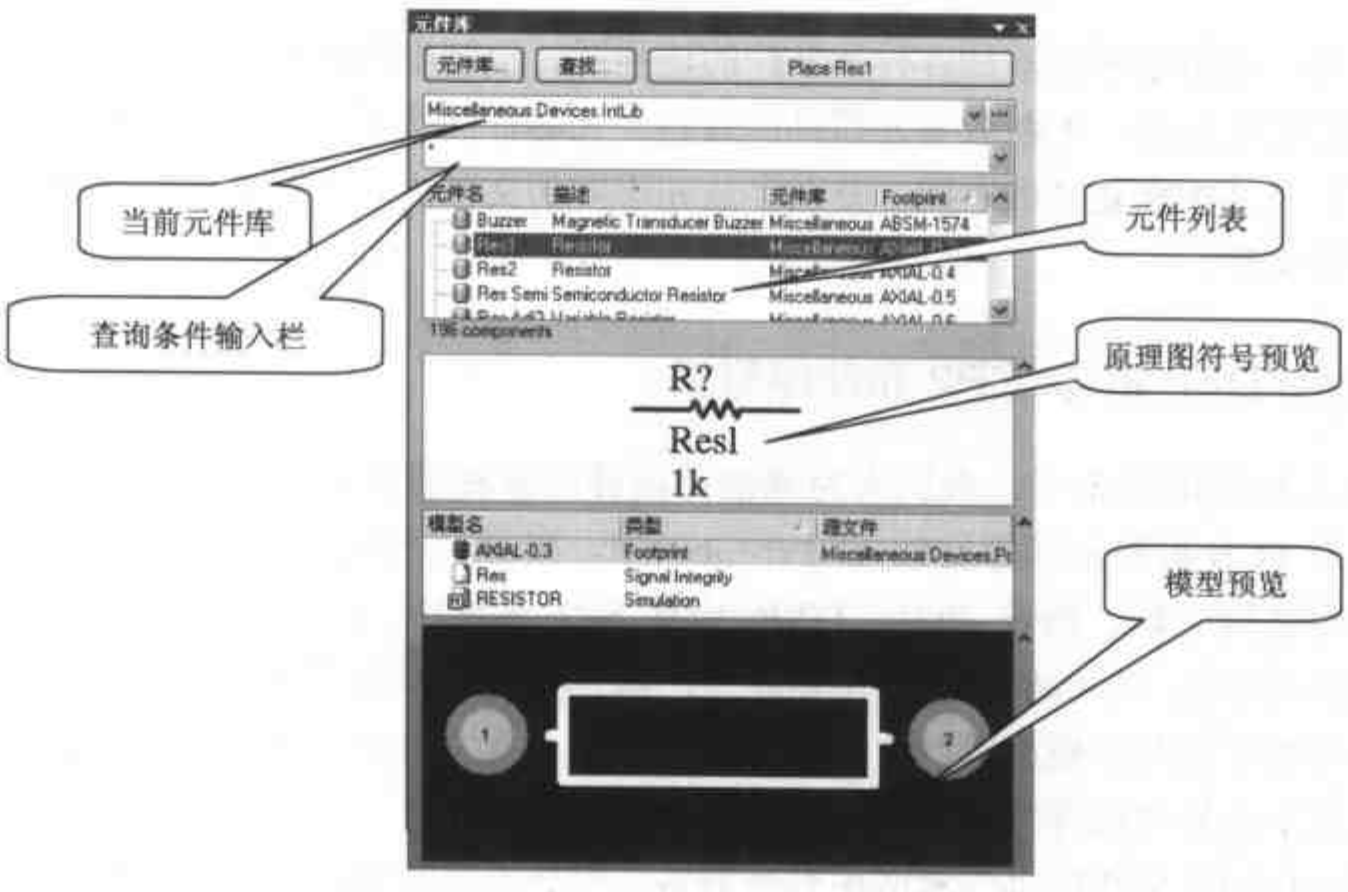


图 3-26 元件库面板

元件库面板是 Protel DXP 2004 SP2 最为主要的一个应用面板，不仅是为原理图编辑器

服务的，而且在 PCB 编辑器中也用到了它，使用非常灵活，用户必须要熟练地掌握它的使用。元件库面板主要由下面几部分组成。

- 当前元件库：该文本栏中列出了当前项目加载的所有库文件。单击右边的 按钮，可以进行选择。
- 查询条件输入栏：用来输入与所要查询的元件有关的内容，帮助快速查找。
- 元件列表：用来列出满足查询条件的所有元件，包括元件名、特性描述、来源库、封装名称。
- 原理图符号预览：用来预览当前的元件在原理图中的外形符号。
- 模型预览：用来预览当前元件的各种模型，如 PCB 封装形式、信号完整性分析及仿真模型等。

在这里，元件库面板提供了对所选择元件的预览，包括原理图中的外形符号和 PCB 封装形式及其他模型符号，这样在放置之前就可以先看看这个元件大致是什么样子。另外，利用该面板还可以完成元件的快速查找、元件库加载、元件的放置等多种便捷而又全面的功能。在下面讲述的原理图绘制过程中，我们可以逐步领略这一点。

3.6.3　加载和卸载电路原理图元件库

在原理图绘制过程中，需要不断地把与元器件相对应的原理图符号放置到图纸上，而放置这些元件符号之前，必须首先将包含选中元器件的元件库载入内存，这个过程就是元件库的加载。一般来说，内存中载入过多的元件库，将会占用较多的系统资源，同时也会降低应用程序的执行效率。所以如果不需要某个库了，应该及时将该库从内存中移走，这个过程就是元件库的卸载。

我们知道电子元器件成千上万个，对于我们的 PC 来说，不可能将所有的元器件全部装载在内存中。Protel DXP 2004 SP2 根据元器件生产厂家的不同、元器件功能的不同，将目前市面上常见的元器件进行了分类，分别存储在不同的元器件库中。在启动 Protel DXP 2004 SP2，创建一个原理图文件后，系统已默认为该文件加载了一个集成元器件库——常用分离元器件库（Miscellaneous Devices.IntLib），在这个集成元器件库中包含有最常用的各种元器件，如电阻、电容、晶振等，在电路原理图的绘制过程中基本都会用到。如果还需要其他的元件库，用户必须根据自己的需要对元器件库进行加载，同时卸载不需要的元器件库，以减少 PC 的内存开销。

1．直接加载/卸载元件库

如果用户已经知道选用的元器件所在的库文件的名称，就可以直接按照下面的步骤来加载元件库。

（1）打开加载/卸载元件库对话框

执行菜单命令【设计】→【追加/删除元件库】，或在元件库面板上，单击左上角的 元件库... 按钮，则会弹出如图 3-27 所示的元器件加载、卸载对话框。

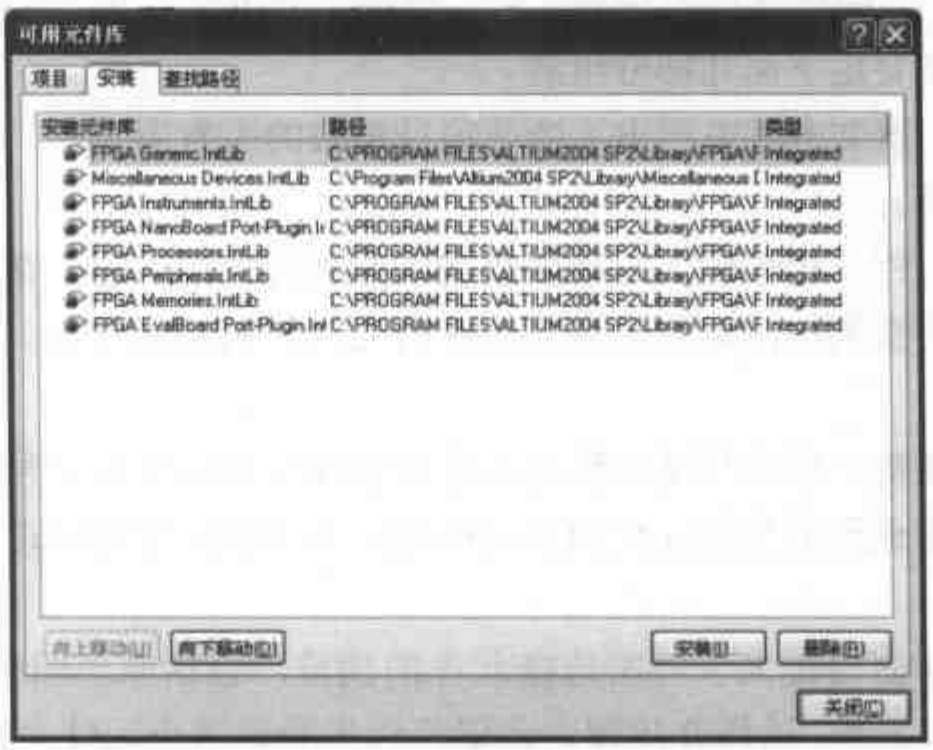


图 3-27 【可用元件库】对话框

（2）加载绘制原理图所需的元件库

在如图 3-27 所示的对话框中有 3 个选项卡，【项目】列出的是用户为当前项目自行创建的库文件；【安装】列出的是系统中可用的库文件，单击 安装(I)... 按钮，系统会弹出如图 3-28 所示的选择库文件对话框。



图 3-28 选择库文件对话框

在该对话框中选择确定的库文件夹，打开后选择相应的库文件，然后单击 打开(O) 按钮，所选中的库文件就出现在如图 3-27 所示的可用元件库对话框中。

重复操作可以把所需要的各种不同的库文件添加到系统中，成为当前可用的库文件。加载完毕后，单击如图 3-27 所示对话框中的 关闭(C) 按钮，关闭对话框。这时所有加载的元件库都出现在元件库面板中，用户可以选择使用。

（3）卸载元件库

在【可用元件库】对话框中选中一个库文件，单击 删除(R) 按钮，即可将该元件库卸载。

2. 查找元件并加载元件库

如果用户只知道所需的元器件的名称，并不知道元器件所在的库文件的名称，那么 Protel DXP 2004 SP2 为用户提供了方便的查找功能，可以使用系统所提供的搜索功能，来查找元件并加载相应的元件库。

（1）查找元件：

执行菜单命令【工具】→【查找元件】，或在元件库面板上，单击 查找... 按钮，系统将弹出如图 3-29 所示的【元件库查找】对话框。

- 【选项】区域：用来选择查找类型。有 3 种：【Components】（元件）、【Protel Footprints】（PCB 封装）、【3D Models】（3D 模型）。
- 【范围】选项：用来设置查找的范围。选中【可用元件库】单选按钮，系统会在已经加载的元件库中查找；选中【路径中的库】单选按钮时，则按照设置的路径进行查找。

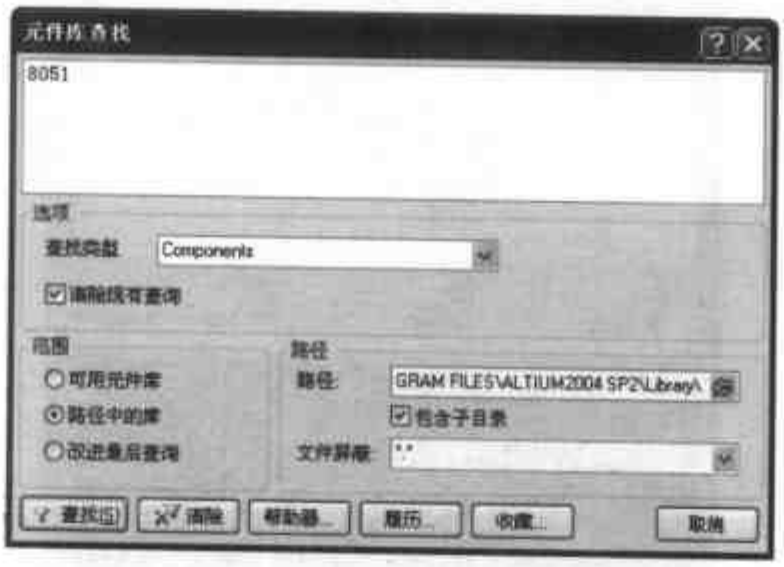


图 3-29 【元件库查找】对话框

- 【路径】选项：用来设置查找元件的路径，只有在选中【路径中的库】单选按钮时才有效。单击【路径】文本框右侧的 按钮，系统会弹出浏览文件夹，供用户设置搜索路径。若选中【包含子目录】复选框，则包含在指定目录中的子目录也会被搜索。【文件屏蔽】文本框则用来设定查找元件的文件匹配域，“*”表示匹配任何字符串。
- 【元件库查找】文本栏：用来输入需要查找的元器件名称或部分名称。在查找元器件之前，选中【清除现有查询】复选框，单击 清除 按钮，则该文本栏内原有的查询内容被清除。输入当前查询内容后，必要时可以单击 帮助器... 按钮进入系统提供的【Query Helper】（帮助器）对话框。在该对话框内，可以输入一些与查询内容有关的过滤语句表达式，有助于系统更快捷、更准确地查找。关于【Query Helper】对话框的使用，在后面我们再详细介绍。

单击 履历... 按钮，则会打开表达式管理器，里面存放了所有的查询记录，对于需要保存的内容，单击 加入收藏(A) ，可放在收藏内，便于下次查询时直接使用。

例如：我们设置查找类型为：【Components】，查找范围为：【路径中的库】，路径为系统所提供的默认路径："C\PROGRAM FILES\ALTIUM2004 SP2\Library\"，在【元件库查找】文本栏内输入"8051"，单击 查找(S) 按钮后，系统开始查找。

（2）显示找到的元件及所在的元件库

在查找过程中，元件库面板上的元件库按钮处于不可使用状态： 元件库... ，若需要停止查找，则单击 Stop 按钮即可。查找"8051"后的元件库面板如图 3-30 所示，可以看到，符合查询条件的元器件共有 8 个，它们的元件名、描述、所在的库文件及封装形式在面板上被一一列出，供用户浏览使用。

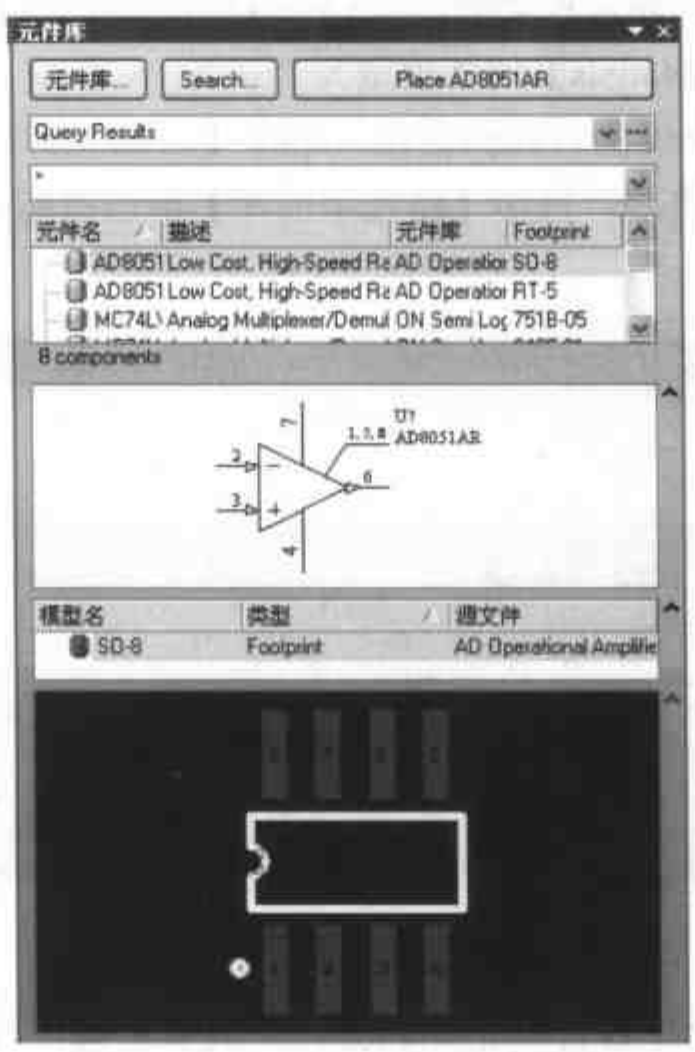


图 3-30　查找到元件的结果显示

（3）加载元件库

选中需要的元件，单击鼠标右键，会弹出一个小菜单（图 3-31），执行菜单中的放置元件命令，如：在这里我们选中了"MC74LVXT8051DT"，其所在的库文件为"ON Semi Logic Multiplexer.IntLib"，不在系统当前可用的库文件中。

执行命令【Place MC74LVXT8051DT】或单击元件库面板右上方的 Place MC74LVXT8051DT 按钮，则系统会弹出如图 3-32 所示的是否加载库文件的提示框。

单击 是(Y) 按钮，则库文件"ON Semi Logic Multiplexer.IntLib"被加载，此时，单击 元件库... ，在【可用元件库】对话框中，可以看到，"ON Semi Logic Multiplexer.IntLib"已成为可用元件库，如图 3-33 所示。

单击 否(N) 按钮，则可以只使用该元件而不加载其元件库。



图 3-31　放置元件菜单



图 3-32　加载库文件提示框



图 3-33　“ON Semi Logic Multiplexer.IntLib”成为可用元件库

3.7　元件的放置

在用户把需要的元件库加载到设计系统后，就可以在元件库中查找原理图绘制所需要的元件符号，并将它们放置到图纸上。在 Protel DXP 2004 SP2 系统中提供了两种放置元件的方法，一种是利用菜单命令，另一种是使用元件库面板。

3.7.1　利用菜单命令放置元件

放置元件之前，应该对所需要的元件加以选择，并且确认所需要的元器件所在的库文件已经装载，若没有装载库文件，请依照前一节介绍的方法进行装载，否则系统可能会提示你所需要的元器件不存在。如果已经确切知道元件的编号名称，最方便的做法是执行菜单命令【放置】→【元件】，打开如图 3-34 所示的【放置元件】对话框，在该对话框中，可以设置要放置元件的有关属性。



图 3-34　【放置元件】对话框

- 【库参考】：该元件在库中的标识名称。
- 【标识符】：该元件在原理图中的标号。

- 【注释】：对元件的说明注释。
- 【封装】：该元件的封装形式。

在【库参考】文本栏中填入元件的正确标识名称，在其他栏中填入元件的相关属性。例如，在这里我们填入了电容的标识“Cap”，单击 确认 按钮后，电容的原理图符号就会自动出现在原理图编辑窗口内，并随鼠标拖动，到达选定位置后，单击鼠标左键即可完成该电容的一次放置，同时又自动出现下一个相同电容的放置状态，可以连续放置具有相同标识名称的元件，单击鼠标右键退出放置状态。

如果用户不知道元件的准确标识名称，可以使用浏览选择的方式。单击【库参考】文本栏右侧的 ... 按钮，系统会弹出【浏览元件库】对话框，如图 3-35 所示。

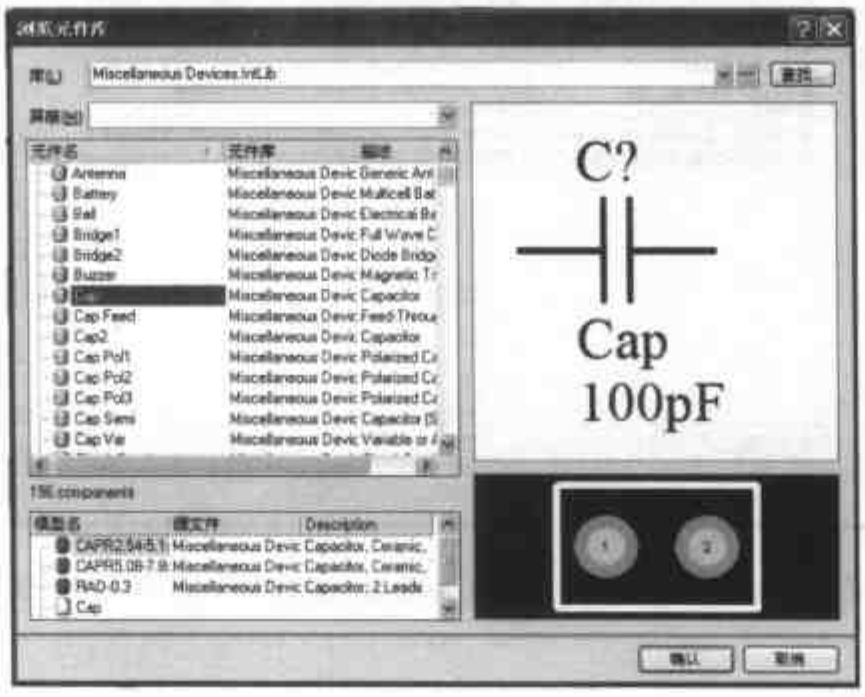


图 3-35　浏览选择元件

在该窗口的【库】文本栏中选择元件所在的元件库，如“Cap”所在的元件库就是“Miscellaneous Devices.IntLib”。在【屏蔽】文本栏中可以输入元件名的一部分来缩小查找范围，然后在下面的列表框中选择所需要的元件。

如果用户既不知道元器件的准确标识名称，也不知道所在的元件库名，可以单击该窗口中的 查找... 按钮，系统会弹出【元件库查找】对话框，便于用户进行查找。

选择了合适的元件后，单击 确认 按钮，相应的元件和封装形式在放置元件对话框中已自动填写好，如图 3-36 所示，单击 确认 按钮，即可进入编辑窗口，进行放置。



图 3-36　填写好的“放置元件”对话框

如果需要继续放置其他元器件，可以重复上面的操作；如果不再放置，则单击对话框中的 取消 按钮退出。

单击 历史(H) 按钮，系统会弹出一个被放置元件的记录窗口，记录了已经放置的所有元件，供用户查询。

3.7.2　使用元件库面板放置元件

在 Protel DXP 2004 SP2 中，使用元件库面板完成对元件库的加载、卸载，以及对元件的浏览和放置，是非常灵活方便的。

打开元件库面板，将原理图绘制过程中需要的元件库加载，在库文件下拉列表中选中需要的元件所在的元件库。例如，在这里选择了“Miscellaneous Devices.IntLib”。在相应的元器件列表中选择需要的元器件，如图 3-37 所示，这里选择了元件“Cap Pol3”。

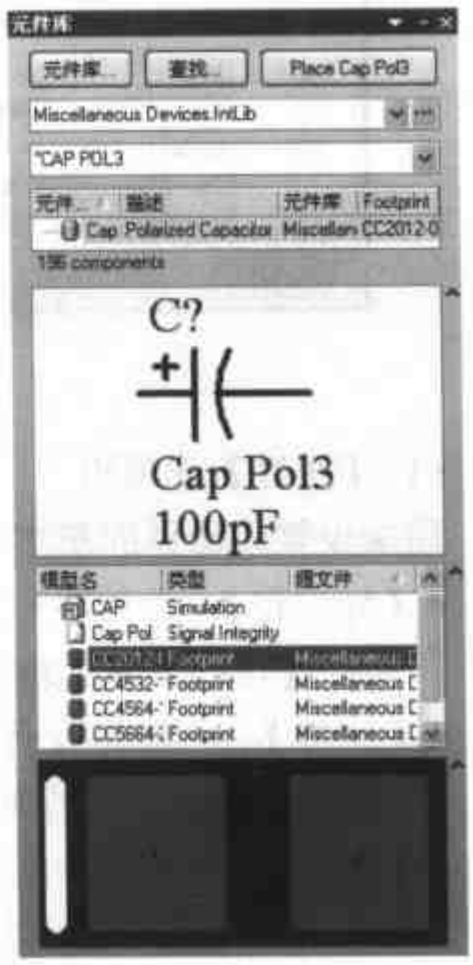


图 3-37　选中需要的元器件

此时，元件库面板右上方的 Place 按钮变成了 Place Cap Pol3，单击此按钮，或者直接双击选中的元器件“Cap Pol3”，就可以在编辑窗口内进行该元件的放置了。



巧妙利用元件库面板上的“查询条件输入栏”，输入所需元件的部分标识名称，可以缩小查询范围，在元件列表中只显示很少的含有部分标识名称的元件，实现了元件的快速查找与选择。

此外，还可以直接利用 Schematic Editor 提供的配线工具栏完成对元件的放置操作。例如：单击 按钮，同样会弹出【放置元件】对话框，操作方法同上。

3.7.3　编辑元件的属性

在原理图上放置的所有元件都具有自身的特定属性，在放置好每一个元件后，应该对其属性进行正确的编辑和设置，以免对后面的网络表及 PCB 板的制作带来错误的影响。

1．手动方式编辑

执行菜单命令【编辑】→【变更】，在原理图编辑窗口内，光标变为十字形，将光标移到需要编辑属性的元件上单击，系统会弹出相应的属性编辑对话框，如图 3-38 所示，是电容元件“Cap Pol3”的属性编辑对话框。

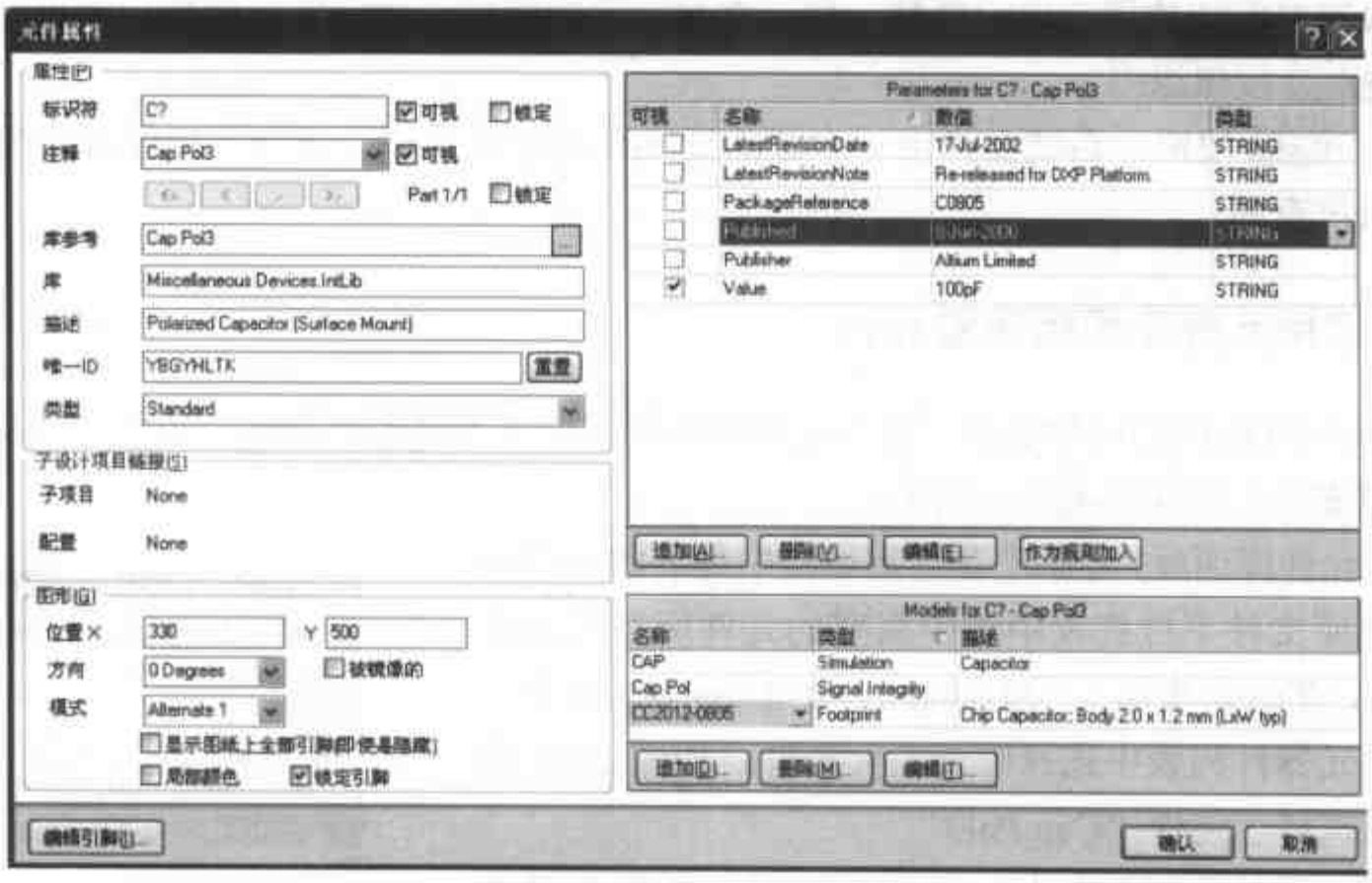


图 3-38 【元件属性】对话框

(1)【属性】选项组

用来设置元器件的基本属性。

- 【标识符】：元件序号。例如，在这里编辑的是电容元件，可以输入“C1”，选中后面的【可视】复选框后，则“C1”就会显示在图纸上。
- 【注释】：一般是元件的型号，用来说明元件的特征。在这里采用了默认值“Cap Pol3”，并选中了后面的【可视】复选框，则“Cap Pol3”就会显示在图纸上。
- 【库参考】：是元件在 Protel DXP 2004 SP2 元件库中的标识符。单击后面的 按钮可以进行修改，但是这将引起整个电路图上元件属性的混乱，建议用户不要随意修改。
- 【库】：元件所在的元件库。这里是“Miscellaneous Devices.IntLib”集成库。
- 【描述】：对元件功能作用的简单描述。这里采用默认值“Polarized Capacitor（Surface Mount）”（极化电容器）。
- 【惟一 ID】：在整个项目中该元件的惟一 ID 号，用来与 PCB 同步。由系统随机给出，一般不要修改。
- 【类型】：元件符号的类型。单击后面的 按钮，可以进行选择。这里采用默认值“Standard”。

(2)【图形】选项组

用来设置元件的图形属性。

- 【位置 *X*、*Y*】：元件在原理图中的 *X* 轴和 *Y* 轴坐标。
- 【方向】：元件在原理图中的放置方向，有 4 种选择。选中【被镜像的】复选框，将

会镜像元件。

- 【模式】：元件在原理图中的绘图风格，一般这一栏不可选。
- 【显示图纸上全部引脚（即使是隐藏）】复选框：选中该复选框后，将在原理图上显示元件的隐藏管脚。
- 【局部颜色】复选框：选中该复选框后，采用元件本身的颜色设置。
- 【锁定引脚】复选框：选中该复选框后，元件的管脚不可以单独移动或编辑。建议用户选中，以免产生不必要的误操作。
- 单击下面的 编辑引脚(I)... 按钮，则可以打开元件引脚编辑器，对该元件的引脚进行编辑设置。

（3）【Parameters】选项组

用来定义元件的其他参数。

- 【LatestRevisionDate】：最新元件模型的版本日期。
- 【LatestRevisionNote】：最新元件模型的版本注释。
- 【PackageReference】：封装参考。
- 【Published】：元件模型的发行日期。
- 【Publisher】：元件模型的发行者。
- 【Value】：元件值，这里采用默认值 100pF。

以上各项参数并不是固定不变的，单击 删除(M)... 按钮，可以删除不需要的参数项；单击 追加(A)... 按钮，用户可以根据自己的需要，增添一些参数项；而单击 编辑(E)... 按钮，则可以在【参数属性】对话框中编辑参数。

在电路原理图的绘制过程中，需要设置的元件属性主要就是以上几项。在【元件属性】对话框中还有其他一些说明，用处不大。如：【子设计项目链接】用来说明连接到当前原理图元件的子设计项目；【模型】包括元件的仿真模型、信号完整性分析模型、PCB 封装形式，等等。

完成属性设置后，单击 确认 按钮确认。然后重新打开【元件属性】编辑对话框，会发现所有的属性值已变成了刚才设定的值。



如果只需要对元件的标号和型号进行编辑修改，则可以直接双击标号或型号，在弹出的【参数属性】对话框中设置；或者，如果在如图 3-13 所示的【General】标签页设置中选中了【放置后编辑有效】复选框，则可两次单击需要修改的参数，直接修改即可。

2. 自动编辑

在电路原理图比较复杂，有很多元件的情况下，如果用手工方式逐个编辑元件的标识，不仅效率低，而且容易出现标识遗漏、跳号等现象。此时，可以使用 Protel DXP 2004 SP2 系统所提供的自动标识功能来轻松完成对元件的编辑。

（1）设置元件自动标号的方式

执行菜单命令【工具】→【注释】，系统会弹出【注释】对话框，如图 3-39 所示，该对话框中各选项的含义如下。

- 【原理图注释配置】选项，用来设置元件标识的处理顺序。单击 ，有 4 种选择方案：

“Up Then Across”——按照元件在原理图上的排列位置，先按自下而上，再按自左到右的顺序自动标识。

“Down Then Across”——按照元件在原理图上的排列位置，先按自上而下，再按自左到右的顺序自动标识。

“Across Then Up”——按照元件在原理图上的排列位置，先按自左到右，再按自下而上的顺序自动标识。

“Across Then Down”——按照元器件在原理图上的排列位置，先按自左到右，再按自上而下的顺序自动标识。



图 3-39 【注释】对话框

- 【匹配的选项】列表框，从该列表框中选择元件的匹配参数，在对话框的右下方，有对该项的注释概要。
- 【原理图纸注释】区域，该区域用来选择要标识的原理图，并确定注释范围、起始索引值及后缀字符等。

“原理图图纸”——用来选择要标识的原理图文件。可以直接单击 全部选择(O) 按钮选中所有的文件，也可以单击 全部取消(O) 按钮，不选择所有的文件，然后单击所需的文件前面的复选框进行选中。

“注释范围”——用来设置选中的原理图中要标注的元件范围，有 3 种选择：【All】(全部元件)、【Ignore Selected Parts】(不标注选中的元件)、【Only Selected Parts】(只标注选中的元件)。

4．取消选取

（1）直接用鼠标单击原理图中的空白区域，即可一次性取消单个元件或多个元件的选中状态。

（2）按住 Shift 键，光标移到已经选取的元件上，逐一单击鼠标，可取消该元件组的选中状态。

（3）执行菜单命令【编辑】→【取消选择】，相应会弹出几个关于取消选取的菜单命令，如图 3-43 所示，其中的几个命令与上面的选取命令相似。

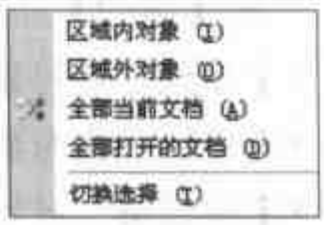


图 3-43 【取消选择】命令

- 【区域内对象】：取消选中的区域内元件。
- 【区域外对象】：取消选中的区域外元件。
- 【全部当前文档】：取消当前原理图中所有选中的元件。
- 【全部打开的文档】：取消当前所有打开的原理图中处于选中状态的元件。
- 【切换选择】：执行该命令后，单击某一元件，若该元件原来处于选中状态，则被取消；若原来处于未选中状态，则被选中。

3.8.2　元件的移动

在 Protel DXP 2004 SP2 中，元件的移动有两种情况：一种情况是在同一平面内移动，称为“平移”；另外一种是一个元件将另一个元件遮住的时候，同样需要移动位置来调整它们之间的上下关系，这种元件间的上下移动称为“层移”。

对于元件的移动，系统提供了相应的菜单命令。执行【编辑】→【移动】，相应的移动菜单命令如图 3-44 所示。



图 3-44 【移动】命令

- 【拖动】：用来实现对元件及导线的拖动功能。事先不需要对元件进行选取，只需单

3.8.3　元件的旋转

在画电路原理图时，为了方便布线，有时需要对元件进行旋转，即改变元件的放置方向。在 Protel DXP 2004 SP2 中，提供了很方便的旋转操作。

（1）单击需要旋转的元件并按住不放，此时元件呈现虚影，每按空格键一次，元件将逆时针旋转 90°。

（2）单击需要旋转的元件并按住不放，按 X 键可以使元件左右对调。

（3）单击需要旋转的元件并按住不放，按 Y 键可以使元件上下对调。

（4）双击需要旋转的元器件，在弹出的【元件属性】对话框的【图形】选项组中选中【被镜像的】复选框，可以将该元件镜像，即像镜子一样对折过来，如图 3-45 和图 3-46 所示。

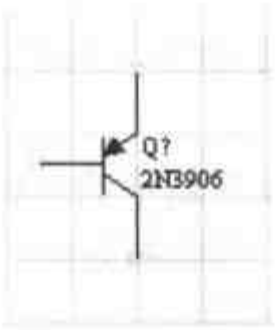


图 3-45　镜像前的元器件

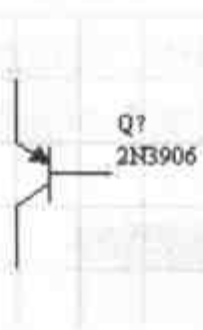


图 3-46　镜像后的元器件

另外，通过在【方向】栏中设定旋转的角度，也可以使元件按照设定角度旋转。

3.8.4　元件的排列与对齐

电路原理图所需要的元件全部放置在图纸上以后，还需要对它们进行整体的排列与对齐。借助于图纸上的可见网格，排列、对齐少量元件是比较容易实现的；但是，如果需要排列和对齐的元件非常多，仅仅利用可见网格来手动调整，很繁琐，也很难调准。此时，可以直接使用 Protel DXP 2004 SP2 提供的有关命令来处理。

执行菜单命令【编辑】→【排列】，则元件排列与对齐的命令集中在弹出的菜单中，如图 3-47 所示。在执行所有的命令之前，首先应该选中需要调整的元件，而且应该确保没有其他不相关的元件处于选中状态。



图 3-47　【排列】菜单

1．元件的对齐排列

- 【左对齐排列】：以选中的元件中最左边的元件为基准对齐。
- 【右对齐排列】：以选中的元件中最右边的元件为基准对齐。
- 【水平中心排列】：以选中的元件中最右边的元件与最左边的元件之间的中心线为基准对齐。

- 【顶部对齐排列】：以选中的元件中最上边的元件为基准顶部对齐。
- 【底部对齐排列】：以选中的元件中最下边的元件为基准底部对齐。
- 【垂直中心排列】：以选中的元件中最上边的元件与最下边的元件之间的中心线为基准对齐。
- 【排列到网格】：选中的元件对齐在网格点上，这样便于电路连接。

2．元件的分布排列

- 【水平分布】：以最左边的元件和最右边的元件为界，选中的元件在水平方向上均匀分布。
- 【垂直分布】：以最上边的元件和最下边的元件为界，选中的元件在垂直方向上均匀分布。

上述的几项命令，每执行一次，对选中的元件只能进行一种操作。如果需要同时进行两个方向上的排列操作，可以使用上面菜单中的【排列】命令。执行该命令，则弹出如图3-48所示的【排列对象】对话框。



图 3-48 【排列对象】对话框

该对话框可以同时设置选中的元件组在水平方向（横向）和垂直方向（纵向）的排列方式。

（1）【水平调整】选项组

用来设置选中的元件组在水平方向的排列方式。

- 【无变化】：在水平方向上保持原状，即不进行排列。
- 【左】：水平方向左对齐，等同于【左对齐排列】命令。
- 【中心】：水平中心对齐，等同于【水平中心排列】命令。
- 【右】：水平方向右对齐，等同于【右对齐排列】命令。
- 【均匀分布】：水平方向均匀排列。

（2）【垂直调整】选项组

用来设置选中的元件组在垂直方向的排列方式。

- 【无变化】：在垂直方向上保持原状，即不进行排列。
- 【顶】：元件组顶端对齐，等同于【顶部对齐排列】命令。
- 【中心】：垂直中心对齐，等同于【垂直中心排列】命令。
- 【底】：元件组底端对齐，等同于【底部对齐排列】命令。
- 【均匀分布】：垂直方向均匀排列。

如图3-49所示是未排列的元件组，处于选中状态。按A + A键，弹出【排列对象】对话框，在左侧的【水平调整】选项组中选中【均匀分布】，在右侧的【垂直调整】选项组中选中【中心】，单击 确认 按钮后，排列后的元件组如图3-50所示。

组重复地粘贴到图纸上，在原理图中需要放置多个相同对象时很有用。

1 执行对列粘贴命令，有 3 种方法。

- 执行菜单命令：【编辑】→【粘贴队列】；
- 使用快捷键 E + Y；
- 单击实用工具中的粘贴按钮 。

2 设置元件队列粘贴的属性。执行队列粘贴命令后，系统会弹出如图 3-51 所示的【设定粘贴队列】对话框。



图 3-51 【设定粘贴队列】对话框

该对话框中需要设定的粘贴队列参数如下。

- 【项目数】：用于输入需要粘贴的次数，系统默认值是 8。
- 【主增量】：用来指定相邻两次粘贴之间元件标识的数字递增量，系统默认值是 1。
- 【次增量】：用来指定相邻两次粘贴之间元件引脚号的数字递增量，系统默认值是 1。
- 【水平】：用来指定相邻两次粘贴的元件之间的水平位置偏移量，系统默认值是 0。
- 【垂直】：用来指定相邻两次粘贴的元件之间的垂直位置偏移量，系统默认值为 10。

如图 3-52 所示是选择了需要进行队列粘贴的元件，如图 3-53 所示是按照上面对话框中的参数设置向右进行 2 次队列粘贴后的元件。

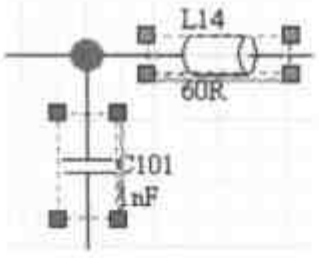


图 3-52 选择需要进行队列粘贴的元件

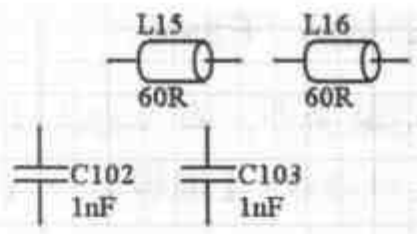


图 3-53 2 次队列粘贴后的元件

3.9 绘制电路原理图

在图纸上放置好所需要的各种元件并且对它们的属性进行了相应的编辑之后，根据电路设计的具体要求，我们就可以着手将各个元件连接起来，以建立电路的实际连通性。这

里所说的连接，指的是具有电气意义的连接，即电气连接。

电气连接有两种实现方式，一种是直接使用导线将各个元件连接起来，称为“物理连接”；另外一种是“逻辑连接”，即不需要实际的相连操作，而是通过设置网络标签使得元器件之间具有电气连接关系。

3.9.1　原理图连接工具

Protel DXP 2004 SP2 中提供了 3 种对原理图进行连接的操作方法，具体如下。

1．使用菜单命令

执行菜单命令【放置】，则弹出的各项命令如图 3-54 所示。



图 3-54 【放置】菜单命令

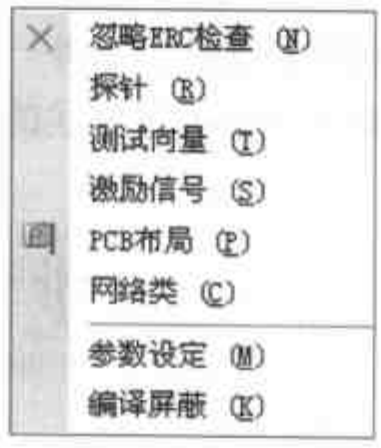


图 3-55　指示符

在该菜单中，提供了放置各种图元的命令，也包括对总线、总线入口、导线、网络标签等连接工具的放置。其中，指示符中还包含若干项，如图 3-55 所示，常用到的有放置忽略 ERC 检查符号和放置 PCB 布局标志等。

2．使用配线工具栏

在【放置】菜单中，各项命令分别与配线工具栏中的图标一一对应，直接单击该工具栏中的相应图标，即可完成相同的功能操作。

3．使用快捷键

上述的各项命令都有相应的快捷键操作，如：设置网络标签是快捷键 P+N，绘制总线入口是快捷键 P + U 等，直接在键盘上按快捷键可以大大加快操作速度。



有关的快捷键不必死记硬背，只要知道所放置对象的英文名称，根据名称中的热键字符，即可进行快捷键操作。

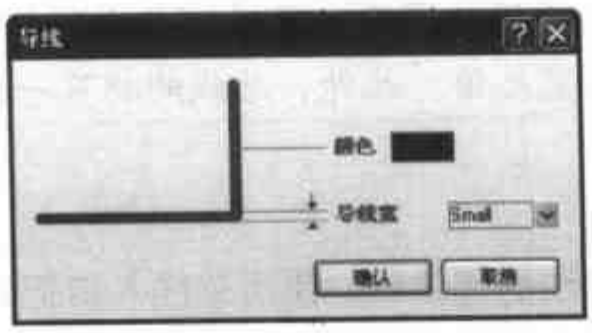


图 3-60　导线属性设置对话框

- 【颜色】：单击右边的色块，可以打开【选择颜色】对话框，选择设置需要的导线颜色。系统默认为深蓝色。
- 【导线宽】：单击右边的 按钮，有 4 个选项：【Smallest】（最细）、【Small】（细）、【Medium】（中等）、【Large】（粗），供用户选择设置导线宽度。系统默认为【Small】。

实际中应该参照与其相连的元件引脚线的宽度进行选择。

2．总线的绘制

总线是一组具有相同性质的并行信号线的组合，如数据总线、地址总线、控制总线等。在原理图绘制中，为了清晰方便，可以用一根较粗的线条来表示，这就是总线。

原理图编辑环境下的总线没有任何实质的电气连接意义，仅仅是为了绘图和读图的方便而采取的一种简化连线的表现形式。

1　执行绘制总线命令，有 3 种方法。

- 执行菜单命令【放置】→【总线】；
- 单击配线工具栏上的绘制总线按钮 ；
- 使用绘制总线快捷键：P + B。

2　绘制总线。执行绘制总线命令后，光标变为十字形，移动光标到欲放置总线的起点位置，单击鼠标，确定总线的起点。然后拖动鼠标绘制总线，在每一个拐弯处都单击鼠标确认，到达适当位置后，再次单击鼠标确定总线的终点，如图 3-61 所示。

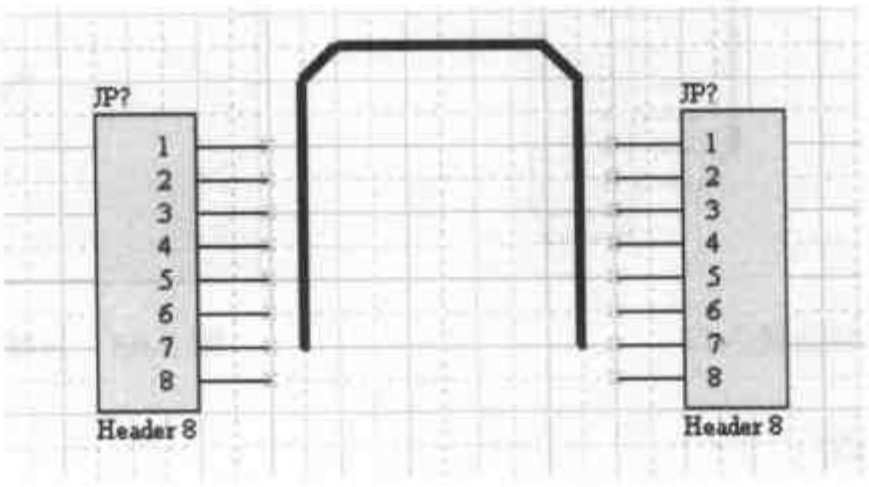


图 3-61　绘制总线

总线拐弯与导线拐弯有同样的 3 种模式及相同的切换方式，甚至它们的属性设置对话框都几乎完全一样，在此不再赘述。



需要注意的是：总线的宽度一般应该与导线的宽度相匹配，即总线宽度和导线宽度采用相同的宽度值。此外，总线的拐弯一般采用 45° 角模式。

3. 绘制总线入口

总线入口是单一导线与总线的连接线。使用总线入口把总线和具有电气特性的导线连接起来，可以使电路原理图更为美观、清晰且具有专业水准。与总线一样，总线入口也不具有任何电气连接的意义，而且它的存在并不是必需的，即便不通过总线入口，直接把导线与总线连接起来也是正确的。

1 执行绘制总线入口的命令，有 3 种方法。

- 执行菜单命令【放置】→【总线入口】；
- 单击配线工具栏上的绘制总线入口按钮；
- 使用绘制总线入口快捷键：P + U。

2 绘制总线入口。执行绘制总线入口命令后，光标变为十字形，并带有总线入口“/”或“\”。在导线与总线之间单击鼠标，即可放置一段总线入口。同时在该命令状态下，按空格键可以调整总线出入线的方向（每按一次键，总线入口逆时针旋转 90° ），如图 3-62 所示。

总线入口绘制完毕后，单击鼠标右键或按 Esc 键即可退出绘制状态。

3 设置总线入口属性。双击需要设置属性的总线入口，将弹出如图 3-63 所示的属性设置对话框，在该对话框内可以设置相关的参数。

- 【位置 *X*1、*Y*1】：总线入口的一个端点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【位置 *X*2、*Y*2】：总线入口的另一个端点在原理图上的 *X* 轴和 *Y* 轴坐标。

其他项与导线属性设置对话框中相同。

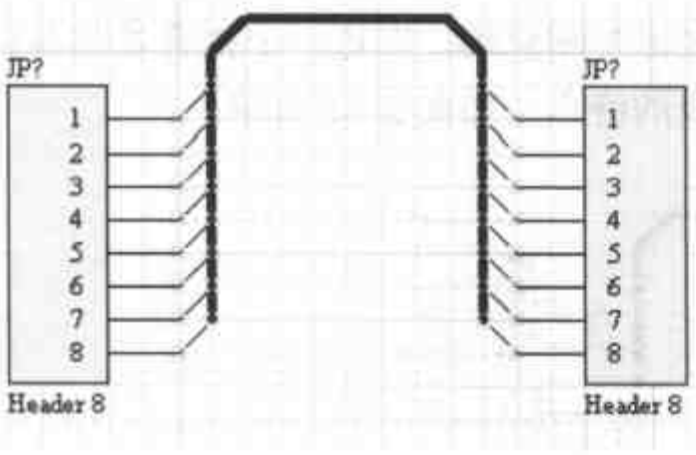


图 3-62 绘制总线入口

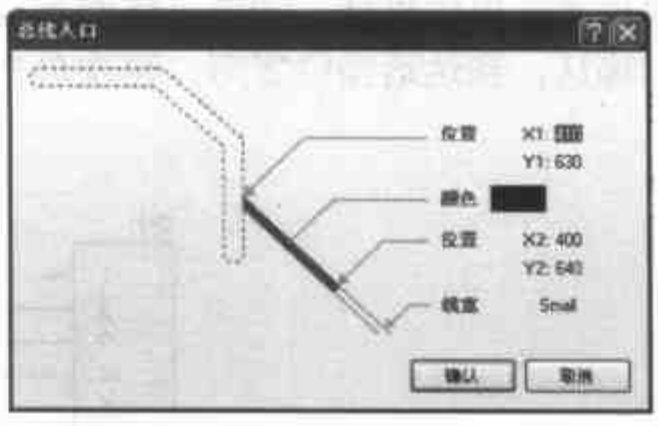


图 3-63 总线入口属性设置对话框

3.9.3 放置电气节点

在 Protel DXP 2004 SP2 中，默认情况下，系统会在导线的 T 型交叉点处自动放置电气节点，表示所画线路在电气意义上是连接的。但在其他情况下，如在十字交叉点处，由于系统无法判断导线是否连接，因此不会自动放置电气节点。如果导线确实是相互连接的，

就需要用户自己通过手动来放置电气节点。

手动放置电气节点的步骤如下：

1 执行放置电气节点的命令，有 2 种方法。

- 执行菜单命令【放置】→【手工放置节点】;
- 使用放置电气节点快捷键：P + J。

2 放置电气节点。执行放置电气节点命令后，光标变为十字形，并带有一个电气节点符号。移动光标到需要放置的位置处，单击鼠标即可完成放置，如图 3-64 所示。

3 设置节点符号属性。双击需要设置属性的电气节点（或在放置状态下，按 Tab 键），系统将弹出相应的节点属性设置对话框，如图 3-65 所示。

- 【颜色】：单击右边的色块，可以选择设置节点的颜色。系统默认是棕红色。
- 【位置 *X*、*Y*】：节点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【尺寸】：设置节点的形状大小。有 4 个选项：【Smallest】、【Small】、【Medium】、【Large】，供用户选择，系统默认为【Smallest】。

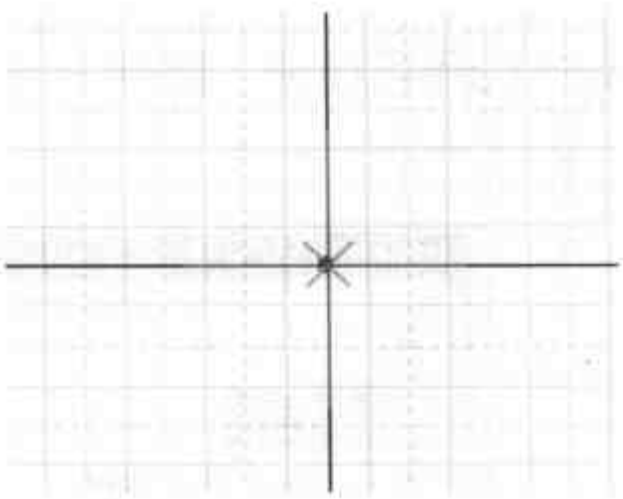


图 3-64　手工放置电气节点

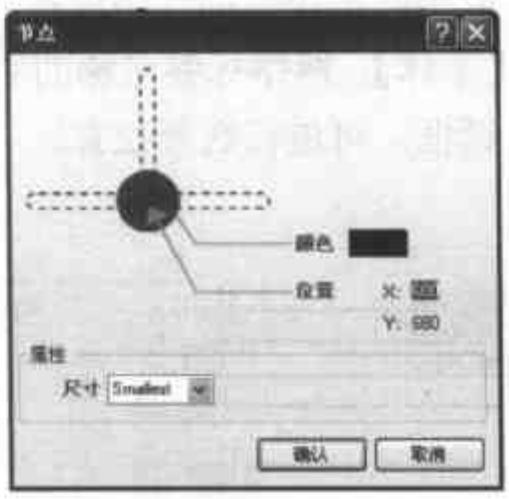


图 3-65　节点属性设置对话框

3.9.4　设置网络标签

在原理图绘制过程中，元器件之间的电气连接除了使用导线外，还可以通过设置网络标签的方法来实现。

网络标签具有实际的电气连接意义，具有相同网络标签的导线或元件引脚不管在图上是否连接在一起，其电气关系都是连接在一起的。特别是在连接的线路比较远或者线路过于复杂而使走线困难时，使用网络标签代替实际走线可以大大简化原理图。

设置网络标签的步骤如下：

1 执行放置网络标签的命令，有 3 种方法。

- 执行菜单命令【放置】→【网络标签】;
- 单击配线工具栏上的放置网络标签按钮 ;
- 使用放置网络标签快捷键：P + N。

2 放置网络标签。执行放置网络标签命令后，光标变为十字形，并附有一个初始标号“Net Label1”。将光标移动到需要放置网络标签的导线上，当出现红色米字标志时，表

示光标已捕捉到该导线，此时单击鼠标即可放置一个网络标签。将光标移动到其他需要放置网络标签的位置，可以继续放置，如图 3-66 所示。

在放置网络标签的过程中，按空格键可以使网络标签以逆时针方向 90° 旋转；按 X 键可以使网络标签左右镜像翻转；按 Y 键可以使网络标签上下镜像翻转。通过这些操作可以调整网络标签的位置，网络标签的正确放置位置应该在导线的上方或右方。

单击鼠标右键或按 Esc 键即可退出放置状态。

3 设置网络标签属性。双击需要设置属性的网络标签（或在放置状态下，按 Tab 键），系统将弹出相应的网络标签属性设置对话框，如图 3-67 所示。

- 【颜色】：单击右边的色块，可以选择设置标签颜色。系统默认是棕红色。
- 【位置 *X*、*Y*】：网络标签在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【方向】：网络标签在原理图上的放置方向，有 4 个选项：【0 Degrees】、【90 Degrees】、【180 Degrees】、【270 Degrees】。系统默认是【0 Degrees】。
- 【网络】：在文本栏内可以直接输入想要放置的网络标签名称，也可以单击 ▼ 按钮选取曾经使用过的网络标签名称。
- 【字体】：网络标签名称的字体设置。单击右边的 变更... 按钮，会弹出字体设置对话框，可进行选择设置。

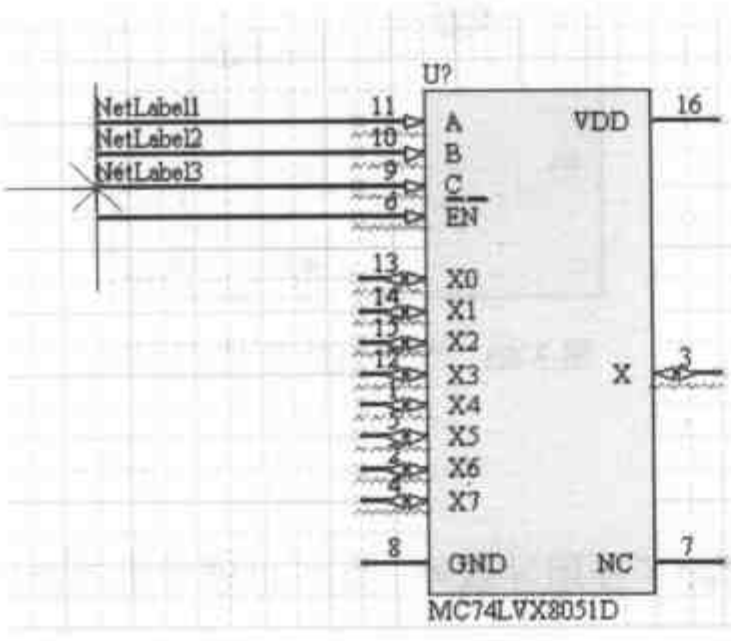


图 3-66 放置网络标签



图 3-67 网络标签属性设置对话框



用字母表示的网络标签名称是区分大小写的。如果混淆了，会使得本应连在一起的元器件引脚在电气上不连接，导致后面的 PCB 印制板设计出现严重错误。

3.9.5 放置输入输出端口

通过上面的学习我们知道，在设计原理图时，两点之间的电气连接，可以直接使用导线连接，也可以通过设置相同的网络标签来完成。还有一种方法，即使用电路的输入输出端口，同样能实现两点之间（一般是两个电路之间）的电气连接。相同名称的输入输出端

口在电气关系上是连接在一起的，一般情况下在同一张图纸中是不使用端口连接的，层次电路原理图的绘制过程中常用到这种电气连接方式。

放置输入输出端口的步骤如下：

1 执行放置输入输出端口的命令，有 3 种方法。

- 执行菜单命令【放置】→【端口】；
- 单击配线工具栏上的放置输入输出端口按钮；
- 使用放置输入输出端口快捷键 P + R。

2 放置输入输出端口。执行放置输入输出端口命令后，光标变为十字形，并带有一个输入输出端口符号。移动光标到需要放置输入输出端口的元器件引脚末端或导线上，当出现红色米字标志时，表示光标已捕捉到电气连接点，单击鼠标确定端口的一端位置。然后拖动鼠标使端口的大小合适，再次单击鼠标确定端口的另一端位置，即完成了输入输出端口的一次放置，如图 3-68 所示。单击鼠标右键或按 Esc 键即可退出放置状态。

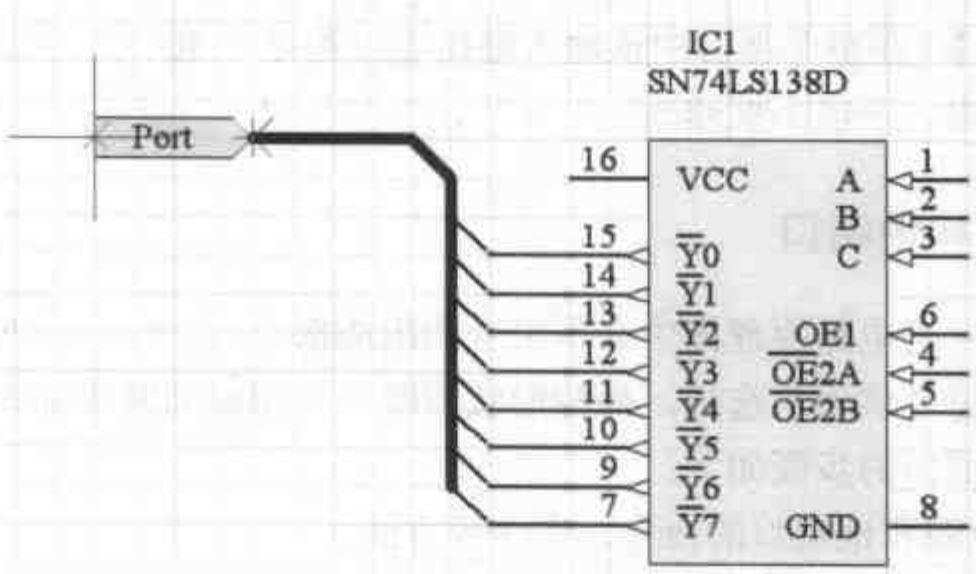


图 3-68　放置输入输出端口

3 设置输入输出端口属性。双击需要设置属性的输入输出端口（或在放置状态下，按 Tab 键），系统将弹出相应的输入输出端口属性设置对话框，如图 3-69 所示。

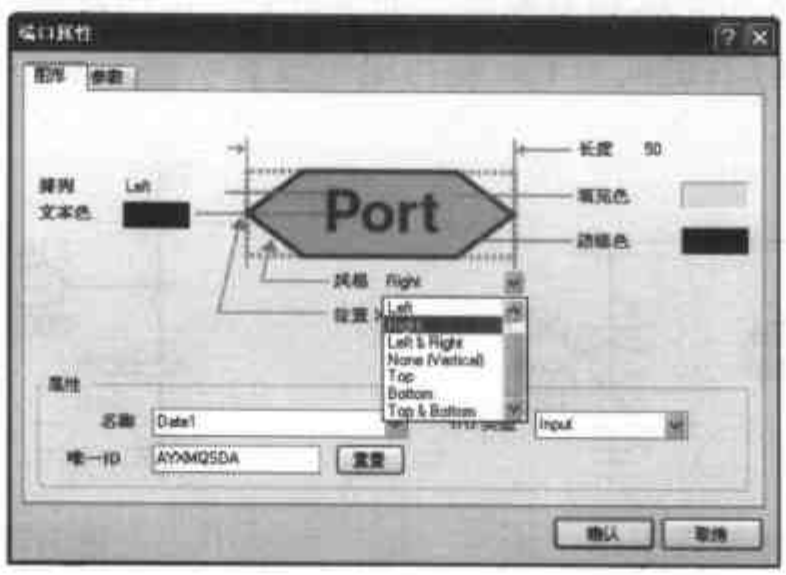


图 3-69　端口属性设置对话框

不够的，还必须通过相应的属性设置来真正区分它们的电气特性。双击需要设置属性的电源符号或接地符号，弹出如图 3-72 所示的属性设置对话框，可进行相关参数的设置。

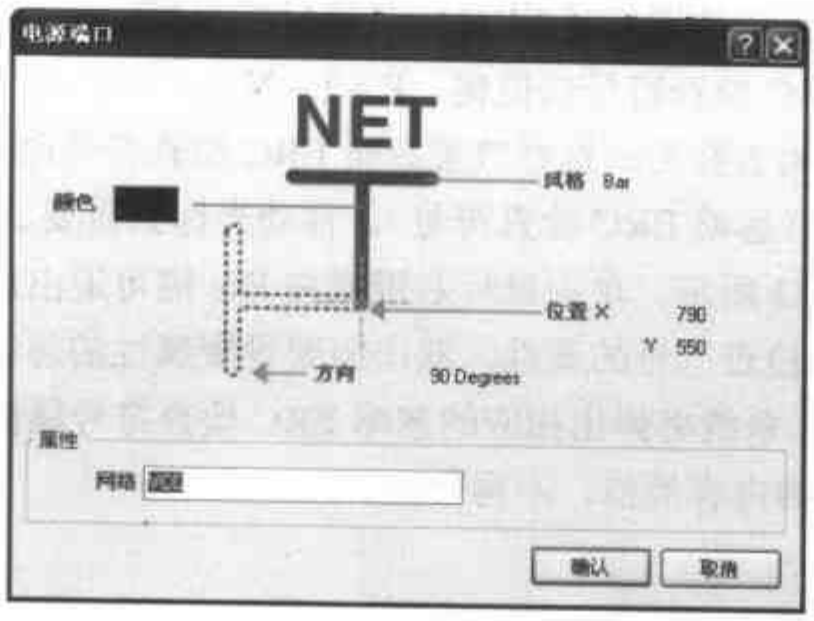


图 3-72　电源端口或地端口属性设置对话框

- 【颜色】：电源或接地符号的颜色。单击右边的色块，可以选择设置。
- 【风格】：电源或接地符号的风格形式。有 4 种电源符号形式：【Circle】（圆形）、【Arrow】（箭头）、【Bar】（条形）、【Wave】（波形）和 3 种接地符号形式：【Power Ground】（电源地）、【Singal Ground】（信号地）、【Earth】（大地）。
- 【位置 X、Y】：电源或接地符号在原理图上的 X 轴和 Y 轴坐标。
- 【方向】：电源或接地符号在原理图上的放置方向，有 4 个选项：【0 Degrees】、【90 Degrees】、【180 Degrees】、【270 Degrees】。
- 【网络】：电源或接地符号的网络标签名称。此处为电源符号“VCC”。



在同一张电路原理图中，可能有多个电源和多个地（模拟地、数字地、电源地、大地等）。用户在绘制过程中首先应该选用不同的外形符号加以区别，其次应该保证电源符号和接地符号的网络标签各不相同，以免产生混淆，引起严重的电路错误。

3.9.7　放置忽略 ERC 检查符号

在电路设计过程中，系统进行电气规则检查（ERC）时，有时会产生一些不希望的错误报告。例如：出于电路设计的需要，一些元器件的个别输入引脚有可能被悬空，但在系统默认情况下，所有的输入引脚都必须进行连接，这样在 ERC 检查时，系统会认为悬空的输入引脚使用错误，并在该引脚处放置一个错误标记。

为了避免用户为查找这种“错误”而浪费时间，可以使用忽略 ERC 检查符号，让系统忽略对此处的 ERC 检查，不再产生错误报告。

放置忽略 ERC 符号的步骤如下：

1 执行放置忽略 ERC 符号的命令。有 3 种方法：

- 执行菜单命令【放置】→【指示符】→【忽略 ERC 检查】；
- 单击配线工具栏上的放置忽略 ERC 检查符号按钮；
- 使用放置忽略 ERC 检查符号快捷键：P + I + N。

2 放置忽略 ERC 检查符号。执行放置忽略 ERC 检查符号命令后，光标变为十字形，并附有一个红色的小叉（忽略 ERC 检查符号）。移动光标到需要放置的位置处，单击鼠标即可完成放置，如图 3-73 所示。单击鼠标右键或按 Esc 键可退出放置状态。

3 设置忽略 ERC 检查符号的属性。双击需要设置属性的忽略 ERC 检查符号（或在放置状态下，按 Tab 键），系统将弹出相应的忽略 ERC 检查符号属性设置对话框，如图 3-74 所示，设置参数与前面的内容类似，不再赘述。

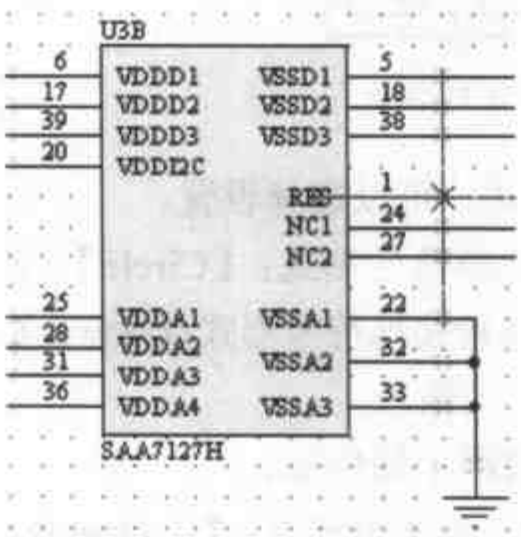


图 3-73 放置忽略 ERC 检查符号

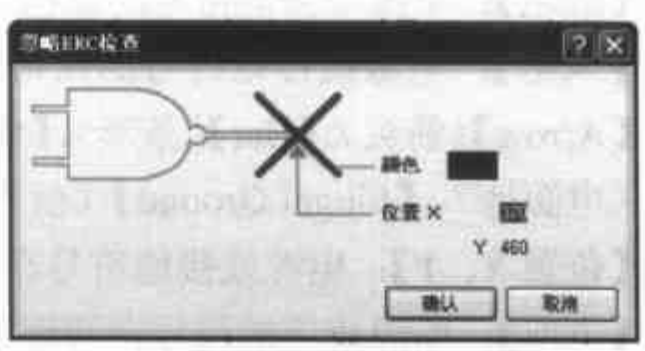


图 3-74 【忽略 ERC 检查】符号属性设置对话框

3.9.8 放置 PCB 布局标志

用户绘制原理图的时候，可以在电路的某些位置处放置 PCB 布局标志，以便预先规划指定该处的 PCB 布线规则，包括铜膜的厚度、布线的策略、布线优先权及布线板层等。这样，在由原理图创建 PCB 印制板的过程中，系统会自动引入这些特殊的设计规则。

放置 PCB 布局标志的步骤如下：

1 执行放置 PCB 布局标志的命令。有 2 种方法：

- 执行菜单命令【放置】→【指示符】→【PCB 布局】；
- 使用放置 PCB 布局标志快捷键 P + I + P。

2 放置 PCB 布局标志。执行放置 PCB 布局标志命令后，光标变为十字形，并带有一个 PCB 布局标志符号。移动光标到需要放置的位置处，单击鼠标即可完成放置，如图 3-75 所示。在放置过程中，按空格键可以使 PCB 布局标志按逆时针方向 90° 旋转，用户可以选择合适的方向。单击鼠标右键或按 Esc 键可退出放置状态。

3 设置 PCB 布局标志参数。双击需要设置属性的 PCB 布局标志（或在放置状态下，按 Tab 键），系统将弹出相应的 PCB 布局标志参数设置对话框，如图 3-76 所示。

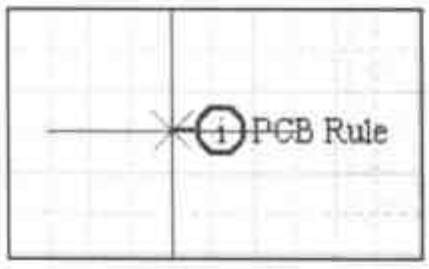


图 3-75　放置 PCB 布局标志



图 3-76　PCB 布局标志参数设置对话框

- 【名称】：用来输入 PCB 布局标志的名称。
- 【方向】：设定 PCB 布局标志在原理图上的放置方向，同样有 4 个选项：【0 Degrees】、【90 Degrees】、【180 Degrees】、【270 Degrees】。
- 【*X* 位置、*Y* 位置】：PCB 布局标志在原理图上的 *X* 轴和 *Y* 轴坐标。
- 参数列表窗口：该窗口内列出了该 PCB 布局标志的相关参数，包括名称、数值及类型等。选中任一参数值，单击 编辑(E)... 按钮，会弹出如图 3-77 所示的【参数属性】对话框。

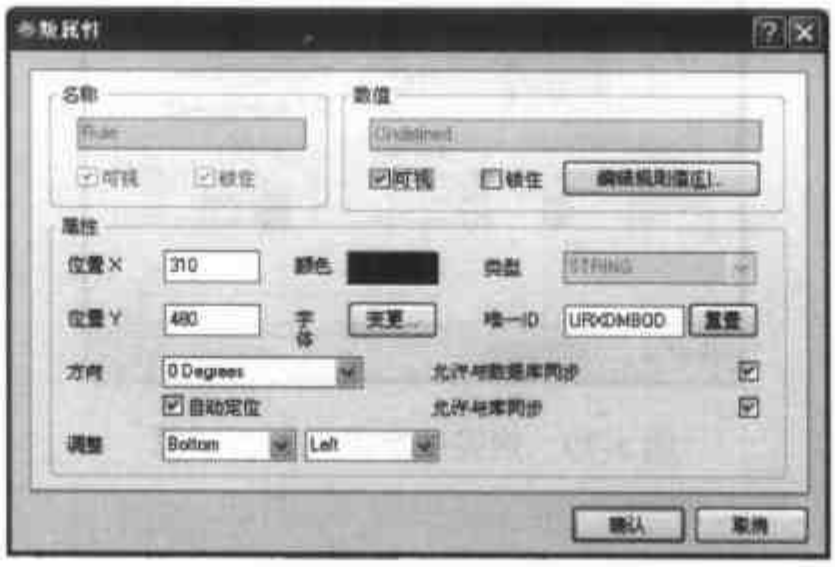


图 3-77　【参数属性】对话框

在该对话框中直接单击 编辑规则值(E)... 按钮，会进入如图 3-78 所示的选择 PCB 设计规则类型窗口，窗口内列出了 PCB 布线时用到的所有规则类型，以供用户选择使用。

例如，在这里我们选中了“Width Constraint”（铜膜线宽度），单击 确认 按钮后，则打开相应的铜膜线宽度设置对话框，如图 3-79 所示。该对话框分为两部分，上面是图形显示部分，下面是列表显示部分。对于铜膜线的宽度，既可以在上面设置，也可以在下面设置。主要有 3 项关于宽度的设置。



图 3-78 【选择设计规则类型】窗口

- 【Preferred Width】：设置铜膜线宽度的标称值，这里设为 15mil。
- 【Min Width】：设置铜膜线宽度的最小允许值，这里设为 10mil。
- 【Max Width】：设置铜膜线宽度的最大允许值，这里设为 20mil。

如果设置有误，比如标称值超过了最大允许值，则相应的设置项会变成红色，提醒用户重新设置。设置完毕，单击 确认 按钮逐一返回，原理图中的 PCB 布局标志如图 3-80 所示，标志下面的文字显示了具体的规则。

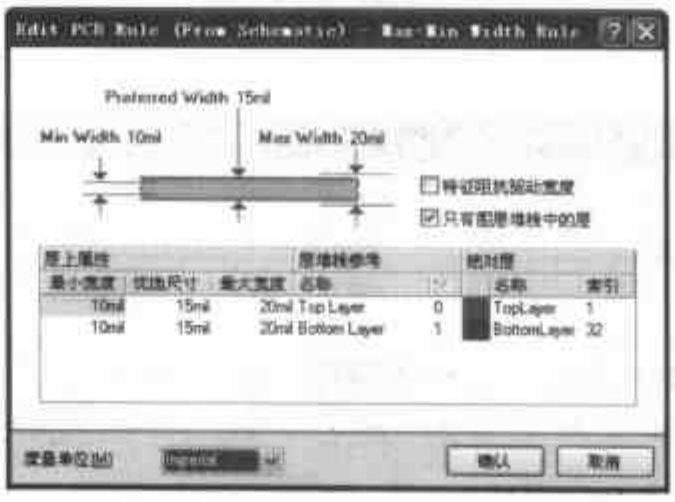


图 3-79 铜膜线宽度设置对话框

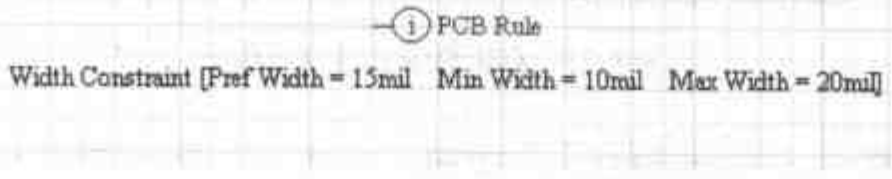


图 3-80 设置后的 PCB 布局标志



在原理图中通过放置 PCB 布局标志所设置的 PCB 布线规则，如果需要传递到 PCB 文件中，那么在进行 PCB 设计时应该使用设计同步器来传递参数。若使用的是网络表，则设置的 PCB 布局规则信息会全部丢失，无法传递。

3.10　使用实用工具绘图

在原理图编辑环境中，与配线工具栏相对应，还有一个实用工具栏，用于在原理图中绘制各种标注信息，使电路原理图更清晰，数据更完整，可读性更强。该实用工具栏中的各种图元均不具有电气连接特性，所以系统在做电气规则检查（ERC）及转换成网络表时，它们不会产生任何影响，也不会附加在网络表数据中。

3.10.1　实用工具

单击实用工具图标，各种绘图工具按钮如图 3-81 所示，与执行菜单命令【放置】→【描画工具】后弹出的菜单中的各项命令具有对应的关系，如图 3-82 所示。



图 3-81　实用工具



图 3-82　【描画工具】菜单

- ：绘制直线。
- ：绘制多边形。
- ：绘制椭圆弧线。
- ：绘制贝塞尔曲线。
- ：添加说明文字。
- ：添加文本框。
- ：绘制矩形。
- ：绘制圆角矩形。
- ：绘制椭圆形及圆形。
- ：绘制扇形。
- ：粘贴图片。
- ：队列粘贴。

3.10.2　绘制直线

在原理图中，直线可以用来绘制一些注释性的图形，如表格、箭头、虚线等，或者在编辑元器件时绘制元器件的外形。直线在功能上完全不同于前面所说的导线，它不具有电气连接特性，不会影响到电路的电气结构。

直线的绘制步骤如下：

1 执行绘制直线的命令。有 2 种方法：

- 执行菜单命令【放置】→【描画工具】→【直线】；
- 单击实用工具中的绘制直线按钮 。

2 绘制直线。执行绘制直线命令后，光标变为十字形。单击鼠标确定直线的起点，然后拖动鼠标，形成一条直线，拖动到适当位置后，再次单击鼠标确定直线的终点。

在直线绘制过程中，需要拐弯时，可以单击鼠标确定拐弯的位置，同时通过按下 Shift+空格键来切换拐弯的模式。在 T 型交叉点处，系统不会自动添加节点。

单击鼠标右键或按 Esc 键可退出绘制状态。

3 设置直线属性。双击需要设置属性的直线（或在绘制状态下，按 Tab 键），系统将弹出相应的折线属性设置对话框，如图 3-83 所示。

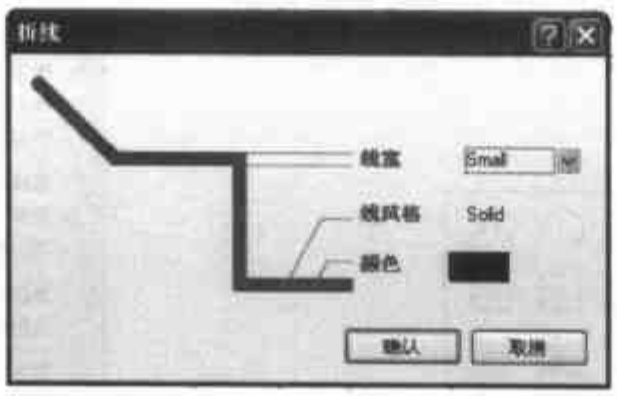


图 3-83 折线属性设置对话框

- 【线宽】：折线宽度设置。有 4 个选项：【Smallest】、【Small】、【Medium】、【Large】，系统默认是【Small】。
- 【线风格】：直线类型设置。有 3 个选项：【Solid】（实线）、【Dashed】（虚线）、Dotted】（点线），系统默认是【Solid】。
- 【颜色】：单击右边的色块，可以选择设置直线颜色。



单击已绘制好的直线，使其进入选中状态，在直线的起点、终点和拐弯处会出现绿色的小方块，即所谓的控制点。通过拖动控制点可以调整直线的起点、终点和拐弯位置，也可以直接拖动直线本身来改变。

3.10.3 绘制椭圆弧或圆弧

圆弧与椭圆弧的绘制是同一个过程，圆弧实际上是椭圆弧的一种特殊形式。

绘制椭圆弧的步骤如下：

1 执行绘制椭圆弧命令。有 2 种方法：

- 执行菜单命令【放置】→【描画工具】→【椭圆弧】；
- 单击实用工具中的绘制椭圆弧按钮 。

2 绘制椭圆弧。执行绘制椭圆弧命令后，光标变为十字形。移动光标到合适的位置，

单击鼠标确定椭圆弧的中心（步骤 1）；拖动鼠标沿 *X* 轴方向移动，第 2 次单击鼠标确定椭圆弧的长轴（步骤 2）；之后沿 *Y* 轴拖动鼠标，第 3 次单击鼠标确定椭圆弧的短轴（步骤 3）；这时，光标会自动移到椭圆弧的起始角处，移动光标可以改变椭圆弧的起始角度，第 4 次单击鼠标确定椭圆弧的起始角度（步骤 4）；光标自动移到椭圆弧的终止角处，第 5 次单击鼠标确定椭圆弧的终止角度（步骤 5），完成了椭圆弧的绘制，如图 3-84 所示。



图 3-84　椭圆弧的绘制

如果椭圆弧的长轴与短轴相等，则绘制的椭圆弧就成为圆弧。也可以执行菜单命令【放置】→【描画工具】→【圆弧】，直接绘制圆弧，具体操作与上面的过程类似。单击鼠标右键或按 Esc 键可退出绘制状态。

3　设置椭圆弧属性。双击需要设置属性的椭圆弧（或在绘制状态下，按 Tab 键），系统将弹出相应的椭圆弧属性设置对话框，如图 3-85 所示。

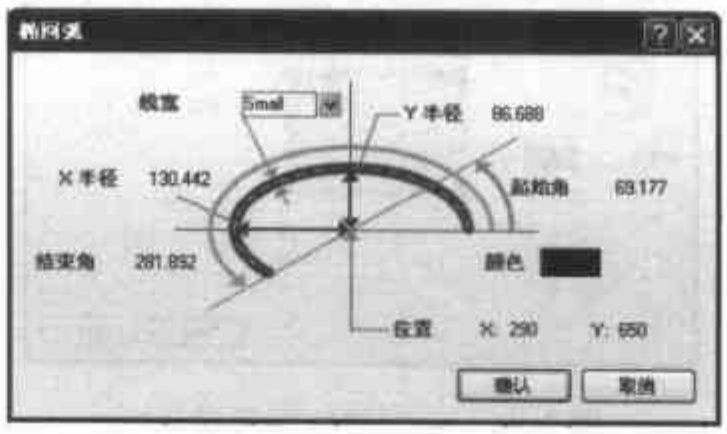


图 3-85　椭圆弧属性设置对话框

- 【线宽】：椭圆弧宽度设置。有 4 个选项：【Smallest】、【Small】、【Medium】、【Large】，系统默认是【Small】。
- 【*X* 半径】：椭圆弧长轴设置。
- 【*Y* 半径】：椭圆弧短轴设置。
- 【起始角】：椭圆弧起始角度设置。
- 【结束角】：椭圆弧终止角度设置。
- 【颜色】：椭圆弧颜色设置。单击右边的色块，可以选择设置。
- 【位置 *X*、*Y*】：椭圆弧中心在原理图上的 *X* 轴和 *Y* 轴坐标。



单击已绘制好的椭圆弧或圆弧，使其进入选中状态，会有绿色的控制点出现。通过拖动控制点可以调整椭圆弧线或圆弧线的形状，也可以直接拖动弧线本身来调整。

3.10.4 绘制矩形

矩形分为直角矩形和圆角矩形，二者的区别在于矩形的 4 个拐角是否由椭圆弧线所构成，除此之外，它们的绘制方式与属性设置非常类似。因此，我们在这里只以直角矩形为例来说明。

直角矩形的绘制步骤如下：

1 执行绘制直角矩形命令。有 2 种方法：

- 执行菜单命令【放置】→【描画工具】→【矩形】；
- 单击实用工具中的绘制直角矩形按钮 。

2 绘制直角矩形。执行绘制直角矩形命令后，光标变为十字形，并带有一个矩形图形。移动光标到需要放置的位置处，单击鼠标确定直角矩形的一个顶点，拖动鼠标到适当位置，再次单击鼠标确定直角矩形的另一个顶点，即可完成绘制。单击鼠标右键或按 Esc 键可退出绘制状态。

3 设置直角矩形属性。双击需要设置属性的直角矩形（或在绘制状态下，按 Tab 键），系统将弹出相应的直角矩形属性设置对话框，如图 3-86 所示。

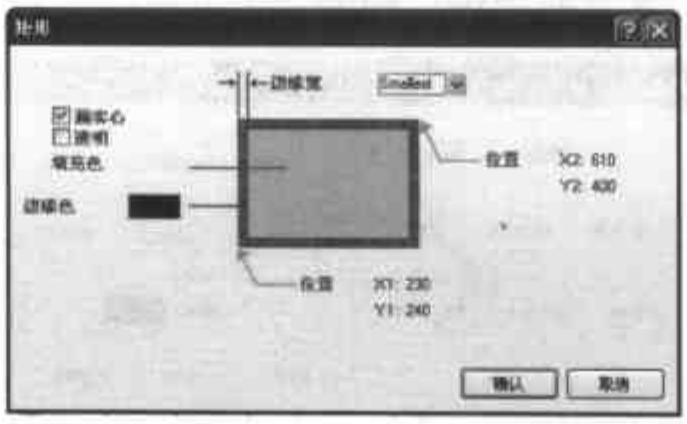


图 3-86 矩形属性设置对话框

- 【画实心】复选框：用来设置所绘制的矩形是否实心，若选中该复选框，则为一个实心直角矩形。
- 【透明】复选框：用来设置所绘制的矩形是否透明，若选中该复选框，则矩形下面的栅格可以显示出来。
- 【填充色】：设置矩形内部的填充颜色。
- 【边缘色】：设置矩形边框的颜色。
- 【边缘宽】：设置矩形边框的宽度，有 4 个选项：【Smallest】、【Small】、【Medium】、【Large】。
- 【位置 *X*1、*Y*1】：矩形第一顶点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【位置 *X*2、*Y*2】：矩形第二顶点在原理图上的 *X* 轴和 *Y* 轴坐标。



单击已绘制好的矩形，使其进入选中状态，会有绿色的控制点出现。通过拖动控制点可以直接调整矩形的大小、位置等。

在实用工具中还提供了其他几种绘图工具，如贝塞尔曲线、椭圆、扇形等，它们的使用方法基本相同，而且比较简单，在此不再赘述。

3.10.5　放置图形

有时在原理图中需要放置一些图像文件，如各种厂家标志、广告等。通过使用“放置图形”的命令可以实现。

放置图形的步骤如下：

1　执行放置图形的命令。有 2 种方法：

- 执行菜单命令【放置】→【描画工具】→【图形】；
- 单击实用工具中的放置图形按钮 。

2　放置图形。执行放置图形的命令后，光标变为十字形，并附有一个矩形框。单击鼠标确定图形放置位置的一个顶点，拖动鼠标到适当位置，再次单击鼠标确定图形放置位置的另一个顶点，同时会弹出如图 3-87 所示的浏览对话框，供用户选择所要放置的图形。

Protel DXP 2004 SP2 支持多种格式的图像文件，如*.bmp、*.dib、*.rle、*.jpg、*.tiff、*.wmf、*.pcx、*.dcx、*.tga 等。这里我们选用了其自带的图标文件，如图 3-88 所示，路径为：C：\Program Files\Altium2004 SP2\Templates\newAltmlogo.bmp。



图 3-87　选择图片对话框



图 3-88　放置图形

3　设置放置图形的属性。双击已放置的图形，系统会弹出如图 3-89 所示的图形属性设置对话框。

- 【边缘色】：图形边框颜色设置。
- 【边缘宽】：图形边框宽度设置。
- 【位置 *X*1、*Y*1】：图形第一顶点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【位置 *X*2、*Y*2】：图形第二顶点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【文件名】：所需放置的图形路径及名称。单击右边的 浏览(B)... 按钮，可以选择设置。
- 【嵌入】复选框：选中该复选框，则图形嵌入电路原理图中。
- 【边界在】复选框：选中该复选框，则放置的图形会添加边框。

- 【X：Y 比率 1：1】复选框：选中该复选框，则图形的宽高比锁定为 1：1。

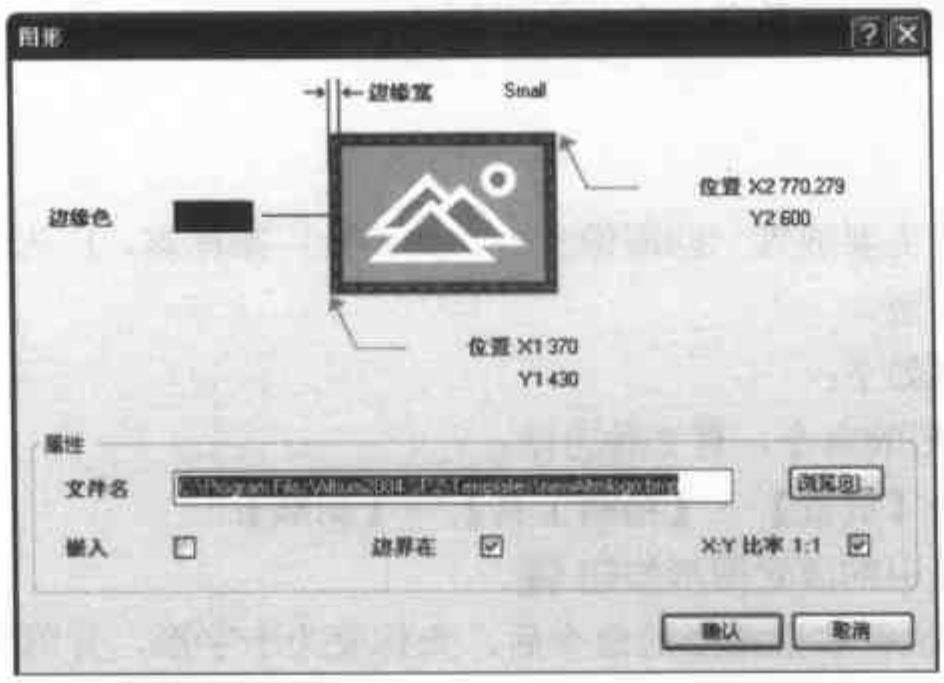


图 3-89　图形属性设置对话框

3.10.6　放置文本字符串

为了增加原理图的可读性，在某些关键的位置处应该添加一些文字说明，即放置文本字符串，便于用户之间的交流。放置文本字符串的步骤如下：

1　执行放置文本字符串的命令。有 2 种方法：

- 执行菜单命令【放置】→【文本字符串】；
- 单击实用工具中的放置文本字符串按钮 A。

2　放置文本字符串。执行放置文本字符串的命令后，光标变为十字形，并带有一个文本字符串“Text”，移动光标，在适当位置上单击鼠标即可放置该文本字符串，如图 3-90 所示。

3　设置文本字符串的属性。双击需要设置属性的文本字符串（或在添加状态下，按 Tab 键），系统将弹出相应的文本字符串注释对话框，如图 3-91 所示。

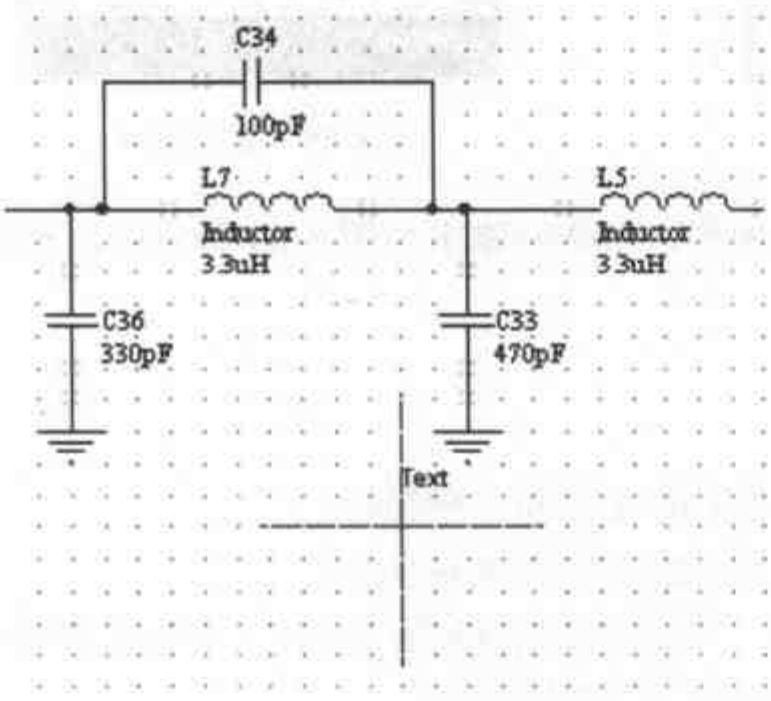


图 3-90　放置文本字符串



图 3-91　文本字符串注释对话框

- 【颜色】：文本字符串颜色设置。
- 【位置 X、Y】：文本字符串在原理图上的 X 轴和 Y 轴坐标。
- 【方向】：设定文本字符串在原理图上的放置方向，有 4 个选项：【0 Degrees】、【90 Degrees】、【180 Degrees】、【270 Degrees】。
- 【水平调整】：调整文本字符串在水平方向的位置，有 3 个选项：【Left】、【Center】、【Right】。
- 【垂直调整】：调整文本字符串在垂直方向的位置，有 3 个选项：【Bottom】、【Center】、【Top】。
- 【文本】：用来输入文本字符串的具体内容，在这里输入“5MHz Low Pass Filter”。
- 单击下面的 更改... 按钮，可以改变字体的设置。

设置属性后的文本字符串如图 3-92 所示。

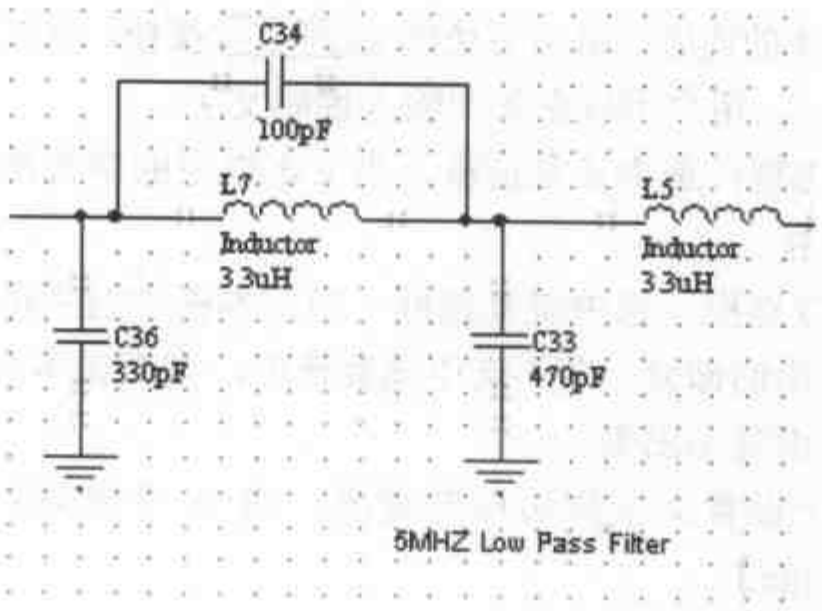


图 3-92　注释后的文本字符串

3.10.7　放置文本框

上面放置的文本字符串只能是简单的单行文本，如果原理图中需要大段的文字说明，就需要用到文本框了。使用文本框可以放置多行文本，并且字数没有限制，文本框仅仅是对用户所设计的电路进行说明，本身不具有电气意义。放置文本框的操作步骤与放置文本字符串的步骤类似。

1　执行放置文本框的命令。有 2 种方法：

- 执行菜单命令【放置】→【文本框】；
- 单击实用工具中的放置文本框按钮 。

2　放置文本框。执行放置文本框的命令后，光标变为十字形。单击鼠标确定文本框的一个顶点，拖动鼠标到适当位置，再次单击鼠标确定文本框的大小，完成文本框的放置。

3　设置文本框的属性。双击需要设置属性的文本框（或在添加状态下，按 Tab 键），系统将弹出相应的文本框属性设置对话框，如图 3-93 所示。

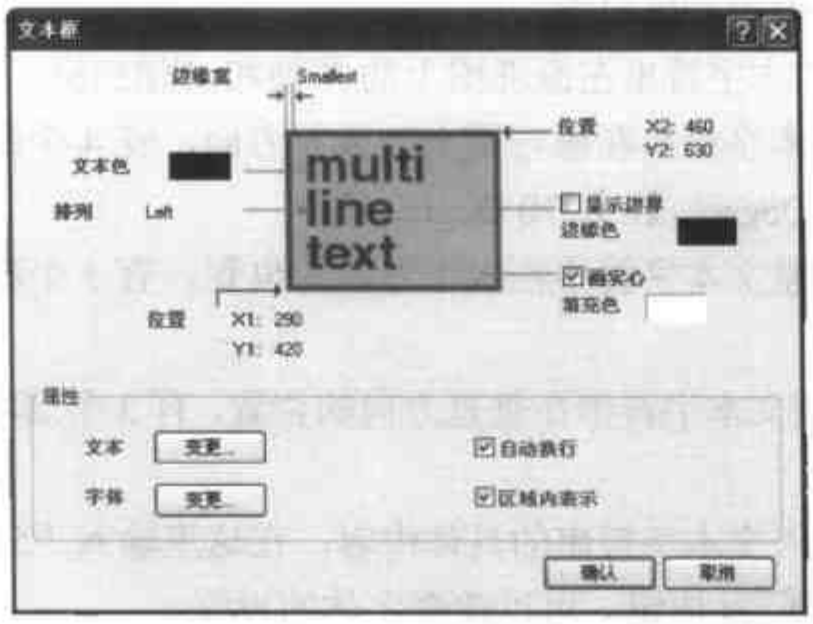


图 3-93　文本框属性设置对话框

- 【文本】：文本标注的内容。单击右边的 变更... 按钮，系统将弹出一个文本编辑框“Text Frame Text”，用户可以在其中输入说明文字。
- 【自动换行】复选框：选中该复选框，当文本框中的字符串长度超过了文本框的宽度时，会自动换行。
- 【区域内表示】复选框：选中该复选框，当文本框中的字符超出文本框区域时，系统会自动切掉超出的部分；若不选中该复选框，则当文本字符超出文本框区域时，将在文本框的外面显示出来。
- 【边缘宽】：用于设置文本框边框的宽度，有 4 个选项：【Smallest】、【Small】、【Medium】、【Large】。
- 【文本色】：用于设置文本框中文字的颜色。
- 【排列】：用于设置文本框中文字的对齐方式，有 3 个选项：【Left】（左对齐）、【Center】（中心对齐）、【Right】（右对齐）。
- 【位置 *X*1、*Y*1】：用于设置文本框起始顶点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【位置 *X*2、*Y*2】：用于设置文本框终止顶点在原理图上的 *X* 轴和 *Y* 轴坐标。
- 【显示边界】复选框：选中该复选框后，显示文本框的边框。
- 【边缘色】：设置边框的颜色。
- 【画实心】复选框：选中该复选框后，文本框被填充。
- 【填充色】：用于设置文本框填充的颜色。

3.11　电路原理图设计实例

通过前面的学习，用户对于 Protel DXP 2004 SP2 原理图编辑环境、原理图编辑器的使用有了初步的了解，而且能够完成简单电路原理图的绘制。这一节，我们从实际应用的角度出发，通过一个具体的实例来说明怎样使用 Protel DXP 2004 SP2 的原理图编辑环境完成

电路的设计工作。

在本书的例子中我们会逐步涉及单片机、DSP 等一些常用电路的设计。首先以设计一种单片机最小应用系统为例来介绍 Protel DXP 2004 SP2 的原理图编辑环境，以及电路原理图的设计和绘制过程。

目前绝大多数的电子应用设计脱离不了使用单片机系统。世界范围内使用的单片机种类极其繁多，而在国内单片机应用中，由于 intel51 系列单片机的应用较早，相关辅助开发手段、教材、应用案例多，所以 51 系列单片机是国内应用最为广泛的一种单片机。其系统一般由基本的时钟电路、电源电路、复位电路，再加上外部的存储器等器件构成。下面我们使用 Protel DXP 2004 SP2 来绘制一个单片机最小应用系统的组成原理图。

【例 3-1】　绘制一个单片机最小应用系统的组成原理图

设置参数

1 在 Windows XP 操作系统中，执行命令【开始】→【程序】→【Altium】→【DXP 2004 SP2】，或者直接双击桌面上的 图标，启动 Protel DXP 2004 SP2。

2 打开【Files】面板，在【新建】栏中单击【Blank Project（PCB）】，则在【Projects】面板中出现了新建的项目文件，系统提供的默认名为“PCB-Project1.PrjPCB”，如图 3-94 所示。

3 在项目文件“PCB-Project1.PrjPCB”上单击鼠标右键，执行项目菜单中的【另存项目为】命令。在弹出的保存文件对话框中键入“MCU.PrjPCB”文件名，并保存在指定的文件夹中。

此时，【Projects】面板上，项目文件名变为“MCU.PrjPCB”，在该项目中没有任何内容，根据设计的需要，各种设计文档可以陆续添加。

4 在项目文件“MCU.PrjPCB”上单击鼠标右键，执行命令【追加新文件到项目中】→【Schematic】，在该项目文件中新建一个电路原理图文件，系统默认名为“Sheet1.SchDoc”。

5 在该文件名上单击鼠标右键，执行文件菜单中的命令【另存为】，在弹出的对话框中保存为“MCU Circuit.SCHDOC”，如图 3-95 所示。在创建原理图文件的同时，也就进入了电路原理图设计系统。



图 3-94　新建项目文件



图 3-95　创建新原理图文件“MCU Circuit.SCHDOC”

6 在编辑窗口内单击鼠标右键，执行环境菜单中的命令【选项】→【文档选项】或【文档参数】或【图纸】，则弹出【文档选项】对话框，进行图纸参数设置。我们将图纸的尺寸即标准风格选择为 A4，放置方向选择为【Landscape】，图纸明细表选择为【Standard】，单击对话框中的 改变系统字体 按钮，在字体设置对话框中，字体设为“Arial”，字形为“常规”，大小为 10，单击 确认 按钮确定。其他均采用系统的默认设置。

创建原理图文件后，Protel DXP 2004 SP2 系统已默认为该文件加载了一个集成元器件库——常用分离元器件库（Miscellaneous Devices.IntLib）。这里我们以设计中使用到的 Philips 公司单片机 P89C51RC2HFBD 为例来构建单片机最小应用系统，为此需要将 Philips 公司器件库加载。其所在的库文件为“Philips Microcontroller 8-bit.IntLib”。

7 在元件库面板上单击 元件库... 按钮，则弹出【可用元件库】对话框，在该对话框上单击 安装(I)... 按钮，打开相应的选择库文件对话框，如图 3-96 所示。



图 3-96 选择库文件对话框

8 在该对话框中选择确定的库文件夹“Philips”，打开后选择相应的库文件“Philips Microcontroller 8-bit.IntLib”，然后单击 打开(O) 按钮，所选中的库文件就出现在【可用元件库】对话框中，如图 3-97 所示。

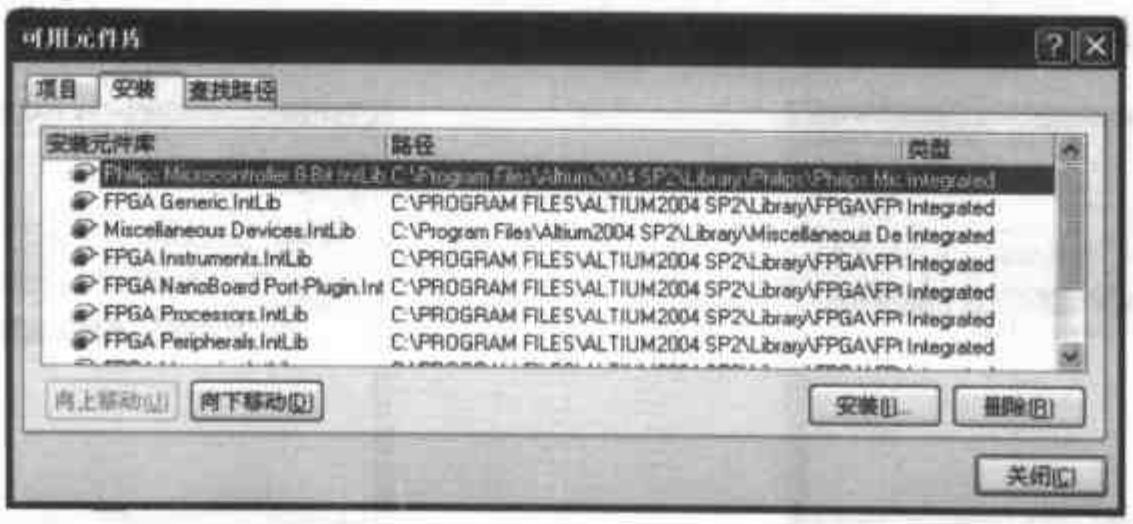


图 3-97 添加库文件“Philips Microcontroller 8-bit.IntLib”后的对话框

9　单击 关闭(C) 按钮，关闭对话框。

在绘制原理图的过程中，放置元器件的基本依据是根据信号的流向放置，或从左到右，或从上到下。首先应放置电路中的关键元器件，之后再放置电阻、电容等外围元器件。本例中，设定图纸上信号的流向是从左到右，关键的元器件有 3 个：单片机芯片、地址锁存器芯片、外扩数据存储器芯片。

在原理图纸上放置关键元器件

1　放置单片机芯片。打开元件库面板，在当前元器件库名称栏中选择“Philips Microcontroller 8-bit.IntLib”，在元器件列表中选择“P89C51RC2HFBD”，如图 3-98 所示。

2　单击 Place P89C51RC2HFBD 按钮，将选择的单片机芯片放在了原理图纸上。

我们使用 TI 公司的 SN74LS373N 作为地址锁存器，该芯片所在的库文件为“TI Logic Latch. IntLib”，按照同样的方法进行加载。

3　放置地址锁存器。在元件库面板，在当前元器件库名称栏中选择“TI Logic Latch. IntLib”，在元器件列表中选择“SN74LS373N”，如图 3-99 所示。

4　单击 Place SN74LS373N 按钮，将选择的地址锁存器芯片放在了原理图纸上。

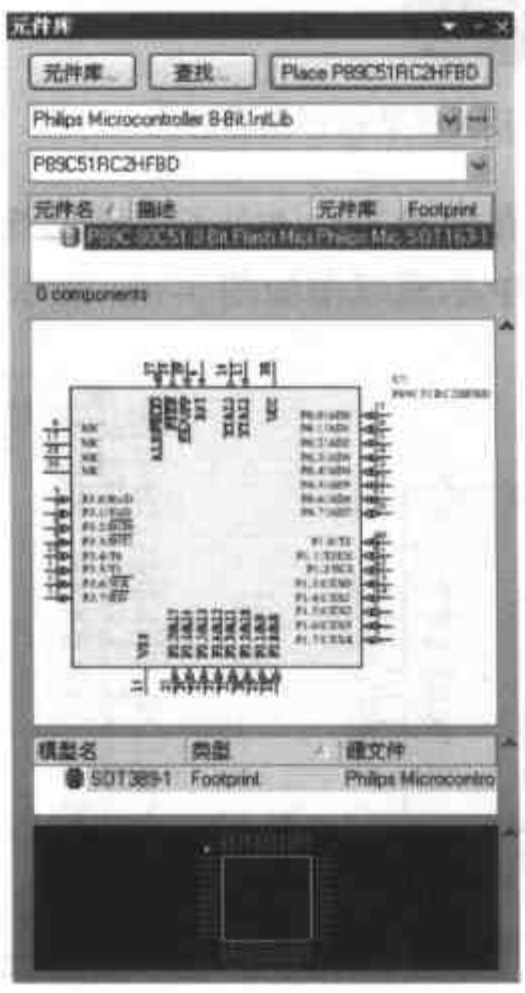


图 3-98　选择库文件及单片机芯片



图 3-99　选择相应库文件及地址锁存器芯片

我们使用 Motorola 公司的 MCM6264P 作为外扩的 8KB 数据存储器，该芯片所在的库文件为“Motorola Memory Static RAM.IntLib”，按照同样的方法进行加载。

5　放置外扩数据存储器。在元件库面板上，在当前元器件库名称栏中选择“Motorola Memory Static RAM.IntLib”，在元器件列表中选择“MCM6264P”，如图 3-100 所示。

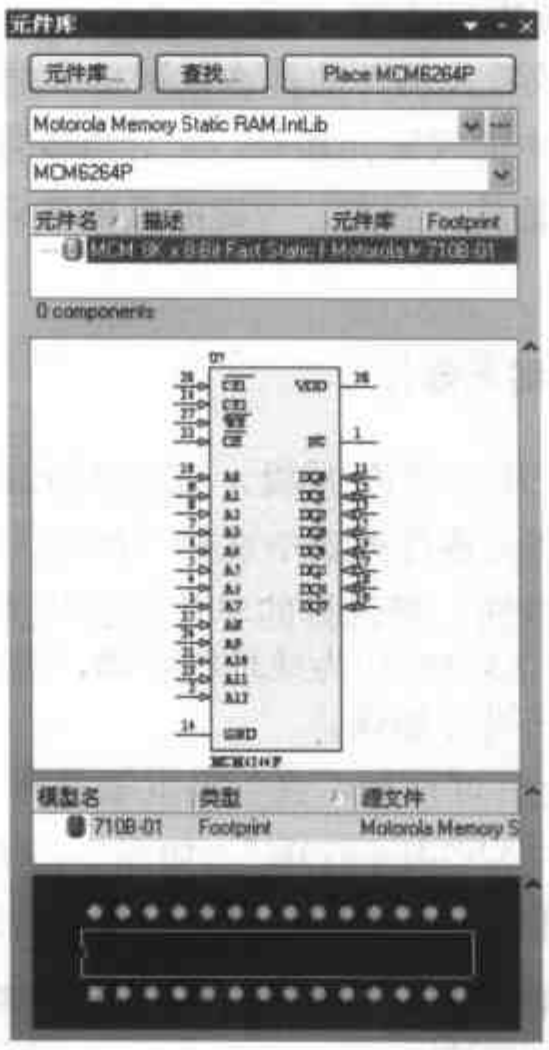


图 3-100 在元件库面板上选择相应库文件及外扩数据存储器芯片

6 单击 Place MCM6264P 按钮，将选择的外扩数据存储器芯片放在了原理图纸上，放置了芯片 P89C51RC2HFBD、SN74LS373N、MCM6264P 的原理图如图 3-101 所示。

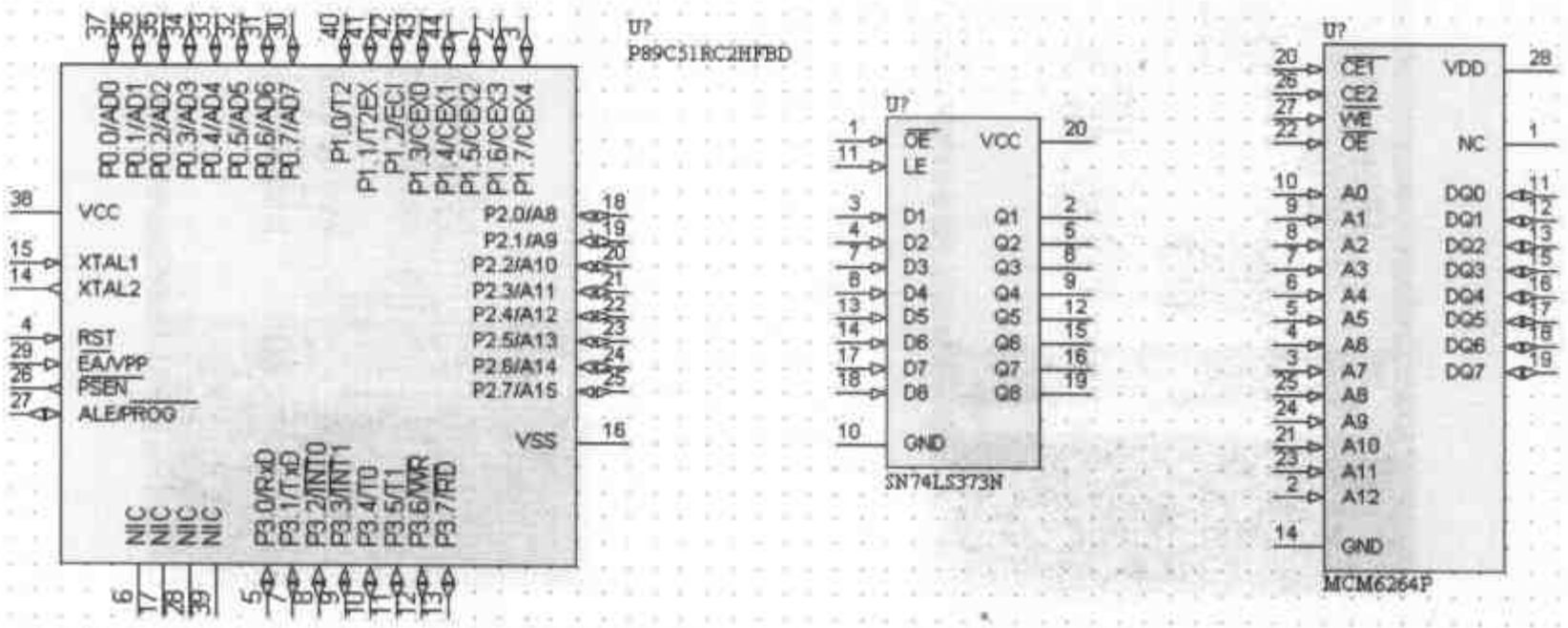


图 3-101 关键芯片放置

在单片机的应用系统中，时钟电路和复位电路是必不可少的。在本例中，我们采用一个石英晶振和两个匹配电容构成单片机的时钟电路，晶振频率为 20MHz；复位电路采用上电复位加手动复位方式，由一个 RC 延迟电路构成上电复位电路，在延迟电路的两端跨接

一个开关则构成手动复位电路。因此，需要放置 2 个电容，2 个电阻，1 个极性电容，1 个晶振，1 个复位键，这些元器件都在库文件“Miscellaneous Devices.IntLib”中。

7 打开元件库面板，在当前元器件库名称栏中选择“Miscellaneous Devices.IntLib”，在元器件列表中分别选择电容（Cap）、电阻（Res2）、极性电容（Cap Pol2）、晶振（XTAL）、复位键（SW-PB），一一进行放置。

8 编辑元器件的属性。在图纸上放置好元器件后，应该对各个元器件的属性进行编辑，包括元件标识、序号、型号、封装形式等。可以使用前面讲过的【元件属性】编辑对话框来进行设置，具体设置过程不再一一赘述，用户可以尝试自己设置。设置好元器件属性的原理图如图 3-102 所示。

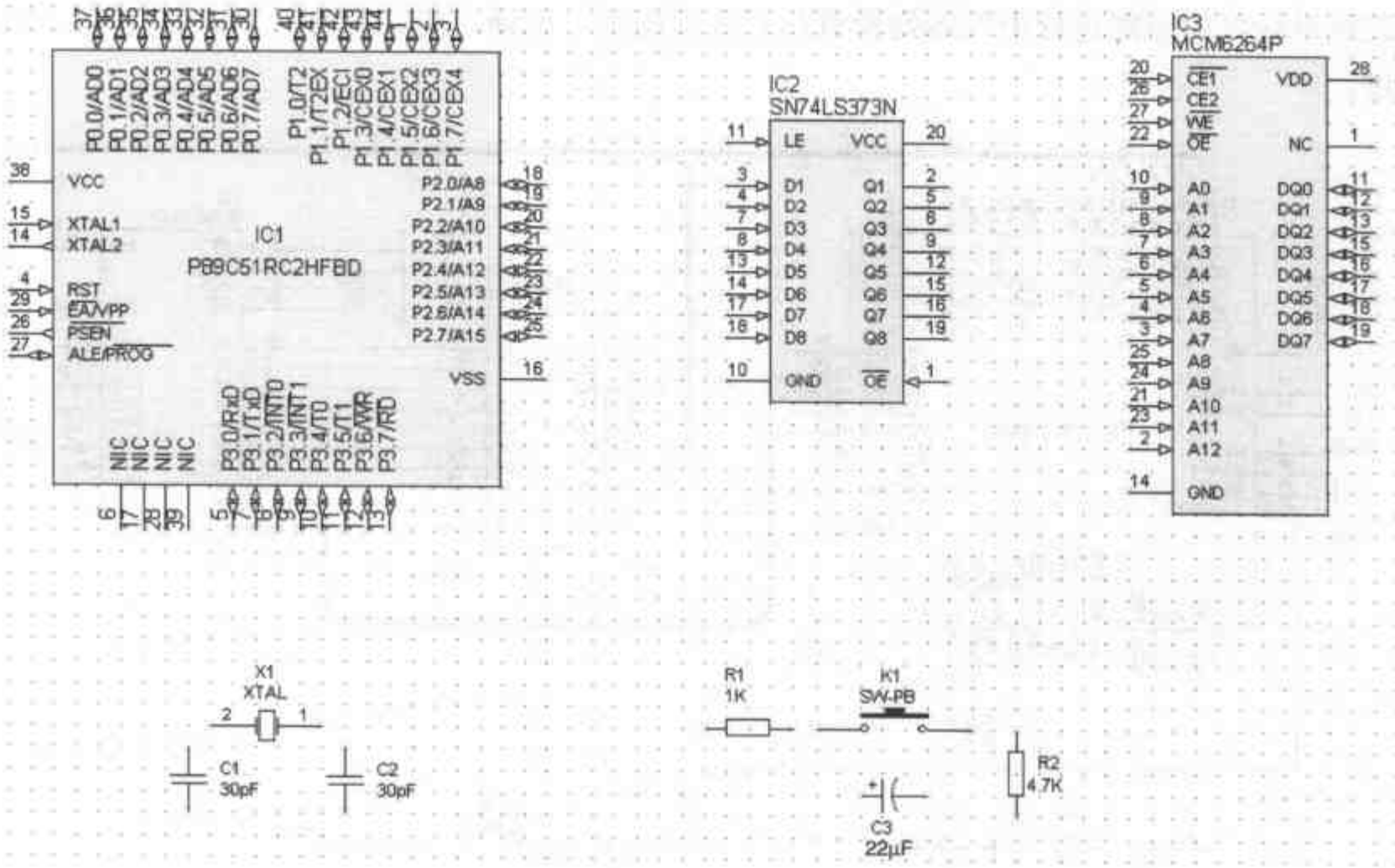


图 3-102　设置好元器件属性后的布局图

9 放置电源和接地符号。单击配线工具栏上的放置电源按钮，放置电源，本例需要 4 个电源；单击配线工具栏上的接地符号按钮，放置接地符号，本例中需要 9 个地，由于都是数字地，采用统一的符号表示即可。

10 连接导线。在放置好各个元器件并编辑好相应的属性后，接下来就是根据电路设计的要求把各个部件连接起来。单击配线工具栏上的绘制导线按钮、绘制总线按钮、绘制总线出入线按钮，完成元器件之间的端口及引脚的电气连接。在必需的位置处通过执行菜单命令【放置】→【手工放置节点】，或使用快捷键 P+J 放置电气节点。

11 放置网络标签和忽略 ERC 检查符号。

第4章 层次原理图设计

内容提要

- 原理图的高级编辑命令。
- 层次原理图的基本概念。
- 层次原理图的设计方法和切换编辑。
- 使用层次设计表对层次原理图进行分析。

通过前面3章的学习，相信用户对于Protel DXP 2004 SP2的原理图编辑环境有了一个初步的了解，而且能够使用该软件完成普通电路原理图的绘制和有关的简单编辑操作。但是对于实际中的大规模电路系统来说，其相应的电路原理图是比较复杂的，对于这样的原理图，不管是绘制还是编辑，仅仅依靠前面所学的知识是不够的。因此，在这一章中，我们将继续学习对复杂原理图的一些高级编辑操作，以进一步提高自己的实际原理图编辑水平。

另外，针对复杂的电路原理图，我们还将学习另外一种电路原理图设计方法——层次原理图设计。

4.1 面板操作与编辑

在简单的电路原理图绘制过程中，有一些基本的编辑操作，如元件的选取、移动、排列、复制、粘贴等，用户一般都要用到，只是在每次执行这些操作时，所涉及的元件数量是不可能太多的。而对于复杂的、大型的原理图来说，有时会需要对大量的元件进行同步全局编辑，此时仅使用这些基本编辑命令是不够的，我们可以考虑使用Protel DXP 2004 SP2系统提供的一些高级编辑操作，即利用一些特色工作面板来进行高效率的编辑。首先来看一下【Inspector】（检查器）面板。

4.1.1 【Inspector】面板操作

【Inspector】面板主要用来实时显示在原理图中所选取对象的属性，如类型、位置、名称等，用户可以直接通过该面板对各种属性进行编辑修改。

打开【Inspector】面板的方法很简单：执行菜单命令【查看】→【工作区面板】→【SCH】→【Inspector】；或者，单击面板控制中心的【SCH】标签项，在弹出的菜单中选择【Inspector】，都可以打开该面板。在没有选取任何对象的情况下，打开后的【Inspector】面板如图 4-1 所示，是空白的。

在使用【Inspector】面板之前，应完成以下两项设定。

- 设定可以显示属性的对象范围。有 3 种选择：【current document】（当前的原理图文件）、【open documents】（所有打开的原理图文件）、【open documents of the same project】（同一项目中的所有打开的原理图文件），系统默认为【current document】。
- 设定可以显示属性的对象种类。单击【all types of objects】，系统会弹出一个选择窗口，如图 4-2 所示，可以选择只显示哪几种类型对象的属性，也可以选择显示全部对象的属性，系统默认为【显示全部对象】，即对于原理图中的任一选取对象，其属性都可以实时在【Inspector】面板上显示出来。

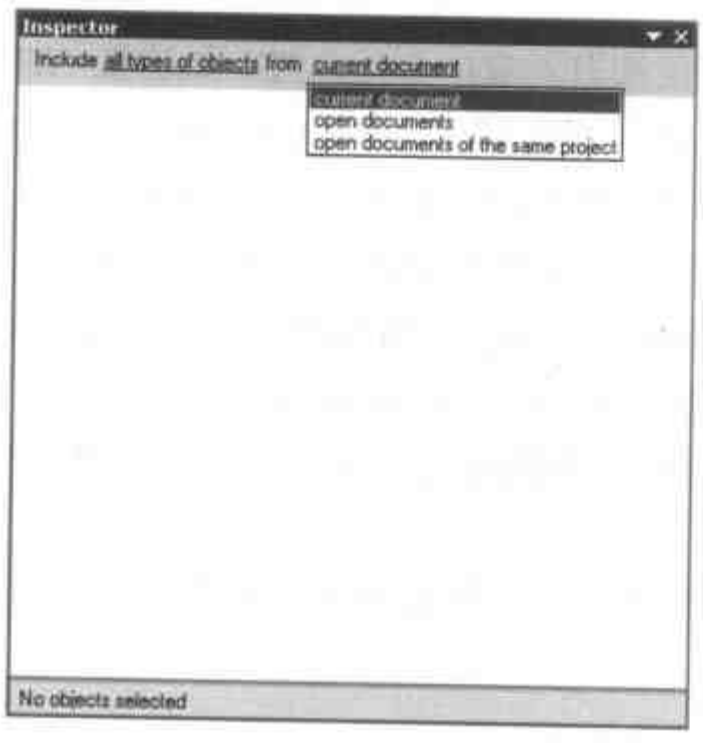


图 4-1　空白【Inspector】面板



图 4-2　显示对象选择

1．编辑单个元件属性

对于元件属性的编辑，我们在前面讲过有两种方式，可以是手动方式编辑，通过【元件属性】对话框来完成；也可以是自动编辑，通过【注释】对话框完成设置。现在，我们还可以使用【Inspector】面板来进行属性编辑。

选中原理图中的某一元件，在【Inspector】面板上将实时显示出该元件的所有属性，

图 4-3 中就显示了当前选取的某一电容的属性，显示的具体内容有下面几项。



图 4-3　显示元件属性

- 【Kind】列表项，该列表项给出了当前选取对象的类型，如元件（Part）、总线（Bus）、网络标签（Net Label），等等。这里选取的是电容，属于元件类型，所以显示是【Part】。
- 【Design】列表项，该列表项给出了当前选取对象所在的原理图文件。这里是“MCU Circuit.SCHDOC”。
- 【Graphical】列表项，该列表项给出了当前选取对象的图形属性，如位置（*X*1、*Y*1）、方向（Orientation）、是否镜像（Mirrored）、显示模式（Display Mode）、是否显示隐藏引脚（Show Hidden Pins）、是否显示对象标识（Show Designator）等。
- 【Object Specific】列表项，该列表项给出了当前选取对象自身的一些属性，如对象的描述（Description）、是否锁定引脚（Pins Locked）、所在的库文件（Library）、元件标识符（Component Designator）、当前封装名称（Current Footprint）等。
- 【Parameters】列表项，该列表项给出了与当前选取对象有关的一些参数，如版本（Revision）、数值（Value）等。

如果用户要修改当前所选取对象的哪一项属性，只需单击相应的列表栏，就可以进入编辑状态进行修改了。



细心的用户也许会发现，【Inspector】面板上所显示的内容，与【元件属性】对话框中的内容几乎一样。所以，对于单个元件属性的编辑，用户可以根据自己的习惯来选择方式，不必拘泥于固定模式。

2. 编辑多个对象属性

使用【Inspector】面板不但可以编辑单个对象的属性，更重要的是可以同时编辑多个被选对象的属性。同时编辑多个对象时，往往是要修改这些对象的某一个或几个特定参数，

比如：要修改所有元件标识符的字体，要改变同一类元件的 PCB 封装形式，等等。

使用【Inspector】面板来编辑多个对象的属性时，首先要查找并选择多个具有某些相似属性的对象，这可以通过系统提供的【查找相似对象】命令来实现。

执行菜单命令【编辑】→【查找相似对象】，光标变为十字形，移动光标到某个参考对象上，单击鼠标后，系统会弹出如图 4-4 所示的【查找相似对象】对话框。



图 4-4 【查找相似对象】对话框

可以看到，该对话框中也有 5 组列表项目，各项属性名称与【Inspector】面板上的内容完全相同。不同的是，在每一属性列表栏的右边，都增加了一项查找条件设置，用于设置需要查找的对象与当前选取的参考对象之间的关系。单击 按钮，有 3 种设置可以选择：【Any】（不限制查找对象与参考对象的关系）、【Same】（查找对象应与参考对象类别相同）、【Different】（查找对象与参考对象类别不同）。

对于查找对象的范围则有 2 种选择：【Current Document】（当前文件）或【Open Documents】（所有打开的文件）。

另外，该对话框下方有 6 个复选框，含义如下。

- 【缩放匹配】：用来设定是否将条件匹配的对象以放大尺寸显示在原理图编辑窗口内，系统默认选中。
- 【选择匹配】：用来设定是否将条件匹配的对象全部选中。由于我们要使用【Inspector】面板来完成对象的全局编辑，所以应选中该复选框。
- 【清除已存在的】：用来设定是否清除已存在的查找条件，系统默认自动清除。
- 【建立表达式】：用来设定是否为当前设置的查找条件创建一个过滤器表达式。如果选中了该复选框，则系统在执行【查找相似对象】命令时，会同时打开【Filter】（过滤器）面板，并在该面板的过滤器输入区创建一个过滤器表达式，这样就可以将该表达式收藏起来，供以后查找时使用。

- 【屏蔽匹配】：用来设定是否将条件匹配的对象高亮显示，同时屏蔽其他条件不匹配的对象，系统默认选中。
- 【运行检查器】：用来设定是否在执行【查找相似对象】命令的同时启动【Inspector】面板，应选中该复选框。

设置完毕后，单击 应用(A) 按钮，系统将立即进行查找，但不关闭上述对话框。如果查找结果不符合要求，用户可以重新设置查找条件，再次查找。

单击 确认 按钮后，系统会立即进行查找，但同时关闭上述对话框；若单击 取消 按钮，则系统退出查找操作。

下面我们以原理图“MCU Circuit.SCHDOC”为例，查找该文件中所有 PCB 封装为“AXIAL-0.4”的元件，并把这些元件的 PCB 封装改为“AXIAL-0.3”。

【例 4-1】 查找元件并改变封装形式



图 4-5 同时编辑多个元件属性

1 执行【查找相似对象】命令，光标变为十字形，移动光标到元件 R1 上，单击鼠标，弹出【查找相似对象】对话框。

2 将对话框中的【Object Kind】栏与【Current Footprint】栏中的查找条件设定为【Same】，其余列表栏中的查找条件均设定为【Any】。选中【缩放匹配】、【选择匹配】、【清除已存在的】、【屏蔽匹配】、【运行检查器】这 5 个复选框，设定查找对象范围为【Current Document】。

3 单击 确认 按钮后，系统开始查找。之后【Inspector】面板被打开，显示查找的结果，同时原理图中所有符合查找条件即 PCB 封装为“AXIAL-0.4”的元件被选中，并在编辑窗口内被放大、高亮显示出来。

4 单击【Inspector】面板上的【Current Footprint】栏，进入编辑状态，将原来的“AXIAL-0.4”改为“AXIAL-0.3”，回车确定，即完成了对所有选中对象属性的全局修改，如图 4-5 所示。如果再次查看这些元件的属性，将会发现它们的 PCB 封装形式已变成了“AXIAL-0.3”。



在完成对原理图的编辑后，应单击编辑窗口右下方的 清除 按钮，以便清除当前的浏览状态，使所有被屏蔽的对象恢复正常显示。

4.1.2 【Filter】面板操作

使用【查找相似对象】命令，可以查找多个具有某些相似属性的对象，方便灵活。但是这一功能本身能够查找的属性是有限的，而且对于编辑后的结果也不能实时查看。为了克服这一不足之处，我们可以考虑将【Filter】（过滤器）面板与【List】（列表）面板结合

起来，先使用【Filter】面板进行更广范围的过滤查找，查找符合一定规则的对象；之后使用【List】面板快速浏览查找的结果，并可以直接进行单个对象属性的编辑或多个对象属性的全局编辑。

1.【Filter】面板

使用菜单命令【查看】→【工作区面板】→【SCH】→【Filter】；或者，单击面板控制中心的【SCH】标签项，在弹出的菜单中选择【Filter】，都可以打开该面板，打开后的【Filter】面板如图 4-6 所示。基本内容如下：

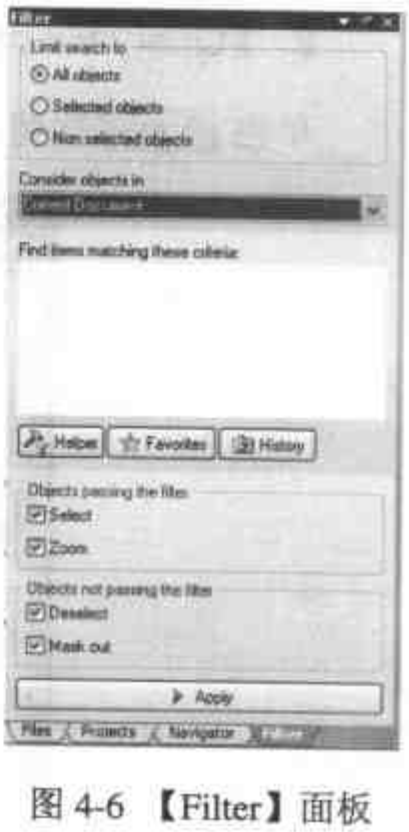


图 4-6　【Filter】面板

- 【Limit search to】：用于设置查找对象的限制范围，有 3 个单选按钮：【All objects】（全部对象）、【Selected objects】（仅限于选中对象）、【Non selected objects】（仅限于未选中对象）。系统默认为【All objects】。
- 【Consider objects in】：用于设置查找对象所在的文件范围。单击 按钮，有 3 种设置可以选择：【Current document】（当前的原理图文件）、【Open documents】（所有打开的原理图文件）、【Open documents of the Same Project】（同一项目中的所有已打开的原理图文件）。系统默认为【Current document】。
- 【Find items matching these criteria】：是过滤器语句输入栏，用来输入表示查找条件的过滤器语句表达式。如果用户不熟悉输入语法，可以单击下面的 Helper 按钮，在弹出的【Query Helper】对话框帮助下进行输入。
- 单击 Favorites 按钮或 History 按钮，系统会弹出一个【表达式管理器】，用于对过滤器语句表达式进行管理，如图 4-7 所示。



图 4-7　表达式管理器

该管理器包含两个选项卡：【收藏】和【履历】，其中在【履历】选项卡中存放了曾经使用过的过滤器语句表达式。选中某一表达式后，单击 应用表达式(X)，可以直接加入过滤器语句输入栏内使用，不必重新再输入，大大提高了查找效率；单击 加入收藏(A) 按钮，则可以将该表达式存入【收藏】选项卡中。

- 【Objects passing the filter】：用于设置符合过滤器查找条件的对象显示模式，包括

"Select"（条件匹配的对象显示时被置于选中状态）、"Zoom"（条件匹配的对象显示时被置于放大状态）两个选项。

- 【Objects not passing the filter】：用于设置不符合过滤器查找条件的对象显示模式，包括"Deselect"和"Mask out"两个选项。

输入表示查找条件的过滤器语句表达式，并且对【Filter】面板进行相应的设置之后，单击 Apply 按钮，系统将立即启动过滤查找，查找到的对象在编辑窗口内以所设置的状态显示。

2.【Query Helper】对话框

单击 Helper 按钮，弹出的【Query Helper】对话框如图 4-8 所示。

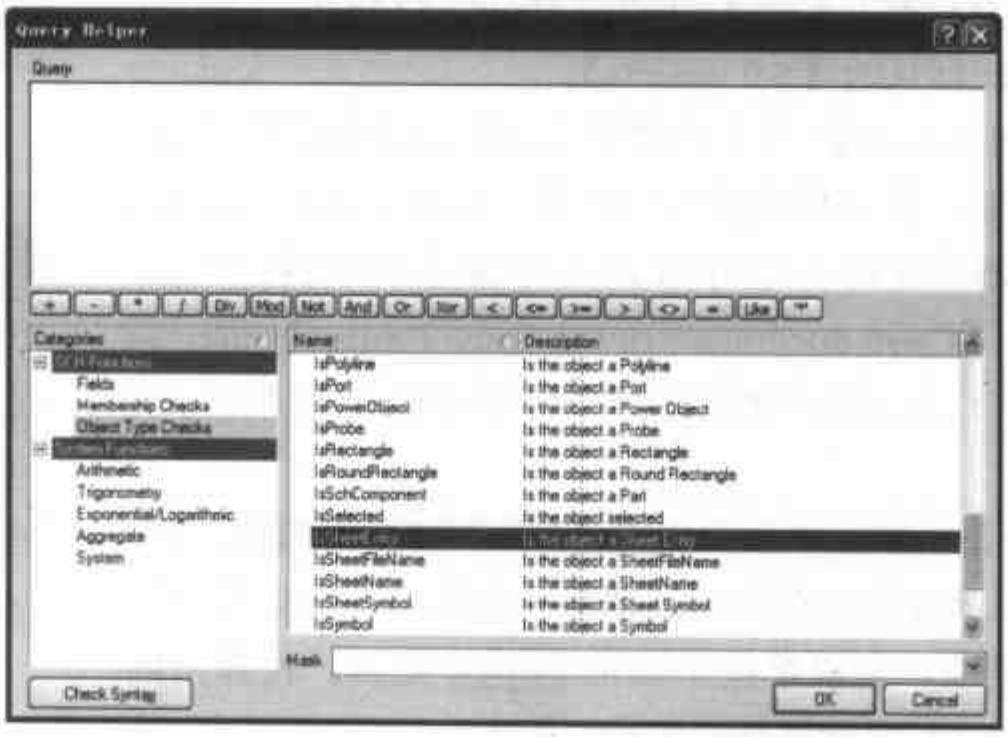


图 4-8 【Query Helper】对话框

（1）【Query】区

该区域用来输入和显示当前设置的过滤器语句表达式。用户可以直接使用键盘来输入语句，也可以在下面的语句列表区中选择相应语句，双击输入。

在该区的下面有一排运算符、连接符按钮。其中，"+、–、*、/、"表示加、减、乘、除；"Div、Mod "表示整数除和求余；"Not、And、Or、Xor"表示逻辑非、与、或、异或；"<、<=、>=、>、<>、="表示小于、小于等于、大于等于、大于、不等于、等于；"Like"表示近似；"'*'"则表示通配符。要输入某一符号，只需单击相应按钮即可。

过滤器语句表达式输入完毕后，在使用之前应检查一下该表达式是否符合 Protel DXP 2004 SP2 的语法要求，单击左下方的 Check Syntax 按钮，可以进行检查。

（2）【Categories】（目录）区域

该区域是过滤器语句目录分类区，有两大主目录。

【SCH Functions】（原理图编辑器功能）

- "Fields"（域）：该子目录中主要是与原理图对象的图形参数有关的语句，如排列方

式、元件类型、位置、填充颜色、节点尺寸，等等。

- “Membership Checks”（成员检查）：该子目录中主要是判断对象从属关系的语句，如单位转换，对象中是否含有某一特定模型参数，是否含有某一引脚，是否位于某一特定元件中，是否位于某一特定图纸符号内，等等。
- “Object Type Checks”（对象类型检查）：该子目录中主要是对有关对象的类型进行判断的语句，如对象是不是圆弧，是不是总线，是不是元件，是不是节点，等等。

【System Functions】（系统功能），包含有 5 个子目录。

- “Arithmetic”（算术）：该子目录中主要包含各种算术运算，如取绝对值、四舍五入、取平方、开方，等等。
- “Trigonometry”（三角）：该子目录中主要包含各种三角函数运算，如正弦、余弦、正切、余切、反正弦，等等。
- “Exponential/Logarithmic”（指数/对数）：该子目录中主要包含各种指数、对数运算，如取自然对数、取以 2 为底的对数，等等。
- “Aggregate”（集合）：该子目录中主要包含各种集合函数运算，如取最大值、取最小值、取平均值，等等。
- “System”（系统）：该子目录中主要包含各种系统函数，如随机函数、字符串函数、长度函数、加 1、减 1，等等。

（3）语句列表区

单击上述的每一个子目录后，在右边的列表区中都将列出该子目录下的所有过滤器语句。其中：【Name】栏用于列出过滤器语句的名称；【Description】栏则用于列出对该语句的描述或功能注释。

例如，在图 4-8 中列出了【Object Type Checks】子目录下的所有过滤器语句，其中：对过滤器语句“IsSheetEntry”的注释为“Is the object a Sheet Entry”（该对象是不是图纸入口）。

选中任何一个过滤器语句，按 F1 键即可激活相应的在线帮助，可以查看该语句的功能与用法。

3. 使用【Filter】面板进行过滤查找

在对【Filter】面板和【Query Helper】对话框有了初步了解之后，下面我们通过查找某一原理图中元件标识符以“R”和以“C”开头的所有元件为例，来看看如何使用【Query Helper】对话框来产生一个过滤器语句表达式，并以此作为查找条件，利用【Filter】面板进行过滤查找。

【例 4-2】　利用【Filter】面板进行过滤查找

1　打开【Filter】面板，所有设置均采用系统的默认状态。单击 Helper 按钮，打开【Query Helper】对话框。

2　在【Query Helper】对话框中，由于查找条件与元件标识符有关，所以应该在【SCH

Functions】目录下的【Fields】子目录中选择过滤器语句。拖动列表区右边的滚动条，找到“PartDesignator”（元件标识符）语句，双击该语句后即可将它加载到【Query】区中。单击 Like 按钮，输入连接符“Like”，单击 '*' 按钮，输入通配符“'*'”，并加入“R”。

这样我们就产生了过滤器语句表达式的第一条语句“PartDesignator Like'R*'”，含义为：“所有元件标识符以“R”开头的元件”。按照同样的操作，我们输入第二条语句“PartDesignator Like'C*'”，含义为：“所有元件标识符以“C”开头的元件”。

3 单击 Or 按钮，在两条语句之间加入一个逻辑运算符“Or”进行连接。

最后得到的完整过滤器语句表达式为：“PartDesignator Like'R*' Or PartDesignator Like'C*'”，其含义为：“如果元件的标识符以“R”或以“C”开头，那么该元件符合过滤器条件”。

4 单击 Check Syntax 按钮，对该表达式进行语法检查。

系统弹出一个提示对话框，表示没有语法错误，如图 4-9 所示。



图 4-9 过滤器语句表达式通过语法检查



如果有语法错误，系统同样会弹出一个提示对话框，提示用户修改过滤器语句表达式或者重新输入。

5 关闭提示对话框，单击【Query Helper】对话框中的 OK 按钮，则【Query Helper】对话框关闭，同时过滤器语句表达式 “PartDesignator Like'R*' Or PartDesignator Like'C*'” 已载入【Filter】面板上的过滤器语句输入栏内。

6 单击【Filter】面板上的 Apply 按钮，系统立即启动过滤查找，查找到的结果如图 4-10 所示，所有标识符以“R”或以“C”开头的元件均以高亮选中状态显示，而其他不符合查找条件的对象则都被屏蔽。

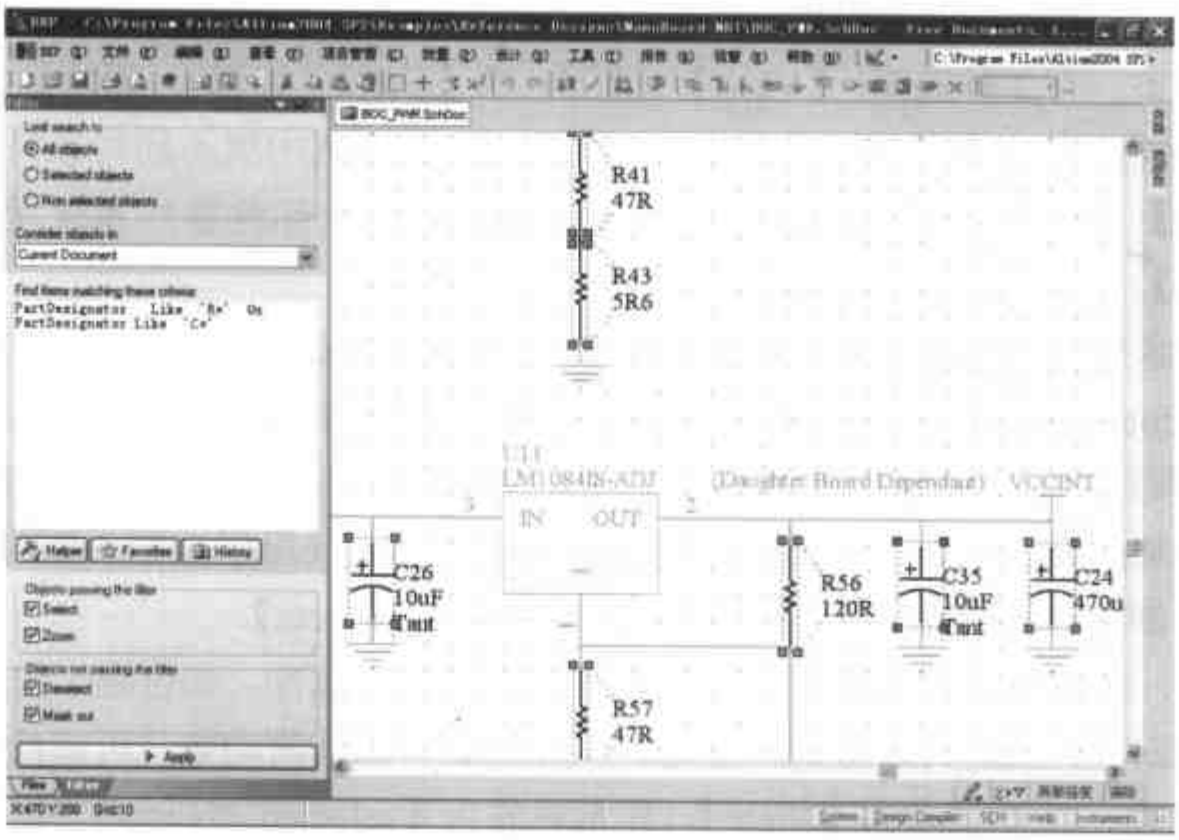


图 4-10　查找结果显示

过滤器语句表达式是进行元件过滤查找的有力工具，用户可以通过 Protel DXP 2004 SP2 提供的强大在线帮助功能进一步深入学习，更好地使用和掌握这一重要工具，提高自己的编辑能力。

4.1.3 【List】面板操作

使用【Filter】面板进行过滤查找后，查找的结果除了在编辑窗口内直接显示出来以外，用户还可以使用【List】面板对查找结果进行系统的浏览，并且可以对有关对象的属性直接编辑修改。

1.【List】面板

执行菜单命令【查看】→【工作区面板】→【SCH】→【List】；或者，单击面板控制中心的【SCH】标签项，在弹出的菜单中选择【List】，都可以打开该面板，打开后的【List】面板如图 4-11 所示。

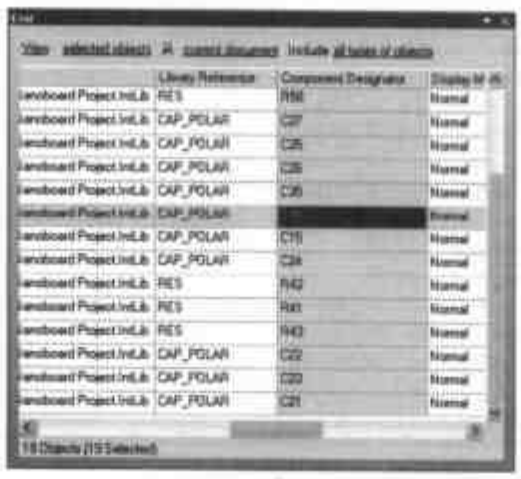


图 4-11　【List】面板

在该面板中，有 4 项有关设置。

- 工作状态。有 2 种选择：【View】（视图）或【Edit】（编辑），系统默认为【View】。
- 显示对象。有 3 种选择：【selected objects】（处于选中状态的对象）、【non-masked objects】（处于未屏蔽状态的对象）和【all objects】（全部对象）。系统默认为【selected objects】。
- 显示对象所在的文件范围。有 3 种选择：【current document】（当前的原理图文件）、【open documents】（所有打开的原理图文件）、【open documents of the same project】（同一项目中的所有打开的原理图文件），系统默认为【current document】。
- 显示对象的类型。有 2 种选择：【all types of objects】（显示全部类型对象）或者【只显示】部分类型对象。系统默认为【all types of objects】。

根据设置，在面板的列表区中会列出相应对象的各类属性，如位置、方向、所在的库文件、元件标识符、当前封装形式，等等，从左到右，拖动滚动条，可依次浏览。

在图 4-11 中，工作状态为【View】，显示对象为【selected objects】，显示对象所在的文件范围为【current document】，显示对象的类型为【all types of objects】，列出了上一节中【Filter】面板的查找结果，即在当前原理图中，元件标识符以“R”或以“C”开头的所有元件（处于选中状态），共有 19 个。

2. 编辑单个对象属性

对于【List】面板列出的每一对象的各种属性，都可以进行编辑修改。有两种方式：

- 在【View】工作状态下，双击需要修改的某一对象的任一属性，都会弹出相应的对象属性对话框，在对话框中可以完成该对象的多项属性编辑。如双击【List】面板中的“C16”，则会弹出【元件属性】对话框，在该对话框中可以对该元件的各项属性进行修改。
- 在【Edit】工作状态下，两次单击需要修改的某一对象的某一属性，可以对这一属性直接编辑修改。如图 4-12 所示，两次单击元件标识符“C16”，可以直接输入新的标识符。

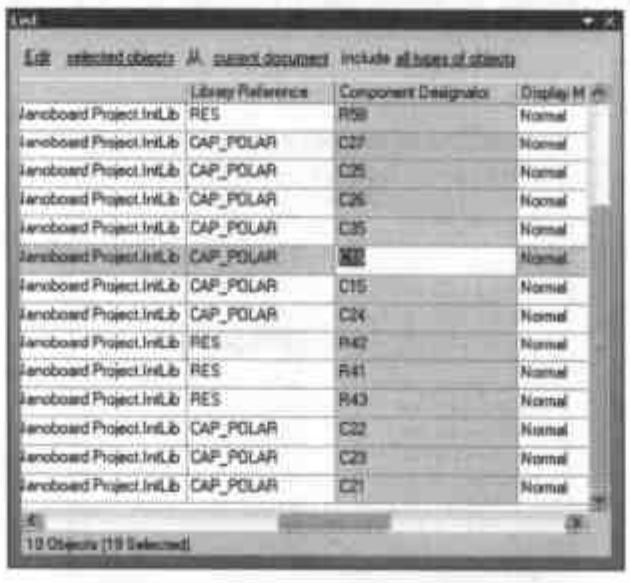


图 4-12 【Edit】状态下直接编辑单项属性

在这种方式下，对某一对象的各项属性可以逐项在线编辑，也仍然可以使用对象属性对话框编辑。

3. 编辑多个对象属性

前面我们讲过，使用【Inspector】面板可以同时编辑多个被选对象的属性。在这里，【Filter】面板和【List】面板结合使用，也可以完成同样的操作。

我们仍然以原理图“MCU Circuit.SCHDOC”为例，查找该文件中所有 PCB 封装为“AXIAL-0.4”的元件，并把这些元件的 PCB 封装改为“AXIAL-0.3”。

【例 4-3】　查找 PCB 封装并修改

1 打开【Filter】面板，使用【Query Helper】对话框，在【Filter】面板上的过滤器语句输入栏内输入如下过滤器语句表达式：“（ObjectKind='Part'） And （CurrentFootprint ='AXIAL-0.4'）”，即设置过滤器查找所有 PCB 封装为“AXIAL-0.4”的元件。

2 使用【Filter】面板上的默认设置，单击 Apply 按钮，启动过滤查找。

执行该项操作后，在编辑窗口内，所有 PCB 封装为“AXIAL-0.4”的元件（电阻 R1、R2）被放大、高亮显示，并且处于选中状态。

3 打开【List】面板，在列表区列出了元件 R1、R2 的各项属性，如图 4-13 所示。

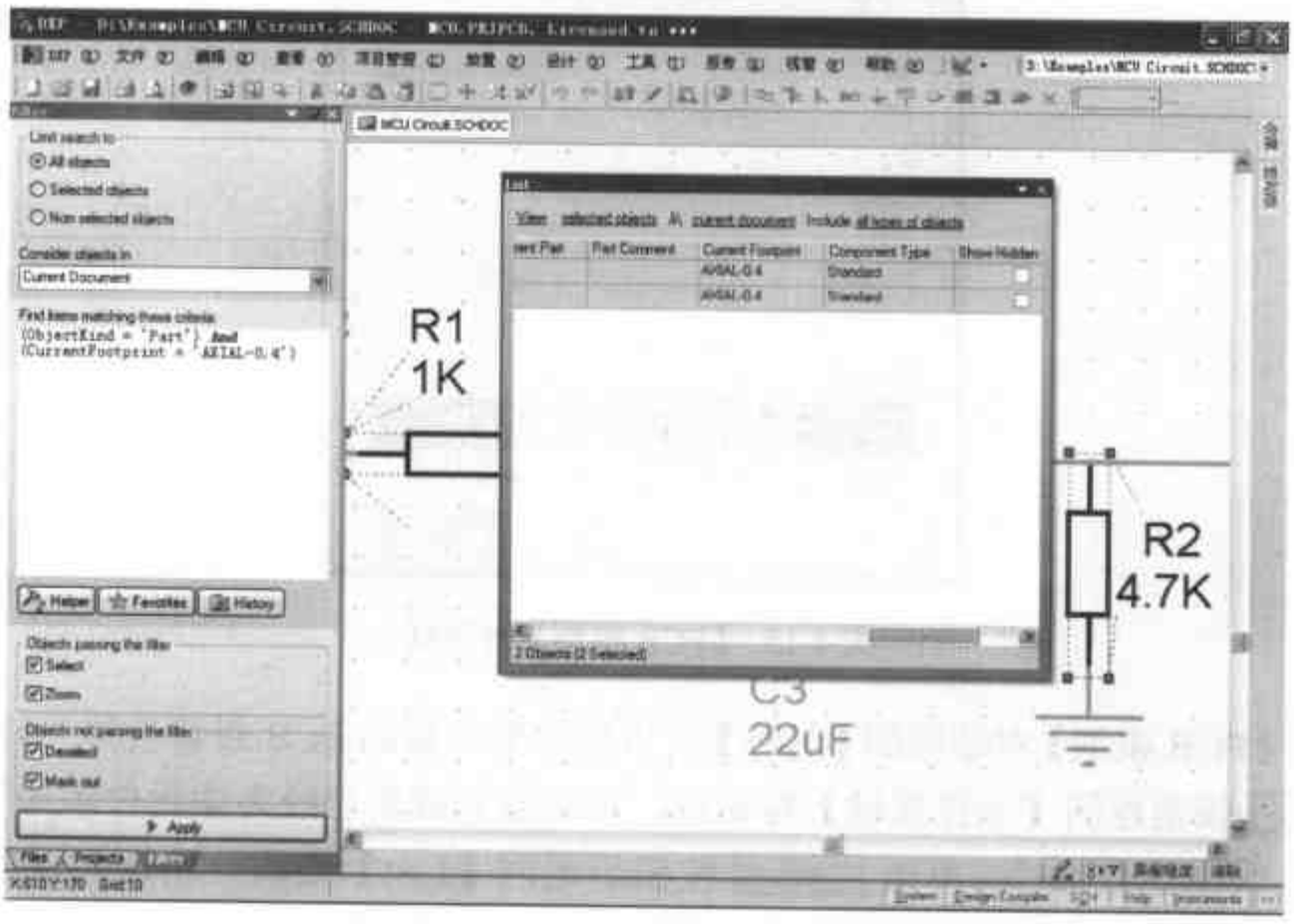


图 4-13　使用【Filter】面板和【List】面板同时编辑多个对象属性

4 拖动滚动条，找到元件的属性【Current Footprint】（均为“AXIAL-0.4”），双击其中任意一个元件（如 R1）的属性值后，弹出相应的【元件属性】对话框。

5 在【元件属性】对话框中，选中【Models】选项组下的【Footprint】类型，单击

追加(D)... 按钮，系统会弹出一个【加新的模型】对话框，如图 4-14 所示，当前模型类型为【Footprint】。



图 4-14 【元件属性】与【加新的模型】对话框

6 单击 确认 按钮后，进入如图 4-15 所示的【PCB 模型】对话框。



图 4-15 【PCB 模型】对话框

7 在【PCB 模型】对话框的【名称】文本栏中输入新的 PCB 封装名称“AXIAL-0.3”，单击 确认 按钮返回【元件属性】对话框，可以看到我们已经为该元件添加了一个新的 PCB 封装“AXIAL-0.3”。单击 确认 按钮后返回【List】面板，则该元件的【Current Footprint】属性值已被修改为“AXIAL-0.3”。

8 选中属性值“AXIAL-0.3”，单击鼠标右键，在弹出的快捷菜单中执行【复制】命令，将“AXIAL-0.3”复制到剪贴板上，如图 4-16 所示。

9 选中属性值“AXIAL-0.4”，单击鼠标右键，在弹出的快捷菜单中执行【选择列】命令，将【Current Footprint】列中的属性值全部选中，如图 4-17 所示。



图 4-16　复制 PCB 封装“AXIAL-0.3”



图 4-17　选择【Current Footprint】列

10　在选中的任一属性值上单击鼠标右键，在弹出的快捷菜单中执行【粘贴】命令，将“AXIAL-0.3”粘贴到【Current Footprint】列中，如图 4-18 所示。

至此，所有元件的 PCB 封装由原来的“AXIAL-0.4”改为了“AXIAL-0.3”，如图 4-19 所示。



图 4-18　将 PCB 封装粘贴



图 4-19　PCB 封装改为了“AXIAL-0.3”

上面的操作过程是在【List】面板处于【View】的工作状态下完成的，所以整个全局编辑过程比较烦琐。如果将【List】面板的工作状态转换为【Edit】，就可以直接使用在线修改编辑功能，将多个元件的 PCB 封装形式改为“AXIAL-0.3”，整个过程变得轻松方便。



在编辑多个对象属性时，我们也可以把【Filter】面板与【Inspector】面板结合使用，利用【Filter】面板强大的搜索功能进行过滤查找；利用【Inspector】面板强大的编辑功能进行全局编辑，这样可以进一步提高原理图的编辑效率。

4.1.4　选择存储器的使用

通过上面一系列的编辑操作，我们可以发现：对原理图进行编辑，特别是全局编辑，首先要完成的是如何同时选取所要编辑的多个对象。借助于【Filter】面板强大的查找选取

功能，我们能够实现这一关键操作，但是大家也应该注意到，在使用【Filter】面板时，需要输入过滤器语句表达式，对于不熟练的用户来说，如果每次都这样做的话，肯定会大大降低查找的效率。

针对这一点，Protel DXP 2004 SP2 系统中提供了一种特殊的存储器——选择存储器，可以让用户把自己认为是同一类的对象都保存起来，需要的时候，只需一个按键就可以将这些对象全部选取，然后进行相关的编辑操作。这样，节省了选取对象的时间，也提高了编辑的效率。

1．选择存储器

单击编辑窗口右下方的 按钮，或者使用快捷键 Ctrl + Q，都可以打开【选择存储器】面板，如图 4-20 所示。



图 4-20 【选择存储器】面板

可以看到，Protel DXP 2004 SP2 系统为用户提供了 8 个选择存储器（Memory 1~ Memory 8），每一个都可以用来存放用户的选择归类信息。用户可以将当前原理图文件（Current Document）或所有打开的原理图文件（Open Documents）中的选取对象存入某一选择存储器中，需要的时候直接调用；还可以随时把新的选取对象加入选择存储器中或者清除不再需要的对象……。下面我们来看一下选择存储器的具体使用。

2．将选取对象存入选择存储器

在将对象存入选择存储器之前，首先应使对象处于选取状态。例如，我们在原理图“MCU Circuit.SCHDOC”中，选中了电阻 R1、R2，要存入选择存储器，有两种方式。

- 使用菜单命令：执行命令【编辑】→【选择存储器】→【存储】→【1】或者直接使用快捷键 Ctrl +1，这样就把两个电阻元件存入了选择存储器 1 中。
- 使用【选择存储器】面板：直接单击【选择存储器】面板上的 STO 1 按钮，也可以完成两个电阻元件的存储。两种方式的操作结果是一样的，如图 4-21 所示。

在该面板上，原来的“Memory 1 is empty”变成了“2 Parts in 1 document”，表示有 2 个对象存入了选择存储器 1，而且这 2 个对象在同一个原理图文件中。

如果此时再次执行存储命令，将选取对象存入选择存储器 1 中，则系统会先自动清除刚才存放的对象，然后再将当前选取的对象存入，即系统只保留当前的存放结果。如果用

户不希望选择存储器 1 中的存放对象改变，可以选中后面的【锁住】复选框，使该选择存储器处于锁定状态。当然，如果要对该选择存储器再进行其他操作的话，如添加或删除对象，就必须先解除锁定状态才行。



图 4-21　2 个元件存入了选择存储器 1

3. 将选取对象添加到选择存储器

在选择存储器 1 中已经存放了 2 个电阻元件，现在我们再把原理图“MCU Circuit.SCHDOC”中的电容元件 C1、C2 添加到选择存储器 1 中。

首先在编辑窗口内选中 C1、C2，同样有两种添加方式。

- 使用菜单命令：执行命令【编辑】→【选择存储器】→【增加存储】→【1】或者直接使用快捷键 Shift +1，这样就把两个电容元件存入了选择存储器 1 中。
- 使用【选择存储器】面板：按下 Shift 键不放，然后单击【选择存储器】面板上的 STO 1 按钮，也可以完成两个电容元件的添加。两种方式的操作结果是一样的，如图 4-22 所示。

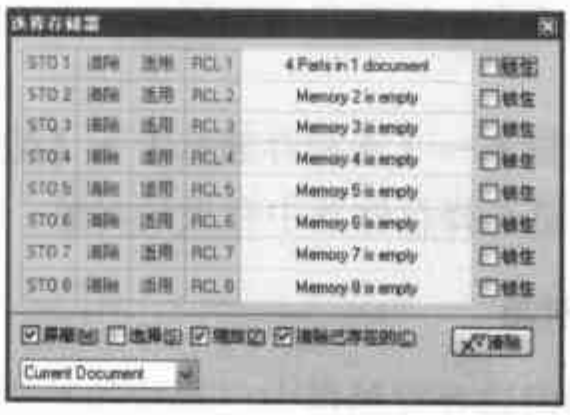


图 4-22　2 个元件添加到选择存储器 1 中

在该面板上，原来的“2 Parts in 1 document”变成了“4 Parts in 1 document”，表示有 4 个对象存入了选择存储器 1，而且是在同一个原理图文件中，但是对于这 4 个对象的具体名称、类型并没有明确表示。如果用户需要了解选择存储器中存放的究竟是什么对象，可以采用在编辑窗口中浏览的方式。

4. 浏览选择存储器中存放的对象

在编辑窗口中浏览选择存储器中存放的具体对象时，可以利用【选择存储器】面板上的 4 个复选框，来设置浏览的方式。

- 【屏蔽】复选框：用于设置浏览时，是否屏蔽其他对象；
- 【选择】复选框：用于设置是否将选择存储器中的对象置于选中状态；
- 【缩放】复选框：用于设置是否进行放大显示；
- 【清除已存在的】复选框：用于设置是否清除原有的浏览过滤器。

例如，在这里我们要浏览选择存储器 1 中所存放的 4 个对象。首先选中上述的 4 个复选框，然后单击选择存储器 1 中的 适用 按钮。可以看到，在原理图中，只有选择存储器 1 中存放的 4 个对象：2 个电阻 R1、R2 和 2 个电容 C1、C2 处于选中状态，并且以放大方式高亮显示出来，而其他对象都处于屏蔽状态，便于用户更清楚地浏览，如图 4-23 所示。

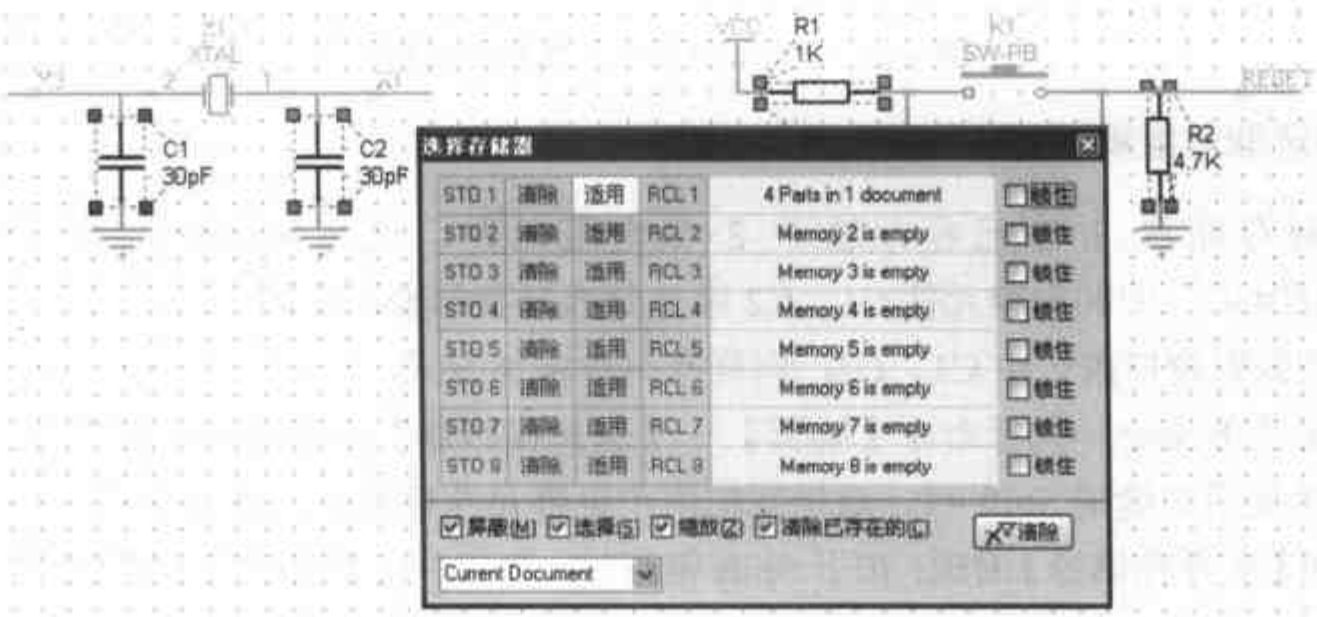


图 4-23　浏览选择存储器 1 中的对象

只要单击面板上的 清除 按钮，或者单击编辑窗口右下方的 清除 按钮，即可恢复原理图的正常显示。

当然，使用菜单命令【编辑】→【选择存储器】→【适用】→【1】，或者直接使用快捷键 Shift +Ctrl +1，也可以浏览选择存储器中存放的对象。

5. 调用选择存储器中的对象

下面我们来看一下如何调用选择存储器中已存放的对象，这也是使用选择存储器的最终目的。为了明确起见，首先应该取消编辑窗口中所有对象的选择状态，然后再进行选择存储器的调用。有两种方式：

- 使用菜单命令：执行命令【编辑】→【选择存储器】→【回想】→【1】或者直接使用快捷键 Alt +1，会发现原理图中的电阻元件 R1、R2 和电容元件 C1、C2 都被选中了。
- 使用【选择存储器】面板：直接单击【选择存储器】面板上的 RCL 1 按钮，同样会看到 R1、R2 和 C1、C2 都处于选中状态。

此时，就可以对这 4 个元件进行相关的编辑操作了。

- 【新位置】：该命令用于将光标转移到任意一个指定位置处，位置的具体坐标由图 4-25 所示的对话框输入。键入相应的坐标值后，单击 确认 按钮关闭该对话框，则光标将跳转到指定的位置处，并且显示在屏幕的中央。
- 【位置标记】：该命令用于将光标转移到 10 个设定位置中的任一个。

对于这 10 个位置的具体设定，使用下面的【设定位置标记】命令即可完成。

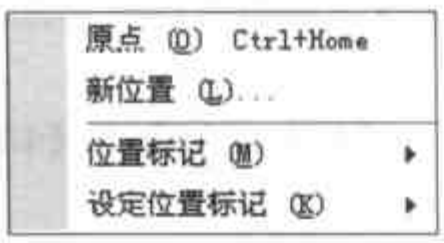


图 4-24 【跳转到】菜单



图 4-25 跳转位置设定

3.【增加元件号码】

我们知道，在某些元件中复含有多个相同的子部件，而每一个子部件都具有独立的物理功能，可以独立指定使用。【增加元件号码】这一编辑命令可以帮助我们完成对各个子部件的逐次选取，自动编辑标号。

例如，我们在【元件库】面板上选取“Motorola Logic Gate.IntLib”集成库中的元件“MC74HC00AN”，点开其图标 ⊞，可以看到该元件中包含有 4 个子部件——Part A、Part B、Part C、Part D，我们知道 74HC00 集成了 4 个两输入的“与非”门，其逻辑功能完全一样，为了以后 PCB 制版的需要，我们希望将其放置在一个芯片当中，为此必须在元件名称中使用完全一致的标号。

【例 4-4】 【增加元件号码】命令的使用

1 双击元件“MC74HC00AN”，光标变为十字形悬浮状态。

2 在原理图的适当位置处，单击鼠标左键 4 次，完成了 4 个“与非”门的连续放置，如图 4-26 所示。单击鼠标右键，退出放置状态。

4 个“与非”门的管脚编号及标识后缀都相同，如果我们不对其进行高级编辑，那么在制作 PCB 版图的时候，这 4 个器件将分属在 4 片“MC74HC00AN”当中，增加了制版的复杂性。

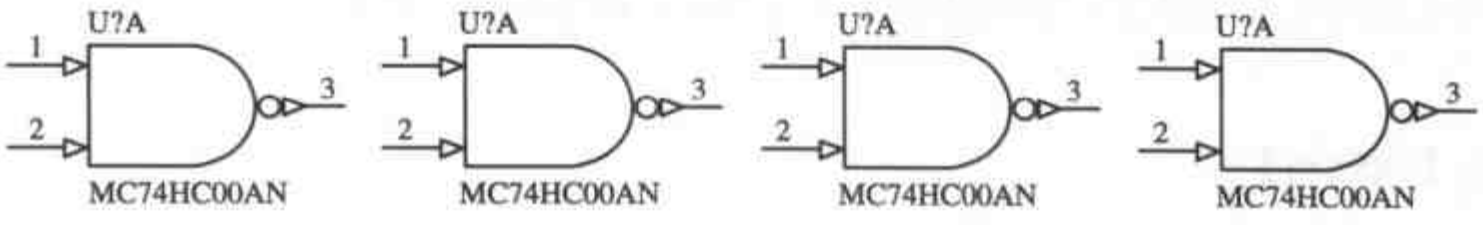


图 4-26 放置“MC74HC00AN”中的 4 个“与非”门部件

3 执行菜单命令：【编辑】→【增加元件号码】，光标变为十字形。

4.2.2 层次电路原理图的基本结构

Protel DXP 2004 SP2 系统提供的层次原理图设计功能非常强大，能够实现多层的层次化设计功能。用户可以将整个电路系统划分为若干个子系统，每一个子系可以划分为若干个功能模块，而每一个功能模块还可以再细分为若干个基本的小模块，这样依次细分下去，就把整个系统划分成了多个层次，电路设计由繁变简。理论上，同一个项目中，可以包含无限分层深度的无限张电路原理图。

如图 4-28 所示是一个二级层次原理图的基本结构图，由顶层原理图和子原理图共同组成，是一种模块化结构。

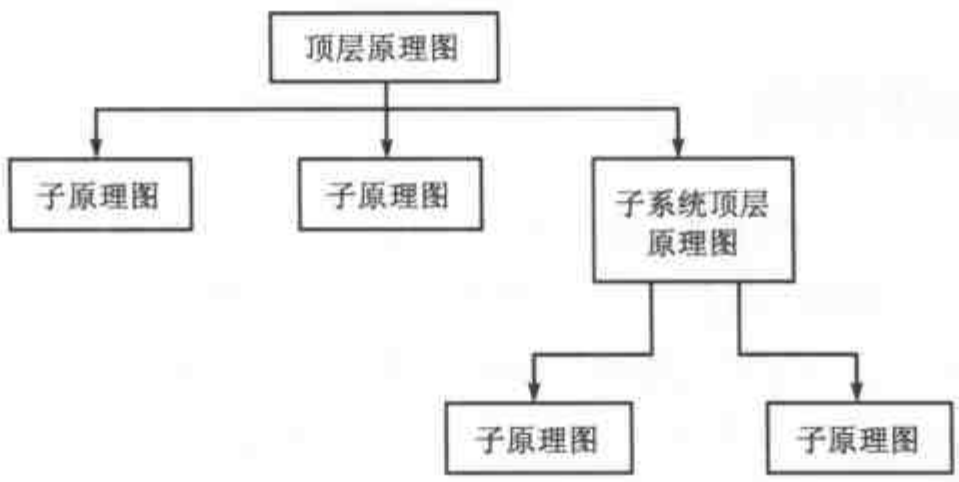


图 4-28 二级层次原理图结构

其中，子原理图就是用来描述某一电路模块具体功能的普通电路原理图，只不过增加了一些输入/输出端口，作为与上层进行电气连接的通道口。普通电路原理图的绘制方法在前面我们已经学习过，主要由各种具体的元器件、导线等组成。

顶层原理图的主要构成元素却不再是具体的元器件，而是代表子原理图的图纸符号，如图 4-29 所示，是一个电路设计实例——“基于通用串行数据总线 USB 的数据采集系统”采用层次结构设计时的顶层原理图。

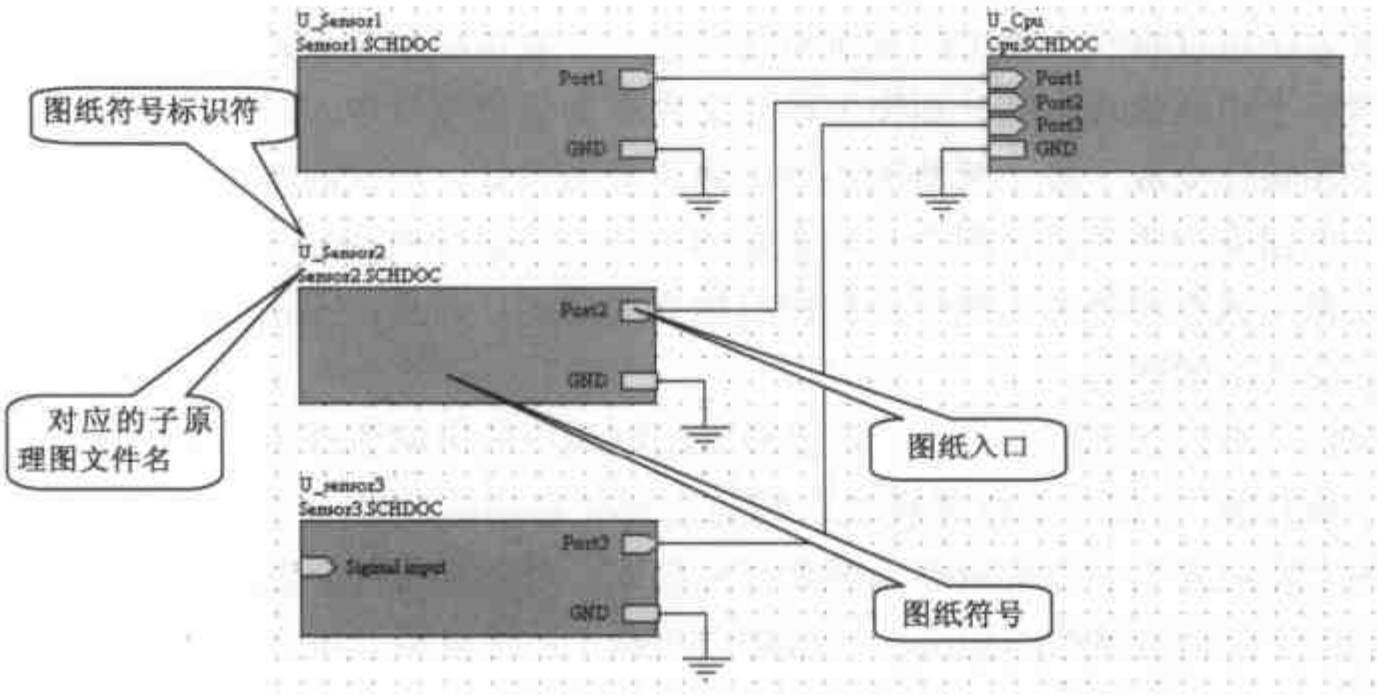


图 4-29 顶层原理图的基本组成

绘制顶层原理图

1 在 Windows XP 操作系统中，执行命令【开始】→【程序】→【Altium SP2】→【DXP 2004 SP2】，或者直接双击桌面上的图标，即可启动 Protel DXP 2004 SP2。

2 打开【Files】面板，在【New】栏中单击【Blank Project（PCB）】，则在【Projects】面板中出现了一个新建的项目，另存为“USB 采集系统.PRJPCB”。

3 在项目文件“USB 采集系统.PRJPCB”上单击鼠标右键，执行项目命令菜单中的命令【追加新文件到项目中】→【Schematic】，则在该项目中新建了一个电路原理图文件，另存为“Mother.SCHDOC”，并完成图纸相关参数的设置。

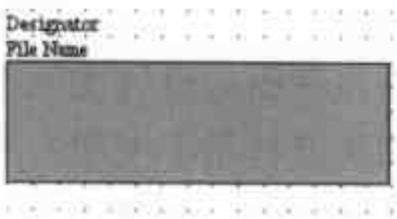


图 4-30　放置图纸符号

4 执行放置图纸符号的菜单命令【放置】→【图纸符号】后，光标变为十字形，并带有一个方块形状的图纸符号。

5 移动光标到需要放置的位置处，单击鼠标可以确定方块的一个顶点，移动鼠标到适当位置，再次单击确定方块的另一个顶点即可完成图纸符号的放置，如图 4-30 所示。

此时放置的图纸符号并没有什么具体的意义，需要进一步进行设置，包括其标识符、所表示的子原理图文件，以及一些相关的参数等。

6 双击需要设置属性的图纸符号（或在放置状态下，按 Tab 键），系统将弹出如图 4-31 所示的图纸符号属性设置对话框，在该对话框内可以设置图纸符号的相关属性。

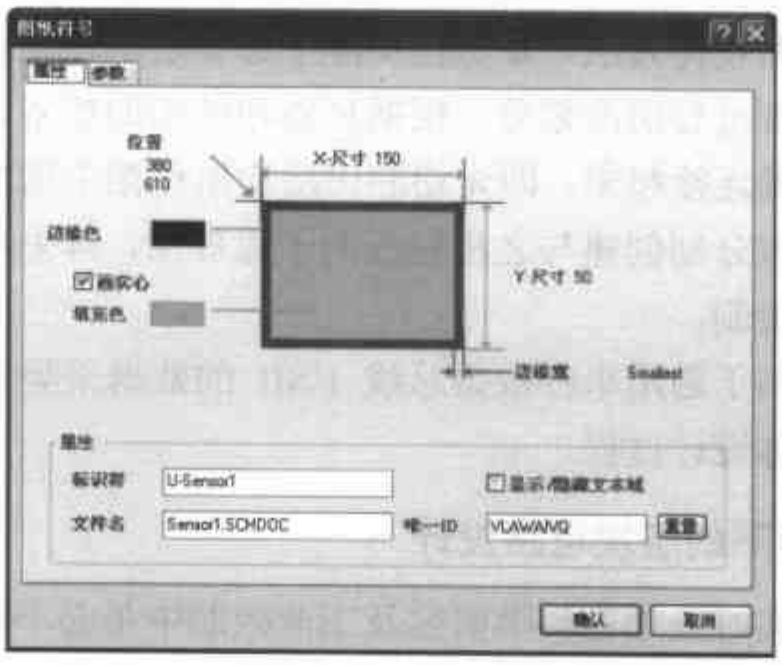


图 4-31　图纸符号属性对话框

图纸符号属性中的主要参数如下。

- 位置：表示图纸符号在原理图上的 *X* 轴和 *Y* 轴坐标，可以输入设置。
- *X*-尺寸、*Y*-尺寸：表示图纸符号的宽度和高度，可以输入设置。这里设置宽为 150、高为 50。
- 边缘色：图纸符号边框颜色的设置。
- 填充色：图纸符号内部填充的颜色设置。

- 边缘宽：图纸符号边框宽度设置，有 4 种选择：【Smallest】、【Small】、【Medium】、【Large】。
- 标识符：该文本栏用来输入相应图纸符号的名称，其作用与普通电路原理图中的元件标识符相似，是层次电路图中用来标识图纸符号的惟一标志，不同的图纸符号应该有不同的标识符，不能相同。在这里，我们输入为“U-Sensor1”。
- 文件名：该文本栏用来输入该图纸符号所代表的下层子原理图的文件名。在这里，我们输入为“Sensor1.SCHDOC”。
- “显示/隐藏文本域”复选框：用来选择是显示还是隐藏图纸符号的文本域。

7 单击图 4-31 中的【参数】标签项，会弹出如图 4-32 所示的标签页，可以执行添加、删除、编辑图纸符号的其他有关参数等操作。

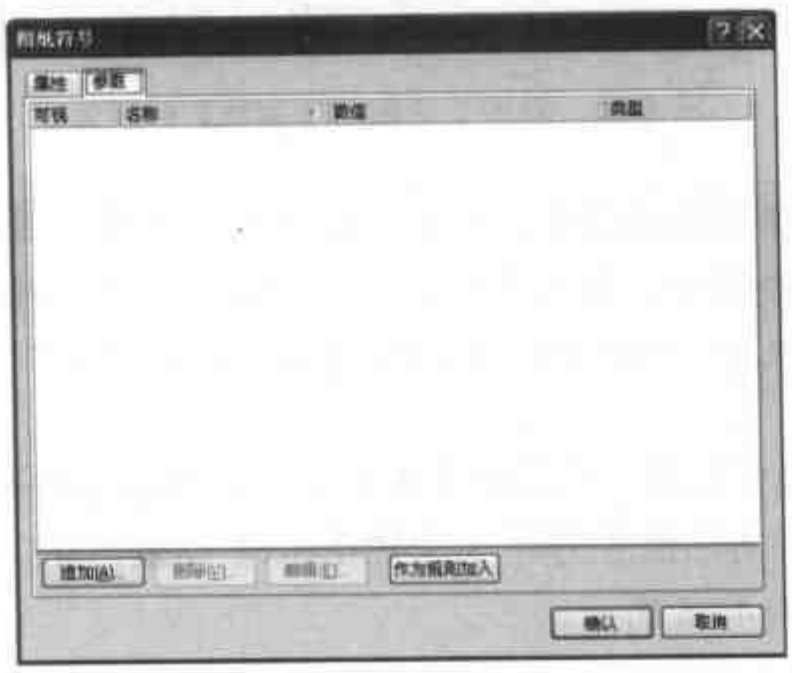


图 4-32 【参数】标签页

8 单击 追加(A)... 按钮后，会弹出如图 4-33 所示的欲追加参数的属性设置对话框。在此对话框中，可以设置追加的参数名称、数值等属性。

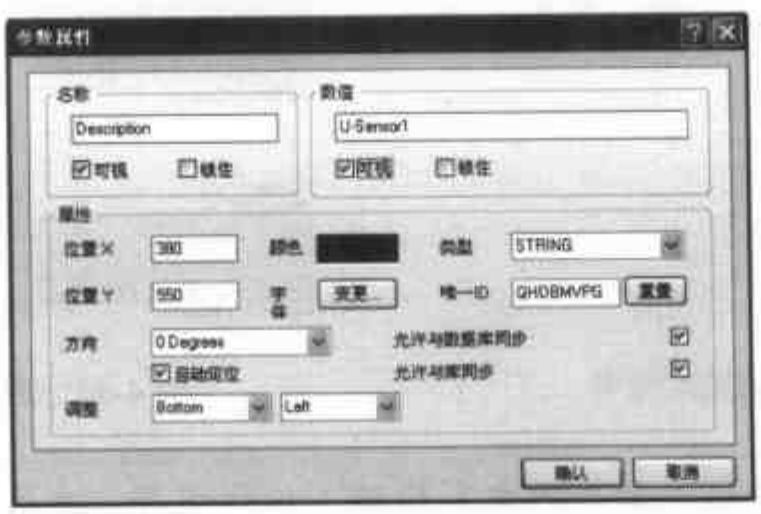


图 4-33　追加参数属性设置对话框

9 在【名称】文本栏中输入“Description”，在【数值】文本栏中输入“U-Sensor1”，并选中下面的【可视】复选框，单击 确认 按钮退出。此时，追加了参数的【参数】标

签页如图 4-34 所示。

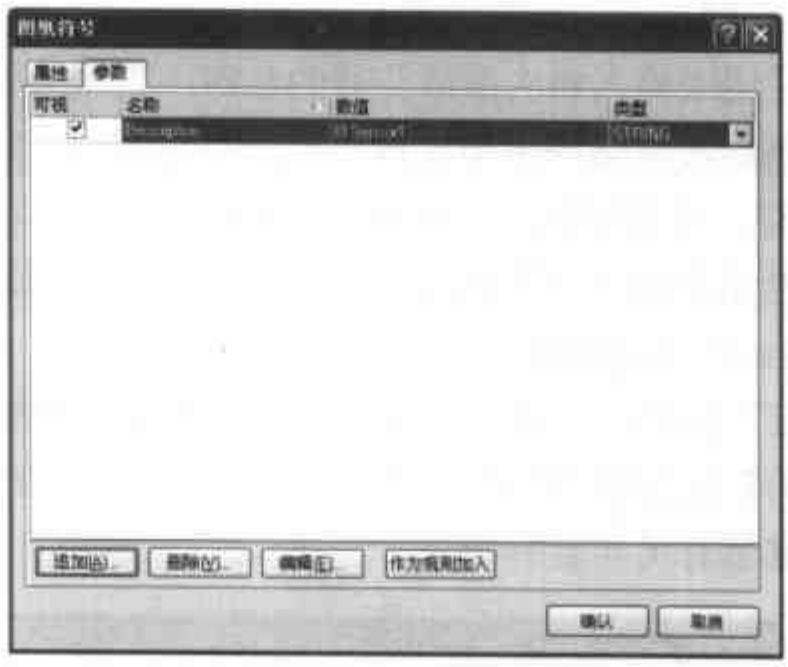


图 4-34　追加了参数的【参数】标签页



在顶层原理图的绘制中，参数的追加只是作为一项附加的操作，以便对图纸符号进行一些说明，并不是必需的。一般情况下，对图纸符号的文本标注，只要标明了标识符、所表示的子原理图文件名就可以了。

10 单击 确认 按钮退出，已经设置好属性的图纸符号如图 4-35 所示。

11 按照以上同样的方法放置另外 3 个图纸符号 U-Sensor2、U-Sensor3、U-Cpu，并设置好相应的属性，如图 4-36 所示。

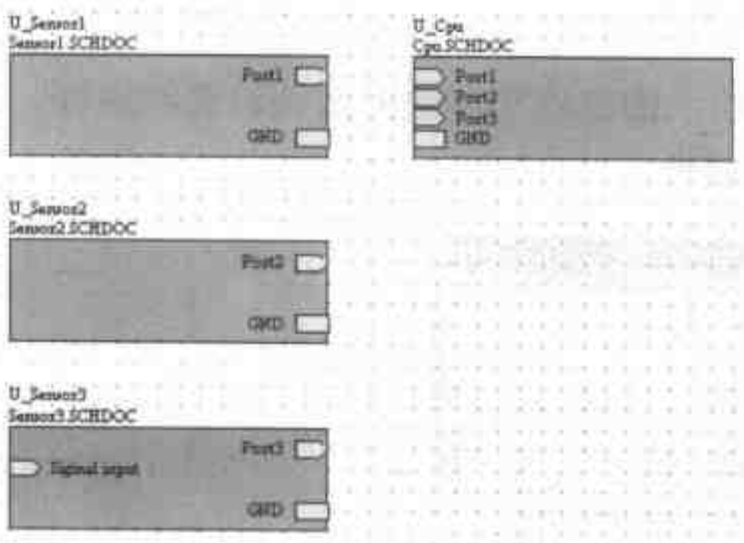


图 4-35　设置好的图纸符号

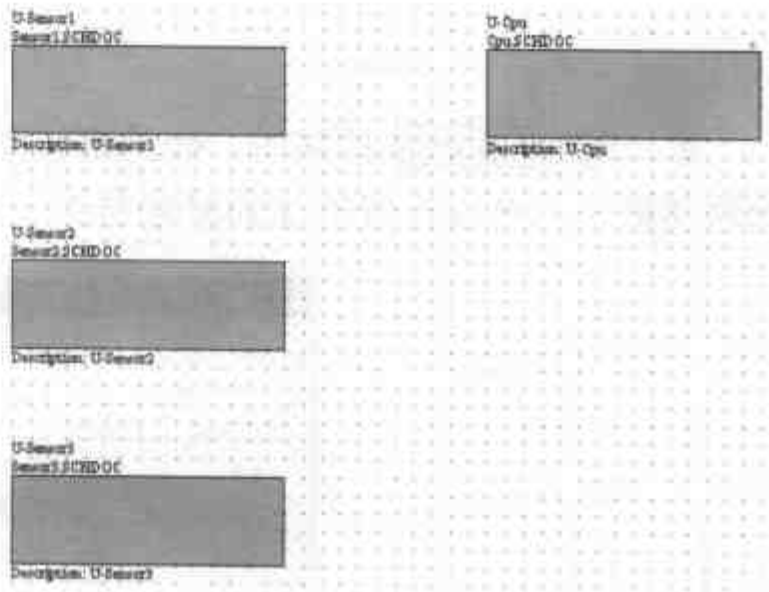


图 4-36　放置好 4 个图纸符号



如果需要对图纸符号的文本标识（如标识符、文件名等）加以修改，可以用鼠标双击要修改的文本标识，则会弹出相应的对话框（标识符对话框或文件名对话框），用户可以进行修改；或者直接两次单击标识，当标识文本变蓝时，直接在线修改，修改完毕在任意位置上单击确认即可。

放置好图纸符号以后，下一步就需要在上面放置图纸入口了。图纸入口是图纸符号之间（即相应的子原理图之间）进行相互联系的信号在电气上的连接通道，应放置在图纸符号的边缘内侧。

12 执行放置图纸入口的菜单命令【放置】→【放图纸入口】后，光标变为十字形。

13 把光标移动到图纸符号内部，单击鼠标，会出现一个图纸入口，随着光标的移动而移动，但只能在图纸符号内部的边框上移动，在适当的位置再次单击鼠标即可完成图纸入口的放置，如图 4-37 所示。

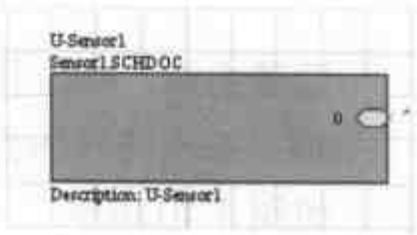


图 4-37　放置图纸入口

根据层次电路图的设计要求，在顶层原理图中，每一个图纸符号上的每一个图纸入口都应该与其所代表的子原理图上的一个电路输入/输出端口相对应，包括端口名称及接口形式等，因此，需要对图纸入口的属性加以设置。

14 双击需要设置属性的图纸入口（或在放置状态下，按 Tab 键），系统将弹出如图 4-38 所示的图纸入口属性设置对话框，在该对话框内可以设置图纸入口的相关属性。

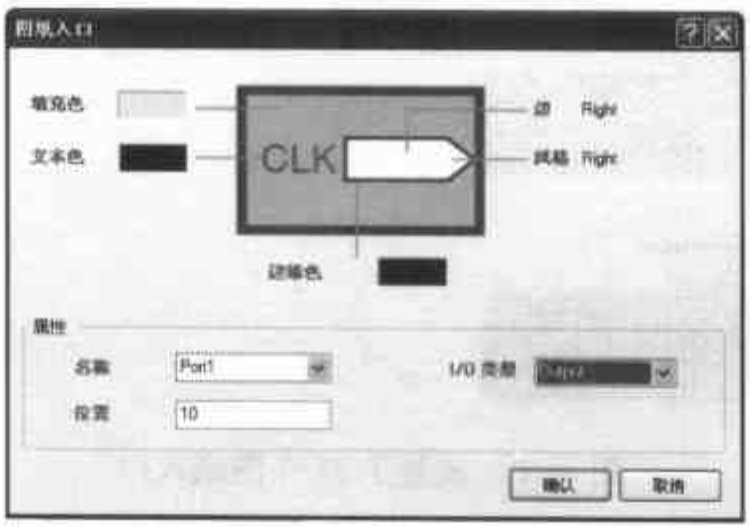


图 4-38　图纸入口属性设置对话框

图纸入口属性中的主要参数如下。

- 填充色：用来设置图纸入口内部的填充颜色。
- 文本色：用来设置图纸入口标注文本的颜色。
- 边缘色：用来设置图纸入口边框的颜色。
- 边：用来设置图纸入口在图纸符号内的位置。有 4 个选项：【Right】（图纸符号的右侧）、【Left】（图纸符号的左侧）、【Top】（图纸符号的顶端）、【Bottom】（图纸符号的底端）。这里设置为【Right】。
- 风格：用来设置图纸入口的外形风格。有 8 个选项：【None（Horizontal）】（水平无方向）、【Left】（箭头向左）、【Right】（箭头向右）、【Left&Right】（水平双向）、【None（Vertical）】（垂直无方向）、【Top】（箭头向上）、【Bottom】（箭头向下）、【Top&Bottom】（垂直双向）。这里设置为【Right】。
- 名称：该文本栏用来输入图纸入口的名称，该名称应该与子原理图中相应的端口名称相同。这里输入为“Port1”。

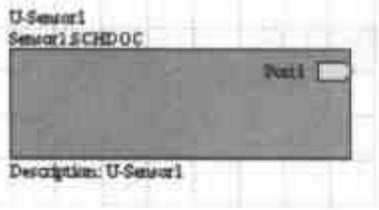


图 4-39　设置了属性的图纸入口

- 位置：用来设置该图纸入口与图纸符号上边框的距离。这里设置为 10。
- I/O 类型：用来设置图纸入口的输入/输出类型，表示信号的流向。有 4 种类型：【Unspecified】（未定义端口）、【Output】（输出端口）、【Input】（输入端口）、【Bidirectional】（双向端口）。这里设置为【Output】。

设置完毕，单击 确认 按钮，结果如图 4-39 所示。

15 按照同样的方法，把所有的图纸入口放在合适的位置处，并一一设置好它们的属性，如图 4-40 所示。

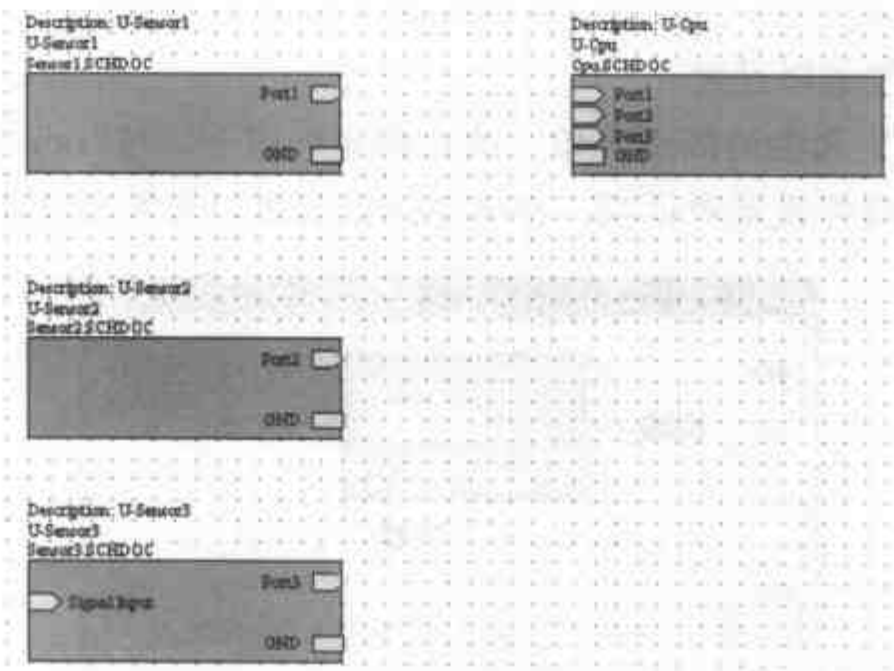


图 4-40　放置了 11 个图纸入口

16 使用导线或总线把每一个图纸符号上的相应图纸入口连接起来，并放置好接地符号，完成顶层原理图的绘制，如图 4-41 所示。

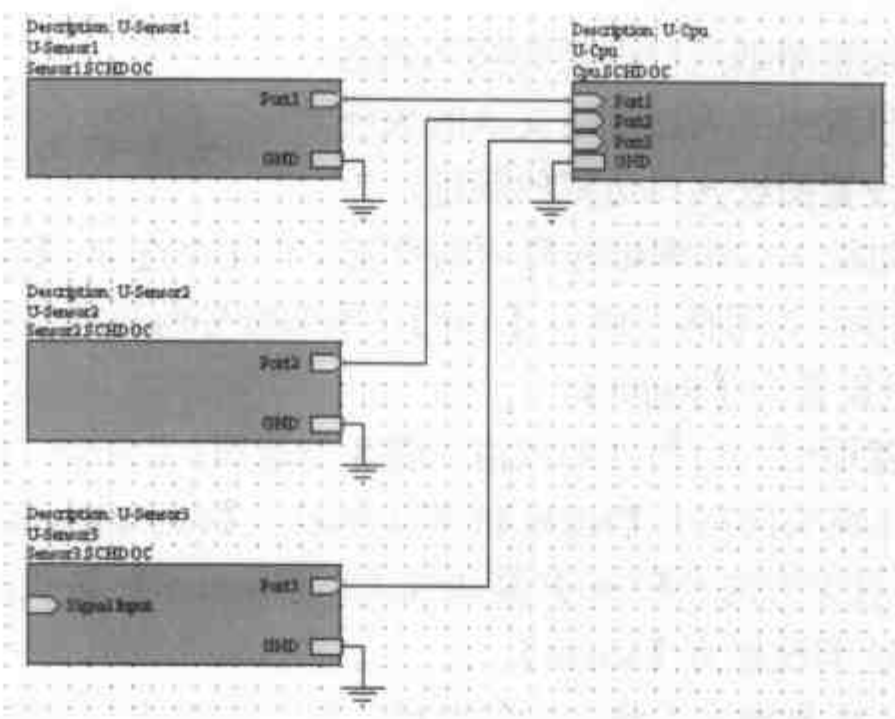


图 4-41　绘制好的顶层原理图“Mother.SCHDOC”

根据顶层原理图中的图纸符号，把与之相对应的子原理图分别绘制出来，这一过程就是使用图纸符号来建立子原理图的过程。

绘制图纸符号代表的子原理图

1 执行菜单命令【设计】→【根据符号创建图纸】，光标变为十字形，移动光标到某一图纸符号内部。

2 把光标放在标识符为“U-Cpu”的图纸符号内，单击鼠标左键，会弹出一个如图 4-42 所示的【Confirm】提示框。



图 4-42 端口方向确认提示框

该提示框用来询问在欲建立的子原理图中是否翻转输入/输出端口的方向。如果单击 Yes 按钮，则在建立的子原理图中，输入/输出端口的方向会与相应图纸符号中的图纸入口的方向相反；如果单击 No 按钮，则在建立的子原理图中，输入/输出端口的方向与相应的图纸符号中图纸入口的方向相同。为了使子原理图中的输入/输出端口的方向与相应的图纸符号中图纸入口的方向保持一致，我们应选择单击 No 按钮。

3 单击 No 按钮后，系统自动生成了一个新的原理图文件，名称为“Cpu.SchDoc”，与相应图纸符号所代表的子原理图文件名一致，如图 4-43 所示。

用户可以看到，在该原理图中，已经自动放置好了与 4 个图纸入口方向一致的 4 个输入/输出端口。

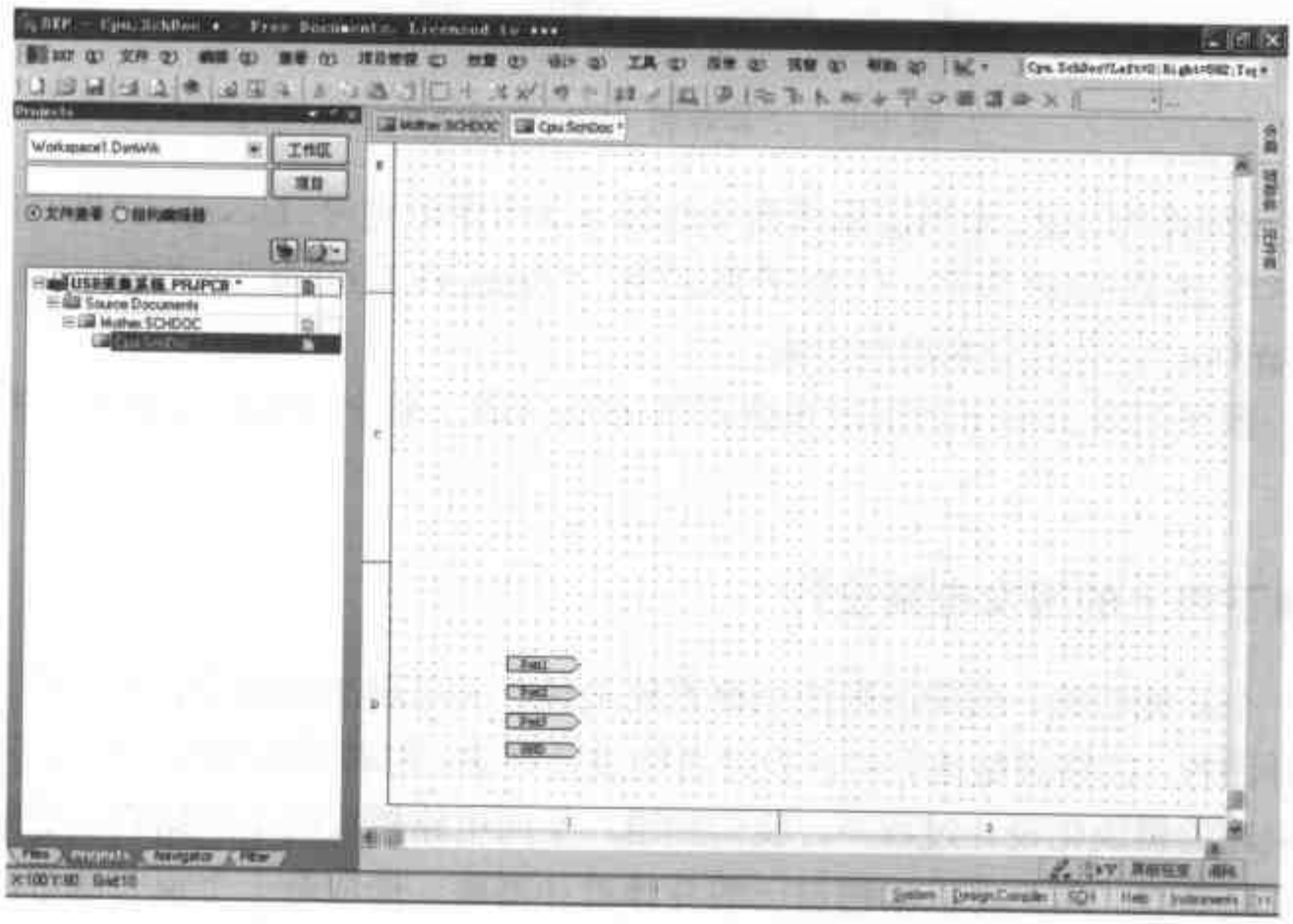


图 4-43　由图纸符号“U-Cpu”建立的子原理图

4 使用普通电路原理图的绘制方法，放置各种所需的元器件并进行电气连接，完成子原理图的绘制，如图 4-44 所示。

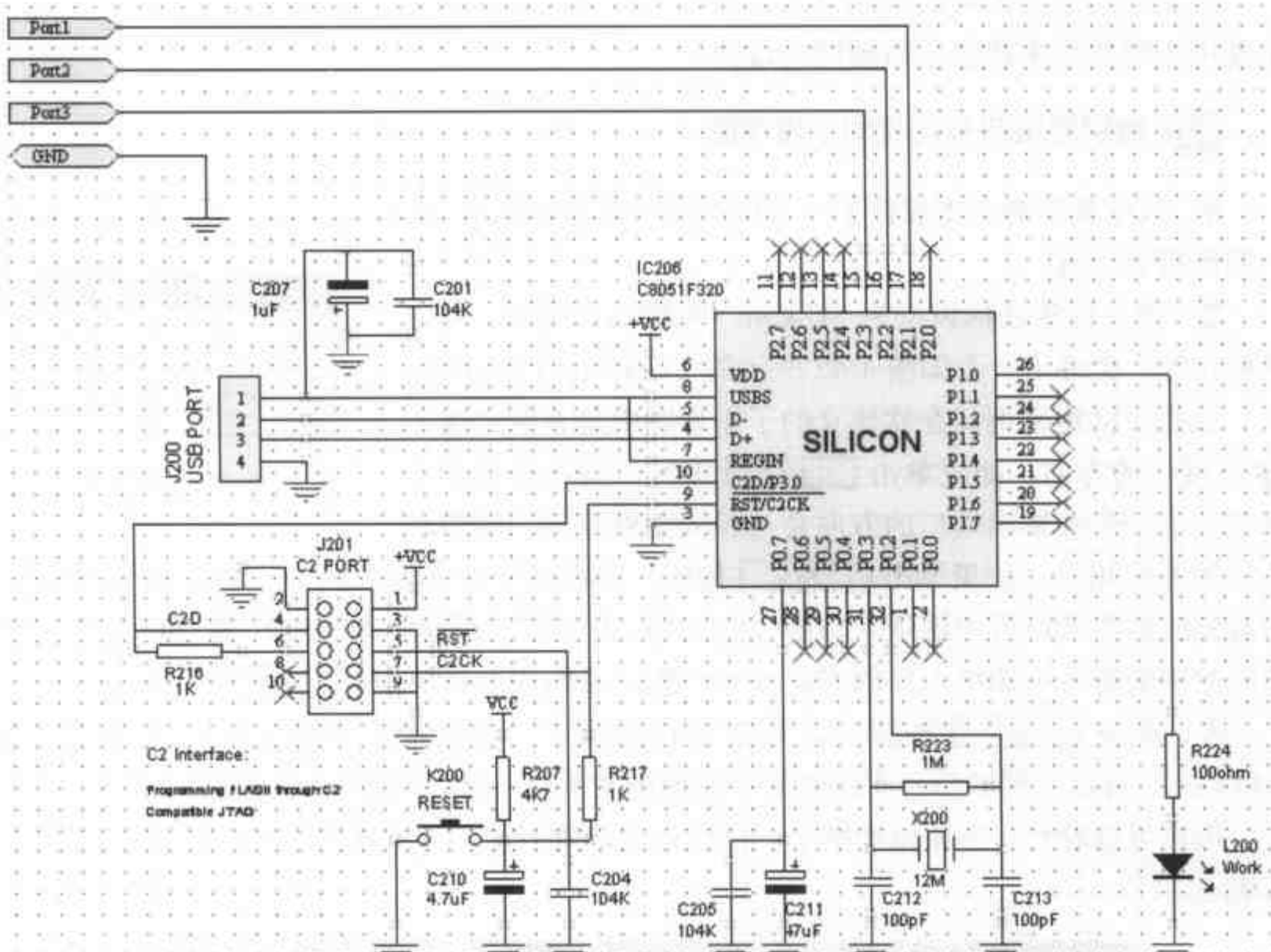


图 4-44 子原理图“Cpu.SCHDOC”

5 按照同样的方法，由顶层原理图中的另外 3 个图纸符号“U-Sensor1”、“U-Sensor2”、“U-Sensor3”建立相对应的 3 个子原理图“Sensor1.SchDoc”、“Sensor2.SchDoc”、“Sensor3.SchDoc”，并且分别绘制出来。

这样，就采用自上而下的层次电路设计方法完成了整个 USB 数据采集系统的电路绘制。

4.3.2 自下而上的层次电路设计

对于一个功能明确、结构清晰的电路系统来说，采用层次电路设计方法时，使用自上而下的设计流程，能够清楚地表达出设计者的设计理念，思路清晰流畅。但在有些情况下，特别是在电路的模块化设计过程中，我们知道，不同电路模块的不同组合，会形成功能完全不同的电路系统。用户可以根据自己的具体设计需要，选取若干个现有的电路模块，组合产生一个符合设计要求的完整电路系统，此时，该电路系统可以使用自下而上的层次电路设计流程来形成。

绘制顶层原理图

1 在项目“Symbol Sheet.PRJPCB”中再次新建一个原理图文件“M1. SchDoc”，以便进行顶层原理图的绘制。

2 打开原理图文件“M1. SchDoc”，执行菜单命令【设计】→【根据图纸建立图纸符号】，则会弹出如图 4-48 所示的选择文件放置对话框。



图 4-48　选择文件放置对话框

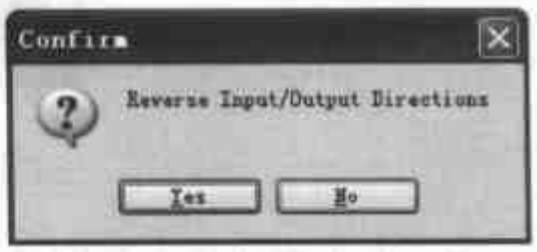


图 4-49　图纸入口方向确认提示框

在该对话框中，系统列出了同一项目中除掉当前原理图的所有原理图文件，用户可以选择其中的任何一个原理图来建立图纸符号。例如，在这里，我们先选中“Cpu.SCHDOC”，单击 确认 按钮关闭对话框后，系统同样会弹出一个【Confirm】提示框，如图 4-49 所示。

如果单击 Yes 按钮，则在顶层原理图新建立的图纸符号中，图纸入口的方向会与子原理图“Cpu.SCHDOC”中的输入/输出端口的方向相反；如果单击 No 按钮，则图纸入口的方向会与子原理图中输入/输出端口的方向相同。为了使图纸入口的方向与子原理图中输入/输出端口的方向保持一致，我们应选择单击 No 按钮。

3 单击 No 按钮后，在编辑窗口中出现了一个图纸符号的虚影，并随着光标的移动而移动。选择适当位置，单击鼠标左键，即可将该图纸符号放置在顶层原理图中，如图 4-50 所示。

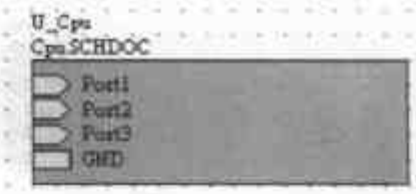


图 4-50　建立的图纸符号

该图纸符号的标识符为“U-Cpu”，边缘已经放置了 4 个图纸入口，方向与相应的子原理图中输入/输出端口的方向一致。

4 按照同样的操作，由 3 个子原理图“Sensor1. SCHDOC”、“Sensor2.SCHDOC”、“Sensor3.SCHDOC”，可以在顶层原理图中分别建立 3 个图纸符号“U-Sensor1”、“U-Sensor2”、“U-Sensor3”，如图 4-51 所示。

由系统自动生成的图纸符号不一定完全符合我们的设计要求，很多时候还需要加以编辑、修改，包括图纸符号的形状、大小，图纸入口的位置要利于布线连接，图纸入口的属性需要重新设置，等等。

5 用鼠标单击需要修改的图纸符号，则在其边框会出现一些绿色的小方块，拖动这些小方块，可以改变图纸符号的形状和大小。

6 用鼠标单击图纸入口，可以拖动它们，放置到合适的位置处，但图纸入口只能在所属的图纸符号中移动，而不能拖出图纸符号。

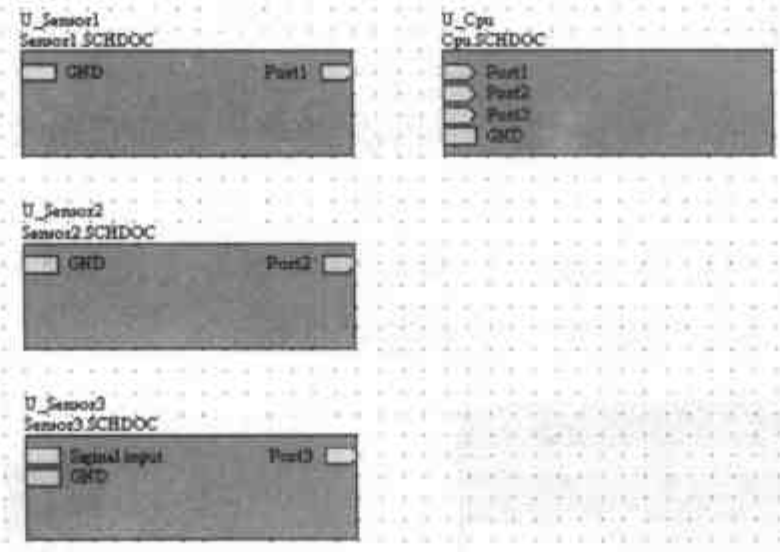


图 4-51　由子原理图建立的图纸符号

7　双击需要修改的图纸入口，会弹出相应的图纸入口属性设置对话框，在对话框中可以重新设置图纸入口的属性。例如，图纸符号“U-Sensor3”中的图纸入口“Siginal input”，其 I/O 类型是“Unspecified”，不符合设计要求，我们需要重新设置为“Input”。修改后的图纸符号如图 4-52 所示。

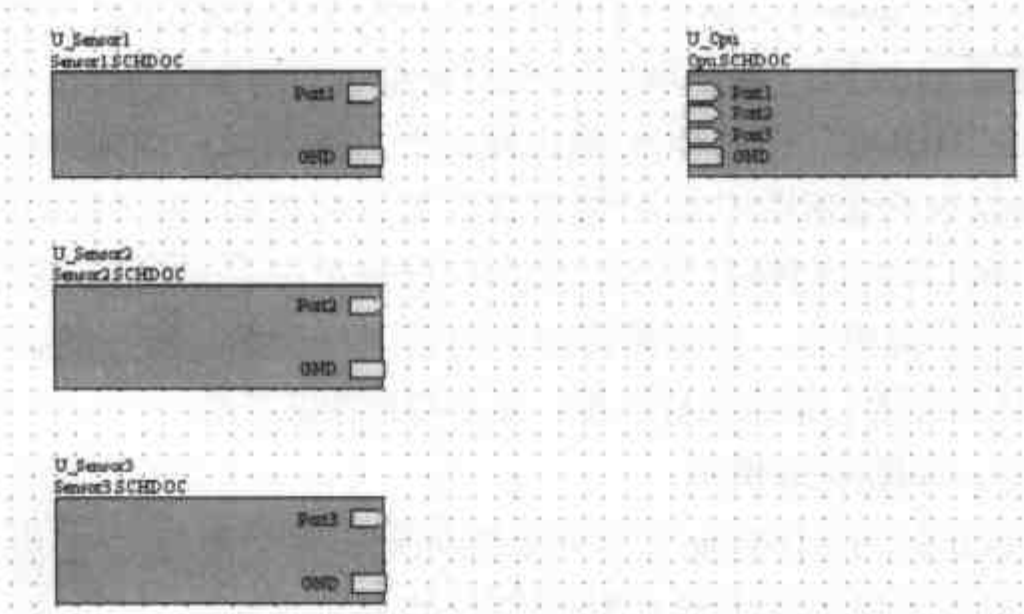


图 4-52　修改后的图纸符号



图纸符号的标识符与相应的子原理图文件名是对应的，最好不要随意修改，保持一致性；而图纸入口的名称与相应的子原理图中输入/输出端口的名称也是一致的，如果要修改某一图纸入口的名称，则一定要同时修改子原理图中输入/输出端口的名称，以保证上下层次间的信号连接，反之亦然。

8　用导线或总线将图纸符号通过图纸入口连接起来，并放置接地符号，完成顶层原理图的绘制，如前面的图 4-29 所示。

这样，采用自下而上的层次电路设计方法同样完成了 USB 数据采集系统的整体电路设计。

一般来说，自上而下和自下而上的层次电路设计方法都是切实可行的，用户可以根据自己的习惯和具体的系统设计要求选择使用。此外，在 Protel DXP 2004 SP2 系统中，还提供了一种多通道电路设计技术。使用该设计方法，可以简化多个完全相同的子模块的重复输入设计，所绘制的电路原理图实际上也是一种层次原理图，可以采用自上而下或自下而上的设计流程。由于在实际电路设计中，子模块完全相同的情况并不太多，相应地，多通道设计用到的机会就很少，在此不再详细介绍，有兴趣的用户可以自己学习使用。

4.4　层次原理图之间的切换

绘制完成的层次电路原理图中一般都包含有顶层原理图和多张子原理图。用户在编辑时，常常需要在这些图中来回切换查看，以便了解完整的电路结构。对于层次较少的层次原理图，由于结构简单，直接在【Projects】面板上单击相应原理图文件的图标即可进行切换查看，但是对于包含较多层次的原理图，结构则十分复杂，单纯通过【Projects】面板来切换就很容易出错，造成混乱。

在 Protel DXP 2004 SP2 系统中，提供了层次原理图切换的专用命令，以帮助用户在复杂的层次原理图之间方便地进行切换，实现了多张原理图的同步查看和编辑。

我们以上面所绘制的 USB 数据采集系统层次原理图为例，使用层次原理图切换的命令，完成层次原理图切换的具体操作。

【例 4-7】　层次原理图的切换

由顶层原理图中的图纸符号切换到相对应的子原理图

1　打开【Projects】面板，选中项目“USB 采集系统.PRJPCB”，执行项目命令菜单中的【Compile PCB Project USB 采集系统.PRJPCB】，完成对该项目的编译。

2　打开【Navigator】面板，可以看到在面板上显示了该项目的编译信息，其中包括层次原理图的层次结构，如图 4-53 所示。



图 4-53　层次原理图的层次结构

3　打开顶层原理图“Mother.SCHDOC”，执行菜单命令【工具】→【改变设计层次】，或者单击标准工具栏中的 按钮，光标变为十字形。移动光标到与欲查看的子原理图相对应的图纸符号处，放在任意一个图纸入口上，如图 4-54 所示。

例如，在这里我们要查看子原理图“Sensor2.SCHDOC”，所以把光标放在图纸符号“U-Sensor2”中的一个图纸入口“Port2”上。

4　单击鼠标后，子原理图“Sensor2.SCHDOC”就出

现在编辑窗口中，并且，具有相同名称的输出端口“Port2”处于高亮显示状态，如图 4-55 所示。

单击鼠标右键退出切换状态，完成了由图纸符号到子原理图的切换，用户可以对该子原理图进行查看或编辑。进行同样的操作，可以完成到其他 3 个子原理图的切换。

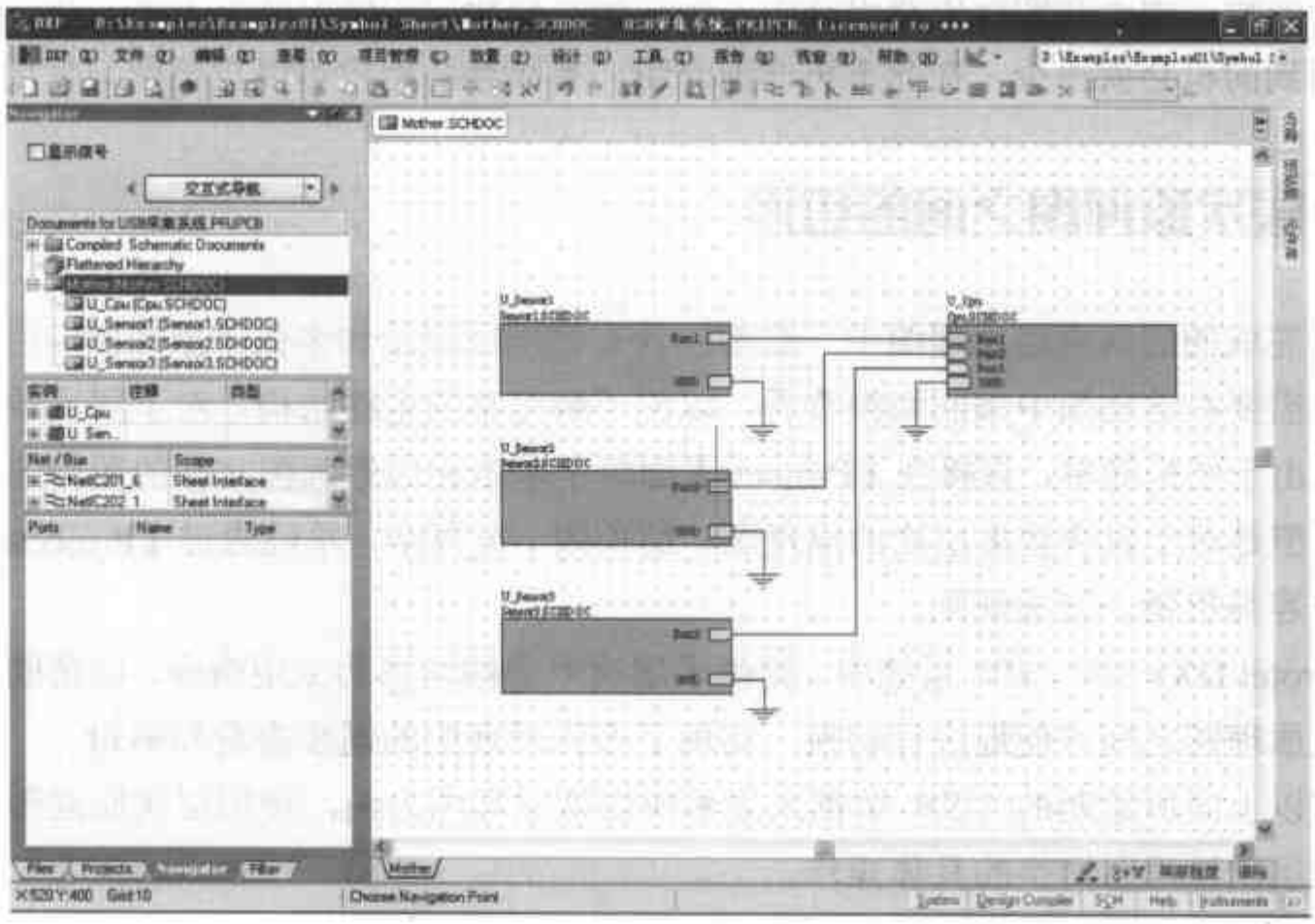


图 4-54　选择图纸入口

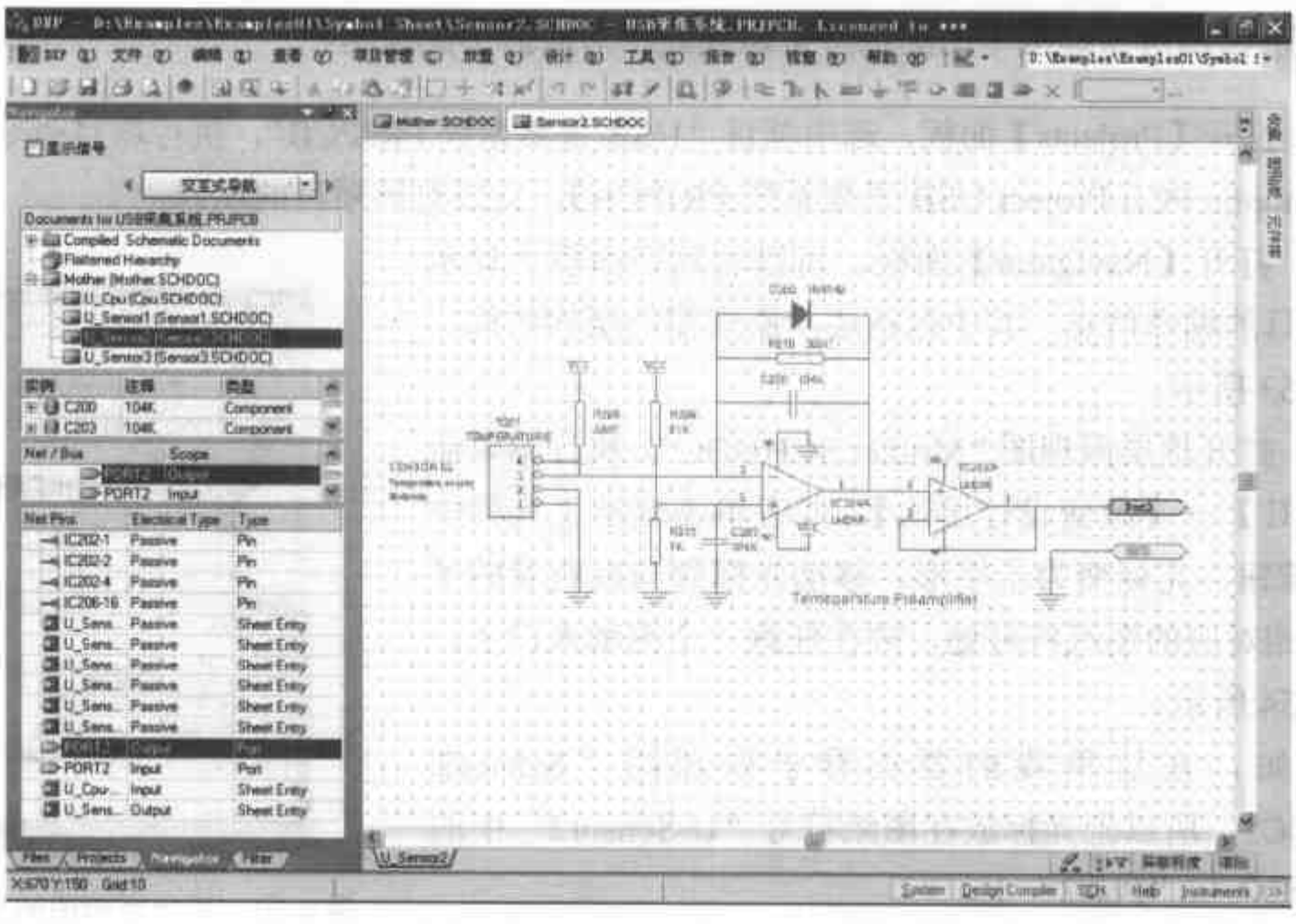


图 4-55　切换到相应子原理图

由子原理图切换到顶层原理图

1 打开任一子原理图，执行菜单命令【工具】→【改变设计层次】，或者单击标准工具栏中的 按钮，光标变为十字形，移动光标到任意一个输入/输出端口处，如图 4-56 所示。

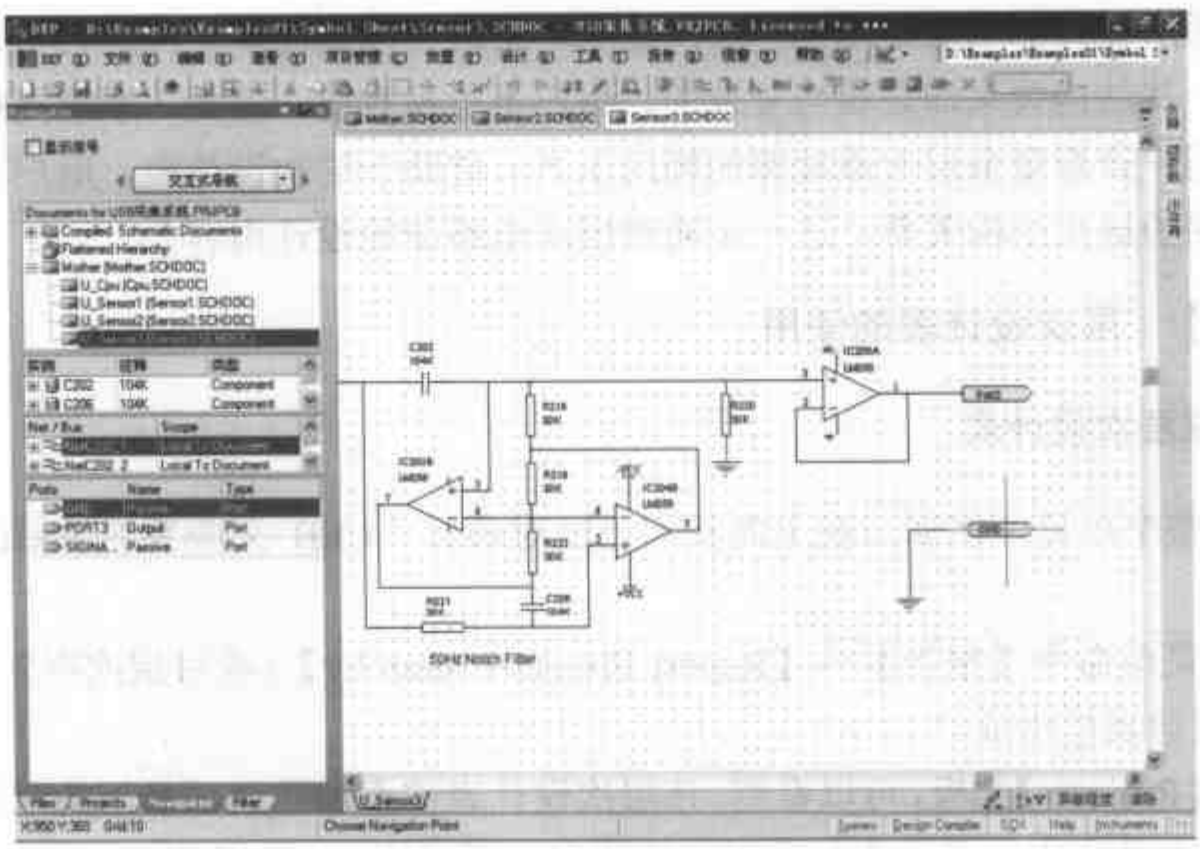


图 4-56　选择子原理图中的任一输入/输出端口

在这里，我们打开了子原理图“Sensor3.SCHDOC”，移动光标，放于接地端口“GND”处。

2 单击鼠标，顶层原理图“Mother.SCHDOC”出现在编辑窗口中，并且，代表子原理图“Sensor3.SCHDOC”的图纸符号中，具有相同名称的接地端口“GND”处于高亮显示状态，如图 4-57 所示。

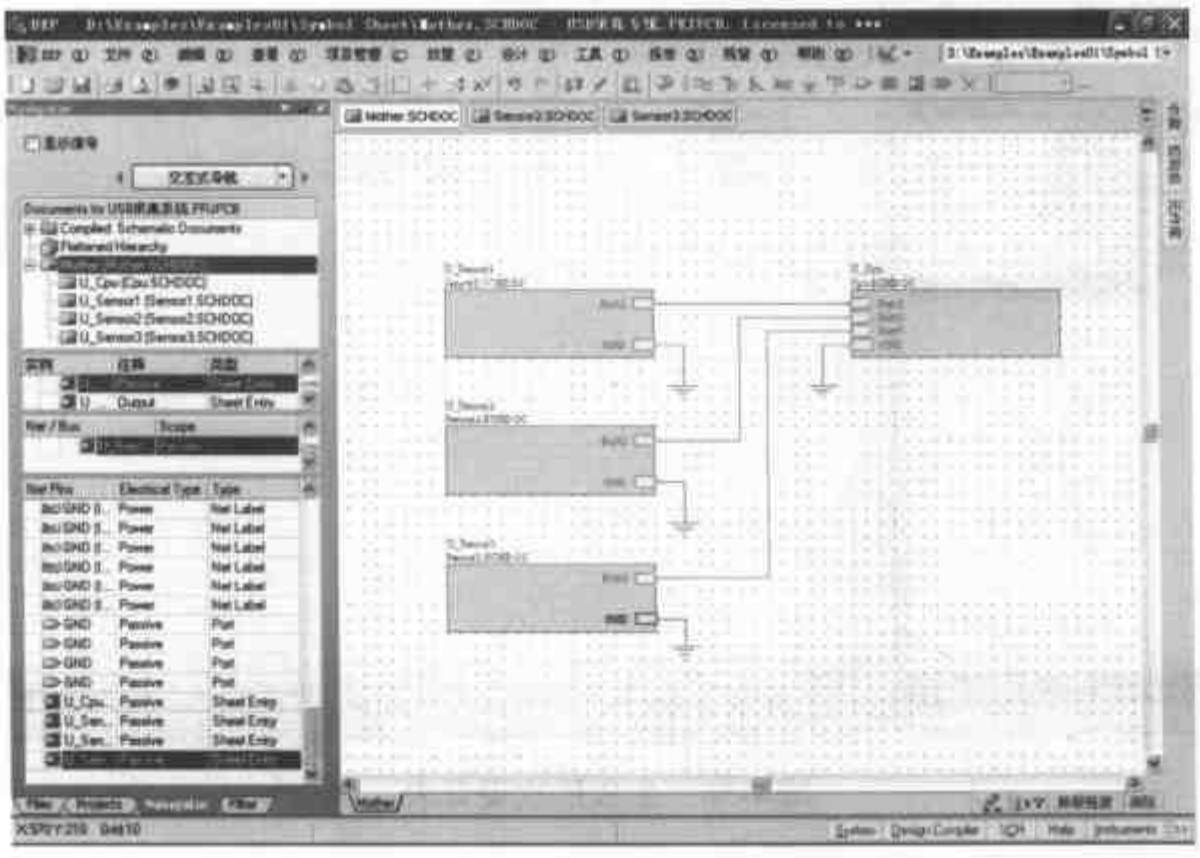


图 4-57　切换到顶层原理图

单击鼠标右键退出切换状态，完成了由子原理图到顶层原理图的切换。

4.5 层次设计表

我们一般所设计的层次原理图，层次较少，结构也比较简单。但是对于多层次的层次电路原理图，其结构关系却是相当复杂的，用户不容易看懂。因此，系统提供了一种层次设计表作为用户查看复杂层次原理图的辅助工具。借助于层次设计表，用户可以清晰地了解层次原理图的层次结构关系，进一步明确层次电路图的设计内容。

【例 4-8】 层次设计表的使用

生成层次设计表

1 编译整个项目。例如，在上面我们已经对项目“USB 采集系统.PRJPCB”进行了编译。

2 执行菜单命令【报告】→【Report Project Hierarchy】(项目层次报告)，则有关该项目的层次设计表被生成。

3 打开【Projects】面板，可以看到，该层次设计表被添加在该项目下的“Generated\Text Documents\”文件夹中，是一个与项目文件同名，后缀为“.REP”的文本文件。

4 双击该层次设计表文件，则系统转换到文本编辑器，可以对该层次设计表进行查看，如图 4-58 所示

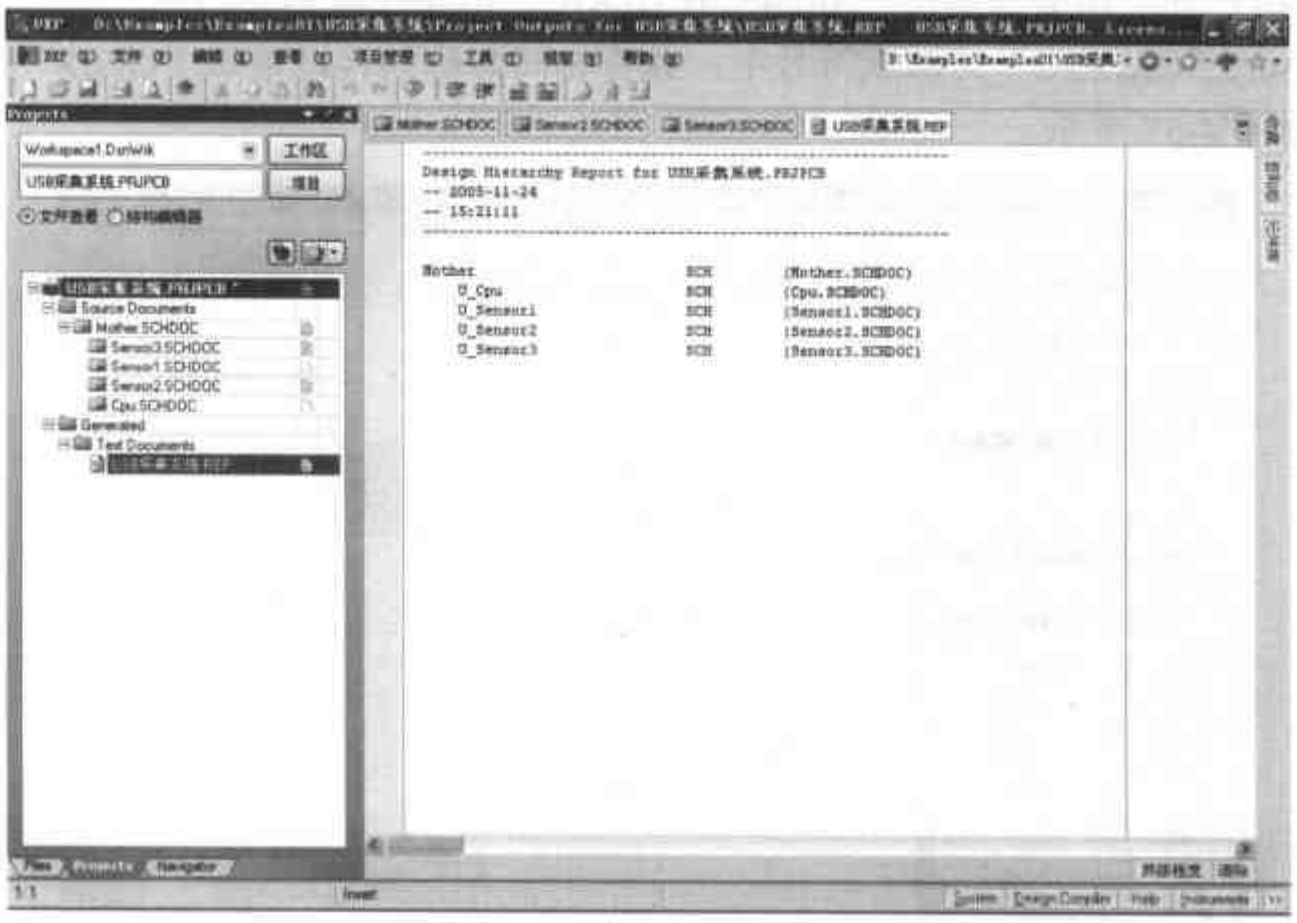


图 4-58 生成层次设计表

由图中可以看出，在生成的设计表中，使用缩进格式明确地列出了本项目中的各个原

理图之间的层次关系，原理图文件名越靠左，说明该文件在层次电路图中的层次越高。该项目中有 5 个原理图，层次最高的是“Mother.SCHDOC”，而“Cpu.SCHDOC”、“Sensor1.SCHDOC”、“Sensor2.SCHDOC”、“Sensor3.SCHDOC”则都是下一层的子原理图。

4.6　层次原理图的连接

层次原理图之间的接口是通过使用网络标识来建立的，常用到的网络标识主要有端口（包括输入/输入端口和电源端口）、图纸入口、网络标签等。因此，在编辑时，应该告诉编辑器网络标识的连接方式，或者指定网络标识的作用范围，因为，在不同的连接方式中网络标识的作用是不同的。

层次原理图的连接方式主要有两种：一种是水平连接，即两张子原理图之间，根据设置，可以直接使用相同名称的端口或网络标签完成连接；另一种则是真正的层次连接，从一张子原理图到另一张子原理图，是通过端口，借助于上层原理图中图纸符号的图纸入口才能完成连接。在这种连接方式中，网络标签将只在子原理图的内部起作用，而端口与端口之间也只能通过相同名称的图纸入口才能建立连接。这样，网络标签和端口的使用都被控制在一定的范围中了，非常适合于由多人分别设计，共同协作完成同一项目的情况，每一设计者不必担心会因为网络标签或端口名称相同而造成不必要的短路。在前面我们所讲的实例中，使用的都是这种层次连接方式。

连接方式的设定，有时可以由用户根据自己的设计需要进行强制设定。不过，一般是采用系统默认的自动识别方式。

执行菜单命令【项目管理】→【项目管理选项】，系统会弹出对当前项目进行管理的对话框。该对话框中有若干项标签页，这里选择【Options】标签页，单击打开，如图 4-59 所示。

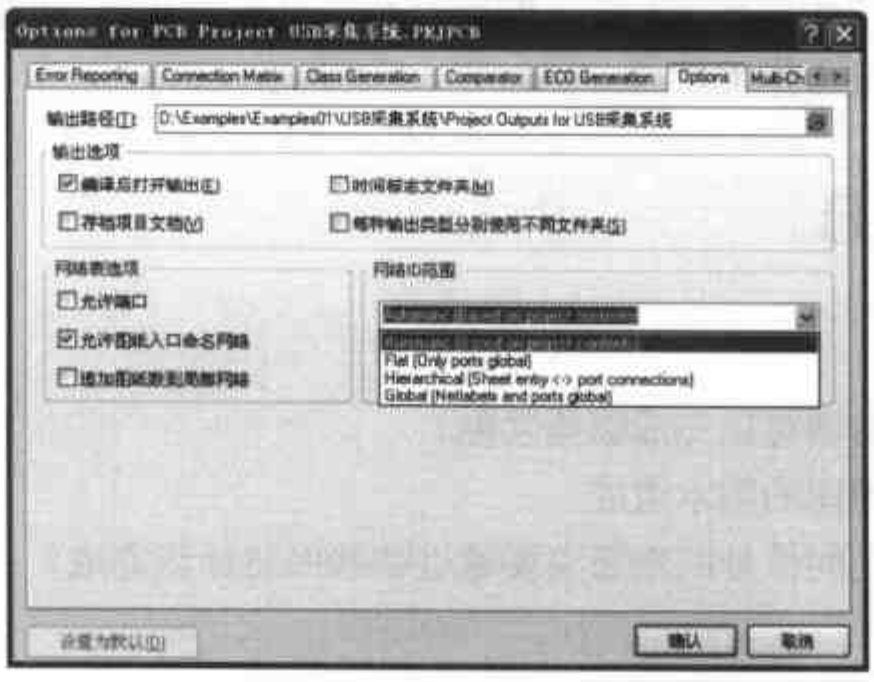


图 4-59　连接方式设定

层次原理图的连接方式，可以在该标签页中的【网络 ID 范围】下面的文本栏内设定。单击右边的 ▼ 按钮，在下拉列表中有 4 种方式供用户选择。

第5章 原理图元件库管理

内容提要

- 原理图库文件编辑环境。
- 绘制元件的原理图符号。
- 原理图库文件面板及库元件的管理。
- 使用各种库文件输出报表对库文件进行分析。
- 原理图项目元件库的创建。

电路原理图的绘制过程，主要就是放置各种元器件的过程。如果用户所需要放置的元件并不在系统已经加载的集成库文件中，那么就需要对该元件及其所在的库文件进行查找。由于 Protel DXP 2004 SP2 内置的集成库文件相当完整，所存放的库元件数量非常庞大，几乎涵盖了世界上所有芯片制造厂商的产品，并且还可以从网上随时更新。所以大多数情况下，用户能够在系统提供的库文件中找到所需的元器件，可以随时放置使用。

但是，对于某些比较特殊的、非标准化的元器件或者新开发出来的元件，可能会在系统库文件中一时无法找到。而且，系统本身所提供的库元件原理图符号外形及其他模型形式，有时候也并不符合用户的具体电路设计要求。因此，在这些情况下，就要求用户能够自己创建库元件，为其绘制合适的原理图符号或者其他模型形式，以满足自己的设计需要。

Protel DXP 2004 SP2 系统为用户提供了创建库元件的适用工具——库文件编辑器，使用户能够随心所欲地创建符合自己要求的库元件，并建立相应的库文件，加入到系统中，在原理图绘制过程中或者在设计 PCB 印制电路板时使用。

另外，在 Protel DXP 2004 SP2 中并没有提供元件的原理图库文件，而是把元件的原理图符号与 PCB 封装、信号完整性模型等一起放在了集成库文件中。用户需要放置元件的原理图符号时，要到相应的集成库文件中进行查找，并不是很方便。我们同样可以利用库文件编辑器，来为自己的设计项目创建一个独立的原理图库文件（扩展名是*.SchLib）和 PCB 库文件（扩展名是*.PcbLib），单独存放该项目中所用到的全部元器件，使得项目自成

一体，便于项目的编辑和管理，也增加了灵活性。

5.1 认识原理图库文件编辑器

使用 Protel DXP 2004 SP2 系统的库文件编辑器可以创建原理图库（扩展名是*.SchLib）、PCB 库（扩展名是*.PcbLib）、VHDL 库（扩展名是*.VHDLIB）及 PCB 3D 库（扩展名是*.PCB3Dlib）等几种库文件。在这里，我们主要来看一下原理图库文件的创建和编辑，其他的库文件在后面的章节中再陆续介绍。

我们知道，元件的原理图符号本身并没有任何实际上的意义，只不过是一种代表引脚电气分布关系的符号而已。因此，同一个元件的原理图符号可以具有多种形式（即可以使用多种显示模式），只要保证其所包含的引脚信息是正确的就行。但是，为了便于交流和统一管理，我们在设计原理图符号时，也应该尽量符合标准的要求，以便与系统库文件中所提供的库元件原理图符号做到形式上、结构上的一致。

5.1.1 启动原理图库文件编辑器

启动原理图库文件编辑器有多种方法，通过新建一个原理图库文件，或者打开一个已有的原理图库文件，都可以进入原理图库文件的编辑环境中。

1 执行菜单命令【文件】→【创建】→【库】→【原理图库】。

执行该命令后，一个默认名为“SchLib1.SchLib”原理图库文件被创建，同时启动了原理图库文件编辑器。

2 执行命令【另存为】，将该原理图库文件重新命名为“NewSchLib. SchLib”，并保存在合适位置。

3 单击 保存(S) 按钮后，返回原理图库文件编辑环境，如图 5-1 所示。

5.1.2 原理图库文件编辑环境

图 5-1 所示的原理图库文件编辑环境与前面介绍的电路原理图编辑环境界面非常相似，主要由主菜单栏、标准工具栏、实用工具、编辑窗口及面板控制中心等几大部分组成，操作方法也几乎一样，但是也有不同的地方，具体表现在以下几个方面。

- 编辑窗口：编辑窗口内不再有图纸框，而是被十字坐标轴划分为 4 个象限，坐标轴的交点即为该窗口的原点。一般在绘制元器件时，其原点就放置在编辑窗口原点处，而具体元器件的绘制、编辑则在第四象限内进行。
- 实用工具：在实用工具中提供了两个重要的工具栏：原理图符号绘制工具栏和 IEEE 符号工具栏，是原理图库文件编辑环境中所特有的，用于完成原理图符号的绘制。
- 模式工具栏：用于控制当前元件的显示模式。
- 原理图库文件面板：在面板控制中心的【SCH】标签页中，增加了【SCH Library】（原理图库文件）面板，这也是原理图库文件编辑环境中特有的工作面板，用于对



图 5-2　原理图符号绘制工具栏



图 5-3　【放置】菜单



图 5-4　模式工具栏

- 模式：单击该按钮可以为当前元件选择一种显示模式，系统默认为“Normal”。
- ：单击该按钮可以为当前元件添加一种显示模式。
- ：单击该按钮可以删除元件的当前显示模式。
- ：单击该按钮可以切换到前一种显示模式。
- ：单击该按钮可以切换到后一种显示模式。

3. IEEE 符号工具栏

单击实用工具中的图标，则会弹出相应的 IEEE 符号工具栏，如图 5-5 所示，是符合 IEEE 标准的一些图形符号。同样，由于该工具栏中各个符号的功能与【放置】→【IEEE 符号】级联菜单（如图 5-6 所示）中的各项命令具有对应关系，所以不需要再逐项说明。

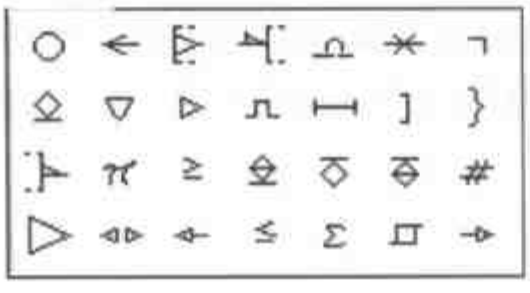


图 5-5　IEEE 符号工具栏

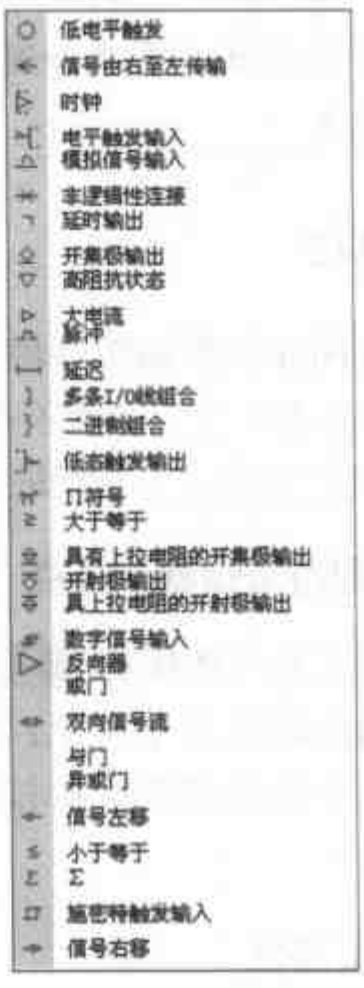


图 5-6　【IEEE 符号】菜单

5.1.4　原理图库文件面板

原理图库文件（【SCH Library】）面板是原理图库文件编辑环境中的专用面板，几乎包含了用户创建的库元件的所有信息，用来对库元件及其库文件进行编辑管理，如图 5-7 所示。

- 原理图符号名称栏：在该栏中用于列出当前所打开的原理图库文件中的所有库元件，包括原理图符号名称及相应的描述等。选中某一库元件后，单击 放置 按钮即可放置在打开的原理图图纸上。
- 原理图符号别名栏：在该栏中可以为同一个库元件的原理图符号设定另外的名称。比如，有些库元件的功能、封装和引脚形式完全相同，但由于产自不同的厂家，其元件型号并不完全一致。对于这样的库元件，没有必要再单独创建一个原理图符号，只需要为已经创建的其中一个库元件的原理图符号添加一个或多个别名就可以了。
- 原理图符号引脚栏：在该栏中列出了库元件的所有引脚及其属性，如名称、类型等。通过 追加 、 删除 、 编辑 等按钮，可以对引脚进行相应的操作。
- 原理图符号其他模型栏：该栏用于列出库元件的其他模型，如 PCB 封装、信号完整性分析模型、VHDL 模型等。在这里，由于只需要库元件的原理图符号，相应的库文件是原理图库文件，所以该栏一般不需要。

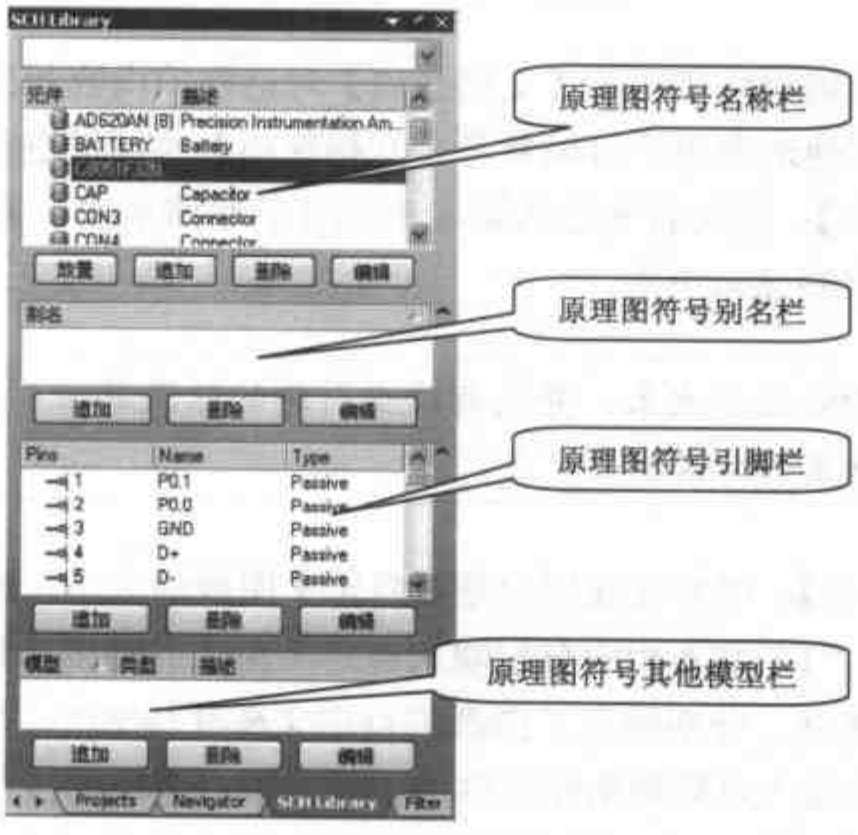


图 5-7　原理图库文件面板

5.2　绘制自己的库元件

在熟悉了原理图库文件的编辑环境，了解了相应的工具栏及专用的原理图库文件面板之后，这一节我们将通过一个具体元器件的绘制，使用户了解并熟练掌握建立原理图符号

的方法和步骤，以便灵活地按照自己的需要，绘出美观大方、符合标准的原理图符号。

同样，与电路原理图的绘制类似，在绘制库元件之前也应该对相关的工作区参数进行合理的设置，以提高绘制效率和正确性，达到事半功倍的目的。

5.2.1 设置工作区参数

在原理图库文件的编辑环境中，执行菜单命令【工具】→【文档选项】，则弹出如图5-8所示的库编辑器工作区对话框，可以根据需要设置相应的参数。

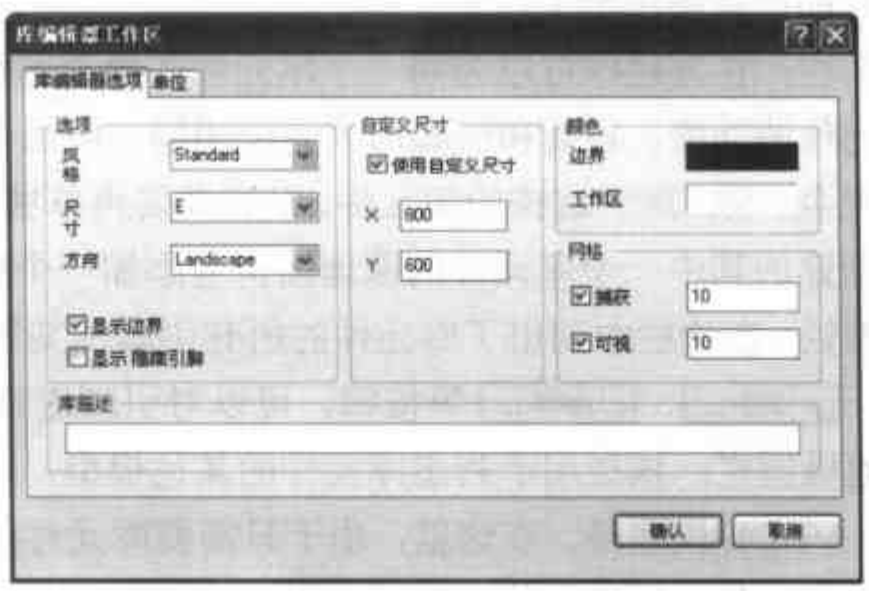


图 5-8 设置工作区参数

该对话框与原理图编辑环境中的【文档选项】对话框的内容相似，所以我们只介绍其中个别选项的含义，其他选项用户可以参考【文档选项】对话框进行设置。

- 【显示 隐藏引脚】：用来设置是否显示库元件的隐藏引脚。若选中该复选框，则元件的隐藏引脚将被显示出来。



隐藏引脚被显示出来，并没有改变引脚的隐藏属性。要改变其隐藏属性，只能通过引脚属性对话框来完成。

- 【使用自定义尺寸】：用来设置用户是否自定义图纸的大小。选中该复选框后，可以在下面的“*X*”、“*Y*”文本栏中分别输入自定义图纸的高度和宽度。例如，在这里我们选中了该复选框，分别输入了图纸的自定义高度与宽度：800、600。
- 【库描述】：用来输入对原理图库文件的说明。用户应根据自己创建的库文件，在该文本栏中输入必要的说明，可以为系统进行元件库查找提供相应的帮助。

另外，执行菜单命令【工具】→【原理图优先设定】后，还可以对其他的一些有关选项进行设置，设置方法与原理图编辑环境中完全相同，这里不再重复。

5.2.2 绘制库元件

下面我们以绘制美国 Cygnal 公司的一款 USB 微控制器芯片 C8051F320 为例，详细介

绍原理图符号的绘制过程。

【例 5-1】　绘制 USB 微控制器芯片 C8051F320

SILICON 公司的 C8051F 系列器件是完全集成的混合信号片上系统型 MCU，它具有与 MCS-51 内核及指令集完全兼容的微控制器，带有 USB 收发器，完全遵循 USB 协议 2.0，而且具有较快的处理速度和较大的存储容量，以及在系统可编程的功能。由于利用该芯片进行系统设计时所需要的外部元件很少，简化了硬件部分的设计，因而是小型 USB 应用的理想选择。

由于 Protel DXP 2004 SP2 系统的集成库中没有提供该元件的原理图符号，因此需要自行绘制。

绘制库元件的原理图符号

1 执行菜单命令【文件】→【创建】→【库】→【原理图库】，启动原理图库文件编辑器，并创建一个新的原理图库文件，命名为“USB.SCHLIB”。

2 执行菜单命令【工具】→【文档选项】，在库编辑器工作区对话框中进行工作区参数设置。

3 为新建的库元件原理图符号命名。

在创建了一个新的原理图库文件的同时，系统已自动为该库添加了一个默认原理图符号名为“Component-1”的库元件，打开【SCH Library】面板可以看到。通过下面两种方法，可以为该库元件重新命名。

- 单击原理图符号绘制工具栏中的创建新元件按钮，则弹出如图 5-9 所示的原理图符号名称对话框，可以在此对话框内输入自己要绘制的库元件名称。
- 在【SCH Library】面板上，直接单击原理图符号名称栏下面的 追加 按钮，也会弹出同样的原理图符号名称对话框。

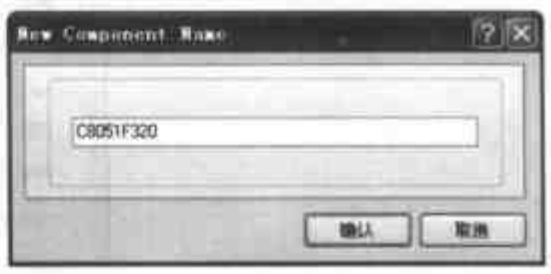


图 5-9　原理图符号名称对话框

在这里，我们输入了“C8051F320”，单击 确认 按钮，关闭对话框。

4 单击原理图符号绘制工具栏中的放置矩形按钮，则光标变为十字形，并附有一个矩形符号，两次单击鼠标，在编辑窗口的第四象限内绘制一个矩形。

矩形用来作为库元件的原理图符号外形，其大小应根据要绘制的库元件引脚数的多少来决定。由于我们使用的 C8051F320 采用了 32 引脚 LQFP 封装形式，所以应画成正方形，并画得大一些，以便于引脚的放置，引脚放置完毕后，可以再调整为合适的尺寸。

引脚放置

1 单击原理图符号绘制工具栏中的放置引脚按钮，则光标变为十字形，并粘附一个引脚符号，移动该引脚到矩形边框处，单击左键完成放置，如图 5-10 所示。

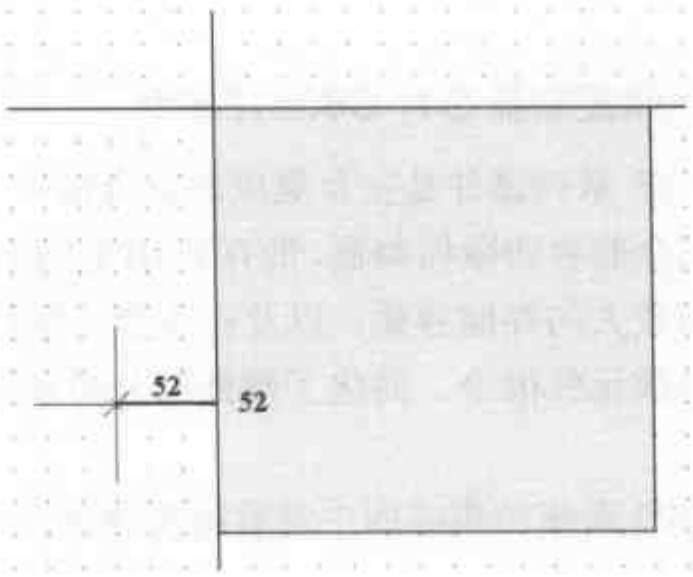


图 5-10　放置元件的引脚



放置引脚时，一定要保证具有电气特性的一端，即带有“×”号的一端朝外，这可以通过在放置引脚时按空格键旋转来实现。

2 在放置引脚时按下 Tab 键，或者双击已放置的引脚，则弹出如图 5-11 所示的元件引脚属性对话框，在该对话框中可以完成引脚的各项属性设置。

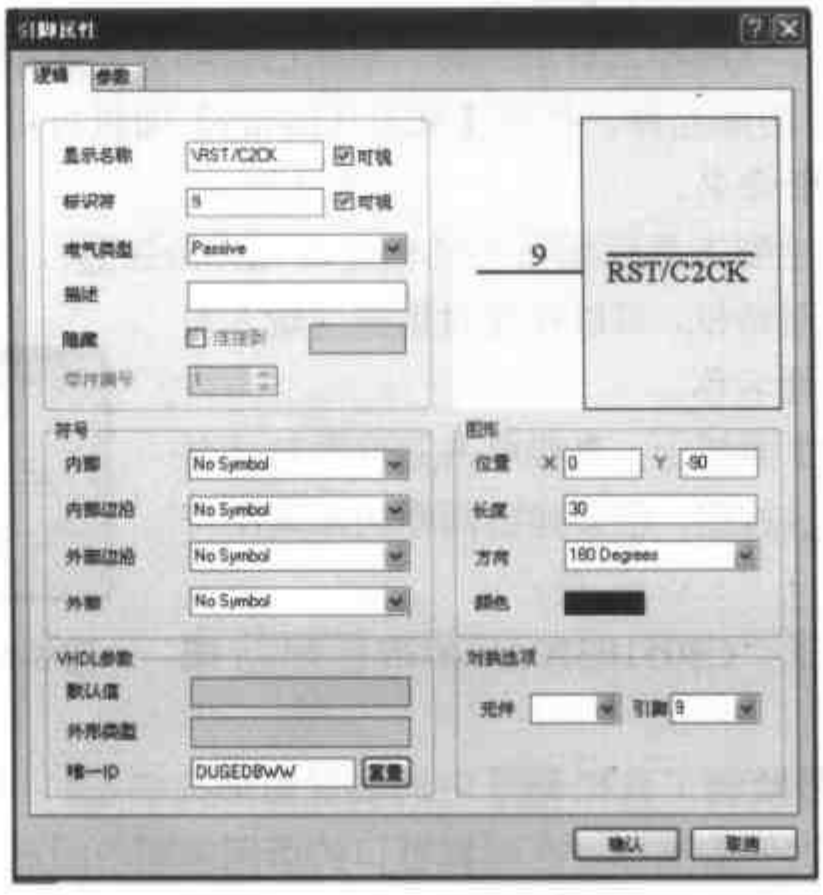


图 5-11　引脚属性对话框

引脚属性对话框中各项属性含义如下。

- 【显示名称】：用于设置库元件引脚的名称。例如：我们把该引脚设定为第 9 引脚。由于 C8051F320 的第 9 引脚是元件的复位引脚，低电平有效，同时也是 C2 调试接口的时钟信号输入引脚。另外，在原理图优先设定的【Graphical Editing】标签页中，我们已经选中了【单一‘\’表示‘负’】复选框，因此在这里输入名称为“\RST/C2CK”，

并选中了后面的【可视】复选框，在原理图符号上的显示形式如图 5-11 所示。

- 【标识符】：用于设置库元件引脚的编号，应该与实际的引脚编号相对应。这里输入 9。
- 【电气类型】：用于设置库元件引脚的电气特性。单击右边的 ▾ 按钮可以选择设置，如“Input”（输入引脚）、“Output”（输出引脚）、“Power”（电源引脚）、“Emitter”（三极管发射极）、“OpenCollector”（集电极开路）、“HiZ”（高阻）等。如果用户对于各引脚的电气特性非常熟悉，也可以不必设置，以便简化原理图符号。在这里，我们选择了“Passive”，表示不设置电气特性。
- 【描述】：用于输入库元件引脚的特性描述。
- 【隐藏】：用于设置该引脚是否为隐藏引脚。若选中该复选框，则引脚将不会显示出来，此时，应在右边的“连接到”栏中输入与该引脚连接的网络名称。
- 【符号】：根据引脚的功能及电气特性，用户可以为该引脚设置不同的 IEEE 符号，作为读图时的参考。可放置在原理图符号的内部、内部边沿、外部边沿或外部等不同位置处，并没有任何电气意义。
- 【VHDL 参数】：用于设置库元件的 VHDL 参数。
- 【图形】：用于设置该引脚的位置、长度、方向、颜色等基本属性。
- 【对换选项】：用于设置库元件的子部件引脚。



在上述属性中，一般来说，显示名称、标识符、电气类型及图形属性是必须设置的，其余的各项，如描述、符号等，用户可以自行选择设置，也可以不必设置。

3 设置完毕，单击 确认 按钮，关闭对话框。设置好属性的引脚如图 5-12 所示。

4 按照同样的操作，或者使用队列粘贴功能，完成其余 31 个引脚的放置，并设置好相应的属性，如图 5-13 所示。

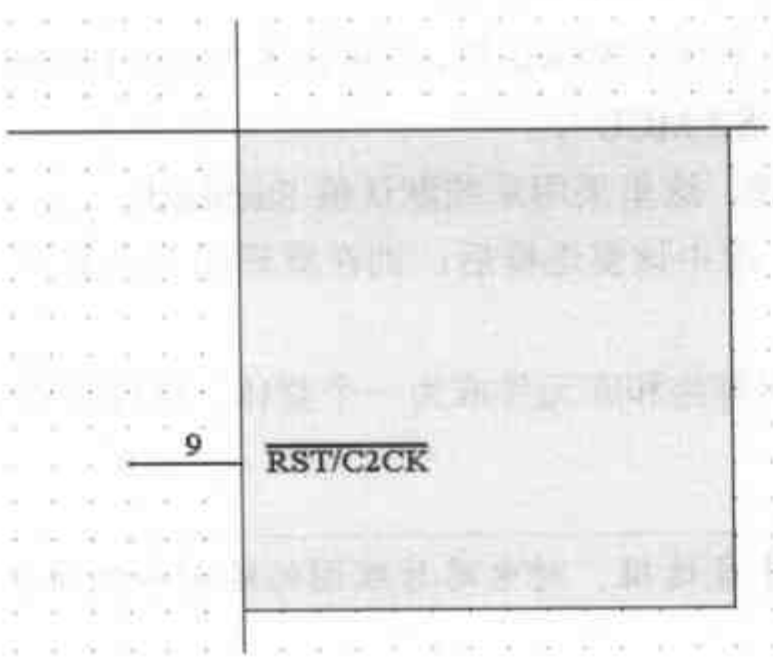


图 5-12 设置好属性的引脚

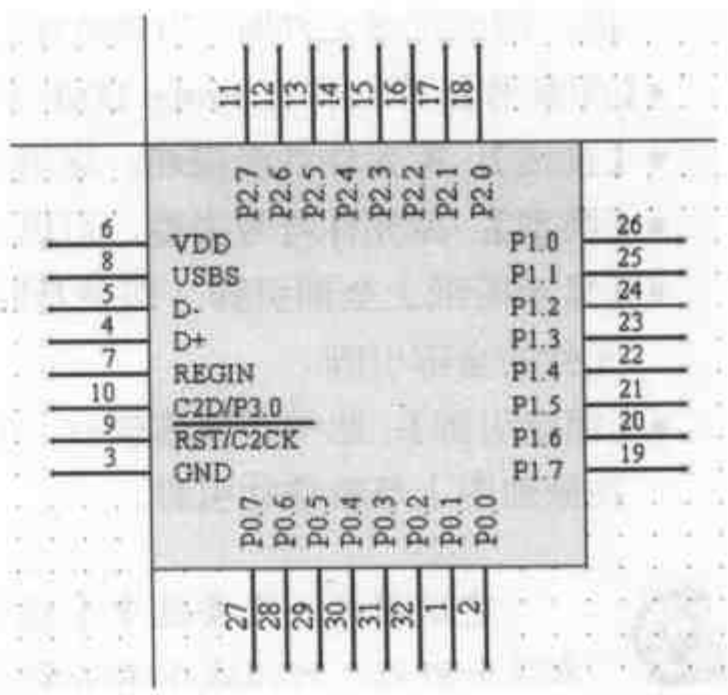


图 5-13　放置全部引脚

编辑元件属性

1 双击【SCH Library】面板原理图符号名称栏中的库元件名称“C8051F320”，则系统弹出如图 5-14 所示的库元件属性对话框。



图 5-14 库元件属性对话框

在该对话框中可以对自己所创建的库元件进行特性描述，以及其他属性参数设置，主要设置如下几项。

- 【Default Designator】：默认库元件序号，即把该元件放置到原理图文件中时，系统最初默认显示的元件序号。这里设置为“U？”，并选中后面的【可视】复选框，则放置该元件时，序号“U？”会显示在原理图纸上。
- 【注释】：库元件型号说明。这里设置为“C8051F320”，并选中后面的【可视】复选框，则放置该元件时，“C8051F320”会显示在原理图纸上。
- 【库参考】：库元件在 Protel DXP 2004 SP2 系统中的标识符，这里输入“C8051F320”。
- 【描述】：库元件性能描述。这里输入“USB MCU”。
- 【类型】：库元件符号类型，可以选择设置。这里采用系统默认值 Standard。
- 【显示图纸上全部引脚（即使是隐藏）】：选中该复选框后，则在原理图上会显示该元件的全部引脚。
- 【锁定引脚】：选中该复选框后，所有的引脚将和库元件成为一个整体，这样将不能在原理图上单独移动引脚。



建议用户一定要选中【锁定引脚】复选框，对电路原理图的绘制和编辑会有很大好处，可以减少不必要的麻烦。

在【Parameters for C8051F320】栏中，单击 添加(A)... 按钮，可以为库元件添加其他的

参数，如版本、作者等。

在【Models for C8051F320】栏中，单击 追加(D)... 按钮，可以为该库元件添加其他的模型，如 PCB 封装模型、信号完整性模型、仿真模型、PCB 3D 模型等。

单击左下角的 编辑引脚(I)... 按钮，则会打开元件引脚编辑器，可以对该元件的所有引脚进行一次性的编辑设置。

2 设置完毕后，单击 确认 按钮，关闭该对话框。

3 执行菜单命令【放置】→【文本字符串】，或者单击原理图符号绘制工具栏 中的放置文本字符串按钮 A，光标变为十字形，并带有一个文本字符串。移动光标到原理图符号的中心位置处，此时按下 Tab 键，则系统会弹出文本字符串注释对话框。在该对话框内输入“SILICON”，如图 5-15 所示。

对于比较复杂的芯片，有时需要在其原理图符号上添加一些文本标注，如生产厂商、元件型号等，以便与实际芯片相对应，方便用户之间的阅读和交流。

4 单击 确认 按钮，关闭对话框。

至此，我们完整地绘制了库元件 C8051F320 的原理图符号，如图 5-16 所示。



图 5-15　添加文本标注

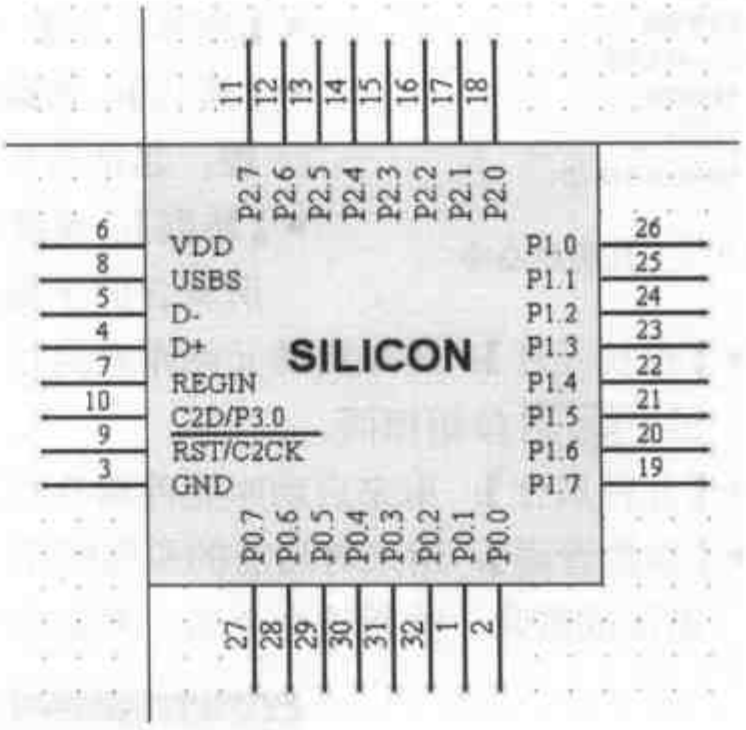


图 5-16　C8051F320 的原理图符号

这样，在绘制电路原理图时，只需要将该元件所在的库文件打开，就可以随时取用该元件了。在前面第 4 章中，我们设计的“基于通用串行数据总线 USB 的数据采集系统”中的 CPU 模块就使用了该微控制器芯片。

5.3　库元件管理

用户在绘制了自己的库元件原理图符号并建立了相应的原理图库文件以后，可以给电路设计带来极大的方便。随着电子技术的发展，由于各种新元件不断地出现，而旧元件不断被淘汰，因此，用户原理图库文件中的库元件也需要不断地随时更新，如添加新的库元

件、删除不再使用的库元件，或者编辑修改已有的库元件等，以满足电路设计的更高要求。

5.3.1 库元件管理命令

在原理图库文件的编辑环境中，提供了一系列对库元件进行维护管理的命令，如图 5-17 所示，主要有这样几项。



图 5-17 工具菜单命令

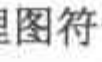
- 【新元件】：用来创建一个新的库元件。
- 【删除元件】：删除当前库文件中所选中的库元件。
- 【删除重复】：删除当前库文件中重复的库元件。
- 【重新命名元件】：重新命名当前所选中的库元件。
- 【复制元件】：把当前选中的库元件复制到目标库文件中。
- 【移动元件】：把当前选中的库元件移动到目标库文件中。
- 【创建元件】：用来为当前所选中的库元件创建一个子部件，与原理图符号绘制工具栏  中的新加元件按钮  功能相同。
- 【删除元件】：用来删除当前库元件中的一个子部件。
- 【模式】：该级联菜单命令用来对库元件的显示模式进行管理，包括追加、删除、切换等，功能与模式工具栏相同。
- 【转到】：该级联菜单命令用来完成对库元件，以及库元件中所复含的子部件的快速切换定位。
- 【查找元件】：用来启动元件库查找对话框，进行库元件查找，与【元件库】面板上的  按钮相同。
- 【元件属性】：用来启动库元件属性对话框，进行元件属性的编辑修改。
- 【参数管理】：用来对当前的原理图库文件及其中库元件的相关参数进行管理，可以追加或删除。执行该命令后，系统会弹出如图 5-18 所示的参数编辑器选项对话框。



图 5-18 参数编辑器选项对话框

在该对话框中可以选择设置所要显示的参数，如零件、引脚、模型、文档等，单击  按钮后，系统会弹出关于当前原理图库文件的参数编辑器，如图 5-19 所示。

该参数编辑器中列出了当前的原理图库文件（“USB.SCHLIB”）及库文件中包含的所有库元件的类型、所属文档和其他用户参数等。单击 追加列... 按钮，可以添加需要的参数；而单击 删除列... 按钮，则可以去除不需要的参数。

- 【模式管理器】：用于为当前所选中的库元件引导添加其他模型，包括 PCB 模型、信号完整性模型、仿真模型、PCB 3D 模型，如图 5-20 所示。



图 5-19　参数编辑器

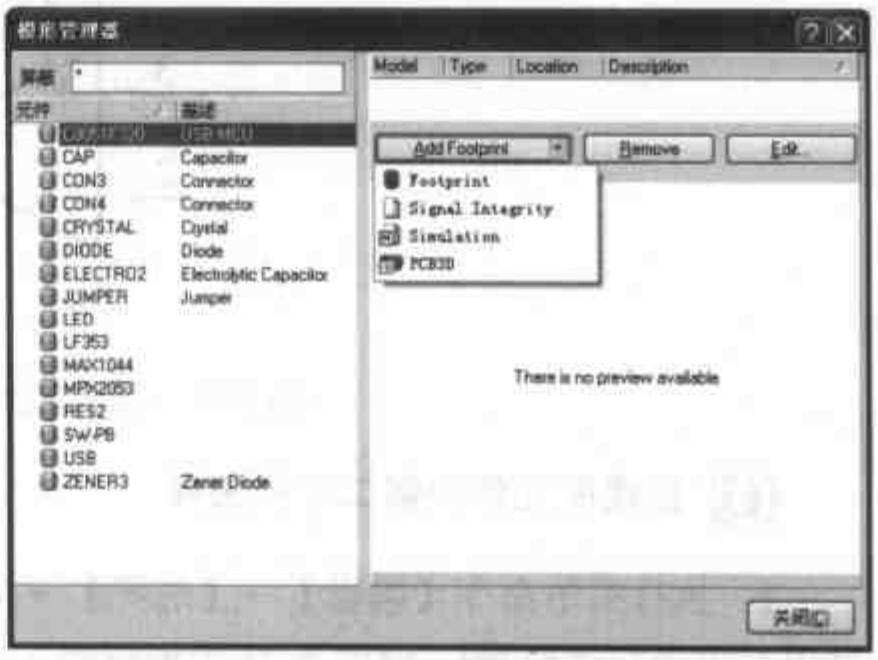


图 5-20　模式管理器

- 【Xspice 模型向导】：用来引导用户为所选中的库元件添加一个 Xspice 模型。
- 【更新原理图】：执行该命令后，会将当前库文件在原理图库文件编辑环境中所作的修改，更新到打开的电路原理图中。

5.3.2　绘制含有子部件的库元件

下面我们利用相应的库元件管理命令，来绘制一个含有子部件的库元件。

【例 5-2】　绘制双运算放大器 LF353

LF353 是美国 TI 公司所生产的双电源 JFET 输入的双运算放大器，在高速积分、采样保持等电路设计中常常用到，采用了 8 引脚的 DIP 封装形式。

绘制库元件的第一个子部件

1　打开前面建立的原理图库文件“USB.SCHLIB”，使用所设置的默认工作区参数。

2　执行菜单命令【工具】→【新元件】，则系统会弹出原理图符号名称对话框，将新元件命名为“LF353”。

3　单击原理图符号绘制工具栏 中的放置多边形按钮 ，以编辑窗口的原点为基准，绘制一个三角形的运算放大器符号。

4　单击原理图符号绘制工具栏 中的放置引脚按钮 ，放置引脚 1、2、3、4、8 在三角形符号上，并设置好每一引脚的相应属性，如图 5-21 所示，完成了一个运算放大器

原理图符号的绘制。

其中，1 引脚为输出引脚“OUT1”，2、3 引脚为输入“IN1（–）、IN1（+）”，8、4 引脚则为公共的电源引脚“VCC+、VCC–”。对这两个电源引脚的属性可以设置为“隐藏”，这样的话，执行菜单命令【查看】→【显示或隐藏引脚】，可以切换进行显示查看或隐藏。

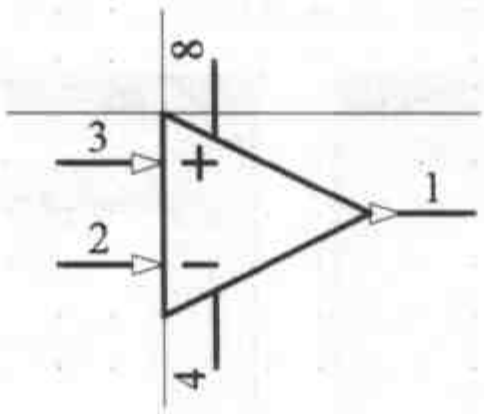


图 5-21　绘制元件的第一个子部件

创建库元件的第二个子部件

1　执行菜单命令【编辑】→【选择】→【区域内对象】，或者单击标准工具栏中的区域内对象选择按钮，将图 5-21 中所示的子部件原理图符号选中。

2　单击标准工具栏中的复制按钮，将选中的子部件原理图符号进行复制。

3　执行菜单命令【工具】→【创建元件】。

执行该命令后，在【SCH Library】面板上库元件“LF353”的名称前面多了一个⊞符号，单击⊞符号打开，可以看到该元件中有两个子部件，刚才绘制的子部件原理图符号系统已命名为“Part A”，还有一个子部件“Part B”是新创建的。

4　单击标准工具栏中的粘贴按钮，将复制的子部件原理图符号粘贴在“Part B”中，并改变引脚序号：6、5 引脚为输入“IN2（–）、IN2（+）”，7 引脚为输出引脚“OUT2”，8、4 仍为公共的电源引脚“VCC+、VCC–”。

这样，一个含有两个子部件的库元件“LF353”就建立好了，如图 5-22 所示。使用同样的方法，可以创建含有 2 个以上子部件的库元件。

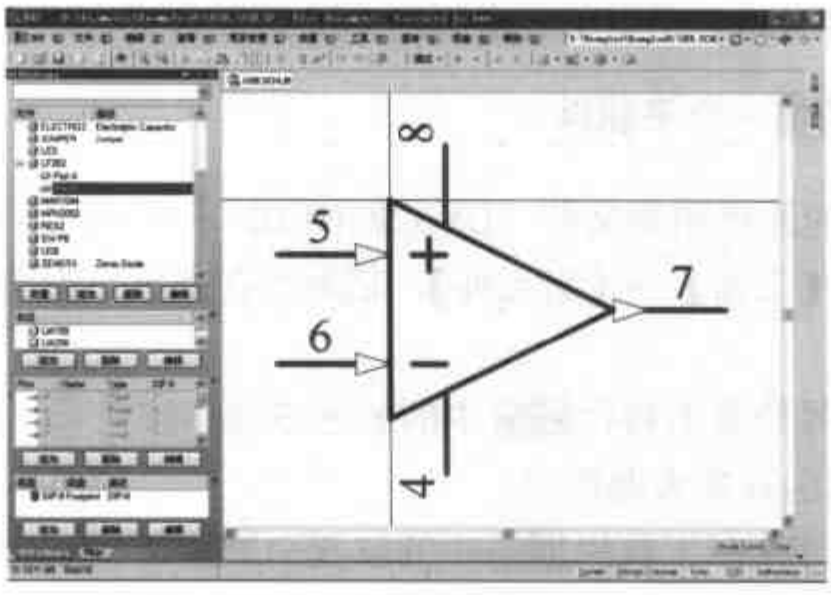


图 5-22　绘制含有子部件的库元件

5.3.3　添加库元件别名

建立了一个库元件以后，对于其他的功能、外形与该库元件类似的元件，可以把它们的名称直接作为该库元件的别名加入，以共享同一个原理图符号，而不必再单独建立。

【例 5-3】　添加库元件别名

美国 TI 公司生产的 NE5532 系列（低噪声双运算放大器）、RV4558 系列（高性能双运算放大器）、TL022 系列（低功耗双运算放大器）及 LM158、LM258 等，其内部结构、引脚功能、外形封装等都与我们上面所绘制的元件 LF353 相同，因此，我们可以把这些元件作为库元件 LF353 的别名加入。

1　打开【SCH Library】面板，选中库元件 LF353。

2　单击原理图符号别名栏下面的 添加 按钮，则弹出原理图符号别名输入框，如图 5-23 所示。

在该输入框内，可以输入要添加的原理图符号别名。在这里，我们输入了“LM258”。

3　单击 确认 按钮，关闭输入框，则该别名已经加在了原理图符号别名栏中。

4　按照同样的操作，可以为库元件 LF353 添加多个别名，如图 5-24 所示。

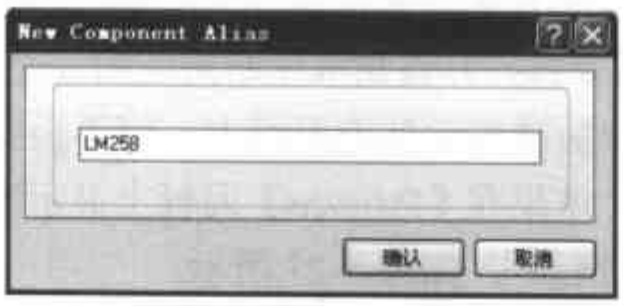


图 5-23　原理图符号别名输入框



图 5-24　为库元件添加别名

5.3.4　库元件的复制

用户要建立自己的原理图库文件，一种方法是自己绘制各种库元件的原理图符号，就像前面我们所做的一样；还有一种方法是把别的库文件中的类似元件复制到自己的库文件中，直接使用或者在此基础上再进行编辑修改，创建出符合自己需要的原理图符号，这样可以大大提高设计效率，节省时间和精力。

下面我们以复制系统提供的集成库文件“AD Video Amplifier.IntLib”中的元件

“AD8073JN”为例，介绍库元件的复制过程。

【例 5-4】 复制库元件

把集成库文件“AD Video Amplifier.IntLib”中的元件“AD8073JN”复制到前面所创建的原理图库文件“USB.SCHLIB”中。

打开集成库所对应的原理图库文件

1 打开原理图库文件“USB.SCHLIB”。

2 执行菜单命令【文件】→【打开】，找到“C：\Program Files\Altium2004 SP2\Library\Analog Devices”目录下的库文件“AD Video Amplifier.IntLib”，如图 5-25 所示。



图 5-25 打开一个集成库文件

3 单击 打开(O) 按钮，则系统弹出如图 5-26 所示的抽取源码或安装提示框。

根据提示，如果单击 抽取源(E) 按钮，则系统将打开该集成库所对应的原理图库文件；如果单击 安装库(I) 按钮，则系统只将该集成库加载到元件库面板上，而不会打开其原理图库文件。在这里，我们单击 抽取源(E) 按钮，结果在【Projects】面板上显示出该集成库所对应的原理图库文件“AD Video Amplifier.SchLib”，如图 5-27 所示。

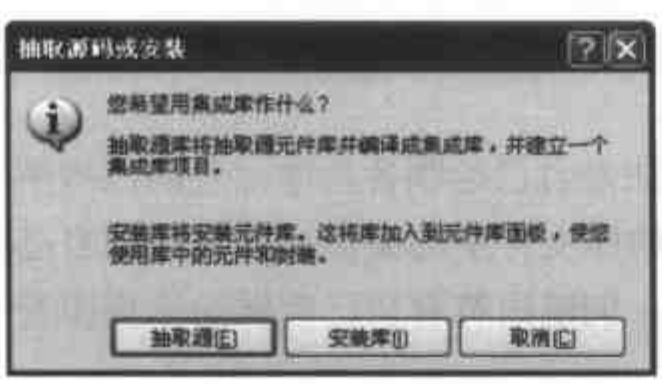


图 5-26 抽取源码或安装提示框



图 5-27 打开集成库所对应的原理图库文件

4　双击【Projects】面板上的原理图库文件“AD Video Amplifier.SchLib”，则该库文件被打开。

复制库元件

1　打开【SCH Library】面板，则在原理图符号名称栏中显示出了库文件“AD Video Amplifier.SchLib”中的所有库元件。

2　选中库元件“AD8073JN”，执行菜单命令【工具】→【复制元件】，则系统弹出目标库文件（Destination Library）选择对话框，如图 5-28 所示。

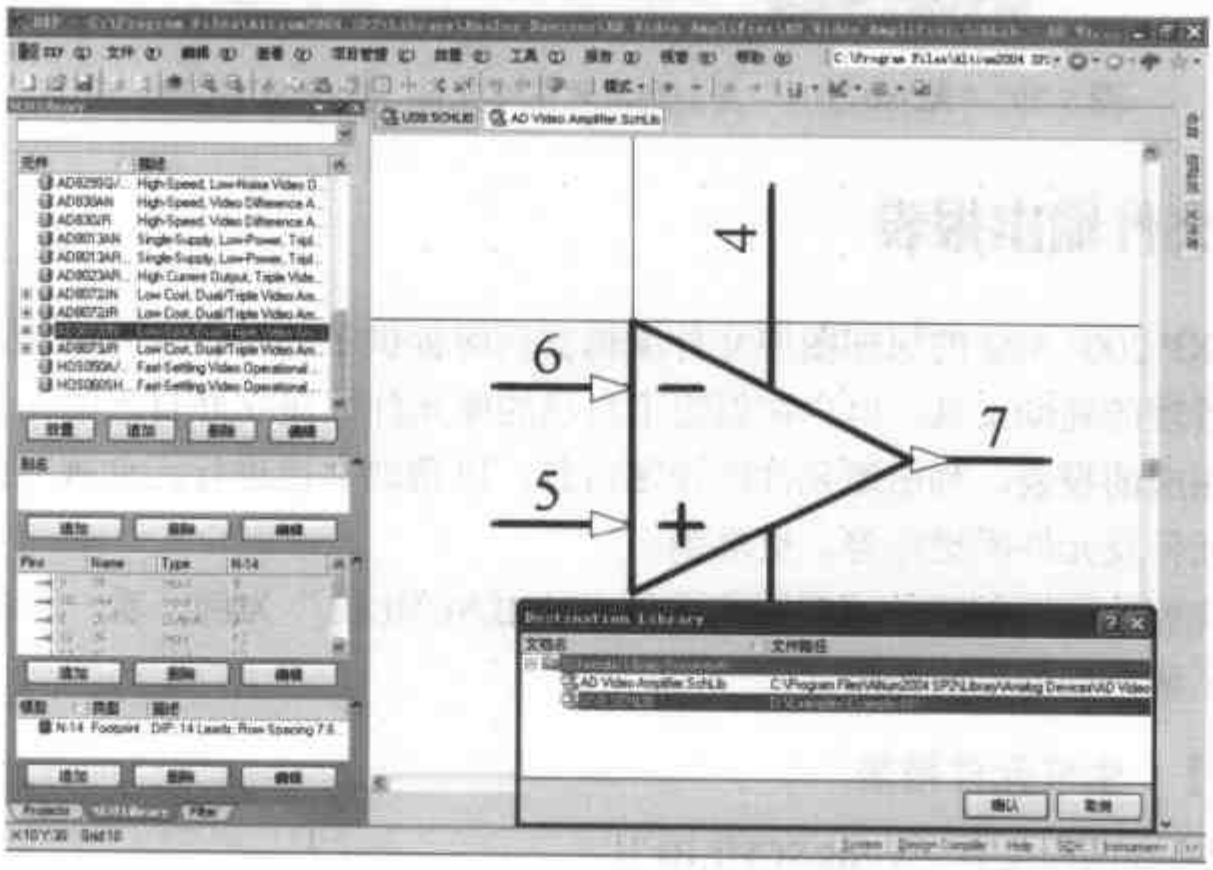


图 5-28　选择目标库文件

在目标库文件选择对话框中，列出了当前处于打开状态的所有原理图库文件，供用户选择将选中的库元件复制到哪个库文件中。

3　选择原理图库文件“USB.SCHLIB”，单击 确认 按钮，关闭选择对话框。

4　打开原理图库文件“USB.SCHLIB”，通过【SCH Library】面板可以看到，库元件“AD8073JN”已复制到该原理图库文件中，如图 5-29 所示。

5　按照同样的操作，可以完成多个库元件的复制。

对于复制过来的库元件，用户可以进一步编辑、修改，如重新设置引脚属性等，以满足自己的实际设计需要。



库元件复制完毕，应及时关闭与集成库所对应的原理图库文件“AD Video Amplifier.SchLib”。注意不要保存，以免对系统的集成库文件造成不必要的破坏。

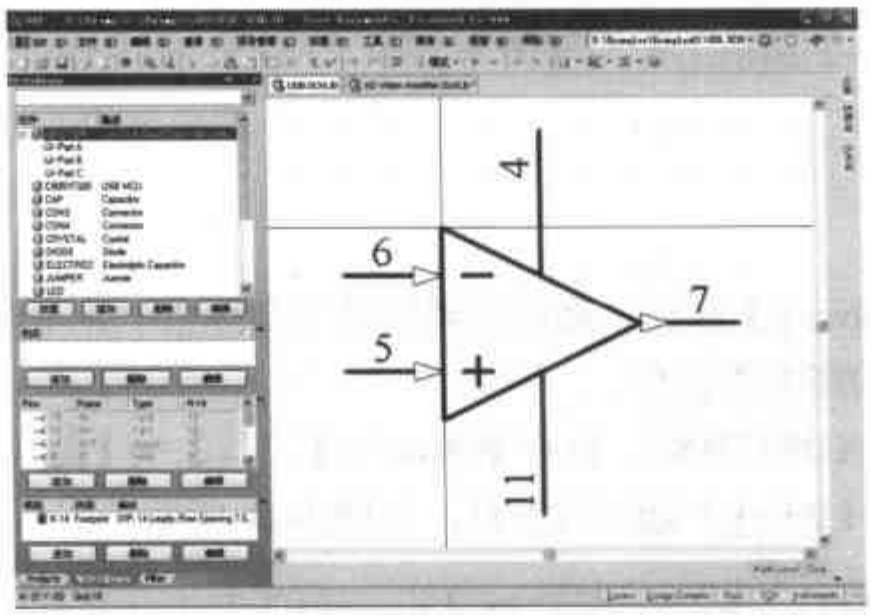


图 5-29 “AD8073JN”复制到原理图库文件“USB.SCHLIB”中

5.4 库文件输出报表

Protel DXP 2004 SP2 的原理图库文件编辑器同时提供了各种报表生成的功能，作为对库文件进行管理的辅助工具。用户在创建了自己的库元件并建立好自己的元件库以后，可以输出各种相应的报表，列出库元件的详细信息，以帮助自己进行元件规则的有关检查，使所建立的元件及元件库更完善、更准确。

下面以我们前面所创建的原理图库文件“USB.SCHLIB”为例，看一下各种报表的生成过程，并了解它们的不同作用。

【例 5-5】 生成元件报表

1 打开原理图库文件“USB.SCHLIB”。

2 在【SCH Library】面板原理图符号名称栏中选择一个需要生成报表的库元件。 例如：选择“C8051F320”。

3 执行菜单命令【报告】→【元件】，则系统自动生成了该库元件的报表，如图 5-30 所示。

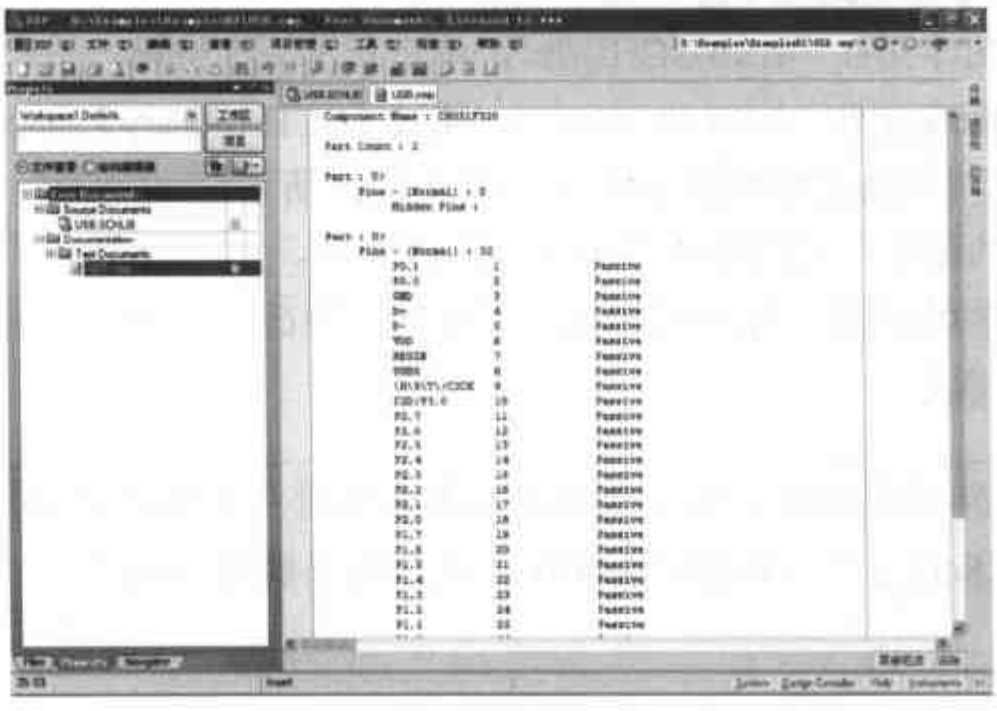


图 5-30 库元件报表

元件报表是一个后缀名为“.cmp”的文本文件，列出了库元件的属性及其引脚的配置情况，便于用户查看浏览。

【例 5-6】　生成元件规则检查报表

1 打开原理图库文件“USB.SCHLIB”。

2 在【SCH Library】面板原理图符号名称栏中选择一个需要进行元件规则检查的库元件。例如：选择“C8051F320”。

3 执行菜单命令【报告】→【元件规则检查】，则系统会弹出一个库元件规则检查设置对话框，如图 5-31 所示。

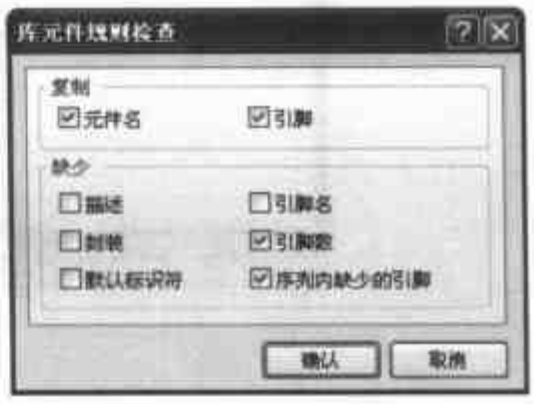


图 5-31　库元件规则检查设置对话框

库元件规则检查设置对话框中各项设置的含义如下。

- 【元件名】：用于设置是否检查重复的库元件名称。选中该复选框后，如果库文件中存在重复的库元件名称，则系统会把这种情况视为规则错误，显示在错误报表中；若不选中该复选框，则不进行该项检查。
- 【引脚】：用于设置是否检查重复的引脚名称。选中该复选框后，系统会检查库元件的引脚是否存在同名错误，并给出相应报告；同样，若不选中该复选框，则不进行该项检查。
- 【描述】：选中该复选框后，系统将检查库元件属性中的“描述”栏是否空缺，若空缺，则给出错误报告。
- 【封装】：选中该复选框后，系统将检查库元件属性中的“封装”栏是否空缺，若空缺，则给出错误报告。
- 【默认标识符】：选中该复选框后，系统将检查库元件的标识符是否空缺，若空缺，则给出错误报告。
- 【引脚名】：选中该复选框后，系统将检查库元件是否存在引脚名称空缺的情况，若空缺，则给出错误报告。
- 【引脚数】：选中该复选框后，系统将检查库元件是否存在引脚编号空缺的情况，若空缺，则给出错误报告。
- 【序列内缺少的引脚】：选中该复选框后，系统将检查库元件是否存在引脚编号不连续的情况，若存在，则给出错误报告。

根据各项的含义，用户可以自行选择设置想要检测的选项，而对于不需要检测的选项，忽略掉即可，以免产生不必要的错误报告。

4 设置完毕，单击 确认 按钮，关闭对话框，则系统自动生成了该库元件的规则检查报表，如图 5-32 所示。

该报表是后缀名为“.ERR”的文本文件，可以看到，根据上面所设置的选项检测，库元件 C8051F320 没有规则错误。

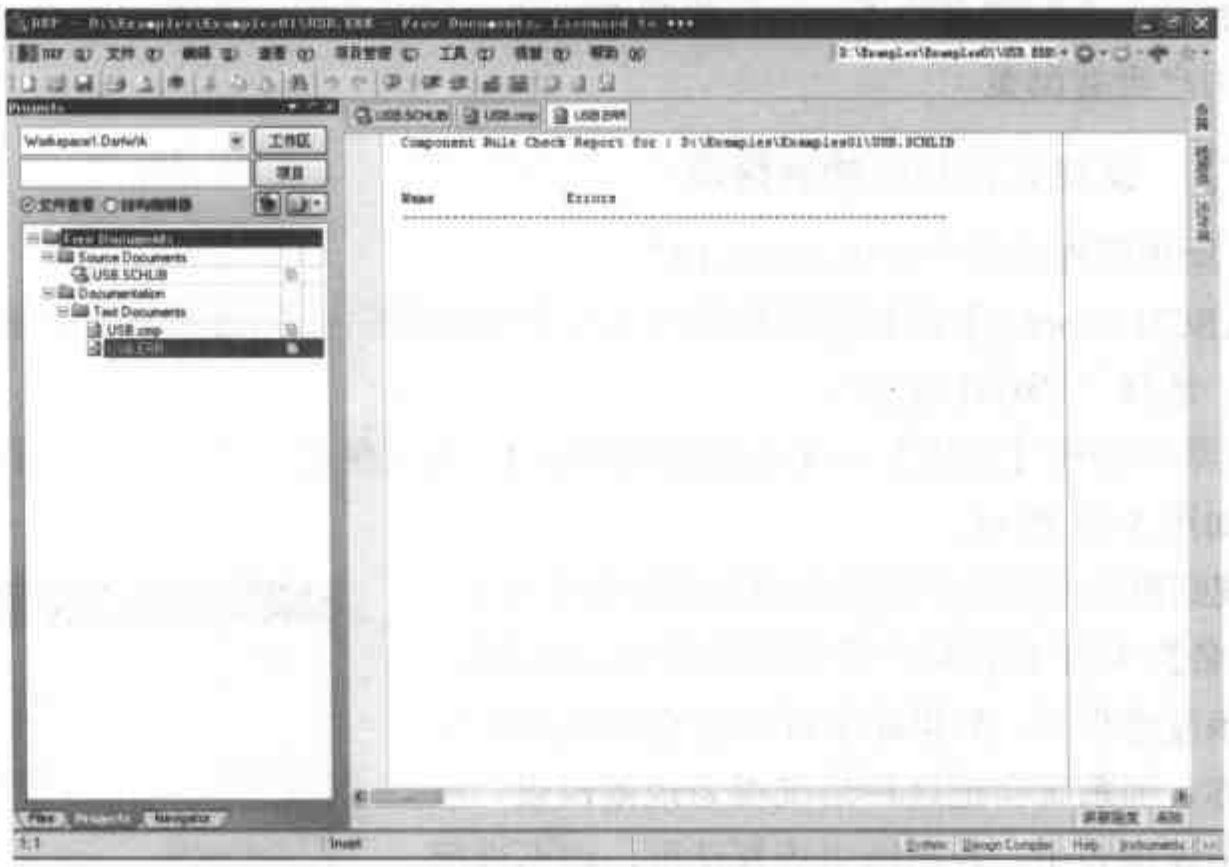


图 5-32　库元件规则检查报表



在元件规则检查报表中所列出的错误，有些并不需要纠正，如上面所说的，缺少了“描述”信息或“封装”信息等，是完全允许的。

【例 5-7】　生成元件库报表

1　在【Projects】面板上，选中原理图库文件“USB.SCHLIB”。

2　执行菜单命令【报告】→【元件库】，则系统自动生成了该元件库的报表，如图 5-33 所示。

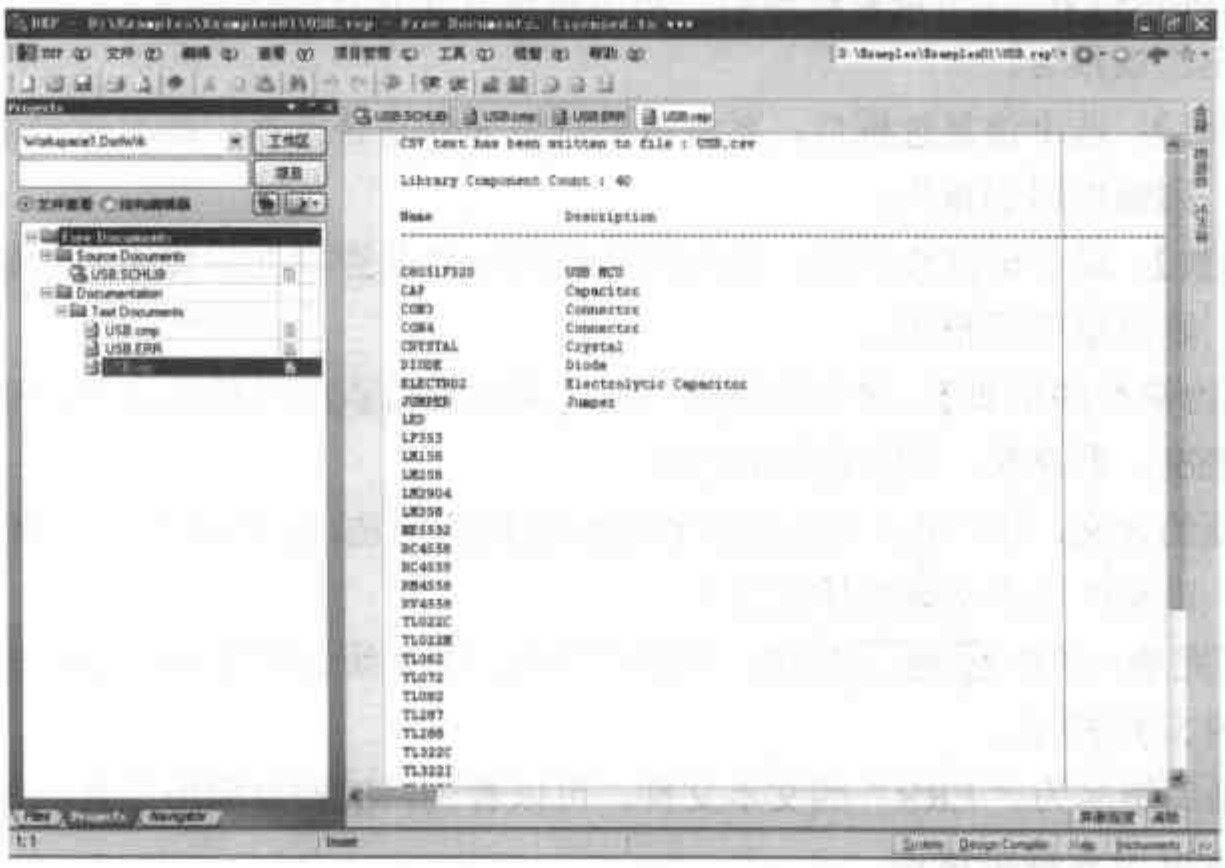


图 5-33　元件库报表

该报表是后缀名为“.rep”的文本文件，列出了当前原理图库文件“USB.SCHLIB”中的所有元件名称及相关的描述。



值得注意的是：在元件库报表中，所列出的库元件数目（在这里是 40）是把一个库元件的别名作为另外一个库元件来进行统计的，用户应注意区分。

5.5　原理图项目元件库

大多数情况下，在同一项目的电路原理图中，所用到的元件由于性能、类型等诸多方面的不同，可能来自于很多个不同的库文件。这些库文件中，有系统提供的若干个集成库文件，也有用户自己建立的原理图库文件，非常不便于管理，更不便于用户之间的交流。

基于这一点，我们可以使用原理图库文件编辑器，为自己的项目创建一个独有的原理图元件库，把本项目电路原理图中所用到的元件原理图符号都汇总到该元件库中，脱离其他的库文件而独立存在，这样，就为本项目的统一管理提供了方便。

5.5.1　创建原理图项目元件库

下面我们以设计项目“USB 采集系统.PRJPCB”为例，为该项目创建自己的原理图元件库。

【例 5-8】　创建原理图项目元件库

1　打开项目“USB 采集系统.PRJPCB”中的任一原理图文件，进入电路原理图的编辑环境中。

2　执行菜单命令【设计】→【建立设计项目库】，则系统自动在本项目中生成了相应的原理图库文件，并弹出如图 5-34 所示的提示信息。

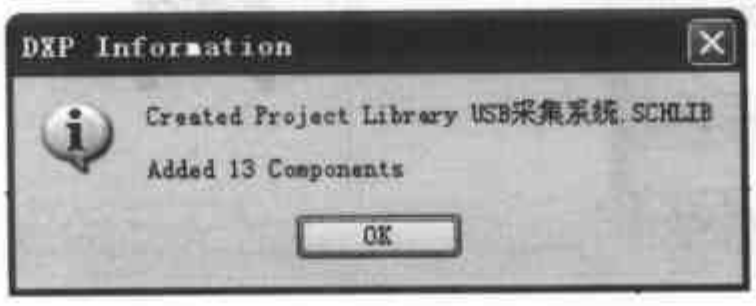


图 5-34　创建原理图项目元件库的提示框

在该提示框中，告诉用户当前项目的原理图项目元件库“USB 采集系统.SCHLIB”已经创建完成，共添加了 13 个库元件。

3　单击 OK 按钮确认，则系统自动切换到原理图库文件编辑环境中，如图 5-35 所示。

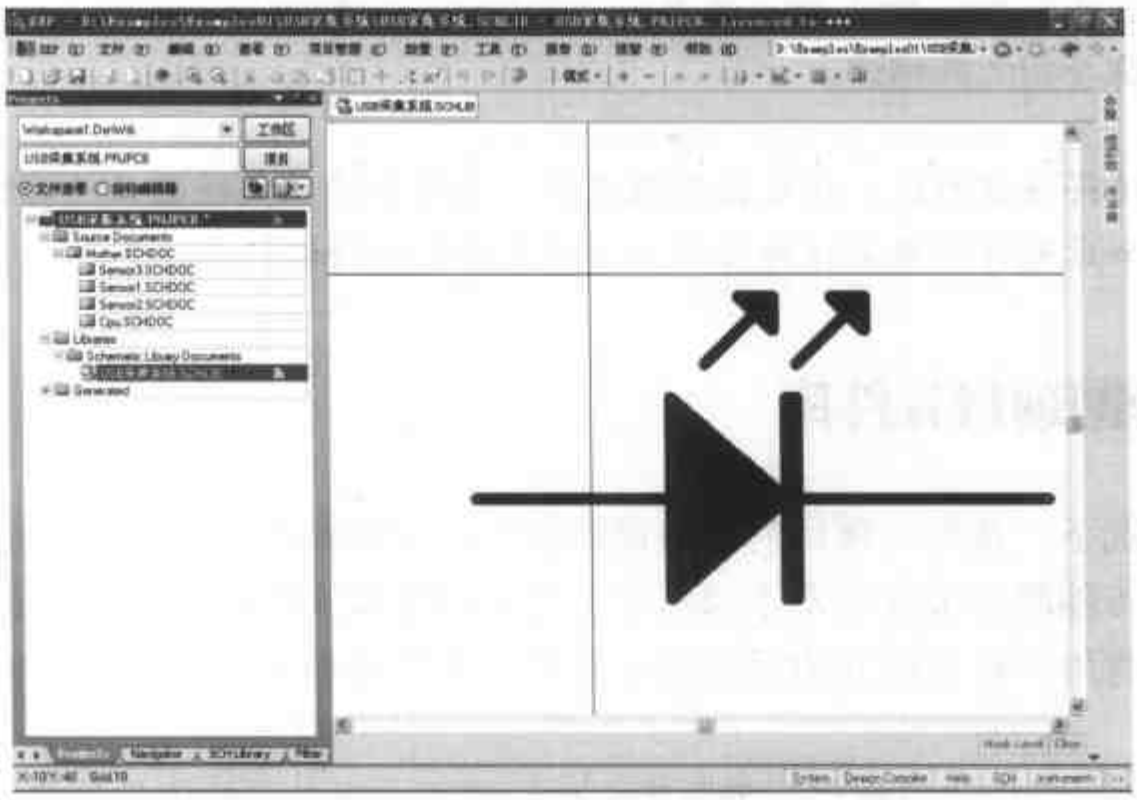


图 5-35　创建了原理图项目元件库

在【Projects】面板上，“USB 采集系统. PRJPCB”项目下的 Schematic Library Documents 文件夹中，已经建立了原理图项目元件库“USB 采集系统.SCHLIB”。

4　打开【SCH Library】面板，如图 5-36 所示。

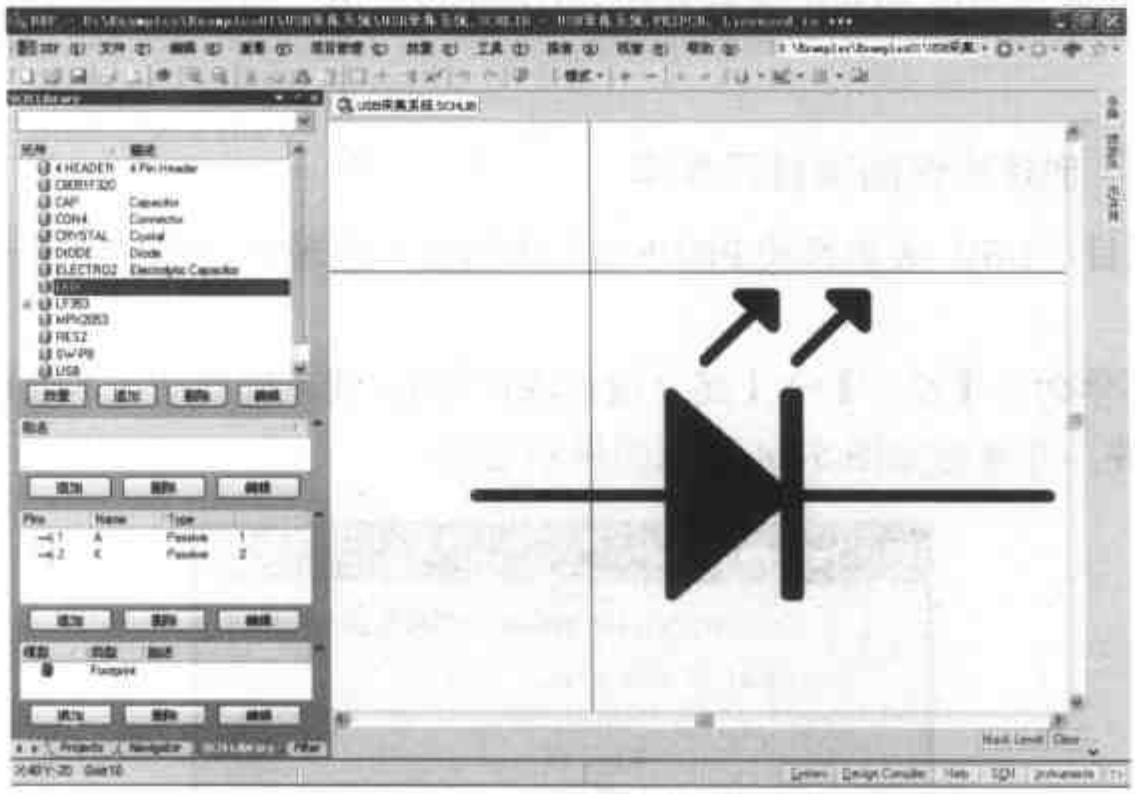


图 5-36　原理图项目元件库中的元件

在【SCH Library】面板的原理图符号名称栏中，列出了所创建的原理图项目元件库中的全部库元件，共有 13 个，涵盖了本项目电路原理图中所有用到的元件。如果选择了其中一个，例如，在这里选中了“LED”，则在原理图符号的引脚栏中会相应显示出该库元件的全部引脚信息，而在模型栏中会显示出该库元件的其他模型，如 PCB 封装、仿真模型等。



通过图 5-36 可以看到，在所创建的原理图项目元件库中，其实并不仅仅是原理图符号，还包含有库元件的其他模型。因此，准确地说，该库文件其实是项目的一个集成元件库，但是由于其扩展名为“SCHLIB”，所以在这里还是称之为原理图项目元件库。

5.5.2　更新原理图

建立了原理图项目元件库以后，我们可以根据需要，很方便地对该项目电路原理图中所有用到的元件进行整体的编辑、修改，包括元件属性、引脚信息及原理图符号形式等。更重要的是，如果用户在绘制多张不同的原理图时，多次用到了同一个元件，而该元件又需要重新修改编辑，此时，用户不必到原理图中去逐一修改，而只需要在原理图项目元件库中修改相应的元件，然后更新原理图即可。

【例 5-9】　使用原理图项目元件库更新原理图

在电路设计项目“USB 采集系统. PRJPCB”中有 4 个子原理图：“Sensor1.SchDoc”、“Sensor2.SchDoc”、“Sensor3.SchDoc”、“Cpu.SchDoc”，而在前 3 个子原理图的绘制过程中，我们都用到了同一个元件“LM258”（LF353 的别名）。

现在我们来修改这 3 个子原理图中的元件“LM258”的引脚属性，比如：将输出引脚的电气特性由“Passive”改为“Output”，可以通过修改原理图项目元件库中的相应元件“LF353”来完成。

1　打开项目“USB 采集系统.PRJPCB”，并逐一打开 3 个子原理图“Sensor1.SchDoc”、“Sensor2.SchDoc”、“Sensor3.SchDoc”，如图 5-37 所示。

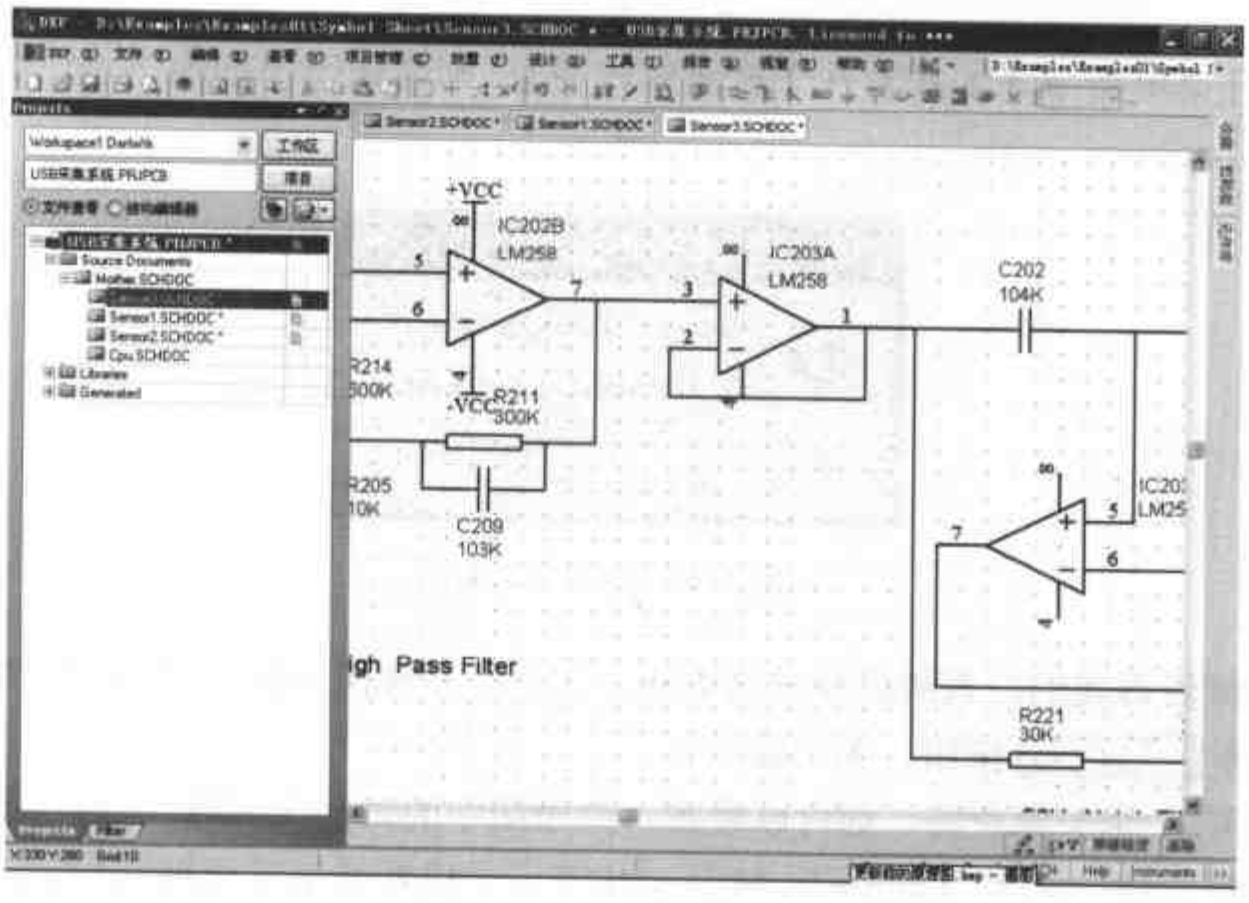


图 5-37　更新前的原理图

3 个子原理图中所用到的元件“LM258”，其输出引脚的电气特性当前都处于“Passive”状态，图 5-37 中所显示的是原理图“Sensor3.SchDoc”中的一部分。

2 打开该项目下的原理图项目元件库“USB 采集系统.SCHLIB”。

3 打开【SCH Library】面板，在该面板的原理图符号名称栏中，单击元件“LF353”前面的⊞符号，打开该元件，进行相应引脚的编辑。

4 将子部件“Part A”中的输出引脚（1 引脚）的电气特性设置为“Output”，如图 5-38 所示。同样，将子部件“Part B”中的输出引脚（7 引脚）的电气特性也设置为“Output”，并保存“USB 采集系统.SCHLIB”文件。

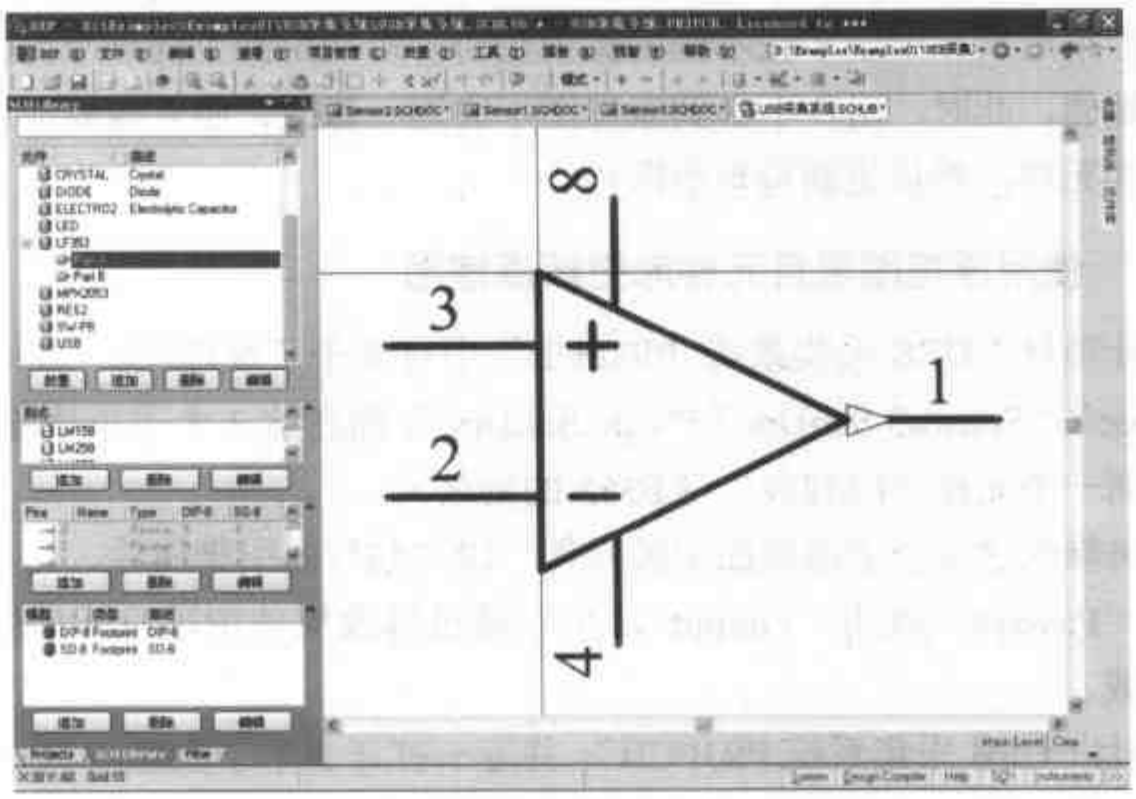


图 5-38 改变输出引脚的电气特性

5 执行菜单命令【工具】→【更新原理图】，则系统弹出如图 5-39 所示的更新提示框。

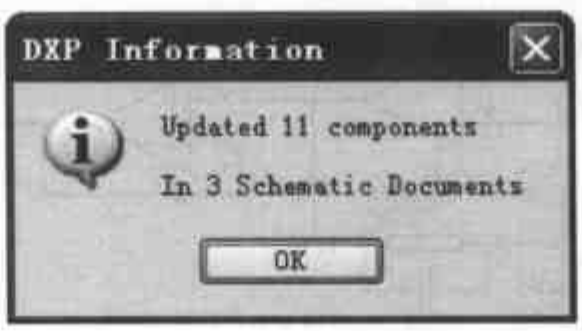


图 5-39 更新提示框

该提示框告诉我们，系统已经成功更新了 3 个子原理图中的 11 个 LM258 元件。

6 单击 OK 按钮，关闭提示框。

逐一打开 3 个子原理图，则可以看到，原理图中的每一个元件“LM258”，其输出引脚的电气特性都被更新为“Output”，如图 5-40 所示，仍然显示了原理图“Sensor3.SchDoc”中的一部分。

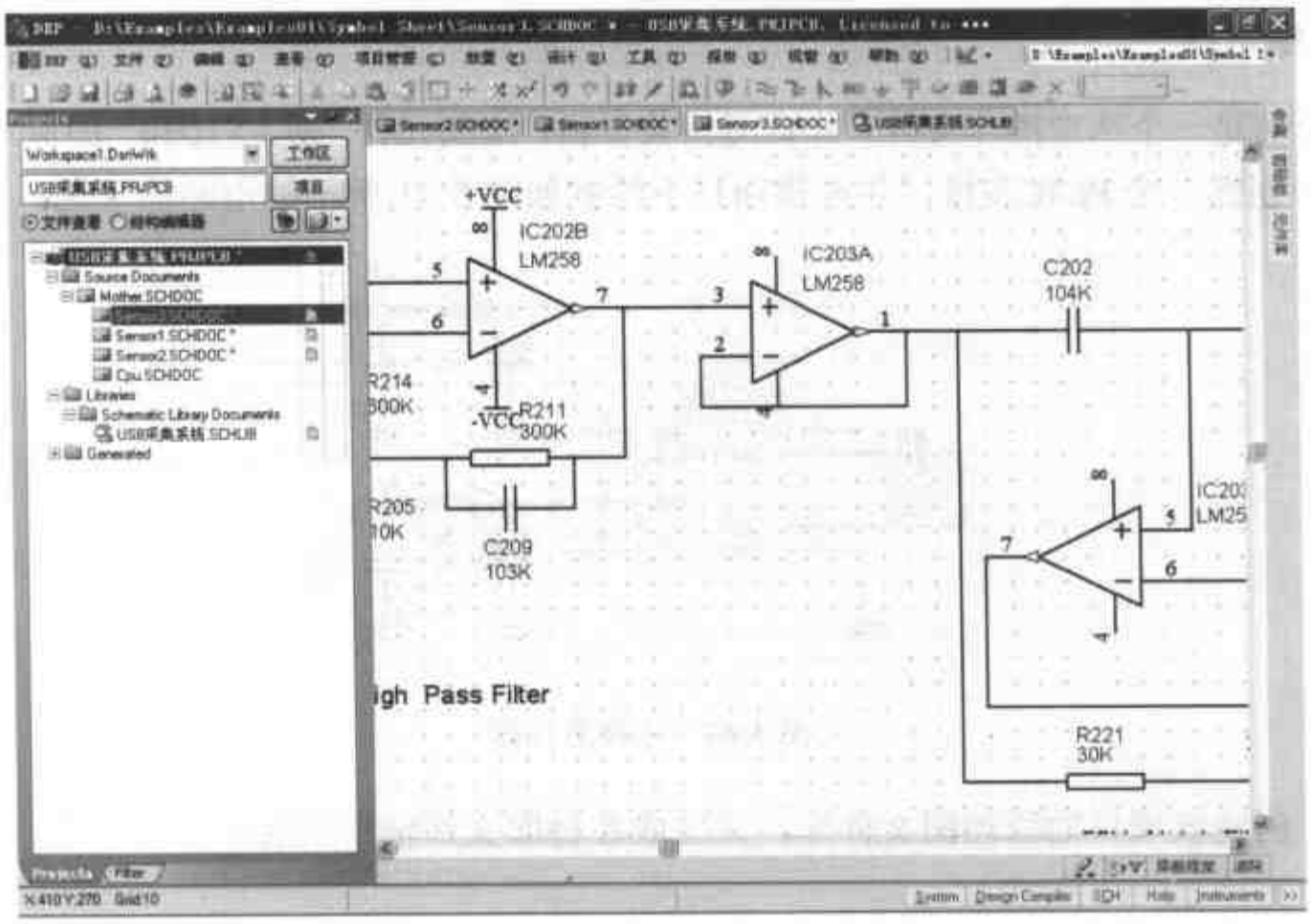


图 5-40　更新后的原理图



【更新原理图】命令的作用范围只限于当前处于打开状态的原理图文件，即使是在同一项目中，处于关闭状态的原理图也不会被更新。

5.6　本章小结

本章主要讲解了使用原理图库文件编辑器创建原理图库文件及库元件的方法，并且通过实例对操作步骤进行了详细演示。在此基础上，对于原理图库文件（【SCH Library】）面板、库元件的基本管理操作、原理图项目元件库的创建、库文件输出报表的生成等内容也作了具体介绍。

通过本章的学习，相信用户对原理图的库文件编辑环境已经有了一定程度的了解，能够完成简单原理图符号的绘制及原理图库文件的创建，并为自己的设计项目建立独立的原理图项目元件库。同时，还能借助于各种库文件输出报表进一步完善自己的库文件。

5.7　思考与练习

1．思考题

（1）在原理图库文件编辑环境中，主要的工具栏有哪几个？

（2）简述创建原理图库文件的基本步骤。

（3）简述创建原理图项目元件库的作用。

第6章 项目编译与原理图报表输出

内容提要

- 项目编译的过程与功能。
- 各种原理图报表的创建输出。
- 作业文件的批量输出。

在前面的章节中，我们重点讲述了电路原理图的绘制及编辑。实际上，电路原理图的构建仅仅是整个 PCB 项目设计的第一步，而并不是我们的最终目的。我们还需要把设计好的电路原理图传送到后面的 PCB 编辑器中，以获得可用于生产的 PCB 印制电路板文件，从而形成真正可用的实际产品。

由于实际中的电路系统比较复杂，一般来说，在设计好的电路原理图中，或多或少都会存在一些错误或疏漏之处。因此，为了后续设计工作的顺利进行，在把原理图传送到 PCB 编辑器之前，应该对整个原理图进行相关的检测，尽可能地排除掉所有的错误。

在 Protel DXP 2004 SP2 中，对原理图的检查主要是通过项目编译这一功能来完成的。系统会根据用户的选项设置，对整个项目进行编译，完成各种规则的检查，同时可以生成丰富的报表文件，便于用户查看、掌握项目中的各种关联信息，更好地修改和完善自己的设计工作，并为下一步的设计做好充分的准备。

6.1 项目编译

项目编译是用来检查用户所设计的电路原理图是否符合电气规则的重要手段。由于在电路原理图中，各种元器件之间的连接直接代表了实际电路系统中的电气连接，因此，所绘制的电路原理图必须遵守实际中的电气规则，否则，就失去了实际的价值和指导意义。

所谓电气规则检查，就是要查看电路原理图的电气特性是否一致，电气参数的设置是

否合理。例如：一个输出引脚如果与另一个输出引脚连接在一起，就会造成信号的冲突；一个元件的标识如果与另一个元件的标识相同，就会使系统无法进行区分；而如果一个回路连接不完整则会造成信号开路，等等，所有这些都是不符合电气规则的现象。

DXP 系统按照用户的设置进行编译检查后，会根据问题的严重性分别以错误、警告、致命错误等信息来提醒用户注意。

6.1.1 项目编译设置

项目编译设置主要包括：错误报告（Error Reporting）、连接矩阵（Connection Matrix）、比较器（Comparator）和生成工程变化订单（ECO Generation），这些设置都必须在项目管理选项对话框中完成。

打开任意一个 PCB 项目，如“USB 采集系统.PRJPCB”，执行菜单命令【项目管理】→【项目管理选项】，即可打开项目管理选项对话框，如图 6-1 所示。

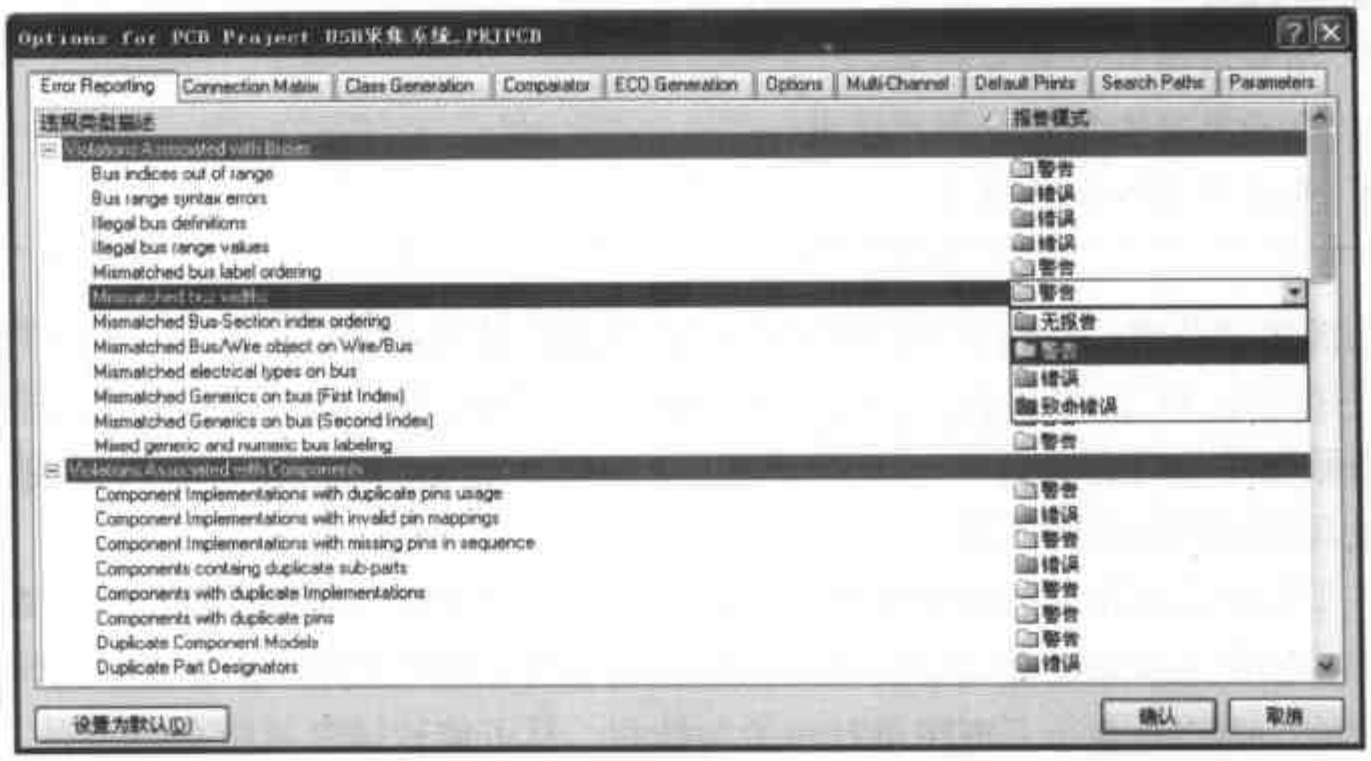


图 6-1 项目管理选项对话框（【Error Reporting】标签页）

1. 错误报告（Error Reporting）设置

错误报告设置是在【Error Reporting】标签页中完成的，如图 6-1 所示，用于设置各种违规类型的报告模式。

违规类型共有 6 大类。

- 【Violations Associated with Buses】（与总线有关的违规类型）：包括总线标号超出了范围；不合法的总线定义；总线宽度不匹配等。
- 【Violations Associated with Components】（与元件有关的违规类型）：包括元件引脚重复使用；元件模型的参数错误；图纸入口重复等。
- 【Violations Associated with Documents】（与文件有关的违规类型）：主要是与层次原理图有关的违规类型，如：重复的图纸符号名称；无子原理图与图纸符号对应；端

口没有连接到图纸符号等。

- 【Violations Associated with Nets】（与网络有关的违规类型）：包括网络名称重复；网络标签悬空；网络参数没有赋值等。
- 【Violations Associated with Others】（与其他对象有关的违规类型）：包括原理图中的对象超出了图纸范围；对象偏离了网格等。
- 【Violations Associated with Parameters】（与参数有关的违规类型）：包括同一参数具有不同的类型；同一参数具有不同的数值两项。

对于每一项具体的违规类型，相应的有 4 种错误报告模式，依次表明了违反规则的严重程度，并采用不同的颜色，便于用户区分。

- 【无报告】：出现该错误时，系统不报告。
- 【警告】：出现该错误时，系统出现警告信息提示。
- 【错误】：出现该错误时，系统出现错误信息提示。
- 【致命错误】：出现该错误时，系统出现致命错误信息提示。



用户根据自己的检测需要，必要时可以设置不同的报告模式来显示项目中的错误严重程度。但一般情况下，建议用户不要轻易修改系统的默认设置。

2. 连接矩阵（Connection Matrix）设置

连接矩阵设置是在【Connection Matrix】标签页中完成的，如图 6-2 所示。

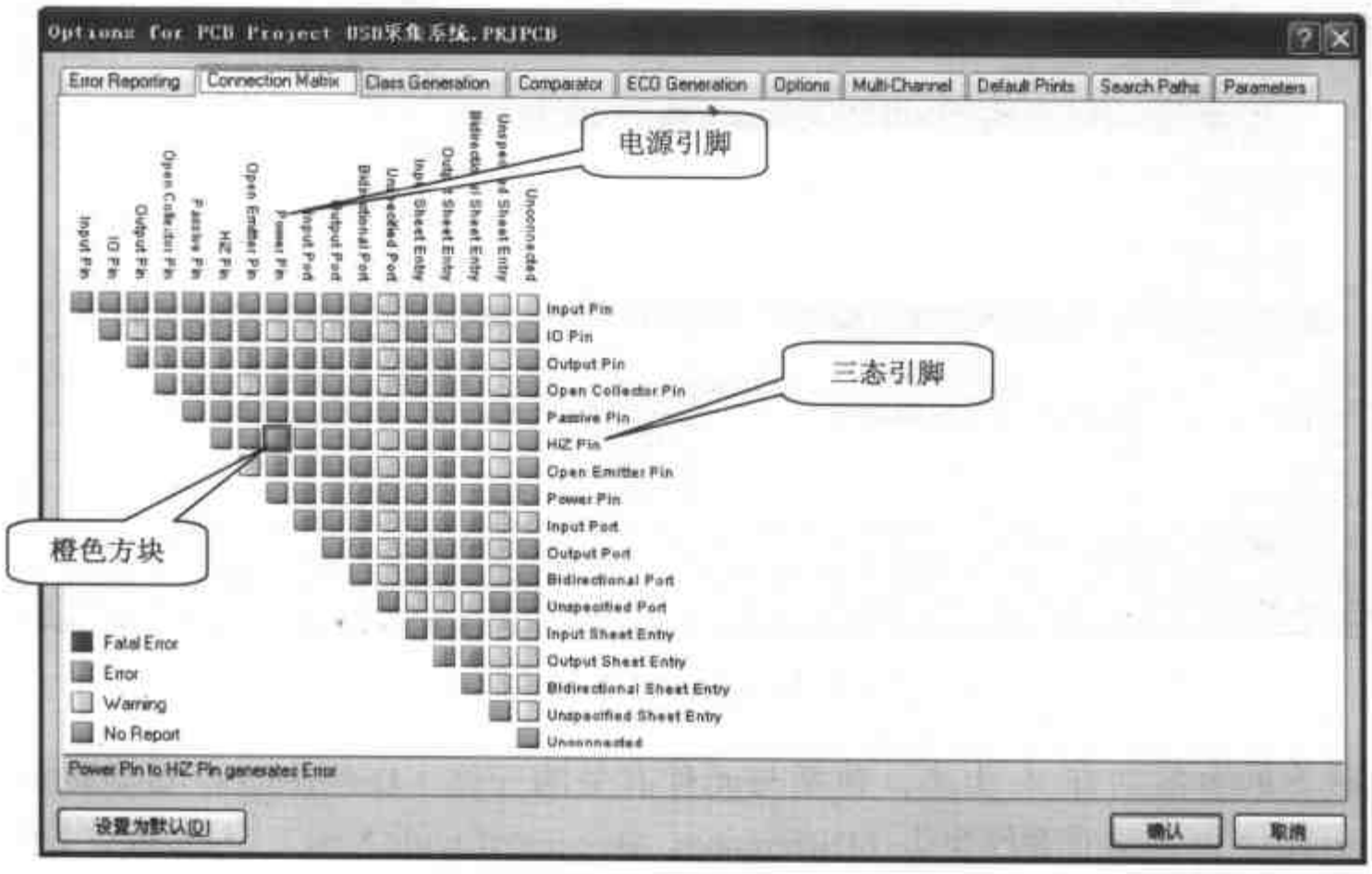


图 6-2 【Connection Matrix】标签页

连接矩阵（Connection Matrix）中显示了各种引脚、端口、图纸入口之间的连接状态，

以及相应的错误类型严格性设置。系统在进行电气规则检查（ERC）的时候，将根据该连接矩阵设置的错误等级生成 ERC 报告。

例如：在矩阵行中，找到“Passive Pin”（无源引脚），在矩阵列中，找到“Unconnected”（未连接），两者的交叉点处显示了一个绿色方块，表示当一个无源引脚被发现未连接时，系统将不给出任何报告；又如：在“Power Pin”（电源引脚）与“HiZ Pin”（三态引脚）的交叉点处，显示的则是一橙色方块，表示如果这两种引脚相连，系统将给出【错误】（Error）信息报告。

对于各种连接的错误等级，可以直接使用如上所示的系统默认设置，也可以根据具体情况自行设置。自行设置的方法很简单，只需单击相应连接交叉点处的颜色方块，通过颜色的设定即可完成错误等级的设置。

例如：为了严格表示电源引脚与三态引脚连接所引起的错误，我们可以单击交叉点处的橙色方块，使之变为红色方块，即将错误等级由“Error”设置为“Fatal Error”（致命错误）。

3. 比较器（Comparator）设置

比较器的参数设置是在【Comparator】标签页中完成的，如图 6-3 所示。

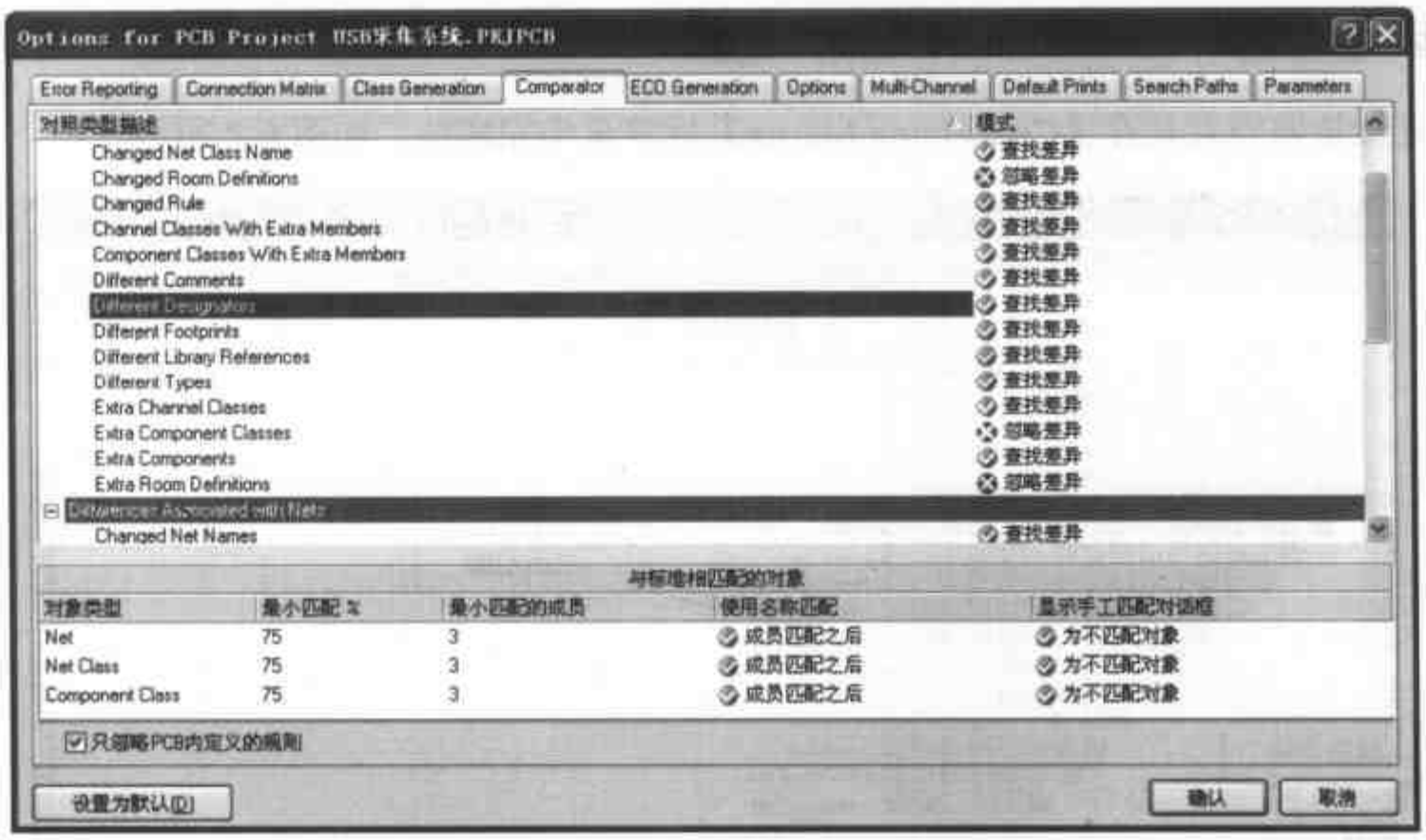


图 6-3 【Comparator】标签页

比较器的参数共有 4 大类，包括与元件有关的变化（Differences Associated with Components）、与网络有关的变化（Differences Associated with Nets）、与参数有关的变化（Differences Associated with Parameters）以及与对象有关的变化（Differences Associated with Physical）。在每一类中，又列出了若干具体选项，而对于每一选项，如果在项目编译时发生了变化，用户可以选择设置是忽略这种变化（忽略差异）还是显示这种变化（查找差异）。

若设置为“查找差异”，则其变化情况将被列在【Messages】面板中。

例如：如果用户需要显示元器件标识符所发生的变化（Different Designators），可以将该项对应的模式设置为“查找差异”；而对于一些不需要显示的特性变化，如“Changed Room Definitions”（元器件集合定义变化）、“Extra Component Classes”（新增加元件类别）等，则可以设置为“忽略差异”，如图 6-3 所示。

另外，在该标签页的下方，还可以设置对象与标准的匹配程度，此项设置将用做判别差异是否产生的依据。

4. 生成工程变化订单（ECO Generation）设置

在 Protel DXP 2004 SP2 中，当利用同步器在原理图文件与 PCB 文件之间传递同步信息时，系统将根据在工程变化订单（ECO）内设置的参数来对项目文件进行检查。若发现项目文件中发生了符合设置的变化，则将打开【工程变化订单】对话框，向用户报告项目文件所发生的具体变化。

有关 ECO 参数的设置是在【ECO Generation】标签页中完成的，如图 6-4 所示。

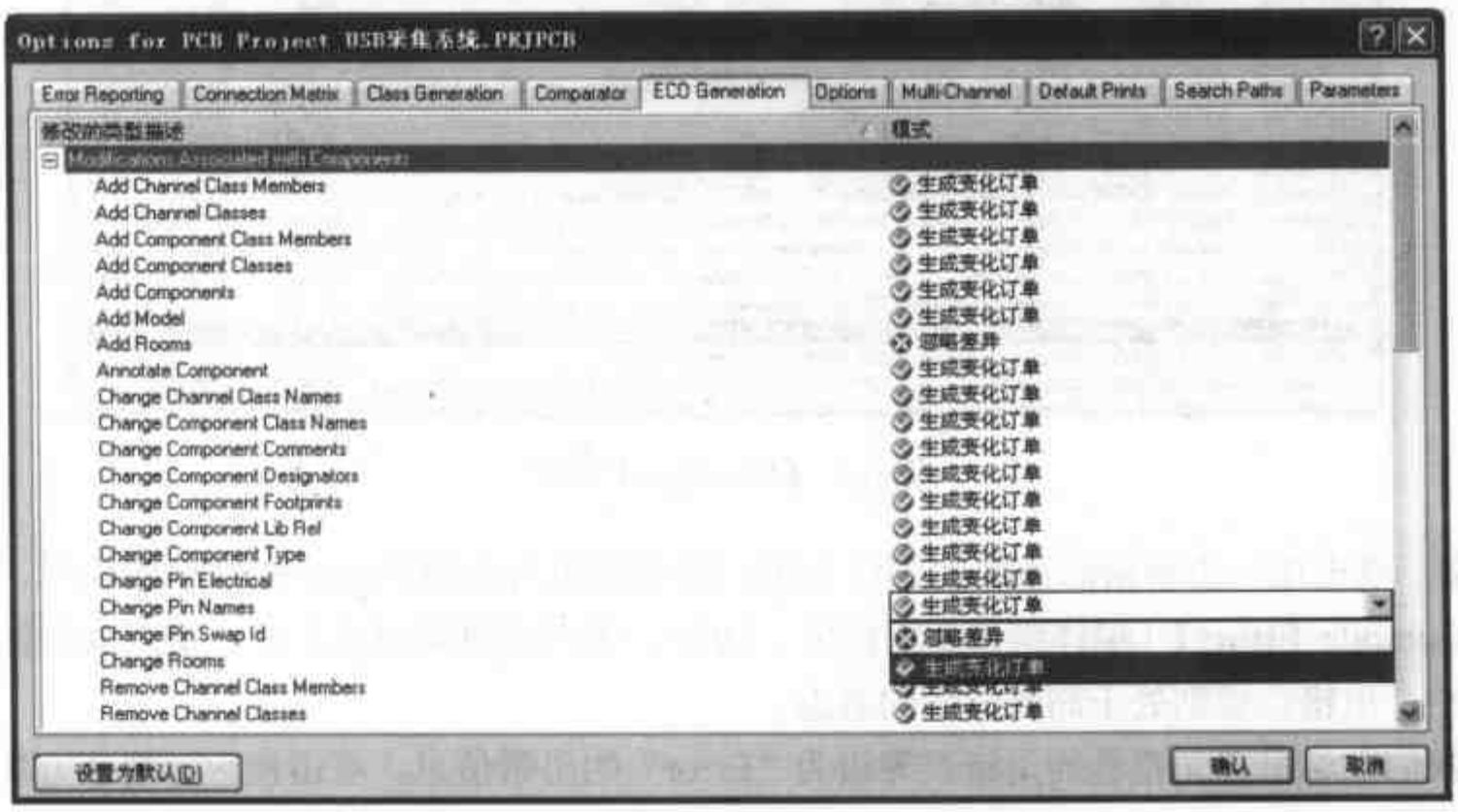


图 6-4 【ECO Generation】标签页

该标签页中修改的类型有 3 大类，分别是与元件有关的（Modifications Associated with Components）、与网络有关的（Modifications Associated with Nets）及与参数有关的（Modifications Associated with Parameters）。每一类中，同样包含若干选项，而每一选项的模式可以设置为“生成变化订单”或者“忽略差异”，即不生成变化订单。

例如：对于“Add Rooms”（元件集合的增加），我们设置为“忽略差异”；而对于“Change Pin Names”（元件引脚名称的变化），我们则可以设置为“生成变化订单”。

最后，单击 确认 按钮确认，完成了对项目编译的有关设置。

6.1.2 执行项目编译

在上述的各项设置完成以后，用户就可以对自己的项目进行具体编译了，以检查并修改各种电气错误。

下面我们以项目“USB 采集系统.PRJPCB”为例，说明项目编译的具体步骤。为了让用户更清楚地了解编译的重要作用，编译之前，我们加入一个错误到项目中，即去掉了顶层原理图“Mother.SCHDOC”中名称为“SIGINAL INPUT”的图纸入口。

【例 6-1】 编译项目“USB 采集系统.PRJPCB”

1 执行菜单命令【项目管理】→【Compile PCB Project USB 采集系统.PRJPCB】，则系统开始对项目进行编译。

2 编译完成后，系统弹出如图 6-5 所示的【Messages】面板。【Messages】面板上列出了项目原理图中的所有出错信息（共 14 个）及相应的错误等级。

Messages

Class	Document	Source	Message	Time	Date	No.
[Warning]	Sensor3.SCHDOC	Compiler	Floating Power Object +VCC	15:16:57	2005-12-12	1
[Warning]	Sensor3.SCHDOC	Compiler	Floating Power Object -VCC	15:16:57	2005-12-12	2
[Warning]	Sensor3.SCHDOC	Compiler	Global Power-Object GND at 21000000,44000000has been reduced to local level...	15:16:57	2005-12-12	3
[Warning]	Sensor1.SCHDOC	Compiler	Floating Power Object GND	15:16:57	2005-12-12	4
[Warning]	Sensor1.SCHDOC	Compiler	Floating Power Object VCC	15:16:57	2005-12-12	5
[Warning]	Sensor1.SCHDOC	Compiler	Global Power-Object GND at 16000000,40000000has been reduced to local level...	15:16:57	2005-12-12	6
[Warning]	Sensor2.SCHDOC	Compiler	Global Power-Object GND at 44000000,32000000has been reduced to local level...	15:16:57	2005-12-12	7
[Warning]	Cpu.SCHDOC	Compiler	Global Power-Object GND at 36500000,38500000has been reduced to local level...	15:16:57	2005-12-12	8
[Warning]	Mother.SCHDOC	Compiler	PORT2 contains Input Sheet Entry and Unspecified Sheet Entry objects [Sheet E...	15:16:57	2005-12-12	9
[Warning]	Mother.SCHDOC	Compiler	PORT2 contains Output Sheet Entry and Unspecified Sheet Entry objects [Sheet ...	15:16:57	2005-12-12	10
[Warning]	Mother.SCHDOC	Compiler	Nets Wire PORT2 has multiple names [Sheet Entry U_Sensor1-16[Passive],Sheet...	15:16:57	2005-12-12	11
[Error]	Sensor2.SCHDOC	Compiler	Port SIGINAL INPUT not matched to Sheet Entry at 100,450	15:16:57	2005-12-12	12
[Warning]	Mother.SCHDOC	Compiler	Component IC205 LM258 has unused sub-part (2)	15:16:57	2005-12-12	13
[Warning]	Mother.SCHDOC	Compiler	Nets Wire NetIC202_1 has multiple names [Sheet Entry U_Sensor1-16[Passive],S...	15:16:57	2005-12-12	14

图 6-5 【Messages】面板

3 双击任一出错信息前面的颜色方块，则会弹出与此错误有关的原理图信息，显示在【Compile Errors】（编译错误）面板中。同时，相应的原理图被打开，进入原理图编辑环境中，出错位置则处于高亮显示的状态。

我们在这里首先查看的是错误等级为“Error”的出错信息。双击相应的橙色方块，在弹出的【Compile Errors】面板中，显示了错误的原因及位置：子原理图“Sensor3.SCHDOC”中，名称为“SIGINAL INPUT”的端口与图纸入口不匹配，该端口与元件 C208 的 1 引脚相连。同时，原理图“Sensor3.SCHDOC”被打开，名称为“SIGINAL INPUT”的端口处于高亮显示状态，如图 6-6 所示。

4 根据该出错信息提示，在顶层原理图“Mother.SCHDOC”中添加与端口“SIGINAL INPUT”相匹配的图纸入口，并再次执行编译，结果如图 6-7 所示。

原先错误等级为“Error”的出错信息变为“Warning”（警告），双击相应的黄色方块，在【Compile Errors】面板中再次显示错误原因：名称为“SIGINAL INPUT”的图纸入口未被连接。

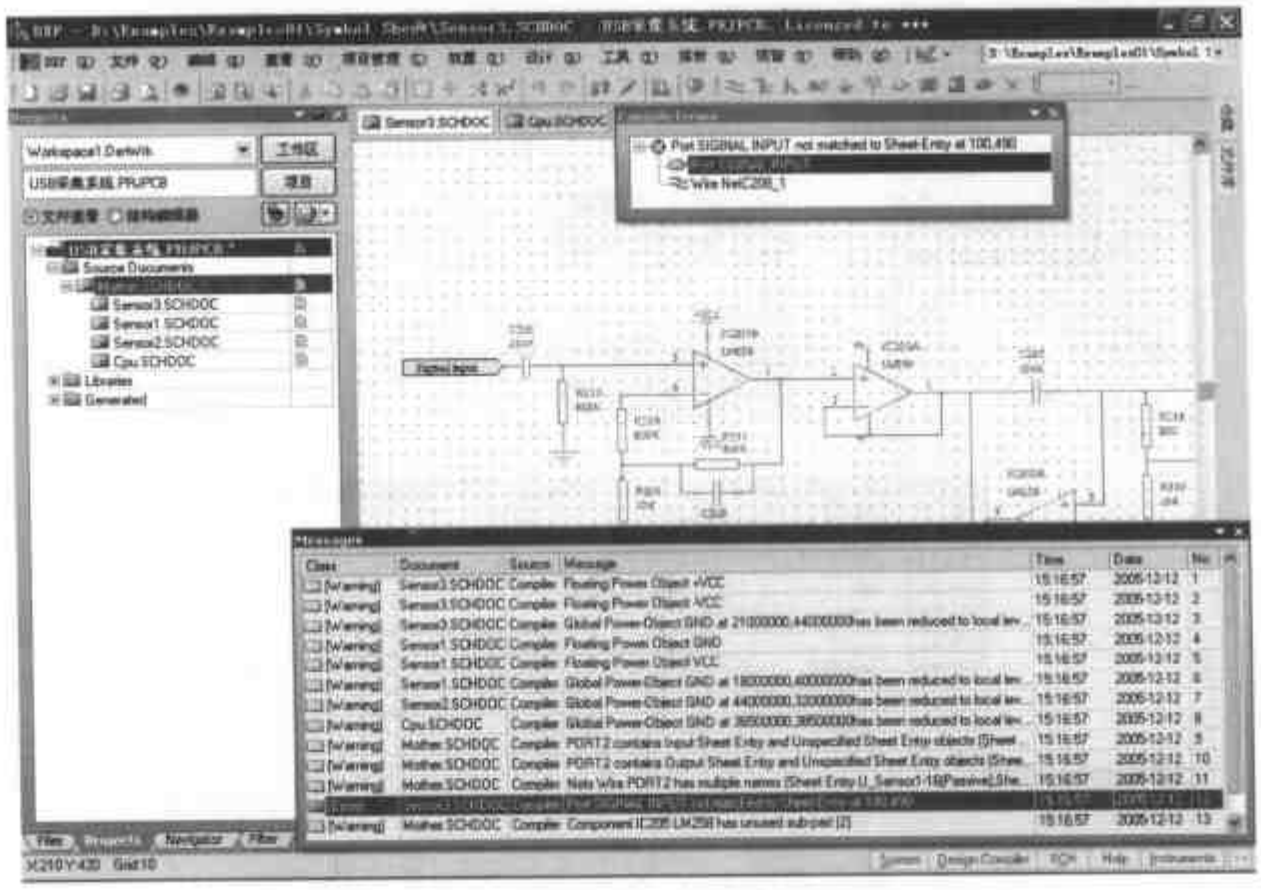


图 6-6　显示编译错误

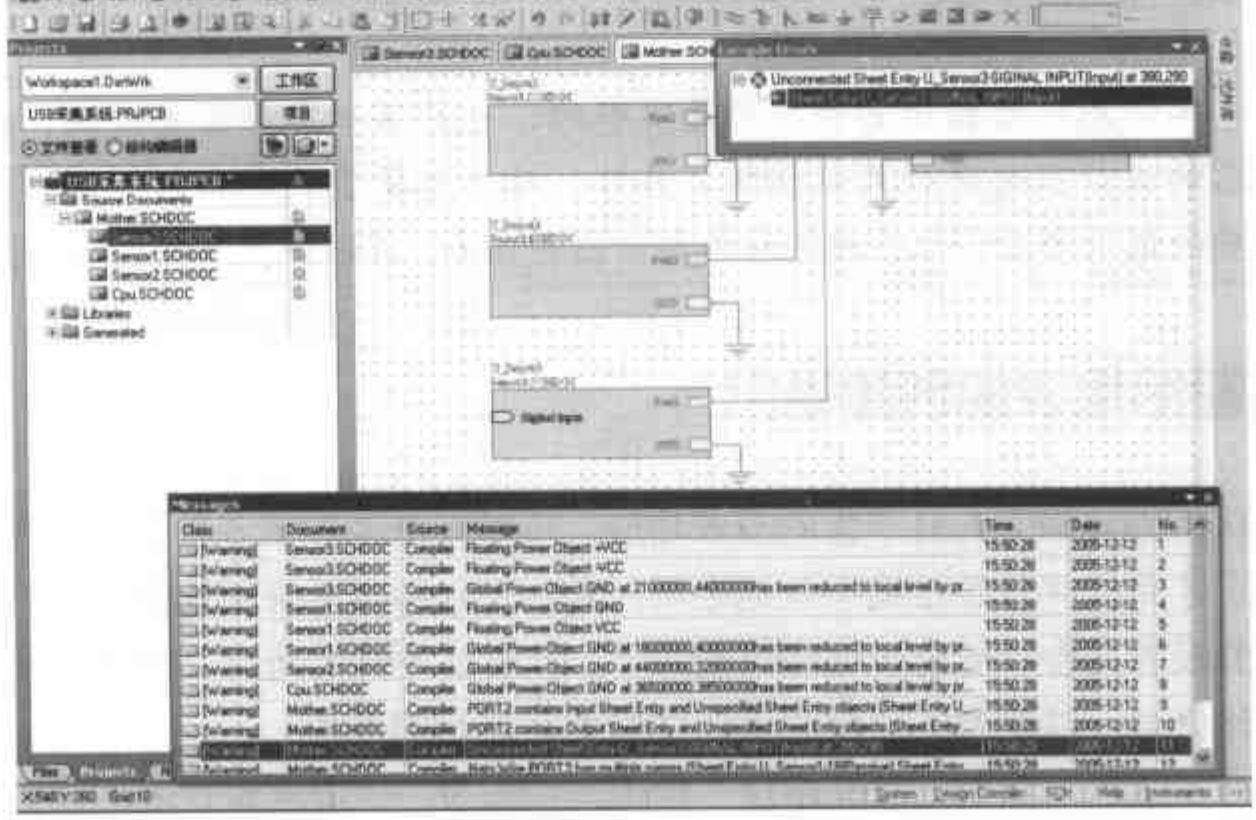


图 6-7　修改后的再次编译

由于在实际的电路中，这个图纸入口是一个外部输入信号的入口，确实不需要连接，所以没有必要再对其进行修改。为了避免系统编译时显示出错信息，在该图纸入口处可以放置一个忽略 ERC 检查指示符。

5　单击 按钮，在名称为“SIGINAL INPUT”的图纸入口处放置一个忽略 ERC 检查指示符，并再次执行编译，结果如图 6-8 所示。可以看到，在【Messages】面板上不再显示有关该图纸入口的出错信息。

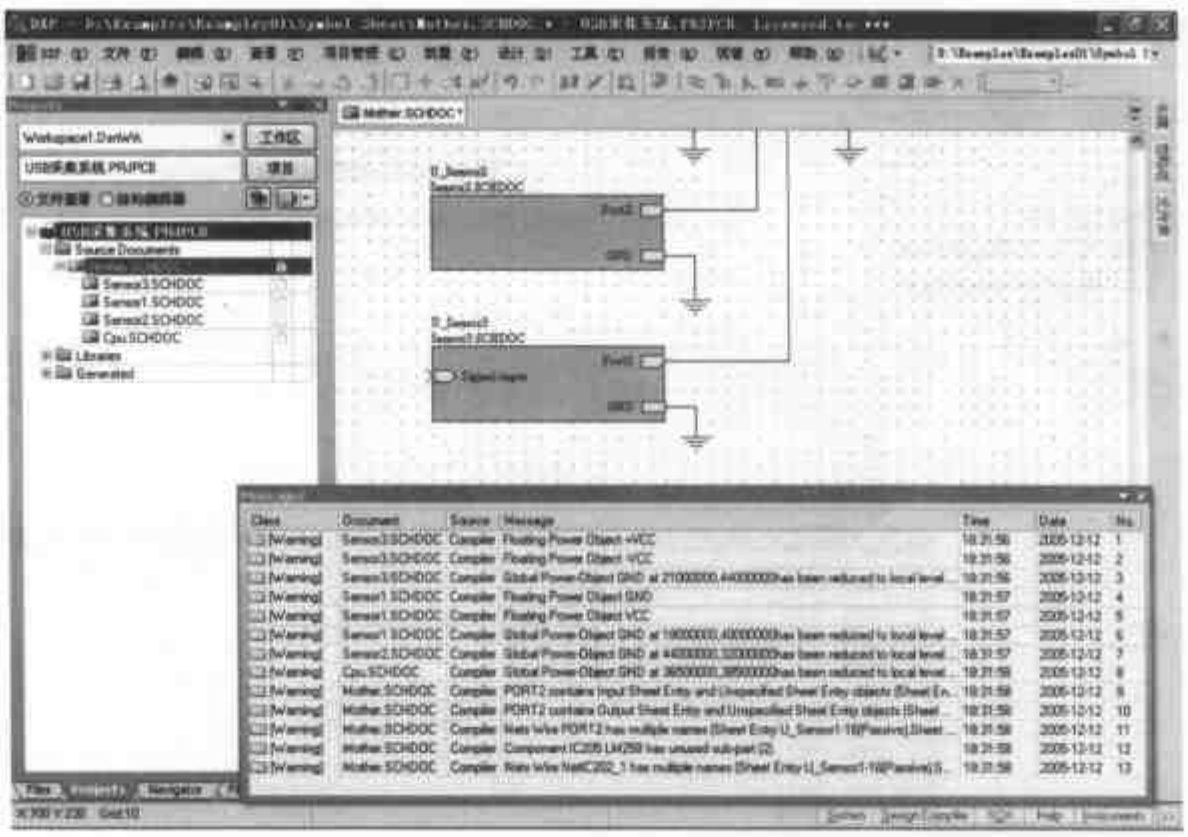


图 6-8　放置忽略 ERC 检查指示符后的编译结果

❻　按照同样的方法，进行逐次编译，依次排除掉【Messages】面板上显示的出错信息，并确认原理图正确无误。



编译后的出错信息并不都是准确的，也并不一定都需要修改，用户应根据自己的设计理念进行具体判断。另外，对于违反了设定的电气规则但实际上是正确的设计部分，为了避免系统显示出错信息，可以放置忽略 ERC 检查指示符。

6.2　原理图报表的创建输出

Protel DXP 2004 SP2 具有丰富的报表功能，可以方便地生成各种不同类型的报表。当电路原理图设计完成并且经过编译检测之后，应该充分利用系统所提供的这种功能来创建各种原理图的报表文件。借助于这些报表，用户能够从不同的角度，更好地去掌握整个项目的有关设计信息，以便为下一步的设计工作做好充足的准备。

在前面第 4 章中，我们已经介绍过一种原理图报表——层次设计表的创建，用来描述层次电路中各个电路原理图之间的层次关系，以帮助用户了解层次电路的层次结构，便于阅读和管理。在这里，我们将继续介绍其他几种原理图报表的创建，如网络表、元器件报表、元器件交叉参考报表等，并对它们各自的功能特点加以分析。

6.2.1　网络表

在由原理图生成的各种报表中，应该说，网络表最为重要。所谓网络，指的是彼此连接在一起的一组元件引脚，一个电路实际上就是由若干网络组成的。而网络表就是对电路

或者电路原理图的一个完整描述，描述的内容包括两个方面：一是电路原理图中所有元件的信息（包括元件标识、元件引脚和 PCB 封装形式等）；二是网络的连接信息（包括网络名称、网络节点等），是进行 PCB 布线，设计 PCB 印制电路板不可缺少的工具。

网络表的生成有多种方法，可以在原理图编辑器中由电路原理图文件直接生成，也可以利用文本编辑器手动编辑生成，当然，还可以在 PCB 编辑器中，从已经布线的 PCB 文件中导出相应的网络表。

Protel DXP 2004 SP2 为用户提供了方便快捷的实用工具，可以帮助用户针对不同的项目设计需求，创建多种格式的网络表文件。在这里，我们需要创建的是用于 PCB 设计的网络表，即 Protel 网络表。

具体来说，DXP 中的 Protel 网络表包括两种，一种是基于单个原理图文件的网络表；另一种则是基于整个项目的网络表。

1．基于整个项目的网络表

下面我们首先以项目“USB 采集系统.PRJPCB”为例，介绍项目网络表的创建及特点。在创建网络表文件之前，首先应进行简单的选项设置，特别是在创建基于项目的网络表时。

【例 6-2】　项目网络表的创建

网络表选项设置

1 打开项目“USB 采集系统.PRJPCB”中的任一电路原理图文件，并执行菜单命令【项目管理】→【项目管理选项】，打开项目管理选项对话框。

2 单击 Options 标签，打开【Options】标签页，如图 6-9 所示。

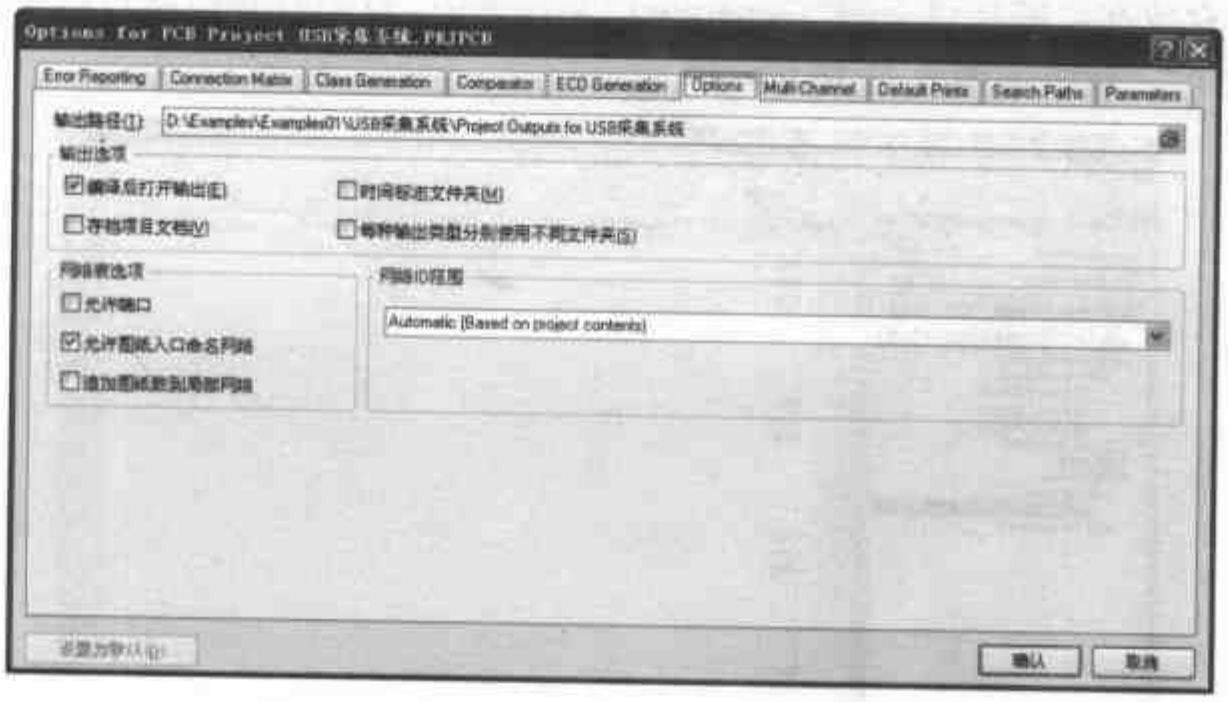


图 6-9　【Options】标签页

在该标签页内可以进行网络表的有关选项设置。

- 【输出路径】：用于设置各种报表（包括网络表）的输出路径，系统会根据当前项目所在的文件夹自动创建默认路径。例如：在图 6-9 中，系统创建的默认路径为：

“D:\Examples\Examples01\USB 采集系统\Project Outputs for USB 采集系统”。单击右边的 图标，可以对默认路径进行更改。

- 【网络表选项】：用于设置创建网络表的条件。
- 【允许端口】：该复选框用于设置是否允许用系统产生的网络名代替与电路输入/输出端口相关联的网络名。如果所设计的项目只是普通的原理图文件，不包含层次关系，可选中该复选框。
- 【允许图纸入口命名网络】：该复选框用于设置是否允许用系统产生的网络名代替与图纸入口相关联的网络名，系统默认选中。
- 【追加图纸数到局部网络】：该复选框用于设置产生网络表时，是否允许系统自动将图纸号添加到各个网络名称中。当一个项目中包含多个原理图文档时，选中该复选框，便于查找错误。

本例是一个层次电路，使用系统默认的设置即可。

创建项目网络表

1 执行菜单命令【设计】→【设计项目的网络表】，则系统弹出项目网络表的格式选择菜单，如图 6-10 所示。

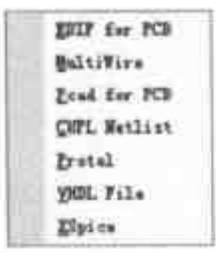


图 6-10　网络表格式选择菜单

在 Protel DXP 2004 中，针对不同的设计项目，可以创建的网络表格式有多种：如多线程网络表（MultiWire）、用于 FPGA 设计的网络表（VHDL File）等，这些网络表文件不但可以在 DXP 系统中使用，而且还可以被其他的 EDA 设计软件所调用。

2 执行【Protel】命令，则系统自动生成了当前项目的网络表文件“USB 采集系统.NET”，并存放在当前项目下的“Generated”文件夹中。双击打开该项目网络表文件“USB 采集系统.NET”，结果如图 6-11 所示。



图 6-11　创建项目网络表文件

结果如图 6-14 所示。

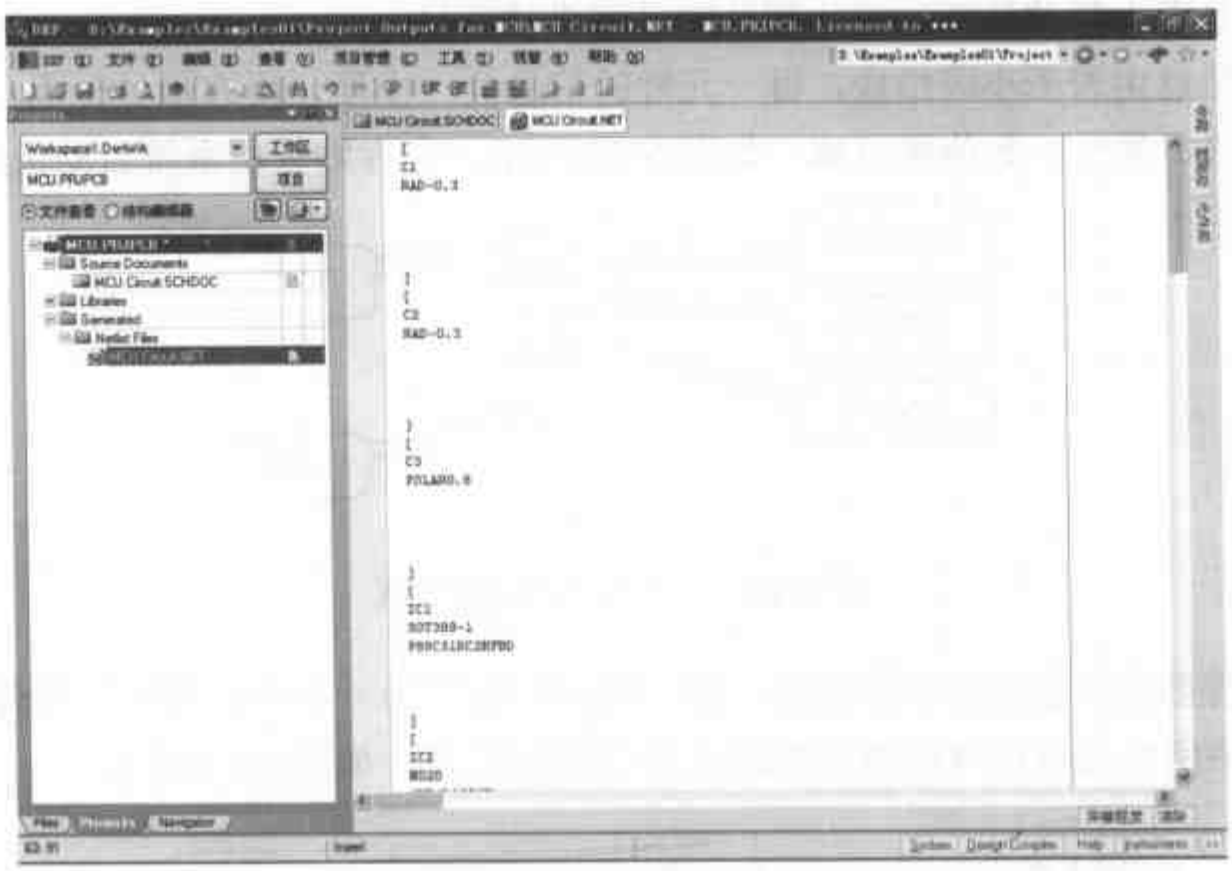


图 6-14　创建原理图文件的网络表

该网络表的组成形式与上述基于整个项目的网络表是一样的，在此不再重复。

同样，执行菜单命令【设计】→【设计项目的网络表】→【Protel】，可以生成当前项目“MCU.PrjPCB”的网络表文件“MCU.NET”。

由于在该项目中只有一个原理图文件，因此，基于原理图文件的网络表“MCU Circuit.NET”与基于整个项目的网络表“MCU.NET”虽然名称不同，但所包含的内容却是完全相同，如图 6-15 所示。



图 6-15　内容相同的网络表文件

例如：单击元器件列表中“Description”栏的下拉按钮，则会弹出如图 6-18 所示的下拉列表。

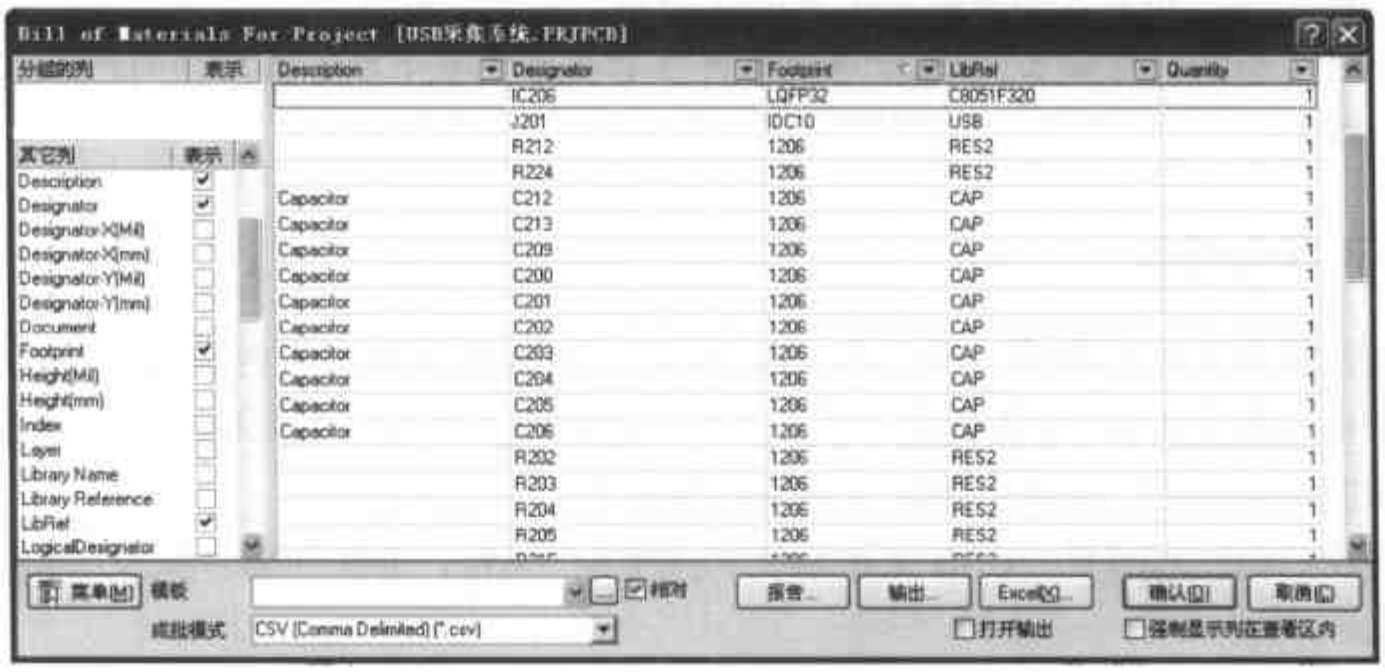


图 6-16　元器件报表对话框



图 6-17　元件归类显示（以属性“Description”为标准）



图 6-18　下拉列表

在下拉列表中，可以选择“All”（显示全部元件）；也可以选择“Custom”（以定制方式显示）；还可以只显示具有某一具体描述信息的元件。例如：我们选择了“Capacitor”（电容），则相应的元器件列表将如图 6-19 所示。



图 6-19　只显示描述信息为“Capacitor”的元件

在列表框的下方，还有若干选项和按钮，功能如下。

- 【模板】：用于为元器件报表设置显示模板。单击右边的下拉按钮，可以使用曾经用过的模板文件，也可以单击 按钮重新选择，选择时，如果模板文件与元器件报表在同一目录下，则可以选中右边的【相对】复选框，使用相对路径搜索，否则应该使用绝对路径搜索。
- 【成批模式】：用于设置批处理文件的输出格式。单击 按钮，有多个选项供用户选择，如 CVS 格式、文本格式、Excel 格式、电子表格等。
- 菜单(M)：单击该按钮，会弹出如图 6-20 所示的环境设置快捷菜单。由于该菜单中的各项命令比较简单，在此不再一一介绍，用户可以自己练习操作。



图 6-20　环境设置快捷菜单

- 报告...：单击该按钮，可以预览元器件报表。
- 输出...：单击该按钮，可以将元器件报表保存到指定的文件夹中。
- Excel(X)...：单击该按钮后，系统将把元器件报表导入到 Microsoft Excel 中显示。
- 【打开输出】：若选中该复选框，则系统在创建了元器件报表以后，会自动以相应的应用程序打开。
- 【强制显示列在查看区内】：若选中该复选框，则系统将根据当前元器件报表窗口的大小重新调整各栏的宽度，使所有项目都可以显示出来。

设置好元器件报表的相应选项后，就可以进行元器件报表的创建、显示及输出了。元

器件报表可以以多种格式输出，但一般选择 Excel 格式。

创建元器件报表

1 单击元器件报表对话框中的 报告... 按钮，则弹出元器件报表预览对话框，如图 6-21 所示。

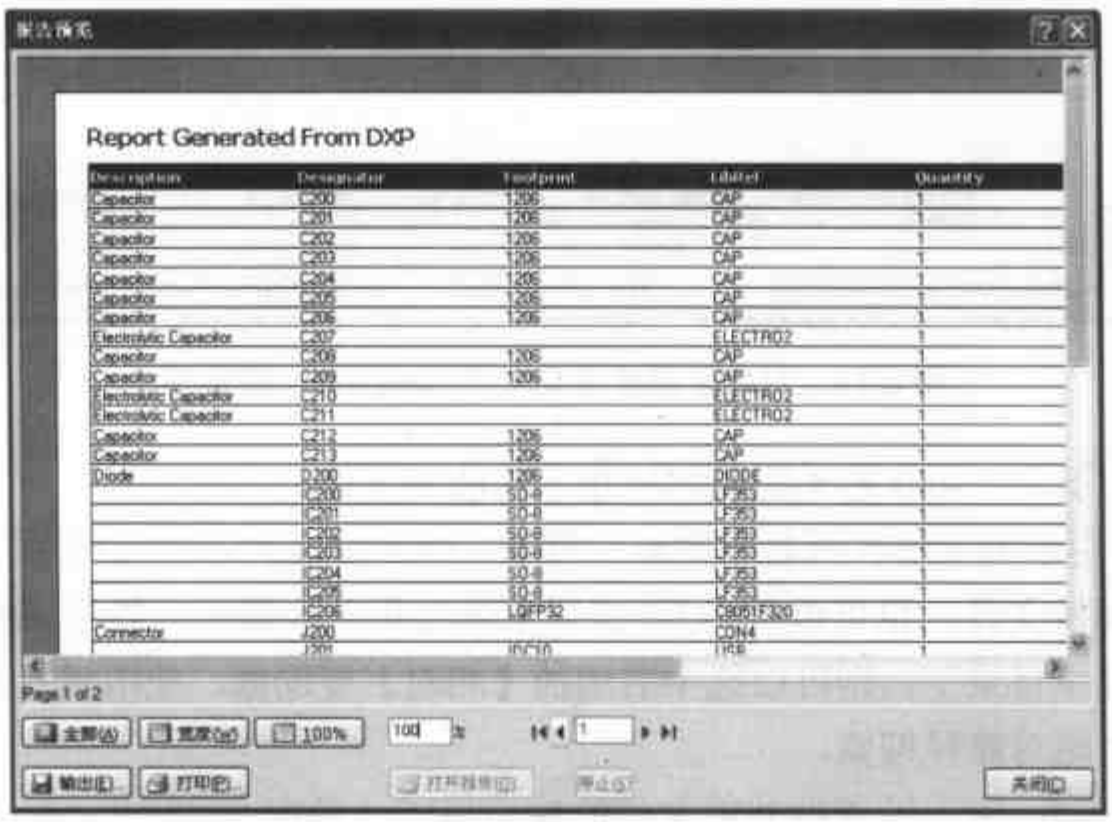


图 6-21 元器件报表预览

单击 输出(E)... 按钮，可以将该报表进行保存，默认文件名为“USB 采集系统.xls”，是一个 Excel 文件；单击 打开报告(O)... 按钮能够打开该文件，如图 6-22 所示；单击 打印(P)... 按钮，则可以进行打印输出。

	A	B	C	D	E	F	G	H	I	J	K	L	M	N
1	Report Generated From DXP													
2	Description			Designator				Footprint			LibRef			Quantity
3	Capacitor			C200				1206			CAP			1
4	Capacitor			C201				1206			CAP			1
5	Capacitor			C202				1206			CAP			1
6	Capacitor			C203				1206			CAP			1
7	Capacitor			C204				1206			CAP			1
8	Capacitor			C205				1206			CAP			1
9	Capacitor			C206				1206			CAP			1
10	Electrolytic Capacitor			C207							ELECTRO2			1
11	Capacitor			C208				1206			CAP			1
12	Capacitor			C209				1206			CAP			1
13	Electrolytic Capacitor			C210							ELECTRO2			1
14	Electrolytic Capacitor			C211							ELECTRO2			1
15	Capacitor			C212				1206			CAP			1
16	Capacitor			C213				1206			CAP			1
17	Diode			D200				1206			DIODE			1
18				IC200				SO-8			LF353			1
19				IC201				SO-8			LF353			1
20				IC202				SO-8			LF353			1
21				IC203				SO-8			LF353			1
22				IC204				SO-8			LF353			1
23				IC205				SO-8			LF353			1
24				IC206				LQFP32			C8051F320			1
25	Connector			J200							CON4			1
26				J201				IDC10			USB			1

图 6-22 Excel 格式的元器件报表

2 单击 按钮，在“C:\Program Files\Altium2004 SP2\Templates”目录下，选择系统自带的元器件报表模板文件“BOM Default Template.xls”，如图 6-23 所示。

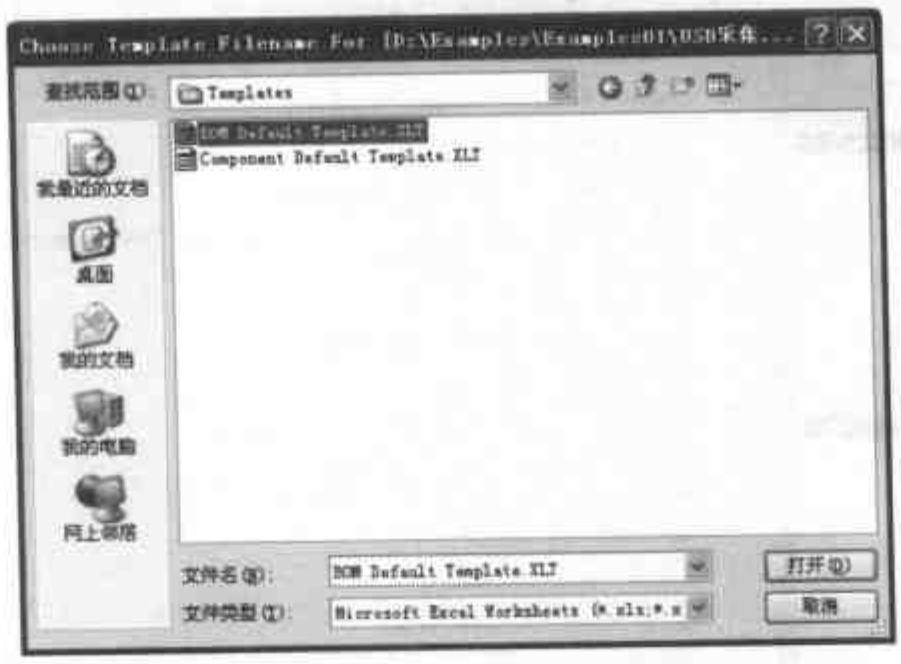


图 6-23　选择元器件报表模板

3 单击 打开(O) 按钮后，返回元器件报表对话框。单击 Excel(X)... 按钮，则元器件报表将以电子表格的形式显示，如图 6-24 所示。

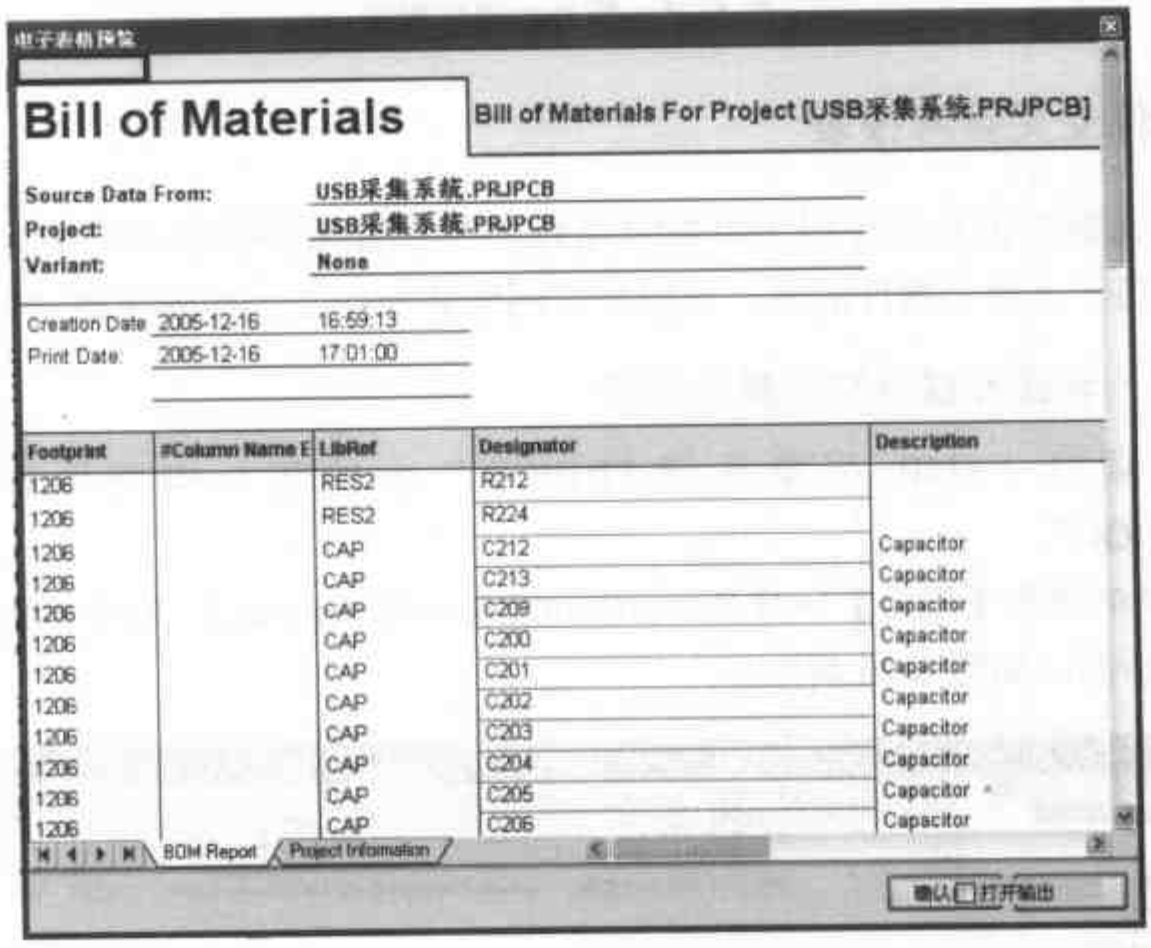


图 6-24　元器件报表的电子表格预览

此外，Protel DXP 2004 SP2 还可以为用户提供简易的元器件报表，不需要进行设置即可产生。执行菜单命令【报告】→【Simple BOM】，则系统同时产生了两个文件：“USB 采集系统.BOM”与“USB 采集系统.CSV”，并加入到项目中。两个文件的内容大体相同，都简单直观地列出了所有元件的序号、描述、封装形式、数量等，如图 6-25 所示。

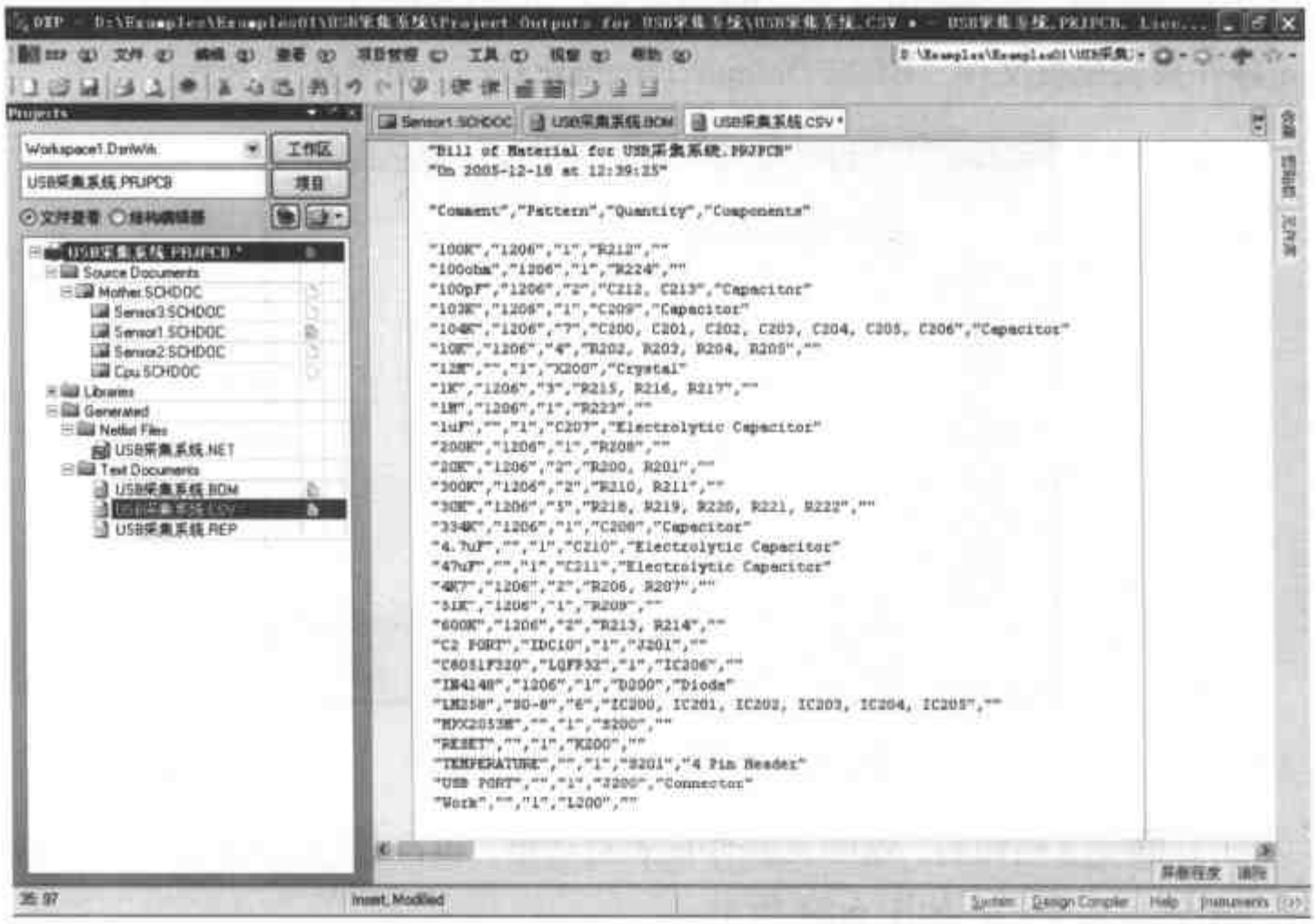


图 6-25　简易元器件报表

6.2.3　元器件交叉参考报表

元器件交叉参考报表主要用于将整个项目中的所有元件按照所属的原理图进行分组统计，同样相当于一份元器件清单，该报表的创建和操作与上述的元器件报表类似。

【例 6-5】　创建元器件交叉参考报表

1　打开项目“USB 采集系统.PRJPCB”中的任一电路原理图文件，如“Sensor1.SCHDOC”。

2　执行菜单命令【报告】→【Component Cross Reference】，则系统弹出相应的元器件交叉报表对话框，如图 6-26 所示。



图 6-26　元器件交叉报表对话框

该对话框用于对元器件交叉报表进行选项设置，与元器件报表对话框基本相同。只是在这里，选中了“Document”（文件）选项，而且放在了【分组的列】列表框中，系统将以该属性信息为标准，对元件进行归类显示。

3 单击该对话框中的 报告... 按钮，则弹出元器件交叉报表预览对话框，如图 6-27 所示。

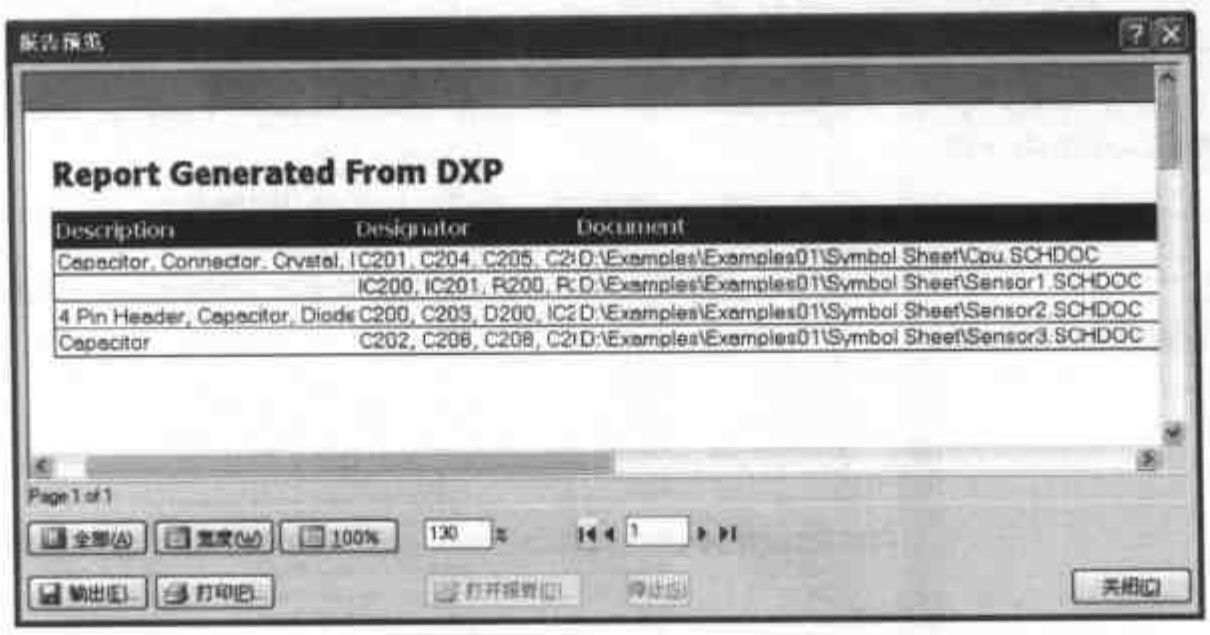


图 6-27　元器件交叉报表预览

4 单击 输出(E)... 按钮，可以将该报表进行保存。

> 元器件交叉参考报表实际上是元器件报表的一种，是以元件所属的原理图文件为标准进行分类统计的一份元件清单。因此，系统默认保存时，采用了同一个文件名，两者只能保存其一，用户可以通过设置不同的文件名加以保存。

6.3　输出作业文件

对于各种报表文件，我们可以采用前面所讲的方法来分别设置，逐个地创建并输出；也可以直接利用系统提供的输出作业文件功能来进行批量输出，即只需进行一次输出设置，就能完成所有报表文件的输出，包括网络表、元器件报表、元器件交叉报表、原理图文件、PCB 文件等，简化了整个操作过程。

下面我们通过实例来介绍输出作业文件的操作过程。

【例 6-6】　原理图报表的批量输出

创建输出作业配置文件

1 打开项目“USB 采集系统.PRJPCB”中的任一电路原理图文件，如“Sensor1.SCHDOC”。

2 执行菜单命令【文件】→【创建】→【输出作业文件】，或者在【Projects】面板上，

单击 项目 按钮，在弹出的级联菜单中执行【追加新文件到项目中】→【Output Job Files】，则系统在当前项目下，自动创建了一个默认名为“Job1.OutJob”的输出作业配置文件，我们将其另存为“USB 采集系统.OutJob”，如图 6-28 所示。

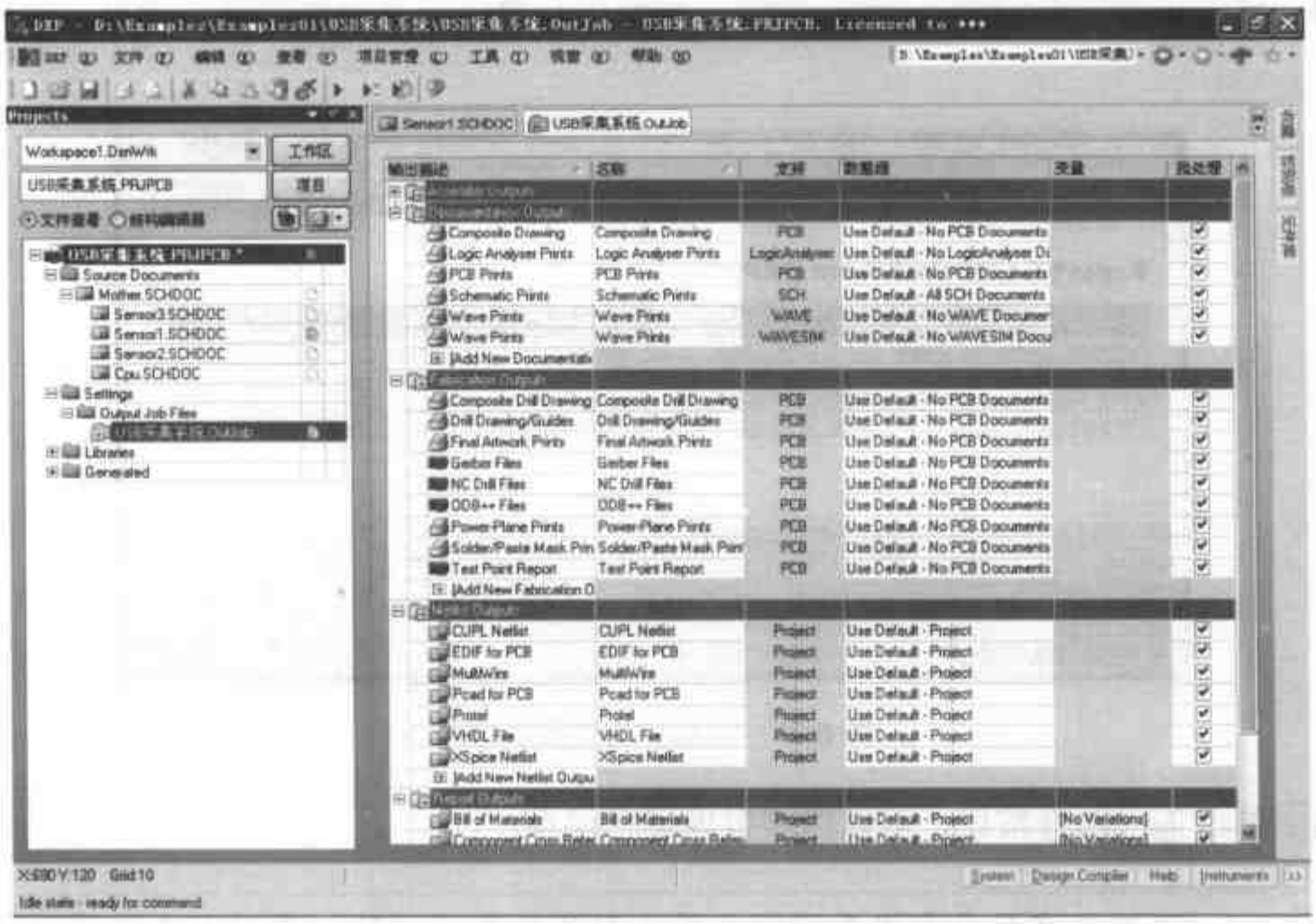


图 6-28　输出作业配置文件

在该配置文件中，包含了 5 大类可输出作业（文件）。

- Assembly Outputs：PCB 的汇编输出文件；
- Documentation Outputs：原理图与 PCB 的打印输出文件；
- Fabrication Outputs：与 PCB 有关的加工输出文件；
- Netlist Outputs：与项目有关的各种网络表输出文件；
- Report Outputs：与项目有关的各种报表输出文件。



图 6-29　输出配置环境菜单

在每一类中，分别涵盖了若干项具体的可进行输出配置的作业，如图 6-28 所示。

3　在任一可输出作业上单击鼠标右键，则弹出如图 6-29 所示的输出配置环境菜单，对其中的各项命令简介如下。

- 【裁剪（T）】：用于剪切选中的输出作业。
- 【复制（C）】：用于复制选中的输出作业。
- 【粘贴（P）】：用于粘贴剪贴板中的作业。
- 【复制（I）】：用于在当前位置直接复制一个输出作业。



该命令的实际含义为“Duplicate”，与“Copy”命令不同，执行时不需要先进行剪切。

- 【清除（L）】：用于删除选中的输出作业。



该命令的实际含义为“Clear”，与“裁剪（T）”命令不同。执行该命令后，会将选中的输出作业从作业配置文件中彻底删除，而使用“裁剪（T）”命令剪切掉一个作业后，还可以使用“粘贴（P）”命令恢复。

- 【运行输出生成器（O）】：选中一个输出作业后，如果数据源存在，则执行该命令可以产生相应的输出文件，与工具栏中的 按钮作用相同。
- 【选择执行（S）】：用于运行当前选中的多个输出作业，与工具栏中的 按钮作用相同。
- 【执行批处理（B）】：用于运行批处理输出。与每一个输出作业相对应，都有一个批处理复选框，若选中了该复选框，则对应的输出作业就会被添加到批处理作业中，执行该命令后，可以一次性完成批处理输出。与工具栏中的 按钮作用相同。
- 【页面设定（U）】：用于进行打印输出的页面设置，该命令只对需要打印的作业有效，如 Schematic Prints（原理图打印输出）。若在“Documentation Outputs”栏中选择了“Schematic Prints”，单击鼠标右键，在弹出的输出配置环境菜单中执行【页面设定（U）】命令，则系统会弹出如图 6-30 所示的原理图打印属性设置对话框。在该对话框中可以设置原理图的打印属性，设置完毕，单击 打印(P)... 按钮，就可以进行原理图的打印输出了。
- 【配置】：用于对输出的各种报表文件进行选项设置，与前面介绍过的报表输出选项设置相同。

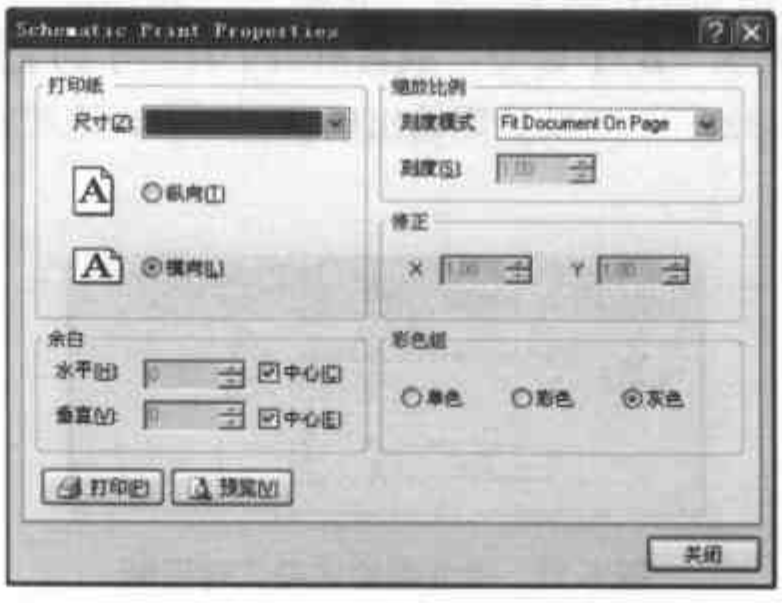


图 6-30　原理图打印输出设置

在本例中，我们主要完成各种元器件报表的一次性批量输出，因此，我们选中了“Netlist

Outputs”栏中的“Protel”选项的复选框，以及与“Report Outputs”栏中的“Bill of Materials”、“Component Cross Reference”、“Report Project Hierarchy”、“Simple BOM”4 项相对应的复选框，完成了批处理作业的设置。并且，为了明确起见，把当前项目“USB 采集系统.PRJPCB”中已经存在的各种报表文件从项目中删除掉，如图 6-31 所示，当前项目下的“Generated”文件夹已经不再存在。



图 6-31　执行批处理命令

报表文件的批量输出

1 在任一个已设置的输出作业上（如“Protel”）单击鼠标右键，在弹出的输出配置环境菜单中选择【执行批处理（B）】命令，或者单击工具栏中的 按钮，如图 6-31 所示。

2 系统弹出如图 6-32 所示的批处理输出确认对话框。该对话框提示用户当前有 5 个批处理输出作业。

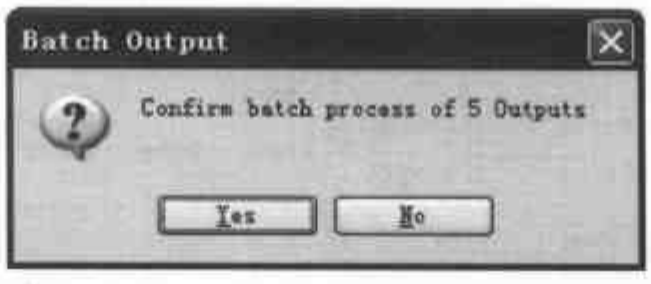


图 6-32　批处理输出确认对话框

3 单击 Yes 按钮确认，系统执行批处理操作，一次性完成了各种元器件报表的创建，并自动打开，如图 6-33 所示。

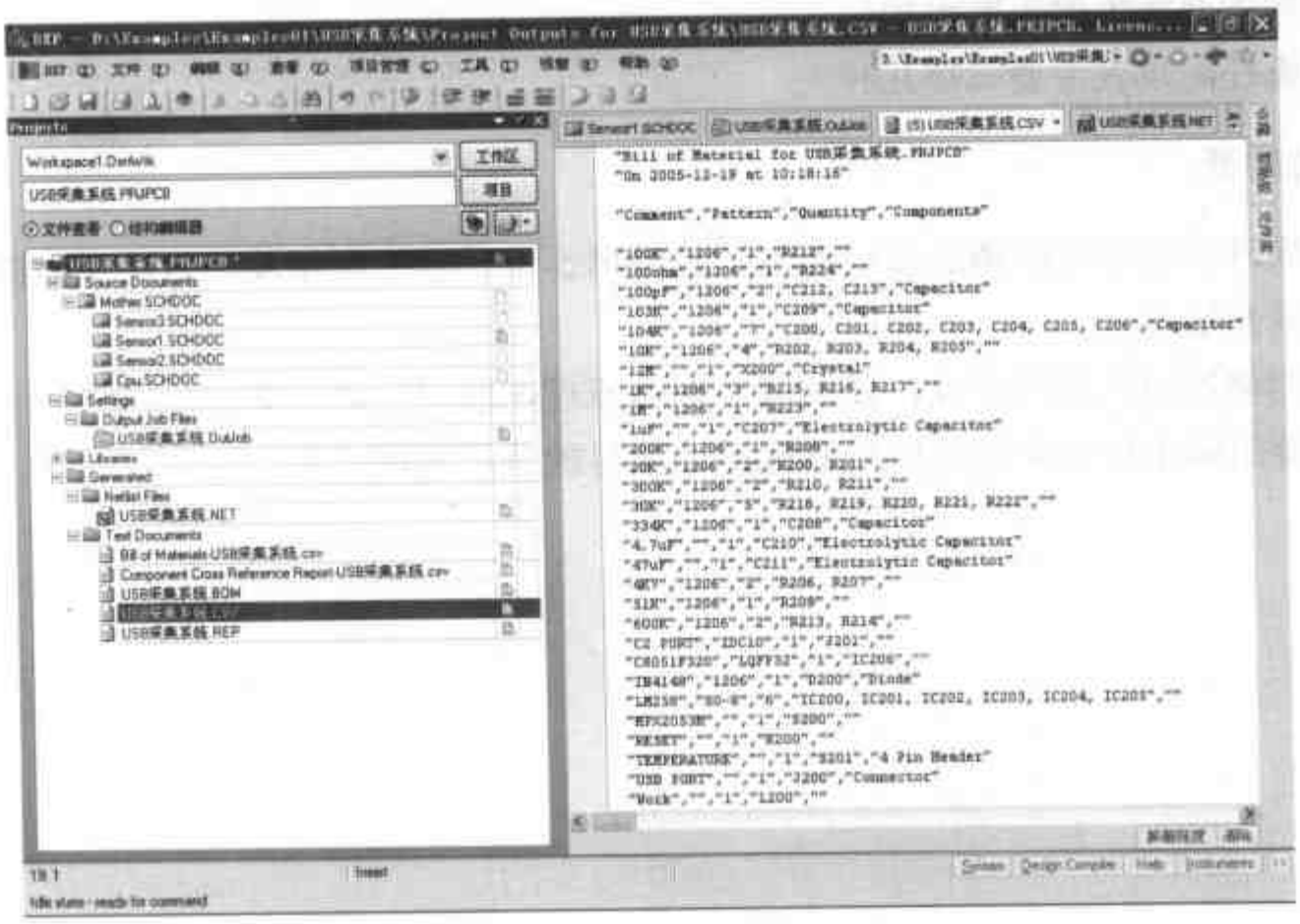


图 6-33　元器件报表的批量输出

在项目“USB 采集系统.PRJPCB”下的“Generated”文件夹中一次性生成了“USB 采集系统.NET”、“Bill of Materials- USB 采集系统.csv”、“Component Cross Reference Report-USB 采集系统.csv”、“USB 采集系统.BOM”、“USB 采集系统.CSV”、“USB 采集系统.REP”共 6 个报表文件（简易元器件报表包含 2 个文件）。

6.4　本章小结

本章主要讨论了使用项目编译对所绘制的电路原理图进行 ERC 校验的过程；同时，对于各种原理图报表（网络表、元器件报表、元器件交叉报表）的创建及功能特点，也通过实例进行了详细讲解。

通过本章的学习，用户应该能够掌握以下几点。

- 利用项目编译修正、完善自己的原理图设计。
- 了解网络表的重要作用。
- 能够分析各种原理图报表，并以此归纳、整理整个项目的相关信息。
- 利用输出作业文件功能，批量输出原理图报表。

6.5　思考与练习

1．思考题

（1）项目编译的作用是什么？编译之前要进行哪几项相关的设置？

第7章 印制电路板的设计

内容提要

- 了解印制电路板（PCB）的基本知识。
- 熟悉 Protel DXP 2004 SP2 的 PCB 设计环境。
- 掌握 PCB 设计环境基本参数的设置。
- 熟练使用工作面板、工具栏及菜单命令，完成 PCB 的绘制。

PCB 印制板的设计是每个电路设计者必须掌握的技能。目前制作 PCB 板的 EDA 设计工具也十分多，具体选择哪种工具来设计自己的 PCB 板，应该根据用户自己掌握各种 EDA 设计工具的熟练程度，以及交换文件和加工 PCB 板的条件而定。

Protel DXP 2004 SP2 提供了丰富、全面的集成输入系统，全面支持 PCB 设计，是业界第一款板级设计系统，其庞大的功能和灵活的使用方法使之成为 PCB 板设计领域内一款非常好的应用软件。

7.1 印制电路板的基础

在进行印制电路板的具体设计之前，我们先来了解一下有关印制电路板的基础知识，对各项操作术语有个概念上的把握，以便用户能够更好地理解和掌握后面的 PCB 设计过程。

首先我们来认识一下电路板的结构，然后再从 Protel 的角度来了解印制电路板的组成及专用术语。

7.1.1 印制电路板的概念

印制电路板（Printed Circuit Board）是以绝缘覆铜板为基材，经过印刷、蚀刻、钻孔

及后处理等工序，将电路中元器件的连接关系用一组导电图形及孔位制作在覆铜板上，最后裁剪成具有一定外形尺寸的板子。我们进行 PCB 设计布线的目的就是要得到加工制作在绝缘覆铜板上的导电图形和孔位特征的电路板的版图。

印制电路板的作用一方面是固定各种元器件；另一方面，是实现各个元件之间的电气连接，在高频及微波电路中，印制电路板上的部分特殊导电图形还可以充当电路元器件。印制电路板按照其板上印刷电路的层数可以分为单面板（Single Layer PCB）、双面板（Double Layer PCB）和多层板（Multi Layer PCB）3 种。

1．单面板

在单面板上，零件都集中在其中一面，覆铜导线则集中在另一面。我们需要将器件引脚穿过板子到另一面焊接固定，因此，单面板的正反面分别被称为零件面（Component Side）与焊接面（Solder Side），如图 7-1 所示。

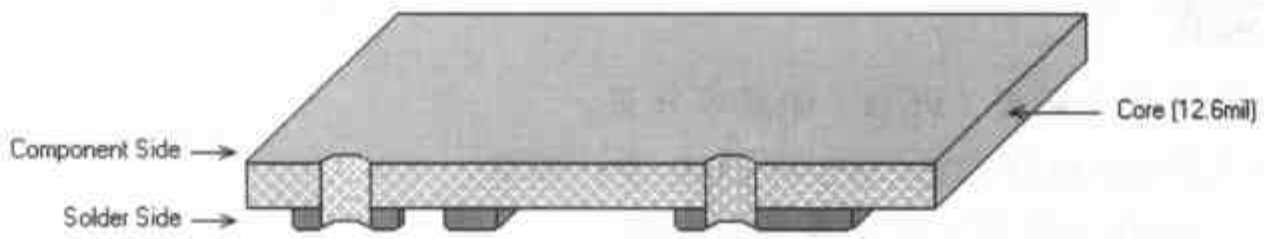


图 7-1　单面板结构

单面板制作工艺相对简单，加工时间短，价格也就便宜。但在器件较多的场合，由于只能单面走线又不能有交叉线，导致绕线较多，有时需要靠飞线来解决线路连接的问题。

2．双面板

双面板是一种双面覆铜的电路板，两个覆铜层分别被称为顶层（Top Layer）和底层（Bottom Layer）。双面板两面都可以布线，元器件通常放置在顶层，底层一般为元件焊接面。当然，对于表贴器件，其元件放置面和焊接面在同一侧。双面板走线比单面板要自由一些，在同层无法连接起来的导线可以通过过孔跳到电路板的另一层面上走线，使之在电气特性上连通。由于价格和布线上的双重优势，双面板是目前使用最广泛的印制电路板结构。双面板结构如图 7-2 所示。



图 7-2　双面板结构

3．多层板

多层板除了顶层和底层之外，还包括中间层，中间层可以是信号层，也可以是电源层

和接地层。层与层之间是相互绝缘的，两层之间的连接往往是通过过孔来实现的，多层板结构如图 7-3 所示。

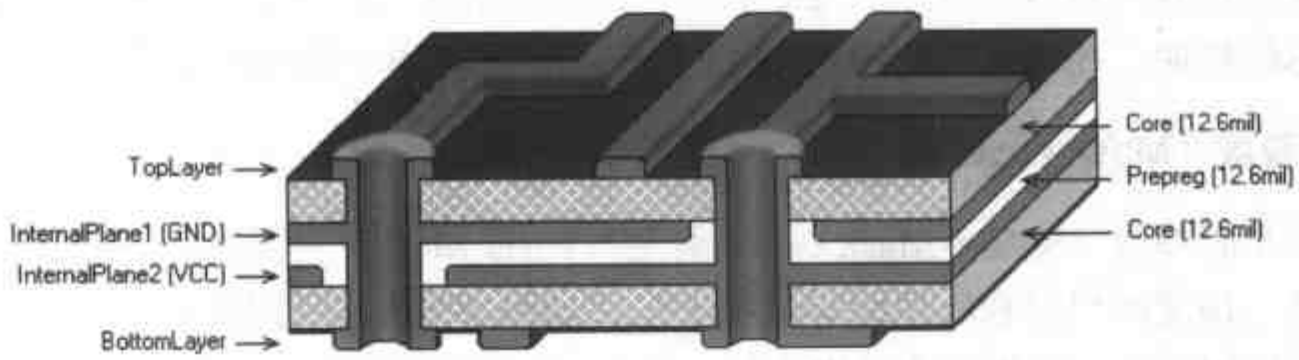


图 7-3　多层板结构

较为常用的多层板是四层板，即在双面板的基础上再加上“电源”和“接地”两个板层。六层板则是再加上两层布线板层。板层越多，布线的区域也就越多，布线也就容易些。但是多层板制作工艺复杂，制作周期长，价格也较高。随着电子技术的快速发展，电子产品越来越小巧精密，电路板的面积要求越来越小，多层板的应用也日益广泛。

了解了印制电路板的主体结构之后，我们再来认识一下在 Protel DXP 2004 SP2 中 PCB 设计涉及到的具体层面结构。

7.1.2　印制电路板的层面

Protel DXP 2004 SP2 的 PCB 板包括多种类型的层面，如信号层、内部电源/接地层、机械层、屏蔽层、丝印层和其他层等，每一层的作用或功能如下。

1．信号层（Signal Layers）

信号层主要用来放置元件和布线。在 Protel DXP 2004 SP2 中最多可设 32 个信号层，包括顶层、底层和 30 个中间层（Mid layer）。每个层可以设置成不同的显示颜色以便于区分，如图 7-4 所示，列出了顶层、底层和部分中间层。

2．内部电源/接地层（Internal Planes）

内部电源/接地层也称为内电层，主要用来铺设电源和地，可以提高电路板的抗 EMI 特性和稳定性。在 Protel DXP 2004 SP2 中最多可设 16 个内电层。如图 7-5 所示，列出了部分内电层。

信号层[S]	颜色	表示
TopLayer		☑
MidLayer1		☑
MidLayer2		☑
MidLayer3		☑
MidLayer4		☑
MidLayer5		☑
MidLayer6		☑
BottomLayer		☑

图 7-4　信号层

内部电源/接地层[P]	颜色	表示
InternalPlane1		☑
InternalPlane2		☑
InternalPlane3		☑
InternalPlane4		☑
InternalPlane5		☑
InternalPlane6		☑
InternalPlane7		☑
InternalPlane8		☑

图 7-5　内部电源/接地层

3. 机械层（Mechanical Layers）

机械层是承载电路板的外形尺寸、轮廓、元件放置尺寸，以及电路板制作装配所需要的重要信息的层面。在 Protel DXP 2004 SP2 中最多可设 16 个机械层，如图 7-6 所示。

4. 屏蔽层（Mask Layers）

屏蔽层是阻焊层（Solder Mask）和助焊层（Paste Mask）的总称，包括顶层阻焊层、底层阻焊层、顶层助焊层和底层助焊层 4 个层，如图 7-7 所示。阻焊层留出焊点的位置，而将铜膜导线覆盖住；阻焊层不粘着焊锡，甚至可以排开焊锡，焊接时可以防止焊锡溢出落在不希望着锡的部位造成短路；与阻焊层相反，助焊层则是在需要焊接的地方涂一层助焊剂，以增强焊盘的着锡能力。

机械层(M)	颜色	表示	有效	信号层模式	链接到图纸
Mechanical1		☑	☐	☐	☐
Mechanical2		☑	☐	☐	☐
Mechanical3		☑	☐	☐	☐
Mechanical4		☑	☑	☐	☐
Mechanical5		☑	☐	☐	☐
Mechanical6		☑	☐	☐	☐
Mechanical7		☑	☐	☐	☐

图 7-6　机械层

屏蔽层(A)	颜色	表示
Top Paste		☑
Bottom Paste		☑
Top Solder		☑
Bottom Solder		☑

图 7-7　屏蔽层

5. 丝印层（Silkscreen Layers）

丝印层包括顶层丝印层（Top Overlay）和底层丝印层（Bottom Overlay）。它的作用就是在电路板的正反两面印上一些必要的文字，如元件标号、元件的外形轮廓、PCB 版本、公司名称等，如图 7-8 所示。

6. 其他层（Other Layers）（如图 7-9 所示）

- 禁止布线层（Keep-Out Layer）：用来定义元器件和导线放置的区域范围，它定义了电路板的电气边界。在自动布线的情况下，元器件和导线必须放置在禁止布线层划定的区域内。
- 钻孔引导层（Drill Guide）和钻孔视图层（Drill Drawing）：是两个提供钻孔图和钻孔位置信息的层。钻孔引导层主要是为了与老的电路板制作工艺兼容而保留的钻孔信息。对于现代的制作工艺而言，更多的通过钻孔视图层来提供钻孔参考文件。
- 多层（Multi-Layer）：代表所有的信号层，在多层上面放置的元件会自动放置到所有的信号层上。

丝印层(K)	颜色	表示
Top Overlay		☑
Bottom Overlay		☐

图 7-8　丝印层

其他层(O)	颜色	表示
Drill Guide		☑
Keep-Out Layer		☑
Drill Drawing		☑
Multi-Layer		☑

图 7-9　其他层

7.1.3　印制电路板的术语

在了解了印制电路板的板层结构和具体层面之后，我们再来学习一下 PCB 设计中用到的专用术语。

1．元件封装（Footprint）

元件封装是元件在 PCB 设计中采用的，与其物理尺寸相对应的包含了封装名称、外形尺寸、引脚定义、焊盘和钻孔位置等信息的组合图形。元件封装的作用就是指示出实际元件焊接到电路板时所处的位置，并提供焊点。元器件的封装形式通常都符合特定的封装标准，并且元器件的封装形式与元器件本身并不是一一对应的。换句话说，不同的元器件可以采用同一种封装形式，而同一种元器件也可以采用不同的封装形式。像电阻，有传统的针插式，也有体积较小的表面贴片式（SMD）。

一般情况下，在设计原理图的时候，根据即将选用的元器件外观形式来决定 PCB 设计中要选用的相应封装。关于元件封装方面更详细的介绍，请参看本书 8.1 节。下面列出几种常见的元件封装形式，如图 7-10 所示。

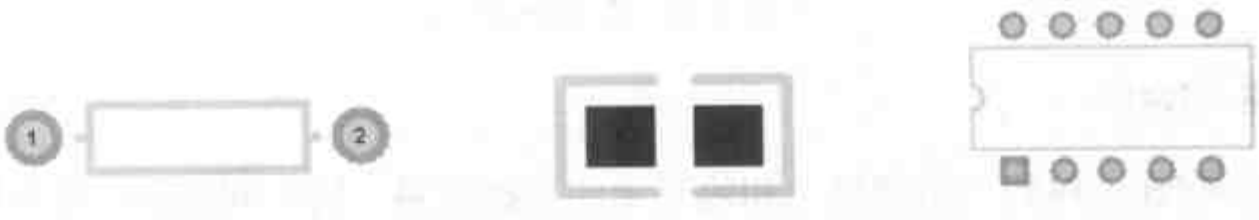


图 7-10　元件封装示例（AXIAL-0.3、0603、DIP-10）

2．过孔（Via）

过孔为穿越不同层间的孔。孔壁用化学沉积的方法镀上一层金属膜，使不同层之间信号线实现电气连接。过孔可分为 3 种类型：通孔（Through）、盲孔（Blind）和埋孔（Buried），如图 7-11 所示。通孔连接顶层和底层，贯穿整个 PCB 板；盲孔一端位于 PCB 板表面，另一端位于 PCB 板内部某一层上；埋孔连接 PCB 板内部两个布线层。显然，只有多层板才可能采用盲孔和埋孔。

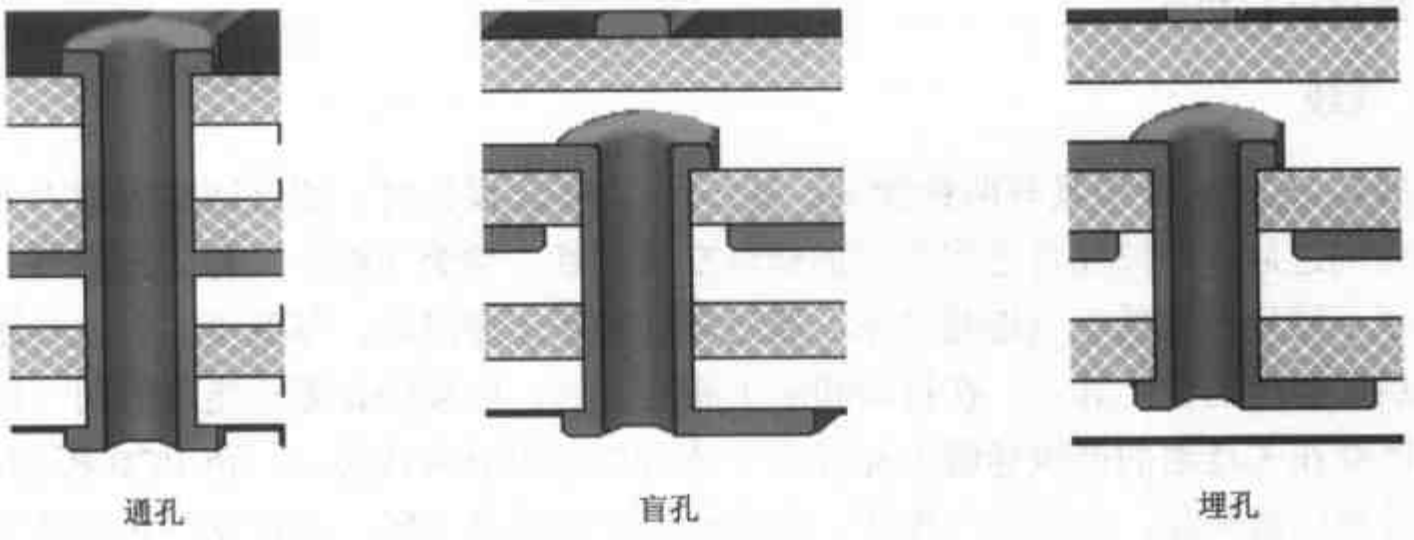


图 7-11　过孔类型



一般情况下，在设计电路板时，应尽量减少盲孔和埋孔的存在。这两类孔的存在不仅增加了 PCB 板的加工难度，也带来了电气安全性方面的问题，同时也会为日后的电路调试带来困难。

3. 焊盘（Pad）

焊盘是用来固定元器件并将元器件引脚与 PCB 上的铜膜导线连接起来的图元。焊盘具有一定的属性，如外形、尺寸、钻孔尺寸等。针对不同类型的器件和不同的应用场合，可以采用不同类型的焊盘，我们将在后面的 PCB 设计布线的过程中详细介绍其属性设置。在图 7-12 中列出了几种常用的焊盘形式。

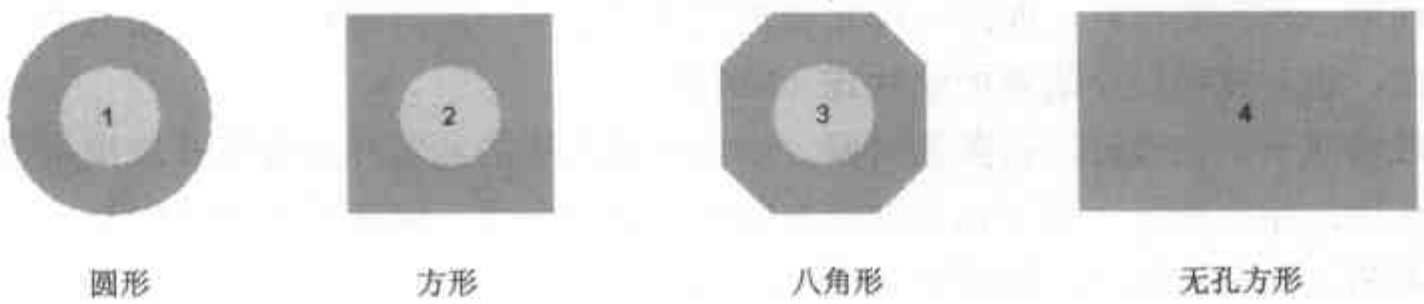


图 7-12　焊盘形式

4. 网络（Net）

网络是具有连通性的一组逻辑上和物理上的连接关系。同一网络中，各点逻辑上是连通的，是电气上的同一节点，布线后，成为一组物理上连通的导线。不同网络间互不相连，或者中间隔以元器件。网络之间以网络标号（Net Label）区分，具有相同网络标号的导线、焊盘、覆铜等属于同一网络。

5. 导线（Track）

覆铜板经过加工后留在 PCB 上的，用于连接各个焊盘的导电图形称为铜膜导线，简称导线。导线实现了 PCB 板上不同元器件间的电气连接。因其在电路中的载流特性不同，不同部分的导线宽度也不同，在设计中应根据自己的电路特点做出规划。不同层面上的导线可以通过过孔相连。

6. 飞线

飞线在 PCB 设计中具有两种含义：其一，在 PCB 设计时，通过网络表调入元件并初步调整布局之后，不同元件之间显示的错纵交叉的线，称为飞线，又称为预拉线，这里飞线代表了不同元件间的电气连接关系。通过自动或手工布线后，每条飞线会在其连接导线布通之后，自动消失；其二，在自动和手工布线之后，如果仍有无法连通的同一网络的导线，则需要在未连通的两段导线上加焊盘（或者以电阻封装代替，），待 PCB 板制成之后，用金属导线连接两点，实现电气连通，这段金属导线就是飞线，也是我们通常意义上所说的飞线。

10 DRC 校验：PCB 布线完毕，需要经过 DRC（设计规则检查）校验无误；否则，根据错误提示进行修改。

11 文件保存，输出打印：保存、打印各种报表文件及 PCB 制作文件。

12 送加工制作：将 PCB 制作文件送交加工单位。

7.2 启动 Protel DXP 2004 SP2 印制电路板编辑环境

基于 Windows XP 系统的 Protel DXP 2004 SP2 的印制电路板设计环境提供了比 Protel 99 SE 版本更加友好的界面，易用性也得到极大的提高。较之以前的 DXP 版本，功能得到进一步的完善，是一个功能强大的集成设计环境。

Protel DXP 2004 SP2 具有丰富的系统、环境参数设置、菜单选项，只有熟悉了编辑环境，才能充分发挥它的强大功能，使之成为我们设计 PCB 的利器。本节我们就来介绍一下 Protel DXP 2004 SP2 的 PCB 编辑环境，即 PCB 编辑器（PCB Editor）。

7.2.1 进入印制电路板编辑环境

打开 Protel DXP 2004 SP2，进入 DXP 主页，在【Files】面板中【打开项目】一栏里，单击 More Projects... 一项，即弹出选择打开项目（【Choose Project to Open】）对话框，该对话框指向的默认路径为 DXP 安装目录下的【Examples】文件夹，如图 7-13 所示。

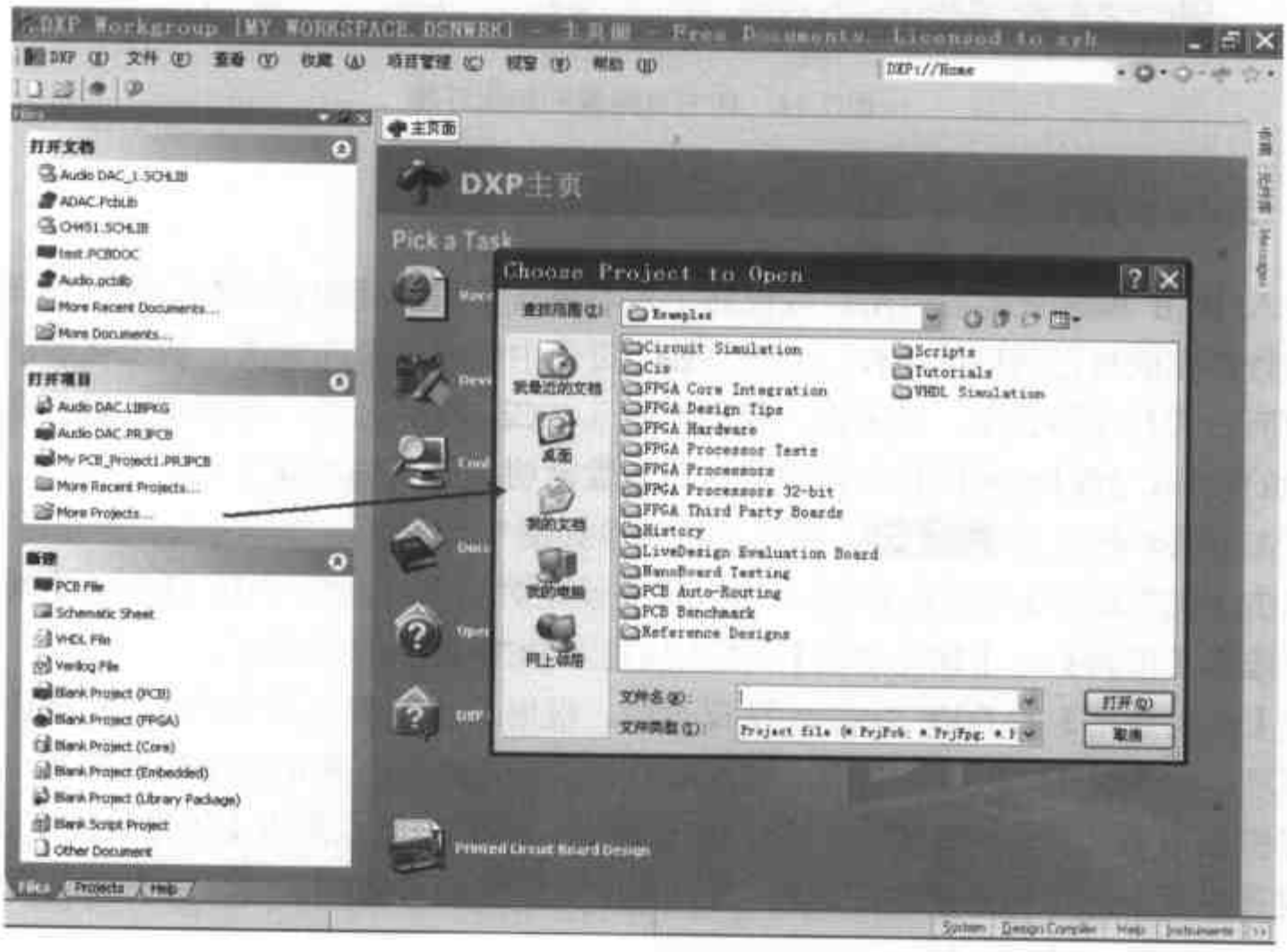


图 7-13　打开 PCB 项目

点击进入其中的一个示例项目文件夹【PCB Auto-Routing】，选定 PCB 项目文件“PCB Auto-Routing.PrjPCB”，单击 打开(O) 按钮，打开项目。

此时，在 DXP 主页面左侧的【Projects】面板上，我们可以看到该项目文件内包含了 6 个 PCB 文件，双击其中的“BOARD 1.PcbDoc”，打开该 PCB 文件，同时进入了 Protel DXP 2004 SP2 的 PCB 编辑环境，如图 7-14 所示。

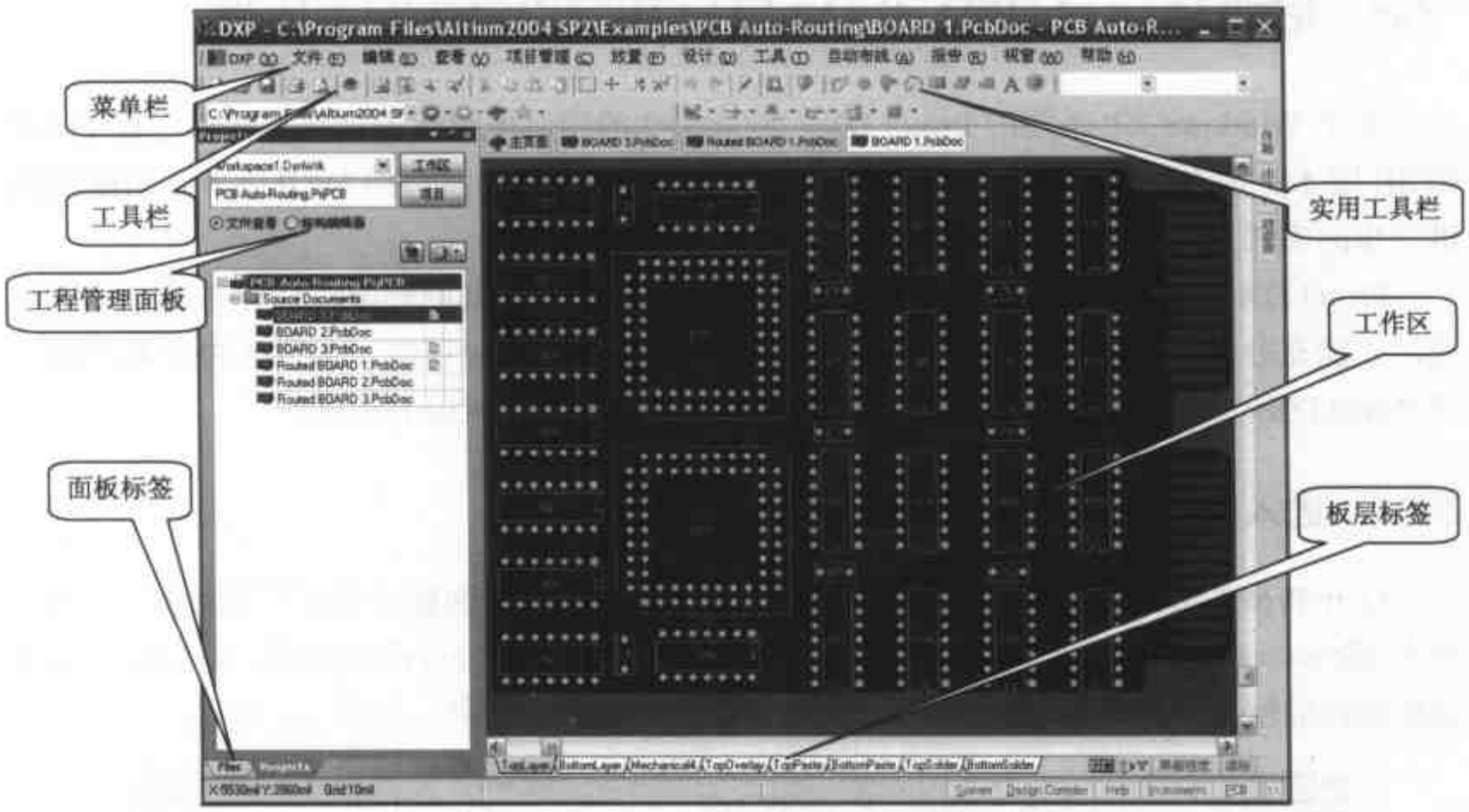


图 7-14　印制电路板的编辑环境

7.2.2　环境参数设置

进入 PCB 编辑环境后，用户应根据个人习惯对编辑环境的有关参数进行设置，以便正确高效地完成自己的设计工作。对于 PCB 设计中各项参数的含义，初步接触的用户可能不太明白其具体的含义。没关系，我们在进入 PCB 设计之后，将逐步接触到和这些设置有关的操作，到时候再回过头来设置这些参数就明确其具体功能了。

单击主菜单栏上的 DXP(X)，弹出下拉菜单如图 7-15 所示。

单击【优先设定】（Preferences）进入优先设定对话框，如图 7-16 所示。也可以在主菜单中选择【工具】→【优先设定】，则直接进入 PCB 相关的设置页。

在【优先设定】的 DXP System 设置页中，根据个人需要可以更改 DXP 设计系统的设置信息，如改变 DXP 启动画面，更改默认位置文件路径，使用本地化资源等，具体设置方法参见本书 2.1 节。在这里，针对 PCB 设计，我们的重点是在【优先设定】的 Protel PCB 设置目录中进行相关参数的设置，所设置的参数将直接影响到后面所有要编辑的 PCB 文件。



图 7-15　DXP 英/中文菜单

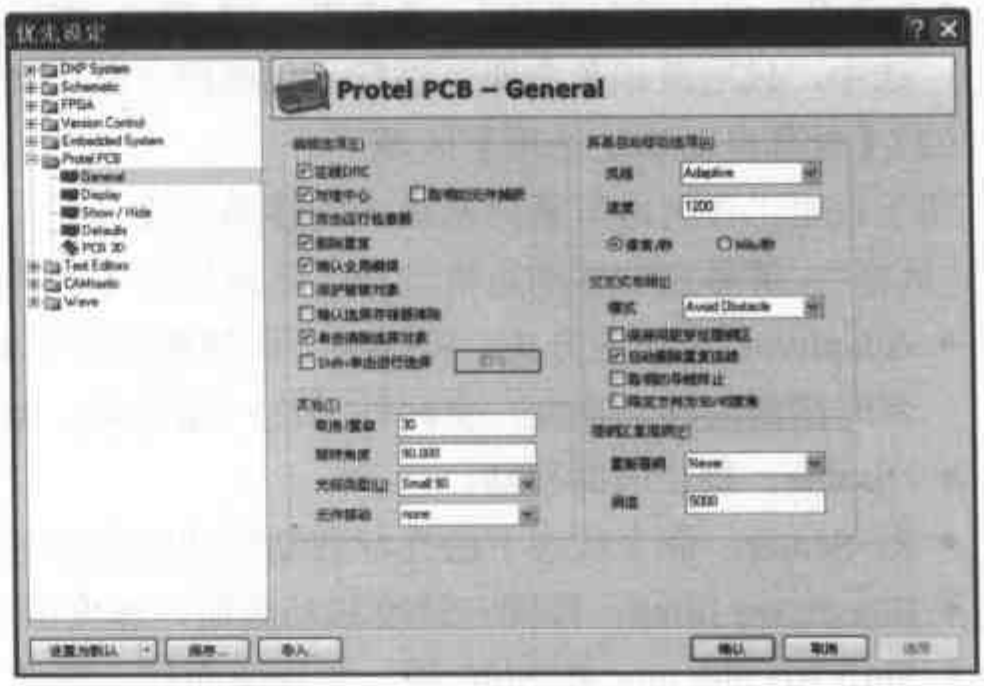


图 7-16 【优先设定】对话框

Protel PCB 参数设置包括了以下几个设置页。

1. General 一般设置页

该设置页主要用于对 PCB 设计中的各类操作模式进行设置，如图 7-16 所示。各栏目中具体设置参数含义如下。

(1)【编辑选项】区域

用于对各种编辑功能进行选择、设置，包括若干复选框。

- “在线 DRC”：在手工布线过程中，进行实时的设计规则检查。对违反设计规则的布线操作作出警示或者禁止其实施（默认选中）。
- “对准中心”：选中该项时，如果不选中“聪明的元件捕获”功能，则用光标选取元件时，光标会自动对准元件的中心；若选中“聪明的元件捕获”，则光标会自动对准点，取点最近的图元中心，如相邻的焊盘中心。若不选中该项，用光标点取元件时，其基点就落在光标的点取处（默认选中）。
- “双击运行检查器”：选中该项时，在元件上双击会运行检查器。若不选中该项，在元件上双击会弹出元件属性对话框（默认禁止）。
- “删除重复”：选中该项时，系统将自动删除标号重复的图元。
- “确认全局编辑”：选中该项时，在 PCB 编辑器内进行全局编辑时，系统会给出确认信息，提示全局编辑。
- “保护被锁对象”：若选中该项，则在被锁图元被编辑时，系统会给出警示信息，以避免误操作。
- “确认选择存储器清除”：若选中该项，清除选择存储器时，系统会给出确认信息，提示要进行清除操作。
- “单击清除选择对象”：若选中该项，用鼠标单击空白区域或其他元件时，则原有的选择状态的元件将退出选择状态。

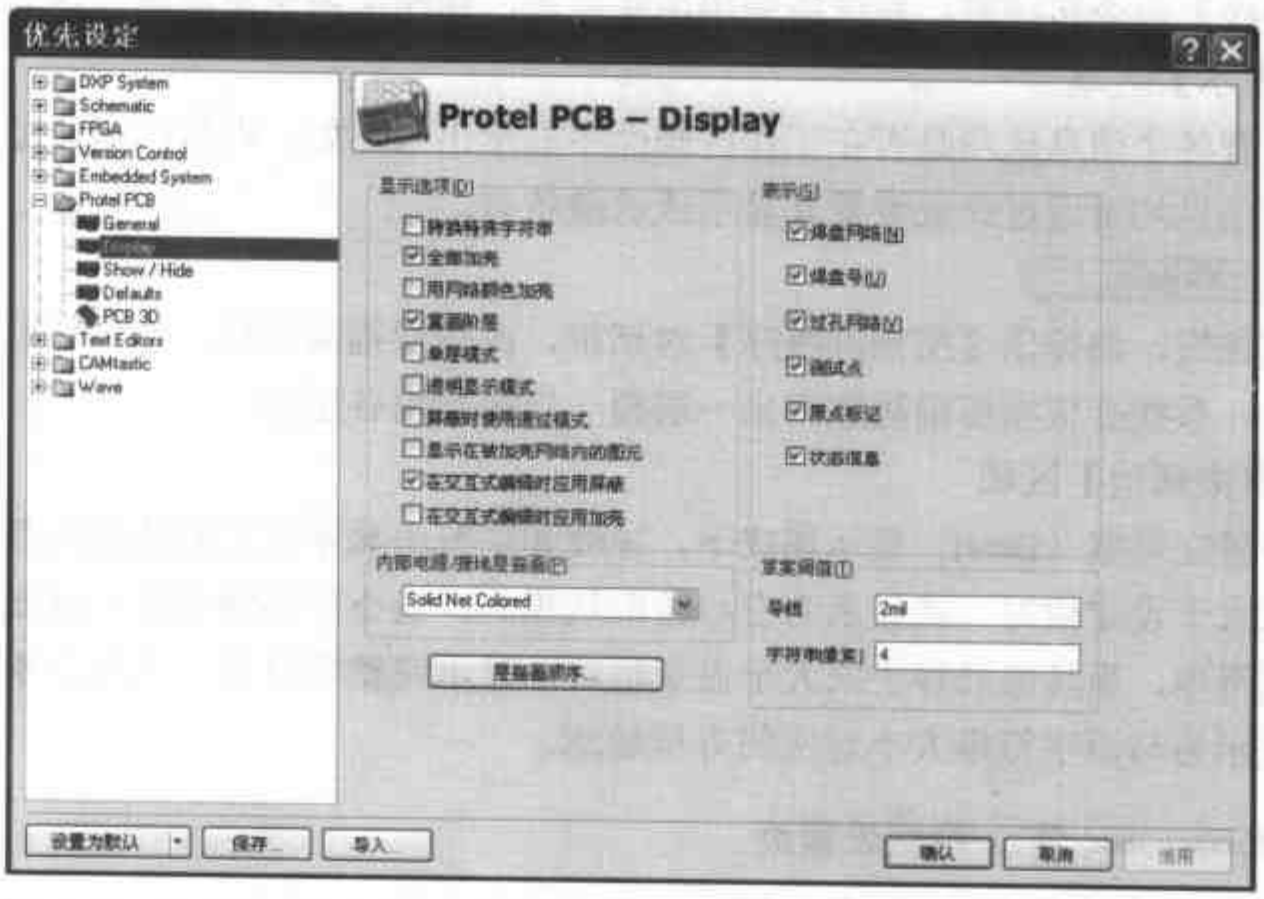


图 7-17　Display 设置页

- “用网络颜色加亮”：选中该选项时，当使用选择命令（【编辑】→【选择】→【网络】）选中特定网络时，将使用为该网络指定的加亮色彩加亮网络内图元；禁止该选项时，则使用默认的加亮色彩为图元加亮。
- “重画阶层”：选中该选项时，系统实时重新描画各层面图形，因而在更换层面时，系统能够自动刷新显示当前层面；该项禁止时，用户需要通过刷新操作（按 End 键刷新所有层面或者按 Alt＋End 键刷新当前层面）或画面缩放操作才能够使系统重新描画各层面图形。
- “单层模式”：选中该选项时，只显示画面的当前层，若当前层为信号层，则多层也被显示。
- “透明显示模式”：选中该选项时，将采用透明模式显示各图元。使用该选项要求电路板板层颜色设置为黑色，图纸隐藏。透明模式下，各层图元交叠时不会被完全覆盖，呈现透明的显示特性。
- “屏蔽时使用透过模式”：选中该选项，应用过滤器时，被屏蔽的图元就采用透明模式显示。
- “显示在被加亮网络内的图元”：单层模式下，选中该选项时，则被加亮网络内的隐藏层和当前层的图元都显示出来；禁止该选项时，只显示当前层上的同网络图元。在多层模式下，禁止和选中该项无差别。
- “在交互式编辑时应用屏蔽”：选中该选项时，在交互式编辑中，例如，在使用【交互式布线】命令布线时，系统将采用屏蔽模式，以突出本次操作相关的图元。
- “在交互式编辑时应用加亮”：选中该选项时，在交互式编辑时，例如，使用【交互

式布线】命令布线时，系统将采用加亮模式，使相关图元呈现高亮状态。

（2）【表示】区域

用于设置各个信息选项是否在工作区画面中显示出来，如：焊盘网络、过孔网络、测试点等标注信息均可通过此处设置其显示或隐藏状态。

（3）层描画顺序...

单击该按钮，将弹出【层描画顺序】对话框，改变层描画顺序。当 PCB 文件中显示多个层面时，系统会依据层描画顺序来一层叠一层地画出各层面。

（4）【草案阈值】区域

用于设置在草案（Draft）显示模式下，导线和字符串显示模式的临界限制值。当导线宽度等于或大于设定值时，就显示为空心轮廓线模式；当小于该阈值时，就显示为实心导线。对于字符串，当其像素等于或大于设置值时，显示完整字符串；当其像素小于设定阈值时，则显示为与该字符串大小对应的方框轮廓。

3. Show / Hide 显示/隐藏设置页

该页用于控制PCB工作区内的各种类型图元的显示/隐藏状态及显示模式等，如图7-18所示。

各种类型图元的显示模式共有 3 种。

- 【草案】模式：显示图元时，系统只画出其外形轮廓，该模式有利于加快系统画面刷新速度。
- 【最终】模式：完整显示图元。
- 【隐藏】模式：不显示该图元。

在<From Tos>区域内，单击 设定... 按钮，可以在弹出的【From To 显示设定】对话框中设置 From To 飞线和焊盘的显示模式，如图 7-19 所示。

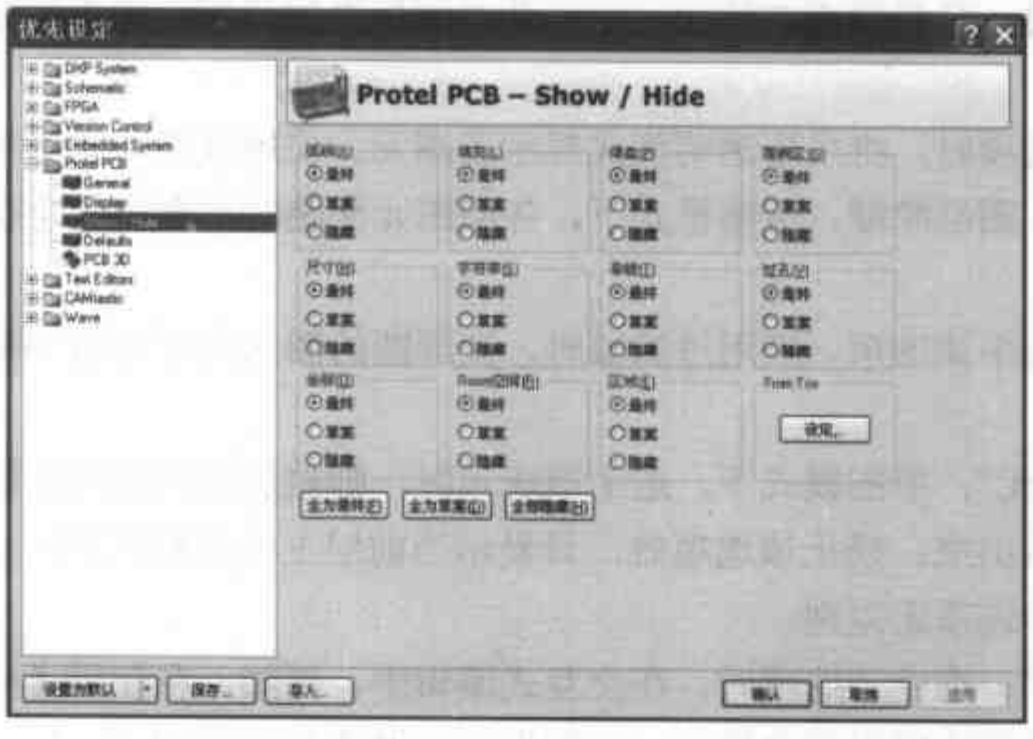


图 7-18　Show/Hide 设置页

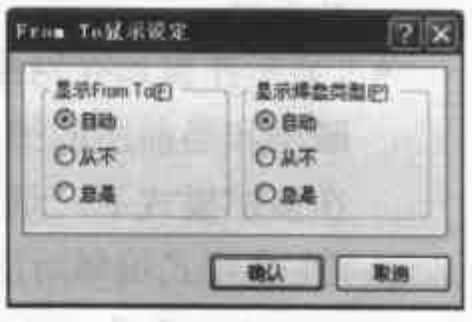


图 7-19　From To 显示设定

4. Defaults 设置页

用于设定 PCB 设计中用到的各个对象的默认值，如图 7-20 所示。

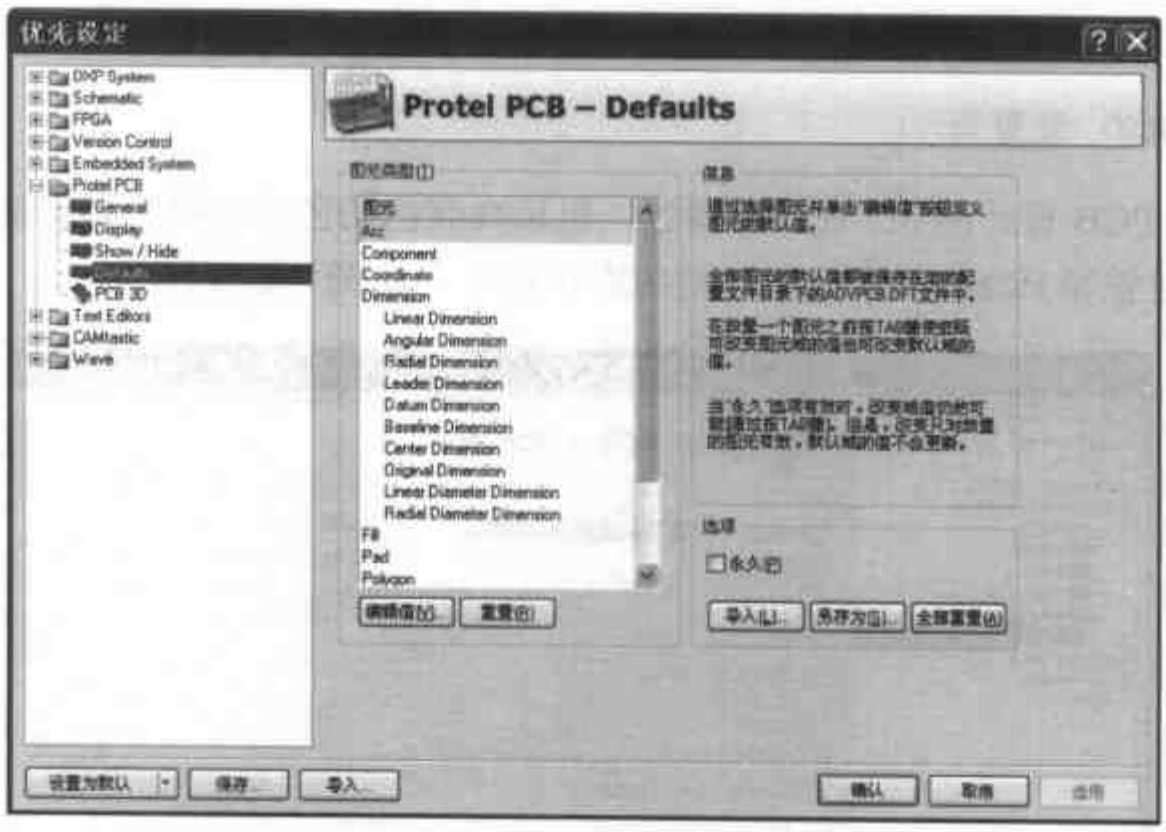


图 7-20　Defaults 设置页

- 【图元类型】栏：列出了所有可以编辑的图元对象选项。双击其中一种类型的图元，或者单击选择其中一项，再单击该栏下面的 编辑值(M)... 按钮，可以进入相应的属性对话框，在对话框中进行图元属性的修改。例如：我们双击图元 Coordinate，进入坐标属性对话框，如图 7-21 所示，点击其各项参数的蓝色数值可以进行修改。

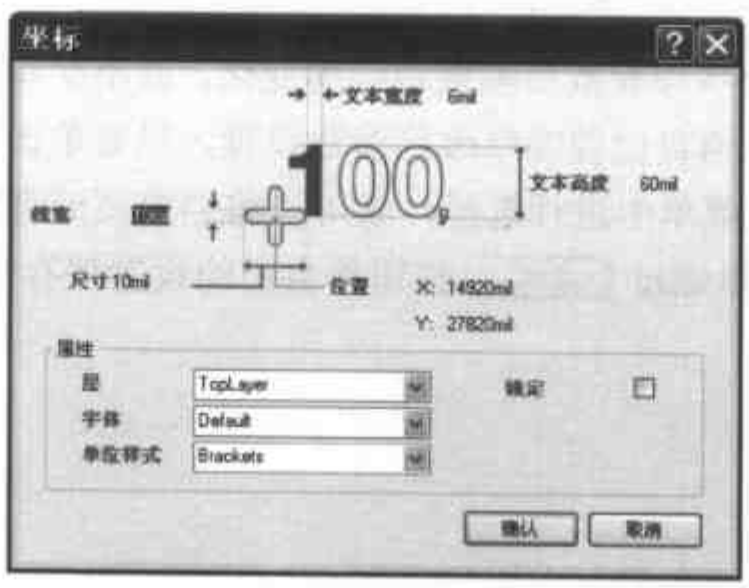


图 7-21　【坐标】属性对话框

- 单击 重置(R) 按钮，可以将当前选择图元的参数值重置为系统默认值。
- 单击 导入(L)... 按钮，可以将其他的参数配置文件导入，使之成为当前的系统参数值。
- 单击 另存为(S)... 按钮，可以将当前各个图元的参数配置以参数配置文件*.DFT 的格式保存起来，供以后调用。

- 单击 全部重置(A) 按钮，则将所有图元的参数值重置为系统默认值。
- 【永久】复选框：该项决定了在图元放置过程中进行的参数修改，是否影响到图元的默认值。选中该选项时，所做修改不影响默认值；若不选中，所做的参数修改将保存到图元的默认域，下次放置时，将以新的默认参数值放置。

5. PCB 3D 设置页

用于设定 PCB 设计的 3D 效果图参数，包括高亮色的色彩选择、打印质量设置、PCB 3D 文档生成设置和 PCB 3D 模拟所用到的库设置等，如图 7-22 所示。



图 7-22　PCB 3D 设置页

用户可自行尝试修改各项参数后观察系统的变化，而不必担心参数修改错误后会导致设计上的障碍。如果想取消自己曾经修改的参数设置，只要单击优先设定对话框左下角的 设置为默认 按钮，在下拉菜单中进行选择，就可以将当前页或者所有参数设置恢复到原来的默认值了。另外，还可以通过 保存... 按钮将自己的设置保存起来，以后通过 导入... 按钮调入使用。

7.2.3　菜单简介

1. 菜单栏

在 PCB 设计环境中，菜单栏如图 7-23 所示。在 PCB 设计的过程中，各项操作可通过使用菜单栏中相应的菜单命令来完成，各项菜单中的具体命令我们将在以后的 PCB 布线过程中详细介绍。



图 7-23　主菜单栏

2. 工具栏

工具栏中以图标按钮的形式列出了常用菜单命令的快捷方式，用户可根据需要对工具栏中包含的命令项进行选择，对摆放位置进行调整等。如图 7-24 所示，为该项目当前的部分工具栏状态。

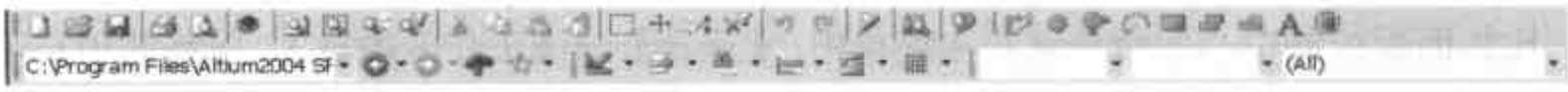


图 7-24　主工具栏

将各个工具栏用鼠标拖动到工作区内，即可看到每个工具栏的名字。下面简单介绍一下部分工具栏功能。

- 【PCB 标准】工具栏：如图 7-25 所示，与原理图编辑器中的标准工具栏相同，提供了常用的文档编辑操作按钮。



图 7-25　PCB 标准工具栏

- 【实用工具】工具栏：如图 7-26 所示，该工具栏中每个按钮都另有下拉工具栏，分别提供不同类型的绘图工具，包括在 PCB 中设计中将要用到的实用工具、调准工具、查找选择、放置尺寸、放置 ROOM 空间、网格设置等子工具栏。
- 【配线】工具栏：如图 7-27 所示，提供了 PCB 布线的常用图元放置命令。



图 7-26　实用工具



图 7-27　配线工具栏

- 【过滤器】工具栏：如图 7-28 所示，使用该工具栏，根据网络、元件号或者属性等过滤参数，使符合参数设置的图元在工作区内高亮显示，而其他不符合的部分则变暗。明暗的对比程度和亮度可以通过工作区右下角的 屏蔽程度 按钮进行设置。



图 7-28　过滤器工具栏

- 【导航】工具栏：如图 7-29 所示，通过这些按钮可以实现在不同界面之间的快速跳转。



图 7-29　导航工具栏

3. 面板控制中心【Panel Control】

在编辑器的右下角，有一个如图 7-30 所示的控制栏，我们称做面板控制中心。单击该控

制中心内的各个面板标签，可以使其对应的控制面板在编辑器的左右两侧空间显现或者隐藏。



图 7-30　面板控制中心

PCB 编辑环境内的所有快捷菜单、工具栏都可以在主菜单栏内找到其对应的控制命令。比如面板控制中心的命令就在主菜单中：【查看】→【工作区面板】。熟练的用户可以通过主菜单中的【DXP】→【用户自定义】命令，在弹出的【Customizing PCB Editor】对话框中设置主菜单和工具栏的排列组合，设置个性化的编辑器界面。初学者建议使用默认菜单和工具栏设置。

4．面板（Panels）

PCB 编辑器中包含多个控制面板，如文件面板【Files】、工程面板【Projects】、PCB 面板【PCB】、导航器面板【Navigator】，等等。如前面的图 7-14 中所示，在工作区左侧就显示了工程管理面板【Projects】。

单击其下的面板标签可以选择打开其他的面板，关闭面板则通过上面讲到的面板控制中心实施，也可以直接在面板标签上单击右键，执行【Close】命令即可。各个面板的功能如下。

（1）【Files】（文件）面板

如图 7-31 所示，包括了【打开文档】、【打开项目】、【新建】、【根据存在文件新建】、【根据模板新建】5 个子菜单。单击其右侧的 按钮可以将子菜单展开，单击 按钮收回子菜单。文件面板用于打开和新建各种类型的文件或者项目等，其具体使用在第 2 章中我们已经介绍过了，这里不再赘述。

（2）【Projects】（项目）面板

如图 7-32 所示，其使用请参见本书 2.1 节。



图 7-31　【Files】面板



图 7-32　【Projects】面板



图 7-33　【PCB】面板

（3）【PCB】面板

这是 PCB 设计环境中独有的一个面板，如图 7-33 所示。使用 PCB 面板可以按网络、元件或者规则等各类参数为依据，浏览当前设计文件内的具体细节，还可以进入【From-To】编辑器和分离内电层【Flit Plane】编辑器。通过选择网络、器件、规则等参数，使要寻找的图元在工作区内高亮显示，便于编辑修改。该面板包括 5 栏内容和几个操作按钮及选择项，其具体功能如下。

- Components：该栏为面板模式选择参数。用户可以通过选择下拉菜单中的选项，决定是进入浏览模式还是编辑器模式。参数包括 Nets、Components、Rules、From-To Editor、Split Plane Editor 等几项，选择前 3 项则进入浏览模式，选择后 2 项则分别进入相应编辑器。
- 第 2 栏是在第 1 栏内选择参数的基础上再次分类，如图 7-34 所示，各个选择参数具有不同的分类数目。视图上，栏目的高度可依据需要调整，只需要将鼠标放到各栏之间的交界处，待鼠标符号变成可拖动的符号时，单击拖动即可。



图 7-34　各类参数

- 第 3 栏是**符合**第 1、2 栏参数标准的所有图元的代号，依此类推，第 4 栏即符合前 3 栏参数标准的图元。
- 第 5 栏是取景框，显示了当前工作区内的图形在整个 PCB 板上所处的位置，如图 7-35 所示。取景框**可以**随意移动，也可以放大缩小。

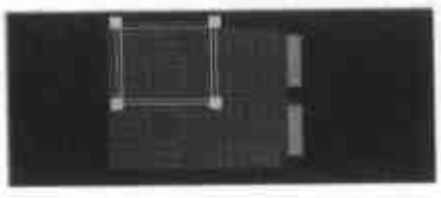


图 7-35　取景框

- ☑屏蔽(M) ☐选择(S) ☑缩放(Z) ☑清除现有的(C)：该栏内的复选框用于对过滤后得到的图元显示模式进行控制。

【屏蔽】：选中该复选框时，符合参数的图元将高亮显示，其他被滤掉的元件则变暗。滤掉的图元不能被选择编辑，该选项在 From-To 编辑器模式下不可用。

【选择】：该项决定符合参数的图元是否在高亮的同时被选中。注意该选项在 From-To 编辑器模式下不可用。

【缩放】：决定工作区的取景是否随着选中的图元区域的大小进行缩放，从而使选中图元充满整个工作区。

【清除现有的】：选中该复选框时，每次点取选中新图元时，上次选中的图元就退出高亮状态；该项不选时，则每次点取的图元在下一图元选中时，仍然保持高亮

状态，依次累积。

- 应用：在更改参数或者复选框之后，单击该按钮可以刷新显示。
- 清除：单击该按钮，可以清除选中图元，使其退出高亮状态。
- 放大：单击该按钮后，将鼠标移动到工作区内，将出现放大图框，图框区域内的图元可以在取景框内得到放大显示。

（4）【Filter】（过滤器）面板

允许用户通过建立逻辑序列来生成个人需要的过滤器。自定义的过滤器可以应用于当前文件或者元件，也可以应用于所有打开的文件或者库文件。通过它，可以准确、高效地选择、编辑多个对象，具体用法在前面章节中已经介绍了，这里不再重复。

7.2.4 坐标系统

PCB 编辑器的坐标系统是 PCB 布局、元件放置、布线的重要依据。元件或导线等图元放置后，其属性对话框中会显示出坐标值，该坐标值就是图元基点到坐标原点的距离值，系统默认的坐标原点在编辑器工作区的左下角，空闲状态下，鼠标所在点的坐标值在状态栏中显示。要使能状态栏显示，在主菜单中选择【查看】→【状态栏】，使其置于“√”状态即可。

在实际电路设计中，用户可以根据需要重新设定坐标原点，改变参考原点的位置后，可以使图纸上各个图元的坐标值随之改变。具体操作步骤如下。

1 在主菜单中选择【编辑】→【原点】→【设定】；或者在实用工具栏内的实用工具下拉菜单内单击 按钮，即可进入参考原点设定状态，此时，光标变成十字形。

2 在工作区内选择要作为参考原点的位置，单击鼠标或者按回车键确定。

3 移动鼠标，状态栏中显示出新的相对于参考原点的坐标值，表明参考原点设定成功。

要取消自行设定的参考原点，执行菜单命令【编辑】→【原点】→【重置】，即可将坐标原点恢复到工作区的左下角。

另外，在 DXP 的 PCB 设计环境中，提供了两种尺寸标准：公制和英制，其单位分别是 mm 和 mil，二者的转换关系为 1 英寸＝1000mil＝25.4mm。在设计中，用户可以根据需要随时在公制和英制之间进行切换，切换方法为：在主菜单中选择【查看】→【切换单位】或者按快捷键 Q。

7.3 利用 PCB 板向导创建一个 PCB 文件

前面我们借助于 DXP 的示例文件认识了 PCB 设计环境，接下来，我们就来建立自己的 PCB 文件。

Protel DXP 2004 SP2 提供了 PCB 板向导，以帮助用户在向导的指引下建立 PCB 文件，可以大大减少用户的工作量。尤其是在设计一些通用的标准接口板时，通过 PCB 板向导，可以完成外形、板层、接口等各项基本设置，十分便利。

【例 7-1】　用 PCB 板向导来创建 PCB 文件

1 打开 PCB 板向导。在主菜单【查看】的下拉菜单中单击带有 标志的【DXP 主页】，在主页画面中【Pick a task】一栏内选择任务【Printed Circuit Board Design】，进入 PCB 设计页面，如图 7-36 所示。单击【PCB Documents】一栏最下面的【PCB Document Wizard】，即可弹出 PCB 向导。



采用下面的方法也可以打开 PCB 板向导：在主菜单中单击【查看】→【工作区面板】→【System】→【Files】，打开【Files】面板，如图 7-37 所示。在【Files】面板的【根据模板新建】一栏内单击【PCB Board Wizard】，即可弹出 PCB 板向导，提示用户已进入 Protel DXP 2004 新建电路板向导，如图 7-38 所示。

2 单击 下一步(N)> 按钮，进入选择 PCB 板单位画面，如图 7-39 所示。选择要采用的 PCB 长度单位，后面的设定将都以此单位为准。这里我们选用英制。



图 7-36　PCB 设计页面

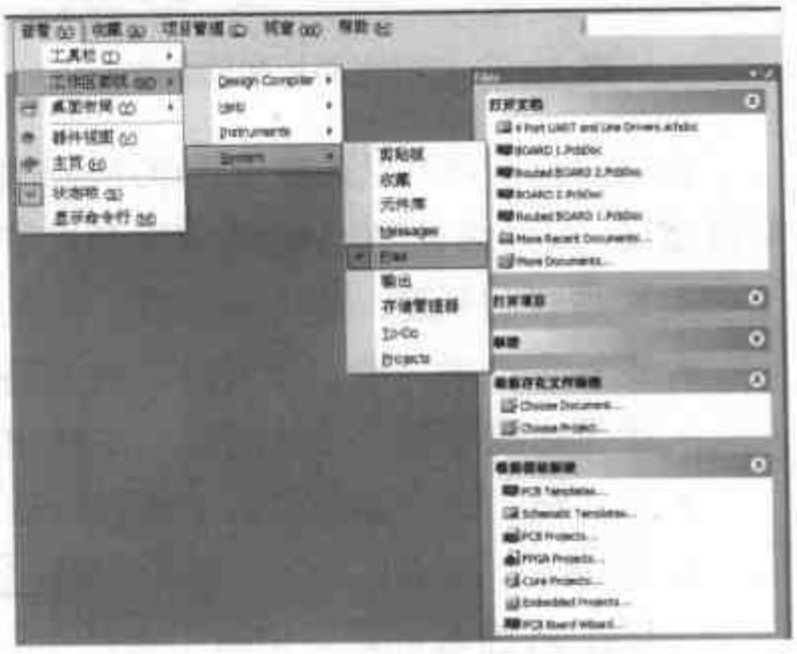


图 7-37　打开【Files】面板



图 7-38　进入 PCB 板向导

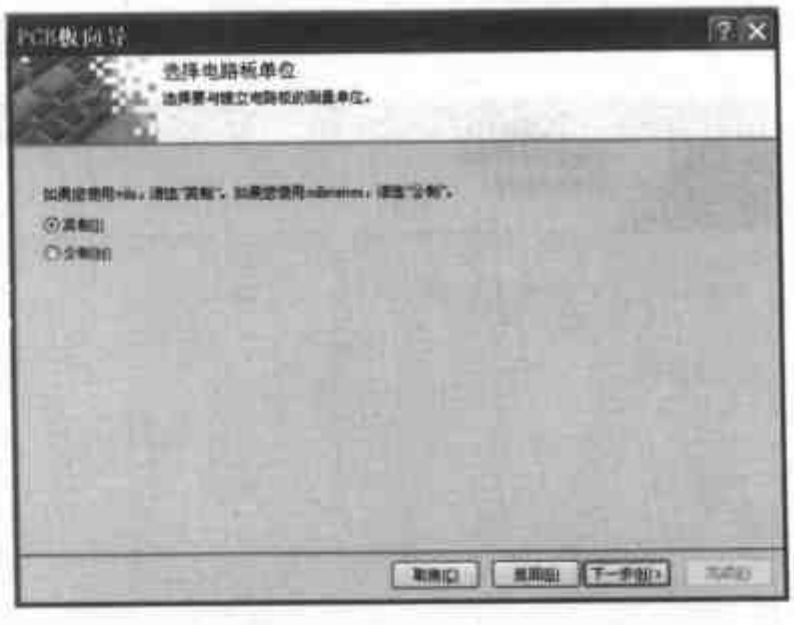


图 7-39　选择电路板单位

3 单击 下一步(N)> 按钮，进入选择电路板配置文件画面，如图 7-40 所示。

DXP 系统提供了一些标准电路板的标准配置文件，以方便用户选用。单击其中的一项，在画面右侧可以预览该配置文件的 PCB 板外观。在这里我们自行定义 PCB 规格，故选择自定义【Custom】选项。

4 单击 下一步(N)> 按钮，进入选择电路板详情画面，如图 7-41 所示。

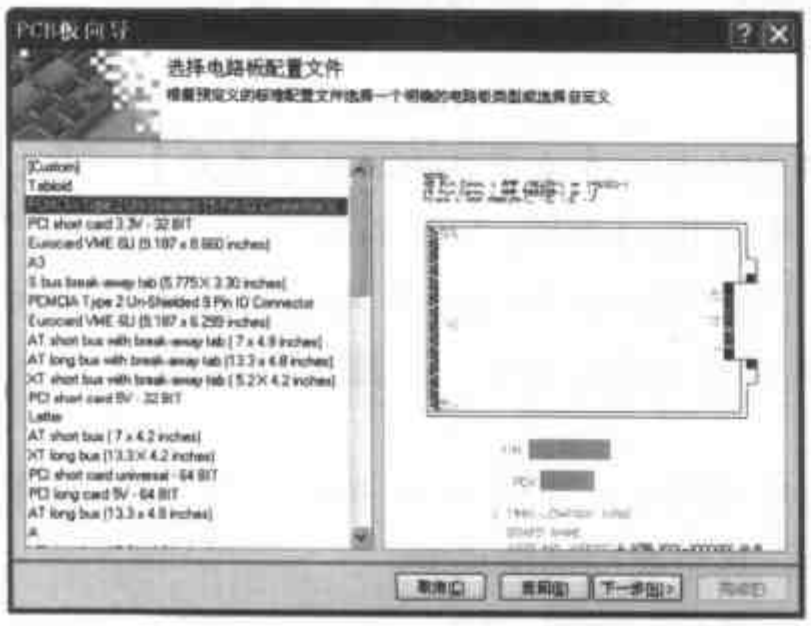


图 7-40 选择电路板配置文件



图 7-41 选择电路板详情

在该对话框内可以选择设置电路板轮廓形状、电路板尺寸、尺寸标注放置的层面、边界导线宽度、尺寸线宽度、禁止布线区与板子边沿的距离等。右下部中各个复选项的含义如下。

- 标题栏和刻度：选中该项时，将在 PCB 图纸上添加标题栏和刻度栏。
- 图标字符串：选中该项时，在 PCB 板上加上.Lengend 特殊字符串。.Lengend 特殊字符串放置在钻孔视图层，在 PCB 文件输出时会自动转换成钻孔列表信息。
- 尺寸线：选中该项时，工作区内显示 PCB 板的尺寸线。
- 角切除：选中该项时，单击 下一步(N)> 按钮进入角切除画面，根据特殊板形要求，可以在 PCB 板的四角切除指定尺寸的方形板角，如图 7-42 所示。
- 内部切除：选中该项时，单击 下一步(N)> 按钮进入内部切除画面，根据特殊板形要求，可以在 PCB 板的内部切除指定尺寸的方形板块，如图 7-43 所示。

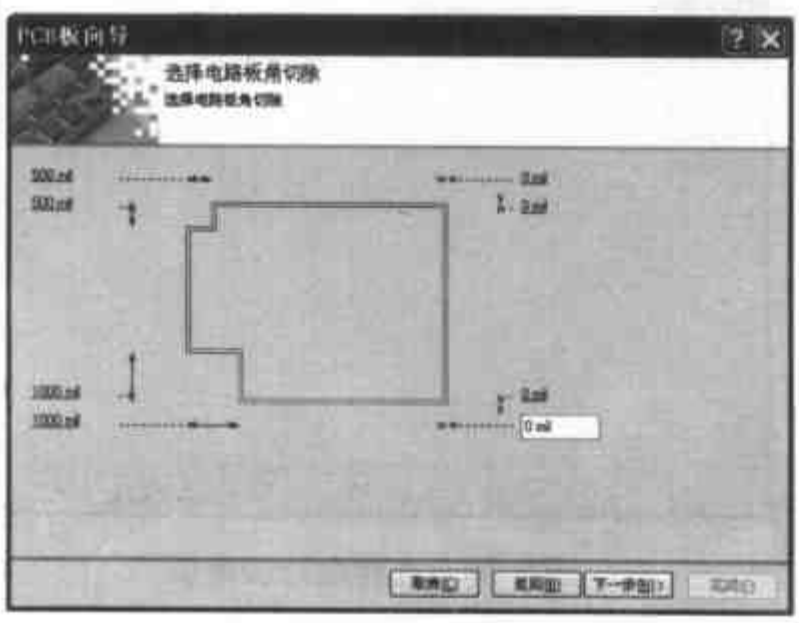


图 7-42 设置角切除

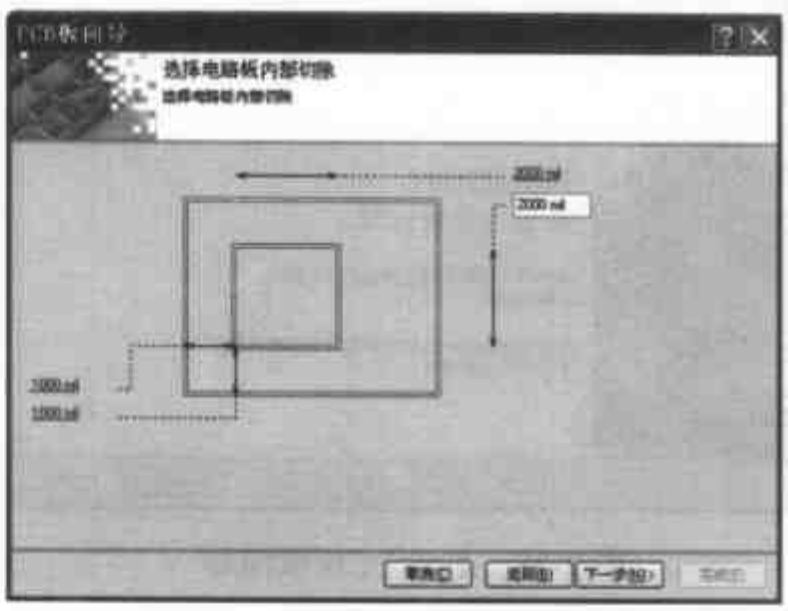


图 7-43 设置内部切除

这里我们使用默认参数进入下一步。

5 单击 下一步(N)> 按钮，进入选择电路板层画面，分别设定信号层和内电层的层数，如图 7-44 所示。这里我们分别设定为 2 层。

6 单击 下一步(N)> 按钮，进入选择过孔画面，选择过孔类型，如图 7-45 所示。这里我们选择通孔。

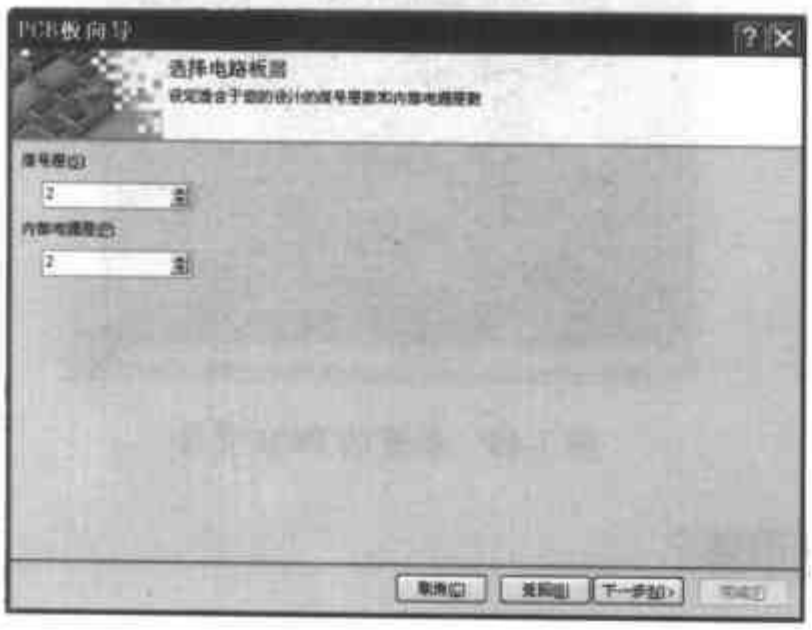


图 7-44　选择电路板层

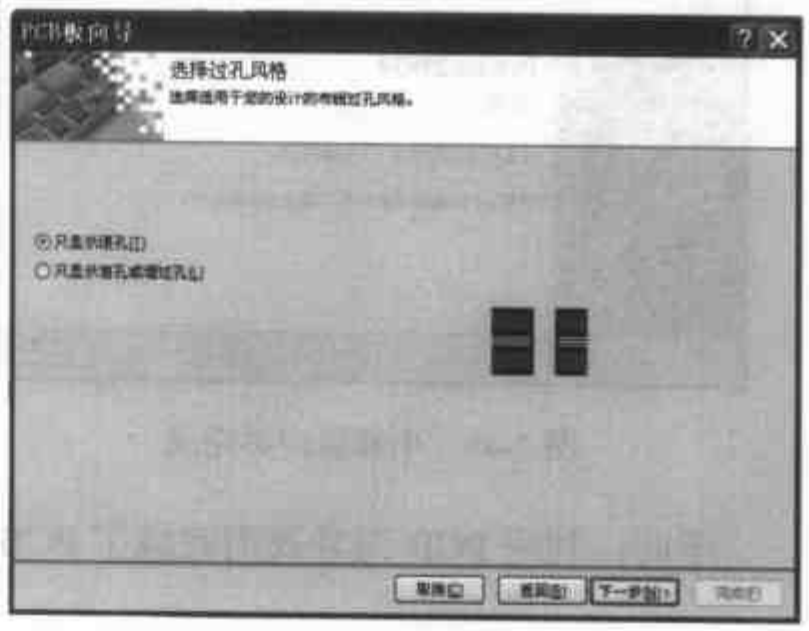


图 7-45　选择过孔风格

7 单击 下一步(N)> 按钮，进入选择元件和布线逻辑画面，如图 7-46 所示。这里我们选择表面贴装元件，不将元件放在两面。

该页用于确定电路板选用的器件是以表贴元件为主还是通孔元件为主，以及是否要将元件放置在电路板的两面。

8 单击 下一步(N)> 按钮，进入选择默认导线和过孔尺寸画面，如图 7-47 所示。用于选择新电路板的最小导线尺寸、过孔尺寸及导线之间的间距。这里我们使用默认设置。

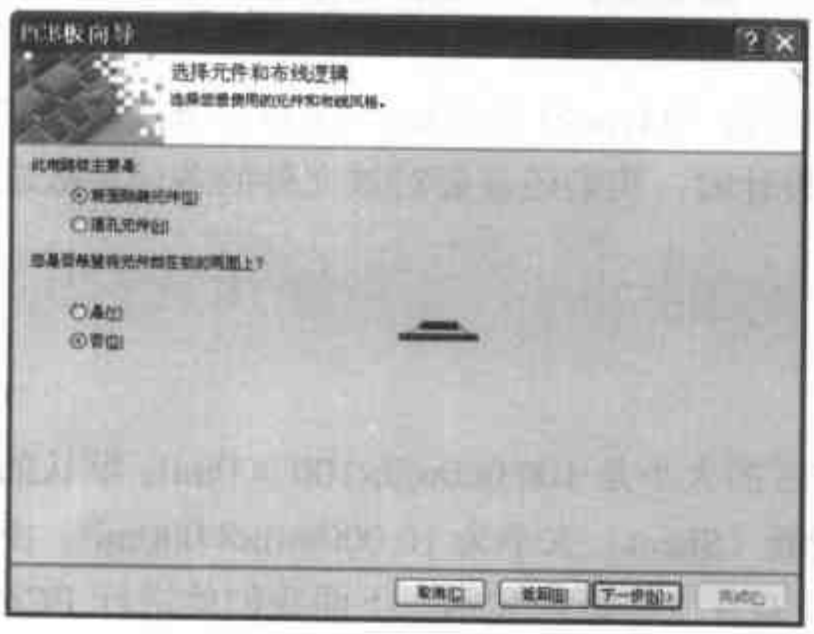


图 7-46　选择元件和布线逻辑



图 7-47　选择默认导线和过孔尺寸

9 单击 下一步(N)> 按钮，进入电路板向导完成画面，如图 7-48 所示。

10 单击 完成(F) 按钮，系统根据前面的设置已经生成了一个默认名为“PCB1.

PcbDoc”的文件，同时进入了 PCB 编辑环境中，在工作区内显示了 PCB1 板形轮廓，如图 7-49 所示。



图 7-48　电路板向导完成

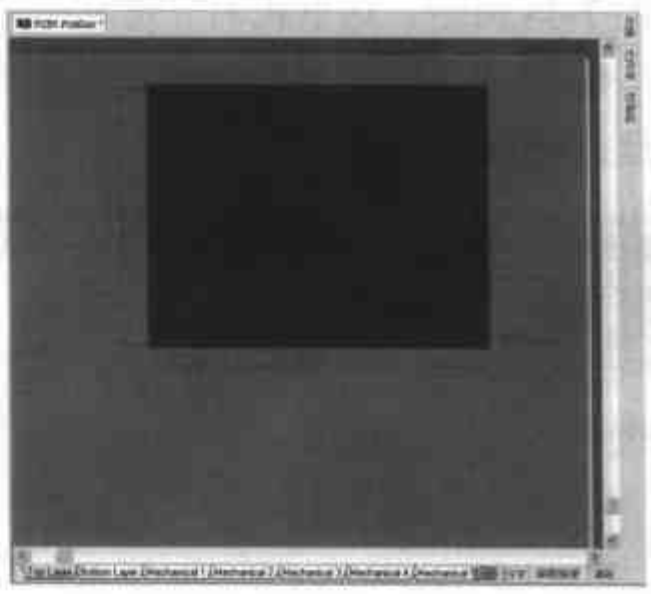


图 7-49　新建的 PCB 文件

至此，利用 PCB 向导我们完成了 PCB 文件的建立。

7.4　使用菜单命令创建 PCB 文件

要使用菜单命令创建一个完整的 PCB 文件，需要用户自行设置 PCB 板的各项参数。首先我们新建一个空白的 PCB 文档，可以采用以下几种方式建立新文件。

- 在【Files】面板中【新建】一栏，单击【PCB File】一项；
- 在主菜单中选择【文件】→【新建】→【PCB 文件】；
- 在主页中【Pick a Task】一栏里选择【Printed Circuit Board Design】，进入 Printed Circuit Board Design 页面后，在【PCB Document】一栏内选择【New Blank PCB Document】。

建立了新的 PCB 文件后，我们把它以文件名为“Mypcb1.PcbDoc”保存起来。新建文件的各项参数均保持着系统默认值，进行具体设计时，我们还需要对该文件的各项参数进行如下设置。

7.4.1　环境参数设置

在上面新建的空白 PCB 文件中，整个工作区的大小是 100 000mil×100 000mil；默认的 PCB 板图大小是 6 000mil×4 000mil；默认的图纸（Sheet）大小为 10 000mil×8 000mil。由于没有在 PCB 板选项中使能图纸显示，故而没有在工作区内显示。下面我们就进行 PCB 板的选择项设置。

执行菜单命令【设计】→【PCB 板选项】；或者在工作区内单击鼠标右键，在弹出菜单中执行【选择项】→【PCB 板选择项】，则系统会弹出如图 7-50 所示的 PCB 板选择项对话框。

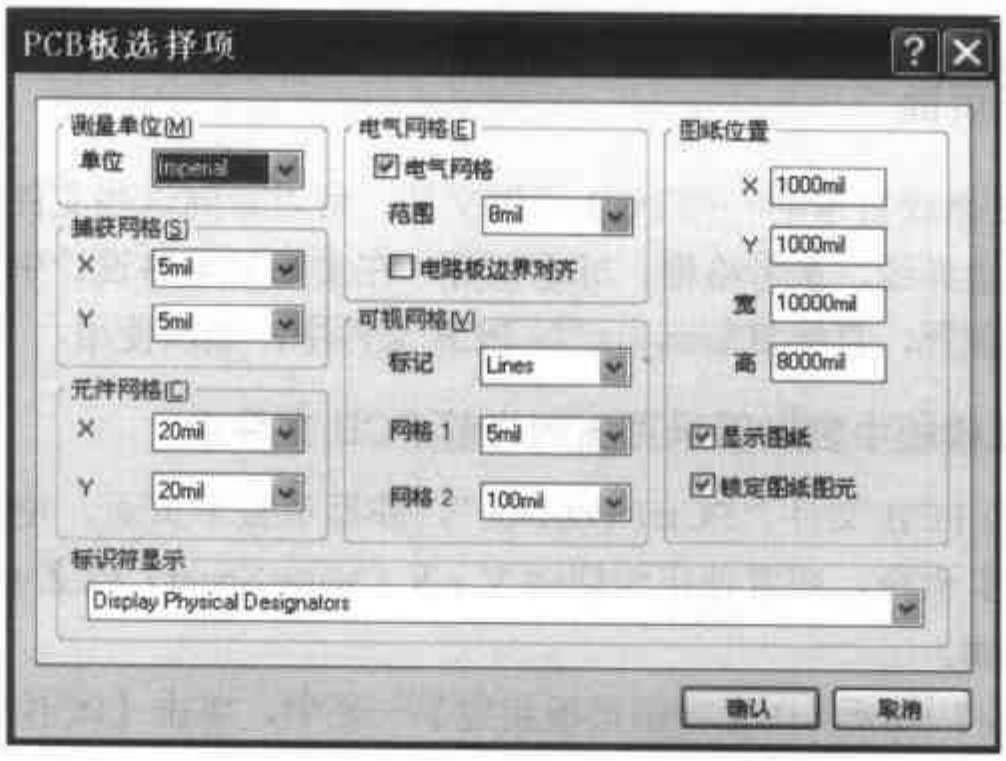


图 7-50 【PCB 板选择项】对话框

该对话框用于设置一些基本的环境参数，其作用范围就是当前的 PCB 文件，每一 PCB 文件应具有各自独立的 PCB 板选择项设置，各设置项的含义如下。

- 测量单位：选择设计中使用的测量单位。

有公制（Metric）和英制（Imperial）两项可选。我们常用的元器件其封装多为英制，例如双列直插器件，其引脚间距正好是 100mil，其宽度通常为 300mil 或 600mil；一些表面贴装引脚间距通常为整数个 mil，如 50mil，因此为了布局布线上的方便，一般我们选用英制。

- 捕获网格：设定鼠标在空闲和命令状态下，移动的基本单位。在布线不过细的情况下，我们可以都设为 10mil 或者 5mil，需要时，可以随时调整。
- 元件网格：在元件放置和移动过程中，光标带动元件移动的基本单位。选择合适的元件网格，可以使元件排列更加容易、整齐。一般可以设为 20mil。
- 电气网格：选中该项时，可以在【范围】栏内设置电气网格捕捉范围，例如 8mil。电气网格捕捉的作用是使电气图元相互连接时能够自动捕捉到电气节点上。在编辑状态下，电气网格会优先于捕获网格被使用。
- 可视网格：设定 PCB 板视图中可视网格的类型和大小。

可视网格是编辑器绘图区域内作为视觉参考的网线，系统提供了点阵式和直线式两种网格类型，并可自定义网格大小。网格 1 和网格 2 设置成不同的大小，使得视图缩放中能够得到不同的网格参考。

- 图纸位置：设定图纸的起始坐标、宽度和高度。选中【显示图纸】复选框时，在工作区内将显示图纸页面。选中【锁定图纸图元】复选框时，将锁定图纸图元。
- 标识符显示：选择在文件中显示物理标识符还是逻辑标识符。该选项应用于多通道设计过程中。

另外，图纸大小（宽、高）也可以在该对话框内进行修改设置。

7.4.2 设定图纸页面

我们打开 DXP 系统自带的一些 PCB 示例文件，可以看到这些文件一般都采用了白色的图纸页面，带有边界线、参考格栅、标题框等。在实际的电路设计中，我们可以将这些文件中的图纸页面设置，直接复制到自己的 PCB 文件中，加以使用。

【例 7-2】 从模板中复制图纸页面到当前 PCB 文件中

1 打开新建的 PCB 文件“PCB1.PcbDoc”，并显示整个页面。使用主菜单中的【查看】→【整张图纸】命令，或者使用快捷键 V + S（View Sheet）或 Z + S（Zoom Sheet），使视图包含整个页面。

2 打开【Files】面板，在【根据模板新建】一栏中，单击【PCB Template】，弹出选择打开文件对话框，如图 7-51 所示。

在已有的模板文件中，我们可以选择适合自己的 PCB 设计的模板。在这里我们选择了“A3.pcbdoc”，单击 打开(O) 按钮，打开模板文件，模板以新的 PCB 文件的形式打开，并被系统自动命名为“PCB*.PcbDoc”。

3 在模板文件中全选（按 Ctrl＋A 键）并拷贝（按 Ctrl＋C 键）全部内容到剪贴板。

4 此时，光标变成十字形标，在图纸页面上点取一点作为拷贝粘贴的参考点。关掉模板文件“PCB*.PcbDoc”，不要保存改动。



图 7-51 选择模板文件

5 打开自己的 PCB 设计文件“PCB1.PcbDoc”，执行菜单命令【编辑】→【粘贴】或者用快捷键 Ctrl＋V，粘贴新的页面到该文件中。新页面的内容将被放置到机械层 16（Mechanical 16）上，但此时并不可见。

6 在主菜单上选择【设计】→【PCB 板层和颜色】，弹出【板层和颜色】对话框，在其中的机械层一栏中，新增了机械层 16，将【表示】和【链接到图纸】分别置为有效，如

图 7-52 所示。

机械层(M)	颜色	表示	有效	信号层模式	链接到图纸
Mechanical 1		☑	☑	☐	☐
Mechanical 16		☑	☑	☐	☑

图 7-52　显示机械层 16 并链接到图纸

至此，如果我们使用 V +S 或 Z + S 键重新观察图纸，可以看见新的页面格式已经启用了。通过点选机械层 16 的标签，我们还可以修改标题栏的内容，添加或者删除其中的图元，修改文字内容，等等。

7.4.3　图层堆栈管理器

完成 PCB 文件的基本参数设置后，还要根据需要进行 PCB 板层设置。

在新建的“Mypcb1.PcbDoc”文件界面中，PCB 设计工作区下面显示了如图 7-53 所示的板层标签。在设计过程中点击其中的标签可以激活相应的板层，置为当前层。从板层标签可以看出，我们所建立的 PCB 文件还只是双面板结构。

Top Layer | Bottom Layer | Mechanical 1 | Mechanical 16 | Top Overlay | Keep-Out Layer | Multi-Layer

图 7-53　板层标签

要调整 PCB 板层结构，需要通过图层堆栈管理器来完成，具体操作如下。

1　执行菜单命令【设计】→【层堆栈管理器】；或者，在工作区内单击鼠标右键，在弹出的菜单中执行【选择项】→【层堆栈管理器】，即可弹出如图 7-54 所示的图层堆栈管理器对话框。

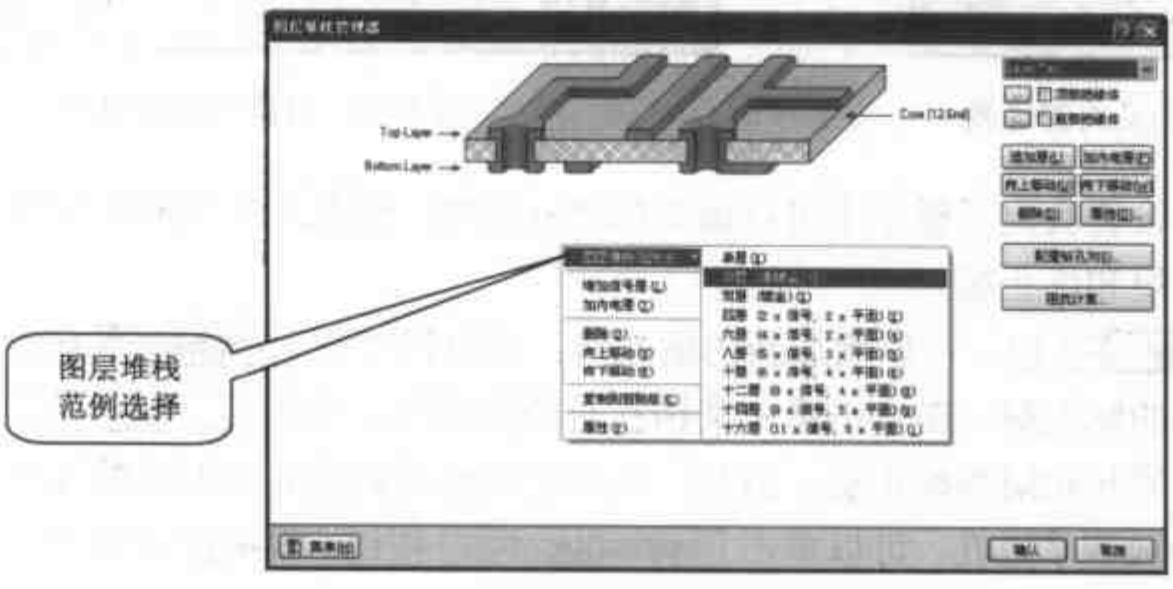


图 7-54　图层堆栈管理器

单击图层堆栈管理器左下角的 菜单(M) 按钮，会弹出一个上拉菜单。该菜单和右键菜单，以及管理器右侧的按钮栏具有基本相同的功能，用户可以根据个人习惯选用。

2　单击 菜单(M) 按钮，在弹出的菜单中选择【图层堆栈范例】，会看到 DXP 提供的一

些标准图层堆栈，如图 7-54 所示。

用户可以根据需要选择其中的选项，点击得到相应的图层堆栈，并在图层堆栈管理器上方显示该层堆栈的示意图。

如果图层堆栈管理器所提供的图层堆栈不能满足设计需要，用户还可以通过图层堆栈管理器中的菜单命令或者相应的按钮来自行定义图层堆栈。

- 追加层(L)：在 PCB 板中添加信号层，添加前需要先选中某层，增加的层位于其下，对于底层，则在其上添加新层。
- 加内电层(P)：在 PCB 板中添加电源层，操作同上。
- 删除(D)：删除所选的层。
- 属性(O)...：选中某层后，单击该按钮设置属性。
- 向上移动(U)：将所选的层向上移动一层。
- 向下移动(W)：将所选的层向下移动一层。
- 配置钻孔对(I)...：单击该按钮，则进入钻孔对管理器，如图 7-55 所示。



图 7-55　钻孔对管理器



图 7-56　阻抗公式编辑器

钻孔对的设置决定了板子上可以添加的钻孔类型。钻孔对中的起始层和终止层就对应着钻孔的起始层和终止层。

单击 追加(A)... 按钮，可以增加新的钻孔对；也可以单击 从图层堆栈建立匹配对(C) 按钮来建立图层堆栈所支持的钻孔对。在单击选中某钻孔对的情况下，单击 钻孔对属性... 按钮，可以修改该钻孔对的起始层和终止层。但是，从顶层到底层的过孔匹配对的属性不可修改；若 PCB 图上已经放置了过孔，可以单击 从使用的过孔建立匹配对 按钮，根据已放置的过孔的属性来建立钻孔对。设置好钻孔对后，单击 确认 按钮，退出钻孔对管理器。

- 阻抗计算...：单击该按钮，则进入阻抗公式编辑器中，如图 7-56 所示。

在该编辑器中，用户根据导线宽度、高度、距离电源层的距离等参数来计算 PCB 板的阻抗，计算公式可以根据不同的设计进行修改。单击 帮助器... 按钮，进入公式编辑帮助器，就可以修改阻抗计算公式了。

- ... ☑顶部绝缘体 ：选中复选框，则在顶层外部加绝缘体，单击 ... 可以设置属性。
- ... ☑底部绝缘体 ：选中复选框，则在底层外部加绝缘体，单击 ... 可以设置属性。

3 设定好层面后，就要对各个层面的属性进行具体设置了。点选指向各层面的标识，单击 属性(D)... 按钮，即可弹出层设置对话框，如图 7-57 所示。不同类型层面属性设置选项有所不同。



内电层属性设置



绝缘层属性设置

图 7-57　层属性设置对话框

4 层属性设置完毕后，单击图层堆栈管理器的 确认 按钮，保存设置，退出管理器。回到设计工作区，可以看到，工作区下边的图层标签显示了当前设计文件的有效层面。



细心的用户可能已经发现，图层标签显示的层面并不是所有的设置图层。其实，各个图层的显示控制并不在堆栈管理器内，而是在【PCB 板层次颜色】设置对话框内，稍后我们就会介绍。

7.4.4　设置工作层面颜色

PCB 编辑器内显示的各个板层具有不同的颜色，以便于区分。用户可以根据个人习惯进行设定，并且可以决定该层面是否在编辑器内显示出来。下面我们就来进行 PCB 板层颜色的设置，首先打开【板层和颜色】对话框，可采用以下 3 种方式。

- 执行菜单命令【设计】→【PCB 板层和颜色】;
- 在工作区单击鼠标右键，在弹出菜单中选择【选择项】→【PCB 板层和颜色】;
- 按快捷键 L。

所弹出的【板层和颜色】对话框如图 7-58 所示。

该对话框包括层面颜色设置和系统颜色设置两个部分。

在层面颜色设置栏中，有【只显示图层堆栈中的层】、【只显示图层堆栈中的层面】和【只显示有效的机械层】3 个复选框，它们分别对应其上方的信号层、内电层和机械层。这 3 个复选框，决定了在板层和颜色对话框中显示全部的层面，还是只显示图层堆栈中设置的有效层面。一般地，我们为使对话框简洁明了，都选中第 3 项，只显示有效层面，对未用层面可以忽略其颜色设置。



图 7-58 【板层和颜色】对话框

在各个设置区域内，【颜色】栏用于设定对应层面和系统的显示颜色；【显示】复选框用于决定此层是否在 PCB 编辑器内显示。如果要修改某层的颜色或系统的颜色，单击其对应的【颜色】栏内的色条，即可在弹出的【选择颜色】对话框中进行修改，如图 7-59 所示。

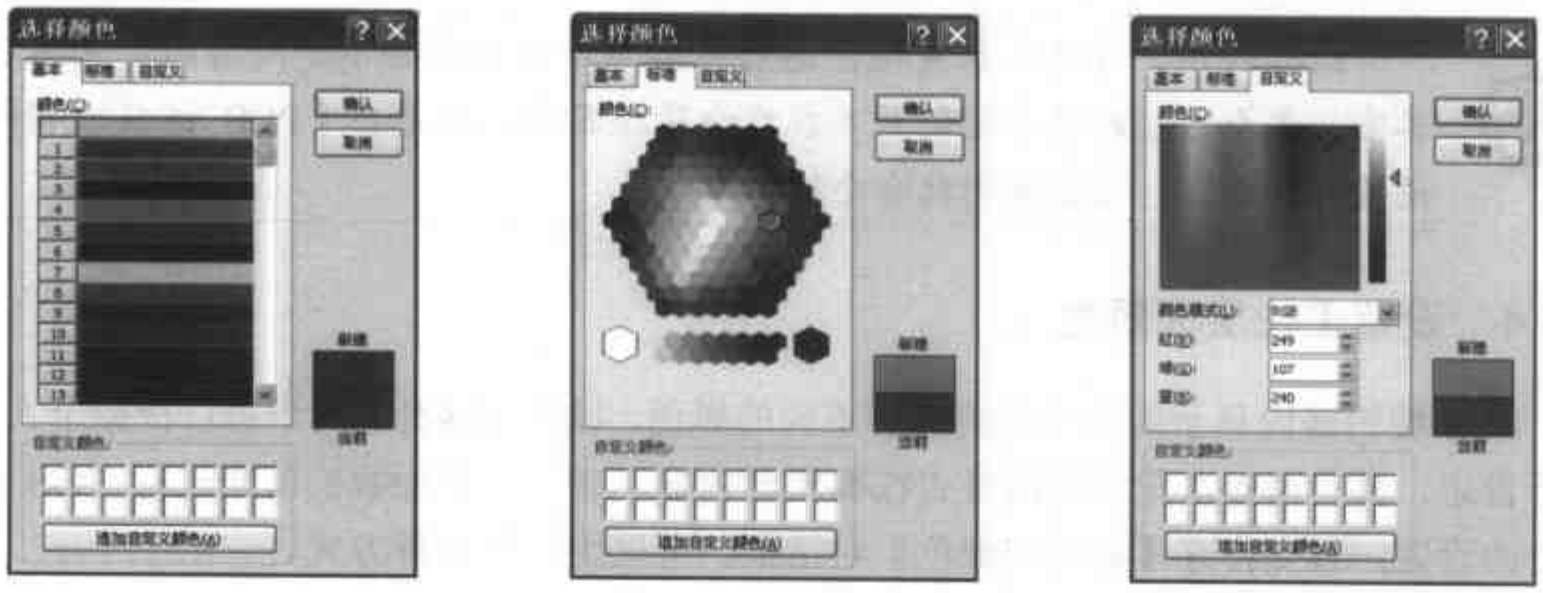


图 7-59 选择基本/标准/自定义颜色

对话框中有 3 个色彩标签：基本、标准和自定义。用户可以在任意色彩标签上点取颜色，用户还可以将喜欢的颜色通过单击 添加自定义颜色(A) 按钮添加到自定义颜色中，以后可以直接点取使用。

各个层面的颜色设置意义明显，这里就不多做介绍了，下面我们重点看一下系统颜色设定中的各项含义。

- Connections and From Tos：设定连接与 From-To 飞线的颜色；
- DRC Error Markers：设定 DRC 检查到的错误提示颜色；
- Selections：设定图元对象选中时的颜色；
- Visible Grid1：设定可视网格 1 的颜色；

- Visible Grid2：设定可视网格 2 的颜色；
- Pad Holes：设定焊盘孔的颜色；
- Via Holes：设定过孔的颜色；
- Board Line Color：设定 PCB 板边界线的颜色；
- Board Area Color：设定 PCB 板面的颜色；
- Sheet Line Color：设定图纸边界线的颜色；
- Sheet Area Color：设定图纸页面的颜色；
- Workspace Start Color：设定工作区起始端颜色，也就是工作区上半部分的颜色；
- Workspace End Color：设定工作区终止端颜色，也就是工作区下半部分的颜色。若工作区起始颜色和终止颜色不同，则工作区内显示的颜色呈两种颜色的过渡状态。

DXP 系统提供了两套默认的板层和系统颜色设定方案，分别是 默认颜色设定(D) 和 类颜色设定(C)（译成经典颜色设定似乎更合适，但这里我们就遵照采用中文系统中的名称定义）。要启用其中的任意一套颜色设定，只需单击相应的按钮，单击后就可以看到板层颜色设置会有所变化，之后单击 确认 按钮，退出板层和颜色对话框，即启用了设定的颜色方案。系统默认采用的颜色方案是【类颜色设定】。

7.4.5　设定 PCB 边界

设置了 PCB 板层和图层系统的颜色后，我们就可以进一步定义 PCB 板的边界了。PCB 板的边界是一个封闭的多边形，包括 PCB 物理边界和电气边界两个方面。PCB 物理边界界定了 PCB 板的形状，电气边界则界定了元件放置和布线的区域范围。一般地，电气边界要比物理边界略小。

1．设置 PCB 的物理边界

PCB 板形状决定了 PCB 的外形轮廓，是内电层轮廓的确定依据，同时又是 PCB 板设计文件输出，将数据转换到其他编辑工具中时，计算 PCB 板边缘的参考依据。在 PCB 编辑器中，通过菜单命令可以对 PCB 板形状进行编辑修改。

执行菜单命令【设计】→【PCB 板形状】，系统弹出如图 7-60 所示的 PCB 板形状编辑命令。

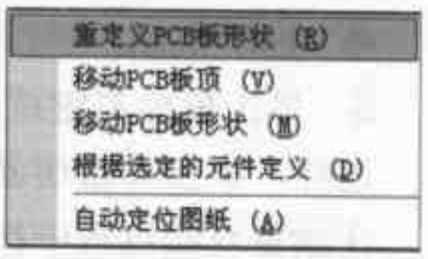


图 7-60　PCB 板形状编辑命令

（1）【重定义 PCB 板形状】

我们可以通过该命令来重新定义 PCB 板形状，具体操作如下。

1 单击【重定义 PCB 板形状】，进入重定义状态。此时，光标变成十字形，原有的 PCB 形状变成绿色，背景变成黑色。

2 在工作区内选取一点作为 PCB 板形状的起点，单击确定。

3 移动鼠标，确定 PCB 板形状的第二个顶点，单击确定。

4 依此类推，根据预期的 PCB 板形状确定 PCB 板的一系列顶点，直至最后一个顶点。

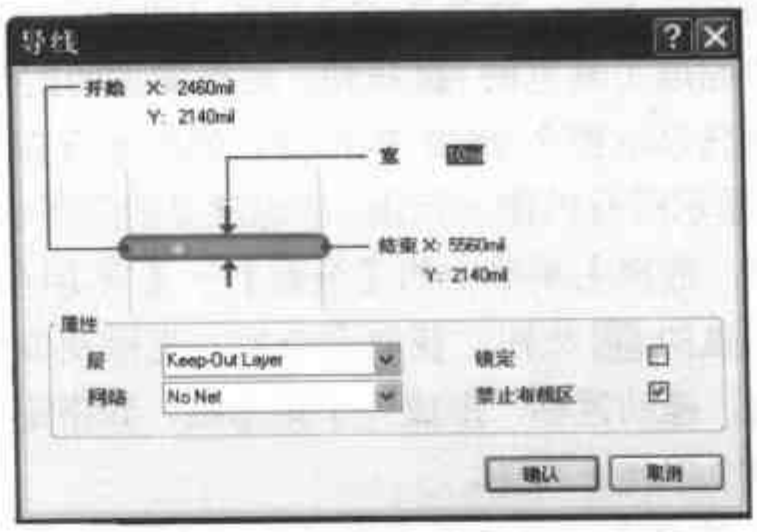


图 7-61　禁止布线层的导线属性

7.5　PCB 编辑管理器

Protel DXP 2004 SP2 的 PCB 编辑器，更好地体现了 Windows 风格，界面更加友好，操作也更加方便。这里，我们介绍一下 PCB 编辑器的一些基本操作方法，在 PCB 设计中灵活使用这些操作，可以使设计顺利快速地进行。

7.5.1　画面移动

在工作区内移动画面可以采用如下的方法。

- 使用鼠标拖动工作区边缘的水平和垂直滚动条。
- 使用键盘上水平和垂直方向移动的按键：“→”、“←”、“↑”、“↓”，要实现快速移动，可同时按住 Shift 键。
- 使用鼠标滚轮，上下滚动滚轮时，画面跟随上下移动；要左右移动，则同时按住 Shift 键。
- 单击右键并按住不放，待鼠标变成移动手柄后，拖动画面。
- 按 Home 快捷键，可以以光标所在位置为中心重新显示页面视图；也可选择主菜单中的【查看】→【摇镜头】命令执行此项操作。

7.5.2　随时放大和缩小工作面

在工作区内，要放大和缩小工作面可采用如下方法。

- 使用键盘上的快捷键 Page Up（放大）和 Page Down（缩小）。
- 使用快捷键 Page Up（放大）和 Page Down（缩小）时，若同时按住 Shift 键，则降低放大、缩小比例，我们称之为精缩放；若同时按住 Ctrl 键，则增加缩放比例，我们称之为粗缩放。
- 用鼠标滚轮：使用 Ctrl 键＋上滚，放大视图；使用 Ctrl 键＋下滚，缩小视图。
- 要显示整个图纸页面，选择主菜单中的【查看】→【整张图纸】命令。

- 显示整个文件中的有效内容：选择主菜单中的【查看】→【整个文件】命令，或者单击标准工具栏中缩放工具里的 按钮。这里要说明的是，当文件中 PCB 外围没有其他图元时，就只显示整个 PCB 板部分；当外围存在其他图元时，如标题框、未布置器件等，则显示所有的图元范围。这也就是我们所说的显示文件的有效内容。
- 放大显示指定区域：选择主菜单中的【查看】→【指定区域】命令，或者单击标准工具栏中缩放工具里的 按钮。获取命令后，光标变成十字形，在工作区内单击要选择区域的一角，拖动鼠标，形成一个矩形框，到指定范围再次单击鼠标，则所选择的区域充满整个工作区视图。
- 显示整个 PCB 板：选择主菜单中的【查看】→【整个 PCB 板】命令。
- 显示指定点周围区域：选择主菜单中的【查看】→【指定点周围区域】命令。获取命令后，光标变成十字形，在工作区内单击要显示区域内的一点作为基准点，拖动鼠标，形成一个以基准点为中心的矩形框。拖动鼠标到合适大小后，再次单击鼠标，则所选择的区域充满整个工作区视图。
- 显示过滤对象：选择主菜单中的【查看】→【过滤对象】命令，或者单击标准工具栏中缩放工具里的 按钮，将通过过滤器的图元充满整个工作区视图。
- 放大显示选定对象：选择主菜单中的【查看】→【选定对象】命令，或者单击标准工具栏中缩放工具里的 按钮，则选定的对象充满整个工作区视图。使用该命令前，应先使图元处于选择状态。

另外，在设计过程中，由于复制、移动及缩放等原因，会使得视图出现新旧交错、模糊不清的情况，此时，我们可以使用刷新命令来处理。选择主菜单中的【查看】→【更新】命令，或者使用快捷键 End 即可完成视图的刷新。

7.5.3 改变 PCB 的当前层面

在工作区内，任何时候都只有一个“当前层”。在设计过程中，对有些图元如导线、填充、文字及单层焊盘等，我们在放置过程中一定要选择正确的层面；还有一些图元则可以忽略当前层进行放置，如元件、多层焊盘及焊孔等。对于这些图元，可以不考虑当前层，直接放置。另外，选择操作是不必区分层的，可以在不改变当前层的情况下对任何图元进行选择操作。

改变 PCB 当前层面的操作我们前面介绍过一些，为便于用户掌握，我们在这里进行一下系统的介绍。

在主工作区下方，有一个板层标签，如图 7-62 所示。板层标签标志着不同的层面，这些层面的显示由【板层和颜色】对话框控制。

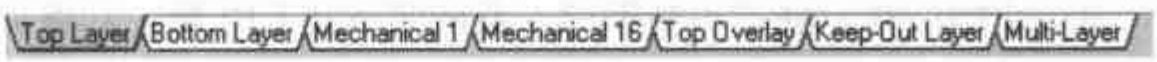


图 7-62 板层标签

改变 PCB 的当前层面可以采用如下几种方法。

- 单击相应的标签可以将其对应的层设为当前层。
- 按数字键盘上的*键，则在所有信号层之间循环更换板层，使其转换为当前层，即每按一次*键，当前层就转换到下一层。循环顺序是从顶层到中间信号层 1 再到中间信号层 2，直到底层，之后再返回到顶层。
- 按数字键盘上的＋、－键，则在所有有效层之间循环更换板层，即包含了信号层、机械层、丝印层、禁止布线层等所有层面。每按一下＋键，当前层就转换到下一层；按－键，当前层则回复到上一层。

7.5.4　图元的翻转

在 PCB 设计过程中，为了方便布局，有时需要对图元进行旋转，即改变图元的放置方向。图元的翻转可以采用以下操作。

- 单击需要旋转的图元并按住不放，此时图元呈现虚影，按空格键，图元将逆时针旋转，每按一次，图元旋转 90°；按 Shift+空格键则顺时针旋转，图元每次旋转的角度由系统设定，用户可以根据需要更改。旋转角度的设置，在【优先设定】→【Protel PCB】→【General】设置页中进行。
- 单击需要旋转的图元并按住不放，按 X 键可以使图元左右对调。
- 单击需要旋转的图元并按住不放，按 Y 键可以使图元上下对调。
- 双击需要旋转的图元，在弹出的属性对话框的【Graphical】选项组中选中“Mirrored”复选框，可以将该图元镜像，即像照镜子一样左右颠倒过来。

7.6　放置工具栏介绍

在 Protel DXP 2004 的 PCB 编辑器主菜单中的【放置】菜单中，提供了各种图元的放置命令，其中部分命令对应着【配线】工具栏和【实用工具】栏中的实用工具和放置尺寸子工具栏，如图 7-63 所示。

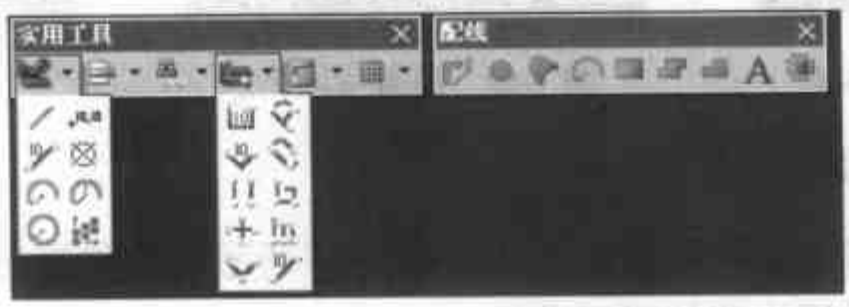


图 7-63　放置工具栏

下面我们学习一下各个放置工具和命令的具体用法。

7.6.1　放置铜膜导线

【交互式布线】工具主要用在手动布线和修改中，之所以称为交互式，是因为应用在

具有网络飞线的情况下，设计者的布线和系统的网络飞线呈现一种交互替代的关系。当设计者用交互式布线工具在同一网络的图元间放置了线段后，原有的飞线就消失了。铜膜导线通常放置在信号层，用以实现不同元件焊盘间的电气连接。

下面我们就介绍一下用交互式布线工具放置铜膜导线，并对导线属性进行编辑和修改的具体操作。

1. 铜膜导线的放置

1 在 PCB 编辑器内获取导线放置命令。有 4 种方法：

- 选择主菜单上【放置】→【交互式布线】命令；
- 按快捷键 P +T；
- 单击【配线】工具栏上的 按钮；
- 在工作区单击鼠标右键，在弹出菜单内单击 交互式布线(I) 。

2 确定起点。启动交互式布线命令后，光标变成十字形，在要放置导线的起始处点击鼠标或者按回车键，确定起始点。在以焊盘、导线等实体为起始端画线时，十字光标放置在合适的位置时会出现一个八角形亮环，表明光标处于焊盘中心或线段端点，这时，就可以点击鼠标确定起点了，如图 7-64 所示。

3 拖动鼠标放置导线，在拐角处点击鼠标或按回车键，确定当前线段的终点，同时也作为下一段线的起始点。在线段终点，单击鼠标右键或者按 Esc 键，结束该导线放置，如图 7-65 所示。

4 此时光标仍为十字形，系统处于导线放置状态，可在新的起点继续点击放置导线。单击鼠标右键或按 Esc 键可退出放置状态。

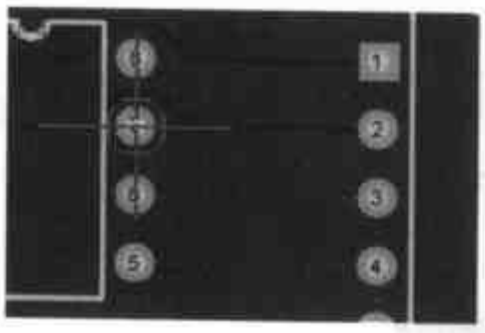


图 7-64 放置导线起点

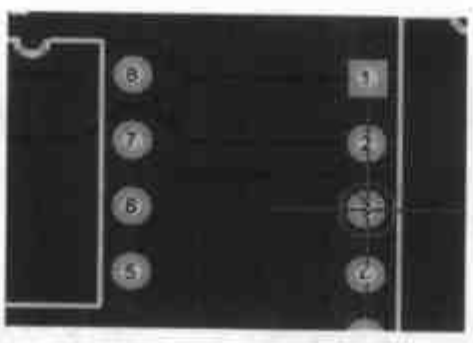


图 7-65 放置导线终点

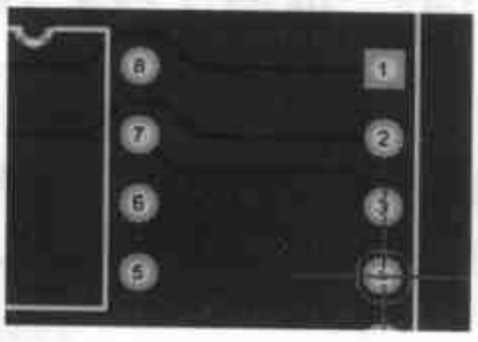


图 7-66 顶层布线

2. 导线放置的层面

导线需要选择正确的层面进行放置（如图 7-66 所示，为顶层布线），而对放置层面的选择可以在放置前、放置中和放置后进行。

- 在导线放置前，应先单击板层标签，选定导线要放置的层面。
- 在导线放置状态下，按数字键盘上的*键，则在所有信号层之间循环更换板层，即每按一次*键，就由当前层转到下一层布线。循环顺序是从顶层到中间信号层 1 再到中间信号层 2，直到底层，之后再返回到顶层。
- 在导线放置状态下，按数字键盘上的＋、－键，则在布线的前后信号层之间循环更

换板层，即每按一下＋键，导线就布置到下一层；按一键，则回到上次布线的层面继续布线。

- 在放置状态下，导线换层后，会自动出现过孔焊盘，点击确定其放置位置即可。

3. 导线的修改编辑

导线属性的修改可以在放置导线过程中进行，也可以在放置后进行。

- 对于已放置的导线，用鼠标单击导线，使其处于选择状态，如图 7-67 所示，此时，可以对导线的形状进行修改。单击并拖动 *A* 点，可以移动导线的终点，改变导线长度，如图 7-68 所示；单击并拖动 *B* 点，可以将导线变成连接的两段，在两端点 *A* 不动的情况下，增加一个新的拐点 *B*，如图 7-69 所示。

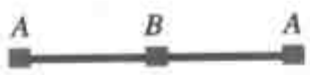


图 7-67　选择状态的导线



图 7-68　拖动 *A* 点



图 7-69　拖动 *B* 点

- 点击导线的其他部分，可以不改变导线形状而将导线移动到其他位置。移动中，导线可以旋转或者镜像。
- 导线旋转或镜像：按空格键可以逆时针旋转导线，按 Shift+空格键则顺时针旋转。旋转角度在【优先设定】中设置，用户根据需要可以随时更改。
- 按 X 键和 Y 键，可以使导线分别沿 *X* 轴和 *Y* 轴镜像翻转。
- 按 L 键，可以使导线镜像跳到板子的另一面，即从顶层跳到底层或从底层跳到顶层。
- 在放置状态下，按 Shift+空格键，可以改变画线模式，对导线拐角的处理是圆弧或者是直线进行切换。
- 在放置状态下，按 Backspace 键，则撤销刚刚放置的导线。

在放置状态下，导线画线过程中可以修改当前导线的属性。按 Tab 键，弹出【交互式布线】对话框，如图 7-70 所示。

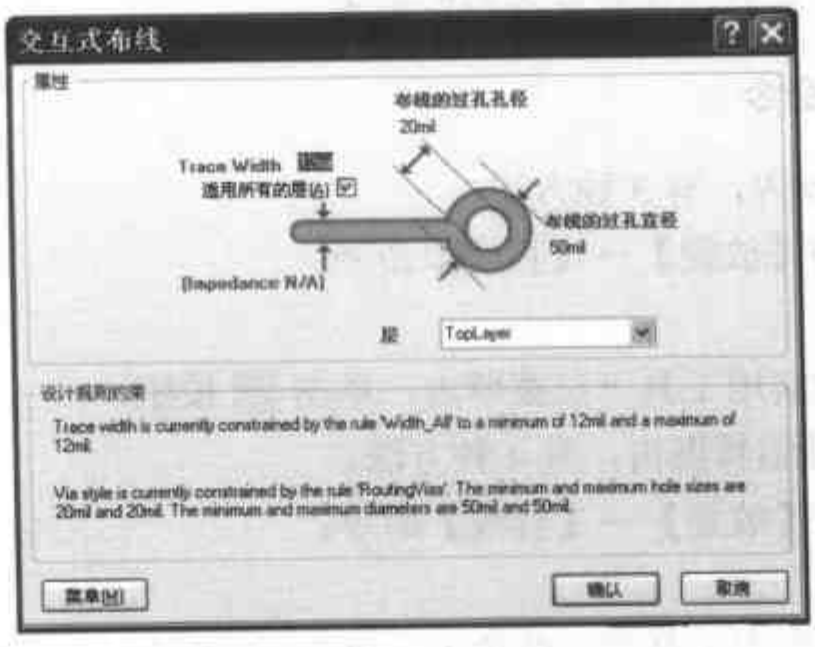


图 7-70　【交互式布线】对话框

在该对话框内，可以修改导线宽度、所在层面、过孔直径和过孔孔径等。如果修改的导线宽度、孔径等各项参数超出了布线规则的规定范围，则所作修改会被自动忽略，系统仍以原有参数布线。

在放置状态下修改了的导线参数，将作为下一段导线放置时的默认参数。如果想禁止这项功能，可以在【优先设定】→【Protel PCB】→【Defaults】设置页中，选中【选项】栏中的【永久】复选框。

导线的属性修改还可以在【导线】对话框中进行。双击已放置的导线，或者在选择状态下的导线上单击鼠标右键，在弹出菜单内选择【属性】，弹出导线属性对话框，如图 7-71 所示。在这里，可以修改导线的起始和终止坐标、宽度、层面、网络等特性，并设定是否锁定，是否具有禁止布线区属性。

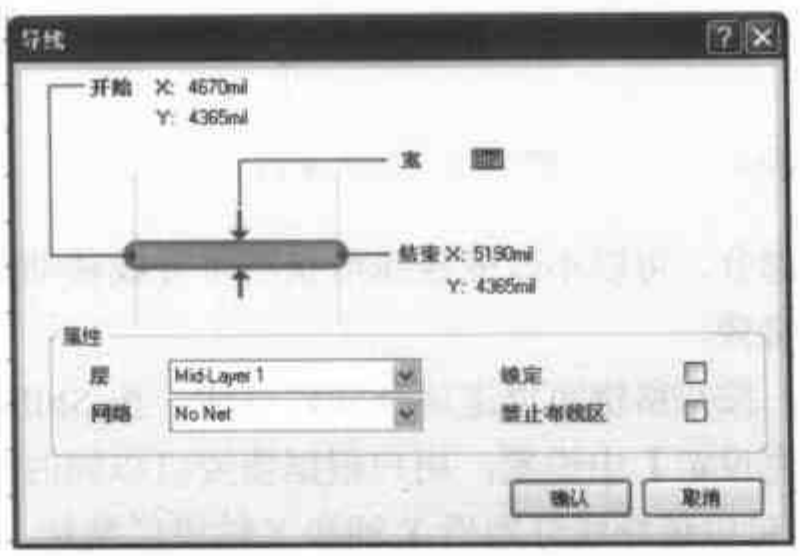


图 7-71 导线属性

另外，还可以利用我们前面介绍过的检查器面板修改导线的属性，这里就不再赘述。

7.6.2 放置直线

放置直线，可以在不同层面进行。这里的直线，我们多指与电气网络无关的线，例如，在机械层绘制标题栏，在丝印层绘制说明图案等。

1. 获取放置直线命令

（1）在 PCB 编辑器内，有 3 种方法。

- 选择主菜单上的【放置】→【直线】命令；
- 按快捷键 P+L；
- 在实用工具栏的实用工具下拉菜单内，单击 按钮。

（2）在 PCB 库文件编辑器内，有 4 种方法。

- 选择主菜单上的【放置】→【直线】命令；
- 按快捷键 P+L；
- 在实用工具栏的实用工具下拉菜单内，单击 按钮；

面：图形属性和电气属性。

- 在焊盘放置前，可以在【优先设定】→【Protel PCB】→【Default】设置页内，选择【图元类型】列表栏中的“Pad”，单击 编辑值(V)... 按钮，弹出焊盘设置对话框。
- 在焊盘放置过程中按 Tab 键，同样可以进入焊盘属性对话框。
- 在焊盘放置后，双击放置的焊盘，或单击右键在弹出菜单中选择【属性】，进入焊盘属性对话框。对话框如图 7-72 所示。

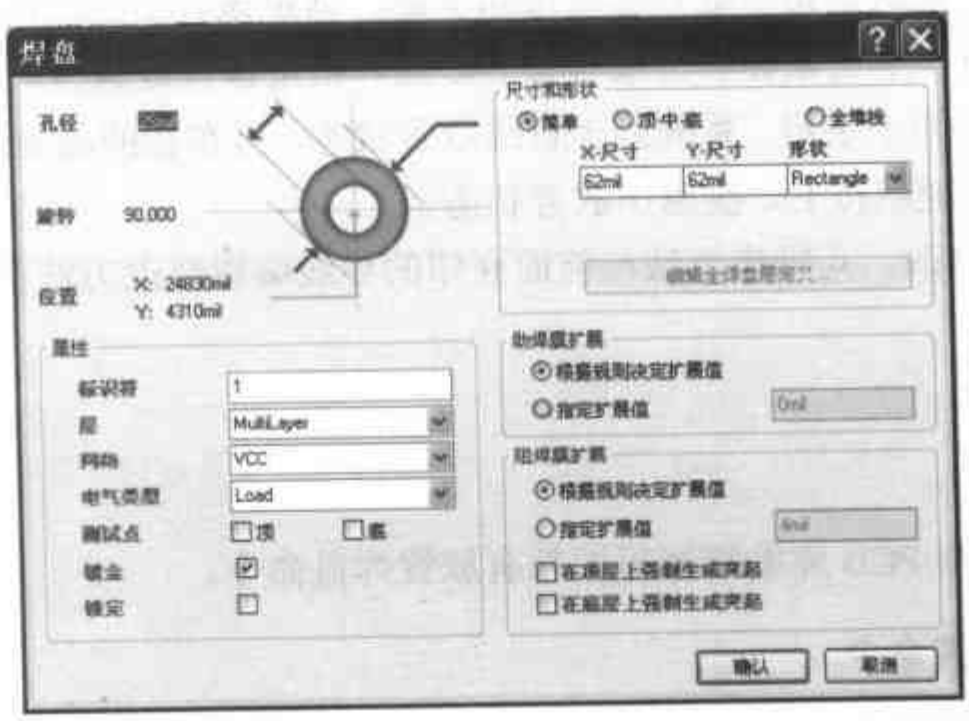


图 7-72 【焊盘】属性对话框

焊盘属性对话框中的各参数说明如下。

（1）孔径：设置焊盘内孔孔径。

（2）旋转：设置旋转角度。

（3）位置：设定焊盘中心点的 *X*、*Y* 坐标值。

（4）【尺寸和形状】区域内：可以采用 3 种不同的模式对焊盘的形状进行定义。

- 简单模式：焊盘设计的所有层面均采用相同的焊盘形状，此时形状栏内有 3 种类型的焊盘形状可供选择，分别是圆形（Round）、方形（Rectangle）和八角形（Octangle），如图 7-73 所示。
- 顶-中-底模式：顶层、中间层和底层分别采用不同的焊盘形状，其设置框如图 7-74 所示。

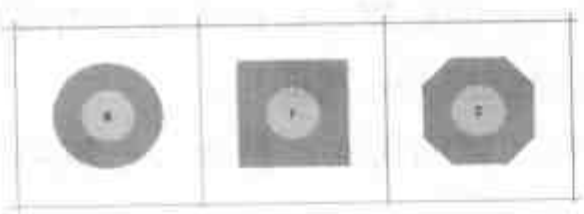


图 7-73 焊盘形状

	X-尺寸	Y-尺寸	形状
顶	62mil	62mil	Rectangle
中间	62mil	62mil	Rectangle
底	62mil	62mil	Rectangle

图 7-74 顶-中-底焊盘形状设置模式

- 全堆栈模式：在该模式下，单击 编辑全焊盘层定义... 按钮，进入焊盘层编辑器，如图 7-75 所示。在编辑器中，焊盘的形状、*X*、*Y* 尺寸都可逐层进行修改。

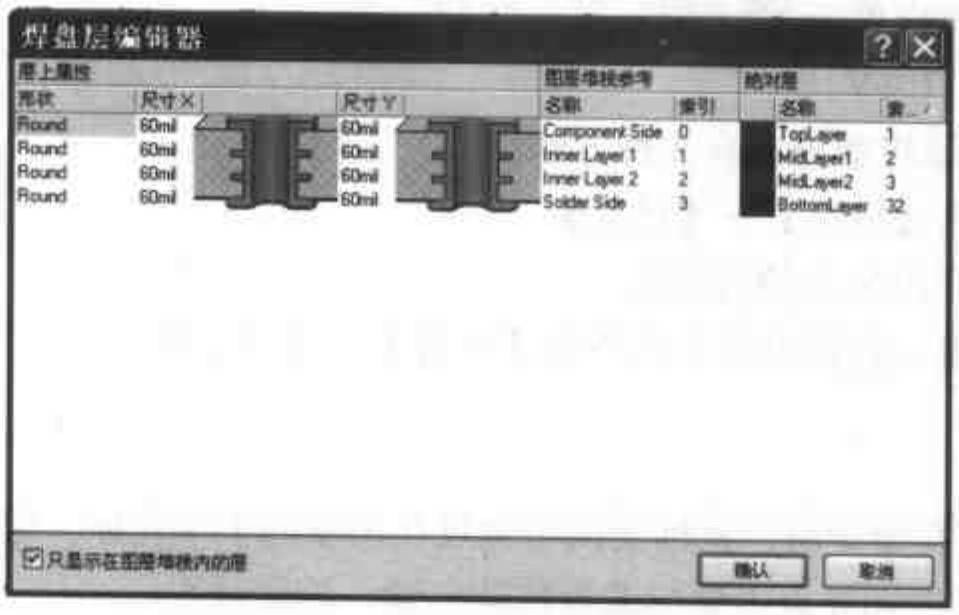


图 7-75　焊盘层编辑器

（5）【属性】区域：用于对焊盘属性进行设置。

- “标识符”：设置焊盘的标识符，即焊盘在印制电路板上的元器件序号，用于在网络表中惟一标注该焊盘，一般是元器件的引脚。
- “层”：设置焊盘所在的电路板层面，对于穿过式焊盘，应该选择 Multi-Layer；对于表面粘贴式焊盘，应根据焊盘所处层面选择 Top-Layer 或者 Bottom-Layer。
- “网络”：设置焊盘所属网络。
- “电气类型”：提供 3 种可选的电气类型配置，分别是 Load（负载点）、Source（源点）、Terminator（终止点）。
- “测试点”：决定是否给该网络加测试点，并设置测试点所在的层面。
- “镀金”：选中该复选框，焊盘孔内将涂铜，使得上下焊盘导通。
- “锁定”：锁定焊盘，确保其不被误操作移动和编辑。

（6）【助焊膜扩展】：设定助焊膜距离焊盘外径的距离，可依照设计规则设置，也可单独指定。

（7）【阻焊膜扩展】：设定阻焊膜距离焊盘外径的距离，可依照设计规则设置，也可单独指定。

（8）在顶层上强制生成突起、在底层上强制生成突起：选中这两个复选框，可以使得焊盘在印制电路板的顶层和底层有突起，以便于焊接。

7.6.4　放置过孔

过孔可以手动放置，也可以在布线过程中，换层时由系统自动放置。在 PCB 编辑器和 PCB 库编辑器里面都有放置过孔命令。

1. 获取过孔放置命令

（1）在 PCB 编辑器内，有 3 种方法。

- 在主菜单单击【放置】→【过孔】;

- 在放置工具栏内单击 按钮；
- 使用快捷键：P +V。

（2）在 PCB 库编辑器内，有 3 种方法。

- 在主菜单单击【放置】→【过孔】；
- 在放置工具栏内单击 按钮；
- 单击鼠标右键，在弹出菜单内单击【放置】→【过孔】。

2. 放置过孔

1 运行放置过孔命令后，鼠标变成带有过孔图形的十字光标，进入放置状态。

2 在需要放置过孔处点击鼠标或者按回车键，放置过孔。

3 移动鼠标到新的位置，可以继续点击鼠标或按回车键放置过孔。

4 要退出过孔放置状态，单击鼠标右键或按 Esc 键即可。

在放置自由过孔时，按数字键盘上的*、＋、－键可以切换过孔放置的层。

3. 过孔属性修改

过孔的属性修改可以在放置前、放置过程中和放置后进行，其属性修改可分成两方面：图形属性和电气属性。

- 在过孔放置前，可以在【优先设定】→【Protel PCB】→【Default】→【图元类型】一栏中选择“Via”，单击 编辑值(V)... 按钮，弹出过孔属性对话框。
- 在过孔放置过程中按 Tab 键，同样进入过孔属性对话框。
- 在过孔放置后，双击放置的过孔，进入过孔属性对话框。对话框如图 7-76 所示。



图 7-76 【过孔】属性对话框

该对话框中的参数含义如下。

- 孔径：设置过孔孔径。
- 直径：设置过孔铜盘外径。
- 位置：设定过孔 *X*、*Y* 坐标值。

3. 修改字符串属性

字符串属性可以在放置过程中按 Tab 键进入对话框修改，也可以在放置后双击字符串进行修改，字符串属性对话框如图 7-77 所示。



图 7-77 【字符串】属性对话框

该对话框中的参数含义如下。

- 宽、高：设置字符串的宽度和高度。
- 位置：设置字符串的 *X*，*Y* 坐标。
- 旋转：设置字符串相对水平轴旋转的角度。
- 文本：设置字符串的文本内容，可自定义，也可选择特殊字符串。

特殊字符串是 DXP 设计系统提供的一套占位符形式的字符串。它提供了 PCB 板或设计系统的一些统计信息，如板上元件数、焊盘数、板子名称等。这些特殊字符串在 PCB 编辑过程中显示为默认的占位符，但在打印或者 PCB 制作时，会自动转换成相应的系统信息。特殊字符串的特征是以“.”开头，部分特殊字符串可以在屏幕上显示出来，如：“.Layer_Name”、“.Pcb_File_Name”、“.Pcb_File_Name_No_Path”、“.Print_Date”和“.Print_Time”等。

要显示特殊字符串，应在【优先设定】→【Protel PCB】→【Display】设置页中，选中【显示选项】中的【转换特殊字符串】复选框。

7.6.6 放置位置坐标

所谓坐标值，是指当前点到坐标参考原点的距离（*X*，*Y*）。在 PCB 编辑器和 PCB 库编辑器里面都有放置坐标的命令。

1. 获取坐标放置命令：

（1）在 PCB 编辑器内，有 3 种方法。

- 在主菜单单击【放置】→【坐标】;

- 在实用工具栏内的实用工具下拉菜单内，单击 按钮；
- 使用快捷键：P +O。

（2）在 PCB 库编辑器内，有 2 种方法。

- 在 PCB 库放置工具栏内单击 按钮；
- 在编辑器内单击鼠标右键，在弹出菜单内选择【放置】→【坐标】。

2. 放置坐标

1 执行放置坐标命令后，光标变成十字形，并跟随 *X*，*Y* 的坐标值，进入坐标放置状态。

2 移动鼠标到要标识坐标的地点，单击鼠标或按回车键，放置该点坐标，坐标值将随着鼠标的移动实时变化。

3 可以继续放置坐标，也可以单击鼠标右键或按 Esc 键退出坐标放置状态。

3. 坐标参数修改

坐标参数可以在坐标放置前、放置中和放置后进行修改。

- 在坐标放置之前，进入 PCB 编辑器的【优先设定】（【工具】→【优先设定】）对话框，在 Defaults 设置页中，在图元类型中点选“Coordinate”项，双击进入属性设置对话框，可以设置坐标的相关属性。
- 在坐标放置中，按 Tab 键进入坐标属性对话框，进行属性设置。
- 在坐标放置后，双击已放置的坐标，同样进入坐标属性对话框，进行属性设置。

坐标属性对话框如图 7-78 所示。

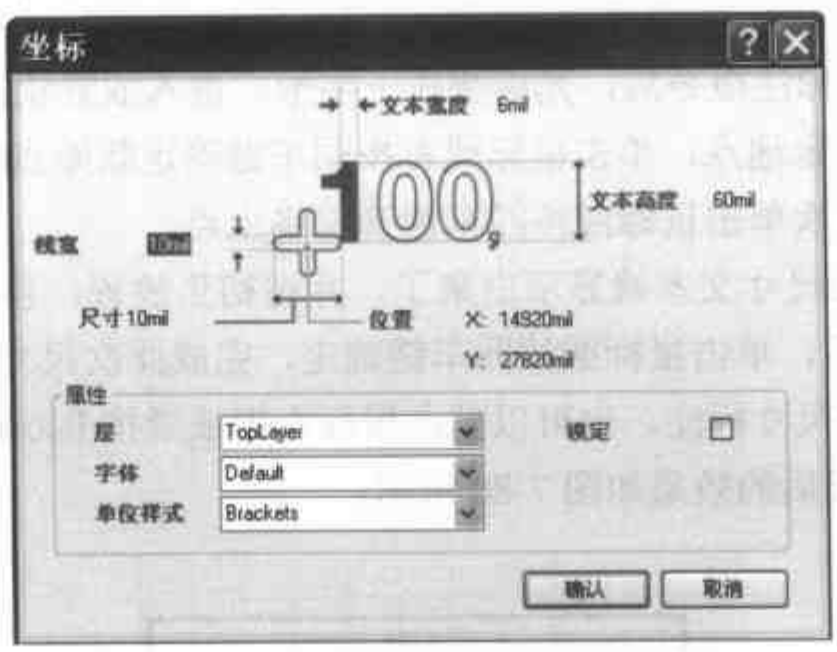


图 7-78 【坐标】属性对话框

【单位样式】栏中提供了 3 种可选的单位标注样式：“None”（不标注单位）、“Normal”（单位直接跟随在 *X*，*Y* 坐标值后标注）、“Brackets”（单位由小括号括起，标注在坐标值后）。其他各栏目的坐标属性意义明了，这里就不再赘述。

7.6.7 放置尺寸标注

尺寸标注提供了多种类型的标注命令，用于标注 PCB 板上各个图元的尺寸信息。在主菜单中单击【放置】→【尺寸】命令，系统会弹出多个尺寸标注的菜单命令；或者在实用工具栏内单击放置尺寸按钮，可得到相应的放置尺寸工具按钮，如图 7-79 所示。

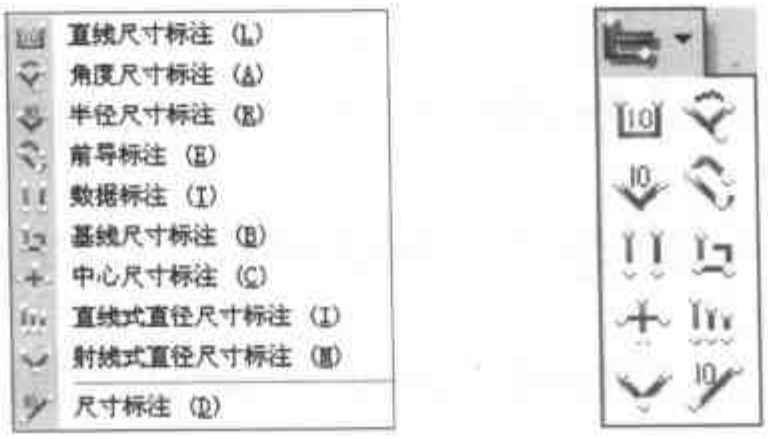


图 7-79 尺寸标注命令和菜单按钮

下面就分类介绍各种尺寸标注的方法。

1. 放置直线尺寸标注

该命令用于在当前文件中放置直线尺寸标注，可以应用于同一图元或不同图元之间。尺寸标注被放置在 PCB 文件的当前层，因此，在标注前应先选好尺寸放置的层面，一般把尺寸标注信息放在机械层。对于某些需要在 PCB 板上显示的尺寸信息可以放置在丝印层上。所标识的尺寸为设计者确定的起点到终点间的直线距离，单位即当前的默认单位，放置操作如下。

1 获取直线尺寸标注命令后，光标变成十字形，进入放置状态。

2 移动光标到预定地点，单击鼠标或者按回车键确定起始点。

3 移动光标，再次单击鼠标或按回车键确定终止点。

4 此时，标注的尺寸文本就显示出来了，并被初步放置，移动光标可以调整其放置的位置。到合适地点后，单击鼠标或按回车键确定，完成此次尺寸标注。

5 可以继续放置尺寸标注，也可以单击鼠标右键或者按 Esc 键退出放置状态。

直线尺寸标注放置后的效果如图 7-80 所示。

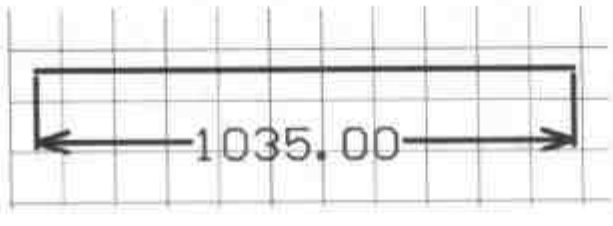


图 7-80 直线尺寸标注

在尺寸放置过程中，按空格键，可以改变尺寸放置的方向；按下 Tab 键，则可以进入相应的属性设置对话框，如图 7-81 所示。在对话框中可修改设置直线尺寸的各项参数，如：

尺寸线的宽度、箭头形状、文字大小、文本内容等。



图 7-81 【直线尺寸】属性对话框

2. 放置角度尺寸标注

该命令用于在当前文件中标注图元的角度尺寸信息，尺寸标注被放置在 PCB 文件的当前层。确定一个图元的角度尺寸标注，需要选取 4 个参考点，标注的角度尺寸即为这 4 个参考点两两确定的直线所构成的夹角的尺寸。具体操作如下。

1 获取角度尺寸标注命令后，光标变成十字形，进入放置状态。

2 移动光标到角图元的顶点或者在呈夹角状态图元的一条边上，单击鼠标或者按回车键确定第一个参考点。

3 移动光标，在同一条边上距离夹角顶点稍远处，再次点击鼠标或按回车键确定第二参考点。

4 继续移动光标，在角顶点或另一条边上，再次点击鼠标或按回车键确定第三个参考点。

5 继续移动光标，在第二条边上距顶点稍远处，点击鼠标或按回车键确定第四个参考点。

6 这时，要标注的角度尺寸大小就确定下来了，并会跟随鼠标移动显示。移动光标可以调整其放置的位置，到合适地点后，单击鼠标或按回车键确定，完成此次角度尺寸标注。

7 可以继续放置角度尺寸标注，也可以单击鼠标右键或按 Esc 键退出尺寸放置状态。



在点取各个参考点的过程中，鼠标移动到相应图元上时，图元会在其端点处高亮显示，此时，点击鼠标选取参考点即可，不必精确移动鼠标选取参考点。

元进行数据标注。执行该命令会以用户选择的第一个图元为基点，标出其他图元距基点的直线距离。数据标注的步骤如下。

1 获取数据标注命令后，光标变成十字形，进入放置状态。

2 移动光标到要标注的第一个图元上，单击鼠标或者按回车键，确定数据标注的基点位置。

3 移动光标到第二个图元上，选取数据标注的第二个参考点，点击鼠标或按回车键确定。

4 继续移动鼠标到新的图元，点击鼠标或按回车键，确定新图元的参考点。

5 选择完所有图元后，单击鼠标右键，停止图元选择，则所有的数据被确定并初步放置，移动鼠标可以改变数据标注放置的位置，在合适的位置点击鼠标，完成放置。

在放置过程中按空格键，可以改变数据放置的方向；按 Tab 键或在放置后双击数据标注，则进入数据尺寸属性设置对话框，在对话框中可以修改尺寸标注的各项参数。

放置后的数据标注如图 7-83 所示。

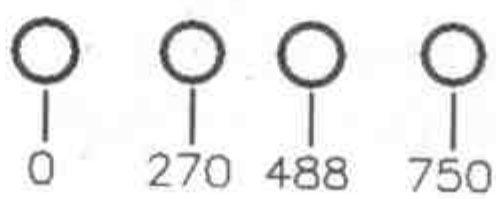


图 7-83　数据标注

6. 放置基线尺寸标注

该命令与上述数据标注命令类似，同样可以标注多个图元间的直线距离，只是尺寸线的标注方式有所不同，所标的尺寸为各个参考点到基点的直线距离。标注方法如下。

1 获取基线尺寸标注命令后，光标变成十字形，进入放置状态。

2 移动光标到基线位置，单击鼠标或者按回车键确定标注基点。

3 移动光标到下个位置，选取基线尺寸标注的第二个参考点，点击鼠标或按回车键确定，该点的标注就被确定下来，并随光标移动显示。

4 移动光标调整该点尺寸标注放置的位置，到合适的位置后点击鼠标或按回车键确定。

5 移动鼠标到新的图元，选取下个参考点，继续基线尺寸标注。

6 选取并标注完所有参考点后，单击鼠标右键或按 Esc 键退出基线尺寸标注。

在放置过程中按空格键，可以改变尺寸放置的方向；按 Tab 键或在放置后双击尺寸标注，进入基线尺寸属性设置对话框，在对话框中可以修改尺寸标注的各项参数。

基线尺寸标注放置后的效果如图 7-84 所示。

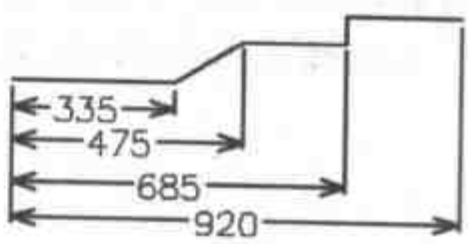


图 7-84　基线尺寸标注

7. 放置中心尺寸标注

该命令用来标注圆或圆弧的中心位置，标注后，在圆心位置显示一个十字的圆心标志。标注方法如下。

10. 放置标准尺寸标注

该命令用来标注鼠标点取的任意两点间的距离尺寸。运行该命令后，光标变成十字形，进入放置状态，点击鼠标或按回车键，确定尺寸标注的起始点；移动光标到预定的终止点，再次单击鼠标或按回车键确定，结束本次标准尺寸标注放置。单击右键或按 Esc 键即可退出放置状态。

标准尺寸标注后的效果如图 7-88 所示：



图 7-88　标准尺寸标注

7.6.8　放置元件封装

元件封装一般不需要我们手动放置，除非采用全手工布板。否则，在原理图中生成网络表、更新 PCB 文件之后，只要 PCB 文件中正确加载了元件库，元件封装就会自动放置在 PCB 文件中，用户要做的只是进行元件布局和属性编辑。

下面我们介绍一下元件封装放置的方法及其属性修改方法，用户需要重点掌握的是元件属性的编辑修改。

1. 执行封装放置命令

在 PCB 编辑器内，可采用如下 4 种方法执行元件封装放置命令。

- 在主菜单中选择【放置】→【元件】;
- 使用快捷键 P+C;
- 在放置工具栏内单击 按钮;
- 通过 PCB 元件库面板放置指定元件封装。

不过，PCB 元件封装的放置模式会因采用不同的放置命令而有所不同。

2. 使用菜单和工具栏命令放置

执行命令后，会弹出【放置元件】对话框，如图 7-89 所示。



图 7-89 【放置元件】对话框

通过该对话框可以选择我们要放置的元件封装，进行放置操作。

首先，在【放置类型】栏内选择单选按钮“封装”；之后，在下面的【封装】栏内直接填写要放置的封装名字，已加到库文件中第一个符合该名字的元件封装将被使用。如果不能确定封装名字，或者希望从特定的库中调用元件封装，可以单击该栏后面的 按钮，弹出库浏览对话框。在该对话框内可以浏览所有当前 PCB 文件可用的库文件，以便从中选择合适的元件封装。

在放置元件对话框内选定元件封装后，可以再为该元件指定标识符，添加注释文字等，如图 7-89 所示。单击 确认 按钮，返回到 PCB 编辑器，将会看到一个选定元件的外形轮廓跟随光标移动。移动光标到指定位置，点击鼠标或按回车键可以进行放置。在放置过程中，可以使用空格键使封装旋转或镜像。

3. 使用元件库面板放置

在元件库面板中，选定元件后，在元件路径栏内双击元件代号，或者单击右上角的 Place 0805 按钮，即可放置指定元件。在这里我们选择了 0805 的封装，因而按钮上显示了 0805。

4. 元件属性的设置

在元件放置过程中按 Tab 键，可进入元件属性对话框，如图 7-90 所示。

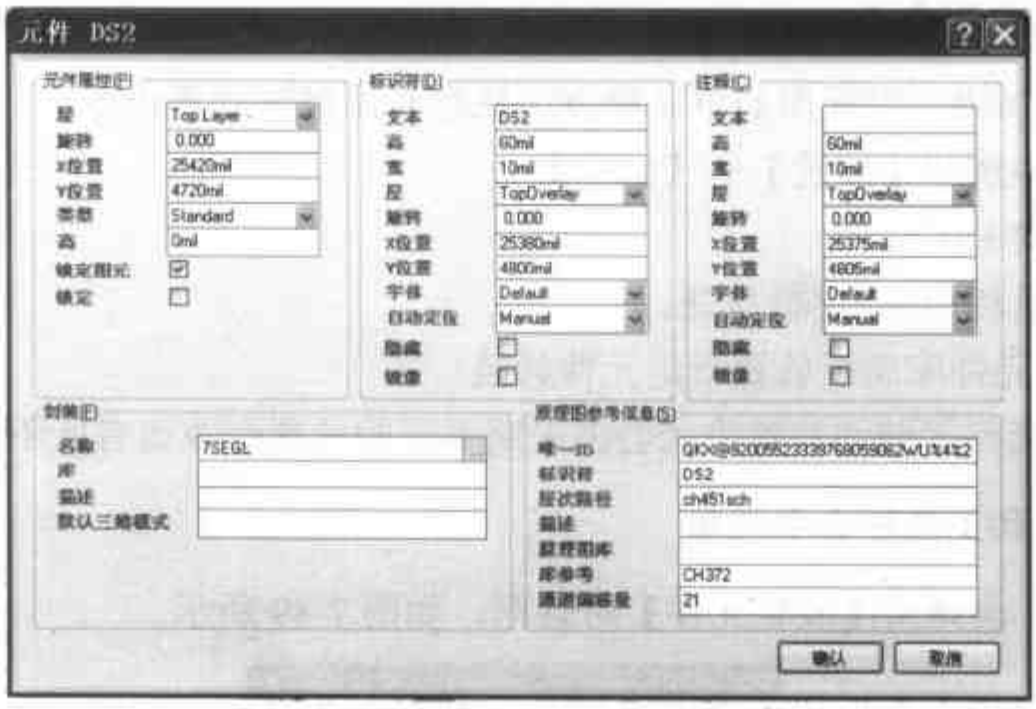


图 7-90　元件属性对话框

该对话框内各栏参数的含义和功能如下。

(1)【元件属性栏】

- “层”：元件放置的层面。
- “旋转”：元件放置时旋转的角度。
- “*X*、*Y* 位置”：元件放置时，其基点的坐标值。
- “类型”：设置元件的类型，有 5 种选择。

Standard：装配在板子上的标准电气元件，总是参与同步仿真，并在材料清单中显示。

Mechanical：机械件及非电气元件，如散热片、支架等。

Graphical：图形元件、非电气元件、用于公司 LOGO、标题框等标志性的图形。从不参与同步仿真，也不在材料清单中体现。

Net tie in BOM：在布线中，短接两个或多个不同网络的器件，通常应用在跳线器件或者同一节点短接的情况下。总是参与同步仿真，并在材料清单中显示。

Net tie：同上，不列入材料清单。

- “高”：设置元件高度，用于 PCB 3D 仿真时参考。

（2）【标识符】栏

设置标识符的文本内容和格式。栏目内所涉及到的各项参数均可根据需要进行改动。

（3）【注释】栏

设置注释的文本内容和格式。栏目内所涉及到的各项参数均可根据需要进行改动。

（4）【封装】栏

显示当前封装名称、库文件名等描述信息。单击名称栏内右侧的 按钮，即可进入库浏览对话框，选择新的元件封装使用。注意新的封装形式要具有和原来的封装兼容的引脚数。

（5）【原理图参考信息】栏

包含了与该 PCB 封装对应的原理图元件的相关信息，如元件的标识符、原理图层次路径等。

“惟一 ID”：该 ID 号提供了原理图元件和 PCB 图封装之间一一对应的链接关系。该信息在 PCB 同步仿真的时候要用到。设计者一般不要手动修改这个 ID 号，如果要修改该链接信息，可以点击【项目管理】→【元件链接】，在弹出的【Edit Component Links between Schematic Document and PCB Document】（修改原理图和 PCB 图之间的元件链接）对话框中（图 7-91）进行修改。

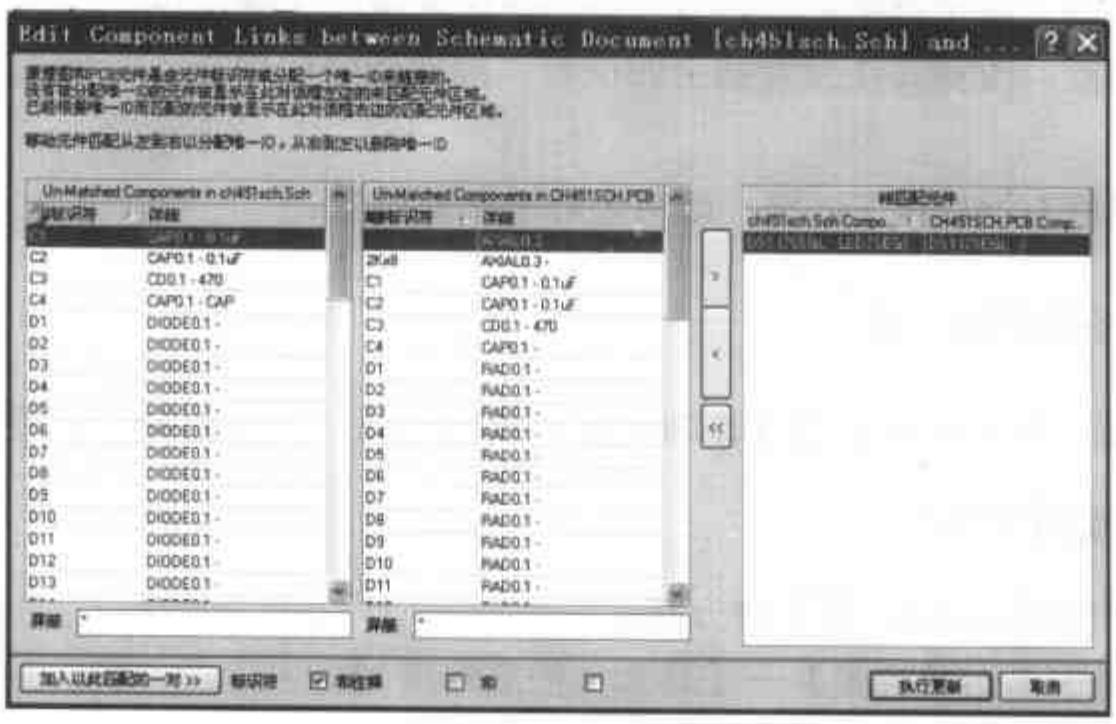


图 7-91　元件链接修改对话框

对于放置中和放置后的圆弧，属性可以在其对话框中进行编辑修改，打开对话框可采用如下几种方法。

- 在圆弧放置过程中按 Tab 键，进入圆弧属性对话框。
- 选择一个圆弧，在其右键菜单中执行【属性】命令，进入圆弧属性对话框。
- 在主菜单中执行【编辑】→【变更】命令后，用十字光标点取已放置的圆弧，同样进入圆弧属性对话框。圆弧属性对话框如图 7-92 所示。



图 7-92 【圆弧】属性对话框

圆弧属性对话框内各项参数意义明确，这里就不再赘述。

另外，还可以直接对圆弧的形状进行修改。点击一个已放置的圆弧，使其处于选择状态，如图 7-93 所示。拖动 *A* 点，可以改变圆弧的起始点和终止点位置；拖动 *B* 点，可以改变圆弧半径。

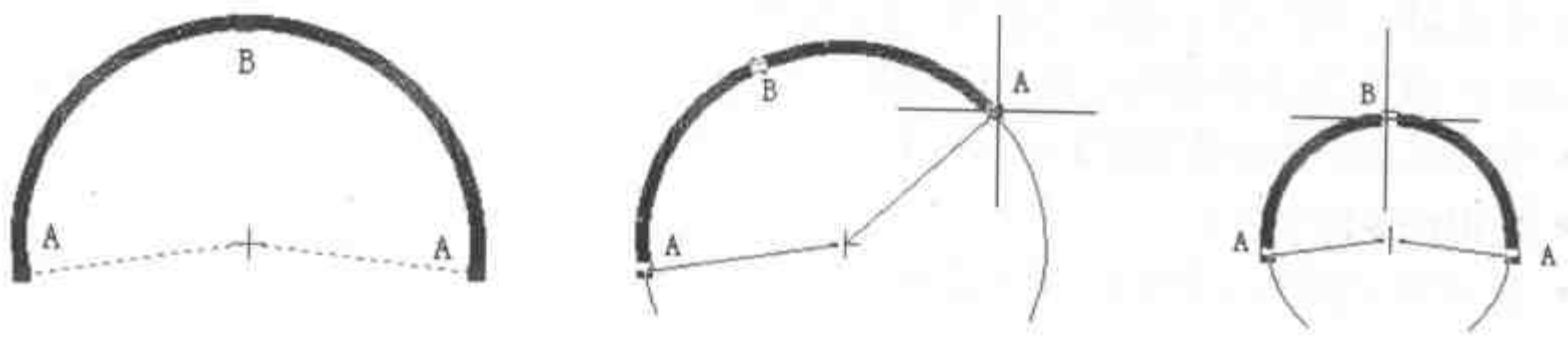


图 7-93 修改圆弧的形状

7.6.12 放置矩形填充

矩形填充是一个可以放置在任何层面的矩形实心区域。矩形填充放置在信号层时，就成为一块矩形的铺铜区域，可以作为屏蔽层或者用来承担较大的电流。用户可以将多个不同大小的矩形填充组合起来构成不规则形状的填充区域，也可以将矩形填充与其他图元如直线、圆弧等组合起来构成特殊图形，并与网络连接。矩形填充还可以放置在非信号层，当把矩形填充放置在禁止布线层时，它就构成一个禁入区域，自动布局和自动布线都将避开这个区域；而当把矩形填充放置在电源层、助焊层、阻焊层时，该区域就会成为一个空白区域，即不铺电源或者不加助焊剂、阻焊剂等；放置在丝印层，就成为印刷的图形标记。

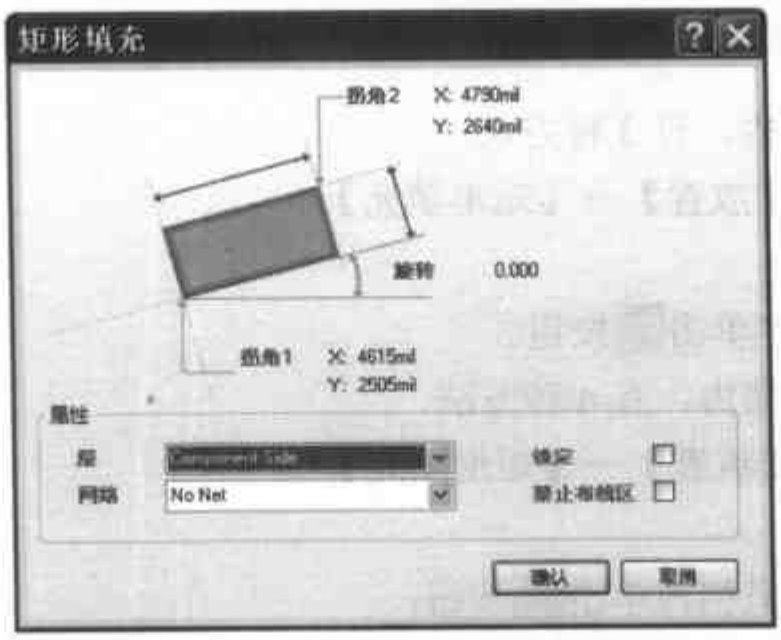


图 7-94 【矩形填充】属性对话框

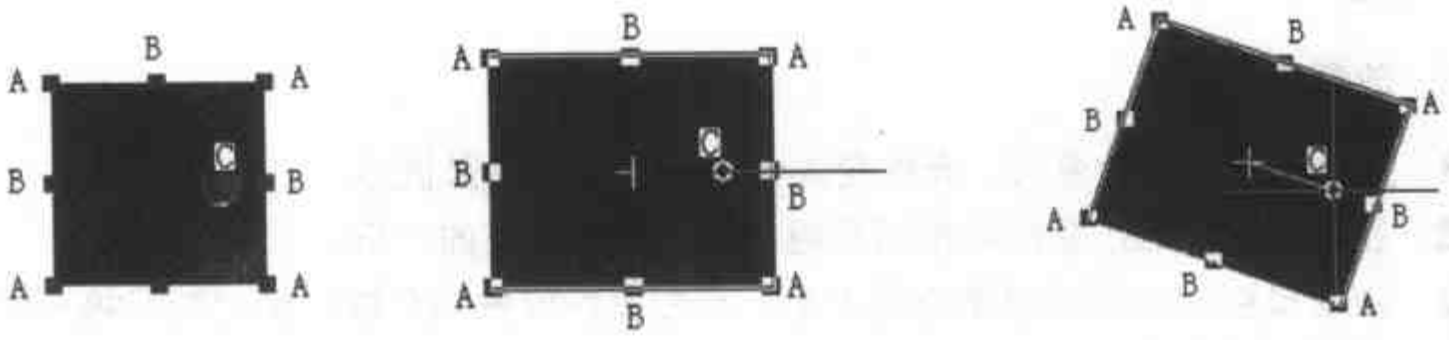


图 7-95 修改矩形填充的形状

7.6.13 放置铜区域（Copper Regions）

该命令并不仅限于在信号层放置铜区域，也可以在其他层面上进行放置。使用该命令放置多边形区域与矩形填充的作用基本相同，不同的是它的形状可以是多边的，比矩形填充更加灵活。

1. 执行铜区域放置命令

（1）在 PCB 编辑器内，有 3 种方法。

- 在主菜单中单击【放置】→【铜区域】;
- 使用快捷键 P+R;
- 在配线工具栏内单击 按钮。

（2）在 PCB 库编辑器内，有 4 种方法。

- 在主菜单中单击【放置】→【铜区域】;
- 使用快捷键 P+R;
- 在 PCB 库放置工具栏内单击 按钮;
- 在 PCB 库编辑器工作区内单击鼠标右键，在弹出菜单内选择【放置】→【铜区域】命令。

2. 放置铜区域

1 执行铜区域放置命令后，光标变成十字形，进入放置状态。

2 点击鼠标或按回车键，确定铜区域的第一条边的起始点。

3 移动鼠标，点击鼠标或按回车键，确定铜区域的第一条边的终点，同时也是第二条边的起点。

4 继续放置铜区域边界线，铜区域随着边线的增加而不断改变形状。

5 放置完最后一条边线后，不必回到起始点，系统会自动构成闭合区域。单击鼠标右键或按【Esc】键退出该铜区域的放置。

铜区域的编辑可以在放置前进行，也可以在放置过程中或放置后进行，其属性对话框的打开方式与矩形填充基本相同，用户可参见上节叙述。

铜区域的形状只能直接进行修改，点击一个已放置的铜区域，使其处于选择状态，如图 7-96 所示。拖动 A 点，可以改变铜区域的顶点位置；拖动 B 点，可以将铜区域的一条边分成两段，从而新增一个顶点。

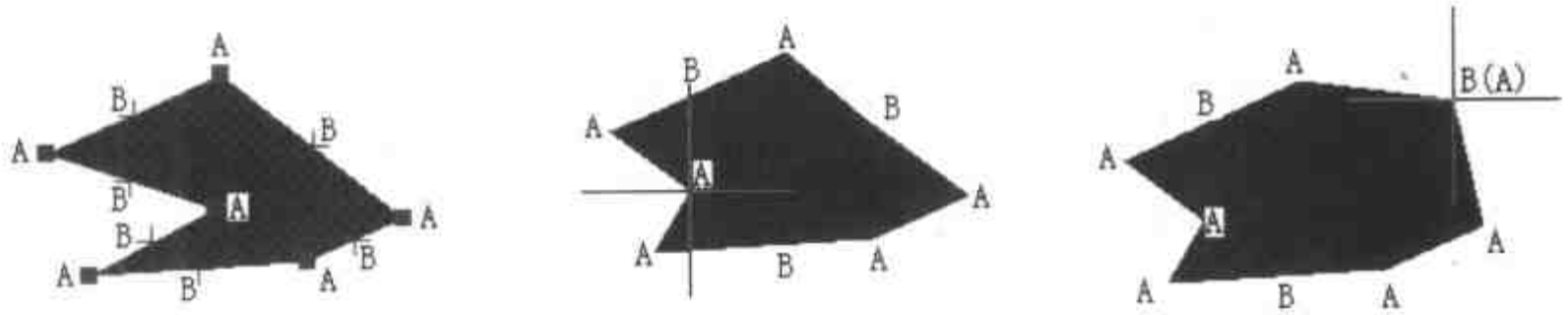

A
B
A
B
A
B



图 7-97 【覆铜】属性设置对话框

2 设置好覆铜对话框中的内容，单击 确认 按钮，退出对话框。

3 此时光标变成十字形，准备画覆铜的边界线。覆铜的边界线放置和导线的放置方法基本相同，单击鼠标放置直线和拐点，单击右键则退出边界放置。

在放置覆铜边界时，在边界的拐角处，可以按空格键，切换拐角模式。系统提供了 4 种不同的拐角模式：直角、90° 度圆弧、45° 或 90° 角、任意角度。

3. 设置覆铜属性

执行覆铜命令后，会弹出覆铜属性对话框；放置覆铜边界时按 Tab 键，或者双击已放置的覆铜也可以弹出该对话框。

在覆铜属性设置对话框内，各项参数含义如下。

（1）【填充模式】

选择覆铜的填充模式。有 3 种："实心填充"，即覆铜区域内为全铜敷设；"影线化填充"，即向覆铜区域内填入网格状的覆铜；"无填充"，即只保留覆铜边界，内部无填充。

对话框的中间区域内设置覆铜的具体参数，针对不同的填充模式，有不同的参数选项。

- "实心填充模式"：需要设定删除岛的面积限制值，以及删除凹槽的宽度限制值。
- "影线化填充模式"：需要设定网格线的宽度、网格的大小、围绕焊盘的形状及网格的类型；
- "无填充模式"：需要设定覆铜边界导线宽度及围绕焊盘的形状等。

（2）【属性】

设定覆铜所在的层面和最小图元的长度；选择是否锁定覆铜。

（3）【网络选项】

"连接到网络"：选择覆铜连接到的网络。

- No Net：不连到任何网络。

2. 用工具栏上的框选按钮 选择

在 PCB 标准工具栏上，单击 按钮，用它可以选择一个矩形区域内的图元。单击该按钮后，光标变成十字形，在欲选区域内点击确定矩形框的一个端点，移动鼠标，再次单击鼠标确定矩形框的另一个对角端点，则矩形框内的图元即被选中。



在框选过程中，处于框线上的图元将不被选中。

3. 使用菜单命令选择

使用鼠标和框选按钮进行选择操作，具有快捷方便的特点。对于一些有着特殊要求的选择，我们可以使用菜单命令来完成。

在主菜单中单击【编辑】→【选择】，会看到如图 7-98 所示的选择命令菜单。该菜单中提供了不同方式的选择命令，下面详细介绍一下这些命令的作用。



图 7-98 选择子命令

- 区域内对象：即工具栏中框选按钮的命令，选中光标在 PCB 板图上拉出的矩形框内的图元。
- 区域外对象：与上条命令互补，选中光标拉出的矩形框外的所有图元，包括框线上的图元。
- 全部对象：选中当前 PCB 文档内的所有图元。
- 板上全部对象：选中当前 PCB 板边界内的所有图元，包括边界上的图元。
- 网络中对象：选中与光标指定的图元具有相同网络的所有图元。获取该命令后，可以直接用十字光标点取指定网络的图元，也可以在工作区空白处单击鼠标，就会弹出【Net Name】对话框，输入要选择的网络标号，单击 确认 按钮，则指定网络的图元被选中。
- 连接的铜：选中与光标指定的图元具有铜连接关系的所有图元，包括导线、焊盘、过孔等。使用该命令时，十字光标选取的图元必须具有电气特性，与铜有连接关系。
- 物理连接：选中与光标指定的图元（焊盘或导线）具有物理连接关系的图元。一般即选中两个焊盘间的所有导线和过孔。
- 元件连接：由光标指定元件，选中与该元件的焊盘相连的所有导线、过孔，直到其连接到其他元件的焊盘为止。
- 元件网络：选中当前文件中与光标指定元件相连的所有网络。
- Room 中的连接：选中完全处于指定 Room 空间中的所有连接导线，不包括 Room 边界轧到的部分。
- 层上的全部对象：选中当前层上的全部图元，不包括多层图元。
- 自由对象：选中当前文件中所有独立的自由图元，如焊盘、导线、过孔、字符串等，

而成组对象如元件、标注、坐标、覆铜等不包括在内。

- 全部锁定对象：选中当前文件中所有锁定的图元。
- 离开网格的焊盘：选中所有不对准网格的焊盘。
- 切换选择：切换式选择对象，即使图元在常态和选择状态两种状态下进行切换。获取该命令后，光标变成十字形，可以连续点取不同的图元进行选择，且不改变其他已选图元的选择状态。当再次点击已选择的图元时，则取消该图元的选择状态。

4. 取消选择

取消对图元的选择可以采用以下几种方法。

- 在选择对象以外的空白区域内点击鼠标，即可取消对所有图元的选择。
- 按住 Shift 键，将光标移到已选图元上，逐一单击取消对图元的选择。
- 单击 PCB 标准工具栏内的取消选择按钮，即可取消对所有图元的选择。
- 使用菜单命令，在主菜单中单击【编辑】→【取消选择】，弹出如图 7-99 所示的菜单命令，单击相应的命令，即可完成不同方式的取消选择。



图 7-99　取消选择命令

各操作命令的含义与选择命令相同，只不过是选择命令的逆过程，操作方法也相同，这里就不再赘述。

7.7.2　复制、剪切、粘贴和删除

选择图元之后，就可以对其进行复制、剪切、粘贴和删除等各种编辑操作了。

1. 图元的复制

1　执行复制命令，有 3 种方式。

- 单击 PCB 标准工具栏上的复制按钮；
- 在主菜单上单击【编辑】→【复制】；
- 使用快捷键 E+C 或者 Ctrl＋C。

2　执行复制命令后，光标变成十字形，点击选取复制的基点。

复制基点也就是粘贴时的基点，一般我们选择图元中心或其电气节点上，对于图元组可视具体情况选择在合适的位置处，如果需要，基点也可以选择在图元以外的空白区域内。点取基点后，复制就完成了。

2. 图元的剪切

1　执行剪切命令，有 3 种方式。

- 单击 PCB 标准工具栏上的剪切按钮；
- 在主菜单上单击【编辑】→【剪切】；
- 使用快捷键 E+T 或者 Ctrl＋X。

2　执行剪切命令后，光标变成十字形，点击选取剪切的基点。

剪切基点也就是粘贴时的基点，点取基点后，剪切就完成了。

3. 图元的粘贴

在复制或剪切了图元之后，就可以执行粘贴命令了。

1 执行粘贴命令，有 3 种方式。

- 单击 PCB 标准工具栏上的粘贴按钮 ；.
- 在主菜单上单击【编辑】→【粘贴】;
- 使用快捷键 E+P 或者 Ctrl＋V。

2 执行粘贴命令后，光标变成十字形，并附带着已复制或剪切图元的轮廓。十字光标在图元上的位置即复制或剪切时选取的基点位置。

3 移动光标并点击选取粘贴的基点，粘贴就完成了。

4. 使用橡皮图章粘贴图元

使用橡皮图章命令粘贴图元，优点是执行一次命令，即可进行多次粘贴。这种粘贴动作很像是用图章在图纸上重复盖章，因而称做橡皮图章。橡皮图章使用前，要确保图元已处于选择状态。

1 执行橡皮图章命令，有 3 种方式。

- 单击 PCB 标准工具栏上的橡皮图章按钮 ;
- 在主菜单上单击【编辑】→【橡皮图章】;
- 使用快捷键 E+B 或者 Ctrl＋R。

2 执行橡皮图章命令后，光标变成十字形，在已选择图元上或图元附近点击鼠标，确定粘贴基点。

3 点取基点后，选择图元就被复制并跟随光标移动。移动光标到合适的位置，点击粘贴图元。多次点击，即可多次粘贴该图元。

4 单击鼠标右键或按 Esc 键退出橡皮图章命令，完成粘贴。

5. 图元的特殊粘贴

使用前面的粘贴命令时，图元仍然保持其原有的层属性，而其他的属性如网络连接等都取消了。如果要将图元放置在其他层面，或者要保持网络连接关系，可以使用特殊粘贴命令。

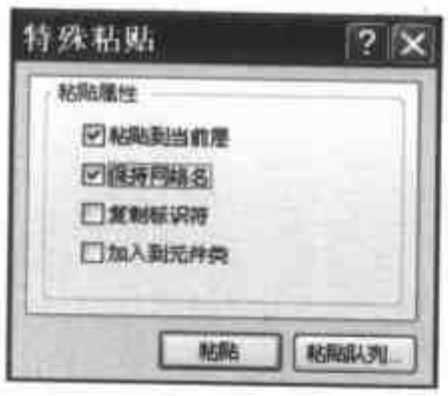


图 7-100 【特殊粘贴】对话框

1 首先将图元欲放置的层面设置为当前层;

2 执行特殊粘贴命令，有 2 种方式。

- 在主菜单上单击【编辑】→【特殊粘贴】。
- 使用快捷键 E+A。

3 执行命令后，系统弹出如图 7-100 所示的特殊粘贴对话框。

用户根据需要，可以选中不同的复选框功能，例如：若选中“复制标志符”，则粘贴

时会沿用原有的标志符。

4 完成设置后单击 粘贴 按钮，实施设定的粘贴操作。或者单击 粘贴队列... 按钮，进行队列粘贴。

6. 图元的删除和清除

Protel DXP 2004 SP2 的 PCB 编辑器内提供了两种删除图元的操作：删除和清除。这两种操作的执行效果相同，操作方式则稍有不同。清除命令，是清除已处于选择状态下的图元，在没有图元处于选择状态下时，清除命令是不可用的；而删除命令，可以删除任何状态下的图元，且执行该命令，可以连续操作删除图元。

在选择图元之后，就可以直接按 Delete 键清除，也可单击主菜单【编辑】→【清除】命令，即可清除已选图元。

删除的具体操作如下。

1 执行删除命令，有 2 种方式。

- 在主菜单上单击【编辑】→【删除】;
- 使用快捷键 E+D。

2 执行删除命令后，光标变成十字形，依次点击要删除的图元，即可完成删除操作。

3 单击鼠标右键或按 Esc 键退出删除命令。

7. 粘贴队列

在前面原理图编辑环境中，我们已经学习过粘贴队列的命令，其操作同样适用于 PCB 编辑环境。

1 点击要复制的图元，使其处于选择状态下。

2 在主菜单中选择【编辑】→【复制】命令，也可以使用快捷键 E+C 或者 Ctrl＋C。

3 运行复制命令后，光标变成十字形，在图元上选择复制的基点。

基点是队列粘贴时的重要参考点，图元间距以基点为参考点。

4 在主菜单中单击【编辑】→【特殊粘贴】命令，在弹出的特殊粘贴对话框中单击 粘贴队列... 按钮；或者，在实用工具栏内的使用工具下拉菜单中单击 按钮，此时，系统弹出设定粘贴队列对话框，如图 7-101 所示。



图 7-101　设定粘贴队列

5 设定好粘贴队列各项参数后，单击 确认 按钮，退出对话框。

6 光标变成十字形，选取队列粘贴的基点，单击鼠标或按回车键确定。

可以看到，按圆形或直线排列的一个图元队列已经放置在 PCB 文件上，如图 7-102 所示，是焊盘按图 7-101 设定值进行队列粘贴后的效果，队列粘贴的基点选在了原 4 号焊盘的右侧。



图 7-102 焊盘的队列粘贴

7.7.3 元器件的移动

对于选择状态下的图元，可以直接用光标点击图元并按住不放，拖动光标即可移动选中的图元；也可以使用工具栏中的移动选择 按钮或者菜单命令【编辑】→【移动】→【移动选择】来进行移动操作。执行命令后，光标变成十字型，点击鼠标或按回车键选取移动基点后，已选图元将随光标移动，到合适的位置后单击鼠标即可进行放置。

Protel DXP 2004 SP2 中提供了不同的移动命令，供用户选择使用，如图 7-103 所示。

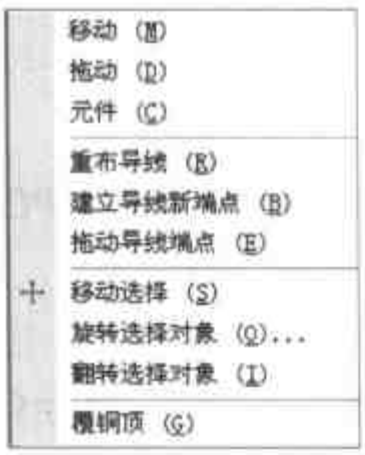


图 7-103 移动命令菜单

- 移动：获取命令后，光标变成十字形，点击要移动的图元，图元即跟随光标移动，到合适的位置后，再次单击鼠标放置图元；可以继续点选图元进行移动操作，否则，单击鼠标右键或按 Esc 键退出移动命令。
- 拖动：使用该命令移动图元时，与图元连接的导线也跟随移动或拉长，即不断开该图元与其他图元的电气连接关系。
- 元件：获取命令后，可以直接用十字光标选取器件进行移动，也可以在空白区域内点击鼠标，弹出选择元件对话框，在元件列表中选择要移动的元件。
- 重布导线：获取命令后，用十字光标选取要移动的导线，可以在不改变其两端端点位置的情况下改变其布线路径。
- 拖动导线端点：改变导线端点的位置。
- 旋转选择对象：使已选择图元按照设定角度旋转。使用该命令前，应先选择要旋转的图元。
- 翻转选择对象：镜像翻转已选择的图元。
- 覆铜顶：移动覆铜的顶点。

7.7.4 排列图元

为使 PCB 板面更加工整、美观，我们可以使用排列命令使 PCB 板上的元件排列整齐。Protel DXP 2004 SP2 提供的排列命令如图 7-104 所示。

在主菜单中单击【编辑】→【排列】即可获得该命令菜单，另外这些命令也可以在实用工具栏内调准工具栏中获得。各命令的功能和操作方法如下。



图 7-104　排列命令菜单

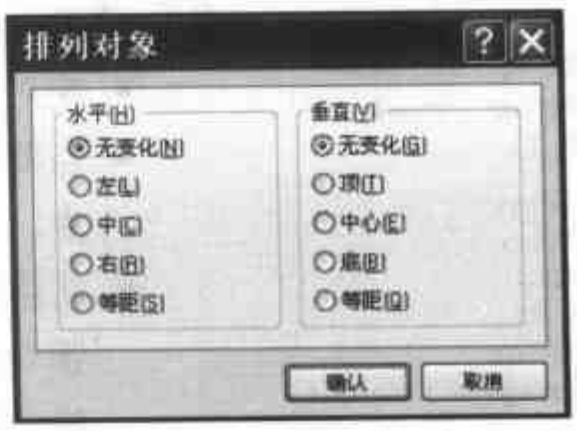


图 7-105　【排列对象】设置对话框

- 排列：执行该命令后，弹出排列对象对话框，如图 7-105 所示。在对话框中可以设置排列对齐的方式：包括左对齐、水平中心对齐、右对齐、水平等距、顶对齐、垂直中心对齐、底对齐、垂直等距等几种方式。采用这些对齐方式和后面的几种菜单命令具有相同的功能。
- 左对齐排列：将已选择的对象左端对齐排列。
- 右对齐排列：将已选择的元件组右端对齐排列。
- 水平中心排列：将已选择的元件组中心对齐排列，各元件水平排开。
- 水平分布：将已选择的元件组水平等距排列，最左和最右两个元件的距离不变。
- 水平间距递增排列：水平等距排列并加大元件组内各元件间的水平距离。
- 水平间距递减排列：水平等距排列并缩小元件组内各元件间的水平距离。
- 顶部对齐排列：将已选择的对象顶部对齐排列。
- 底部对齐排列：将已选择的元件组底部对齐排列。
- 垂直中心排列：将已选择的元件组中心对齐排列，各元件竖直排开。
- 垂直分布：将已选择的元件组垂直等距排列，最上和最下两个元件的距离不变。
- 垂直间距递增排列：垂直等距排列并加大元件组内各元件间的垂直距离。
- 垂直间距递减排列：垂直等距排列并缩小元件组内各元件间的垂直距离。
- 移动元件到网格：将选中元件的基点移动到就近的网格上面。
- 排列元件于矩形区域内部（实用工具栏按钮）：将选择的元件组排列到光标框选的区域内，框内的排列原则为顶对齐水平排列优先，水平宽度不够时按左对齐排列到下一行。
- 排列元件于 Room 空间内部（实用工具栏按钮）：将元件排列在所选 Room 空间内部。

7.7.5 快速跳转

在 PCB 设计过程中，用户可以使用快速跳转命令将光标跳转到指定元件处，以便快速找到要编辑的元件。在主菜单中单击【编辑】→【跳转到】，即可弹出如图 7-106 所示的跳转菜单，其中各命令的功能和操作如下。

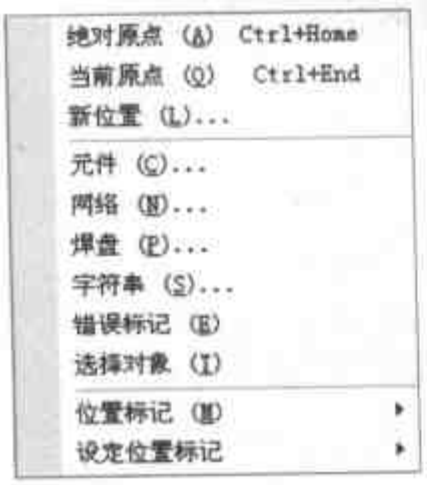


图 7-106 跳转菜单命令

- 绝对原点：将光标跳转到绝对原点。
- 当前原点：将光标跳转到当前原点，即用户设置的参考原点。
- 新位置：获取该命令后，将弹出【跳到某位置】的坐标设置对话框，填写 *X*、*Y* 坐标值，单击 确认 按钮，即可将光标跳转到指定坐标的位置。
- 元件：获取该命令后，将弹出【元件描述符】的设置对话框，填写元件描述符，单击 确认 按钮，即可将光标跳转到指定元件的位置。
- 网络：获取该命令后，将弹出【Net Name】的设置对话框，填写网络标号，单击 确认 按钮，即可将光标跳转到指定网络的图元上。
- 焊盘：操作同上，输入焊盘描述符，跳转到指定焊盘上。
- 字符串：操作同上，输入字符串内容，跳到指定字符串。
- 错误标记：跳转到错误标记。
- 选择对象：就近跳转到已选择的对象。
- 位置标记：跳转到指定的位置标记。
- 设置定位标记：跳转到指定的定位标记。

7.7.6 图元属性的全局编辑

对于已放置的某一个图元，可以用菜单命令【编辑】→【变更】，打开图元的属性对话框，修改图元属性。执行该命令后，光标变成十字形，单击要编辑的元件，即可打开其属性对话框，该命令与直接双击图元弹出对话框是等效的。

在设计中，有时需要对某一类图元进行统一的修改编辑。Protel DXP 2004 SP2 的 PCB 编辑器，提供了【查找相似对象】命令，使用户可以方便地在 PCB 图中查找并选择某一类图元对象，并进行编辑操作。

下面我们举例说明如何进行图元对象的统一属性修改。

【例 7-3】 将某 DIP28 元件 U12 的所有焊盘孔径由 32mil 改为 30mil

1 点击选择 U12 的任意焊盘；

2 在主菜单中选择【编辑】→【查找相似对象】命令；或者，在右键菜单中选择【查找相似对象】命令，则系统弹出如图 7-107 所示的查找相似对象对话框。该对话框中列出

了所有与焊盘属性相关的匹配项。

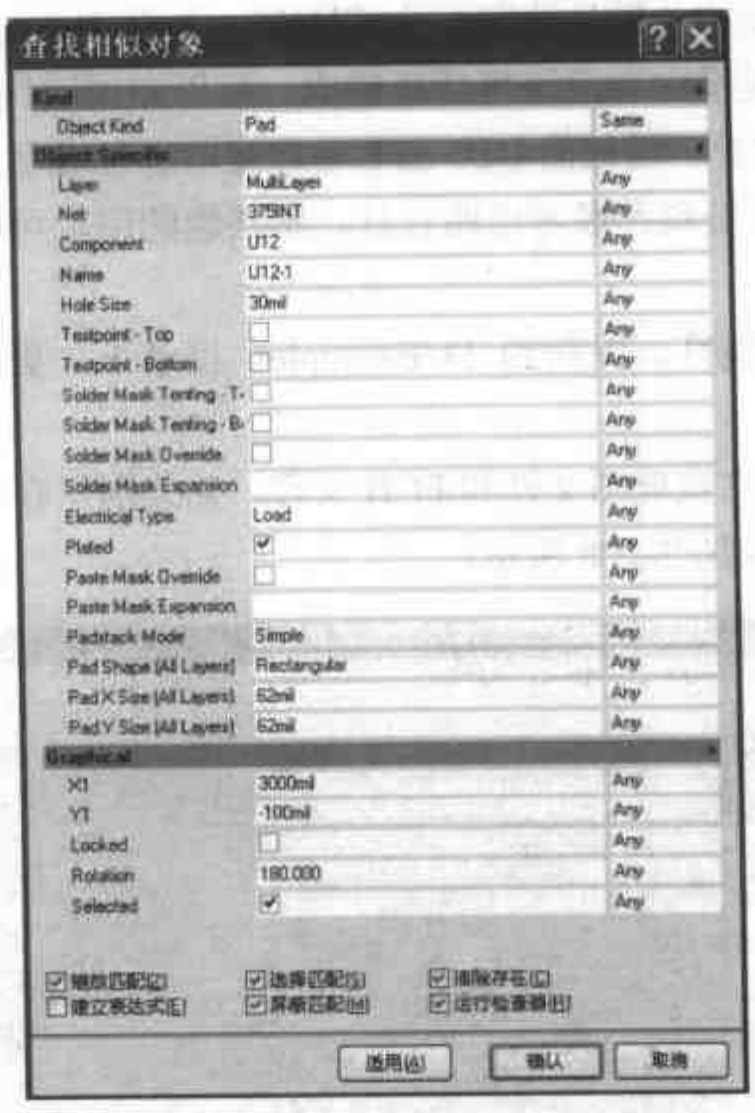


图 7-107 【查找相似对象】对话框

3 在 Component 一栏内，点击“Any”，改为“Same”，即选中元件名为 U12 的所有焊盘。

4 单击 确认 按钮，退出对话框。此时，工作区内 U12 的所有焊盘处于高亮状态，而其他区域则被屏蔽变暗。

5 打开【Inspector】面板，将“Hole Size”一栏的数值修改为 30mil，按回车键确定。此时工作区内 U12 的焊盘孔径已由原来的 32mil 修改为 30mil。

6 关闭【Inspector】面板，在工具栏上单击 按钮，取消焊盘的选择，退出屏蔽显示状态。

可见，灵活地运用图元属性的全局修改方法，会使 PCB 设计更加便捷。

7.8 创建一个 PCB 项目

在前面的几节中，我们学习了图元放置、属性编辑等独立的 PCB 编辑操作技巧，这些都是运用 Protel 进行 PCB 设计的基础，用户可以实际练习各项命令的操作和应用方法，以便达到熟练掌握、灵活运用的目的。

从本节开始，我们将介绍如何完整地建立并完成一个 PCB 设计项目，用户可跟随本节的介绍，来设计完成属于自己的 PCB 板。

针对刚刚接触 PCB 设计的读者，这里我们介绍一个比较简单的键盘数码管显示控制模块。该模块由数码管驱动及键盘控制芯片 CH451、8 个 0.36 英寸的共阴极数码管、16 个限流匹配电阻、几片退耦电容及连接插座构成，可以方便地挂接在单片机、ARM 处理器等系统板的外围，与 CPU 通过简单的 SPI 串行接口进行通信，具有占用口线少、简便易用的特点。具体的芯片资料和参考电路设计，感兴趣的用户可以到其公司网站下载芯片数据手册详细了解。

1 新建一个 PCB 项目，保存到 D:/Examples 目录下，更名为“My PCB_Project1.PRJPCB”。

2 在当前项目下建立原理图文件和 PCB 文件，并分别保存为“CH451.SCHDOC”和“My PCB1.PCBDOC”，如图 7-108 所示。

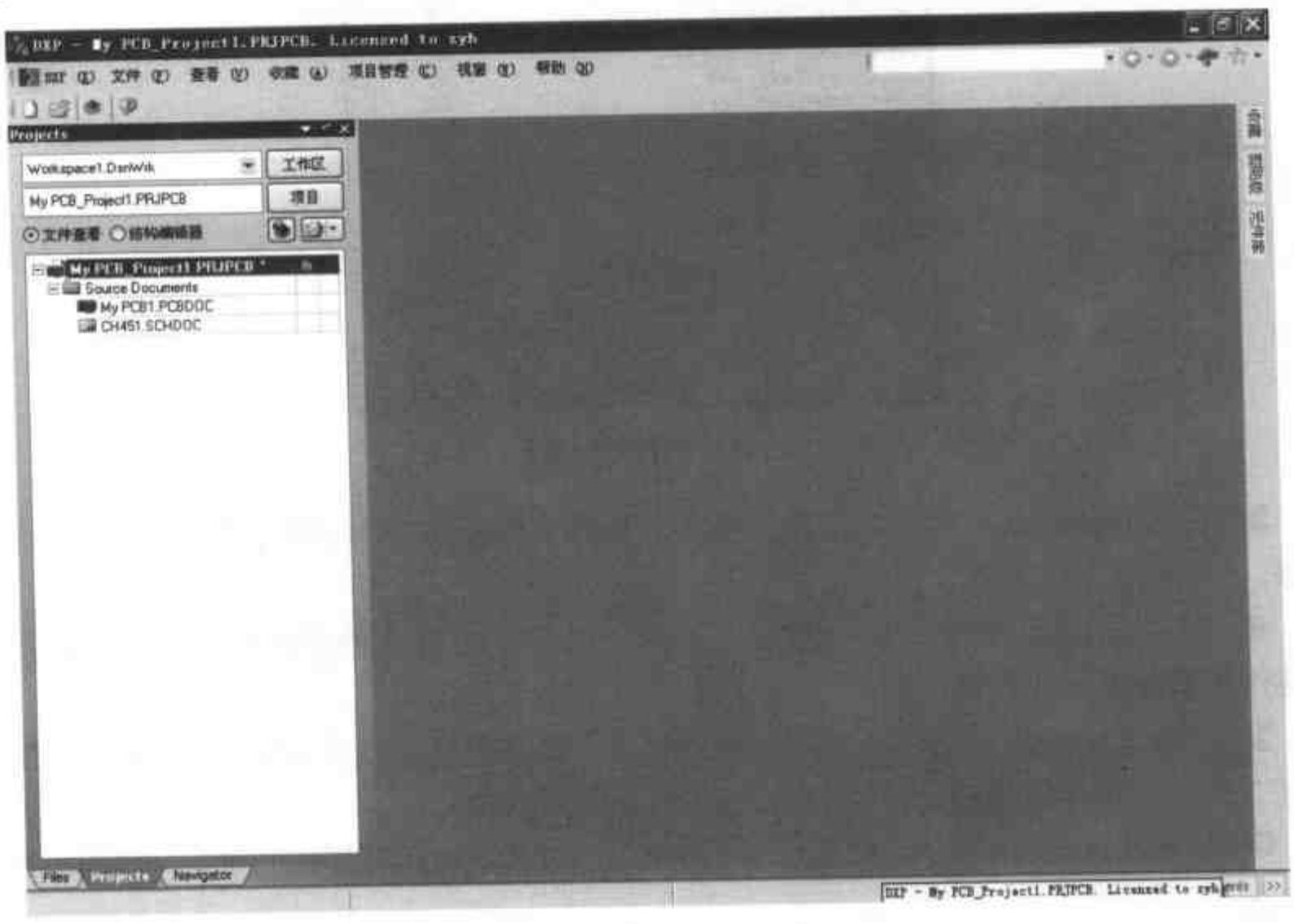


图 7-108　新建 PCB 项目

3 双击打开原理图文件“CH451.SCHDOC”，参考第 3 章和第 4 章的介绍，进行原理图的绘制。绘制完成的键盘和数码显示模块的电路原理图如图 7-109 所示。

模块由外部主板供电，和通信接口一起通过一个 IDC10 封装的插座连接到 CPU 主板上。CH451 通过通信接口与 CPU 主板通信，由以下几根通信线组成：DCLK、DIN、LOAD、KEY、RSTI。根据主板的指令控制数码管显示，并扫描按键状态，通过向主板发出中断信号指示键盘有键按下，DCLK 和 DIN 分别是从 CPU 主板发往键盘显示模块的串行时钟线和数据线，可以采用普通 IO 口线模拟，并且可与其他器件共用。

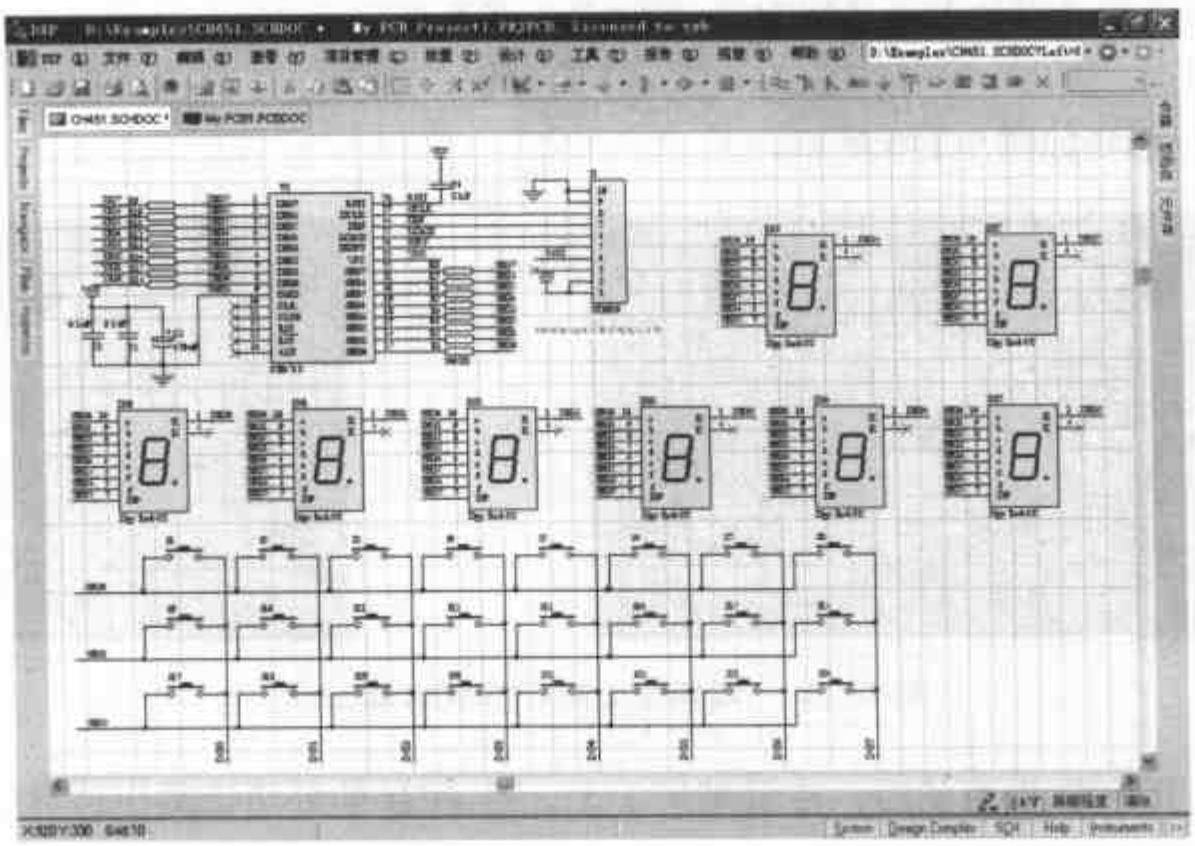


图 7-109　键盘和数码显示模块电路原理图

在电路原理图中，我们用到的数码管取自集成元件库 Miscellaneour Devices.IntLib，元件名为“Dpy Red_CC”，即红色的共阴极数码显示二极管，封装也采用其自带的即可。该模块用到的元件和封装形式如表 7-1 所列。

表 7-1　模块用到的元件和封装形式

元　　件	Designator	Footprint	LibRef	Quantity
瓷片电容	C1, C2, C4	CAP0.1	CPA	3
电解电容	C3	CD0.1	CAP470U	1
数码管	DS0~DS7	LEDDIP-10/C5.08RHD	Dpy Amber-CC	8
连接插座	J1	IDC10	CON10	1
电阻	R1~R16	AXIAL0.3	RES_MY	16
按钮	S1~S24	BUTTON	SW-PB	24
CH451 芯片	U1	SOP28	CH451S	1

在下面的章节中，我们将以该项目为例，介绍进行 PCB 印制板绘制所涉及到的其他细节内容。

7.8.1　定义电路板的外观尺寸

打开 PCB 文件“My PCB1.PCBDOC”，进入 PCB 编辑器，首先进行环境设置。为了便于重新定义 PCB 板形状，我们在【PCB 板选择项】对话框中，将捕获网格 *X*、*Y* 的值都设为 100mil，网格 2 设为 200mil。因为是独立的模块，没有具体的安装环境的要求，所以根据选用器件的大小和个数，我们暂时把 PCB 板的尺寸定在 80mm×100mm 左右，转换为英制，就近似为 3200mil×4000mil。待器件布局完毕后，可以根据布局结果，再进行调整。

选择菜单命令【设计】→【PCB 板形状】→【重新定义 PCB 板形状】，以原 PCB 板的左下角为基点，画出一个 3200mil×4000mil 的方框，重新定义 PCB 板的边界。重新定义前后的 PCB 板形状如图 7-110 所示。

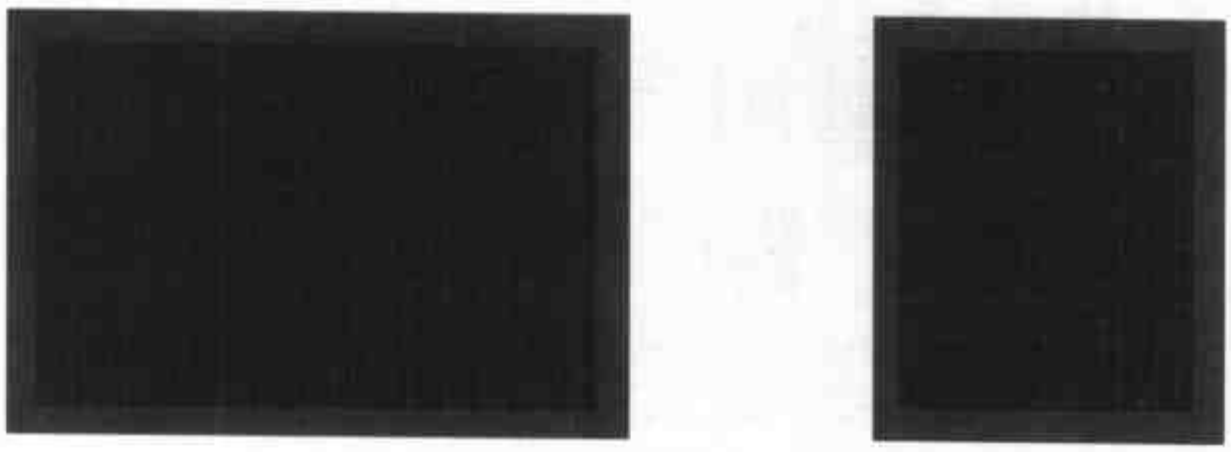


图 7-110　重新定义前后的 PCB 板形状

重新定义了 PCB 板形状后，在机械层 1 上，沿 PCB 的外边缘画出边界框线；在禁止布线层上，在机械层边界线内侧 60mil 的地方画出禁止布线层的边界。



在设计中，根据设计需要，应灵活地改变环境参数，如：捕捉网格大小、可视网格大小，可以使编辑操作更加方便；配合以适时的视图缩放，会让设计更加得心应手。

7.8.2　图层管理

该模块所选用的器件封装除 CH451 为贴片式封装外，其他均为插入式器件。PCB 板层采用双面板结构即可。

执行菜单命令【设计】→【层堆栈管理器】，打开图层堆栈管理器。可以看到，当前的 PCB 板层结构即为双面板，使用各项默认设置进行设计即可。

回到 PCB 编辑器工作区界面，看到的板层标签中包括：Top Layer、Bottom Layer、Mechanical1、Top Overlay、Keep-Out Layer 和 Multi-Layer。我们在设计中可能直接操作的就是这几个层面，如果有未显示的层，在【PCB 板层和颜色】对话框中可以将其设置为显示。

使用快捷键 L，打开板层和颜色对话框，单击 颜色设定(C) 按钮，使用该图层颜色设置方案，然后将机械层 1 的颜色设置为 225 号绿色，以便与 Keep-Out Layer 层的红颜色区分开来。

由于下一步就要引入网络表，进行元件布局，因此再次修改捕捉网格大小，设为 20mil；可视网格的网格 2 则设为 100mil。

7.8.3　元器件封装的载入

在导入网络表或更新 PCB 之前，要保证原理图文件中指定的封装形式，都能够在 PCB 文件的项目库文件、安装库文件和查找路径下的库文件等可用库文件中找到，并符合要求。

针对本项目的要求，有些元件和封装不能在 Protel DXP 2004 提供的库中找到，需要

再加载一个 PCB 库文件：My PCBLIB1.LIB。这是在 Protel 99SE 版本下自行制作的封装库文件，在 DXP 中可以直接加载使用。

在 PCB 编辑环境中，打开【元件库】面板，单击 元件库... 按钮，在【项目】标签页中单击 加元件库(A) 按钮，将 My PCBLIB1.LIB 库文件添加到当前项目中。关于库文件的加载，具体操作方法参见前面的章节。如图 7-111 所示，显示了向项目中加载库文件的过程。

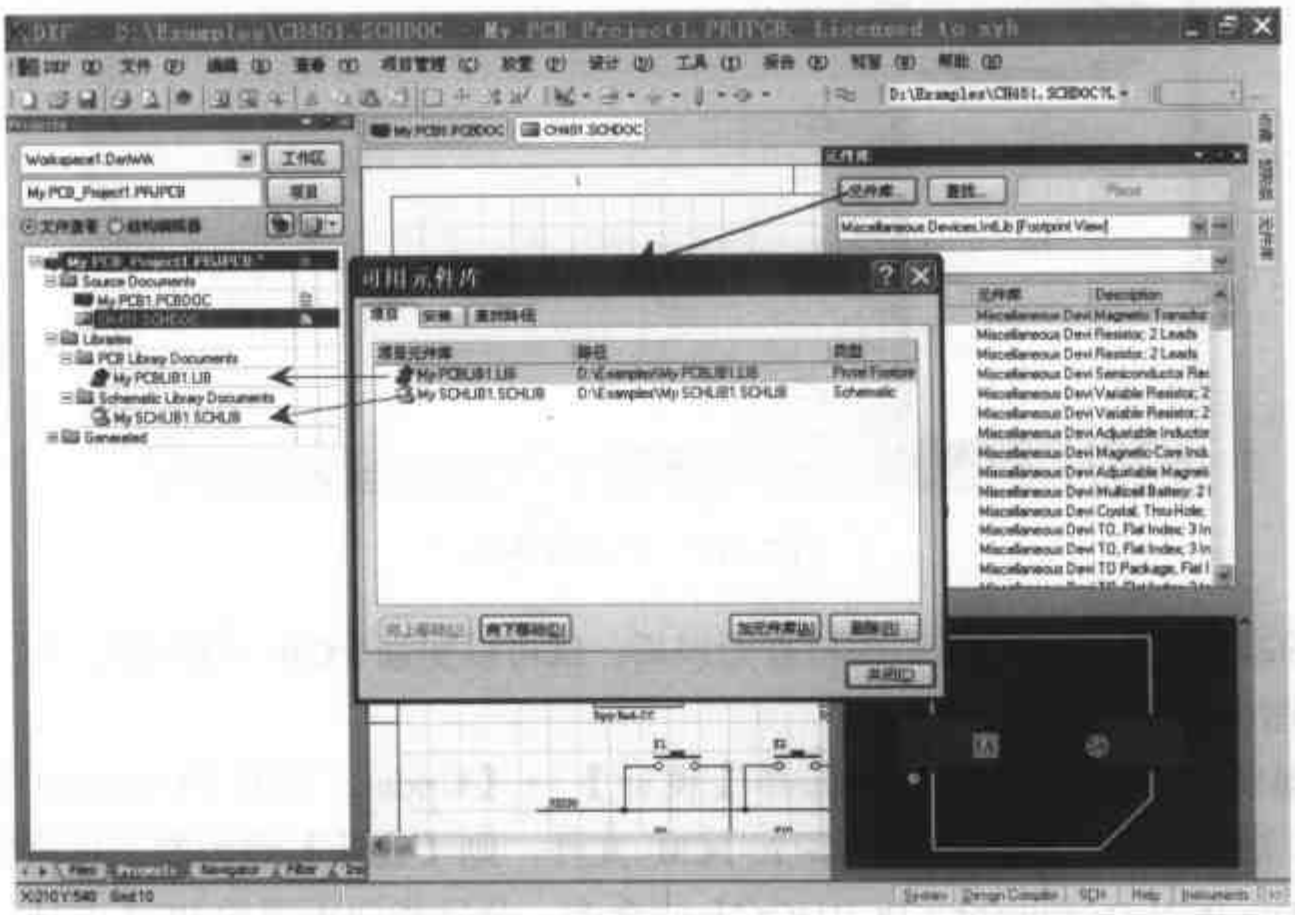


图 7-111　向当前项目加载库文件

这样，项目中可能用到的封装库文件就加载完毕了。对于系统默认加载的一些库文件，如 FPGA Generic.IntLib 等，因为本设计中用不到，可以将其从当前项目安装库文件中删除，这样有利于加快系统查找元件的速度。

7.8.4　引入网络表更新 PCB

在主菜单中选择【项目管理】→【Compile Document CH451.SCHDOC】命令，将原理图文件进行编译。根据 Messages 面板中的错误和警告提示进行相应的修改，有些警告是可以忽略的，如元件偏离栅格的警告，并不影响 PCB 设计。

Protel DXP 2004 SP2 能够实现双向同步设计，既可以在原理图内直接更新 PCB 图，也可以在 PCB 图内根据当前的改动更新原理图。这些更新步骤不再依赖于网络表的生成，因此生成网络表的步骤不再是必需的了，但用户可以根据网络表进一步检查电路原理图，看是否存在错误。

修改完毕的原理图再次编译后，就可以生成网络表了。在原理图编辑器的主菜单中选择【设计】→【文档的网络表】→【Protel】命令，系统自动生成 Protel 格式的网络表，并依照原理图命名为 CH451.NET，加入到当前项目的生成文件夹内，如图 7-112 所示。

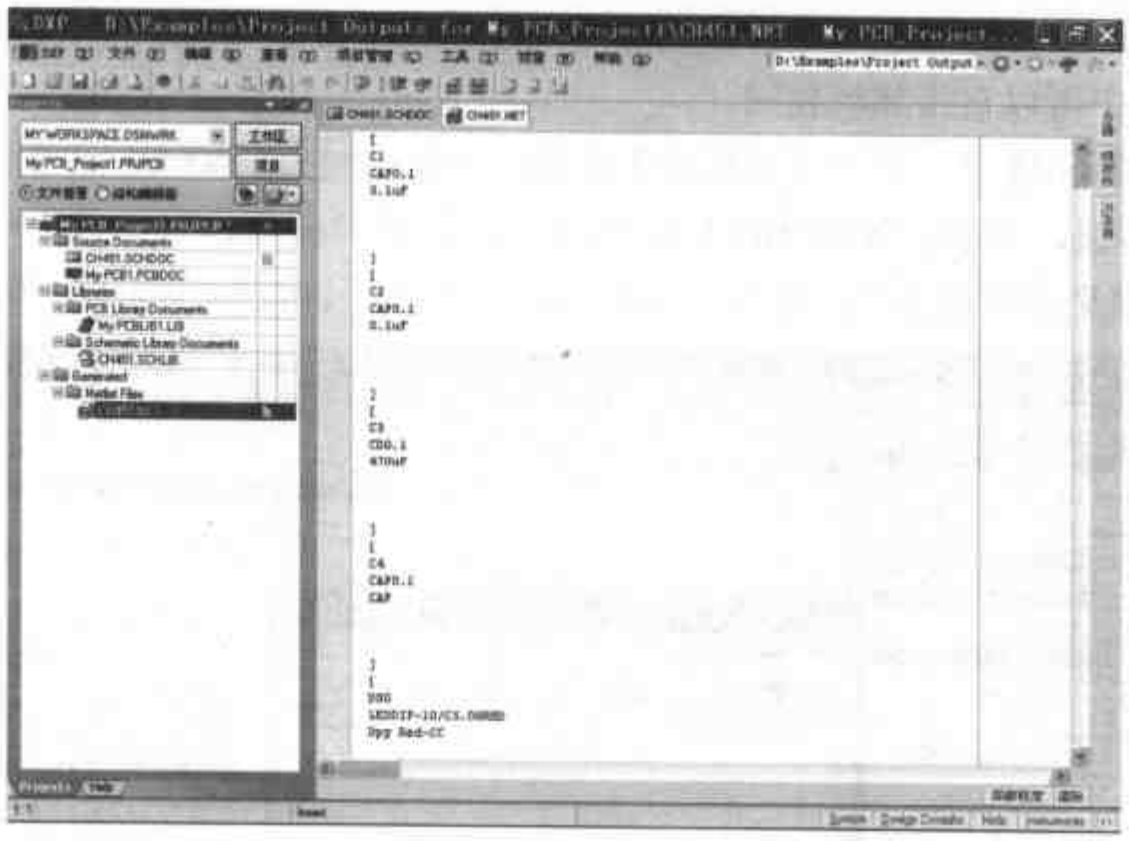


图 7-112　生成网络表

前面的准备工作就绪，电路图检查无误后，就可以更新 PCB，将网络表和元件封装引入到 PCB 图中了。

在原理图编辑器的主菜单中选择【设计】→【Update PCB Document My PCB1.PCBDOC】命令。如果项目中存在多个 PCB 文件，则【设计】命令的下拉菜单内会出现多个【Update PCB Document *.PCBDOC】的命令，分别指向不同的 PCB 文件，用户只需要选择适用本原理图的 PCB 文件即可。

新建的 PCB 文件必须保存到一定的路径之后（路径没有限制），才能够执行该更新命令。运行更新 PCB 文件命令后，弹出【工程变化订单】对话框，如图 7-113 所示。

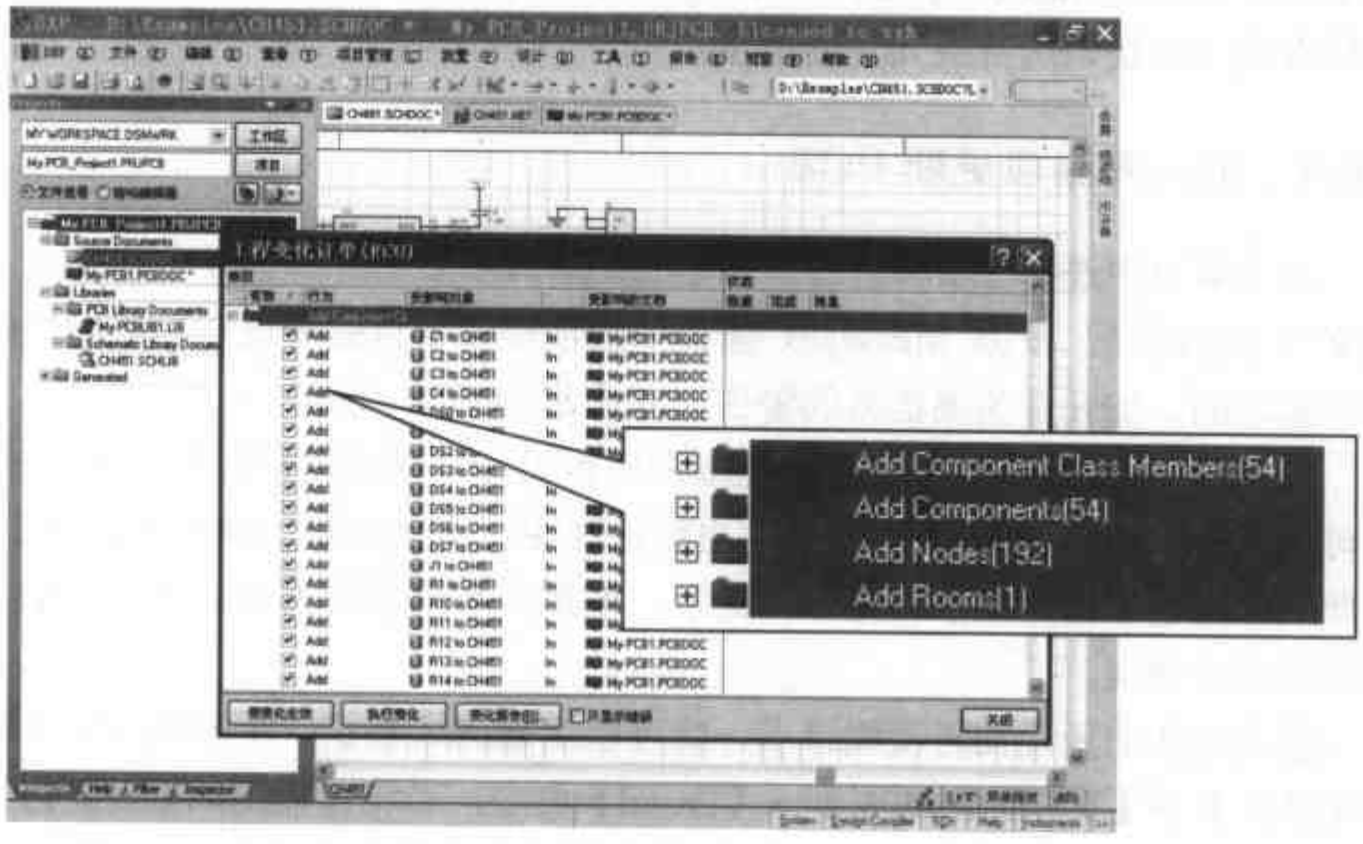


图 7-113　工程变化订单

该对话框内显示了本次更新设计的对象和内容。点击红色文件夹图标前的 ⊟ 符号将所有子项收起，可以看到总的受影响的对象可分为以下几类：元件类成员、元件类、网络节点和 Room 空间。

在工程变化订单内显示的各个对象，是否执行所有对 PCB 的更新是可以配置的。在【有效】栏内点击 √ 符号将其取消，则此项变化将不被执行。对于初次更新 PCB 图，我们就使用默认设置的使能所有更新即可。

单击 使变化生效 按钮，系统自动检查各项变化是否正确有效，但不执行到 PCB 图中，所有正确的更新对象，在检查栏内将显示“√”符号，否则显示“×”符号。只有在单击 执行变化 按钮后，系统才会将所有的更新执行到 PCB 图中，元件封装、网络表和 Room 空间即在 PCB 图中载入和生成了。

系统将元件封装和网络表载入到 PCB 文件中，并将所有元件放置在 PCB 板右下侧的一个 Room 空间内，更改 Room 空间与原理图同名，这里即为“CH451”，如图 7-114 所示。

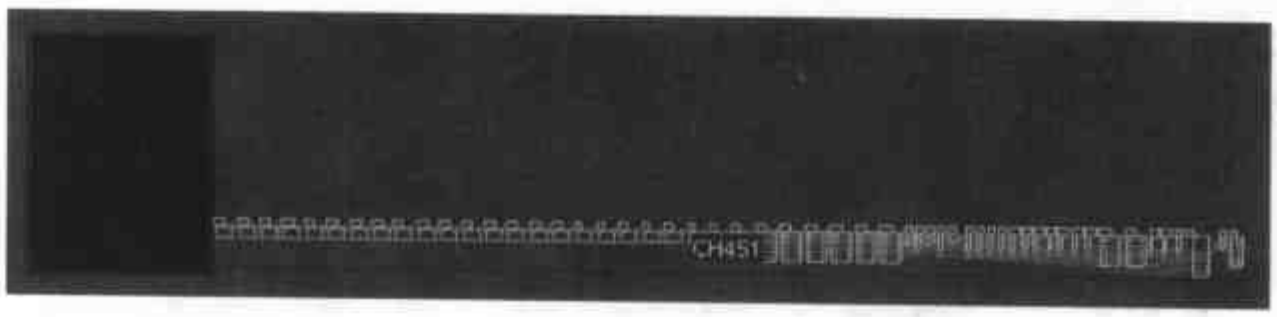


图 7-114　导入元件封装和网络表后的 PCB 图

元件封装和网络表导入后，下一步的工作就是 PCB 的元件布局和布线了。一般这两步工作我们都可以采用自动和手工相结合的方式来进行。

首先采用系统自动布局，然后再手工调整元件布局；元件布局完成后，可以采用自动布线，最后再手工调整布线。有了自动布局和自动布线的帮助，PCB 设计会更加顺利、迅速。要使用系统所提供的自动布局、布线功能，首先要把有关的设计规则设置好，这样，系统才能够依据设计规则执行自动布局和布线。下面我们就来介绍 PCB 设计规则的设置方法。

7.9　设计规则设置

PCB 编辑器是一个规则驱动环境，它的设计规则提供了 PCB 板设计过程中多个方面的规则和限制。用户的任何操作，如：放置导线、移动元件、自动布线等，都在这些规则的限制之下。PCB 编辑器会实时检测用户的操作是否符合规则设置，对违反规则的操作，系统会给予错误提示或显示出特定的高亮色彩。在开始 PCB 板设计之前，合理地设置设计规则，使得用户可以专注于设计本身，放心地进行布线操作，而将错误检测交给系统自动完成。

DXP 系统在 PCB 文件生成时，就附带了一套默认的设计规则。这套设计规则中包括

了 PCB 设计中需要约束的各种基本规则，其适用范围基本上是针对整个 PCB 板的。由于这些规则的约束值通常被设定为单一值，并不适合 PCB 板设计的实际需要，因此，用户应该根据自己的设计情况，更改这些规则的约束值，例如：导线宽度、焊盘大小、孔径大小、安全间距，等等。另外，用户还可以针对特定的范围添加一些新的设计规则，以满足小范围器件的特殊要求。

掌握设计规则的编辑和制定方法，使我们能够放心地应用自动布局和自动布线的功能，充分领略 Protel DXP 2004 SP2 的功能优势。

7.9.1 设计规则

Protel DXP 2004 SP2 提供了 10 种不同的设计规则，每个种类之下还有不同的分类规则，具体涉及到了 PCB 设计过程中的导线放置、导线布线方法、元件放置、布线规则、元件移动和信号完整性等各个方面。

在 PCB 编辑器中，单击主菜单【设计】→【规则】命令，打开【PCB 规则和约束编辑器】对话框，如图 7-115 所示。



图 7-115 PCB 规则和约束编辑器

PCB 规则和约束编辑器界面类似于 Windows 的资源管理器，分成左右两栏。左边是树形列表，列出了 PCB 规则和约束的构成和分支，右边是各类规则的详细内容。

从图中可以看到，在设计规则（Design Rules）下面分成了 10 项规则类，分别是：电气规则（Electrical）、布线规则（Routing）、贴片技术规则（SMT）、掩膜规则（Mask）、电源规则（Plane）、测试点（Testpoint）、加工制作规则（Manufacturing）、高速电路设计规则（High Speed）、布局规则（Placement）和信号完整性分析规则（Signal Integrity）。

点击各规则类前面的⊞符号，可展开查看该规则类中的各个子类；点击⊟符号，则收起展开的列表，各个规则类的具体功能和设置我们将在后面介绍。

对设计规则的基本编辑操作可通过规则列表栏内的右键菜单来完成。在 PCB 规则和约束编辑器左边的列表栏内单击鼠标右键，弹出右键菜单，如图 7-116 所示，该菜单提供了设计的编辑命令。



图 7-116　规则列表栏右键菜单

- 新建规则：建立新的设计规则。要建立某种类型的设计规则，可以选中同种类型的子规则，单击右键，选择新建规则命令。
- 删除规则：删除所选的设计规则。
- 报告：用于生成选定 PCB 规则的报表（PCB Rules Report）。
- Export Rules：将当前的设计规则导出保存。
- Import Rules：导入其他的设计规则。

在 PCB 规则和约束编辑器的左下方，有 优先级(P)... 和 规则向导(R)... 两个按钮。单击 优先级(P)... 按钮，会进入【编辑规则优先级】对话框，在该对话框中可以修改规则的优先级级别；单击 规则向导(R)... 按钮，则启动规则向导，为 PCB 设计添加新的设计规则。优先级设置及规则向导我们都将在后面的叙述中介绍。

7.9.2　规则作用域与规则优先级

1．规则作用域

PCB 设计规则具有可选择的作用范围，如图 7-117 所示。

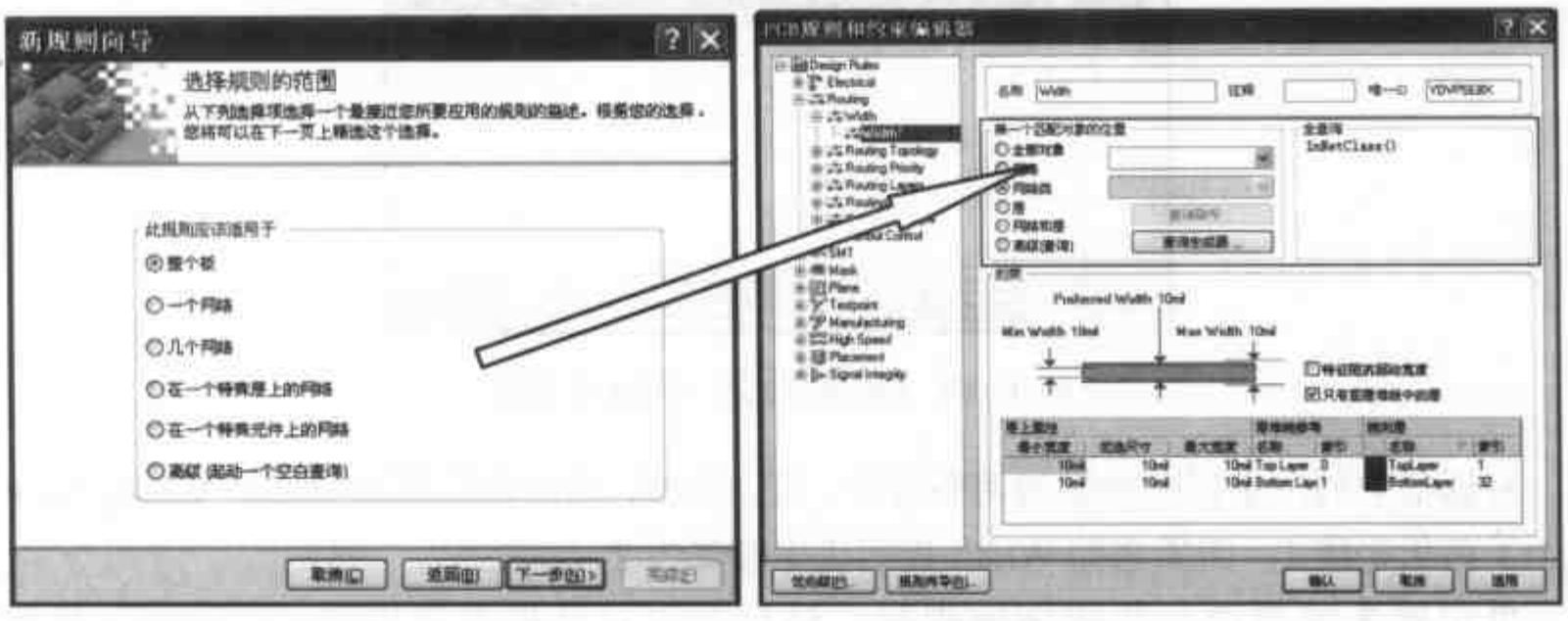


图 7-117　PCB 设计规则的作用范围

左图是使用规则向导建立新规则过程中选择规则范围的画面；右图为在 PCB 规则和约束编辑器中，打开一条具体的布线规则，即 Routing 中的 Width 规则的编辑画面。这两个画面中对应的适用范围选项具有相同的作用。

从图中选项可以看到，设计规则的范围选择包括以下几种。

- 整个板：规则适用于整个 PCB 板。
- 一个网络：规则适用于某个特定网络上的所有图元对象。

- 几个网络：规则适用于几个指定网络上的所有图元对象。
- 在一个特殊层上的网络：规则适用于指定层上的所有网络。
- 在一个特殊元件上的网络：规则适用于指定元件上的指定网络。此处网络范围可以是指定的单个网络，也可以是与元件相关的多个或所有网络。
- 高级（起动一个空白查询）：启动查询生成器（Query Builder）来编辑一个表达式，精确选择规则适用的范围。

在设置规则过程中，选择上面的单选项，并进一步进行相应的网络选择、板层指定或表达式编辑，就完成设置规则的适用范围了。

2. 规则优先级

规则优先级是针对同一类型的设计规则而言的，是在规则制定时指定的。系统会给新规则赋予一定的优先级，用户可以根据需要改变优先级。当设计规则类中存在多个同一类型的设计规则时，它们将被赋予不同的优先级别。在布线过程中，优先级高的设计规则将被优先使用。

新建的设计规则总是被系统默认赋予同种类型规则中最高的优先级（通常为 1）。我们可以对优先级进行更改操作。在 PCB 规则和约束编辑器的左下方，单击 优先级(P)... 按钮进入【编辑规则优先级】对话框，如图 7-118 所示。

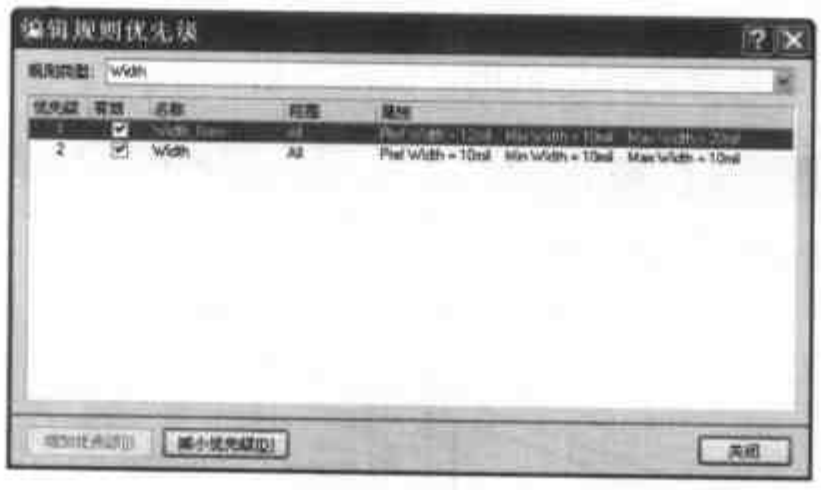


图 7-118 【编辑规则优先级】对话框

对话框中列出了同种类型的两条规则，可以看到，我们自行新建的规则 Width_New 被赋予了高优先级 1，而原来的 Width 规则优先级降为 2。

单击选中要修改优先级别的规则，然后单击对话框左下端的 减小优先级(D) 按钮或 增加优先级(I) 按钮，即可更改规则的优先级级别。当按钮处于灰色不可用的状态时，说明规则已经处于最小或最大优先级别，不能再进行该项调整了。同种类型的规则只有一个时，无须更改优先级，这两个按钮都将处于不可用状态。

7.9.3 电气规则（Electrical）

在 PCB 规则和约束编辑器的规则列表栏内点击【Electrical】，会展开所有的电气规则列表，如图 7-119 所示。

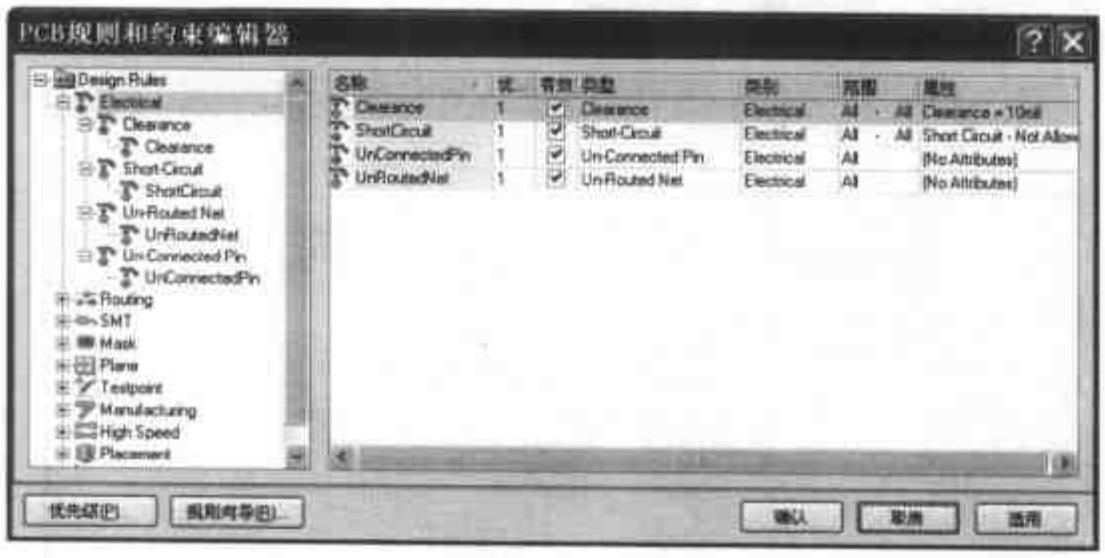


图 7-119　电气规则

电气规则包含了以下 4 个方面。

- Clearance：安全间距设置；
- Short-Circuit：短路约束设置；
- Un-Routed Net：未布线网络节点设置；
- Un-Connected Pin：无连接引脚设置。

1. Clearance 安全间距设置

安全间距规则用于设置 PCB 板上不同网络的导线、过孔、焊盘及覆铜等导电图形之间相隔的最小距离，如图 7-120 所示。安全间距规则具有两个匹配对象，用户可以细化不同网络间安全间距的设置。

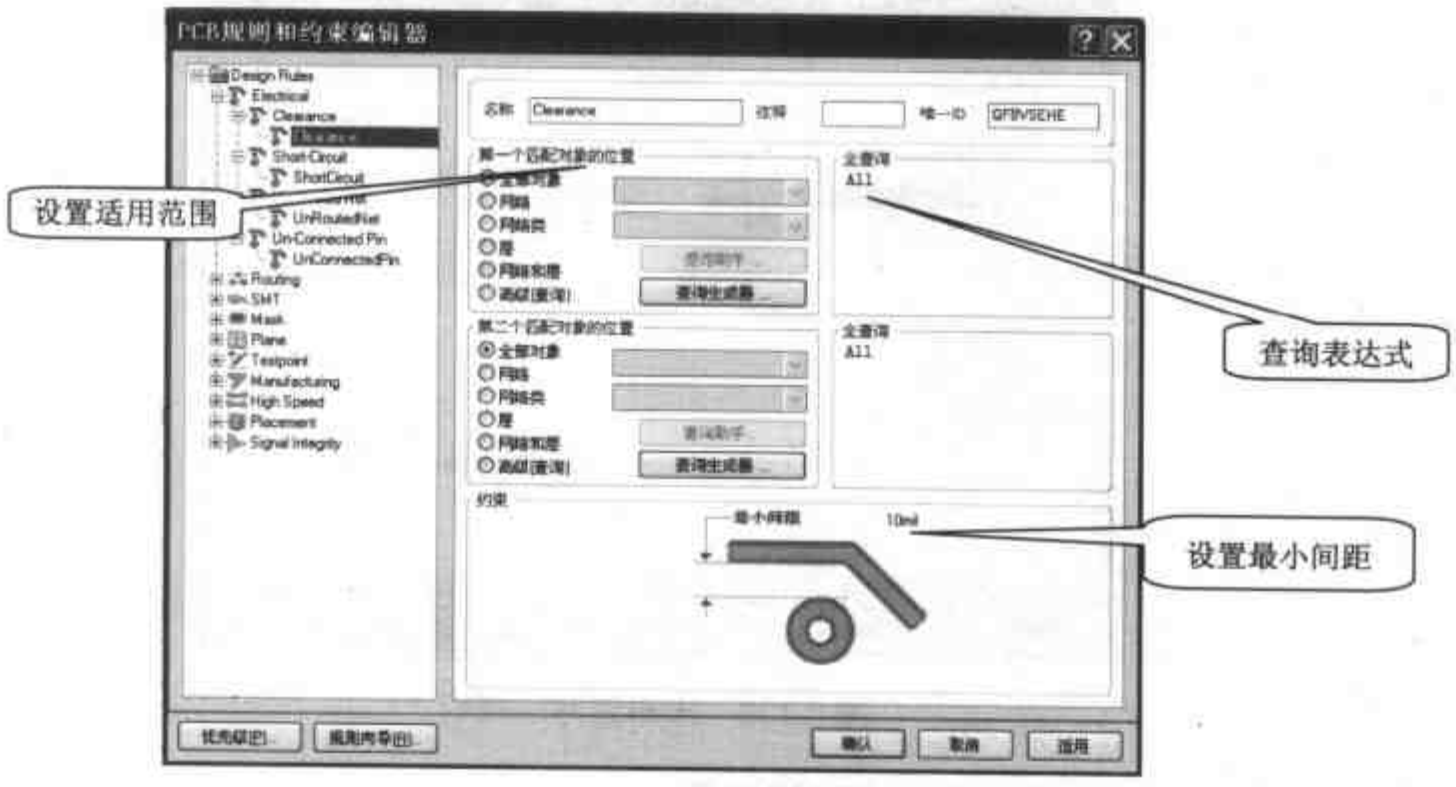


图 7-120　安全间距设置

2. Short-Circuit 短路限制规则

该规则用于设定 PCB 板上的导线是否允许短路，如图 7-121 所示。在【允许短回路】

选框内设置是否允许短路，通常禁止短回路。



图 7-121　短路限制规则

3. Un-Routed Net 未布线网络设置

该规则用于检查指定范围内的网络是否均已布线完毕，对于未布线的网络，使其仍保持飞线。该规则不需要设置其他约束，只需创建规则，为其命名并设定适用范围即可，如图 7-122 所示。



图 7-122　未布线网络规则

4. Un-Connected Pin 未连接引脚设置

该规则用于检查指定范围内的元件引脚是否均已连接到网络，对于未连接的引脚，给予警告提示，显示为高亮状态。系统默认状态下未加该规则。由于系统中通常都会存在一些不连接的器件引脚，因此，该规则可以不设置，由用户自己来保证引脚连接与否的正确

性。该规则也不需要设置其他约束，只需创建规则，为其命名并设定适用范围即可，如图 7-123 所示。



图 7-123　未连接引脚规则

7.9.4　布线规则（Routing）

在 PCB 规则和约束编辑器的规则列表栏内单击【Routing】，会展开所有的布线规则列表，如图 7-124 所示。

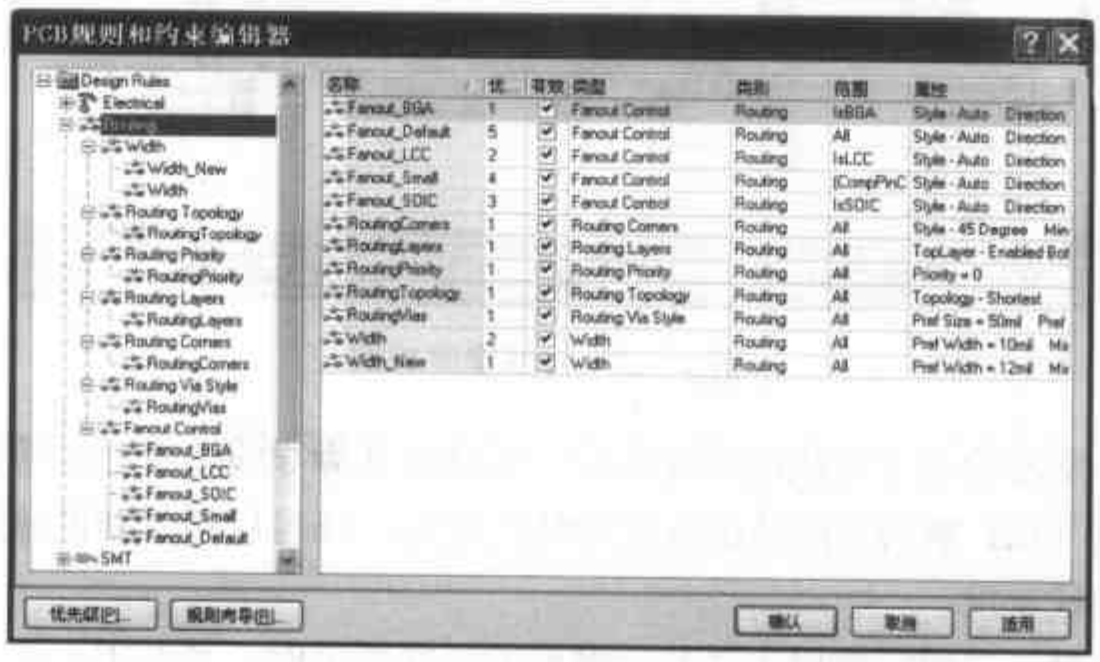


图 7-124　布线规则

布线规则包含了以下子规则。

- Width：导线宽度规则；
- Routing Topology：布线拓扑规则；
- Routing Priority：布线优先级；
- Routing Layers：板层布线规则；
- Routing Conners：转角布线规则；

- Routing Via Style：过孔规则；
- Fanout Control：扇出式布线规则。



布线规则中最重要的就是导线宽度规则和安全间距规则，对它们的设置将直接影响到 PCB 板的布线紧密度，进而影响到 PCB 板的大小。导线宽度和安全间距越大，PCB 板制作就越容易；导线宽度和安全间距越小，自动布线的布通率就越高，走线越容易。因此，导线宽度和安全间距的选择需要根据 PCB 板应用要求、成本控制等多方面情况来权衡设置。

1. Width 导线宽度规则

如图 7-125 所示，该规则设置了布线时允许采用的导线宽度。



图 7-125　导线宽度规则

最大、最小宽度确定了导线的宽度范围，优选尺寸为导线放置时系统默认采用的宽度值。用户应根据 PCB 板的实际情况设定导线的宽度，还可以增加新的规则，针对特定的网络，设置其导线宽度。

需要注意的是，当设定使用于某几个网络的导线宽度时，其范围不能超出原有的使用于整个 PCB 板的宽度范围，否则新的规则将无法生效，被系统自动还原为系统允许的宽度范围。

2. Routing Topology 布线拓扑逻辑规则

布线拓扑逻辑规则同样是应用在自动布线过程中，它决定了同一网络内各节点间的走线方式。在 PCB 规则和约束编辑器的规则列表栏内单击【Routing Topology】，会展开布线拓扑逻辑规则编辑界面，如图 7-126 所示。

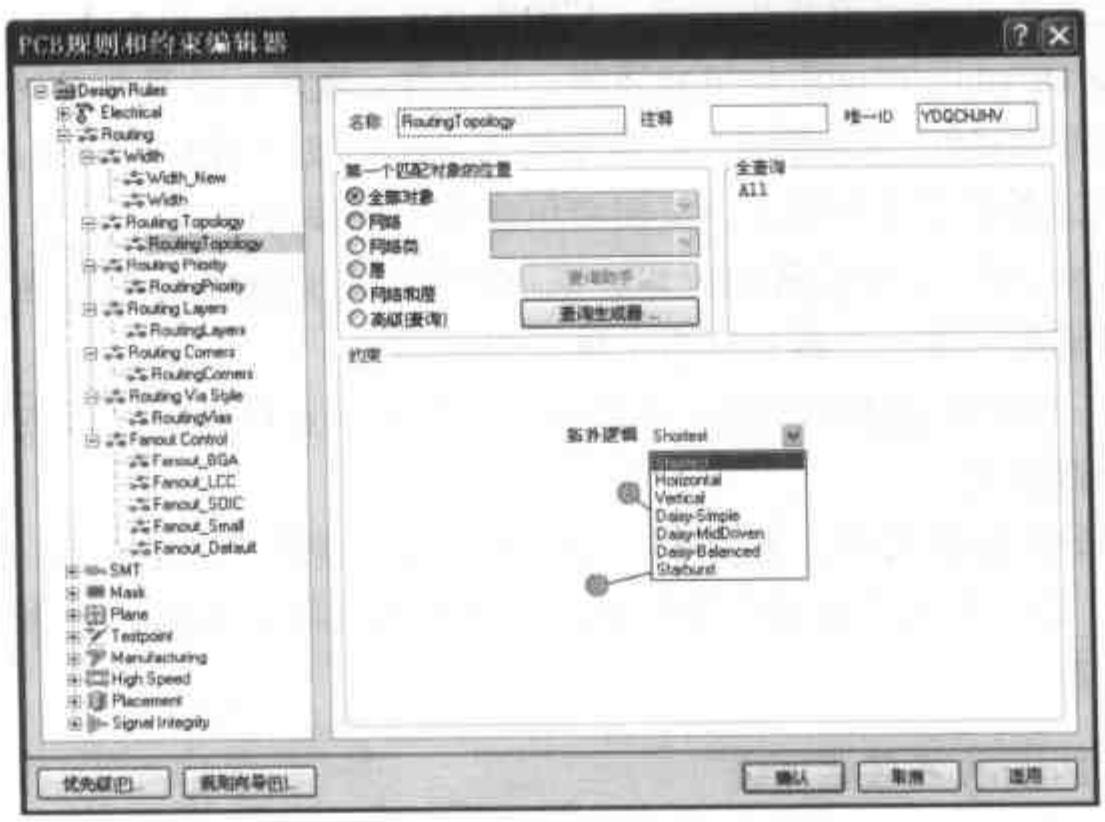


图 7-126　布线拓扑逻辑规则

在【约束】栏内单击“拓扑逻辑”后的 ，在下拉列表中选择要使用的拓扑逻辑。如图 7-127 所示，系统提供 7 种可选的拓扑逻辑。

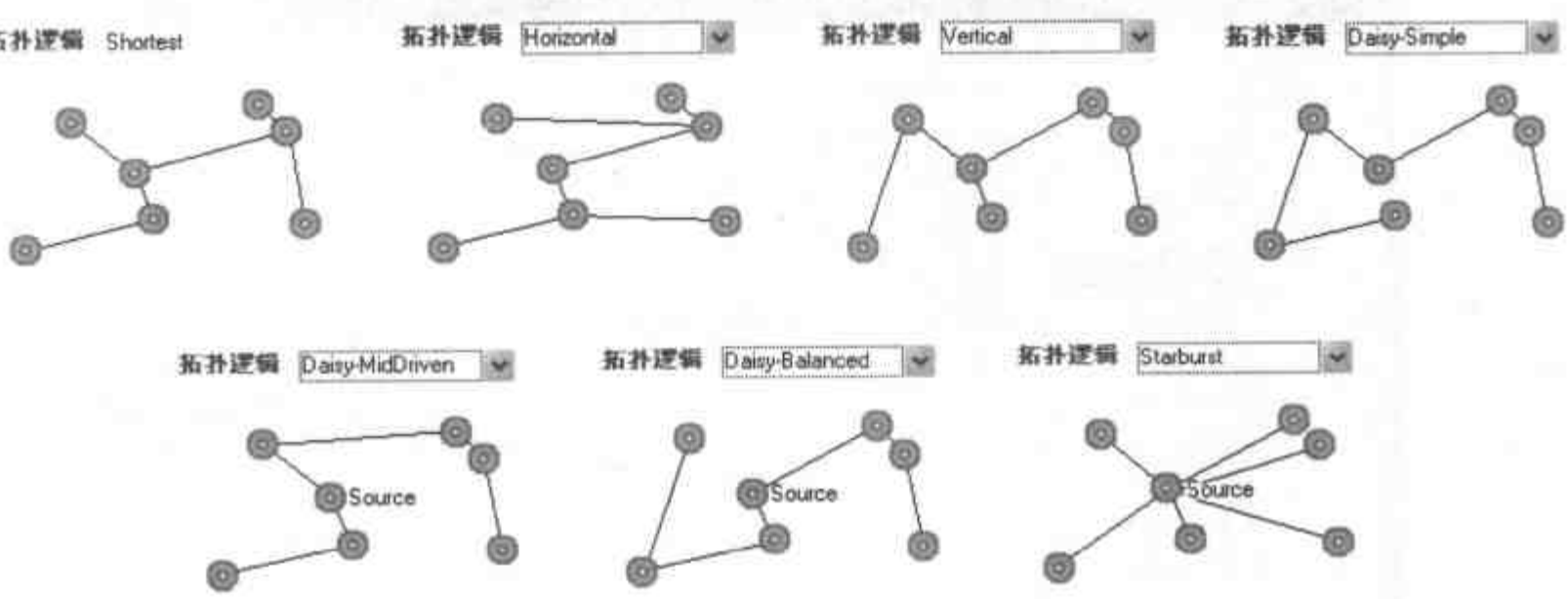


图 7-127　布线的拓扑逻辑

- Shortest：最短距离连接。该逻辑使得网络内各节点间的连线总长度最短。
- Horizontal：水平连接。该逻辑使得网络内各节点间连线的水平总长度与垂直总长度的比值控制在 5:1 左右，也就是尽可能地选择水平走线。
- Vertical：垂直连接。与上者相反，该逻辑使得网络内各节点间连线的垂直总长度与水平总长度的比值控制在 5:1 左右，也就是尽可能地选择垂直走线；
- Daisy-Simple：简单链状连接逻辑。该逻辑使得网络内各节点在源点（Source）和终止点（Terminator）之间，一个跟一个地连起来，构成一条链子。一旦源点和终止点确定，其中间各点的走线以总长度最短为原则。使用该逻辑时，需编辑网络内的

一个焊盘作为源节点或终止节点，其他节点作为负载点（Load）。

- Daisy-MidDriven：中间驱动链状逻辑。也是链状逻辑，只是其寻优运算方式有所不同。该逻辑以中间点为源点，向两端终点发送驱动（需要两个终止点），寻找最短路径。在该逻辑运算失败时，采用简单链状逻辑作为替补。
- Daisy-Balanced：平衡式链状逻辑。该逻辑使得源点到各分支链终点所跨过的节点相等，该连接需要一个源点和多个终止点。
- Starburst：星形扩散连接逻辑。该逻辑使得各节点直接连接到源点上，形成一个散射状的布线逻辑。

使用以上部分拓扑逻辑时，需要先对网络节点进行编辑，确定源点（Source）和终止点（Terminator）后，才能在自动布线中顺利地应用布线拓扑逻辑。具体设置方法，请参看后面章节的内容。

3. Routing Priority 布线优先级

在自动布线过程中，具有较高布线优先级的网络会被优先布线，优先级别可以是 0~100 之间的数字，数字越大，优先级越高。因此，我们可以利用布线优先级，赋予某个或某几个网络以较高的优先级别，使其在自动布线过程中，能够被优先布线，如图 7-128 所示。

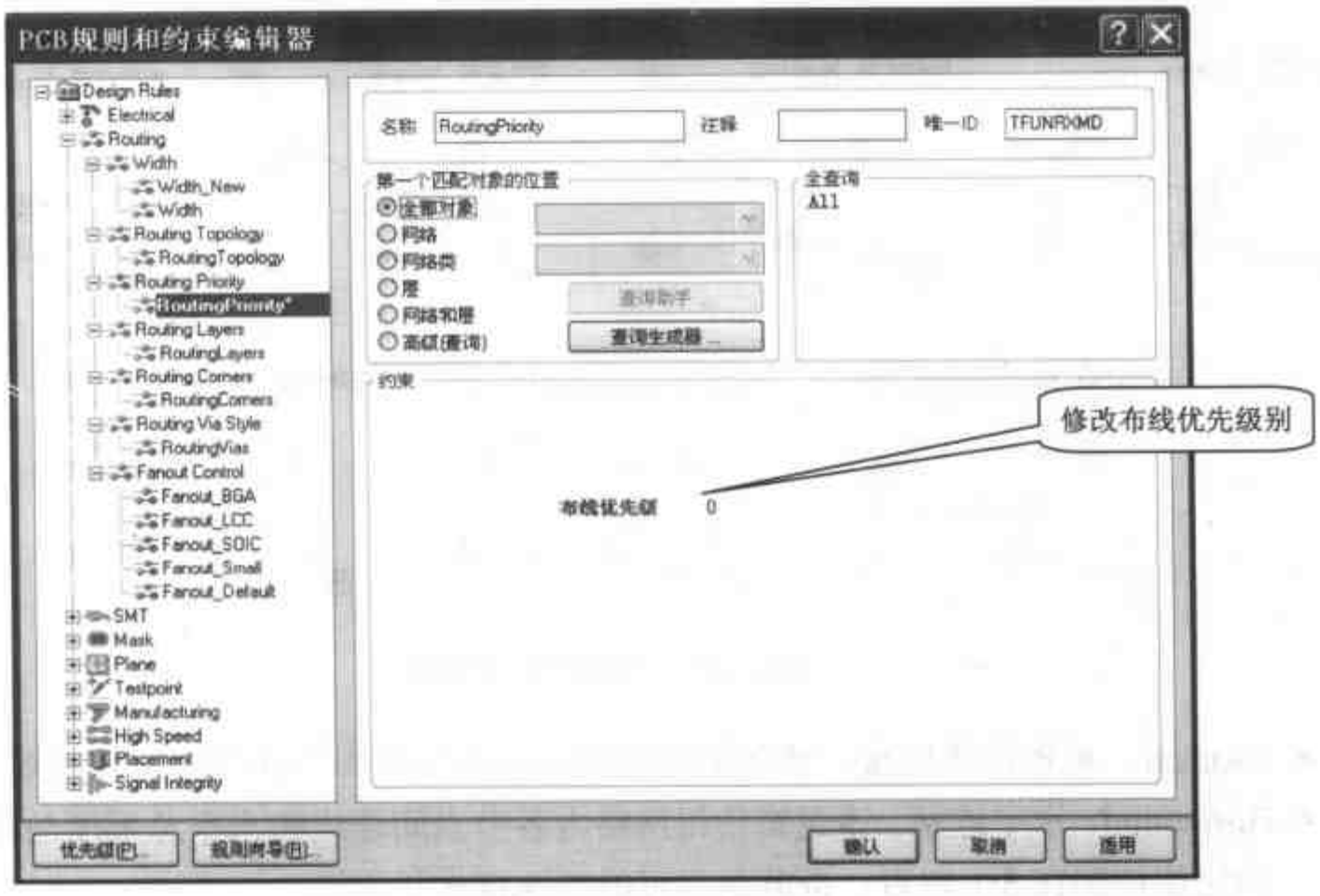


图 7-128　布线优先级设置

4. Routing Layers 板层布线规则

该规则确定了在自动布线过程中允许布线的层面。由于我们设计的是双面板，这里可见的就只有顶层和底层两个层面，选择两面都允许布线，如图 7-129 所示。



图 7-129　板层布线规则

5. Routing Conners 转角布线规则

该规则设置了指定范围内 PCB 走线采用的转角方式。在规则列表栏内单击【Routing Conners】，显示转角布线规则具体内容，如图 7-130 所示。

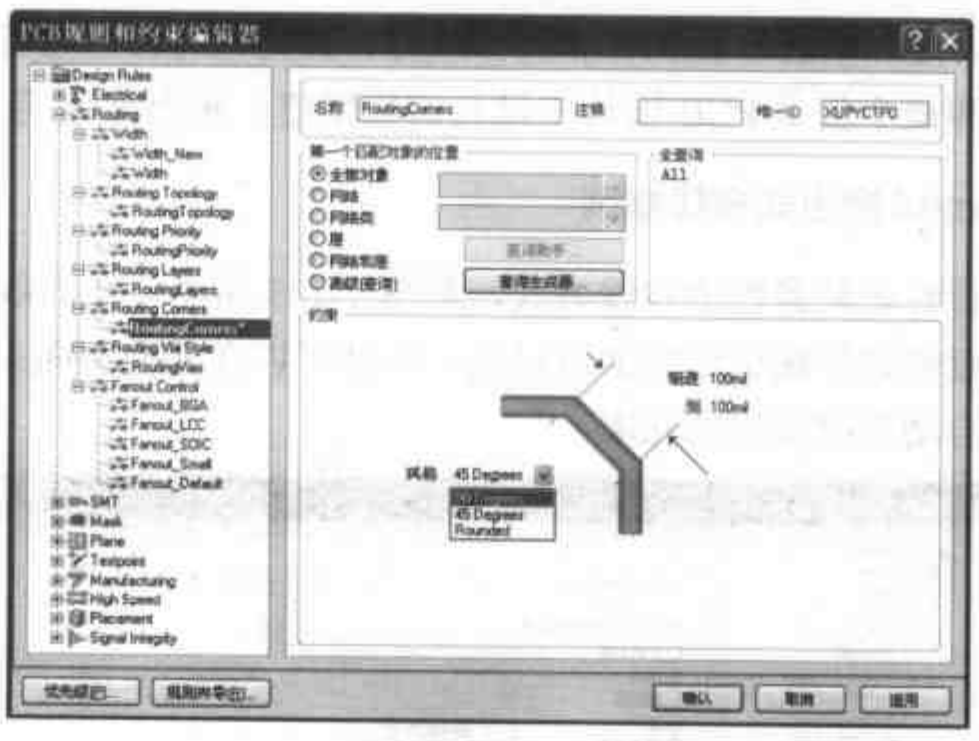


图 7-130　转角布线规则

在【约束】栏内选择不同的转角风格，并进行相应的缩进尺寸设定。系统共提供了 3 种类型的转角风格：90° 转角、45° 转角和圆形转角，如图 7-131 所示。

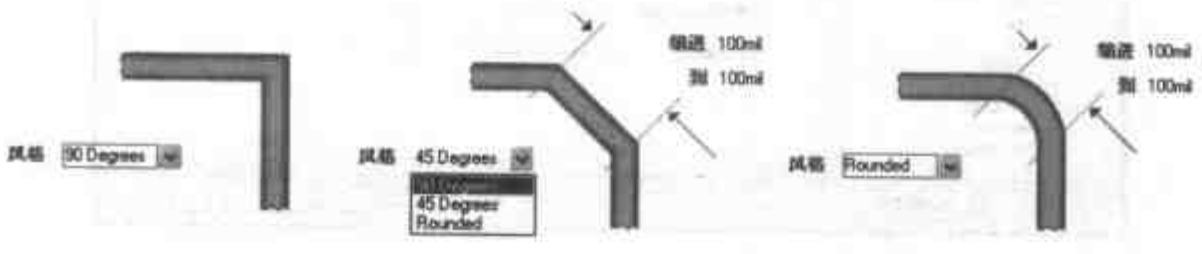


图 7-131　不同转角风格

6. Routing Via Style 过孔规则

在规则列表栏内单击【Routing Vias】，则右边显示过孔规则编辑画面，如图 7-132 所示。



图 7-132　过孔规则

在【约束】栏内可以设置过孔孔径和外径尺寸。优先值将作为系统放置过孔时使用的默认尺寸。最大值和最小值是 PCB 设计中过孔的极限值，超出此范围，系统将提示错误。

7. Fanout Control 扇出式布线规则

扇出式布线是针对表贴器件的布线方式，如图 7-133 所示。从布线的角度看，扇出就是把表贴器件的焊盘通过导线引出并加以过孔，使其可以在其他层面上继续布线。扇出布线大大提高了系统自动布线成功的几率。



图 7-133　扇出式布线规则

系统提供了针对不同器件的几种扇出规则：BGA、LCC、SOIC、Small（针对引脚数小于 5 的器件）和 Default（所有器件）。在针对各个器件的规则约束栏中，都提供了扇出风格、扇出方向、从焊盘扇出的方向和过孔放置模式等选择项。扇出布线所用到的过孔和导线将遵守前面的过孔规则和导线宽度规则的约束，用户可以根据器件特点和 PCB 布线要求进行选择配置。

7.9.5　其他规则设置

通过前面的电气规则和布线规则的介绍，相信用户已经对规则的设置有了基本的了解。其他规则的设置方法与此基本相同，我们将在后面的 PCB 设计过程中涉及到的时候予以介绍。有部分规则，我们直接采用默认设置就可以了；还有部分规则，我们在 PCB 设计部分不会涉及到，它们将在信号完整性分析中一并介绍，这里也就不再赘述了。

7.9.6　规则向导

Protel DXP 2004 SP2 提供了设计规则向导，以帮助用户建立新的设计规则。下面就以一个针对电源线建立导线宽度新规则为例，介绍一下设计规则向导的操作使用步骤。

【例 7-4】　建立新的导线宽度规则

要求：针对一个双面板上网络标号为 VCC 和 GND 的导线，制定新的导线宽度规则，使导线宽度为 15mil。

1　在主菜单中选择【设计】→【规则向导】，或者在已打开的 PCB 规则和约束编辑器内，单击左下角的 规则向导(R)... 按钮，启动规则向导。启动后的规则向导画面如图 7-134 所示。



图 7-134　规则向导启动画面

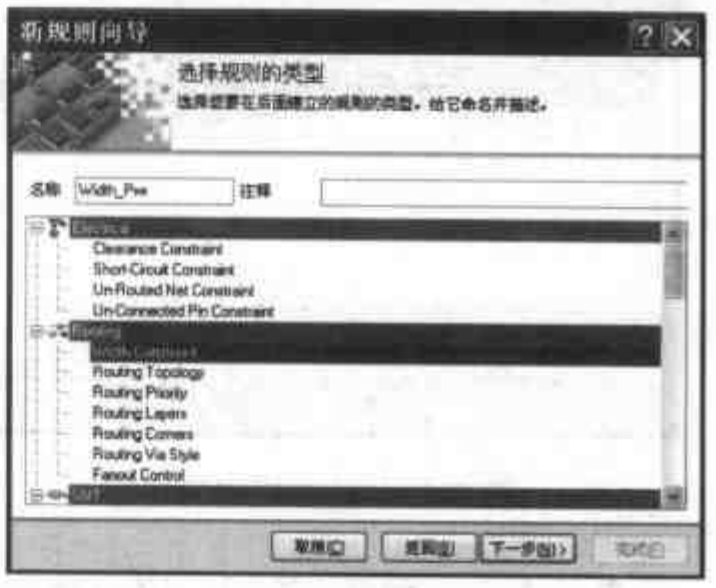


图 7-135　选择规则的类型

2　单击 下一步(N) > 按钮，进入选择规则类型画面，在名称栏内填写“Width_Pwr”，在列表中选择 Routing 目录下的“Width Constraint”，如图 7-135 所示。

3　单击 下一步(N) > 按钮，进入选择规则的适用范围画面，选择【几个网络】单选项，如

图 7-136 所示。

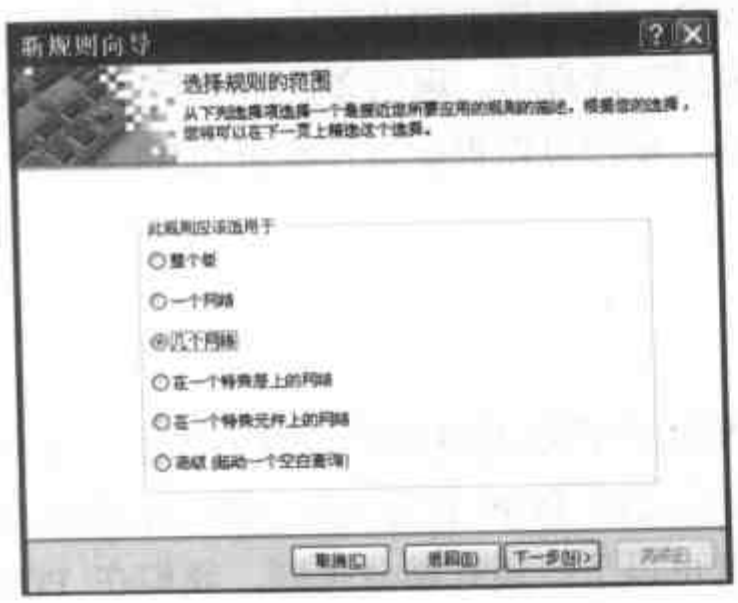


图 7-136 选择规则的范围



图 7-137 设置规则使用范围

4 单击 下一步(N)> 按钮，进入高级规则范围编辑画面。【条件类型】保持不变，仍为“Belongs to Net”，在【条件值】区域内点击原值，在下拉列表的各个网络标号中选择“VCC”；同样设置第二项，选择“GND”；将多余的选项删除。设置好的画面如图 7-137 所示。

5 单击 下一步(N)> 按钮，进入选择规则的优先级画面。不改变规则的优先级，将当前的规则设为最高级别，如图 7-138 所示。

6 单击 下一步(N)> 按钮，进入新规则完成画面。在宽度约束值内设置：Pref Width=15mil；Min Width=12mil；Max Width=20mil；选中【起动主设计规则对话框】选项，设置好的画面如图 7-139 所示。

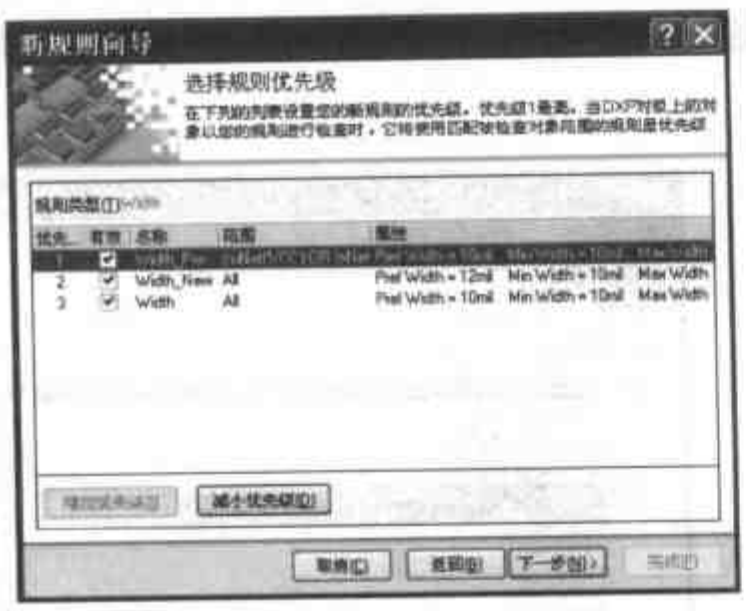


图 7-138 选择规则优先级

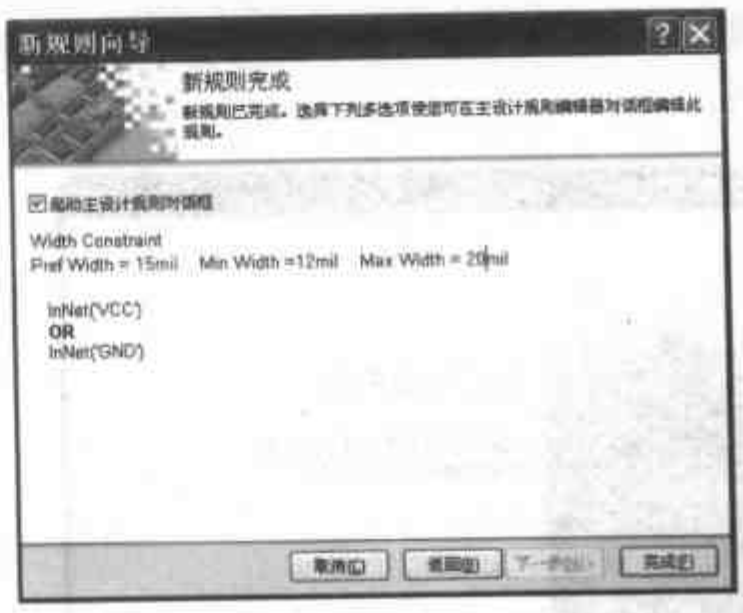


图 7-139 设置约束值

7 单击 完成(F) 按钮，退出规则向导。系统同时启动了【PCB 规则和约束编辑器】对话框，并显示出新添加的规则，如图 7-140 所示。

至此，一个具有针对性的新的导线宽度规则就完成了。对于不同的规则类型，规则向导会提供不同的设置步骤，用户根据向导的提示进行操作就可以了，这里就不再一一赘述。需要说明的是，新规则的制定，如果在适用范围上属于原有规则的一部分，那么其约束值

就不能超出原有规则的约束值域。比如在本例中，由于规则适用于部分网络 VCC 和 GND，而原有规则 Width 适用范围是 ALL，所以在宽度的约束值域上，新规则的范围应为原规则的子集。



图 7-140　新规则 Width_Pwr

有了设计规则的约束，就如同我们的 PCB 设计中多了一个安全卫士，它可以实时检测 PCB 设计的规范性，对任何违规操作给出提示和警告。在制定设计规则的时候，我们可以针对 PCB 板的设计要求，灵活地设置规则的适用范围、约束条件，让系统的默认设置更多地适用于布局、布线操作，从而方便操作，加快设计进度。

在设计中，我们可以将 PCB 文件中的所有网络分成多个网络类，如电源类网络、模拟信号网络、数字信号网络等，针对不同的网络，在设计中加入不同的规则，如导线宽度、长度、扇出模式、布线拓扑逻辑，等等。这样，既满足了电路设计的多方面的要求，又能够充分利用自动布线的便利性。

7.10　编辑及优化网络表

PCB 编辑器提供了多项网络表编辑功能，使用户能够在 PCB 编辑环境内，方便地对网络表进行编辑操作。例如：在 PCB 编辑器中导入了网络表和元件封装后，由于设计需要，要增加一个连接器或者元件，这时，就需要为该元件建立网络连接，甚至需要为它建立一个或多个新的网络。这些工作，在 Protel DXP 2004 SP2 中都可以很容易地做到。

在主菜单中选择【设计】→【网络表】，则弹出如图 7-141 所示的网络表编辑命令菜单。下面我们具体介绍一下各项命令的功能和操作。

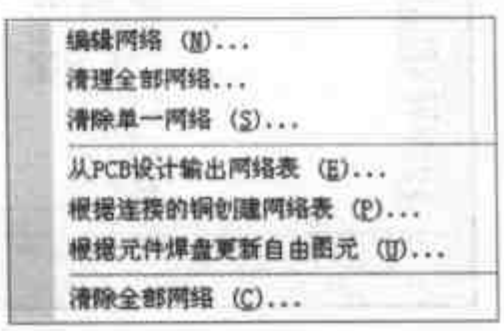


图 7-141　网络表编辑命令

7.10.1 编辑网络

执行【编辑网络】命令，系统即弹出如图 7-142 所示的网络表管理器。通过该对话框，可以对当前 PCB 文件的网络表进行编辑、添加及删除等操作。

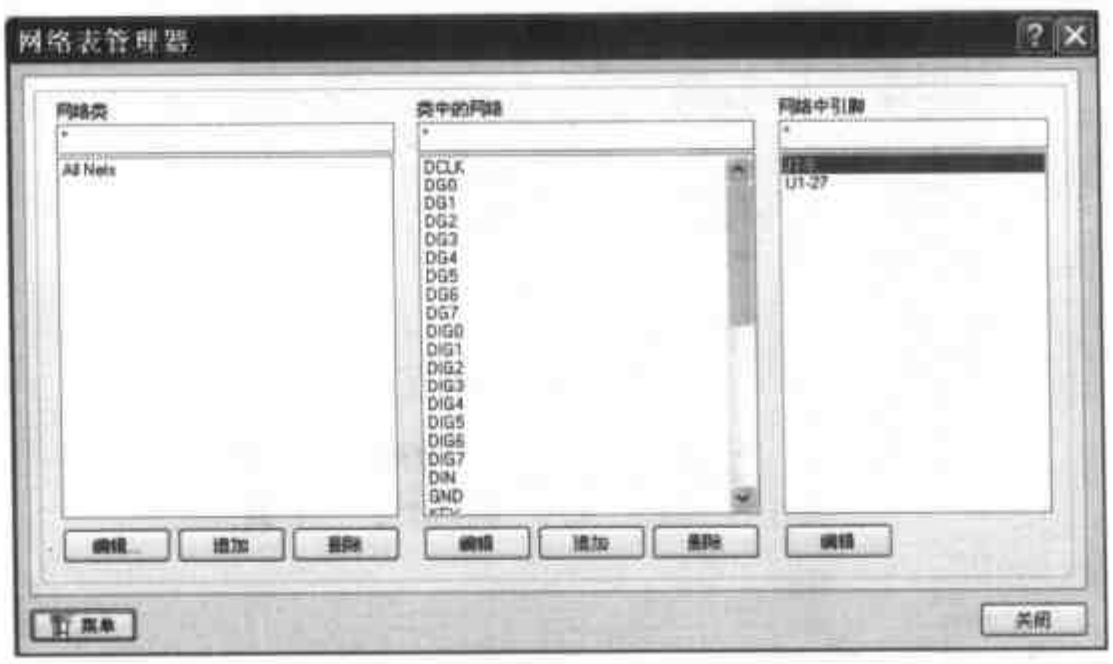


图 7-142 网络表管理器

管理器共分成 3 栏，分别用于对当前 PCB 文件中的网络类、单个网络和网络中的引脚进行管理。

1.【网络类】栏

网络类就是多个网络的组合。网络类的定义，便于用户对 PCB 进行成组编辑。例如在自动布线时，可以使用局部自动布线的功能对某个网络类进行自动布线。若定义了多个网络类，就可以按照一定的优先次序分批地进行自动布线。

该栏中显示的是系统默认的不可编辑的“All Nets”网络类。用户可以单击 追加 按钮，在弹出的【Edit Net Class】（编辑网络类）对话框中，编辑建立新的网络类，如图 7-143 所示。

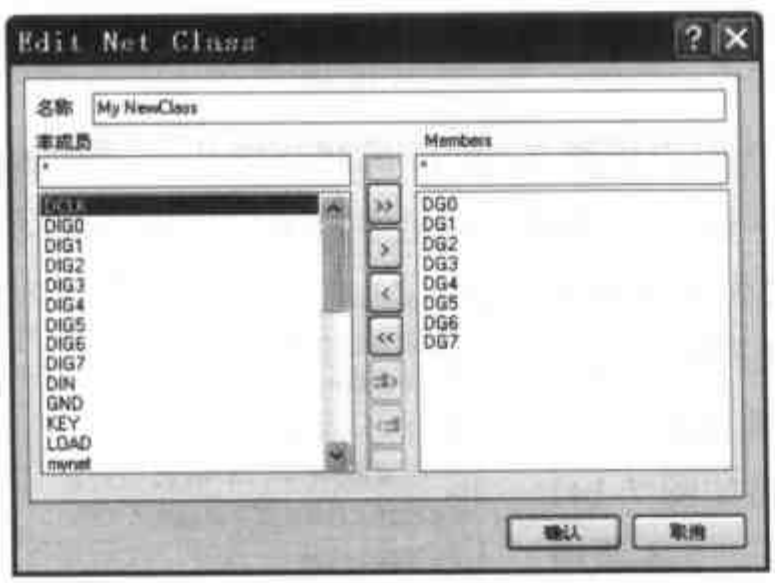


图 7-143 网络类编辑器



图 7-144 编辑网络

2.【类中的网络】栏

列出了选中的网络类中包含的所有网络。在这里可以改变网络与元件引脚的连接对应关系，也可新建网络或将某网络删除。

- 编辑 按钮：单击该按钮，则系统弹出相应的编辑网络对话框，如图 7-144 所示。在该对话框内，可以编辑所选网络的连接关系，如：从左侧的引脚列表中选择引脚添加到当前网络中；或者，从右侧列表中将当前网络中已连接的引脚移除。
- 追加 按钮：单击该按钮，可以在弹出的编辑网络对话框中添加新的网络名称，并为其建立与元件引脚的连接对应关系，将当前文件中的元器件引脚连接到该网络中。
- 删除 按钮：单击该按钮，可以将选中的网络从当前网络类中删除。

3.【网络中引脚】栏

列出了选中网络内连接的所有引脚。单击 编辑 按钮，会弹出引脚对应焊盘的属性对话框，在对话框中可以改变焊盘属性，也可以改变其连接到的网络。

借助于网络表管理器，我们可以方便地编辑修改网络表；而网络类的定义，也使我们能够灵活地对网络进行管理，从而对 PCB 文件进行局部的统一编辑。

7.10.2　清理全部网络（Clean）

该命令用来清理已布线网络中重叠冗余的线段，执行该命令后，系统会自动分析所有网络，并清除网络布线中重叠冗余的线段。自动布线器在布线结束时也会自动运行该命令。

7.10.3　清除全部网络（Clear）

该命令用来将当前 PCB 文件中的所有网络清除，各个元件之间不再有任何网络逻辑关系。该命令启动后，系统会弹出确认对话框，确认后，所有网络都将被清除，PCB 文件内的元件相互没有任何逻辑连接；相应的，如果元件间有导线连接，则将出现 DRC 违规警示。

该命令根据当前 PCB 文件的网络关系，生成网络表文件“Exported 设计名.Net”。该文件作为自由文档加入到【Projects】面板中，并自动在工作区内打开。

7.10.4　从 PCB 设计输出网络表

该命令根据当前 PCB 文件的网络关系，生成网络表文件“Exported 设计名.Net”，并作为自由文档加入到【Projects】面板中，同时自动在工作区内打开。

7.10.5　根据连接的铜创建网络表

该命令根据当前 PCB 文件的物理连接关系建立网络表，并生成网络表文件“Generated

设计名.Net”，被铜导线连接起来的元件引脚将作为同一网络。该文件作为自由文档加入到【Projects】面板中，并自动在工作区内打开。

7.10.6 编辑 From-To

From-To 是 PCB 走线路径的指示。用户可以通过编辑 From-To 来确定自动布线时，网络内各个节点间的走线方式。编辑 From-To 可以在 From-To 编辑器内进行，From-To 编辑器是【PCB】面板的一个组成部分，在【PCB】面板中顶部参数选择栏内选择【From-To Editor】，即可进入 From-To 编辑器，如图 7-145 所示。



图 7-145 From-To 编辑器

面板的第一栏列表内列出了当前文件的所有网络，单击其中的任意网络，会在第二栏列表内列出该网络上的所有节点。同时过滤器被应用，工作区内该网络内的节点焊盘被高亮显示，而其他区域则被屏蔽变暗。

双击第一栏列表中的某一网络，系统会弹出相应的编辑网络对话框，如图 7-144 所示，可以编辑网络属性及改变网络节点成员列表。

1. 添加 From-Tos

要在选中网络内的两个节点间添加 From-To 时，首先在【网络上节点】区域列表内，选中相应的两个节点。单击鼠标选中第一个节点，按住 Ctrl 键，再次单击鼠标选择第二个节点，如图 7-146 所示。

此时，添加按钮会变成可用状态，单击添加按钮 Add From To GND (J1-9 : Free-0)，即在两个节点间添加了 From-To，如图 7-147 所示，节点焊盘间的虚线段即添加的 From-To。



图 7-146 添加 From-To

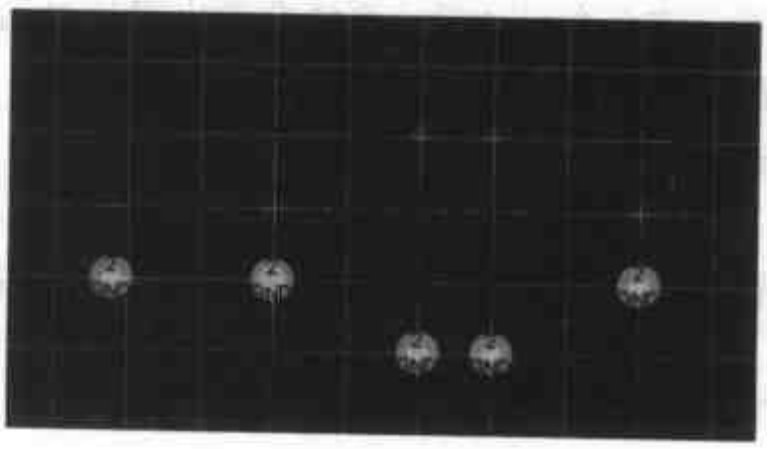


图 7-147 添加了 From-To 的节点

2. 删除 From-Tos

要删除网络内的 From-To 时，在【网络上的 From-To】区域列表内，选中相应的 From-To，此时，删除 按钮变成可用状态，单击该按钮即可删除所选的 From-To，如图 7-148 所示。



图 7-148　删除 From-To



要选中网络内的两个节点，也可以在工作区内进行操作。当工作区内选定网络内的节点已呈高亮状态时，用鼠标点击选择第一个节点后，按住 Shift 键并点击选择第二个节点，即可进行添加 From-To 的操作了。

3. 选择 From-Tos 的拓扑逻辑

当网络内有多个节点，要在各个节点间添加 From-To 时，其连接关系可以采用不同的拓扑逻辑关系。网络节点间采用的拓扑逻辑选择应根据其电路特点和系统需要而定。例如：在高速电路中，必须尽量降低信号反射，因此可以采用链状连接；地线可以采用星形扩散连接，以确保所有地线都回到一个公共点。

选中网络内多个节点后，单击 生成 按钮，可以看到系统提供了 5 种拓扑逻辑连接：最短距离连接、简单链状连接、平衡式链状连接、中心驱动链状连接和星形扩散连接。这些逻辑连接的不同处请参见我们前面在布线拓扑逻辑规则中的介绍。

在上述的后 4 种拓扑逻辑中，需要先定义节点的电气属性，为网络连接确定源点（Source）、终止点（Terminator）和负载点（Load）。节点电气属性的定义可以在相应的节点焊盘的属性对话框中进行，双击相应的节点焊盘，即可进入【焊盘】属性对话框，在其【电气类型】一栏内，有 3 种类型可供选择：Load、Source 和 Terminator，根据需要进行相应的选择设置即可。



最短距离连接是系统默认的连接逻辑，因此，选用该逻辑时，系统不会在工作区内显示 From-To 的连接。此外，当系统已生成了其他逻辑连接的 From-To 时，如果再次选用了最短连接，那么原有的连接逻辑就被清除，而最短连接逻辑将被采用，但其 From-To 仍不显示。

7.11　电源层与内电层分割

DXP 支持多达 16 层的内部电源层。用户可以将不同的内电层指定到不同网络，为系统提供电源和地网络；也可以将一层内电层分割成多个区域，为每个区域指定不同的网络。电源层与过孔、焊盘的连接方式则在设计规则中设置。

电源层在 PCB 编辑器内呈现负特性，放置在电源层上的图元则是排开了铜膜的，而不放置任何图元的区域则完全被铜膜覆盖。

7.11.1 添加电源层

在 PCB 设计中加入电源层是通过图层堆栈管理器完成的，操作如下。

1 在主菜单中选择【设计】→【层堆栈管理器】命令，则系统弹出图层堆栈管理器对话框。

2 在该对话框中，单击选取信号层，则新加的内电层将位于其下方。

3 单击 加内电层(P) 按钮，一个新的内电层即被加入到选定信号层的下方。

双击新建的内电层，进入编辑层属性设置对话框，如图 7-149 所示。



图 7-149 编辑内电层属性

在对话框内可以设置该层的名称、铜皮厚度、连接到的网络及障碍物宽度等。这里的障碍物即 Pullback，是内电层边缘设置的一个闭合的去铜边界，是为了保证内电层边沿距离 PCB 板边界有一个安全间距。

添加内电层后，要在 PCB 视图中观察内电层，还需要在【板层和颜色】(执行菜单命令:【设计】→【PCB 板层和颜色】；或者使用快捷键 L）对话框中选中内电层【表示】选项，使其显示出来。

为了清楚地观察内电层，还可以设置 PCB 编辑器的显示方式为单层模式。在【优先设定】→【Protel PCB】页内，将【显示选项】区域内的【单层模式】选中即可。此时，使用快捷键 Shift＋S 可以实现在单层模式和普通模式之间的快速切换。

在【PCB】面板顶端的参数选择栏内选择【Split Plane Editor】，即可通过面板查看和编辑内电层和层上的图元，如图 7-150 所示。



图 7-150 PCB 面板的内电层编辑器

在【Split Plane Editor】面板中有 3 栏列表：上方的列表中列出了当前 PCB 文件中所有的内电层；中间列表内列出了上方列表内选定的内电层上包含的所有分割内电层及其连接的网络名、节点数；下方的列表中则列出了连接到指定网络的分割内电层上包含的过孔和焊盘的详细信息。

7.11.2　设置电源层连接方式

电源层的连接方式用于设置过孔和焊盘到电源层的连接形式，其设置在设计规则【Plane】一项中进行。在【PCB 规则和约束编辑器】内，【Plane】项的【Power Plane Connect Style】规则即为电源连接方式的设置规则，如图 7-151 所示。



图 7-151　设置内电层连接方式

在该对话框内的【连接方式】栏中，系统提供了 3 种连接方式：“Relief Connect”、“Direct Connect”、“No Connect”。

- “Relief Connect”（覆铜连接）：是一种可以降低热扩散速度的连接方式，即图 7-152 中所示的连接，并且其【连接数】可设为 2 或 4。
- “Direct Connect”（直接连接）：即电源层与导孔直接连起来，不设任何间隔。
- “No Connect”（无连接）：即不连接电源层与导孔。一般我们采用“Relief Connect”方式，且连接数设为 4，之后再根据 PCB 情况，合理设置导线宽度、空隙间距和扩展距离即可。

另外，需要注意的是，在覆铜时，我们通常将覆铜与地线网络相连，覆铜与过孔、焊盘间的连接也同样需要设置。覆铜连接方式在【Plane】项中【Polygon Connect Style】规则下设置，其设置对话框即如图 7-152 所示。

覆铜连接方式与电源层连接方式的设置基本相同，只是在“Relief Connect”方式中多了一项角度控制。这个角度设置了焊盘或过孔与覆铜之间连接线的分布方式：采用“45 Angle”时，连接线呈“×”形状；采用“90 Angle”时，连接线则呈“＋”形状。



图 7-152 覆铜连接方式

由于采用直接连接方式的焊盘导热过快，会给元件的焊接和调试过程中的元件摘取造成一定的障碍，因此，我们建议使用“Relief Connect”连接方式。当然对于一些有特殊导热要求的地方，采用直接连接方式会更合适。

7.11.3 内电层分割

内电层可以分割成多个独立的区域，每个区域则可以指定连接到不同的网络。分割内电层，可以使用画直线、弧线等命令来完成，只要画出的区域构成了一个独立的闭合区域，内电层就被分割开了。

最简单的方式是，可以使用画线命令即执行【放置】→【直线】，从内电层边界的一条 Pullback 线开始，拉直线到对面的 Pull back 线即可。直线的宽度即两个分割内电层间的间距，按 Tab 键进入【线约束】对话框可以设置线宽，在单击鼠标右键退出直线放置状态的同时，内电层就被分割开了。

内电层分割还可以使用放置弧线（Arc）、填充（Fills）和交互式布线（Interactive Routing）等命令。但是要注意，使用填充构成的区域并非分割铜，而是构成了一个无铜区域；使用交互式布线命令时，要注意设置使其不连到任何网络（No Net）。

要指定分割内电层到某个网络，则双击该区域，在弹出的【分割内部电源/接地层】对话框内，选择指定网络即可。

7.12 元件布局

PCB 编辑器提供了自动布局的功能，用户可以在自动布局的基础上，进一步手工调整

元件布局；也可以根据设计要求，完全采用手工布局。

7.12.1　自动布局约束参数

在自动布局前，首先要设置自动布局的约束参数，合理地设置自动布局参数，可以使自动布局的结果更加完善，也就相应地减少了手工布局的工作量，节省了设计时间。

自动布局的参数设置仍在 PCB 规则和约束编辑器中进行。在主菜单中选择【设计】→【规则】，打开 PCB 规则和约束编辑器对话框，单击规则列表中的【Placement】，逐项对其中的子规则进行参数设置。

1．Room Defination 空间定义

该规则确定了元件组合在 PCB 上放置的空间区域，如图 7-153 所示。



图 7-153　空间定义

由于我们在前面已经在禁止布线层上定义了 PCB 板的布线边界，系统在这里为 CH451 空间默认加载了我们定义的边界信息，其他各项的含义如下。

- 定义... 按钮：单击该按钮，可以重新定义 Room 空间边界。
- Room 空间锁定：选中该复选框，则 PCB 板图上 Room 空间被锁定，此时 定义... 按钮变成灰色不可用状态，不能再重新定义 Room 空间；在 PCB 图上，该 Room 空间也不能移动。
- 元件锁定：选中该复选框，可以锁定元件的位置和状态。

2．Component Clearance 元件间距设置

该规则用于设置元件间的最小间距，如图 7-154 所示。

由于间距是相对于两个对象来说的，因此，在该对话框中，相应有两个匹配对象的范围设置区域。



图 7-154　元件间距设置

在【约束】区域，【间距】栏内用于输入限制的最小元件间距；【检查模式】栏内可以选择要采用的检查模式，不同的检查模式，在布局中所采用的元件间距的判断依据会有所不同。系统提供了 3 种检查模式："Quick Check"、"Multi-Layer Check"、"Full Check"。

Quick Check 模式以元件的外形轮廓为依据；Multi-Layer Check 模式以元件的外形尺寸和焊盘位置为依据；Full Check 模式则以元件所有图元构成的形状为依据。

3. Component Orientations 元件方向设置

在系统默认设置下没有加入元件方向设置规则。这里，我们在规则列表栏内 Component Orientations 的右键菜单中选择【新建规则】，系统会建立一条新的元件方向规则，单击新规则，打开其设置对话框，如图 7-155 所示。



图 7-155　元件方向设置

在【约束】栏内选择复选项，使能允许的定位方式，这里我们选中 0 度、90 度、180 度和 270 度几个选项，即允许元件根据需要可以水平或垂直放置。

4. Permitted Layers 允许元件放置层设置

该规则设置了允许放置元件的层面，系统默认规则设置中不含此项，同样我们可以新建一个该类型规则，其设置对话框如图 7-156 所示。



图 7-156　允许放置元件的层面设置

在【约束】栏内，可以选择允许放置元件的层面。这里，我们只选择顶层，即只允许将元件放置在顶层上。

5. Nets To Ignore 可忽略网络设置

该规则用于设置在自动布局过程中，可以忽略不作考虑的网络。一般在 PCB 布局时，该规则不必设置。如果有需要，同样要新建该规则，设定 Net 的范围，该规则不需要设定约束值。这里我们不再详细介绍。

6. Height 元件高度设置

该规则用于设置元件的高度范围。新建一个该类规则，其设置对话框如图 7-157 所示。

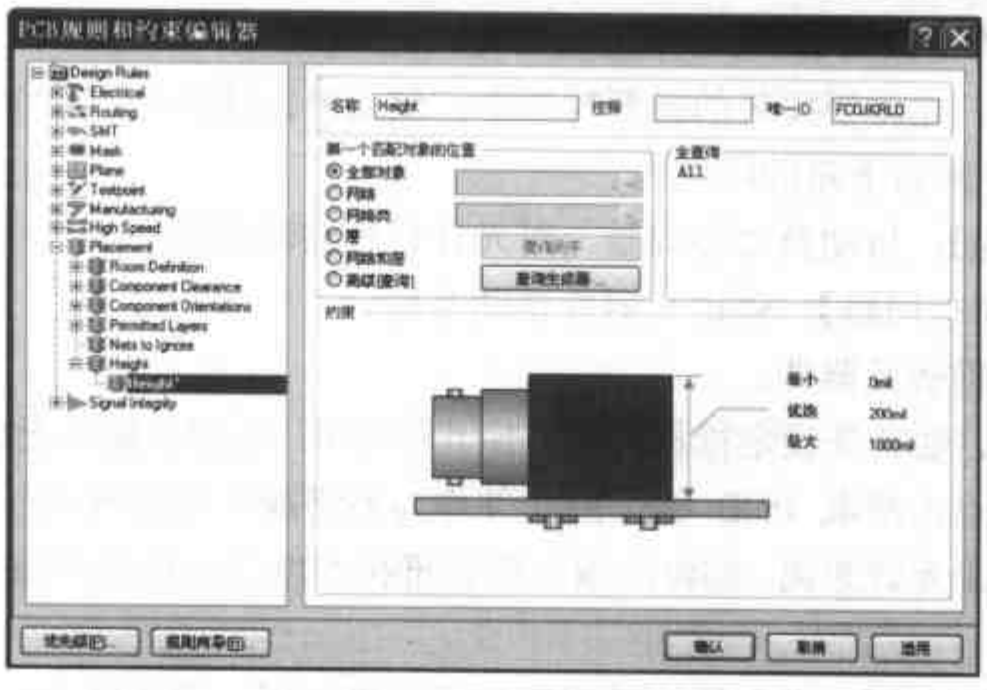


图 7-157　元件高度设置

在【约束】栏内，可以设置元件的高度范围：最大值、最小值及优选高度。

【例 7-5】 设定 CH451 的 PCB 放置规则

对 CH451 PCB 板的放置规则设置如图 7-158 所示。

名称	优...	有效	类型	类别	范围	属性
ComponentClearanc	1	☑	Component Clearance	Placement	All - All	Clearance = 10mil Checking Mode - Quick
ComponentOrientatio	1	☑	Component Orientations	Placement	All	Allowed Rotations - 0,90,180,270
Height	1	☑	Height	Placement	All	Pref Height = 200mil Min Height = 0mil Max Height = 1000mil
PermittedLayers	1	☑	Permitted Layers	Placement	All	Permitted Layers - Top
RoomDefinition	1	☑	Room Definition	Placement	All	Region (BR) = (1080mil, 2380mil), (4140mil, 4670mil) Style - Keep Outside

图 7-158 针对 CH451 的放置规则设置

元件布局的参数设置完毕后，单击 确认 按钮，保存规则设置，返回 PCB 编辑器。接着就可以采用系统提供的自动布局功能进行 PCB 板元件的自动布局了。

7.12.2 元器件自动布局

DXP 提供了几种不同的元件放置命令，可以通过不同的方式实现元器件的自动放置。



图 7-159 放置元件命令

在主菜单中选择【工具】→【放置元件】，则系统弹出元件放置命令菜单，如图 7-159 所示。

各命令的操作及功能如下。

（1）【Room 内部排列】：在指定 Room 空间内部排列元器件。

启动该命令后，光标变成十字形，在要排列元件的 Room 空间区域内点击鼠标，元器件即自动排列到该 Room 空间内部。

（2）【矩形区内部排列】：将选中的元器件排列到矩形区域内。

使用该命令前，先将要排列的元器件选中，然后单击该命令。启动命令后，光标变成十字形，在要放置元件的区域内点击鼠标，确定矩形区域的一角，拖动鼠标，至矩形区域的另一角后再次点击鼠标，确定该矩形区域，系统会自动将已选择的元件排列到矩形区域中来。

（3）【PCB 板外部排列】：将选中的元件排列在 PCB 板的外部。

使用该命令前，先将要排列的元器件选中，然后单击该命令，系统自动将选择的元器件排列到 PCB 板外部右下角的区域内。

（4）【自动布局】：启动自动布局器，对元件进行自动布局。

（5）【停止自动布局器】：停止元器件自动布局。

（6）【推挤】：推挤元器件。

使用该命令前，要首先设定推挤深度，使其不为 0，否则该操作无效。启动该命令后，光标变成十字形，点击拾取 PCB 板上的元件作为推挤操作的基准元件。如果基准元件与周围元件的距离小于允许距离，则将周围元件按推挤深度设定向外推挤。推挤深度值越大，影响的元件越多。

（7）【设定推挤深度】：设定推挤操作影响的元件范围，设置值为 0~1000 内的数。

启动该命令后，弹出的推挤深度设定对话框如图 7-160 所示。



图 7-160　设定推挤深度

（8）【根据文件布局】：该命令根据“* PIK”文件（Pick and Place File）内的定位信息来进行元器件布局。启动该命令后，系统弹出载入*. PIK 文件的对话框，进行文件载入。

一般地，我们可以先用自动布局器，将元件自动布局，然后运用其他调整命令，调整元件的布局。

下面我们就以 CH451 的 PCB 自动布局为例来说明自动布局的步骤。

【例 7-6】　CH451 的 PCB 自动布局

1　在已经导入了网络表和元件封装的 CH451 的 PCB 文件 My PCB1.PCBDOC 编辑器内，设定好自动布局参数。

2　将 Room 空间 CH451 移到 PCB 板内部，并将其 Room 边界拖动至禁止布线边界的内侧 50mil 左右的位置处。

3　在主菜单内选择【工具】→【放置元件】→【自动布局】命令，则弹出【自动布局】对话框，如图 7-161 所示。

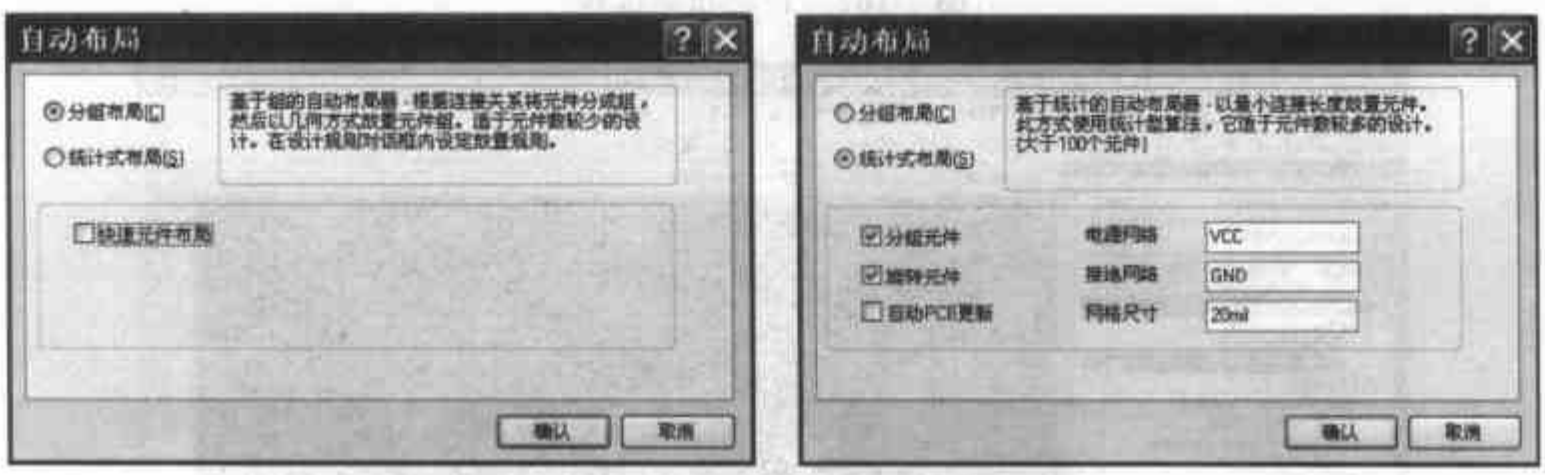


图 7-161　自动布局方式选择

在对话框内可以选择要采用的布局方式，系统提供了分组布局和统计式布局两种布局方式，根据提示说明可以知道其布局的原则和适用范围有所不同。这里由于 CH451 用到的器件较少，我们选择“分组布局”。

4　选择“分组布局”，单击 确认 按钮，系统启动自动布局器，开始自动布局。此时，在编辑器左下角，显示一个进度条，指示当前的布局进度，如图 7-162 所示。



在布局过程中，可以在主菜单内选择【工具】→【放置元件】→【停止自动布局器】命令，随时终止自动布局。

5　自动布局完毕后，为方便元件移动、排列等操作，将 Room 空间 CH451 删除。

6　设定推挤深度为 5，使用推挤命令将交叉重叠和距离过近的元件如电阻等推开。自动布局结束，元件基本按种类分组排列，自动布局的结果如图 7-163 所示。

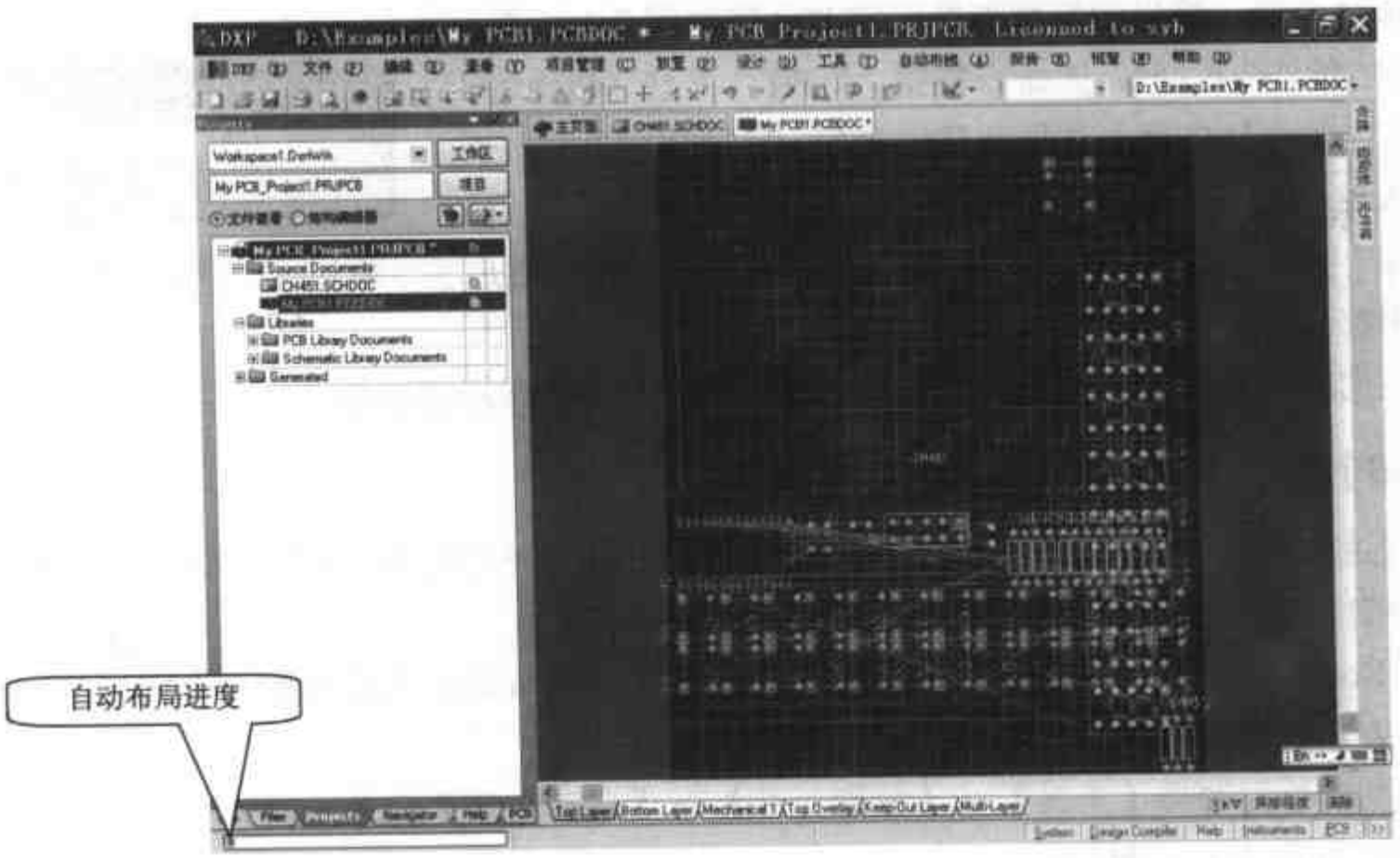


图 7-162　自动布局过程

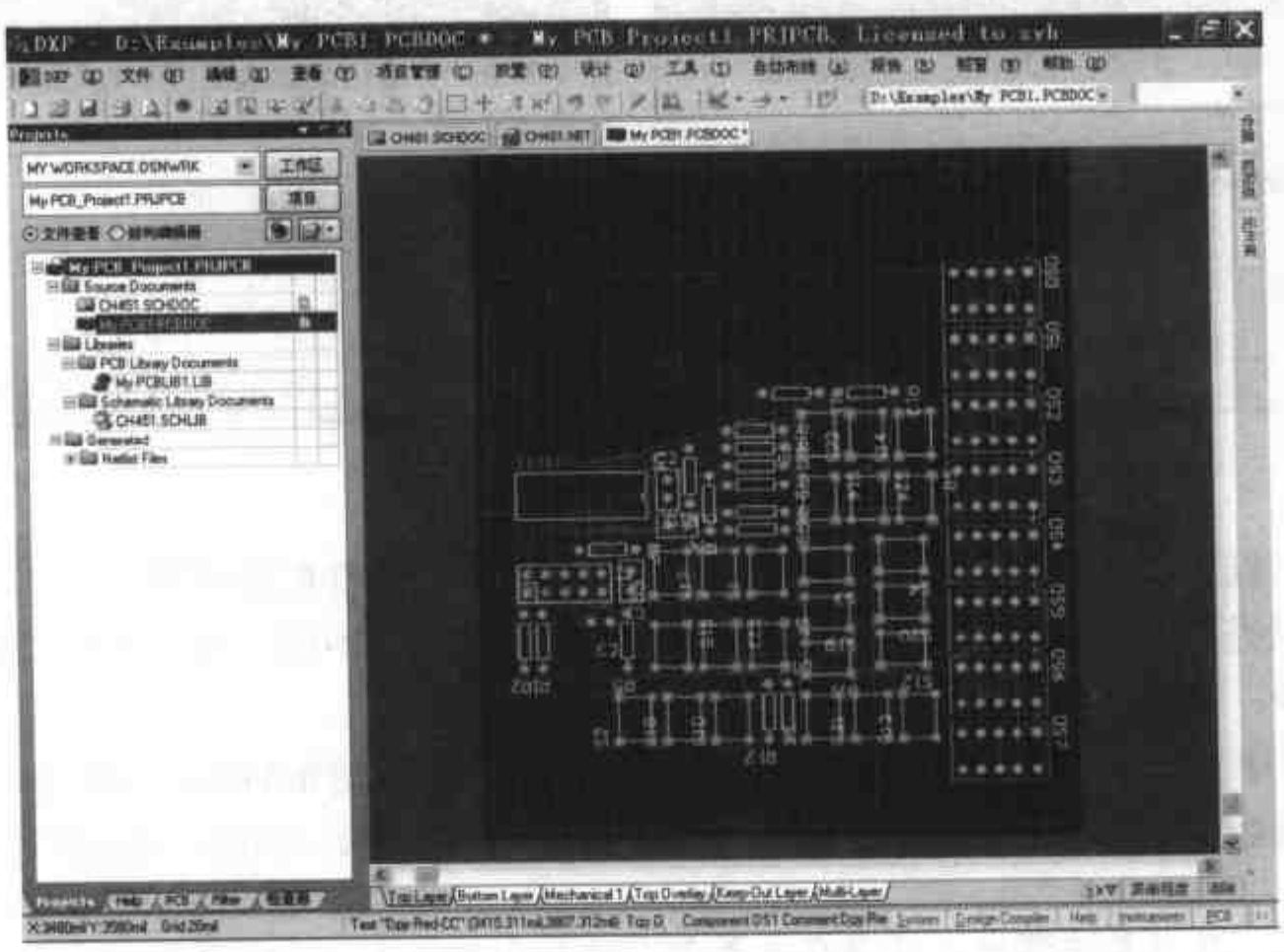


图 7-163　自动布局结果



PCB 图中部分元件引脚呈绿色高亮状态，这是由于这些引脚未连接到任何网络。由于我们在前面新建了 Unconnected Pin 的规则，所以系统会检测未连接引脚并给出提示。这里可以不予理会，也可以在规则设置中将该规则删除，不进行此项检查。

7.12.3　锁定关键元器件的自动布局

在自动布局时，还可以采用锁定关键元件的自动布局方式。也就是把部分关键元件的位置摆放好，并使其处于锁定状态，然后对其他元件进行自动布局。这样，在自动布局的过程中，锁定元件的位置就固定不变了。

下面我们仍以 CH451 为例，说明锁定关键元件的自动布局方式。

【例 7-7】　锁定关键元件的自动布局

1　在已经导入了网络表和元件封装的 CH451 的 PCB 文件 My PCB1.PCBDOC 编辑器内，设定好自动布局参数。

2　为编译元件移动、删除 Room 空间 CH451。

3　将元件 CH451 的封装图形移到 PCB 板区域内，放置在合适的位置。

4　双击 CH451 封装，进入元件属性设置对话框，选中【锁定】复选框，如图 7-164 所示。

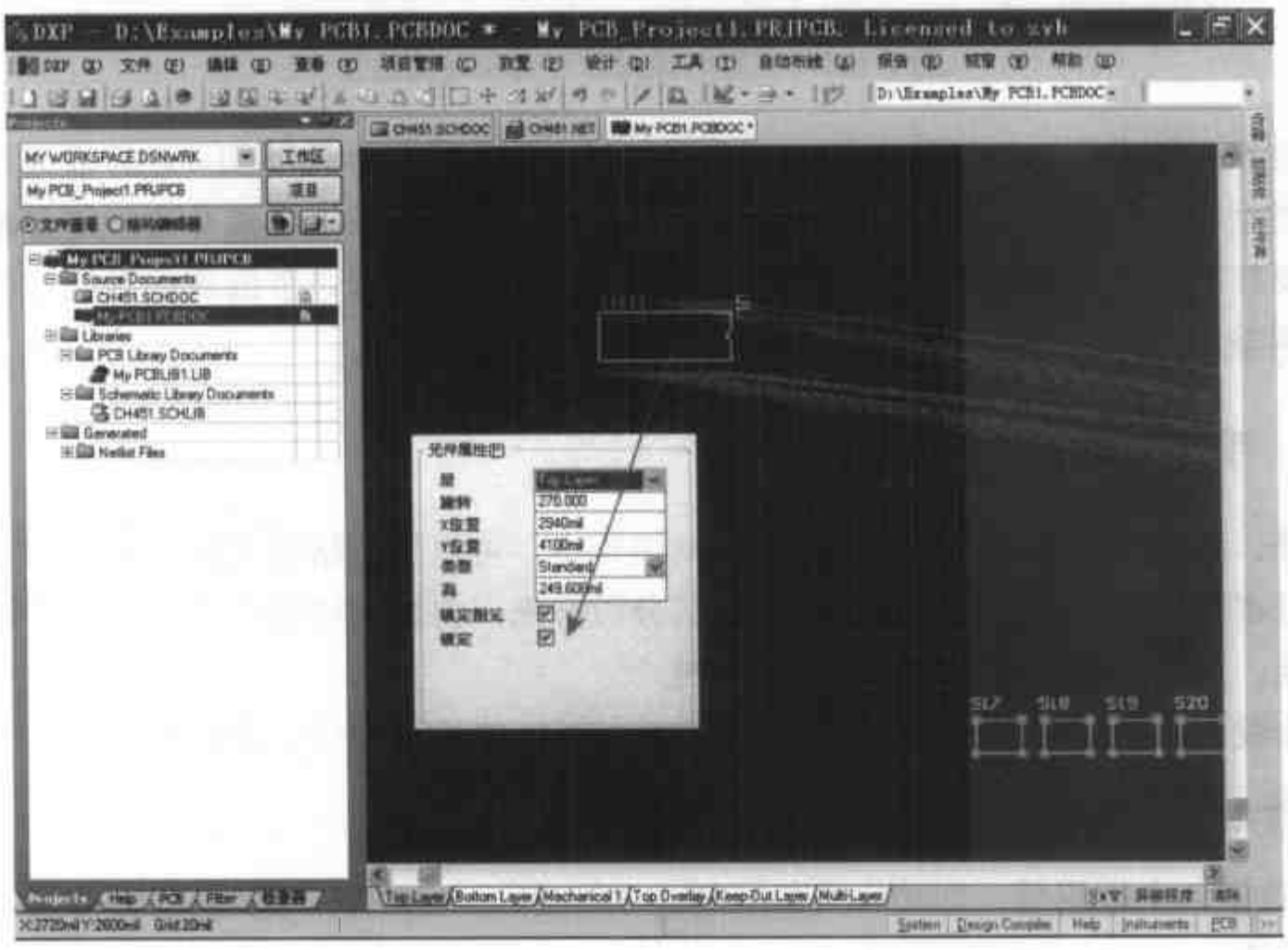


图 7-164　锁定关键元件布局

5　在主菜单内选择【工具】→【放置元件】→【自动布局】命令，在弹出的【自动布局】对话框中，选择分组布局方式。

6　单击 确认 按钮，系统启动自动布局器，开始自动布局。

自动布局完毕，如图 7-165 所示，可以看到，由于没有 Room 空间的限制，系统就以禁止布线层边界为界限，放置元件。

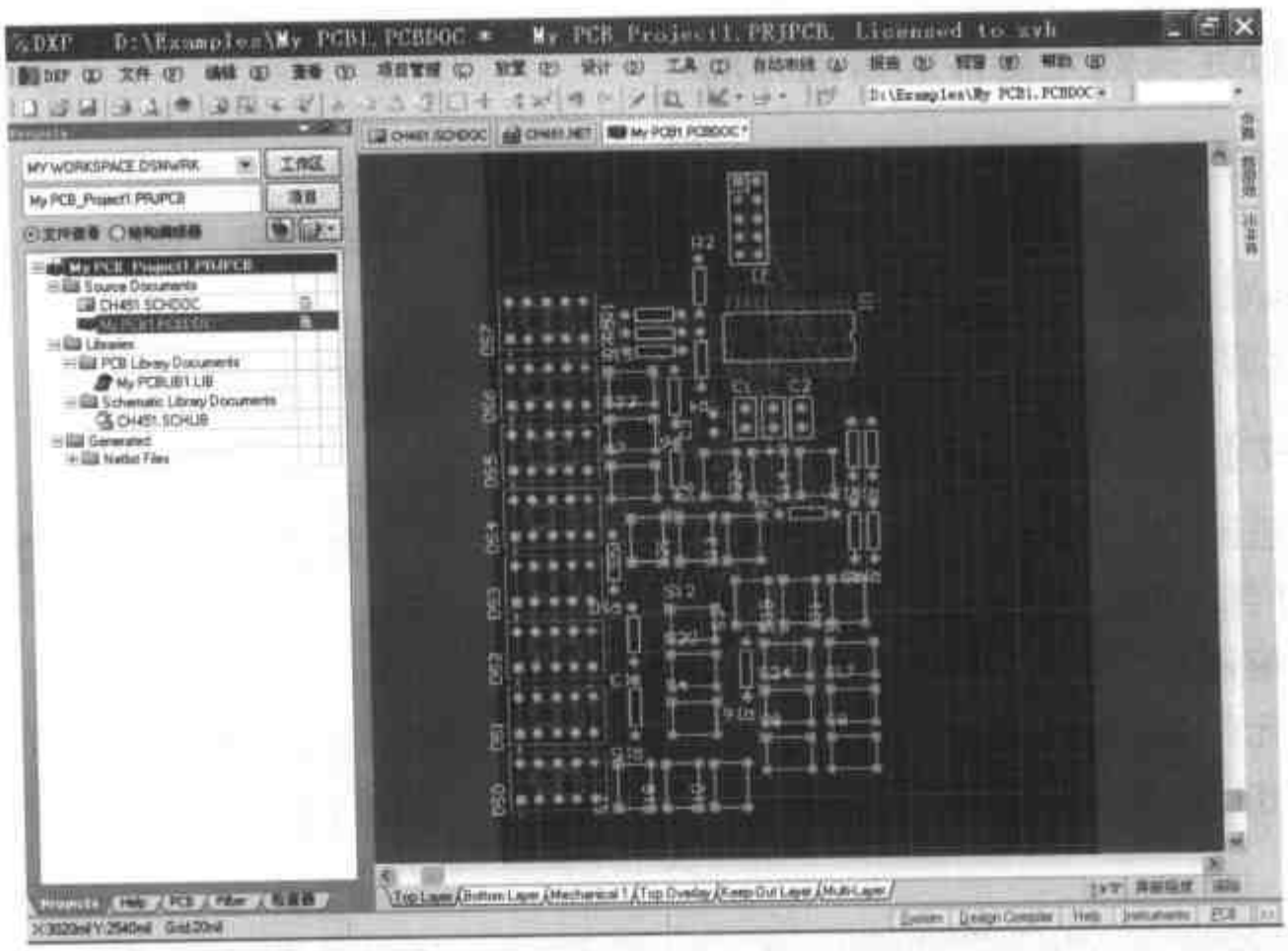


图 7-165　锁定关键元件自动布局的结果

通过布局结果我们可以知道，自动布局可以方便地把元件移动到 PCB 板区域内，并按元件类型和走线距离进行一定的分组。但是自动布局的结果，显然并不能满足我们的需要，还要靠手工调整来使布局更加工整、美观，合乎设计要求，下面我们就进行元件布局的手工调整。

7.12.4　手工调整元器件布局

选择、移动元件到合适的位置，在移动过程中，可以按空格键调整元器件的方向。对于摆放过密的元件，则使用推挤命令，将其分散开来，再配合以检查器、过滤器等的高级编辑功能，可以使手动布局更加快速、便捷。

下面我们就利用锁定关键元件自动布局的结果，继续进行手工布局调整。

【例 7-8】　CH451 的 PCB 手工布局调整

1　选中 8 个数码管，拖动将其移到 PCB 板的顶部，在拖动过程中按空格键，使其顶端朝上放置。

2　调整电阻位置，使其按标号并行排列。

由于电阻分布在 PCB 板各个区域内，依次单独调整会很费劲，因此我们使用查找相似对象命令。

3　在主菜单中选择【编辑】→【查找相似对象】命令，光标变成十字形，在 PCB 区域内点击选取一个电阻，在弹出的【查找相似对象】对话框中的【Footprint】栏内，选择“Same”，如图 7-166 所示。



图 7-166　查找所有电阻

单击 应用 按钮，再单击 确认 按钮，退出对话框。此时所有电阻均处于选择状态。

4　在主菜单中选择【工具】→【放置元件】→【PCB 板外部排列】，则所有电阻元件自动排列到 PCB 板外部。

5　在同一菜单下选择【矩形区内部排列】命令，用十字光标在 PCB 板外部画出一个高度近似并大于 300mil，宽度大于 1500mil 的矩形，此时所有电阻自动排列到该矩形区域内，如图 7-167 所示。

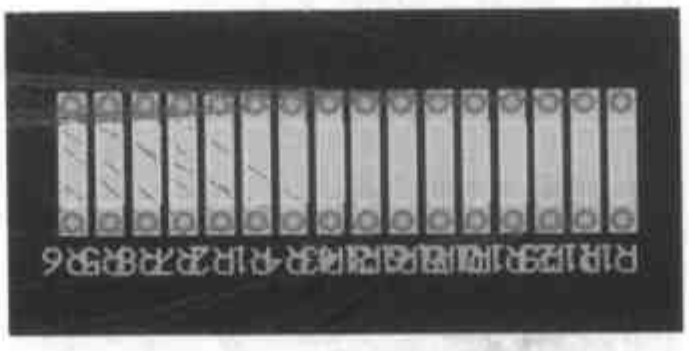


图 7-167　在矩形区内排列电阻

6　调整电阻次序，按标号排列，将 R1～R8 排列到 U1（CH451）左侧，将 R9～R16 排列到 U1 右侧，并使其排列到网格线上，间距为 100mil。

由于标号重叠，为了清晰美观，我们修改一下。

7　选中所有电阻，在【检查器】面板内，将【Show name】一项设为“False”，不显示标号。再单独选择 R1、R9，在检查器内将其名字改为分别 R1～R8、R9～R16。

8　打开【Filter】面板，单击 Apply 按钮，或单击主工具栏上的 按钮，取消电阻的屏蔽选择状态，从而可以对其他元件进行编辑操作。

9　按照相同方法，对按钮、电容进行排列。

10　使用【编辑】→【排列】→【水平分布】命令，将各组器件排列整齐。

手工调整后的 PCB 板布局如图 7-168 所示。

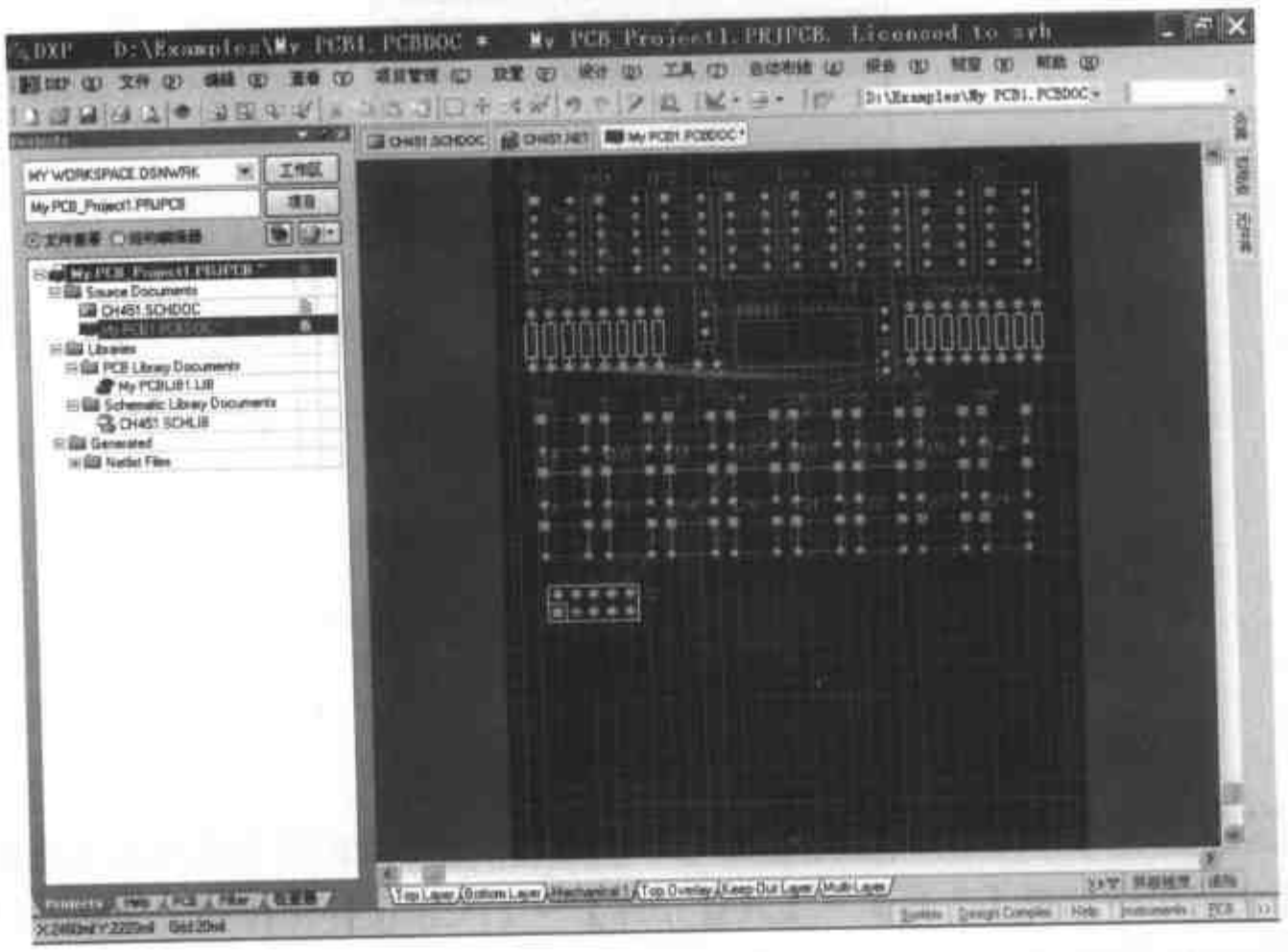


图 7-168　手工布局结果

布局完毕，会发现我们原来定义的 PCB 形状偏大。

11　执行【编辑】→【移动】→【拖动】命令，将禁止布线层边界和机械层边界的下边缘向上拖动到元件 J1 的下侧，留出 200mil 的空间。

12　执行【设计】→【PCB 板形状】→【重新定义 PCB 板形状】命令，沿机械层边界线，重新定义 PCB 板形状。

重新定义后，PCB 板形状如图 7-169 所示。

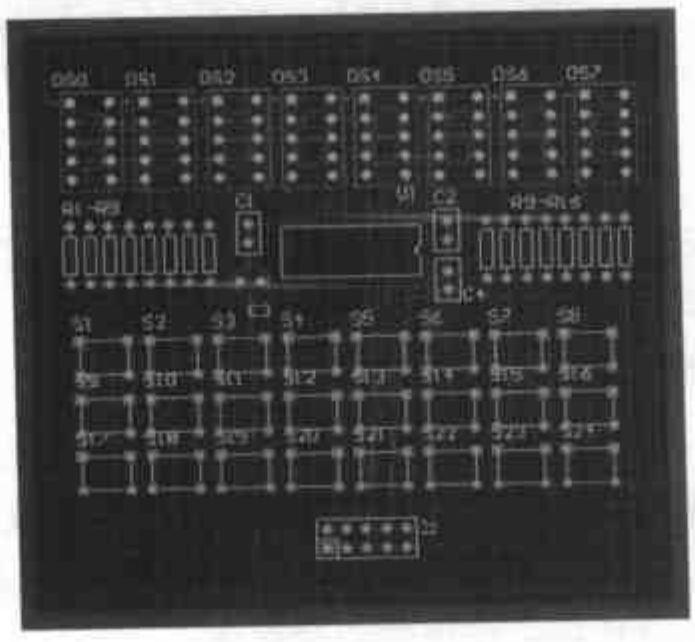


图 7-169　重新定义后的 PCB 板形状

手工布局完毕，可以通过查看 3D 效果图，看看直观视觉效果，以检查布局是否合理。

7.12.5　3D 效果图

PCB 板元件布局完毕和布线完毕后，可以查看 3D 效果图，通过系统模拟直观效果图检查布局、布线的合理性和美观程度。

在 PCB 编辑器内，在主菜单中选择【查看】→【显示三维 PCB 板】命令，则系统生成该 PCB 的 3D 效果图，加入到该项目的生成文件夹内并自动打开。CH451 的 PCB 板生成的 3D 效果图如图 7-170 所示。

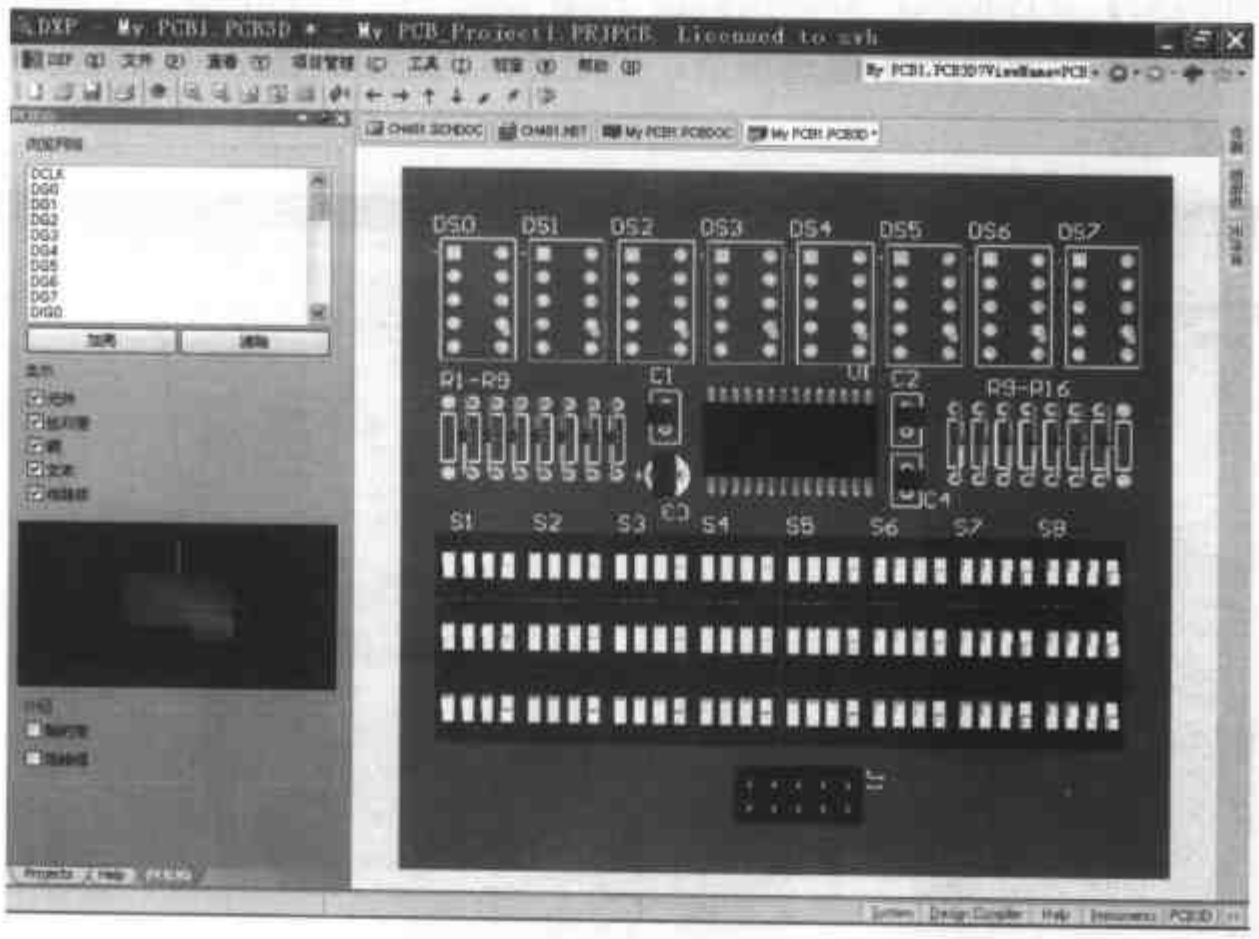


图 7-170　PCB 的 3D 效果图

由于元件的 3D 模型不能全部找到和匹配，部分器件没有显示出器件模型或显示了不正确的模型，比如数码管和按钮，但这并不影响 PCB 设计和制作。

在 PCB3D 编辑器内，编辑器左侧是【PCB3D】面板，如图 7-171 所示。



图 7-171　【PCB3D】面板

该面板使用户可以直接在 PCB3D 编辑器内浏览各个网络的连接情况，并可以通过选择参数控制工作区内的 3D 图形的显示效果。

【PCB3D】面板主要由以下几个区域构成。

（1）浏览网络：该区域的列表内列出了当前 PCB 文件内的所有网络。

选择其中的一个或多个网络，单击 加亮 按钮，则工作区内 3D 图形的相关网络呈高亮状态；单击 清除

按钮，则取消高亮状态。

（2）显示：控制工作区内 3D 图形的显示模式，分别对元件、丝印层、铜、文本和电路板进行控制。

（3）3D 预览框：预览当前 3D 图形的方向和位置。

将光标移到该预览框内，靠近其 *X*、*Y* 轴，光标会变成 形状，点击鼠标，在该区域内上下或左右拖动光标，主工作区内的 3D 图形会跟随旋转，展示不同方向上 PCB 的效果。

介绍：用来设置轴约束和连线框。

选中【轴约束】复选框后，每次在调整 PCB 板方向时只能沿着一个轴旋转，或者 *X* 轴，或者 *Y* 轴；选中【连线框】复选框后，主工作区内的 3D 图形将以框线的形式体现出来，如图 7-172 所示。

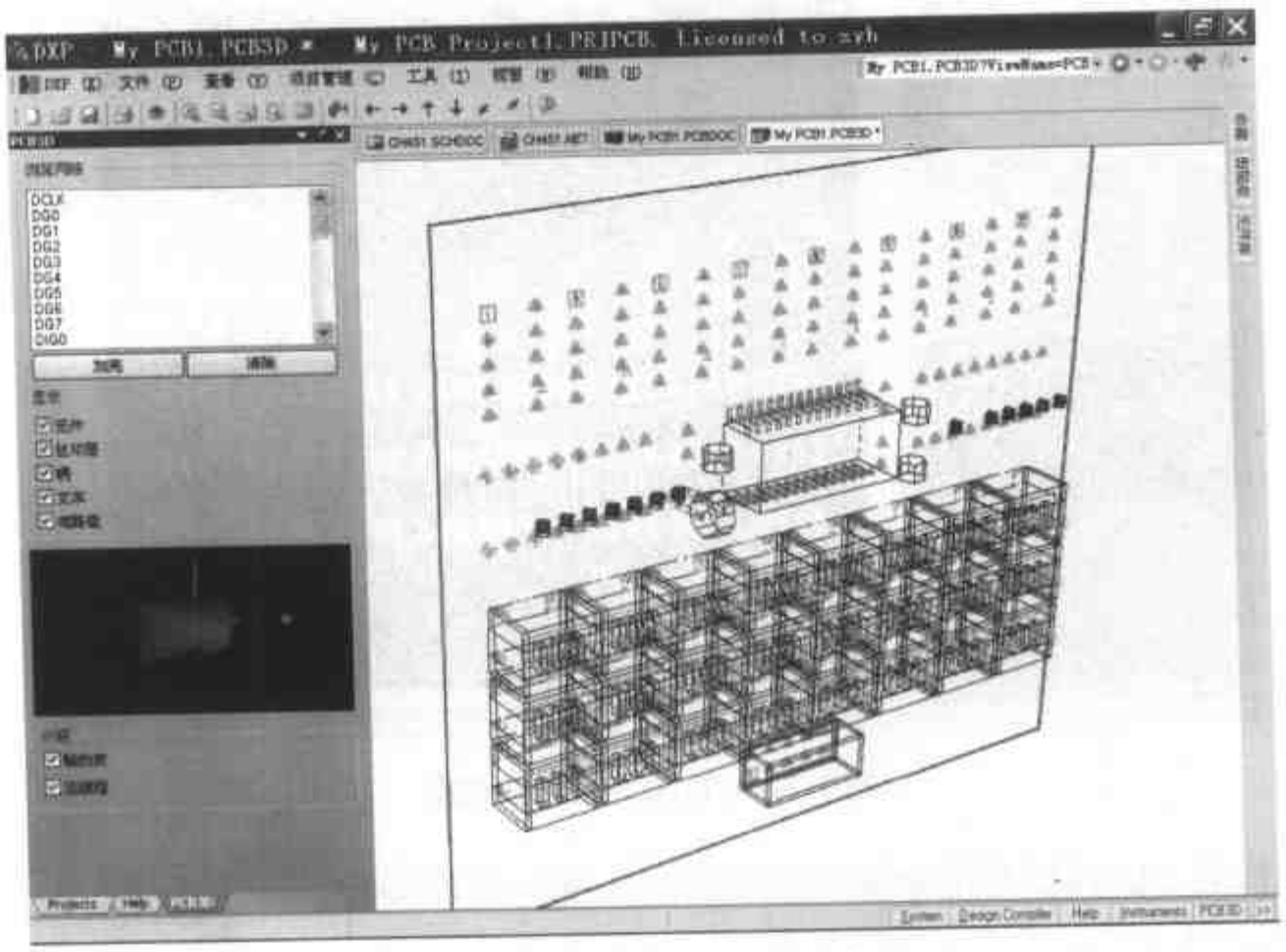


图 7-172　旋转一定角度后以连线框形式显示的 3D 图形

7.12.6　网络密度分析

网络密度分析是利用 DXP 系统提供的密度分析工具，对当前 PCB 文件的元件放置和其连接情况进行分析。

密度分析会生成一个临时的密度指示图（Density Map），覆盖在原 PCB 图上面。在图中，绿色的部分表示网络密度较低；元件越密集、连线越多的区域颜色就会呈现一定的变化趋势；红色则表示网络密度较高的区域。密度指示图显示了 PCB 板布局的密度特征，它可以作为各区域内布线难度和布通率的指示信息。用户根据密度指示图进行相应的布局调整，有利于提高自动布线的布通率，降低布线难度。

下面以我们布局好的 CH451 的 PCB 文件为例，进行网络密度分析。

【例 7-9】　CH451 PCB 的网络密度分析

1　在 PCB 编辑器的主菜单内选择【工具】→【密度分析】命令，系统自动执行对当前 PCB 文件的密度分析。



密度分析生成的密度指示图如图 7-173 所示。从图中可以看出，对 CH451 的 PCB 布局密度分析图基本呈现均匀绿色，少部分区域呈淡黄色，这说明该 PCB 布局密度较低。

2　按 End 键，刷新视图；或者通过单击文件标签切换到其他编辑器视图中，即可恢复到普通 PCB 文件视图中。

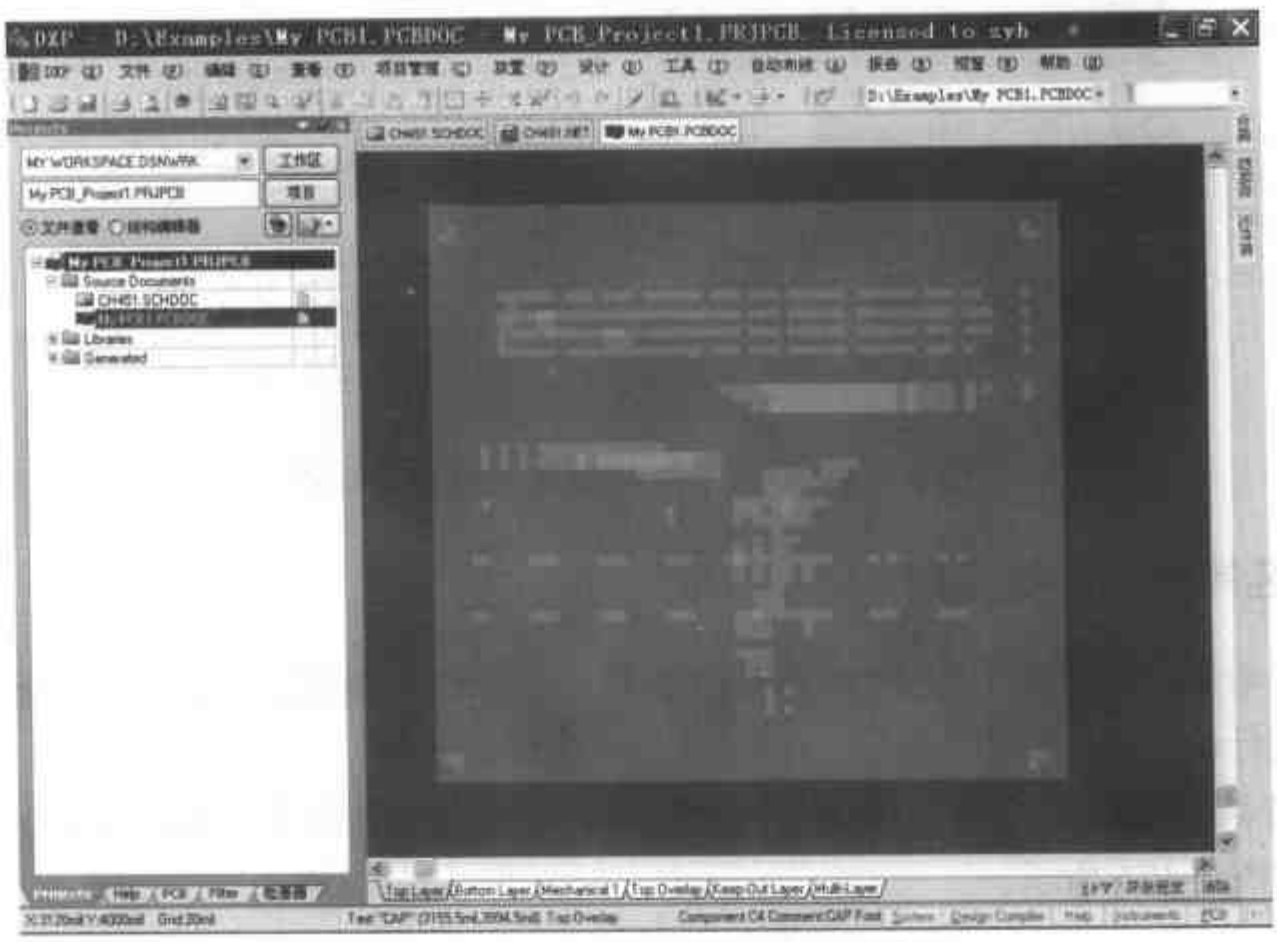


图 7-173　密度分析图

通过 3D 视图和网络密度分析，我们可以进一步对 PCB 元件布局进行调整。这些工作做完了，就可以进行自动布线了。

7.13　自动布线

布线是 PCB 设计工作中的重要一环，布线的好坏将直接影响到 PCB 板的运行情况。尤其在高速电路中，布线的合理与否会影响到 PCB 板能否正常工作。对 PCB 布线的熟练掌握需要在工程实践中不断地摸索、练习。

对 PCB 板的布线，简单的板子可以采用全手工布线，复杂一点的可以采用自动布线和手工布线相结合的方式。下面我们就来介绍自动布线的操作方法。

7.13.1 为自动布线设置规则

在自动布线前，我们首先要为自动布线设置布线规则，使系统的布线操作有法可依。合理地设置布线规则，能够大大提高系统布线的效率和布通率。

对于具体的规则组成和规则设置方法，我们已经在前面的章节中介绍过。本节中将主要结合 CH451 的 PCB 布线实例，介绍一下针对本项目的布线规则设置。在布线规则中，比较重要的就是导线宽度和安全间距的设置。

对 CH451 PCB 板的规则设置汇总如图 7-174 所示，对电气规则、布线规则、SMT 规则和 Mask 规则进行了设置，具体设置过程在此不再重复。

名称	优...	有效	类型	类别	范围	属性
Clearance	1	✔	Clearance	Electrical	All - All	Clearance = 10mil
ShortCircuit	1	✔	Short-Circuit	Electrical	All - All	Short Circuit - Not Allowed
UnRoutedNet	1	✔	Un-Routed Net	Electrical	All	(No Attributes)
Fanout_BGA	1	✔	Fanout Control	Routing	IsBGA	Style - Auto Direction - Alternating In and Out Via Grid = 1mil
Fanout_Default	5	✔	Fanout Control	Routing	All	Style - Auto Direction - Alternating In and Out Via Grid = 1mil
Fanout_LCC	2	✔	Fanout Control	Routing	IsLCC	Style - Auto Direction - Alternating In and Out Via Grid = 1mil
Fanout_Small	4	✔	Fanout Control	Routing	(CompPinCount <	Style - Auto Direction - Out Then In Via Grid = 1mil
Fanout_SOIC	3	✔	Fanout Control	Routing	IsSOIC	Style - Auto Direction - Alternating In and Out Via Grid = 1mil
RoutingCorners	1	✔	Routing Corners	Routing	All	Style - 45 Degree Min Setback = 100mil Max Setback = 100mil
RoutingLayers	1	✔	Routing Layers	Routing	All	TopLayer - Enabled BottomLayer - Enabled
RoutingPriority	1	✔	Routing Priority	Routing	All	Priority = 0
RoutingTopology	1	✔	Routing Topology	Routing	All	Topology - Shortest
RoutingVias	1	✔	Routing Via Style	Routing	All	Pref Size = 50mil Pref Hole Size = 28mil
Width	3	✔	Width	Routing	All	Pref Width = 12mil Min Width = 10mil Max Width = 20mil
Width_New	2	✔	Width	Routing	All	Pref Width = 12mil Min Width = 10mil Max Width = 20mil
Width_Pwr	1	✔	Width	Routing	InNet('VCC') OR	Pref Width = 15mil Min Width = 12mil Max Width = 20mil
SMDToCorner	1	✔	SMD To Corner	SMT	All	Distance = 10mil
PasteMaskExpansio	1	✔	Paste Mask Expansi	Mask	All	Expansion = 0mil
SolderMaskExpansi	1	✔	Solder Mask Expansi	Mask	All	Expansion = 4mil

图 7-174 CH451 的 PCB 图布线规则设置

7.13.2 选择自动布线策略

完成了布线规则设置，对 PCB 布线的细节进行了约束限制后，还要对 Situs 布线器的布线策略进行设置。

在 PCB 编辑器的主菜单中选择【自动布线】→【设定】命令，弹出【Situs 布线策略】对话框，如图 7-175 所示。

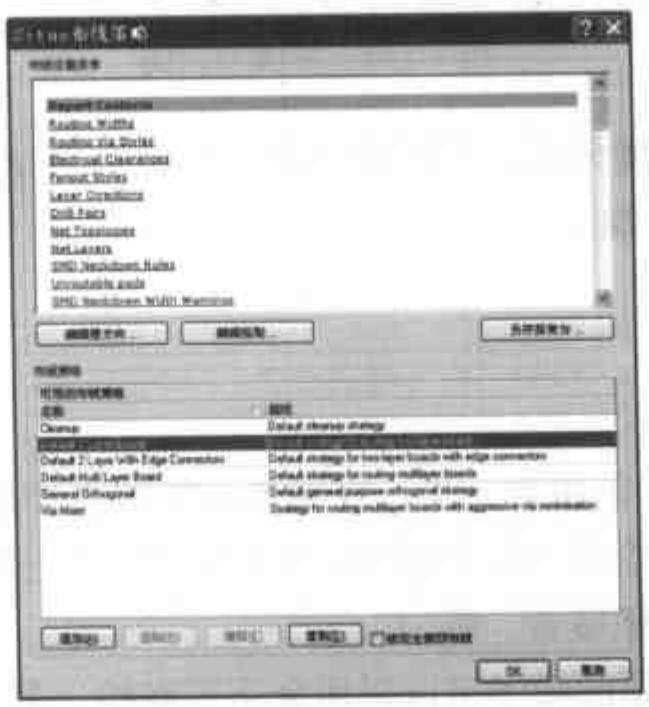


图 7-175 【Situs 布线策略】对话框

Situs 布线策略对话框共分为两栏内容，其作用和操作说明如下。

1．布线设置报告

对布线规则设置和受其影响的对象进行汇总报告，并进行规则编辑。



图 7-176　层方向设置

报告栏内列出了详细的布线规则，并汇总了各个规则影响到的对象数目，并以超级链接的方式，将列表链接到各个规则设置栏，可以进行更改和修正。

- 单击 编辑层方向... 按钮，弹出【层方向】对话框，如图 7-176 所示，在对话框内可以设置各信号层的走线方向。
- 单击 编辑规则... 按钮，进入【PCB 规则和约束编辑器】对话框，可以继续修改规则设置。
- 单击 另存报告为... 按钮，可以将规则报告导出并以.htm 格式保存。

2．布线策略

选择可用的布线策略，或编辑新的布线策略并选用。系统提供了 6 种默认的布线策略，分别针对不同的情况。

- 默认布线策略：Cleanup（优化的布线策略）、Default 2 Layer Board（默认双面板）、Default 2 Layer With Edge Connectors（带边缘连接器的双面板）、Default Multi Layer Board（默认多层板）、General Orthogonal（普通直角布线策略）和 Via Miser（过孔最少化布线策略）。
- 单击 追加(A)... 按钮，弹出【Situs 策略编辑器】对话框，如图 7-177 所示。在该对话框内，可以编辑新的布线策略。

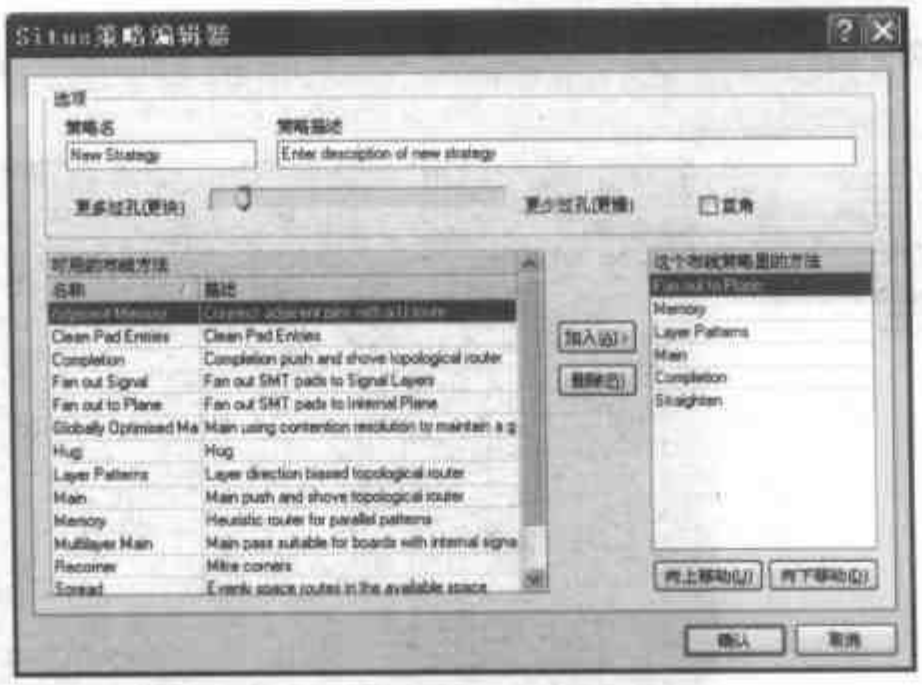


图 7-177　Situs 策略编辑器

- 锁定全部预布线：选中该复选框，可以将 PCB 板上原有的预布线锁定，在自动布线过程中不改变其位置。

选定布线策略后，单击 OK 按钮，保存设置，退出【Situs 布线策略】对话框，就可以开始自动布线了。

7.13.3 进行自动布线

在主菜单中选择【自动布线】→【全部对象】命令，系统弹出【Situs 布线策略】对话框。该对话框与上节中介绍的【自动布线】→【设定】命令启动的【Situs 布线策略】对话框（图 7-175）基本相同，只是最后的确认按钮 OK 和 Route All 不同。

在布线策略栏内，针对 CH451 的 PCB 板的情况，我们选择 Default 2 Layer Board（默认双面板）的布线策略，然后单击 Route All 按钮，系统开始执行自动布线。

在自动布线过程中，【Messages】面板中会逐条显示当前布线进程，如图 7-178 所示。该图为 CH451 的 PCB 文件 My PCB1.PCBDOC 自动布线过程中的信息提示，由最后一条提示信息可知，此次自动布线全部布通。



图 7-178　自动布线的信息

自动布线后的 PCB 图如图 7-179 所示。

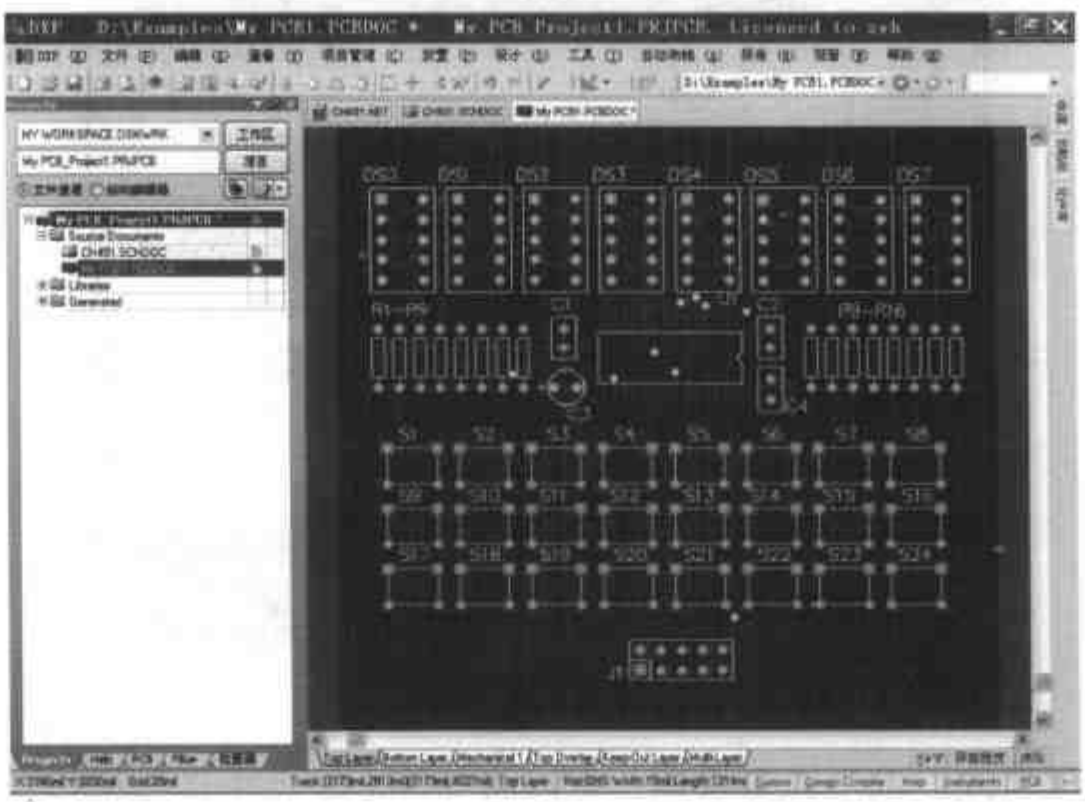


图 7-179　自动布线结果

- 在主工具栏内单击 按钮；
- 使用快捷键 P+T；
- 在工作区单击鼠标右键，在弹出菜单内选择 交互式布线 (I) 命令。

【交互式布线】命令我们在前面有详细的介绍，这里就不再赘述。

7.14.2 取消布线和调整

在布线过程中，往往需要删除一些不合理的布线，重新走线。手工删除显然太麻烦，这时可以运用系统提供的取消布线的命令，方便地将布线删除，重新布线。

在主菜单中选择【工具】→【取消布线】命令，会弹出如图 7-182 所示的命令菜单。



图 7-182 取消布线命令

- 全部对象：取消当前 PCB 文件内所有的布线；
- 网络：取消指定网络的所有布线；
- 连接：取消指定的连接，一般指两个焊盘间的布线；
- 元件：取消到指定元件的所有连接；
- Room 空间：取消 Room 空间内的以及所有连接到该 Room 空间的连接。

这些命令的操作方式与前面 7.13.4 节介绍的局部布线操作基本相同，只是过程相逆而已，这里就不再赘述。

7.14.3 连线和元件的移动

在布线过程中，需要移动某些连线或元件的位置，这时可以采用【拖动】命令。【拖动】命令能够在保持导线或元件的连接不断裂的情况下将其移动到其他位置。

在主菜单中选取【编辑】→【移动】→【拖动】命令，光标变成十字形，用光标在 PCB 图上点取要移动的图元，则图元及其连接的导线会跟随光标移动，移到合适位置后，再次点击鼠标，确定放置图元。此时光标仍为十字形，处于拖动命令状态，继续点取图元进行移动或者单击右键退出该命令。

7.15 覆铜、补泪滴、包地与测试点

完成了 PCB 板的网络布线后，还有一些收尾的工作要做，如：覆铜、补泪滴、包地和放置测试点等，这些工作是为了加强 PCB 板的抗干扰特性、稳定性及耐用性。

7.15.1 建立覆铜

覆铜的操作和对话框内各设置项的含义我们在前面有详细介绍，这里就不再赘述。下面我们就结合 CH451 的 PCB 板实例介绍覆铜的步骤。

【例 7-10】　为 CH451 的 PCB 板覆铜

1　在主菜单中选择【放置】→【覆铜】命令，系统弹出【覆铜】对话框。

2　在覆铜对话框内进行设置，选择影线化填充，45 度填充模式，连接到网络 GND，层面设置为 Top Layer，选中去除死铜，如图 7-183 所示。

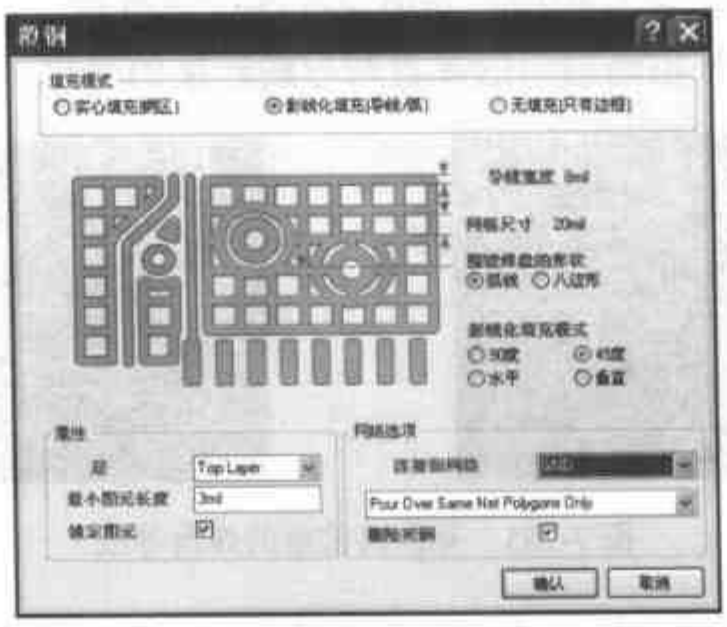


图 7-183　覆铜设置对话框

3　单击 确认 按钮，退出对话框，光标变成十字形，准备开始覆铜操作。

4　用光标沿 PCB 的 Keep-Out 边界线，画出一个闭合的矩形框。点击鼠标左键确定起点，移动至拐点再次点击鼠标，直至取完矩形框的第 4 个顶点，单击右键退出。用户不必费力将框线闭合，系统会自动将起始点和终止点连接起来构成闭合框线。

5　系统在框线内部自动生成了顶层的覆铜。

6　再次执行覆铜命令，选择层面为 Bottom Layer，其他设置相同，为底层覆铜。覆铜后，PCB 的效果如图 7-184 所示。

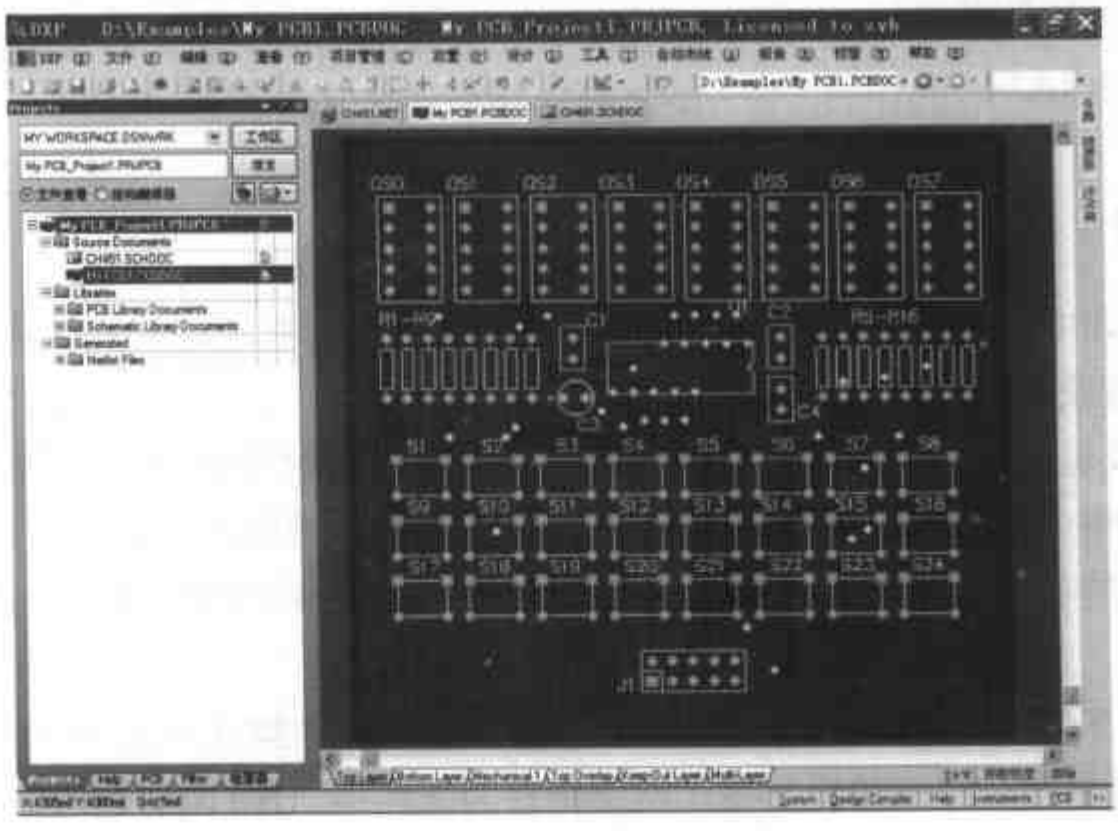


图 7-184　PCB 覆铜效果图

7.15.2 补泪滴

在导线和焊盘或者过孔的连接处，通常要补泪滴，以去除连接处的直角，加大连接面。这样做有两个好处：一是在 PCB 制作过程中，避免以钻孔定位偏差导致焊盘与导线断裂；二是在安装和使用中，可以避免因用力集中导致连接处断裂。

如图 7-185 所示，为补泪滴前后的焊盘与导线连接的变化。

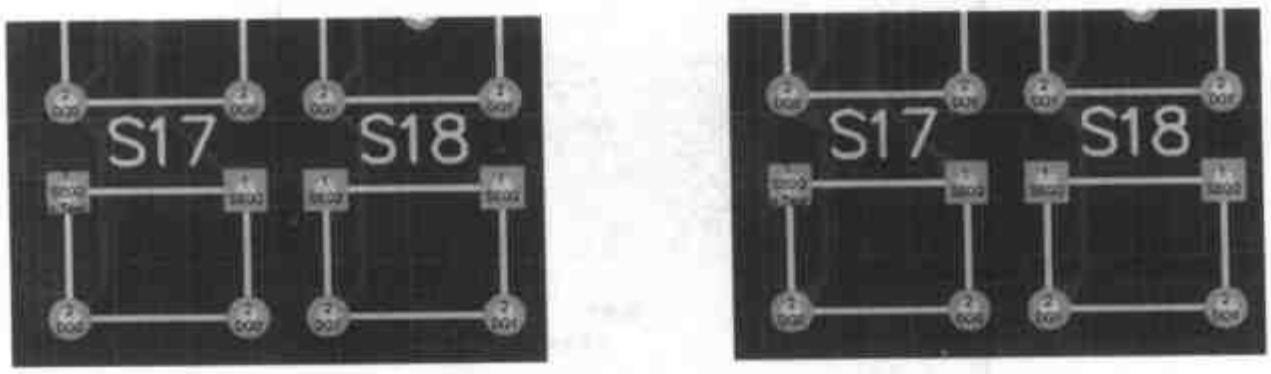


图 7-185 补泪滴前后的焊盘导线

在 PCB 编辑器的主菜单中选择【工具】→【泪滴焊盘】命令，系统弹出【泪滴选项】对话框，如图 7-186 所示。

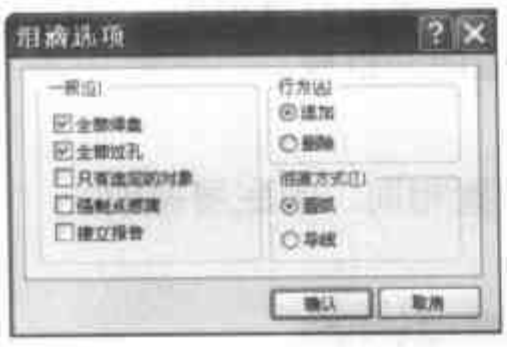


图 7-186 泪滴选项

在该对话框内设置要执行的泪滴操作，共有 3 个设置区域。

- 一般：该区域内【全部焊盘】、【全部过孔】和【只有选定的对象】3 个选项用于设置泪滴操作的适用范围；【强制点泪滴】选项是忽略规则约束强制为焊盘或过孔加泪滴，当然此项操作最终可能导致 DRC 违规；【建立报告】选项用于设置是否建立报告文件。
- 行为：选择设置添加还是删除相应范围内的泪滴。
- 泪滴方式：选择泪滴的类型，即由焊盘向导线过渡的阶段是添加直线还是圆弧。

7.15.3 包地

在 PCB 设计中，为了提高电路板的抗干扰能力，还可以采用包地的方法。所谓包地，就是将某一信号线用接地的导线包络起来。

在使用生成包络线的命令之前，要先将要包络的网络对象选中，可以使用【编辑】→【选择】→【网络中对象】命令，将要包络的网络选中；然后在主菜单中选择【工具】→【生成选定对象的包络线】命令，即可生成包络线，将该网络内的导线、焊盘及过孔包络起来。

如图 7-187 所示，为添加包络线前后的效果，包络线的默认宽度为 8mil，与其包络的网络图元的距离为安全距离的设置值，网络特性为无网络（No Net）。

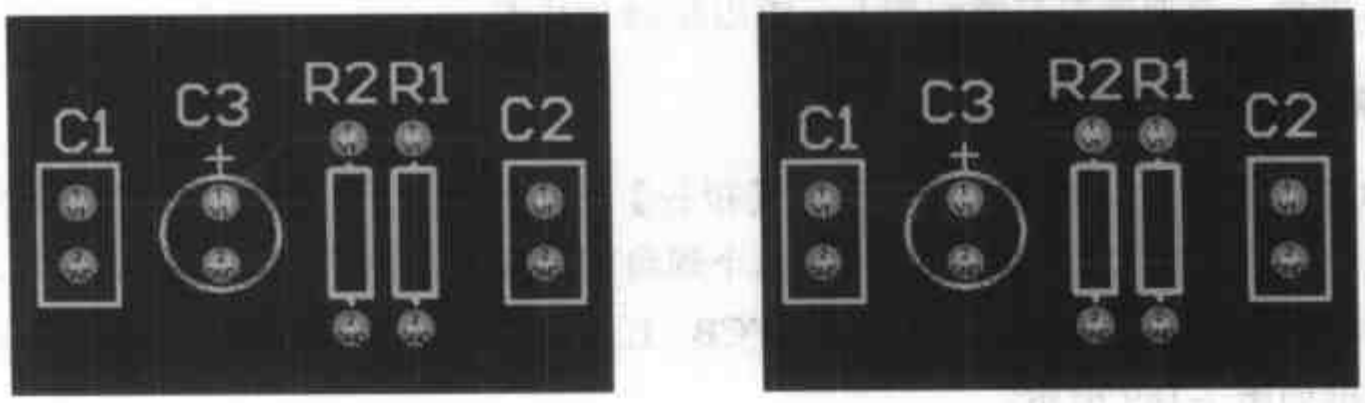


图 7-187　添加包络线前后的效果

若要删除包络线，可以使用【编辑】→【选择】→【连接的铜】命令，整体选中包络线，然后将其删除即可。

7.15.4　测试点

测试点是将网络中的某一节点焊盘设置为测试点属性，应用于信号完整性分析。为设计添加测试点，可以使用主菜单中的【工具】→【查找并设置测试点】命令，启动命令后，系统弹出确定对话框，确认后再弹出【DXP Information】对话框，报告设置测试点的情况。

要清除测试点，在主菜单中选择【工具】→【清除全部测试点】命令即可。

7.16　距离测量

在 PCB 设计中，PCB 板外形轮廓设计、元件定位、导线放置等经常需要进行距离测量，测量所使用的单位即当前 PCB 编辑器使用的单位，可以按快捷键 Q 在公制和英制之间进行切换。

Protel DXP 2004 SP2 提供了下面几种测量命令。

1．测量两点距离

在 PCB 编辑器内，在主菜单中选择【报告】→【测量距离】命令，即可测量当前 PCB 文档中任意两点间的距离。

执行命令后，光标变成十字形，在 PCB 上点取要测量距离的两点，系统即弹出信息框如图 7-188 所示。

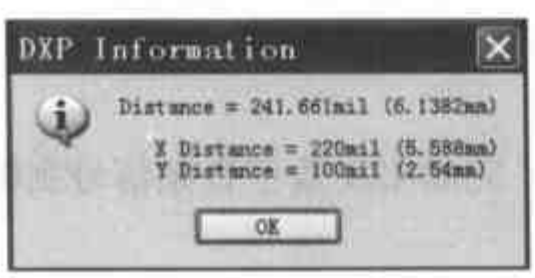


图 7-188　两点距离测量信息框

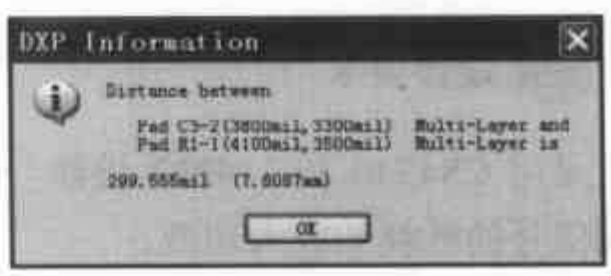


图 7-189　自由实体距离测量信息框

单击 OK 按钮，退出该信息框，系统仍处于测量距离命令状态。可继续选取两点，

进行距离测量，否则单击右键或按 Esc 键退出命令状态。

2. 测量自由实体距离

在 PCB 编辑器内，在主菜单中选择【报告】→【测量图元】命令，即可测量当前 PCB 文件中任意两个自由实体间的距离，如两个焊盘间的距离、两根导线间的距离等。

执行命令后，光标变成十字形，在 PCB 上分别点取要测量距离的两个图元，系统即弹出信息框如图 7-189 所示。

单击 OK 按钮，退出该信息框，系统仍处于测量距离命令状态。可继续进行测量，否则单击右键或按 Esc 键退出命令状态。

该命令只适用于测量单个的自由实体间的距离，不能用于测量成组对象如元件间的距离。

3. 测量连线长度

在主菜单中选择【报告】→【测量选定对象】命令，用来测量当前文件中选定的连线总长度。使用该命令前，应先选定要进行测量的连线，该连线可以是导线，也可以是其他层面上的直线、弧线等。测量前可以选定多个线段，并且可以是不同网络中、不同层面的导线或连线。



图 7-190 连线长度测量信息框

执行该命令后，系统弹出信息框，报告出所选连线的总长度，信息报告以英寸为单位，如图 7-190 所示。

7.17 综合实例——数字音频数/模转换模块设计

数字音频数/模转换器广泛应用于 DVD/CD 播放机、家庭剧院组合、机顶盒、汽车音响及数字电视等产品中，要求具有低谐波失真、高信噪比、宽动态响应范围、低时钟抖动敏感度及低功耗等特性。

CS4340A 是美国 Cirrus Logic 公司生产的一款高性能音频数/模转换器（Audio DAC），支持 24 位转换和最高达 192KHz 的所有标准音频采样频率，符合 DVD-Audio 标准，其主要性能包括：采样频率从 4KHz～192KHz 的专用自动采样频率检测，3.3V～5.0V 单一供电运行，电流循环滴答声和爆破音控制的 Popguard™技术，以及低时钟抖动敏感性。

设计要求

采用 CS4340 和 LM833 设计一个音频数/模转换模块，完成 I2S 数字音频信号到模拟音频信号的转换和放大功能。

模块的原理图如图 7-191 和图 7-192 所示。

DAC.PRJPCB”项目中，并分别进行环境设置。

2 在【元件库】面板中，为项目添加绘图所需的原理图库文件和集成库文件。



CS4340 的原理图库需要自行绘制，具体绘制过程在此不再赘述。LM833M 的集成库位于 DXP 安装目录下的\library \National Semiconductor\ NSC Operational Amplifier.IntLib 库文件中。

3 在“ADAC.SCHDOC”原理图文件中，绘制如图 7-191 和图 7-192 所示的原理图。

4 为元件指定正确的封装形式。CS4340 采用的封装为 SO16（在 DXP 安装目录下的\library\Pcb\Ipc-sm-782\IPC-SM-782 Section 9.1 SOIC.PcbLib 库文件中）；LM833M 使用 NSC 集成库中提供的封装形式即可，加载项目所需的封装库。

编译原理图，更新 PCB 文件

1 执行菜单命令：【项目管理】→【Compile Document ADAC.SCHDOC】，编译原理图文件。根据【Message】信息框中的警告和错误提示，修改原理图，直至编译通过，部分警告信息可以忽略。

2 打开 PCB 文件“ADAC.PCBDOC”，执行【设计】→【PCB 板形状】→【重定义 PCB 板形状】命令，设置 PCB 文件的编辑环境。

3 将 PCB 板形状重新定义为 50mm×60mm 大小，画出机械层和禁止布线层边界，采用双面板结构，如图 9-193 所示。

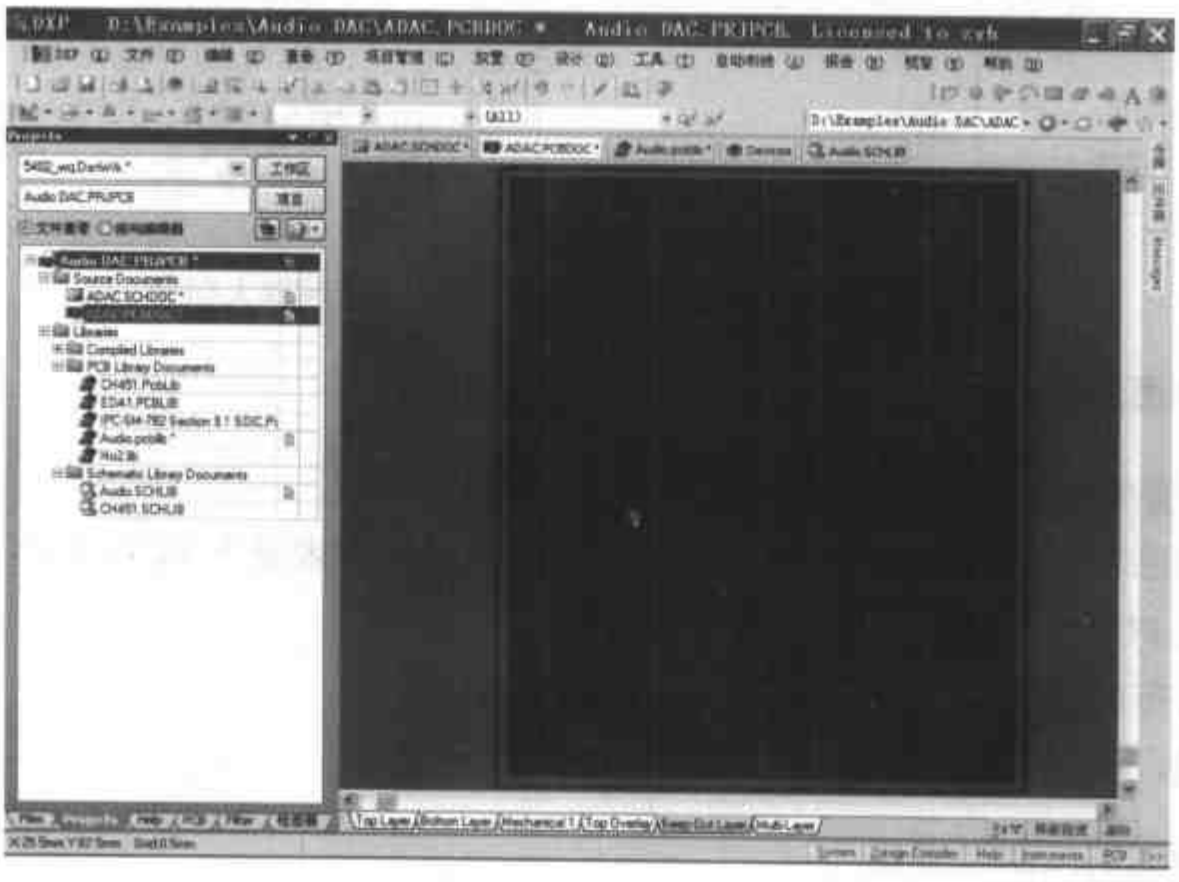


图 7-193　重新定义 PCB 板形状和边界

4 在原理图编辑器内，单击主菜单【设计】→【Update PCB Document ADAC.

PCBDOC】命令，系统弹出确认信息对话框，单击 Yes 按钮，生成【工程变化订单（ECO）】，如图 7-194 所示。



图 7-194　工程变化订单

5　在该对话框内，单击 使变化生效 按钮，系统检查是否所有变化都能够正确执行，将带有红色“×”号的根据信息提示进行修正。

6　单击 执行变化 按钮，将原理图网络和元件封装载入 PCB 文件中，如图 7-195 所示。

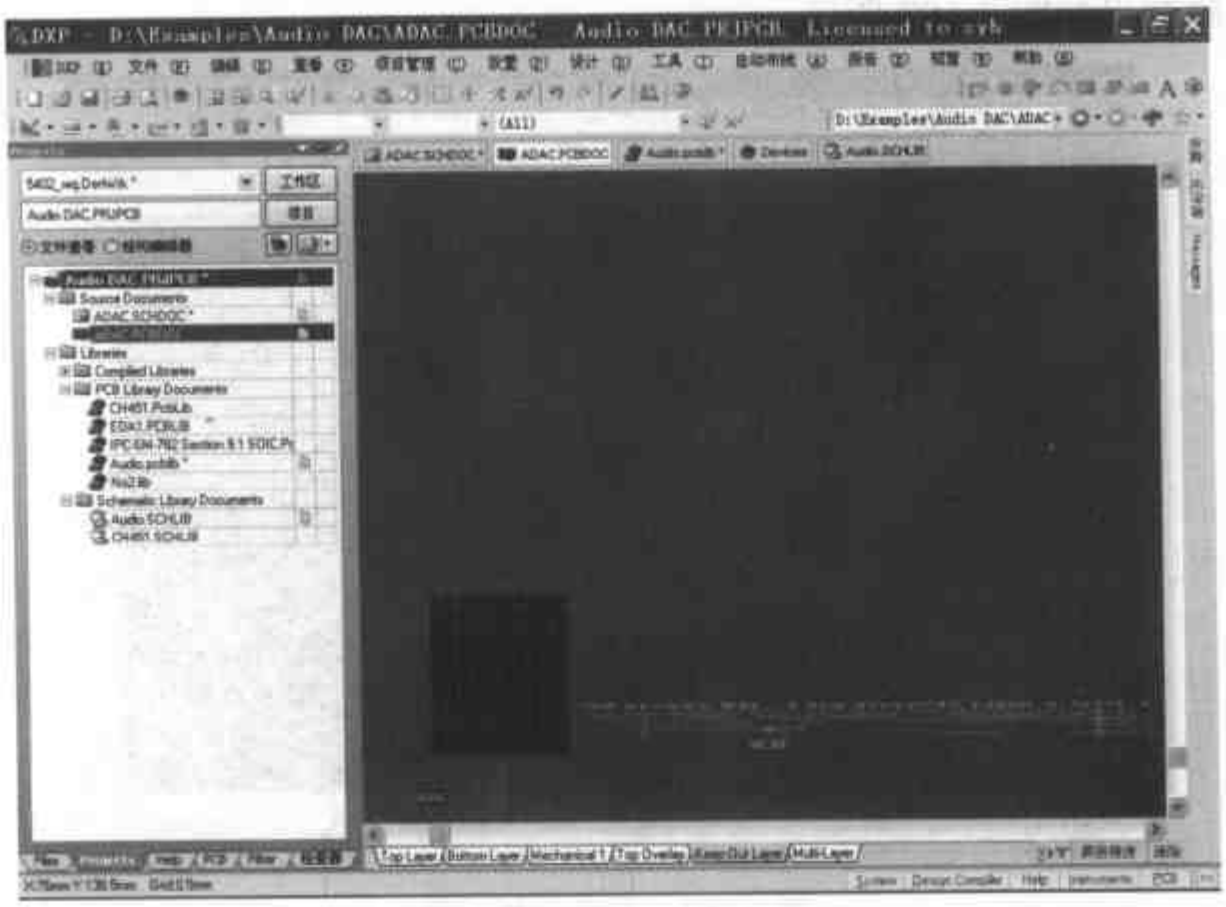


图 7-195　导入元件和网络表的 PCB 文件

为便于编辑，我们将 PCB 文件中的网络进行分类，定义不同的网络类。

7　在 PCB 编辑器主菜单中选择【设计】→【网络表】→【编辑网络】命令，在【网络表管理器】对话框内的【网络类】栏中，单击 添加 按钮，在弹出的【Edit Net Class】对话框中添加电源网络类“PWR”，如图 7-196 所示。

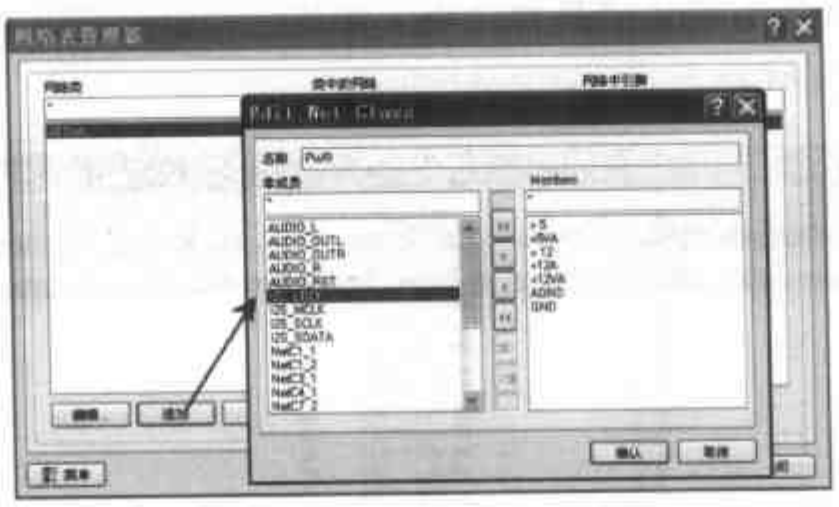


图 7-196　编辑网络类

制定 PCB 设计规则，进行布局

1　在 PCB 编辑器主菜单中，选择【设计】→【规则】命令，在弹出的【PCB 规则和约束编辑器】对话框中，设置设计规则。重点要进行元件间距、导线间距、导线宽度、焊盘过孔类型等规则的设置，普通导线优选宽度设为 0.3mm，并为电源网络类“PWR”定义较宽的优选宽度 0.5mm。

2　在主菜单中选择【工具】→【放置元件】→【自动布局】命令，启动自动布局器，为 PCB 自动布局。由于元件不多，我们可以采用分组布局策略，并使用快速元件布局即可。自动布局结果如图 7-197 所示

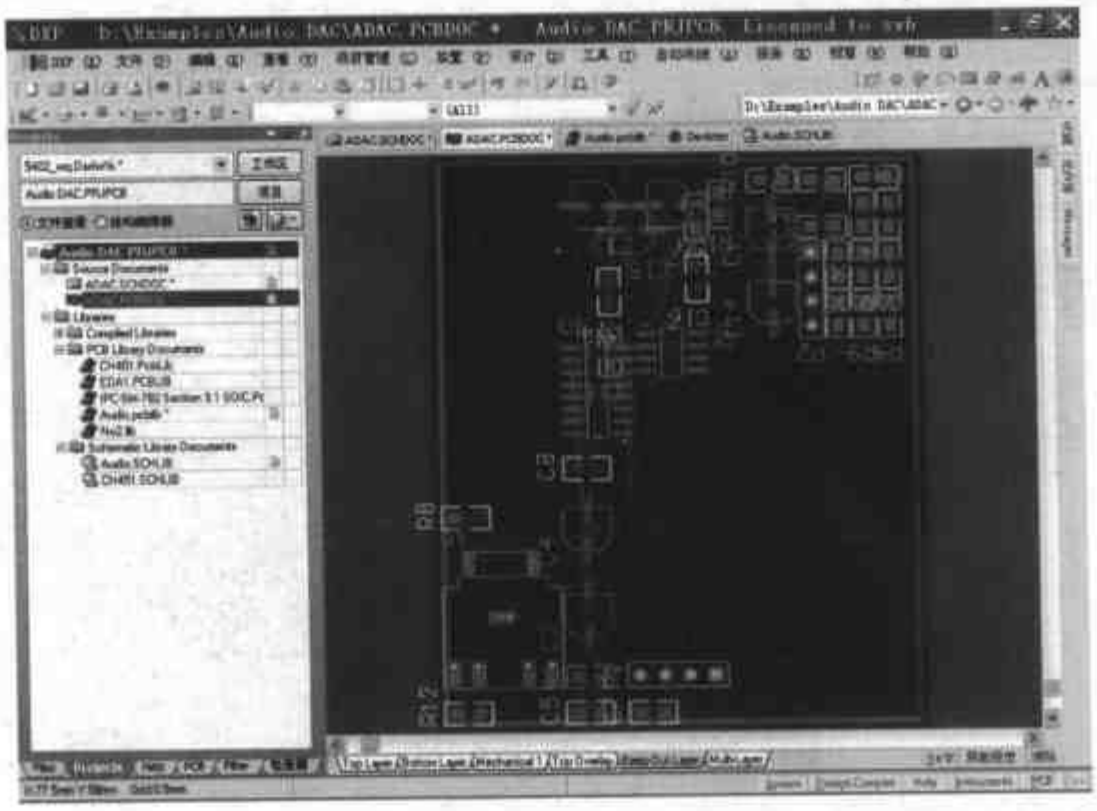


图 7-197　自动布局结果

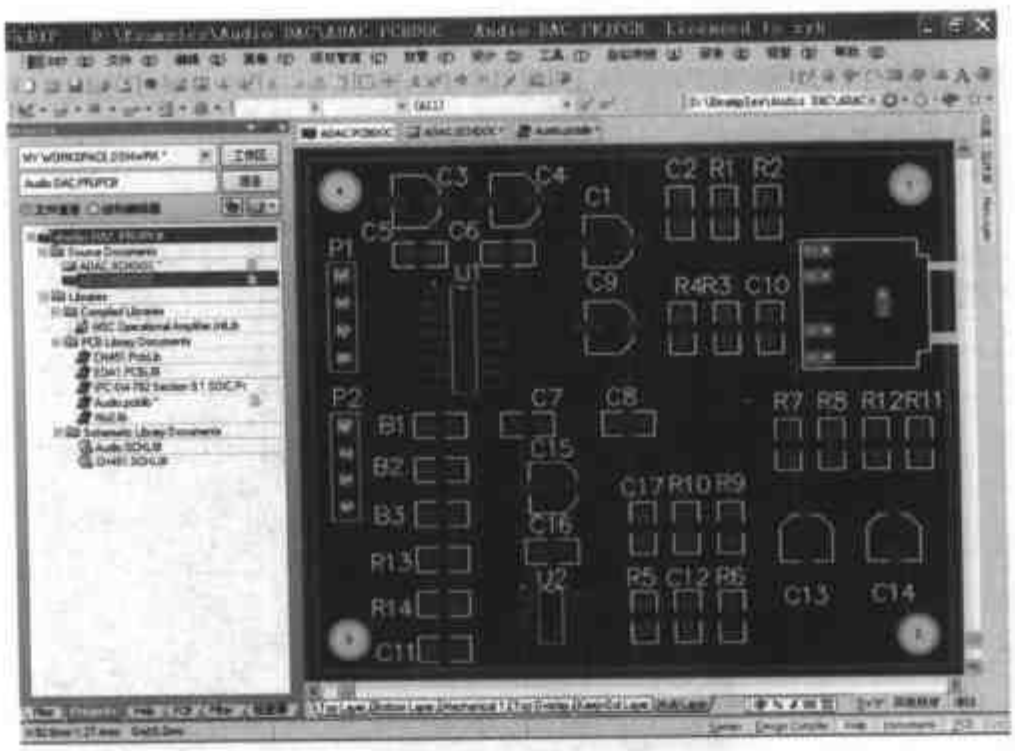
3　使用【推挤】、【移动】、【排列】等命令，手工调整布局。

为方便布局布线，我们将电路板由纵向调整为横向。

4　在主菜单中选择【设计】→【PCB 板形状】→【移动 PCB 板形状】命令后，用十字光标获取移动基准点，按空格键将 PCB 板形状旋转 90 度，单击鼠标放置；再将边界线和元件全部选中，也旋转 90 度放置。

5　在 PCB 板的四角放置焊盘作为安装孔：采用 3mm 孔径，不连接网络，调整元件布局。

手工布局后，结果如图 7-198 所示。



如 7-198　元件布局结果

布线、覆铜

布局完毕就可准备布线了，我们首先选用自动布线。

1　执行【自动布线】→【全部对象】命令，在弹出的【Situs 布线策略】对话框内选择“Default 2 layer board”布线策略。

自动布线后的结果如图 7-199 所示，可以看到，采用自动布线，尚有部分网络未布通，可手工补全。而对于设计中网络连接等方面的错误，根据【Message】信息框中的提示进行修正。

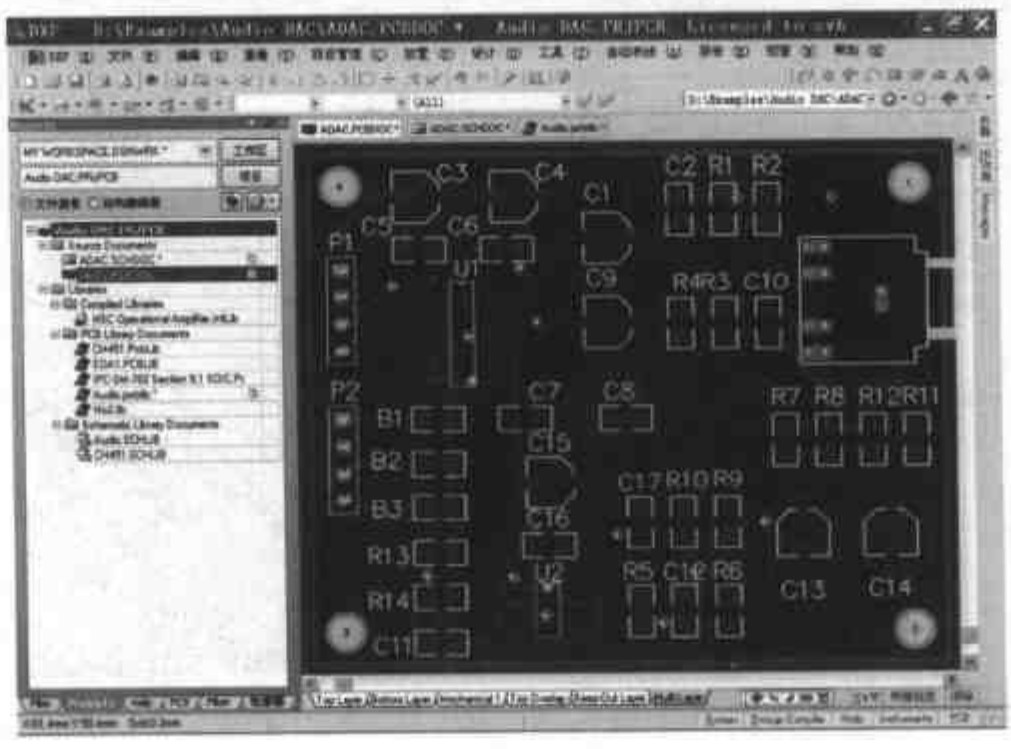


图 7-199　自动布线结果

2 在主菜单中选择【工具】→【取消布线】→【全部对象】命令，撤销已有布线。

3 在工具栏上单击 按钮，启动交互式布线命令，开始为网络布线。

手工布线的效果图如图 7-200 所示，个别未连接的地线（AGND）网络我们可以通过覆铜连接起来。

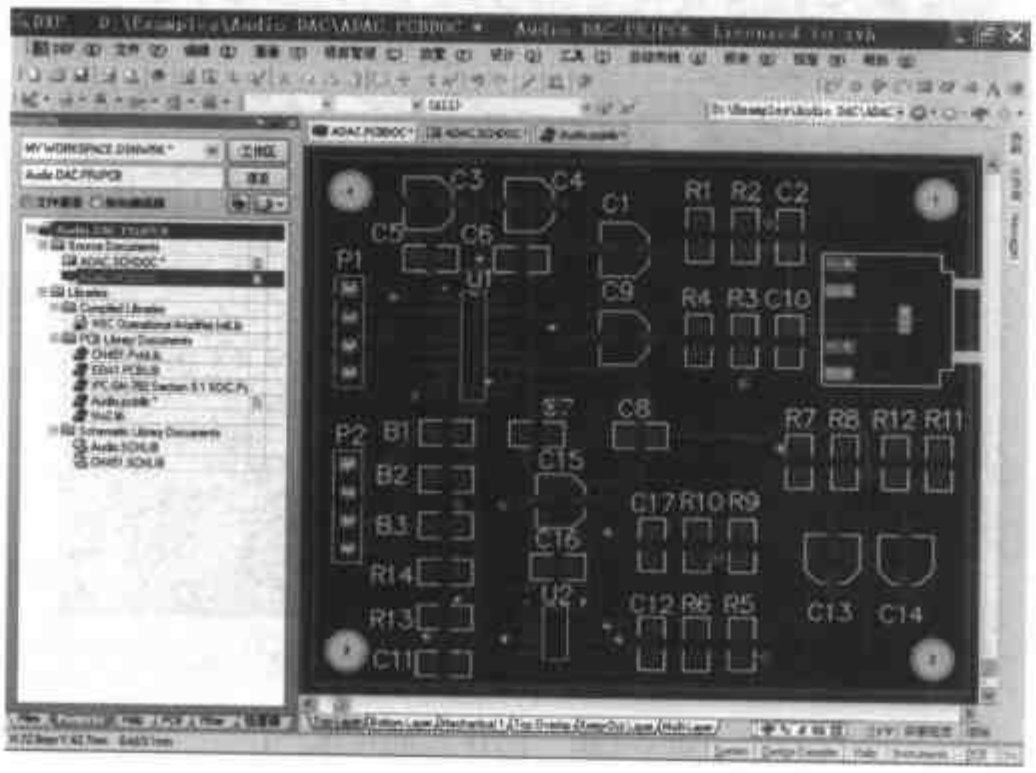


图 7-200　手工布线效果

4 在主菜单中选择【放置】→【覆铜】命令，在弹出的【覆铜】对话框中设置覆铜属性：采用影线化填充模式，导线宽度为 0.2mm，网格尺寸为 0.6mm，连接到网络 AGND，删除死铜。

5 设置完毕后，单击 确认 按钮，开始覆铜，用十字光标沿禁止布线层边界确定覆铜区域，分别为顶层和底层覆铜。

覆铜后的 PCB 板效果图如图 7-201 所示。

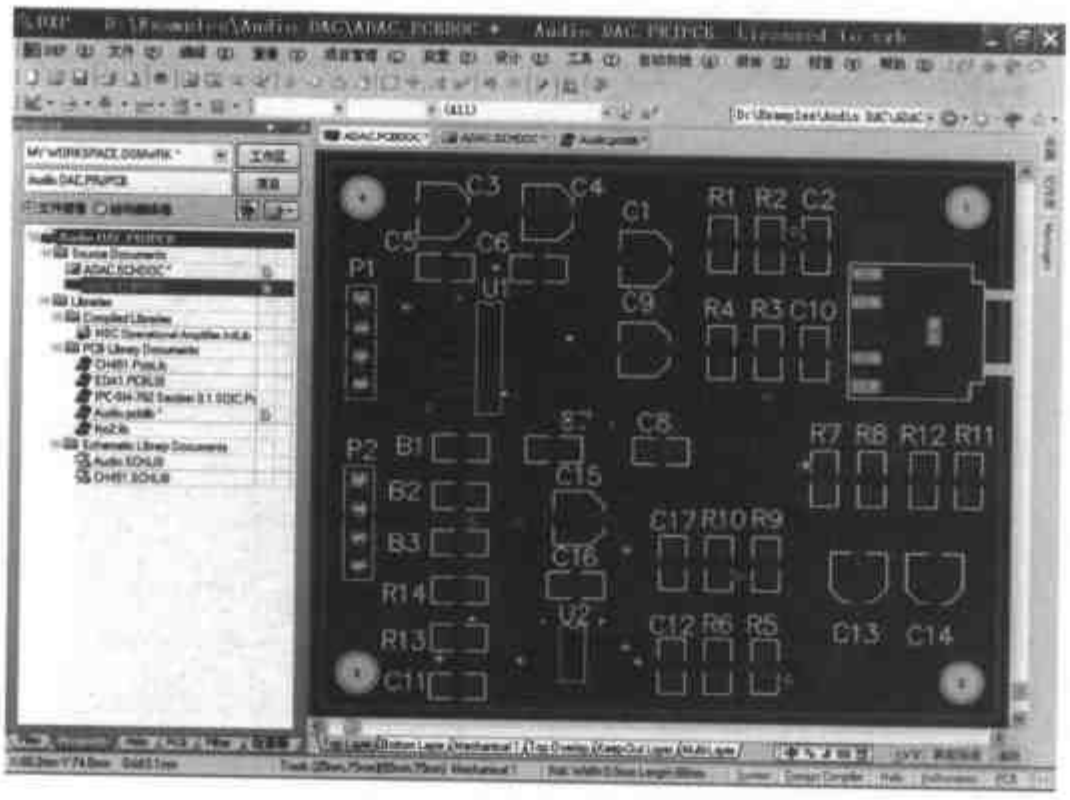


图 7-201　覆铜后的 PCB 板效果

第8章 印制电路板元件库管理

内容提要

- ❖ 熟悉元件封装库的编辑环境。
- ❖ 创建元件的封装库文件。
- ❖ 掌握元件封装的制作。
- ❖ 掌握元件封装库的编辑操作。

虽然 Protel DXP 2004 SP2 为我们提供了丰富的元件封装库资源，但是在实际的电路设计中，由于电子元器件技术的不断更新，因此有些特定的元件封装仍需要我们自行制作。另外，根据工程项目的需要，建立基于该项目的元件封装库，有利于我们在以后的设计中更加方便快速地调入元件封装，管理工程文件。本章我们将在了解元件封装基本知识的基础上，学习如何建立并管理自己的元件封装库，从而更好地为设计服务。

8.1 PCB 元件封装库基础

电子元器件种类繁多，相应地，其封装形式也可谓五花八门。具备一定的元件封装知识，有助于我们能结合设计需要，选用合适的元件封装形式。本节我们就来了解一下元件封装的基础知识。

8.1.1 元件的封装

对元件封装的定义，在本书 7.1.3 节中已经介绍过。总体上讲，根据元件采用的安装技术的不同，可分为插入式封装技术（Through Hole Technology，THT）和表面黏贴式封装技术（Surface Mounted Technology，SMT）。

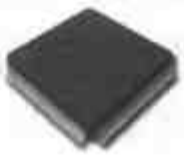
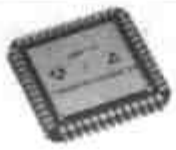
插入式封装元件安装时，元件安置在板子的一面，将引脚穿过 PCB 板焊接在另一面

上。插入式元件需要占用较大的空间，并且要为每只引脚钻一个孔，所以它们的引脚会占据两面的空间，而且焊点也比较大。但从另一方面来说，插入式元件与 PCB 连接较好，机械性能好。例如，排线的插座、接口板插槽等类似的界面都需要一定的耐压能力，所以通常采用 THT 封装。

表面黏贴式封装的元件，引脚焊盘与元件在同一面。表贴元件一般比插入式元件体积要小，而且不必为焊盘钻孔，甚至还能在 PCB 板的两面都焊上元件。 因此，与使用插入式元件的 PCB 比起来，使用表贴元件的 PCB 板上元件布局要密集很多，体积也就小很多。此外，表贴封装元件也比插入式元件要便宜一些，所以现今的 PCB 上广泛采用表贴元件。

元件封装可以大致分成以下种类，其对应图形如表 8-1 中所示。

表 8-1　元件封装种类

 BGA	 PGA	 QFP	 CSP
 SOP	 DIP	 PLCC	 CLCC
 SSOP	 SOJ	 TSOP	 SOT223
 TCSP	 LDCC	 TO92	 TO5
 SOH	 DIP-tab	 TO220	 TO3

- BGA（Ball Grid Array）：球栅阵列封装。因其封装材料和尺寸的不同还细分成不同的 BGA 封装，如陶瓷球栅阵列封装 CBGA、小型球栅阵列封装 μBGA 等。
- PGA（Pin Grid Array）：插针栅格阵列封装技术。这种技术封装的芯片内外有多个方阵形的插针，每个方阵形插针沿芯片的四周间隔一定距离排列，根据管脚数目的多少，可以围成 2～5 圈。安装时，将芯片插入专门的 PGA 插座。该技术一般用于插拔操作比较频繁的场合之下，如个人计算机 CPU。
- QFP（Quad Flat Package）：方形扁平封装，为当前芯片使用较多的一种封装形式，

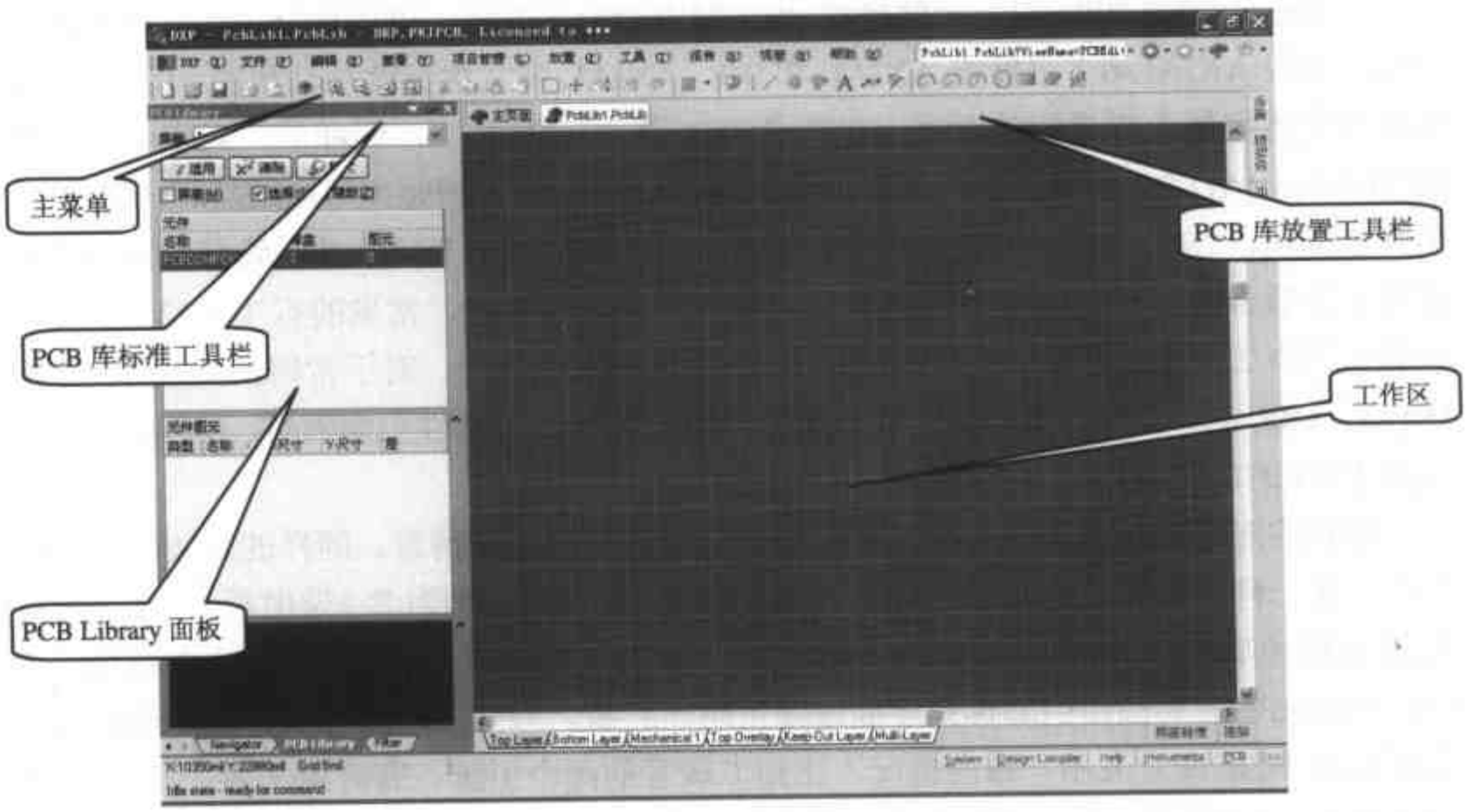


图 8-1　PCB 库编辑器

【PCB Library】面板如图 8-2 所示，面板共分成 4 个区域：屏蔽查询栏、元件封装列表、封装图元列表和取景框。

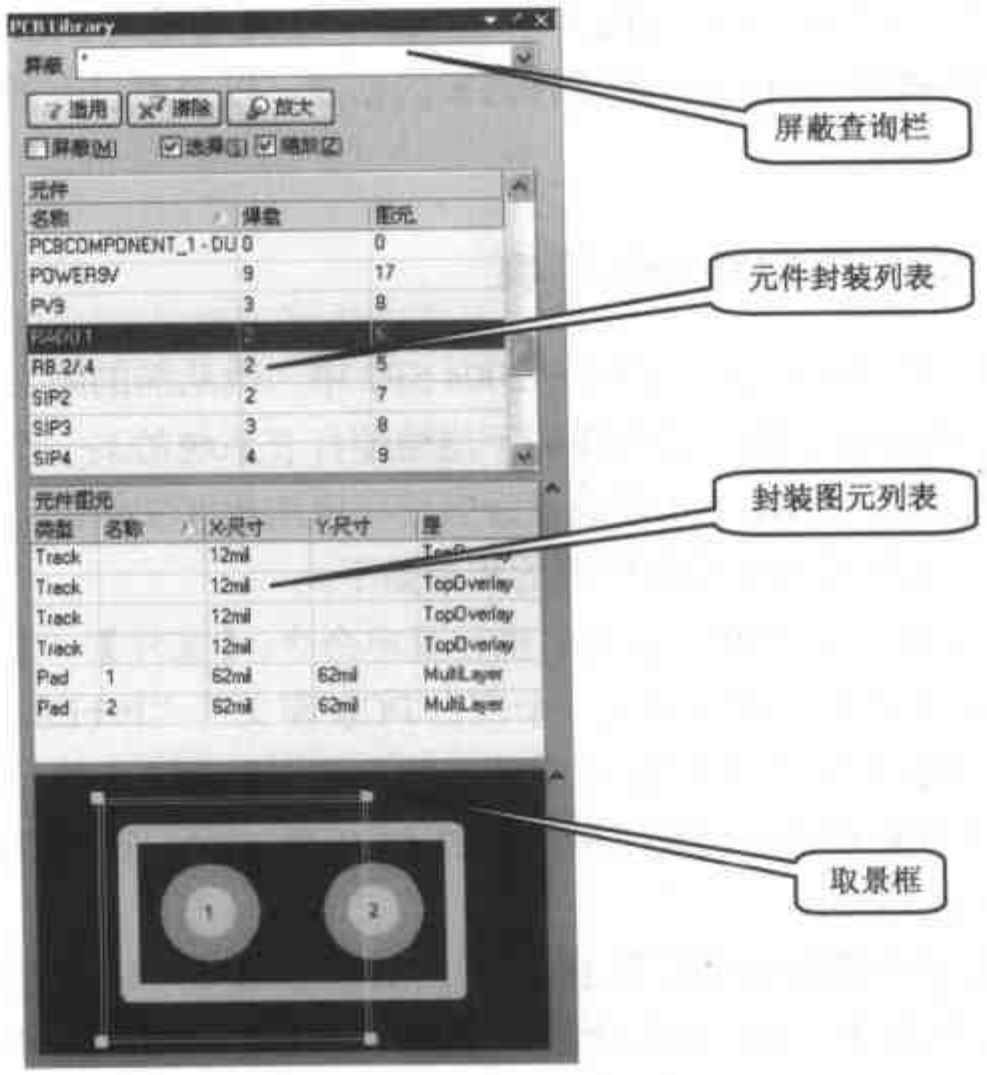


图 8-2　PCB Library 面板

- 【报告】：生成当前选择元件的报告。该报告保存在与源库文件相同的目录下（扩展名为“.CMP”），并自动打开为当前文件。该报告列表中列出了该元件的尺寸、不同类型图元的数目统计和它们所在的层面等信息。

8.2.2 PCB 库编辑器环境设置

进入 PCB 库编辑器后，同样需要根据要绘制的元件封装类型对编辑器环境进行相应的设置。PCB 库编辑环境设置包括：库选择项设置、图层颜色设置、图层堆栈管理器设置及优先设定。

1. 库选择项设置

在主菜单中选择【工具】→【库选择项】命令，或者在工作区单击右键，在弹出菜单中选择【库选择项】命令，即可打开【PCB 板选择项】对话框，如图 8-4 所示。该对话框和 PCB 编辑器下的【PCB 板选择项】对话框是相同的，其作用也基本相同。各栏目具体含义请参见本书 7.4.1 节，这里就不再赘述。

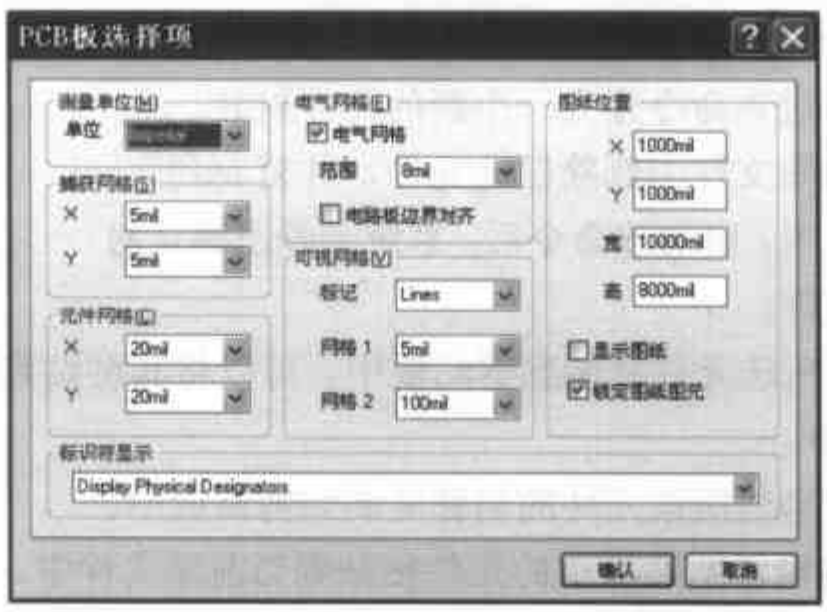


图 8-4 PCB 板选择项

2. 其他设置

在主菜单【工具】下拉菜单里，分别提供了【层次颜色】、【图层堆栈管理器】和【优先设定】命令。单击各命令，即可弹出相应的设置对话框，这些对话框的内容和功能与 PCB 编辑器内的相应对话框是相同的，请分别参考本书 7.4.3 节、7.4.4 节和 7.2.2 节进行设置。这里我们以前面新建的库文件为例说明一下，并为我们下一步手工绘制元件封装做准备。

【例 8-1】 PCB 库文件编辑环境设置

1 新建一个空白 PCB 库文件，并保存为“My_PcbLib1.PcbLib”（读者自行选择保存路径）。

2 在主菜单中选择【工具】→【库选择项】命令，打开库选择项对话框。在对话框

中，将捕获网格设为 10mil，网格 1 设为 10mil，选中显示图纸，其他项保持默认设置。单击 确认 按钮，退出对话框，完成库选择项设置。



注意，此时放大图纸也看不到网格 1 显示，我们需要在图层颜色设置中打开该显示。

3 图层堆栈管理器也保留默认设置，使用双面板结构，不作更改。

4 在主菜单中选择【工具】→【层次颜色】命令（或按快捷键 L），打开板层和颜色对话框。在机械层栏内，将 Mechanical 1 的“链接到图纸”一项选中；在系统颜色栏内，将 Visible Grid 1 的显示一项选中；其他项保持默认设置不变。单击 确认 按钮，退出对话框，完成了层次颜色设置。

5 此时，放大显示图纸，可以看到，网格 1 显示出来了。

6 在【优先设定】中的【Display】标签页内选中“原点标记”复选框，其他各项使用默认设置即可。

至此，环境设置完毕。

8.3 制作元件封装

设置好 PCB 库编辑环境，就可以制作元件封装了。在 PCB 库编辑器中，可以采用两种方式来制作新元件封装：一是手工绘制，二是采用元件封装向导生成新元件封装。下面我们分别介绍这两种制作方法。

绘制元件封装之前，我们首先要掌握元件封装的外形尺寸、焊盘类型、引脚排列、安装方式等信息。这些数据需要设计者仔细测量实际元件，阅读元件相关数据手册等得到。获得尺寸信息后，就可以开始元件封装制作了。

8.3.1 手工绘制元件封装

手工绘制元件封装包括以下几方面工作：在丝印层画出元件的外形轮廓；在信号层放置正确的焊盘形式，注意确保焊盘间距和元件实际尺寸一致；焊盘标号要与原理图引脚定义和实际元件的引脚标号对应一致；设定元件封装的参考点，该参考点即元件封装向 PCB 图中放置时的基准点；设置元件封装的描述信息。

为了说明绘制元件封装的步骤，下面我们就来实际制作一个我们在前面介绍的“USB 采集系统.PRJPCB”项目中用到的 CPU 芯片“C8051F320”的封装形式“LQFP32”。“LQFP32”由 4 排 8 个鸥翅形引脚组成，引脚宽度为 0.37mm，同排各个引脚间的距离为 0.8mm；元件外形轮廓为 7mm×7mm；引脚长度为 1mm，引脚逆时针排列；为了区分引脚起始端，在第一角加以标识，如图 8-5 所示。

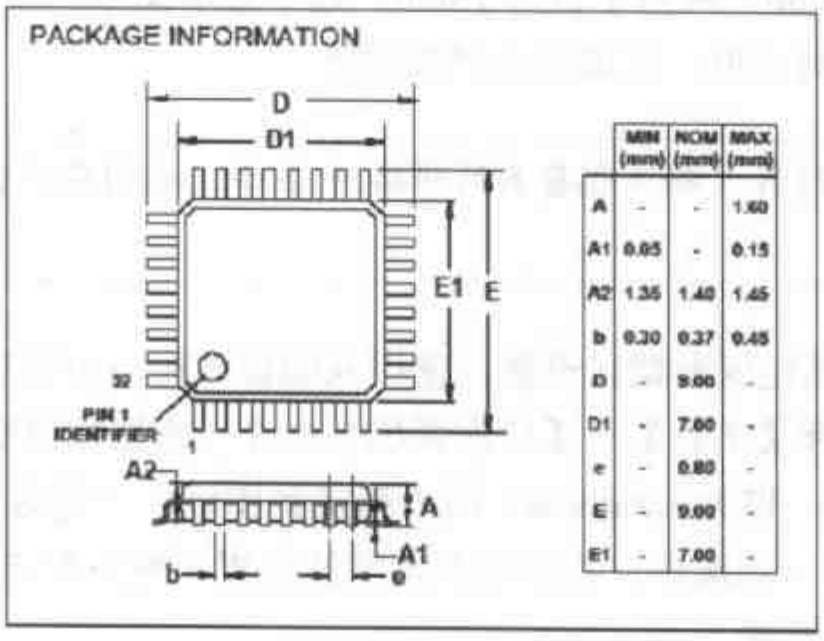


图 8-5 LQFP32 的封装信息

【例 8-2】 自制 LQFP32 元件封装

1 使用前面建立的“My_PcbLib1.PcbLib”库文件，在【PCB Library】面板的元件列表中，此时已有一个空白的封装“PCBCOMPONENT_1”，单击该封装名字，即可以在工作区内开始绘制封装了。

2 由于该封装使用的单位均为公制，按快捷键 Q，将当前使用的测量单位由英制改为公制。打开【PCB 板选择项】对话框，参考图 8-6 中所示，设置环境参数。



图 8-6 针对 LQFP32 封装的 PCB 板选择项设置

3 在工作区内单击右键，在右键菜单中选择【选择项】→【显示】命令，进入【Protel PCB Display】优先设定对话框。选中【原点标记】复选框，并执行菜单命令【编辑】→【跳转到】→【参考】，将光标和工作区画面跳转到参考原点。（此步骤可以忽略。）

4 单击板层标签中的【Top Overlay】标签，将顶层丝印层设置为当前层。使用工具栏中的 按钮和 按钮在该层画出元件轮廓：6mm×6mm 的正方形，并以切角指示引脚起始端，如图 8-7 左图所示。

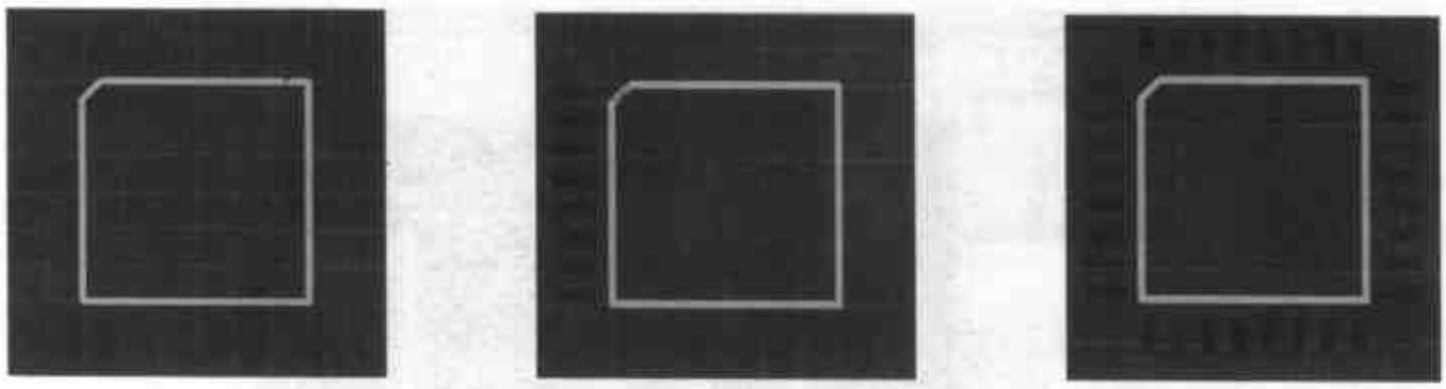


图 8-7　绘制 LQFP32 元件封装

5 单击工具栏中的 按钮或者执行菜单命令【放置】→【焊盘】后，光标变成十字形，进入焊盘放置状态。在放置焊盘之前，按 Tab 键进入焊盘属性对话框。将标识符设为“1”，孔径设为“0mil”，焊盘外径即 *X*、*Y*–尺寸分别设为“0.37mm”和“1mm”，层为“Top-Layer”，其他各项保持默认设置。单击 确认 按钮，退出对话框。

6 从元件轮廓的左上端开始，在 *X* 坐标为–1mm 的地方，自上而下放置焊盘，间距为 0.8mm，放置 8 个。也可在放置一个焊盘之后，使用队列粘贴命令，一次性复制粘贴该列的另 7 个焊盘。再从右下端距轮廓线 *Y* 轴距离为 1mm 的地方，由左至右继续放置另外 8 个焊盘。依此类推，将 32 个所有焊盘放置完毕。

7 调整每排焊盘的位置。选中一排 8 个焊盘，单击 按钮，将移动参考点选在每排的第 4 和第 5 焊盘中间的位置，移动焊盘至距外形轮廓 1mm 的外围中心点上。焊盘放置过程如图 8-7 中图和右图所示。

这时，一个“LQFP32”的封装绘制工作已经基本完成了。接下来，我们还要重新设置一下元件封装的参考点。

8 在主菜单中选择【编辑】→【设定参考点】，它有 3 个子命令，分别将参考点设置在引脚 1、元件中心和自定义位置上。通常标准芯片封装的参考点都在引脚 1 上，因此，这里我们选择设置在引脚 1 上。

9 最后，在【PCB Library】面板的元件列表中，双击封装名称“PCBCOMPONENT_1”或在其右键菜单中选择【元件属性】命令，弹出【PCB 库元件】对话框，如图 8-8 所示，在对话框中将元件名字改为“LQFP32”，高度设为“1.4mm”。单击 确认 按钮退出对话框。



图 8-8　【PCB 库元件】对话框

至此，LQFP32 封装制作就完成了。我们看到 PCB Library 面板的元件列表中多了一个 LQFP32 的元件封装，如图 8-9 所示。【PCB Library】面板中列出了该封装的详细信息。

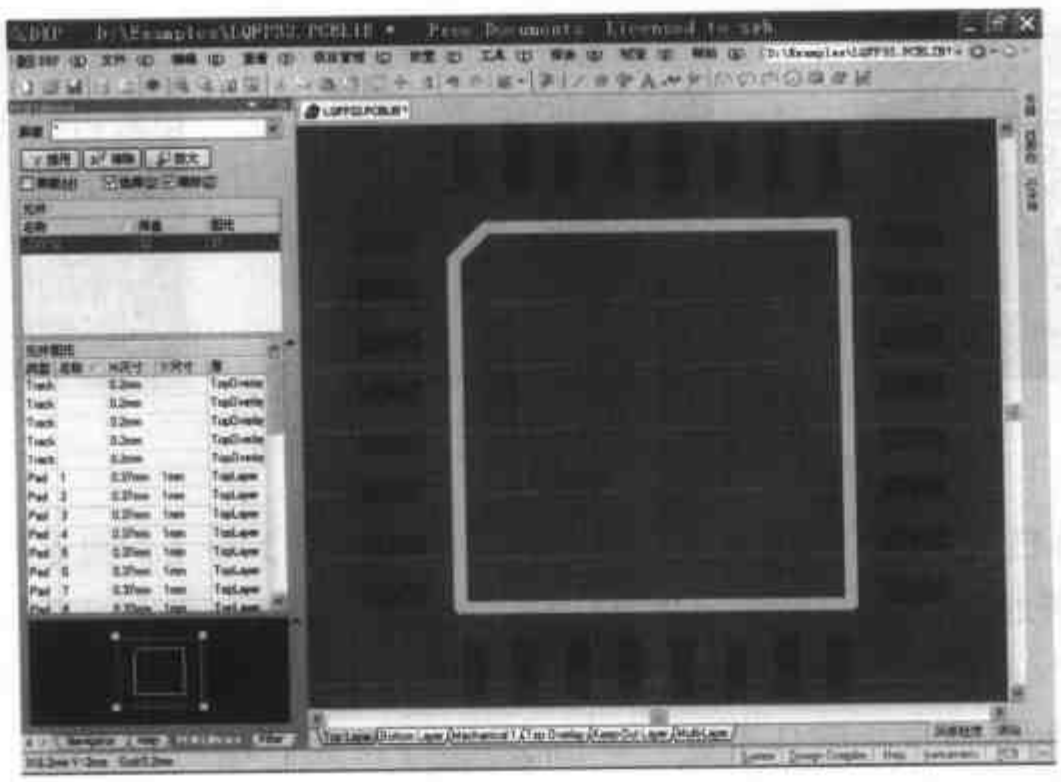


图 8-9　绘制完成的 LQFP32 封装



元件绘制完毕，还要用测量工具仔细检查一下，以确保封装图形的尺寸和实际元件一致。另外，在绘制元器件引脚时，可能出现光标步长不符合用户要求的情况，使得对管脚的定位很困难，此时要及时地更改光标步长，以方便使用。

上面叙述的是一个示意性的例子，目的是让读者掌握元件封装制作的基本步骤。实际设计中，多数元件我们都可以找到合适的封装库，要充分利用系统所提供的库资源、网络资源和其他设计者的设计参考，将这些库文件中有用的部分封装复制到自己的库中，便于查找和文件管理。下面，我们介绍一下如何从其他库中向当前库复制元件封装。

【例 8-3】　元件封装的复制

1 打开自己的库文件，这里我们仍使用“My_PcbLib1.PcbLib”库文件。

2 单击标准工具栏中的 按钮，在弹出的【Choose Document to Open】对话框中，将路径指向“C：\Altium2004 SP2\Library\Atmel\Atmel Microcontroller 8-Bit AVR\Atmel Microcontroller 8-Bit AVR.PcbLib”，单击 打开(O) 按钮，打开该 PCB 库文件。该库文件内提供了 AVR 单片机的各种引脚封装形式，将作为本例中的目标库文件使用。

3 在 Atmel 库文件的元件列表中，点击选择“44A”封装名。按住 Ctrl 键，继续点击选择“44J”、“48A”两个封装。

4 在选择的封装上单击右键，执行右键菜单中的复制命令，例选中的 3 个元件封装都被复制到了剪贴板上。

5 在工作区上方的文件标签中选择“My_PcbLib1.PcbLib”作为当前库文件。在对应的【PCB Library】面板的元件列表中，单击右键，执行右键菜单中的【Paste 3　Components】命令，则所选的 3 个元件封装就被复制到当前库文件中了。



掌握了复制元件封装和自行绘制元件封装的方法后，就可以根据需要灵活使用这些技巧了。比如：有些复制来的元件不完全适合设计需要，就可以在其基础上进行修改。这样，既充分利用了已有资源，又省却了完全自行手工绘制的麻烦。

8.3.2　使用 PCB 库元件向导制作元件封装

使用 PCB 库元件向导制作元件封装，是一个方便快捷的办法。通过元件封装向导，可以制作各种类型的元件封装，如 BGA、SOP、LCC、电阻、电容、二极管、连接器，等等。下面我们就来介绍一下使用元件封装向导制作元件封装的方法。

【例 8-4】　用元件封装向导制作一个 64 脚 TQFP 封装

根据器件的数据手册，我们知道封装尺寸信息为：外形轮廓为矩形 10mm×10mm，引脚数为 16×4，引脚宽度为 0.22mm，引脚长度为 1mm，引脚间距为 0.50mm，引脚外围轮廓为 12mm×12mm。

1　打开“My_PcbLib1.PcbLib”库文件，进入 PCB 库编辑器。

2　在主菜单中选择【工具】→【新元件】，或者在【PCB Library】面板的元件列表中，单击右键，在右键菜单中选择【元件向导】命令，弹出元件封装向导对话框，如图 8-10 所示。

3　单击 下一步(N)> 按钮，进入元件封装模式选择画面，如图 8-11 所示。在模式类表中列出了各种封装模式。



图 8-10　元件封装向导首页

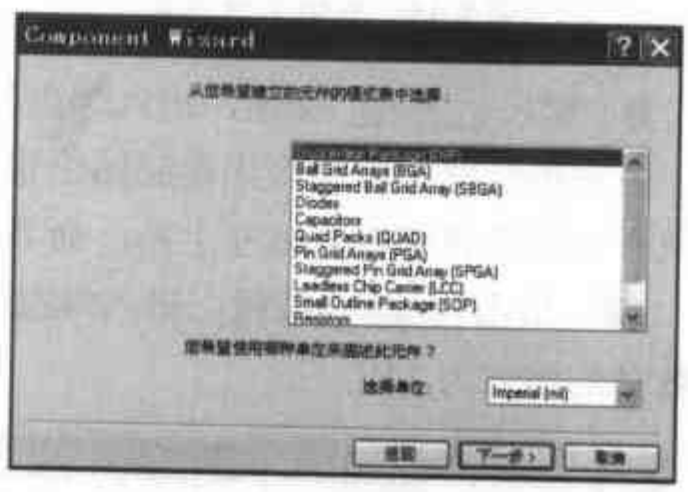


图 8-11　元件封装模式选择画面

4　由于没有 TQFP 封装模式，我们可以选择一个相似的四方封装模式：Quad Packs（QUAD）。另外，在下面的选择单位栏内，选择公制单位 Metric（mm）。

5　单击 下一步(N)> 按钮，进入焊盘尺寸设定画面，如图 8-12 所示。输入焊盘的尺寸值，长为 1mm，宽为 0.22mm。

6　单击 下一步(N)> 按钮，进入焊盘形状设定画面，如图 8-13 所示。使用默认设置，令第一脚为圆形，其余脚为方形，以便于区分。

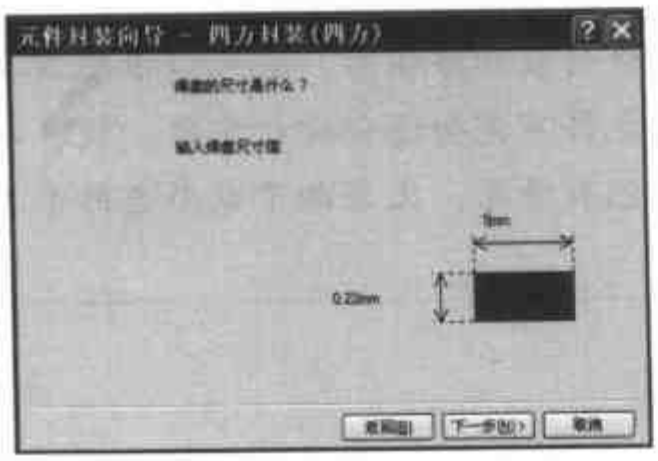


图 8-12　焊盘尺寸设置

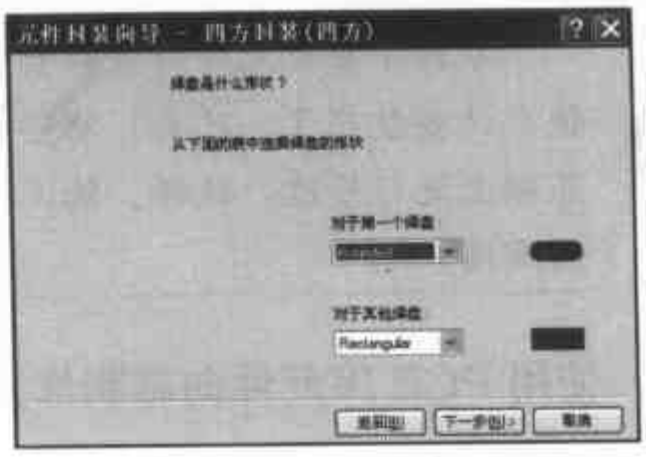


图 8-13　焊盘形状设置

7　单击 下一步(N)> 按钮，进入轮廓宽度设置画面，如图 8-14 所示。使用默认宽度设置“0.2mm”即可。

8　单击 下一步(N)> 按钮，进入焊盘间距设置画面，如图 8-15 所示。将焊盘间距设置为“0.5mm”，根据计算，将行列间距均设为“1.75mm”。

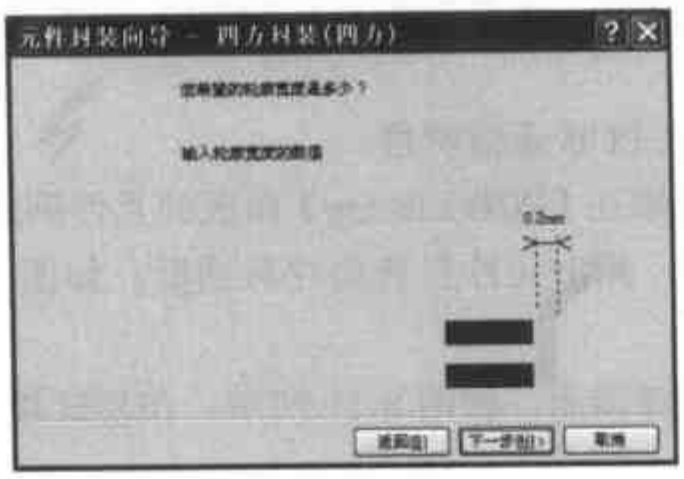


图 8-14　轮廓宽度设置

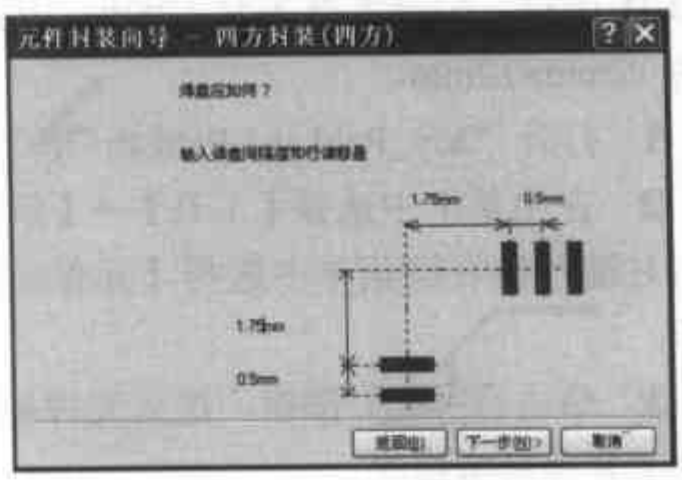


图 8-15　焊盘间距设置

9　单击 下一步(N)> 按钮，进入焊盘起始位置和命名方向设置画面，如图 8-16 所示。点击单选框可以确定焊盘起始位置，点击箭头可以改变焊盘命名方向。采用默认设置，将第一个焊盘设置在封装左上角，命名方向为逆时针方向。

10　单击 下一步(N)> 按钮，进入焊盘数目设置画面，如图 8-17 所示。将 *X*、*Y* 方向的焊盘数目均设置为 16。

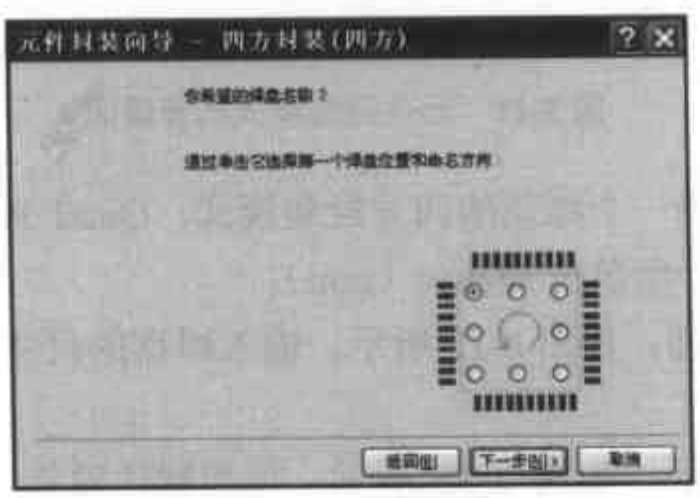


图 8-16　焊盘起始位置和命名方向设置

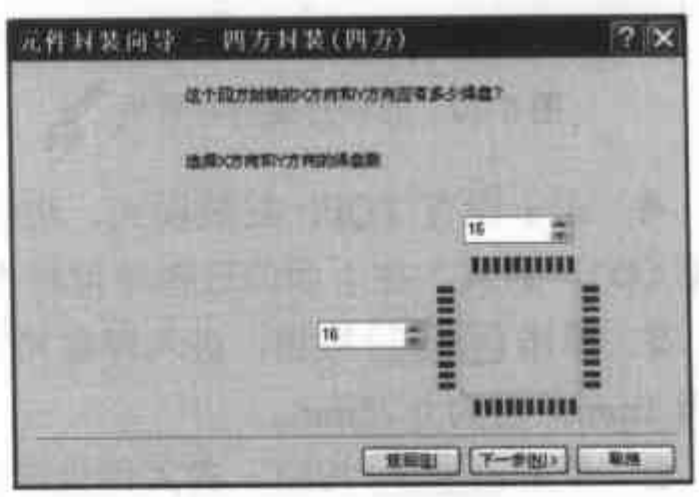


图 8-17 焊盘数目设置

11 单击 下一步(N)> 按钮，进入封装命名画面，如图 8-18 所示。将封装命名为“TQFP64”。

12 单击 Next > 按钮，进入封装制作完成画面，如图 8-19 所示。单击 Finish 按钮，退出封装向导。

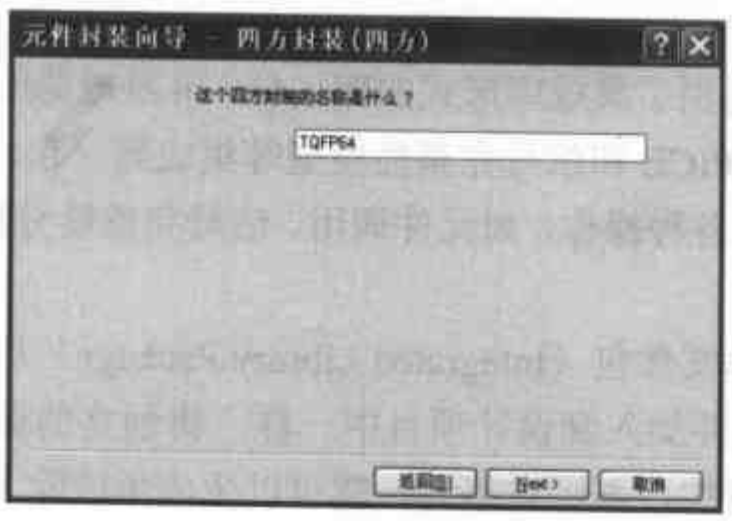


图 8-18　封装命名



图 8-19　封装制作完成

至此，TQFP64 的封装制作就完成了，工作区内显示出封装图形，如图 8-20 所示。

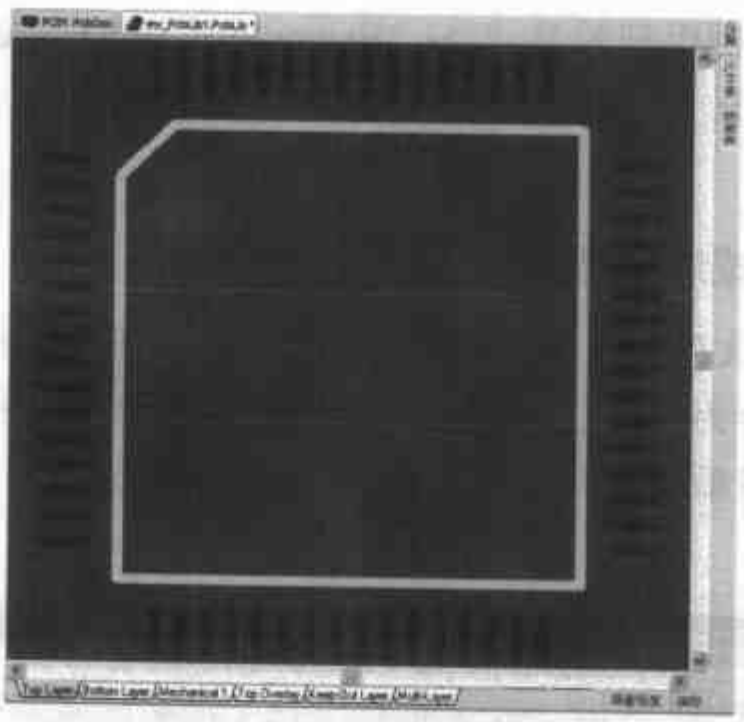


图 8-20　使用 PCB 封装向导制作的 TQFP64 封装

8.4　创建项目 PCB 元件封装库

在一个设计项目中，设计文件用到的元件封装往往来自不同的库文件。为了方便设计文件的交流和管理，在设计结束的时候，可以将该项目中用到的所有元件集中起来，生成基于该项目的 PCB 元件库文件。

创建项目的 PCB 元件库简单易行。首先打开已完成的 PCB 设计文件，进入 PCB 编辑器，在主菜单中选择【设计】→【生成 PCB 库】命令，系统会自动生成与该设计文件同名的 PCB 库文件，同时新生成的 PCB 库文件会自动打开，并置为当前文件，在【PCB Library】面板中可以看到其元件列表。在 PCB 设计文件中，通过【元件库】面板，将新

的库文件加入到当前库中来，即可调用其中的元件封装了。

8.5 创建集成元器件库

DXP 与以往版本相比，一个显著特点就是提供了集成库形式的库文件，将原理图库和与其相对应的模型库文件如 PCB 元件封装库、SPICE 和信号完整性模型等集成到一起。通过集成库文件，极大地方便了用户设计过程中的各种操作，如元件调用、信号完整性分析、PCB 3D 模拟等。

集成元件库没有专门的编辑器，它是集成库文件包（Integrated Library Package）项目经过编译后形成的“产品”，就像将其他设计文件加入到设计项目中一样，将独立的源库文件（Source Library）加入到集成库文件包项目中，再经过编译，就可以生成集成库了。加入到集成库文件包项目中的独立源库文件和模型文件可以是任意多个。要对集成库进行编辑，只能通过修改源库文件，然后重新编译该集成库包项目。

下面，我们就以本书第 7 章中设计项目“CH451.PCBPRJ”中的 PCB 文件为例，创建一个集成元件库。我们要用到的是“D：\Examples\CH451”文件夹中的原理图库文件“CH451.SCHLIB”和 PCB 元件封装库文件“CH451.PCBLIB”，新生成的文件也都保存在该路径下。

【例 8-5】 创建集成库文件

1 执行菜单命令【文件】→【创建】→【项目】→【集成元件库】，建立一个新的集成库文件包项目，并保存为“My_IntLib1.LIBPKG”，如图 8-21 所示。

该库文件包项目中目前还没有文件加入，我们需要在该项目中加入原理图库和元件封装库。

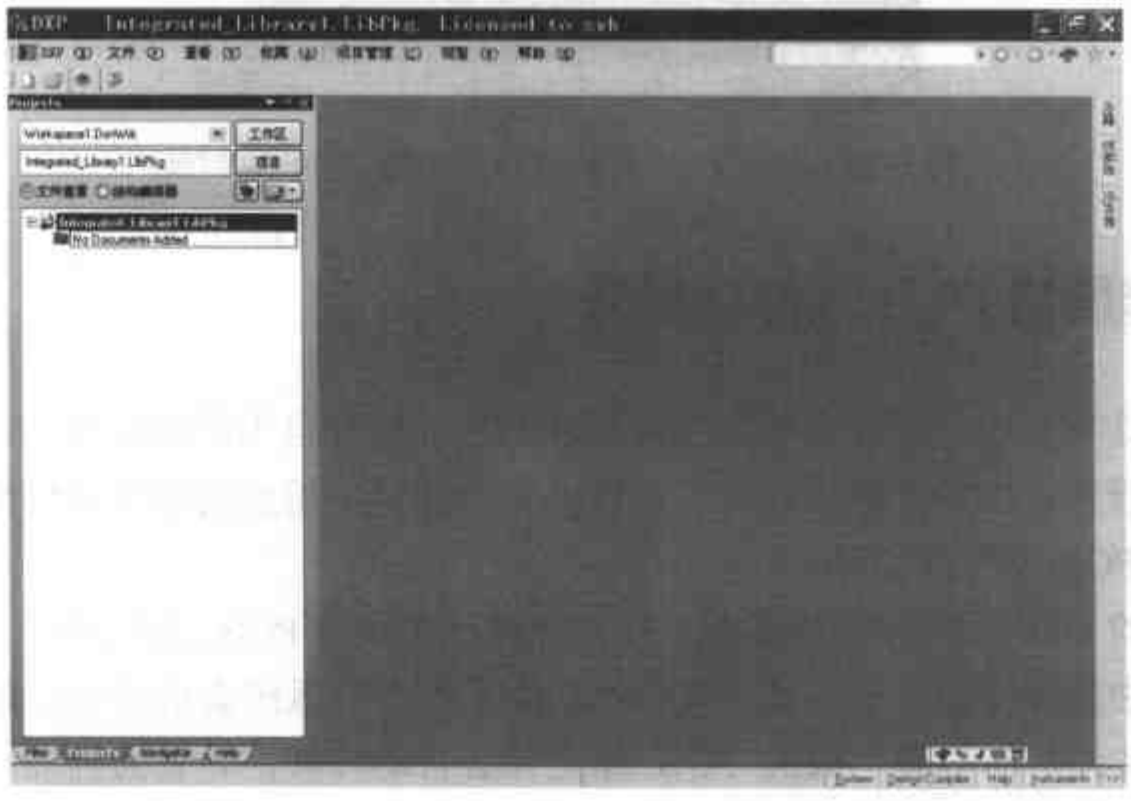


图 8-21 空的集成元件库封装项目

2 在【Projects】面板中，在“My_IntLib1.LIBPKG”的右键菜单中选择【追加已有文件到项目中】，系统将弹出打开文件对话框。选择路径到我们前述的文件夹下，打开“CH451.SchLib”。用同样方法再将“CH451.PcbLib”加入到项目中来。

3 在主菜单中单击【文件】→【另存项目为】命令，将“My_IntLib1.LIBPKG”更名为“CH451. LIBPKG”并保存。双击打开“CH451.SchLib”和“CH451.PcbLib”两个文件，如图 8-22 所示。

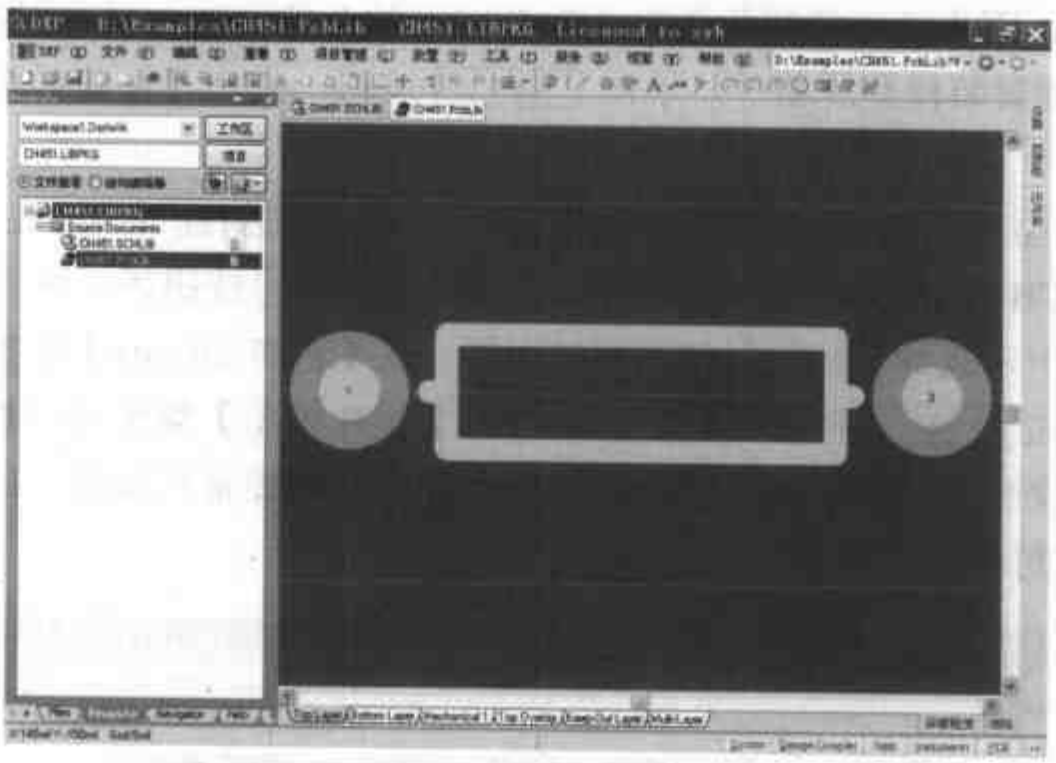


图 8-22　加入原理图库和 PCB 元件封装库并打开文件

4 在主菜单中选择【项目管理】→【Compile Integrated Library CH451.LIBPKG】命令，编译该集成库文件。

编译后的集成库文件“CH451.IntLib”将自动加载到当前库文件中，在【元件库】面板中可以看到，如图 8-23 所示。

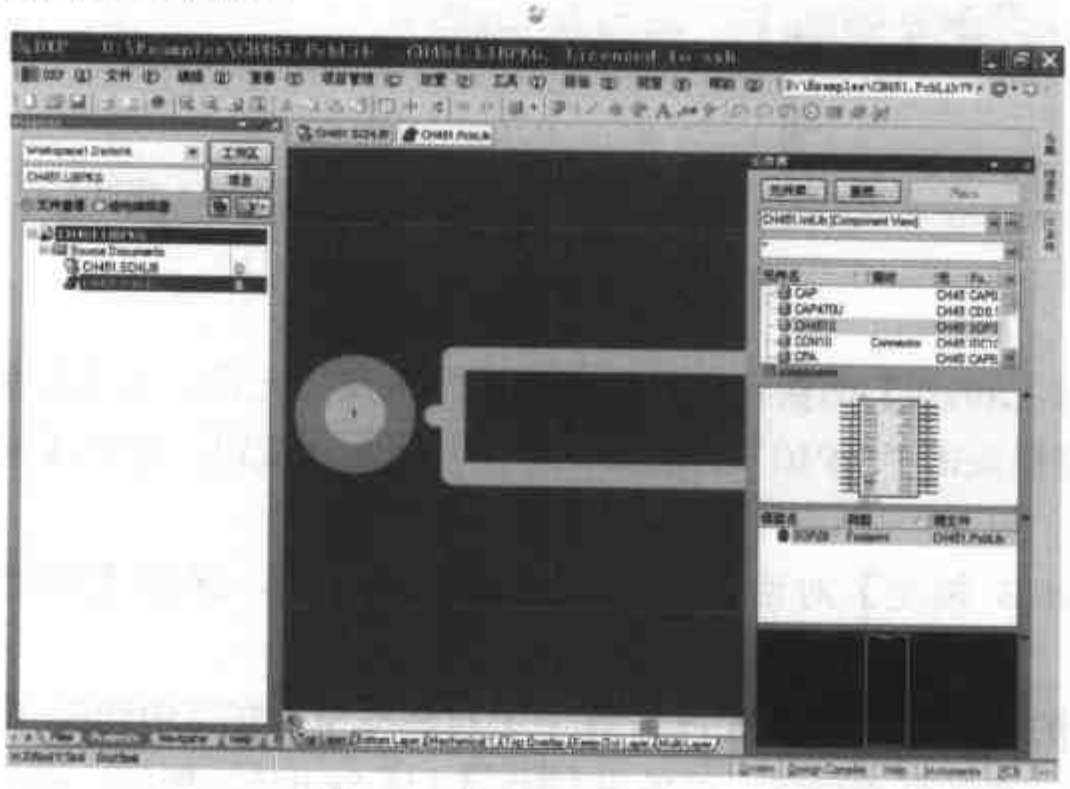


图 8-23　生成集成库并加入到当前库中

此时，打开【Messages】面板，会看见一些错误和警告的提示。这表明，还有部分原理图元件没有找到匹配的元件封装或信号完整性等模型文件。根据错误提示，我们还需要进行以下的修改。

5 单击原理图库“CH451.SchLib”文件标签，进入到原理图库编辑器中，单击【SCH Library】面板标签，显示该面板。根据【Messages】信息面板中列出的编译有误的元件提示，在面板的元件栏内，点击选择相应的元件。这里我们选择“CAP”元件，该元件为电容的原理图符号，因为没有找到备选的“CAP0.2”的元件封装而显示警告信息。

6 对于未加封装模型的器件，单击 追加 按钮，弹出【加新的模型】对话框，如图 8-24 所示。

可添加的模型类型包括：封装（Footprint）、信号完整性（Signal Integrity）、仿真（Simulation）、PCB 3D 模型。选择 Footprint，单击 确认 按钮后，进入【PCB 模型】编辑对话框。而对于未找到备选的封装模型的元件，在【SCH Library】面板的模型栏内先选择封装名称，单击 编辑 按钮，可以直接进入【PCB 模型】编辑对话框。如果不想为备选模型选择匹配文件，可以单击 删除 按钮，删掉相应的备选模型。比如，这里我们点选“CAP0.2”的封装名，将其删除。

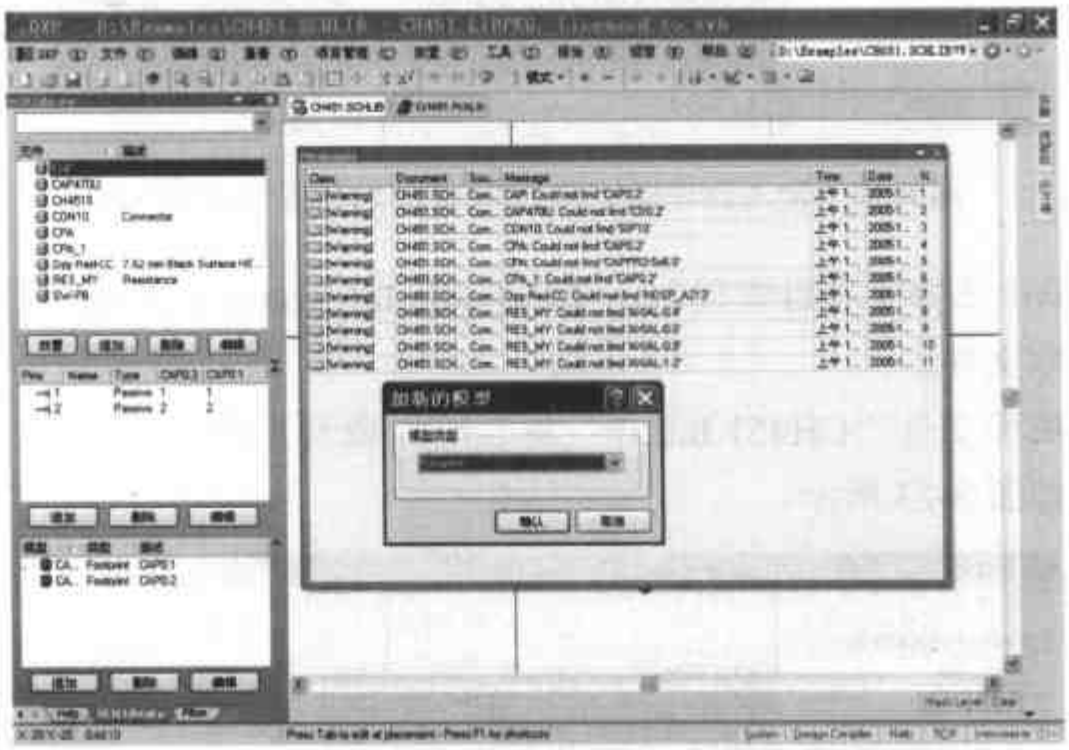


图 8-24　模型类型选择对话框

7 在【SCH Library】面板元件栏中点击“CON10”元件，为其添加备选的封装模型“SIP10”。在模型栏点击“SIP10”封装名，单击 编辑 按钮，进入【PCB 模型】编辑对话框。

8 进入【PCB 模型】对话框后，单击 浏览(B)... 按钮，弹出【库浏览】对话框，如图 8-25 所示。

对话框左边的列表列出了当前 PCB 库中的封装模型，在其中选择“SIP10”的封装以匹配元件原理图。若没有该封装，可单击 查找... （或 Search）按钮，进入【元件库查找】对话框，输入“SIP10”的条件值，按照路径中的库进行查找。找到 SIP10 封装后，单击 确认

按钮，回到【PCB 模型】对话框，继续单击 确认 按钮，完成该元件的模型添加工作。

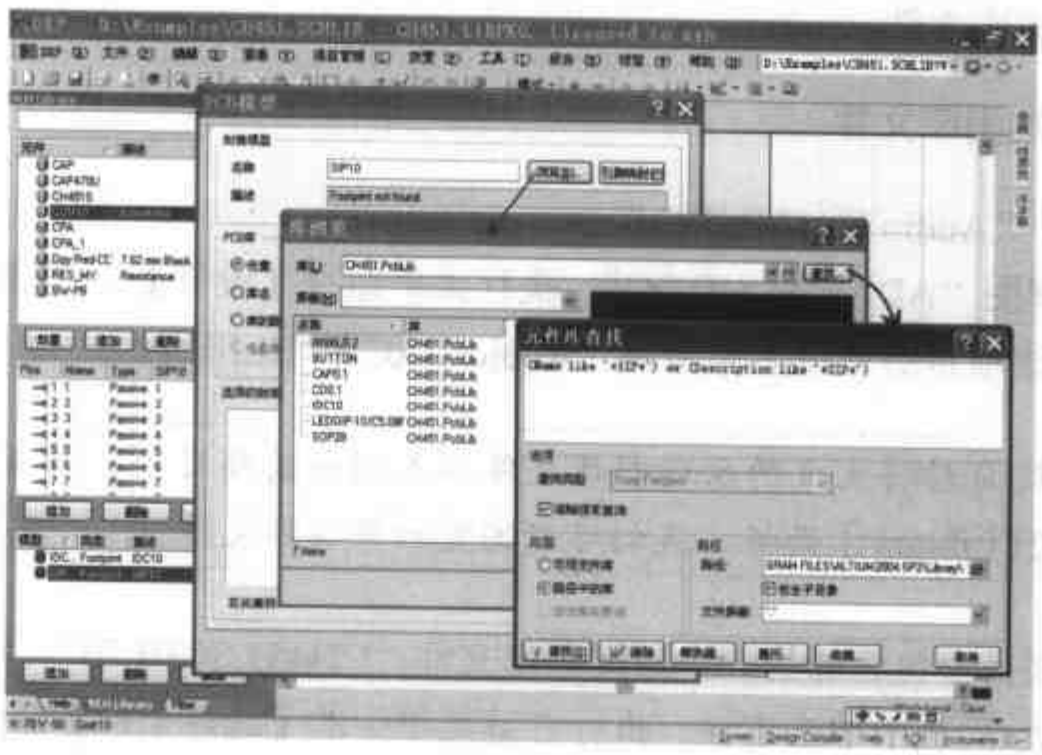


图 8-25　PCB 模型查找

按照同样的操作，对照【Messages】中的警告和错误提示，一一修改各个元件的匹配模型。

9　修改完毕后，在主菜单中单击【项目管理】→【Recompile Integrated Library CH451.LIBPKG】命令，对集成库文件“CH451.IntLib”再次编译，以检查是否还有错误信息。

10　不断重复上述操作，直至编译无误，这个集成库文件就制作完成了。



和前面的叙述一样，这里的编译警告是可以忽略的。部分警告信息存在并不影响集成元件库的使用，设计者不必为每一个元件找到所有匹配的模型，只要满足设计需要就可以了。

对集成库文件的编辑修改，还可以在【SCH Library】面板中直接双击相应的元件，在弹出的库元件属性对话框中进行设置，其基本操作与前面例子中的叙述基本相同。用户可自行练习各类模型文件的添加、编辑和删除等操作，进一步熟悉集成库文件的编辑技巧。

8.6　综合实例——项目元件库的创建

设计要求

利用 PCB 项目“Audio DAC.PrjPcb”中的原理图文件“ADAC.SCHDOC”和 PCB 文件“ADAC.PCBDOC”，分别生成原理图库和 PCB 元件封装库。对生成的元件库进行编辑完善，并利用它们完成集成库文件的创建。

设计思路

（1）从原理图“ADAC.SCHDOC”中生成原理图库文件。

（2）从 PCB 图“ADAC.PCBDOC”中生成 PCB 元件封装库文件。

（3）编辑生成的库文件，规范其命名，适当修改属性信息。

（4）创建集成库文件。

生成原理图库文件

1 打开项目“Audio DAC.PrjPcb”。

2 打开原理图“ADAC.SCHDOC”。执行菜单命令【设计】→【建立设计项目库】，系统即自动生成该项目的原理图库文件“Audio DAC.SCHLIB”。



系统自动将生成的原理图库文件加入到当前项目中，并置为当前文件。通过【SCH Library】面板，我们可以浏览和编辑该文件。

3 打开该项目中包含的另一个原理图库文件“CH451.SCHLIB”，在【SCH Library】面板的上方<元件>列表中单击右键，执行右键菜单中的【选择全部】命令，选中该库内的所有元件，并执行【复制】命令。

4 单击库文件“Audio DAC.SCHLIB”标签，在【SCH Library】面板的上方<元件>列表中单击右键，执行右键菜单中的【粘贴】命令，则“CH451.SCHLIB”库中的所有元件都被复制到该库中。

通过【SCH Library】面板对当前库内的元件进行编辑和修改。

生成 PCB 元件封装库文件

1 打开 PCB 文件“ADAC.PCBDOC”。

2 执行菜单命令：【设计】→【生成 PCB 库】，则系统自动生成了 PCB 库文件“ADAC.PCBLIB”，并置为当前的自由文件，如图 8-26 所示。

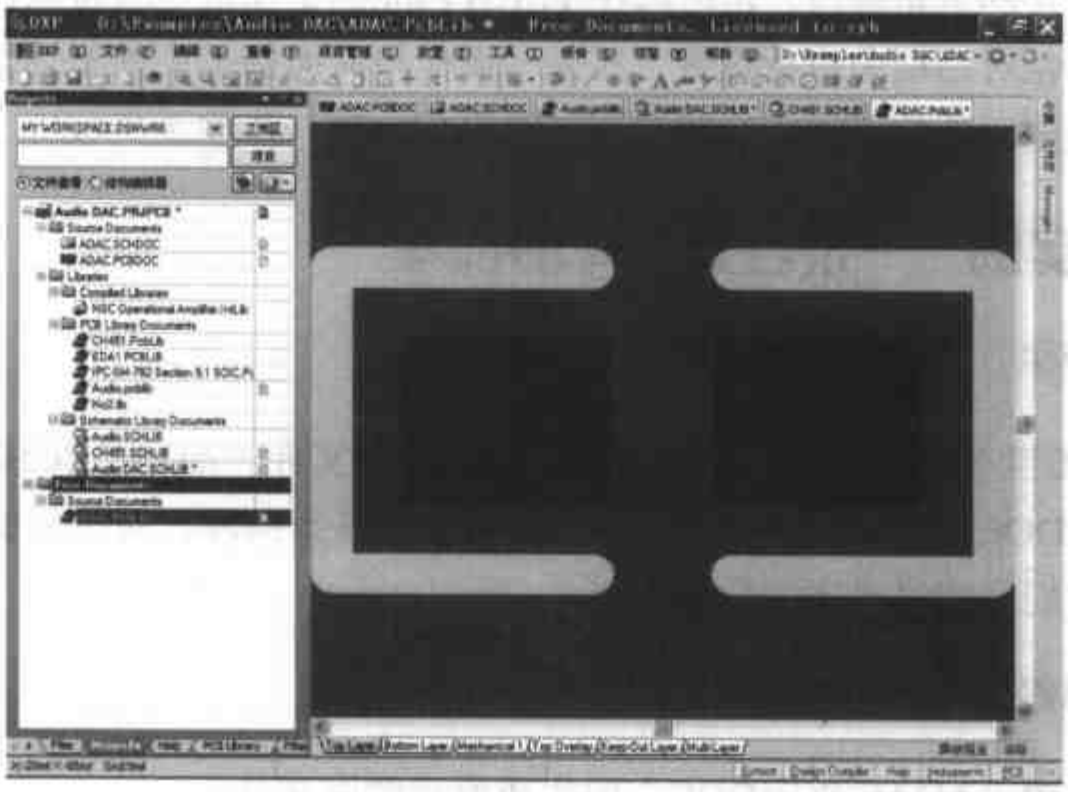


图 8-26 生成 PCB 库文件

通过【PCB Library】面板，可以对当前 PCB 库文件进行编辑修改。

创建集成库文件

1 打开原理图“ADAC.SCHDOC”。

2 执行菜单命令：【设计】→【生成集成库】，则系统自动生成集成库文件“Audio DAC.IntLib”，并加入到当前项目中。

3 打开 PCB 文件“ADAC.PCBDOC”。

4 执行菜单命令：【设计】→【生成集成库】命令，系统即自动生成相同名称的集成库文件“Audio DAC.IntLib”。

对于生成的集成库文件我们不能够直接进行编辑，但是可以编辑其对应的源库文件。只是，在修改了源库文件的内容后，应对该库文件包项目重新进行编译。

5 在【Projects】面板中双击该集成库文件，打开该集成库文件对应的包项目（Integrated Library Package）“Audio DAC.LIBPKG”，对其中的源库文件可以进行修改编辑，如图 8-27 所示。

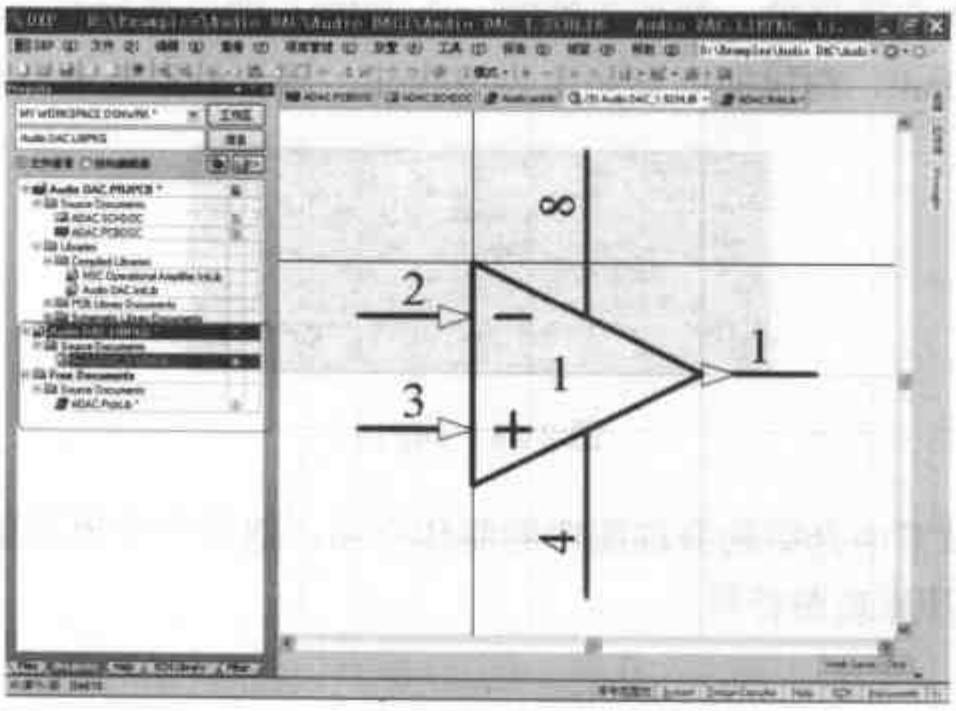


图 8-27　集成库包项目的源库文件

本例主要引导读者对库文件管理有个整体的认识。对于各个操作步骤的细节问题，读者可以参考本章中各个操作实例的介绍。

6 将自由文件“ADAC.PCBLIB”加入到该包项目中来。

7 执行菜单命令：【项目管理】→【Compile Integrated Library Audio DAC.LIBPKG】，重新编译该库文件包项目。

至此，完成了集成库文件的创建。

综上所述，Protel DXP 2004 SP2 提供了非常灵活的库文件管理功能，极大地方便了 DXP 用户的 PCB 设计。我们在实际应用中应注意元件封装的积累和总结，将常用的元件

库进行汇总，以便于自己的电路系统设计。

8.7 本章小结

本章针对元件封装，介绍了不同元件封装类型的主要特点。在此基础上，叙述了封装库文件的生成和编辑管理，并结合实例介绍了自行制作元件封装的步骤。

集成元件库是 DXP 的一个特点和优势，为了充分利用和发挥这一强大功能，我们学习了如何制作集成元件库，使用户在掌握了封装库和集成库的设计操作方法之后，能够更加自如地展开 PCB 的设计工作，也能够更深刻地体会到 Protel DXP 2004 设计环境的实用性。

8.8 思考与练习

1. 思考题

（1）不同的元件封装形式，分别具有什么特点？

（2）在 Protel DXP 2004 SP2 中绘制元件封装，需要考虑哪些问题？

2. 练习题

（1）新建一个封装库文件，并手工绘制一个 DIP16 的元件封装。如图 8-28 所示，每排内引脚间距为 100mil，两排间引脚间距为 300mil，器件外形轮廓为 800mil×200mil。

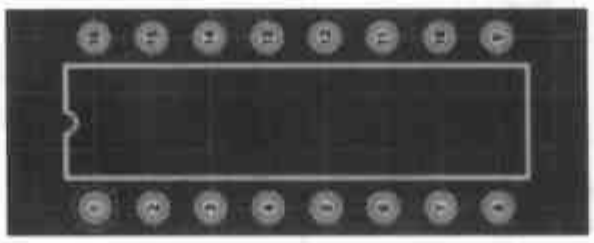


图 8-28　DIP16

（2）结合前面章节中介绍的原理图库的制作介绍，建立一个原理图库文件，并绘制出如图 8-29 所示的元件原理图符号。

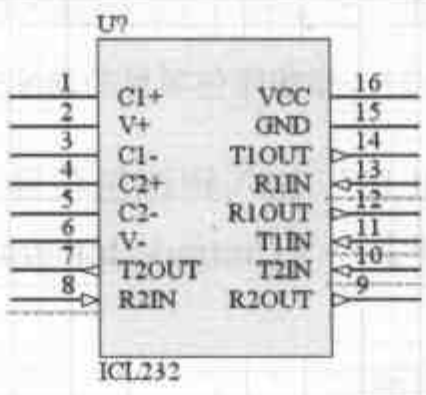


图 8-29　ICL232 原理图符号

（3）使用前面建立的两个库文件，创建一个集成库文件。

第9章 印刷电路板的输出

内容提要

- ❖ 设计规则检查在 PCB 设计中的运用。
- ❖ PCB 文件的高级编辑和最后修正。
- ❖ PCB 报表文件的生成和输出。
- ❖ PCB 文件和制造文件的打印和输出。

在 PCB 设计的最后阶段，我们要通过设计规则检查来进一步确认 PCB 设计的正确性。完成了 PCB 项目的设计后，就可以进行各种文件的整理和汇总了。本章将介绍不同类型文件的生成和输出操作方法，包括报表文件、PCB 文件和 PCB 制造文件等。用户通过本章内容的学习，会对 Protel DXP 2004 SP2 形成更加系统的认识。

9.1 设计规则检查

电路板布线完毕，文件输出之前，还要进行一次完整的设计规则检查。设计规则检查（Design Rule Check，DRC）是采用 Protel 进行 PCB 设计时的重要检查工具，系统会根据用户设计规则的设置，对 PCB 设计的各个方面进行检查校验，如导线宽度、安全距离、元件间距、过空类型，等等，DRC 是 PCB 板设计正确性和完整性的重要保证。设计者应灵活运用 DRC，可以保障 PCB 设计的顺利进行和最终生成正确的输出文件。

DRC 的设置和执行是通过【设计规则检查器】完成的。在主菜单中选择【工具】→【设计规则检查】命令，弹出如图 9-1 所示的【设计规则检查器】对话框。对话框的左侧是该检查器的内容列表，右侧是项目具体内容。对话框由两部分内容构成：DRC 报告选项和 DRC 规则列表。

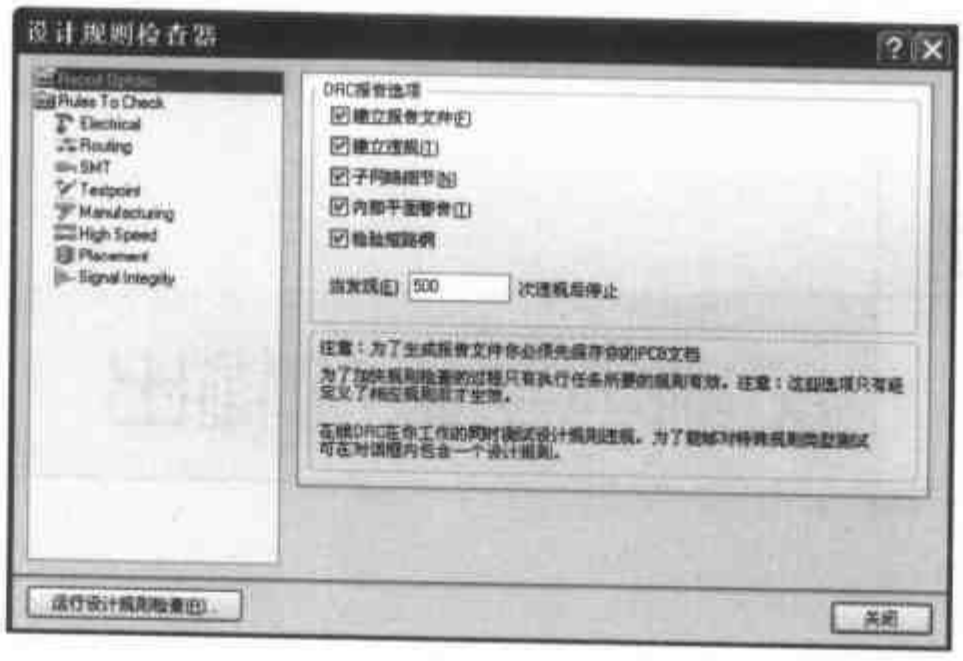


图 9-1 【设计规则检查器】报告选项

1. DRC 报告选项

在对话框左侧列表中点击【Report Options】文件夹目录，即显示 DRC 报告选项具体内容。这里的选项是对 DRC 报告的内容和方式设置，一般都应保持默认选择状态。

- 建立报告文件：运行批处理 DRC 后会自动生成报告文件（设计名.DRC）。报告中包含了本次 DRC 运行中使用的规则、违规数量和细节。
- 建立违规：能在违规对象和违规消息直接建立链接，使得用户可以直接通过【Message】中的违规消息进行错误定位，找到违规对象。
- 子网络细节：对网络连接关系进行检查并生成报告。
- 内部平面警告：对多层板内部平面网络连接中的错误进行警告。
- 检验短路铜：对敷铜或非网络连接造成的短路进行检查。

2. DRC 规则列表

在对话框左侧列表中点击【Rules To Check】文件夹目录，即显示所有的可进行检查的设计规则，其中包括了 PCB 制作中常见的规则，也包括了高速电路板设计规则，如图 9-2 所示。

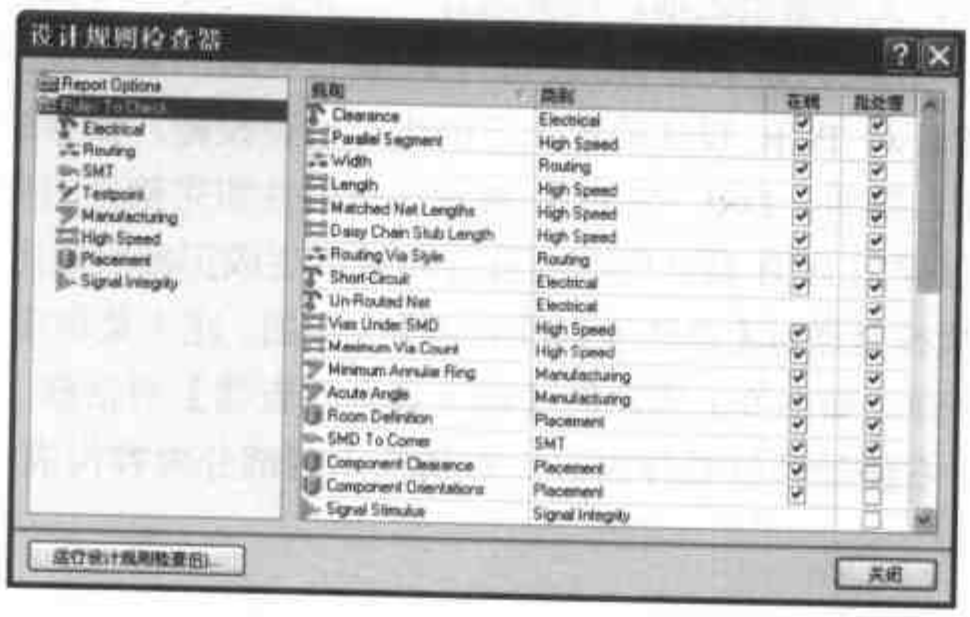


图 9-2 设计规则检查器规则列表

比如线宽设定、引线间距、过孔大小、网络拓扑结构、元器件安全距离、高速电路设计中的引线长度、等距引线等，可以根据规则的名称进行具体设置。在规则栏内，“在线”和“批处理”两个选项用来控制是否在在线 DRC 和批处理 DRC 中执行该规则检查。

单击 运行设计规则检查(R)... 按钮，即运行批处理 DRC。

9.1.1　在线 DRC 和批处理 DRC

DRC 分成两种类型：在线 DRC 和批处理 DRC。

在线 DRC 在后台运行，设计者在设计过程中，系统随时进行规则检查，对违反规则的对象作出警示或自动限制违规操作的执行。在【优先设定】→【Protel PCB-General】设置页中可以设置是否选择在线 DRC。

批处理 DRC 使得用户可以在设计过程中任何时候手动运行一次规则检查。在图 9-2 的列表中我们可以看到，不同的规则有着不同的 DRC 运行方式。有的规则只用于在线 DRC，有的只用于批处理 DRC，当然大部分的规则都是可以在两种检查方式下运行的。

需要注意是，在不同阶段运行批处理 DRC，对其规则选项要进行不同的选择。例如，在未布线阶段，如果要运行批处理 DRC，就要将部分布线规则禁止，否则，会导致过多的错误提示而使 DRC 失去意义。在 PCB 设计结束的时候，也要运行一次批处理 DRC，这时就要选中所有 PCB 相关的设计规则，使规则检查尽量全面。

【例 9-1】　在 PCB 设计的不同阶段运行批处理 DRC

要求：在 CH451 的 PCB 文件 My Pcb1.PCBDOC 未布线的情况下，运行批处理 DRC。要适当配置 DRC 选项，得到有参考价值的错误列表。对布线完毕的 PCB 文件再次运行 DRC，尽量检查所有涉及到的设计规则。

对未布线的 PCB 文件 My Pcb1.PCBDOC 执行批处理 DRC

1　在主菜单中选择【工具】→【设计规则检测】命令。

2　系统弹出【设计规则检查器】对话框，暂不进行规则适用和禁止的设置，就使用系统的默认设置。单击 运行设计规则检查(R)... 按钮，运行批处理 DRC。

3　系统执行批处理 DRC，运行结果在【Messages】信息框内显示出来，如图 9-3 所示。系统产生了 50 余项 DRC 警告，其中大部分是未布线警告，这是因为我们未在 DRC 运行之前禁止该规则的检查。显然这种 DRC 警告信息对我们并没有什么帮助，反而使得信息提示栏变得杂乱。

4　再次运行【工具】→【设计规则检测】命令，重新配置 DRC 规则。在【设计规则检查器】对话框内，点击左侧列表中【Rules To Check】一项。

5　在如图 9-2 所示的规则列表中，禁止其中部分规则的【批处理】选项。禁止项包括：Un-Routed Net、Width。

6　单击 运行设计规则检查(R)... 按钮，运行批处理 DRC。

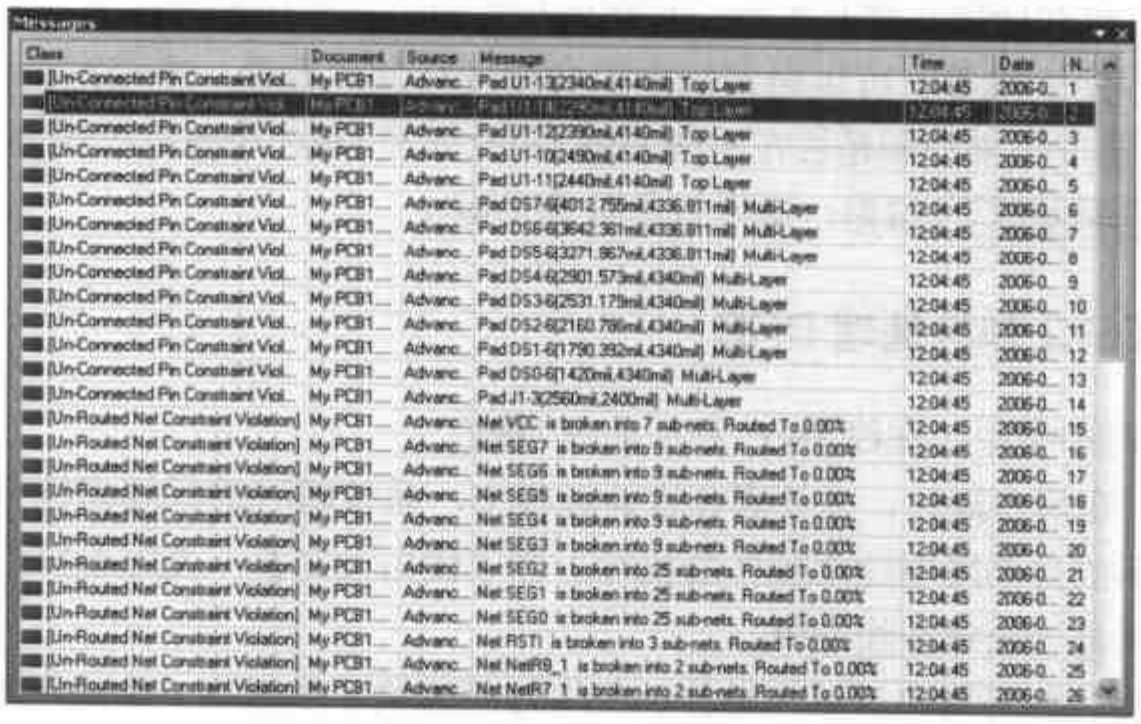


图 9-3　批处理 DRC 得到的违规列表

7　系统再次执行批处理 DRC，运行结果在【Messages】信息框内显示出来，如图 9-4 所示。可见重新配置检查规则后，批处理 DRC 检查得到了 14 项 DRC 违规，均为未连接引脚的警告信息。检查原理图确定这些引脚连接的正确性。

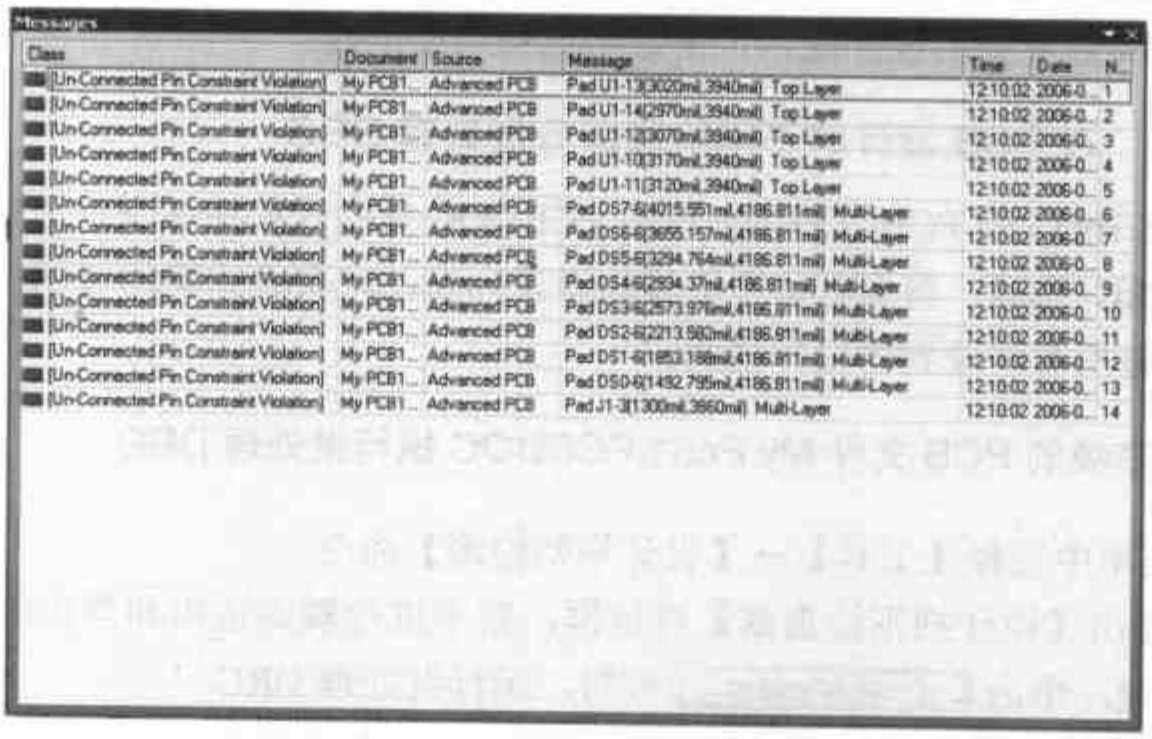


图 9-4　重新设置检查规则后执行批处理 DRC 的运行结果

对布线完毕的 PCB 文件 My Pcb1.PCBDOC 执行批处理 DRC

1　在主菜单中选择【工具】→【设计规则检测】命令。

2　在【设计规则检查器】对话框内，点击左侧列表中【Rules To Check】一项，配置检查规则。

3　在如图 9-2 所示的规则列表中，将部分【批处理】选项被禁止的规则选中，允许其进行该规则检查。选择项必须包括：Clearance、Width、Short-Circuit、Un-Routed Net、Component Clearance 等项，其他项使用系统默认设置即可。

4　单击 运行设计规则检查(R)... 按钮，运行批处理 DRC。

5　系统执行批处理 DRC，由于系统未检查到违规项，故【Message】信息框内为空白。

6　关闭【Messages】信息框，DRC 生成的报告文件【My PCB1.DRC】已打开并为当前文件，如图 9-5 所示，该报告文件作为自由文档加入到【Projects】面板中。报告中列出了此次批处理 DRC 进行的规则检查细节、检查到的违规数目和用掉的时间等信息。

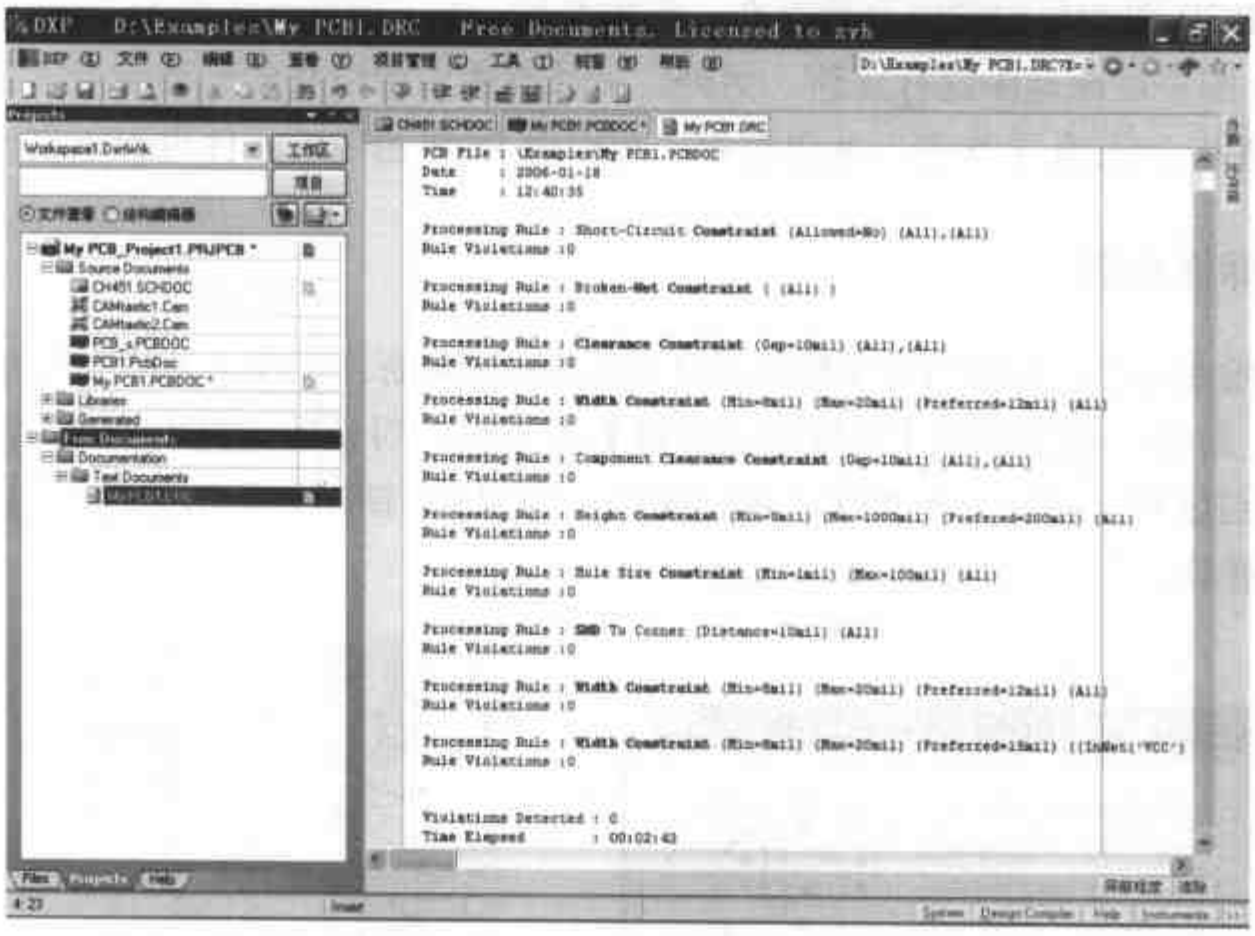


图 9-5　批处理 DRC 运行报告

对于批处理 DRC 中检查到的违规项，可以通过错误定位进行修改。

9.1.2　批处理 DRC 与错误定位

在【设计规则检查器】对话框内，单击 运行设计规则检查(R)... 按钮，即运行批处理 DRC。批处理 DRC 运行结束后，在【Messages】面板中列出此次批处理 DRC 检查到的违规对象，并自动生成报告文件（该项选中时）。报告文件作为自由文档加入到【Projects】面板中，并自动在工作区打开。该报告文件中详细描述了此次批处理 DRC 所进行的规则检查项目和违规对象细节。

根据【Messages】面板中的违规对象列表，可以进行错误定位，进行相应的修改操作。使用该功能前，要确定此次批处理 DRC 是在【建立违规】一项选中的情况下运行的。单击 PCB 文件标签，回到 PCB 编辑器界面，在【Messages】面板中双击违规列表中的一项，PCB 视图会自动调整到该违规对象所在的区域内，用户可以根据【Messages】中的违规提示和 PCB 图上的错误标记对错误对象进行修改更正。要注意并不是所有的违规都有错误标记提示，例如，未布线网络在 PCB 图上就不能体现出来。

要清除绿色的错误标记，可在主菜单中选择【工具】→【重置错误标记】命令。但要

注意，该命令只是清除了错误标记，并没有修正错误。设计者要有选择地使用。

9.2 重标注元件与更新原理图

设计者在 PCB 图绘制过程中，会根据需要增减一定的元器件，改变元件间的连接关系等，这样 PCB 图和原理图就直接存在一定的差别。为了保持原理图和 PCB 图的一致性，可以从 PCB 图中对原理图进行更新。另外，从原理图中带过来的元件标号在 PCB 图中经过放置排列后，也打乱了次序。如果需要，可以对 PCB 图中的元件进行重新标注。

9.2.1 重标注元件

PCB 图绘制完毕，根据当前元件位置对元件进行重新标注。在主菜单中选择【工具】→【重新注释】命令，系统弹出【位置的重注释】对话框。对话框内提供了 5 种重注释的编号方式，分别按照不同的方向和次序进行编号，如图 9-6 所示。单击 确认 按钮，系统执行重注释操作。

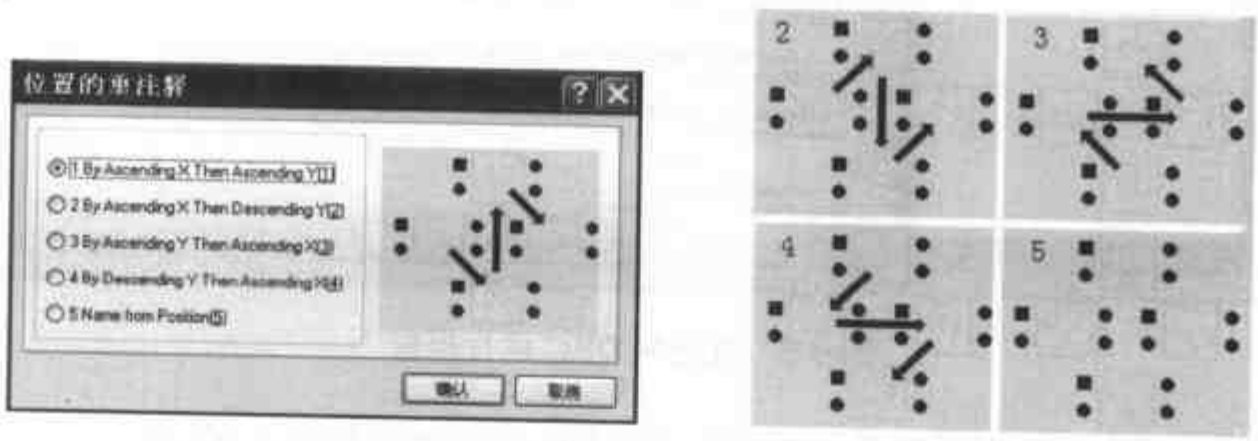


图 9-6 位置重新注释的不同编号方式

执行完重注释后，系统自动生成一个后缀名为.WAS 的报告文件。该报告文件作为自由文档加入到【Projects】面板中，并自动打开。文件中列出了此次操作中被重新标注了的元件原标号和新标号。

9.2.2 更新原理图

在 PCB 设计过程中，会对设计不断地有所调整，如更换元件封装、重新标注元件、改变部分连接关系，等等。这时，PCB 图与原理图就出现了差异，为了保持 PCB 和原理图的一致性，我们可以采用更新原理图命令来将 PCB 中的改动映射到原理图中。下面我们以实例说明操作步骤。

【例 9-2】 将 My PCB1.PCBDOC 中的改动更新到原理图 CH451.SCHDOC 中

1 在 My PCB1.PCBDOC 文件的 PCB 编辑器内，在主菜单中选择【设计】→【Update Schematics in My Pcb_Project1.PRJPCB】命令。

2　系统弹出确认对话框，提示当前 PCB 文件和原理图文件中有多少个差异，有多少个可以被执行更新操作，如图 9-7 所示。

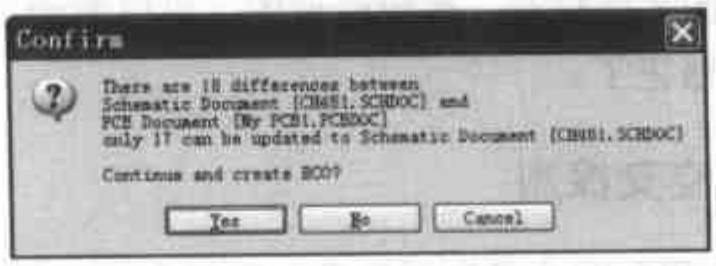


图 9-7　确认对话框

3　单击 Yes 按钮，执行更新操作。系统弹出【工程变化订单（ECO）】对话框。该对话框与我们前面用原理图更新 PCB 的界面是一样的，如图 9-8 所示。如果有些变化不想更新到原理图，可将其有效选项禁止。在这里，我们更新全部变化选项。



图 9-8　由 PCB 更新原理图的 ECO

4　单击 使变化生效 按钮，检测是否所有的变化都能够正确实施。

5　单击 执行变化 按钮，将变化更新到原理图中。执行完毕的工程变化订单如图 9-9 所示。



图 9-9　执行变化后的 ECO

6 单击 关闭 按钮，关闭【工程变化订单】对话框。用 PCB 更新原理图的操作就完成了。

单击原理图 CH451 的文件标签，检验原理图，可以看到工程变化订单中列出的变化都已经在原理图上相应地修正了。

9.2.3 原理图和 PCB 交叉探测

使用 Protel DXP 2004 SP2 的交叉探测功能，能够在原理图元件和 PCB 元件之间实现元件或图元的快速查找。这使我们能够方便地将原理图和 PCB 图相互对照，为图纸的编辑操作提供方便。

在原理图编辑器和 PCB 图编辑器中都有交叉探测命令，均在其主菜单的【工具】→【交叉探测】命令中。另外，在两个编辑器的工具栏中还提供了交叉探测命令的快捷按钮。交叉探测命令的操作方式在原理图编辑器和 PCB 图编辑器中是相同的，其可运用的范围包括元件、网络、总线、导线、引脚等。

系统提供了两种交叉探测模式：连续（Continuous）模式和跳转（Jump to）模式。这两种探测模式的操作方式稍有不同：连续模式在启动交叉探测命令后，将光标移动到欲探测的元件处，直接点击鼠标或按 Enter 键即可；跳转模式是在启动交叉探测命令后，将光标移动到欲探测的元件处，按住 Ctrl 键，然后点击鼠标或按 Enter 键确定。

在连续模式下，用户可以驻留在当前文件内，连续探测对应文件内的图元。使用连续模式时，要确保原理图和相应的 PCB 图在工作区内是肩并肩打开的，即其文件标签要相邻。以 PCB 编辑器为例，启动交叉探测命令后，光标变成十字形，移动鼠标，点取要在原理图中查找的元件封装。系统瞬间切换到对应的原理图文件中（若文件未打开，则系统自动打开），并快速闪回到 PCB 编辑器内。此时光标仍为十字形，处于交叉探测命令下，可以继续点选其他图元进行探测，否则单击右键，退出该命令。单击原理图标签，可以看到光标最后一次拾取的元件所对应的原理图符号已经处于高亮状态，而其他元件呈灰色屏蔽状态。这样就实现了从 PCB 图元件查找对应的原理图元件的功能。注意，采用连续模式多次探测图元时，在对应文件内图元的高亮状态是不累积的。

在跳转模式下，用户启动交叉探测命令后，在当前文件中按住 Ctrl 键，用光标点取探测对象后，系统会自动跳转到对应文件中，将对应文件置为当前文件，并使所选图元置于高亮状态下。

下面以 PCB 编辑器为例，说明该命令的使用。

【例 9-3】 使用交叉检索功能，查找当前 PCB 文件中的警告信息在原理图中对应的位置

要求：在元件布局过程中，在当前 PCB 文件 MyPCB1-2.PCBDOC 内存在多个警告信息，其中包括未连线引脚（Un-connected Pin）警告。要求到其对应的原理图文件 CH451.SCHDOC 中确认这些引脚连接是否正确，分别使用交叉探测的连续模式和跳转模式进行操作。

命令。



图 9-10　确认对话框

2　系统弹出确认对话框，如图 9-10 所示。

3　单击 Yes 按钮确认，系统生成 PCB 网络表文件“Exported by My PCB1.Net”，并自动打开。

4　该网络表文件作为自由文档加入【Projects】面板中，如图 9-11 所示。

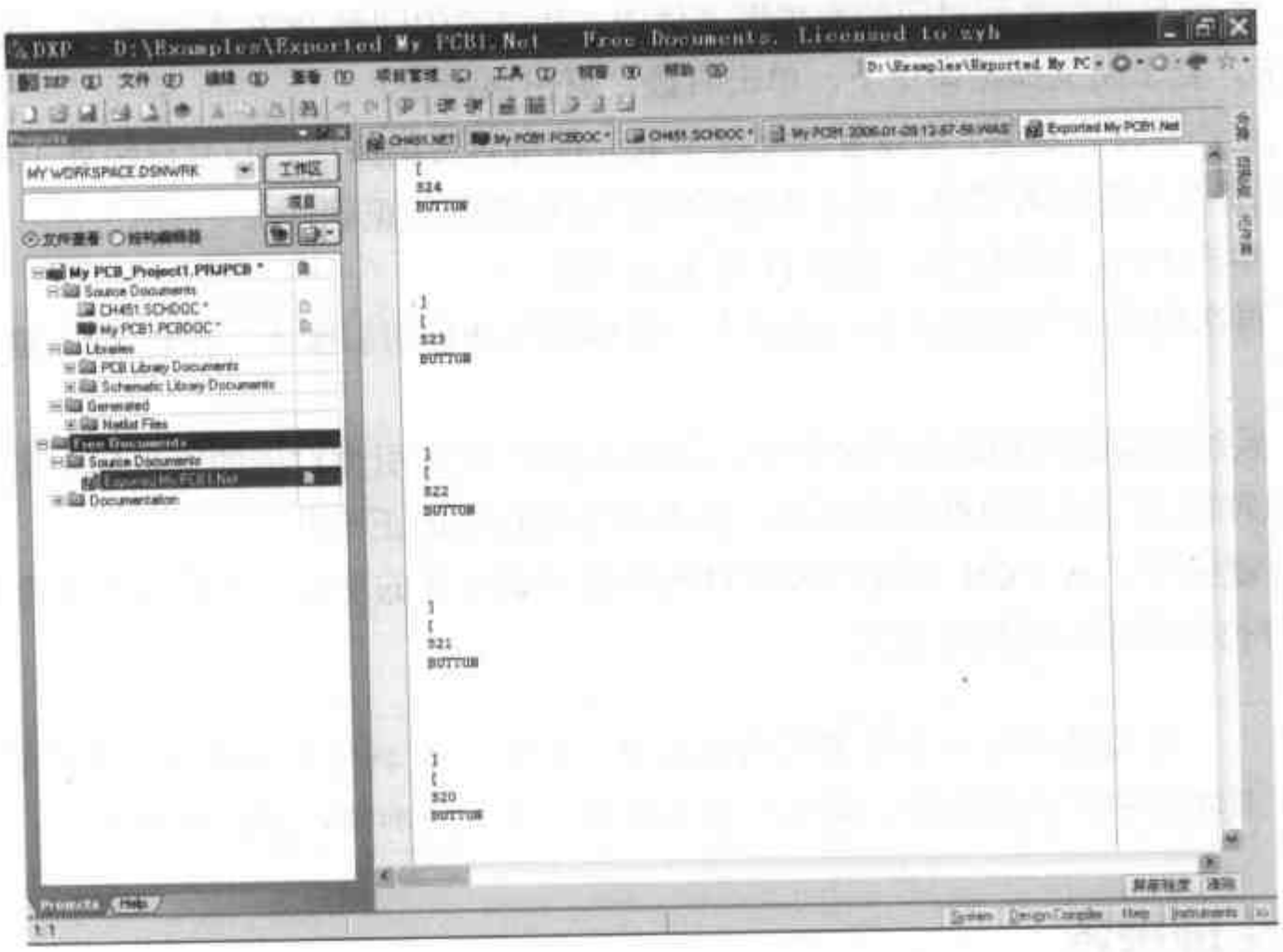


图 9-11　由 PCB 文件生成的网络表

另外，还可以根据 PCB 图内的物理连接关系建立网络表。方法是在 PCB 编辑器主菜单中选择【设计】→【网络表】→【根据连接的铜创建网络表】命令，系统生成名为“Generated by 设计名.Net”的网络表文件。

网络表可以根据我们的需要进行修改，修改后的网络表可再次载入，以验证 PCB 板的正确性。

9.3.2　PCB 板信息报表

PCB 板信息报表对 PCB 板的元件网络和一般细节信息进行汇总报告。在主菜单中选择【报告】→【PCB 板信息】命令，弹出【PCB 信息】对话框，该对话框中包含 3 个报告页，分别介绍如下。

1.【一般】报告页

如图 9-12 所示，该页汇总了 PCB 板上的各类图元如导线、过孔、焊盘等的数量，报

告了电路板的尺寸信息和 DRC 违规数量。

2.【元件】报告页

如图 9-13 所示，该页报告了 PCB 板上元件的统计信息，包括元件总数、各层放置数目和元件标号列表。



图 9-12 【一般】信息报告页



图 9-13 【元件】信息报告页

3.【网络】报告页

如图 9-14 所示，该页内列出了电路板的网络统计，包括导入网络总数和网络名称列表。单击 电源/地(P)... 按钮，弹出内电层信息对话框。对于双面板，该信息框是空白的。

在各个报告页内单击 报告... 按钮，弹出如图 9-15 所示的【电路板报告】设置对话框，通过该对话框可以生成 PCB 板信息的报告文件。在对话框的列表栏内选择要包含在报告文件中的内容。选择【只有选定的对象】时，报告中只列出当前电路板中已经处于选择状态下的图元信息。



图 9-14 【网络】报告页



图 9-15 【电路板报告】设置对话框

设置好报告列表选项后，在【电路板报告】对话框中单击 报告... 按钮，系统生成“设计名.REP”的报告文件，作为自由文档加入到【Projects】面板中，并自动在工作区内打开，如图 9-16 所示。

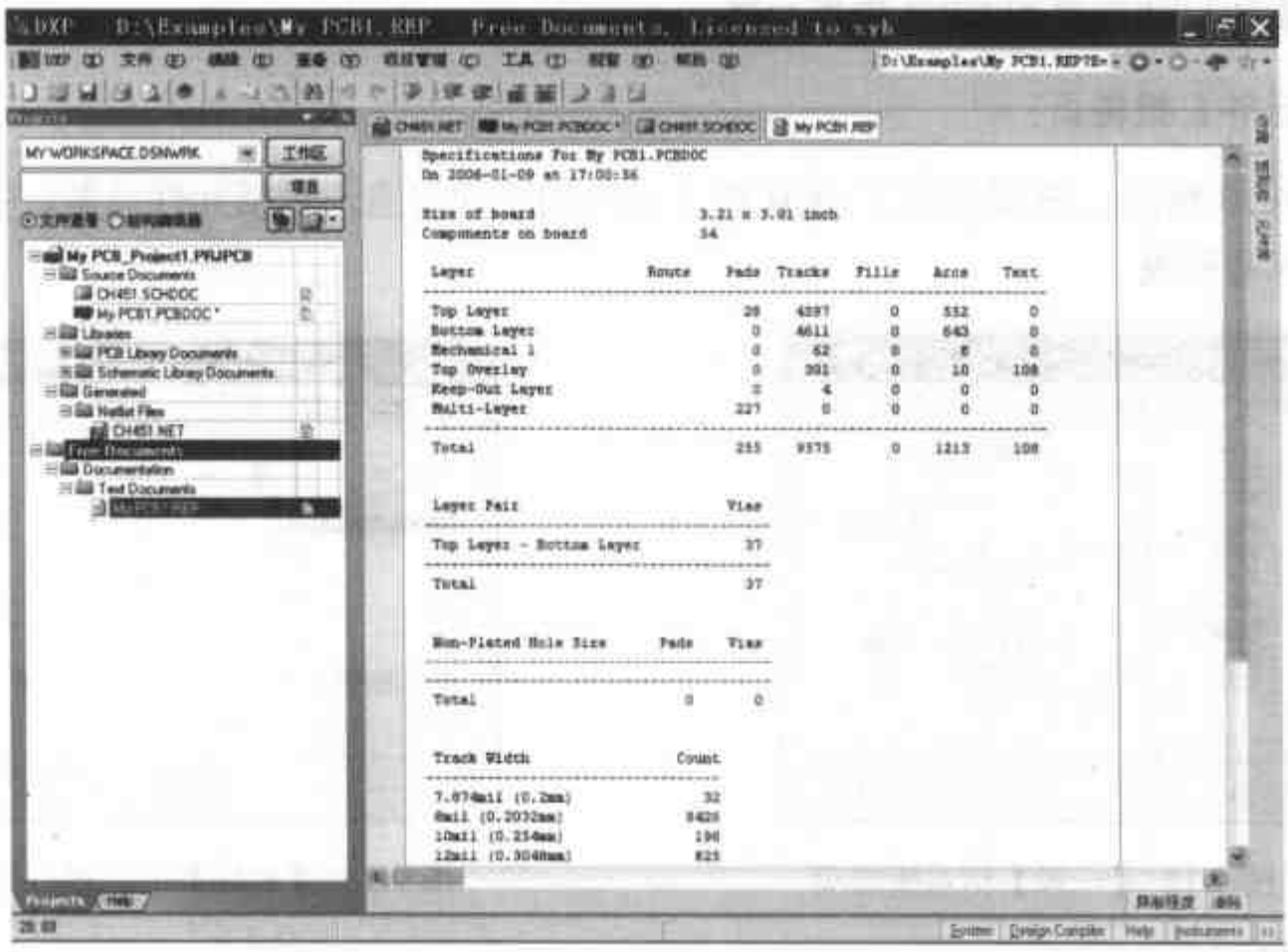


图 9-16 PCB 板信息报告

9.3.3 元器件报表

在主菜单中选择【报告】→【Bills of Materials】命令，系统即弹出元器件报表的设置对话框，如图 9-17 所示。

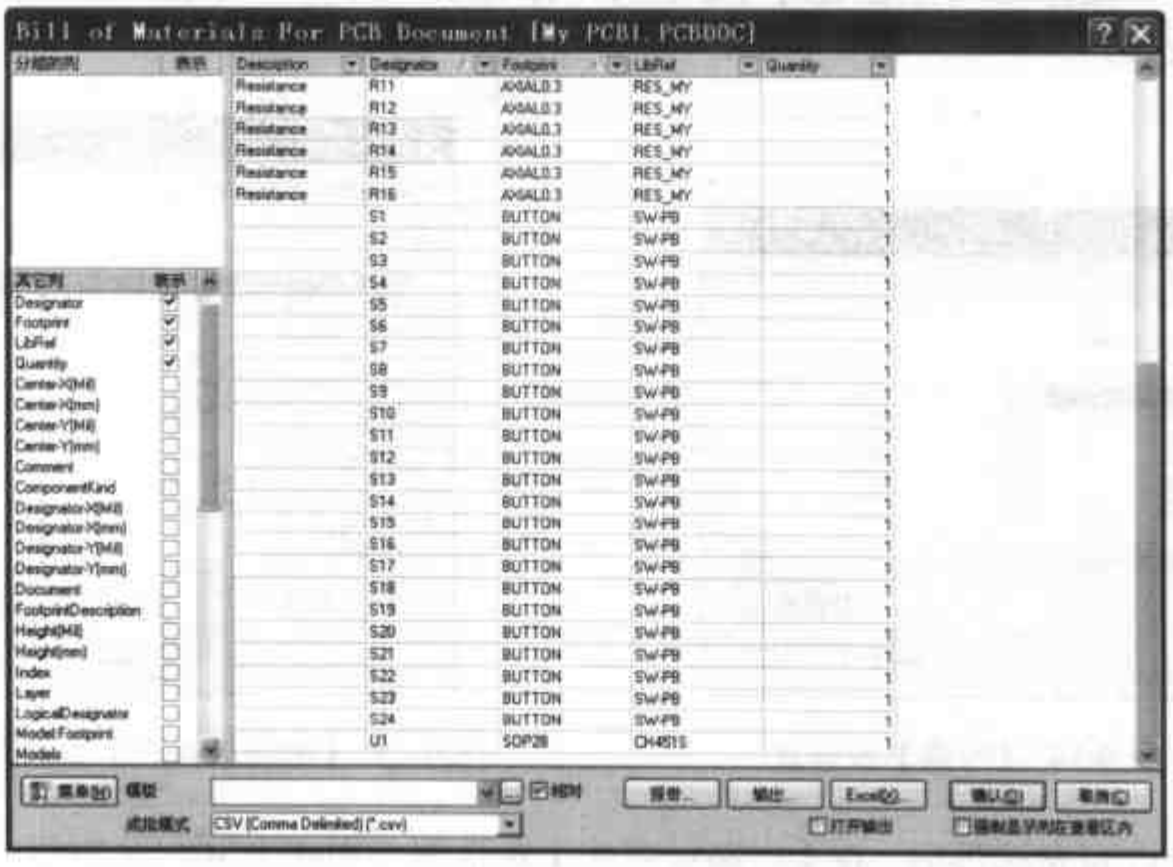


图 9-17 元器件报表设置对话框

该对话框分成左右两栏列表。右侧列表中列出了当前 PCB 文件的所有元件及其相关

信息，而列表内包含的元件信息则由左侧的列表进行配置。在左侧的列表内，勾选相应的元件属性信息的【表示】一项，右侧元件列表包含的栏目会发生相应的变化，增列出选中的属性栏。

要生成并保存报告文件，单击对话框内的 输出... 按钮，弹出【Export For 设计名.PcbDoc】对话框，如图 9-18 所示，选择保存类型和保存路径，保存文件即可。系统提供了 5 种类型的报告文件类型：*.xls、*.html、*.xml、*.csv 和*.txt。

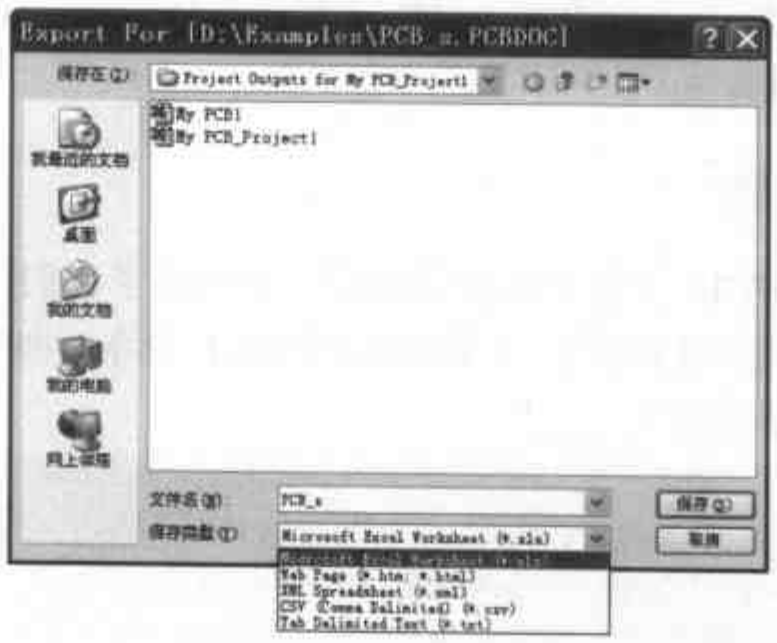


图 9-18　生成报告文件

DXP 还提供了元件报表预览和打印的功能。在如图 9-17 所示的元件报表设置对话框内单击 报告... 按钮，系统弹出【报告预览】对话框，如图 9-19 所示。在该对话框内单击 全部(A)、宽度(W)、100% 等按钮可以适当调整预览视图的比例。单击 输出(E)... 按钮，输出并保存该报表文件。单击 打印(P)... 按钮，弹出打印设置页，进行打印设置后即可打印报表文件。

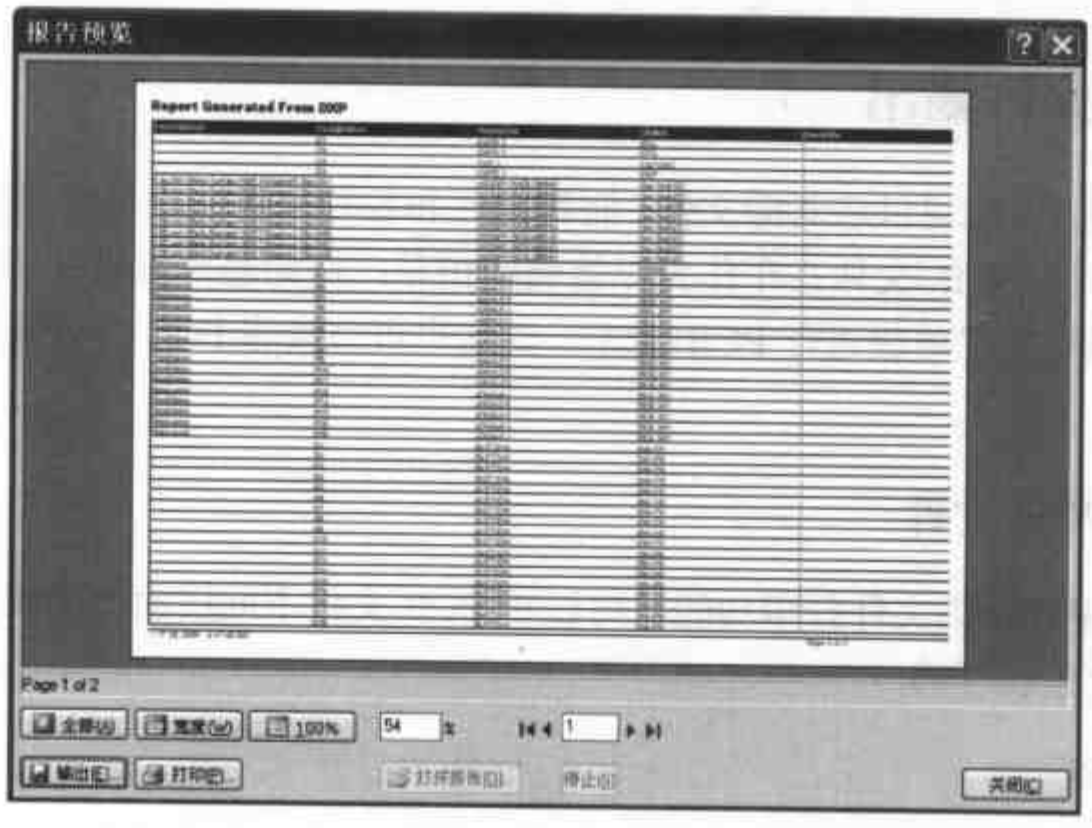


图 9-19　报告预览

9.3.4 简单元器件报表

在主菜单中选择【报告】→【Simple BOM】（简单元器件报表）命令，系统自动生成两份当前 PCB 文件的元件报表，分别为“设计名.BOM”和“设计名.CVS”。这两个文件被加入到【Projects】面板内该项目的生成文件夹中，并自动打开。

简单元件报表将同种类型的元件统一计数，简单明了。报表以元件的 Comment 为依据将元件分组，列出其 Comment、Pattern（Footprint）、Quantity、Components（Designator）和 Descriptor 等几方面的属性。

9.3.5 网络表状态报表

该报表列出了当前 PCB 文件中所有的网络，并说明了它们所在的层面和网络中导线的总长度。在主菜单中选择【报告】→【网络表状态】命令，即生成名为“设计名.REP”的网络表状态报表，其格式如下。

```
Nets report For
On 2006-01-10 at 13:12:55
DCLK   Signal Layers Only  Length:1340 mils
DG0    Signal Layers Only  Length:4135 mils
DG1    Signal Layers Only  Length:4110 mils
DG2    Signal Layers Only  Length:3146 mils
DG3    Signal Layers Only  Length:3448 mils
DG4    Signal Layers Only  Length:3195 mils
DG5    Signal Layers Only  Length:2370 mils
DG6    Signal Layers Only  Length:2065 mils
DG7    Signal Layers Only  Length:1906 mils
VCC    Signal Layers Only  Length:3015 mils
（部分相同格式内容省略）
```

9.4 PCB 文件输出

PCB 设计完毕，就可以将其源文件、制作文件和各种报表文件按需要进行存档、打印、输出等。例如：将 PCB 文件打印作为焊接装配指导；将元器件报表打印作为采购清单；生成胶片文件送交加工单位进行 PCB 加工，当然也可直接将 PCB 文件交给加工单位用以加工 PCB。

9.4.1 打印 PCB 文件

利用 PCB 编辑器的文件打印功能，可以将 PCB 文件不同层面上的图元按一定比例打印输出，用以校验和存档。

1. 页面设定

PCB 文件在打印之前，要根据需要进行页面设定，其操作方式与 Word 文档中的页面

设置非常相似。

在主菜单中选择【文件】→【页面设定】，弹出【Composite Properties】对话框，如图 9-20 所示。



图 9-20　页面设定

该对话框内各个选项作用如下。

- 【打印纸】：选择打印纸大小、打印方向。
- 【缩放比例】：设定打印内容与实际尺寸的大小比例。系统提供了两种刻度模式：【Fit Document On Page】和【Select Print】，前者将打印内容缩放到适合图纸大小，后者由用户设定打印缩放的比例因子。如果选择了【Selects Print】选项，则【刻度】栏和【修正】栏都将变实可用，在【刻度】栏填写比例因子设定图形的缩放比例，填写 1.0 时，即按实际大小打印 PCB 图形。【修正】栏可以在【刻度】栏参数的基础上再进行 *X*、*Y* 方向上的比例调整。
- 【余白】：即页边距的设置，选中<中心>时，打印图形将位于图纸中心，上下边距和左右边距分别对称相等。取消【中心】选项后，【水平】和【垂直】栏内将可以进行参数设置，改变页边距，即改变图形在图纸上的相对位置。选用不同的缩放比例因子和页边距参数的效果，可以通过打印预览来观察。
- 单击 高级... 按钮，进入 PCB 图层打印输出属性设置对话框，如图 9-21 所示，在该对话框内设置要打印的图层属性。

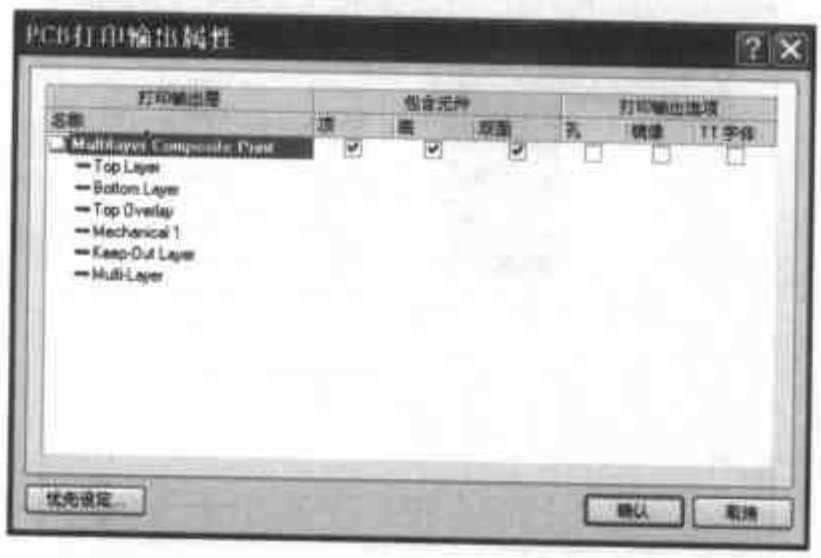


图 9-21　【PCB 打印输出属性】对话框

2. 打印输出属性

（1）双击 Multilayer Composite Print 前的页面图标，进入【打印输出属性】对话框，如图 9-22 所示。该对话框内【层次】列表中列出的层即为将要打印的层面，系统默认列出所有图元的层面。通过底部的编辑按钮对打印层面进行添加/删除操作。

（2）单击【打印输出属性】对话框中的 添加(A)... 按钮或 编辑(E)... 按钮，即弹出【层属性】对话框，如图 9-23 所示，在对话框中进行图层属性设置。在各个图元的选择框内，提供了 3 种类型的打印方案：【Full】全部、【Draft】草图和【Off】隐藏。【Full】即打印该类图元全部图形画面；【Draft】即只打印该类图元的外形轮廓；【Off】则隐藏该类图元，不打印。



图 9-22 【打印输出属性】对话框



图 9-23 【层属性】对话框

（3）设置好【层属性】和【打印输出属性】对话框的内容后，单击 确认 按钮，回到【PCB 打印输出属性】对话框。单击 优先设定... 按钮，进入【PCB 打印优先设定】对话框，如图 9-24 所示。在这里，用户可以分别设定黑白打印和彩色打印时各个图层的打印灰度和色彩。点击图层列表中各个图层的灰度条或彩色条，即可调整灰度和色彩。

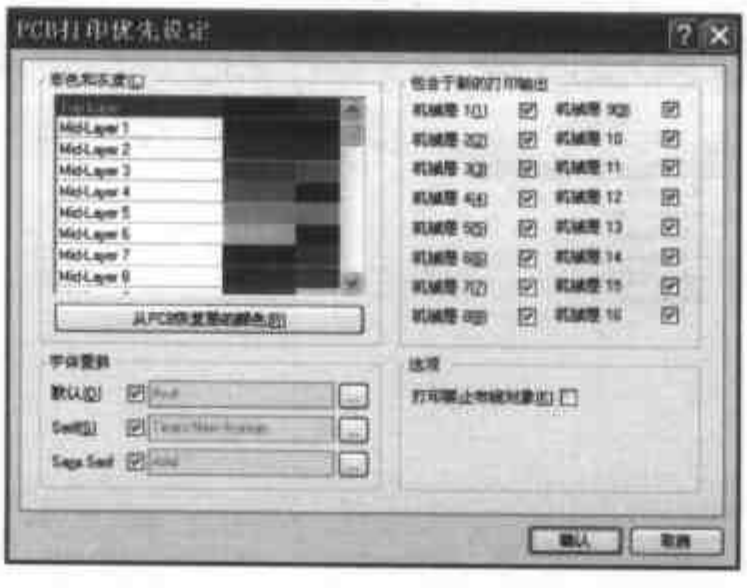


图 9-24 【PCB 打印优先设定】对话框

（4）设置好【PCB 打印优先设定】，PCB 打印的页面设定就完成了。单击 确认 按钮，回到 PCB 工作区画面。

3. 打印

单击工具栏上的 按钮（或按快捷键 Ctrl＋P）或者在主菜单中选择【文件】→【打印】命令，即可打印设置好的 PCB 文件。

9.4.2　打印报表文件

打印报表文件的操作更加简单些。进入各个报表文件后，同样先进行页面设定，且报表文件的【高级】属性设置也相对简单。【文本打印属性】对话框如图 9-25 所示。

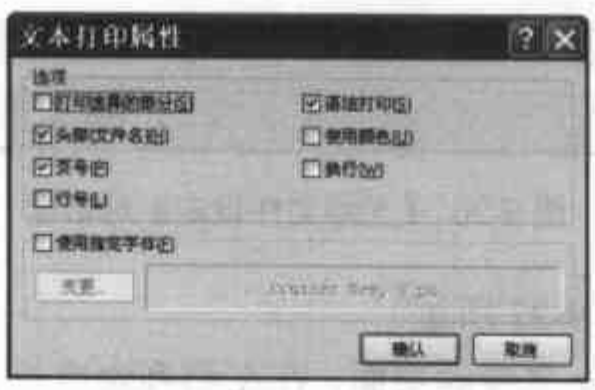


图 9-25　文本打印属性设置

在【使用指定字体】内，选中该选项时，即可单击 更改 按钮重新设置使用的字体和大小。设置好页面后，就可以进行预览和打印了。其操作与 PCB 文件打印相同，这里就不再赘述。

9.4.3　生成 Gerber 文件

Gerber 文件是一种符合 EIA 标准，用来把 PCB 图中的布线数据转换为胶片的光绘数据，可以被光绘图机处理的文件格式。PCB 生产厂商用这种文件来进行 PCB 制作。各种 PCB 设计软件都支持生成 Gerber 文件的功能，一般我们可以把 PCB 文件直接交给 PCB 生产厂商，厂商会将其转换成 Gerber 格式。而有经验的 PCB 设计者通常会将 PCB 文件按自己的要求生成 Gerber 文件，交给 PCB 厂商制作，确保 PCB 制作出来的效果符合个人定制的设计需要。

在 PCB 编辑器的主菜单中选择【文件】→【输出制造文件】→【Gerber Files】命令，系统弹出【光绘文件设定】对话框，如图 9-26 所示。

该对话框包含了如下设置页。

（1）【一般】设置页

用于指定在输出 Gerber 文件中使用的单位和格式。格式栏中 2:3，2:4，2:5 代表了文件中使用的不同数据精度，其中 2:3 表示数据含 2 位整数、3 位小数；相应的，另外两个分别表示数据中含有 4 位和 5 位小数。设计者根据自己在设计中用到的单位精度进行选择。

当然，精度越高，对 PCB 制造设备的要求也就越高。



图 9-26 【光绘文件设定】对话框

（2）【层】设置页（如图 9-27 所示）

用于设定需要生成 Gerber 文件的层面。在左侧列表内选择要生成 Gerber 文件的层面，如果要对某一层进行镜像，勾选相应的【镜像】选项；在右侧列表中选择要加载到各个 Gerber 层的机械层尺寸信息。【包含未连接中间层焊盘】项被选中时，则在 Gerber 中绘出未连接的中间层的焊盘。

（3）【钻孔制图】设置页（如图 9-28 所示）

该设置页内对钻孔统计图和钻孔导向图绘制的层对进行设置，并选择是否进行【镜像绘制】，选择采用的钻孔统计图标注符号的类型。



图 9-27 光绘文件图层设定



图 9-28 光绘文件钻孔制图设置

（4）【光圈】设置页（如图 9-29 所示）

该页用于设置生成 Gerber 文件时建立光圈的选项。系统默认选中【嵌入的光圈（RS274X）】选项，即生成 Gerber 文件时自动建立光圈。如果禁止该选项，则右侧的光圈表将可以使用，设计者可以自行加载合适的光圈表。



图 9-29　光绘文件光圈设置

【光圈】的设定决定了 Gerber 文件的不同格式，一般有两种：RS274D 和 RX274X，其主要区别在于：

- RS274D 包含 *XY* 坐标数据，但不包含 D 码文件，需要用户给出相应的 D 码文件。
- RS274X 包含 *XY* 坐标数据，也包含 D 码文件，不需要用户再给出 D 码文件。



D 码文件为 ASCII 文本格式文件，文件的内容包含了 D 码的尺寸、形状和曝光方式。建议用户选择使用 RS274X 方式，除非有特殊的要求。

（5）【高级】设置页（如图 9-30 所示）

该页设置与光绘胶片相关的各个选项。在该设置页中设置胶片尺寸及边框大小、零字符格式、光圈匹配容许误差、板层在胶片上的位置、制造文件的生成模式和绘图器类型等。

在【光绘文件设定】对话框中设置好各参数后，单击 确认 按钮，系统将按照设置自动生成各个图层的 Gerber 文件，并加入到【Projects】面板中该项目的生成（Generated）文件夹中。同时，系统启动 CAMtastic 编辑器，将所有生成的 Gerber 文件集成为“CAMtastic1.CAM”文件，并自动打开。在这里，可以进行 PCB 制作版图的校验、修正、编辑等工作。

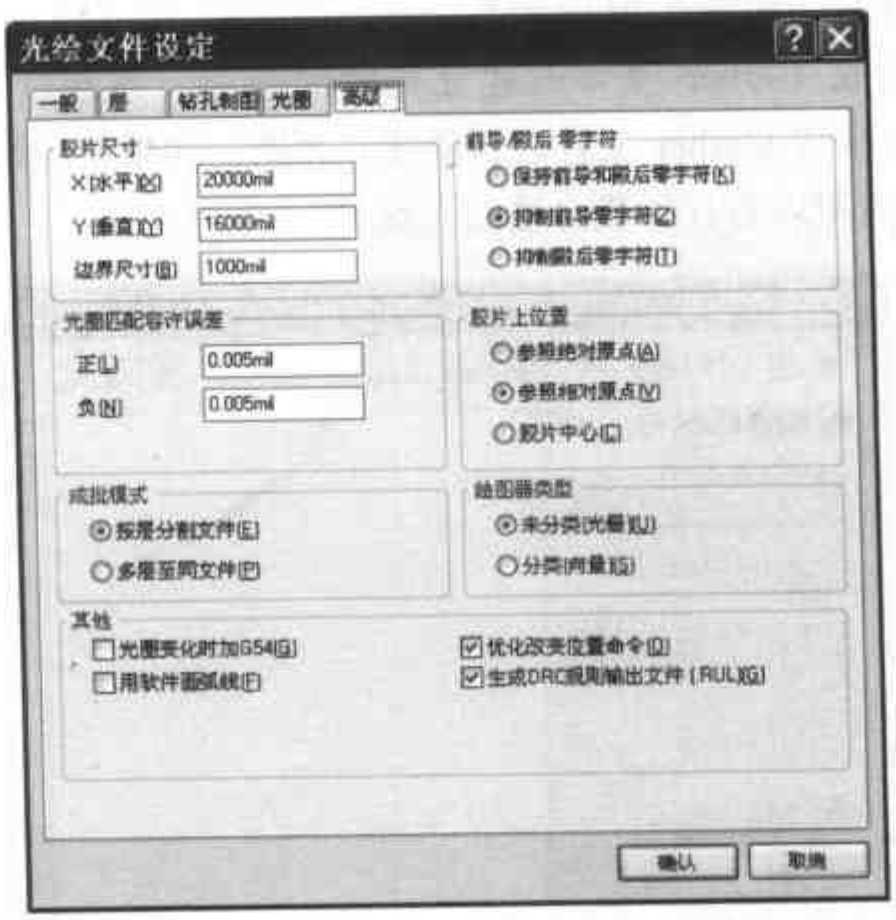


图 9-30　光绘文件高级设置

Protel DXP 2004 SP2 系统生成的针对不同 PCB 层生成的 Gerber 文件对应着不同的扩展名，如表 9-1 所示。

表 9-1　Gerber 文件的扩展名

PCB 层面	Gerber 文件扩展名	PCB 层面	Gerber 文件扩展名
Top Overlay	.GTO	Top Paste Mask	.GTP
Bottom Overlay	.GBO	Bottom Paste Mask	.GBP
Top Layer	.GTL	Drill Drawing	.GDD
Bottom Layer	.GBL	Drill Drawing Top to Mid1,Mid2 to Mid3 etc.	.GD1, .GD2 etc.
Mid Layer1, 2 etc.	.G1, .G2 etc.	Drill Guide	.GDG
PowerPlane1, 2 etc.	.GP1, .GP2 etc.	Drill Guide Top to Mid1,Mid2 to Mid3 etc.	.GG1, .GG2 etc.
Mechanical Layer1,2 etc.	.GM1, .GM2 etc.	Pad Master Top	.GPT
Top Solder Mask	.GTS	Pad Master Bottom	.GPB
Bottom Solder Mask	.GBS	Keep-out Layer	.GKO

9.5　综合实例——DRC 检查和违规项修改

设计要求

对完成布线的 PCB 设计文件 My PCB1-1.PCBDOC 进行设计规则检查，如图 9-31 所示，并利用 DXP 提供的错误定位和交叉探测功能，修改 PCB 图和相应的原理图。

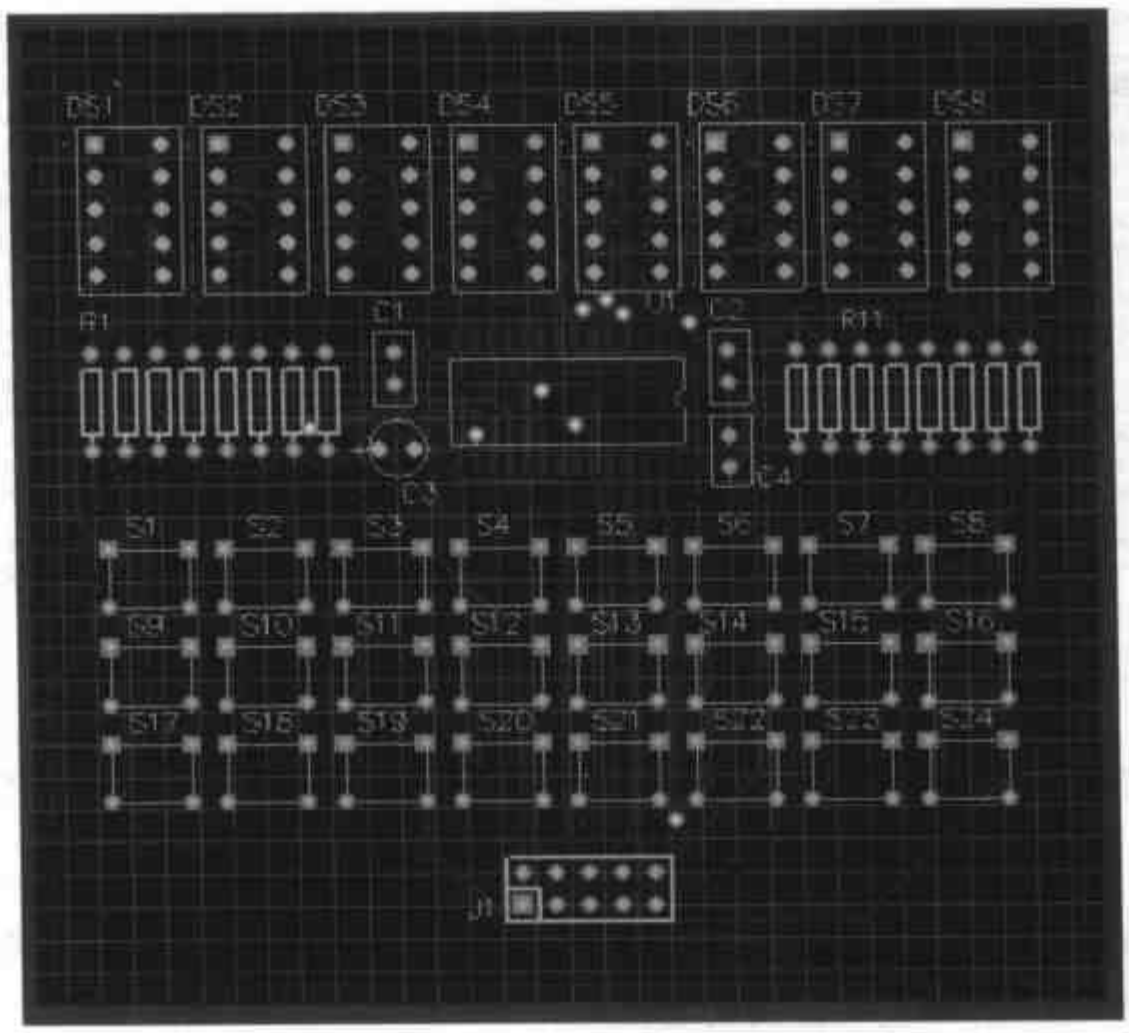


图 9-31　布线完毕的 PCB 文件视图

设计思路

（1）合理配置批处理 DRC 的检查规则，运行批处理 DRC。

（2）利用错误定位功能，找到 PCB 图中的违规对象。

（3）利用交叉探测功能，找到对应原理图中的元件，检查原理图设计是否有误。

（4）综合运用以上操作，编辑修改 PCB 图。

设计步骤

1　打开 PCB 文件 My PCB1-1.PCBDOC，在主菜单中选择【工具】→【设计规则检测】命令。

2　在弹出的【设计规则检查器】对话框内，在【Report Options】设置页内，确保【建立违规】一项被选中。

3　点击左侧列表中【Rules To Check】一项，配置检查规则。在规则列表中，将部分【批处理】选项被禁止的规则选中，允许其进行该规则检查。注意选择项必须包括：Clearance、Width、Short-Circuit、Un-Routed Net、Component Clearance 等项，其他项使用系统默认设置即可。

4　单击 运行设计规则检查(R)... 按钮，运行批处理 DRC。

5　系统执行批处理 DRC，系统检查到的违规项在【Messages】信息框内显示出来，如图 9-32 所示。

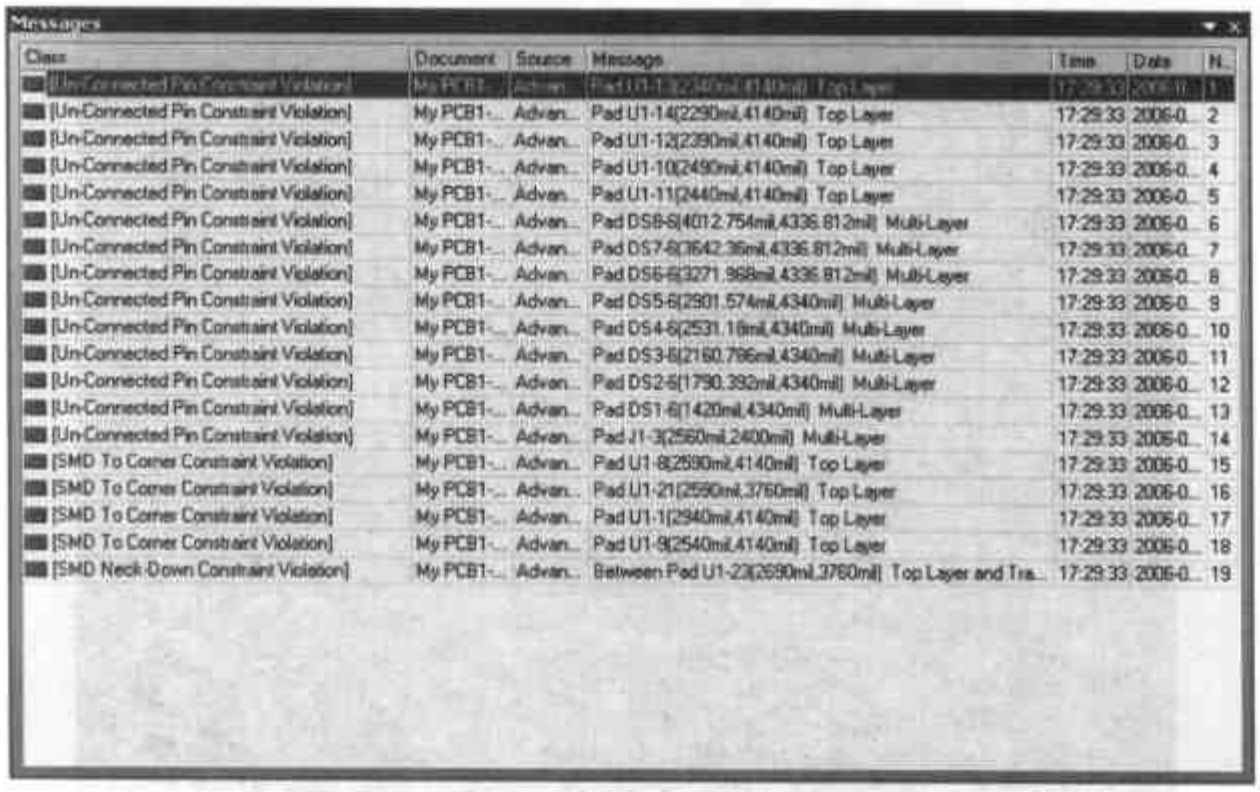


图 9-32　批处理 DRC 检查结果

6　单击 PCB 文件标签，置为当前文件。将【Messages】信息框拖动到 PCB 编辑器的右边缘，使其加入到 PCB 编辑器的右边框内。

7　单击右边框上的【Messages】，弹出【Messages】信息框，点击右上角的钉子符号，使其变成 状态。为便于编辑，将编辑器左侧的系列面板改成浮动状态，使其不用时隐藏。系统界面如图 9-33 所示。

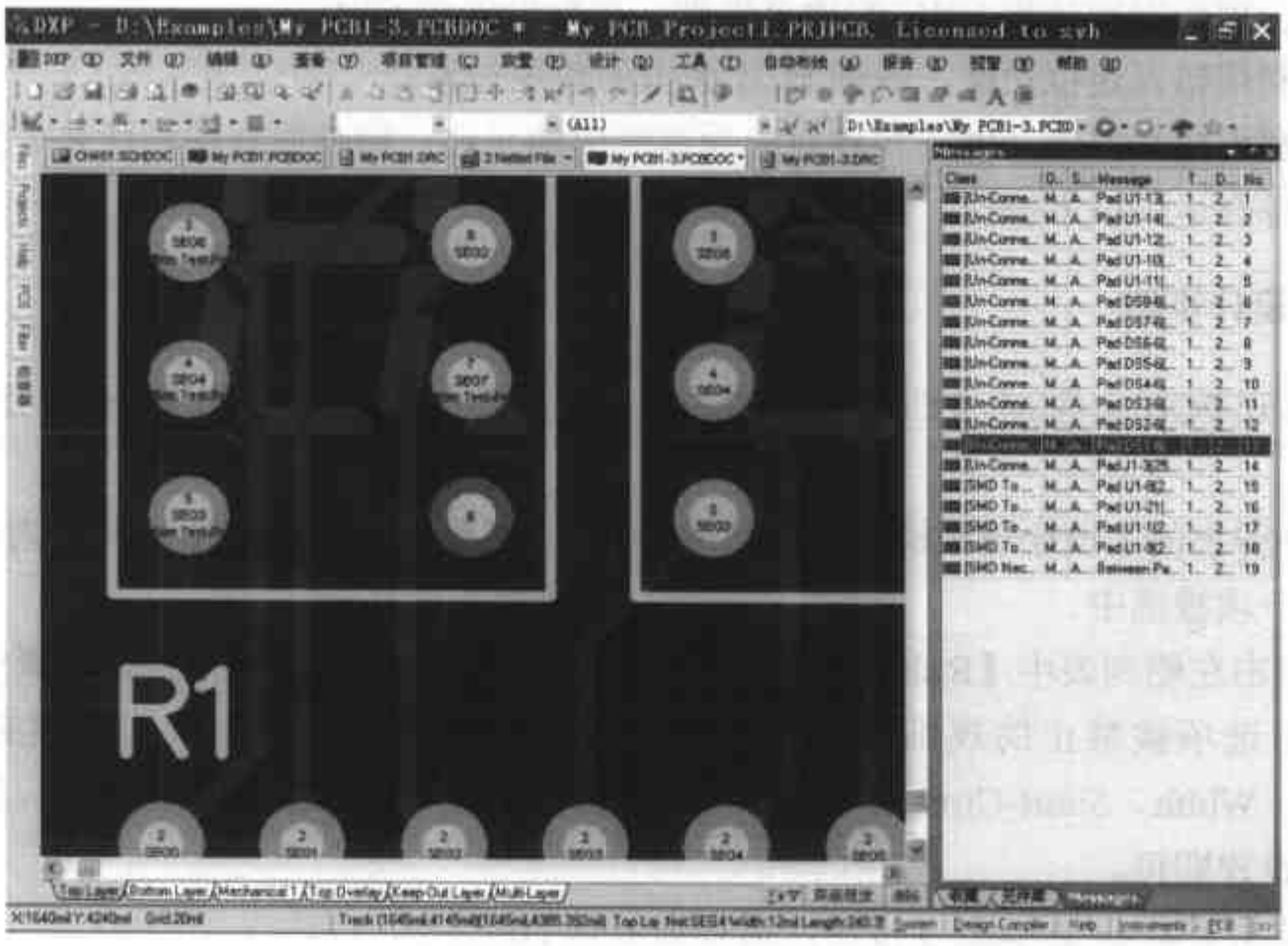


图 9-33　利用【Messages】信息框进行错误定位

8　双击【Messages】面板中的违规项，则编辑器视图自动跳转到该违规图元的位置。

如图 9-33 所示。该图元为引脚无连接造成的违规，下面检查它与原理图是否一致及其正确性。

9 关闭系统内其他无关文件，使原理图与 PCB 图标签相邻。

10 在 PCB 编辑器的主菜单中选择【工具】→【交叉探测】命令。将十字光标移到图 9-33 中所示的焊盘上，按住 Ctrl 键，同时点击鼠标。

11 系统跳到原理图编辑器内，并将对应的图元高亮显示，原理图其他区域被屏蔽。如图 9-34 所示。确认该图元正确无误后，回到 PCB 编辑器继续检查其他违规项。

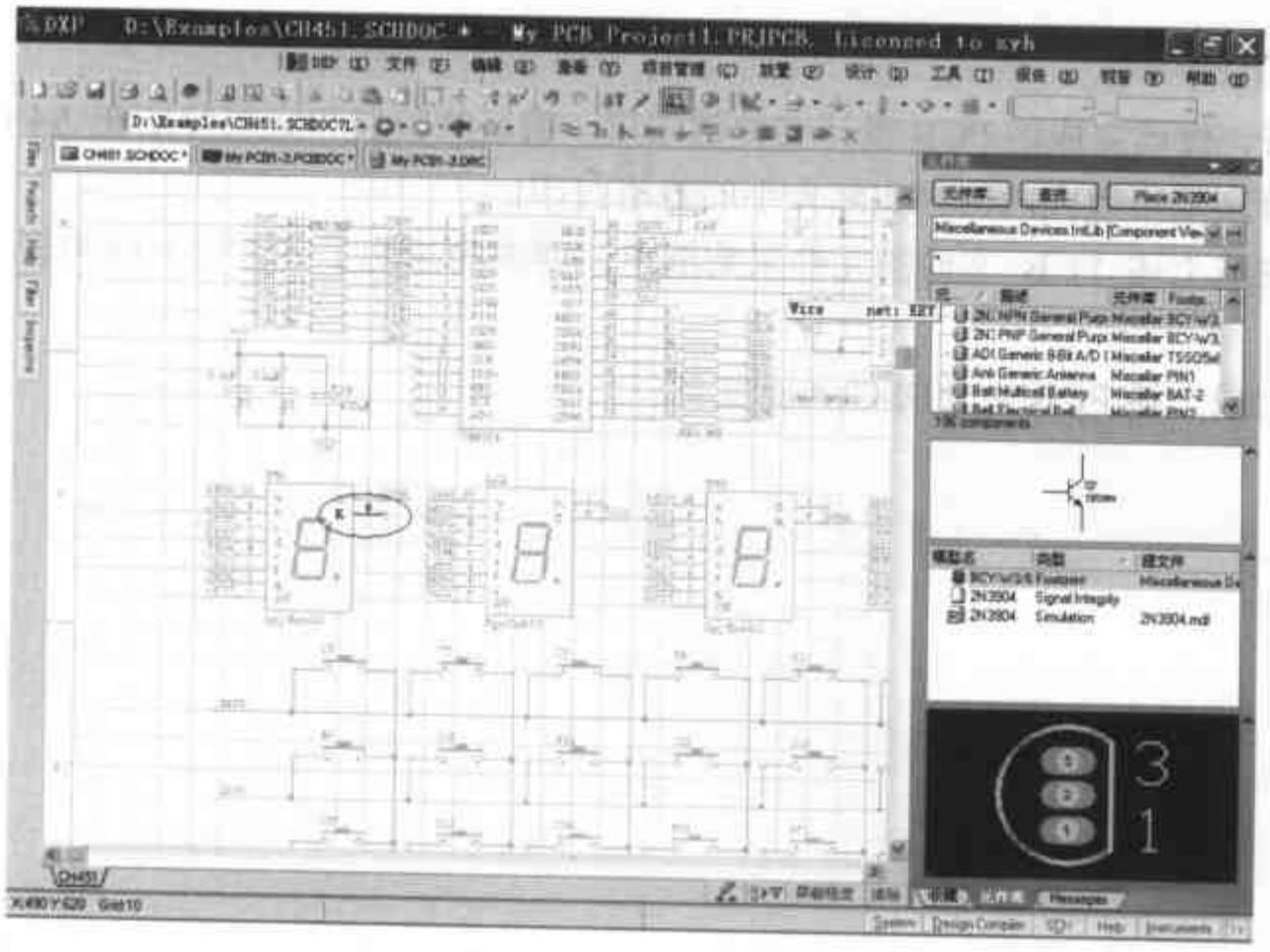


图 9-34　交叉探测违规项

12 依此类推，检查所有的违规项，将有布线错误的对象在 PCB 文件内进行修改。对于设计方面的警告，到原理图内确认该项的正确性。对于原理图内的错误，可以一并修改，也可以在 PCB 文件修改完毕后，使用更新原理图命令一次性将所作修改映射到原理图中。

这样我们就实现了 PCB 文件的 DRC 检查和违规项修改的综合应用了。相信读者在这个实例操作中，也体会到了在 Protel DXP 2004 SP2 系统中进行 PCB 文件编辑的便利性。

9.6　本章小结

本章我们介绍了在 PCB 设计完成后各种类型文档的输出和生成。DRC 是 PCB 设计正确性的保障，用户应灵活掌握其应用方法。对于文档打印和输出，我们介绍了常用的几种格式文件的操作方法。还有一些输出制作文件和装配输出文件未作介绍，读者可在应用中根据实际需要学习、选用。

第10章 DSP系统综合电路设计实例

内容提要

- 设计DSP语音数据采集系统。
- 创建系统所需的库文件。
- 完成系统原理图的层次绘制。
- 编译原理图生成网络表。
- 绘制PCB印制板图以及设计输出。

数字信号处理（Digital Signal Processing，简称DSP）是一门涉及许多学科而又广泛应用于许多领域的新兴学科。近年来，随着计算机和网络技术的日益普及，DSP技术得到了迅速发展，尤其是在图像处理、模式识别、自动控制、通信技术、语音处理，医疗仪器、仪器仪表等方面，DSP技术得到极为广泛的应用。

数字信号理论是在众多学科理论基础上发展起来的，与网络理论、信号与系统、通信理论、人工智能、模式识别等都密切相关。它可以利用计算机和专用处理设备，将自然界中的模拟连续信号进行抽样、量化、转换成数字信号，从而进行滤波、估值、压缩、识别等处理。由于这些处理技术要求实时快速，一般的个人计算机远远不能满足，DSP处理器就是在这种情况下应运而生的。数字信号处理器DSP是一种特殊结构的微处理器，其特点就是算术运算速度极快，以数字计算的方法对信号进行处理，具有处理速度快、灵活、精确、抗干扰能力强、体积小及可靠性高等优点，满足了对信号快速、精确、实时处理及控制的要求，DSP处理器的强大功能，超常速度，迅速得到了广泛应用，反过来对DSP理论的发展又起到了极大的推动作用。

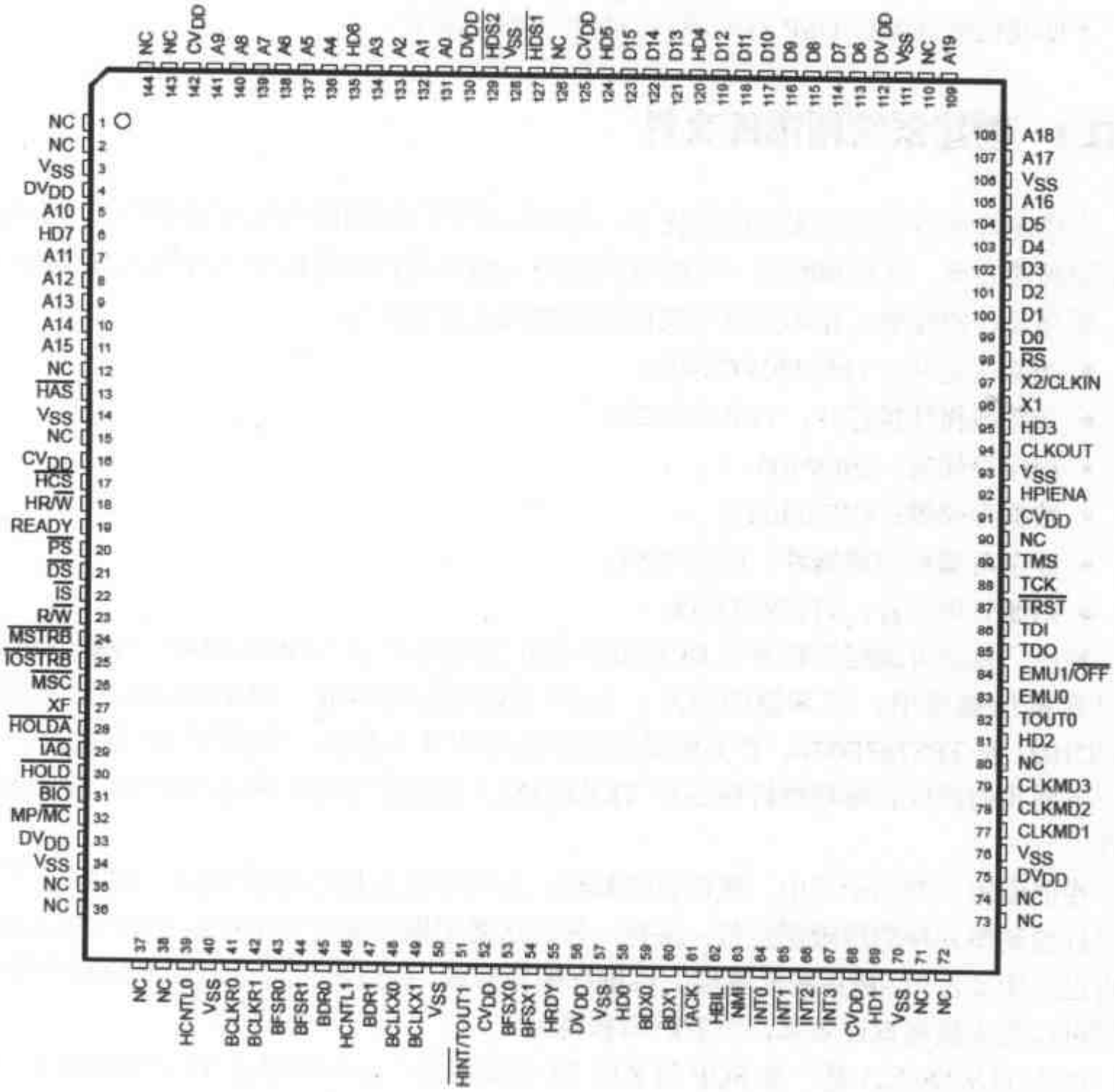


图 10-2　PQFP 封装形式

10.2.3　系统组成框图

系统的组成框图如图 10-3 所示。

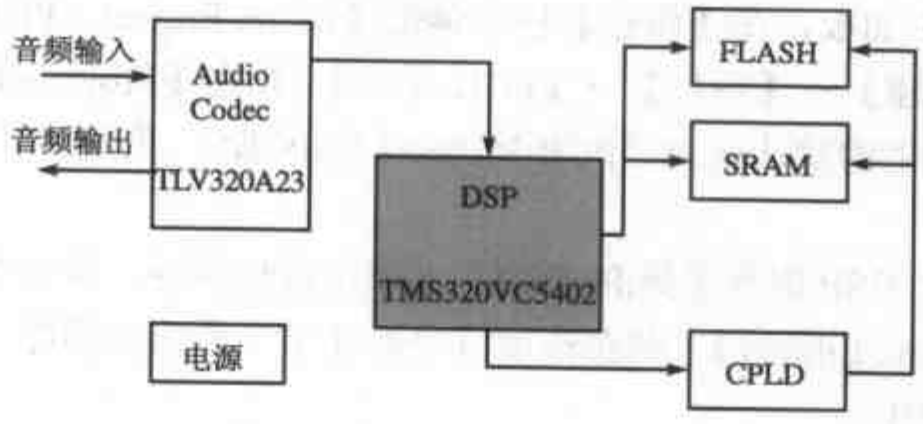


图 10-3　系统组成框图

“Sheet1.SchDoc”。

我们创建该原理图文件的目的，是为了借助于原理图编辑环境，完成库元件的复制，如图 10-4 所示。

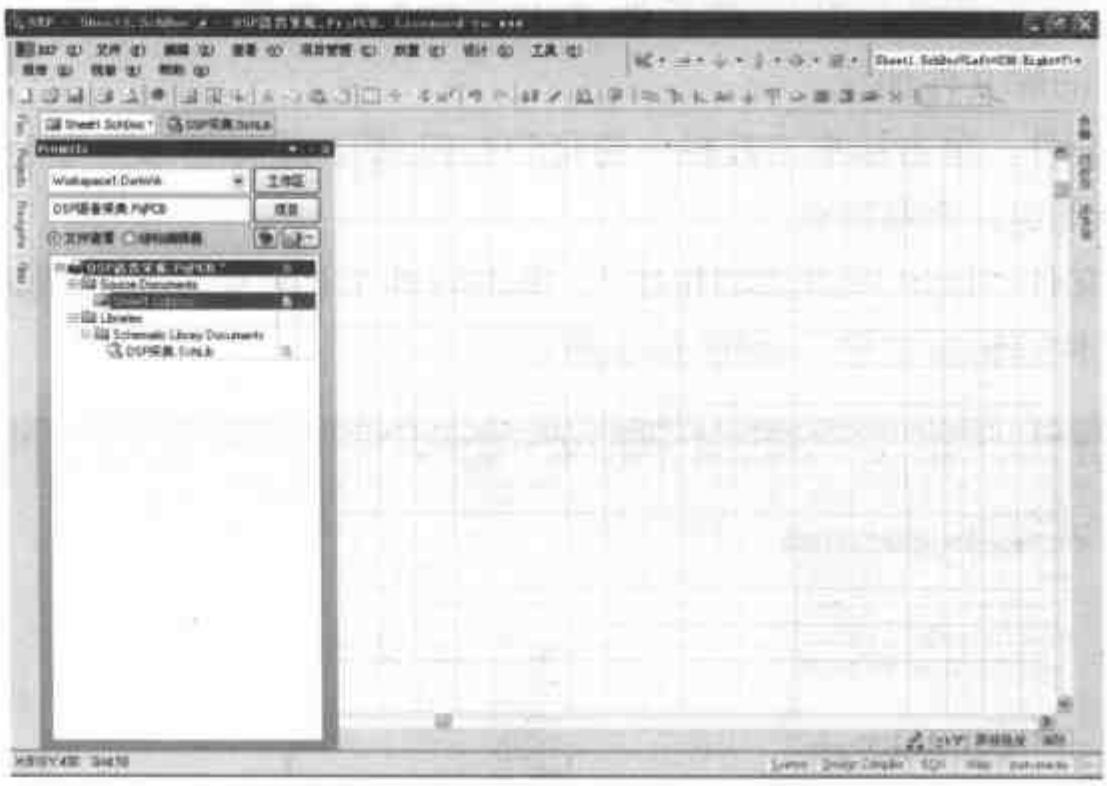


图 10-4　创建项目及库文件

查找类似元件

1 在原理图编辑环境中，单击元件库面板上的 查找... 按钮，则系统弹出元件库查找对话框。

2 在该对话框的【元件库查找】栏内输入“28”，设置查找类型为“Protel Footprints”，查找范围为“路径中的库”，路径为系统所提供的默认路径：“C:\PROGRAM FILES\ALTIUM2004 SP2\Library\”，如图 10-5 所示。



图 10-5　查找封装为 28 脚的类似元件

3 单击 查找(S) 按钮后，系统开始查找。

经过查找，我们发现“TI Memory EEPROM.IntLib”库中的元件 TMS29F256N 与我们要绘制的元件 TLV320A23 具有类似的形式，可以将该元件复制到库文件“DSP 采

集.SCHLIB”中。

复制库元件并编辑

1 单击 Place TMS29F256N 按钮，将元件 TMS29F256N 放置在原理图“Sheet1.SchDoc”中，同时将所在的库文件加载。

2 选中该元件，单击标准工具栏中的复制按钮，此时光标变为十字形，移动到元件上，单击鼠标确定一个基准点。

3 打开库文件“DSP 采集.SCHLIB”，单击标准工具栏中的粘贴按钮，将复制的元件粘贴在库文件编辑窗口中，如图 10-6 所示。

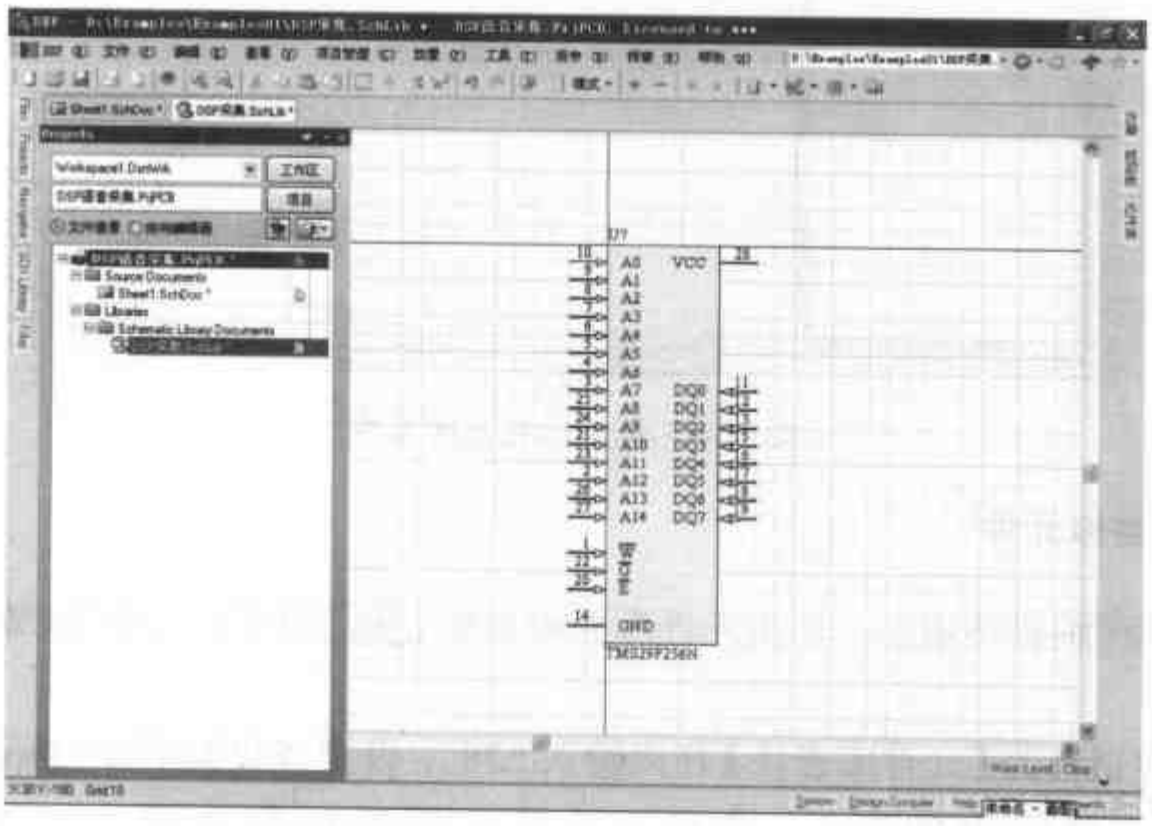


图 10-6 粘贴库元件

4 双击该元件，在弹出的库元件属性对话框中，进行标识符、注释等信息的设置，如图 10-7 所示。



图 10-7 修改元件信息

其中，该芯片的封装形式在现有的封装库中并不存在，后面绘制 PCB 印制板时，会进行制作。

5 单击 编辑引脚(I)... 按钮，弹出相应的元件引脚编辑器，根据下载的元件 TLV320A23 引脚信息，进行引脚编辑，如图 10-8 所示。

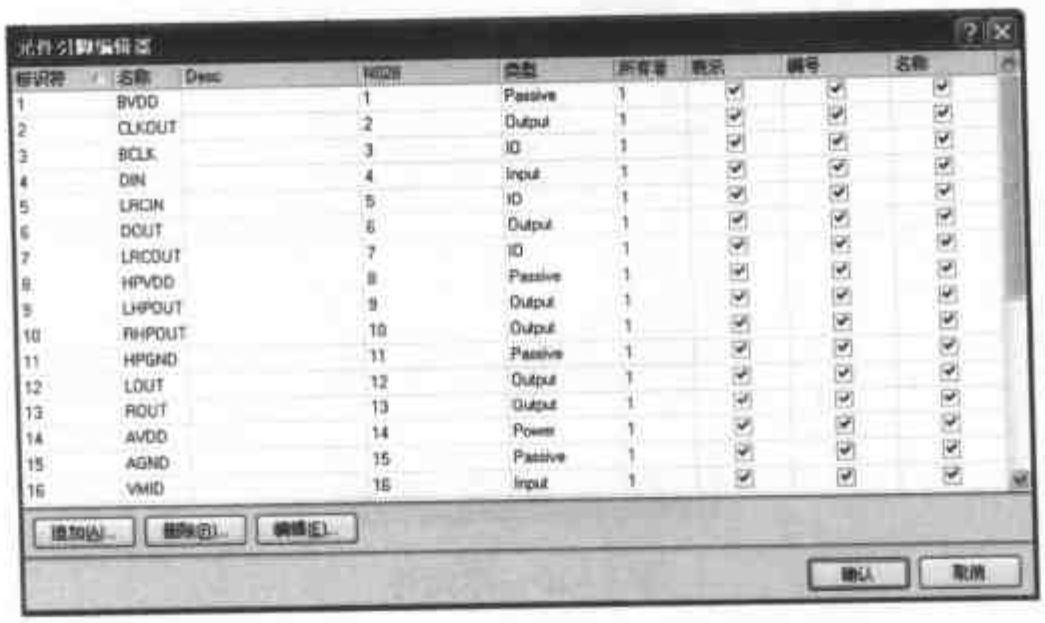


图 10-8　编辑库元件引脚

6 调整元件的形状及大小，最后结果如图 10-9 所示。

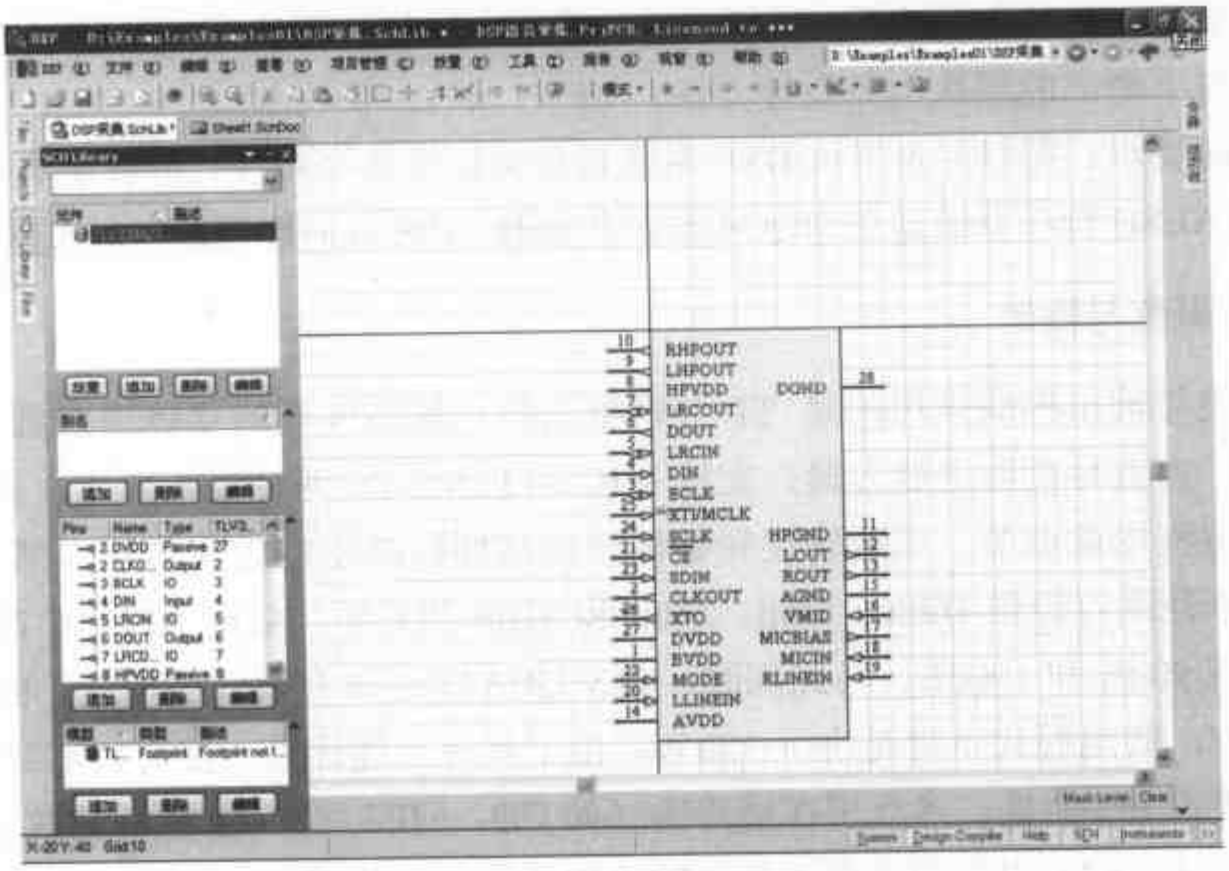


图 10-9　元件 TLV320A23 的原理图符号



为了进一步确定上述编辑过程是否正确，我们可以执行菜单命令【报告】→【元件规则检查】，根据检查结果，可以知道新设计的元件 TLV320A23 的电气性能是正确的。

按照同样的操作或者使用自行绘制的方法，完成其他芯片原理图符号的设计，并存放

在库文件“DSP 采集.SCHLIB”中，打开【SCH Library】面板即可看到，如图 10-10 所示。



图 10-10　库元件

10.4　绘制 DSP 采集系统原理图

完成了所需元件的创建之后，我们就可以进行电路原理图的具体绘制了。在本系统中，我们将采用自下而上的层次电路设计方法。

根据功能要求，我们首先将该 DSP 系统划分为如下几个模块：语音采集与输出、语音 DSP 处理、FALSH 程序存储器及 SRAM 数据存储器、CPLD 时序逻辑控制电路及电源模块。

1．语音采集与输出

语音采集与输出模块采用的是 TI 公司推出的一款高性能的立体声音频 Codec 芯片 TLV320A23，内置耳机输出放大器，支持 MIC 和 LINE IN 两种输入方式，且对输入和输出都具有可编程增益调节，模数转换和数模转换部件被高度集成在芯片内部，可以在 8k 到 96k 的频率范围内提供 16bit、20bit、24bit 和 32bit 的采样，ADC 和 DAC 的输出信噪比分别可以达到 90dB 和 100dB。与此同时，TLV320A23 还具有很低的能耗，回放模式下功率仅为 23mW，省电模式下更是小于 15μW。由于具有上述优点，使得 AIC23 是一款非常理想的音频模拟 I/O 器件，多应用在随声听（如 CD，MP3 等）、录音机等数字音频领域。

采用 TLV320A23 组成的语音采集与输出模块不仅采样率高，而且外围电路简单，性价比较高。

2．语音 DSP 处理

该模块是整个系统的核心模块，系统程序就是在 DSP 上运行的。采用 TI 公司的 TMS320VC5402，系统上电时，该 DSP 芯片通过自身片上 ROM 的自举加载程序，把放在外部 FLASH 中的程序自动加载到片上 16KB 的 RAM 中，然后，从 RAM 中运行程序。

2 在项目“DSP 语音采集.PrjPCB”上单击鼠标右键，执行命令【追加新文件到项目中】→【Schematic】，在该项目中新建 5 个电路原理图文件，并完成图纸相关参数的设置，分别用于绘制 5 个子原理图。

其中：“Audio.SchDoc”用来绘制语音采集与输出模块；“Power.SchDoc”用来绘制电源模块；“DSP.SchDoc”用来绘制语音的 DSP 处理模块；“Memory.SchDoc”用来绘制 FALSH 程序存储器及 SRAM 数据存储器模块；“CPLD.SchDoc”用来绘制 CPLD 时序逻辑控制电路模块，如图 10-11 所示。



图 10-11　新建 5 个原理图文件

参看前面第 4 章中所讲述的子原理图绘制方法，分别在新建的各个子原理图中，完成各电路功能模块的绘制。

1．子原理图“Audio.SchDoc”（如图 10-12 所示）

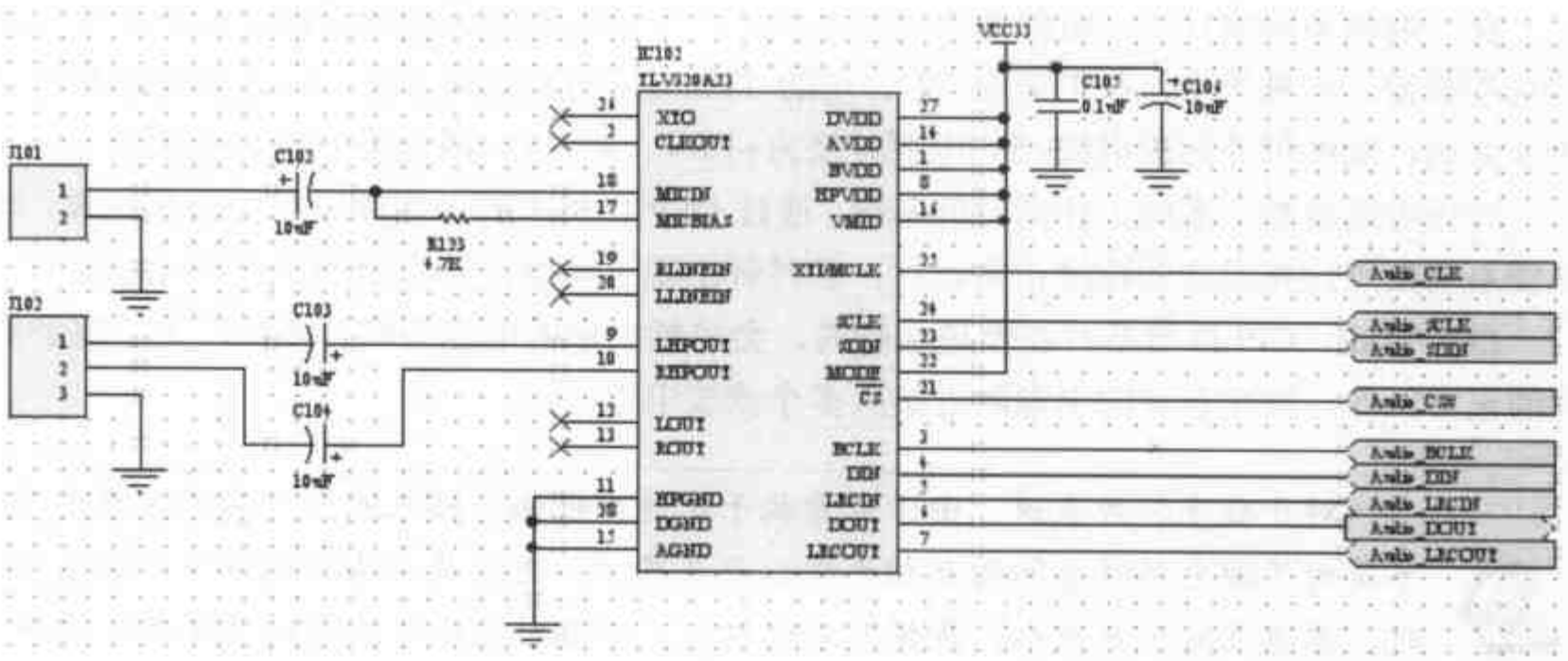


图 10-12　子原理图“Audio.SchDoc”

该模块中对应的端口较多，如图 10-12 所示，其中：

- Audio_CLK：外部时钟输入端口，由时钟电路提供；

由于系统在上电后将一直处于工作状态，因此电源芯片的使能端口在这里应恒接地电平，始终保持有效的状态。在图 10-13 中，TPS767D318 芯片的 4、10 引脚是恒接地的。

该电源芯片提供了两个复位端口 RESET：22 引脚与 28 引脚。这里，28 引脚没有使用，处于悬空状态；22 引脚则用于对整个系统进行重新复位，运行时将作为 DSP 的一个 I/O 地址，对应的输出端口为“DSP_RESET#”。

另外，在本系统中使用了三种电源：+5V、+3.3V、+1.8V，为了加以区分，我们在相应的网络标签上加上了电压值，如图 10-13 中的“VCC33”、“VCC18”。

（2）时钟电路

为了满足芯片的需要，该时钟电路使用了一个频率为 18.432MHz 的有源晶振，分别为 DSP、CPLD 及音频数模转换芯片 TLV320A23 提供时钟信号，对应的 3 个输出端口为“DSP_CLK”、“CPLD_CLK”、“Audio_CLK”。

由于要为 3 个芯片提供时钟信号，为避免驱动能力不够所造成的畸变现象，在这里我们将晶振所产生的时钟信号引入到一个缓冲驱动器（QNPN）中，得到驱动后的 3 个同相时钟信号，分别引入不同的芯片中，确保了时钟信号的准确性。

（3）滤波电容电路

在这里，采用了若干个 0.1μF 的无极性电容作为 DSP、CPLD 芯片上相关引脚的滤波电容。

3. 子原理图“DSP.SchDoc”（如图 10-14 所示）

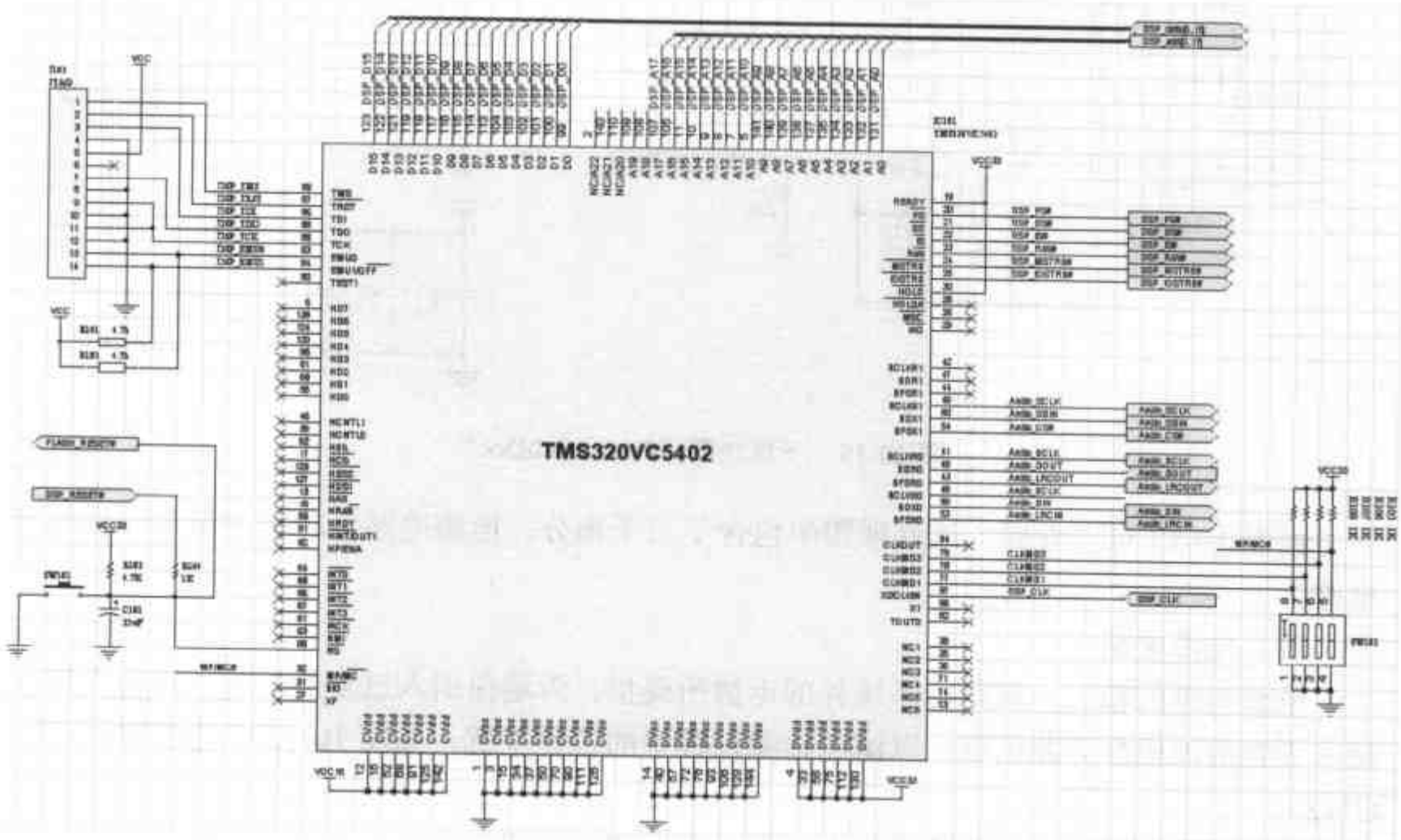


图 10-14　子原理图“DSP.SchDoc”

为输出控制引脚（低电平有效），WE 为写入控制引脚（低电平有效），均由 CPLD 提供，对应的 3 个端口分别为“FLASH_CE#”、“FLASH_OE#”、“FLASH_WE#”。

同样，在外扩的 SRAM 数据存储器 CY7C1021 中，CE 为片选控制引脚（低电平有效），OE 为输出控制引脚（低电平有效），WE 为写入控制引脚（低电平有效），这些信号也是由 CPLD 提供，对应的 3 个端口为：“RAM_CE#”、“RAM_OE#”、“RAM_WE#”。

RESET 为复位引脚（低电平有效），由 DSP 提供，对应的端口为“FLASH_RESET#”。

5. 子原理图“CPLD.SchDoc”（如图 10-16 所示）

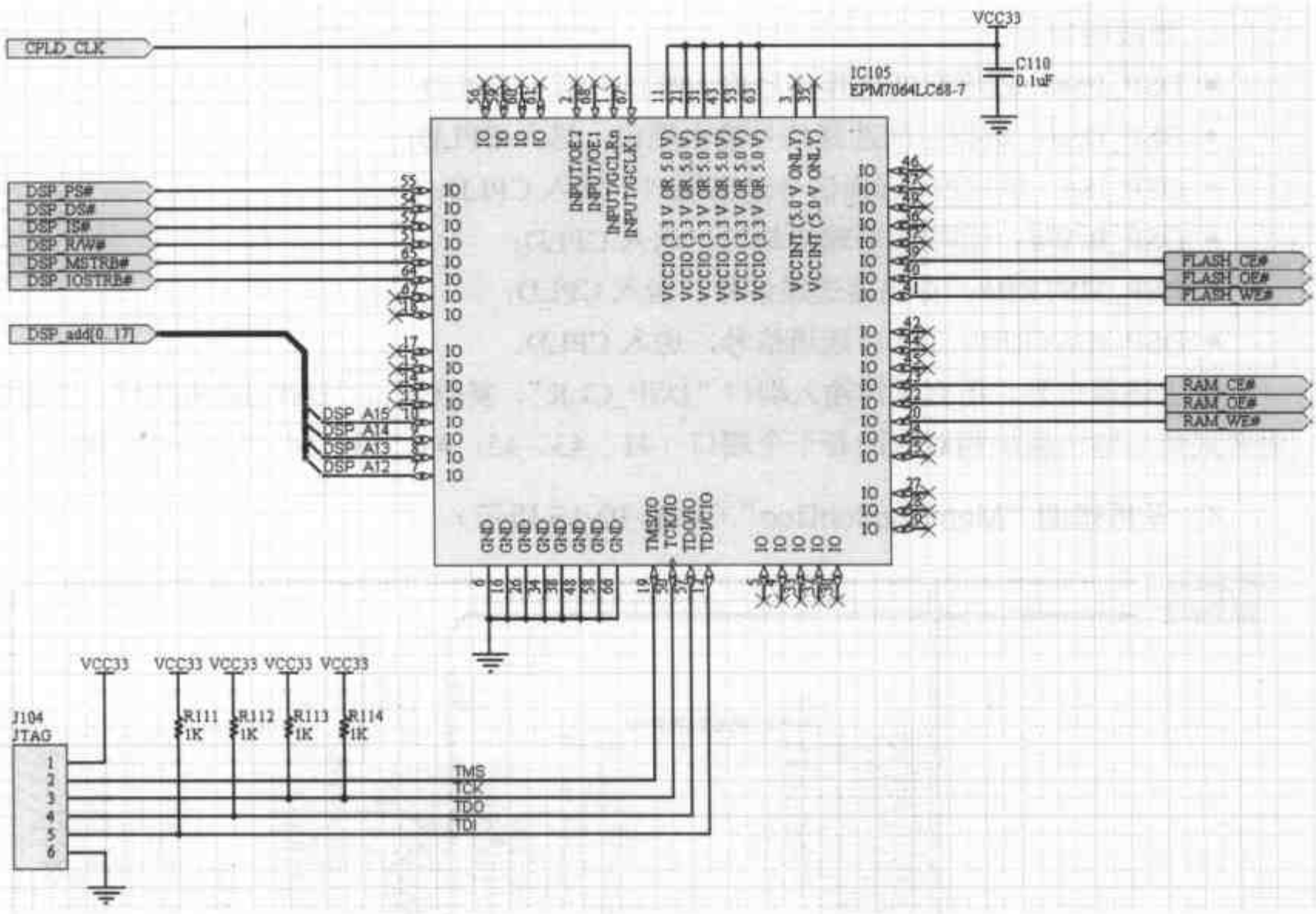


图 10-16　子原理图“CPLD.SchDoc”

可编程逻辑器件 CPLD 的 JTAG 口是一个程序下载端口，可以把计算机上编写的描述数字电路的程序加载到该器件中，上电后就根据下载的程序实现特定的数字电路功能，其接法也是固定的，用户可参看相关的数据手册。

在这里，DSP 的控制信号、外部地址线及时钟信号都引入了 EPM7064 中，对应的输入端口如图 10-16 左侧所示。

另外，外扩程序存储器及数据存储器的译码信号是由 EPM7064 提供，对应的输出端口如图 10-16 右侧所示。

10.4.2　绘制系统的顶层原理图

按照自下而上的层次电路设计流程，在绘制完成了各模块的子原理图后，我们就可以进行顶层原理图的绘制了。

1 在项目“DSP 语音采集.PrjPCB”中再次追加一个新的原理图文件“Top.SchDoc”，以便进行顶层原理图的绘制。

2 打开原理图文件“Top. SchDoc”，执行菜单命令【设计】→【根据图纸建立图纸符号】，则会弹出如图 10-17 所示的选择文件放置对话框。

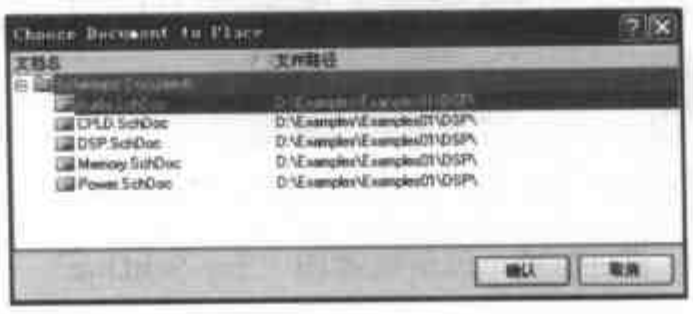


图 10-17　选择放置文件

3 我们首先选择生成和语音采集与输出模块对应的图纸符号，在对话框中选中子原理图文件“Audio.SchDoc”，单击 确认 按钮关闭对话框，在弹出的图纸入口方向确认提示框中单击 No 按钮。

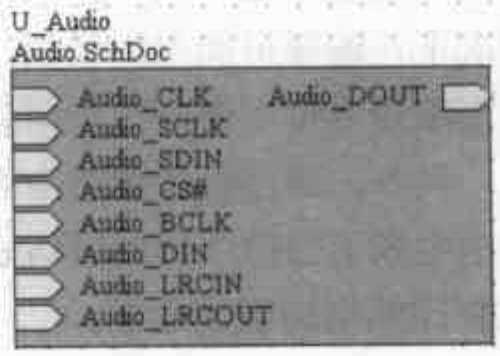


图 10-18　建立的图纸符号

4 选择适当位置，单击鼠标左键，将编辑窗口中出现的图纸符号放置在顶层原理图中，如图 10-18 所示。

5 按照同样的操作，由其余的 4 个子原理图文件“CPLD.SchDoc”、“DSP.SchDoc”、“Memory.SchDoc”、“Power.SchDoc”，在顶层原理图中分别建立 4 个图纸符号“U_CPLD”、“U_DSP”、“U_Memory”、“U_Power”，如图 10-19 所示。

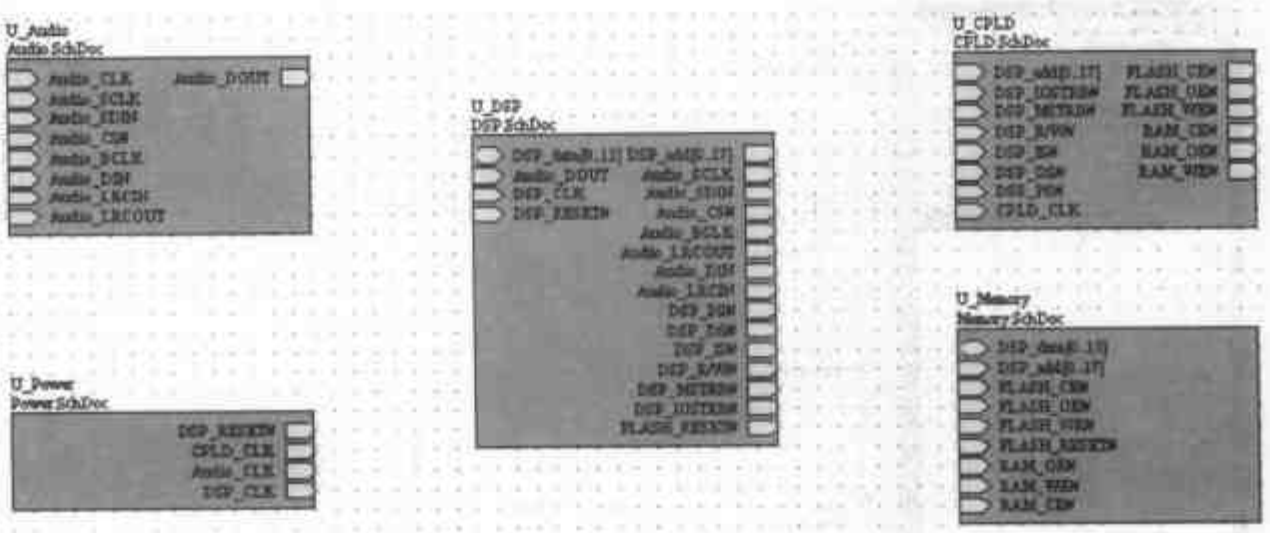


图 10-19　由子原理图建立的图纸符号

6 调整图纸符号及图纸入口的位置，并进行对应的连接，最后完成的顶层原理图

“Top. SchDoc”如图 10-20 所示。

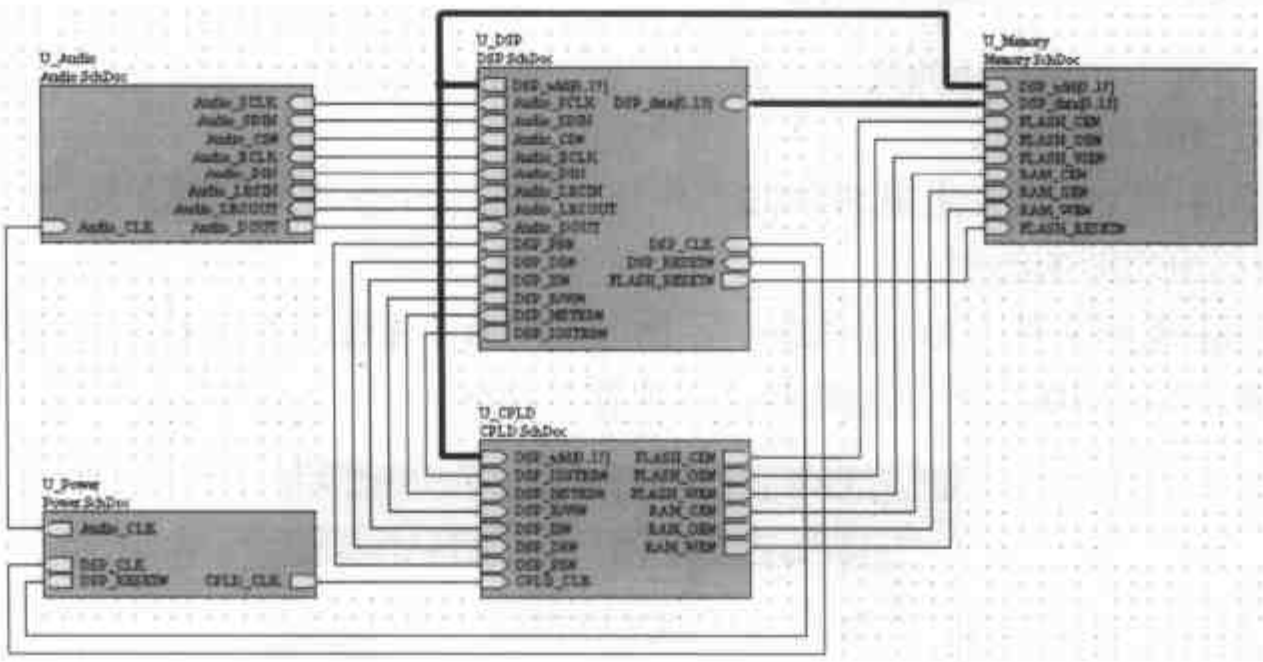


图 10-20　顶层原理图“Top.SchDoc”

这样，DSP 语音采集系统的电路原理图就绘制完成了。为了确保原理图的正确无误，我们可以通过执行菜单命令:【项目管理】→【Compile PCB Project DSP 语音采集.PrjPCB】，来对当前项目进行编译，具体检测过程在前面章节中已有详细介绍，在此不再赘述。一般情况下，编译可能出现错误，根据【Message】信息框中的警告和错误提示，修改原理图，直至编译通过，部分警告信息可以忽略。

另外，通过执行菜单命令:【设计】→【设计项目的网络表】→【Protel】，DXP 系统自动生成了当前项目的网络表文件“DSP 语音采集.NET”，如图 10-21 所示，便于下一步 PCB 印制电路板的绘制。



图 10-21　创建项目网络表文件

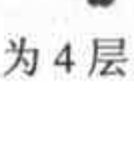
10.5　设计 DSP 系统 PCB 印制板图

在对设计的原理图进行编译和生成网络表后，我们就可以进行 PCB 板的设计工作了。一般情况下，PCB 板的形状是与未来产品工业设计结构相关的，在试验板阶段，可以简单地将 PCB 板制作成正方形。

设计 PCB 文件

1 打开项目“DSP 语音采集.prjPCB”，执行命令：【追加新文件到项目中】→【PCB】，创建一个新的 PCB 文件，将其另存为“DSP.pcbdoc”。

2 执行【设计】→【PCB 板形状】→【重定义 PCB 板形状】命令，设置 PCB 板子形状。在这里，我们将 PCB 板形状重新定义为相应大小的正方形，如图 10-22 所示。



上面提到的步骤仅仅是参考，用户也可以根据自己的喜好直接创建或加入一个 PCB 板项目。在实际应用中，往往根据具体需要采用不同的设计路径。

设置好 PCB 板形状后，画出机械层和禁止布线层边界。并根据实际需要，对即将进行设计的 PCB 板子进行层数的设置。



图 10-22　设置 PCB 板子形状

3 执行菜单命令：【设计】→【层堆栈管理器】，打开图层堆栈管理器，设置 PCB 板为 4 层，追加了 2 层“内电层”，如图 10-23 所示。

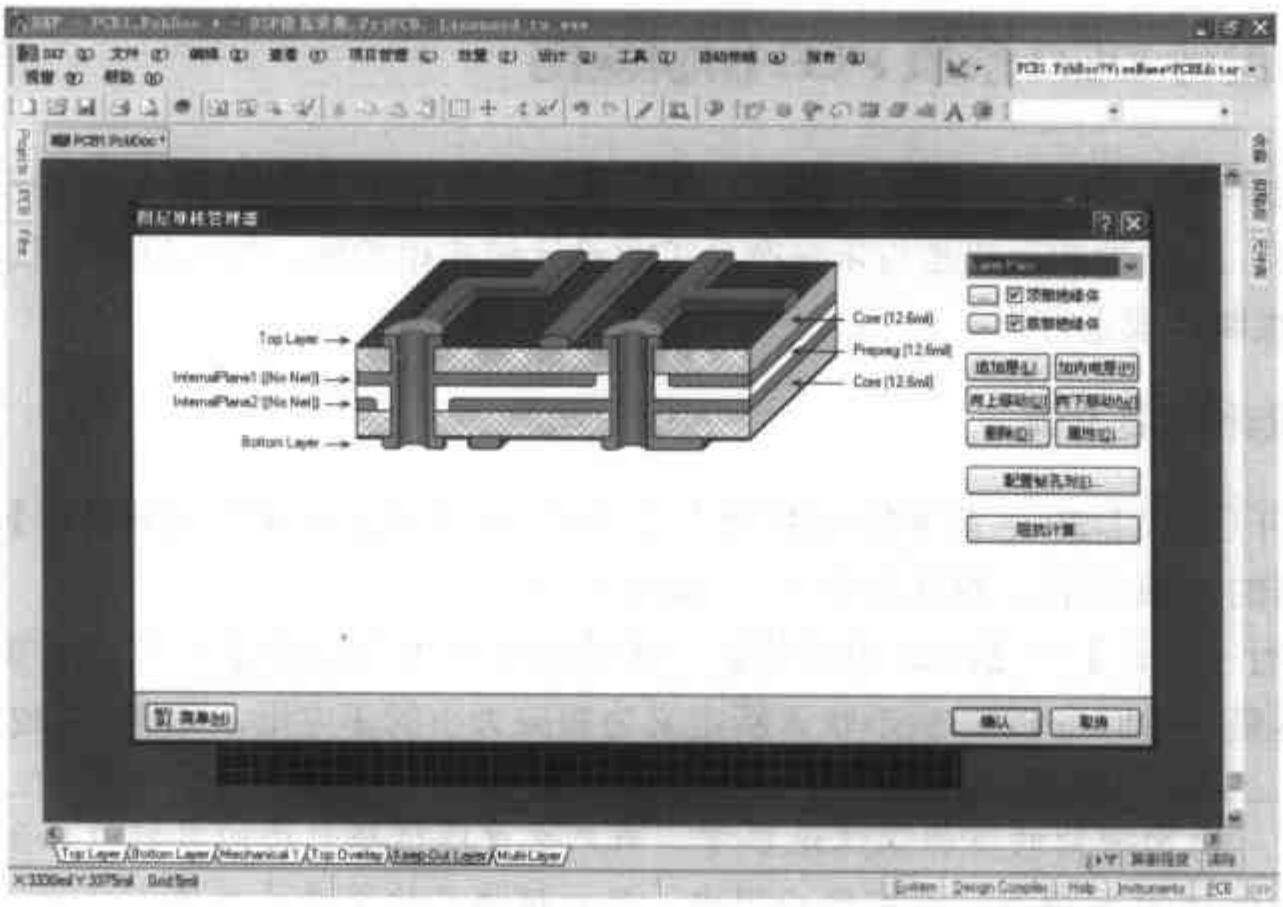


图 10-23　定义 PCB 板层

Protel DXP 2004 对 Room 空间的功能进行了加强，使用 Room 空间管理，能够在 PCB 设计过程中对整个 PCB 板元器件的管理得到加强。

4　根据 PCB 板的大小设置 Room 空间，设置 Room 空间后的 PCB 板如图 10-24 所示。

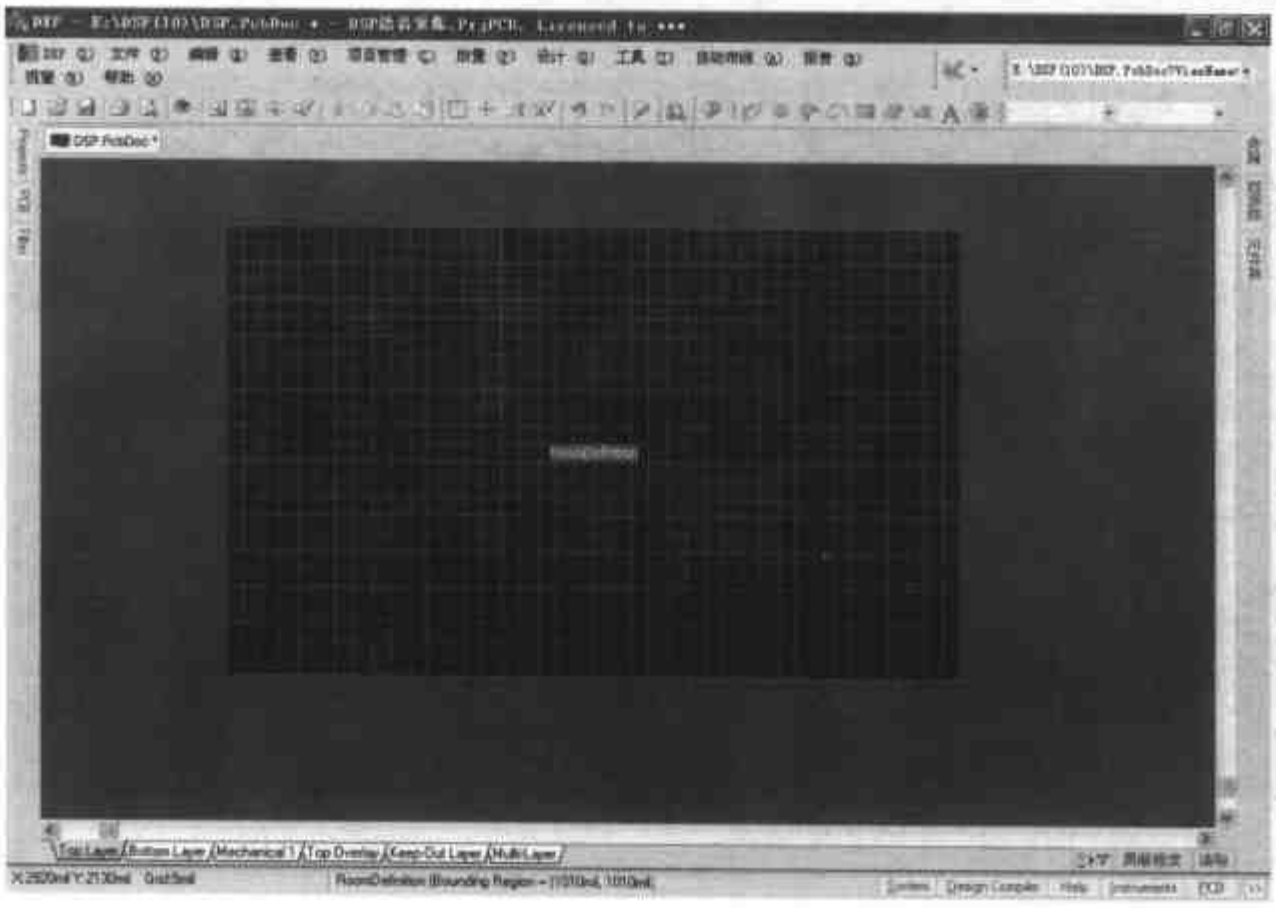


图 10-24　定义 PCB 板 Room 空间

在做好以上设置工作后，我们在设定好的 PCB 板上开始放置元器件。元器件的放置可以使用前面介绍的方法由原理图同步到 PCB 板，也可以手动逐一放置元器件。

5　手动放置元器件，放置好的 PCB 板如图 10-25 所示。

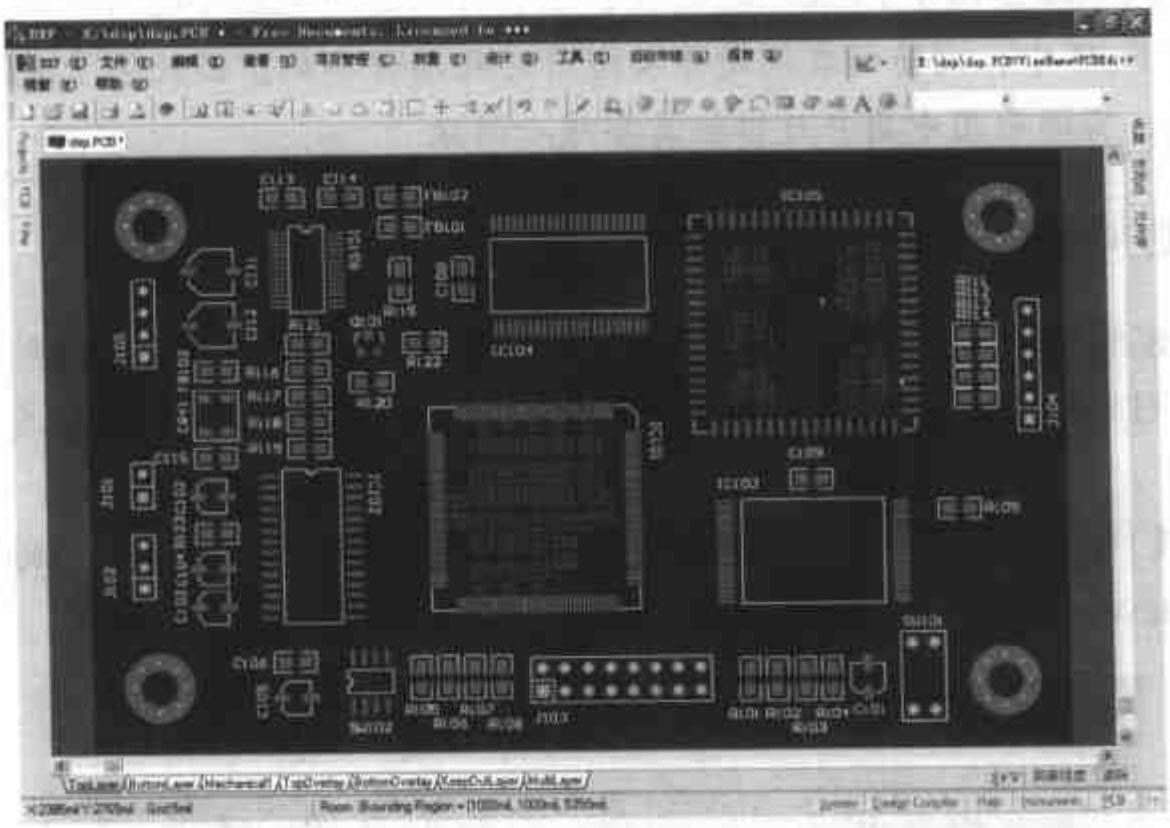


图 10-25　放置并排列元器件



放置元器件应根据具体的电气规则进行，当然在低速电路设计中，或者不违反电气规则的基础上应尽力将元器件安排得美观。

6　打开项目“DSP 语音采集.PrjPCB”的任一原理图文件。在原理图编辑环境内，单击主菜单【设计】→【Update PCB Document DSP.PCBDOC】命令，系统弹出确认信息对话框，单击 Yes 按钮，生成【工程变化订单（ECO）】。

7　单击 执行变化 按钮，将原理图网络表载入 PCB 文件中，如图 10-26 所示。

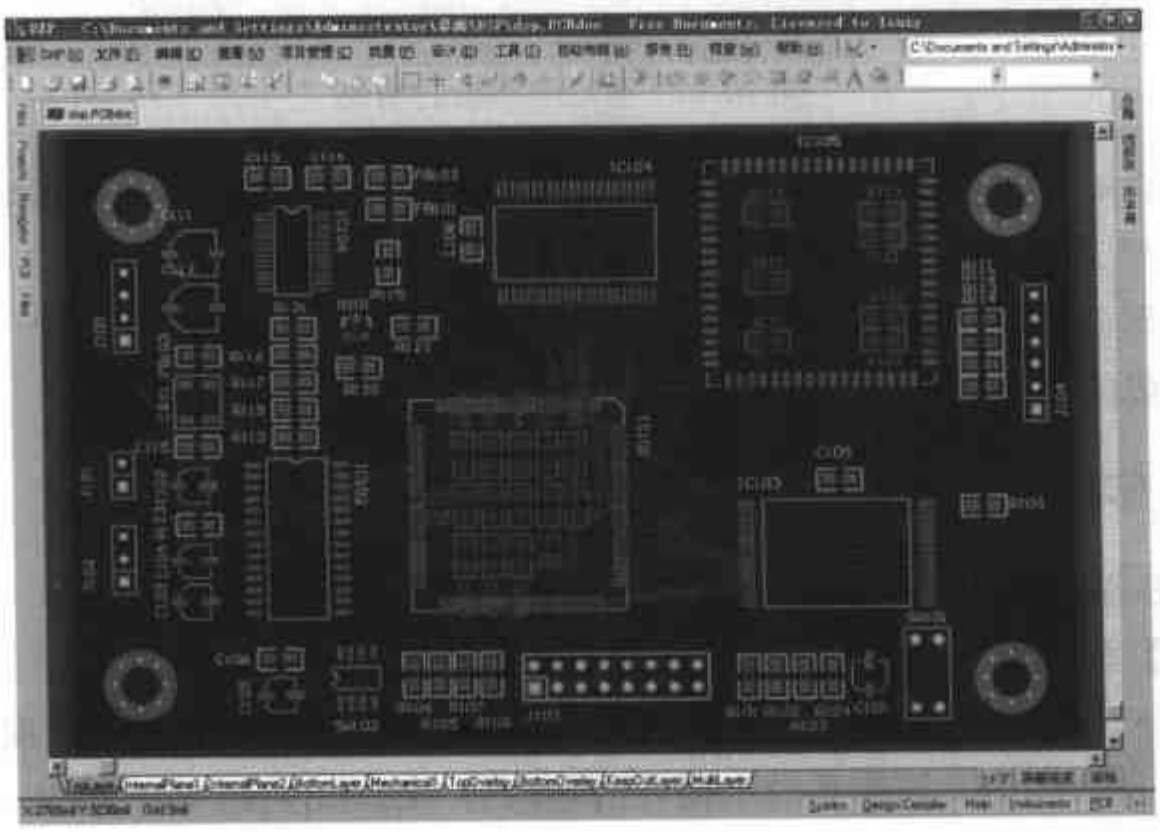


图 10-26　装载网络表

从原理图同步 PCB 板的时候，完全可以连同元器件的封装和网络表一同装载到 PCB 中，因前面我们是手动进行的元器件布局，因此同步时仅仅装载了网络表，实际应用中用户可根据需要随心所欲。

制定 PCB 设计规则，自动布线

1 在 PCB 编辑器主菜单中，执行【设计】→【规则】命令，在弹出的【PCB 规则和约束编辑器】对话框中，设置设计规则，包括元件间距、导线间距、导线宽度、焊盘过孔类型等。

2 执行【自动布线】→【全部对象】命令，在弹出的【Situs 布线策略】对话框内选择“Default 2 layer board”布线策略。自动布线的结果如图 10-27 所示。

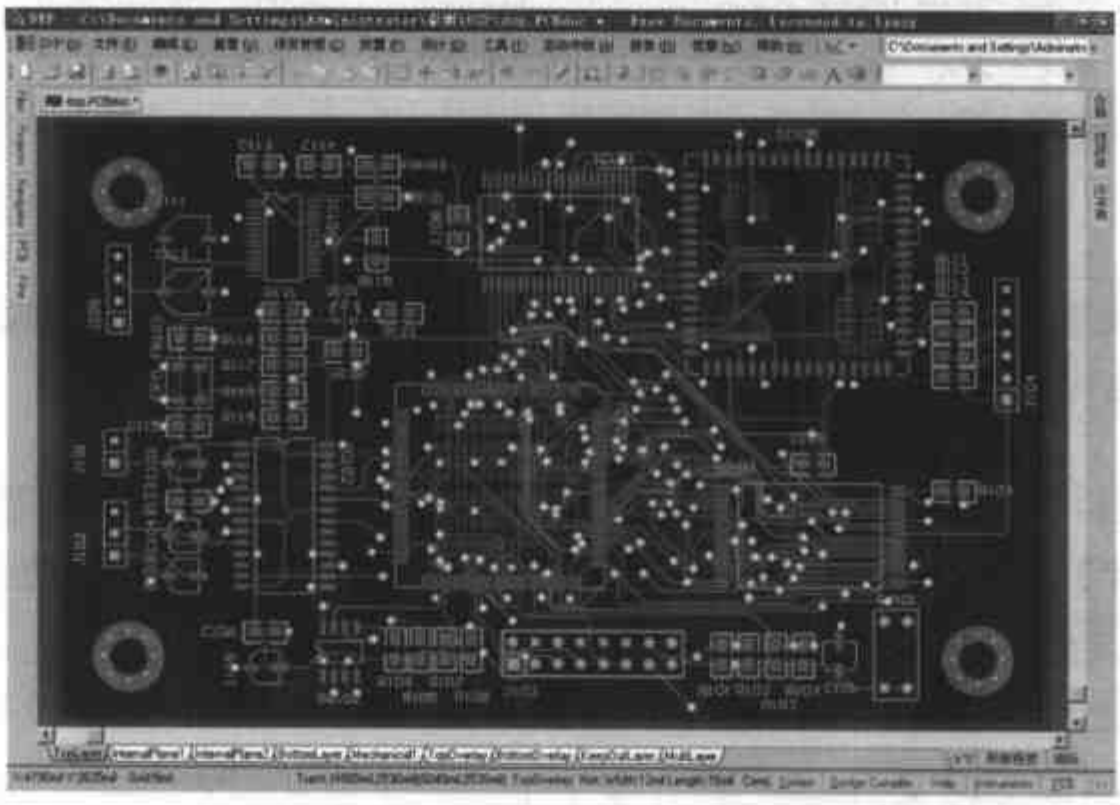


图 10-27　自动布线后的结果

实际上，自动布线在绝大多数情况下是不符合工厂设计要求的，即便在设计规则中设置了合理而又严谨的规则，但其结果无论从电气性能角度来看，或者更退一步，从美观的角度来看都不尽如人意，因此，在具体应用中，几乎都需要进行手工布线，以尽力符合电气特性和设计者的要求。

手工布线

1 在 PCB 编辑器主菜单中，执行【设计】→【层堆栈管理器】命令，在弹出的【图层堆栈管理器】对话框中，对内电层进行网络设定。

一般情况下，内电层被分别设置为“GND 地”层和“POWER 电源”层。这里内电层 2 设置为 GND 层；因为在这个系统中需要的电源有 Vcc 1.8V 和 Vcc 3.3V，因此内电层 1 不能进行网络设置，应对内电层 1 进行网络分割，形成组合网络，如图 10-28 所示。

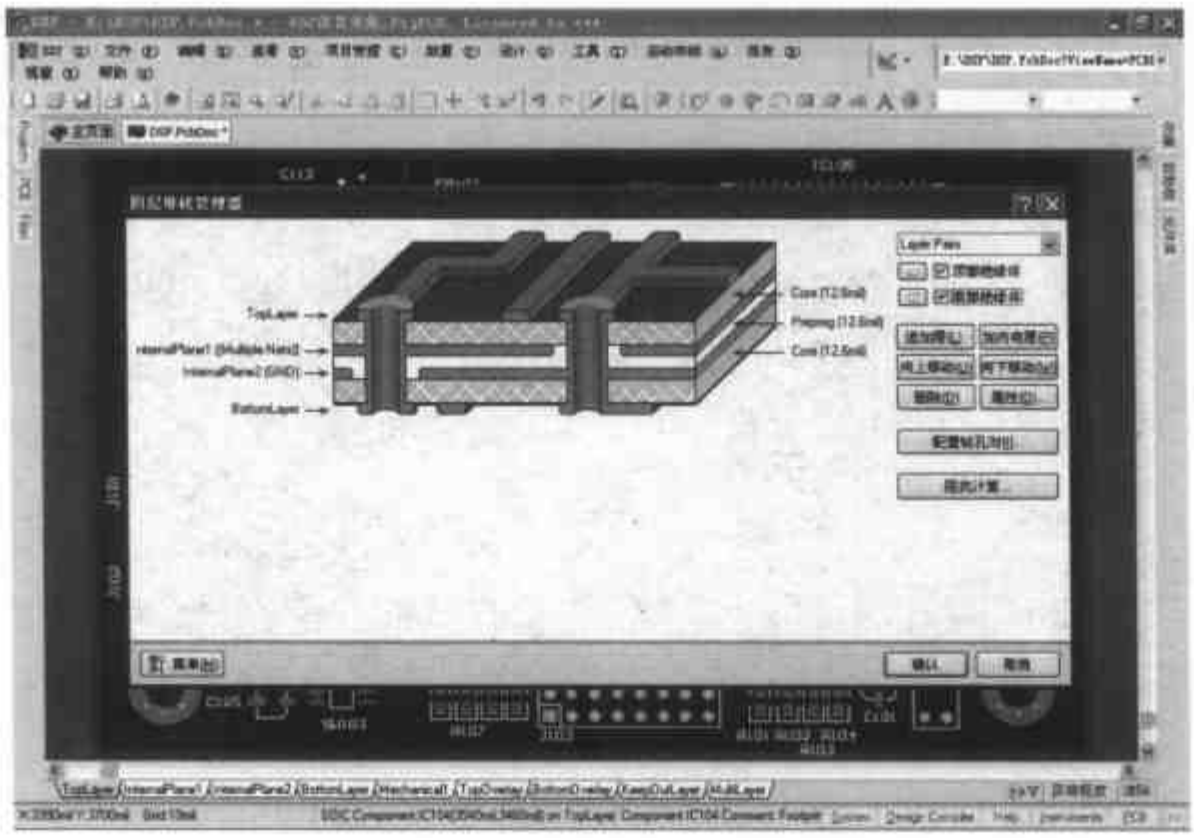


图 10-28 设置内电层网络

需要注意的是，在 Protel DXP 2004 SP2 中，内电层的显示方式为“负片”方式，即画线的地方没有覆铜；还需要注意的是，在内电层中不能使用 Track 布线，只能使用 Line 布线。

2 完成以上设定后，执行【设计】→【规则】命令，在弹出的【PCB 规则和约束编辑器】对话框中，根据手工布线的需要重新设置设计规则。

重新设置设计规则，是在设计中根据需要不停地更换线宽或者过孔大小等参数，将设计规则中的元件间距、导线间距、导线宽度、焊盘过孔类型等规则尽量放宽余度，在手工布线中可以通过快捷键轻松进行更改，提高布线效率。

3 执行【放置】→【交互式布线】命令，依托网络表即可进行手工布线。



熟练使用快捷键，可极大地提高手工布线的效率。Protel DXP 2004 SP2 提供大量的快捷键，在设计过程中应尽量掌握。

4 手工布线的结果如图 10-29 所示，可以看到布好的 PCB 板非常美观。如果需要我们还可以进行覆铜操作。

5 执行【放置】→【覆铜】命令，弹出【覆铜】对话窗，根据需要进行设置，如图 10-30 所示。

在设置选项中，一般将覆铜部分与 GND 网络连接，以达到覆铜的目的。请记住选择【删除死铜】选项，因为死铜不与任何网络连接，如果不删除，虽然从电气性能的角度出发不会有过多的影响，但死铜影响美观，甚至容易在将来的焊接工作中引起多余的连接，因此应删除死铜。其他的选项可根据设计需要进行修改。

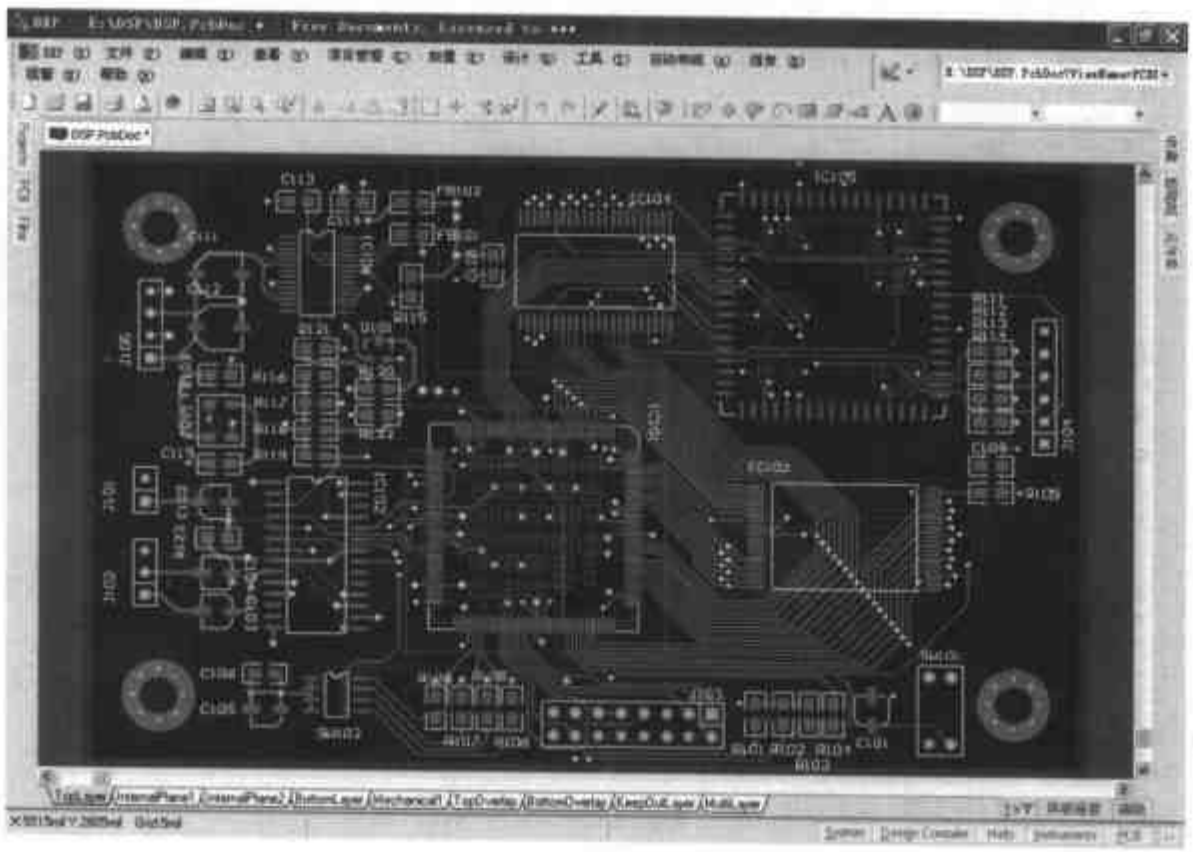


图 10-29　手工布线的结果

6　设置完毕后，单击 确认 按钮，开始覆铜，用十字光标沿禁止布线层边界确定覆铜区域，分别为顶层和底层覆铜。覆铜后的 PCB 板如图 10-31 所示。

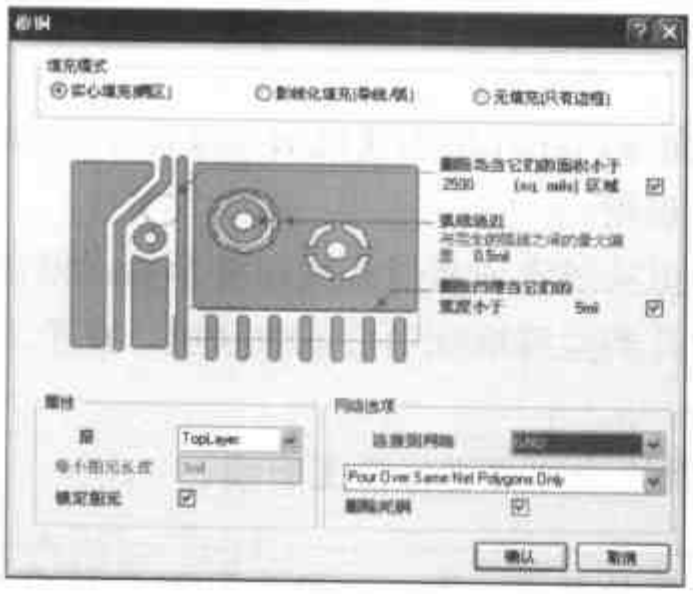


图 10-30　设置覆铜

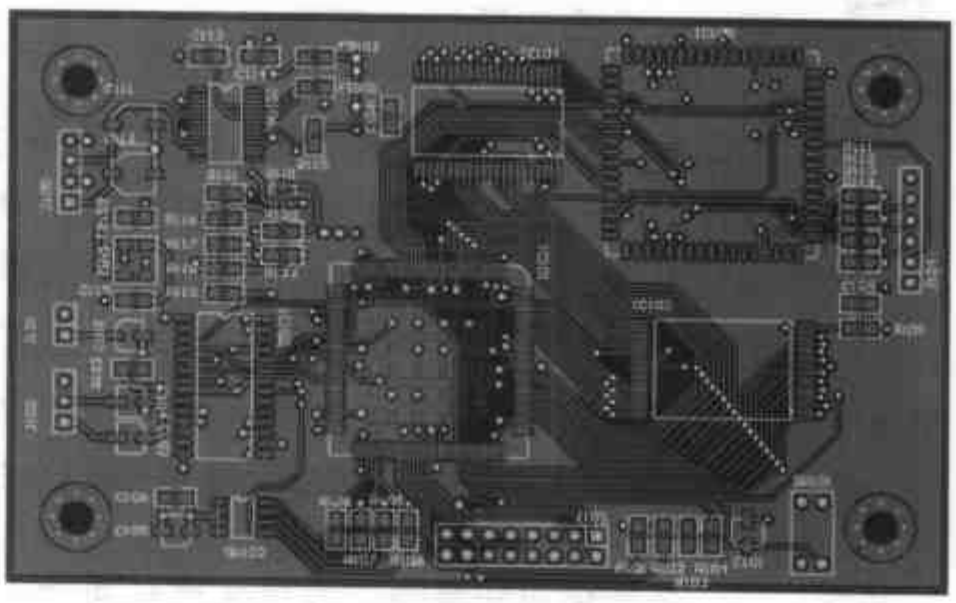


图 10-31　覆铜后的 PCB 板

10.6　输出 Gerber 文件

Gerber 也叫“光绘”，设计完成的 PCB 板图需要送到工厂进行加工，目前电路 CAD 设计领域有很多与 Protel DXP 2004 SP2 相似的设计工具，工厂需要一种通用的制造文件格式，这就是 Gerber 制造文件，交给工厂的 Gerber 文件要求精度高，通用性强。

Protel DXP 2004 SP2 为我们提供了简单方便的 Gerber 文件输出，按以下步骤就可以轻松得到 Gerber 文件。

1　在 PCB 编辑器主菜单中，执行【文件】→【输出制造文件】→【Gerber files】命

令，弹出【光绘文件设定】对话框，如图 10-32 所示。单位选择“英寸”，格式选择默认的 2:3 方式，代表输出的数据精度整数为 2 位，小数为 3 位。



图 10-32　Gerber 文件输出设定



在【层】选项设置中，各项应尽量全部选择，除非用户十分熟悉 Gerber 文件架构，否则全部选择，这样做可尽量减少出现缺少文件的错误，多余的文件加工厂会为用户删除的。

2 在【光圈】项设置中，选择默认的 RX274X 文件格式，这是 Gerber 文件常用的一种格式，其他选项保持默认。单击 确认 按钮，即可生成所需的 Gerber 文件，并显示 CAM 文件，如图 10-33 所示。

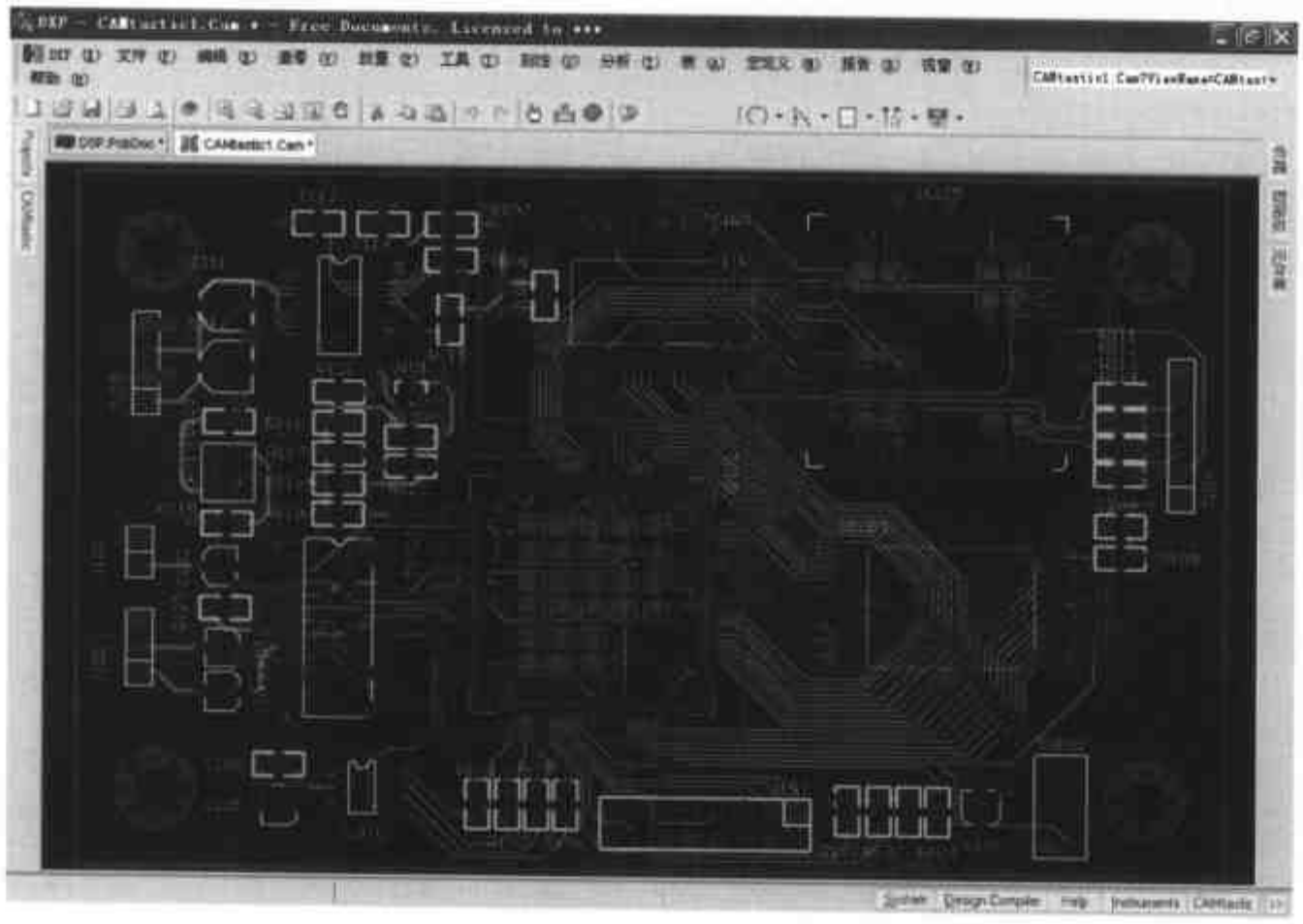


图 10-33　CAM 文件

第 11 章 电路仿真

内容提要

- 掌握常用仿真元器件、仿真激励源、仿真方式的参数设置。
- 熟悉 Protel DXP 2004 SP2 的电路仿真功能。
- 了解常用的仿真波形管理命令。
- 掌握基本的电路仿真方法。

在前面几章中，我们对电路原理图的绘制，以及 PCB 印制电路板的设计进行了详细论述。实际上，在电路系统的整体设计进程中，由原理图的理论绘制进入到 PCB 板的实质制作，一般还应该经过一个重要的过程，即电路仿真。

所谓电路仿真，就是用户直接利用 EDA 软件自身所提供的功能和环境，对所设计电路的实际运行情况进行模拟的一个过程。如果在制作 PCB 印制板之前，能够进行一下对原理图的仿真，明确把握系统的性能指标并据此对各项参数进行适当的调整，将能节省大量的人力和物力。由于整个过程是在计算机上运行的，所以操作相当简便，免去了构建实际电路系统的不便，只需要输入不同的参数，就能得到不同情况下电路系统的性能，而且仿真结果真实、直观，便于用户查看和比较。

Protel DXP 2004 SP2 内部嵌入了一个功能较为强大的模/数混合信号仿真器，提供了简洁的仿真编辑环境、较全面的元器件仿真模型及灵活的仿真方式，使用户可以直接从电路原理图进行模拟，而不需要网表的输入输出，而且数字 SimCode 语言对 Xspice 的扩展使得用户还可以进行数字程序传播延迟的模拟等操作。借助于电路仿真这一工具，DXP 用户可以轻松快捷地将自己的理论电路设计修订为具有较佳性能的实际可行系统。

11.1 电路仿真的基本概念

在具有仿真功能的 EDA 软件出现之前，设计者为了对自己所设计的电路进行验证，

的原理图符号、PCB 封装与仿真模型、信号完整性模型等集成在一起，形成了集成库文件（后缀名为“.IntLib”）。由于元器件种类繁多、数量庞大，我们不可能对每一元器件的仿真参数设置都一一进行说明，只能介绍一下实际电路仿真中常用到的几种元器件，以及相应的仿真参数设置。

11.3.1 常用仿真元器件的参数设置

常用分离元器件库（Miscellaneous Devices.IntLib）是系统为用户默认提供的一个常用集成元器件库，在这个集成元件库中包含了各种常见常用的元器件，如电阻、电容、电感、晶振、三极管等，大多数都具有仿真属性，可以直接用于仿真。

在 Protel DXP 2004 SP2 中，对元器件仿真参数的设置，是在把所有的元器件都看做是理想元器件的前提下进行的。双击仿真原理图中所放置的某一元器件，则系统会弹出相应的元件属性对话框，用于设置元件的基本属性，如标识符、注释、库参考等。在该对话框中，双击【Model】栏中的类型“Simulation”，会进入到仿真属性编辑框中，打开其中的【参数】标签页，就可以进行仿真参数的设置了。

1. 电阻

在集成库中提供了两种具有仿真属性的电阻：Res（固定电阻）与 Res Semi（半导体电阻，如图 11-1 所示）。其中，Res 电阻只需要设置一个仿真参数，即电阻值；而 Res Semi 电阻的阻值与其长度、宽度及环境温度都有关，仿真时需要设置这些参数。

在【参数】标签页中，需要设置的几项参数如图 11-2 所示。

- 【Value】：Res Semi 的阻值；
- 【Length】：Res Semi 的长度；
- 【Width】：Res Semi 的宽度；
- 【Temperature】：Res Semi 的温度系数。

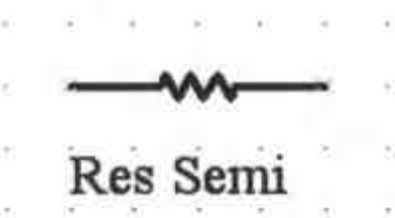


图 11-1 半导体电阻

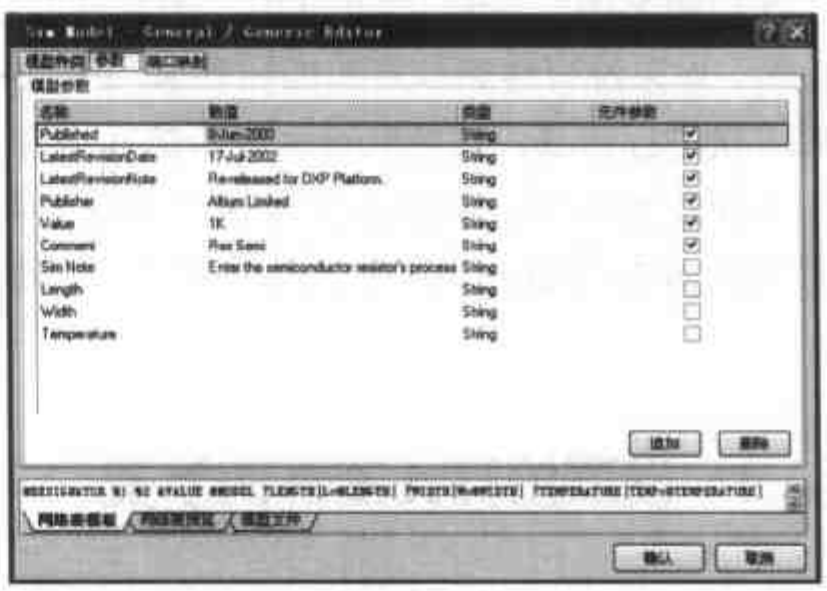


图 11-2 RES Semi 的仿真参数设置

用鼠标单击各项参数，可以直接设置或修改。另外，单击 追加 按钮，可以为该元件

添加新的仿真参数；单击 删除 按钮，则可以删除不需要的参数。

2. 电容

在集成库中提供了两种具有仿真属性的电容：Cap（无极性电容）与 Cap Pol（极性电容）。这两种电容的仿真参数设定是一样的，即在【参数】标签页中，有 2 项参数。

- 【Value】：电容值；
- 【Initial Voltage】：电容两端的初始端电压。



一般情况下，【Intial Voltage】值的设定是必要的，在瞬态特性仿真方式中，不同的初始端电压值会带来不同的仿真输出结果，缺省时系统将默认设定为“0V”。

3. 电位器

在集成库中虽然提供了多种具有仿真属性的电位器（可变电阻），如 RPot（电位计）、Res Tap（抽头式电位器）、Res Adj（可变电位器）等，但需要设定的仿真参数却是相同的。在【参数】标签页中，有 2 项参数。

- 【Value】：电位器的总阻值；
- 【Set Position】：第 1 引脚和中间引脚之间的阻值与总阻值的比值。



在仿真过程中，由于电阻可以随意取值，所以一般很少使用电位器，用到电位器的地方用电阻代替即可，只在具体电路实现时才使用。

4. 电感

集成库中同样提供了多种具有仿真属性的电感，如 Inductor（普通电感）、Inductor Iron（带铁芯的电感）等，需要设定的仿真参数却是相同的。在【参数】标签页中，有 2 项参数。

- 【Value】：电感值；
- 【Intial Current】：流过电感的初始电流。

同样，【Intial Current】值的设定也是必要的，缺省时系统将默认为“0A”。

5. 晶振

晶振在集成库中的名称为“XTAL”，需要设置的仿真参数有如下几项。

- 【FREQ】：晶振的振荡频率；
- 【RS】：晶振的串联电阻；
- 【C】：晶振的等效电容值；
- 【Q】：晶振的品质因数。

6. 二极管、三极管及各种场效应管

DXP 系统为用户提供了各种二极管如：Diode（图 11-3）、Diode BBY31（硅平面变容二极管）等；双极型三极管如：NPN（图 11-5）、PNP 及场效应管 MOSFET-N（图 11-7）、MOSFET-P 等，这些元件需要设置的仿真参数基本相同，如图 11-4、图 11-6、图 11-8 所示。



图 11-3　二极管



图 11-4　二极管的仿真参数

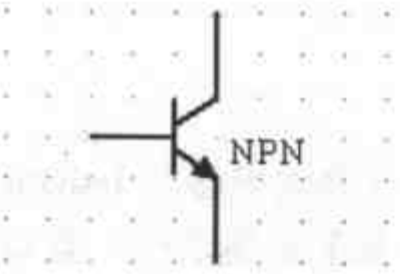


图 11-5　双极型三极管



图 11-6　双极型三极管的仿真参数

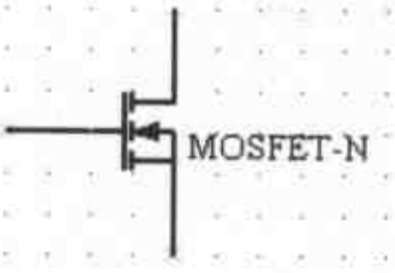


图 11-7　场效应管

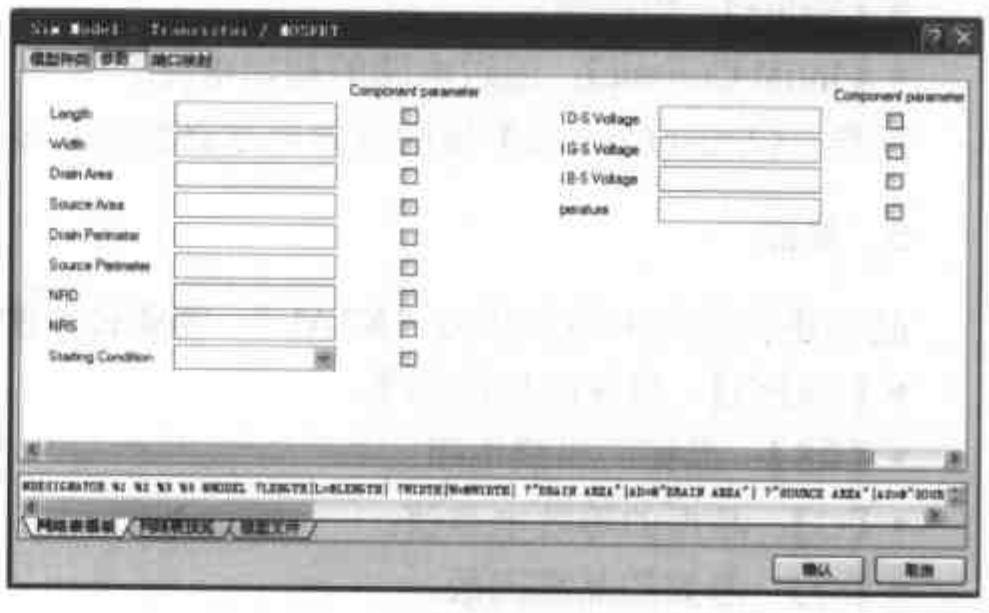


图 11-8　场效应管的仿真参数

8. 变压器

集成库中提供了多种具有仿真属性的变压器，如 Trans（普通变压器）、Trans Adj（可变变压器）（图 11-10）、Trans Cupl（耦合线圈型变压器）等，仿真参数基本相同，主要有 3 项。

- 【Inductance A】：变压器 A 边的电感值；
- 【Inductance B】：变压器 B 边的电感值；
- 【Coupling Factor】：变压器的耦合系数。

9. 运算放大器和比较器

在 Protel DXP 2004 SP2 中，运算放大器（图 11-11）和比较器作为集成芯片，存放在不同生产厂家的集成元件库中，其仿真参数使用系统的默认设置值即可，一般不需要修改。

【例 11-1】 电容元件仿真参数的设置

1 打开【元件库】面板，在集成库“Miscellaneous Devices.IntLib”中，找到元件 Cap，放置在原理图中，如图 11-12 所示。

2 双击该元件，则系统会弹出相应的元件属性对话框，如图 11-13 所示。

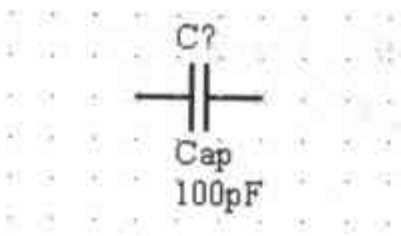


图 11-12 放置电容



图 11-13 电容基本属性设置

在该对话框内，可以设置电容的基本属性，如标识符、注释、库参考等，我们将标识符设定为“C1”，此时的电容值为系统的默认值“100pF”。

3 双击【Model】栏中的类型“Simulation”，进入到仿真属性编辑框中，打开其中的【参数】标签页，在【Value】文本栏内输入电容值：“0.1/uF”；在【Intial Voltage】文本栏内，输入初始电压值：“0V”，如图 11-14 所示。

4 单击 确认 按钮，返回元件属性对话框，此时的电容值已改为设定值“0.1/uF”，如图 11-15 所示。



图 11-14　电容仿真参数设置



图 11-15　设置了参数的元件属性

5　单击 确认 按钮后，设置好参数的电容如图 11-16 所示。

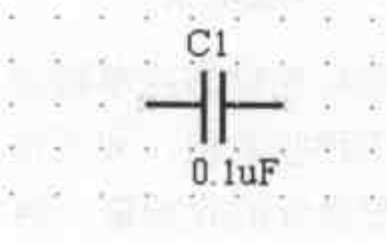


图 11-16　设置了相应参数的电容

11.3.2　特殊仿真元器件的参数设置

除了上述的几种常用仿真元器件以外，在仿真过程中，有时还会用到一些专用于仿真的特殊元器件，它们存放在系统提供的“Simulation Sources.IntLib”集成库中。

1．节点电压初值

节点电压初值“.IC”主要用于为电路中的某一节点提供电压初值，与电容中的【Intial Voltage】参数的作用类似。设置方法很简单，只要把该元件放在需要设置电压初值的节点上，通过设置该元件的仿真参数即可为相应的节点提供电压初值，如图 11-17 所示。

需要设置的“.IC”元件仿真参数只有一个，即节点的电压初值，如图 11-18 所示。

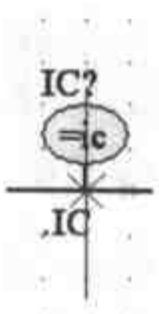


图 11-17　放置“.IC”元件



图 11-18　“.IC”元件属性及仿真参数设置

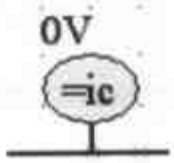


图 11-19　设置了属性及仿真参数的“.IC”元件

在【参数】标签页中，只有一项仿真参数【Intial Voltage】，用于设定相应节点的电压初值，这里设置为“0V”。设置了有关参数后的“.IC”元件如图 11-19 所示。

使用“.IC”元件为电路中的一些节点设置电压初值后，用户采用瞬态特性分析的仿真方式时，若选中了【Use Intial Conditions】复选框，则仿真程序将直接使用“.IC”元件所设置的电压初值作为瞬态特性分析的初始条件。



当电路中有储能元件（如电容）时，如果在电容两端设置了电压初始值，而同时在与该电容连接的导线上也放置了“.IC”元件，并设置了参数值，那么此时进行瞬态特性分析时，系统将使用电容两端的电压初始值，而不会使用“.IC”元件的设置值，即一般元器件的优先级高于“.IC”元件。

2. 节点电压

在对双稳态或单稳态电路进行瞬态特性分析时，节点电压“.NS”用来设定某个节点的电压预收敛值。如果仿真程序计算出该节点的电压小于预设的收敛值，则去掉“.NS”元件所设置的收敛值，继续计算，直到算出真正的收敛值为止，即“.NS”元件是求节点电压收敛值的一个辅助手段。

设置方法很简单，只要把该元件放在需要设置电压预收敛值的节点上，通过设置该元件的仿真参数即可为相应的节点设置电压预收敛值，如图 11-20 所示。

需要设置的“.NS”元件仿真参数只有一个，即节点的电压预收敛值，如图 11-21 所示。

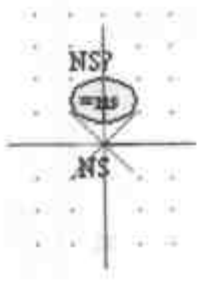


图 11-20　放置“.NS”元件



图 11-21　“.NS”元件属性及仿真参数设置

在【参数】标签页中，只有一项仿真参数【Intial Voltage】，用于设定相应节点的电压预收敛值，这里设置为“10V”。设置了有关参数后的“.NS”元件如图 11-22 所示。

各项参数的具体含义如下。

- 【Value】：直流电源值；
- 【AC Magnitude】：交流小信号分析的电压值；
- 【AC Phase】：交流小信号分析的相位值。

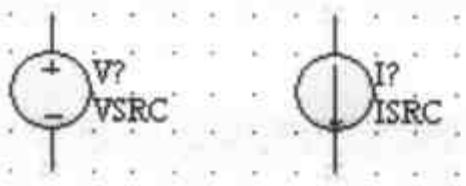


图 11-27　直流电压/电流源符号

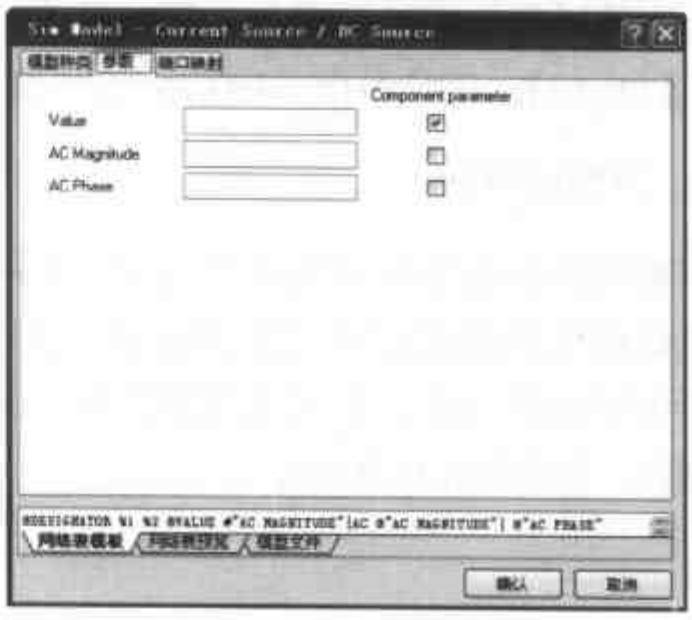


图 11-28　直流电源的仿真参数

2. 正弦信号激励源

正弦信号激励源包括正弦电压源“VSIN”与正弦电流源“ISIN”，用来为仿真电路提供正弦激励信号，符号形式如图 11-29 所示。需要设置的仿真参数是相同的，如图 11-30 所示。



图 11-29　正弦电压/电流源符号

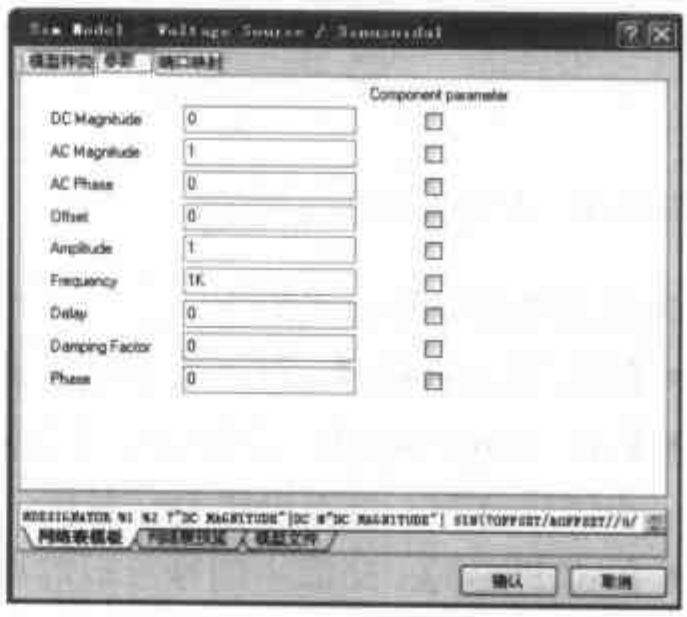


图 11-30　正弦信号激励源的仿真参数

各项参数的具体含义如下。

- 【DC Magnitude】：正弦信号的直流参数，通常设置为“0”；
- 【AC Magnitude】：交流小信号分析的电压值，通常设置为“1V”。如果不进行交流小信号分析，可以设置为任意值；
- 【AC Phase】：交流小信号分析的电压初始相位值，通常设置为“0”；
- 【Offset】：正弦波信号上叠加的直流分量，即幅值偏移量；
- 【Amplitude】：正弦波信号的幅值设置；

- 【Frequency】：正弦波信号的频率设置；
- 【Delay】：正弦波信号初始的延时时间设置；
- 【Damping Factor】：正弦波信号的阻尼因子设置，影响正弦波信号幅值的变化。设置为正值时，正弦波的幅值将随时间的增长而衰减；设置为负值时，正弦波的幅值则随时间的增长而增长；若设置为“0”，则意味着正弦波的幅值不随时间而变化；
- 【Phase】：正弦波信号的初始相位设置。

3. 周期脉冲源

周期脉冲源包括脉冲电压激励源“VPULSE”与脉冲电流激励源“IPULSE”，可以为仿真电路提供周期性的连续脉冲激励，其中脉冲电压激励源“VPULSE”在电路的瞬态特性分析中用得比较多。两种激励源的符号形式如图 11-31 所示，相应要设置的仿真参数也是相同的，如图 11-32 所示。



图 11-31　脉冲电压/电流源符号

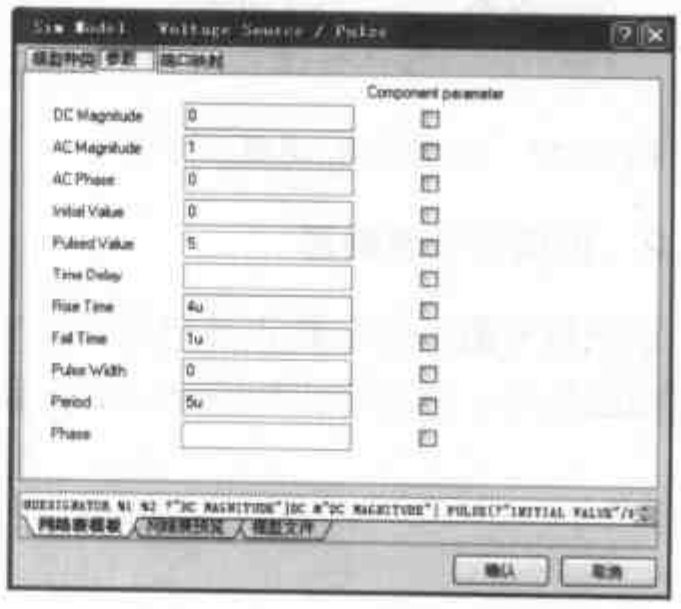


图 11-32　周期脉冲源的仿真参数

各项参数的具体含义如下。

- 【DC Magnitude】：脉冲信号的直流参数，通常设置为“0”；
- 【AC Magnitude】：交流小信号分析的电压值，通常设置为“1V”。如果不进行交流小信号分析，可以设置为任意值；
- 【AC Phase】：交流小信号分析的电压初始相位值，通常设置为“0”；
- 【Initial Value】：脉冲信号的初始电压值设置；
- 【Pulsed Value】：脉冲信号的电压幅值设置；
- 【Time Delay】：初始时刻的延迟时间设置；
- 【Rise Time】：脉冲信号的上升时间设置；
- 【Fall Time】：脉冲信号的下降时间设置；
- 【Pulse Width】：脉冲信号的高电平宽度设置；
- 【Period】：脉冲信号的周期设置；
- 【Phase】：脉冲信号的初始相位设置。



在周期脉冲源的仿真参数设置中，通过对“Pulse Width”、“Rise Time”及“Fall Time”的不同设置，相应产生的脉冲激励信号可以是矩形脉冲、梯形脉冲或者三角波脉冲，以满足用户的不同仿真要求。

4. 分段线性激励源

分段线性激励源所提供的激励信号是由若干条相连的直线组成，是一种不规则的信号激励源，包括分段线性电压源“VPWL”与分段线性电流源“IPWL”两种，符号形式如图 11-33 所示。

这两种分段线性激励源的仿真参数设置是相同的，如图 11-34 所示。

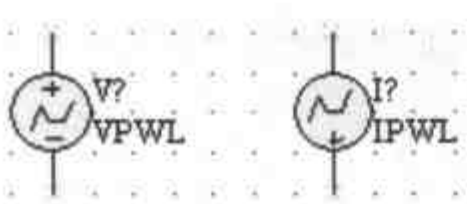


图 11-33　分段电压/电流源符号



图 11-34　分段线性激励源的仿真参数

各项参数的具体含义如下。

- 【DC Magnitude】：分段线性电压信号的直流参数，通常设置为“0”；
- 【AC Magnitude】：交流小信号分析的电压值，通常设置为“1V”。如果不进行交流小信号分析，可以设置为任意值；
- 【AC Phase】：交流小信号分析的电压初始相位值，通常设置为“0”；
- 【时间/数值对】：分段线性电压信号在分段点处的时间值及电压值设置。其中时间为横坐标，电压为纵坐标，如图 11-34 所示，共有 5 个分段点。单击一次右侧的 [追加...] 按钮，可以添加一个分段点；而单击一次 [删除...] 按钮，则可以删除一个分段点。

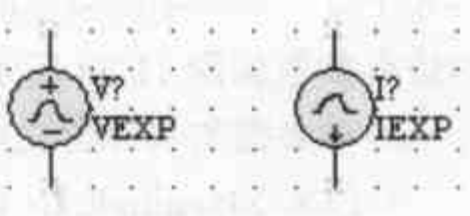


图 11-35　指数电压/电流源符号

5. 指数激励源

指数激励源包括指数电压激励源“VEXP”与指数电流激励源“IEXP”，用来为仿真电路提供带有指数上升沿或下降沿的脉冲激励信号，常用于高频电路的仿真分析，符号形式如图 11-35 所示。两者所产生的波形形式是一样的，相应的仿真参数设置也相同，如图 11-36 所示。

各项参数的具体含义如下。

- 【DC Magnitude】：指数电压信号的直流参数，通常设置为“0”；
- 【AC Magnitude】：交流小信号分析的电压值，通常设置为“1V”。如果不进行交流小信号分析，可以设置为任意值；

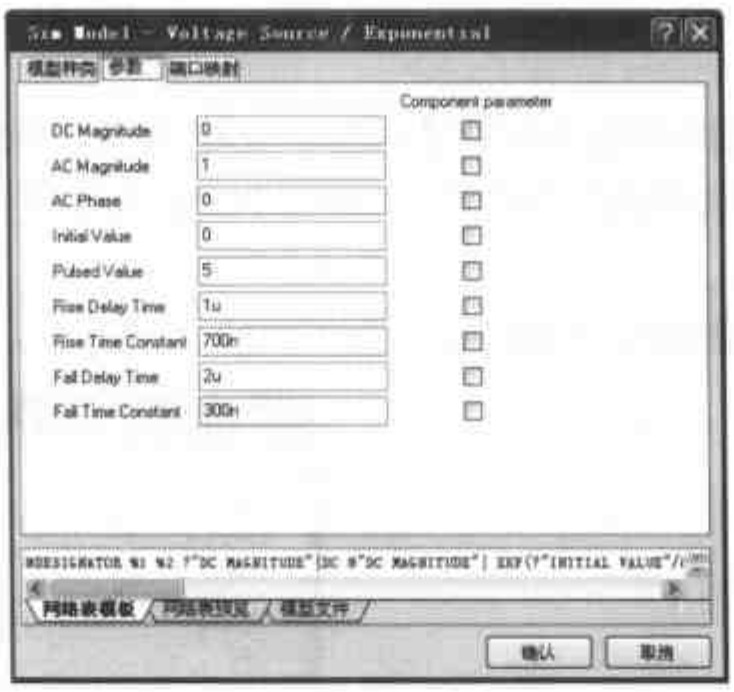


图 11-36　指数激励源的仿真参数

- 【AC Phase】：交流小信号分析的电压初始相位值，通常设置为“0”；
- 【Initial Value】：指数电压信号的初始电压值；
- 【Pulsed Value】：指数电压信号的跳变电压值；
- 【Rise Delay Time】：指数电压信号的上升延迟时间；
- 【Rise Time Constant】：指数电压信号的上升时间；
- 【Fall Delay Time】：指数电压信号的下降延迟时间；
- 【Fall Time Constant】：指数电压信号的下降时间。

6. 单频调频激励源

单频调频激励源用来为仿真电路提供一个单频调频的激励波形，包括单频调频电压源“VSFFM”与单频调频电流源“ISFFM”两种，符号形式如图 11-37 所示，相应需要设置的仿真参数如图 11-38 所示。

各项参数的具体含义如下。

- 【DC Magnitude】：调频电压信号的直流参数，通常设置为“0”；
- 【AC Magnitude】：交流小信号分析的电压值，通常设置为“1V”。如果不进行交流小信号分析，可以设置为任意值；
- 【AC Phase】：交流小信号分析的电压初始相位值，通常设置为“0”；
- 【Offset】：调频电压信号上叠加的直流分量，即幅值偏移量；
- 【Amplitude】：调频电压信号的载波幅值；
- 【Carrier Frequency】：调频电压信号的载波频率；

- 【Modulation Index】：调频电压信号的调制系数；
- 【Signal Frequency】：调制信号的频率。

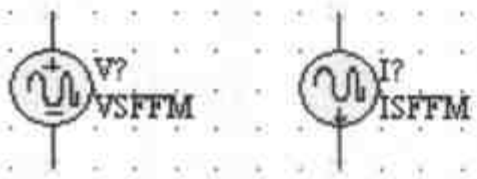


图 11-37　单频调频电压/电流源符号



图 11-38　单频调频激励源的仿真参数

根据以上的参数设置，输出的调频信号表达式为：

$$V(t) = V_O + V_A \times \sin\left[2\pi F_c t + M\sin(2\pi F_s t)\right]$$

V_O="Offest";V_A="Amplitude";F_C="Carrier Frequency";F_S="Signal Frequency"

这里我们介绍了几种常用的仿真激励源及其仿真参数的设置。此外，在 Protel DXP 2004 中还有线性受控源、非线性受控源等，在此不再一一赘述，用户可以参照上面所讲述的内容，自己练习使用其他的仿真激励源并进行有关仿真参数的设置。

【例 11-3】　放置仿真激励源

本例中，我们将为图 11-26 所示的仿真原理图“仿真数学函数.SCHDOC”添加一个仿真激励源——正弦电压源，以产生仿真所需的输入激励信号。

1　在系统提供的集成库中，找到“Simulation Sources.IntLib”，并进行加载。

2　在【元件库】面板中，打开集成库 Simulation Sources.IntLib”，找到正弦电压源“VSIN”，放置在仿真原理图“仿真数学函数.SCHDOC”中，并进行接地连接，如图 11-39 所示。

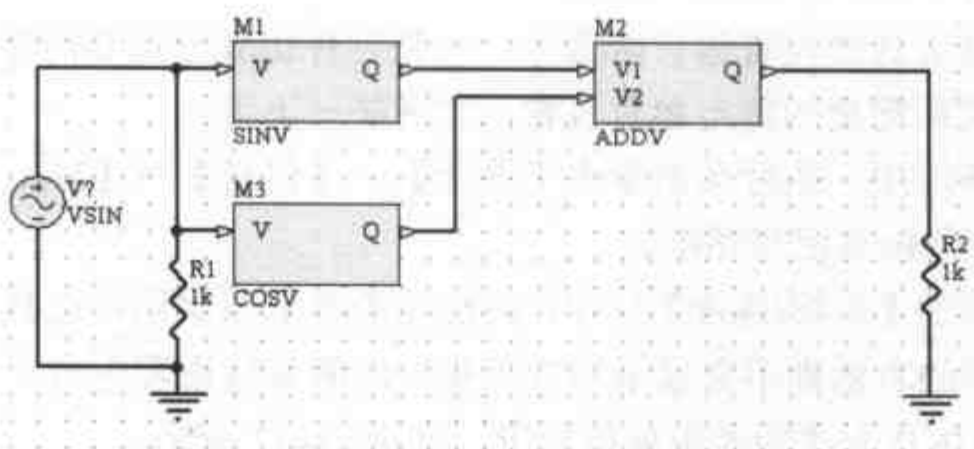


图 11-39　放置正弦电压激励源

3 双击正弦电压源，弹出相应的元件属性对话框，设置其基本参数及仿真参数，如图 11-40 所示。标识符输入为“V1”，其他各项仿真参数均采用系统的默认值即可。

4 单击 确认 按钮返回后，仿真原理图如图 11-41 所示。



图 11-40　正弦电压激励源的参数设置

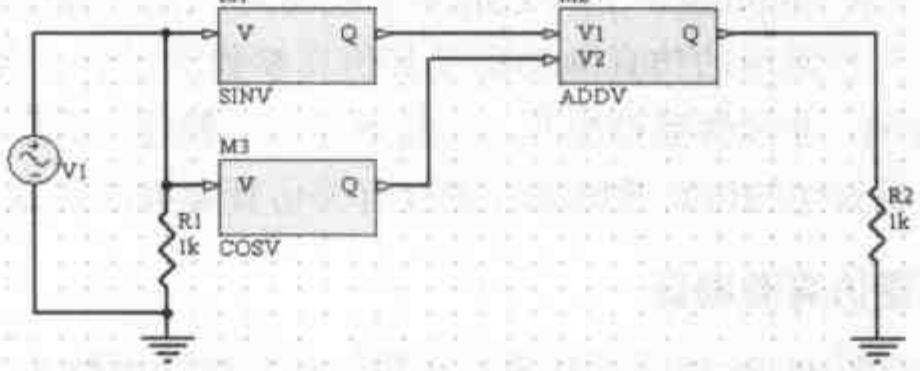


图 11-41　设置好仿真激励源的仿真原理图

11.5　设置仿真方式

在电路仿真中，选择合适的仿真方式并对相应的参数进行合理的设置，是仿真能够正确运行并能获得良好的仿真效果的关键保证。

一般来说，仿真方式的设置包含两部分：一是各种仿真方式都需要的通用参数设置；二是具体的仿真方式所需要的特定参数设置，二者缺一不可。

在原理图编辑环境中，执行菜单命令【设计】→【仿真】→【Mixed Sim】，则系统弹出如图 11-42 所示的分析设定对话框。

在该对话框左侧的【分析/选项】栏中，列出了若干选项供用户选择，包括各种具体的仿真方式；而对话框的右侧则用来显示与选项相对应的具体设置内容。系统的默认选项为“General Setup”，即仿真方式的通用参数设置，如图 11-42 所示。

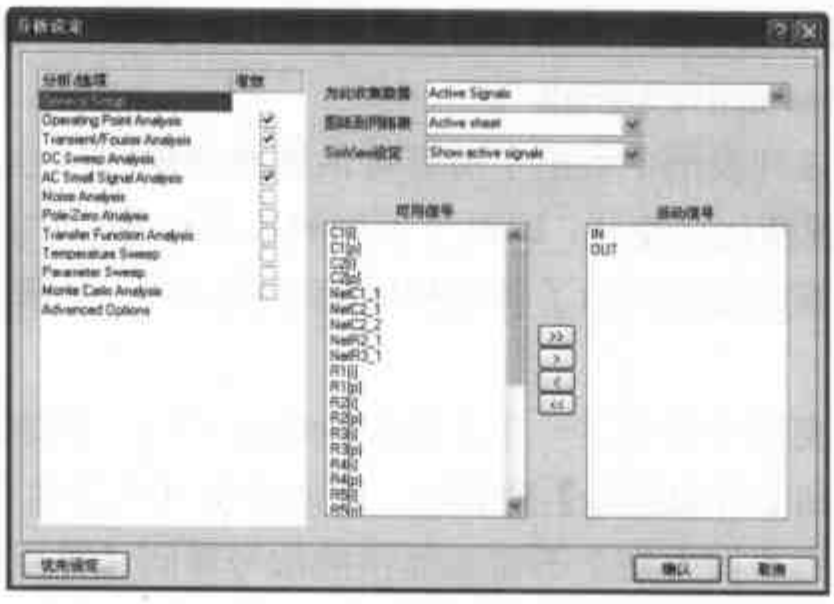


图 11-42　仿真分析设定对话框

11.5.1　通用参数的设置

通用参数的具体设置内容有以下几项。

（1）【为此收集数据】：该下拉列表框用于设置仿真程序需要计算的数据类型。

- Node Voltage：节点电压；
- Supply Current：电源电流；
- Device Current：流过元器件的电流；
- Device Power：在元器件上消耗的功率；
- Subcircuit VARS：支路端电压与支路电流；
- Active Signals：仅计算【活动信号】列表框中列出的信号。



由于仿真程序在计算上述这些数据时要占用很长的时间，因此，在进行电路仿真时，用户应该尽可能少地设置需要计算的数据，只需要观测电路中节点的一些关键信号波形即可。

单击右侧的 按钮，可以看到系统提供了几种需要计算的数据组合，用户可以根据具体仿真的要求加以选择，系统默认为“Node Voltage，Supply Current，Device Current and Power”。

一般来说，应设置为“Active Signals”，这样一方面可以灵活选择所要观测的信号，另一方面也减少了仿真的计算量，提高了效率。

（2）【图纸到网络表】：该下拉列表框用于设置仿真程序作用的范围。

- Active sheet：当前的电路仿真原理图；
- Active project：当前的整个项目。

（3）【SimView 设定】：该下拉列表框用于设置仿真结果的显示内容。

- Keep last setup：按照上一次仿真操作的设置在仿真结果图中显示信号波形，忽略【活动信号】栏中所列出的信号；

不合适，则输出波形会失真，因此设置合适的静态工作点是放大电路正常工作的前提。

在该分析方式中，所有的电容都将被看做开路，所有的电感都被看做短路，之后计算各个节点的对地电压，以及流过每一元器件的电流。由于方式比较固定，因此，不需要用户再进行特定参数的设置，使用该方式时，只需要选中即可运行，如图 11-43 所示。

一般来说，在进行瞬态特性分析和交流小信号分析时，仿真程序都会先执行工作点分析，以确定电路中非线性元件的线性化参数初始值。因此，通常情况下应选中该项。

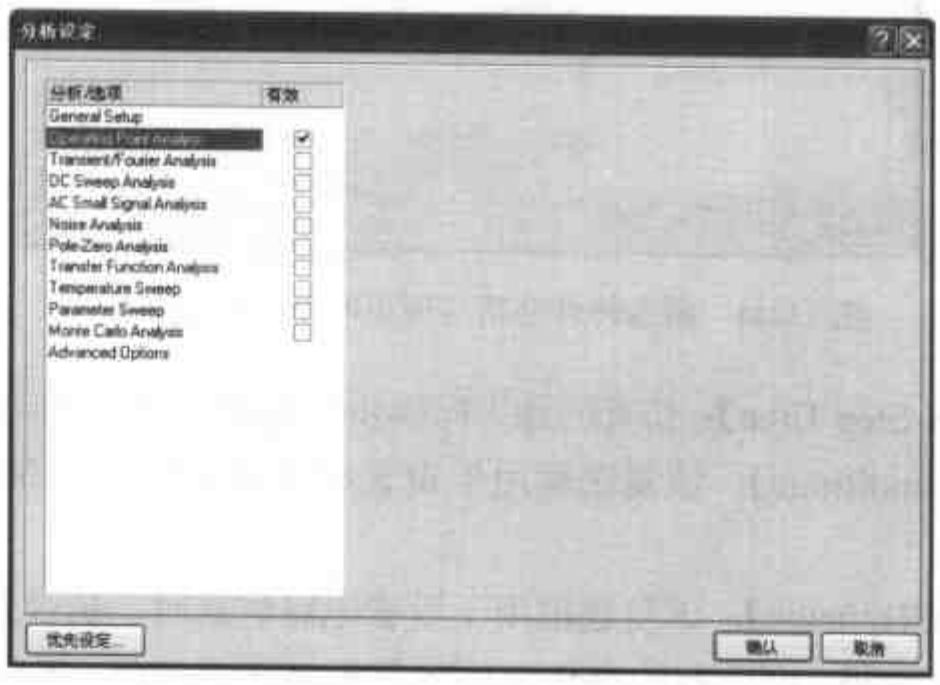


图 11-43　选中工作点分析方式

11.5.4　瞬态特性分析与傅里叶分析（Transient/Fourier Analysis）

瞬态特性分析与傅里叶分析是电路仿真中经常使用的仿真方式。瞬态特性分析是一种时域仿真分析方式，通常是从时间零开始，到用户规定的终止时间结束，在一个类似示波器的窗口中，显示出观测信号的时域变化波形。

傅里叶分析是与瞬态特性分析同时进行的，属于频域分析，用于计算瞬态分析结果的一部分。在仿真结果图中将显示出观测信号的直流分量、基波及各次谐波的振幅与相位。

在分析设定对话框中选中“Transient/Fourier Analysis”选项，相应的参数如图 11-44 所示。

各参数的含义如下。

- 【Transient Start Time】：瞬态仿真分析的起始时间设置，通常设置为“0”；
- 【Transient Stop Time】：瞬态仿真分析的终止时间设置，需要根据具体的电路来调整设置。若设置太小，则用户无法观测到完整的仿真过程，仿真结果中只显示一部分波形，不能作为仿真分析的依据；若设置太大，则有用的信息会被压缩在一小段区间内，同样不利于分析；
- 【Transient Step Time】：仿真的时间步长设置，同样需要根据具体的电路来调整。设置太小，仿真程序的计算量会很大，运行时间过长；设置太大，则仿真结果粗糙，无法真切地反映信号的细微变化，不利于分析；

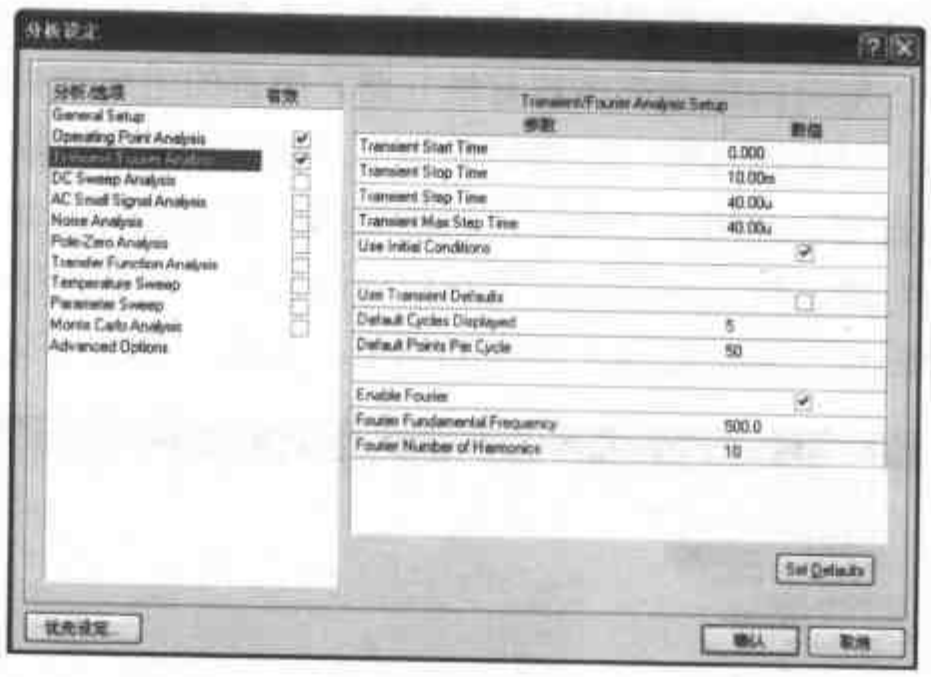


图 11-44　瞬态特性分析与傅里叶分析的仿真参数

- 【Transient Max Step Time】：仿真的最大时间步长设置，通常设置为与时间步长值相同；
- 【Use Intial Conditions】：该复选框用于设置电路仿真时，是否使用初始设置条件，一般应选中；
- 【Use Transient Defaults】：该复选框用于设置电路仿真时，是否采用系统的默认设置。若选中了该复选框，则所有的参数选项颜色都将变成灰色，不再允许用户修改设置。通常情况下，为了获得较好的仿真效果，用户应对各参数进行手工调整配置，不应选中该复选框；
- 【Default Cycles Displayed】：电路仿真时显示的波形周期数设置；
- 【Default Points Per Cycle】：每一显示周期中的点数设置，其数值多少决定了曲线的光滑程度；
- 【Enable Fourier】：该复选框用于设置电路仿真时，是否进行傅里叶分析；
- 【Fourier Fundamental Frequency】：傅里叶分析中的基波频率设置；
- 【Fourier Number of Harmonics】：傅里叶分析中的谐波次数设置，通常使用系统默认值“10”即可；
- Set Defaults：单击该按钮，可以将所有参数恢复为默认值。

11.5.5　直流传输特性分析（DC Sweep Analysis）

直流传输特性分析是指在一定的范围内，通过改变输入信号源的电压值，对节点进行静态工作点的分析。根据所获得的一系列直流传输特性曲线，可以确定输入信号、输出信号的最大范围及噪声容限等。

该仿真分析方式可以同时对两个节点的输入信号进行扫描分析，不过计算量会相当大。在分析设定对话框中选中“DC Sweep Analysis”选项后，相应的参数如图 11-45 所示。各参数的具体含义如下。

- 【Primary Source】：用来设置直流传输特性分析的第一个输入激励源。选中该项后，

其右边会出现一个下拉列表框，供用户选择输入激励源；

- 【Primary Start】：激励源信号幅值的初始值设置；

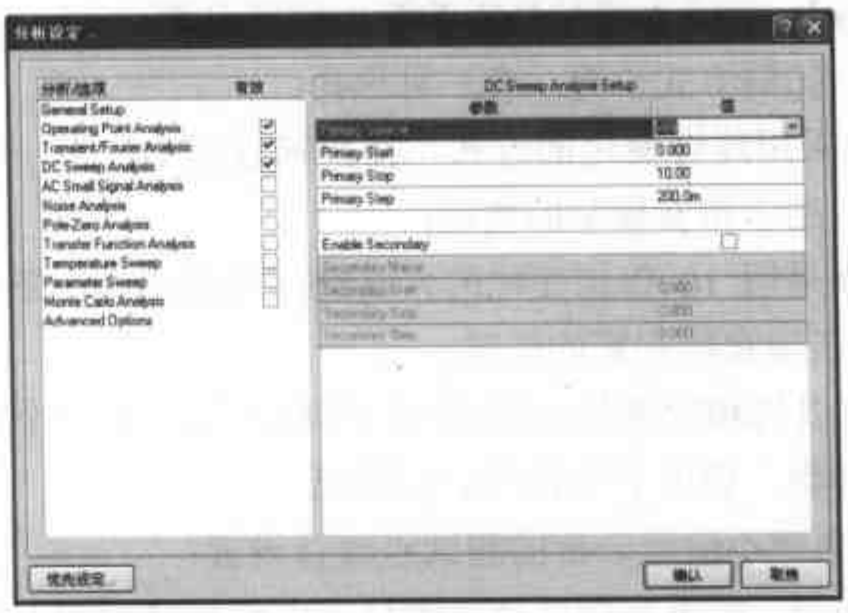


图 11-45　直流传输特性分析的仿真参数

- 【Primary Stop】：激励源信号幅值的终止值设置；
- 【Primary Step】：激励源信号幅值变化的步长设置，通常设置为幅值变化范围的 1% 或 2%；
- 【Enable Secondary】：用于选择是否设置进行直流传输特性分析的第二个输入激励源。选中该复选框后，就可以对第二个输入激励源的相关参数进行设置，设置内容及方式都与上面相同。

11.5.6　交流小信号分析（AC Small Signal Analysis）

交流小信号分析主要用于分析仿真电路的频率响应特性，即输出信号随输入信号的频率变化而变化的情况，借助于该仿真分析方式，我们可以得到电路的幅频特性和相频特性。

在分析设定对话框中选中“AC Small Signal Analysis” 选项后，相应的参数如图 11-46 所示。

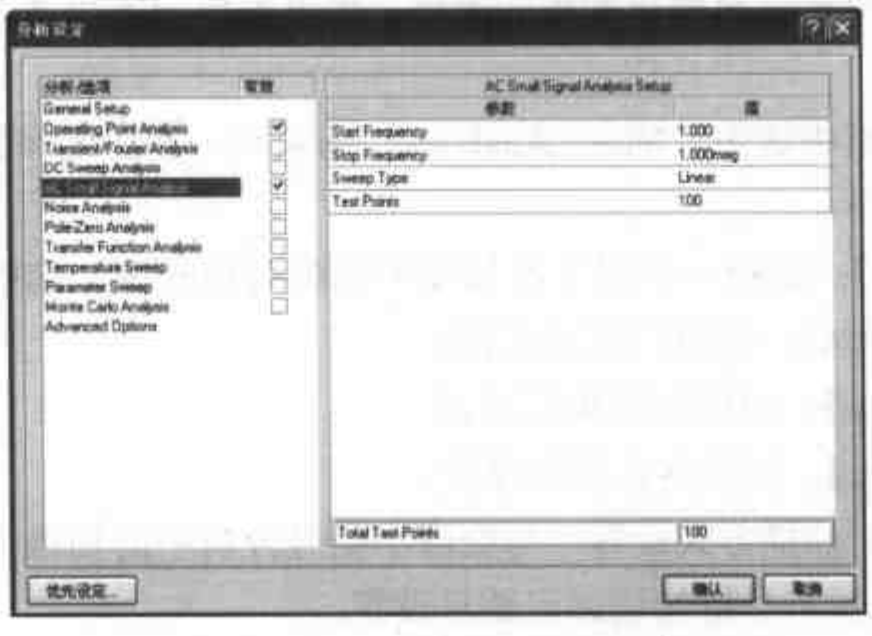


图 11-46　交流小信号分析的仿真参数

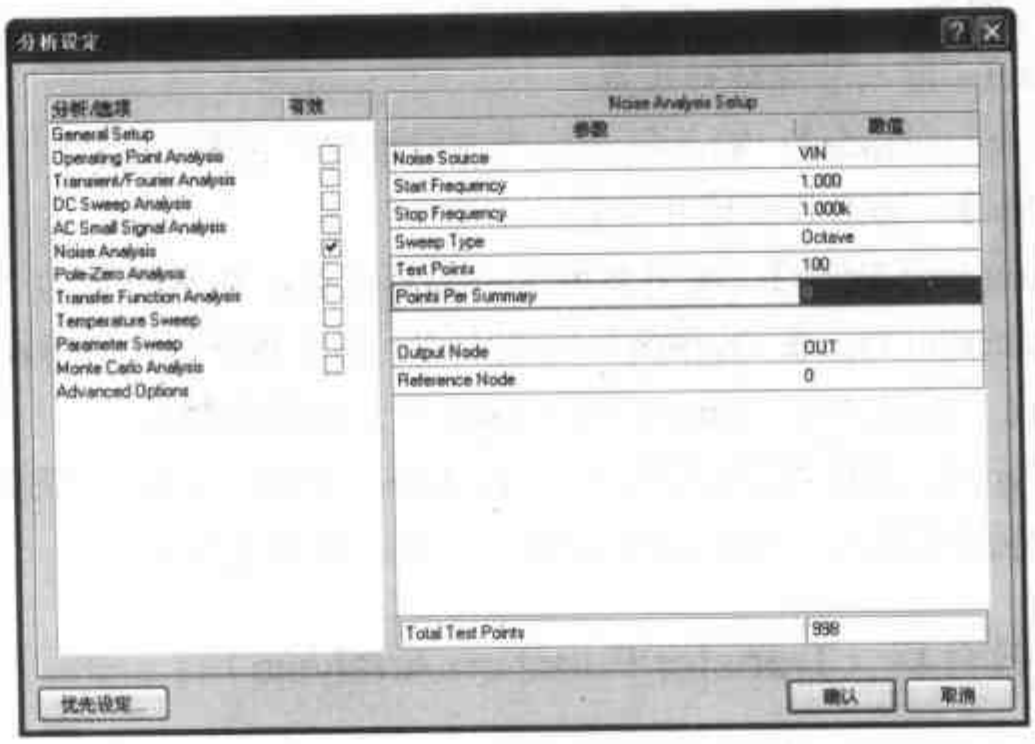


图 11-47　噪声分析的仿真参数

- 【Output Node】：噪声分析的输出节点设置。选中该项后，其右边会出现一个下拉列表框，供用户选择需要的噪声输出节点，如“IN”、“OUT”等；
- 【Reference Node】：噪声分析的参考节点设置。通常设置为“0”，表示以接地点作为参考点；
- 【Total Test Points】：噪声分析的总测试点数目设置。

11.5.8　零-极点分析 （Pole-Zero Analysis）

零-极点分析主要用于对电路系统转移函数的零、极点位置进行描述。根据零、极点位置与系统性能的对应关系，用户可以据此对系统性能进行相关的分析。

在分析设定对话框中选中“Pole-Zero Analysis”选项后，相应的参数如图 11-48 所示。

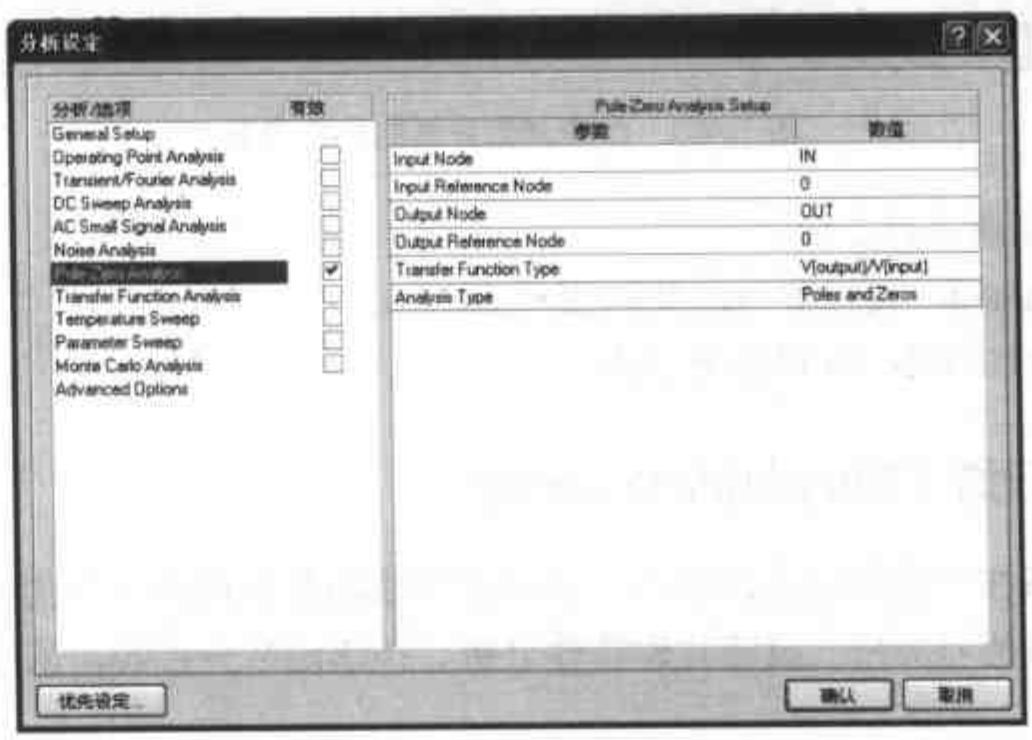


图 11-48　零-极点分析的仿真参数

各参数的含义如下。

- 【Input Node】：输入节点选择设置；
- 【Input Reference Node】：输入参考节点选择设置，通常设置为“0”；
- 【Output Node】：输出节点选择设置；
- 【Output Reference Node】：输出参考节点选择设置，通常设置为“0”；
- 【Transfer Function Type】：转移函数类型设置，有 2 种选择：“V（output）/V（input）”（电压数值比）或者“V（output）/I（input）”（阻抗函数）；
- 【Analysis Type】：分析类型设置，有 3 种选择：“Poles Only”（只分析极点）、“Zeros Only”（只分析零点）、“Poles and Zeros”（零、极点分析）。

11.5.9 传递函数分析（Transfer Function Analysis）

传递函数分析主要用于计算电路的直流输入、输出阻抗。在分析设定对话框中选中“Transfer Function Analysis”选项后，相应的参数如图 11-49 所示。

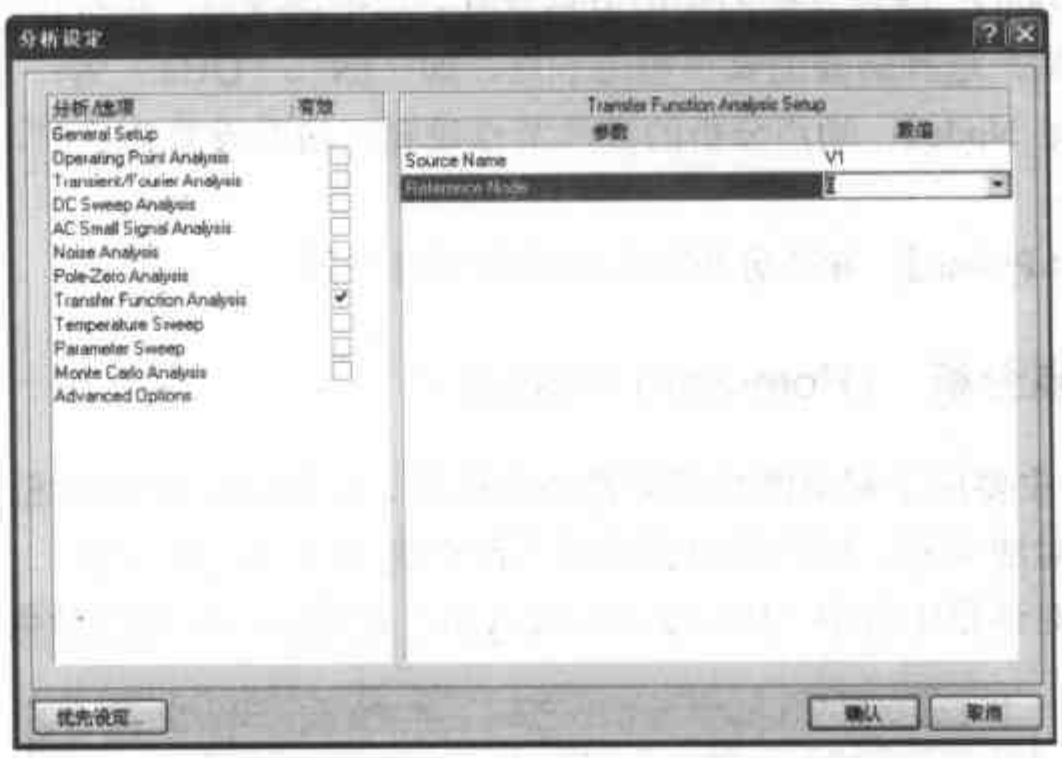


图 11-49 传递函数分析的仿真参数

需要设置的参数只有 2 项。

- 【Source Name】：设置参考的输入信号源；
- 【Reference Node】：设置参考节点。

11.5.10 温度扫描（Temperature Sweep）

温度扫描是指在一定的温度范围内，通过对电路的参数进行各种仿真分析，如：瞬态特性分析、交流小信号分析、直流传输特性分析、传递函数分析等，从而确定电路的温度漂移等性能指标。

在分析设定对话框中选中“Temperature Sweep”选项后，相应的参数如图 11-50 所示。

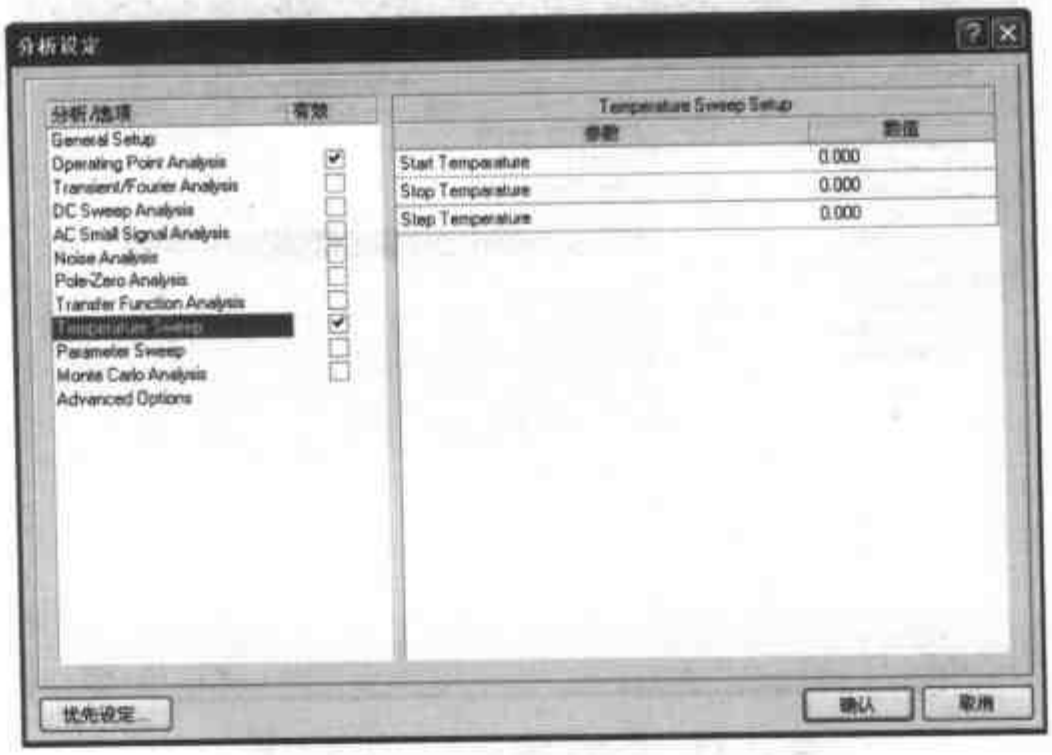


图 11-50　温度扫描分析的仿真参数

各参数的含义如下。

- 【Start Temperature】：扫描起始温度设置；
- 【Stop Temperature】：扫描终止温度设置；
- 【Step Temperature】：扫描步长设置。

需要注意的是：温度扫描分析不能单独运行，应该在运行工作点分析、交流小信号分析、直流传输特性分析、噪声分析、瞬态特性分析及传递函数分析中的一种或几种仿真方式时方可进行。

仿真时，如果仅仅选择了温度扫描的分析方式，则系统会弹出如图 11-51 所示的提示框，提示用户应在分析设定对话框中选择与温度扫描相配合的仿真方式，之后方可进行仿真。



图 11-51　与温度扫描相配合的仿真方式选择提示框

11.5.11　参数扫描（Parameter Sweep）

参数扫描分析主要用于研究电路中某一元件的参数发生变化时对整个电路性能的影响，借助于该仿真方式，用户可以确定某些关键元器件的最优化参数值，以获得最佳的电路性能。该分析方式与上述的温度扫描分析类似，只有与其他的仿真方式中的一种或几种同时运行时才有意义。

在分析设定对话框中选中“Parameter Sweep”选项后，相应的参数如图 11-52 所示。

由图 11-52 看到，用户可以同时选择仿真原理图中的两个元器件进行参数扫描分析，各项参数的含义如下。

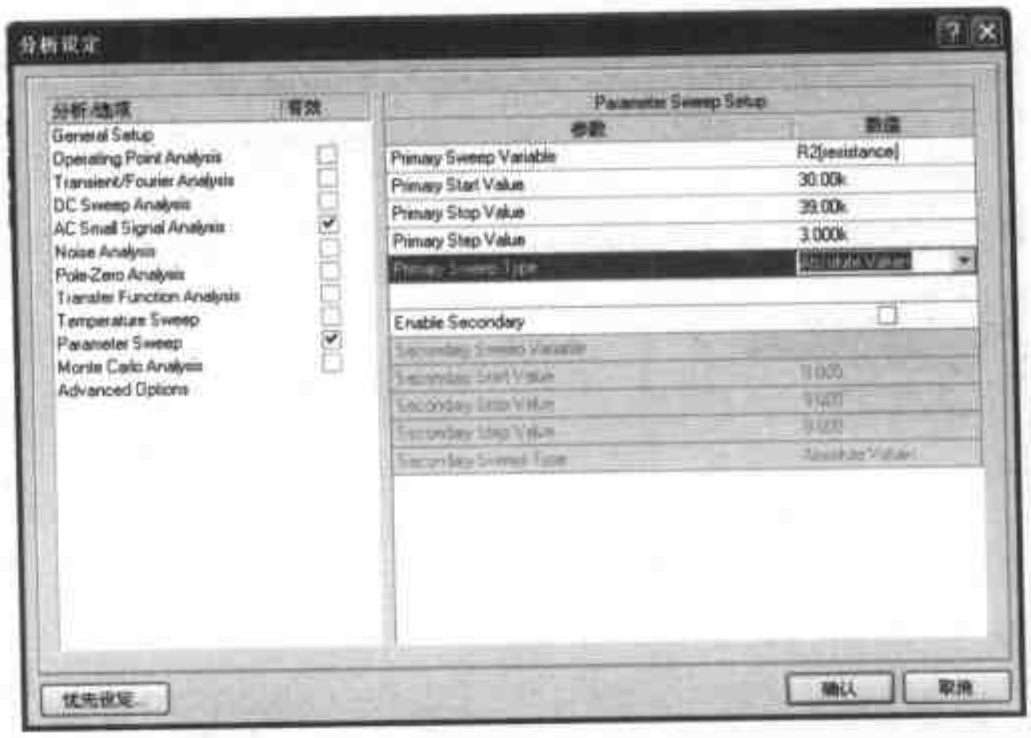


图 11-52　参数扫描分析的仿真参数

- 【Primary Sweep Variable】：第一个进行参数扫描的元器件设置。选中该项后，其右边会出现一个下拉列表框，列出了仿真电路图中可以进行参数扫描的所有元器件，供用户选择；
- 【Primary Start Value】：进行参数扫描的元件初始值设置；
- 【Primary StopValue】：进行参数扫描的元件终止值设置；
- 【Primary StepValue】：扫描变化的步长设置；
- 【Primary Sweep Type】：参数扫描的扫描方式设置，有两种选择："Absolute Values"（按照绝对值的变化计算）、"Relative Values"（按照相对值的变化计算），一般选择"Absolute Values"；
- 【Enable Secondary】：用于选择是否设置进行参数扫描分析的第二个元器件。选中该复选框后，就可以对第二个元器件的相关参数进行设置，设置内容及方式都与上面相同。



同时对两个元器件进行参数扫描，其过程并不是相互独立的，即在第 1 个元器件参数保持不变的情况下，第 2 个元器件将对所有的参数扫描一遍。之后，第 1 个元器件的值每变化一步，第 2 个元器件都将再次对所有的参数扫描一遍，这样持续进行，仿真计算量相当大，一般应单独进行。

11.5.12　蒙特卡罗分析（Monte Carlo Analysis）

蒙特卡罗分析是一种统计分析方法，借助于随机数发生器按元件值的概率分布来选择元件，然后对电路进行直流、交流小信号、瞬态特性等仿真分析。通过多次的分析结果估算出电路性能的统计分布规律，从而可以对电路生产时的成品率及成本等进行预测。

在分析设定对话框中选中"Monte Carlo Analysis"选项后，相应的参数如图 11-53 所示。

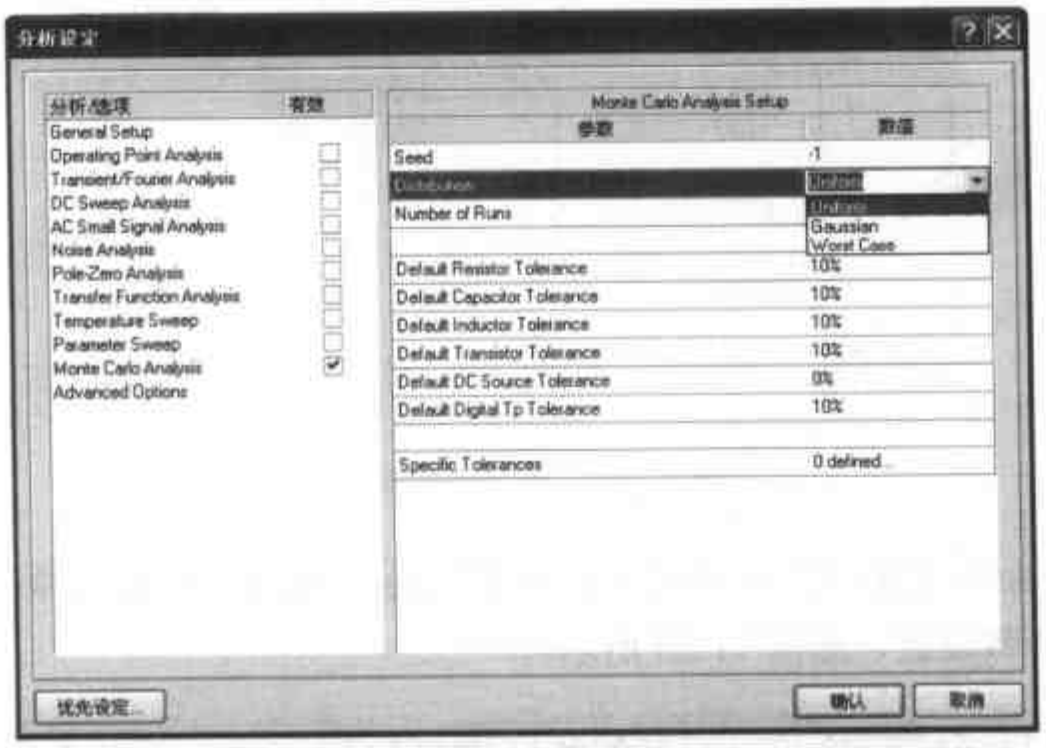


图 11-53　蒙特卡罗分析的仿真参数

各项参数的含义如下。

- 【Seed】：随机数发生器的种子数设置，系统默认为“-1”；
- 【Distribution】：元件分布规律设置，有 3 种选择：“Uniform”（均匀分布）、“Gaussian”（高斯分布）、“Worst Case”（最坏情况分布）；
- 【Number of Runs】：仿真运行次数设置，系统默认为“5”；
- 【Default Resistor Tolerance】：电阻容差设置，默认为“10%”。用户可以单击更改，输入可以是绝对值，也可以是百分比，但含义不同。如：一电阻的标称值为“1k”，若用户输入的电阻容差为“15”，则表示该电阻将在 985Ω~1015Ω之间变化；若输入为“15%”，则表示该电阻的变化范围为：850Ω~1150Ω；
- 【Default Capacitor Tolerance】：电容容差设置，默认为“10%”，同样可以单击更改；
- 【Default Inductor Tolerance】：电感容差设置，默认为“10%”；
- 【Default Transistor Tolerance】：晶体管容差设置，默认为“10%”；
- 【Default DC SourceTolerance】：直流电源容差设置，默认为“0%”；
- 【Default Digital Tp Tolerance】：数字器件的传播延迟容差设置，默认为“10%”；
- 【Specific Tolerance】：特定器件的单独容差设置。

【例 11-4】　仿真方式的设置及仿真的运行

在本例中，我们将为图 11-41 中所示的仿真原理图“仿真数学函数.SCHDOC”设置瞬态特性分析与傅里叶分析的仿真方式，并运行仿真，查看仿真的结果，具体操作如下。

1 打开仿真原理图“仿真数学函数.SCHDOC”，在需要观测信号的位置处添加网络标签。在这里，我们需要观测的信号有 4 个：输入信号、经过正弦变换后的信号、经过余弦变换后的信号及相加后输出的信号，因此，在相应位置处放置了 4 个网络标签：“INPUT”、“SINOUT”、“COSOUT”、“OUTPUT”，如图 11-54 所示。

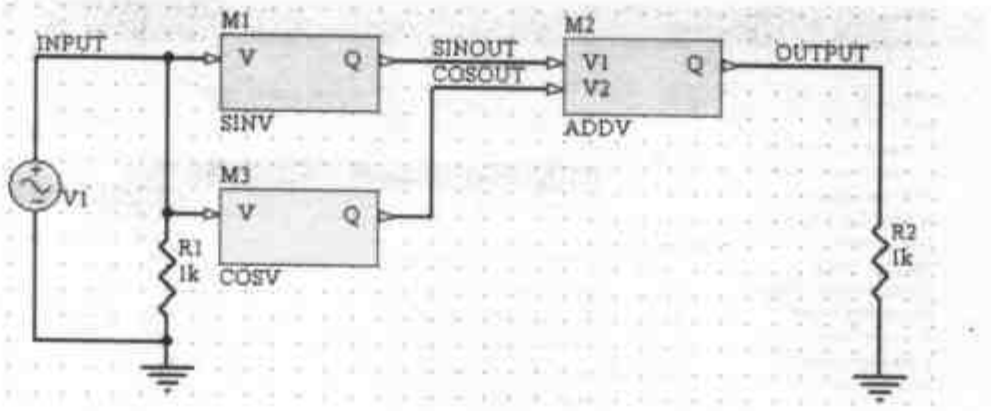


图 11-54　添加网络标签

2　执行菜单命令【设计】→【仿真】→【Mixed Sim】，在系统弹出的分析设定对话框中先进行通用参数设置，如图 11-55 所示。

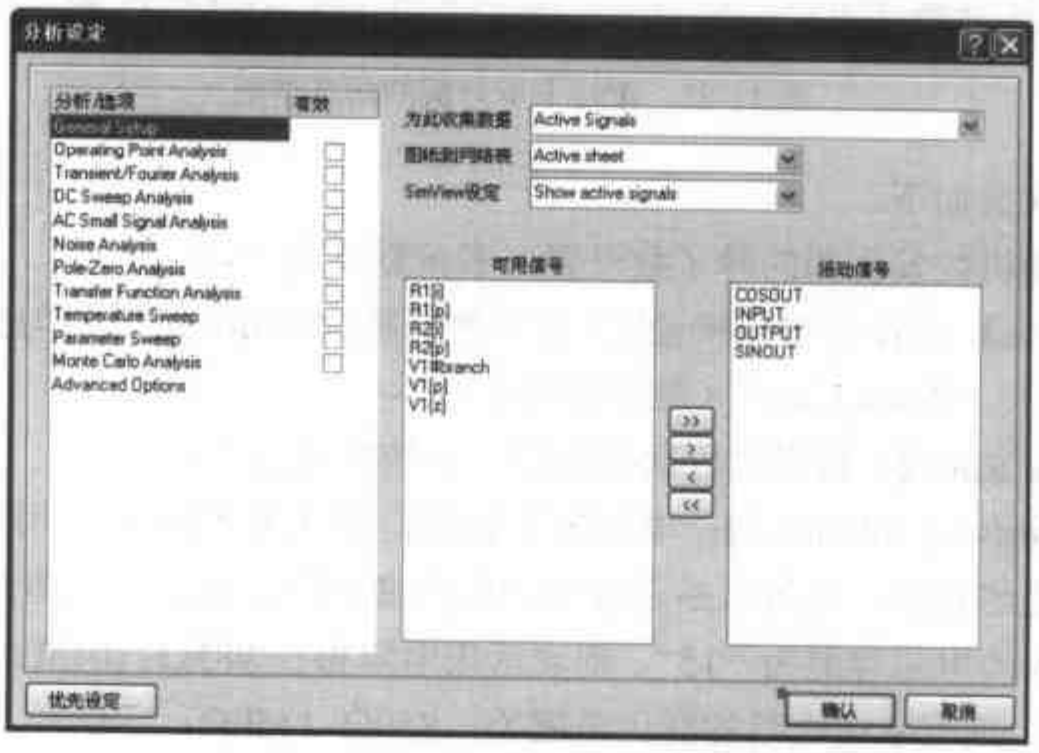


图 11-55　通用参数设置

3　【为此收集数据】栏内设置为“Active Signals”;【图纸到网络表】栏内设置为“Active sheet”;【SimView 设定】栏内设置为“Show active signals”。

4　将【可用信号】栏内的信号“INPUT”、“SINOUT”、“COSOUT”、“OUTPUT”右移到【活动信号】内。

5　完成通用参数的设置后，在【分析/选项】栏中，选中“Operating Point Analysis”及“Transient/Fourier Analysis”选项后面的复选框。“Transient/Fourier Analysis”中各项参数的设置如图 11-56 所示。

6　瞬态仿真分析的起始时间设置为“0”；终止时间设置为“10ms”；时间步长及最大时间步长设置为“20/us”；选中【Use Intial Conditions】复选框及【Enable Fourier】复选框；傅里叶分析中的基波频率设置为“500Hz”。

7　设置完毕，单击 确认 按钮，则系统开始电路仿真，瞬态仿真分析及傅里叶分析的仿真结果分别如图 11-57 和图 11-58 所示。

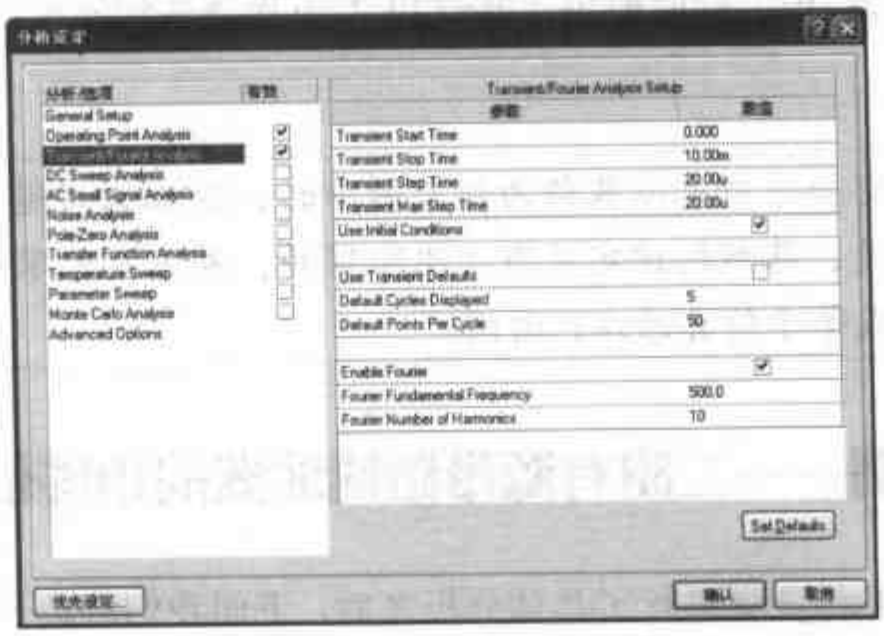


图 11-56　瞬态特性分析与傅里叶分析的参数设置

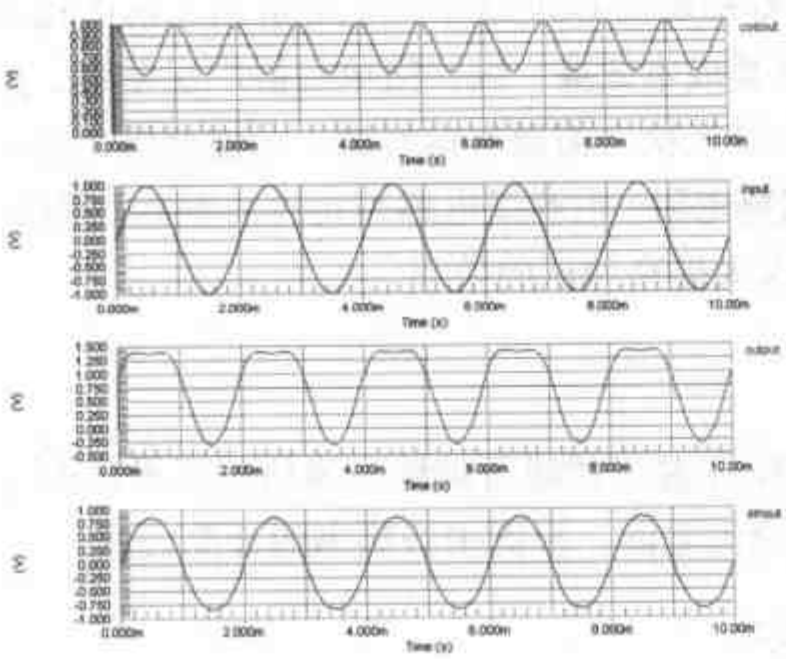


图 11-57　瞬态仿真分析波形

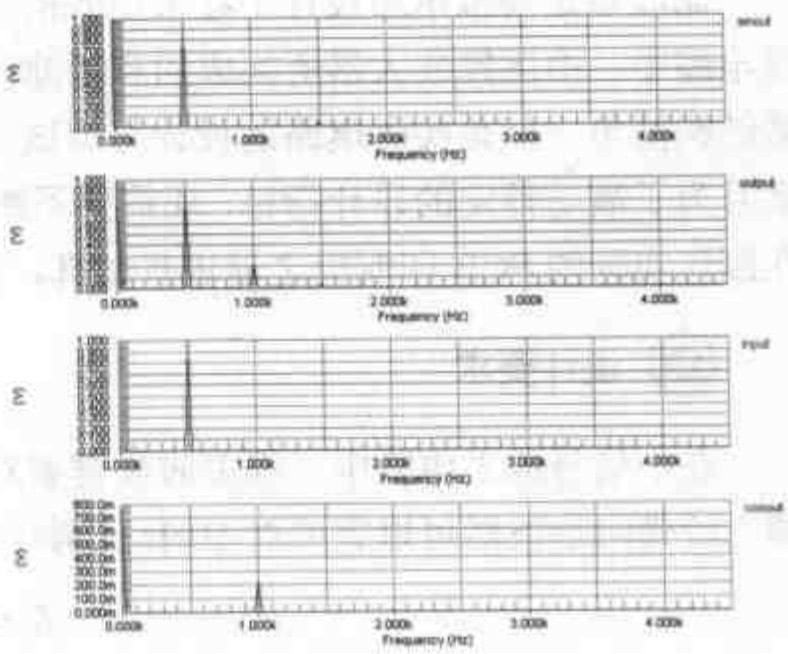


图 11-58　傅里叶分析的仿真波形

图中分别显示了我们所要观测的 4 个信号的时域波形及频谱组成。在给出波形的同时，系统还为所观测的节点生成了傅里叶分析的相关数据，保存在后缀名为“.sim”的文件中，如图 11-59 所示是该文件中与输出信号“OUTPUT”有关的数据。

```
Fourier analysis for output:
  No. Harmonics: 10, THD: 26.4467 %, Gridsize: 200, Interpolation Degree: 1

Harmonic   Frequency      Magnitude      Phase          Norm. Mag      Norm. Phase
--------   ---------      ---------      -----          ---------      -----------
 0         0.00000E+000   7.65318E-001   0.00000E+000   0.00000E+000   0.00000E+000
 1         5.00000E+002   8.79997E-001   2.31353E-004   1.00000E+000   0.00000E+000
 2         1.00000E+003   2.29383E-001   8.99985E+001   2.60664E-001   8.99983E+001
 3         1.50000E+003   3.90328E-002   -1.74388E-002  4.43557E-002   -1.76701E-002
 4         2.00000E+003   4.77893E-003   9.02234E+001   5.43062E-003   9.02231E+001
 5         2.50000E+003   3.08955E-004   3.94377E+000   3.51086E-004   3.94354E+000
 6         3.00000E+003   1.81659E-004   8.51815E+001   2.06432E-004   8.51813E+001
 7         3.50000E+003   7.27811E-005   -3.47810E+000  8.27061E-005   -3.47834E+000
 8         4.00000E+003   3.89460E-005   7.72658E+001   4.42569E-005   7.72656E+001
 9         4.50000E+003   7.77301E-005   -8.96934E+000  8.83300E-005   -8.96957E+000
```

图 11-59　输出信号“OUTPUT”的傅里叶分析数据

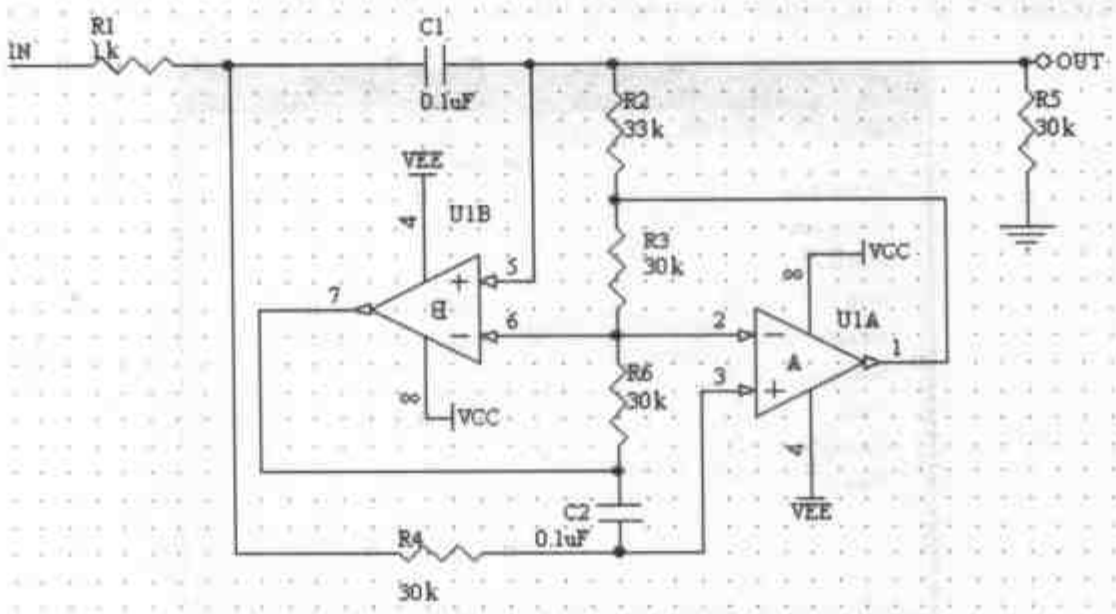


图 11-63　电路仿真原理图的初步绘制

放置电源及仿真激励源

1　在【元件库】面板的“Simulation Sources.IntLib”集成库文件中找到“VSRC”（直流电压源），并放置两个到仿真原理图中。

2　双击所放置的“VSRC”符号，分别进行基本属性及仿真参数的设置。标识符分别设置为 V1 和 V2，其中，V1 设置为“15V”，为 VCC 提供电源；V2 设置为“-15V”，为 VEE 提供电源。对于相应的 3 项仿真参数：【Value】、【AC Magnitude】、【AC Phase】，由于 V1、V2 只是供电电源，在交流小信号分析时不提供信号，因此，后两项仿真参数可以不设置，只需设置电源值即可，如图 11-64 所示。

3　设置好参数，并且添加了电源符号及接地符号后的电源如图 11-65 所示。



图 11-64　电源 V1 的仿真参数设置

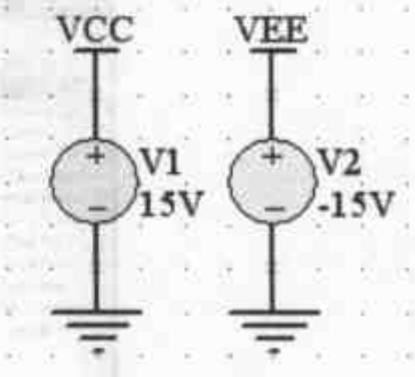


图 11-65　放置电源

4　在【元件库】面板的“Simulation Sources.IntLib”集成库文件中找到“VSIN”（正弦波电压源），放置到仿真原理图中的信号输入端，并设置其相应的参数。

在本例中，为二阶有源带阻滤波器选用的仿真激励源是正弦波电压激励源，可以为仿

真电路提供正弦激励信号，设置的仿真参数如图 11-66 所示。



图 11-66　正弦波电压激励源的仿真参数设置

5　正弦波信号的频率设置为“50Hz”，其余的参数则采用系统的默认值即可。

这样，我们就完成了电路仿真原理图的整体绘制，如前面的图 11-60 所示。对于该原理图可以进行 ERC 校验，以确保电气连接的正确性，具体过程请用户参看前面的有关章节，我们在这里不再讲述。

设置仿真方式

在本例中，我们将采用瞬态特性分析及交流小信号分析的仿真方式对二阶有源带阻滤波器的功能进行分析仿真。

1　执行菜单命令【设计】→【仿真】→【Mixed Sim】，则系统弹出分析设定对话框，在左侧的【分析/选项】栏中选中“General Setup”选项，进行通用参数的有关设置，如图 11-67 所示。

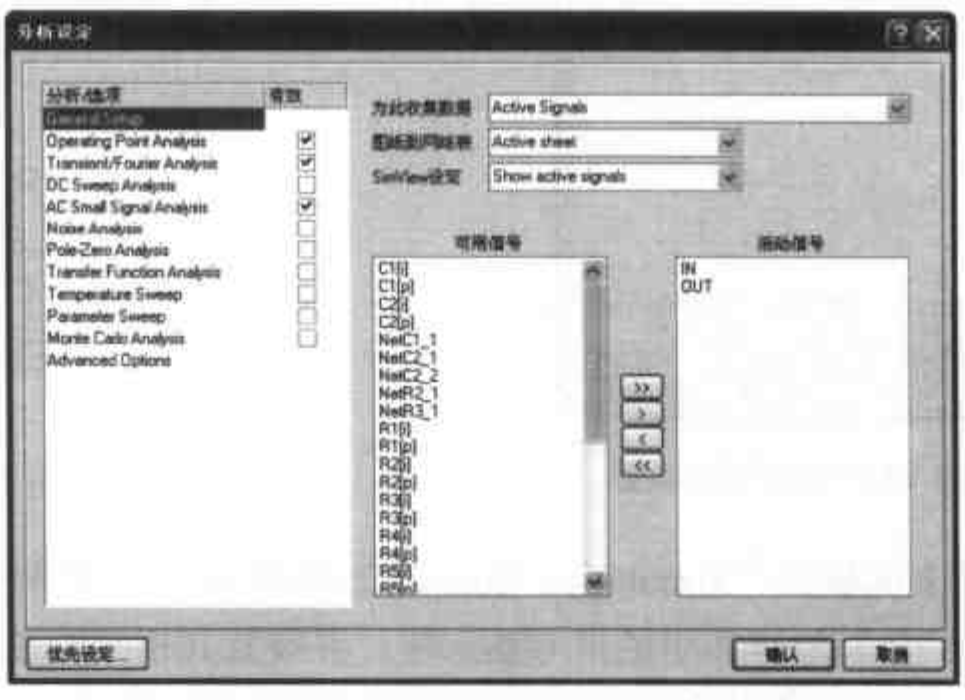


图 11-67　通用参数设置

2 【为此收集数据】栏内设置为“Active Signals”;【图纸到网络表】栏内设置为“Active sheet”;【SimView 设定】栏内设置为“Show active signals”。

在这里，由于我们只需要观察输入的信号，以及该信号通过带阻滤波器后的变化，即输出信号，所以在【活动信号】列表框中只需列出两项：“IN”、“OUT”即可。

3 完成通用参数的设置后，在【分析/选项】栏中，先选中“Operating Point Analysis”选项后面的复选框，接下来选中“Transient/Fourier Analysis”选项，进行相应参数的设置，如图 11-68 所示。

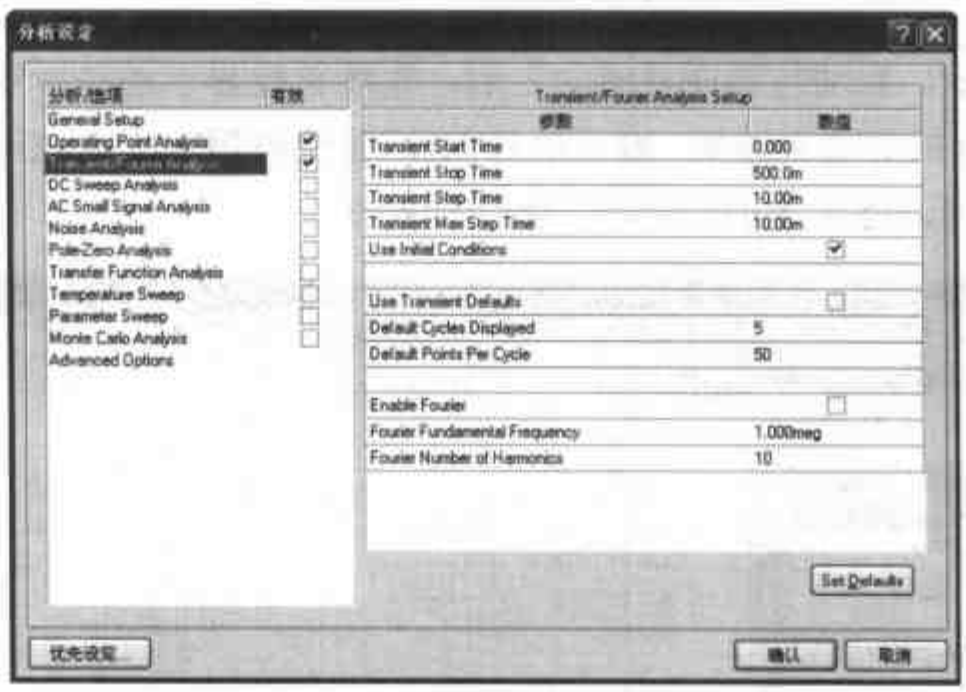


图 11-68　瞬态特性分析的参数设置

4 选中了【Use Intial Conditions】复选框后，将瞬态仿真分析的起始时间设置为“0”；终止时间设置为“500ms”；时间步长及最大时间步长设置为“10ms”。

5 由于本例中暂时不需要进行傅里叶分析，因此没有选中【Enable Fourier】复选框。

6 设置好瞬态分析的参数后，在【分析/选项】栏中，选中“AC Small Signal Analysis”选项，进行相应参数的设置，如图 11-69 所示。

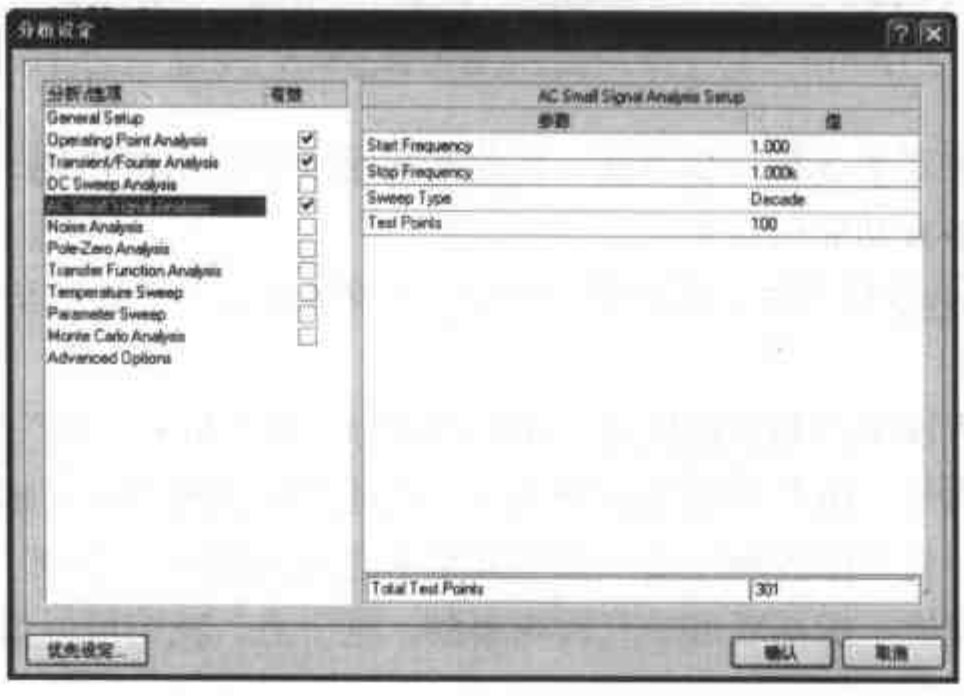


图 11-69　交流小信号分析的参数设置

7 起始频率设置为“1Hz”；终止频率设置为“1kHz”；由于频率变化范围较大，所以扫描方式设置为“Decade”；测试点数目设置为“100”；总测试点数目设置则使用系统的默认值。

至此，完成了仿真的通用参数及所选用仿真方式的具体参数设定。

运行仿真程序并分析仿真结果

1 完成了仿真方式的有关设定以后，单击分析设定对话框中的 确认 按钮，则系统开始电路仿真。

如图 11-70 所示，启动仿真并且成功之后，系统首先显示的是所观测信号的时域变化波形，即瞬态特性分析的仿真结果。输入信号“IN”是幅值恒定的正弦波，输出信号“OUT”则是经过带阻滤波器滤除了 50Hz 频率分量后的波形。

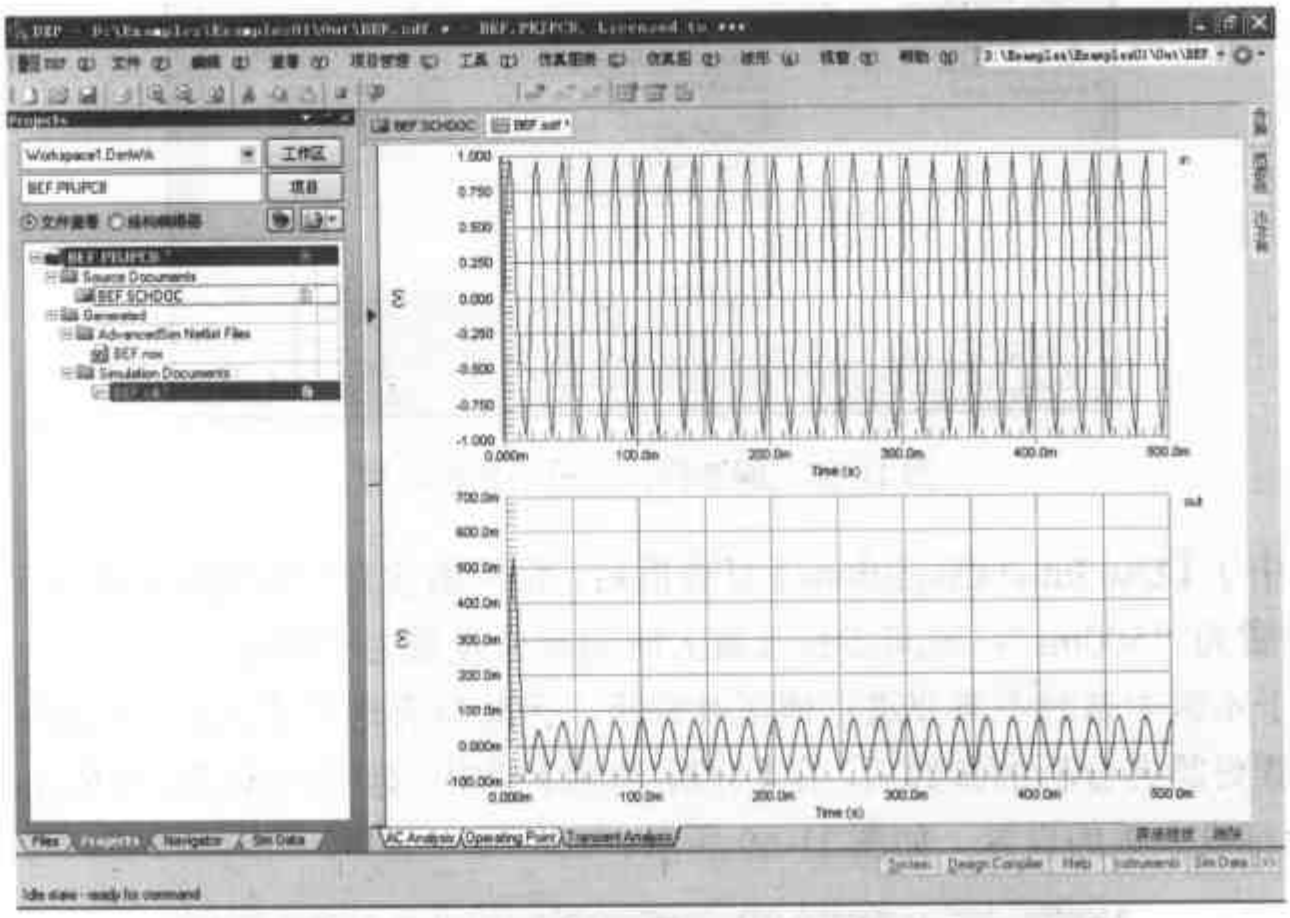


图 11-70 二阶有源带阻滤波器的瞬态特性分析的仿真波形

由于这里我们设定了 3 种仿真方式，因此在显示窗口的下面出现了 3 个标签页，我们可以选择查看不同仿真功能的结果。

2 单击 AC Analysis 标签页，则在窗口中显示出交流小信号分析的仿真结果，如图 11-71 所示。

图中显示了在所设定的频率范围内（1Hz~1kHz），输入信号“IN”和输出信号“OUT”的幅频特性。输入信号“IN”的幅值恒定为 1，经过带阻滤波器后，输出信号“OUT”的幅值则明显下陷，而且下陷波形较陡，说明其频率选择性较好，达到了“带阻”的效果。但是中心频率的精确值不能从图形中直接观察到，这一点，我们可以借助图形的游标功能来解决。

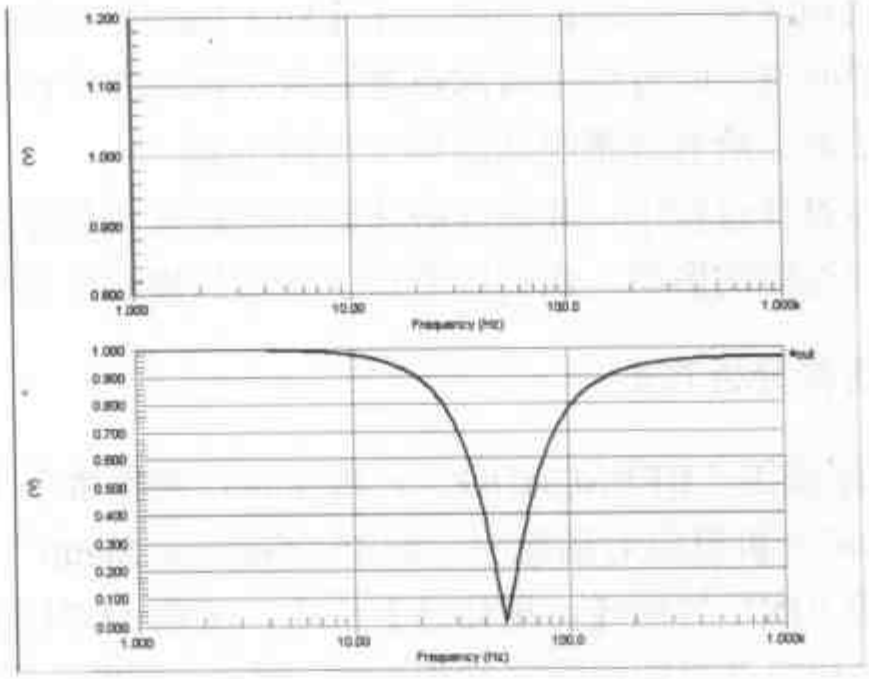


图 11-71　交流小信号分析的仿真波形

3 在代表图形名称的位置处单击右键，则系统会弹出一个如图 11-72 所示的波形管理菜单。在菜单中选择【Cursor A】（游标 A）或者【Cursor B】（游标 B）命令，即可打开相对应的游标。

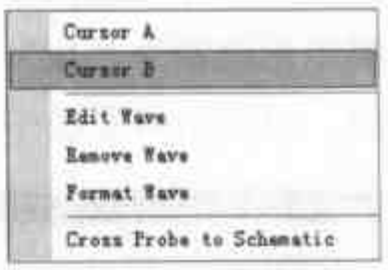


图 11-72　波形管理菜单

该菜单用于对显示的波形进行编辑（Edit Wave）、移去（Remove Wave），以及在电路仿真原理图中对应显示产生该波形的位置（Cross Probe to Schematic）等操作。

例如：我们在图形名称“OUT”上单击右键，在弹出的菜单中选择【Cursor B】命令，则打开了游标 B，同时打开【Sim Date】（仿真数据）面板。随着游标的移动，我们可以在【Sim Date】面板上看到游标所在位置的精确数据，如图 11-73 所示。

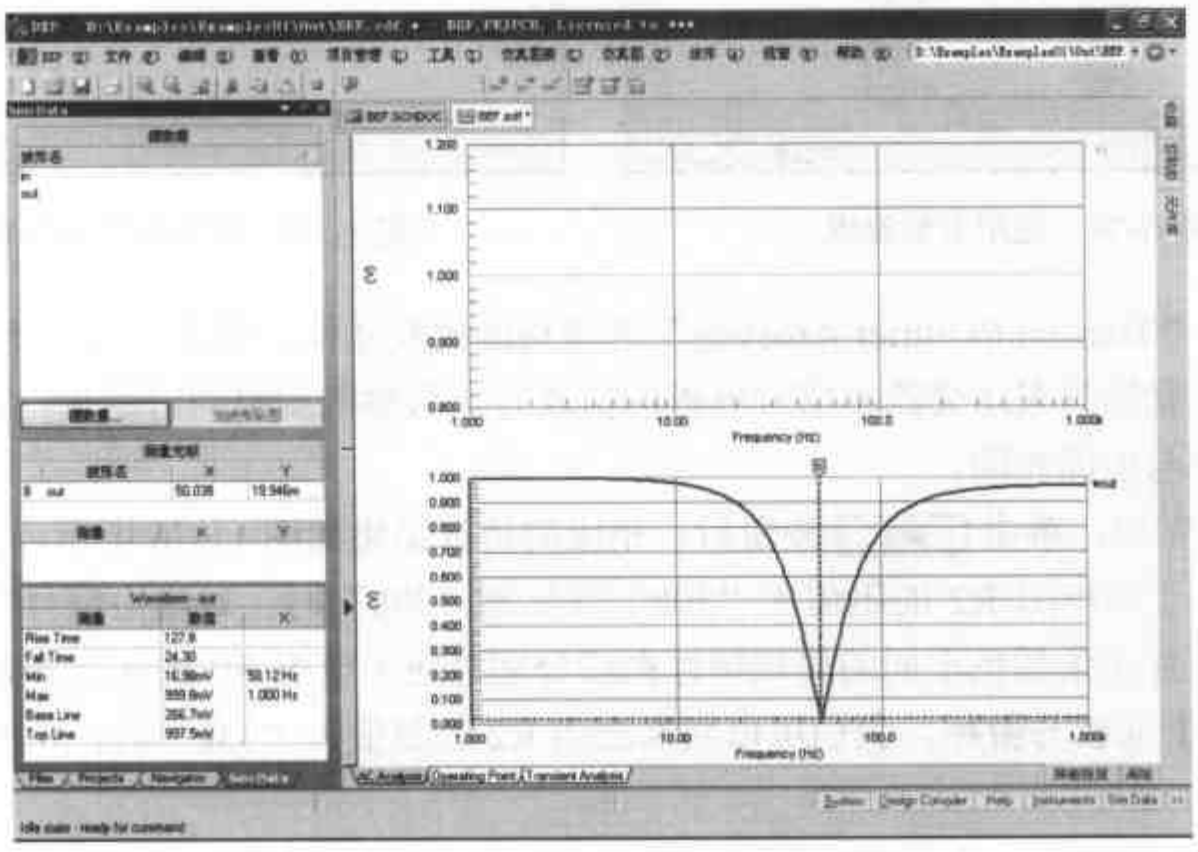


图 11-73　使用游标显示精确数据

4 将游标 B 移动到波形的下陷位置处，在【Sim Date】面板上明确显示了所对应的频率值：50.038Hz，说明该二阶有源带阻滤波器达到了我们的设计指标。

至此，我们完成了对二阶有源带阻滤波器的电路仿真。

在该滤波器的实际设计过程中，其良好的性能并不是直接获得的。为了查看电路中各元件的不同参数对系统性能的影响，我们还采用了参数扫描的仿真分析方式。

参数扫描的仿真分析方式

1 返回电路仿真原理图“BEF.SCHDOC”，再次执行菜单命令【设计】→【仿真】→【Mixed Sim】，在弹出的分析设定对话框中，选中“General Setup”选项，单击 < 按钮将【活动信号】栏中的“IN”移回【可用信号】栏中，如图 11-74 所示。

由于元件参数的变化只会对输出信号产生影响，因此，我们只需查看输出信号“OUT”即可。

2 选中“Parameter Sweep”选项，进行相应参数的设置，如图 11-75 所示。我们所选择的进行参数扫描的元件是“R2”，将其初始值设置为“30k”，终止值设置为“39k”，扫描步长设置为“3k”，扫描方式设置为：“Absolute Values”。由于只对一个元件进行参数扫描，因此不需要选中【Enable Secondary】复选框。

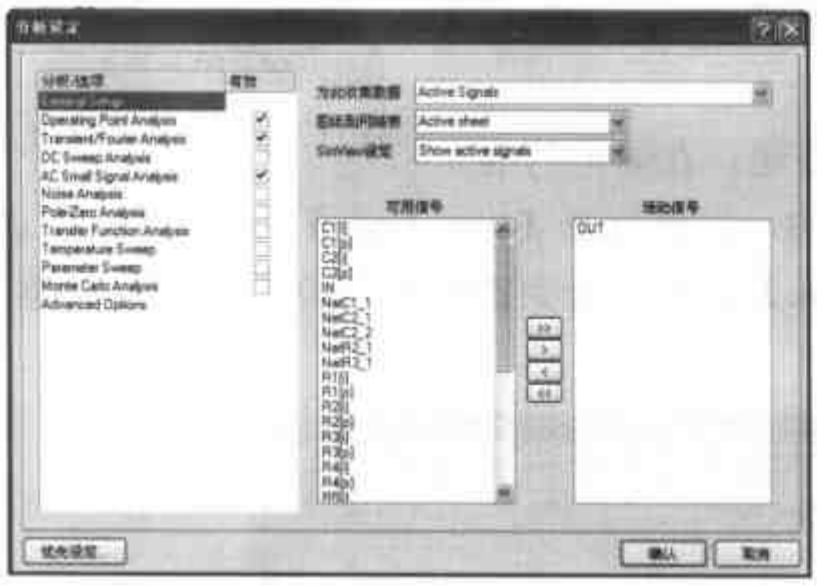


图 11-74 通用参数设置

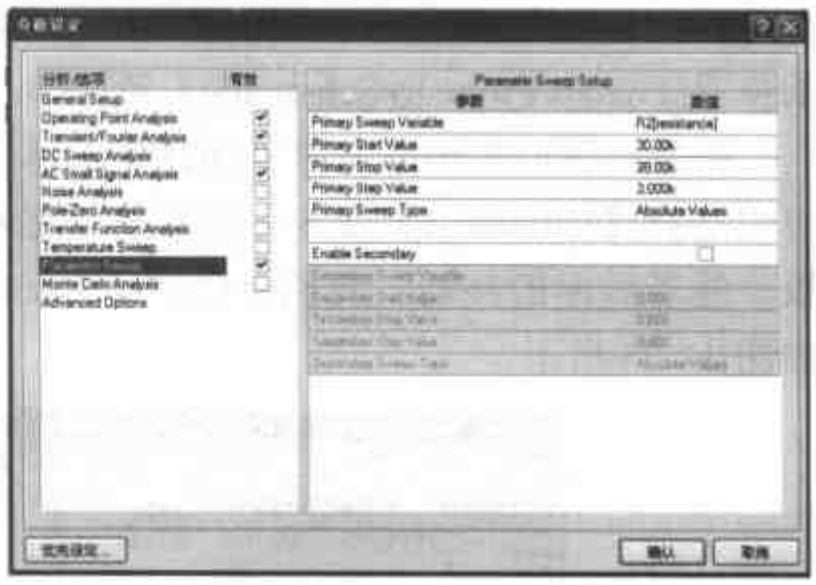


图 11-75 参数扫描的参数设置

3 点击“Transient/Fourier Analysis”选项后面的复选框，使之不再处于选中状态。

在这里，我们只采用交流小信号分析的仿真方式与参数扫描同时运行，交流小信号分析的参数设置与前面相同。

4 设置完毕，单击 确认 按钮后，相应的仿真结果如图 11-76 所示。

图中显示了当电阻 R2 的阻值由“30k”变化到“39k”时，对输出信号“OUT”幅频特性的影响，有 4 条颜色不同的幅频特性曲线分别对应于电阻 R2 的 4 个不同阻值。借助于【Sim Date】面板与游标，我们可以判断出当 R2 的阻值为“33k”时，电路的频率选择性最好。

【网格类型】域则用于设置坐标轴是线性的还是对数的。如果是对数坐标，可以在右边设置对数的底数是“2”还是“10”。例如，在这里我们使用的就是对数坐标，底数为“10”。

2 单击最小值前面的复选框，在后面的文本栏内输入“10”；同样，单击最大值前面的复选框，在后面的文本栏内输入“100”。

3 单击 确认 按钮后，则显示的波形如图 11-78 所示。



图 11-77 *X* 轴调整设置

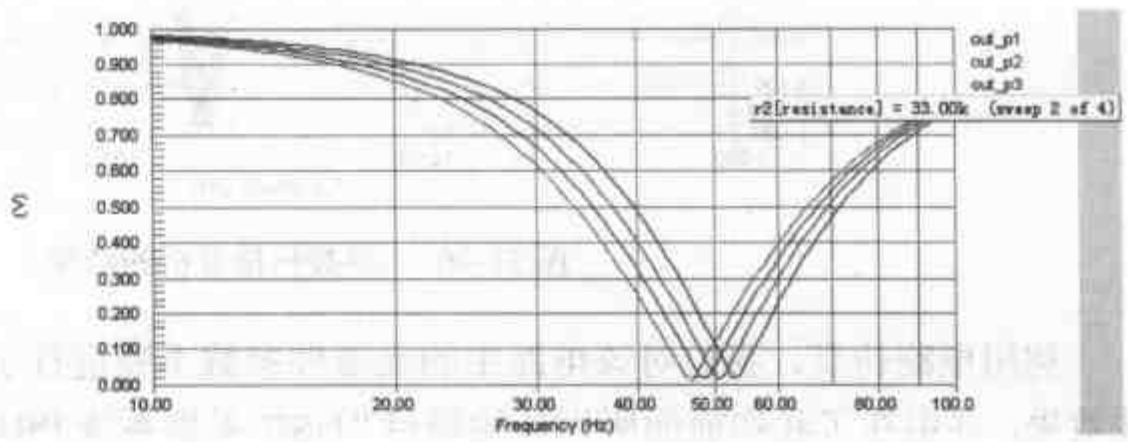


图 11-78 参数扫描分析的结果（显示范围：10Hz~100Hz）

由于显示范围的调整，波形被局部放大了，我们能清楚地看到，对于电阻 R2 的不同取值，输出信号“OUT”的幅频特性是有变化的，并且可以直接判断出当 R2 取值为“33k”时，电路的频率选择性最好（绿色曲线的中心频率最靠近 50Hz）。



对波形的显示范围进行调整，仅仅是为了方便用户对当前的波形进行观察与分析，并不会影响到原先的仿真参数设置。在显示窗口内单击鼠标右键，在弹出的快捷菜单中执行【Fit Document】命令，即可恢复原来的波形显示。



图 11-79 *Y* 轴设置对话框

在对波形的显示范围进行调整时，有时不仅需要重新设置 *X* 轴的坐标范围，而且对 *Y* 轴的坐标范围也需要重新调整，以便能观察到仿真波形的全貌。

执行菜单命令：【仿真图】→【格式化 *Y* 轴】；或者直接双击 *Y* 轴，则会弹出如图 11-79 所示的 *Y* 轴设定对话框，可以按照需要，对 *Y* 轴坐标的最大值和最小值进行重新设置，设置方法与 *X* 轴设置相同。

2. 信号波形的运算及添加

在对仿真波形的分析过程中，有些情况下，需要对信号波形进行一些数学变换，并把结果添加到仿真波形图中，以便与其他的信号波形进行比较，获得直观的结果。

【例 11-6】 绘制幅频特性波特图

对于放大器或者滤波器的性能曲线，特别是幅频特性曲线，有时我们需要用波特图进行表示。在波特图中，频率量取对数运算后作为横轴，系统的增益取对数运算后则作为纵

轴。前面我们已经获得了二阶有源带阻滤波器输出信号“OUT”的幅频特性曲线（如图 11-71 所示），下面我们来绘制其相应的波特图。

1　执行菜单命令【编辑】→【插入】，则系统在当前的波形图中插入了一个空的图形栏，如图 11-80 所示。

2　执行菜单命令【波形】→【追加波形】；或者在显示窗口内单击鼠标右键，在弹出的快捷菜单中执行【Add Wave to Plot】（向图中追加波形）命令；或者单击工具栏中的 按钮，则系统弹出追加波形对话框，如图 11-81 所示。

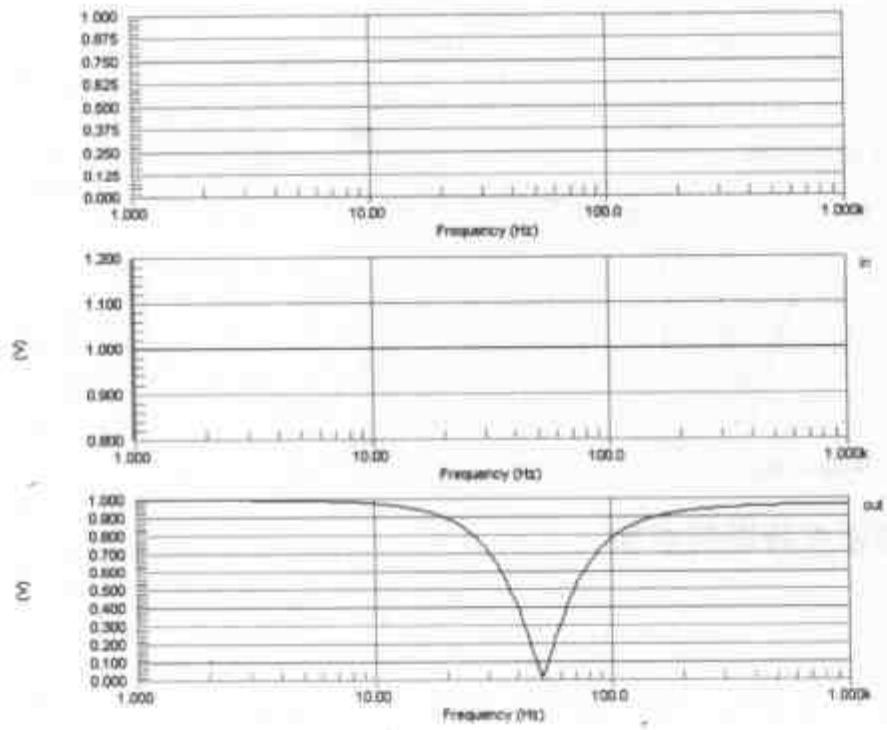


图 11-80　插入一个空图形栏



图 11-81　追加波形对话框

该对话框的左边列出了当前显示波形的信号，右边则为信号提供了各种函数运算。

3　我们需要对输出信号“OUT”的幅值进行对数（20log）运算，所以选择了复杂函数列表中的第二项【量级〔dB〕】。



【表达式】文本栏用于输入信号运算的表达式，不能为空白。如：若要计算输入信号“IN”与输出信号“OUT”的叠加信号，则可以在该栏内输入“in+out”。

4　由于这里我们只对信号“OUT”进行运算，因此直接输入 “out”即可。

5　【名称】文本栏则用于输入新的波形名称，我们输入 “Bode Plot”。



【加到新的 Y 轴】复选框：在原有的图形栏中追加波形时，为了与已存在的波形区分开来，应选中该复选框；但在新插入的图形栏中追加波形时，可以选中，也可以不选中。

6　单击对话框中的 建立 按钮，则新建的波特图显示在仿真结果中，如图 11-82 所示。

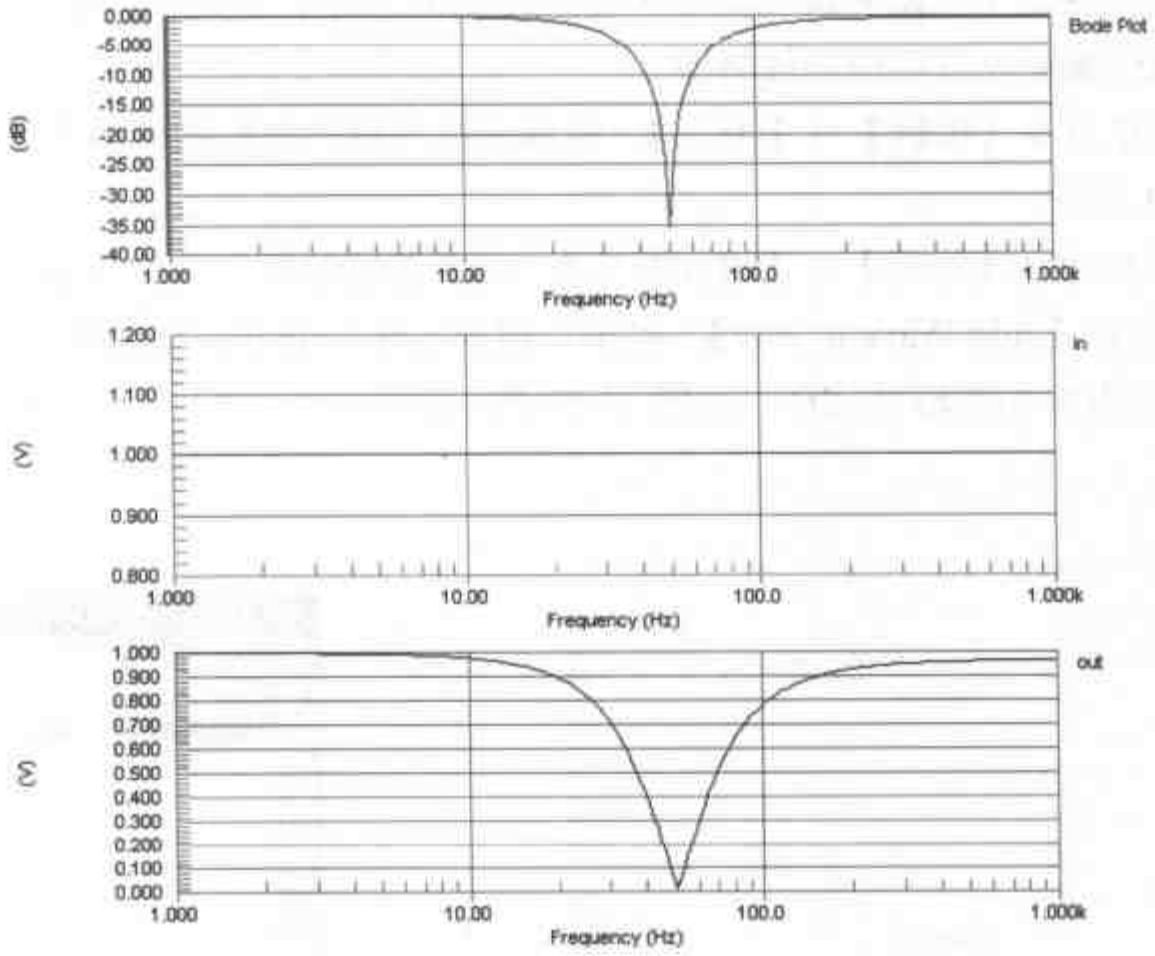


图 11-82 新建波特图的添加

11.8 本章小结

本章主要介绍了 Protel DXP 2004 SP2 的电路原理图仿真功能，并通过实例对整个仿真过程进行了详细的讲解，具体包括：仿真原理图的绘制、各种元器件的仿真参数设置、仿真激励源的类型、仿真方式的选择，以及仿真结果的分析管理，等等。

借助于电路仿真，用户可以在制作 PCB 印制电路板之前，尽早地发现并纠正电路设计中的缺陷与不足，提高自己的工作效率，避免重复设计的可能性。

11.9 思考与练习

1. 思考题

（1）在 DXP 电路仿真中，所涉及到的基本概念主要有哪些？

（2）电路仿真原理图的绘制与普通电路原理图的绘制有什么区别？

（3）简述两种常用的仿真方式——瞬态特性分析与交流小信号分析所实现的功能。

2. 练习题

（1）打开项目“C：\Program Files\Altium2004 SP2\Circuit Simulation\Bandpass Filter\Bandpass Filter.PRJPCB”，学习绘制如图 11-83 所示的电路仿真原理图。

（2）对所绘制的电路仿真原理图进行仿真激励源及仿真方式设置，并运行仿真（瞬态

特性分析及交流小信号分析），显示如图 11-84、图 11-85 所示的输出信号“OUT”仿真波形。根据仿真结果，借助于【Sim Date】面板与游标，对该电路的滤波性能进行分析。

（3）使用仿真波形管理命令，在仿真结果图中绘制输入信号“IN”与输出信号“OUT”的和信号，如图 11-86 所示。

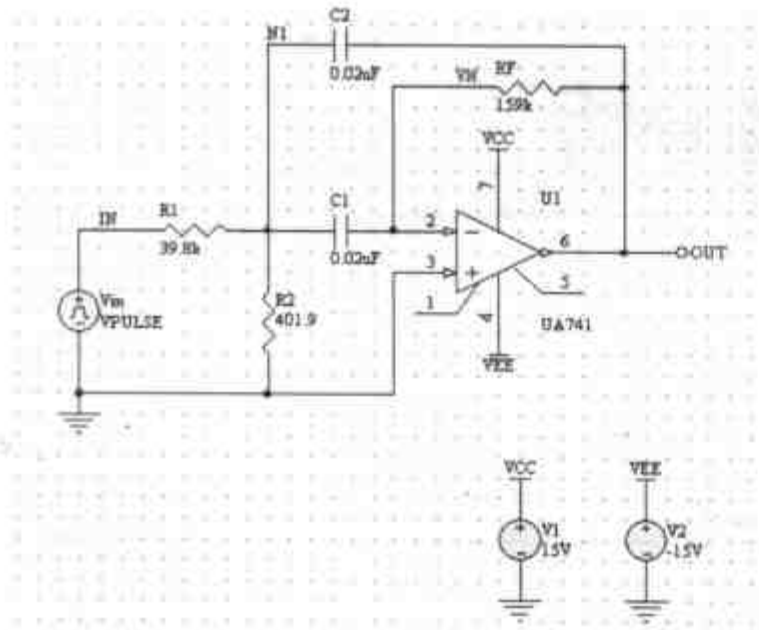


图 11-83　电路仿真原理图

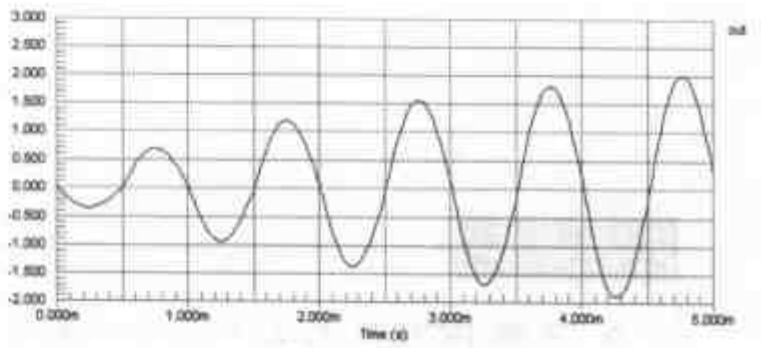


图 11-84　瞬态特性分析的仿真波形

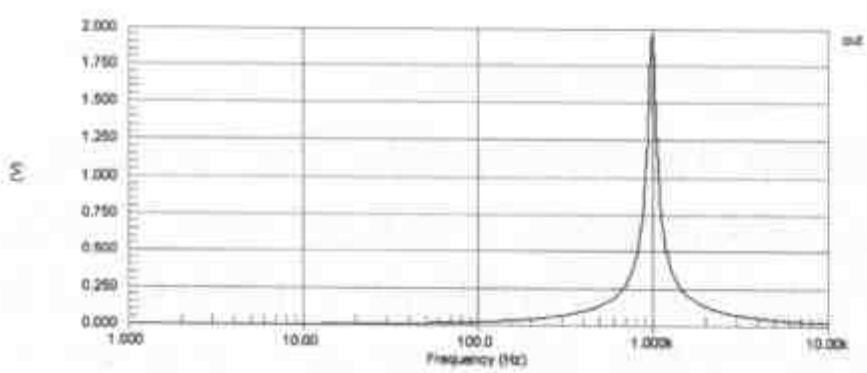


图 11-85　交流小信号分析的仿真波形

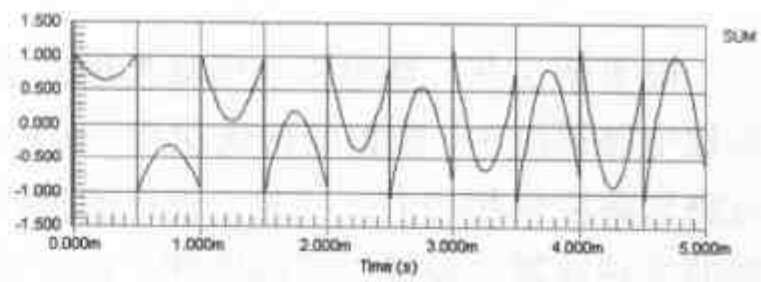


图 11-86　“IN”与“OUT”和信号波形

第12章 信号完整性分析

内容提要

- 了解 PCB 印制板上信号完整性分析的基本概念。
- 掌握信号完整性分析的规则设置。
- 掌握信号终端补偿的方式。

随着新工艺、新器件的迅猛发展，高速器件在电路设计中的应用已日趋广泛。在这种高速电路系统中，数据的传送速率、时钟的工作频率都相当高，而且由于功能的复杂多样，电路密集度也相当大。因此，设计的重点将与低速电路设计时截然不同，不再仅仅是元器件的合理放置与导线的正确连接，还应该对信号的完整性（Signal Integrity，简称 SI）问题给予充分的考虑，否则，即使原理正确，系统可能也无法正常工作。

信号完整性分析是重要的高速 PCB 板极和系统级分析与设计的手段，在硬件电路设计中发挥着越来越重要的作用。Protel DXP 2004 SP2 提供了具有较强功能的信号完整性分析器，以及实用的 SI 专用工具，使 DXP 用户能够在软件上就能模拟出整个电路板各个网络的工作情况，同时还提供了多种补偿方案，帮助用户进一步优化自己的电路设计。

在 DXP 中，信号完整性分析是建立在系统所提供的强大集成库上的，大到 IC 元器件，小到电阻、电容都有独自的仿真模型。用户通过设定模型的参数就能完成对 PCB 设计的 SI 分析，以及设计参数的检查，并且可以根据实际需要，随时添加自定义的 SI 规则，以便对电路进行更为详尽的分析，提高了 PCB 制作的成功率。

12.1 信号完整性分析的基本概念

所谓信号完整性，顾名思义，就是指信号通过信号线传输后仍能保持完整，即仍能保持其正确的功能而未受到损伤的一种特性。具体来说，是指信号在电路中以正确的时序和

4．接地反弹（Ground Bounce）

接地反弹是指由于电路中较大的电流涌动而在电源与接地平面间产生大量噪声的现象。如大量芯片同步切换时，会产生一个较大的瞬态电流从芯片与电源平面间流过，芯片封装与电源间的寄生电感、电容和电阻会引发电源噪声，使得零电位平面上产生较大的电压波动（可能高达 2V），足以造成其他元器件误动作。

由于接地平面的分割（分为数字接地、模拟接地、屏蔽接地等），可能引起数字信号传到模拟接地区域时，产生接地平面回流反弹；同样，电源平面分割也可能出现类似危害。负载容性的增大、阻性的减小、寄生参数的增大、切换速度增高，以及同步切换数目的增加，均可能导致接地反弹增加。

除此之外，在高频电路的设计中还存在有其他一些与电路功能本身无关的信号完整性问题，如：电路板上的网络阻抗、电磁兼容性等。

因此，在实际制作 PCB 印制板之前进行信号完整性分析，以提高设计的可靠性，降低设计成本，应该说是非常重要和必要的。

12.2 设置信号完整性分析规则

信号完整性分析是基于布好线的 PCB 进行的，Protel DXP 2004 为用户提供了若干项信号完整性分析规则，用来检测 PCB 设计中的信号完整性问题。

在 PCB 编辑环境中，执行菜单命令【设计】→【规则】，则系统弹出如图 12-1 所示的 PCB 规则和约束编辑器。

点击“Design Rule”前面的 ⊞ 按钮，打开目录，选择其中的“Signal Integrity”选项并打开，可以看到 DXP 系统提供的所有信号完整性分析规则，如图 12-1 中所示。

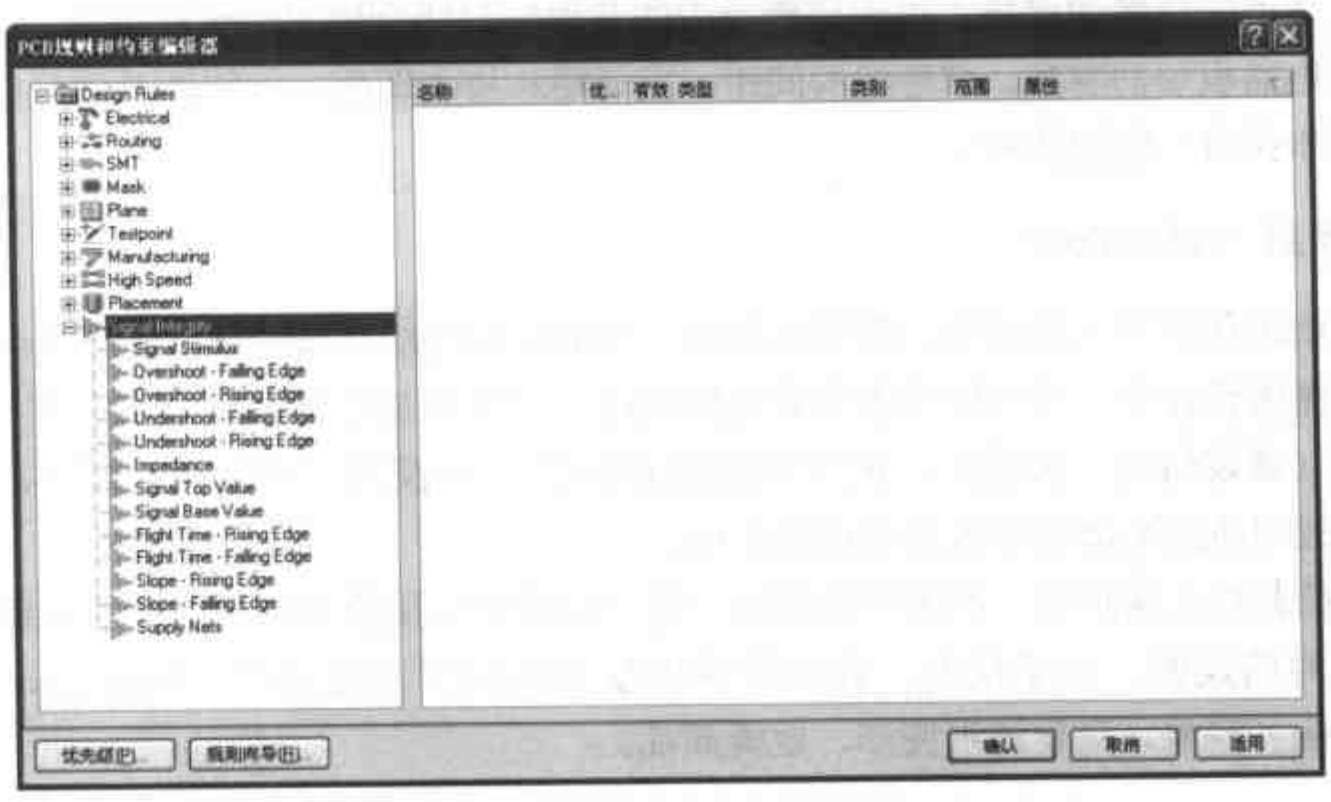


图 12-1　PCB 规则和约束编辑器

进行信号完整性分析时，在需要使用的某一项规则上单击鼠标右键，系统弹出如图 12-2 所示的快捷菜单。

执行菜单中的命令【新建规则】，即可以建立起一个新的分析规则，如图 12-3 所示。



图 12-2　快捷菜单

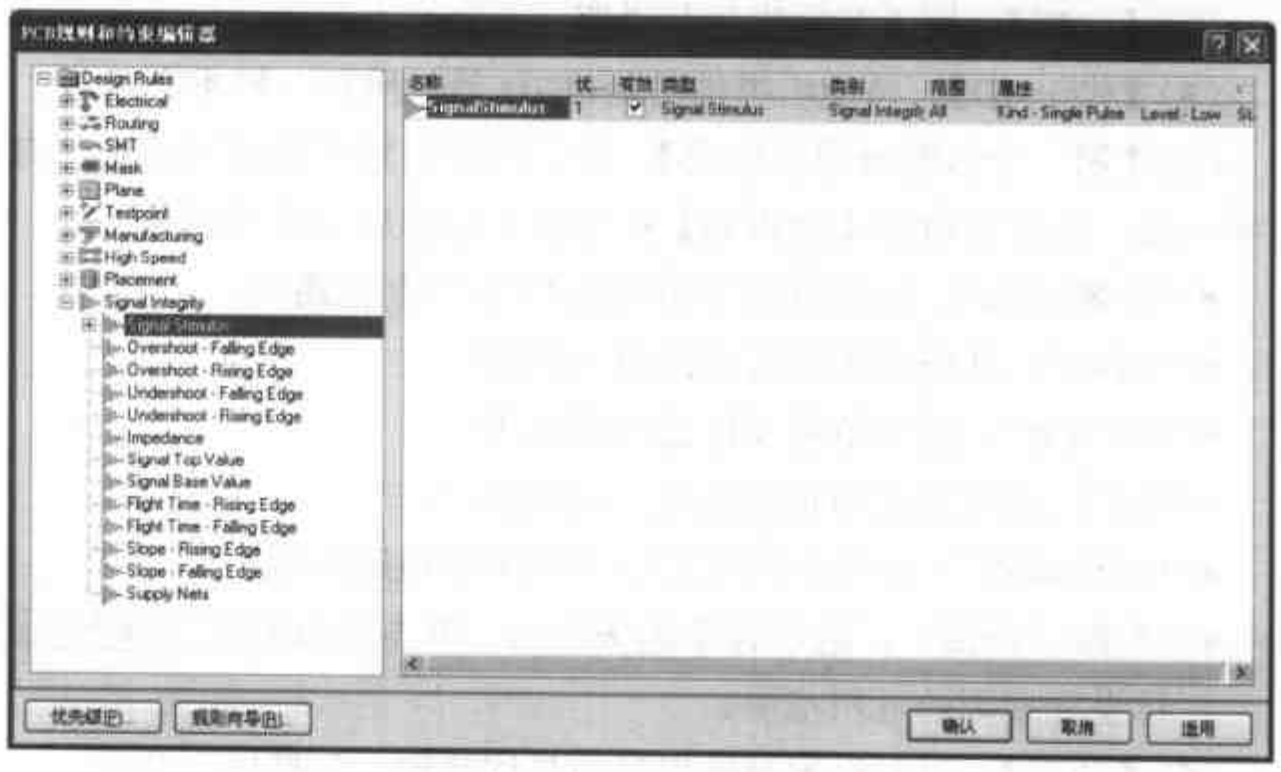


图 12-3　建立一个新的分析规则

双击所建立的分析规则即可进入相应的规则设计对话框。下面我们对图 12-1 中所列出的信号完整性分析规则进行逐一介绍。

12.2.1　激励信号（Signal Stimulus）

双击所建立的 Signal Stimulus 分析规则，则系统弹出相应的规则设置对话框，如图 12-4 所示。

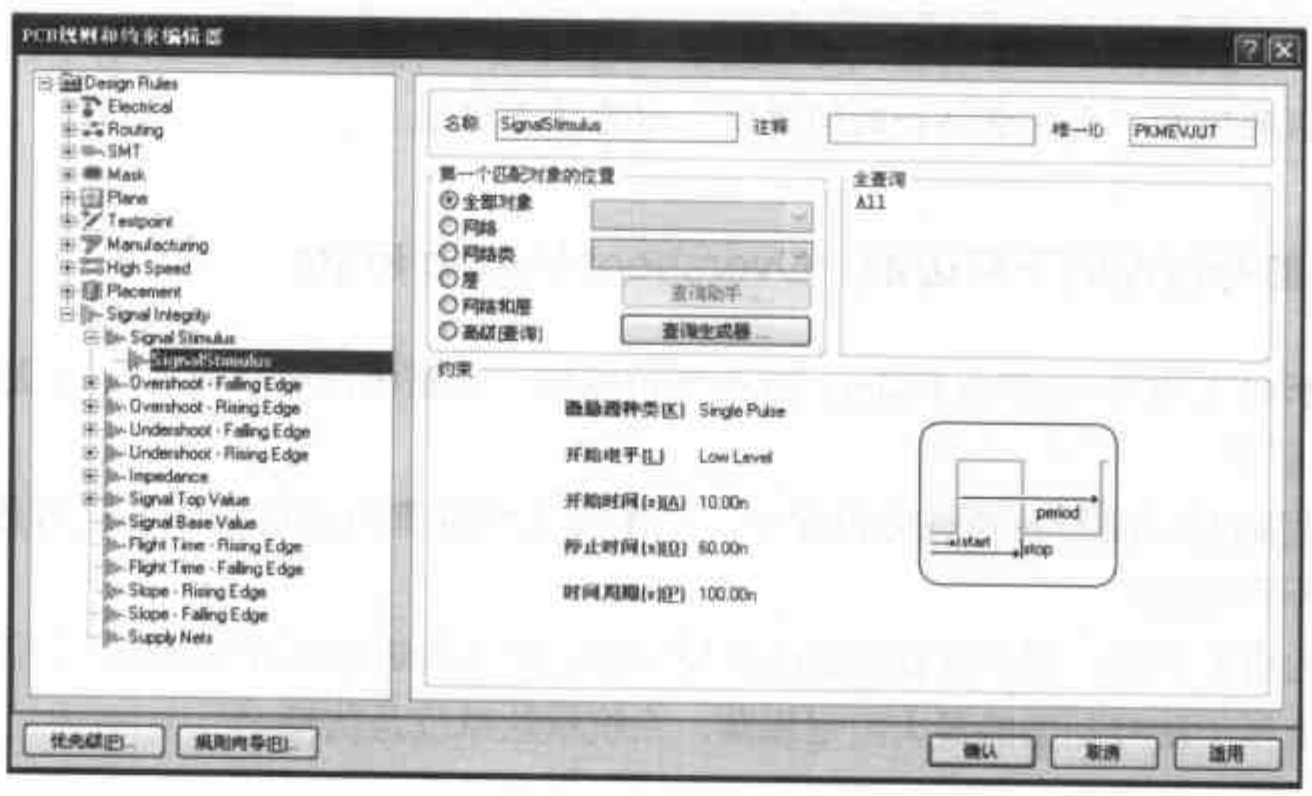


图 12-4　激励信号规则设置对话框

该对话框中各项设置的含义如下。

（1）【名称】：用于为该规则设置一个名称。在 DRC 校验中，若布线违反了该规则时，系统将以该名称进行显示。

（2）【注释】：用于对规则进行说明。

（3）【惟一 ID】：系统所提供的随机 ID 号，用户一般不必修改。

（4）【第一个匹配对象的位置】：用于设置该规则的适用范围，有 6 种不同的选择，每选中一项，会在右边的【全查询】栏内显示出相应的适用对象。

- “全部对象”：适用范围为指定的 PCB 印制电路板；
- “网络”：适用范围为指定的电气网络；
- “网络类”：适用范围为指定的网络类；
- “层”：适用范围为指定的某一电路板层；
- “网络和层”：适用范围为指定的网络和电路板层；
- “高级〔查询〕”：选中该单选按钮后，单击右边的 查询生成器... 按钮，用户可以自行设置规则的适用范围。

（5）【约束】：用于设置激励信号的具体参数，包括以下几项。

- “激励源种类〔K〕”：设置激励信号的种类，有 3 种选择：“Constant Level”（常数电平）、“Single Pulse”（单脉冲信号）、“Periodic Pulse”（周期性脉冲信号）；
- “开始电平〔L〕”：设置激励信号的初始电平，有 2 种选择：“Low Level”（低电平）、“High Level”（高电平）；
- “开始时间〔s〕〔A〕”：设置激励信号高电平脉宽的起始时间；
- “停止时间〔s〕〔O〕”：设置激励信号高电平脉宽的终止时间；
- “时间周期〔s〕〔P〕”：设置激励信号的周期。



设置激励信号的时间参数时，如开始时间、停止时间、周期等，在输入数值的同时，要注意添加时间单位，以免设置出错。

12.2.2 信号过冲的下降边沿（Overshoot-Falling Edge）

双击所建立的 Overshoot-Falling Edge 分析规则，则系统弹出相应的规则设置对话框，如图 12-5 所示。

在该规则及后面的各项规则设置中，上半部分设置都与前面的激励信号规则设置相同，在此不再赘述。

在【约束】栏内，用于设置规则的具体参数，即下降边沿所允许的最大过冲值，也就是下降沿上低于信号基值的最大阻尼振荡，系统默认单位是伏特。

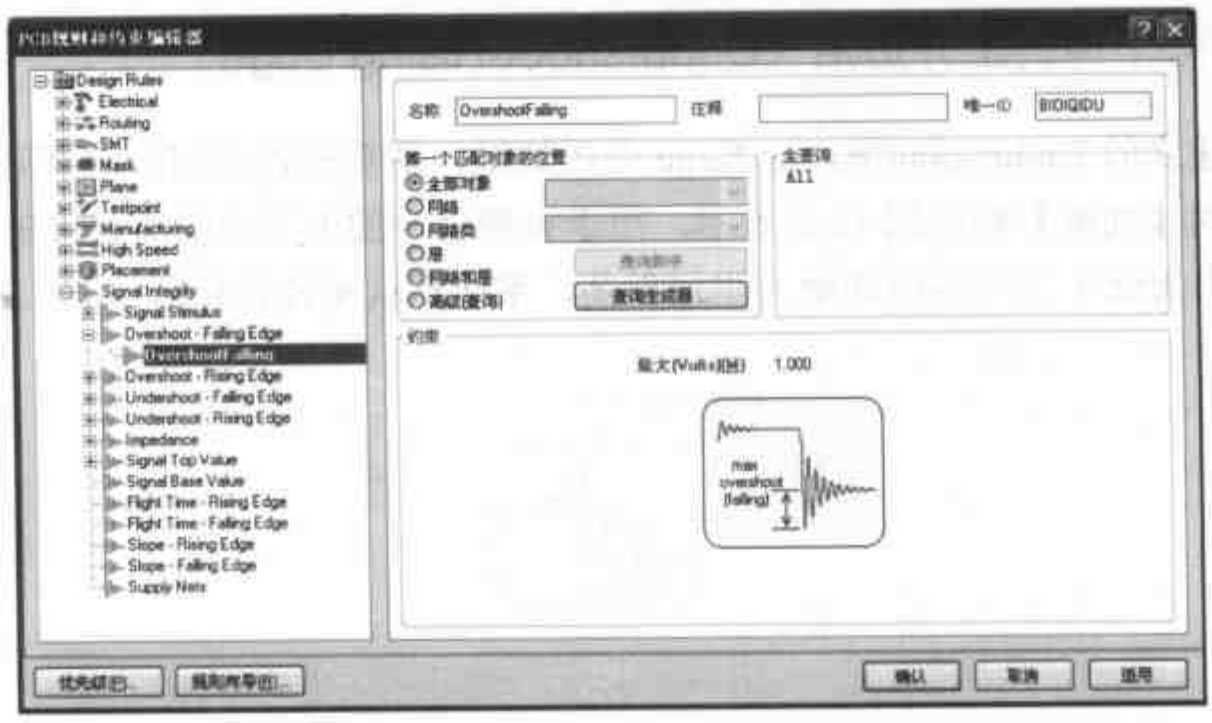


图 12-5　信号过冲的下降边沿规则设置对话框

12.2.3　信号过冲的上升边沿（Overshoot-Rising Edge）

双击所建立的 Overshoot-Rising Edge 分析规则，则系统弹出相应的规则设置对话框。该对话框中的【约束】栏如图 12-6 所示，用于设置信号的上升边沿所允许的最大过冲值，即信号上升沿上高于信号基值的最大阻尼振荡，系统默认单位是伏特。

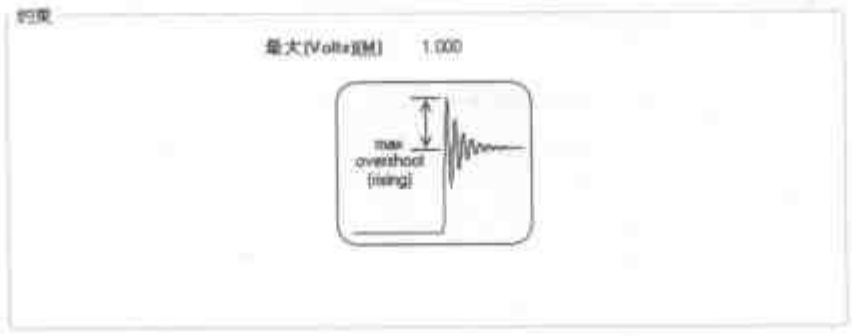


图 12-6　信号过冲的上升边沿参数设置

12.2.4　信号下冲的下降边沿（Undershoot-Falling Edge）

双击所建立的 Undershoot-Falling Edge 分析规则，则系统弹出相应的规则设置对话框。该对话框中的【约束】栏如图 12-7 所示，用于设置信号的下降边沿所允许的最大下冲值，即信号下降沿上高于信号基值的最大阻尼振荡，系统默认单位是伏特。

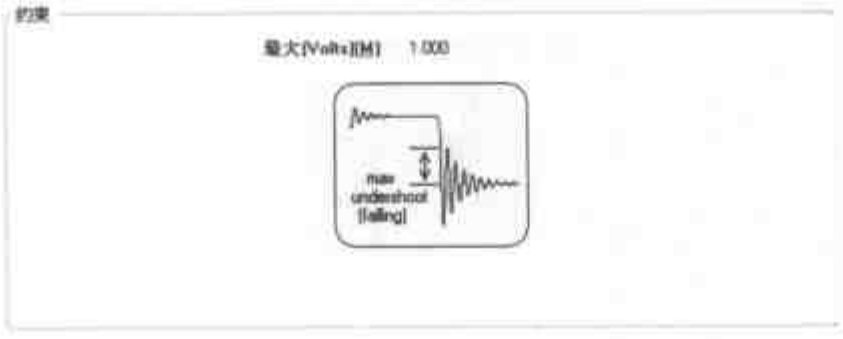


图 12-7　信号下冲的下降边沿参数设置

12.2.13　电源网络（Supply Nets）

在信号完整性分析中，需要了解电源网络标号的名称及电压值。

双击所建立的 Supply Nets 分析规则，则系统弹出相应的规则设置对话框。该对话框中的【约束】栏如图 12-16 所示，用于设置电源网络的电压值，系统默认单位是伏特。



图 12-16　电源网络参数设置

以上是 DXP 系统所提供的信号完整性分析规则，如果不能满足实际的需要，用户还可以在 PCB 规则和约束编辑器中，单击 规则向导(R)... 按钮，新建一个规则或者对已有的规则进行编辑。

对于信号完整性分析的相关规则，也可以在原理图编辑环境中进行设定。用户可以参看本书第 3 章中的 3.9.8 小节，通过放置 PCB 布局标志的有关操作，进入到选择设计规则类型窗口中，可以设定信号完整性分析的规则。之后执行菜单命令【设计】→【Update PCB Document】，将设定规则的相应参数导入 PCB 环境中即可。

12.3　设定元件的信号完整性模型

与上一章的电路原理图仿真过程类似，使用 Protel DXP 2004 SP2 进行信号完整性分析也是建立在模型基础之上的，这种模型就称为 Signal Integrity 模型，简称 SI 模型。

与封装模型、仿真模型一样，SI 模型也是元件的一种外在表现形式，很多元件的 SI 模型与相应的原理图符号、封装模型、仿真模型一起，被系统存放在集成库文件中。因此，同设定仿真模型类似，也需要对元件的 SI 模型进行设定。

元件的 SI 模型可以在信号完整性分析之前设定，也可以在信号完整性分析的过程中进行设定。

1．在信号完整性分析之前设定元件的 SI 模型

在 Protel DXP 2004 SP2 中，提供了若干种可以设定 SI 模型的元件类型，如 IC（集成电路）、Resistor（电阻类元件）、Capacitor（电容类元件）、Connector（连接器类元件）、

Diode（二极管类元件）及 BJT（双极性三极管类元件）等，对于不同类型的元件，设定方法是不同的。

单个的无源器件，如电阻、电容等，设定比较简单。

【例 12-1】 无源元件的 SI 模型设定

1 在电路原理图中，双击所放置的某一无源元器件，打开相应的元件属性对话框。

2 若在【Model】栏的类型中，元件的 Signal Integrity 模型已经存在，则双击后，系统弹出如图 12-17 所示的信号完整性模型设定框。

3 若元件的 Signal Integrity 模型不存在，则单击元件属性对话框下方的 添加(D)... 按钮，在系统弹出的模型添加对话框中，选择“Signal Integrity”，如图 12-18 所示。



图 12-17 【信号完整性模型】设定框

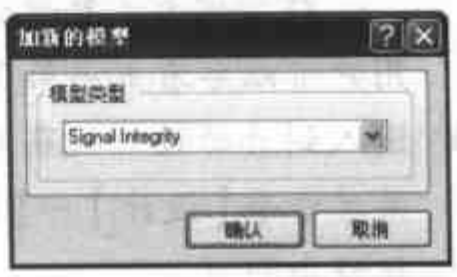


图 12-18 模型添加对话框

4 单击 确认 按钮后，系统同样弹出如图 12-17 所示的信号完整性模型设定框。在该设定框中，只需要在【类型】文本框中选中相应的类型，然后在下面的【数值】文本框中输入适当的阻容值即可，如图 12-17 所示。

5 单击设定框中的 确认 按钮返回，即完成了该无源器件的 SI 模型设定。

对于 IC 类的元器件，其 SI 模型的设定同样是在信号完整性模型设定框中完成的。一般说来，只需要设定其技术特性就够了，如 CMOS、TTL 等。但是在一些特殊的应用中，为了更为准确地描述引脚的电气特性，还需要进行一些额外的设定。

在信号完整性模型设定框的【引脚模型】部分，列出了元器件的所有引脚，在这些引脚中，电源性质的引脚是不可编辑的；而对于其他引脚，则可以直接用后面的下拉列表框完成简单功能的编辑。例如：在图 12-19 中，将某一 IC 类元器件的某一输入引脚的技术特性，即工艺类型设定为“AS”（Advanced Schottky Logic，高级肖特基晶体管逻辑）。

如果需要进一步的编辑，可以进行如下的操作。



图 12-19　IC 元器件的引脚编辑

【例 12-2】　新建一个引脚模型

1　单击信号完整性模型设定框中的 加/编辑模型(A) 按钮，会打开相应的引脚模型编辑器，如图 12-20 所示。

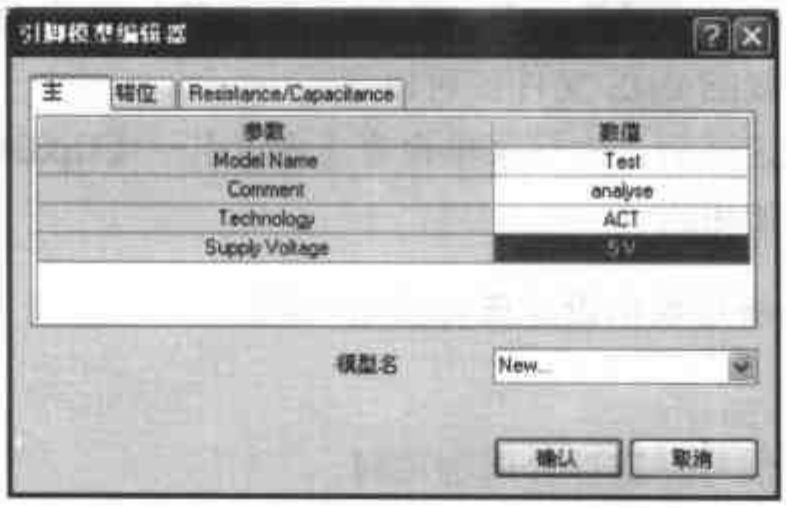


图 12-20　引脚模型编辑器

利用此编辑器，用户可以自行定制新的引脚模型。

2　在【模型名】文本栏中选择“New”，表示要新建一个引脚模型；在【Model Name】文本栏中输入名称，如“Test”；然后在其他文本栏中设定其他参数，如图 12-20 所示。

3　单击 确认 按钮后，返回信号完整性模型设定框，可以看到添加了一个新的输入引脚模型“Test-in.mac”供用户选择，如图 12-21 所示。



在引脚模型编辑器的【钳位】及【Resistance/Capacitance】（阻值/容量）选项卡中可以设定引脚的电气参数，这些参数与具体的芯片有关，需要较为专业的知识和数据，如果用户不是很清楚，应暂时使用系统提供的默认数据。



图 12-21　新建一个引脚模型

另外，为了简化设定 SI 模型的操作，以及保证输入的正确性，对于 IC 类元器件，一些公司提供了现成的引脚模型供用户选择使用，这就是 IBIS（Input/Output Buffer Information Specification，输入/输出缓冲器信息规范）文件，扩展名为“.ibs”。

IBIS 文件是一个通用的标准文件，并不是为 Protel DXP 2004 所单独设计，因此使用时，需要到相应公司的网站上进行下载。

使用 IBIS 文件的方法很简单：在 IC 类元器件的信号完整性模型设定框中，单击 导入IBIS包 按钮，打开已下载的 IBIS 文件就可以了。

对元件的 SI 模型设定之后，执行菜单命令【设计】→【Update PCB Document】，即可完成相应 PCB 文件的同步更新。

2. 在信号完整性分析过程中设定元件的 SI 模型

具体操作如下。

1 打开一个要进行信号完整性分析的项目。



这里应该强调的是：在对某个 PCB 设计文件进行信号完整性分析时，首先应保证该文件属于某一项目，因为 DXP 系统无法对自由文件进行信号完整性分析。

2 执行菜单命令【工具】→【信号完整性】后，系统开始运行信号完整性分析器，若存在没有设定 SI 模型的元件，则系统会弹出如图 12-22 所示的提示框。

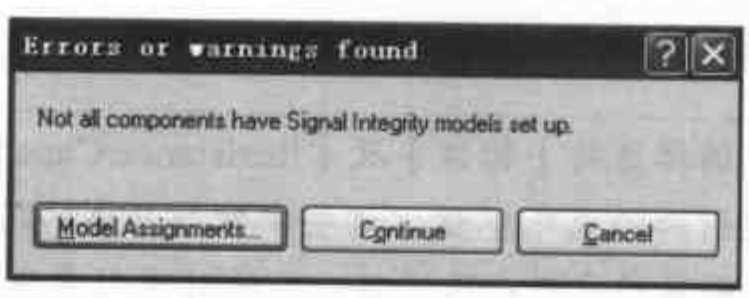


图 12-22　未设定 SI 模型提示框

该提示框告诉我们：在 PCB 文件中，有些元件没有设定 SI 模型。

3 单击 Model Assignments... （模型对应）按钮后，系统会打开 SI 模型参数设定的显示框，显示所有元件的 SI 模型设定情况，供用户参考或修改，如图 12-23 所示。

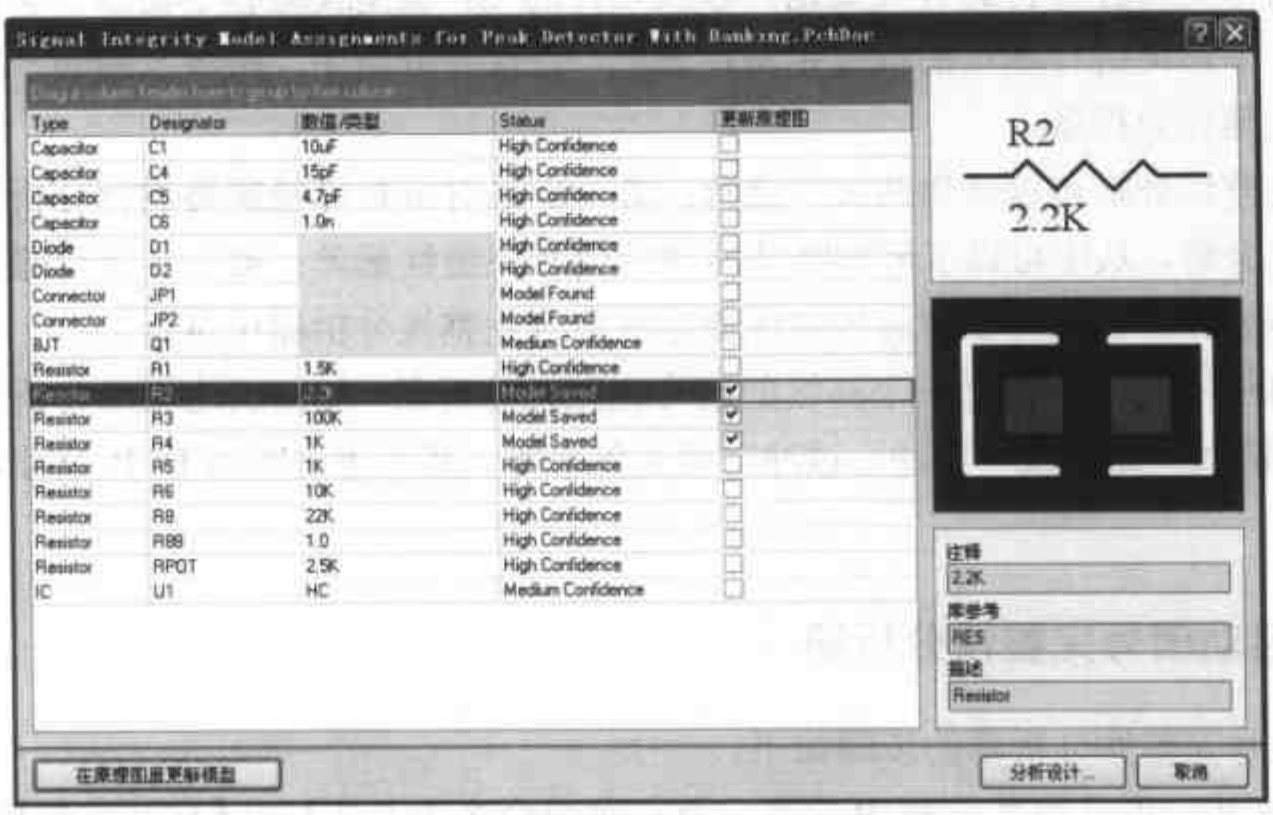


图 12-23　元件的 SI 模型设定显示框

显示框中左边第 1 列显示的是已经为元件选定的 SI 模型的类型，用户可以根据实际的情况，对不合适的模型类型直接单击进行更改。

对于 IC 类型的元件，即集成电路，在对应的“数值/类型”列中显示了其工艺类型，该项参数对信号完整性分析的结果有着较大的影响。

在“Status”（状态）列中，则显示了当前模型的状态。实际上，在执行菜单命令【工具】→【信号完整性】，开始运行信号完整性分析器的时候，系统已经为一些没有设定 SI 模型的元件添加了模型，这里的状态信息就表示了这些自动加入的模型的可信程度，供用户参考。状态信息一般有如下几种。

- Model Found：已经找到了元件的 SI 模型；
- High Confidence：自动加入的模型是高度可信的；
- Medium Confidence：自动加入的模型可信度是中等；
- Low Confidence：自动加入的模型不是很可信；
- No Match：没有合适的 SI 模型类型；
- User Modified：用户在该显示框中改变了元件的 SI 模型类型；
- Model Saved：原理图中的对应元件已经保存了与 SI 模型相关的信息。

在显示框中完成了需要的设定以后，这个结果应该保存到原理图源文件中，以便下次使用。选中要保存元件后面的复选框后，单击 在原理图里更新模型 按钮，即可完成 PCB 与原理图中 SI 模型的同步更新保存。保存了的模型状态信息均显示为“Model Saved”，如图 12-23 所示。

12.4 信号完整性分析器

在对信号完整性分析的有关规则，以及元件的 SI 模型设定有了初步了解以后，下面我们来看一下如何进行基本的信号完整性分析，在这种分析中，所涉及到的一种重要工具就是信号完整性分析器。

信号完整性分析可以分为两大步进行：第一步是对所有可能需要进行分析的网络进行一次初步的分析，从中可以了解到哪些网络的信号完整性最差；第二步是筛选出一些信号进行进一步的分析，这两步的具体实现都是在信号完整性分析器中进行的。

Protel DXP 2004 提供了一个高级的信号完整性分析器，能精确地模拟分析已布好线的 PCB，可以测试网络阻抗、下冲、过冲、信号斜率等，其设置方式与 PCB 设计规则一样容易实现。

12.4.1 启动信号完整性分析器

启动信号完整性分析器的步骤如下。

1 打开某一项目的某一 PCB 文件，执行菜单命令【工具】→【信号完整性】，系统开始运行信号完整性分析器。

如果 PCB 文件中所有元件已设定了相应的 SI 模型，则系统将直接弹出如图 12-24 所示的信号完整性设定选项对话框；如果存在没有设定 SI 模型的元件，则系统会给出如图 12-22 所示的提示框，此时，用户可以在图 12-23 所示的 SI 模型设定显示框中进行设定。

2 设定完毕，在更新原理图之后，单击显示框中的 分析设计... 按钮，系统同样会弹出信号完整性设定选项对话框，同时，在屏幕的右下角面板控制中心处将会出现一个 信号完整性 按钮。

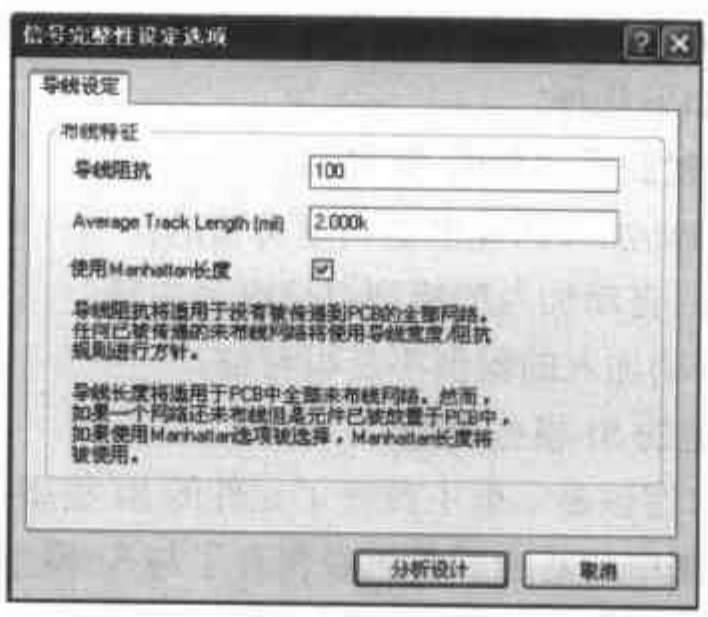


图 12-24 【信号完整性设定选项】对话框

在这个对话框中只有两个输入选项，即默认的导线阻抗和导线长度。在 PCB 文件没有摆放元件的时候，对一个网络的信号完整性分析是采用默认的导线阻抗和长度，这两个

参数可以由用户自行设定，一般选用默认值即可。

如果加入了 PCB 元件，则信号完整性分析就会基于 PCB 所提供的物理信息，完成布线后，这两个参数就被实际布线的电气参数所取代了。若没有布线，则系统使用 Manhattan（曼哈顿）长度作为导线长度，即两点之间，在 *X* 方向的距离与在 *Y* 方向的距离之和。

在分析的过程中，关于元件引脚的特性，以及元件之间的连接都将来自原理图中元件的 SI 模型，因此，如果在原理图中修改了 SI 模型、SI 规则或者电路连接关系，那么一定要更新 PCB 设计文件，并重新进行信号完整性分析。

3 单击信号完整性设定选项对话框中的 分析设计 按钮，系统即可启动信号完整性分析器，如图 12-25 所示。

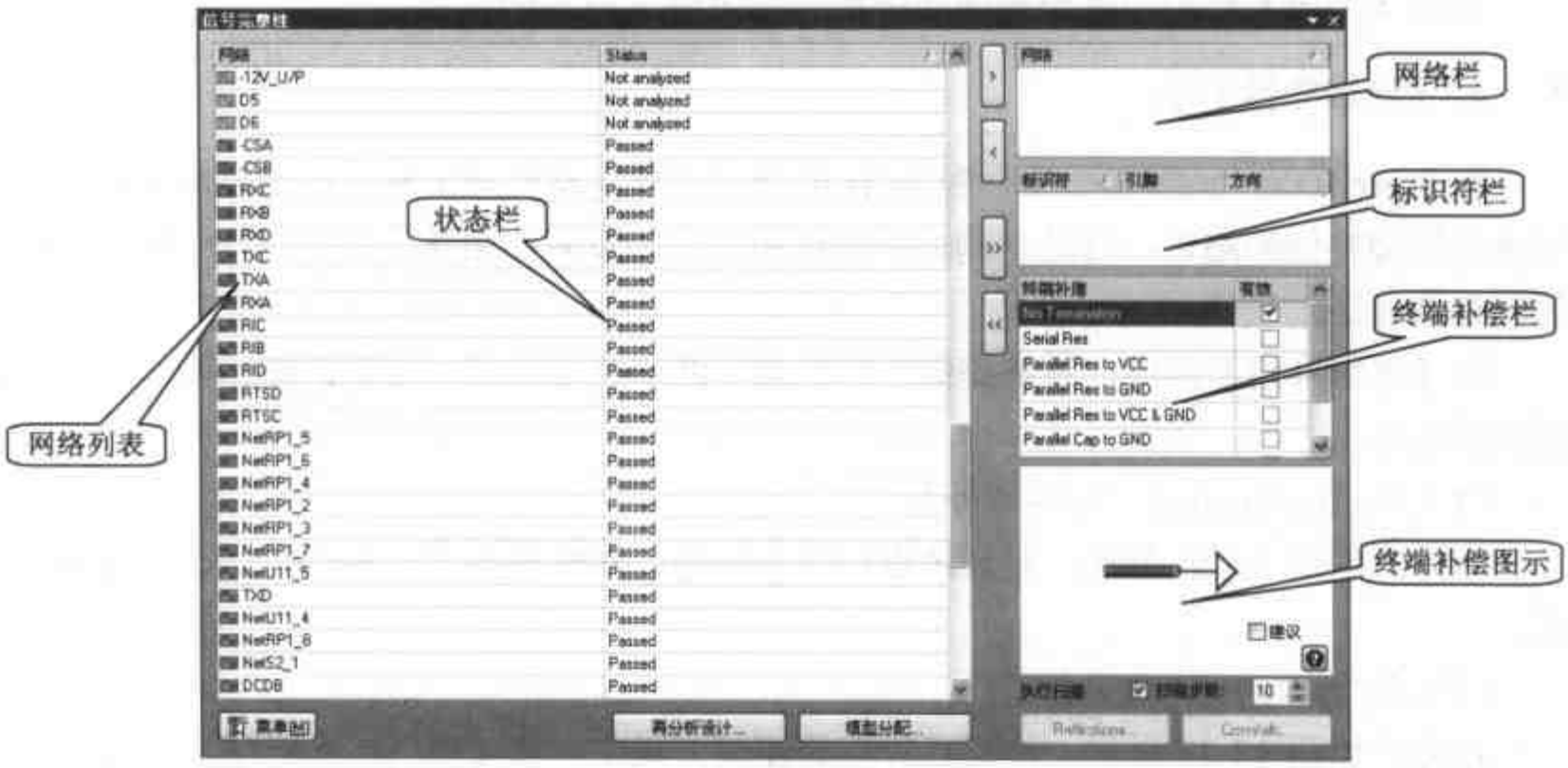


图 12-25　信号完整性分析器界面

使用该信号完整性分析器就可以对所设计的 PCB 进行分析了。



单击屏幕右下角的 信号完整性 按钮，同样可以打开信号完整性分析器，但是两种操作略有不同。执行信号完整性分析的命令，打开信号完整性分析器的同时，系统会自动进行一次分析操作，并在界面上显示当前的结果；而单击 信号完整性 按钮，不会进行新的分析，在信号完整性分析器的界面上所显示的是上一次分析的结果。

12.4.2　信号完整性分析器设置

信号完整性分析器的界面主要由以下几部分组成。

1．网络列表

网络列表中列出了 PCB 文件中所有可能需要进行分析的网络。再分析之前，可以选

中需要进一步分析的网络，单击 添加到右边的【网络】栏中。

2. Status（状态）栏

用来显示相应网络进行信号完整性分析后的状态，有 3 种可能。

- Passed：表示通过，没有问题；
- Not analyzed：表明由于某种原因导致对该信号的分析无法进行；
- Failed：分析失败。

3.【标识符】栏

显示【网络】栏中所选中网络的连接元件引脚及信号的方向。

4.【终端补偿】栏

在 Protel DXP 2004 SP2 中，对 PCB 板进行信号完整性分析时，还需要对线路上的信号进行终端补偿的测试，目的是测试传输线中信号的反射与串扰，以便使 PCB 印制板中的线路信号达到最优。

在【终端补偿】栏中，系统提供了 8 种信号终端补偿方式，相应的图示则显示在下面的图示栏中。

（1）No Termination（无终端补偿）

该方式如图 12-26 所示，即直接进行信号传输，对终端不进行补偿，是系统的默认方式。

（2）Serial Res（串阻补偿）

该方式如图 12-27 所示，即在点对点的连接方式中，直接串入一个电阻，以减少外来电压波形的幅值，合适的串阻补偿将使得信号正确终止，消除接收器的过冲现象。

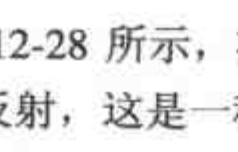


图 12-26　无终端补偿方式

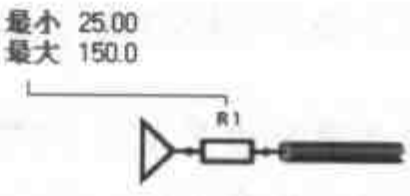


图 12-27　串阻补偿方式

（3）Parallel Res to VCC（电源 VCC 端并阻补偿）

该方式如图 12-28 所示，在电源 VCC 输入端并联的电阻是和传输线阻抗相匹配的，对于线路的信号反射，这是一种比较好的补偿方式。只是，由于该电阻上会有电流流过，因此，将增加电源的消耗，导致低电平阈值的升高，该阈值将根据电阻值的变化而变化，有可能会超出在数据区定义的操作条件。

（4）Parallel Res to GND（接地端并阻补偿）

该方式如图 12-29 所示，在接地输入端并联的电阻是和传输线阻抗相匹配的，与电源

VCC 端并阻补偿方式类似，这也是终止线路信号反射的一种比较好的方法。同样，由于有电流流过，会导致高电平阈值的降低。

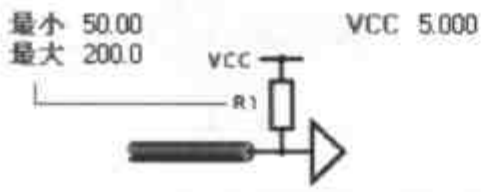


图 12-28　电源 VCC 端并阻补偿方式

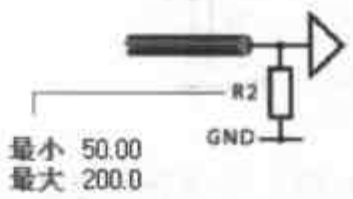


图 12-29　接地端并阻补偿方式

（5）Parallel Res to VCC& GND（电源端与地端同时并阻补偿）

该方式如图 12-30 所示，将电源端并阻补偿与接地端并阻补偿结合起来使用，适用于 TTL 总线系统，而对于 CMOS 总线系统则一般不建议使用。

由于该方式相当于在电源与地之间直接接入了一个电阻，流过的电流将比较大，因此，对于两电阻的阻值分配应折中选择，以防电流过大。

（6）Parallel Cap to GND（地端并联电容补偿）

该方式如图 12-31 所示，即在接收输入端对地并联一个电容，可以减少信号噪声。该补偿方式是制作 PCB 印制板时最常用的方式，能够有效地消除铜膜导线在走线的拐弯处所引起的波形畸变。最大的缺点是，波形的上升沿或下降沿会变得太平坦，导致上升时间和下降时间的增加。

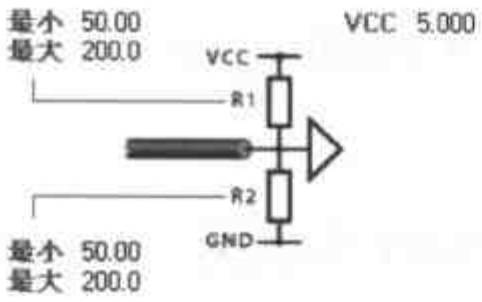


图 12-30　电源端与地端同时并阻补偿方式

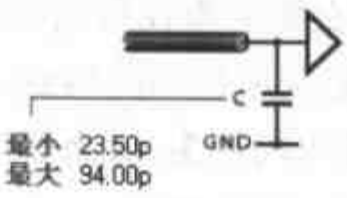


图 12-31　地端并联电容补偿方式

（7）Res and Cap to GND（地端并阻、并容补偿）

该方式如图 12-32 所示，即在接收输入端对地并联一个电容和一个电阻，与地端仅仅并联电容的补偿效果基本一样，只不过在终结网络中不再有直流电流流过。而且与地端仅仅并联电阻的补偿方式相比，能够使得线路信号的边沿比较平坦。

在大多数情况下，当时间常数 RC 大约为延迟时间的 4 倍时，这种补偿方式可以使传输线上的信号被充分终止。

（8）Parallel Schottky Diode（并联肖特基二极管补偿）

该方式如图 12-33 所示，在传输线终结的电源和地端并联肖特基二极管可以减少接收端信号的过冲和下冲值。大多数标准逻辑集成电路的输入电路都采用了这种补偿方式。

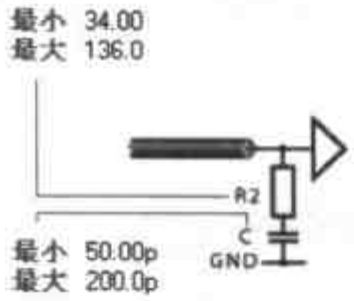


图 12-32　地端并阻、并容补偿方式

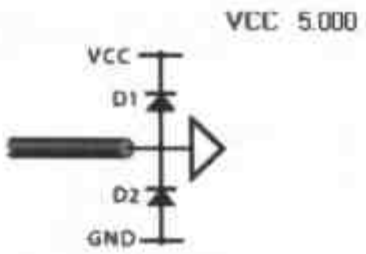


图 12-33　并联肖特基二极管补偿方式

5.【执行扫描】

若选中该复选框，则信号分析时会按照用户所设置的参数范围，对整个系统的信号完整性进行扫描，类似于电路原理图仿真中的参数扫描方式。扫描步数可以在后面进行设置，一般应选中该复选框，扫描步数采用系统默认值即可。

6. 菜单(M) 按钮

单击该按钮，则系统会弹出如图 12-34 所示的菜单命令。

- 【详细】：执行该命令，系统会打开如图 12-35 所示的窗口，用来显示在网络列表中所选中的网络详细情况，包括元件个数、导线个数，以及根据所设定的分析规则得出的各项参数等。
- 【查找相关联网络】：执行该命令可以查找所有与选中的网络有关联的网络，并高亮显示。
- 【交叉探测】：包括 2 个子命令："到原理图"与"到 PCB"，分别用于在原理图中或者在 PCB 文件中查找所选中的网络。
- 【复制】：复制所选中的网络。
- 【显示/隐藏纵向栏】：该命令用于在网络列表栏中显示或者隐藏一些纵向栏，纵向栏的内容如图 12-36 所示。



图 12-34　菜单命令

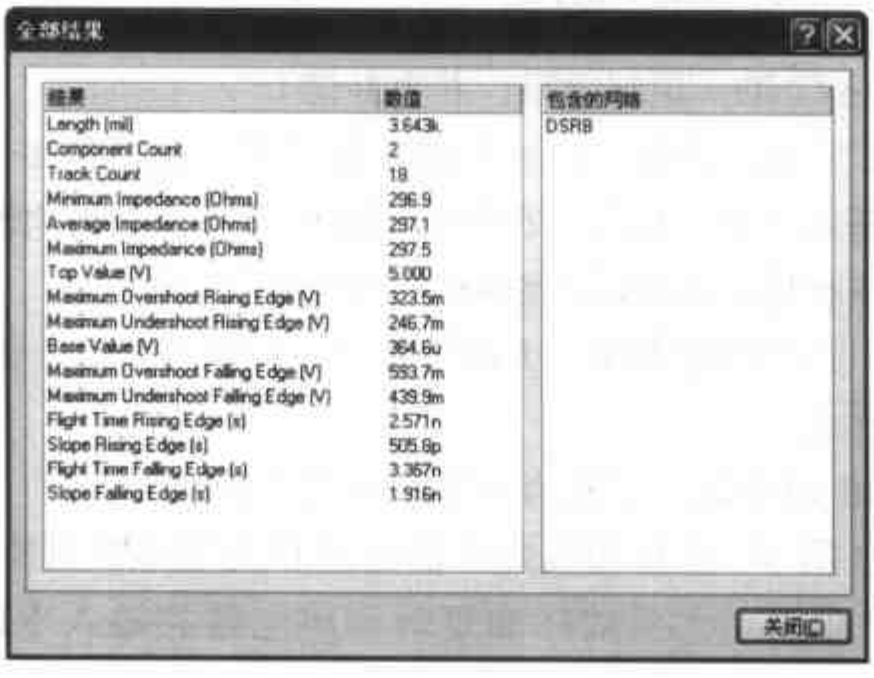


图 12-35　所选中网络的全部分析结果



图 12-36　纵向栏目录

- 【优先设定】：执行该命令，用户可以在弹出的信号完整性优先选项对话框中设置信号完整性分析的相关选项，如图 12-37 所示。



图 12-37 【信号完整性优先选项】对话框（【配置】标签页）

该对话框中有若干标签页，不同的标签页中设置内容是不同的。在信号完整性分析中，用到的主要是【配置】标签页，用于设置信号完整性分析的时间及步长。

- 【设置容差】：执行该命令后，系统会弹出如图 12-38 所示的设置屏蔽分析公差对话框。

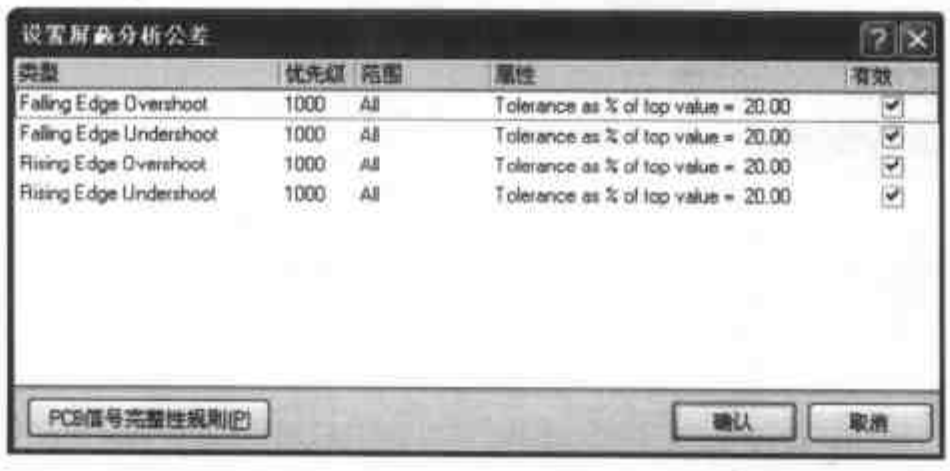


图 12-38 【设置屏蔽分析公差】对话框

公差（Tolerance）被用于限定一个误差范围，代表了允许信号变形的最大值和最小值。将实际信号的误差值与这个范围相比较，就可以查看信号的误差是否合乎要求。

对于显示状态为“Failed”的信号，其主要原因就是信号超出了误差限定的范围。因此，在作进一步分析之前，应先检查一下公差限定的是否太过严格。

7. 其他按钮

- 再分析设计...：单击该按钮，将重新进行一次信号完整性分析。
- 模型分配...：单击该按钮，系统将返回图 12-23 所示的 SI 模型设定显示框。
- Reflections...：用于对信号进行反射分析。单击该按钮，将进入仿真器的编辑环境中，显示相应的信号波形。
- Crosstalk...：单击该按钮，可以对选中的网络进行串扰分析，结果同样是以图形形

式显示在仿真器编辑环境中。

- 建议：若选中该复选框，则扫描过程中所采用的参数值就是系统根据实际情况建议的数值；若不选中的话，用户可以自由进行设定。
- ❷：单击该按钮，可以对所选择的终端补偿方式进行简短的说明。

【例 12-3】 公差值的设定

现在我们要在如图 12-38 所示的设置屏蔽分析公差对话框中添加一条规则，以便将下降沿的下冲值超过 100mV 的信号挑选出来。

1 单击对话框中的 PCB信号完整性规则(P) 按钮，则系统弹出 PCB 规则和约束编辑器。

2 在 Signal Integrity 目录下，新建一个 Undershoot-Falling Edge 分析规则。

3 双击所建立的 Undershoot-Falling Edge 分析规则，在弹出的规则设置对话框中设置信号公差值，如图 12-39 所示。

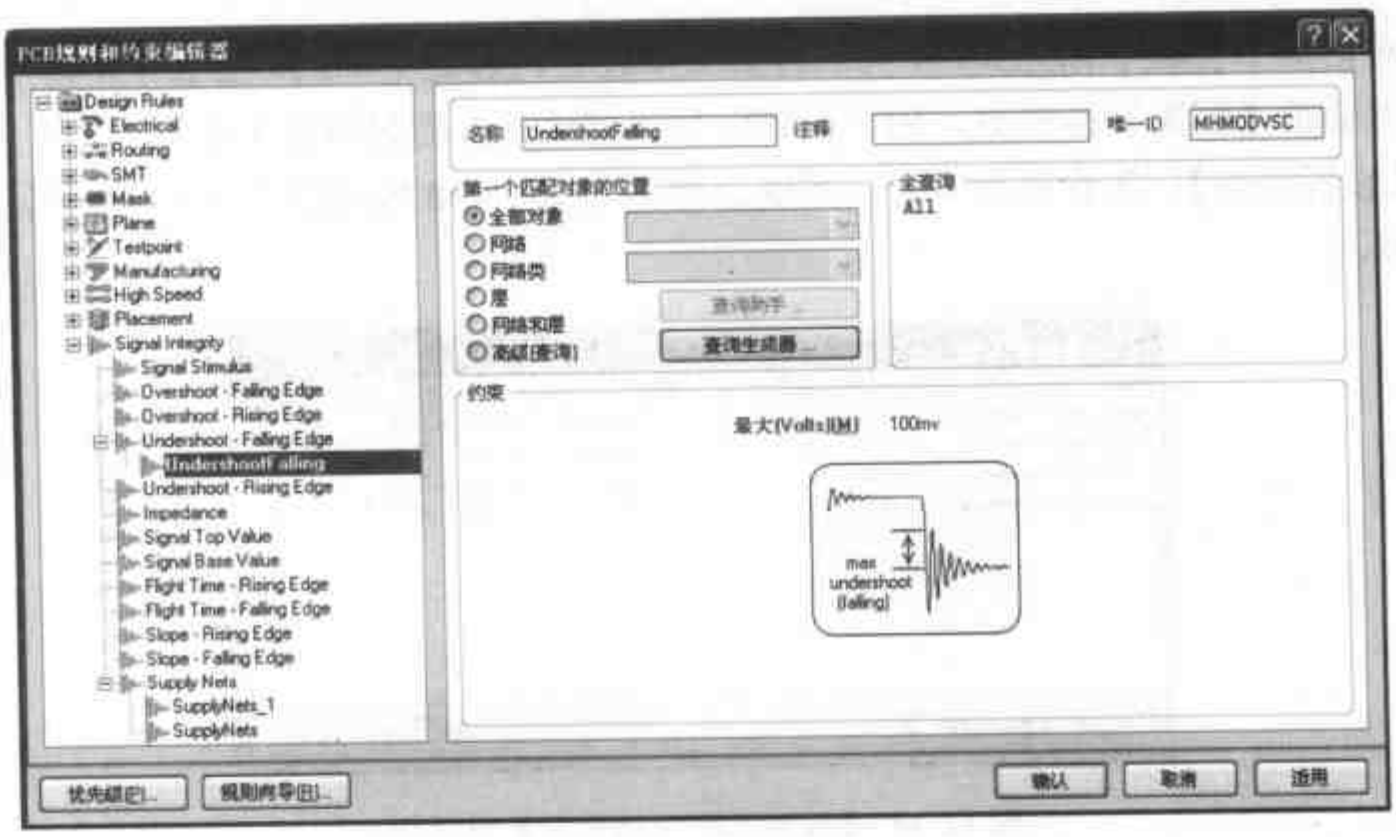


图 12-39 设置下降沿下冲的信号误差范围

4 单击 确认 按钮，返回设置屏蔽分析公差对话框，可以看到刚才所添加的规则，如图 12-40 所示。

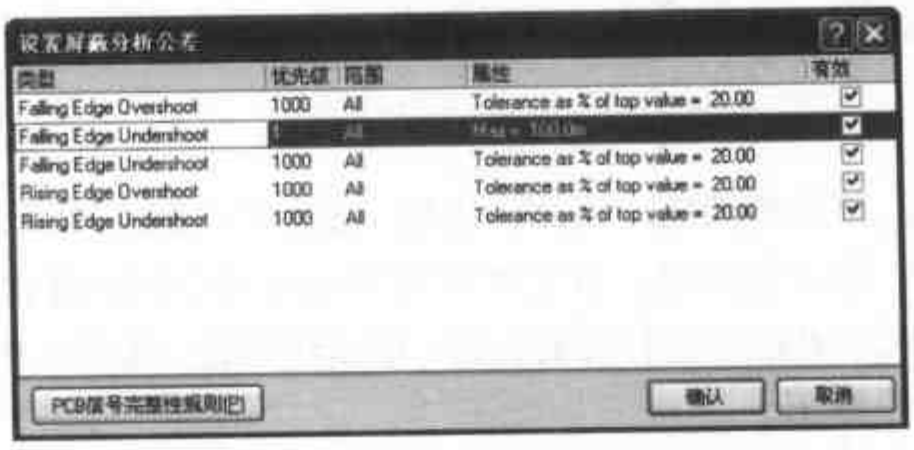


图 12-40 添加了一条新的规则

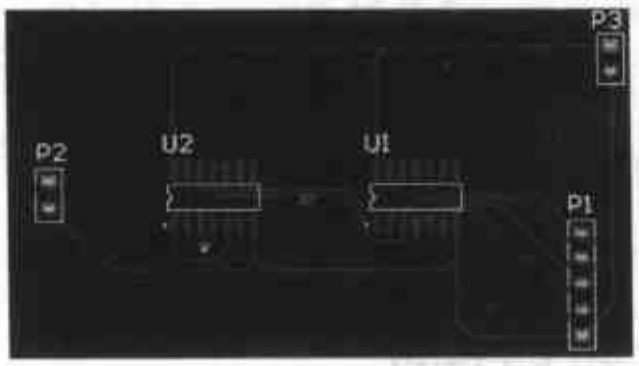


图 12-42　完成 PCB 布线

设定元件的 SI 模型，加入规则

由于在本例中所用到的元件都具有系统所提供的 Signal Integrity 模型，而且没有需要设置的数值属性，因此采用系统的默认设定即可。

在原理图编辑环境中，一般可以设定两种与信号完整性分析有关的规则：电源规则与激励信号规则。

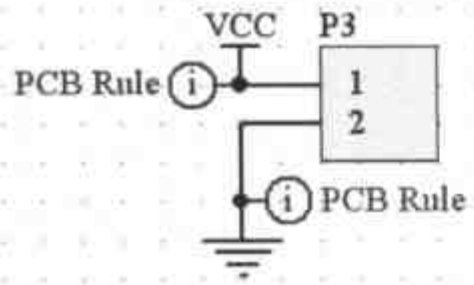


图 12-43　放置 PCB 布局标签

在信号完整性分析中，电源规则是必须要进行设置的。通常需要设置两个子规则：一个用于设置直流电源网络；另一个用于设置接地网络。

1　执行菜单命令【放置】→【指示符】→【PCB 布局】，分别在原理图中相关的电源符号与接地符号上放置两个 PCB 布局标签，如图 12-43 所示。

2　首先双击放置在电源符号上的 PCB 布局标签，打开相应的参数设置对话框，如图 12-44 所示。

3　在该对话框中，单击 编辑(E)... 按钮，打开参数属性对话框，如图 12-45 所示。



图 12-44　【参数】设置对话框



图 12-45　【参数属性】对话框

4　单击 编辑规则值(E)... 按钮，系统弹出如图 12-46 所示的选择设计规则类型对话框，在

Signal Integrity 类型中，选择代表电源网络的 Supply Nets 选项。

5　双击选中的 Supply Nets 选项，打开电源网络参数值设置对话框，输入所设定的电压值为 5V，如图 12-47 所示。



图 12-46 【选择设计规则类型】对话框

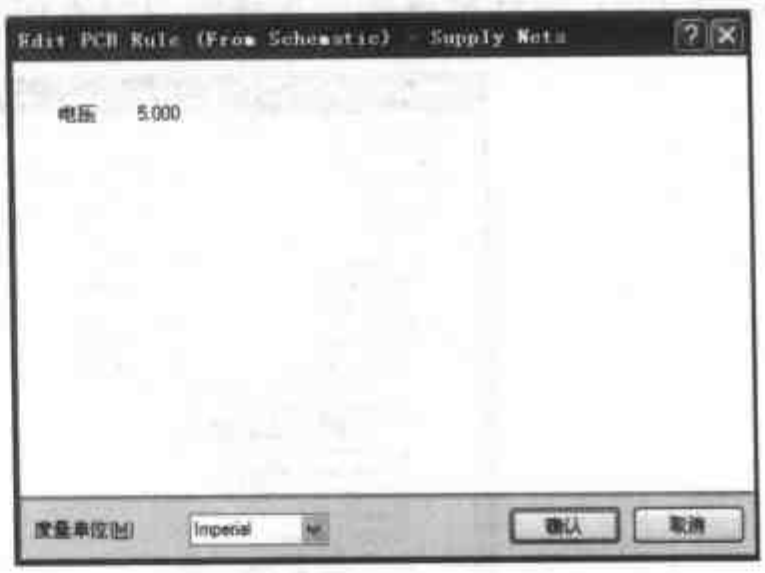


图 12-47　电源网络参数设置

6　单击 确认 按钮，依次返回，即完成了直流电源网络规则的设置。按照同样的操作，可以完成接地网络规则的设置，其电压参数值输入为 0V。

7　同样，放置一个 PCB 网络标签在原理图的适当位置处，如图 12-41 所示，用于设置激励信号规则。所设置的激励信号参数值如图 12-48 所示。

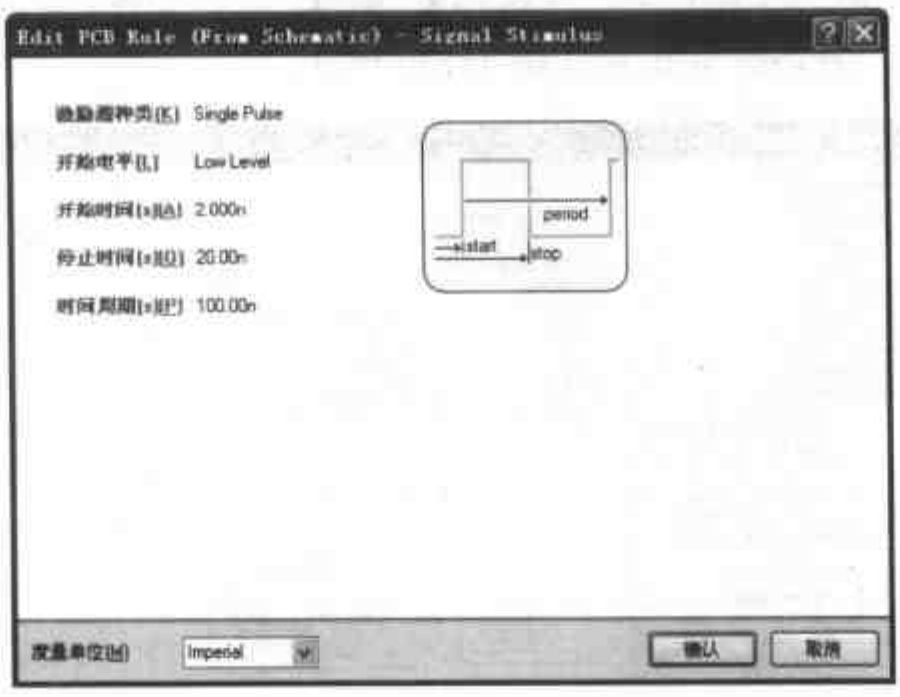


图 12-48　设定激励信号参数值

激励信号规则用于产生一个激励信号波形，用户通过查看该激励信号所产生的响应波形（特别是上升沿与下降沿），可以判定电路的信号完整性性能。如果不设置，则进行信号完整性分析时，系统将使用默认的激励信号。

8　设置完毕，执行菜单命令【设计】→【Update PCB Document】，将所设置的规则传递到 PCB 文件中。

设置信号完整性分析的规则

1 在 PCB 编辑环境中，执行菜单命令【设计】→【规则】，则系统弹出 PCB 规则和约束编辑器。选择其中的“Signal Integrity”选项，新建一个信号下降沿过冲（Overshoot-Falling Edge）的分析规则，具体参数设置如图 12-49 所示。

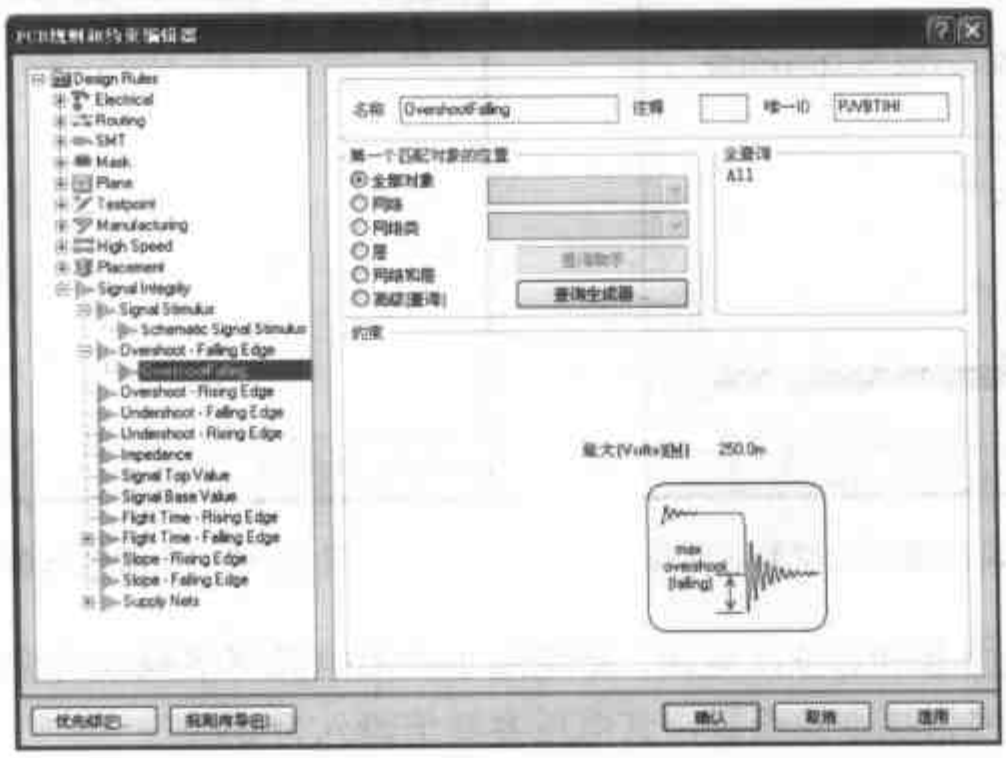


图 12-49　设置一个下降沿过冲的规则

2 再次执行菜单命令【设计】→【规则】，新建一个下降边沿飞行时间（Flight Time-Falling Edge）的规则，具体参数设置如图 12-50 所示。

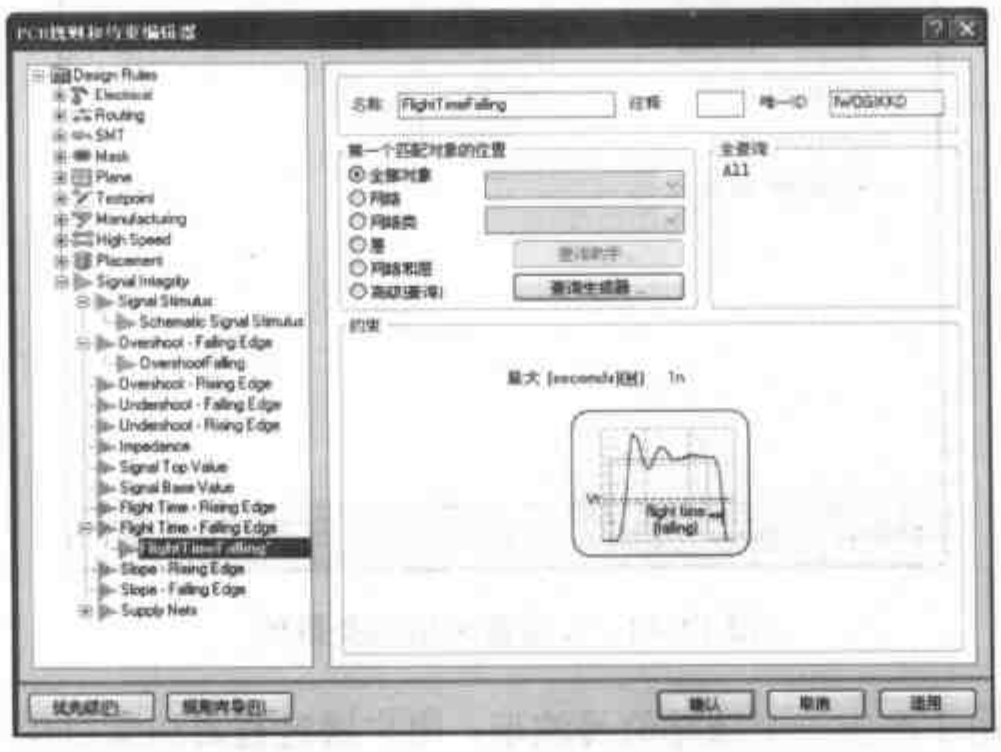


图 12-50　设置一个下降边沿飞行时间的规则



对于信号完整性分析的规则，一次不应该设置太多，否则将占用大量的运行时间。

3 执行菜单命令【设计】→【层堆栈管理器】，进行 PCB 层栈结构的设置。

PCB 的层栈结构决定了印刷电路板板材的电参数，这也是评定系统性能的一个标准。信号完整性分析器要求有连续的电源参考平面，并不支持进行电源层分割的 PCB，因此如果 PCB 中不存在电源层，则系统在分析过程中会进行假定设置。

为了保证分析的准确性，用户应对电路板中的“Layers”、“Cores”、“Prepreg”的厚度也进行合理的设置，如图 12-51 所示。

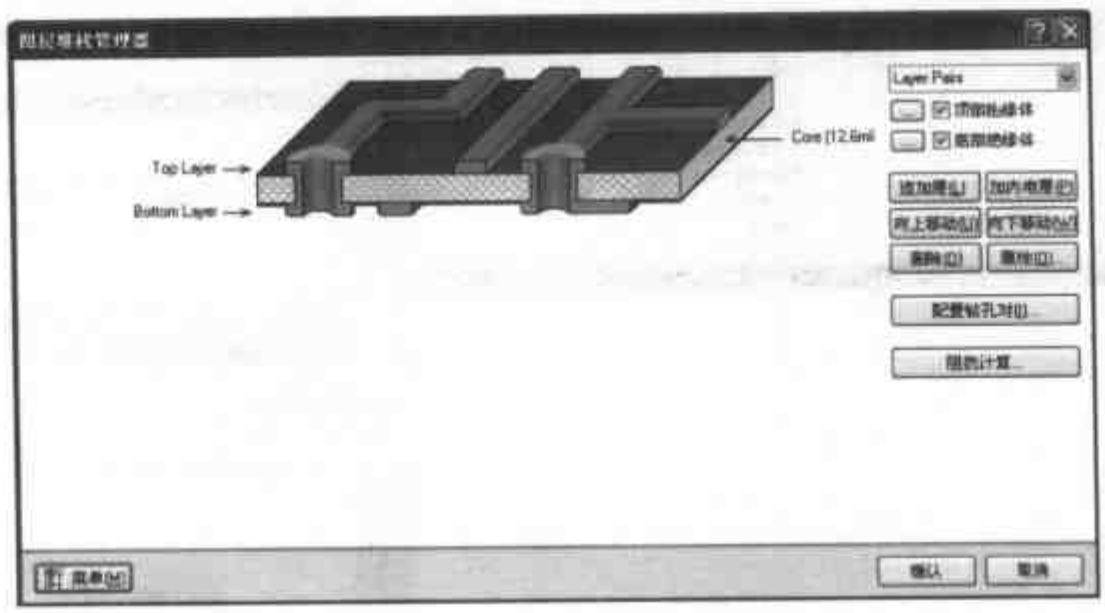


图 12-51　图层堆栈管理器设置

进行信号完整性分析

1 执行菜单命令【工具】→【信号完整性】，则系统开始进行初步分析，打开了信号完整性分析器。在这里，我们需要分析的信号只有一个“TEST”，可以看到其初步分析结果中的状态为“Failed”。

2 选中“TEST”，单击信号完整性分析器左下角的 菜单(M) 按钮，在弹出的菜单中执行【详细】命令，以查看相关的详细信息，如图 12-52 所示。

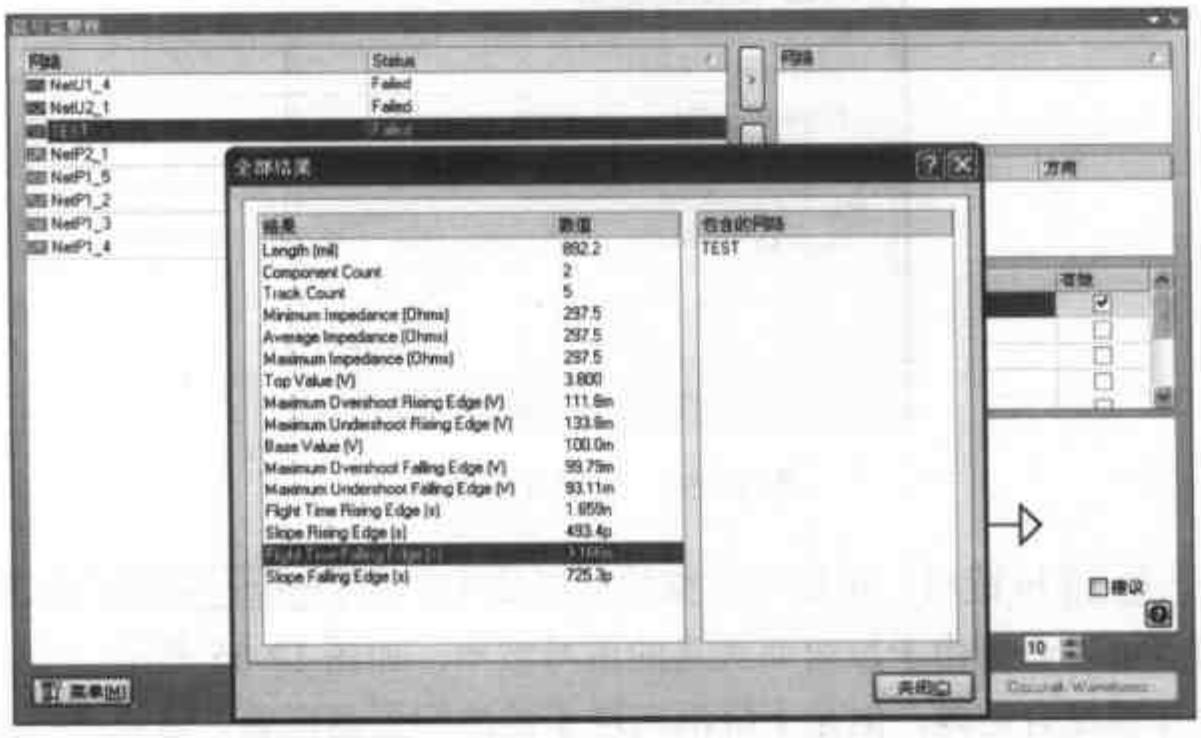


图 12-52　信号“TEST”的初步分析

可以看到，其“Maximum Overshoot Falling Edge”为“99.79mV”，没有超过我们所设定的容差范围；而“Flight Time Falling Edge”为“3.166ns”，超出了我们所设定的容差范围。

3 关闭信号完整性分析器，将下降边沿飞行时间规则中的参数值改为“4ns”，再次执行命令【工具】→【信号完整性】，结果如图 12-53 所示。此时，信号“TEST”的状态变成了“Passed”。

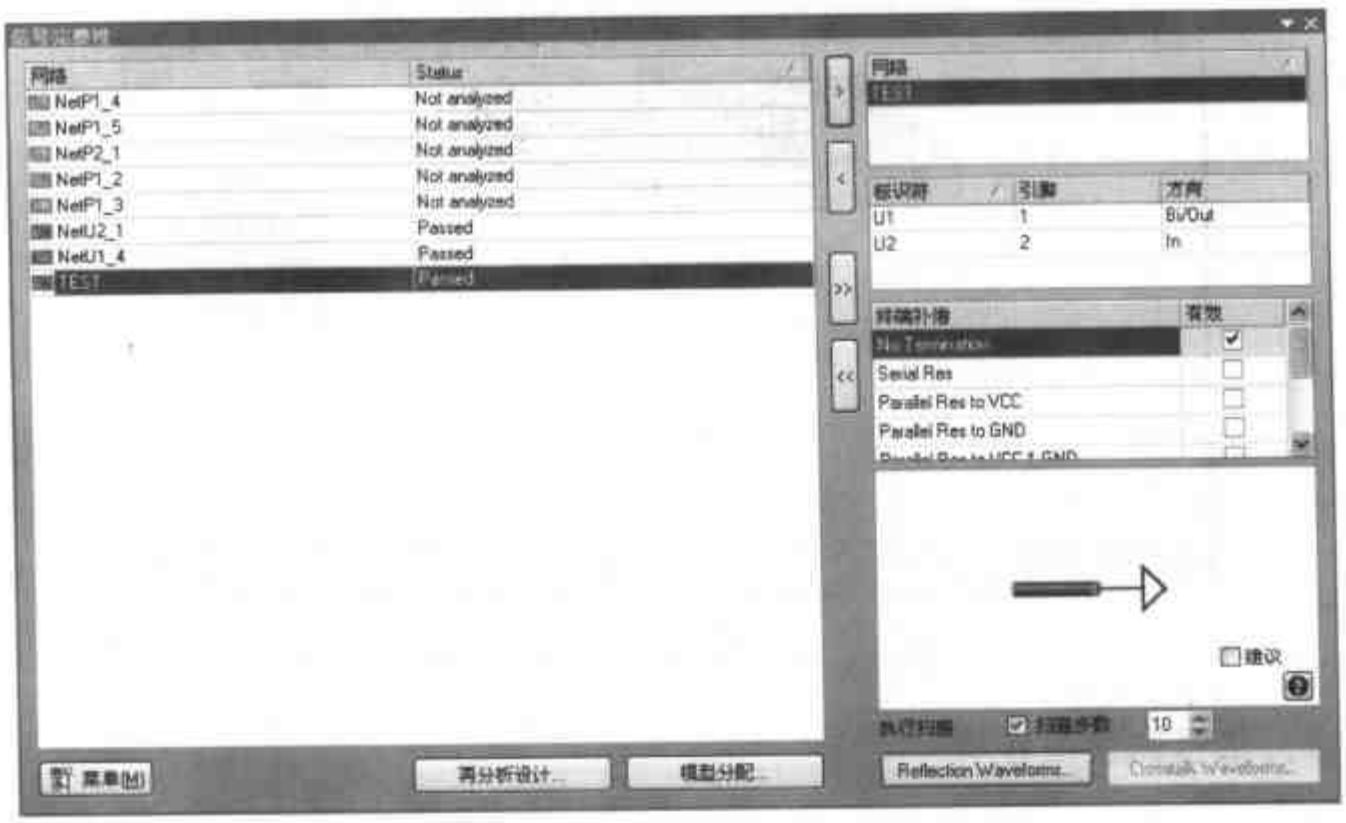


图 12-53 重新设置容差后的初步分析

4 选中“TEST”，单击 添加到右边的【网络】栏中。单击 菜单(M) 按钮，在弹出的菜单中执行【优先设定】命令，设定分析时间，如图 12-54 所示。

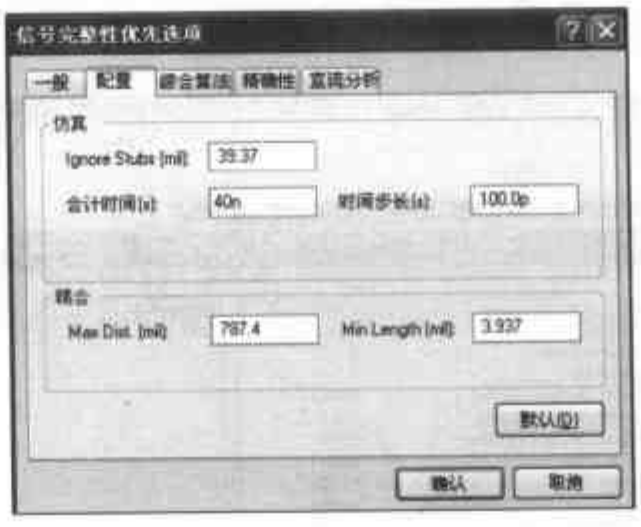


图 12-54 设定分析时间

5 单击 确认 按钮后，在信号完整性分析器中单击 Reflection Waveforms... 按钮，之后打开波形显示窗口，可以看到由于反射而失真的信号波形，如图 12-55 所示。

信号的上升沿没有问题，但是下降沿出现了过冲和振荡现象，这是典型的由于阻抗不匹配而引起的反射。

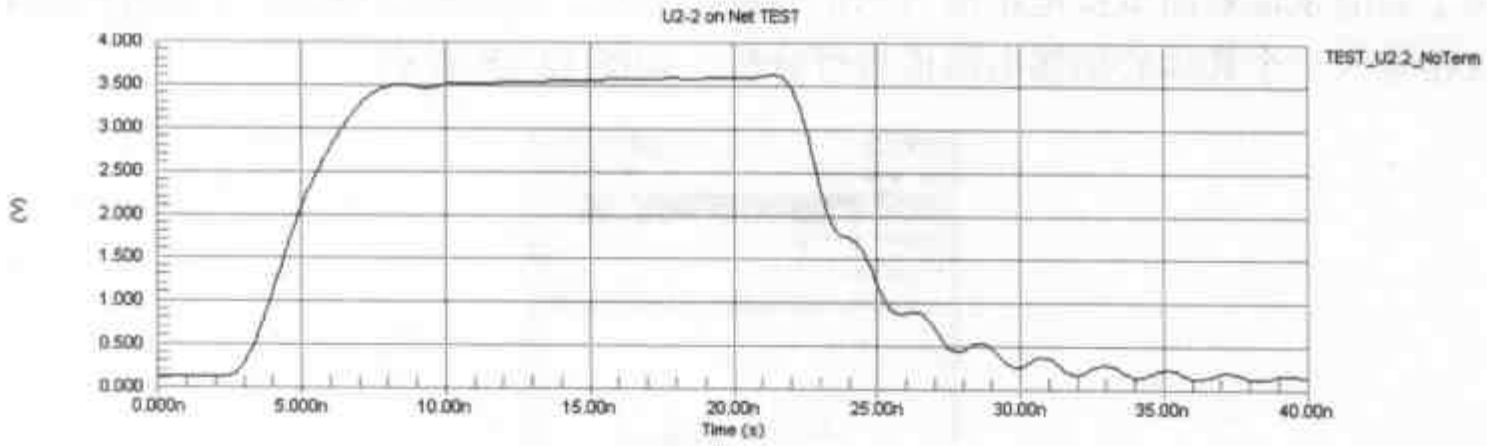


图 12-55 “TEST”信号的波形

DXP 系统不仅能帮助用户发现问题，更重要的是针对不同的问题，为用户提供了有效的解决方法，即补偿方式。在本例中，解决反射问题的最有效的方法就是在信号输出端串接一个电阻。

6 在信号完整性分析器的【终端补偿】栏中选中“Serial Res（串阻补偿）”，并选中【执行扫描】复选框，设置电阻的阻值范围及扫描步数，如图 12-56 所示。



图 12-56　设置串阻补偿扫描方式

7 单击 Reflection Waveforms... 按钮，进行扫描显示，相应的结果波形如图 12-57 所示。

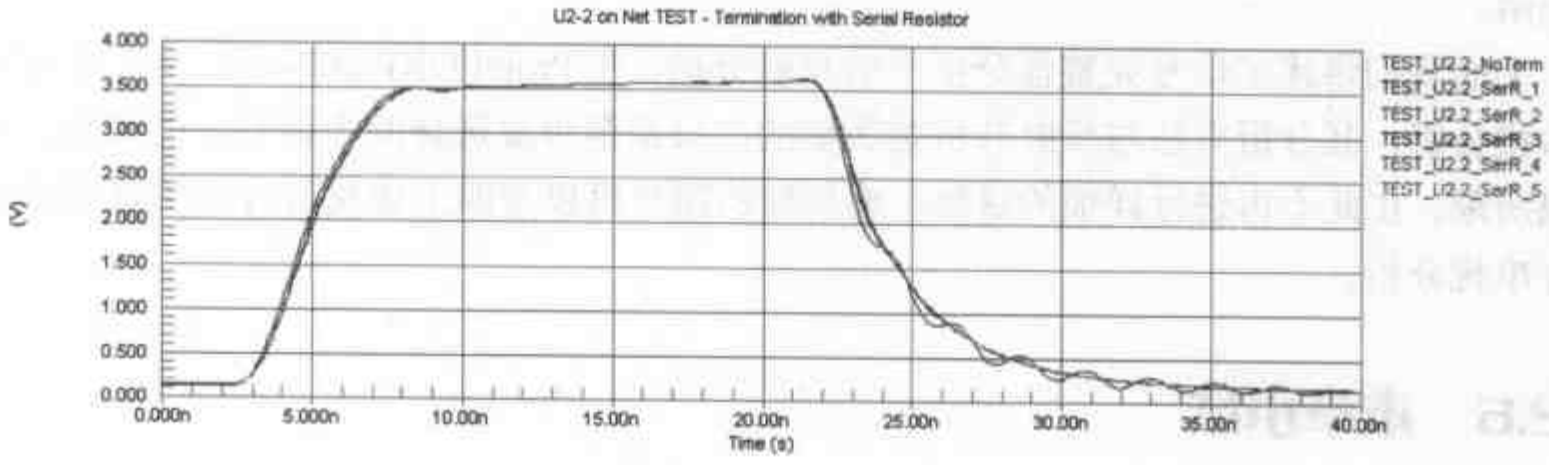


图 12-57　串接不同电阻后的信号波形

图 12-57 中显示出串接了不同阻值的电阻后，信号波形的变化情况。由此我们断定：串接一个电阻并选取合适的阻值，应该可以减小“TEST”信号下降沿的反射失真。

为了更清楚地看出串接电阻前后的信号波形变化，我们可以不选中【执行扫描】复选框，直接输入一个具体的串接电阻值进行分析，如图 12-58 所示。

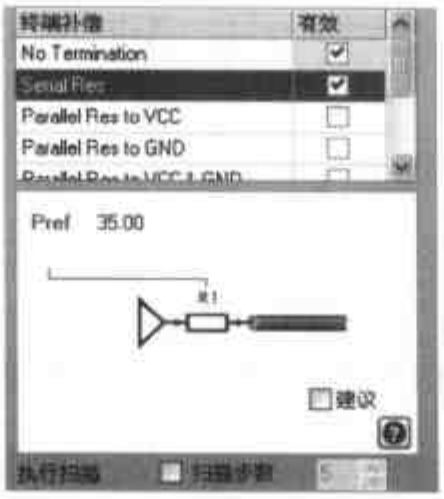


图 12-58 设置串阻补偿不扫描方式

8 单击 Reflection Waveforms... 按钮后，结果波形如图 12-59 所示。

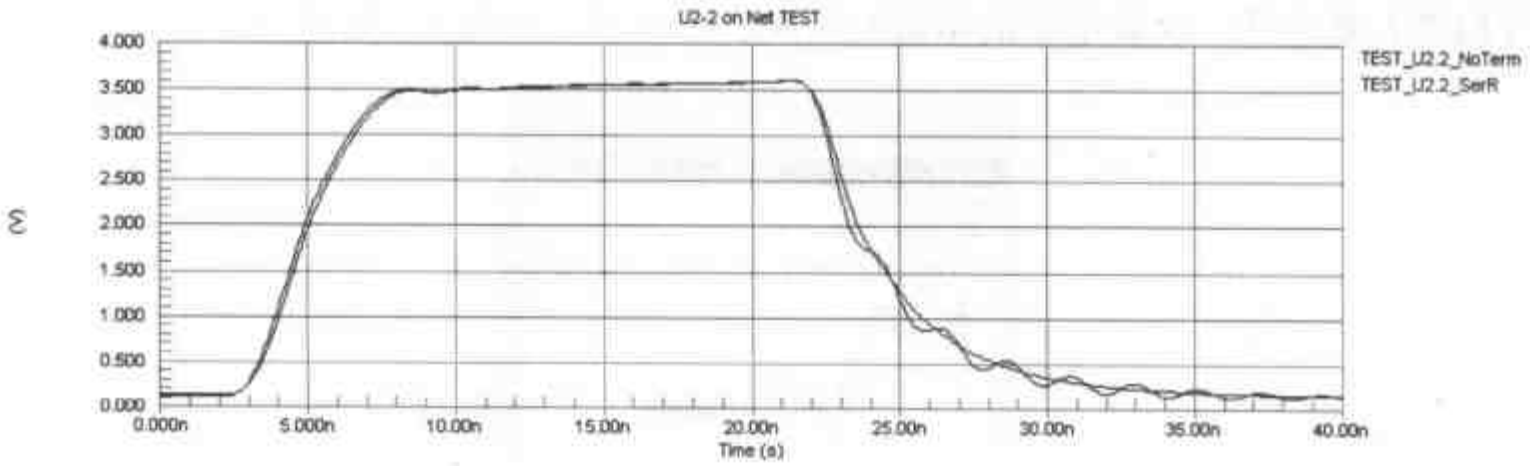


图 12-59 串接电阻前后的信号波形变化

图 12-59 中有两条曲线：蓝色曲线是没有串接电阻时的信号波形，而红色曲线则是串接了阻值为 35Ω电阻后的信号波形，我们可以清晰地看出串接电阻后，信号的下降沿变得光滑，失真明显减小。因此，在实际的电路设计中，在信号的输出端我们应串接一个这样的电阻。

上面我们讲述了信号完整性分析中的反射分析。在 Protel DXP 2004 SP2 中，还可以进行串扰分析，其分析方法与反射分析是类似的，只是至少要选择两个信号才能进行。由于篇幅所限，在此不再进行详细的讲解，感兴趣的用户可以参照上述反射分析的过程来尝试进行串扰分析。

12.6 本章小结

本章详细讲解了信号完整性分析的有关知识，包括信号完整性的基本概念、元件的 SI 模型设定、信号完整性分析的规则设置，以及信号完整性分析器等，并且从实用的角度出发，通过实例向用户演示了信号完整性分析的整体运行过程。

第13章 FPGA设计系统

内容提要

- 了解 FPGA 设计环境。
- 熟悉第三方开发软件的接口。
- 了解第三方软件的代码下载方法。
- 掌握原理图方式的 FPGA 设计 FPGA 项目。

当今时代是一个数字化的时代，各种数字新产品层出不穷，广泛应用到我们的日常生活当中。与此同时，作为数字产品基础的数字集成电路本身也在日新月异地发展和更新，由早期的电子管、晶体管、各种规模（小、中、大）的集成电路发展到今天的超大规模集成电路（VLSI）和具有特定功能的专用集成电路。

除此之外，由于微电子技术的发展，还出现了现场可编程逻辑器件（FPLD），使电子设计师们不再完全依赖于半导体厂商所提供的通用集成电路或专用集成电路，而是可以按照自己的需要，在实验室里亲手设计专用的集成电路芯片（ASIC），借助于各种针对可编程逻辑器件的设计软件，能够在一个芯片上实现一个复杂的数字电路，尽可能地缩短了设计周期，提高了设计效率。其中，应用最广泛的当属现场可编程门阵列（FPGA）和复杂可编程逻辑器件（CPLD）。

与硬件技术的飞速发展相呼应，各种灵活方便的 EDA 开发软件也在不断地同步更新，以满足电路设计者的更高要求，这也是可编程逻辑器件能够迅速发展并被广泛使用的一个重要原因。作为一款优秀的电路设计软件，Protel DXP 2004 SP2 从用户实用的角度出发，集成了功能强大的 FPGA 设计系统，利用该系统，用户可以对世界上大多数可编程逻辑器件内部的数字电路进行设计，最后形成 EDIT-FPGA 网络表文件，输入到相应厂商提供的软件中，就可以直接对该款可编程逻辑器件进行编程、使用了。

- RAM 块：用于设置 FPGA 的工作状态。加电时，FPGA 芯片将外部 EEROM 中的数据读入片内 RAM 中，进行编程，在配置完成后，FPGA 即进入工作状态。掉电后，FPGA 恢复成白片，内部逻辑关系消失，因此，FPGA 能够反复使用。

另外，在该芯片中还集成了数字延迟锁相环 DLL（Delay-Locked Loop），可以进行时钟的整数倍频、整数分频，并对输入的时钟进行相位、时延等控制。

Xilinx 公司的其他 FPGA 系列结构与此稍有不同，具体可参看相关的数据手册。

2. Altera FPGA 的内部结构

如图 13-2 所示，是基于查找表工作方式的 Altera FIEX/ACEX/ APEX 系列芯片的内部基本结构，在该类芯片中的基本逻辑单元被称为 LE。

其主要组成部分包括：逻辑阵列块 LAB（Logic Array Block）、输入输出单元 IOE、RAM 块（即掩埋阵列 EAB，未画出）及可编程行/列连线。其中，一个 LAB 包括 8 个 LE，每个 LE 包括一个 LUT、一个触发器和相关的组合逻辑。

各部分的具体功能在此不再赘述。

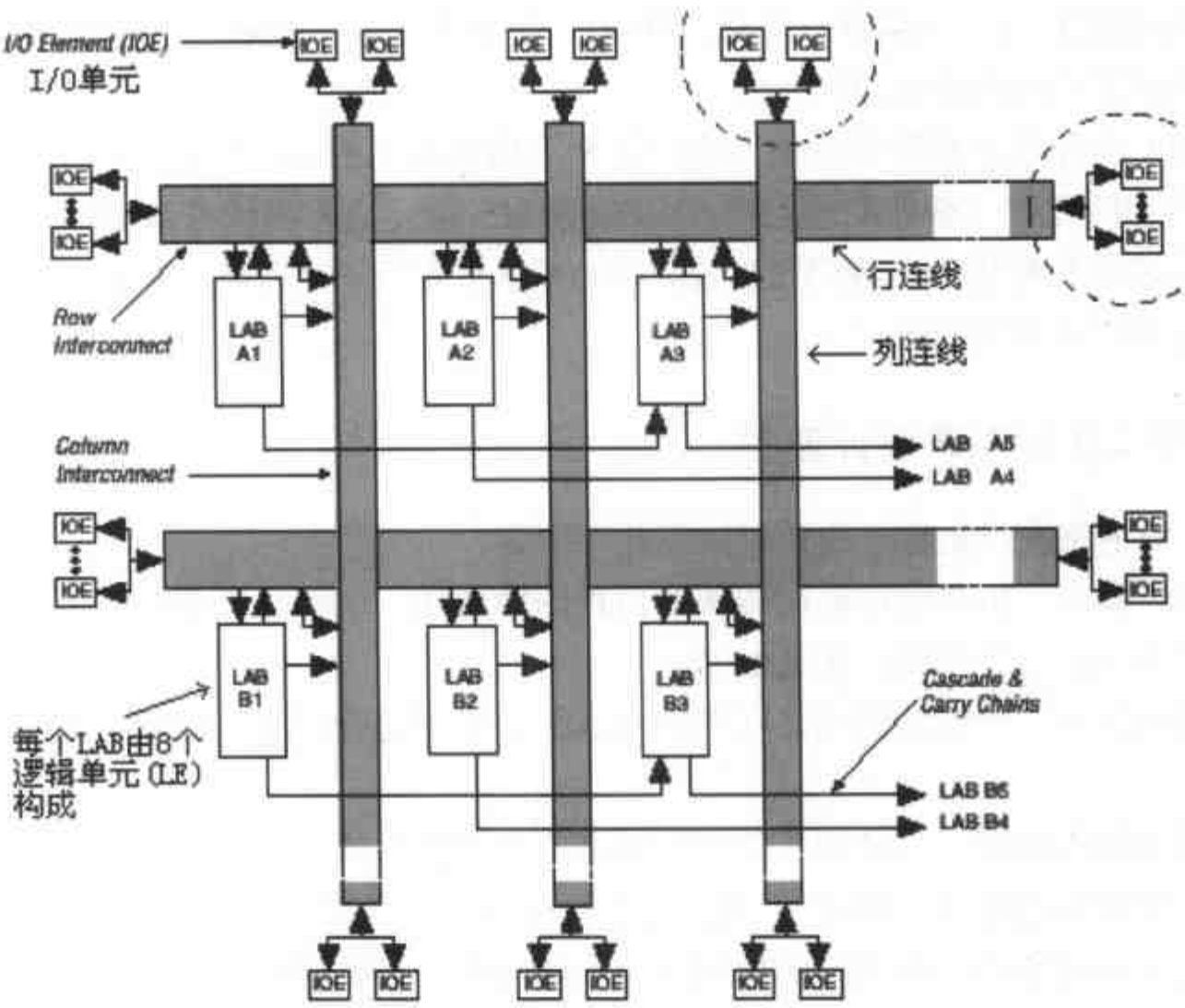


图 13-2　Altera FIEX/ACEX/ APEX 系列芯片内部结构

3. FPGA 的特点

FPGA 是特殊的 ASIC 芯片，除了具有 ASIC 的特点之外，还有如下的几个主要优点。

- FPGA 的制造工艺决定了芯片中所包含的 LUT 和触发器的数量非常丰富，集成度远

13.2　FPGA 设计环境

在 Protel DXP 2004 SP2 中集成了 FPGA 设计系统，可以方便地进行 FPGA 项目的有关设计，这也是 DXP 2004 SP2 优于其他 Protel 系列版本的一个重要因素，在很大程度上提高了电子电路设计的集成度。

在 Protel DXP 2004 SP2 中进行 FPGA 设计，首先应该创建一个 FPGA 项目，以便对设计任务进行管理。

13.2.1　创建 FPGA 项目

创建一个 FPGA 项目可以使用菜单命令，也可以通过【Files】面板进行操作，具体步骤如下。

1 执行菜单命令【文件】→【创建】→【项目】→【FPGA 项目】，或者在【Files】面板的【新建】栏中，单击“Block Project（FPGA）”项，即可创建一个 FPGA 项目，显示在【Projects】面板中，默认名为“FPGA_Project1.PrjFpg”，如图 13-3 所示。

在“FPGA_Project1.PrjFpg”上单击鼠标右键，执行命令【另存项目为】，可以选择合适路径进行保存，并根据实际设计对项目重新命名。

若用户是采用原理图输入法进行 FPGA 设计，则需要进一步在项目中追加一个电路原理图文件，以便设计所需的数字电路。

2 在“FPGA_Project1.PrjFpg”上单击鼠标右键，执行命令【追加新文件到项目中】→【Schematic】，则在项目中出现了一个电路原理图文件 Sheet1.SchDoc，如图 13-4 所示。



图 13-3　创建 FPGA 项目



图 13-4　追加数字电路原理图设计文件



由于 Protel DXP 2004 SP2 在进行 FPGA 项目设计时，需要用到可编程逻辑器件厂商所提供的支持软件，为保证正确识别，在对项目及相应设计文件进行命名时，应采用常规的命名方式，即由数字、字母、下划线三种字符组成，避免出现汉字、空格等，并且首字符不能是数字。

13.2.2　FPGA 项目的属性设置

创建了 FPGA 项目之后，在进入具体设计之前，用户应对 FPGA 项目的有关属性先进

行正确的设置，做到心中有数，这样有利于项目的优化和后续设计的顺利进行。

在当前的 FPGA 项目下，执行菜单命令【项目管理】→【项目管理选项】，则系统弹出相应的项目管理选项设置对话框，如图 13-5 所示。

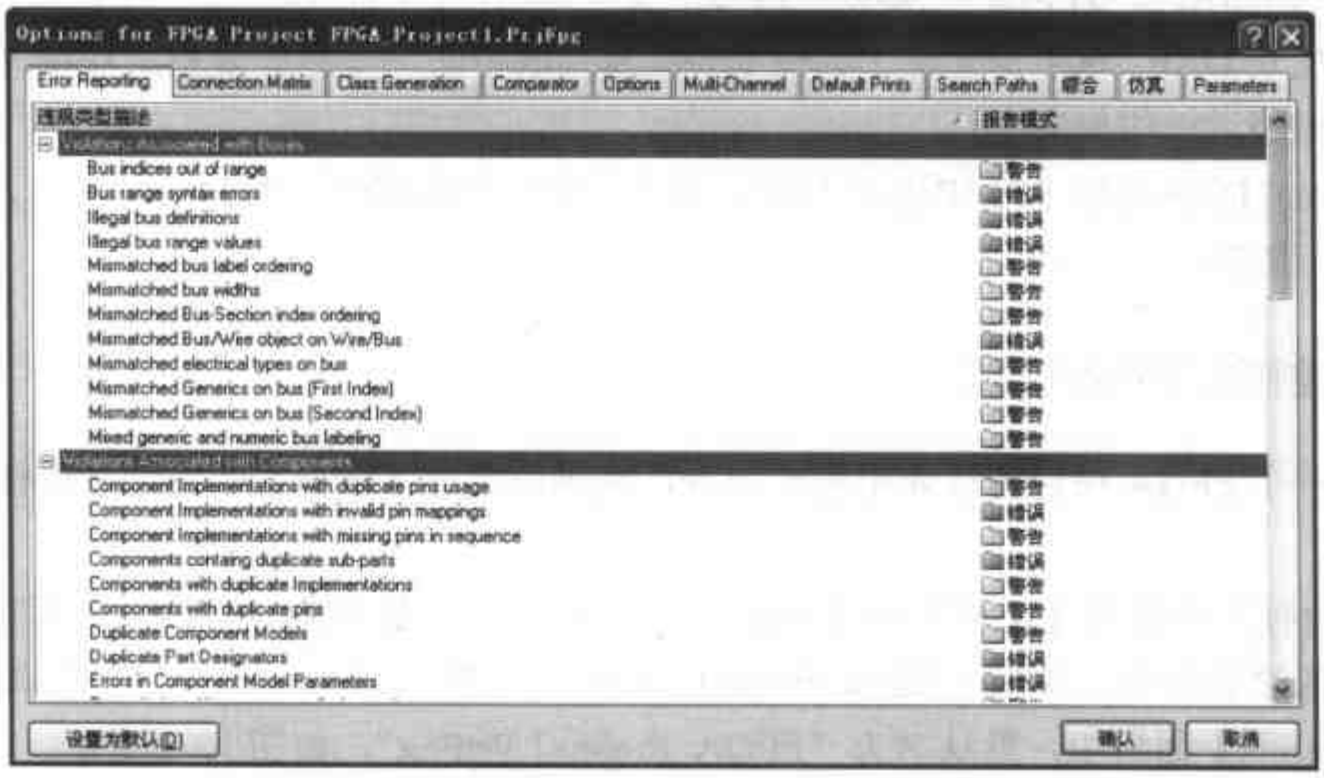


图 13-5　FPGA 项目管理选项设置对话框（Error Reporting 标签页）

该对话框中提供了若干项标签页，供用户进行不同方面的选择设置，各标签页的说明如下。

- 【Error Reporting】：错误报告标签页。在此标签页中，用户可以根据项目的实际情况，设置系统在运行 ERC 检查时，各种违规类型的报告模式，包括无报告、警告、错误、致命错误等。具体违规类型在前面的章节中已经详细讲述过，在此不再重复。
- 【Connection Matrix】：连接矩阵标签页，具体设置方法参看前面的章节。
- 【Class Generation】：类生成标签页，用于设置是否自动为总线生成网络类。
- 【Comparator】：比较器标签页，用于设置比较时各种差异的显示或忽略。
- 【Options】：选项标签页，用于设置 FPGA 项目的输出路径、项目选项及 HDL 选项。
- 【Multi-Channel】：多通道标签页，用于设置多通道设计。
- 【Default Prints】：默认打印标签页，用于设置项目中各文件的打印选项。
- 【Search Paths】：搜索路径标签页，用于设置库文件及模型文件的搜索路径。
- 【综合】标签页：用于选择系统所支持的综合器，以及设置有关的选项。
- 【仿真】标签页：用于选择设置仿真工具、测试文件、VHDL 标准等选项。
- 【Parameters】：参数标签页。用于设置项目的参数，如项目属性等。



在 FPGA 项目管理选项设置对话框中有很多设置选项，用户不一定要一一了解，只需将主要的选项设置正确即可。建议初学的用户应采用系统的默认设置，以免造成设置的混乱，导致设计工作的无法进行。

13.3　与第三方开发软件的接口

如上所述，Protel DXP 2004 SP2 为用户提供了一个综合的 FPGA 设计环境，与 FPGA 有关的绝大多数设计工作都可以在该环境中直接完成。不过，FPGA 项目的最终下载等工作还需要根据不同厂家的芯片，借助于厂商提供的开发环境来进行。

目前全世界应用较多的可编程器件的厂家有：Xilinx 公司的 FPGA，Altera 公司的 CPLD、FPGA 和 Lattice 公司的 FAGA 等。Protel DXP 2004 SP2 提供了与 Xilinx、Altera 器件的编程接口，通过与第三方软件的接口，可以将设计下载到 FPGA 芯片中去。

13.3.1　Protel DXP 2004 SP2 与 Altera 的接口

1．Altera 开发环境 MAX+plus II

Altera 公司针对其芯片的开发应用，为用户提供的 CPLD 开发环境为 MAX+plus II，该环境支持原理图输入设计方式和 HDL 语言设计方式，用户可直接使用 MAX+plus II 设计环境进行 CPLD 的设计，并通过 MAX+plus II 完成芯片的下载和烧结工作。Altera 公司提供的 MAX+plus II 开发环境如图 13-6 所示：



图 13-6　Altera 公司的 MAX+plus II 开发环境

由于在 Protel DXP 2004 SP2 中提供了完整的板卡设计功能，用户可以在相应的 FPGA 设计环境中进行可编程逻辑器件的内部数字电路设计，设计完成后，生成 EDIF 文件，通过与 MAX+plus II 的良好接口，轻松下载到 Altera 公司的相应芯片中去即可。

2．Altera FPGA 库

Protel DXP 2004 SP2 集成和支持 Max+plus II 的所有原理图库，这些原理图库文件与 MAX+plusII 设计环境中的库文件大体相同，分为 FPGA 库和部分元件的 PCB 库。

Protel DXP 2004 SP2 集成和支持的 Altera 库有：

“Altera Stratix.IntLib”、“Altera Stratix II.IntLib”、“Altera Stratix GX.IntLib”、“Altera Mercury.IntLib”、“Altera MAX II.IntLib”、“Altera MAX 9000.IntLib”、“Altera FLEX 8000.IntLib”、“Altera MAX 7000S.IntLib”、“Altera FLEX 6000.IntLib”、“Altera MAX 5000.IntLib”、“Altera MAX 3000A.IntLib”、“Altera FPGA.IntLib”、“Altera FLEX 10K.IntLib”、“Altera Apex II.IntLib”等。

Altera 库文件在“\Altium2004 SP2\Library\Altera\”路径下面，使用原理图方式设计 Altera FPGA 器件时必须加载这些库文件。

用户需要注意的是，Protel DXP 2004 SP2 系统所提供的元器件集成库中的原理图符号与所提供的 Altera 集成库中的库元件是不同的。在元器件集成库中的原理图符号仅仅是元器件的代表符号，本身不具有电气特性，在原理图中仅仅用于表示各元器件间的连接关系；而 Altera 集成库中的库元件则代表的是具有电气特性的元器件，我们可以称之为元，代表了 FPGA 元件中的逻辑单元，这样的元在现实中可能不存在，但是具有真实的逻辑含义。因此在使用原理图方式设计 FPGA 项目时，是不能使用类似“Miscellaneous Devices. IntLib”这样的一般集成库中的元器件原理图符号的。

3. Altera FPGA 的属性设置

在使用 Altera 公司的 CPLD 或者 FPGA 芯片进行电路设计的时候，需要为设计项目加入相应的设计属性，如芯片名称等，主要是为了使 Altera 的布局和布线工具能够对项目进行识别。

当需要为设计项目加入相应的设计属性时，我们可以在设计好的原理图设计环境中执行菜单命令：【项目管理】→【项目管理选项】，则系统弹出 FPGA 项目管理选项设置对话框（如图 13-5 所示）选择【Parameters】标签页，单击 追加... 按钮，即可在弹出的参数属性对话框中，对 FPGA 项目进行芯片名称及数值等属性参数的设置，如图 13-7 所示。

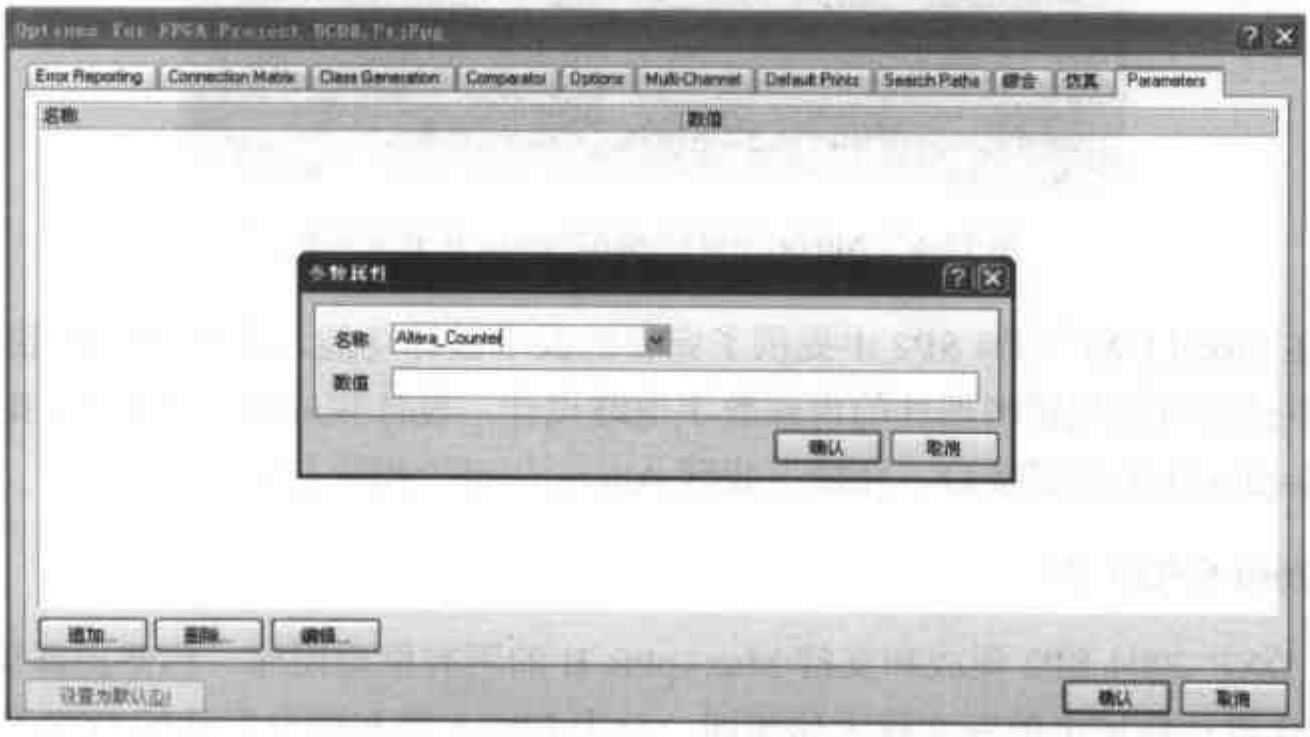


图 13-7　FPGA 属性设置

另外，在窗口中单击鼠标右键，在弹出的快捷菜单中，执行【选项】→【文档选项】，则出现文档选项对话框。在该对话框中，单击 增加(A)... 按钮，同样有参数属性对话框出现，可以对 FPGA 项目进行属性配置，如图 13-8 所示。

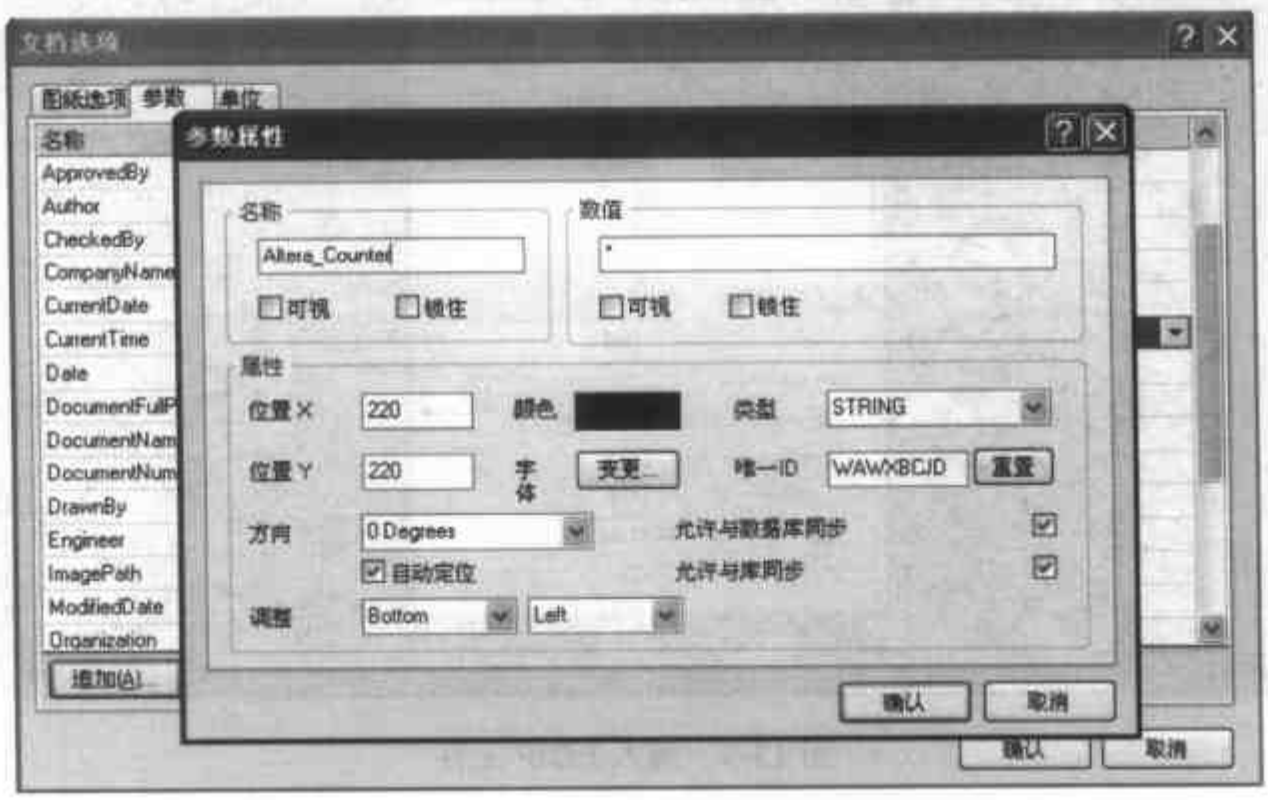


图 13-8　FPGA 属性设置的快捷方式

使用同样的方法，我们还可以为原理图中的输入/输出端口进行 FPGA 芯片管脚的映射配置，关于这一点，在后面的实例中我们将详细叙述。

4．为 Altera FPGA 导入 EDIF 文件

在使用 Altera 库文件中的元件进行了数字电路原理图设计，并如上所述为芯片进行了属性配置（名称及映射管脚）以后，我们就可以为 FPGA 芯片导入 EDIF 文件了，具体步骤如下。

1　执行菜单命令：【设计】→【设计项目网络表】→【EDIF for FPGA】，则系统会为项目生成 EDIF 网表文件。生成的网表文件包括 EDF、ACF、TCL 等文件，这些文件必须在利用布局和布线工具导入和编译设计的目录下面。

2　打开 MAX+plus II 开发环境，如图 13-6 所示。

3　选择【Files】→【Open】，在弹出对话框中的【Show in Files List】区域中选择【Text Editor Files】单选项，并在其后的选择框中选择【*.EDF】文件格式，在右侧的【Directories】中选择编译好的 EDIF 文件所在的目录，在左侧的【Files】区域中选择所需文件，单击【OK】按钮调入 EDIF 文件，如图 13-9 所示。

4　执行主菜单中的【MAX+plus II】→【Compiler】打开编译器，如图 13-10 所示。

此时，我们就可以使用 MAX+plus II 环境提供的工具进行芯片的下载和仿真了。对于具体的使用方法和操作过程，在此我们不作详细介绍，用户可以参考相应的 MAX+plus II 教程。

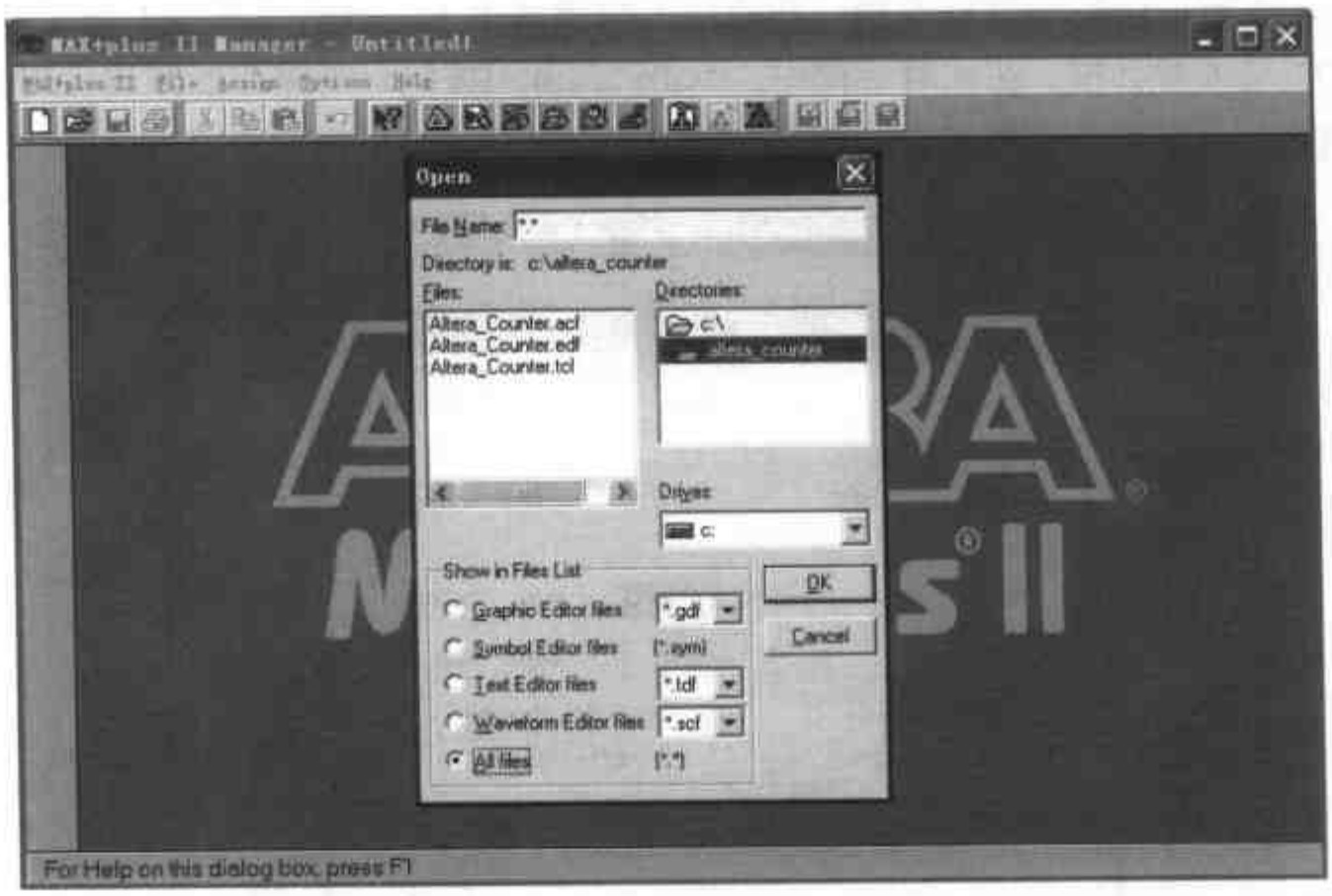


图 13-9 调入 EDIF 文件

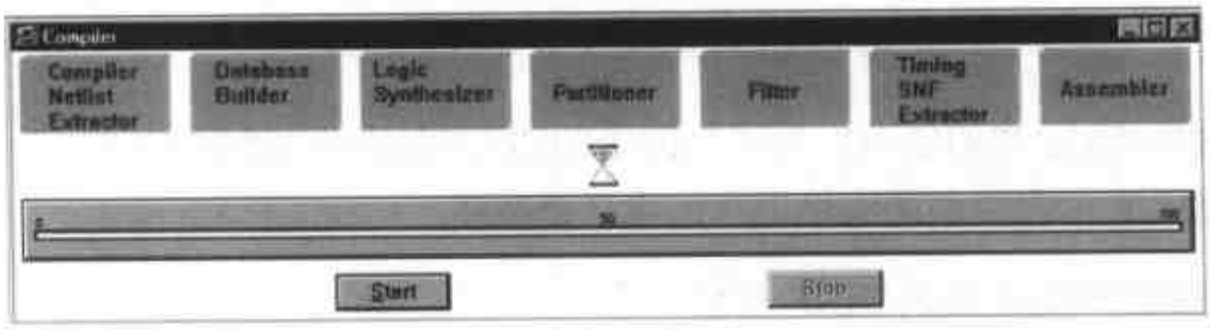


图 13-10 MAX+plus II 编译环境

13.3.2 Protel DXP 2004 SP2 与 Xilinx 的接口

上一节我们介绍了 Protel DXP 2004 SP2 与 Altera 的 MAX+plus II 环境的接口，针对 Xilinx 的 FPGA 开发环境，Protel DXP 2004 SP2 同样提供了相应的接口，下面我们简单介绍一下 Protel DXP 2004 SP2 与 Xilinx 公司的开发环境 Xilinx ISE 的接口方法。

1. Xilinx 公司的开发环境 Xilinx ISE

Xilinx 公司目前最新的开发环境为 Xilinx ISE 8.1，在此之前的开发环境名称为 Foundation，在这个环境中用户可以使用 Xilinx 公司提供的原理图编译环境或者 HDL 语言编译环境进行设计，也可以使用该环境进行设计仿真工作，并最终完成设计的芯片下载工作。如图 13-11 所示为 Windows 2000 下的 Xilinx ISE 启动后的界面。

2. Xilinx 集成 FPGA 库

Xilinx 集成 FPGA 库中提供了在原理图设计方法中需要用到的所有原理图符号，它的库包括了两大类，分别是 Unisim 元件库和 Macro 元件库。

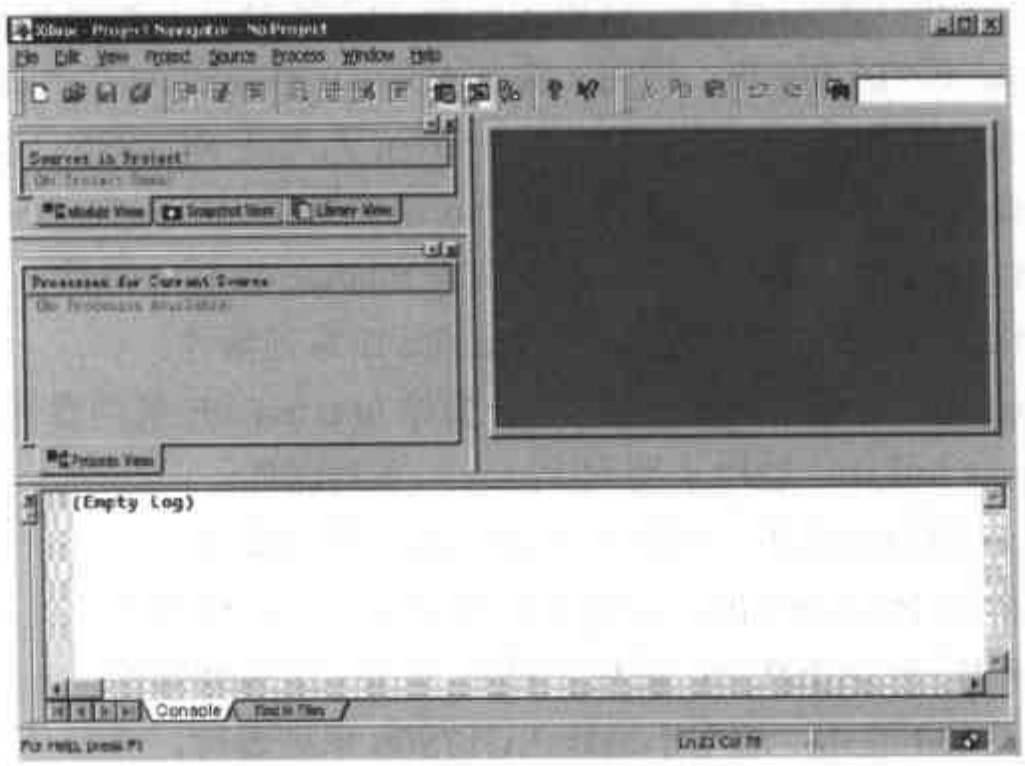


图 13-11　Xilinx ISE 编译环境

Unisim 元件库是一系列预先在 Xilinx FPGA 器件中建立过的元件的组合，它们共同完成一个逻辑功能。当然，这个元件组合也可以是 HDL 语言描述的功能元件。在 Xilinx FPGA 的设计中，所有的门级元件都可以在 Xilinx 的 FPGA 器件中实现，但当使用比较复杂的逻辑或者使用更高层次的 FPGA 器件时，就可以利用 Unisim 元件库提供的复杂元件。

Macro 元件库则集成了 Xilinx FPGA 设计中所需要的基本元件单元，我们可以把它们看做是用于 Xilinx FPGA 设计的特殊元器件，正如前面所讲到的，这些器件不一定是市面上存在的逻辑器件，但是它具备一定的逻辑功能，我们可以称其为宏元件。这些宏元件可能是 Xilinx FPGA 芯片的门级元件，FPGA 设计就是靠这些宏元件来完成的。Xilinx 集成 FPGA 库中提供这样的宏元件是为了帮助用户更好地使用 FPGA 芯片的资源。

同样的，用户在 Protel DXP 2004 SP2 中设计的 Xilinx FPGA 项目最终要生成为 EDIF 文件，在 EDIF 文件中包含了设计项目的信息，同时也包含了宏元件的信息。



在进行程序下载的时候，设计完成的 EDIF 文件必须和所使用过的宏元件同时存在于一个目录中，这样才能将信息正确地下载到芯片中。

Xilinx 集成 FPGA 库有多个，它们分别适用于 Xilinx 不同的器件，下面我们列出了一些主要的集成库，以便为用户的设计使用提供帮助。

- Xilinx CoolRunner-II FPGA.IntLib：适用于编程 CoolRunner II 系列器件。
- Xilinx CoolRunner XPLA3.IntLib：适用于编程 CoolRunner XPLA3 系列器件。
- Xilinx Memory SPROM.IntLib：适用于编程 Memory SPROM 系列器件。
- Xilinx PLD XC7000.IntLib：适用于编程 Xilinx PLD XC7000 系列器件。
- Xilinx PLD XC9500.IntLib：适用于编程 XC9500 系列器件。
- Xilinx PLD XC9500XL.IntLib：适用于编程 XC9500XL 系列器件。

- Xilinx PLD XC9500XV.IntLib：适用于编程 XC9500XV 系列器件。
- Xilinx Spartan FPGA.IntLib：适用于编程 Spartan 系列的 XC2S*器件。
- Xilinx Spartan XL.IntLib：适用于编程 Spartan 系列的 XC2S*XL 器件。
- Xilinx Spartan.IntLib：适用于编程 Spartan 系列器件。
- Xilinx Spartan-II FPGA.IntLib：适用于编程 Spartan-II 系列器件。
- Xilinx Spartan-II.IntLib：适用于编程 Spartan-II 系列器件。
- Xilinx Spartan-IIE FPGA.IntLib：适用于编程 Spartan-IIE 系列器件。
- Xilinx Virtex-4.IntLib：适用于编程 Virtex-4 系列器件。
- Xilinx Virtex FPGA.IntLib：适用于编程 Virtex 系列器件。
- Xilinx Virtex-E FPGA.IntLib：适用于编程 Virtex-E 系列器件。
- Xilinx Virtex-II FPGA.IntLib：适用于编程 Virtex-II 系列器件。
- Xilinx XC17S00.IntLib：适用于编程 XC17S00 系列器件。
- Xilinx XC17V00.IntLib：适用于编程 XC17V00 系列器件。
- Xilinx XC18V00.IntLib：适用于编程 XC18V00 系列器件。
- Xilinx XC1700.IntLib：适用于编程 XC1700 系列器件。
- Xilinx XC1700E.IntLib：适用于编程 XC1700E 系列器件。
- Xilinx XC2000.IntLib：适用于编程 XC2000 系列器件。
- Xilinx XC3000.IntLib：适用于编程 XC3000 系列器件。
- Xilinx XC4000 E.IntLib：适用于编程 XC4000 E 系列器件。
- Xilinx XC9500 FPGA.IntLib：适用于编程 XC9500 系列器件。
- Xilinx XC9500XL FPGA.IntLib：适用于编程 XC9500XL 系列器件。
- Xilinx XC9500XV FPGA.IntLib：适用于编程 XC9500XV 系列器件。
- Xilinx XCF.IntLib：适用于编程 XCF 系列器件。

Xilinx 的 FPGA 允许用户根据自己的需要生成复杂的 IP 核，以使系统的功能更加强大，如存储单元、通信接口、具备一定运算能力的 DSP 核等。Xilinx 的 Corelib FPGA 库就包括能从核生成系统中获得的 IP 核原理图符号，要在 Protel DXP 2004 SP2 中使用这些符号，需要在相应的元件属性（Component Properties）对话框中更改“注释”栏和“库参考”栏中的内容。

3. Xilinx FPGA 属性设置

同样的，在使用 Protel DXP 2004 SP2 开发环境进行 Xilinx FPGA 项目开发的时候，也必须对 Xilinx FPGA 属性进行设置，设置的方法与前面 Altera 器件的属性设置类似，用户可以参考前面的章节对 Xilinx FPGA 器件进行属性设置。

4. 为 Xilinx FPGA 导入 EDIF 文件

设计完成后的 Xilinx FPGA 项目，最终也必须通过 Xilinx 公司提供的开发环境进行程序下载，具体操作与前面类似，即在 Protel DXP 2004 SP2 环境中生成 EDIF 文件后，打开

Xilinx 的 ISE 开发环境，导入所需的 EDIF 文件即可。需要注意的是，包含 EDIF 文件的文件夹中必须包含所使用过的宏元件库文件，这样才能保证程序下载的正确性。

Xilinx 的 ISE 开发环境功能强大，大多数开发人员喜欢直接使用 ISE 开发环境进行设计。DXP 2004 SP2 作为第一个板卡级设计系统，它提供了完善而整体的系统设计环境，保证了设计的整体性，因此使用 Protel DXP 2004 SP2 进行 FPGA 设计也是一种很好的方法。

13.4　原理图方式 FPGA 设计实例

我们知道，设计一个 FPGA 项目，可以使用 VHDL 描述语言，也可以使用原理图方式。在了解了 Protel DXP 2004 SP2 的 FPGA 开发环境的基础上，本节中我们将通过一个具体的实例，向用户详细介绍如何使用原理图输入方式完成一个完整的 FPGA 项目的设计。

13.4.1　创建 FPGA 设计项目及文件

在这个例子中，将使用逐位加法计数器设计一个简单的可预制的地址产生器。电路的工作过程是，用户可随意设定一个地址，并且设定后的地址能在外部脉冲 CP 的作用下，产生 16 位 BCD 码加法数值，此计数值将作为其他电路的数据地址。该电路一般用于读取特定地址空间的数据。

要使用 Protel DXP 2004 SP2 进行 FPGA 设计，首先应该创建一个 FPGA 项目，通过前面的学习，我们已经掌握了项目的多种创建方法。

1　执行菜单命令：【文件】→【创建】→【项目】→【FPGA 项目】，如图 13-12 所示。创建后，系统提供的默认项目文件名为：FPGA_Project1.PjtFpg，可以看到此时该项目下面没有任何文件。



图 13-12　创建 FPGA 项目



当然也可以在主页中直接使用 Pick a task 栏创建项目，用户可根据个人的习惯参照前面的章节进行创建即可。

2　执行命令：【文件】→【保存】，将项目保存为“FPGA_Counter.PjtFpg”，如图 13-13 所示。



图 13-13　保存 FPGA 项目

3　执行命令：【项目管理】→【项目管理选项】，为项目设置相关属性。

4　执行命令：【文件】→【创建】→【原理图】，创建一个原理图文件，并执行【文件】→【保存】，将原理图保存为“Counter.SchDoc”，如图 13-14 所示。



图 13-14　创建并保存原理图文件

5　执行命令：【设计】→【文档选项】，对原理图属性进行设置。

对原理图属性的设置应根据设计需要进行，在这里，我们均使用系统的默认设置。在创建了 FPGA 项目及文件并设置好相应的属性后，我们就可以进行原理图的绘制了。

13.4.2　绘制电路原理图

1．加载集成库

前面我们提到不同厂家的 FPGA 在结构和功能上都不尽相同，Protel DXP 2004 SP2 针对不同 FPGA 芯片厂家产生的 EDIF 文件也不能兼容，所支持的元件库也不同，用户要根据设计需要，在设计原理图前决定最终使用哪种芯片，并根据使用芯片的不同来选择不同的集成库文件。

本例中选择使用 Altera 公司的 EPM7128，它包含 8 个逻辑阵列块，128 个宏单元，有 2500 个逻辑门可供使用，所在的库文件为“Altera FPGA.InLib”。

1 打开元件库面板，单击 元件库... 按钮，打开可用元件库对话框。

2 在对话框中，单击 安装(I)... 按钮，在系统提供的库文件中，选择“\Program Files\ \Altium2004 SP2\ Library\Altera\”路径下的“Altera FPGA.InLib”库，单击 打开(O) 按钮，完成对该库加载，如图 13-15 所示。

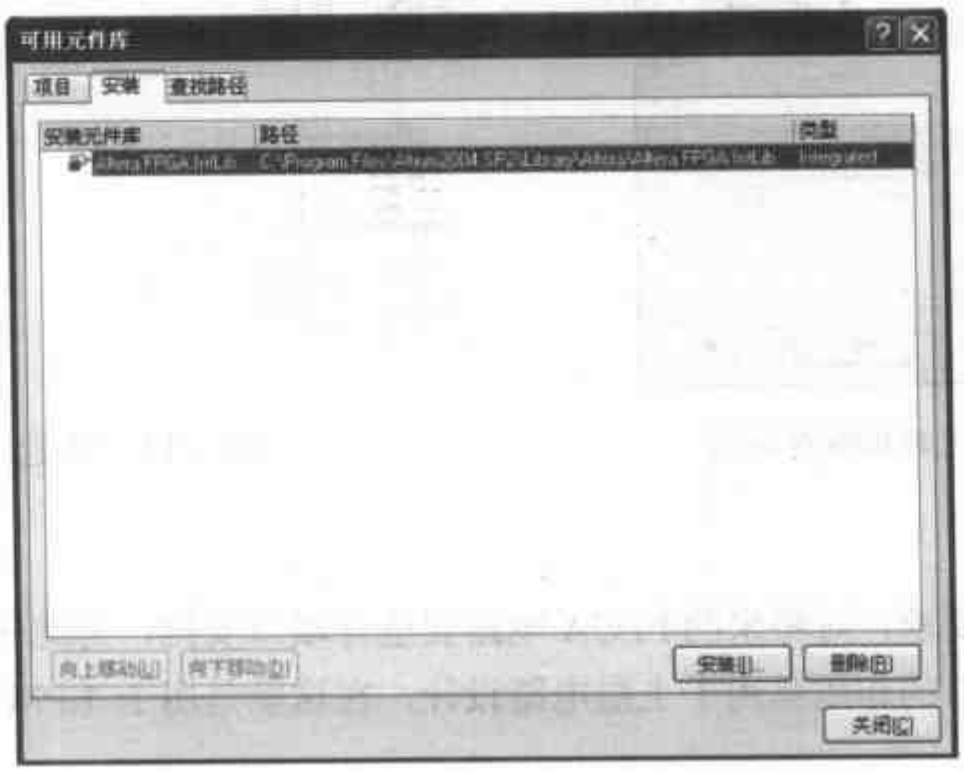


图 13-15　安装 Altera 集成库

3 对原先已经加载的其他库文件进行删除，这样做的目的是为了提高系统的运行速度。



虽然同样是在进行原理图设计，但是这里的原理图与通常意义上的原理图有所不同，应该根据设计内容加载所需要的库文件，Altera 库文件有多种，应根据设计需要选择加载。

2. 放置元件

在前面的章节中，学习了放置元件的方法。有多种放置方法，例如：

- 选择命令【放置】→【元件】;
- 直接点击快捷菜单栏中的 ;
- 使用快捷键： P +P;
- 使用元件库面板放置元件。

根据设计要求，我们选择 TTL 电路中 74 系列的 74ls161，作为实现逻辑功能的单元电路。74ls161 是 4 位可预制 BCD 码输出同步加法器，使用 4 片这样的逻辑电路即可以完成 16 位加法器的工作。当然用户也可以选择其他的逻辑器件来完成此工作，选择器件的出发点是能够最简洁地完成设计就好。

放置了 74ls161 后，执行菜单命令：【放置】→【元件】，系统将弹出相应元件的属性对话框，如图 13-16 所示，在对话框中可以完成对元件的属性设置。

放置了元件并设置好属性后的原理图如图 13-17 所示。



图 13-16　元件属性对话框

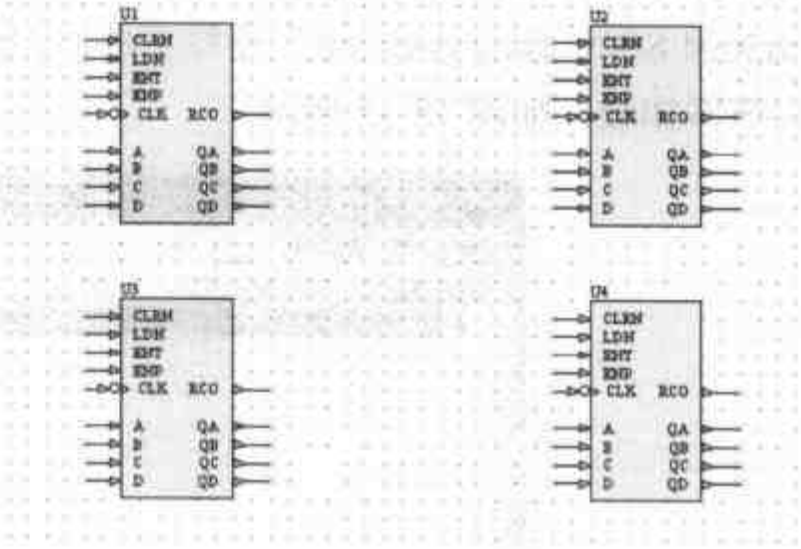


图 13-17　放置元件

3. 放置端口

根据电路设计要求，对将来的 FPGA 电路要进行端口安排，为此先放置端口，同普通的原理图一样，端口的作用是用于上层电路设计，在这里是用于 EPM7128 器件的信号输出口。

执行命令：【放置】→【端口】，进行端口放置，并对端口属性进行相应的设置，如图 13-18 所示。具体过程在此不再赘述。

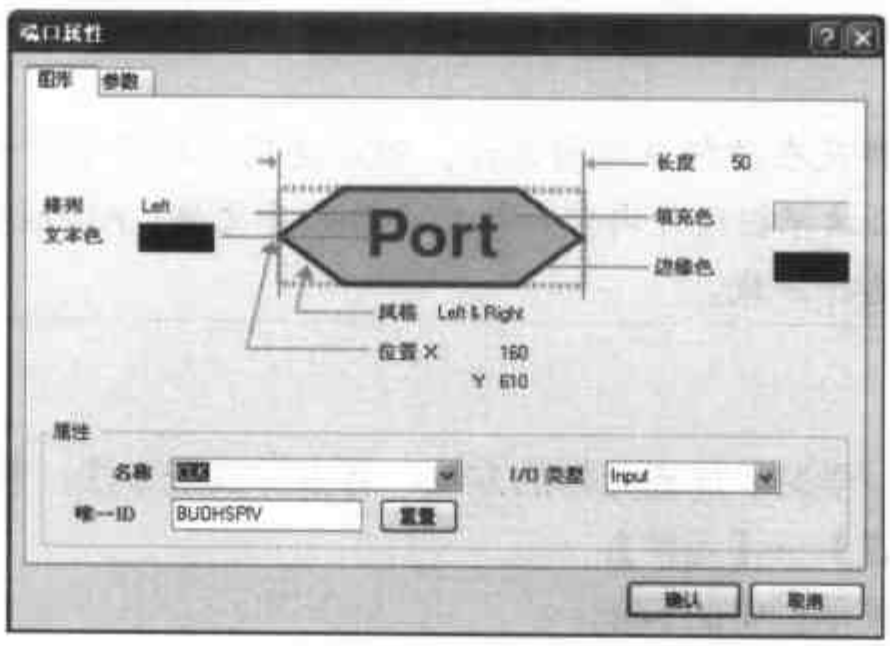


图 13-18　放置端口



只有在 FPGA 项目设计中，才能使用总线端口代表一组联系紧密的电路端口，并且使用总线进行电气连接，这一点与普通电路原理图的设计不同。

4. 电气连接

根据设计目的进行电气连接，过程请参考前面章节中的有关介绍。连接好的电路如图 13-19 所示。

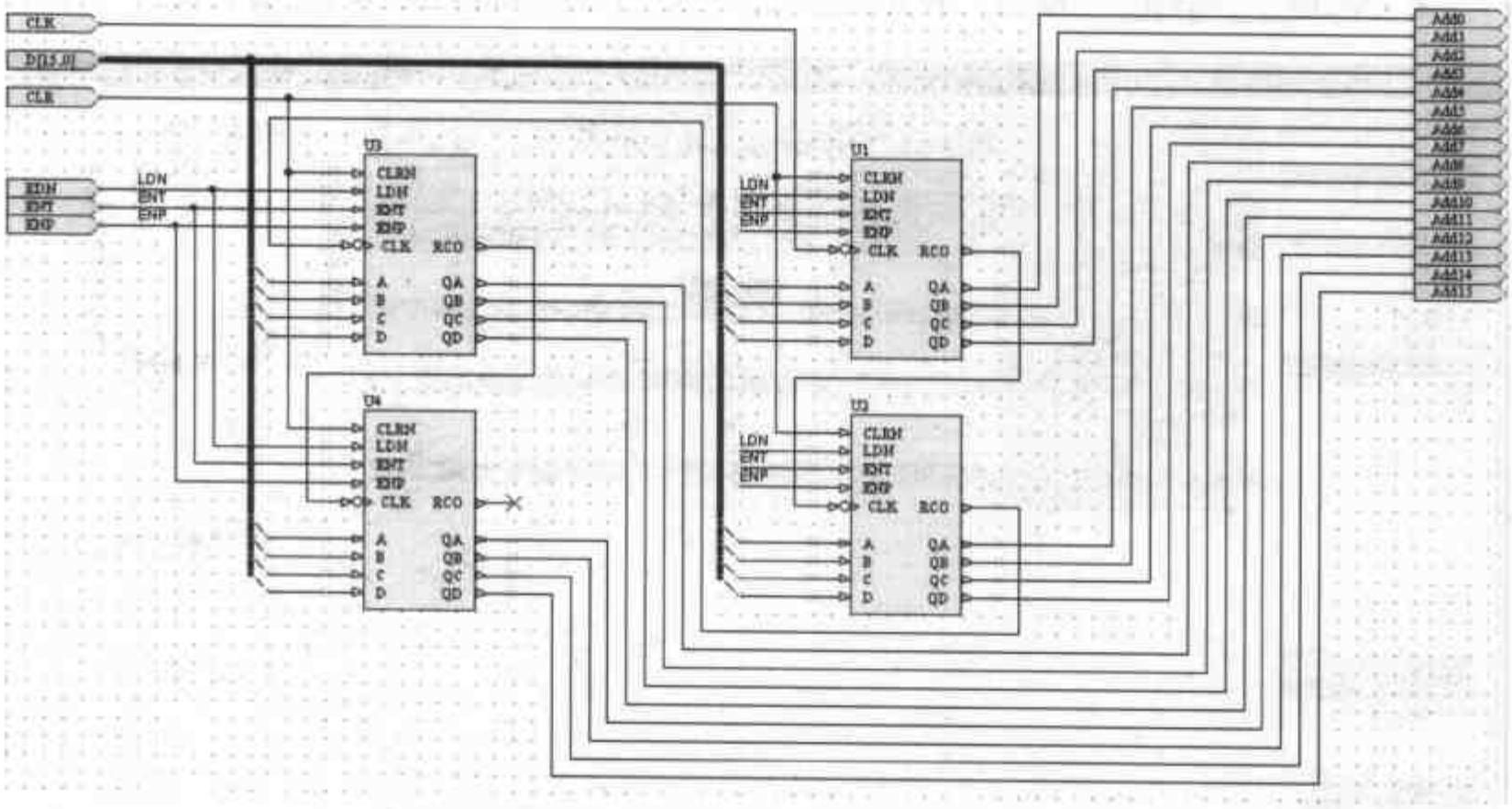


图 13-19　画好的电路原理图



在此例子中我们有意使用了导线、总线、网络标号连接等手段，目的是说明电路连接的方法和灵活性，用户可根据自己的爱好进行具体操作。

13.4.3　默认 FPGA 芯片的选择

完成原理图设计后，要在 FPGA 优先设定中选择默认的 FPGA 芯片。

1　在原理图环境中执行命令：【工具】→【FPGA 优先选择项】，在系统弹出的 FPGA 优先设定对话框中，打开【Synthesis】（综合）标签页，如图 13-20 所示。

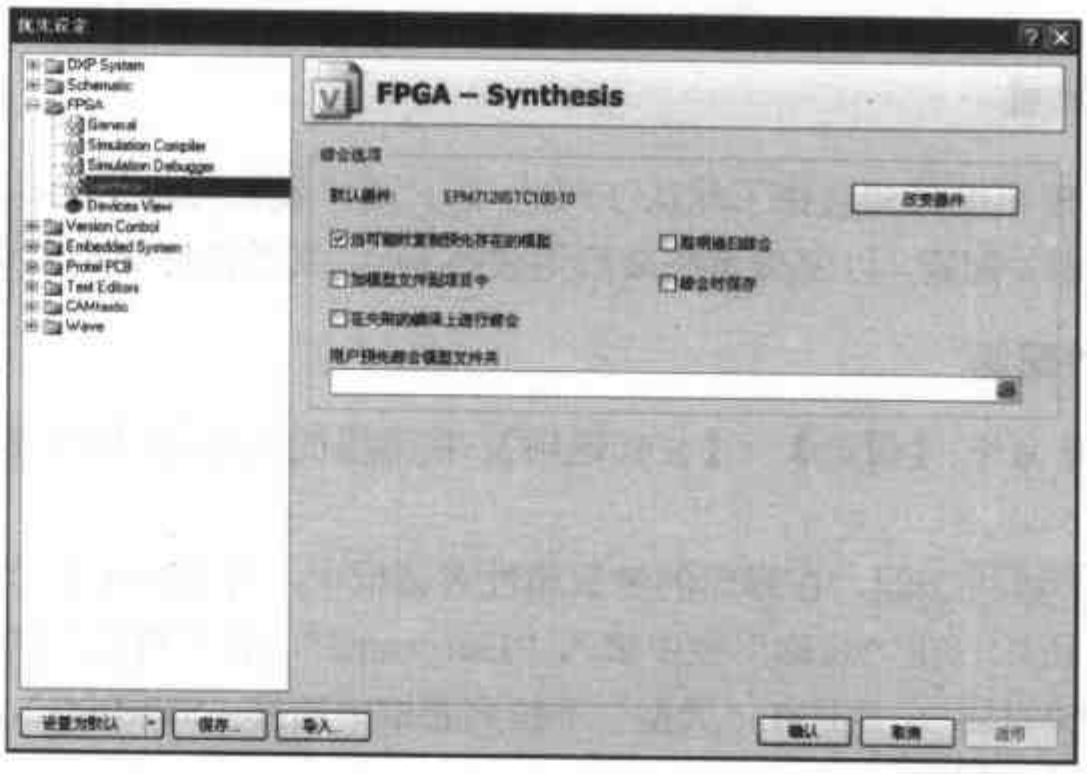


图 13-20　FPGA 优先设定（Synthesis 标签页）

2 单击 改变器件 按钮，弹出如图 13-21 所示的 Altera 公司芯片选择窗口。

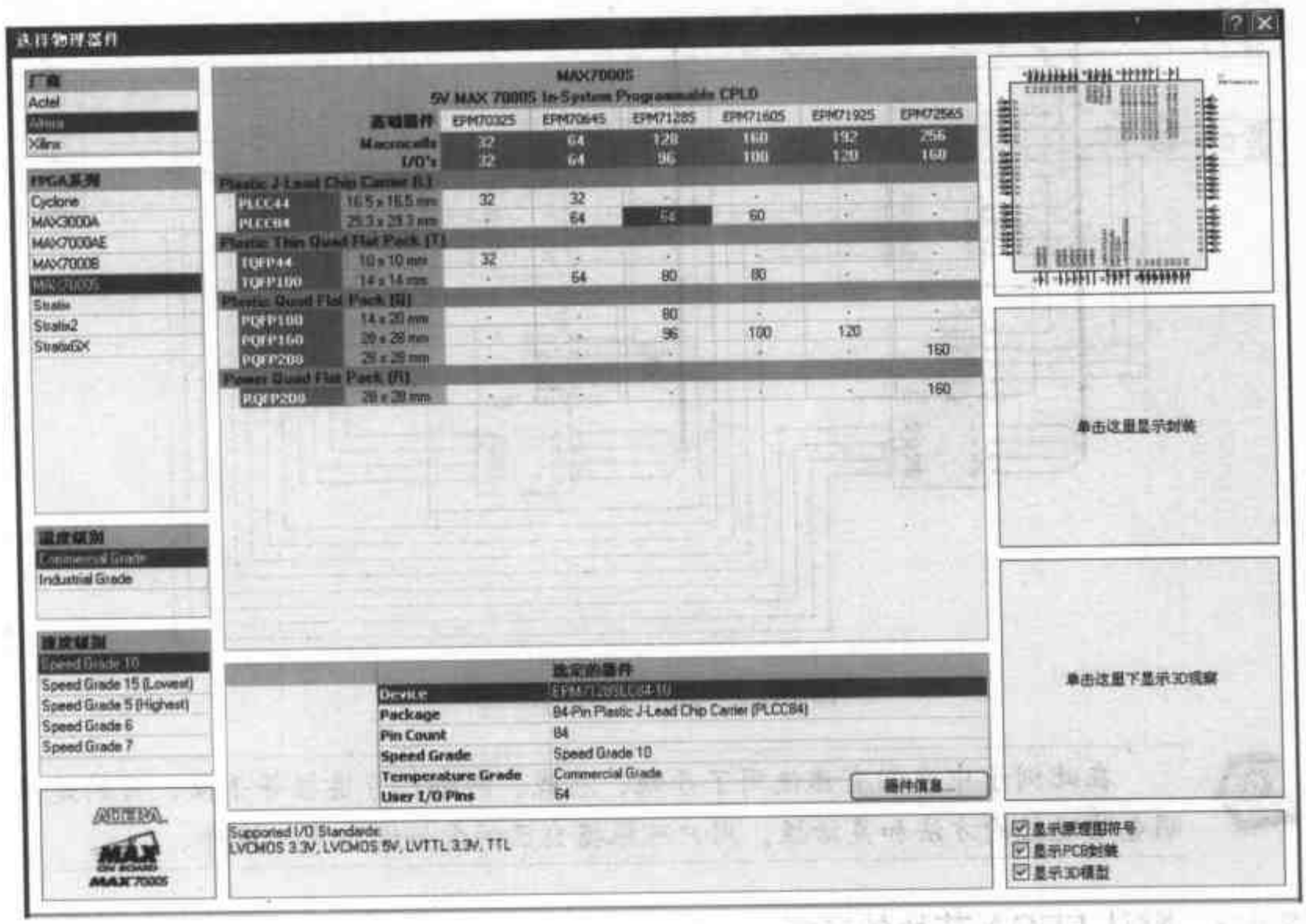


图 13-21　选择默认芯片

该窗口中列出了 Altera 公司的各种 FPGA 系列芯片，包括封装形式、管脚数目及速度级别等信息，供用户选择。在这里，我们根据设计需要，选择 84 管脚的 EPM7128S 作为项目所用芯片。

13.4.4　设计配置

在完成了原理图设计并选择了默认 FPGA 芯片后，我们应根据设计的需要对选择的 FPGA 芯片进行相关配置，以便使系统最后生成的 EDIF 文件能够顺利地下载到芯片中去。

1．芯片属性配置

1 执行菜单命令：【设计】→【文档选项】，在弹出的文档选项对话框中，打开 参数 标签页。

2 单击 追加(A)... 按钮，在弹出的参数属性对话框中，为 FPGA 芯片进行相关属性配置，如图 13-22 所示。在“名称”栏中填入“Part_name”，在“数值”栏中填入所要使用的芯片名称“EPM7128”，并且在“类型”下拉列表框中选择“STRING”，单击 确认 按钮，完成芯片属性的配置。

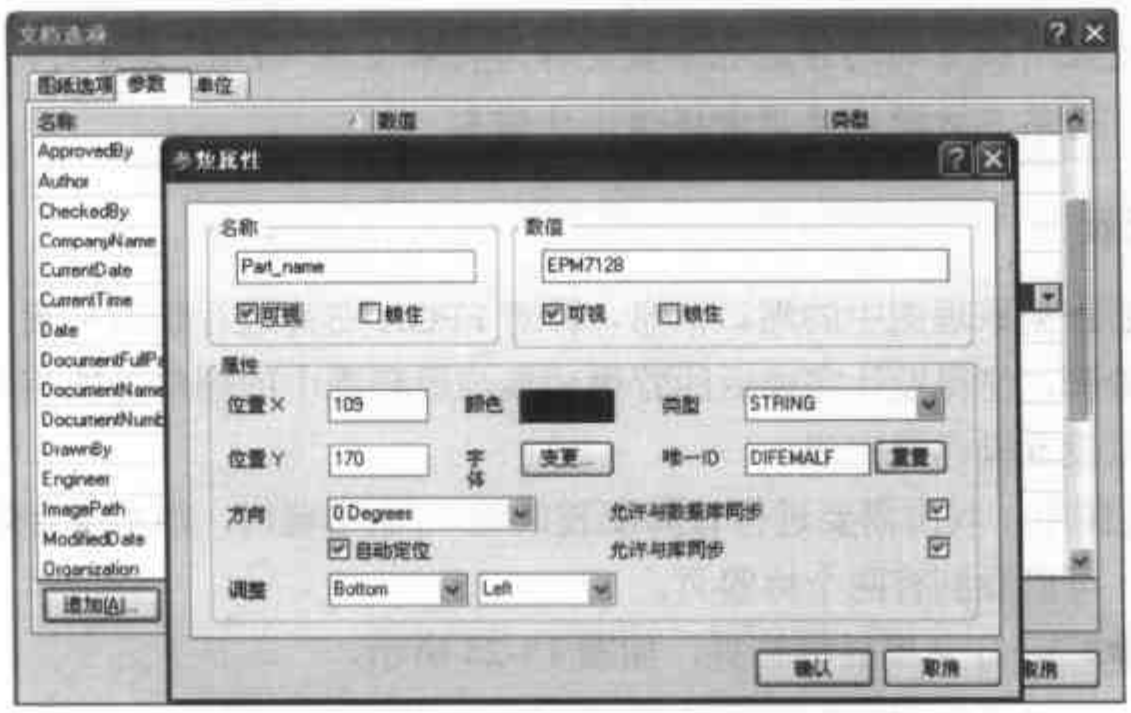


图 13-22　芯片属性配置

或者执行命令：【项目管理】→【项目管理选项】，在系统弹出的项目管理选项设置对话框中打开【Parameters】标签页，如图 13-23。

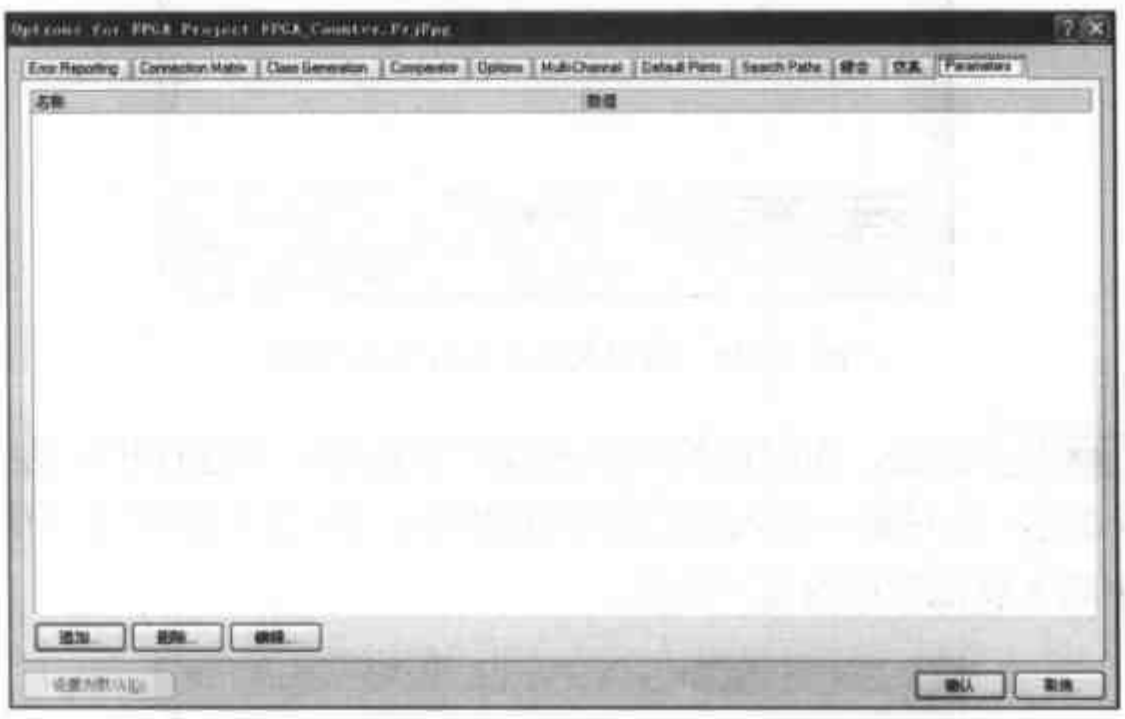


图 13-23　【Parameters】标签页

在该标签页中，单击 追加(A)... 按钮，会弹出一个较小的参数属性设置对话框，只有“名称”和“数值”两项，如图 13-24 所示。在“名称”栏中填入 Part_name；“数值”栏中填入 EPM7128，同样可完成芯片的属性配置。

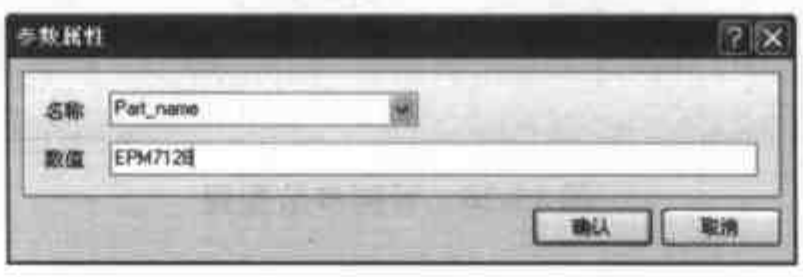


图 13-24　芯片属性配置



这里所设置的芯片名称参数是作为将来生成 EDIF 文件时的一个芯片识别代号，为第三方软件使用者提供设计信息。

2. 管脚配置

接下来需要根据原理图中的端口信息，针对 FPGA 芯片进行管脚配置，这步操作将初步锁定芯片的管脚，使得设计完成后的管脚功能与原理图中的端口功能相对应，可以通过相应端口的参数设置操作来完成。

1 在原理图中，双击需要进行管脚配置的输入/输出端口，则系统会弹出该端口的参数属性对话框，可以看到有两个标签页。

2 单击 参数，打开参数标签页，如图 13-25 所示。

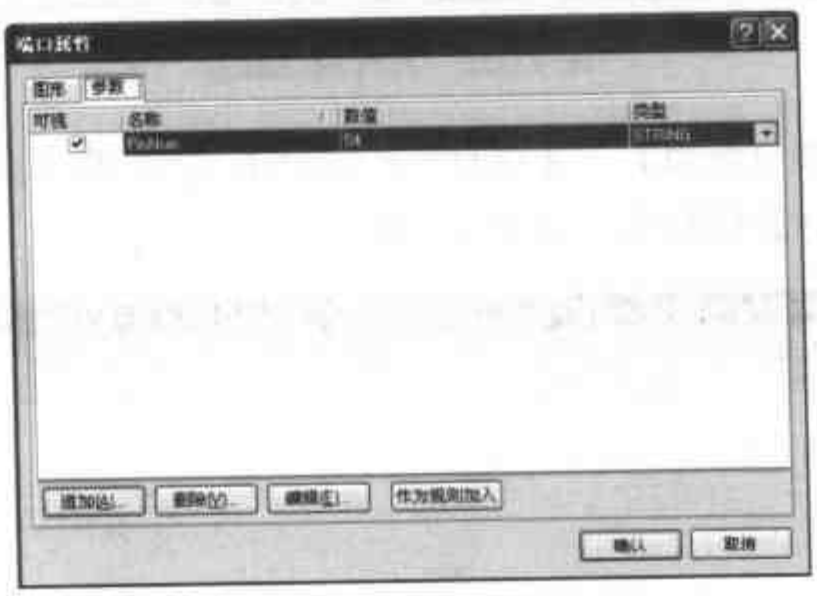


图 13-25　端口属性中的参数标签页

3 单击 追加(A)... 按钮，在弹出的参数属性对话框中，可进行相应的管脚参数配置。如图 13-26 所示，是对某一输入端口的管脚参数设置，在“名称”栏中填入“PinNum”，在“数值”栏中填入要配置的管脚“54”。



图 13-26　管脚参数配置

4 单击 确认 按钮，即完成了该管脚的锁定配置。

按照同样的操作，为每一个输入/输出端口进行相应的管脚配置。如图 13-27 所示，是部分端口的管脚配置。

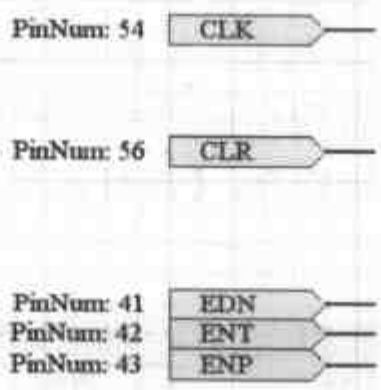


图 13-27　部分端口的管脚配置

为总线端口进行管脚配置的方式与为单独端口配置管脚的方式一样，只是，此时“数值”栏中管脚的顺序应按照从左到右的顺序排列，管脚号码之间以逗号隔开，分别对应总线中的每一根数据线或地址线。

至此，已经配置好了在原理图中能配置的所有参数，完成后的电路原理图如图 13-28 所示。

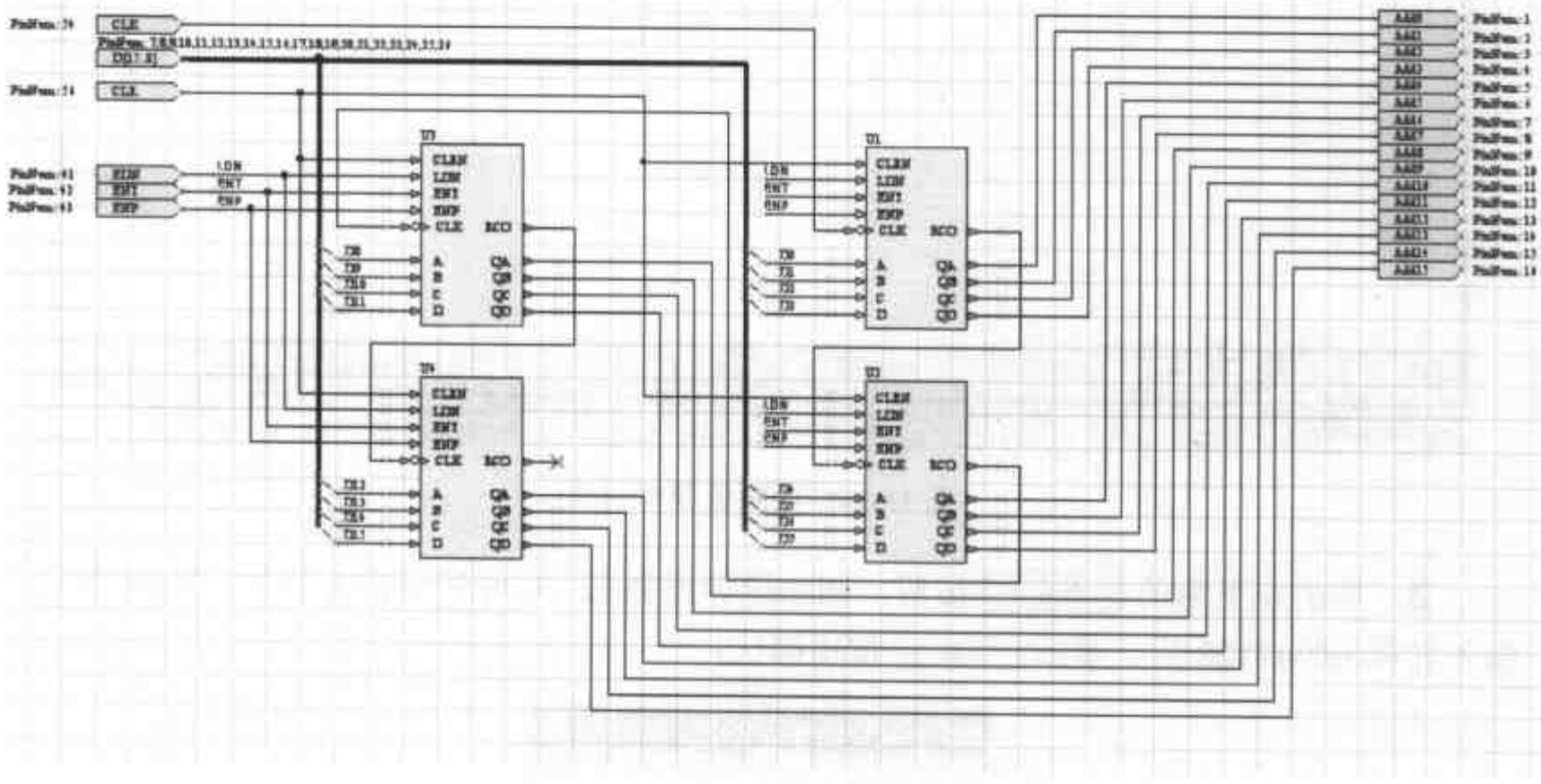


图 13-28　配置完成后的电路原理图



一般来说，在第三方软件中也提供了芯片管脚的配置操作，应该以第三方软件环境中的管脚锁定为准，因为在该环境中提供了详细的芯片管脚特性，特别是牵扯到全局时钟等管脚的应用时尤为明显。当然，如果用户对芯片十分了解，也可以在 Protel DXP 2004 SP2 中配置好管脚。

3. 项目配置

在完成了对原理图的配置操作以后，还需要对项目进行配置管理，以便使原理图所描述的功能和所选定的 FPGA 芯片对应起来。在 Protel DXP 2004 SP2 中，提供了 Altera 公司相关芯片的厂家约束文件，通过厂家提供的约束文件可以锁定芯片，完成项目配置。

1 在原理图编辑环境中，执行命令：【项目管理】→【配置管理】，弹出配置管理对话框，如图 13-29 所示。



图 13-29 配置管理对话框

2 单击左下角的 追加... 按钮，则系统弹出如图 13-30 所示的对话框，为配置文件输入名称 EPM7128 后，单击 OK 按钮确认。

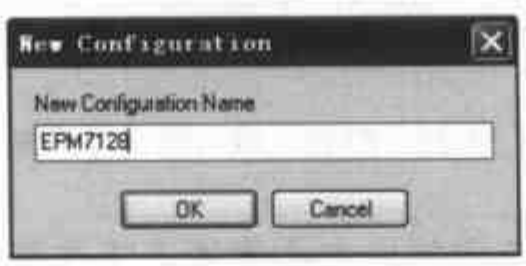


图 13-30 配置文件名称

3 单击右下角的 追加... 按钮，则弹出如图 13-31 所示的约束文件选择对话框，根据项目中使用的 FPGA 芯片来选择相应的约束文件。



图 13-31　约束文件选择

约束文件扩展名为“.Constraint”。这里，我们选择了 Altera 公司的“NB1_6_EPM7128AELC84.Constraint”。

4　单击 打开(O) 按钮确认，返回配置管理对话框，结果如图 13-32 所示。

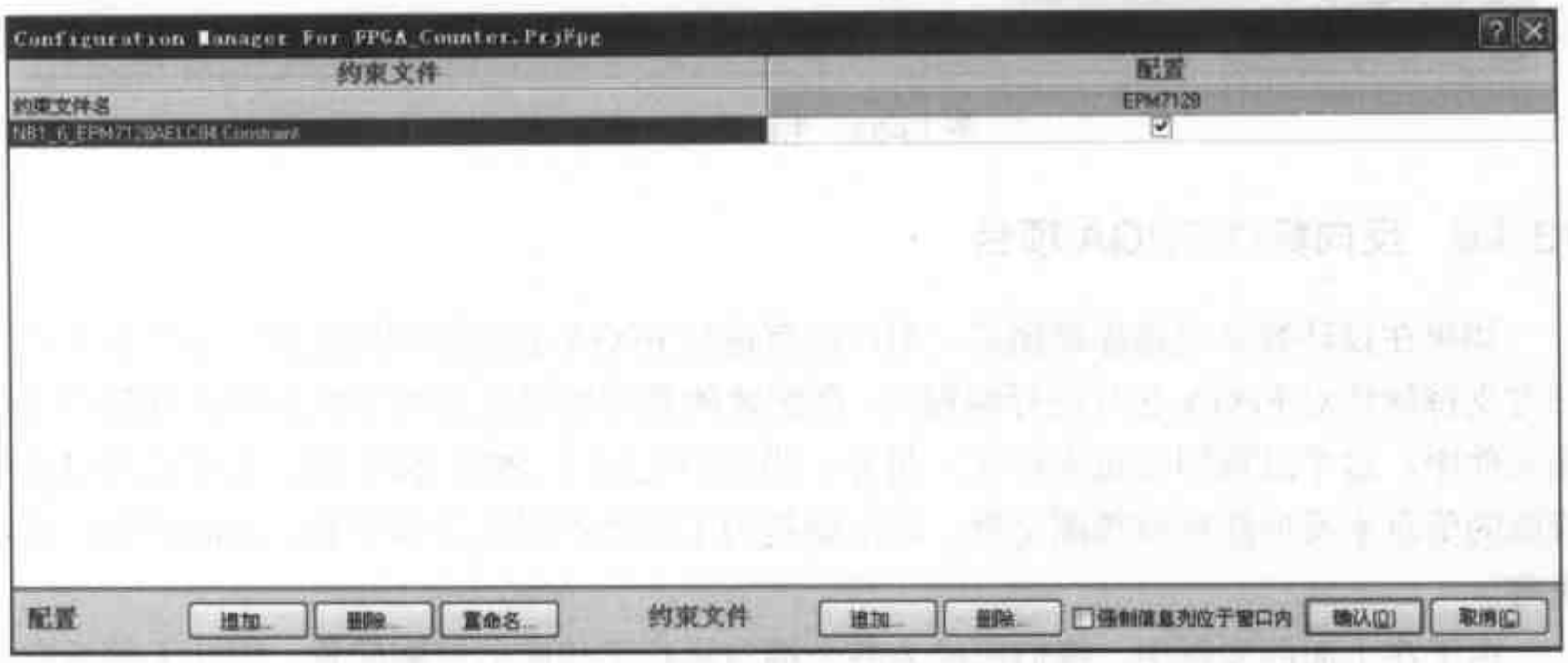


图 13-32　完成项目配置

13.4.5　生成 EDIF 文件

为了能够使设计项目下载到芯片中去，必须使用第三方软件。由于大多数 FPGA 的第三方软件都支持 EDIF 格式的文件，因此需要将设计好的 FPGA 项目文件转化为 EDIF_FPGA 网络表文件。

1　执行菜单命令：【设计】→【设计项目的网络表】→【EDIF】→【EDIT for PCB】，即可生成 EDIF 文件，存放在当前项目下的 Generated 文件夹中，如图 13-33 所示。

2　查看 Messages 面板中的提示信息，根据提示信息可以对设计进行修改。

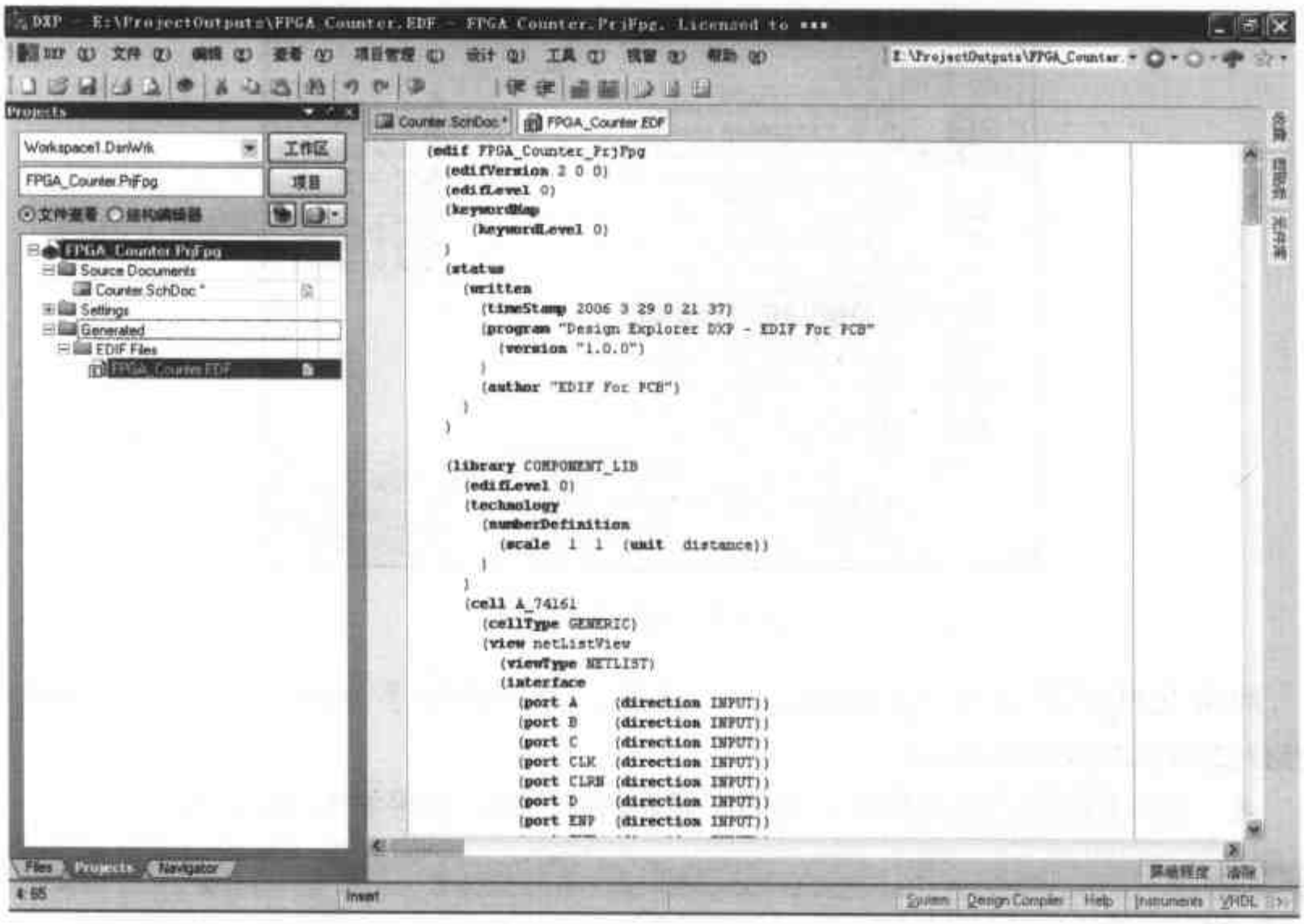


图 13-33　生成 EDIF 文件

13.4.6　反向标注 FPGA 项目

如果在设计数字电路原理图后，用户没有进行 FPGA 芯片的管脚配置，那么在利用第三方支持软件对 FPGA 芯片进行编程时，所配置的管脚可以反向传送到 FPGA 项目的原理图文件中，这个过程即为反向标注。另外，当用户完成了 PCB 设计后，也可以通过改变管脚的信息来反向注释原理图文件，这主要是为了删除不用的管脚参数，同时使设计前后对应。

由于在上面的实例中，我们已经为各个端口进行了相应的管脚配置，因此无须反向标注。

此外，在原理图环境下，执行菜单命令:【工具】→【FPGA 信号管理器】，可以对 FPGA 信号进行管理；而执行命令【工具】→【由 FPGA 项目导出 PCB 项目】，则可以根据当前的 FPGA 项目生成相关的原理图图纸及 PCB 项目，具体过程在此不再详细叙述，用户可自行根据系统的向导完成相应的操作。

13.5　本章小结

在本章中我们主要介绍了 Protel DXP 2004 SP2 的 FPGA 设计环境、与第三方软件的接

第14章 VHDL语言设计

内容提要

- 了解 VHDL 语言的特点及语法结构。
- 掌握使用 VHDL 语言进行 FPGA 项目设计的相关设置及操作。
- 掌握 FPGA 项目的设计仿真。

所谓硬件描述语言，就是可以描述硬件电路的功能、信号连接关系，以及定时关系的语言，已广泛应用于各种数字电路系统包括 FPGA/CPLD 的设计中，如 VHDL 语言、VerilogHDL 语言、AHDL 语言等。其中，AHDL 是 Altera 公司自己开发的硬件描述语言，最大特点是容易与 Altera 公司的产品兼容；而 VHDL 和 VerilogHDL 的应用范围则更为广泛，设计者可以使用它们完成各种级别的逻辑设计，也可以进行数字逻辑系统的仿真验证、时序分析和逻辑综合等。

在 Protel DXP 2004 SP2 系统中，提供了使用 VHDL 语言进行可编程逻辑电路设计的完善环境。首先从系统级的功能设计开始，使用 VHDL 语言对系统的高层次模块进行行为描述，之后通过功能仿真完成对系统功能的具体验证，再将高层次设计自顶向下逐级细化，直到完成与所用的可编程逻辑器件相对应的逻辑描述。

为了使用户更清楚地了解和掌握在 Protel DXP 2004 SP2 集成开发环境中，使用 VHDL 语言完成 FPGA 项目设计的操作过程，在本章的开始，我们将首先介绍一些与 VHDL 语言有关的基础知识，使用户对 VHDL 语言的程序结构和应用方式有个整体认识，满足初步 FPGA/CPLD 设计的需要。至于如何使用 VHDL 语言对硬件电路加以描述，则不属于本章的讨论范围，当用户需要深入开发时，可自行参考一些专门介绍 VHDL 语言的书籍和资料。

14.1 VHDL 语言特点

VHDL 语言是美国国防部在 20 世纪 80 年代实施的超高速集成电路 VHSIC（Very High Speed Integrated Circuit）开发进程中，制定的一种描述集成电路结构和功能的标准语言。

方式。

14.2.3　库（Library）和程序包（Package）

库是用来存放已经编译过的实体、结构体、程序包等的数据集合；程序包主要用来存放各个设计都能共享的数据类型、子程序、常数和元件等。库和程序包的作用就是使得用户可以共享已经编译过的设计结果。

14.2.4　配置（Configuration）

一个设计中，实体可以对应多个结构体，即有多种实现方式。那么在具体硬件实现时，要采用哪种方式呢？这时就需要配置来发挥作用了。配置，就是从与某个实体对应的多个结构体中选定一个作为具体实现。配置在某些系统中不被支持。

下面我们以一个完整的 VHDL 实例来说明在 VHDL 设计实体中的各个组成部分及其功能。

【例 14-1】　一个简单的 VHDL 设计实体——可配置单步减法器

（为便于说明，在程序各行行首加以标号）

```
1   LIBRARY IEEE;                                          --库
2   USE IEEE.STD_LOGIC_1164.ALL;
3   USE IEEE.STD_LOGIC_ARITH.ALL;                          --程序包
4   USE IEEE.STD_LOGIC_UNSIGNED.ALL;

5   ENTITY decr4 IS
6   PORT( mod_6:    IN    STD_LOGIC;
7         in_value:   IN    STD_LOGIC_VECTOR(3 DOWNTO 0);  --实体
8         out_value:  OUT   STD_LOGIC_VECTOR(3 DOWNTO 0));
9   END   dcr4;

10  ARCHITECTURE behavior OF decr4 IS
11        SIGNAL max_val: STD_LOGIC_VECTOR(3 DOWNTO 0);
12        BEGIN
13          max_val<="0101" WHEN(mod_6='1')ELSE "1001"  ;  --结构体
14          out_value<=max_val WHEN (in_value="0") ELSE
            in_value-1;
15  END behavior;

16  CONFIGURATION  cfg_dcr4_behavior OF decr4 IS
17        FOR behavior
18        END FOR;                                         --配置
19  END   cfg_dcr4_behavior ;
```

上述 VHDL 程序描述了一个可配置的单步减法器 decr4，该减法器包括两个输入端口 mod_6、in_value 和一个输出端口 out_value。mod_6 控制该减法器的模配置，当其逻辑值

为“1”时，按十六进制执行单步减法，否则按十进制进行单步减法。in_value 是一个 4 位总线输入端口，代表被减数；out_value 是一个 4 位总线输出端口，代表输出结果，即被减数减 1 后的结果。

- 该程序的第 1 行是库声明，表示该设计将使用 IEEE 库。
- 第 2~4 行是程序包声明，表示要使用 IEEE 库中的几个程序包。这些程序包将提供程序中用到的数据类型定义及位矢量和整数的算术运算操作。
- 第 5~9 行是实体声明和定义部分，它定义了该设计的实体名称、输入输出端口的数量和类型。
- 第 10~15 行是与实体对应的结构体描述部分，它完成了实体功能的行为描述，是实体功能的具体实现。
- 第 16~19 行是配置部分，它指明了实体 decr4 采用的结构体是 behavior。



VHDL 程序对语言书写时的大小写不敏感。例如，标识符“Abc”与“aBc”在程序中将作为同一标识符对待。程序书写可依个人习惯，以清晰易辨、格式统一为原则。

14.3 VHDL 语言的语法格式

通过上面的 VHDL 程序实例，我们对 VHDL 程序的基本组成有了初步的了解，下面我们将进一步来学习一下各个组成部分的语法格式。

14.3.1 实体声明（Entity Declaration）

实体声明提供了设计实体的完整的接口信息。实体声明中要给出实体名称，并用 PORT 端口声明语句描述实体的外部接口情况。实体声明无须对设计实体的内部结构和功能进行描述。

实体声明的书写格式如下（[ ] 括号表示内部为可选部分）。

```
ENTITY 实体名称 IS
    [GENERIC（参数声明）;]
PORT（端口声明）;
END [ENTITY] 实体名称;
```

【例 14-2】 8 位二输入的比较器的实体声明（如图 14-2 所示）

```
ENTITY compare IS
   PORT( a,b:  IN    BIT_VECTOR(0 TO 7);
         c:    OUT   BIT_VECTOR(0 TO 7);
         EQ:   OUT   BIT);
END compare;
```

其中，实体声明以“ENTITY 实体名称 IS”开始，以“END ［ENTITY］实体名称”结束。实体名称：是用户为实体指定的名称。

类属（GENERIC）参数声明则是可选部分，在部分编译系统中不被支持，用户可根据系统情况选用。参数声明的作用是为设计实体设定参数，如端口宽度、延时长度等，后面我们将以实例介绍。

端口声明指定了端口名称、类型和宽度等，在本例中分别指定了宽度为 8 位和 1 位的输入输出端口 a、b、c 和 EQ。端口声明的格式要求如下。

```
PORT（端口名称：端口方向　端口类型
［；端口名称：端口方向　端口类型］
）；
```

（1）端口名称：是设计者对端口的命名。

（2）端口方向：可以分为 5 种，如表 14-1 所示。

- 采用输入 IN 方向定义的端口，在结构体内部可以将其值赋给其他信号，但不能被其他信号作为赋值对象进行赋值，即在赋值语句中，只能出现在赋值语句的右边。
- 采用 OUT 方向定义的端口，只能被其他信号赋值，而不能赋值给其他信号，在赋值语句中，只能出现在赋值语句的左边。
- 采用 INOUT 方向定义的端口可以是输入也可以是输出。
- BUFFER 是具有回读功能的输出模式，可以读或者写，但只能有一个驱动源。

表 14-1　端口方向说明

方向定义	含　义
IN	输入
OUT	输出（结构体内部此类端口不能赋给其他信号）
INOUT	双向
BUFFER	输出（结构体内部此类端口可以赋给其他信号）
LINKAGE	不指定方向，无论哪种方向都可以连接

（3）端口类型：即端口采用的数据类型，常用的端口类型如表 14-2 所示。

在同一个 VHDL 设计文件中，在指定数据类型的时候，建议尽量使用统一的数据类型。例如：要尽量避免同时使用 BIT 和 STD_LOGIC 数据类型，因为这样做需要引入类型转换函数，从而导致不必要的混乱和多余代码。

表 14-2　常用端口数据类型

数据类型定义	数据类型说明
STD_LOGIC	工业标准的逻辑类型，可描述三态和不确定状态，由 IEEE_LOGIC_1164 程序包定义
STD_LOGIC_VECTOR	工业标准的逻辑向量类型，是 STD_LOGIC 的向量组合
INTEGER	整数，范围为$-2^{31}+1$~$2^{31}-1$
BOOLEAN	具有两值的枚举类型：FALSE 和 TRUE，且 FALSE<TRUE
BIT	二值逻辑：0 或 1
BIT_VECTOR	由 BIT 组成的向量形式

在 VHDL 中，不同数据类型定义可能包含在不同的程序包中，因此使用时要注意数据类型所属的程序包是否已经被包含进来了。有关数据类型稍后我们还会详细介绍。

14.3.2 结构体声明与描述（Architecture Declaration and Description）

由于结构体是对实体功能的具体描述，所以它一定要紧跟在实体的后面。结构体的语法如下。

```
ARCHITECTURE 结构体名称 OF 实体名称 IS
    [ ( 块声明语言) ]
BEGIN
    ( 并行处理语句)
END [结构体名称];
```

【例 14-3】 比较器的结构体描述

```
ARCHITECTURE compare1 of compare IS
       SIGNAL tmp_val: BIT_VECTOR(0 TO 7);
BEGIN
          EQ<='1' WHEN (a>b) ELSE '0';
          tem_val<=a WHEN (a>b) Else b;
          EQ<=tem_val;
END compare1;
```

“结构体名称”是设计者为结构体指定的名称。一般为结构体命名时，可根据采用的结构体描述形式，将其命名为“Behavior”（行为描述）、“RTL”（寄存器传输级描述）和“Structure”（结构描述）。本例中随意指定了一个名字 compare1。

“实体名称”即该结构体所对应的实体名称，必须与实体声明中的实体名称保持一致。

“块声明语句”用来定义结构体内部所用的内部信号、数据类型、元件声明和函数定义等。本例中，在该部分定义了一个存放中间量的信号量 tem_val。

“并行处理语句”为结构体内部的并行描述语句，具体地描述结构体的行为和连接关系，它构成结构体的主体。本例中，三个并行语句描述了该比较器的行为机制。通过该例可以看出，VHDL 语言具有较好的行为描述能力。

14.3.3 程序包（Package）

程序包就是将各类声明集中起来的一个集合，可供多个设计单元使用。我们可以把它看成一个公共的存储区域，区域内存放的数据类型、常量和子程序等，能够被整个 VHDL 设计实体内的各个设计单元调用。标准的程序包是非常通用的，可以在许多设计中采用，如：“STD_LOGIC_1164”程序包，该程序包中定义了我们在设计中经常用到的数据类型“STD_LOGIC”和“STD_LOGIC_VECTOR”。

程序包中包含的声明信息包括：

- 常量：声明系统宽度参数等，例如数据总线宽度；

- 数据类型声明：定义整个设计实体中需要使用的数据类型；
- 组件声明：指明了到实体的接口，使得设计中该组件能够被例化；
- 子程序声明：定义一些通用的算法、功能；
- 信号声明等。

程序包引用通过 USE 语句来实现，它通常是 VHDL 语言文件的第一条语句，其语法格式如下。

```
USE LIBRARY_NAME.PACKAGE_NAME.ALL;
```

其中“LIBRARY_NAME”是 VHDL 工艺库的名称，“PACKAGE_NAME”是要使用的程序包的名称。

程序包自身的结构可分成两个部分：程序包声明和程序包主体。程序包声明与主体的关系可以理解成类似于实体与结构体的关系，但程序包的声明最多只能对应一个程序包主体，有时程序包可以不包含主体部分。

1. 程序包声明（Package Declaration）

程序包声明的语法格式如下。

```
PACKAGE  包名  IS
    {包体声明语句}
END [包名];
```

其中，包名为设计者指定名称，包体声明语句可以是如下语句。

- USE 语句；
- 类型声明语句；
- 子类型声明语句；
- 常量声明；
- 信号声明；
- 子程序声明；
- 组件声明；
- 别名声明等。

2. 程序包主体（Package Body）

当程序包声明中包含了子程序声明或者定义了一个或多个延迟常量时，就需要为程序包声明搭配一个程序包主体，来具体描述子程序或者完成常量赋值。程序包主体必须与程序包声明在名称上保持一致。

程序包主体的语法格式如下。

```
PACKAGE BODY 包名 IS
   {包体说明项}
END [包名];
```

其中，包名要与对应的程序包声明一致，包体说明项可以是下列语句。

- USE 语句；
- 子程序声明语句；
- 子程序体；
- 类型声明；
- 子类型声明；
- 常量声明。

下面给出一个完整的程序包实例。

【例 14-4】 数据类型转换程序包

将整数（INTEGER）类型的数据“num”转换成宽度为“size”的 STD_LOGIC_VECTOR 类型向量。

```
PACKAGE conversion IS                          // 程序包声明
   FUNCTION to_vector (size:INTEGER num:INTEGER) RETURN STD_LOGIC_VECTOR;
END comversion ;

PACKAGE BODY conversion IS                     // 程序包主体
   FUNCTION to_vector (size:INTEGER  num:INTERGER) RETURN
   STD_LOGIC_VECTOR    IS
      VARIABLE ret: STD_LOGIC_VECTOR(1 TO size);
      VARIABLE  a:  INTEGER;
   BEGIN
      a:=num;
      FOR i IN size DOWNTO 1  LOOP
         IF ((a MOD 2)=1)  THEN
            ret(i):='1';
         ELSE
            ret(i):='0';
         END IF;
         a:=a/2;
      END LOOP;
      RETURN ret;
   END to_vector;
END conversion;
```

14.3.4 配置（Configuration）

当一个实体对应多个结构体时，由配置来进行结构体的选择工作。配置声明也可以用来指定实体的类属常数。配置的语法格式如下。

```
CONFIGURATION  配置名  OF  实体名  IS
    〔 配置声明语句部分〕
    〔 块配置部分〕
END 配置名;
```

其中，配置名是用户为该配置指定的名称，配置声明语句为 USE 语句。

块配置部分格式如下。

```
FOR 结构体名|块标记
    USE 语句
     FOR 组件名称
USE 实体名|类属映射|端口映射;
       块配置声明
    END FOR;
END FOR;
```

由于配置在某些 FPGA/CPLD 开发系统中不被支持，因此应用相对较少，这里我们就不再详述其具体细节了，需要的用户可以查阅 VHDL 的相关参考书籍。

14.3.5　库（Library）

库有不同的种类，不同的开发系统所支持的库的种类有所不同，例如：STD 库、IEEE 库、开发系统使用的工作库，以及器件公司提供的支持库等。

在 VHDL 程序中，库的声明总是位于设计单元的最前面，标准格式如下。

```
LIBRARY  库名;
```

库声明语句的作用范围是从一个实体声明开始，到它所属的结构体、配置为止；或者从一个程序包的声明开始，到该程序包定义结束为止。当一个源程序中出现两个以上的实体，或者出现一个程序包定义和一个实体时，库的声明语句应该在每个实体声明语句和每个包声明语句前重复书写。

14.4　VHDL 的对象、数据类型和操作运算

在 VHDL 语言中，包含了一系列在系统描述时用来代表和存储数据的语言元素，我们称之为对象。常用的基本对象包括信号（Signals）、常量（Constants）和变量（Variables）。每个对象在使用前，必须预先声明，并且指明对象所属的数据类型，每种类型的对象都有相应的值域和操作范围，因此，针对对象的操作必须严格限制在类型的规定值域和操作范围内。

14.4.1　对象声明（Objects Declaration）

下面介绍信号、常量和变量声明的语法格式。

1．信号（Signals）

信号是 VHDL 语言中最常用到的对象。它描述了并行元素（如元件、进程等）间的连接关系，是对电子电路内部硬件连接的抽象。

信号声明的语法格式如下。

```
SIGNAL 信号名：信号类型［：=初始值］；
```

其中，SIGNAL 为信号声明的关键字，一次可以声明一个或多个信号；信号名由用户指定；信号类型为信号所采用的数据类型；方括号“[]”内为可选内容，用于为信号赋初始值，该值为仿真所用，在综合时被忽略。

信号声明可以出现在实体声明部分、结构体声明部分和程序包声明部分。在结构体内声明的信号，则在该结构体内任何部分都是可见的，可以被引用，但在该结构体外就不能使用。若要使一个信号在整个设计实体内可用，则必须将其信号声明语句挪到外部的程序包声明处，如下例程所示。

```
PACKAGE my_package IS
   SIGNAL  Q:STD_LOGIC ;        --声明一个全局的信号
END my_package;
......
USE WORK.my_package.Q;          --使Q对于结构体可见
ARCHITECTURE arch1 OF my_design IS
BEGIN
   .....
END arch1;
```

2. 常量（Constants）

常量是指对一个对象赋予固定值，该值在此后仿真过程中不再改变。常量的使用增强了设计描述的可读性，并且使设计模块更容易更新。

常量声明的语法格式如下。

```
CONSTANT 常量名｛，常量名｝：常量类型［：=常量值］；
```

其中，CONSTANT 为常量声明的关键字，可以一次声明一个或多个常量；常量名由用户指定；“{}”内是可重复或可选项；常量类型即常量所使用的数据类型，方括号“[]”内为可选内容，用于为常量赋值。

常量声明可以出现在任何声明区域内，如实体声明、结构体声明、程序包声明等。如果要使一个常量成为全局常量，在整个设计实体内可见，就需要将常量声明放在外部程序包声明处。

3. 变量（Variables）

变量用来在顺序执行的 VHDL 语句间传递中间值。变量只能出现在进程（Processes）语句、过程（Procedures）语句和函数（Functions）语句中。变量只能是局部的，在该函数（或进程、过程）范围内有效。在仿真过程中，对变量的仿真可以立即生效，这点与信号不同。变量声明的语法格式如下。

```
VARIABLE 变量名｛，变量名｝：变量类型［：=值］；
```

其中，VARIABLE 为变量声明的关键字，可以一次声明一个或多个变量；变量名由用

（1）数组（Array）

数组是同类型数据的集合，它可以根据声明的数组范围值进行索引。表 14-4 中的位向量、字符串是系统定义的数组格式，可以直接使用；用户也可以自行定义需要的数组类型。下面是一个数组声明。

```
TYPE my_array IS ARRAY (15 DOWNTO 0) OF BIT;
```

该数组类型声明定义了一个由 16 个元素构成的数组，其索引范围值由高到低（15 到 0）。数组的索引值可以升序排列，也可以降序排列，并且不一定从 0 开始。该数组声明限定了数组的索引范围，因此在声明一个该类型的变量或者信号时，必须使用同样的索引范围，这样的数组称为限定数组。相应的，若把数组索引范围定义为一个类型，而不限定具体范围值，则称为非限定数组。

非限定数组的类型定义语法格式如下。

```
TYPE  ARRAY  类型名 IS
ARRAY （范围类型  RANGE<>） OF  数组元素类型;
```

例如：

```
TYPE b_vector IS ARRAY (INTEGER RANGE <>) OF BIT;  --非限定数组
VARIABLE  my_vector : b_vector(10 downto 1);   --引用该数组类型
```

（2）记录（Record）

记录是各种类型数据的集合，它由各种类型的名称域组合而成。记录的域可以是已有定义的任意类型，也可以是复合类型，包括另一记录类型。

记录的类型定义语法格式如下。

```
TYPE  记录类型名  IS  RECORD
    元素名：数据类型;
    元素名：数据类型;
    ……
END  RECORD;
```

例如：

```
TYPE data_in_type IS RECORD
    ClkEnable: STD_LOGIC;
    Din: STD_LOGIC_VECTOR(15 DOWNTO 0);
    Addr: INTEGER RANGE 0 TO 255;
    CS: STD_LOGIC;
END RECORD;
```

上述语句定义了一个具有多种类型元素的记录类型 data_in_type。记录类型不大适合逻辑综合，较适用于系统仿真。

另外，在 IEEE 库的程序包 STD_LOGIC_1164 中定义了 STD_LOGIC 和 STD_LOGIC_VECTOR 的数据类型；在程序包 STD_LOGIC_ARITH 中定义了 SIGNED 和

UNSIGNED 的数据类型，这是设计中经常用到的。其中：

- STD_LOGIC 是类型 STD_ULOGIC 的子类型。
- STD_ULOGIC 是一个 9 值的逻辑系统，可以表示一个信号的 9 种不同的逻辑状态。STD_LOGIC_VECTOR 是 STD_LOGIC 的数组形式。
- SIGNED 类型代表一个有符号数，即 0、正数或负数。
- UNSIGNED 类型代表一个无符号数，即 0 或正数。

使用这些类型时，要在程序开始时先声明其程序包，方法如下。

```
LIBRARY IEEE;                          --库
USE IEEE.STD_lOGIC_1164.ALL;           --程序包
USE IEEE.STD_LOGIC_ARITH.ALL;          --程序包
```

由于篇幅所限，这里我们只介绍了常用的和基本的几种数据类型。

14.4.3　数据类型转换

在 VHDL 语言中，数据类型的定义是非常严格的，不同类型的数据之间是不能进行运算和代入的。为了实现正确的运算操作，必须将数据进行必要的数据类型转换。数据类型转换函数通常由 VHDL 语言的程序包集合提供，用户也可以根据需要自行编写数据类型转换程序。例如，在“STC_LOGIC_1164”、“STD_LOGIC_ARITH”和“STD_LOGIC_UNSIGNED”包集合中提供了如下的数据类型转换函数。

```
TO_STDLOGICVECTOR(a)    --由 BIT_VECTOR 转换为 STD_LOGIC_VECTOR
TO_BITVECTOR(a)         --由 STD_LOGIC_VECTOR 转换为 BIT_VECTOR
TO_BIT(a)               --由 STD_LOGIC 转换为 BIT
CONV_STD_LOGIC_VECTOR(a) --由 INTEGER、UNSIGNED、SIGNED 转换为 STD_LOGIC_ VECTOR
CONV_INTEGER(a)          --由 STD_LOGIC_VECTOR 转换为 INTEGER
.....
```

14.4.4　VHDL 中的运算操作符（Operator）

描述电路的逻辑功能，实际上就是描述电路中各个信号间的运算操作关系。各种运算关系要通过运算操作符来完成。在 VHDL 中，运算操作符可以分为以下几类。

- 逻辑（Logical）操作符；
- 关系（Relational）操作符；
- 加法（Adding）操作符；
- 乘法（Multiplying）操作符；
- 符号（Sign）操作符；
- 混合（Miscellaneous）操作符。

不同的运算操作符之间有着一定的优先级关系。表 14-5 中列出了 VHDL 的运算操作符及其优先级关系。

1. 并行描述语句

常用的并行描述语句包括：

- 进程（Process）语句；
- 简单信号赋值（Concurrent Signal Assignment）语句；
- 条件信号赋值（Conditional Signal Assignment）语句；
- 选择信号赋值（Selected Signal Assignment）语句；
- 过程调用（Procedure Calls）；
- 生成（Generate）语句；
- 元件例化（Component Instantiation）语句。

（1）进程语句

进程语句是最经常使用的并行语句。在一个结构体内，可以出现多个进程语句，各个进程语句并行执行，进程语句内部可以包含顺序描述语句。

进程语句的语法格式如下。

```
[进程标号：] PROCESS [（敏感表）]
[变量声明项]
BEGIN
顺序描述语句;
END  PROCESS  [进程标号];
```

进程语句由多个部分构成。其中，“[]”内为可选部分：进程标号作为该进程的标识符号，利于区别其他进程；敏感表（Sensitivity list）内为信号列表，该表内信号的变化将引起进程的执行（所有引发进程变化的信号都应包含到该表中）；变量声明项用来定义在该进程中需要用到的变量；顺序描述语句即一系列顺序执行的描述语句，具体语句我们将在下面“顺序描述语句”中介绍。

为了使进程启动，需要在进程结构中包含一个敏感表，或者包含一个 WAIT 语句。要注意的是，敏感表和 WAIT 语句是互斥的，只能出现一个。

（2）简单信号赋值语句

简单信号赋值语句是最简单并常用的并行语句，它确定了数字系统内不同信号间的逻辑关系。简单信号赋值语句的语法格式如下。

```
赋值目标信号<=表达式;
```

其中，“<=”是信号赋值语句的标志符，它表示将表达式的值赋给目标信号，如【例 14-5】中所示。

【例 14-5】　简单信号赋值语句应用：描述与非门电路

```
ARCHITECTURE arch1 OF nand_circuit IS
   SIGNAL  A,B: STD_LOGIC;
   SIGNAL  Y1,Y2:STD_LOGIC;
```

```
BEGIN
    Y1<=NOT(A AND B);
    Y2<=NOT(A AND B);
END arch1;
```

（3）条件信号赋值语句

条件信号赋值语句即根据条件的不同，将不同的表达式赋值给目标信号。条件信号赋值语句与普通软件编程语言中的 If-Then-Else 语句类似。

条件信号赋值语句的语法格式如下。

```
[语句标号□] 赋值目标信号<= 表达式 WHEN 赋值条件 ELSE
                              {表达式 WHEN 赋值条件 ELSE}
                               表达式;
```

当 WHEN 后的赋值条件表达式为“真”时，即将其前面的表达式赋给目标信号；否则继续判断下一个条件表达式；当所有赋值条件均不成立时，则将最后一个表达式赋值给目标信号。在使用条件信号赋值语句时要注意：赋值条件表达式要具备足够的覆盖范围，尽可能地包括所有可能的情况，避免因条件不全出现死锁。

【例 14-6】 条件赋值表达式应用：描述多路选择器电路

```
ENTITY my_mux IS
    PORT(Sel:      IN STD_LOGIC_VECTOR(0 TO 1);
         A,B,C,D:  IN STD_LOGIC_VECTOR(0 TO 3);
         Y:       OUT STD_LOGIC_VECTOR(0 TO 3));
END my_mux;

ARCHITECTURE arch OF my_mux IS
    BEGIN
        Y<=A WHEN Sel="00" ELSE
           B WHEN Sel="01" ELSE
           C WHEN Sel="10" ELSE
           D WHEN OTHERS;
END arch;
```

（4）选择信号赋值语句

选择信号赋值语句是根据同一个选择表达式的不同值，为目标信号赋予不同的表达式。选择信号赋值和条件信号赋值语句相似，所不同的是其赋值条件表达式之间没有先后关系，类似于 C 语言中的 Case 语句。在 VHDL 中也有顺序执行的 CASE 语句，功能与选择信号赋值语句类似。

选择信号赋值语句的语法格式如下。

```
[语句标号□] WITH 选择表达式 SELECT
赋值目标信号<= 表达式 WHEN 选择值,
                                {表达式 WHEN 选择值, }
                                 表达式 WHEN 选择值;
```

【例 14-7】　选择赋值表达式应用：描述多路选择器电路

```
ENTITY my_mux IS
    PORT(Sel:      IN STD_LOGIC_VECTOR(0 TO 1);
         A,B,C,D:  IN STD_LOGIC_VECTOR(0 TO 3);
         Y:       OUT STD_LOGIC_VECTOR(0 TO 3));
END my_mux;

ARCHITECTURE arch OF my_mux IS
    BEGIN
        WITH Sel SELECT
            Y<=A WHEN "00",
               B WHEN "01",
               C WHEN "10",
               B WHEN OTHERS;
END arch;
```

【例 14-7】通过选择信号赋值语句进行的描述与【例 14-6】中用条件赋值语句进行的描述，得到了相同的电路功能。但实际应用中，要注意根据情况对这两种语句选择使用。当选择值不能覆盖所有的选择表达式的值域范围时，要注意用 OTHERS 将其他情况代替。

（5）过程调用语句

过程调用语句是在并行区域内调用过程语句，与其他并行语句共同并行执行。过程语句本身是顺序执行的，但它可以作为一个整体出现在结构体的并行描述中。与进程语句相比，过程调用的好处是过程语句主体可以保存在其他区域内，如程序包内，并可以在整个设计中随时调用。过程调用语句在某些系统中不必支持，需视条件使用。

过程调用语句的语法格式如下。

```
过程名（实参，实参）；
```

下面是一个过程 dff 在结构体并行区域内调用的示例。

```
ARCHITECTURE arch OF SHIFT IS
    SIGNAL  D,Qreg: STD_LOGIC_VECTOR(0 TO 7) ;
    BEGIN
    D<= Data WHEN (Load='1') ELSE
        Qreg(1 TO 7)&Qreg(0);
        dff(Rst,Clk,D,Qreg);
        Q<=Qreg;
END arch;
```

（6）生成语句

生成语句提供了一个方便的途径，使得一个子元件能够被多次复制，按照一定规则连接起来，构成一个功能更强的元件。生成语句有两种形式：IF 形式和 FOR 形式。IF 形式的生成语句对其包含的并行语句进行条件性地一次生成，而 FOR 形式的生成语句对于它所包含的并行语句则进行重复性地多次复制。其语法格式分别如下。

- FOR 形式生成语句：

```
生成标号：FOR 生成变量 IN  变量范围 GENERATE
        { 并行语句；}
          END GENERATE;
```

- IF 形式生成语句：

```
生成标号：IF 条件表达式 GENERATE
        {并行语句；}
          END GENERATE;
```

其中，生成标号是生成语句所必需的；条件表达式是一个结果为布尔型的表达式。下面举例说明它们的使用方式。

【例 14-8】 用生成语句描述由 8 个 1 位的 ALU 构成的 8 位 ALU 模块

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;

PACKAGE reg_pkg IS
   CONSTANT size: INTEGER :=8;
   TYPE reg IS ARRAY(size-1 DOWNTO 0) OF STD_LOGIC;
   TYPE bit4 IS ARRAY(3 DOWNTO 0) OF STD_LOGIC;
END reg_pkg;

LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE work.reg_pkg.ALL;

ENTITY alu IS
   PORT(sel: IN bit4;
        rega,regb:IN reg;
        c,m:IN STD_LOGIC;
        cout:OUT STD_LOGIC;
        result: OUT reg);
END alu;

ARCHITECTURE gen_alu OF alu IS
   SIGNAL carry:reg;
   COMPONENT alu_stage
   PORT(s3,s2,s1,s0,a1,b1,c1,m: IN STD_LOGIC;
        c2,f1: OUT STD_LOGIC);
   END COMPONENT;

   BEGIN
   GN0: FOR i IN 0 TO size-1 GENERATE
      GN1: IF i=0 GENERATE
           U1: alu_stage PORT MAP (sel(3),sel(2),sel(1),sel(0),
```

```
rega(i),regb(i),c,m,carry(i),result(i));
            END GENERATE;
        GN2: IF i>0 AND i<size-1 GENERATE
            U2: alu_stage PORT MAP (sel(3),sel(2),sel(1),sel(0),
rega(i),regb(i),carry(i-1),m,carry(i),result(i));
            END GENERATE;
        GN3: IF i=size-1 GENERATE
            U3: alu_stage PORT MAP (sel(3),sel(2),sel(1),sel(0),
rega(i),regb(i),carry(i-1),m,cout,result(i));
            END GENERATE;
        END GENERATE;
END gen_alu;
```

（7）元件例化语句

元件例化是层次设计方法的一种具体实现。元件例化语句使得在本设计内可以调用低一级的元件，实质上是在本设计内生成一个特殊的元件副本。元件例化时，被调用的元件要首先在该结构体的声明区域或外部程序包内被声明，使其对于本设计的结构体可见。

元件例化语句的语法格式如下。

```
例化名：元件名：
        GENERIC MAP（参数名：>参数值，…，参数名：>参数值）；
         PORT MAP（元件端口=>连接端口，…，元件端口=>连接端口）；
```

其中，例化名为本次例化的标号；元件名为底层模板元件的名称；类属映射（GENERIC MAP）用于给底层元件实体声明中的类属参数常量赋予实际参数值，如果在底层实体没有类属声明，那么元件声明中也就不需要类属声明一项，相应的此处的类属映射可以省略；端口映射（PORT MAP）用于将底层元件的端口与顶层元件的端口对应起来，“=>”左侧为底层元件端口名称，“=>”右侧为顶层端口名称。

上述的端口映射方式称为名称关联，即根据名称将相应的端口对应起来，此时，端口排列的前后位置不会影响映射的正确性。还有一种映射方式称为位置关联，即当顶层元件和底层元件的端口、信号或参数排列顺序完全一致时，则可以省略底层元件的端口、信号、参数名称，即将“=>”左边的部分省略。语法格式简化为：

```
例化名：元件名：
GENERIC MAP（参数值，…，参数值）；
         PORT MAP（连接端口，…，连接端口）；
```

【例 14-9】　用半加器和全加器构成一个 2 位加法器

```
ARCHITECTURE structure OF adder2 is
    COMPONENT half_adder IS
        PORT(A,B:IN STD_LOGIC; Sum,Carry: OUT STD_LOGIC);
    END COMPONENT;
    COMPONENT full_adder IS
```

```
        PORT(A,B,Cin:IN STD_LOGIC; Sum,Carry: OUT STD_LOGIC);
    END COMPONENT;
    SIGNAL C: STD_LOGIC_VECTOR(0 TO 2);

BEGIN
      A0:half_adder PORT MAP(A=>A(0),B=>B(0),Sum=>S(0),
Carry=>C(0));
      A1:full_adder PORT MAP(A=>A(1),B=>B(1),Cin=>C(0),Sum=>S(1),
Carry=>Cout);
END structure;
```

在【例 14-9】中，采用名称关联的方式对元件 half_adder 和 full_adder 进行了例化。

2. 顺序描述语句

常用的顺序描述语句包括：

- 信号和变量赋值（Signal and variable assignments）语句；
- If-then-else 语句；
- Case 语句；
- Loop 语句。

（1）信号和变量赋值语句

信号赋值也可以出现在进程或子程序中，其语法格式不变；变量赋值则只能出现在进程或子程序中。需要注意的是，变量赋值与进程内的信号赋值有所不同：进程内，信号赋值语句一般都会隐藏一个时间延迟 Δ，因此紧随其后的顺序语句并不能看到该信号的新值；变量赋值时，无时间延迟，在执行了变量赋值语句之后，变量就获得了新值。了解信号和变量赋值的区别，有助于我们在设计中正确选择数据类型。

变量赋值的语法格式如下。

```
变量名：=表达式；
```

（2）If-then-else 语句

If-then-else 语句是 VHDL 语言中最常用的控制语句，它根据条件值决定执行后续的语句，其语法结构如下。

```
IF 条件 1 THEN
    顺序语句
{ELSIF 条件 2 THEN
顺序语句}
[ELSE
顺序语句]
END IF;
```

其中，“{}”内是可选并可重复的结构，“[]”内是可选结构；条件表达式的结果必须为布尔型；顺序语句部分可以是任意的顺序执行语句，包括 If-then-else 语句，即可以嵌套执行该语句。下面举例说明其使用。

【例 14-10】 用 If-then-else 语句描述四选一的多路选择器

```
ENTITY mux4 IS
    PORT(Din: IN STD_LOGIC_VECTOR(3 DOWNTO 0);
         Sel: IN STD_LOGIC_VECTOR(1 DOWNTO 0);
           y: OUT STD_LOGIC);
END mux4;

ARCHITECTURE rtl OF mux4 IS
BEGIN
    PROCESS(Din,Sel)
    BEGIN
      IF(Sel="00") THEN
        y<= Din(0);
      ELSIF(Sel="01") THEN
        y<= Din(1);
      ELSIF(Sel="10") THEN
        y<= Din(2);
      ELSE
        y<= Din(3);
      END IF;
    END PROCESS;
END rtl;
```

在【例 14-10】中，根据几个表达式是否成立，分别为 *Y* 赋予相应的值。If-then-else 语句不仅可以用于描述多路选择器的设计，还可以用于比较器、译码器等进行条件控制的逻辑电路设计中。

（3）Case 语句

Case 语句也是通过条件判断进行选择执行的语句。Case 语句的语法格式如下。

```
CASE 控制表达式 IS
    WHEN 选择值1  =>
         顺序语句
{WHEN 选择值2  =>
顺序语句}
END CASE;
```

其中，“{ }”内是可选并可重复的结构；选择值必须是互斥的，即不能有两个相同的选择值出现，并且选择值必须覆盖控制表达式的所有的值域范围，必要时可以用 OTHERS 代替其他可能值。

在 Case 语句中，各个选择值之间的关系是并列的，没有优先权之分。而在 IF 语句中，总是先处理写在前面的条件，前面的条件不满足，才处理下一个条件，即各个条件间是有优先级别的。

【例 14-11】 用 Case 语句描述四选一的多路选择器

```
ENTITY  mux4 IS
    PORT(Din: IN STD_LOGIC_VECTOR(3 DOWNTO 0);
         Sel: IN STD_LOGIC_VECTOR(1 DOWNTO 0);
           y: OUT STD_LOGIC);
END  mux4;

ARCHITECTURE rtl OF mux4 IS
BEGIN
    PROCESS(Din,Sel)
    BEGIN
      CASE Sel IS
         WHEN "00" =>  y<= Din(0);
         WHEN "01" =>  y<= Din(1);
         WHEN "10" =>  y<= Din(2);
         WHEN OTHERS =>  y<= Din(3);
    END PROCESS;
END rtl;
```

（4）LOOP 语句

使用循环（LOOP）语句可以实现重复操作和循环的迭代操作。LOOP 语句有 3 种基本形式：For Loop、While Loop、Infinite Loop，其语法格式如下。

```
[循环标号：] FOR 循环变量 IN 离散范围 LOOP
              顺序语句;
              END LOOP [循环标号];
[循环标号：] WHILE 判别表达式 LOOP
              顺序语句;
             END LOOP [循环标号];
```

For 循环是指定周期次数的循环方式，其循环变量不需要预先声明，且变量值能够自动发生变化；IN 后的离散范围说明了循环变量的取值范围，离散范围的取值不一定为整数值，可以是其他类型的范围值；While 循环是以判别表达式的真伪值作为循环与否的依据，当表达式值为真时，则继续循环，否则退出循环。

Infinite 循环不再包含 FOR 或 WHILE 关键字，但在循环语句中加入了停止条件（Exit condition）。其语法格式如下。

```
[循环标号：] LOOP
              顺序语句;
              EXIT    WHEN（条件表达式）;
              END LOOP [循环标号];
```

【例 14-12】　LOOP 语句应用

```
ARCHITECTURE looper OF myentity IS
     TYPE stage_value IS init,clear,send,recieve,erro;
 BEGIN
     ...
     PROCESS(a)
     BEGIN
        FOR state IN state_value LOOP
           CASE state IS
                WHEN init=>
                ...
                WHEN clear=>
                ...
                WEHN send=>
                ...
                WHEN recieve=>
                ...
                WHEN erro=>
                ...
           END CASE;
        END LOOP;
     END PROCESS;
     ...
 END looper;
```

3. NEXT 语句

NEXT 语句用于 LOOP 语句内的循环控制，它可以跳出本次循环操作，继续下一次的循环。其语法格式如下。

```
NEXT [标号] [WHEN 条件表达式];
```

4. RETURN 语句

RETURN 语句用在函数内部，用于返回函数的输出值。例如：

```
FUNCTION and_func(x,y:IN BIT) RETURN BIT IS
 BEGIN
     IF x='1'AND y='1' THEN
        RETURN '1';
     ELSE
        RETURN'0';
     END IF;
 END and_func;
```

在了解了 VHDL 的基本语法结构后，我们就可以进行一些基础的 VHDL 设计了。

14.5 VHDL 设计开发步骤

在 VHDL 设计过程中，每一步都可称为一个综合环节。

- 从自然语言转换到 VHDL 语言算法表示，即自然语言综合；
- 从算法表示转换到寄存器传输级（Register Transport Level，RTL），即从行为域到结构域的综合，即行为综合；
- 从 RTL 级表示转换到逻辑门（包括触发器）的表示，即逻辑综合；
- 从逻辑门表示转换到版图表示（ASIC 设计），或转换到 FPGA 的配置网表文件，可称为版图综合或结构综合。有了版图信息就可以把芯片生产出来了；有了对应的配置文件，就可以使对应的 FPGA 变成具有专门功能的电路器件。

在基于 FPGA 的设计中，VHDL 的开发步骤可用如图 14-3 所示的流程图来表示。

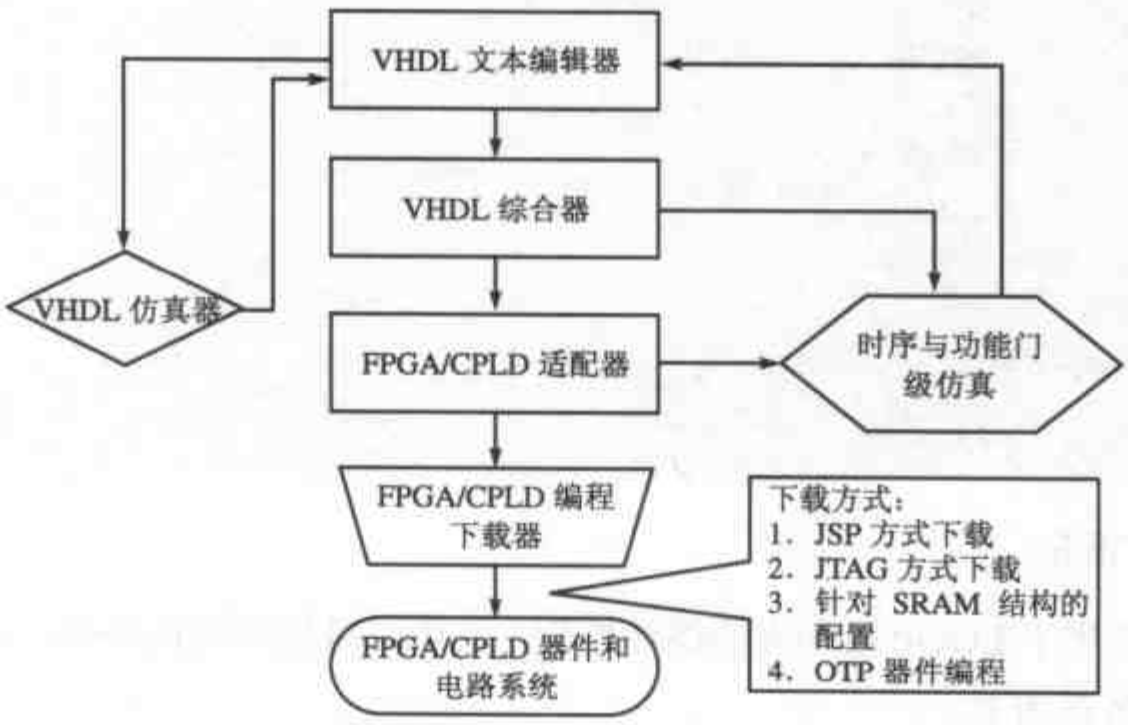


图 14-3 基于 FPGA 的 VHDL 开发流程

在不同的 VHDL 综合系统中，都提供了功能仿真和系统仿真的综合步骤。功能仿真是直接对 VHDL、原理图描述或其他描述形式的逻辑功能进行测试模拟，以了解其实现的功能是否满足原设计的要求，仿真过程中不涉及任何具体器件的硬件特性。而时序仿真是接近真实器件运行特性的仿真，在仿真文件中已包含了器件的硬件特性参数，因而，仿真精度高。

14.6 设计实例

【例 14-13】 2/4/8/16/32/64 分频器

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;
```

```
ENTITY div64 IS
PORT(
    reset: IN STD_LOGIC;
    SIGNAL clk_input : IN STD_LOGIC;
    SIGNAL clk_2 : OUT STD_LOGIC;
    SIGNAL clk_4 : OUT STD_LOGIC;
    SIGNAL clk_8 : OUT STD_LOGIC;
    SIGNAL clk_16: OUT STD_LOGIC;
    SIGNAL clk_32 : OUT STD_LOGIC;
    SIGNAL clk_64: OUT STD_LOGIC
);
END div64;

ARCHITECTURE behavior OF div64 IS
SIGNAL count: STD_LOGIC_VECTOR(5 DOWNTO 0);
BEGIN
PROCESS (reset,clk_input)
BEGIN
    IF reset='0' THEN
      count(5 DOWNTO 0)<="000000";
    ELSE
      IF clk_input'EVENT AND clk_input='1' THEN
        count (5 DOWNTO 0)<=count(5 DOWNTO 0)+1;
      ELSE
        NULL;
      END IF;
    END IF;
END PROCESS;
clk_2<=count(0);
clk_4<=count(1);
clk_8<=count(2);
clk_16<=count(3);
clk_32<=count(4);
clk_64<=count(5);
END behavior;
```

14.7　利用 VHDL 语言进行 FPGA 设计

对 VHDL 硬件描述语言有了一个初步的了解后，在这一节中，我们将通过一个具体实例向用户详细介绍如何利用 VHDL 语言，在 Protel DXP 2004 SP2 系统所提供的集成设计环境中完成 FPGA 项目的设计。

为了便于用户的实际学习操作，这里我们直接使用系统自带的一个例子，位于“C:\Program Files\Altium2004 SP2\Examples\VHDL Simulation\BCD Counter\”路径下面，是一个关于 4 位 BCD 码计数器的设计项目。

与使用原理图方式设计 FPGA 类似，利用 VHDL 语言进行 FPGA 项目设计，同样也需要首先建立一个 FPGA 项目，之后再通过系统提供的工具，使用 VHDL 文件与原理图文件共同完成对可编程逻辑器件内部数字电路的描述，再经过相关的配置、编译、仿真，最终完成该项目的设计。

14.7.1 创建 FPGA 项目



图 14-4 新建 FPGA 项目

采用与前面章节中相同的方法，创建一个 FPGA 项目。

1 执行菜单命令：【文件】→【创建】→【项目】→【FPGA 项目】，即可创建一个 FPGA 项目，显示在【Projects】面板中，默认名为“FPGA_Project1.PrjFpg”。

2 在“FPGA_Project1.PrjFpg”上单击鼠标右键，执行命令【另存项目为】，选择合适路径保存该项目，并重新命名为“BCD Counter.PrjFpg”，如图 14-4 所示。

14.7.2 创建 VHDL 设计文件

利用 VHDL 语言对可编程逻辑器件进行内部数字电路的设计时，需要在创建的 FPGA 项目中追加两类文件：一类是 VHDL 设计文件，用于编辑 VHDL 语句，对内部的数字电路进行描述；另一类则是电路原理图文件，用于描述内部数字电路与可编程逻辑器件管脚之间的对应关系。

1 在“BCD Counter.PrjFpg”上单击鼠标右键，执行命令【追加新文件到项目中】→【VHDL Document】，则在项目中出现了一个 VHDL 设计文件，默认名为“VHDL1.Vhd”。

2 在“VHDL1.Vhd”上单击鼠标右键，执行命令【另存为】，选择合适路径保存该文件，并重新命名为“BCD.Vhd”，如图 14-5 所示。



图 14-5 新建 VHDL 设计文件

在创建了新的 VHDL 设计文件的同时，系统就进入了 VHDL 的设计环境，如图 14-6 所示。

VHDL 设计环境实际是一个文本编辑环境，也可以使用自己熟悉的文本编辑环境进行代码的编辑输入工作，然后加入到 VHDL 环境中。

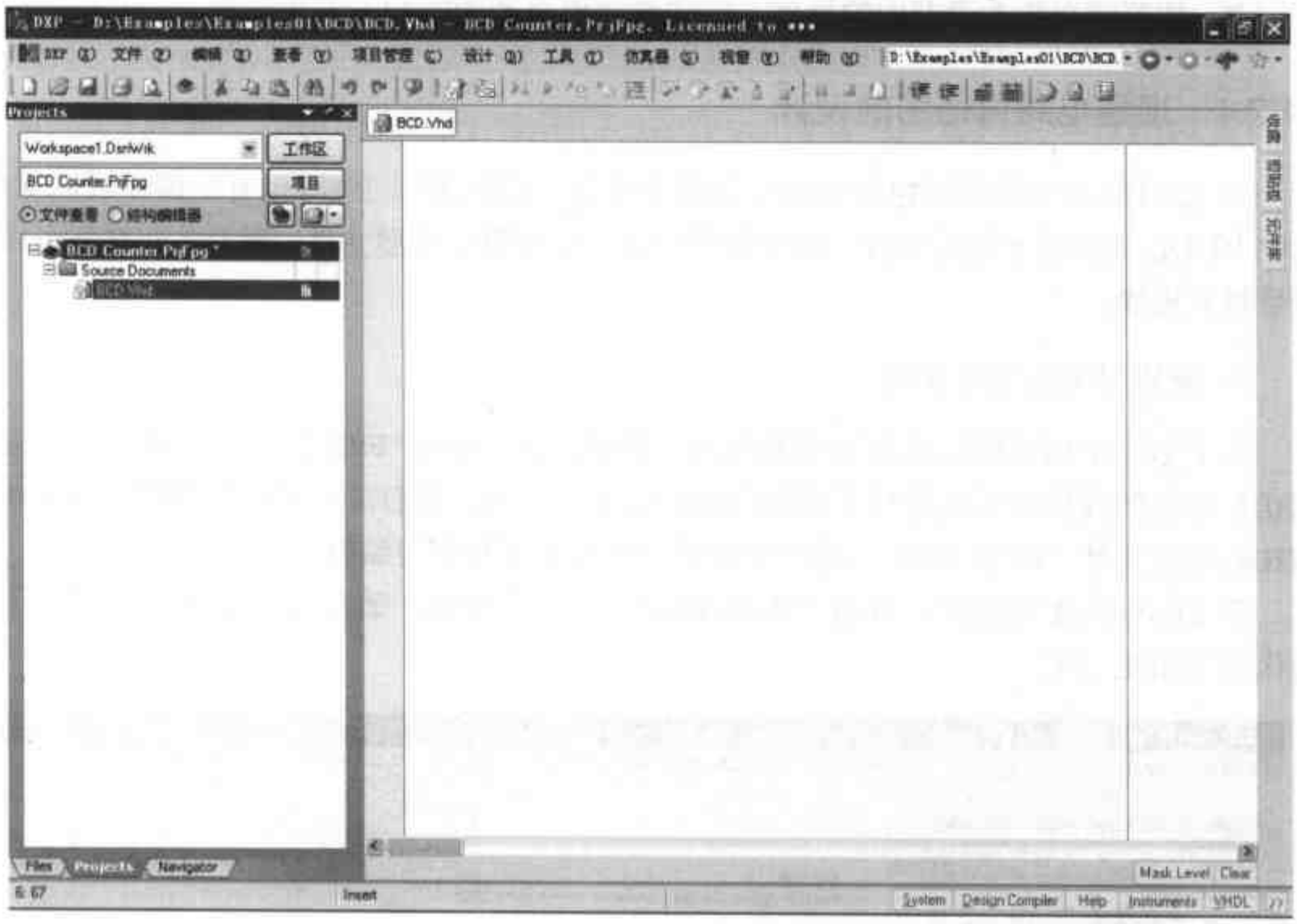


图 14-6　VHDL 设计环境

14.7.3　创建电路原理图文件

在这里之所以要创建原理图文件，是为了让用户了解复杂电路的 FPGA 设计方法，当然用户可以单独使用 VHDL 文件完成一个 FPGA 项目的设计。电路原理图文件的创建与前面章节中介绍的完全相同。

1　在“BCD Counter.PrjFpg”上单击鼠标右键，执行命令【追加新文件到项目中】→【Schematic】，则在项目中出现了一个电路原理图文件，默认名为“Sheet1.SchDoc”。

2　在“Sheet1.SchDoc”上单击鼠标右键，执行命令【另存为】，选择合适路径保存该文件，并重新命名为“BCD8.SchDoc”，如图 14-7 所示。



图 14-7　新建电路原理图文件

3 按照前面有关章节中的操作，完成该电路原理图的相关参数设置。

14.7.4 顶层电路原理图的设计

如上所述，在当前所创建的 FPGA 项目中既有 VHDL 设计文件，也有电路原理图文件，其中 VHDL 文件属于低层文件，而电路原理图文件则属于顶层文件，两者之间将通过图纸符号建立连接。

1. 编辑 VHDL 设计文件

由于本章中所介绍的内容主要是使用 VHDL 语言进行 FPGA 项目的设计，而对于 VHDL 语言的具体编写过程则不再进行详细讲述。因此，我们在这里直接使用系统提供的 VHDL 设计文件“BCD.Vhd”，用户可自行参考相关书籍练习编写。

在【Projects】面板中，双击“BCD.Vhd”，打开该文件，如图 14-8 所示，这是一个结构化的 VHDL 文件。

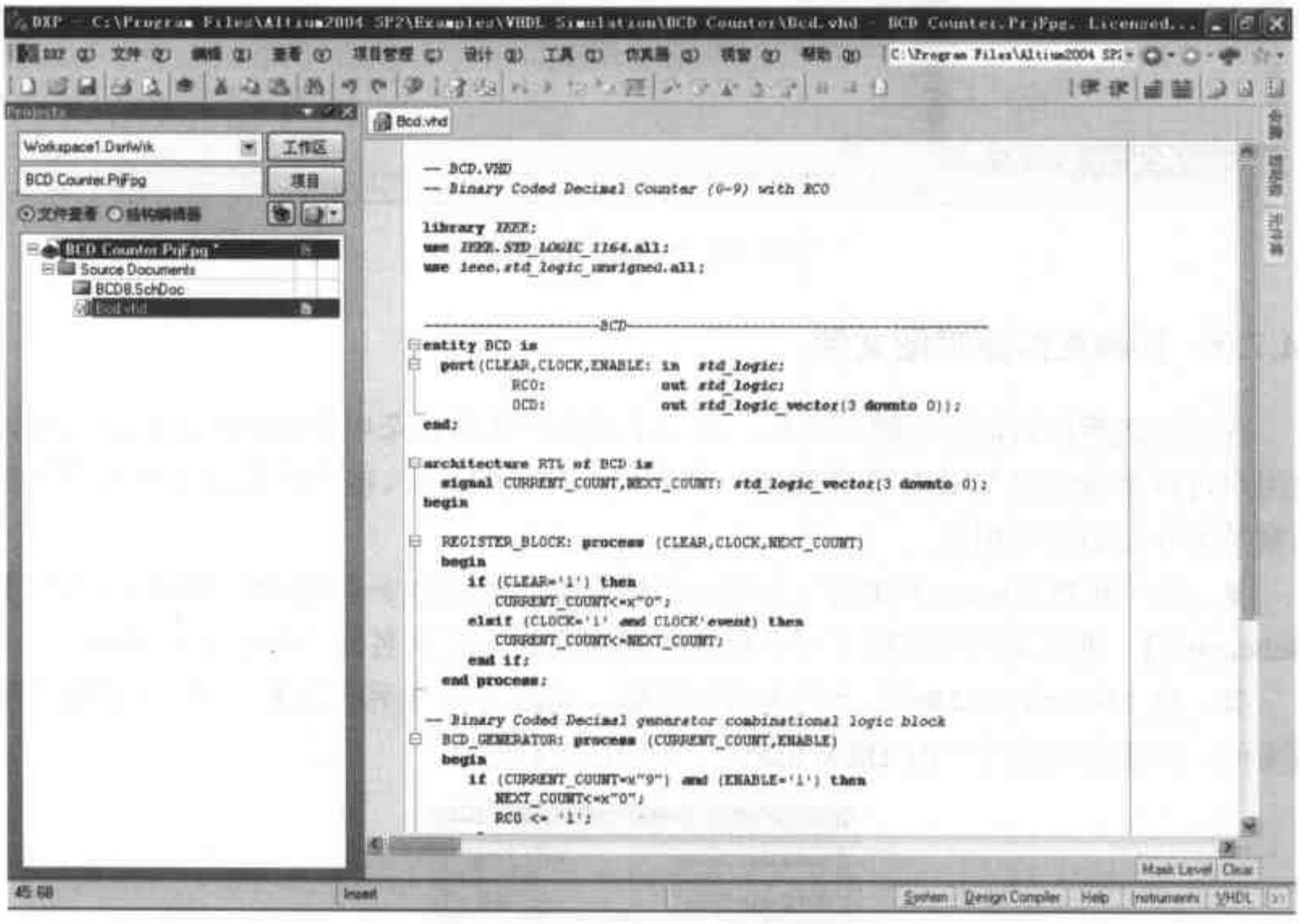


图 14-8 “BCD.Vhd”设计文件

2. 由 VHDL 设计文件生成图纸符号

由 VHDL 设计文件生成图纸符号的具体操作如下。

1 打开创建的电路原理图文件“BCD8.SchDoc”，显示在设计窗口中。

2 执行菜单命令：【设计】→【根据图纸建立图纸符号】，则系统弹出 VHDL 设计文

件选择对话框，如图 14-9 所示。

3　在该对话框中选择文件“BCD.Vhd”，单击 确认 按钮确定。此时，一个图纸符号出现在原理图上，如图 14-10 所示。



图 14-9　VHDL 设计文件选择对话框

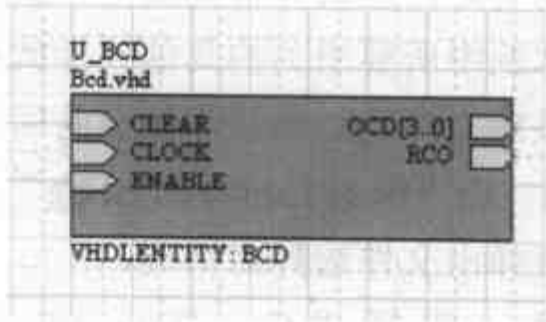


图 14-10　由 VHDL 设计文件生成的图纸符号

4　双击所放置的图纸符号，则系统弹出相应的图纸符号属性对话框，如图 14-11 所示。

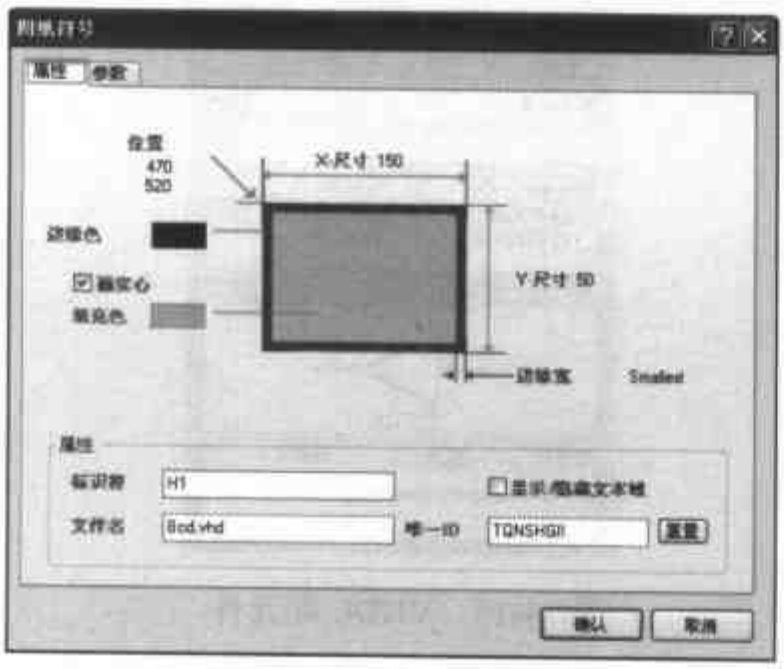


图 14-11　图纸符号属性设置

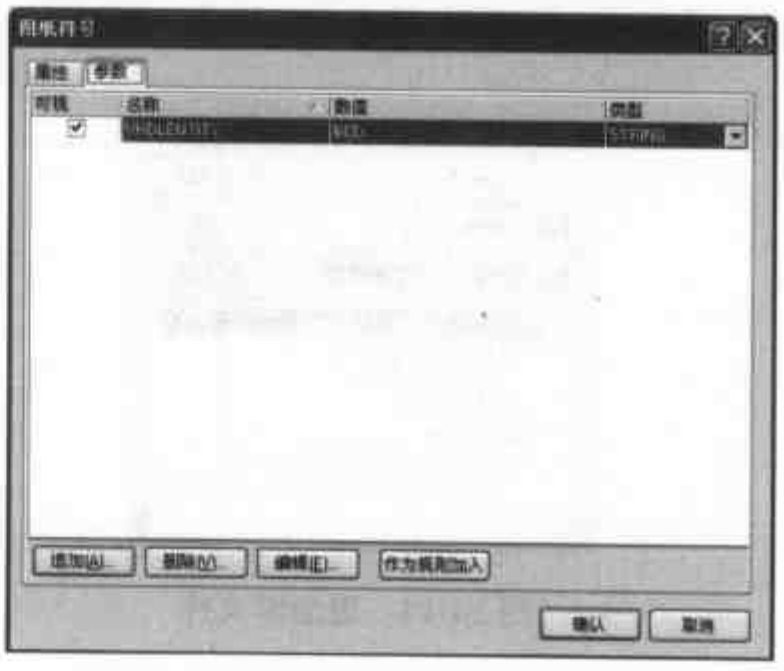


图 14-12　图纸符号的【参数】标签页

在该对话框中，可以设置图纸符号的有关参数，例如：在“标识符”栏内输入图纸符号的名称“H1”，而在“文件名”栏内则显示了所对应的底层文件名“BCD.Vhd”，其他参数设置可以参看前面章节中的有关内容。

另外，单击 参数 ，在打开的【参数】标签页中，单击 追加(A)... 按钮，可以为图纸符号追加其他需要的参数，如图 14-12 所示。系统已经自动加入了一个名称为“VHDLENTITY”，数值为“BCD”，类型为“STRING”的参数，并选中了“可视”复选框，使其显示在原理图上。

5　按照相同的操作，在原理图中再放置一个底层文件为“BCD.Vhd”的图纸符号，并进行相关设置，如图 14-13 所示。

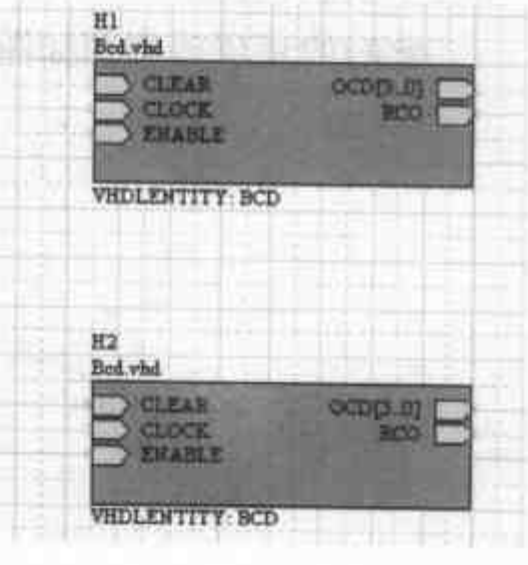


图 14-13　放置 2 个图纸符号

3. 放置其他元件

在顶层电路原理图中，除了由 VHDL 源文件所生成的图纸符号以外，还需要放置其他的元件。元件的放置方法与普通电路原理图中一样。只是，为了后续的仿真操作，在这里所放置的元件应具有仿真属性，或者应是在 VHDL 库文件中存在的 VHDL 库元件。

本例中所要用到的其他元件就存放在系统提供的库文件“BCD.SCHLIB”中，我们可以将该库文件追加到前面创建的项目“BCD Counter.PrjFpg”中使用。

1 在“BCD Counter.PrjFpg”上单击鼠标右键，执行命令【追加已有文件到项目中】，则系统弹出文件选择对话框。

2 选择“C：\Program Files\Altium2004 SP2\Examples\VHDL Simulation\BCD Counter\SCH Library\”路径下的库文件“BCD.SCHLIB”，单击 打开(O) 按钮，完成对该库的加载，出现在项目“BCD Counter.PrjFpg”下面的“Libraries”文件夹中，如图 14-14 所示。



图 14-14 追加库文件

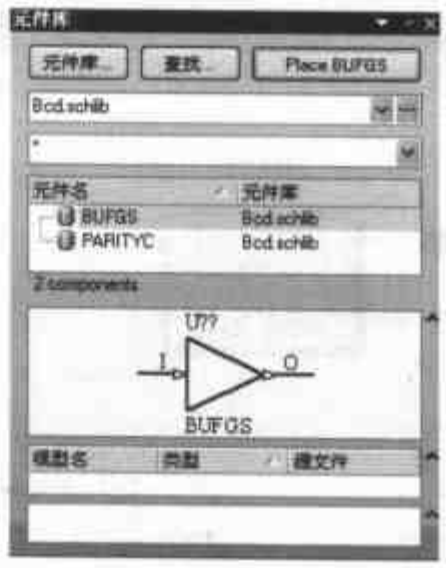


图 14-15 VHDL 库元件

3 打开元件库面板，可以看到在“BCD.SCHLIB”库中只有 2 个 VHDL 元件“BUFGS”和“PARITYC”，如图 14-15 所示。

4 分别单击 Place BUFGS 、 Place PARITYC ，将 2 个库元件放置在顶层原理图中，并完成相应参数的设置。

此时的顶层原理图如图 14-16 所示。

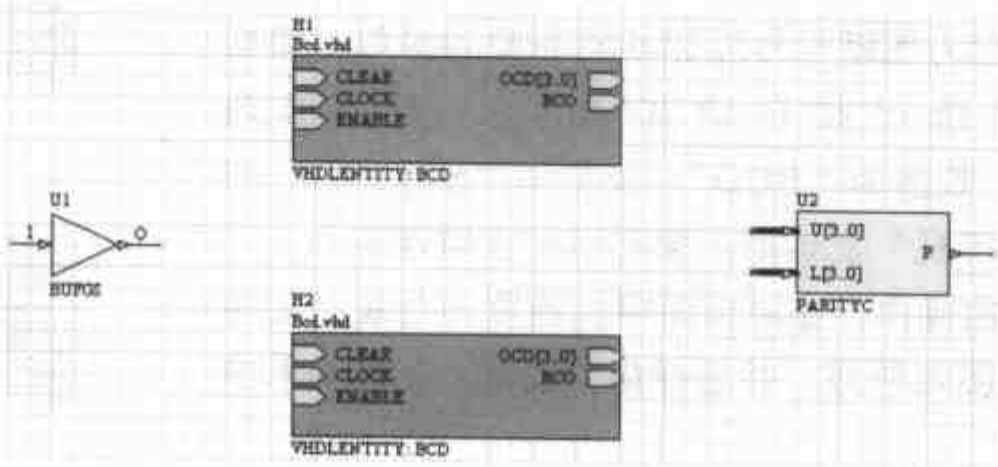


图 14-16 放置好元件的顶层原理图

4. 放置端口

在顶层原理图中，需要使用输入/输出端口，把用 VHDL 语言所描述的内部逻辑电路的输入、输出与可编程逻辑器件的管脚对应连接起来。

对于端口的放置方法，在前面层次原理图的绘制中我们已经详细讲过，这里不再重复。

本例中需要 3 个输入端口：CLEAR、CLOCK、ENABLE，以及 2 个单线输出端口：URCO、PARITY，2 个总线输出端口：UPPER[3..0]、LOWER[3..0]，如图 14-17 所示。

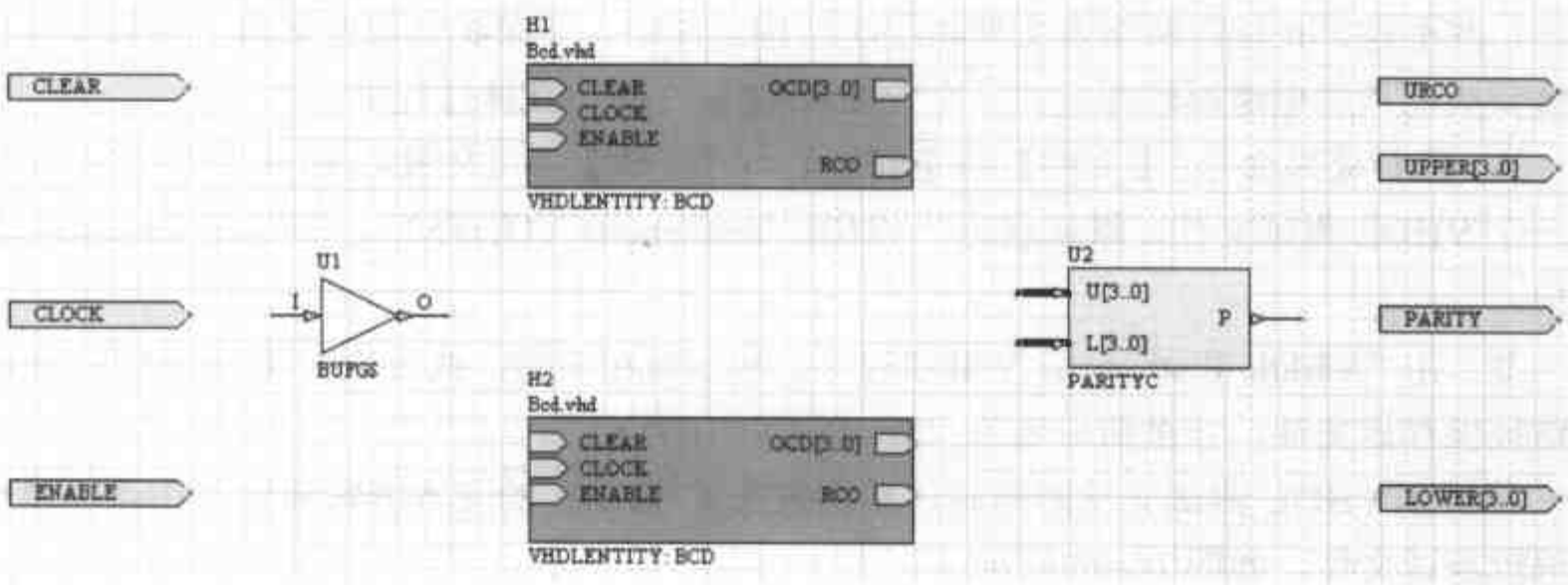


图 14-17　放置端口

5. 电气连接

完成了元件、端口的放置及参数设置以后，调整好它们之间的相互位置，根据设计要求，可以使用导线、总线或者网络标签完成电气连接。

连接好的电路原理图如图 14-18 所示。

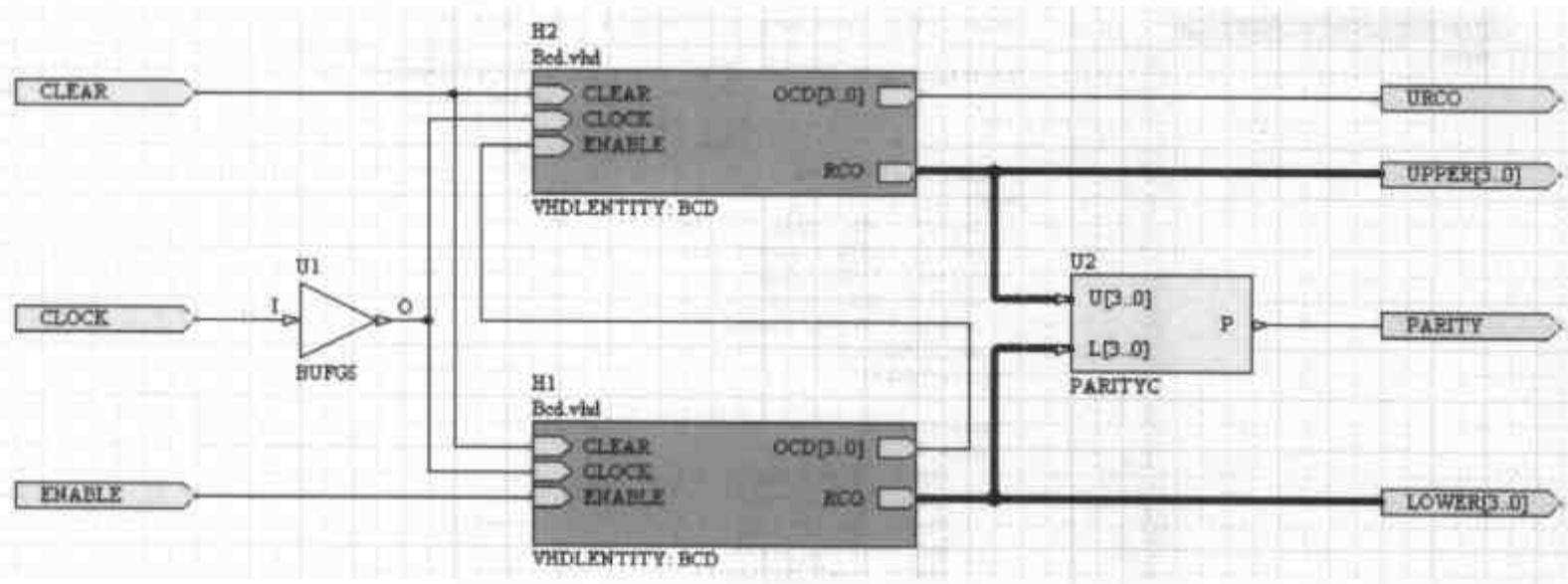


图 14-18　绘制的顶层原理图



只有在 FPGA 项目的设计中，才能使用总线端口代表一组联系紧密的电路端口，并且使用总线进行电气连接，这一点与普通电路原理图的设计是不同的。

14.7.5 建立 VHDL 测试文件

在使用 VHDL 语言进行 FPGA 设计的过程中，仿真是一个必不可少的阶段，通过仿真，可以完成对可编程逻辑器件的内部电路测试。Protel DXP 2004 SP2 对此类 FPGA 项目的仿真需要涉及到两个文件：一是关于整个项目的 VHDL 测试文件（VHDL Testbench Document）；二是关于原理图中各个元件的 VHDL 行为描述文件。

VHDL 测试文件是一种用来描述顶层电路要运行的一系列仿真测试顺序的 VHDL 源文件，并不包含在任何网络表文件和层次结构文件中。下面我们首先来看一下如何为上面绘制完成的顶层电路原理图建立一个 VHDL 测试文件，具体过程如下。

1 执行菜单命令：【文件】→【创建】→【其他】→【VHDL 测试工作台】，即创建了一个 VHDL 测试文件，默认名为“VHDL Testbench1.VHDTST”，显示在【Projects】面板中。

2 在“VHDL Testbench1.VHDTST”上单击鼠标右键，执行命令【另存为】，选择合适路径保存该文件，并重新命名为“TestBCD.VHDTST”。

在创建 VHDL 测试文件的同时，系统进入了 VHDL 的文本编辑环境，在该环境中可以编辑测试文件，如图 14-19 所示。

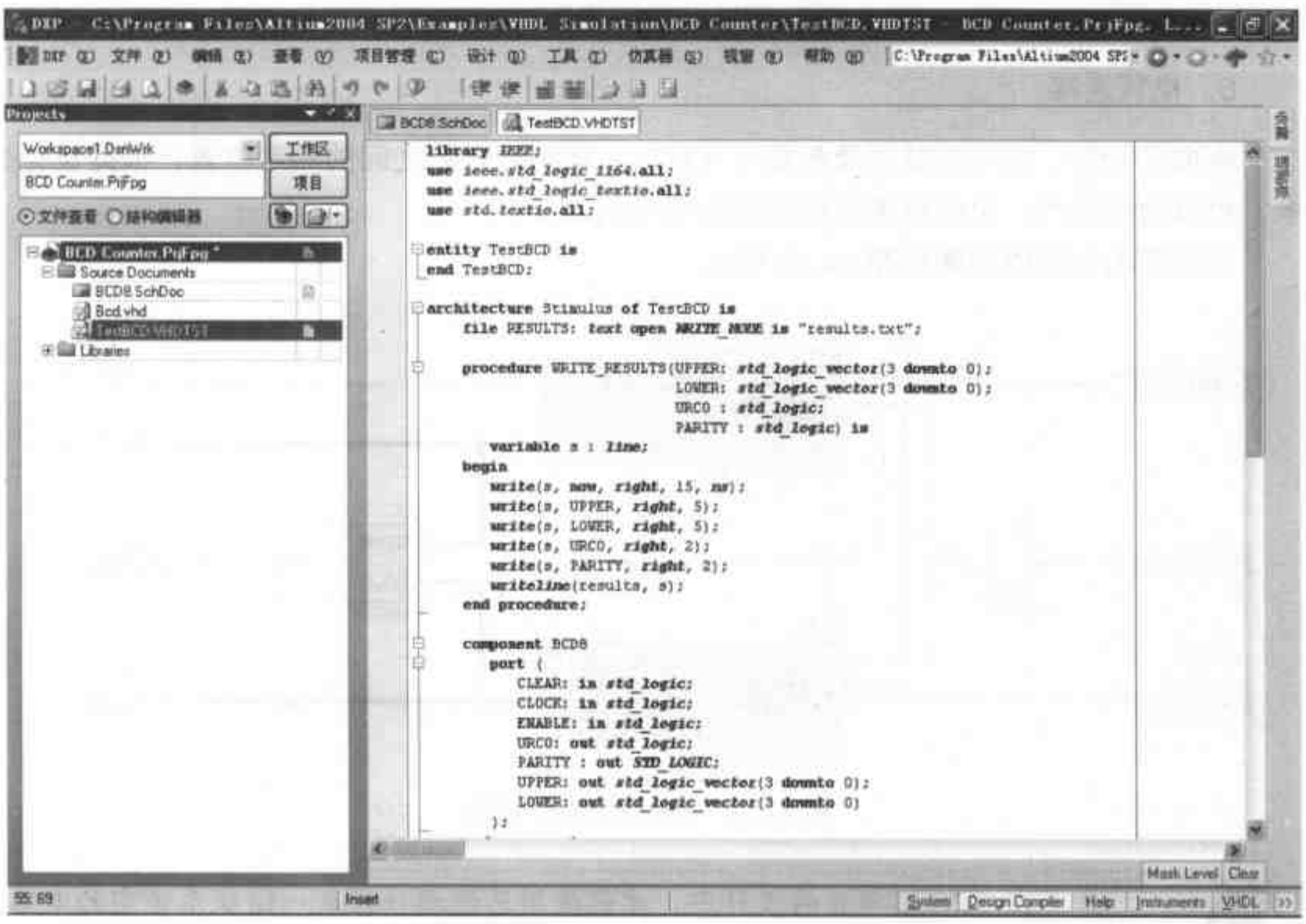


图 14-19 建立 VHDL 测试文件

14.7.6　建立 VHDL 行为描述文件

VHDL 行为描述文件用来描述设计的每一部分在仿真过程中的具体行为。顶层电路原理图中的每一个元件都必须具有相应的 VHDL 行为描述文件才能完成最终的仿真。对于元件的行为描述，在 Protel DXP 2004 SP2 系统中提供了相应的 2 种文件：VHDL 文件与 VHDL 库文件。其中，VHDL 文件用于描述单个元件的仿真行为；而 VHDL 库文件则是一系列的 VHDL 文件的组合，包括不同的元件名称、不同的行为描述，等等。

在本例中，用到了 2 个自定义的元件：BUFGS（缓冲器）和 PARITYC（奇偶分辨器），对于这 2 个元件，我们将采用建立 VHDL 库文件的方式来对其电路行为加以描述。

1．建立 BUFGS 的 VHDL 文件

1 执行菜单命令：【文件】→【创建】→【VHDL 文件】，则在【Projects】面板上出现了一个 VHDL 设计文件，默认名为“VHDL1.Vhd”。

2 在“VHDL1.Vhd”上单击鼠标右键，执行命令【另存为】，选择合适路径保存该文件，并重新命名为“BUFGS.Vhd”。

在该文件中可以建立、编辑元件 BUFGS 的 VHDL 文件，如图 14-20 所示。

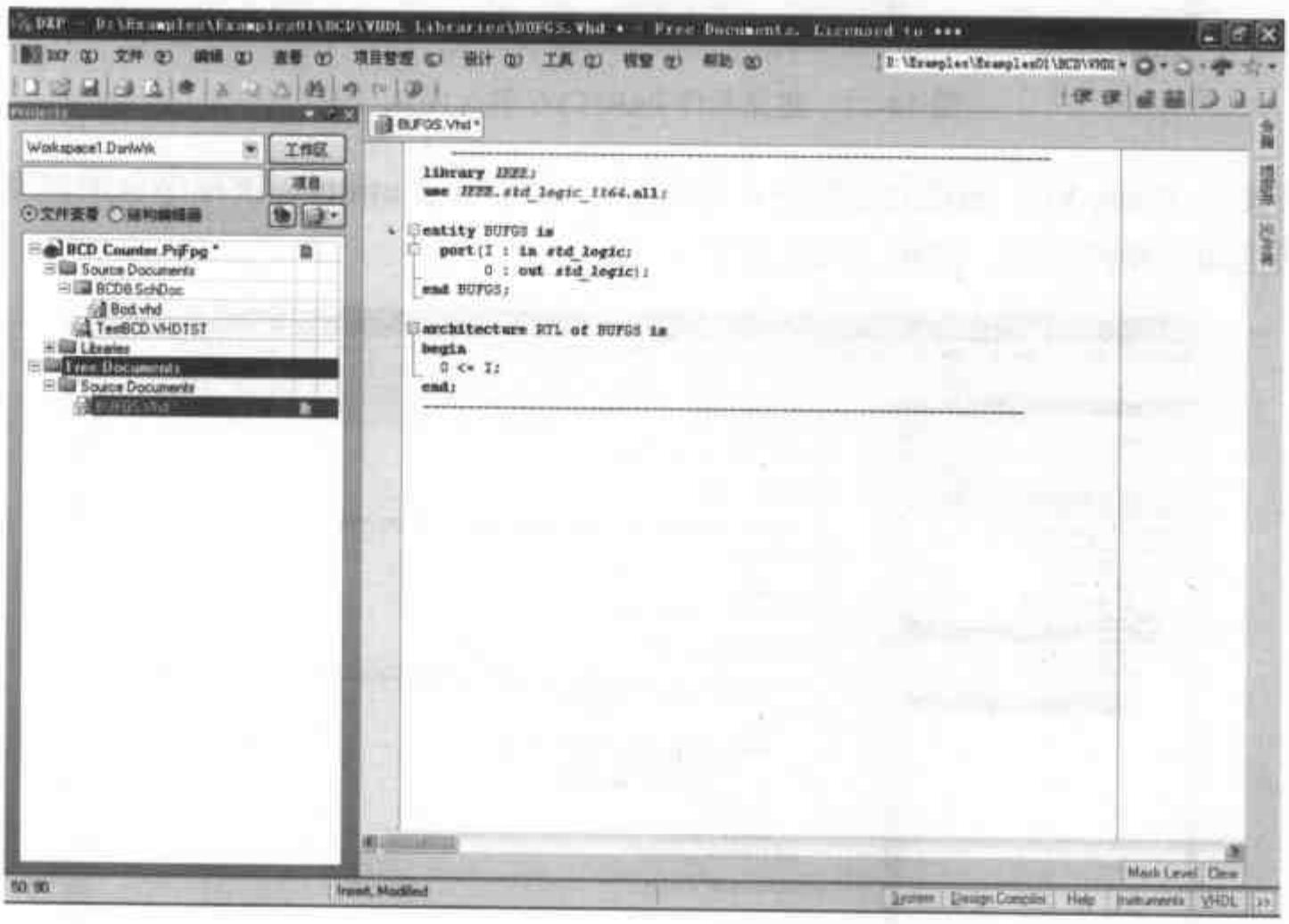


图 14-20　建立元件 BUFGS 的 VHDL 文件

2．建立 PARITYC 的 VHDL 文件

1 执行菜单命令：【文件】→【创建】→【VHDL 文件】，则在【Projects】面板上出现了一个 VHDL 设计文件，默认名为“VHDL1.Vhd”。

2 在“VHDL1.Vhd”上单击鼠标右键，执行命令【另存为】，选择合适路径保存该文件，并重新命名为“Parity.Vhd”。

在该文件中可以建立、编辑元件 PARITYC 的 VHDL 文件，如图 14-21 所示。



图 14-21　建立元件 PARITYC 的 VHDL 文件

在文件 Parity.Vhd 的建立过程中，用到了一个程序包 utility，该程序包的建立、编辑过程同上面的操作类似，如图 14-22 所示。



图 14-22　建立 Utility.vhd 文件

3. 建立 VHDL 库文件

1 在“BCD Counter.PrjFpg”上单击鼠标右键，执行命令：【追加新文件到项目中】→【VHDL Library】，则系统在当前项目下创建了一个 VHDL 库文件，默认名为“VHDL Library1.VHDLIB”，保存在了“VHDL Libraries”文件夹下面。

2 在“VHDL Library1.VHDLIB”上单击鼠标右键，执行命令【另存为】，选择合适路径保存该文件，并重新命名为“BCD_LIB.VHDLIB”，如图 14-23 所示，此时该库文件是一个空白文件。



图 14-23　创建 VHDL 库文件

3 执行菜单命令：【VHDL】→【追加文件】，将上面建立的三个 VHDL 文件追加到该库文件中，如图 14-24 所示。

文件名	综合/仿真
D:\Examples\Examples01\BCD\VHDL Library\BUFGS.Vhd	Simulation and Synthesis
D:\Examples\Examples01\BCD\VHDL Library\Parity.Vhd	Simulation and Synthesis
D:\Examples\Examples01\BCD\VHDL Library\Utility.Vhd	Simulation and Synthesis

图 14-24　追加 VHDL 文件

此时显示的是文件的绝对路径，执行菜单命令：【VHDL】→【切换路径】，则可以只显示文件的相对路径，如图 14-25 所示。

文件名	综合/仿真
BUFGS.Vhd	Simulation and Synthesis
Parity.Vhd	Simulation and Synthesis
Utility.Vhd	Simulation and Synthesis

图 14-25　切换路径后的库文件显示



通过执行菜单命令：【VHDL】→【稍后编译文件】或者【立即编译文件】，可以改变当前选中文件的编译优先权。由于系统编译时的顺序是自下而上，因此这三个文件的编译优先权设置一定要正确，以保证编译能准确完成。

4. 建立 VHDL 库文件与原理图的关联

在为项目建立了 VHDL 行为描述文件即 VHDL 库文件以后，还需要将其适当地与原理图文件建立关联，以保证系统的编译器与仿真器的正确识别。该过程是通过放置文本框来完成的，操作如下。

1 打开创建的顶层电路原理图“BCD8.SchDoc”，显示在设计窗口中。

2 执行菜单命令:【放置】→【文本框】，将一个文本框放置在合适位置处，如图 14-26 所示。

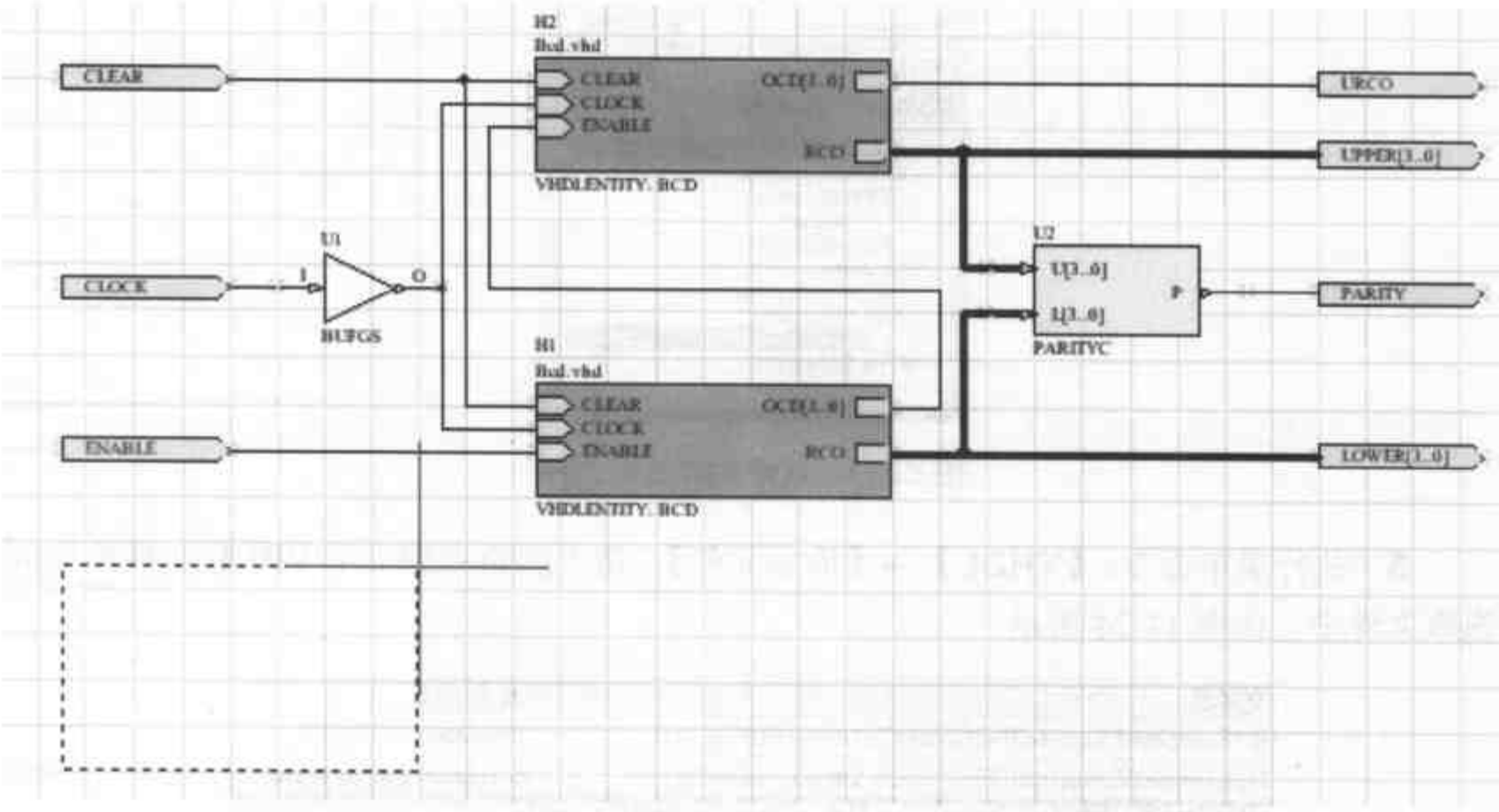


图 14-26　放置文本框

3 双击所放置的文本框，则系统弹出相应的文本框属性对话框，如图 14-27 所示。在该对话框中，可以设置位置、颜色等参数。

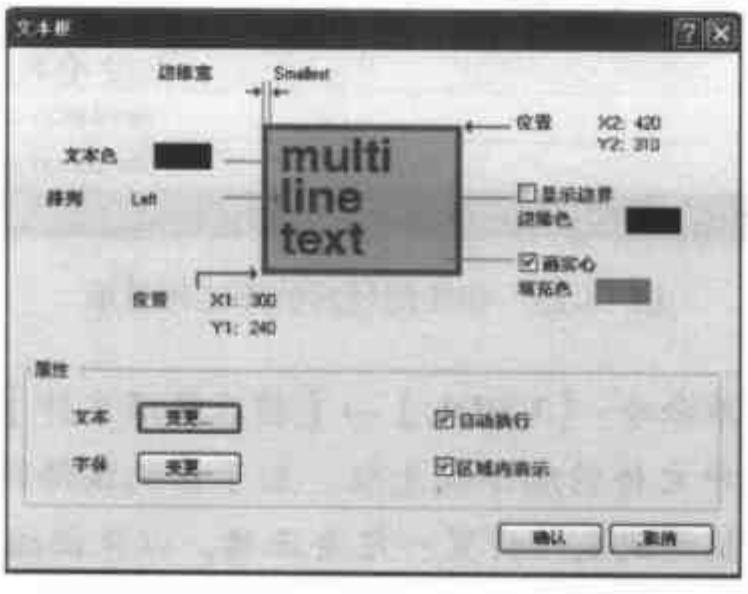


图 14-27　文本框属性对话框

4　单击文本后面的 [变更...] 按钮，系统弹出如图 14-28 所示的文本编辑框。

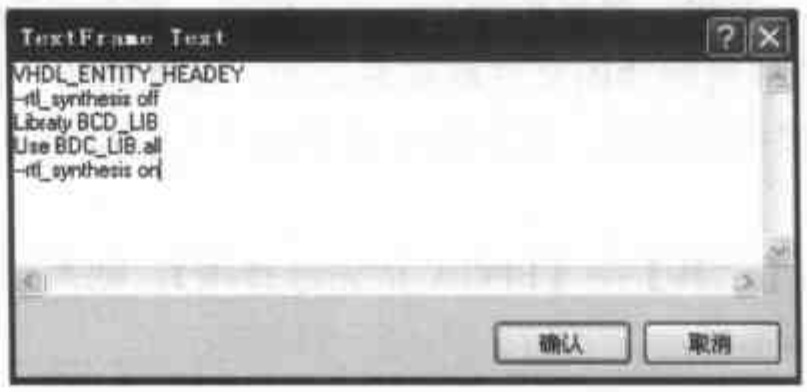


图 14-28　文本输入

我们可以通过加入特定的头文本来建立 VHDL 库文件与原理图的关联。在这里，加入了头文本“VHDL_ENTITY_HEADEY”，之后输入如图 14-28 所示的文本内容。

5　单击 [确认] 按钮，返回文本框属性对话框，再次单击 [确认] 按钮，返回原理图窗口。此时的文本框如图 14-29 所示。

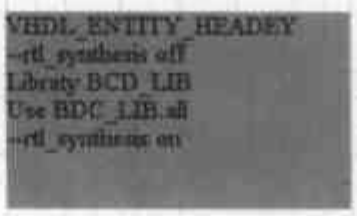


图 14-29　原理图“BCD8.SchDoc”中的文本框

14.7.7　FPGA 项目的设置

在上面的操作中，我们完成了顶层电路原理图的绘制，以及相关 VHDL 文件的编辑，包括 VHDL 测试文件及 VHDL 库文件的建立。在进行下面的编译、仿真之前，还需要对 FPGA 项目的有关属性进行设置。

1　打开当前项目“BCD Counter.PrjFpg”中的任一文件，如原理图文件“BCD8.SchDoc”。

2　执行菜单命令：【项目管理】→【项目顺序】，则系统弹出如图 14-30 所示的项目顺序对话框。

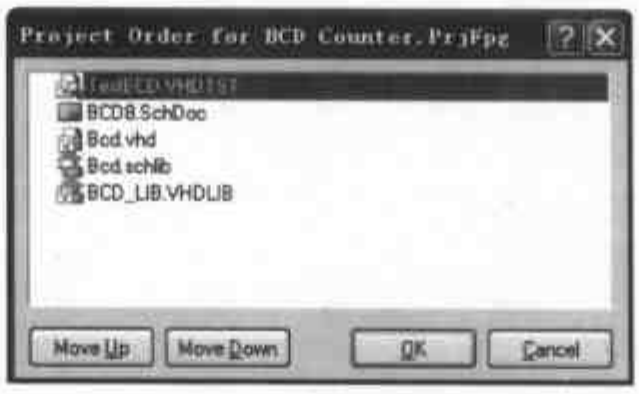


图 14-30　项目顺序对话框

该对话框中列出了当前项目中的所有源文件及库文件。由于仿真器在编译时是按照自下而上的顺序进行编译，因此，通过单击 Move Down 按钮，将最早编译的文件放在最下面；单击 Move Up 按钮，则将最晚编译的文件放在最上面。设置完毕，单击 OK 按钮确认。

如果项目中包含了较多的文件，用户也可以不必手工安排编译的顺序，而由系统在编译过程中自动调整。

3 执行菜单命令：【工具】→【FPGA 优先选择项】，则系统弹出如图 14-31 所示的 FPGA 仿真编译器选项标签页。

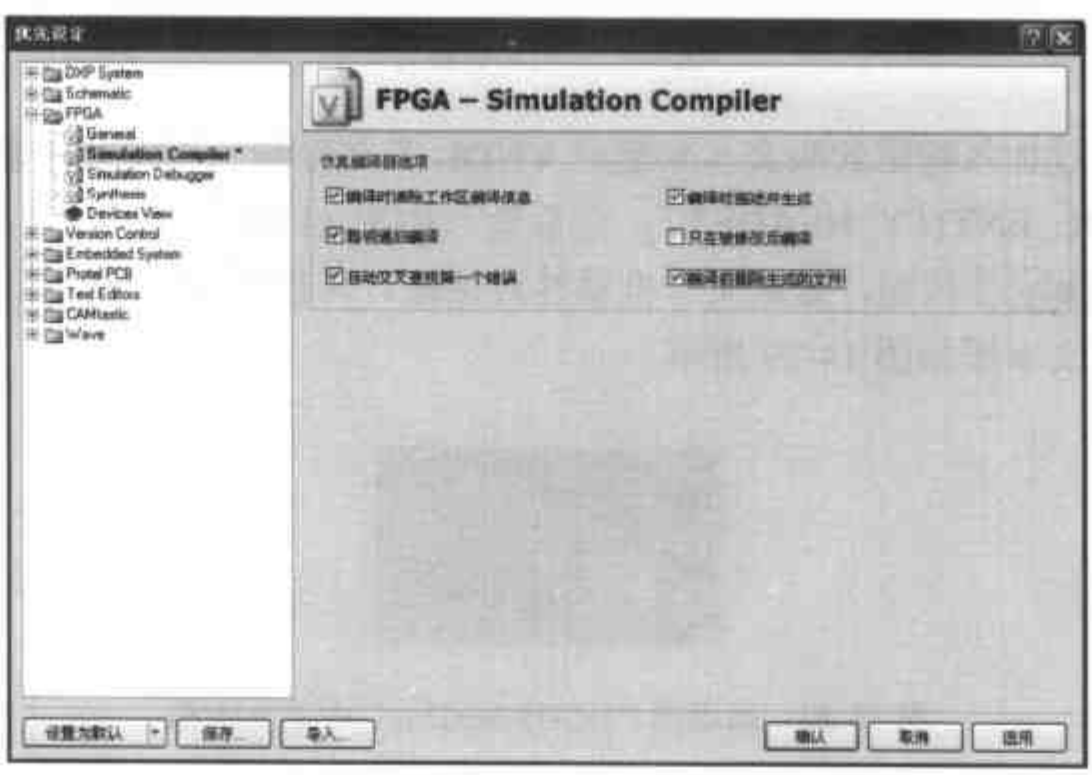


图 14-31 FPGA 仿真编译器选项标签页

只需选中该标签页中的【聪明递归编译】复选框，则系统在编译时会自动调整项目中的文件编译顺序。

4 执行菜单命令：【项目管理】→【项目管理选项】，在系统弹出的项目管理选项设置对话框中，单击 仿真，打开相应的【仿真】标签页，如图 14-32 所示。



图 14-32 【仿真】标签页设置

在该标签页中可以设置电路仿真时的各项属性。在本例中，设置“Testbench 文挡”为“TestBCD.VHDTST”；在“顶层实体/模块/配置”栏中输入“TestBCD”；在“最上层体系结构”栏中输入“Stimulus”；设置“SDF 优化”为“Min”；设置“VHDL 标准”为“VHDL93”。

5 单击 综合 ，打开相应的【综合】标签页，各项设置采用系统默认值即可，如图 14-33 所示。

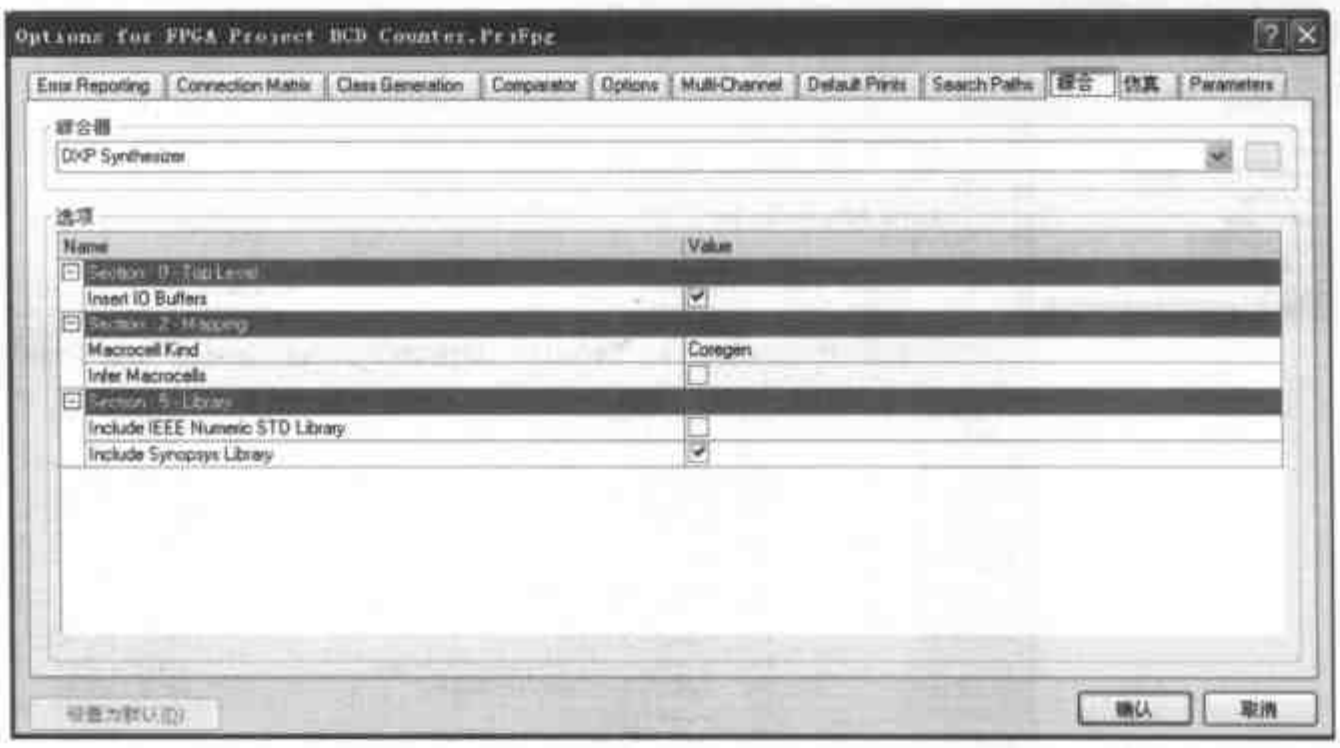


图 14-33　【综合】标签页设置

14.7.8　FPGA 项目的编译

在整个 FPGA 项目的编译过程中，系统是先编译所有的库文件，然后编译用户所设计的源文件；而对于电路原理图文件，仿真器会先将其转换为相应的 VHDL 文件，然后再编译。具体编译操作如下。

1 打开当前项目“BCD Counter.PrjFpg”中的 VHDL 文件“BCD.Vhd”，执行菜单命令：【仿真器】→【编译文档】，则系统对该 VHDL 文件进行编译。

2 编译完成后，打开【Messages】面板，上面列出了编译的详细信息，如图 14-34 所示。

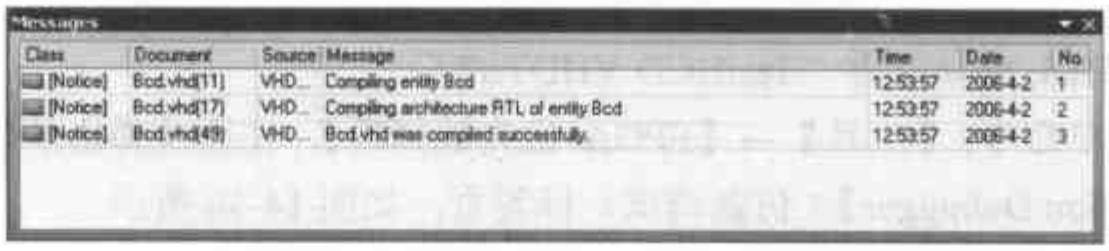


图 14-34　文件“BCD.Vhd”的编译信息

3 执行菜单命令：【仿真器】→【编译 VHDL】，或者单击 按钮，则系统开始编译整个项目。编译完成后，系统自动在当前项目下添加了一个“Generated”文件夹，里面放置了编译后的 VHDL 文件“BCD8.VHD”。

4 打开【Messages】面板，上面列出了整个项目的编译信息，如图 14-35 所示。

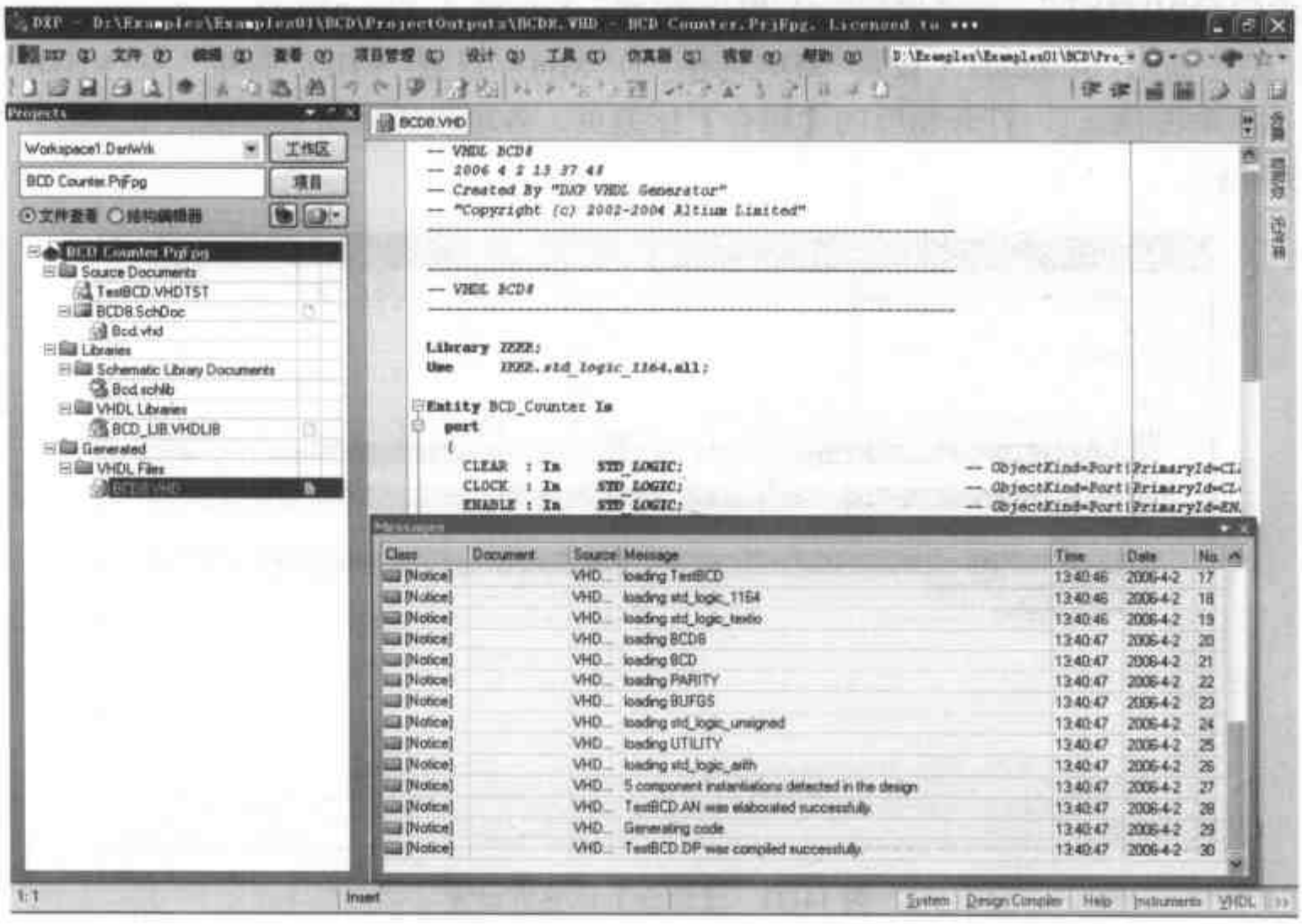


图 14-35 FPGA 项目的编译信息

14.7.9 FPGA 项目的仿真

仿真可以说是 FPGA 项目设计过程中的一步重要操作。通过仿真，能够对前面的电路设计进行必要的测试，以便验证是否达到了预期的设计目的。Protel DXP 2004 SP2 为用户提供了强大的仿真工具，帮助用户进一步编辑、优化自己的设计方案。

1. 仿真的初始化设置

为了确保电路仿真结果的正确性，在仿真之前，我们还应该对某些选项进行必要的设置和检查。

1 打开 VHDL 测试文件“TestBCD.VHDTST”。

2 执行菜单命令：【工具】→【FPGA 优先选择项】，在系统弹出的优先设定对话框中打开【Simulation Debugger】（仿真调试）标签页，如图 14-36 所示。

在该标签页中，可以进行调试、仿真、波形选项区域的设置。其中，在仿真选项区域中，选中了【仿真时保存所有改变项目文件】复选框，用于仿真结束以后保存所有的改变了的项目文件；默认时间单位设置为“ns”。

为了在波形显示窗口中自动地显示各种信号波形，应选中波形选项区域中的【显示波形】和【增加顶级信号到波形】复选框。

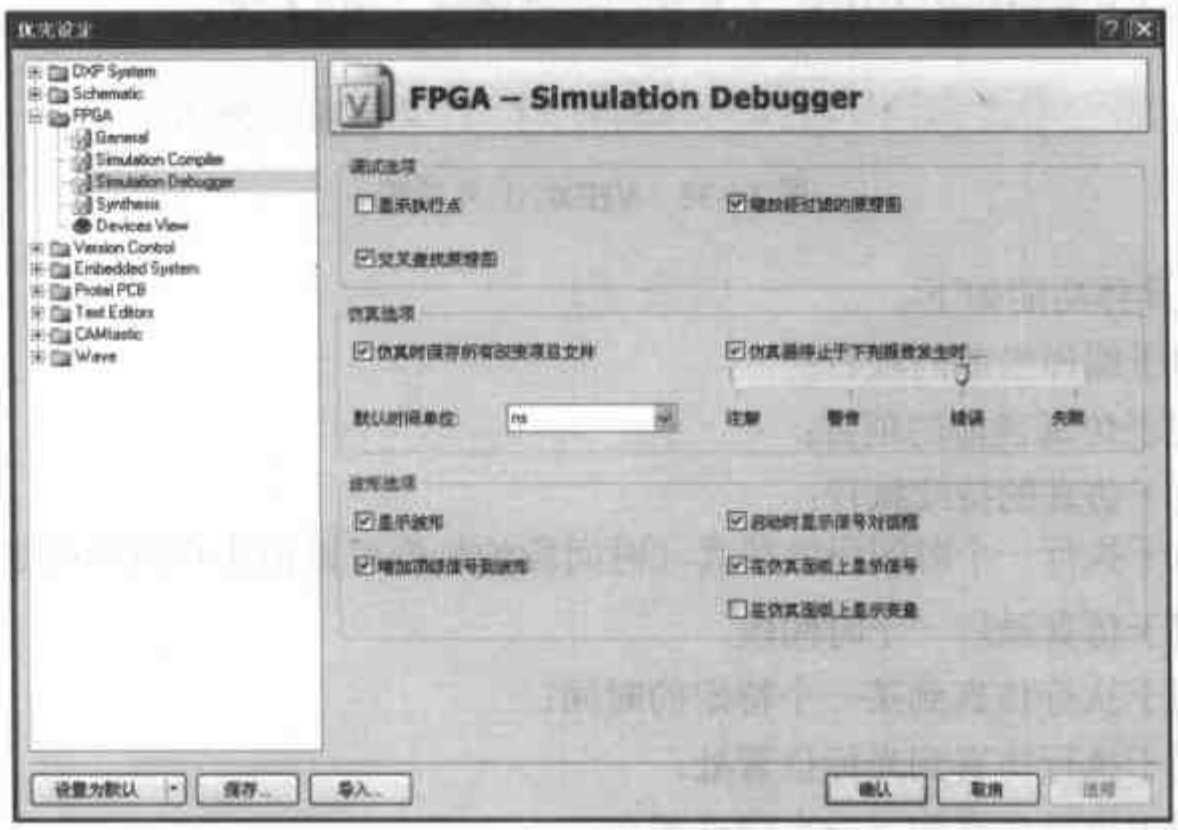


图 14-36　【Simulation Debugger】标签页设置

其他设置采用系统的默认值即可。

2. 项目仿真

在完成了相关的设置以后，下面就可以进行仿真了。

1 打开项目中的 VHDL 测试文件“TestBCD.VHDTST”或者 VHDL 文件“BCD.VHD”。

2 执行菜单命令：【仿真器】→【仿真】，或者单击 按钮，系统进入仿真状态，自动在当前项目的“Generated”文件夹下添加了一个波形文件“BCD8.SO”，同时系统弹出如图 14-37 所示的编辑仿真信号对话框。

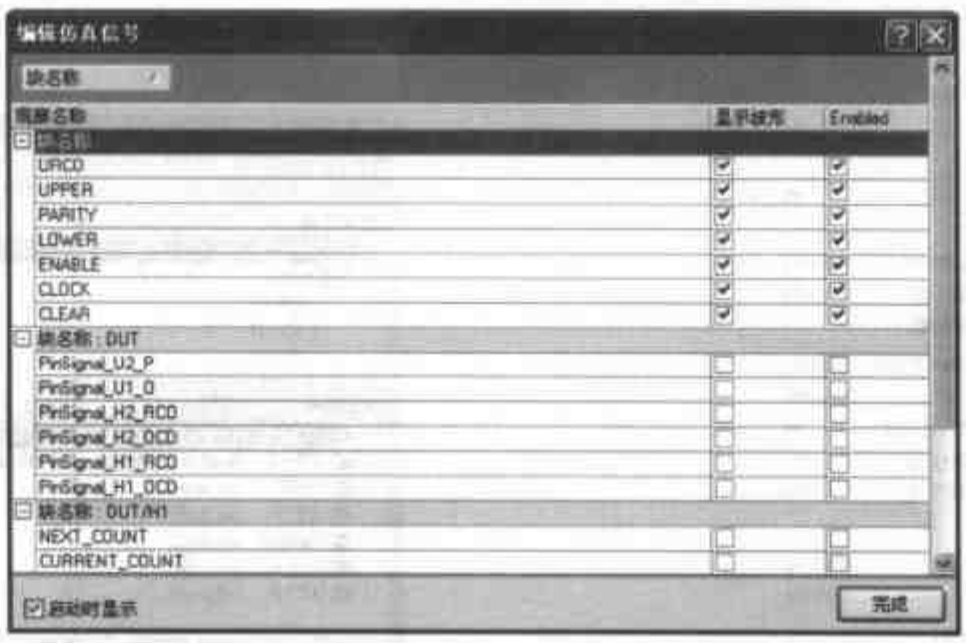


图 14-37　【编辑仿真信号】对话框

在该对话框中列出了整个项目中的 VHDL 语言所定义的信号，用户可以根据需要加以选择，以显示相应的波形。

此时，窗口上方相应的 VHDL 工具按钮也被激活（图 14-38）。



图 14-38　VHDL 工具按钮

各按钮的具体功能如下。

- : 用于编译当前的项目；
- : 用于仿真当前的项目；
- : 用于仿真的持续执行；
- : 用于执行一个时间段的仿真（时间段的长度可以由用户自行确定）；
- : 用于仿真最后一个时间段；
- : 用于执行仿真到某一个特定的时间；
- : 用于执行仿真到光标位置处；
- : 用于执行仿真到下一个调试断点；
- : 用于按照时间段单步执行仿真（时间段长度由 VHDL 源文件决定）；
- : 用于执行一个 Δt 时间的仿真（Δt 时间可以很小，同样在 VHDL 源文件中给出）；
- : 用于单步执行仿真，并且仿真进程或函数内的语句；
- : 用于单步执行仿真，但是不执行进程或函数内的语句；
- : 用于暂时停止仿真；
- : 用于对仿真重新设置；
- : 用于结束仿真。

各按钮的功能也可以通过执行相应的菜单命令或使用快捷键来完成。

3　单击菜单命令 仿真器 (S)，则弹出相应的级联菜单，各项命令均处于激活状态中，如图 14-39 所示。



图 14-39　仿真器级联菜单



图 14-40　仿真面板

菜单中的各项命令分别与上面的按钮功能相对应。

4　在编辑仿真信号对话框中选择了要显示波形的信号后，单击右下方的 完成 按钮，此时仿真面板被打开，如图 14-40 所示。

在仿真面板的最上面一栏中显示了当前尚未进行仿真（仿真时间为 0.00），在最下面一栏中则显示了此时 VHDL 仿真测试文件中的信号值，都为'U'，表示“Undefined”（未定义）。

5　执行菜单命令：【仿真器】→【执行】或【按时间执行】，或者单击 ▶ 按钮，则系统弹出如图 14-41 所示的仿真时间段设置对话框。

在这里，我们设置仿真时间为“1ms”，单击 确认 按钮后，系统开始仿真，仿真过程中，仿真时间的进程显示在仿真面板的最上面一栏中。

6　仿真结束后，仿真面板如图 14-42 所示，显示出了各信号的具体值。



图 14-41　仿真时间设置



图 14-42　运行仿真后的仿真面板

7　在仿真波形文件“BCD8.SO”中也显示了电路仿真的结果，即整个仿真时间内的信号波形，如图 14-43 所示。

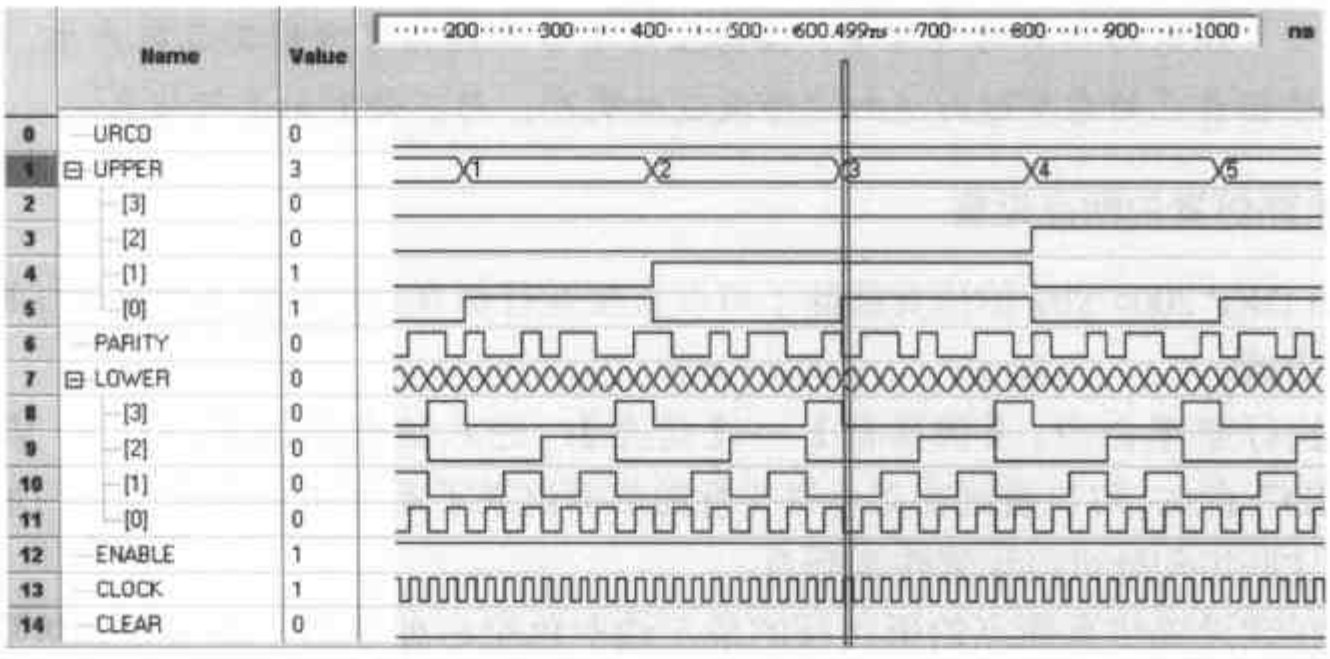


图 14-43　仿真波形显示



图 14-44　环境菜单

在“Name”栏中，按照系统默认的顺序，列出了用户所要查看的信号名称。为了便于观察比较，我们也可以在窗口中重新安排信号的排列顺序，选中要移动的信号，单击鼠标左键，就可以进行拖动了。另外，单击 、 按钮，或者按 PageUp、PageDown 键可以放大或缩小波形；而移动紫色的光标线，则可以查看某一时刻的任一信号值。

8　在仿真面板中选中某一局部信号，单击鼠标右键后，则系统会弹出如图 14-44 所示的环境菜单。

执行命令【插入波形查看】，可以把在编辑仿真信号对话框中没有选择的信号波形插入到当前的仿真波形文件中，以便于查看；而执行命令【删除波形查看】，则可以删除仿真波形文件中的相应信号波形。或者，直接把选中要显示的信号拖入到波形窗口中，即可显示其波形。

9　单击窗口右下方的 VHDL 标签，打开 VHDL 观察窗口。在仿真面板中选中某一信号或变量，单击鼠标右键，执行【追加观察】命令，可以将该信号或变量放入观察窗口中；或者选中某一信号或变量，直接拖动到观察窗口中即可，如图 14-45 所示。



图 14-45　加入观察信号

这样，用户可以在仿真过程中，观察该信号值或变量值的变化过程。

10　选中观察窗口中的某一信号或变量，单击鼠标右键，执行【删除观察】命令，可以将该信号或变量从当前窗口中删除。



在电路仿真的过程中，实际上所有节点的信号波形都已经产生，用户可以根据自己的需要随时追加波形或追加观察，而不必重新进行仿真。

3. 电路仿真的断点设置

Protel DXP 2004 SP2 的仿真器除了可以直接运行仿真外，还为用户提供了断点设置的电路仿真方式。

1　执行菜单命令：【仿真器】→【仿真】，进入仿真状态后，打开 VHDL 文件“BCD.VHD”，此时，可以看到在某些语句行的前面出现了蓝色的小圆点（如图 14-46 所示），意味着在这些语句处可以设置仿真断点。

2　在欲设置仿真断点的语句行的最左边灰色空白处单击，即可完成仿真断点的设置。

```
BCD.VHD  BCD8.SO*

-- BCD.VHD
-- Binary Coded Decimal Counter (0-9) with BCO

library IEEE;
use IEEE.STD_LOGIC_1164.all;
use ieee.std_logic_unsigned.all;


--------------------BCD-----------------------------------------
entity BCD is
  port(CLEAR,CLOCK,ENABLE: in  std_logic;
       RCO:                out std_logic;
       OCD:                out std_logic_vector(3 downto 0));
end;

architecture RTL of BCD is
  signal CURRENT_COUNT,NEXT_COUNT: std_logic_vector(3 downto 0);
begin

  REGISTER_BLOCK: process (CLEAR,CLOCK,NEXT_COUNT)
  begin
    if (CLEAR='1') then
      CURRENT_COUNT<="0";
    elsif (CLOCK='1' and CLOCK'event) then
      CURRENT_COUNT<=NEXT_COUNT;
    end if;
  end process;
```

图 14-46　可以设置仿真断点的部分语句

设置了仿真断点的行变成了红色，并在行的最左边灰色空白处出现了一个红色的小圈，如图 14-47 所示。

```
BCD.VHD  BCD8.SO*

-- BCD.VHD
-- Binary Coded Decimal Counter (0-9) with BCO

library IEEE;
use IEEE.STD_LOGIC_1164.all;
use ieee.std_logic_unsigned.all;


--------------------BCD-----------------------------------------
entity BCD is
  port(CLEAR,CLOCK,ENABLE: in  std_logic;
       RCO:                out std_logic;
       OCD:                out std_logic_vector(3 downto 0));
end;

architecture RTL of BCD is
  signal CURRENT_COUNT,NEXT_COUNT: std_logic_vector(3 downto 0);
begin

  REGISTER_BLOCK: process (CLEAR,CLOCK,NEXT_COUNT)
  begin
    if (CLEAR='1') then
      CURRENT_COUNT<="0";
    elsif (CLOCK='1' and CLOCK'event) then
      CURRENT_COUNT<=NEXT_COUNT;
    end if;
  end process;
```

图 14-47　设置仿真断点

3　单击窗口右下方的 VHDL 标签，在弹出的选择菜单中单击【断点】，则系统弹出相应的断点面板，列出了当前项目中所有已经设置的仿真断点，供用户查看，如图 14-48 所示。

在该面板中，选中某一断点，单击鼠标右键，在弹出的环境菜单中执行【删除】命令，即可将 VHDL 文件中的相应仿真断点删除，如图 14-49 所示；或者，在文件中，直接单击左边的红色小圈，也可以将所设置的仿真断点删除。

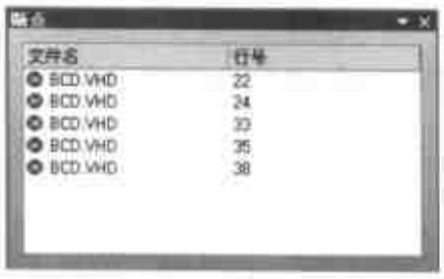


图 14-48　断点面板

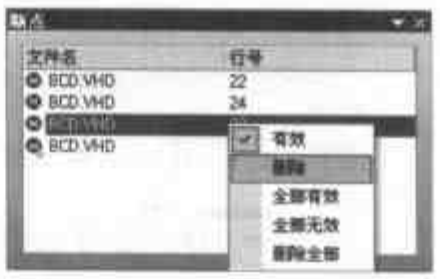
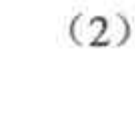


图 14-49　仿真断点的删除

4　执行菜单命令：【仿真器】→【执行】，在系统弹出的仿真时间设置对话框中设置时间值与时间单位，单击 确认 按钮后，系统开始仿真，并在设置了仿真断点的行处停止，用户可以观察此时的电路输出波形。

另外，Protel DXP 2004 SP2 还支持电路仿真的单步调试。在调试模式中，用户可以利用多种单步执行的命令，更好地完成 FPGA 项目的设计，由于该模式运行过程比较简单，在此不再赘述。



断点设置与单步调试是 2 种比较特殊的仿真运行方式，由于实际中，描述硬件电路的 VHDL 程序大多会采用并行语句进行编写，因此建议用户最好采用直接方式运行仿真。

14.8　本章小结

本章中简要介绍了 VHDL 语言的一些基础知识，包括语法格式、对象类型等，在此基础上，使用一个具体的实例，详细向用户讲述了在 Protel DXP 2004 SP2 中使用 VHDL 语言进行 FPGA 项目设计的方法和过程，对于该过程中所涉及到的环境、选项设置，以及编译、仿真等都进行了逐一明确的讲解。

在 Protel DXP 2004 SP2 系统中，由于 FPGA 的设计仿真完全是基于 VHDL 硬件描述语言进行的，因此要求用户首先应熟悉 VHDL 语言，能够使用该语言完成对硬件的准确描述，从而达到灵活运用、高效完成 FPGA 设计的目的。

14.9　思考与练习

1．思考题

（1）VHDL 的设计实体中主要包括几个组成部分？

（2）写出利用 VHDL 语言进行 FPGA 项目设计的主要流程。

（3）为什么必须进行 FPGA 项目的设计仿真？

2．练习题

（1）根据本章的内容，为系统自带的 FPGA 项目“BCD8.PrjFpg”绘制顶层电路原理图，并练习建立 VHDL 库文件与该原理图之间的关联。

（2）对该 FPGA 项目进行有关的设置并进行编译、仿真。

[General Information]
书名=精通Protel DXP 2004电路设计
作者=张睿，赵艳华，刘志刚编著
页数=550
SS号=11683667
出版日期=2006年8月

前言
目录
第1章　认识Protel DXP 2004 SP2
1.1　Protel DXP 2004 SP2的安装
1.1.1　Protel DXP 2004 SP2系统的要求
1.1.2　安装Protel DXP 2004 SP2
1.2　启动Protel DXP 2004 SP2
1.3　Protel DXP 2004 SP2的设计导航者
1.3.1　英文环境的设计导航者
1.3.2　启动Protel DXP 2004 SP2中文环境
1.3.3　Protel DXP 2004 SP2的集成开发环境
1.3.4　Protel DXP 2004 SP2原理图开发环境
1.3.5　Protel DXP 2004 SP2印制板电路开发环境
1.3.6　Protel DXP 2004 SP2仿真编辑环境
1.3.7　Protel DXP 2004 SP2 VHDL编辑环境
1.4　本章小结
1.5　思考与练习
第2章　Protel DXP 2004 SP2的管理界面
2.1　系统参数优先设定
2.1.1　【General】标签页设置
2.1.2　【View】标签页设置
2.1.3　【Transparency】标签页设置
2.1.4　【Navigation】标签页设置
2.1.5　【Backup】标签页设置
2.1.6　【Projects Panel】标签页设置
2.1.7　【File Types】标签页设置
2.1.8　【Scripting System】标签页设置
2.1.9　【Installed Libraries】标签页设置
2.2　Protel DXP 2004 SP2工作面板
2.2.1　工作面板的显示
2.2.2　【Files】面板操作
2.2.3　【Projects】面板操作
2.2.4　【Navigator】面板操作
2.3　Protel DXP 2004 SP2的文件管理
2.3.1　项目及项目文件
2.3.2　项目的打开与创建
2.3.3　创建设计文件
2.3.4　把设计文件加入项目
2.3.5　在项目中移去设计文件
2.3.6　工作区
2.3.7　把项目加入工作区
2.4　本章小结
2.5　思考与练习
第3章　电路原理图设计基础
3.1　电路原理图的设计知识
3.2　Protel原理图编辑环境
3.2.1　创建新原理图文件
3.2.2　原理图编辑环境
3.3　图纸设置
3.3.1　设置图纸大小
3.3.2　设置图纸方向、标题栏和颜色
3.3.3　网格设置
3.3.4　设置图纸设计信息
3.4　原理图工作环境设置
3.4.1　设置原理图的常规环境参数
3.4.2　设置图形编辑的环境参数
3.4.3　设置编译器的环境参数

3．4．4　原理图的自动聚焦设置
3．4．5　原理图的网格设置
3．4．6　原理图的连线切割设置
3．4．7　原理图默认单位设置
3．4．8　设置原理图中的图元默认值
3．4．9　设置Ｏｒｃａｄ的环境参数
3．5　画面管理
3．5．1　放大或缩小电路原理图
3．5．2　移动和刷新电路原理图
3．6　Ｐｒｏｔｅｌ　ＤＸＰ　２００４　ＳＰ２元件库
3．6．1　Ｐｒｏｔｅｌ　ＤＸＰ　２００４　ＳＰ２元件库形式
3．6．2　元件库面板
3．6．3　加载和卸载电路原理图元件库
3．7　元件的放置
3．7．1　利用菜单命令放置元件
3．7．2　使用元件库面板放置元件
3．7．3　编辑元件的属性
3．8　调整元件的位置
3．8．1　元件的选取和取消选取
3．8．2　元件的移动
3．8．3　元件的旋转
3．8．4　元件的排列与对齐
3．8．5　元件的复制与粘贴
3．9　绘制电路原理图
3．9．1　原理图连接工具
3．9．2　元件的电气连接
3．9．3　放置电气节点
3．9．4　设置网络标签
3．9．5　放置输入输出端口
3．9．6　放置电源和地端口
3．9．7　放置忽略ＥＲＣ检查符号
3．9．8　放置ＰＣＢ布局标志
3．１０　使用实用工具绘图
3．１０．１　实用工具
3．１０．２　绘制直线
3．１０．３　绘制椭圆弧或圆弧
3．１０．４　绘制矩形
3．１０．５　放置图形
3．１０．６　放置文本字符串
3．１０．７　放置文本框
3．１１　电路原理图设计实例
3．１２　本章小结
3．１３　思考与练习
第４章　层次原理图设计
４．１　面板操作与编辑
４．１．１　【Ｉｎｓｐｅｃｔｏｒ】面板操作
４．１．２　【Ｆｉｌｔｅｒ】面板操作
４．１．３　【Ｌｉｓｔ】面板操作
４．１．４　选择存储器的使用
４．１．５　其他编辑命令
４．２　层次电路原理图
４．２．１　层次电路原理图的基本概念
４．２．２　层次电路原理图的基本结构
４．３　层次电路原理图的设计
４．３．１　自上而下的层次电路设计
４．３．２　自下而上的层次电路设计
４．４　层次原理图之间的切换

4．5　层次设计表
4．6　层次原理图的连接
4．7　本章小结
4．8　思考与练习
第5章　原理图元件库管理
5．1　认识原理图库文件编辑器
5．1．1　启动原理图库文件编辑器
5．1．2　原理图库文件编辑环境
5．1．3　工具栏
5．1．4　原理图库文件面板
5．2　绘制自己的库元件
5．2．1　设置工作区参数
5．2．2　绘制库元件
5．3　库元件管理
5．3．1　库元件管理命令
5．3．2　绘制含有子部件的库元件
5．3．3　添加库元件别名
5．3．4　库元件的复制
5．4　库文件输出报表
5．5　原理图项目元件库
5．5．1　创建原理图项目元件库
5．5．2　更新原理图
5．6　本章小结
5．7　思考与练习
第6章　项目编译与原理图报表输出
6．1　项目编译
6．1．1　项目编译设置
6．1．2　执行项目编译
6．2　原理图报表的创建输出
6．2．1　网络表
6．2．2　元器件报表
6．2．3　元器件交叉参考报表
6．3　输出作业文件
6．4　本章小结
6．5　思考与练习
第7章　印制电路板的设计
7．1　印制电路板的基础
7．1．1　印制电路板的概念
7．1．2　印制电路板的层面
7．1．3　印制电路板的术语
7．1．4　印制电路板设计的基本原则
7．1．5　印制电路板的设计流程
7．2　启动Ｐｒｏｔｅｌ　ＤＸＰ　２００４　ＳＰ２印制电路板编辑环境
7．2．1　进入印制电路板编辑环境
7．2．2　环境参数设置
7．2．3　菜单简介
7．2．4　坐标系统
7．3　利用ＰＣＢ板向导创建一个ＰＣＢ文件
7．4　使用菜单命令创建ＰＣＢ文件
7．4．1　环境参数设置
7．4．2　设定图纸页面
7．4．3　图层堆栈管理器
7．4．4　设置工作层面颜色
7．4．5　设定ＰＣＢ边界
7．5　ＰＣＢ编辑管理器
7．5．1　画面移动
7．5．2　随时放大和缩小工作面

7．5．3　改变ＰＣＢ的当前层面
7．5．4　图元的翻转
7．6　放置工具栏介绍
7．6．1　放置铜膜导线
7．6．2　放置直线
7．6．3　放置焊盘
7．6．4　放置过孔
7．6．5　放置字符串
7．6．6　放置位置坐标
7．6．7　放置尺寸标注
7．6．8　放置元件封装
7．6．9　中心法绘制圆弧
7．6．10　边缘法绘制圆弧
7．6．11　绘制圆
7．6．12　放置矩形填充
7．6．13　放置铜区域（Ｃｏｐｐｅｒ　Ｒｅｇｉｏｎｓ）
7．6．14　放置覆铜
7．7　ＰＣＢ编辑器的编辑功能
7．7．1　选择和取消选择
7．7．2　复制、剪切、粘贴和删除
7．7．3　元器件的移动
7．7．4　排列图元
7．7．5　快速跳转
7．7．6　图元属性的全局编辑
7．8　创建一个ＰＣＢ项目
7．8．1　定义电路板的外观尺寸
7．8．2　图层管理
7．8．3　元器件封装的载入
7．8．4　引入网络表更新ＰＣＢ
7．9　设计规则设置
7．9．1　设计规则
7．9．2　规则作用域与规则优先级
7．9．3　电气规则（Ｅｌｅｃｔｒｉｃａｌ）
7．9．4　布线规则（Ｒｏｕｔｉｎｇ）
7．9．5　其他规则设置
7．9．6　规则向导
7．10　编辑及优化网络表
7．10．1　编辑网络
7．10．2　清理全部网络（Ｃｌｅａｎ）
7．10．3　清除全部网络（Ｃｌｅａｒ）
7．10．4　从ＰＣＢ设计输出网络表
7．10．5　根据连接的铜创建网络表
7．10．6　编辑Ｆｒｏｍ-Ｔｏ
7．11　电源层与内电层分割
7．11．1　添加电源层
7．11．2　设置电源层连接方式
7．11．3　内电层分割
7．12　元件布局
7．12．1　自动布局约束参数
7．12．2　元器件自动布局
7．12．3　锁定关键元器件的自动布局
7．12．4　手工调整元器件布局
7．12．5　３Ｄ效果图
7．12．6　网络密度分析
7．13　自动布线
7．13．1　为自动布线设置规则
7．13．2　选择自动布线策略

７．１３．３　进行自动布线
７．１３．４　局部自动布线与扇出
７．１４　手动布线
７．１４．１　开始手动布线
７．１４．２　取消布线和调整
７．１４．３　连线和元件的移动
７．１５　覆铜、补泪滴、包地与测试点
７．１５．１　建立覆铜
７．１５．２　补泪滴
７．１５．３　包地
７．１５．４　测试点
７．１６　距离测量
７．１７　综合实例——数字音频数／模转换模块设计
７．１８　本章小结
７．１９　思考与练习
第８章　印制电路板元件库管理
８．１　ＰＣＢ元件封装库基础
８．１．１　元件的封装
８．１．２　选择元器件封装
８．２　ＰＣＢ库编辑器
８．２．１　进入ＰＣＢ库编辑环境
８．２．２　ＰＣＢ库编辑器环境设置
８．３　制作元件封装
８．３．１　手工绘制元件封装
８．３．２　使用ＰＣＢ库元件向导制作元件封装
８．４　创建项目ＰＣＢ元件封装库
８．５　创建集成元器件库
８．６　综合实例——项目元件库的创建
８．７　本章小结
８．８　思考与练习
第９章　印刷电路板的输出
９．１　设计规则检查
９．１．１　在线ＤＲＣ和批处理ＤＲＣ
９．１．２　批处理ＤＲＣ与错误定位
９．２　重标注元件与更新原理图
９．２．１　重标注元件
９．２．２　更新原理图
９．２．３　原理图和ＰＣＢ交叉探测
９．３　生成报告
９．３．１　ＰＣＢ图的网络表文件
９．３．２　ＰＣＢ板信息报表
９．３．３　元器件报表
９．３．４　简单元器件报表
９．３．５　网络表状态报表
９．４　ＰＣＢ文件输出
９．４．１　打印ＰＣＢ文件
９．４．２　打印报表文件
９．４．３　生成Ｇｅｒｂｅｒ文件
９．５　综合实例——ＤＲＣ检查和违规项修改
９．６　本章小结
９．７　思考与练习
第１０章　ＤＳＰ系梳综合电路设计实例
１０．１　ＤＳＰ系统
１０．２　构建ＤＳＰ语音数据采集系统
１０．２．１　ＤＳＰ语音采集系统介绍
１０．２．２　ＤＳＰ语音采集系统的组成
１０．２．３　系统组成框图

10.3 创建系统所需库文件
10.4 绘制DSP采集系统原理图
10.4.1 绘制系统的子原理图
10.4.2 绘制系统的项层原理图
10.5 设计DSP系统PCB印制板图
10.6 输出Gerber文件
10.7 本章小结
10.8 思考与练习
第11章 电路仿真
11.1 电路仿真的基本概念
11.2 电路仿真的基本步骤
11.3 设置仿真元器件的参数
11.3.1 常用仿真元器件的参数设置
11.3.2 特殊仿真元器件的参数设置
11.4 放置电源及仿真激励源
11.5 设置仿真方式
11.5.1 通用参数的设置
11.5.2 仿真方式的具体参数设置
11.5.3 工作点分析（Operating Point Analysis）
11.5.4 瞬态特性分析与傅里叶分析（Transient/Fourier Analysis）
11.5.5 直流传输特性分析（DC Sweep Analysis）
11.5.6 交流小信号分析（AC Small Signal Analysis）
11.5.7 噪声分析（Noise Analysis）
11.5.8 零-极点分析（Pole-Zero Analysis）
11.5.9 传递函数分析（Transfer Function Analysis）
11.5.10 温度扫描（Temperature Sweep）
11.5.11 参数扫描（Parameter Sweep）
11.5.12 蒙特卡罗分析（Monte Carlo Analysis）
11.6 综合实例——二阶有源带阻滤波器的功能仿真
11.7 仿真波形的管理
11.8 本章小结
11.9 思考与练习
第12章 信号完整性分析
12.1 信号完整性分析的基本概念
12.2 设置信号完整性分析规则
12.2.1 激励信号（Signal Stimulus）
12.2.2 信号过冲的下降边沿（Overshoot-Falling Edge）
12.2.3 信号过冲的上升边沿（Overshoot-Rising Edge）
12.2.4 信号下冲的下降边沿（Undershoot-Falling Edge）
12.2.5 信号下冲的上升边沿（Undershoot-Rising Edge）
12.2.6 阻抗约束（Impedance）
12.2.7 信号高电平（Signal Top Value）
12.2.8 信号基值（Signal Base Value）
12.2.9 飞升时间的上升边沿（Flight Time-Rising Edge）
12.2.10 飞升时间的下降边沿（Flight Time-Falling Edge）
12.2.11 上升边沿斜率（Slope-Rising Edge）
12.2.12 下降边沿斜率（Slope-Falling Edge）
12.2.13 电源网络（Supply Nets）
12.3 设定元件的信号完整性模型
12.4 信号完整性分析器
12.4.1 启动信号完整性分析器
12.4.2 信号完整性分析器设置
12.5 综合实例——反射分析
12.6 本章小结
12.7 思考与练习
第13章 FPGA设计系统

13.1 可编程逻辑器件概述
13.1.1 可编程逻辑器件的发展历程
13.1.2 FPGA的结构特点
13.1.3 FPGA的电路设计流程
13.2 FPGA设计环境
13.2.1 创建FPGA项目
13.2.2 FPGA项目的属性设置
13.3 与第三方开发软件的接口
13.3.1 Protel DXP 2004 SP2与Altera的接口
13.3.2 Protel DXP 2004 SP2与Xilinx的接口
13.4 原理图方式FPGA设计实例
13.4.1 创建FPGA设计项目及文件
13.4.2 绘制电路原理图
13.4.3 默认FPGA芯片的选择
13.4.4 设计配置
13.4.5 生成EDIF文件
13.4.6 反向标注FPGA项目
13.5 本章小结
13.6 思考与练习
第14章 VHDL语言设计
14.1 VHDL语言特点
14.2 VHDL语言基础
14.2.1 实体（Entity）
14.2.2 结构体（Architecture）
14.2.3 库（Library）和程序包（Package）
14.2.4 配置（Configuration）
14.3 VHDL语言的语法格式
14.3.1 实体声明（Entity Declaration）
14.3.2 结构体声明与描述（Architecture Declaration and Description）
14.3.3 程序包（Package）
14.3.4 配置（Configuration）
14.3.5 库（Library）
14.4 VHDL的对象、数据类型和操作运算
14.4.1 对象声明（Objects Declaration）
14.4.2 数据类型（Data Types）
14.4.3 数据类型转换
14.4.4 VHDL中的运算操作符（Operator）
14.4.5 VHDL中的描述语句
14.5 VHDL设计开发步骤
14.6 设计实例
14.7 利用VHDL语言进行FPGA设计
14.7.1 创建FPGA项目
14.7.2 创建VHDL设计文件
14.7.3 创建电路原理图文件
14.7.4 顶层电路原理图的设计
14.7.5 建立VHDL测试文件
14.7.6 建立VHDL行为描述文件
14.7.7 FPGA项目的设置
14.7.8 FPGA项目的编译
14.7.9 FPGA项目的仿真
14.8 本章小结
14.9 思考与练习
实例目录
【例3-1】绘制一个单片机最小应用系统的组成原理图
【例4-1】查找元件并改变封装形式
【例4-2】利用【Filter】面板进行过滤查找

【例４－３】查找ＰＣＢ封装并修改
【例４－４】【增加元件号码】命令的使用
【例４－５】自上而下的层次电路设计
【例４－６】自下而上的层次电路设计
【例４－７】层次原理图的切换
【例４－８】层次设计表的使用
【例５－１】绘制ＵＳＢ微控制器芯片Ｃ８０５１Ｆ３２０
【例５－２】绘制双运算放大器ＬＦ３５３
【例５－３】添加库元件别名
【例５－４】复制库元件
【例５－５】生成元件报表
【例５－６】生成元件规则检查报表
【例５－７】生成元件库报表
【例５－８】创建原理图项目元件库
【例５－９】使用原理图项目元件库更新原理图
【例６－１】编译项目“ＵＳＢ采集系统．ＰＲＪＰＣＢ”
【例６－２】项目网络表的创建
【例６－３】创建基于单个原理图文件的网络表
【例６－４】元器件报表的创建
【例６－５】创建元器件交叉参考报表
【例６－６】原理图报表的批量输出
【例７－１】用ＰＣＢ板向导来创建ＰＣＢ文件
【例７－２】从模板中复制图纸页面到当前ＰＣＢ文件中
【例７－３】将某ＤＩＰ２８元件Ｕ１２的所有焊盘孔径由３２ｍｉｌ改为３０ｍｉｌ
【例７－４】建立新的导线宽度规则
【例７－５】设定ＣＨ４５１的ＰＣＢ放置规则
【例７－６】ＣＨ４５１的ＰＣＢ自动布局
【例７－７】锁定关键元件的自动布局
【例７－８】ＣＨ４５１的ＰＣＢ手工布局调整
【例７－９】ＣＨ４５１　ＰＣＢ的网络密度分析
【例７－１０】为ＣＨ４５１的ＰＣＢ板覆铜
【例８－１】ＰＣＢ库文件编辑环境设置
【例８－２】自制ＬＱＦＰ３２元件封装
【例８－３】元件封装的复制
【例８－４】用元件封装向导制作一个６４脚ＴＱＦＰ封装
【例８－５】创建集成库文件
【例９－１】在ＰＣＢ设计的不同阶段运行批处理ＤＲＣ
【例９－２】将Ｍｙ　ＰＣＢ１．ＰＣＢＤＯＣ中的改动更新到原理图ＣＨ４５１．ＳＣＨＤＯＣ中
【例９－３】使用交叉检索功能，查找当前ＰＣＢ文件中的警告信息在原理图中对应的位置
【例９－４】从ＰＣＢ文件ＭｙＰＣＢ１．ＰＣＢＤＯＣ中生成网络表
【例１１－１】电容元件仿真参数的设置
【例１１－２】仿真数学函数的放置及参数设置
【例１１－３】放置仿真激励源
【例１１－４】仿真方式的设置及仿真的运行
【例１１－５】调整波形的显示范围
【例１１－６】绘制幅频特性波特图
【例１２－１】无源元件的ＳＩ模型设定
【例１２－２】新建一个引脚模型
【例１２－３】公差值的设定
【例１４－１】一个简单的ＶＨＤＬ设计实体——可配置单步减法器
【例１４－２】８位二输入的比较器的实体声明
【例１４－３】比较器的结构体描述
【例１４－４】数据类型转换程序包
【例１４－５】简单信号赋值语句应用：描述与非门电路
【例１４－６】条件赋值表达式应用：描述多路选择器电路
【例１４－７】选择赋值表达式应用：描述多路选择器电路
【例１４－８】用生成语句描述由８个１位的ＡＬＵ构成的８位ＡＬＵ模块

【例１４－９】用半加器和全加器构成一个２位加法器
【例１４－１０】用Ｉｆ－ｔｈｅｎ－ｅｌｓｅ语句描述四选一的多路选择器
【例１４－１１】用Ｃａｓｅ语句描述四选一的多路选择器
【例１４－１２】ＬＯＯＰ语句应用
【例１４－１３】２／４／８／１６／３２／６４分频器