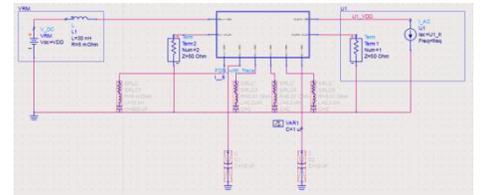
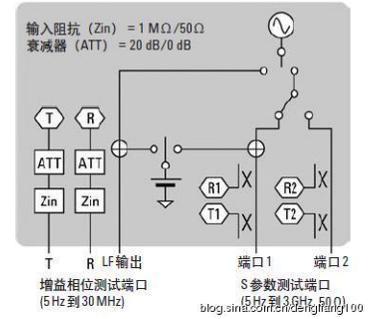
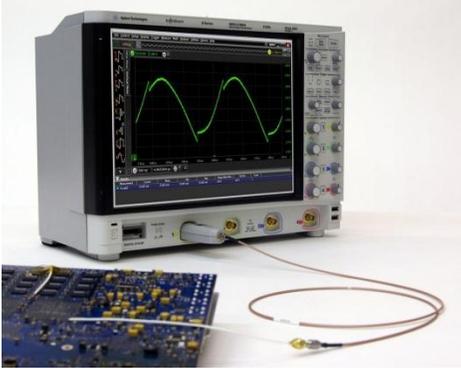


电源完整性测试白皮书



- 第一章 电源完整性时域分析之示波器
- 第二章 电源完整性时域分析之专用测试探头
- 第三章 电源完整性频域分析之网络分析仪
- 第四章 电源完整性仿真域之仿真软件
- 第五章 电源完整性激励域测试之码型发生器
- 第六章 电源完整性测试之直流瞬态电压及纹波噪声模拟

简介

高速数字电路电源完整性精确测量一直是个难题，以前大部分研发单位和公司并不进行这些电源完整性参数的测量。但是，随着数字信号速率的不断提升，特别是提升到 10Gbps 以上数量级后，电源完整性的测量成为关键测试项目之一，另外芯片和 CPU 的供电电平也越来越小，使得它对电平的变化更加敏感。因而，近来不断地遇到客户咨询电源完整性的测试方案，所以是德科技(原安捷伦科技电子测试业务部)的技术工程师们把电源完整性测试系统的技术背景和方案配置和关键性能指标整理如下。更详细的内容，可访问他们的博客、微信以及出版的书籍。目前是德科技(原安捷伦科技电子测试业务部)的工程师共出了四本数字测试方面的书籍(上海交通大学出版社：《数字示波器原理和应用》，《信号完整性测量技术》；清华大学出版社《高速数字接口原理与测试指南》；中国工信出版集团《ADS 高速电路信号完整性应用实例》)。

1. 源完整性测试系统配置：

- 示波器部分
 - DSOS254A 2.5GHz 带宽 10 比特示波器
 - N7020A 2GHz 1:1 电源完整性探头 (2 根)
 - N2870A 35MHz 1:1 无源探头 (2 根)
 - 建议但不必须：N2820A 极小信号测试差分电压和电流探头(500nA 或 3uV)
 - 建议但不必须：N8833B-1FP 串扰分析软件
- 网络分析仪部分
 - E5061B(Opt 005, 3L5) 网络分析仪
 - 1250-1250(x2),15442A
 - 85033E
 - 11667L
 - 8120-1840(x4)
 - 16201A(Opt 001),16195B
 - 16092A,16192A(16192A/B/C/D,16197A 根据需要选择),16047E
- 直流源激励部分
 - N7900 系列高级电源
 - N6705B 直流电源分析仪 + N6762A DPS 模块 + N6781A SMU 模块
- 高速数字信号的电源完整性激励部分
 - 81160A 脉冲码型任意波发生器
- 仿真部分
 - W2200 ADS 核心环境, W2302 瞬态卷积仿真软件模块, W2321 版图编辑软件模块
 - W2324 大规模版图预处理器元件, W2341 Momentum G2 电路板电磁场分析及高级建模器软件模块

电源完整性测试白皮书

○ W2342 FEM 频域有限元电磁场仿真软件模块, W2401 EMPro 核心环境

2. 电源完整性测试系统关键性能指标:

- 纹波测试能力: $\leq 3\text{mV}$ (P-P), 具体取决于具体的被测对象, 也有场合是 20mV 左右。
- 阻抗测试能力: $1\ \text{毫欧} \sim 50\text{K}\ \text{欧姆}$
- 频率范围: $5\text{Hz} \sim 3\text{GHz}$
- 基本测试精度: $\pm 2\%$
- SMD 器件测试能力: 频率 $\text{DC} \sim 3\text{GHz}$
- 引脚器件测试能力: 频率 $\text{DC} \sim 110\text{MHz}$
- 直流偏置范围: $0 \sim \pm 40\text{V}$

3. 电源完整性测试系统实现的测试功能:

- 电源纹波/噪声/串扰测量, 干扰源定位
- 直流-直流转换器环路增益(幅度和相位)测量
- PDN(电源分配网络)毫欧姆级阻抗测量
- 滤波电容/旁路电容/磁珠等用于电源分配网络的器件的阻抗和参数测量
- 激励响应测试
- 仿真

电源完整性测量对象和测量内容

PI(Power Integrity), 即电源完整性, 以前隶属于信号完整性分析专题, 但是因为PI足够复杂和关键, 现在已经将其单独拿出来作为一个专题去研究。快速而准确的仿真电源完整性至今仍然是一个有待突破的难题(是德科技的ADS高级仿真软件有专门支持电源完整性的方案)。

对于高速数字电路和系统, 电源完整性(PI)的研究对象是电源分配网络PDN(Power Distribution Network)。以笔记本电脑为例, AC到DC电源适配器供给计算机主板的是一个约16V的直流电源, 主板上的电源分配网络要把这个16V直流电源变成各种电压的直流电源(如: $\pm 5\text{V}$, $+1.5\text{V}$, $+1.8\text{V}$, $+1.2\text{V}$ 等), 给CPU供电, 给各个芯片供电。CPU和IC用电量很大, 而且是动态耗电的, 瞬时电流可能很大, 大到几十甚至100多安培, 也可能很小, 小到低于1mA, 但无论电流如何变

电源完整性测试白皮书

化，电压必须平稳（即纹波和噪声必须较小），以保持 CPU 和 IC 的正常工作，这都对 PDN 提出了苛刻的要求。我们常见的电脑蓝屏现象，往往和电源完整性密切相关，传统的方案有很多局限性，我们希望随着 Keysight 的优异方案的普及，电脑蓝屏和其它电源完整性现象逐渐减少。

第一章 电源完整性时域分析之示波器

电源纹波和噪声测量

今天的电子电路（比如手机、服务器等领域）的切换速度、信号摆率比以前更高，同时芯片的封装和信号摆幅却越来越小，对噪声更加敏感。因此，今天的电路设计者们比以前会更关心电源噪声的影响。实时示波器是用来进行电源噪声测量的常用工具，但是如果使用方法和工具不对可能会带来完全错误的测量结果。

工程师选择示波器做电源噪声测量的一个原因是电源噪声带宽很宽，但是不能忽略的是，实时宽带数字示波器及其探头都有其固有的噪声。如果要测量的噪声与“示波器和探头”的噪声在相同数量级，那么要进行精确测量将是非常困难的一件事情。

示波器的主要噪声来源于 2 个方面：示波器本身的噪声和探头的噪声。

所有的实时示波器都使用衰减器和放大器来调整垂直量程，在不同的量程设置下，其对应的放大比或衰减比是不同的，示波器的本底噪声也是不同的。以 Infiniium S 系列示波器的 2.5GHz 型号 DSOS254A 为例，在满带宽，2mV/div 设置下，其本底噪声是 120uVrms，在 10mV/div 设置下，其本底噪声就变为 172uVrms，表 1 是 S 系列示波器在不同量程设置下的本底噪声。从该表 1 我们可以得出一个结论，**测量噪声时应尽可能使用示波器最灵敏，也就是最小，的量程档。**但是示波器在最灵敏档下通常不具有足够的偏置范围可以把被测直流电压拉到示波器屏幕中心范围进行测试，表 2 是常见示波器支持的偏置范围，从表 2 我们可以得出第二个结论，**没有一台示波器支持的偏置范围可以覆盖常见的直流电源被测对象**，因此通常需要利用 N7020A 这样的电源完整性专用探头将直流偏置范围提升到 +/-24V，否则，你要么使用 AC 耦合把直流电平滤掉只测量 AC 成分，要么使用隔直电容来完成测试，但所有示波器仅在 1M 欧姆输入阻抗情况下支持 AC 耦合，在此条件下，示波器带宽会降到 500MHz，示波器自身的本底噪声会变大；使用隔直电容的缺点是将直流成分去掉的同时，也会把极低频信号滤除，电源信号本身就是低频的，所以有机会把诸如电压缓慢跌落等现象掩盖了。表 1-1: Infiniium S

电源完整性测试白皮书

系列示波器在不同量程设置下的本底噪声，适用于电源完整性测试的设置最多只有 4 个，在图中以绿色标示。大部分情况下，应该使用每格 1mV~10mV 的设置。

量程设置	DSOS054A	DSOS104A	DSO204A	DSOS254A	DSOS404A	DSOS604A	DSO804A
每格 1mV	74uVrms	90uVrms	120uVrms	130uVrms	153uVrms	195uVrms	260uVrms
每格 2mV	74uVrms	90uVrms	120uVrms	130uVrms	153uVrms	195uVrms	260uVrms
每格 5mV	77uVrms	94uVrms	129uVrms	135uVrms	173uVrms	205uVrms	320uVrms
每格 10mV	87uVrms	110uVrms	163uVrms	172uVrms	220uVrms	256uVrms	390uVrms
每格 20mV	125uVrms	163uVrms	233uVrms	254uVrms	650uVrms	446uVrms	620uVrms
每格 50mV	372uVrms	456uVrms	610mVrms	650uVrms	1.3mVrms	1.3mVrms	1.4mVrms
每格 100mV	0.78mVrms	0.96uVrms	1.2mVrms	1.3mVrms	2.8mVrms	2.3mVrms	3.1mVrms
每格 200mV	1.6mVrms	2.0mVrms	2.6mVrms	2.8mVrms	6mVrms	4.9mVrms	6.4mVrms
每格 500mV	3.5mVrms	4.2mVrms	5.5mVrms	6mVrms	10.1mVrms	10.0mVrms	13.3mVrms
每格 1V	5.1mVrms	6.8mVrms	9.2mVrms	10.1mVrms	12.5mVrms	17.6mVrms	24.1mVrms

表 1-1: 对于电源纹波测试，建议使用最灵敏的垂直刻度，尽可能使用示波器的小量程，否则，示波器自身的本底噪声会带来较大的测量误差，该表给出 Infiniium S 系列示波器在不同量程设置下的本底噪声，因其内部采用 10-bit 40GSa/s ADC，其指标远高于其它示波器。

10 bits 的示波器，Infiniium S 系列示波器，已经上市，其噪声相对小的多，而且硬件支持 2mV/div 的灵敏度，所以，放弃 8 比特，采用 10 bits 示波器，是最好的选择。

市面上也有 12 bits 的示波器，但由于其内部 ADC 是商用产品，在和示波器自身硬件配合之后，其实际有效位比 Infiniium S 系列要低 1 bit 左右，本底噪声也高，另外也不支持下一章介绍的电源完整性专用高阻探头。

第二章 电源完整性时域分析之专用测试探头

基于同样的原因，在电源测量中也应该尽量使用 1:1 的探头而不是示波器标配的 10:1 的探头，使用 10:1 的探头，示波器的最小量程会被放大十倍，示波器的噪声也会被放大。目前 N7020A 2GHz 1:1 单端有源探头，N2820A 500KHz~3MHz 带宽，衰减比为 1:330，最小可测信号电压为 3uV，电流为 500nA，N2870A 1:1 35MHz 无源探头是最常被工程师认可的探头。其中 N7020A 是最适合电源完整性测试的探头，可测量毫伏以及亚毫伏级的信号，N2870A 是最便宜的探头，可测量 10mV 或以上的信

电源完整性测试白皮书

号，N2820A 是最精密的探头，即可用作差分探头，也可用作电流探头，电压测量范围为 $3\mu\text{V}\sim 1.2\text{V}$ ，电流测量范围为 $500\text{nA}\sim 5\text{A}$ ，但带宽仅为 $500\text{kHz}\sim 3\text{MHz}$ 。

探头带来的噪声是在衰减器前面耦合进来的，在某些不正确的使用方法下，探头可能会带来额外的噪声，一个典型的例子就是使用长地线。为了方便测试，示波器的无源探头通常会使用 15cm 左右的鳄鱼夹形式的长地线，这对于电源纹波的测试是不适用的，特别是板上存在开关电源的场合。由于开关电源的切换会在空间产生大量的电磁辐射，而示波器探头的长地线又恰恰相当于一个天线，所以会从空间把大的电磁干扰引入测量电路。一个简单的验证方法就是把地线和探头前端接在一起，靠近被测电路（不直接接触）就可能在示波器上看到比较大的开关噪声。因此测量过程中应该使用尽可能短的地线。

现在很多被测件要求测量出峰峰值为几毫伏的纹波和噪声，比如有些 10Gbps 以上的 SerDes 要求 3mV 峰峰值的电源纹波和噪声。这时候最好用 N7020A 来进行测量，它的直流阻抗为 50K 欧姆，对于毫欧甚至更高阻抗级别的被测电源来说，负载影响很小，测试精度非常高。

最后要注意的一点是，通常电源测试都规定了某个频率范围内的纹波和噪声，比如 20MHz 以内的，但为了分析电源噪声来源，需要在更宽的频率范围内分析，一般示波器的带宽在满足分析要求的同时，还要支持灵活的带宽限制功能，这对于减小高频噪声会有比较好的效果。

小结一下，对于电源纹波噪声的测试，通常需要注意以下几点：

- 尽量不使用 8bits 示波器，而用 S 系列 10 比特示波器
- 尽量使用专用的电源测试探头 N7020A
- 尽量使用小衰减比的探头，如 N7020A, N2820A, N2870A;
- 尽量使用示波器最小量程(硬件实现的量程，不是软件放大)，以降低示波器本底噪声；
- 探头的接地线尽量短，构成的环路面积尽可能小
- 根据需要使用带宽限制功能，低通滤波器和高通滤波器，甚至带通滤波器。

第三章 电源完整性频域分析之网络分析仪

要测量 PDN 性能，首先需要用示波器测试 CPU 和 IC 管脚的电源纹波和噪声。但是要精确衡量 PDN 的性能，还需要测试 PDN 的输出阻抗（随频率变化的阻抗）和 PDN 的传输阻抗（也是随频率变化的阻抗），就像表征一个单端口网络或双端口网络一样去表征 PDN。由于现在的 PDN 大都是开关电源结构，还需要测量 PDN 或关键 DC 到 DC 转换器件的环路增益。

电源完整性测试白皮书

小结一下，电源完整性的测量对象是电源分配网络 PDN。主要测量内容包括四部分：

- 纹波和噪声的测量；
- 输出阻抗的测量；
- 环路增益的测量；
- 滤波器件（电容/磁珠等）性能参数的测量。

电源完整性测试挑战和方法：毫欧级电源分配网络 PDN 的输出阻抗和传输阻抗测量

电源完整性分析对象主要是电源分配网络 PDN (Power Distribution Network)。要衡量 PDN 性能，只用示波器测试 CPU 和 IC 管脚的电源纹波和噪声是不够的，而且出现问题后也没有办法定位问题。要精确衡量 PDN 的性能，还需要测试 PDN 的输出阻抗（随频率变化的阻抗）和 PDN 的传输阻抗（也是随频率变化的阻抗），就像表征一个单端口网络或双端口网络一样去表征 PDN。这就要用到网络分析仪工具。

用网络分析仪去测试 PDN，有两大挑战：

- 1、PDN 的输出阻抗和传输阻抗是毫欧级的，想准确测试，是一件比较困难的事情。
- 2、PDN 工作时是带直流电压的，即带偏置的，需要网络分析仪有偏置测量的功能。

用网络分析仪测试毫欧级的输出阻抗，不能简单的用一端口测试方法，因为阻抗太小，反射太大。这时比较好的方法是用双端口测试方法，如图 3-1 所示。测试时用 S21 代替 S11。

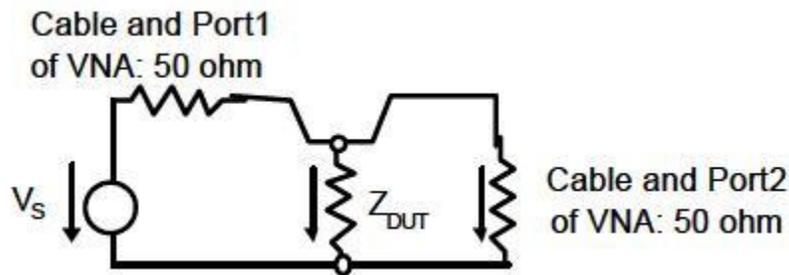


图 3-1. 用双端口方法测试 PDN 输出阻抗

假设探测测试电缆电感约为 0， $Z(DUT)$ 远小于 Z_o (VNA 端口阻抗)，PDN 输出阻抗的计算公式如下：

$$Z(DUT) = Z_{11} = S_{21} * 25 \text{ (ohm)}$$

电源完整性测试白皮书

用网络分析仪测试毫欧级的输出阻抗，也是用双端口测试方法，如图 3-2 所示。

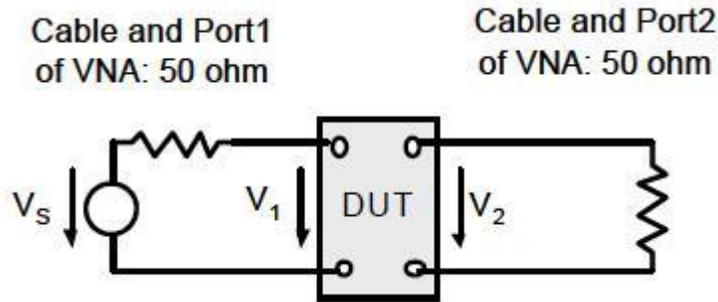


图 3-2. 用双端口方法测试 PDN 的传输阻抗

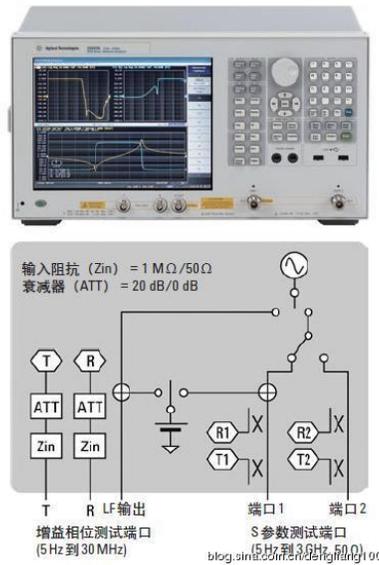
假设探测测试电缆电感约为 0， Z_{11} ， Z_{21} ， Z_{22} 远小于 Z_0 ，PDN 传输阻抗的计算公式如下：

$$Z_{21}=Z_{12}=S_{21} \times 25 \text{ (ohm)}$$

针对这种的特殊测量要求，安捷伦的矢量网络分析仪 E5061B 推出了一个特殊的选件 3L5 帮助测试 PDN。

1、功能全面的低频到中频网络分析仪

E5061B 低频 - 射频网络分析仪的选件 3L5 可以在从 5 Hz 至 3 GHz 的率范围内提供常用的网络测量和分析功能。功能全面的低频网络测量能力（包括内置的 1 MΩ 输入）都被完美地集成到这个高性能的射频网络分析仪之中。E5061B-3L5 是研发环境中进行器件和电路测量的理想仪表和工具，



选件 005 提供阻抗参数和等效电路分析。

电源完整性测试白皮书

图 3-3. E5061B-3L5 网络分析仪

2、S 参数测试端口

E5061B-3L5 在其完全能够测量的从 5 Hz 到 3 GHz 的频率范围都有非常高的动态范围，这可



以使您对各种几乎从直流到射频的器件进行测试。

图 3-4. 使用 S 参数测试端口 S21

3、增益相位测试端口

增益相位测试端口可以在从 5 Hz 到 30 MHz 的低频测量范围内直接把测试信号接入测量接收机。内置的 1 MΩ 输入使您能够使用测量探头轻松地对所测电路内的放大器和直流 - 直流转换器的控制环路的参数进行测量。接收机端口可以精确地测量放大器的 CMRR/PSRR 和 PDN 毫欧量级的输出阻抗，并且消除了测量中接地环路引入的测量误差。

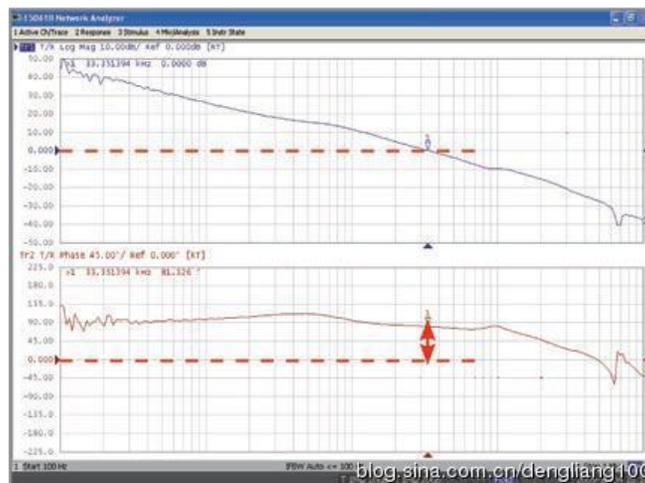


图 3-5. 直流到直流传输阻抗测量和环路增益测量

4、直流偏置源

E5061B-3L5 内置的直流偏置源可以从仪表内部把最高可达 ± 40 Vdc 的直流偏置电压叠加到从端口 1 或 LF OUT 端口上输出的交流信号上。此外，如果在仪表的 S 参数测试端口上对被测器件进行测量时，它还可以从 LF OUT 端口输出直流电压。

小结：E5061B-3L5 是专门针对测试 PDN 而设计的网络分析仪，满足测量 PDN 输出阻抗和传输阻抗的测量要求。

第四章 电源完整性仿真域之仿真软件

电源完整性的仿真

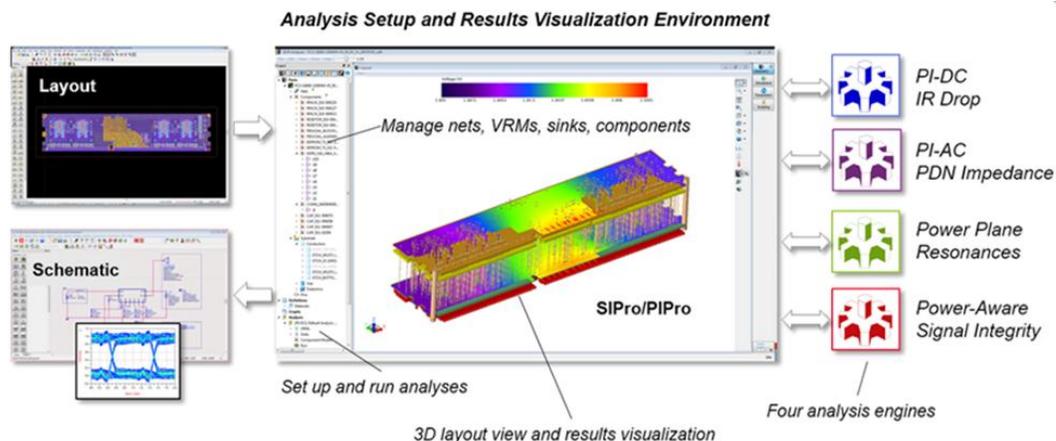
是德科技 EEsop 软件家族中的 ADS (Advanced Design System) 是一个完整的高速电路仿真设计平台，提供了完整的电源完整性设计解决方案。ADS 的版图设计环境集成了 SI/PIPro 仿真分析工具，通过对电源完整性进行仿真，可以完成以下工作：

- 直流电压降分析
- PDN 阻抗提取与去耦电容优化
- 电源平面谐振分析
- 与电源相关的信号完整性分析，如开关同步噪声 (SSN)

SI/PIPro 仿真分析工具包含以下功能：

- PI-DC，用于直流电压降分析
- PI-AC，用于 PDN 阻抗分析
- PPR (Power Plane Resonance Analysis)，用于电源平面谐振分析
- SIPro (Power-Aware Signal Integrity Analysis)，用于与电源相关的信号完整性分析。

下图 4-1 演示了 SI/PIPro 的软件界面仿真能力。



PI-DC 分析

由于过大的直流电压降，落在 IC 电源端的电压可能低于建议的最低电压。这可能导致 IC 的故障。过高的电流密度在过孔处会生成过多的热量，引起电路板裂开或烧化，导致故障。PI-DC 可以计算直流条件下的电压、电流、IR Drop (电压降)、电源供应网功率损耗密度等。它可以帮助你识别 IC 和连接器的管脚和连接过孔等在直流工作条件下流过的电流密度，显示芯片管脚电压，并给出设计裕量。

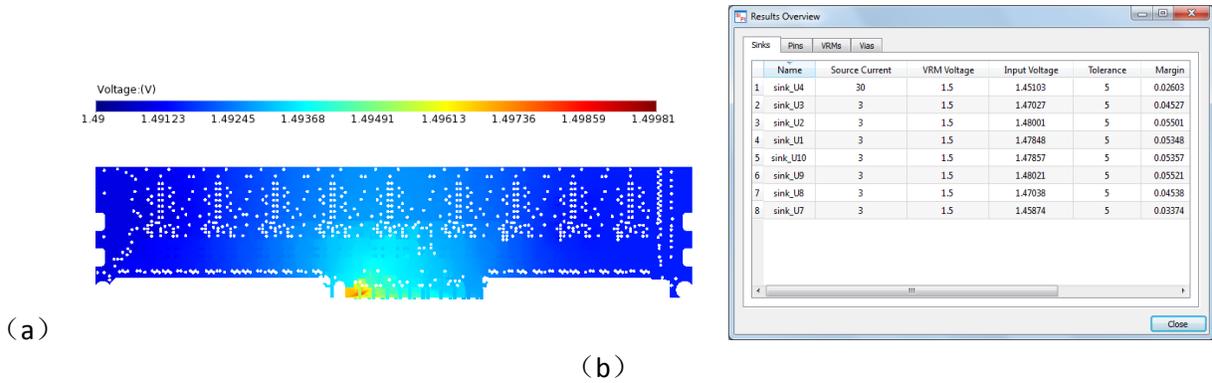


图 4-2 直流电压降分析结果

PI-AC 分析

PI-AC 分析用于提取 PDN 阻抗特性，并且可以显示电流密度，了解热点区域。提取的阻抗网络可以直接转化为 ADS 的原理图，与电压调节模块 (VRM) 模型和去耦电容进行优化。去耦电容优化的目的是达到目标阻抗的要求。目标阻抗可以通过以下公式计算：

$$Z_{\text{target impedance}} = \frac{\Delta V}{I}$$

其中， ΔV 表示最大允许的电源纹波， I 是最大瞬态电流波动，通常设置为芯片最大电流的一半。

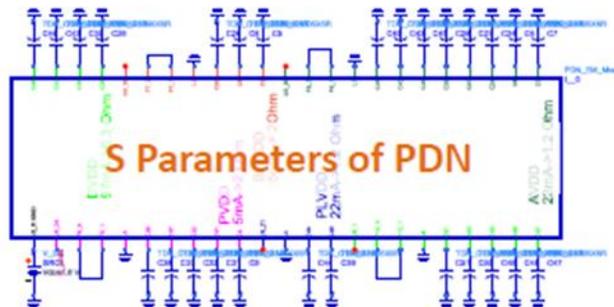


图 4-3 提取的 PDN 阻抗网络与 VRM 和去耦电容的联合仿真

电源完整性测试白皮书

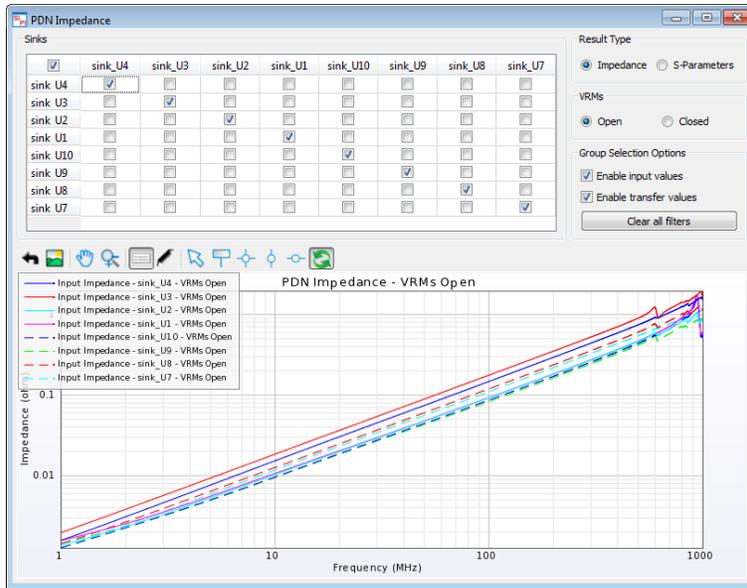


图 4-4 仿真的 PDN 阻抗结果

ADS 提供了 10 余种优化方法，可以实现去耦电容参数的快速搜索，实现最佳性能。通过分析去耦电容通过电流的大小，可以剔除冗余电容，降低设计成本。

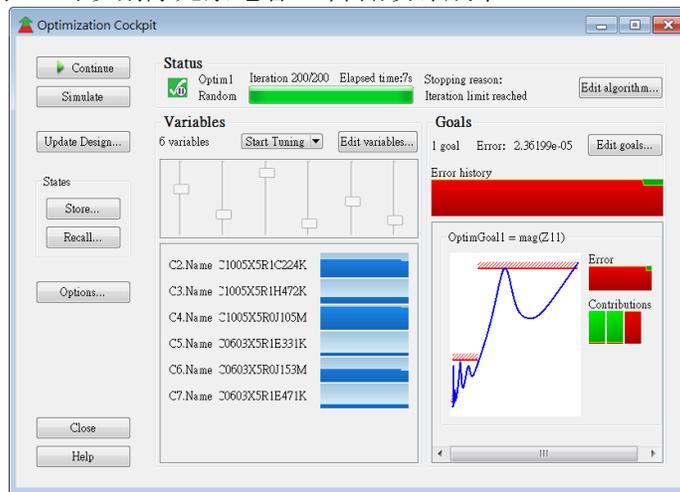


图 4-5 PDN 阻抗的优化

电源平面谐振 (PPR) 分析

电源平面谐振分析可以计算配电网 (PDN) 的自谐振频率和相应的 Q 值。它可以帮助你实现去耦电容和过孔的优化布置。电源平面谐振会干扰敏感的模拟电路，并生成过量的辐射。这可能导致设计不能满足 EMC 规范。

与电源相关的信号完整性分析 (SIPro)

电源完整性测试白皮书

SIPro 使用独有的混合算法，可以同时快速提取信号走线（包含过孔）与电源平面的频域模型。这一频域模型可以直接转换成 ADS 的原理图，用于电路仿真，如时域瞬态（Transient）仿真，通道（Channel）仿真，DDR 总线仿真等。

开关同步噪声（SSN）是电源噪声的主要来源，也是造成信号完整性性能下降的重要问题。要进行 SSN 分析，需要有详细的元器件模型（通常是 SPICE 模型），这类模型通常难以从芯片厂家直接获得，并且仿真时间很长。IBIS 模型是由 IBIS Forum 提出的一种行为级模型，它通过 I-V 和 V-T 曲线表征芯片输入输出 Buffer 特性，不涉及元器件的内部电路设计，能够有效保护厂家的知识产权，因此，芯片厂家更愿意提供 IBIS 模型给用户进行信号完整性的设计。IBIS 5.0 和 5.1 的标准中提出了多个新特性（BIRD95.6, 98.3, 141），用于支持对芯片电源特性的描述。ADS 软件在业界率先实现了对以上新特性的支持，解决了之前的 IBIS 模型不能用于电源完整性分析的问题。

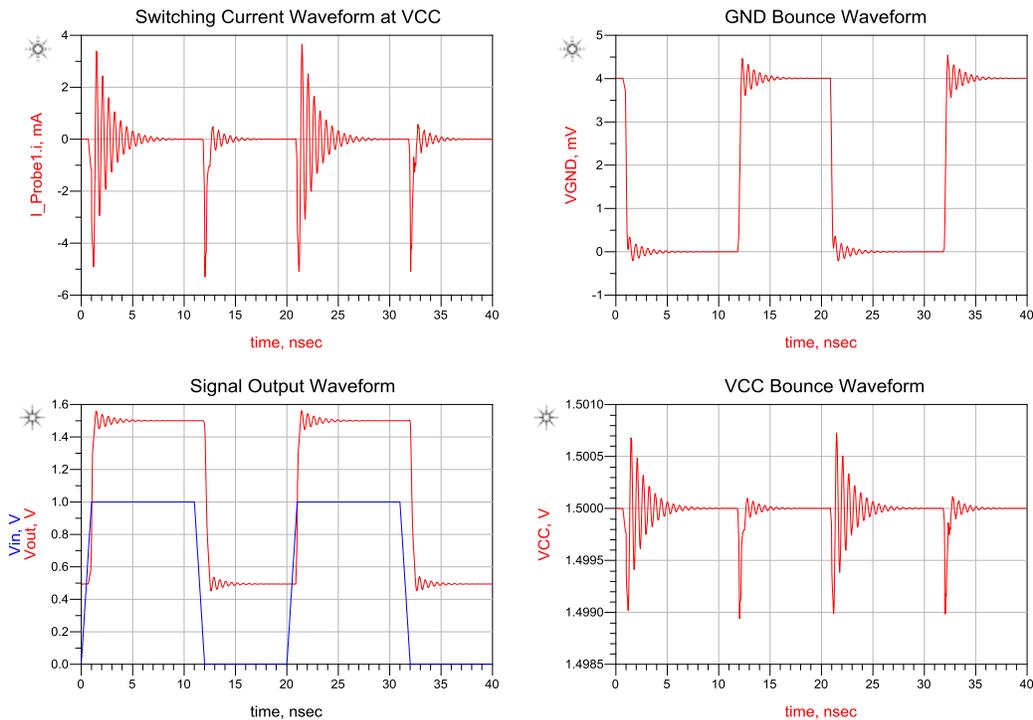


图 4-6 支持电源特性的 IBIS 模型仿真结果

第五章 电源完整性激励域测试之码型发生器

引言

脉冲函数任意波形噪声发生器在压力测试应用中的重要作用

情况分析

集成电路芯片通常安装在印刷电路板（PCB）上，由电源分布网络(PDN)供电。使用每个集成电路芯片时，都必须考虑到它对电源分布网络的影响。大多数集成电路芯片只在改变状态时消耗电流，这种不规律的用电给PDN带来了很大失真，产生电源完整性的问题。

电源完整性测试白皮书

电源分布网络出问题，会对其它电路产生干扰，增加噪声，进而导致信噪比降低，影响集成电路芯片输出端口处的信号完整性。在最坏的场景中，电源噪声有可能对集成电路的工作产生负面影响。同样，直流电源电平的波动也会干扰集成电路的正确工作。

为了限制这些不利因素的影响，硬件工程师设计了一系列保护电路。保护集成电路芯片的常用方法包括：使用去耦电容抑制电压波动，加入电感器限制噪声电平。可是所有补偿方法在最大限度减少直流电源失真的同时，也都存在各自的限制。

例如使用去耦电容时，电容器中的材料缺陷会产生等效的串联电阻。电容器和封装会产生等效的串联电感。这些寄生效应会严重影响电容器的技术特性。电容器在高频范围内的特性更像是电感或电阻器——有违于它在电路中的最初用途。

方案配置

在真实条件下测试元器件和电路是一个必不可少的环节。在这个过程中，工程师可以评估 PCB 的设计和功耗。测试还可以使工程师深入了解被测对象，增强被测件的总体性能。

图 5-1 显示了在设计过程中模拟真实环境的有效方法。表5-1 中汇总了该方案的组成部分。在图 5-1 所示的配置中，Keysight E3631A 直流电源用于模拟被测电路中的电压源。Keysight 81160A 任意波形噪声发生器用于模拟信号失真。电源和噪声发生器的输出通过电感和电容器所构成的网络合并。电感 L 可以防止信号的射频分量进入直流电源。电容器 C 可以避免信号发生器（81160A）直流负载效应。这个网络在技术资料中经常被称为偏置 T 形接头，因为它形状为 T 形，并可以提供“直流偏置”。

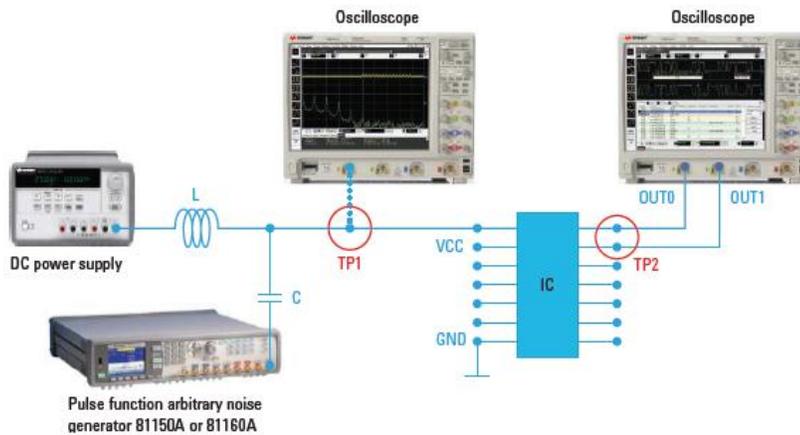


图 5-1. 模拟真实条件的测试装置

是德科技解决方案	
直流电源	E3631A 80W 三路输出电源，6 V，5 A，以及 ± 25 V，1 A 或类似型号
发生器	81160A 或 81150A 脉冲函数任意波形噪声发生器
示波器	Infiniium S 或 9000 系列示波器

表5-1

1. 81150A 的噪声码型重复速率为 26 天。

实现深入分析

Keysight Infiniium S 或 9000 系列示波器的一个主要特性是它能够校准测试配置。换句话说，示波器能够确认向被测器件（DUT）的输入端，是否施加了正确的直流电压和失真。（参见图5-1 中测试点（TP1）处的连接。）

在图 5-1 中的测试点（TP2）上，使用同一台 9000 系列示波器来分析集成电路芯片输出信号（图中画了两台示波器，但你可以只用一台示波器）。一旦 81160A 添加的失真变得太大而无法补偿时，集成电路芯片将产生物理层错误或协议层错误。这两类错误可以用示波器检测和分析。

为了仿真真实条件下的功率失真，81160A 能够生成上升时间/下降时间仅为 1 ns 的快速脉冲、随机噪声和各种任意波形。该发生器的另一个关键特性是能够内部合并不同类型的信号，因此可以同时叠加电源分布网络中的高斯白噪声和间歇性毛刺。这种通道叠加（Channel Add）功能不仅能够灵活地生成复杂波形，而且避免了外部接线的麻烦。可选择的噪声发生器波峰因数，以及可以在 20^1 天内不重复噪声码型的功能，确保噪声接近于随机噪声，而不是确定性噪声（这些功能是其它同类仪器无法提供的）。图 5-2 显示了通道叠加和噪声产生功能的示例。在此例中，81160A 在通道 1 生成高斯白噪声，在通道 2 生成高斯脉冲，然后在内部合并这两种信号，再与电源的直流信号叠加，得到黄色轨迹。这是在时域中测得的结果。图 5-2 所示的绿色轨迹是 FFT 频谱分析结果。利用这个功能，工程师可以深入分析被测器件的输出性能。

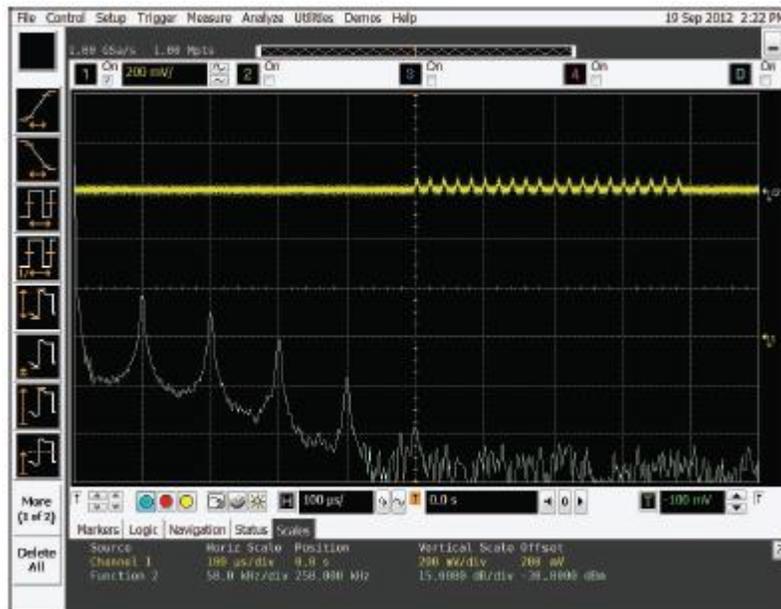


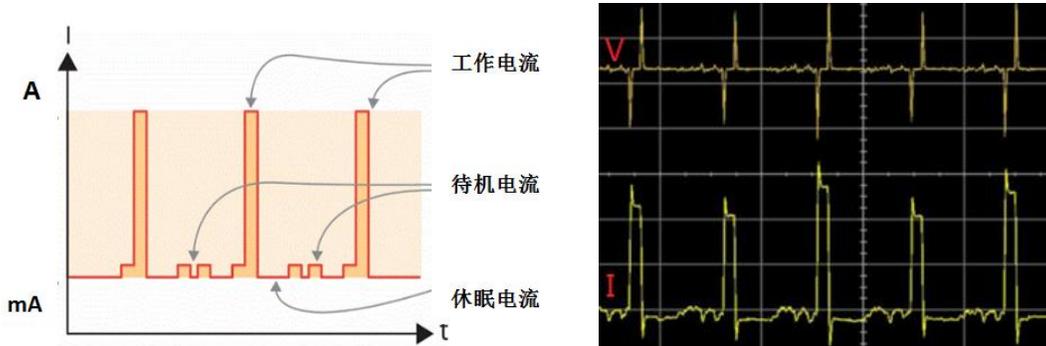
图 5-2. 81160A 的通道叠加功能在时域（黄色）和频域（绿色）下生成的压力信号示例。

结论

工程师在开发新的电子器件时会遇到许多挑战。印刷电路板上的集成电路芯片密度日益提高，因此评测直流电源性能以及电源分布网络(PDN)对设计中其他元器件的影响也变得越来越大。要正确评测设计，工程师需要使用能够模拟真实条件的测试配置。当工程师分析自己的设计时，测试方案各组件可以发挥重要作用，帮助他们最大限度减少失真并提高电源和信号的完整性。

第六章 电源完整性测试之直流瞬态电压及纹波噪声模拟

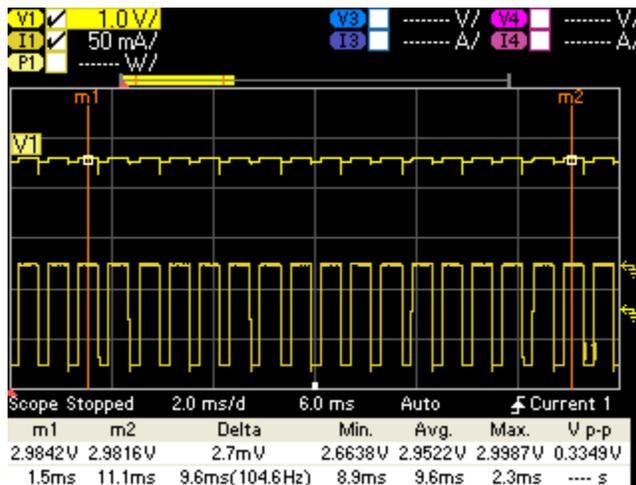
如下图所示, 智能手机或笔记本电脑在待机或休眠状态时, 通常电流较小(mA 级别), 但处于工作状态下, 消耗电流会瞬间提升至安培(A) 级别。这种高达上千倍的电流动态会通常会导致供电电压出现明显的毛刺(幅度高达数十甚至数百 mV), 造成处理器、存储芯片等 IC 无法正常工作。



如何对电源在上述动态电流的条件下输出电压瞬态特性, 或者芯片设计时进行 IC 对上述供电电压瞬态的变化时的稳定性进行验证?

动态负载模拟验证电源的瞬态特性:

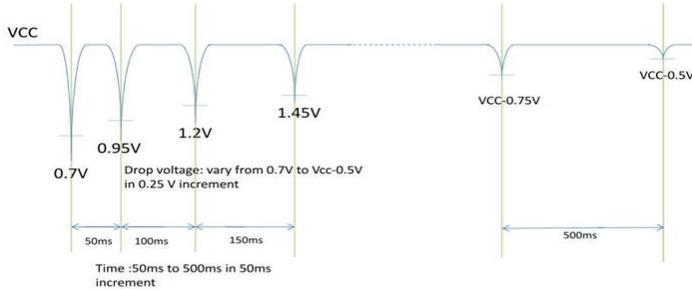
N6705B 直流电源分析仪的 N678x 系列 SMU 模块, 支持任意波形的负载模拟, 可以模拟幅度从 uA 级至 A 级的大动态, us 至 ms 级的脉冲负载, 并且支持高速, 高精度的电压及电流实时波形的测量, 用于精确评估 PMU, PMIC, LDO 电源的瞬态性能。



电源完整性测试白皮书

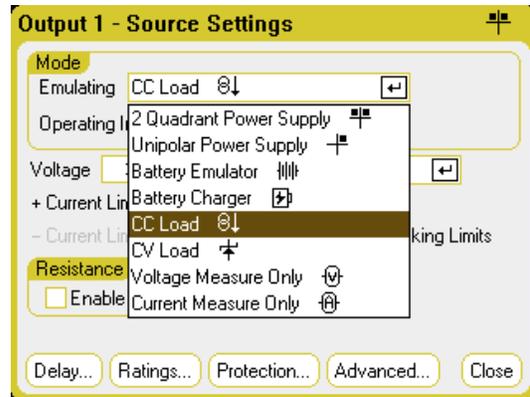
模拟具有瞬态特性的供电电压验证 IC 稳定性:

N6705B 直流电源分析仪 N676X 系列精密模组或 N678X 系列 SMU 模组, 具有噪声小, 精度高, 电压调节速度快等特征, 可用于任意瞬态供电电压模拟, 用于测试电路或 IC 在电压瞬态时的可靠性。



典型配置

型号	描述
N6705B	直流电源分析仪主机, 支持任意波形, 示波器, 数据记录仪, 电压、电流表等功能
N6781A	20V,±1A 或 6V,±3A SMU 模块
N6782A	20V,±1A 或 6V,±3A SMU 模块
N6784A	±20V,±1A 或 ±6V,±3A SMU 模块
N6785A	20V,±4A 或 6V,±8A SMU 模块
N6786A	20V,±4A 或 6V,±8A SMU 模块
N6761A	50V,1.5A 精密模块
N6762A	50V,3A 精密模块
14585A	PC 端直流电源分析及控制软件



电源完整性测试白皮书

参考资料:

1. Accuracy Improvements of PDN Impedance Measurements in the Low to Middle Frequency Range. DesignCon 2010. 2010.
2. Agilent E5061B 网络分析仪技术资料。
3. 《ADS 高速电路信号完整性应用实例》 中国工信出版集团, 作者 张涛(是德科技资深技术专家)
4. 《信号完整性测量技术》上海交通大学出版社, 作者 孙灯亮(是德科技资深技术专家)
5. 《高速数字接口原理与测试指南》清华大学出版社, 作者 李凯(是德科技资深技术专家)
6. 《数字示波器原理和应用》上海交通大学出版社, 作者 孙灯亮(是德科技资深技术专家)



扫一扫, 加入数字测试官方微信