

WiFi Module PCB Layout 指导手册

一. WIFI 模组部分电路的布局规范:

- 1.WIFI 模组布局远离主控 CPU 及 DDRAM 等高速数字器件，避免高频数字信号互相干扰；
- 2.WIFI 模组布局区域包括底层，避免放置其它不相关器件及走线；
- 3.WIFI 模组天线馈线回路区域包括底层及所有层，不要放置其它不相关器件及走线网络；
- 4.WIFI 模组天线放置区域须远离主控 CPU 及 DDRAM 等高速数字器件、电源布线、晶体时钟、LCD 接口及排线、摄像头接口及排线等强干扰区域；并且留有足够的禁空区；

GPS 天线部分还需注意：

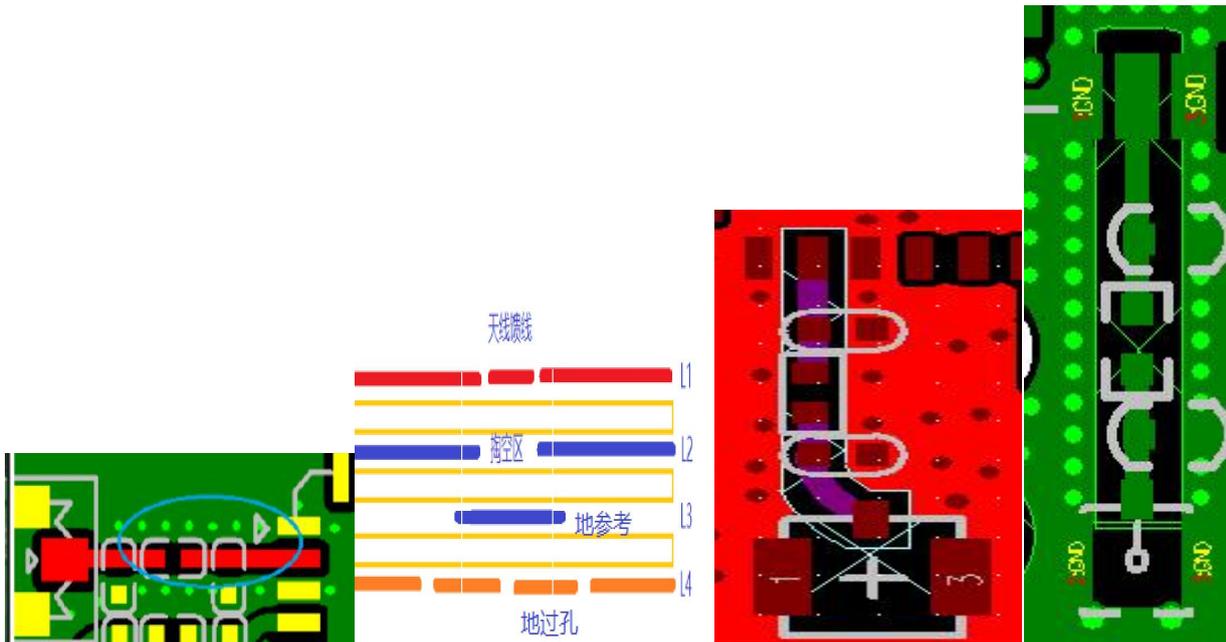
GPS 信号很弱，很容易受 EMI 影响，所以主控 CPU 及 DDRAM 等高速数字器件、DC-DC 电源、晶体时钟、LCD 接口及排线、摄像头接口及排线等强干扰区域必须增加屏蔽设计；

二. PCB 重点单元设计规则：

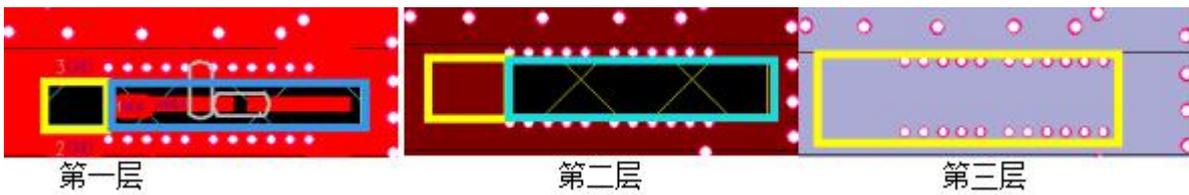
1. 天线馈线接口及天线座部分：

- 1-1.整个 RF 走线回路须做 50 欧阻抗，和模块同层走线；走线回路尽量成一条直线，不要出现分支、棱角和折直角（须大于 90°以上大圆弧），线径宽度和器件焊盘宽度一致，走线回路越短越好；
- 1-2.整个天线馈线回路及管脚正下面邻层（L2 层）掏空，对应第三层（L3）提供对应完整的地层，即用第三层做 RF 走线地层；
- 1-3.两边包地到 RF 线的距离要等距，两边要用间隔 30MILS 以内地过孔对称连接地层，GND 过孔不要打在净空区，两边包地的安全间距不要太小，20MILS 左右；
- 1-4.RF 回路旁边远离电源和时钟等敏感走线；
- 1-5.RF 座子中间表层要挖空，挖到参考层；

设计规范参考示意图：



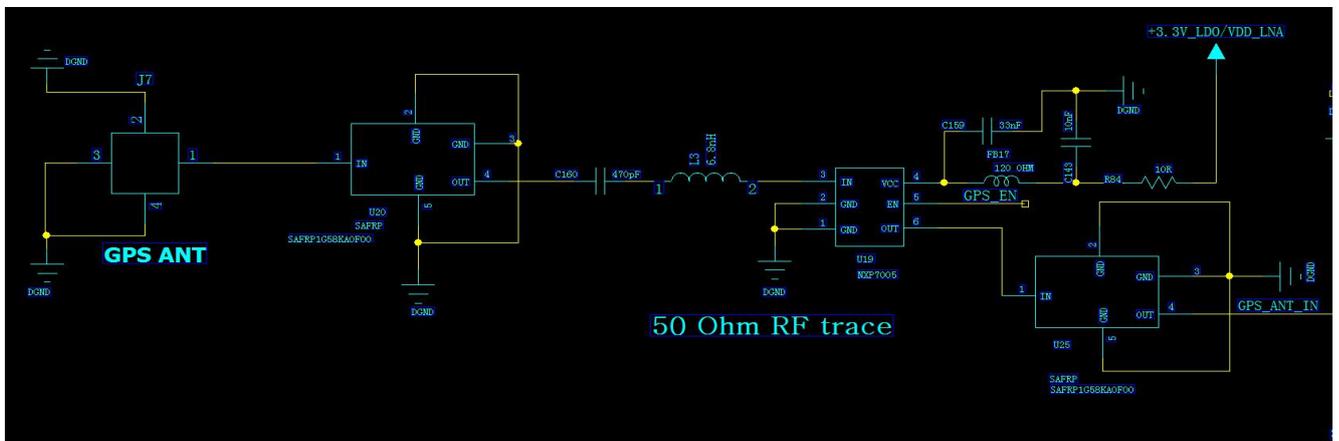
用第三层参考地如下：



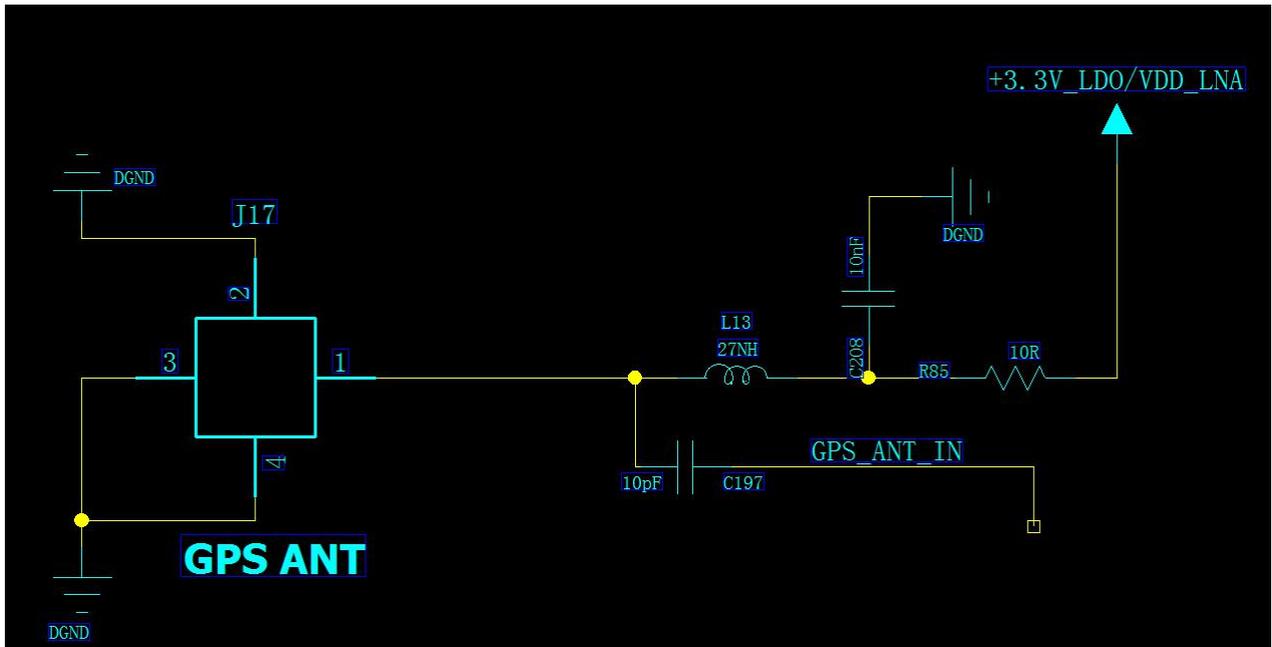
注意：以上规则适用于 WIFI, 蓝牙, GPS 天线馈线回路的设计规范；

GPS 天线馈线设计参考：注意 GPS 天线馈线使用下面邻层作铺地参考；

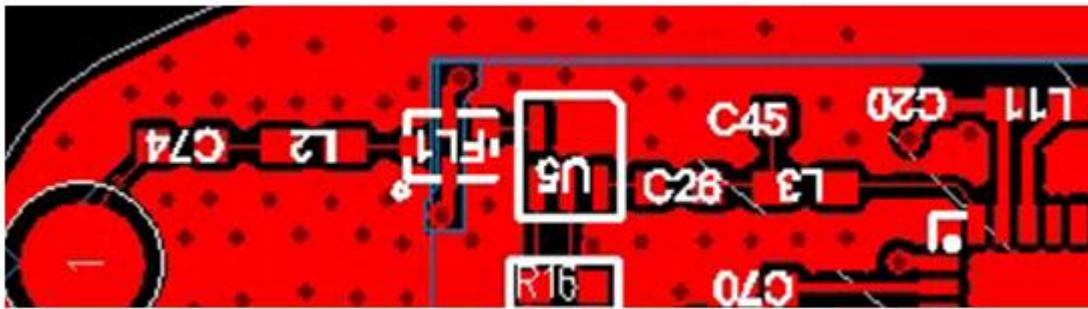
无源天线匹配放大电路：



外置有源天线接口：



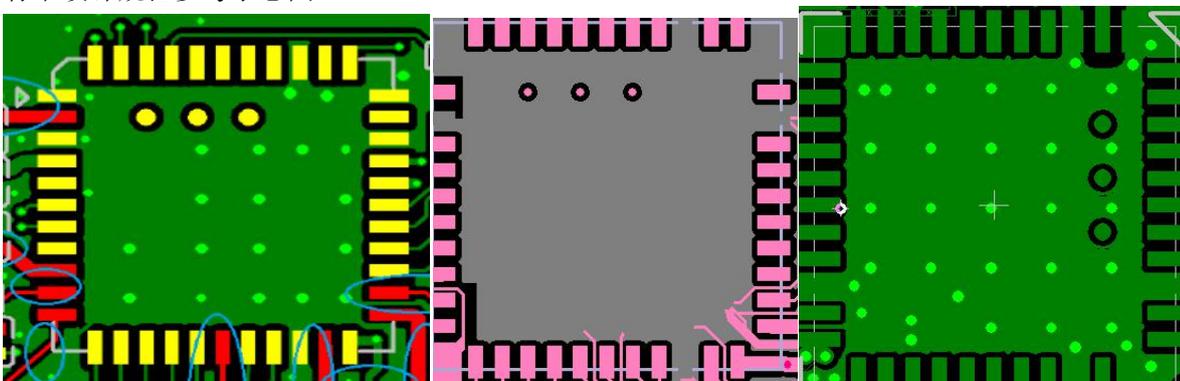
GPS 天线馈线布局走线：



2. 模组底部表层部分：

模组底部表层须留个完整和干净的铺地层，因为模组底部有高频走线，不能走其它网络线尤其是电源和时钟过孔；走线和过孔尽量移到管脚外边；

标准设计规范参考示意图：

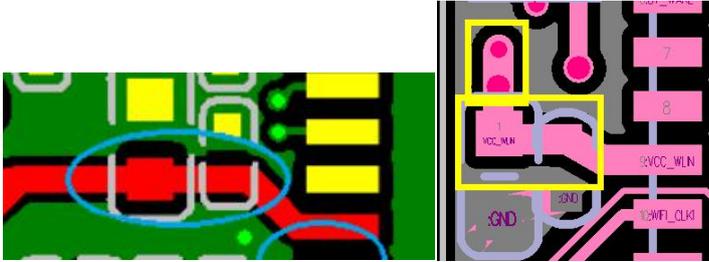


如果使用包含 GPS 功能的模块，模块及模块外围电路部分需要进行铺地隔离，即在模块布局层对块及模块外外围电路部分单独铺地，与表层其它地层隔离，单独多过孔接入系统地层；

3. 模块 VBAT 部分:

- 3-1. VBAT 电源工作时电流较大, 单天线模组 600MA 以上, 整个供电主回路须 20MILS 以上, 接入管脚走线宽度与 PIN 脚同宽, 如需过孔至少 2 个过孔;
- 3-2. VBAT 走线回路须先经过滤波电容再到管脚, 且滤波电容尽可能靠近管脚同层布局;
- 3-3. 与旁边的晶体时钟走线用 10MILS 左右地线隔离;

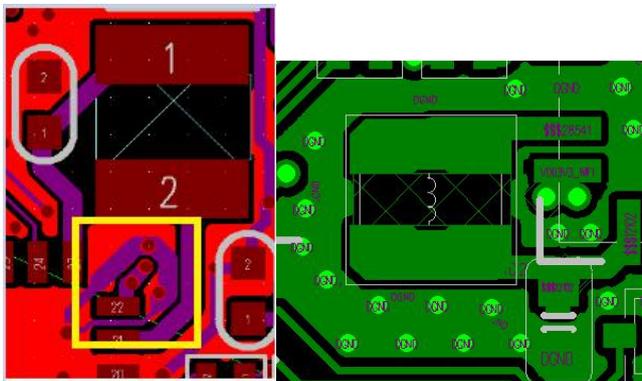
设计规范参考示意图:



4. 模块 VDDIO 部分:

- 4-1. VIO 电源走线须先经过滤波电容再到管脚, 且滤波电容尽可能靠近管脚布局;
- 4-2. 线宽与 PIN 脚同宽, 如需过孔至少 2 个过孔;
- 4-3. 需用地层跟 BUCK 电源电感回路隔离;

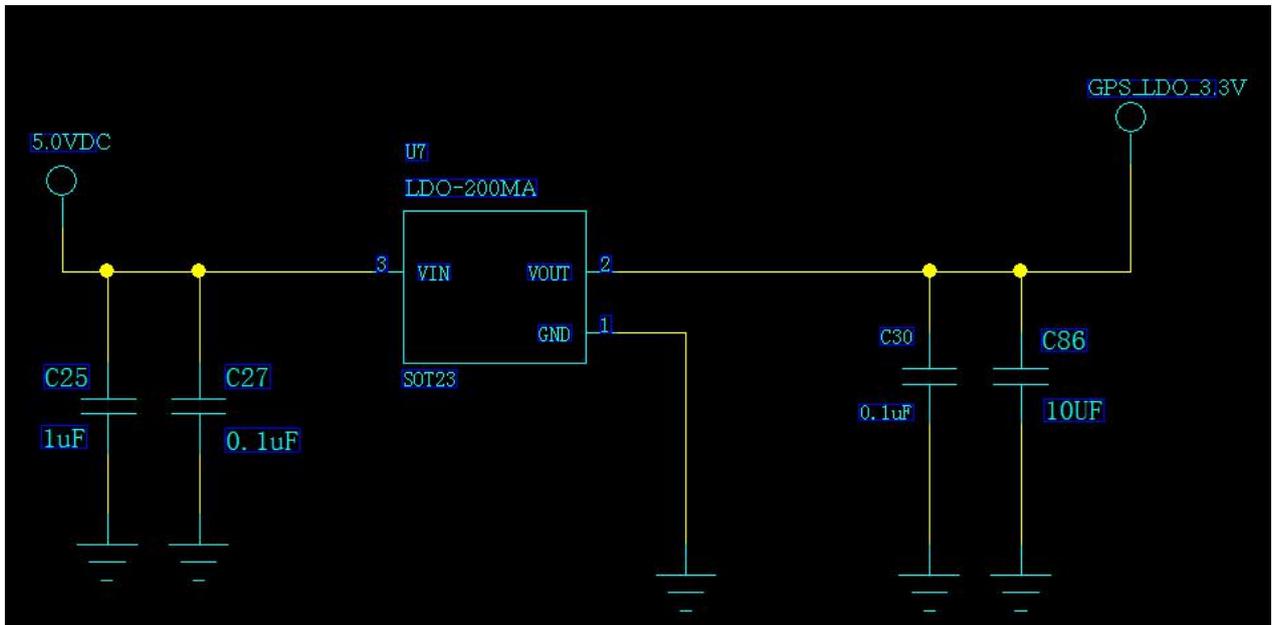
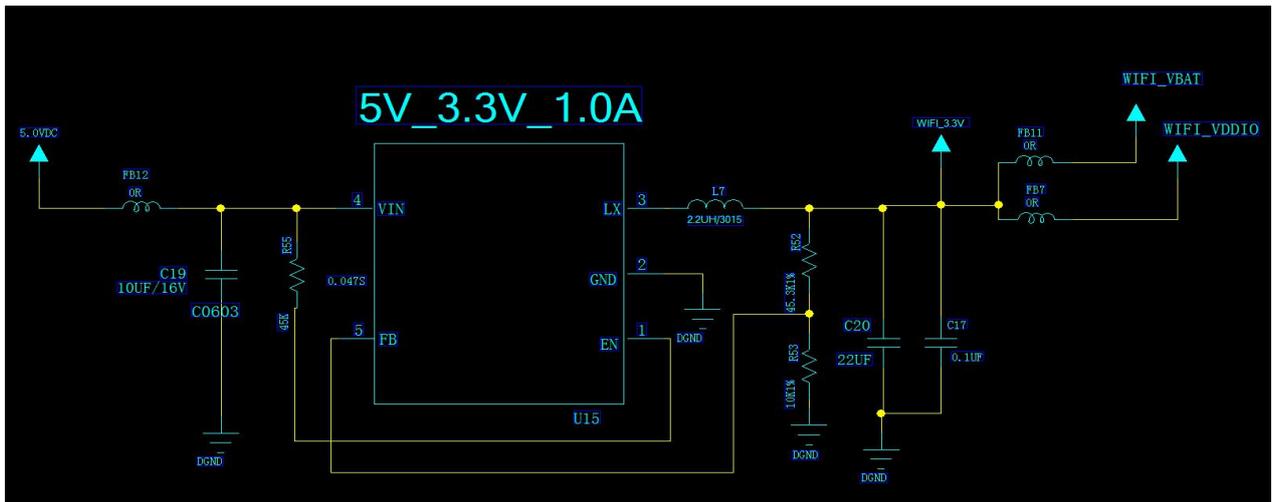
设计规范参考示意图:



注意---使用带 GPS 功能模块, 供电设计要求:

模块所有供电需要单独 1 组 DC-DC 稳压电源提供, VBAT、VDDIO 需要磁珠隔离; 如果需要 GPS 外置有源电线供电, 则需提供 1 路单独 LDO 供电;

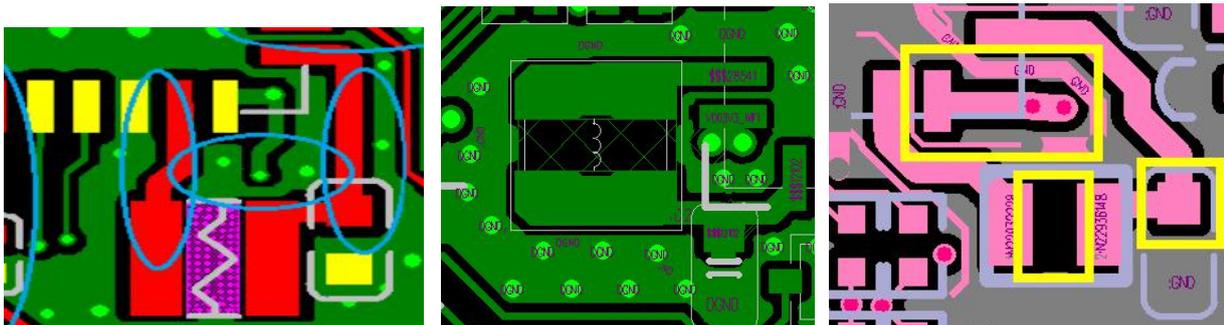
参考:



5. 模块内部电源 BUCK 部分:

- 5-1. 模块内部电源 BUCK 电路，串接一颗 4.7uH 的功率电感（噪声源）和并接滤波电容，布局及走线需在模块同一层；
- 5-2. PIN 脚走线需要包地及多打一些地过孔处理，走线须先经过滤波电容再到 PIN 且走线宽度要求和模块 PIN 脚宽度一样，功率电感两个 PAD 中间需要挖空处理；
- 5-3. 整个电感及电容回路下面邻层禁止其它网络布线和过孔；

设计规范参考示意图:



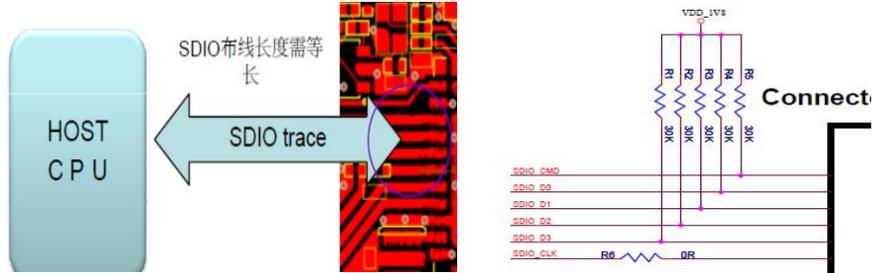
6. 模块 SDIO 接口部分

6-1. SDIO-DATA,SDIO-CMD, SDIO-CLK 走线尽量平行等长,走线等长控制在 50MILS 以内,走线最长距离不要超过 10CM, 邻层需要紧挨地层;

6-2. SDIO-CLK 走线全程需要包地处理, 需远离电源/其他信号线;

6-3. 匹配器件的布局, 回路走线远离电源和时钟网络;

设计规范参考示意图:



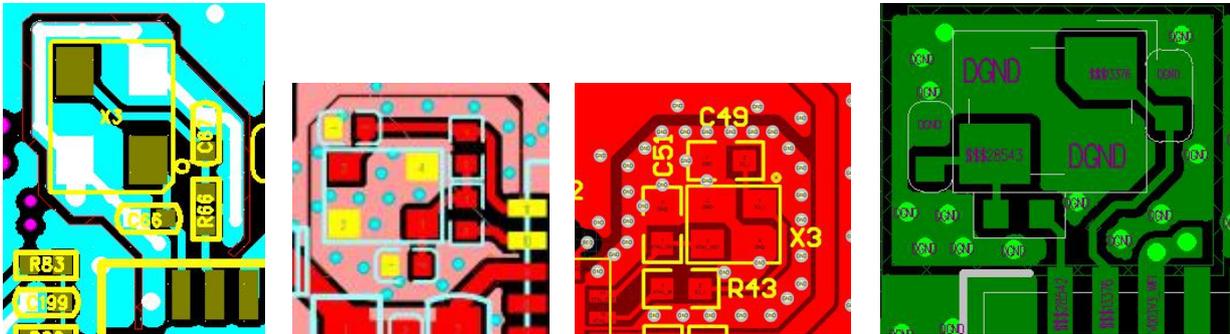
7. 晶体接口部分:

7-1.匹配电容靠近晶体检管脚, 布局及走线在模块同层, 靠近模块管脚;

7-2.晶体底部及走线相邻层须是完整的地层, 外框及晶体信号回路用 地层包围并且跟同层地隔离, 单独打过孔接系统地层;

7-3.晶体及时钟信号区域应远离电源和其它高速信号线; 晶振 GND 脚要全部铺地;晶体两条走线之间的距离最小等于 PAD 的间距;

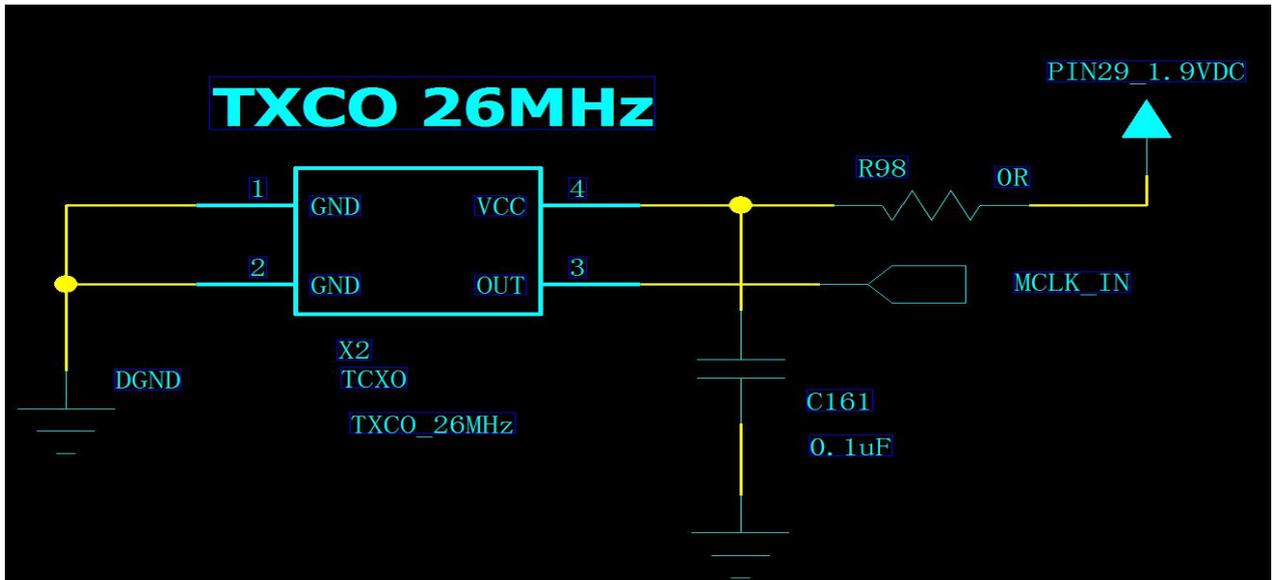
设计规范参考示意图:



8. 32.768KHZ 部分:

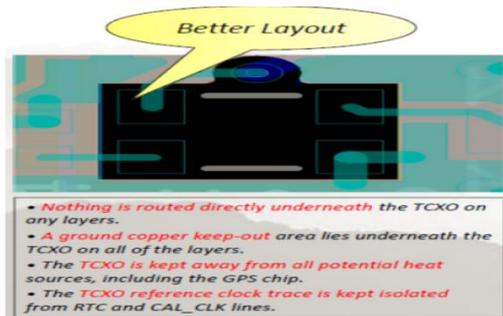
LPO---32.768KHZ 输入为重要系统基准时钟信号, 要求全程走线立体包地, 远离电源和时钟走线; 相邻管脚 (电源网路) 用地隔离;

9. TCXO 晶体接口部分:



晶体及匹配器件布局及走线在模块同层，靠近模块管脚；晶体本体下面所有层须净空，外围及晶体信号回路用地层包围并且跟同层地隔离，单独打过孔接系统地层；晶体及时钟信号区域应远离任何发热源，电源及其它高速信号线；

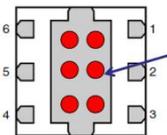
设计规范参考示意图:



10. GPS 天线馈线回路 LNA 部分:

如果使用无源天线，需要接 LNA，内部尽量打地孔，射频走线及 LNA 均和模块走在同一层，避免天线打孔，同时避开电源和时钟线；

设计规范参考示意图:



11. 天线的设计及安装部分:

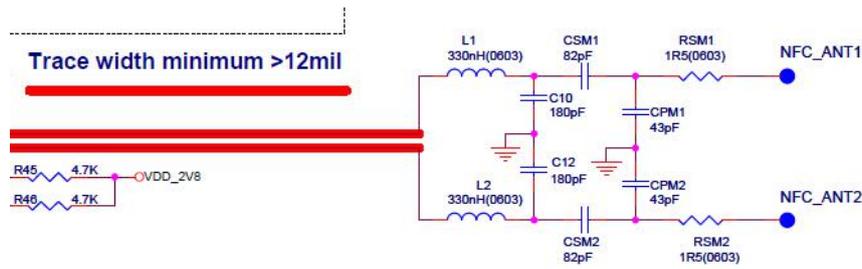
11-1. 天线的设计选型，须选择正规天线厂家根据 PCB 的天线接口严格进行匹配测试承认；

11-2. 天线信号极易受干扰，尤其是 GPS 信号是非常脆弱的信号，所以天线摆放要远离其他高频及电源走线，并要远离 DDR 及摄像头的走线；建议 GPS 天线尺寸的顺序：25 mm X25mm 优于 18 mm X 18mm 优于 15 mm X 15mm；

11-3. 天线周围需要足够的净空区，切勿紧挨金属面；

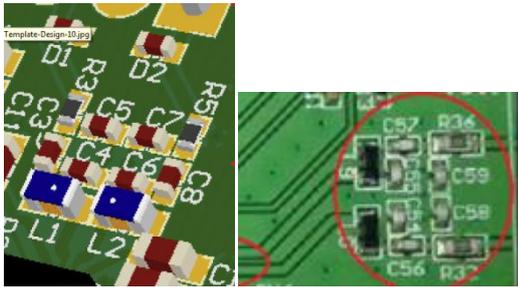
11-4. 天线延长连接线及馈线不可太长，建议 70CM 以内，越短信号衰减越小；

12. 如果是带 NFC 模组，天线匹配网络参考设计为：



推荐接法，所用的阻容值均和下面用的值要一样；L1/L2 用 0603 封装即可，330nH 的电感，注意物料的 Q 值，RSM1/RSM2 用 0603 即可；

天线摆放，须严格按下实物图拜访，尤其 L5/L6 不能平行，可垂直，避免电磁感应相互干扰，两条走线直线拉出去即可；



下面这种是非常错误的走法：

