

基于 SEC-DED 的抗 SEU 星载 MIMO 检测算法

高山, 王大鸣

(信息工程大学, 河南 郑州 450002)

摘要: 针对星载平台抗单粒子翻转(SEU)问题, 提出一种基于 SEC-DED 思想的低开销抗 SEU 星载 MIMO 检测算法, 通过对 MIMO 检测算法的乘积运算分割和扩展校验, 实现自检错与自纠错功能。该方法以较少的资源占用率, 获得系统可靠性的整体提升。

关键词: 单粒子翻转; MIMO 检测; SEC-DED; 三模冗余

中图分类号: TN927

文献标识码: A

文章编号: 0258-7998(2014)08-0116-03

Anti-SEU spaceborne MIMO detection design based on SEC-DED

Gao Shan, Wang Daming

(Information Engineering University, Zhengzhou 450002, China)

Abstract: This paper analyzes spaceborne processing problem of signal event upsets. Proposed an low overhead anti-SEU spaceborne MIMO detection algorithm based on SEC-DED. This design operates algorithm segmentation and extended calibration to achieve self-error test and self-error correction function. This method takes fewer resources to enhance the overall reliability of the system.

Key words: single event upset; MIMO detection; SEC-DED; TMR

目前国内外研究机构都针对卫星 LTE 体制展开了广泛研究, 2011、2012 年韩国和我国分别向 ITU 组织提交了基于 LTE 通信体制的卫星移动通信系统标准化草案, 标志着 LTE 通信体制将成为未来卫星移动通信的主流通信体制。MIMO 作为 LTE 通信体制的核心技术之一, 能够提高频谱利用率, 增大系统容量^[1], 然而将 MIMO 检测应用于星上设计面临星上资源受限和易受空间辐射影响两项难题, 需寻求低开销抗 SEU 的 MIMO 检测算法。

星载平台算法层面上的抗单粒子翻转设计主要有 ABFT(Algorithmic-Based Fault Tolerance)^[2]和 RPR(Reduced-Precision Redundancy)^[3]。ABFT 设计在矩阵阶数较小时资源占用率高, 且增加了处理时延。RPR 设计降低了资源占用率, 有良好的抗辐射性能, 但会降低数据精度。硬件层面上抗 SEU(Signal Event Upsets)的方法主要有擦洗、纠错编码、动态重构等, 其中应用最为广泛、最为有效的是 TMR 技术, 该设计可以检测和纠正错误, 但资源占用率高。针对基于 TMR 架构的 MIMO 检测算法资源开销大、功耗大的问题, 本文在海明校验码^[4]的基础上, 提出了一种基于 SEC-DED(Single Error Correction-Double Error Detection)的抗 SEU 的星载 MIMO 检测算法。

1 MIMO 检测算法分析

假设 MIMO 信道矩阵为 H , 接收信号为 y , 发送信号为 x 。则 MIMO 的系统模型可表示为:

$$y = Hx + n \quad (1)$$

其中, n 为信道噪声, 功率为 δ^2 , 其线性检测算法 ZF 和 MMSE 可分别表示为:

$$\hat{x} = (H^H H)^{-1} H^H y \quad (2)$$

$$\hat{x} = (H^H H + \delta^2)^{-1} H^H y \quad (3)$$

由式(2)、式(3)可以看出线性检测算法复杂度为 $2M^3$ (M 为 MIMO 的天线数量)。分析其资源占用率高的原因, 主要是矩阵的乘积和求逆运算包含大量的乘法运算, 以收发天线数量等于 2 为例, 实际使用 22 个乘法器, 每个乘法器占用的实际资源约为 $(3 \times N + N^2)$ 个 LUT (N 为数据位宽)^[5]。且星载平台采用的抗 SEU 设计会进一步增加资源占用率。因此本文以降低乘法运算资源占用率为切入点, 给出一种基于 SEC-DED 的抗 SEU 乘法运算设计, 通过降低算法中数乘运算的资源占用率来降低算法整体的资源占用率, 并提高抗 SEU 性能。

2 星载 MIMO 检测算法设计

SEC-DED 星载 MIMO 检测的乘法算法采用类 SEC-

DED 海明校验码设计,其基本原理是将有效数据按某种规律分成若干组。每组安排 1 个校验位进行奇偶校验。在 1 个数据组中加入几个校验位,增大数据代码间的码距,当某一位发生变化时会引起校验结果发生变化,不同数位上的错误会得出不同的校验结果,从而实现检错和纠错。

本文将长度为 N 的数据分隔为等长的两部分,分别记为 A 、 B ,长度为 $N/2$,输出数据记为 C ,长度为 $2N$ 。由于乘法器资源占用与数据位宽的平方成正比,数据位宽降低一半,乘法器资源节约 3/4。同时为实现抗 SEU 性能,即自检纠错功能,对乘法器输入数据 SEC-DED 海明校验设计。将截断的数据分别记为 A_1 、 A_2 、 B_1 、 B_2 ,由于有效数据位数为 2,按海明校验码设计至少需要 2 位校验码,分别记为 V_1 、 V_2 、 W_1 、 W_2 ,其中 $V_1 = A_1 + A_2$ 、 $V_2 = A_1 - A_2$ 、 $W_1 = B_1 + B_2$ 、 $W_2 = B_1 - B_2$ 。本设计系统模型如图 1 所示。

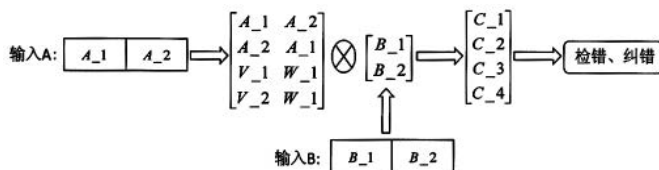


图 1 系统模型

则 C 表示为:

$$C = A \times B = A_1 \times B_1 \times 2^{N/2} + (A_1 \times B_2 + A_2 \times B_1) \times 2^{N/4} + A_2 \times B_2 \quad (4)$$

2.1 检错

为完成矩阵向量的检错和纠错,引入两个标志量 K 和 P ,定义如下:

$$K = C_1 + C_2 - C_3 \quad (5)$$

$$P = C_1 - C_2 - C_4 \quad (6)$$

判断矩阵向量是否发生错误,只需要判断 K 和 P 是否为 0,以及 $K+P$ 是否为 0,三者结合可判断出矩阵向量发生错误的数据块位置,以此检测出故障位置,详述如下:

如果 $K=0$ 并且 $P=0$,则没有错误发生;

如果 $K=0$ 并且 $P \neq 0$,则 C_4 计算过程错误;

如果 $K \neq 0$ 并且 $P=0$,则 C_3 计算过程错误;

如果 $K \neq 0$ 并且 $P \neq 0$,则计算 $K+P$,当 $K+P=0$ 时, C_2 计算过程错误;当 $K+P \neq 0$ 时, C_1 计算过程错误。

2.2 纠错

由于只需要保证 C_1 和 C_2 计算正确,即只需要在 C_1 和 C_2 计算错误时及时纠正即可。在 2.1 节方式发现故障位置的基础上,用错误的 C_1 或 C_2 减去 K 或者加上 P 即可获得正确数值。以式(7)为例:

$$C' = A' \times B' = \begin{bmatrix} 2 & 0.5 \\ 0.5 & 2 \\ 2.5 & 2.5 \\ 1.5 & -1.5 \end{bmatrix} \times \begin{bmatrix} -1 \\ 3 \end{bmatrix} = \begin{bmatrix} -0.5 \\ 5.5 \\ 5 \\ -6 \end{bmatrix} \quad (7)$$

假设计算 C_2 时,受单粒子翻转影响,其值被错误地计算为 5.1,此时:

$$K = C_1 + C_2 - C_3 = -0.4 \quad (8)$$

$$P = C_1 - C_2 - C_4 = 0.4 \quad (9)$$

由式(8)、(9)可知, $K \neq 0$ 、 $P \neq 0$ 并且 $K+P=0$,判定 C_2 计算错误,则正确的 C_2 应为 $C_2' - K = 5.1 + 0.4 = 5.5$ 。

由 2.1 和 2.2 节可知,如果 K 或 P 中有且仅有一个为 0,则“校验和”的计算过程中发生错误,乘法器核工作正常,输出结果不受影响,此时可以重新计算一下“校验和”,并对错误的“校验和”计算模块重构复位;如果 K 、 P 都为 0 时,不需要做任何处理,可视为没有发生单粒子翻转;如果 K 和 P 同时不为零,则计算 $K+P$:当 $K+P=0$ 时, C_2 计算错误; C_1 正确的计算结果为 $C_1 - K$;当 $K+P \neq 0$ 时, C_1 计算错误; C_1 正确的计算结果为 $C_1 - K$ 。

3 性能比较

3.1 资源占用比较

为了验证本文所提算法具有资源占用率小的优势,本文针对 MMSE、ZF 两种算法,对不同数据位宽下的 3 种设计,相比无抗 SEU 性能算法的资源占用增加率进行仿真实验,其结果如图 2 所示。可以看到,基于 SEC-DED 的 MIMO 检测算法在数据位宽为 12~20 时,资源消耗率最低。当数据位宽高于 20 时, RPR 设计资源占用率最低,其主要原因是 RPR 设计比 SEC-DED 少使用 $(N/2)^2$ 面积的乘法器资源,但使用较多的移位和加减运算。

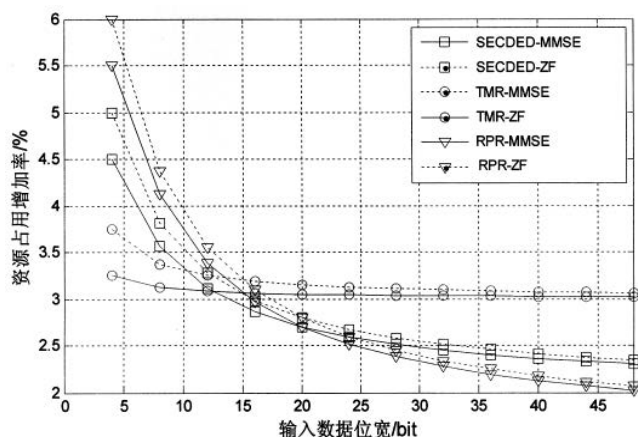


图 2 MIMO 检测算法理论资源占用增加率

为分析所提算法的实际资源占用率,本文基于 Xilinx 公司的 xc5vlx50t-ffg1136c 芯片进行了仿真实验,将基于 SEC-DED 设计的迫零检测算法与 TMR 和 RPR 在资源占用率和抗 SEU 性能等方面作比较。仿真条件:以线性检测算法 ZF 为例,收发天线数 $N_t=N_r=2$,调制方式 BP-SK,数据位宽 16,采用 Q11 定标法。仿真结果和资源占用情况如表 1 所示。

测试结果表明:基于 SEC-DED 设计的 ZF 检测算法相比于 TMR 和 RPR 设计有一定时延,但 SEC-DED 和 RPR 设计资源占用率优于 TMR 设计。其中 SEC-DED 设

表 1 迫零检测资源占用和时延

项目	Slice Registers	Slice Flip Flops	Slice LUTs	检、纠错延/ns
SEC-DED 迫零检测	862	2 465	2 324	10~20
RPR 迫零检测	929	2 589	2 467	0
TMR 迫零检测	997	3 002	2 955	0

计比 TMR 设计的资源占用率下降约 1/4, 与理论值相符。

SEC-DED 与 RPR 设计相比, 降低了芯片资源占用率。

3.2 误比特率

为分析所提基于 SEC-DED 的 MIMO 检测算法的误比特性能,

本文模拟在星载 MIMO 检测算法发生单粒子翻转的条件下, 对基于 SEC-DED 的 ZF 和 MMSE 检测算法在不同信噪比下的误比特率进行仿真, 并与基于 RPR 和 TMR 设计的 MIMO 检测算法进行对比。仿真条件为莱斯信道, 收发天线数 $N_t=N_r=2$, 信号采用 BPSK 调制。仿真结果如图 3 所示。

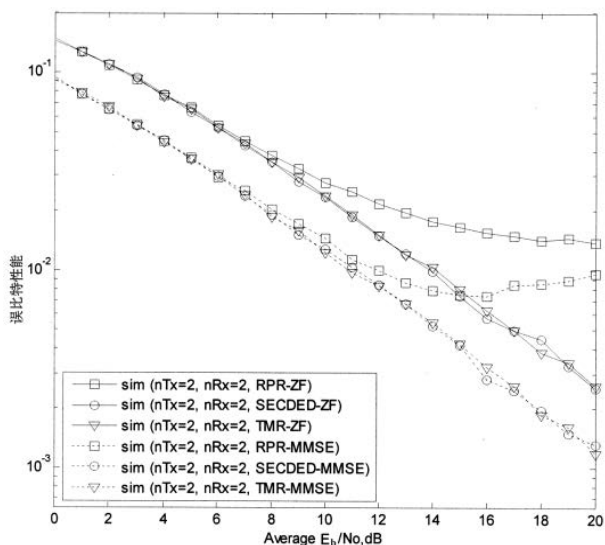


图 3 MIMO 检测算法误比特性能随 SNR 变化曲线

从图 3 可以看出, 基于 SEC-DED 的 MIMO 检测算法的误比特性能与基于 TMR 设计的 MIMO 检测算法相比无明显变化。在 BER 相对较大时, 基于 RPR 设计 MIMO 检测算法的误比特性能明显恶化。当 BER 较小时, 三种设计的误比特性能相当。其主要原因是, 降低精度相当于在 MIMO 检测额外引入了一定量的“噪声”, 当 BER 较大时, 降低精度对算法的影响远远大于信道噪声对系统的影响, 此时降低精度引入的“噪声”起决定性作用, 使得误比特率不随 SNR 增大而变化。当信道环境较差时, 信道噪声起主要作用, 降低精度引入的“噪声”对算法的影响很小, 使得基于以上三种设计的 MIMO 检测算法误比特性能相当。

4 抗 SEU 性能测试

对所提算法的抗 SEU 性能测试, 本文以 ZF 检测算法为例, 通过 Xilinx 提供的后端工具 FPGA Editor, 随机修改电路范围内的 LUTs、Block RAM、IO 标准等进行测试, 进行 5 000 次故障注入, 测试结果如表 2 所示。

表 2 故障注入测试结果

项目	16×16 乘法器错误	8×8 乘法器错误	其他错误	错误总数/%	系统失效率/%
SEC-DED 迫零检测	0	885	68	953	0.38
RPR 迫零检测	527	271	252	1 030	0.42
TMR 迫零检测	1 162	0	114	1 216	0.59

从表 2 中可以看出, 基于 SEC-DED 的迫零检测算法与 TMR 设计相比, 降低了发生软错误的概率, 软错误减少了约 25%, 提高了抗 SEU 能力。主要原因是 SEC-DED 设计的资源占用率下降, 受辐射面积减少。基于 SEC-DED 的迫零检测算法与 RPR 设计相比, 发生软错误的概率相当, 抗 SEU 性能略优于 RPR 设计。

综合仿真和测试结果可以看到, 基于 SEC-DED 的 MIMO 检测算法抗 SEU 性能最好。此外, 与 TMR 设计相比, 误比特性能相当, 但节约了大量资源。与 RPR 设计相比, 在数据位宽 8~20 时, 资源占用率低于 RPR 设计, 且误比特性能优于 RPR 设计。因此基于 SEC-DED 的 MIMO 检测算法综合性能最好, 更适用于星载平台。

参考文献

- [1] 李靖, 李建海, 刘玉广, 等. LTE 系统中 MIMO 传输模式性能分析与仿真[J]. 电子技术应用, 2012, 38(10): 103-105.
- [2] JACPBS A, CIESLEWSKI G, GEORGE A D. Overhead and reliability analysis of algorithm-based fault tolerance in FPGA systems[C]. Field Programmable Logic and Applications(FPL), 2012 22nd International Conference on. IEEE, 2012.
- [3] SULLIVAN M A, LOOMIS H H, ROSS A A. Employment of reduced precision redundancy for fault tolerant FPGA applications[C]. Field Programmable Custom Computing Machines, 2009. FCCM'09. 17th IEEE Symposium on. IEEE, 2009.
- [4] Xilinx. LogiCORE IP Multiplier v11.2[EB/OL]. http://www.xilinx.com/support/documentation/ip_documentation/mult_gen_ds255.pdf March 1, 2011.
- [5] 何秉姣, 刘科. SEC-DED 海明校验码算法研究及其 FPGA 实现[J]. 中南民族大学学报(自然科学版), 2012, 31(3): 89-92.

(收稿日期: 2014-03-10)

作者简介:

高山, 男, 1988 年生, 硕士研究生, 主要研究方向: 卫星移动通信。

王大鸣, 男, 1971 年生, 教授博导, 博士, 主要研究方向: 无线移动通信。