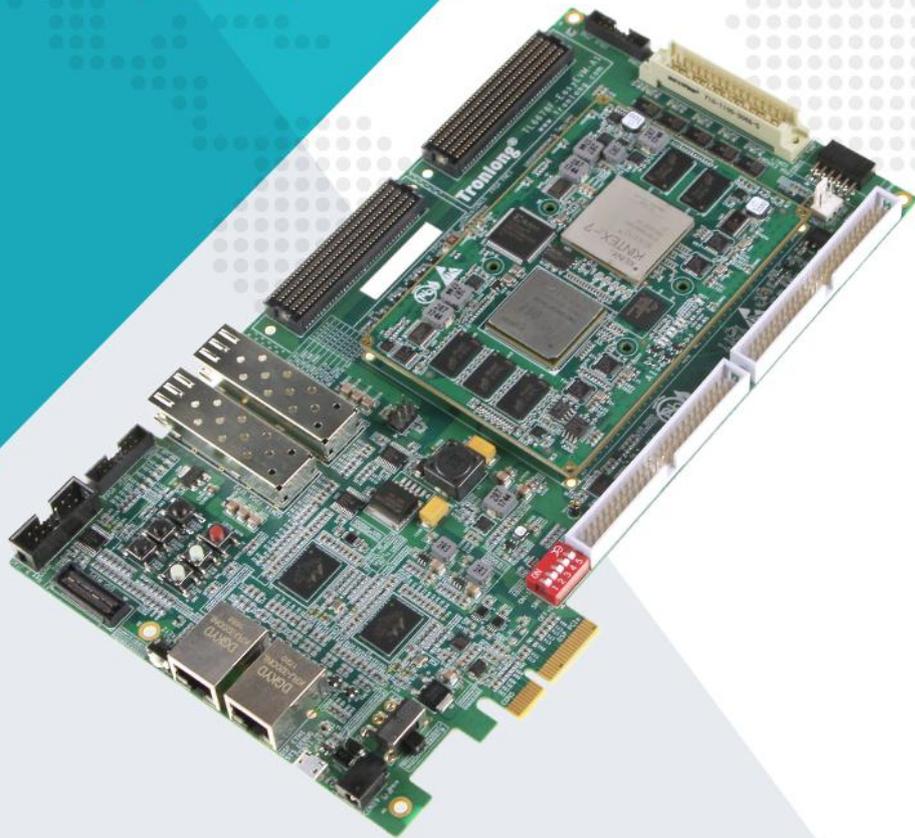


Tronlong®

TL6678F–EasyEVM

开发板硬件说明书



广州创龙电子科技有限公司

© 2013 Guangzhou Tronlong Electronic Technology Co.,Ltd.

TL6678F-EasyEVM 开发板硬件说明书

前 言

TL6678F-EasyEVM 是广州创龙基于 SOM-TL6678F 核心板而研发的一款多核高性能 DSP+FPGA 开发板。开发板采用核心板+底板方式，底板采用沉金无铅工艺的 8 层板设计，尺寸为 247.33mm*139.8mm，它为用户提供了 SOM-TL6678F 核心板的测试平台。为了方便用户开发和参考使用，上面引出了各种常见的接口，可以帮助用户快速评估 SOM-TL6678F 核心板的整体性能。

广州创龙 SOM-TL6678F 核心板基于 TI KeyStone C66x 多核定点/浮点 TMS3206678 + Xilinx Kintex-7 FPGA 设计的高性能 DSP+FPGA 高速大数据采集处理器，采用沉金无铅工艺的 14 层板设计，尺寸为 112mm*75mm，经过专业的 PCB Layout 保证信号的完整性，和经过严格的质量管控，满足多种环境应用。

详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的开发板特点：

- 基于 TI KeyStone C66x 多核定点/浮点 DSP TMS320C6678 + Xilinx Kintex-7 FPGA 的高性能信号处理器；
- TI TMS320C6678 集成 8 核 C66x，每核主频 1.0/1.25GHz，每核运算能力高达 40GMACS 和 20GFLOPS，每核心 32KByte L1P、32KByte L1D、512KByte L2，4MByte 多核共享内存，8192 个多用途硬件队列，支持 DMA 传输；
- FPGA 芯片型号为 XC7K325T-2FFG676I，逻辑单元 326K 个，DSP Slice 840 个，8 对速率为 12.5Gb/s 高速串行收发器，兼容 XC7K160T/410T-2FFG676I；
- TMS320C6678 与 FPGA 内部通过 I2C、EMIF16、SRIO 连接，其中 SRIO 每通道传输速度最高可达到 5GBaud；
- 外设接口丰富，集成 PCIe、EMIF16、双千兆网口等多种高速接口，同时支持 SPI、GPIO、TIMER 等常见接口；
- FPGA 扩展接口，可连多通道 AD、DA 等模块，拓展能力强；
- XADC 接口，模拟到数字转换，可灵活配置逻辑输入，片内或片外参考电压可选；
- 2 个 SFP+接口，传输速率可高达 10Gbit/s，可接 SFP+光口模块或 SFP+电口模块；
- 2 个工业级 FMC 连接器，支持高速 ADC、DAC 和视频输入输出等 FMC-LPC 标准模块；

- 可通过 DSP 配置及烧写 FPGA 程序，DSP 和 FPGA 可以独立开发且互不干扰；
- 工业级精密 B2B 连接器，0.5mm 间距，稳定，易插拔，防反插，所有数据接口使用高速连接器，保证信号完整性。

1 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的串口

开发板上引出了 1 个 DSP&FPGA 复用调试串口 SYS_DEBUG(CON11)，通过 USB 转双串口芯片 CP2105 与 Micro USB 物理接口 CON11 连接。可以使用 Micro USB 线连接 PC 进行调试，连接后，可以在 PC 上看到一共挂载了 2 个串口设备。使用 CP2105 的好处是，只需一根 USB 连接线，就实现了 2 路串口。硬件及引脚定义如下图：



图 1

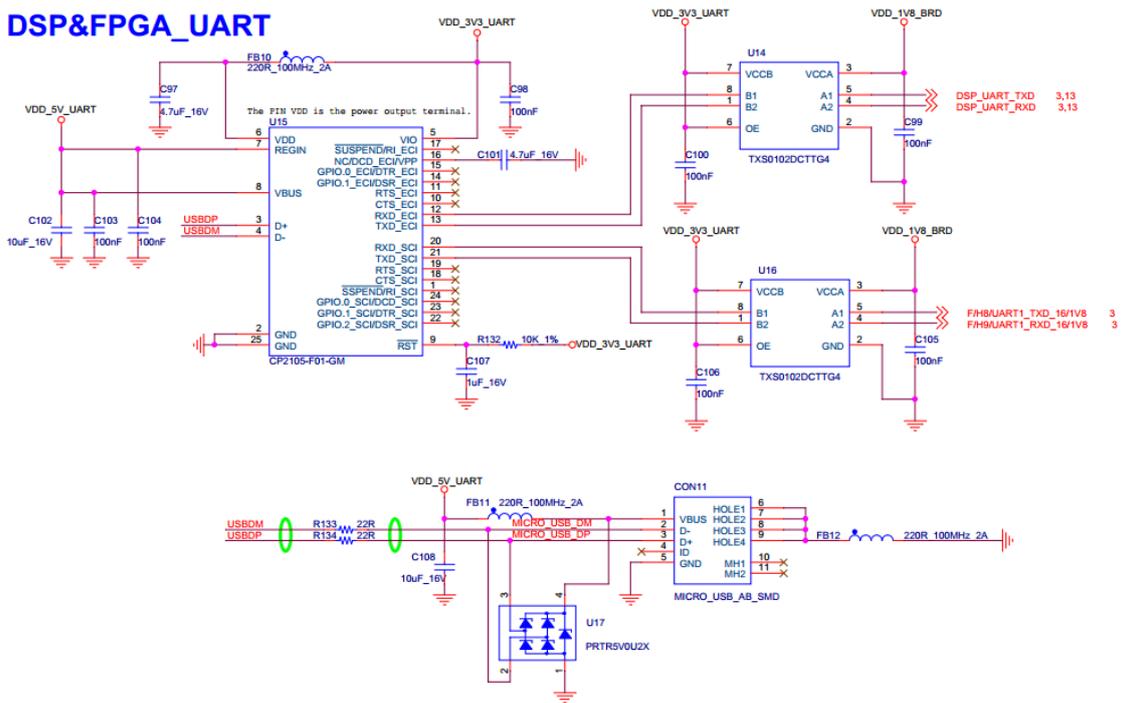


图 2

2 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的千兆以太网口

开发板支持双千兆网口(CON3、CON4)，采用了 Marvell Alaska 88E1111 网络芯片，可自适应 10/100/1000M 网络，RJ45 连接头内部已经包含了耦合线圈，因此不必另接网络变压器，使用普通的直连网线即可连接本开发板至路由器或者交换机，硬件及引脚定义如下图：

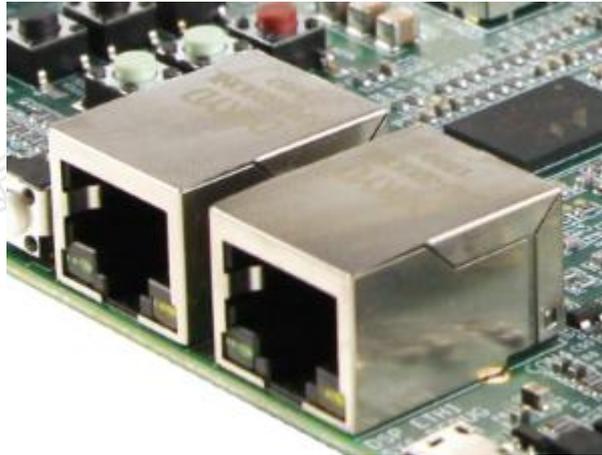


图 3

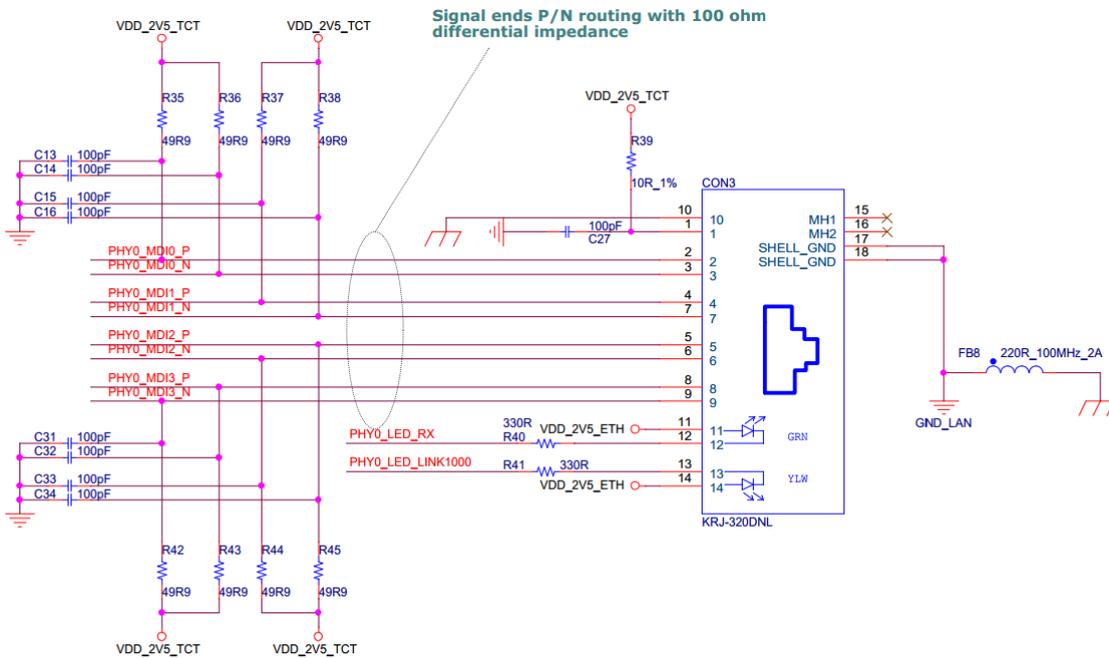


图 4 ETH0

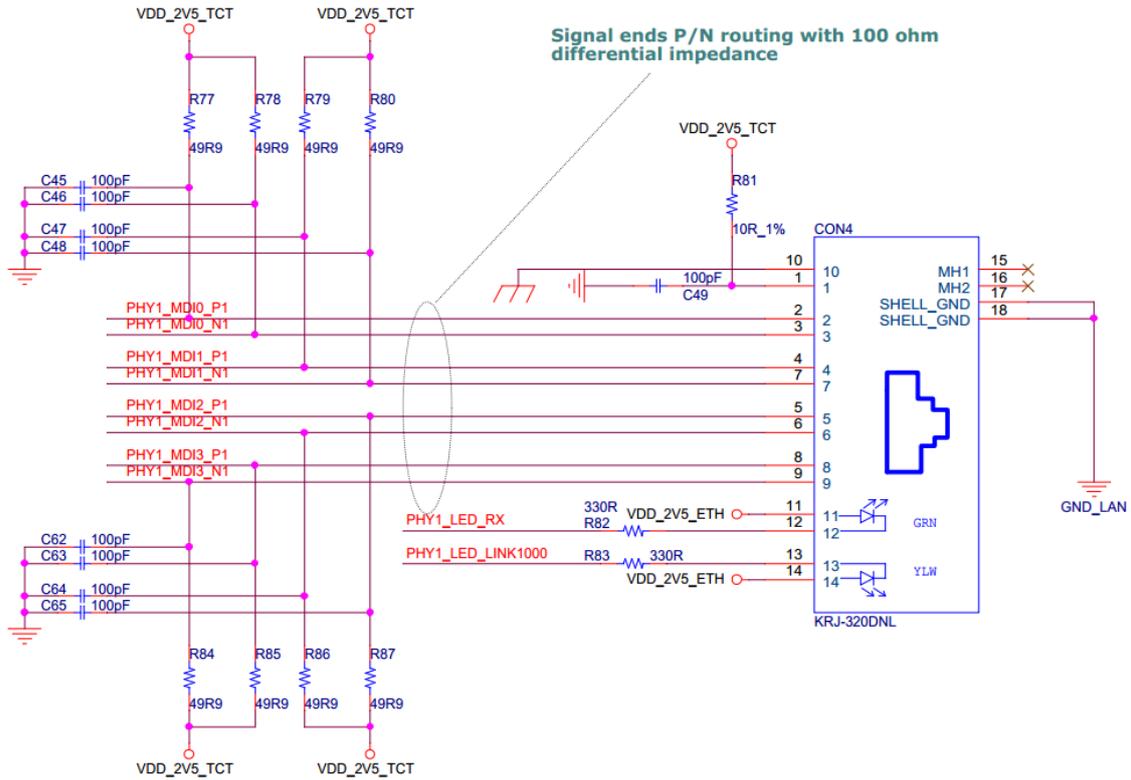


图 5 ETH1

3 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的 JTAG 接口

开发板引出了 4 个 JTAG 接口，DSP 端 2 个(CON7:MIPI、CON8:TI Rev B JTAG)，FPGA 端 2 个(CON9:CPLD JTAG、CON10:FPGA JTAG)，硬件及引脚定义如下图：

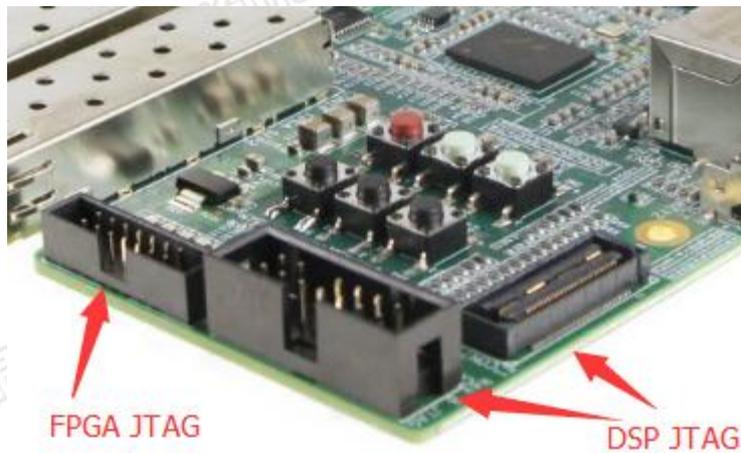
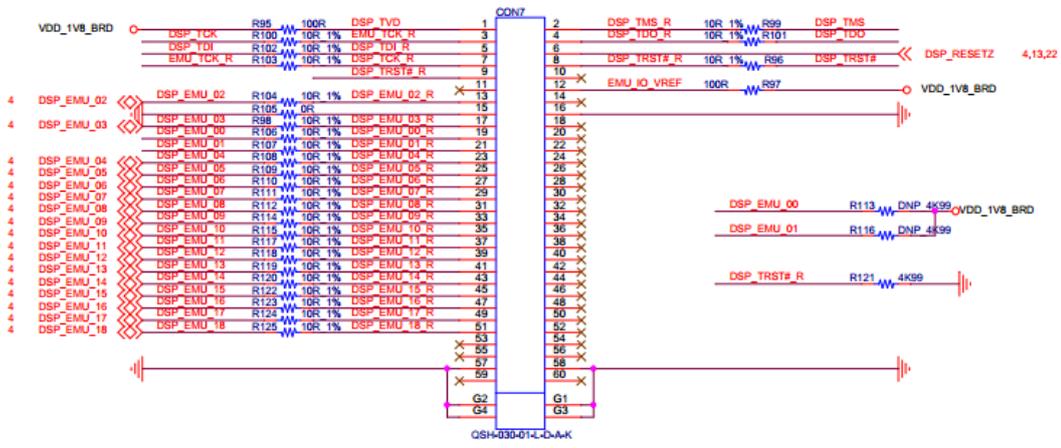


图 6



图 7 CPLD JTAG

MIPI 60Pin Header



TI Rev B JTAG

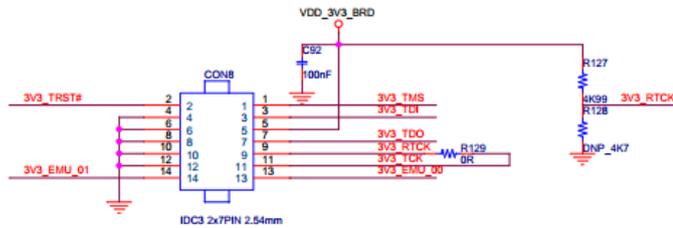


图 8 DSP JTAG 原理图

FPGA/CPLD JTAG

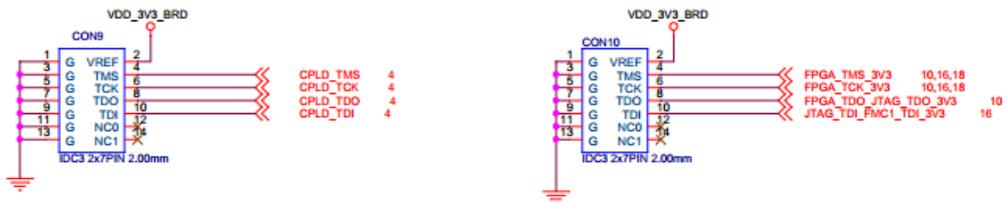


图 9 FPGA JTAG 原理图

4 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的 SFP+光纤接口接口

开发板引出 2 个 SFP+光纤接口(CON13、CON14)，传输速率可高达 10Gbit/s，硬件及引脚定义如下图：



图 10

FPGA_SFP1_SFP2

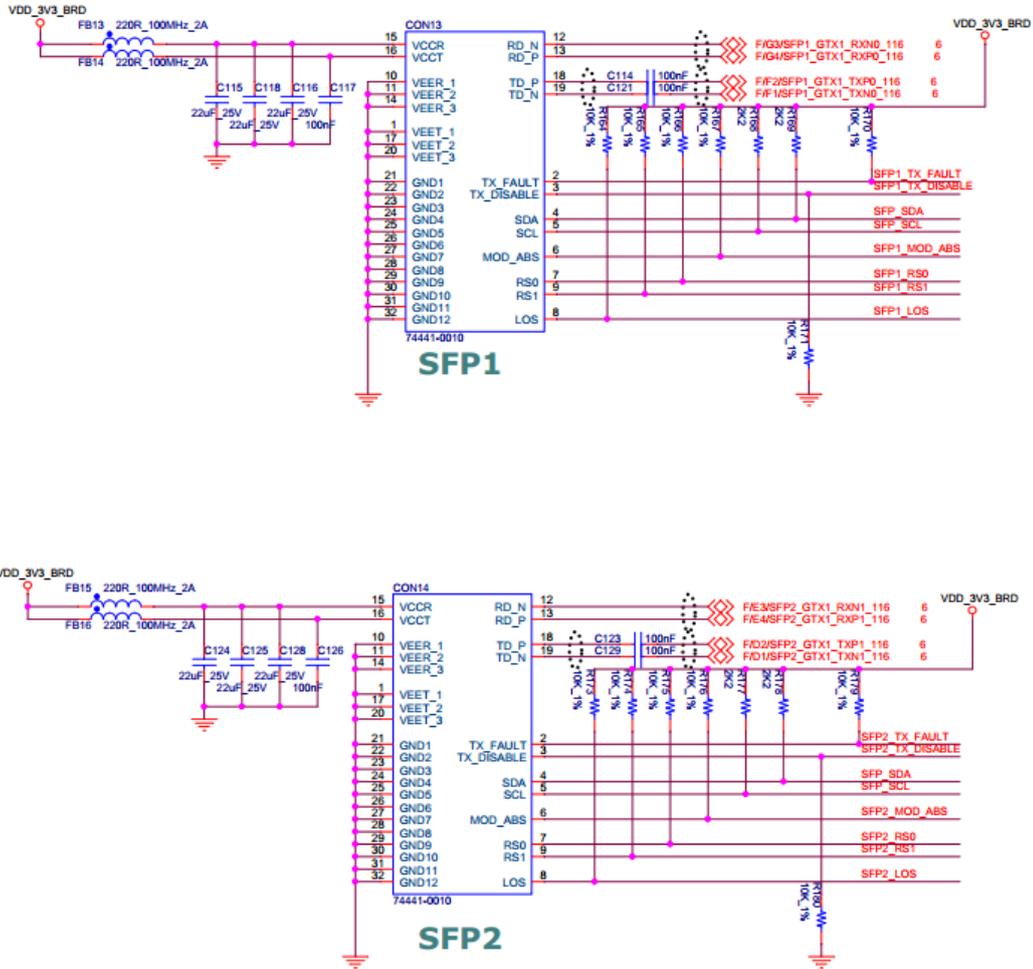


图 11

5 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的 FMC 接口

开发板上引出了 2 个工业级 FMC 连接器，FMC-LPC 标准。支持高速 ADC、DAC 和视频输入输出，硬件及引脚定义如下图：



图 12

FPGA_FMC1-1

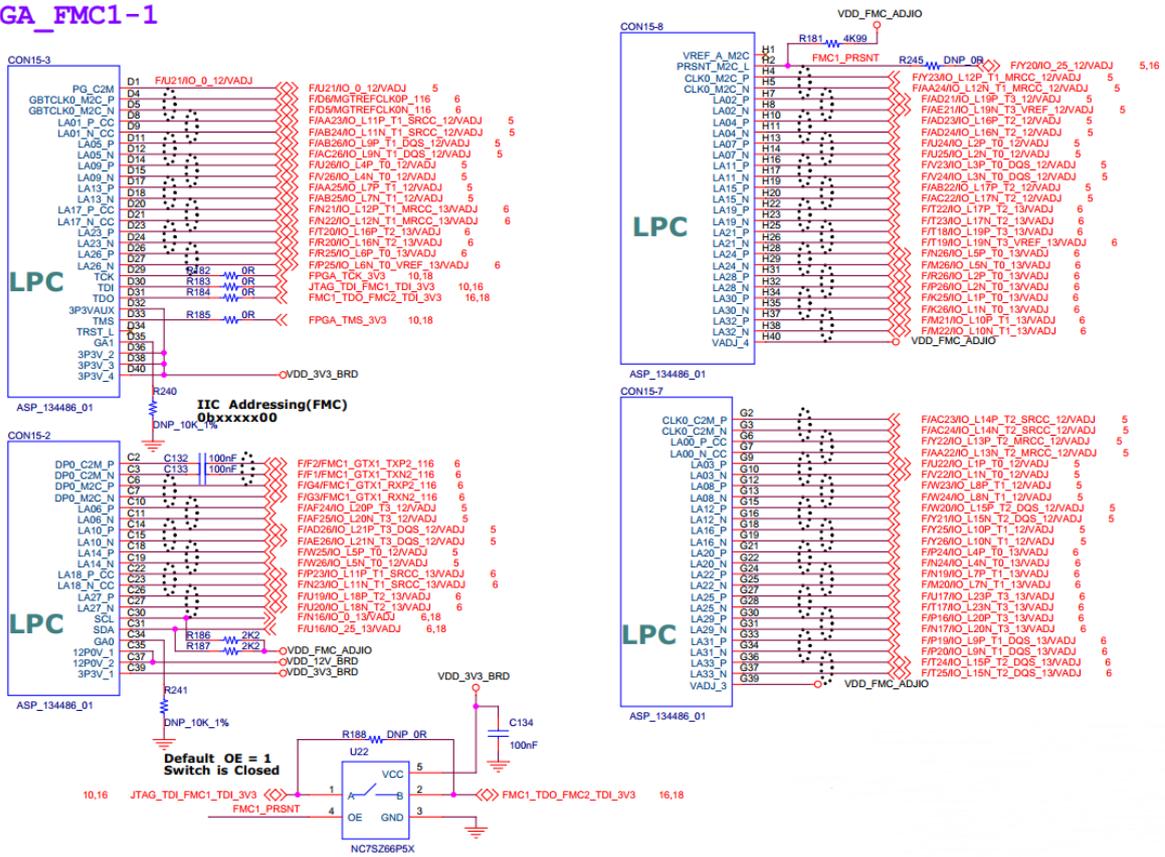


图 13 FMC1

FPGA_FMC2-1

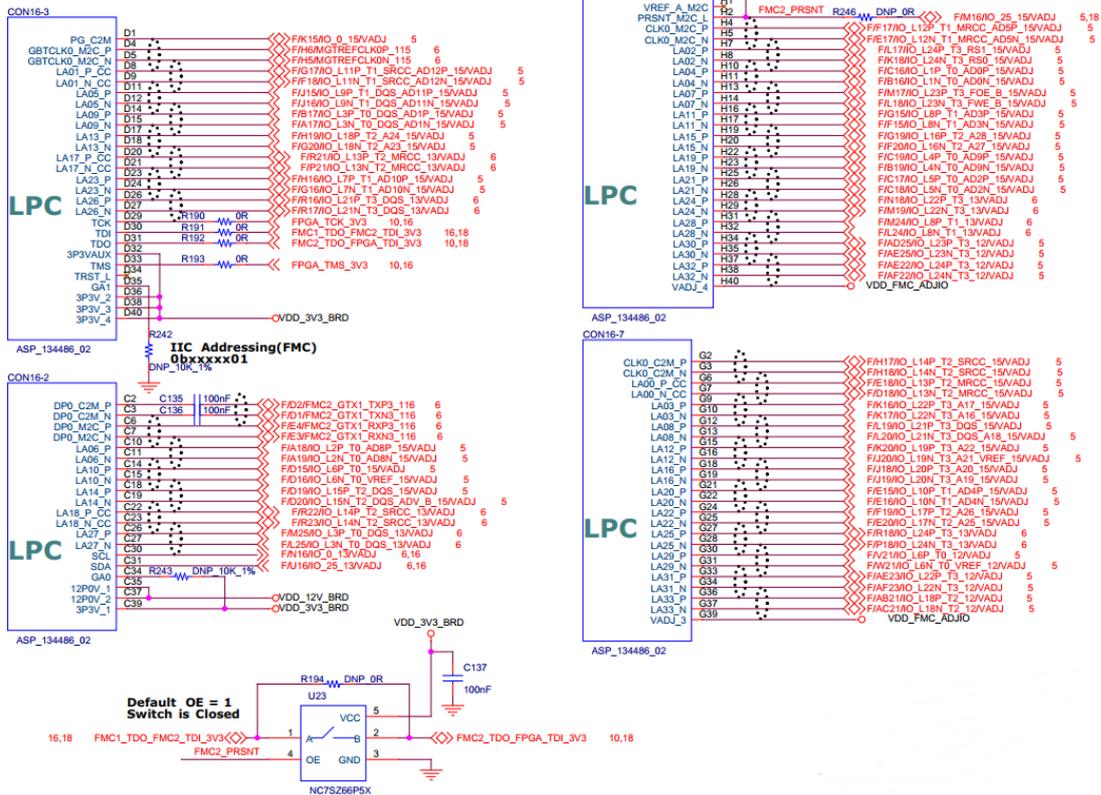


图 14 FMC2

6 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的拓展 IO 信号

开发板引出 3 个拓展信号接口(CON6、CON12、CON17)。DSP 端 2 个(CON6、CON12)，50pin IDC3 简易牛角座，间距 2.54mm，含 EMIF16、SPI、TIMER、GPIO 拓展信号；FPGA 端 1 个(CON17)，48pin 欧式连接器，GPIO 拓展接口。硬件及引脚定义如下图：



图 15 DSP 拓展接口

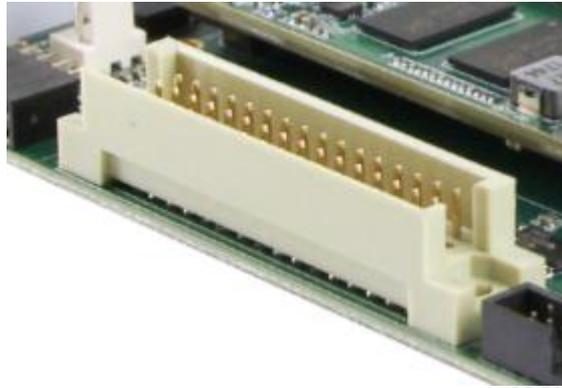


图 16 FPGA 拓展接口

EMIF

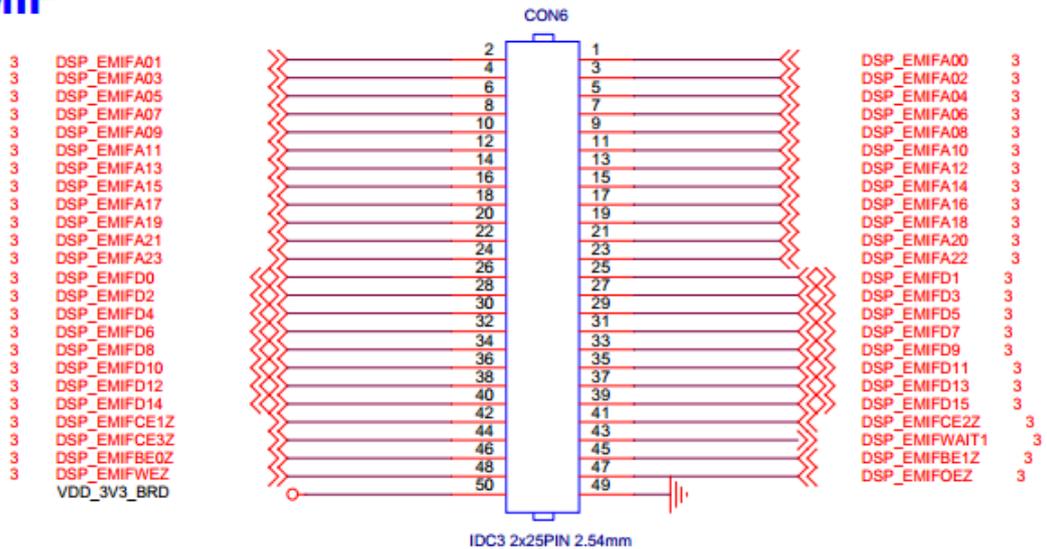


图 17 CON6 原理图

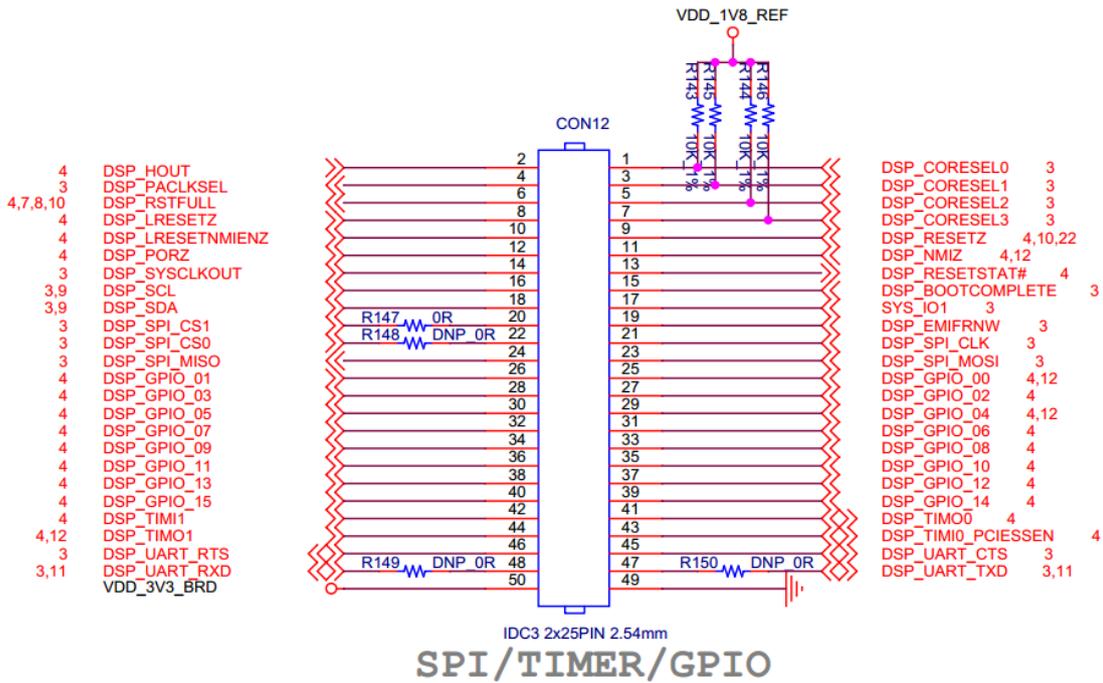


图 18 CON12 原理图

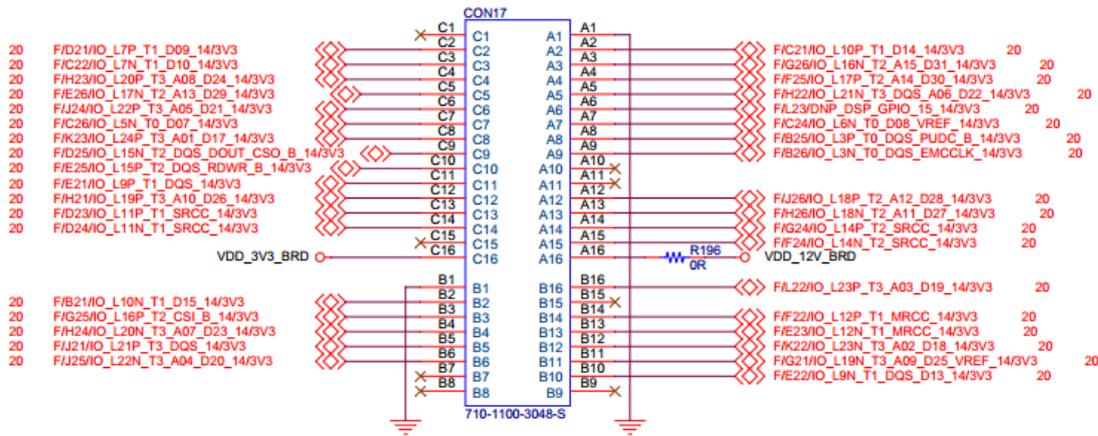


图 19 CON17 原理图

7 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的 XADC 接口

□

开发板引出了 1 个 XADC 接口（CON18, FPGA 端），硬件及引脚定义如下图：

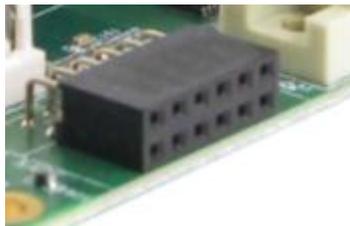


图 20

FPGA_XADC

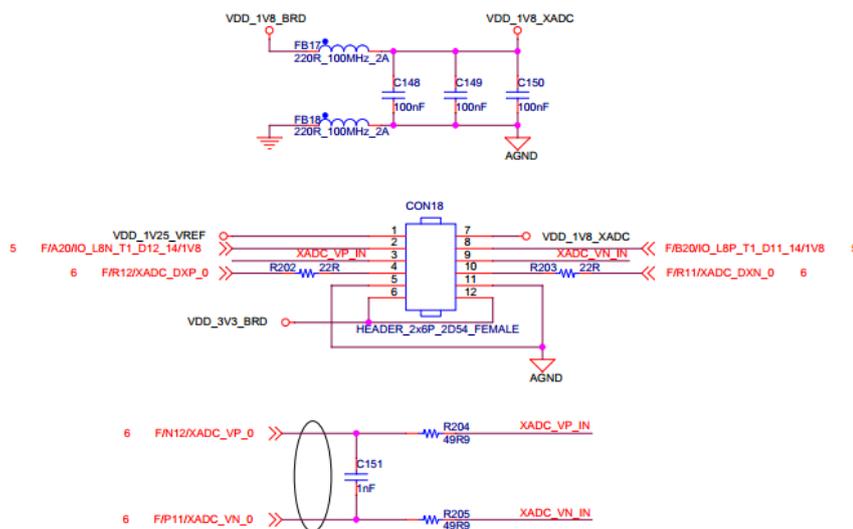


图 21

8 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的散热风扇接口

CON2 是散热风扇接口，采用 3pin，间距 2.54mm，供电电压为 12V，硬件及引脚定义如下图：



图 22

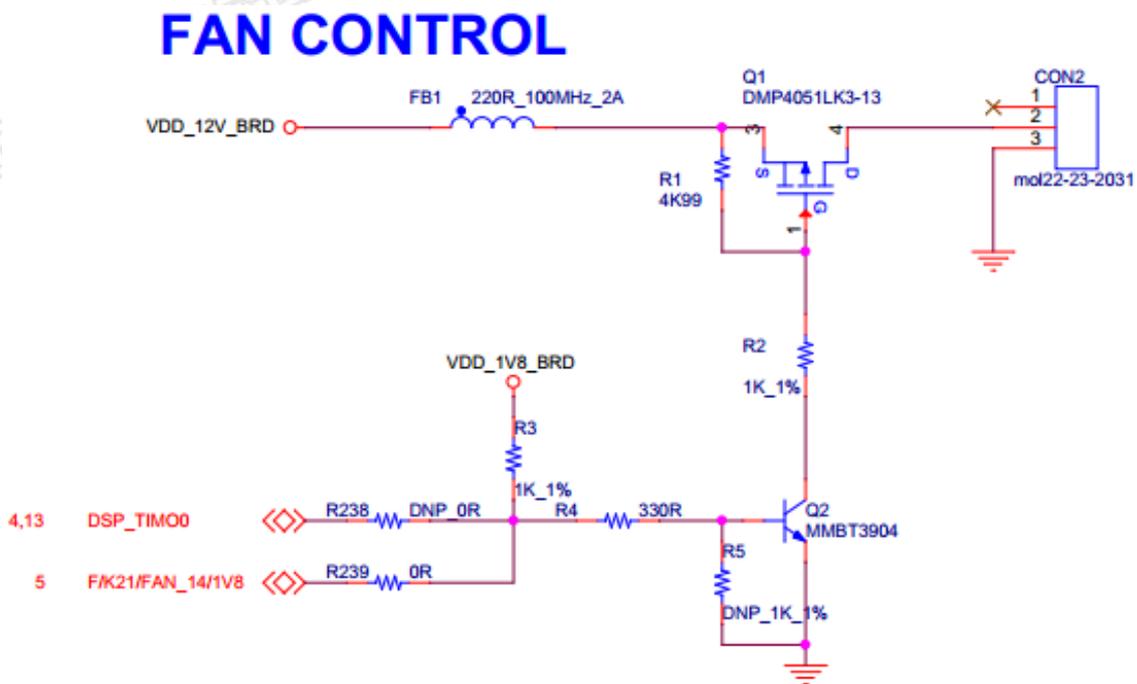


图 23

9 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的启动拨码开关

SW6 设有 5 位启动拨码开关来选择开发板的启动模式，ON 为 1，OFF 为 0，Don't Care = X，硬件及引脚定义如下图：

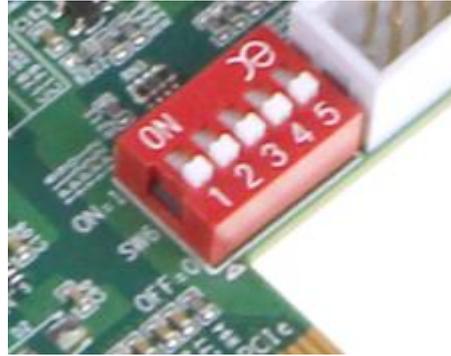
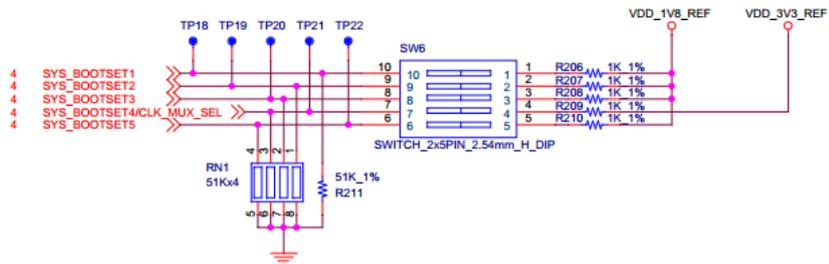


图 24

SYS_BOOTSET



Boot Configuration

MODULE	SW	1	2	3	4	5
DSP_No Boot		0	0	0	X	X
DSP_IBL NOR		1	0	0	X	X
DSP_IBL NAND		1	1	0	X	X
DSP_NOR		1	1	1	X	X
DSP_PCIE EP		1	0	1	X	X
DSP_PCIE T		X	X	X	1	X
DSP_CFG FPGA		X	X	X	X	1

P.S: ON = 1 , OFF = 0 ,Don't Care = X

图 25

10 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的 PCIe 接

口

开发板引出了 PCIe Gen2 x4 接口(CON5), 2 通道, 编码方案为 8b/10b, 总共 64pin, 主接口区 42pin, 单通道理论最高传输速率达 5GBaud, 即为 5GBaud*8/10=4Gbit/s, 硬件及引脚定义如下图:



图 26

DSP_PCIE

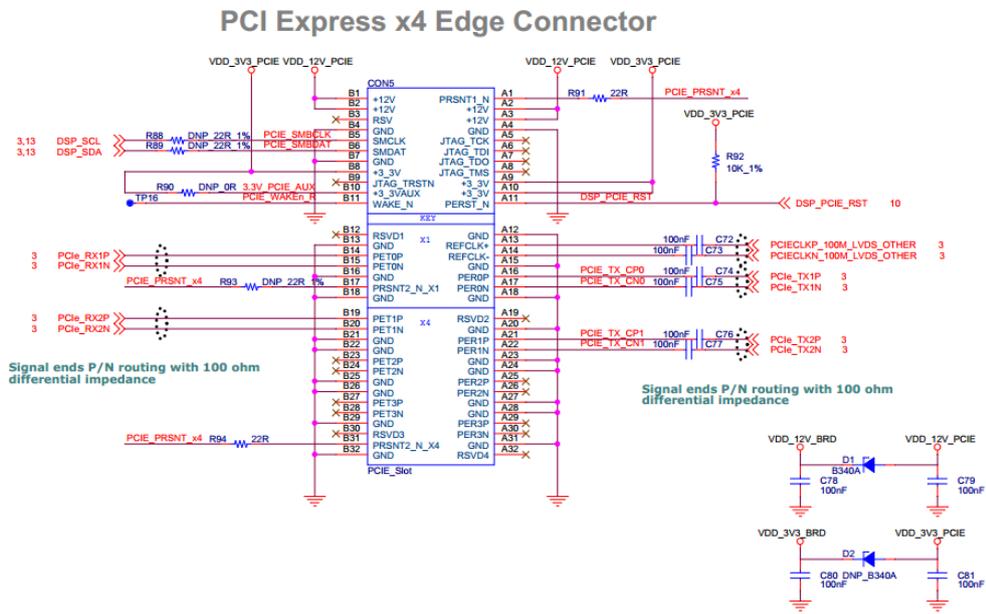


图 27

11 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的电源接口和拨码开关

开发板采用 12V@5A 直流电源供电，CON19 为电源接口，SW8 为电源拨码开关，硬件及引脚定义如下图：

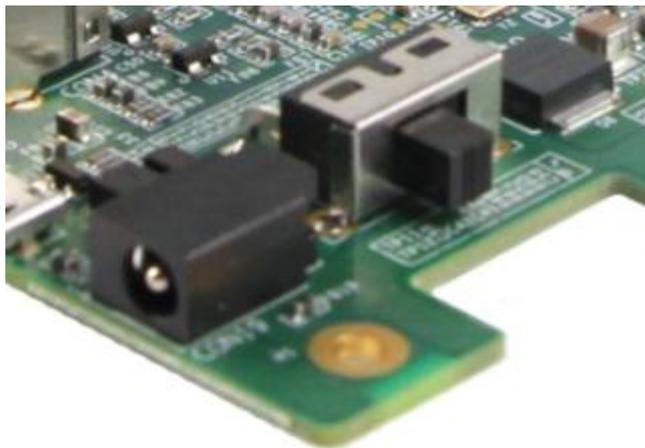


图 28

SYS_PWOER1

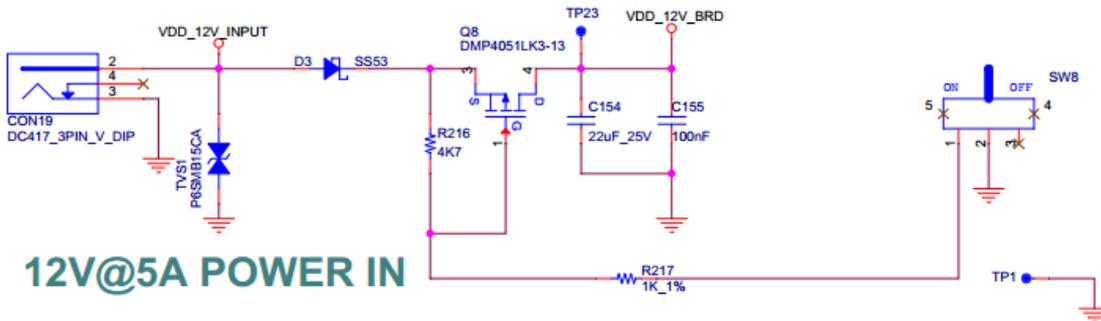


图 29

12 详解基于创龙 TI DSP TMS320C6678 + Xilinx FPGA Kintex-7 的 BANK 电压

开发板引出一个 BANK 电压（J1，FPGA 端），1.8V、2.5V 以及 3.3V 可选，硬件及引脚定义如下图：

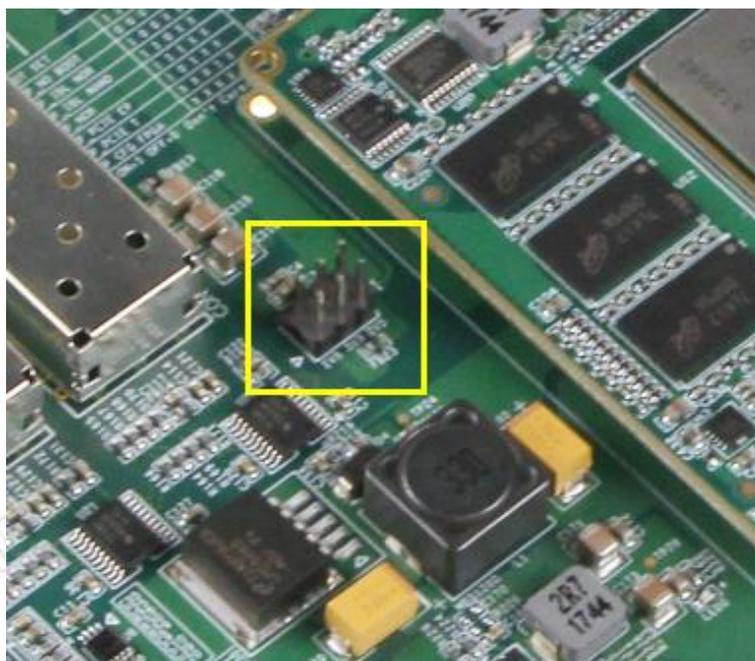


图 30

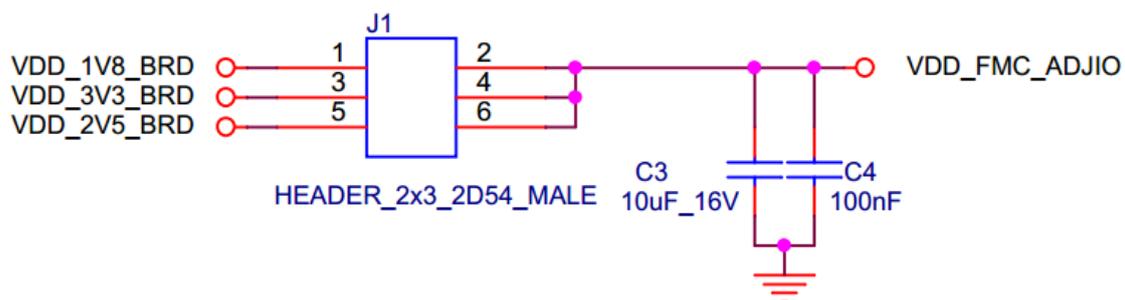


图 31

广州创龙电子科技有限公司

广州创龙电子科技有限公司

广州创龙电子科技有限公司

广州创龙电子科技有限公司