

# IIC 协议分析

## 1. 协议基础

### 1.1. 协议简介

IIC-BUS (Inter-Integrated Circuit Bus) 最早是由 Philip 半导体 (现在被 NXP 收购) 于 1982 年开发。主要是用来方便微控制器与外围器件的数据传输。它是一种半双工, 由 SDA (数据) 和 SCL (时钟) 组成的两线式串行传输总线。

目前最新的协议版本是 2014 版, 官方链接如下:

<https://www.nxp.com/docs/en/user-guide/UM10204.pdf>

### 1.2. 物理信号

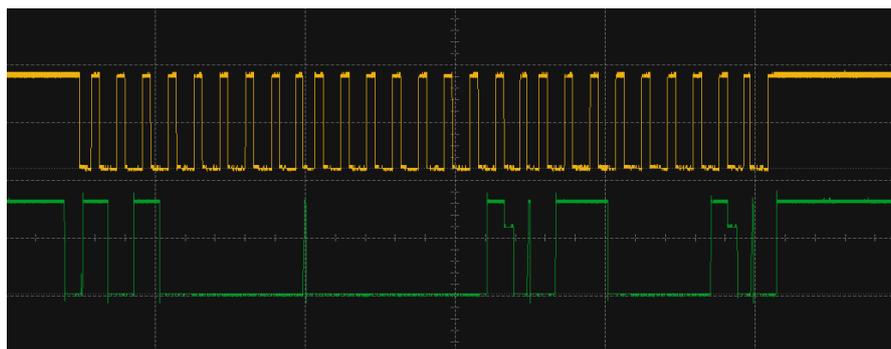


图 1-1 IIC 实际的波形

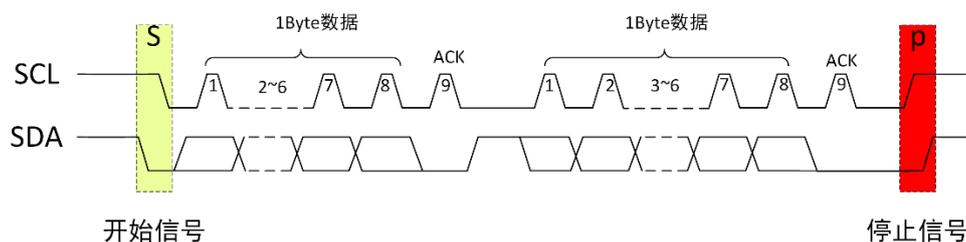


图 1-2 IIC 协议基本形式

IIC 由一条时钟线和一条数据线组成。如图 1-1 是示波器抓取的实际信号、1-2 是 IIC 协议数据传输的基本形式。

IIC 的输入输出结构采用的是开漏的结构。开漏结构不能够自主得到高电平, 所以需要外部上拉电阻  $R_p$  来实现 IIC 通信过程中的高电平。 $R_p$  的大小取决于 IIC 不同模式时的灌电流大小。

图 1-3 和图 1-4 是描述 IIC 获得高低电平的情景。因为一条 IIC 总线上面可能会同时连接上多个设备, 如果 IIC 使用的是推挽输出的话容易引起短路。IIC 设备可以通过控制 N-

MOS 管的开关来控制输出信号的电平高低。当 MOS 管 G 极为低电平时 MOS 管截止 IIC 总线上面由于有上拉电阻的存在而为高电平；当 MOS 管 G 极为高电平时 MOS 管导通，IIC 总线相当于直接接地为低电平。

IIC 的输入是通过 TTL 肖特基触发器将数据传输到输入数据寄存器当中，再提供给处理器处理。

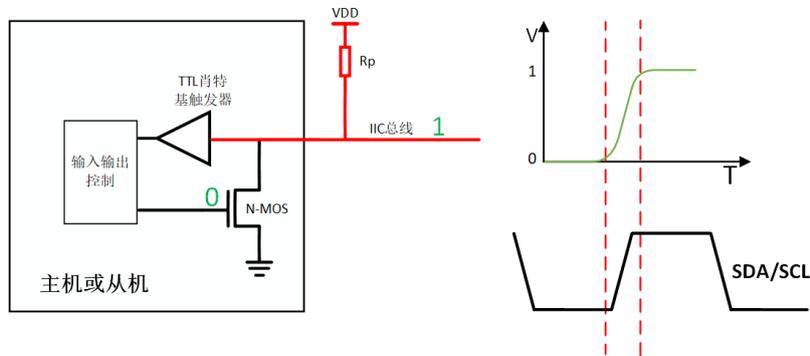


图 1-3

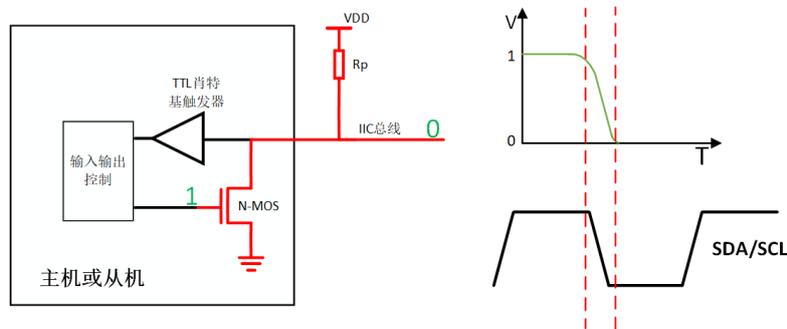


图 1-4

### IIC 的电平标准:

由于种类的设备都有可能连接到 IIC 总线上面，比如说 CMOS、NMOS 等，所以 IIC 的高电平和低电平的标准是不一定的。高电平和低电平的值为  $0.7V_{DD}$  和  $0.3V_{DD}$ 。

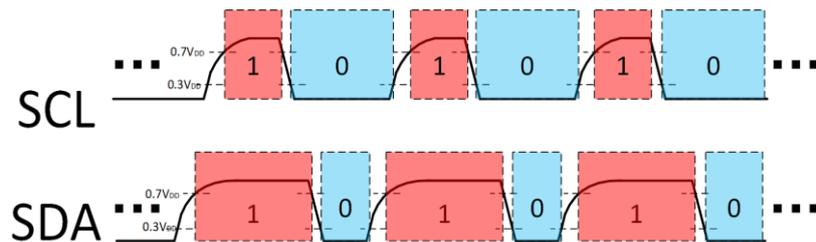


图 1-5

### 1.3. 总线连接

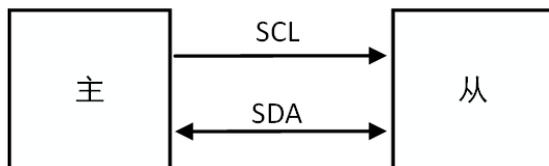


图 1-6

IIC 的时钟线总是由主机控制，主机与从机之间的数据传输只在 SDA 一根线上完成，不能同时发送和接收数据，所以 IIC 是一种半双工的通信协议。一条 IIC 总线上面可以挂载多个设备，每一个设备都有其对应的设备地址，设备之间数据传送只能由一个设备传送给对应地址的设备。

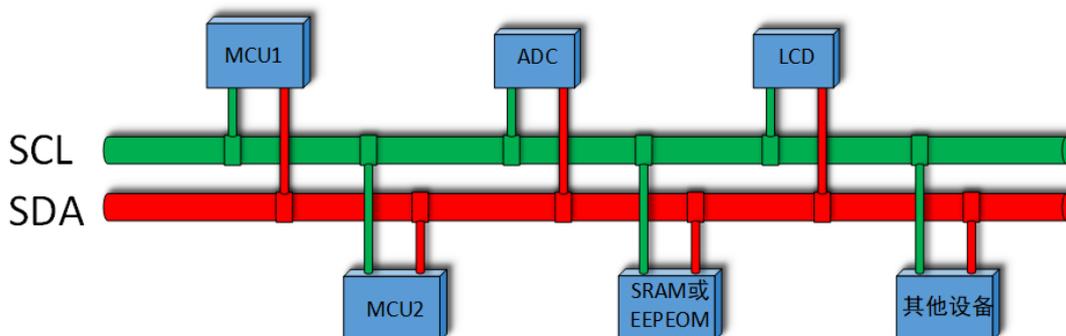


图 1-7

IIC 的总线连接可以接受多主机的模式，也就是说一条 IIC 总线上面可以有多个设备可以作为主机来使用，但是在一次数据的传输过程中只能有一个设备作为主机。一条 IIC 总线上面谁是主机取决于总线上面的时钟和数据信号由谁控制。如图 1-7 所示，这一条 IIC 总线上面挂载了多个设备，其中 MCU1 和 MCU2 都可以作为主机来使用，但是不能同时有两个主机。

如果两个 MCU 同时发起开始信号时（都试图成为主机），这时候 IIC 的仲裁机制会发挥作用来判定谁成为主机。

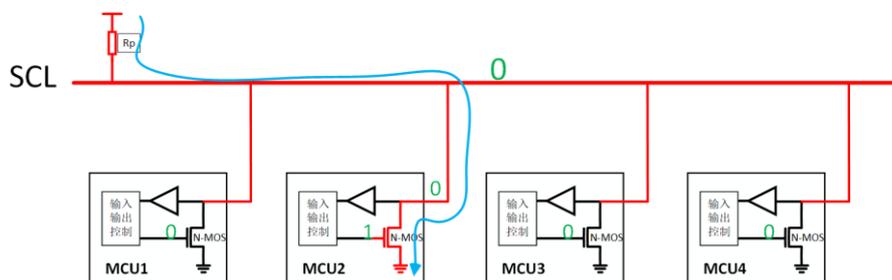


图 1-8

IIC 的仲裁机制得益于其开漏的输入输出结构。例如如图 1-8 所示，当 SCL 线上挂载的多个设备，其中的 MCU2 的 SCL 输出低电平，那么这条 IIC 总线 SCL 就会被 MCU2 拉低，这也就是“与”的特性。

IIC 上的仲裁主要是由两部分组成 SCL 时钟同步、SDA 线仲裁。

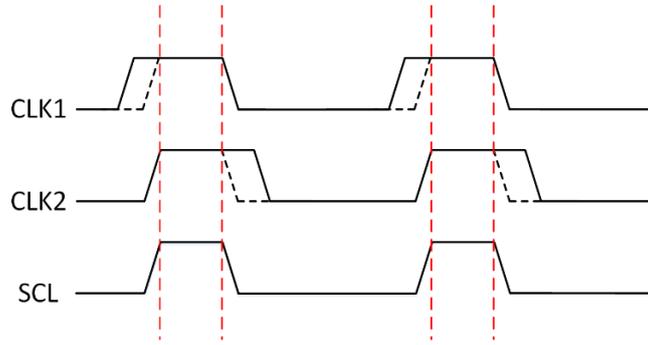


图 1-9

如图 1-9 所示 CLK1 和 CLK2 都是连接在一条 SCL 线上的设备同时产生的时钟信号，由于 IIC 总线存在“与”的特性，所以两个设备高电平相同的部分形成了 SCL 最终的时钟，也就是说同一条 IIC 总线上面的时钟都是相同的。

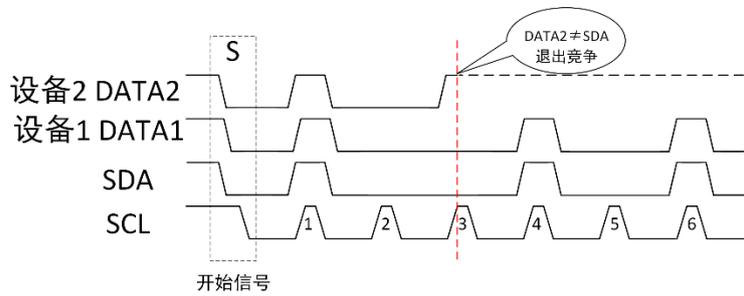


图 1-10

同样 SDA 仲裁也是基于“与”的特性。如图 1-10 所示当两个设备同时发出开始信号想要传送数据时，在第一个和第二个周期内 DATA1 和 DATA2 的数据都是相同的，然后两者继续传送数据，当在第三个时钟周期时 DATA2 与 SDA 的数据不一致，这个时候设备 2 就会停止发送数据，转而启动接收模式。这样 SDA 的数据就会与 DATA1 的数据保持一致，并且设备 2 停止发送数据也不会影响 SDA 的数据。

## 2. 协议规范

### 2.1. 编码规则

**起始、停止条件：**IIC 的起始信号为当时钟信号线（SCL）为高电平时，数据线（SDA）产生一个下降沿，停止信号为当时钟信号线（SCL）为高电平时，数据线（SDA）产生一个上升沿。

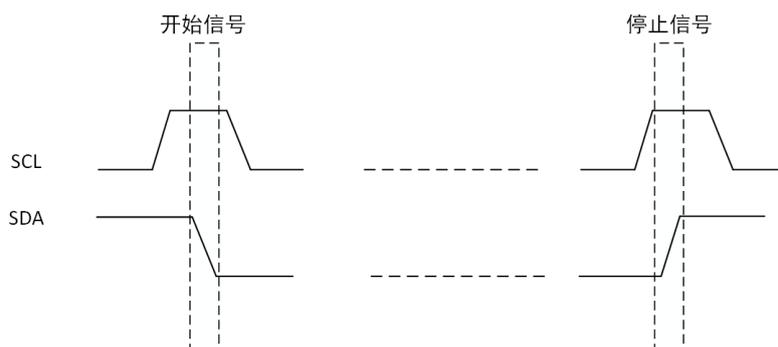


图 2-1

**应答位、非应答位：**当主机传送 8 位数据结束后，主机会将 SDA 线拉高，此时如果从机正确接收数据则会将 SDA 拉低并在 SCL 高电平时保持低电平，这个信号为 ACK 信号。如果在传输 8 位数据后从机没有将 SDA 拉低则该信号为 NACK。如果出现 NACK 则表示数据传输出错。

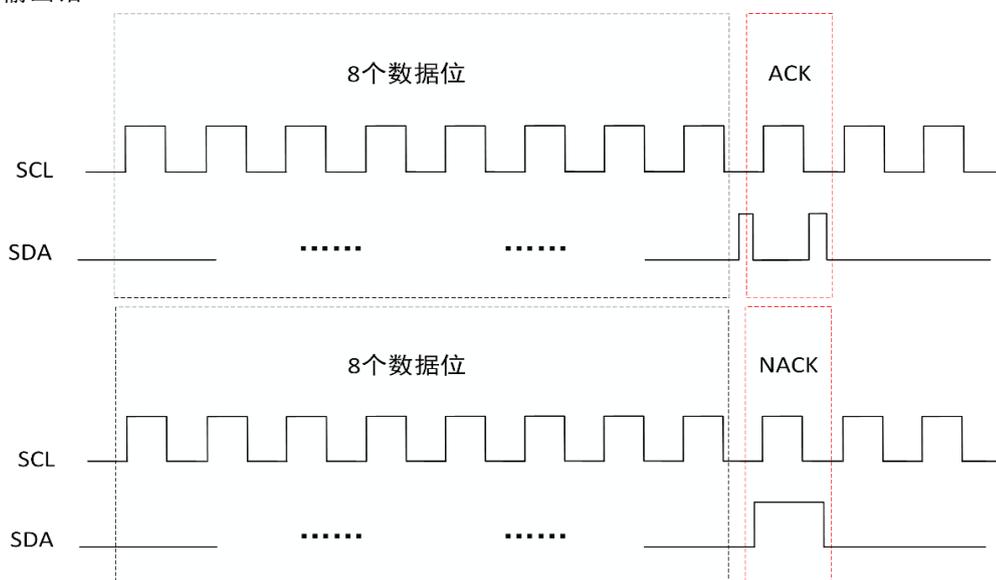


图 2-2

**数据有效性：**当时钟信号为高电平的时候，数据线上的信号需要保持不变也就是在时钟线为高电平的时候数据线出现上升下降沿的话就会产生停止和启动信号，从而导致数据的传输出错。

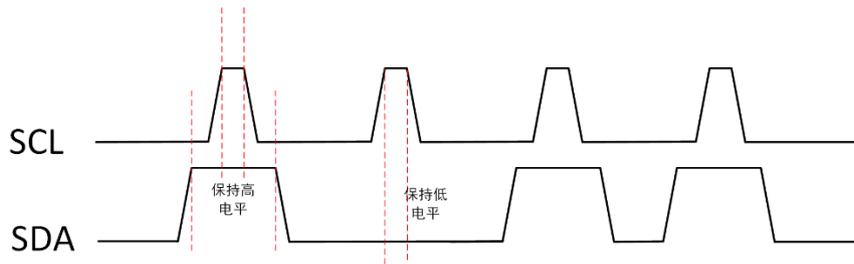


图 2-3

**byte 组织:** SDA 上的数据传输是以 8bit 即一个字节为单位传输的，每一次传输的字节数没有限制，每传输完一个字节后必须跟随一个应答位。

我们以 01001001 (0X49) 为例，其时序图如下：

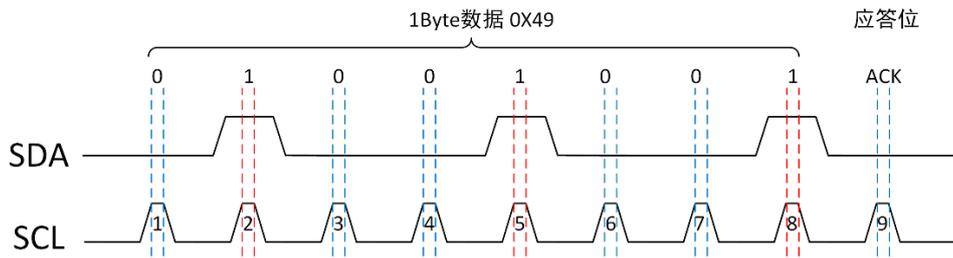


图 2-4

## 2.2. 信号传输

IIC 总线上面的每一个设备都有唯一的地址与之对应，信号传输时也是根据指定的地址找到设备来传输信号。

**写操作:** 主机确定了从机的设备地址后，生成一个开始信号，然后向 IIC 总线上面发送设备的地址和读写方向标志。从机检测到该地址和自己设备地址相对应后，回复主机一个应答信号。主机接收到应答信号后就开始向这个设备以字节为单位发送数据，每一个字节后面都会带有从机的应答信号，直到主机发送完成最后一个数据后生成一个停止信号结束此次数据的传输。

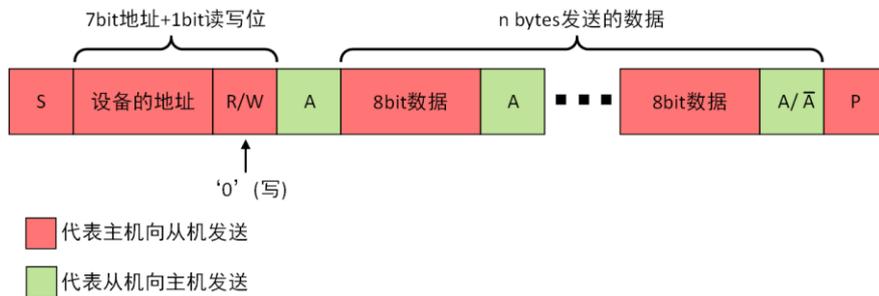


图 2-5

**读操作:** 读操作与写操作有一些类似，同样的是需要确定需要读取的从设备的地址。然后主机生成开始信号，再向 IIC 总线上发送从设备的地址和读数据的指令。从设备接收到地址与自己的吻合后会产生一个应答信号。就这从设备就开始向主机发送主机想要读取的数据，主机正确接收数据后会向从机回复应答信号，当主机想要结束读取操作时，

主机会回复一个非应答信号，然后生成停止信号结束数据的读取。

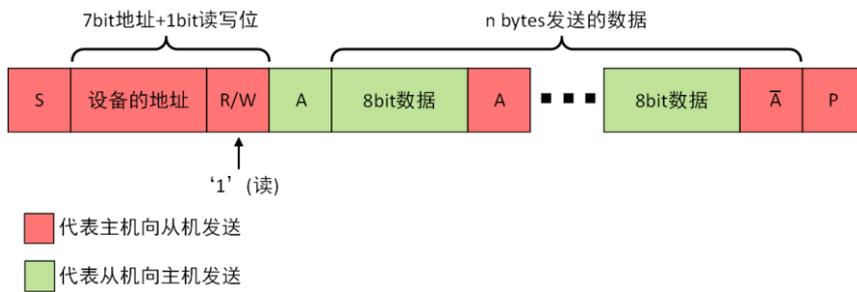


图 2-6

### 2.3. 传输示例

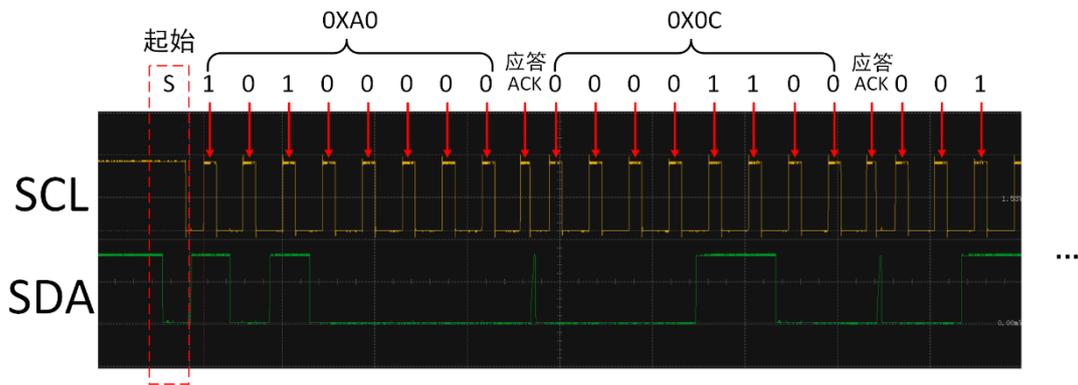


图 2-7

如图 2-7 所示是示波器采集的 IIC 信号，我们通过自己的观察得到这一段 IIC 包含的信息，主机向地址为 0XA0 的设备写入 0X0C。

通过示波器我们可以观察到 IIC 信号真实的模样，但是我们可以体会到示波器在分析数字信号的过程中有很多不便之处。

- (1) 示波器分析通道比较少：  
一般我们使用的示波器都是双通道，而刚好 IIC 总线只有两根线组成，但是当我们测量的数字信号时由多根线组成的话（比如说 spi），用两通道的示波器就不方便我们使用。
- (2) 示波器的存储深度比较小：一般来讲示波器的存储深度有限，有与存储深度和采样率采样时长有很大的联系：

$$\text{存储深度} = \text{采样率} \times \text{显示时间}$$

那么在上面的公式的原则下，示波器的存储深度是一定的，我们想要设置较高的采样率的话就无法显示较长的波形，如图 2-8 所示，想要的到足够长的波形的话采样率则会不足，如图 2-9 所示。

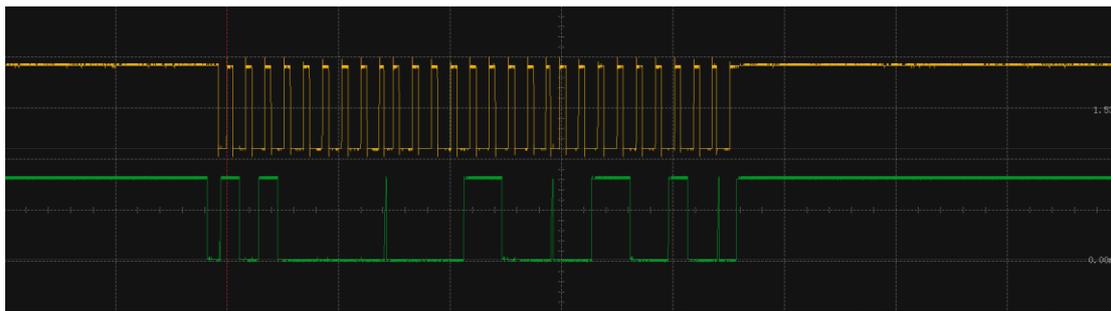


图 2-8

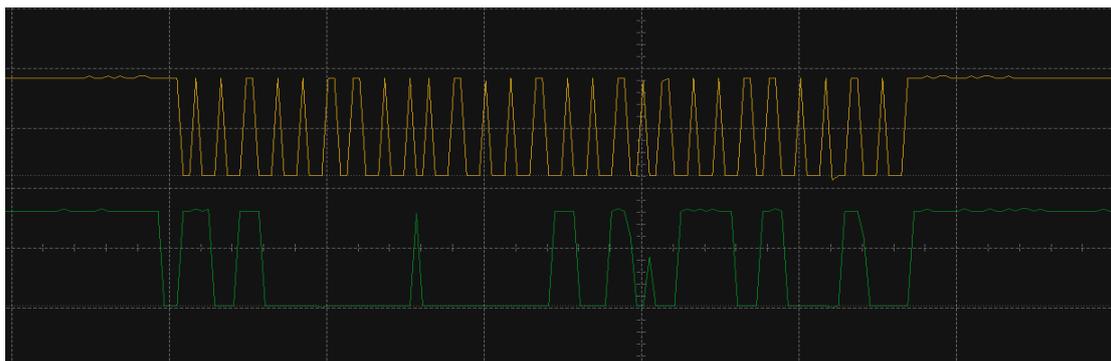


图 2-9 低采样率

(3) 没有协议解码功能:

如图 2-7 所示, 示波器抓取到的波形只有光秃秃的波形, 我们需要自己将波形放大去仔细辨认才能得到其中的信息。

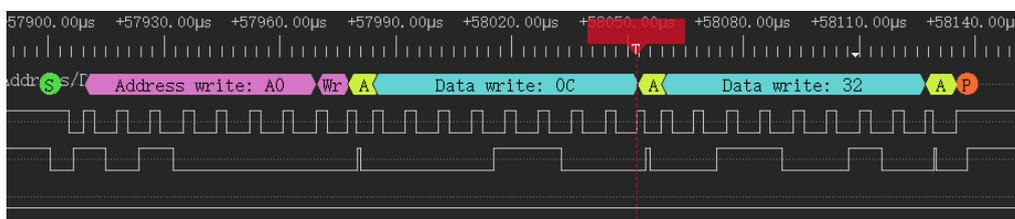


图 2-10 逻辑分析仪解码结果

而相比于示波器逻辑分析仪能更好的辅助工程师抓取, 识别数字信号。如图 2-10 所示逻辑分析仪带有解码功能, 它可以自动帮助工程师读取其中数据。逻辑分析仪的通道数量一般都在 16 个以上, 并且在存储深度这方面, 逻辑分析仪要远远大于示波器, 因此他可以记录很长的数据。

### 3. 逻辑分析仪准备

逻辑分析仪使用详情可参考：[https://www.dreamsourcelab.com/doc/DSView\\_User\\_Guide.pdf](https://www.dreamsourcelab.com/doc/DSView_User_Guide.pdf)

#### 3.1. 设备连接和状态检查

逻辑分析仪带有一个 type-c 的接口,使用正确的连接线价格逻辑分析仪接入电脑的 USB 接口（如果逻辑分析仪是支持 USB 3.0 接口的话接入 USB 2.0 接口会影响其最高速率）。一定要等到逻辑分析仪指示灯显示为绿灯和软件上显示为正确的仪器设备,此时才能正确地操作和使用逻辑分析仪。

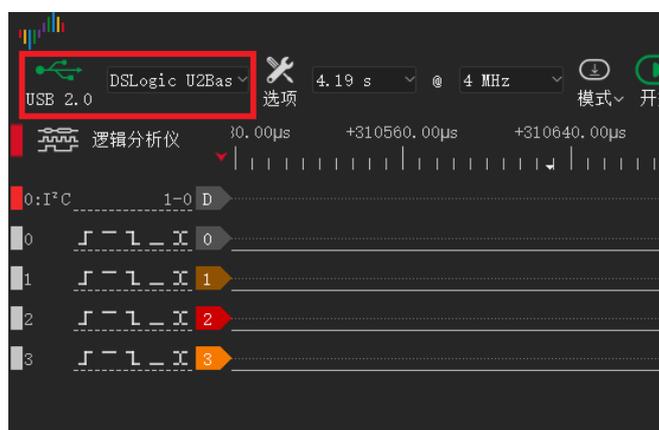


图 3-1

#### 3.2. 被测信号连接

正常连接好 USB 后,逻辑分析仪会亮绿灯,再将排线插入逻辑分析仪的检测通道。排线四个通道分为一组,基础版设备 4 个通道配一根地线,增强版每一个通道都配有地线,由于一般情况下的 IIC 速率都比较小,所以我们只需要连接两个通道和一根公共地线就行了。

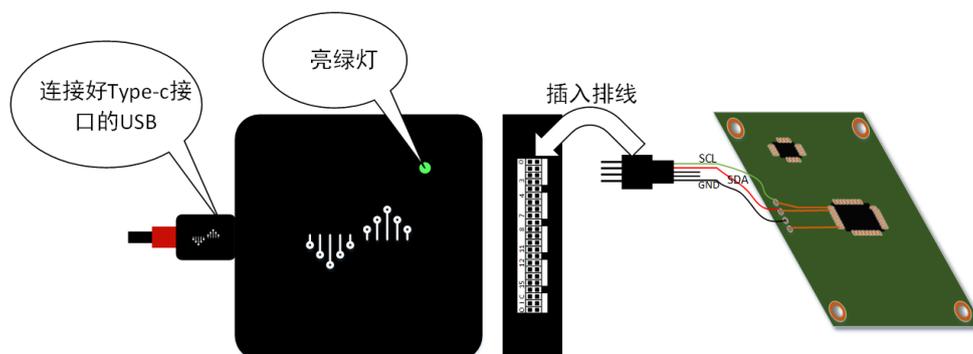


图 3-2

## 4. 波形抓取和协议分析

### 4.1. 采集设置

**采集时长、采样率：**关于采样率和采集时长，我们需要明白的一点是他们都和存储深度有关。**存储深度=采样率\*窗口显示时长**

IIC 总线的传输速率一般是几百 KHZ，我们的传输速率设置为几 MHz 就行。这里我们采用 4MHz 的采样率对 IIC 进行采样。这里不同的采样率下逻辑分析仪的最长采样时长是不一样的，DSView 会根据你设置的采样率来计算出最长的采集时长。你可以根据自己的数据量选择相应的采样时长。



图 4-1

**运行模式和阈值：**DSView 中逻辑分析仪抓取信号的运行模式有 stream 和 buffer 模式。stream 模式下不同通道数有不同的最高采样率，而 buffer 模式下最高采样率是固定的。另外就是由于 stream 模式采用的是 PC 的内存所以有很长的采样深度。DSView 的电压阈值可以设置的范围是 0~5V 之间。通常的 3.3V 数字系统，我们设置阈值电压为 1.0V 就可以，如果设置太低或者太高会导致信号不精准。

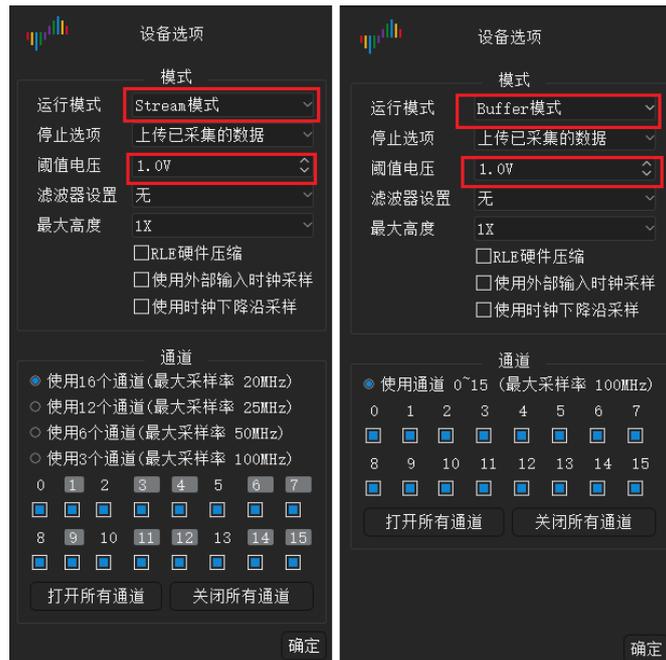


图 4-2

这里需要注意的是 stream 模式下 DSView 无法进行高级触发，只能进行一些简单触发，如果需要用逻辑分析仪抓取特定的数据的话需要将运行模式调整到 buffer 模式下。

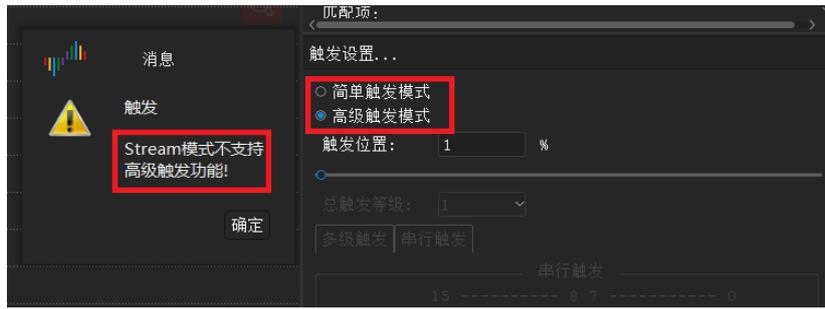


图 4-3

## 4.2. 触发条件设置和采集

**简单触发：**简单触发只需要通过设置某个通道的触发条件就可以实现信号的抓取。如图 4-4 所示我们设置触发条件为当通道 1 产生边沿信号，当通道 1 产生上升沿或者下降沿的时候就会触发。



图 4-4

**采集：**DSView 能够实现立即和正常捕获。立即捕获可以理解为立即抓取当前的 IIC 信号，不会顾及触发条件。当你的 IIC 信号比较短，并且你设置的采样时长比较短时可能会抓取不到波形。

正常捕获只需要点击开始按钮（或者按键盘 S 键）就可以进入正常捕获模式。正常捕获可以响应触发条件，并且可以设置采集模式。



图 4-5

DSView 运行单次采集和重复采集。单次采样只允许你采集一次便会停止采集。重复采

集是完场一次采集后等待响应的时间间隔后又会重新开始采集并不断这样的循环。如图 4-6 所示我们可以设置间隔采集的时间，设置范围为 1~10S。



图 4-6

### 4.3. 波形查看和测量

**缩放：**波形的缩放通过鼠标滚轮就能够实现波形的缩放。也可以通过键盘上的左右键来缩放波形。还可以通过鼠标右键框选住波形来将波形细节放大（右键框选只可以放大不能缩小波形）。

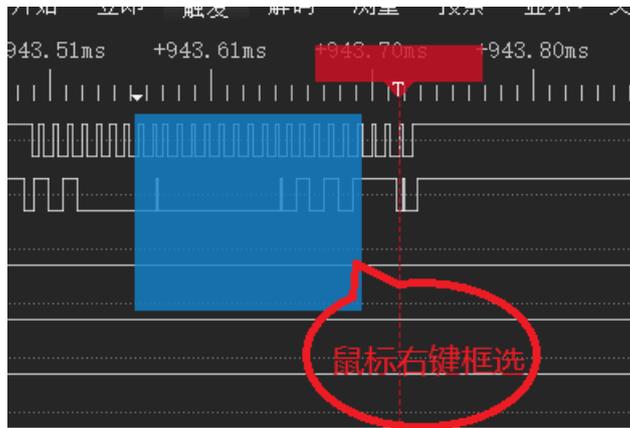


图 4-7 右键框选放大

**移动：**按住鼠标左键能够实现波形的左右移动。

**频率测量：**直接将鼠标移动到波形的中央，就可以计算这个信号的频率，周期等信息。

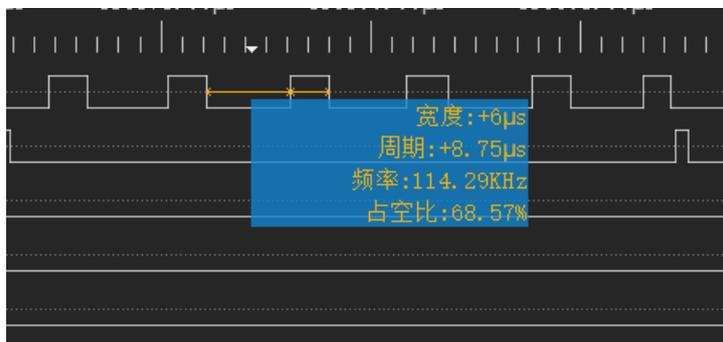


图 4-8 鼠标检测频率

**光标运用：**当你的波形比较长窗口无法完全显示的时候，我们可以使用光标标记你想观察的地方然后根据光标实现波形位置的跳转。在波形的上双击就能添加光标，光标的可添加数量不受限制。当你想要实现位置跳转的时候直接鼠标右击光标就会出现相应的序号，然后直接

点击序号跳转到相应的光标。

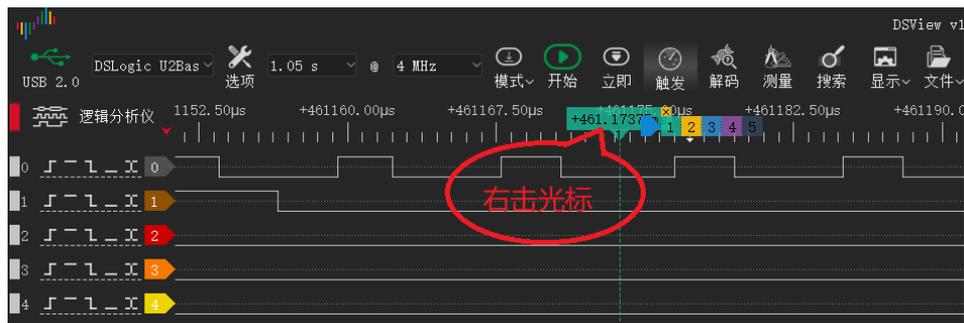


图 4-9 光标跳转 GIF 图

#### 4.4. 协议添加和解码分析

我们采集到的 IIC 总线上面的信号是两条波形图，比较生硬不利于我们了解其中包含的信息。这个时候我们就需要使用到 DSView 中所包含的解码功能。解码功能可以将 IIC 协议中包含的内容以直观的形式表现出来，方便我们分析。

**步骤一：** 点击菜单栏上面的解码 DSView 界面右侧就会出现添加解码协议的窗口。



图 4-10

**步骤二：** 在右侧出现的窗口中选择 IIC 协议，在点击这个加号添加协议。



图 4-11

**步骤三：** 点击完加号后下方就会出现一个 IIC 的协议，点击左侧的设置按钮（齿轮）进入解码设置的窗口。

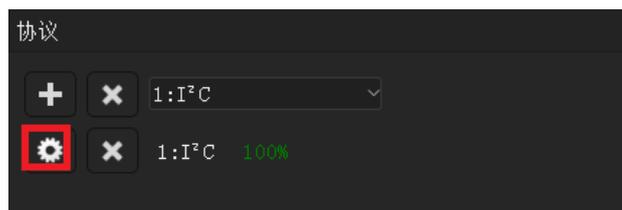


图 4-12

**步骤四：**首先设置显示的内容，我们可以根据自己的需求设置，然后最重要的是需要将采集 IIC 的通道与 SCL 和 SDA 相对应，从机地址可以显示为包不包含读写位，最后解码区域可以设置为开始到结束，这样采集到的所有数据都会被解码，如果想要解码特定的区域可以添加两条光标，解码区域设置为这两条光标之间。



图 4-13

#### 步骤五：结果分析

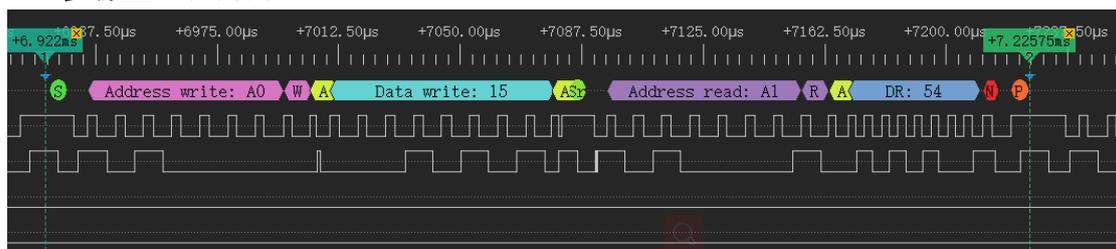


图 4-14

如图 4-14 所示我们设置了解码区间为光标 1 和光标 2 之间的区域。这一段 IIC 时序表达的意思就是从地址为 1010000 的设备之中的 0X15 的内部地址当中读取数据，读出的数据位 0X54。

## 5.进阶分析

### 5.1.采集技巧

**循环采集：**当你遇到需要观察一个特定的信号时采用单次可能会不方便操作。比如不同按键代表不同的信息，我们可以设置循环采集抓取按键的信息。

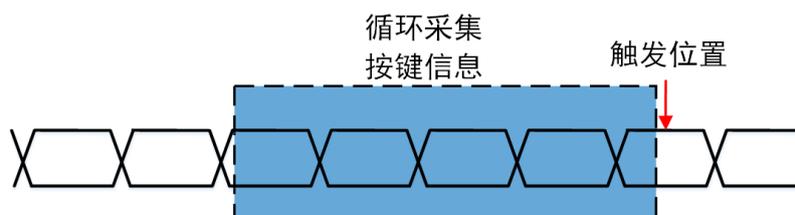


图 5-1

**触发定位：**如果我们想观察一段完整的波形，可以将触发位置尽量调到最前（1%）或最后（90%）。这样就能观察到触发前和触发后的波形，如图 5-3 所示。

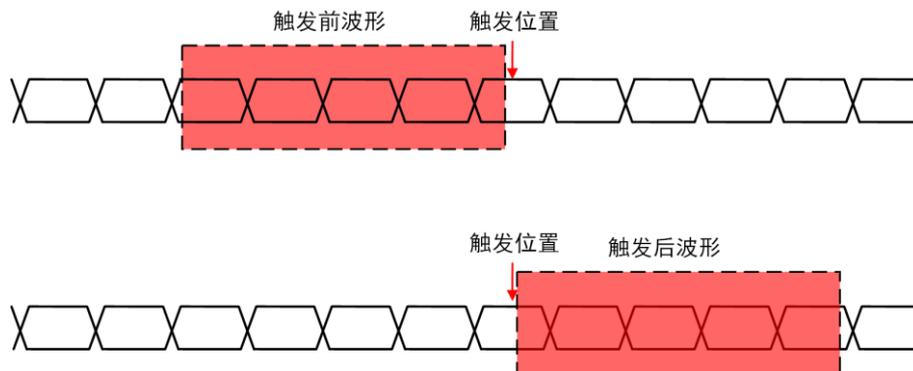


图 5-2

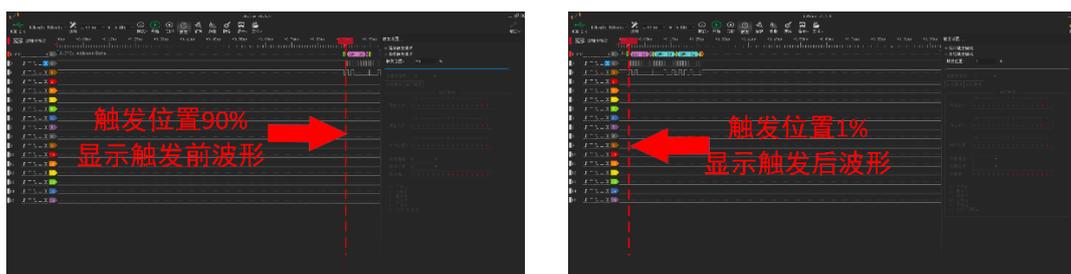


图 5-3

### 5.2.高级触发

DSView 中可以使用高级触发来分析传输的内容。

**步骤一：**首先需要在触发设置里面选择高级触发选项。



图 5-4

**步骤二：**设置触发位置，触发位置可以根据自己的需要设置在任意位置。触发的位置决定了你要抓取的信号位于你抓取的全部信号的百分比位置。设置时只需要填入数值或者用鼠标拖动位置条。

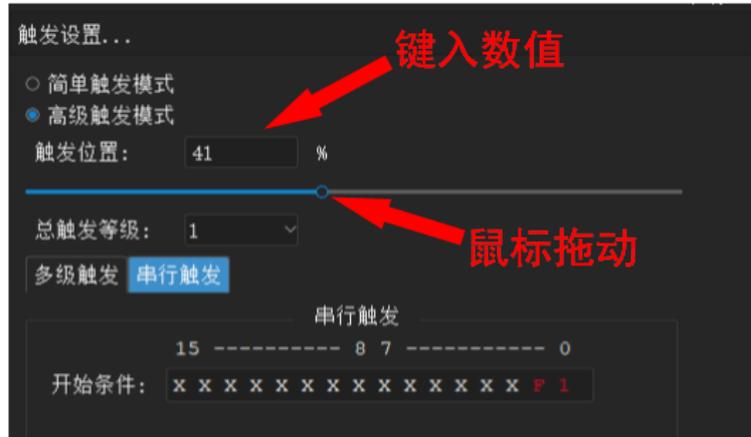


图 5-5

**步骤三：**选择串行触发，IIC 是一种串行的通信方式，所以我们选择的是串行触发，上面的总触发等级只在多级触发的时候使用。



图 5-6

**步骤四：**设置开始停止条件、时钟设置。

首先需要将通道与你测试的 IIC 线对应，例如通道 0 对应的是 SCL，通道 1 对应的是 SDA。IIC 的开始条件为当 SCL 为高电平时 SDA 产生一个下降沿，停止条件为当 SCL 为高电平时 SDA 产生一个低电平，所以开始条件和停止条件设置为图 5-7 左侧所示。时钟设置用来定义时钟采样的时刻，一般情况我们可以设置为上升沿采样。

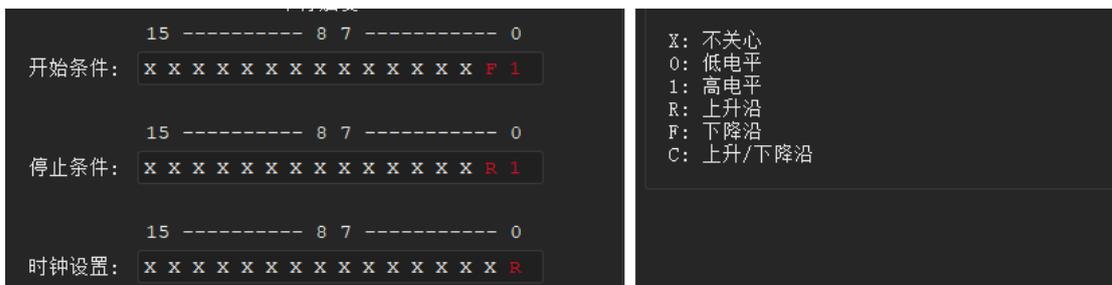


图 5-7

**步骤五：**设置数据通道、数据位宽、数据值

数据通道指的是 SDA 连接的是哪个通道，这里我们连接的是 1 通道。由于 IIC 协议中每传送 1 字节数据就需要一个应答位，所以数据位宽设置为 9。例如我设置在出现 0X57 这个数据时触发，设置的数据值应该为 010101110，最后一位为应答位。

当然如果我们不需要抓取特定的数据时，数据值、数据位宽、数据通道三项可以不用设置。



图 5-8

### 步骤六：查看数据

逻辑分析仪抓取的结果会显示在主界面上面，触发的位置就是我们想要获得的数据的位置。

我们还可以通过列表查询的方式来抓取这一串数据中的位置。如图 5-10 所示，输入要查询的数据再点击该数据就能在主界面中快速定位该数据。

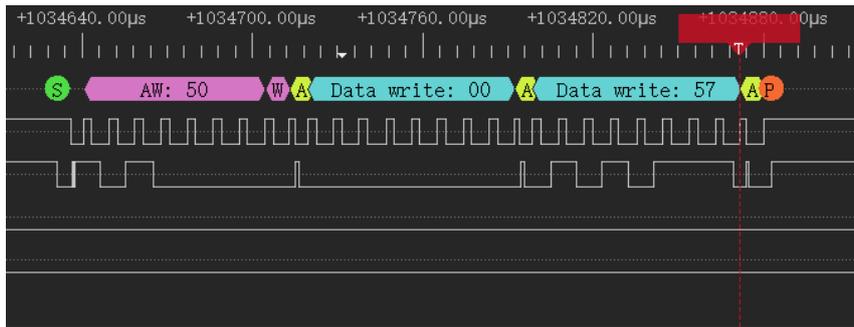


图 5-9

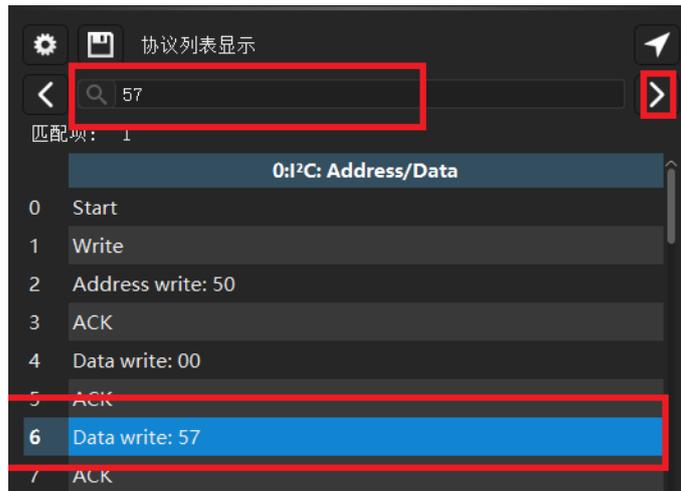


图 5-10

## 5.3.Stack 高阶协议解析

稍微复杂一点的协议都会采用分层的结构，例如使用 IIC 对 EEPROM 的读写操作，其协议是基于传统的 IIC，但是在这其中还包含了更多的含义。

我们以对 EEPROM 操作展示 Stack 高阶协议解析过程

操作步骤：

- (1) 选择“1: IIC”。IIC 协议添加“1: IIC”不能添加“0: IIC”，“0: IIC”不能显示多层协议。

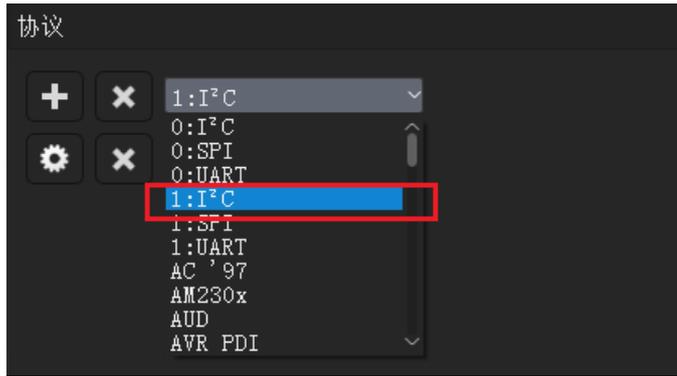


图 5-11

(2) 点击“多层协议”



图 5-12

(3) 添加对应的 EEPROM 协议

1-Wire network layer	Oregon
<b>24xx EEPROM</b>	PAN1321
93xx EEPROM	PCA9571
ADE77xx	RFM12
ADF435x	RGB LED (SPI)
ADNS-5020	RTC-8564
ARM ETMv3	SD card (SPI mode)
ARM ITM	SPI flash
ARM TPIU	SSI32
ATSHA204A	TLTCA6408A

图 5-13

(4) 得到结果

从结果可以看出，这 5 层的解码将 IIC 协议通讯的从每一位到整体的意义描述的很详细。



图 5-14