

一种便捷的用于片上电源网的高阻射频隔离器*

张志文, 王策兴, 栗涛

(中山大学 电子与信息工程学院, 广东 广州 510006)

摘要: 集成电路和系统级封装中的隔离器位于电源网与有源器件之间, 保证有源电路的直流偏置和射频隔离, 且其拓扑形状与电源网结构适配为宜。针对传统的隔离器形状复杂、设计繁琐、难以嵌入电源网的问题, 提出一种楔形隔离器。其拓扑结构形似集成电路条状电源网络, 由外臂、底轨和内轨组成, 根据阻带频率决定内轨的位置。当外臂张角一定时, 无论内轨位置如何, 都能使隔离器在阻带内表现出很高的输入阻抗。使用三维电磁场仿真对设计思想进行验证, 并使用印刷电路工艺设计原型隔离器进行实测。仿真和测试结果证明了隔离器的有效性。它的结构简单, 非常适合通过修改芯片电源网局部形状来实现。其设计过程便捷, 即使数字工程师也能轻松操作。

关键词: 射频隔离器; 高阻抗; 集成电路; 便捷设计

中图分类号: TN713

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.200030

中文引用格式: 张志文, 王策兴, 栗涛. 一种便捷的用于片上电源网的高阻射频隔离器[J]. 电子技术应用, 2020, 46(7): 10-14.

英文引用格式: Zhang Zhiwen, Wang Cexing, Su Tao. An agile high input impedance RF choke for on-chip power distribution network[J]. Application of Electronic Technique, 2020, 46(7): 10-14.

An agile high input impedance RF choke for on-chip power distribution network

Zhang Zhiwen, Wang Cexing, Su Tao

(School of Electronics and Information Technology, Sun Yat-sen University, Guangzhou 510006, China)

Abstract: Chokes in integrated circuits and system in packages are used between power grids and active devices. It can maintain DC biasing and RF isolation of active circuit, and its topological structure should match power network structure. In this paper, a wedge-shaped choke is proposed to solve the problem of complicated shape, complicated design procedure and difficulty in embedding power network of conventional RF choke. Its topological structure is similar to strip power grid. The choke consists of an outer arm and an internal rail whose location can be determined by stop-band frequency. The choke exhibits high input impedance in the stop-band once the flare angle of outer arms is at an appropriate value. The design idea is validated by HFSS electromagnetic field simulation. The prototype of the choke is fabricated using printed circuit technology. Both simulation and measurement prove the effectiveness of the choke. Its structure and design process are simple, and it can be easily embedded in IC chip. Even digital engineers can easily implement it.

Key words: band-stop filter; high impedance; integrated circuits; agile design

0 引言

许多有源毫米波电路都需要对输入端和输出端进行直流偏置, 且偏置电源与端口之间必须进行交流隔离, 因此需要一种具有极低直流阻抗的射频隔离器。同时, 要避免隔离器的负载效应对射频信号传输产生影响, 故要求隔离器具备高输入阻抗^[1]。

国内外对隔离器进行了诸多研究, 但大都集中在光的单向传输隔离^[2]、微波频率的正向导通^[3-4]等领域, 关于通直隔交型的隔离器也仅局限于集总元件的搭建, 不适合嵌入集成电路电源网络^[5]。已经大量研究报导的滤

波器^[6-12]具有通直隔交的极佳特性, 但其阻带内端口输入阻抗的问题没有得到充分考虑。此外, 这些滤波器的结构复杂, 与芯片电源网条状结构相去甚远, 故不适合嵌入芯片电源网; 且其设计过程精巧, 数字背景的芯片设计师不易掌握。针对上述问题, 本文提出了一种楔形隔离器, 其三角形拓扑结构形似条状电源网结构, 方便集成于片上电源网, 其设计方便, 具有低直流阻抗、高交流输入阻抗。

1 隔离器的设计

1.1 隔离器的结构

隔离器由外轨和内轨两部分组成, 轨线都是金属材料。如图 1 所示, 外轨呈三角形, 由一个底轨和两个臂轨

* 基金项目: 国家自然科学基金(61471402)

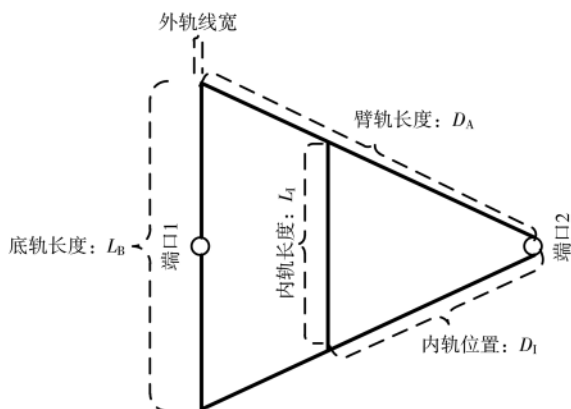


图1 高阻隔离器的结构

组成。底轨长度为 L_B ，臂轨长度为 D_A 。框内距离端口2 D_1 位置处，横向放置一根长度为 L_1 的内轨，连通两臂。

隔离器的端口2位于三角形顶点，这里是受偏置电路的接入点；隔离器的端口1位于三角形的底边中心，这里是偏置电源的接入点。

1.2 隔离器的工作原理

此图1中结构具有上下对称性，射频波进入端口2后，沿两臂对等同步的传到端口1。故可以应用共模分析方法将图1结构简化为图2结构：只需考虑内轨的下半段，原中间点开路负载。当半内轨长度为四分之一波长时，内轨会在臂轨接入点产生短路负载(s.c.)，截断通道，使射频波无法由端口2传到端口1，起到了隔离的作用。

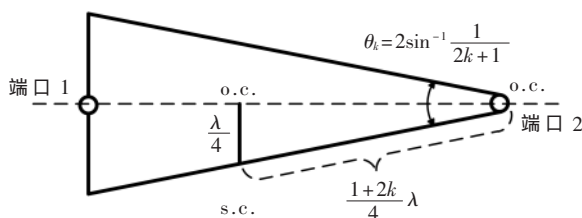


图2 对臂轨夹角的考虑

若这个短路负载与端口2的距离为四分之一波长的奇数倍，隔离器会在端口2产生开路负载(o.c.)，即端口2的输入阻抗达到无穷。从而在工作频率上实现了很高的端口2输入阻抗，对被偏置的射频电路上的射频信号不产生负担。以上分析可以总结为下面的计算式：

$$L_1 = \frac{\lambda}{2} \quad (1)$$

$$D_1 = \frac{1+2k}{4} \lambda \quad (2)$$

其中， k 为非负整数， $k=0, 1, 2, \dots$ ，实际应用中， k 常取较小正整数。

由式(1)、式(2)可以得到底轨和外臂长度的比例和两臂轨之间的夹角：

$$\frac{L_B}{D_A} = \frac{L_1}{D_1} = \frac{2}{1+2k} \quad (3)$$

1.3 隔离器的应用

图3给出了这种隔离器的一种应用场景：在常规的芯片电源网上嵌入隔离器。

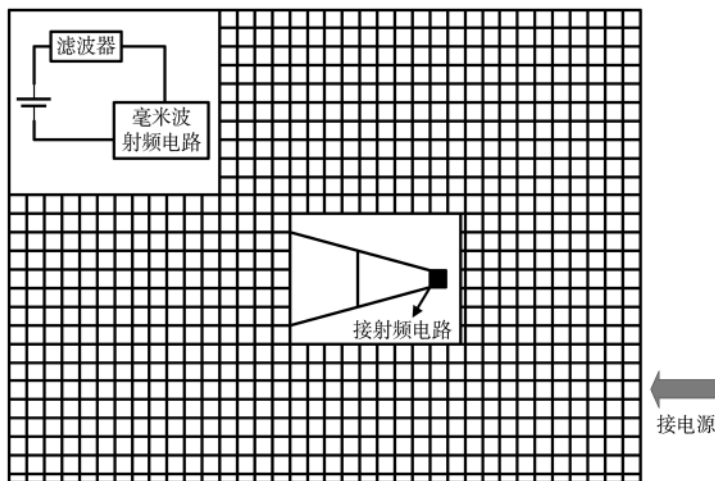


图3 隔离器的应用案例：嵌入芯片电源网

设计时，先在电源网上划出足够大的空白空间，然后按照下述步骤构建隔离器。

根据表1的参数绘制隔离器，然后将电源网上留空太多的地方恢复成原来电源网的网状结构，就可完成设计。当射频电路的工作频率发生变化时，不需要重新设计隔离器，只要保持外框不变，并将内轨调整到合适的位置即可。

表1 隔离器参数计算表

步骤	参数	方法
1	λ	由工作频率和介电常数计算波长
2	L_B	L_B 稍大过半波长，如 $L_B=0.6\lambda$
3	k	选择合适的 k 值，建议 $k=1$
4	D_A	根据式(3)， $D_A=(0.5+1)\times L_B$
5	D_1	根据式(2)，计算出 D_1
6	L_1	在 D_1 处的内轨，长度自动满足式(1)

1.4 隔离器结构参数的深入考量

一些参数可能会影响到隔离器的特性。首先是内轨的线宽，线宽增大，隔离器的衰减减少：

$$\alpha = \alpha_c + \alpha_d = \frac{R_s}{Z_0 W} + \frac{k_0 \epsilon_r (\epsilon_c - 1) \tan \delta}{2 \sqrt{\epsilon_c} (\epsilon_c - 1)} \quad (4)$$

其中， α_c 是由导体损耗引起的衰减， α_d 是由介质损耗引起的衰减， ϵ_c 为有效介电常数。

四分之一波长谐振器的 Q 值：

$$Q = \frac{\beta}{2\alpha} \quad (5)$$

Q 值增大，中心频率处的隔离度增加，-20 dB 带宽增加。

其次是底轨和内轨的间距。两轨很接近时,它们之间会出现较强的电磁场耦合,对隔离度和端口二输入阻抗都可能产生影响。诸如图4所示的耦合微带线结构,其耦合系数 C :

$$C = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \quad (6)$$

偶模阻抗 Z_{0e} :

$$Z_{0e} = \sqrt{\frac{L}{C_e}} = \sqrt{\frac{L}{C_{11}}} \quad (7)$$

奇模阻抗 Z_{0o} :

$$Z_{0o} = \sqrt{\frac{L}{C_o}} = \sqrt{\frac{L}{C_{11} + 2C_{12}}} \quad (8)$$

其中, C_{11} 为单条微带导体与地之间的电容, C_{12} 为两条微带导体之间的电容,都是单位长度电容。联立式(6)~式(8)得到 C_{12} 与耦合系数 C 的关系:

$$C_{12} = \frac{2CC_{11}}{(C-1)^2} \quad (9)$$

由图4耦合微带结构得:

$$C_{11} = \frac{\varepsilon_r \varepsilon_0 W}{h} \quad (10)$$

$$C_{12} = \frac{\varepsilon_0 t}{s} \quad (11)$$

将式(10)、式(11)代入式(9)可得到微带线间距 s 与耦合系数 C 的关系:

$$s = \frac{th(C-1)^2}{2C\varepsilon_r W} \quad (12)$$

为了避免两内轨之间出现强电磁耦合,耦合系数 C 宜小不宜大。对本研究而言,微带铜箔厚度 t 为35 μm ,铜箔线宽为0.508 mm,介质选用RO4350B板材,介质厚度 h 为0.762 mm,介电常数 ε_r 为3.66。若耦合系数 C 不大于0.1,只需要保持微带线间距不小于77 μm 即可。

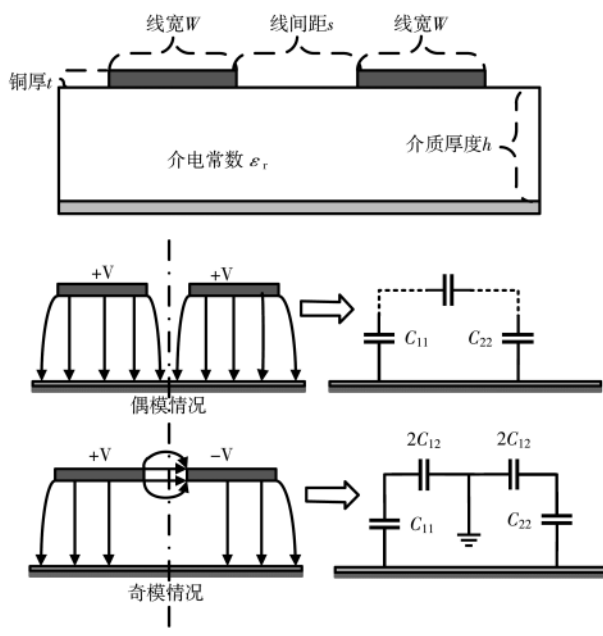


图4 内轨与底轨的耦合分析

可,而这个尺度基本上已经超过板厂的工艺极限。

2 隔离器仿真研究和实测结果分析

2.1 隔离器案例和仿真设置

使用HFSS进行电磁场仿真,一方面验证隔离器的阻带特性和高阻抗特性,另一方面验证结构参数的影响。隔离器在HFSS中的模型如图5所示。

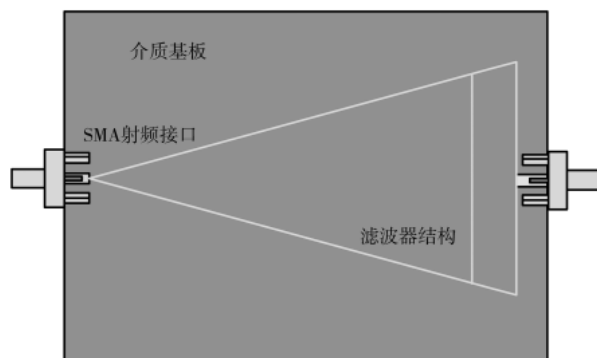


图5 隔离器在HFSS中的模型

隔离器案例如表2所示,阻带中心频率为1.5 GHz。仿真选用的衬底材料为RO4350B,其厚度设置为0.762 mm,内外轨线宽度为0.508 mm,铜皮厚度为10Z铜厚(35 μm)。臂轨张角为39°(对应于式(3)中 $k=1$ 的情况)。假设没有内轨负载时外轨道上的波长与均匀介质内的波长相同,可以算出起始和终止内轨的大致长度如表2所示。

表2 仿真测试案例

中心频率/GHz	ε_{eff}	L_I/mm	L_B/mm
1.5	2.63	62	64

2.2 隔离器实测验证

使用印刷电路板对上述结构的特性进行实测。为了保证实测结构与仿真结构的一致,实测板的各类参数数值都沿用仿真模型的对应数值,如表3所示。测试实物如图6所示。

表3 测试板工艺参数

线宽/mm	衬底厚度/mm	$\tan\delta$	L_I/mm	L_B/mm
0.508	0.762	0.0027	62	64

用罗德与施瓦茨公司的矢量网络分析仪进行测试,隔离器测量结果和仿真结果的对比如图7所示。图中纵坐标 Z_{in} 和S21分别表示滤波器输入阻抗和传输率,可以看出,在阻带中心频率处,形成一个传输零点,插入损耗达到-30 dB,同时输入阻抗对应一个极大值为60 dB Ω ,具备了高输入阻抗的窄带隔离器特性。由于HFSS仿真时考虑了SMA接头对传输特性的影响并且针对接头处的阻抗不连续性做了优化,因此仿真结果和测试结果保持高度一致性。至于输入阻抗曲线有细微差别,分析是由于SMA接头处传输线长度误差引起的。

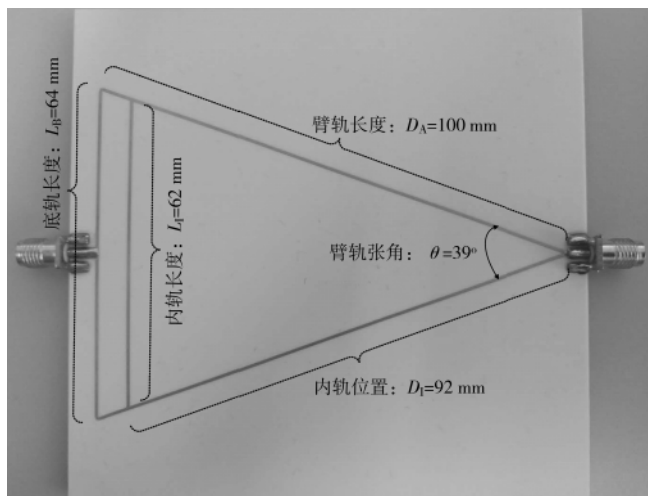


图6 隔离器测试板

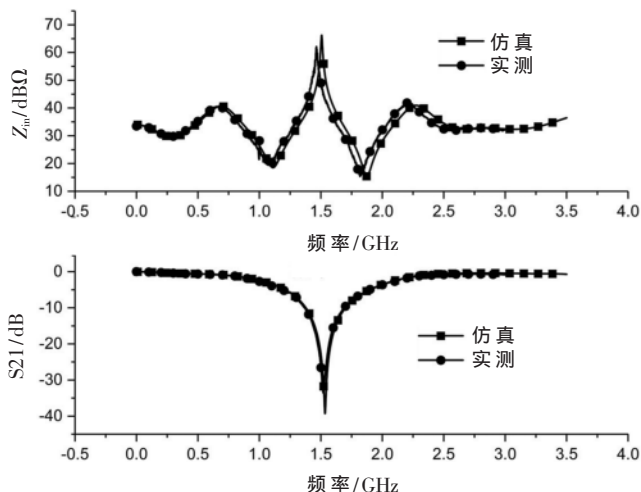


图7 隔离器仿真与实测结果

2.3 隔离器的结构参数检验

基于1.4节的考虑,要检验内轨线宽和底轨终轨间距对隔离特性的影响。利用HFSS的参数化仿真功能进行了针对内轨线宽和底轨终轨间距的两轮仿真,得到两者参数大小对隔离特性的影响规律。

第一轮仿真探究内轨线宽对阻带-20 dB带宽的影响。维持外臂线宽0.508 mm不变,内轨线宽从0.127 mm步进到1.016 mm,步长为25.4 μm ,其结果如图8所示。从图可以看出,随着内轨线宽增加1.016 mm,其-20 dB带宽也从0.06 GHz线性增加到了0.12 GHz,相对带宽从4%线性增加到8%,与1.4节分析的线宽对带宽的影响结果相符合。此外还可从图中看出,线宽越大,隔离度越高。设计者可以根据需要和规律设计不同带宽的窄带高阻隔离器。

从不同线宽的插入损耗曲线差异可以看出,其阻带中心频率也有一定频率的偏移。这是由于不同线宽情况下微带结构的有效介电常数发生偏移,导致计算得到的中心频率有偏移。设计时,只要针对有效介电常数做修

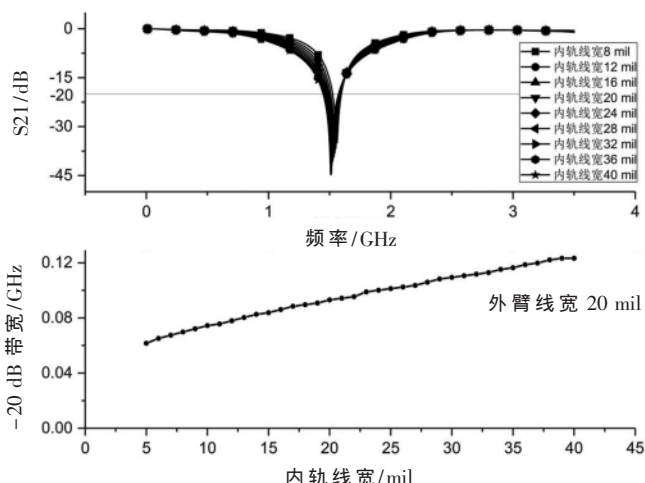


图8 内轨宽度与带宽的关系

正就可以达到要求的隔离器指标。

第二轮仿真分析底终间距的影响。HFSS设置底终间距从2 mm步进增加到44 mm,步长为1 mm。不同间距情况下仿真得到的插入损耗曲线如图9所示。它们的插损曲线几乎重合在一起,这意味着插入损耗对外框底轨的位置并不敏感。同时,根据1.4节对底轨和终轨间距的耦合强度分析,只要保证底轨和终轨间距大于理论分析的77 μm ,就可以不用考虑耦合带来的影响,图9的仿真结果也印证了理论分析。在工艺可制作精度范围内,可以将底轨尽可能靠近内轨放置,以减少整个隔离器的面积,节约板材。

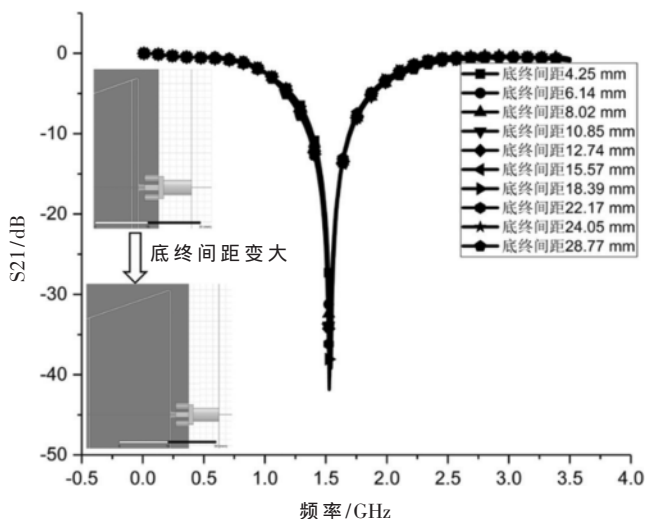


图9 底终间距的影响

3 结论

本文提出的楔形隔离器可以有效阻隔电磁波,同时保证直流供电与偏置。设计隔离器时,先根据工作频率对应的波长确定底轨长度,然后以理论分析所得的39°为夹角设计外框外臂。外框底轨只需稍微大于终止内轨的长度。在常用的线宽范围内,隔离器具有6%左右相对带宽。它的接入点输入阻抗很高,对电路的负载影响

小。这种隔离器的设计方法简单,易于操作,其结构很适合嵌入常规的集成电路电源网上。

参考文献

- [1] HONG J S. Microstrip filters for RF/microwave applications[M]. Hoboken, New Jersey: John Wiley & Sons, 2011.
- [2] 徐海燕,陈鹤鸣.大入射角一维磁光子晶体宽带光隔离器[J].光子学报,2015,44(10):137-142.
- [3] 计量,张怀武,牛旭博.微波集成隔离器的仿真与设计[J].压电与声光,2013,35(4):614-616.
- [4] 邓晓东,彭承敏,徐光亮,等.隔离器负载用微波吸收材料的研制[J].电子元件与材料,2009,28(7):65-67,72.
- [5] 朱叶,王世山.一种用于差、共模噪声抑制的平面 EMI 扼流圈[J].电工电能新技术,2014,33(5):22-26.
- [6] 石立雄,官伯然.基于枝节加载开环谐振器的带阻隔离器设计[J].微波学报,2014,30(5):72-75.
- [7] 雷涛,吴良威,周瑞山,等.新型 D-CRLH 传输线宽带带阻隔离器设计[J].电子元件与材料,2018,37(1):62-65.
- [8] 王春阳,唐修连.基于折叠型谐振结构的宽带带阻隔离器的设计[J].电子器件,2018,41(4):950-953.
- [9] WU S H, LIN Y S. A wideband noise-isolation bandstop power distribution network using quarter-wavelength line-based structure[J]. IEEE Transactions on Components,

Packaging and Manufacturing Technology, 2014, 4(6): 1071-1081.

- [10] REN S W, WU L S, PENG H L, et al. Quasi-elliptic wideband bandstop filter using stepped-impedance coupled line[J]. IEEE Microwaves and Wireless Components Letters, 2015, 25(6): 364-366.
- [11] CHEN F C, HU H T, LI R S, et al. Design of wide-stop-band bandpass filter and diplexer using uniform impedance resonators[J]. IEEE Transactions on Microwave Theory and Techniques, 2016, 64(12): 4192-4203.
- [12] MALHERBE J A G. Wideband bandpass filter with extremely wide upper stopband[J]. IEEE Transactions on Microwave Theory and Techniques, 2018, 66(6): 2822-2827.

(收稿日期:2020-01-12)

作者简介:

张志文(1997-),男,硕士研究生,主要研究方向:集成电路设计、射频电路设计。

王策兴(1995-),男,硕士研究生,主要研究方向:集成电路设计、射频电路设计。

粟涛(1977-),通信作者,男,博士,副教授,主要研究方向:集成电路设计、集成电路射频电动力学, E-mail: su-tao@mail.sysu.edu.cn。

(上接第9页)

渡、接插件的种类和数量。

3 结论

本文采用无引线式 ML-SL-SL-CPWG 和 ML-SL-CPWG 作为模块输入输出引脚,设计了 X 频段双通道四波束接收组件 SiP 模块,实现了射频链路的 Z 轴方向 3D 垂直堆叠,整个模块体积为 12.5 mm×15 mm×5.4 mm,较现有平面链路系统面积缩小了 63%,体积缩小了 76%,小型化程度明显。同时,采用小模块设计也避免了一系列微组装机工艺,有利于采用先进工艺和高效设备,实现机械化、自动化生产,缩短研制周期,降低生产成本。

多芯片封装外壳(MCP)作为 SiP 封装的典型应用^[6-7],拥有广阔的应用发展空间,小型一体化、高集成度封装是未来的射频链路系统发展方向,多腔体 HTCC 外壳的标准化、高效宽带也成为进一步的探索研究方向。

参考文献

- [1] 王磊.基于多层板的多功能组件微波互联技术研究[J].电子技术应用,2019,45(6):7-10.
- [2] 周骏,龚文斌,沈亚,等.应用 SIP 技术的宽带板间垂直互连结构[J].固体电子学研究与进展,2012,32(1):36-39.
- [3] MOORE L, BARRETT J. Board-folding method for fabrication

of 3-D system in package devices[J]. IEEE Transaction on Components, Packaging and Manufacturing Technology, 2012, 2(7): 1209-1216.

- [4] 唐霆宇.一种小型化超宽带接收前端的设计与实现[J].电子技术应用,2019,45(6):11-14.
- [5] 郭超,何其胜. Ka 波段多通道接收机研制[J].微波学报,2017,33(8):108-111.
- [6] He Shuwei, Huang Zhi, Wang Dong, et al. A LTCC-BGA multi-chip packaging technology for MMICs up to Ku-band[C]. 2014 15th International Conference on Electronic Packaging Technology, 2014: 138-140.
- [7] Jia Shiwang, Han Wei, Liu Weiwei. Design and implementation of a Ka band tile-type receiver module[J]. Radio Communications Technology, 2018, 44(3): 301-305.

(收稿日期:2019-12-19)

作者简介:

付浩(1995-),男,硕士研究生,主要研究方向:微波毫米波电路与系统。

刘德喜(1973-),男,硕士,研究员,主要研究方向:微波毫米波电路与系统。

祝大龙(1980-),男,博士,研究员,主要研究方向:微波毫米波电路与系统。

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所