

基于锁相环路技术的二次雷达信号发生器设计

杜海龙¹, 段照斌¹, 王伯阳²

(1. 中国民航大学 工程技术训练中心, 天津 300300; 2. 中国民航大学 航空工程学院, 天津 300300)

摘要: 为了满足实验室教学与研究的需求, 基于锁相环路技术设计了一款二次雷达信号发生器, 实现了 700 MHz~1 100 MHz 范围内的频率合成。首先, 对锁相环路频率合成原理进行分析, 设计实现了三阶无源环路滤波器, 滤除鉴相器产生的高频分量, 并与锁相环芯片 ADF4350 构成锁相环控制回路。其次, 利用仿真工具软件 ADI simPLL, 对锁相环路进行仿真, 得到环路滤波器的参数和仿真输出特性。最后, 搭建二次雷达信号发生器系统, 并利用 SPSS 软件对系统输出进行分析, 结果表明, 在 1 GHz~1.1 GHz 频带范围内系统偏差小于 0.02 MHz 且为固定偏差, 经过补偿后系统精度能很好地满足实验室教学与研究的需求。

关键词: 二次雷达; 信号发生器; 锁相环路; 频率合成

中图分类号: TN836

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.200516

中文引用格式: 杜海龙, 段照斌, 王伯阳. 基于锁相环路技术的二次雷达信号发生器设计[J]. 电子技术应用, 2020, 46(12): 134~138, 143.

英文引用格式: Du Hailong, Duan Zhaobin, Wang Boyang. Design of secondary radar signal generator based on phase-locked loop technology[J]. Application of Electronic Technique, 2020, 46(12): 134~138, 143.

Design of secondary radar signal generator based on phase-locked loop technology

Du Hailong¹, Duan Zhaobin¹, Wang Boyang²

(1. Engineering Technology Training Center, Civil Aviation University of China, Tianjin 300300, China;

2. College of Aeronautical Engineering, Civil Aviation University of China, Tianjin 300300, China)

Abstract: In order to meet the needs of laboratory teaching and research, based on phase-locked loop technology, this paper designed a secondary radar signal generator, to achieve the 700 MHz~1 100 MHz range of frequency synthesis. Firstly, the principle of frequency synthesis of phase-locked loop is analyzed, and the third-order passive loop filter is designed and realized. The high-frequency components generated by phase detector are filtered out and the phase-locked loop control circuit is formed with phase-locked loop chip ADF4350. Secondly, using the simulation tool ADI simPLL, the phase-locked loop is simulated and the parameters of the loop filter and the simulation output are obtained. Finally, the secondary radar signal generator system is built and the system output is analyzed by SPSS software. The results show that the system deviation is less than 0.02 MHz and the fixed deviation is in the range of 1 GHz~1.1 GHz band. After the compensation, system accuracy can be meet the needs of laboratory teaching and research well.

Key words: secondary radar; signal generator; phase-locked loop; frequency synthesis

0 引言

随着无线电技术的迅速发展, 信号发生器成为科研单位和实验室普遍用到的仪器设备, 并被广泛地用到电子通信、自动控制以及民航等领域^[1]。二次雷达信号发生器是具有高精度和高稳定度的频率信号源, 用于实现地面 ATC 基站与飞机之间的通信, 获得飞机的高度以及编号等信息。随着电子技术的快速发展, 利用频率合成技术不仅能产生高稳定性的频率源, 还可以满足工业与研究中频繁更换频率的需求, 因此, 通过频率合成技术来产生一个符合要求的信号源是整个系统设计的核心^[2~4]。利用锁相环路技术(PLL)合成频率的方法是频

率合成技术中的重要方法。文献[5]采用直接模拟频率合成技术, 频率转换时间短, 噪声相位低, 但是由于采用了大量的混频、分频、倍频和混频等途径, 导致其成本高、结构复杂、杂散分量难以抑制。文献[6、7]采用直接数字频率合成方法, 从相位的概率出发, 进行频率合成, 不仅可以得到不同的频率还可以得到任意波形的信号, 但是杂散频率通过非理想滤波器带来的噪声会随着频率的增大而增大, 导致其方法不能适用于合成频率较高的合成器中。文献[8、9]采用间接法, 利用锁相环路技术合成频率, 虽然其频率转换时间较慢, 但对于转换时间要求不高的系统, 该方法输出分辨率高、杂散抑制好、相

雷达与导航 Radar and Navigation

位噪声低,其频率输出可以满足二次雷达对频率源的要求,因此,锁相环路频率合成技术可用于二次雷达的频率发生器的制备中。

1 锁相环路频率合成原理

如图1所示,锁相环路主要由压控振荡器(VCO)、鉴相器(PD)、低通滤波器(LPF)以及参考频率源(晶体振荡器)组成^[9-11]。

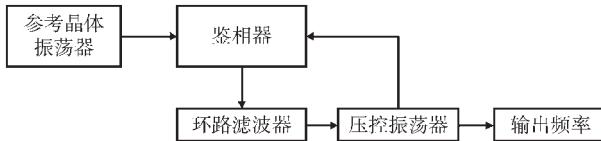


图1 锁相环路的基本框图

鉴相器又称相位比较器,是锁相环路中重要的组成部分,其作用是检测输入信号和输出信号的相位差,将检测到的相位差转换成电压信号进行输出,并且鉴相器的输出电压通过低通滤波器后形成压控振荡器的控制电压。鉴相器主要采用的是正弦波相位检波器和脉冲取样保持相位比较器两种。相比于正弦波相位比较器,本文采用的脉冲取样保持相位比较器输出纹波电压小,回路最终输出频谱纯净,因此这种相位比较器在数字式锁相环回路中被经常采用。在锁相环回路中,环路滤波器本质为低通滤波器,是由电容和电阻组成的线性电路构成。一方面其滤除鉴相器产生的高频分量、输出波纹和限制带外噪声,取出平均分量去控制压控振荡器的频率;另一方面,环路滤波器也是PLL的重要参数调节器件,通过改变环路滤波器的参数可以改变PLL环路捕捉带大小、环路捕捉时间、跟踪时间、环路稳定性和噪声指标等。因此环路滤波器会直接影响着输出频率的相位噪声以及频谱的纯度等。在锁相环回路中常用的滤波器有无源RC滤波器、有源比例积分滤波器等^[4]。

压控振荡器是将电压转换成频率的装置。在输出范围内,其输出信号与控制电压有对应的函数关系。但是,其输出信号频率的变化与输入信号电压变化在有限的范围内是线性的,超出这一范围其控制灵敏度将出现下降的趋势。振荡频率与控制电压之间的关系如图2所示。

ω_0 为压控振荡器无控制电压输入时的固有频率,由图2可知,在固有频率附近该曲线可近似为直线, ω_V 与 V_C 之间满足线性关系。可用式(1)表示:

$$\omega_V(t) = \omega_0 + K_V V_C(t) \quad (1)$$

通过上式,可拟合出直线部分的斜率 K_V ,表示压控振荡器的输出频率随控制电压变化的幅度。

由瞬时频率 $\omega(t)$ 和相位 $\theta(t)$ 的关系:

$$\omega(t) = \frac{d\theta(t)}{dt} \quad (2)$$

有:

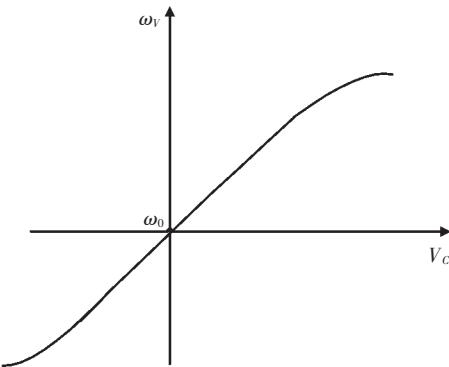


图2 压控振荡器特性曲线

$$\theta(t) = \int \omega(t) dt + \theta_0 \quad (3)$$

式中, θ_0 为初始相位。当 VCO 和晶体振荡器的输出频率加到鉴相器时,两个振荡信号的频差为:

$$\Delta\omega(t) = \omega_R - \omega_V \quad (4)$$

其中, ω_R 为参考晶体振荡器的固定频率, ω_V 为 VCO 的输出频率。此时,瞬时相位差为:

$$\theta_e(t) = \int \Delta\omega(t) dt + \theta_0 \quad (5)$$

当 $\omega_R = \omega_V$, 即 $\Delta\omega(t) = 0$ 时:

$$\theta_e(t) = \theta_0 \quad (6)$$

由式(6)可知,当 VCO 的输出频率和参考晶体振荡器的固定频率相等时,此时的瞬时相位差是一个常数。

如图1所示,当 VCO 的输出频率发生变化时,根据式(3),参考晶体振荡器的输入信号和 VCO 的输出信号之间的相位差不再是一个定值,导致鉴相器的输出电压会发生变化,VCO 的输出频率也会跟着发生变化,直至:

$$\omega_R = \omega_V \quad (7)$$

式(7)满足时,锁相环锁定频率并输出,此时,输出频率与目标输入频率相同。

2 二次雷达信号发生器系统实现

2.1 系统组成

图3为二次雷达信号发生器系统框图。系统设计开发过程中,设计的二次雷达信号发生器既可以作为二次雷达信号标准频率源,也可以作为射频信号源或者是测试设备使用。本文选用锁相环路芯片 ADF4350 和环路滤波器构成锁相环路,作为频率合成的核心,使系统有较

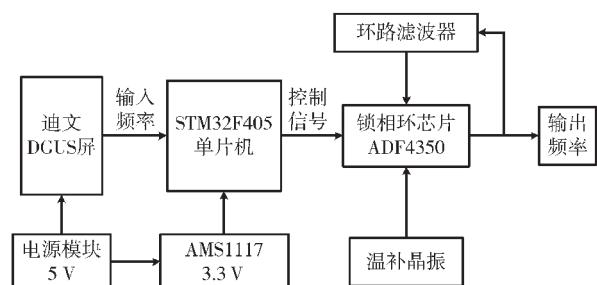


图3 系统组成框图

宽的频率输出;STM32F405RGT6 单片机为系统的核心控制器,控制系统整体的良好运行;迪文 DGUS 屏,可以进行触摸输入,方便输入目标频率,并将预设频率发送给核心控制器。

其中 ADF4350 锁相环芯片是一款内部集成鉴相器、压控振荡器、数字分频器及程序控制电路为一体,基波输出频率范围为 2~200 MHz~4~400 MHz 的高性能芯片。可以通过内部的分频电路,实现 108 MHz~4.4 GHz 的频率输出。图 4 为 ADF4350 频率合成芯片的内部功能框图。

如图 4 所示,ADF4350 芯片具有整数分频和小数分频功能。利用 ADF4350 的小数分频功能,在频率参考源输入频率确定,外部环路滤波器的参数已经设定的情况下可以确定分频器 R 和 D 的值。如式(8)和式(9)所示,输出频率 RF_{out} 、鉴相器频率 F_{PFD} 和参考输入频率 REF_{IN} 、整数分频系数 INT、小数分频的分子 F_{RAC} 、小数分频的分母 MOD 的关系如下:

$$RF_{out} = [INT + (F_{RAC}/MOD)] * F_{PFD} \quad (8)$$

$$f_{PFD} = REF_{IN} * [(1+D)/(R * (1+T))] \quad (9)$$

其中 T 是参考输入频率的 2 分频位(0 或 1)^[13], D 是二进制 10 位可编程参考计数器的分频比, R 分频器为 10 位,分频比为 1 至 1 023,用于产生鉴相器的参考输入频率。

由于锁相环芯片内部集成鉴相器和压控振荡器,但是没有环路滤波器,因此需设计合理、可靠的环路滤波器完成一个完整的锁相环控制回路。

2.2 环路滤波器设计

环路滤波器是二次雷达信号发生器设计中关键的电路设计部分。环路滤波器是用于保证 ADF4350 芯片鉴相器输出的差频分量通过,滤除高频干扰,以此达到环

路稳定以及较好的噪声抑制特性^[14~15]。实际应用中环路滤波器主要是无源滤波器和有源滤波器。其中,有源滤波器是利用运算放大器以及一些分立元件组成的。由于二次雷达信号发生器输出的工作频率很高,设计目标为 700 MHz~1~100 MHz,通常的有源放大器无法在如此高的频率下工作,而且会引入额外噪声。所以在进行环路滤波器电路设计时,选择三阶无源滤波器作为环路滤波器^[16]。图 5 为本文设计的三阶无源滤波器。

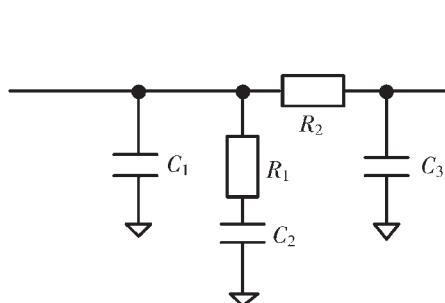


图 5 三阶无源环路滤波器

3 参数仿真

利用 ADI 公司提供的专用设计与仿真工具软件 ADI simPLL 完成环路滤波器性能仿真以及参数设计,通过对锁相环模型的仿真可以得到三阶无源滤波器元件的参考值,避免了繁琐的手工计算,并对环路滤波器的环路带宽和相位裕度进行验证。将 ADF4350 电路图与 2.2 节中设计的三阶无源环路滤波器进行电路连接,完成 ADF4350 的外围电路仿真图,如图 6 所示。

设定环路带宽为鉴相频率的十分之一,输出频率为 700 MHz~1~100 MHz,相位裕度为 45°,用软件仿真可以

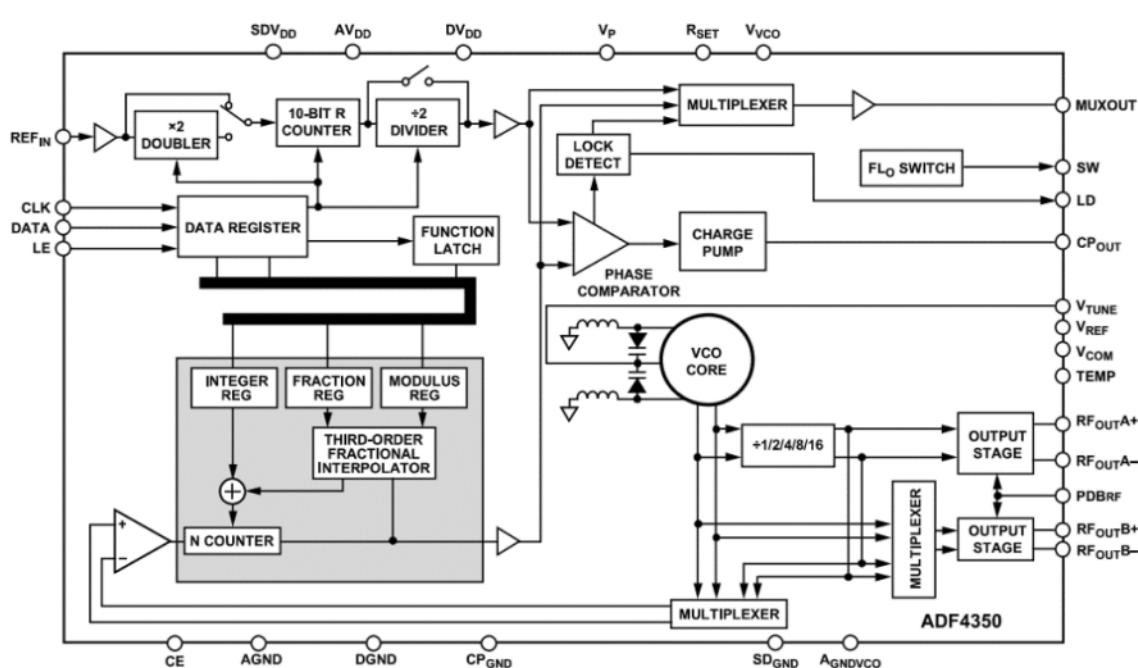


图 4 ADF4350 内部功能框图

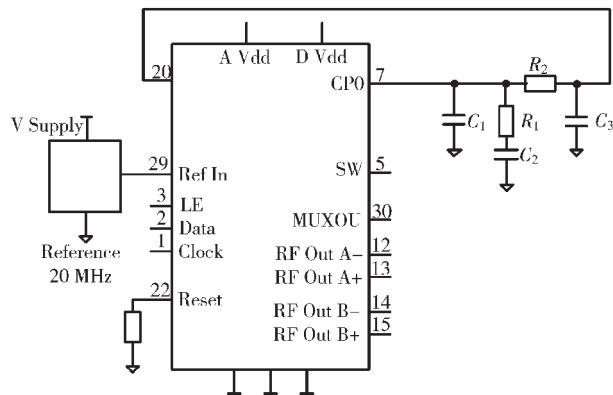


图 6 ADF4350 外围电路仿真参数图

得到芯片的电路器件参数。仿真得到 Reset 的阻值为 $5.1\text{ k}\Omega$ ，估算环路电流为 5 mA 。同时仿真软件也给出了环路滤波器的推荐参数，如表 1 所示。

用此滤波器参数进行仿真，得到系统相位噪声和滤波特性的仿真结果，如图 7 和图 8 所示。

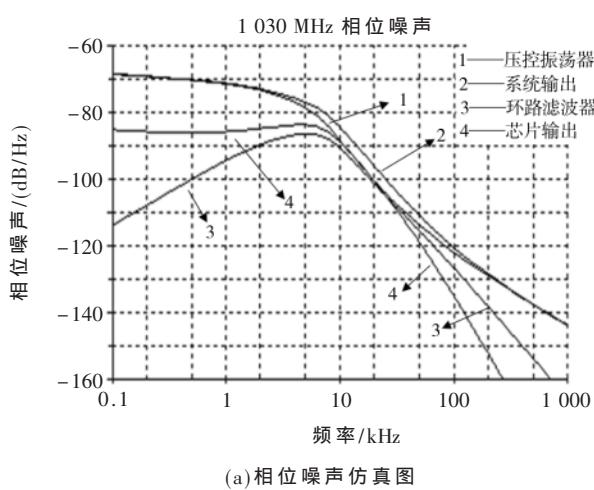
表 1 滤波器参数

C_1/pF	C_2/pF	C_3/pF	$R_1/\text{k}\Omega$	$R_2/\text{k}\Omega$
2.55	40.7	1.37	11.0	22.4

由图 7 和图 8 可知在 1030 MHz 和 1090 MHz 处，系统的相位噪声最大为 -70 dB 和 -80 dB ，通过滤波特性仿真图可知在 1030 MHz 和 1090 MHz 处的相位裕度接近 45° ，幅度裕度为 -50 dB ，因此可以判断仿真系统稳定，并且相位噪声对输出频率的影响很小，仿真结果满足系统设计的要求。

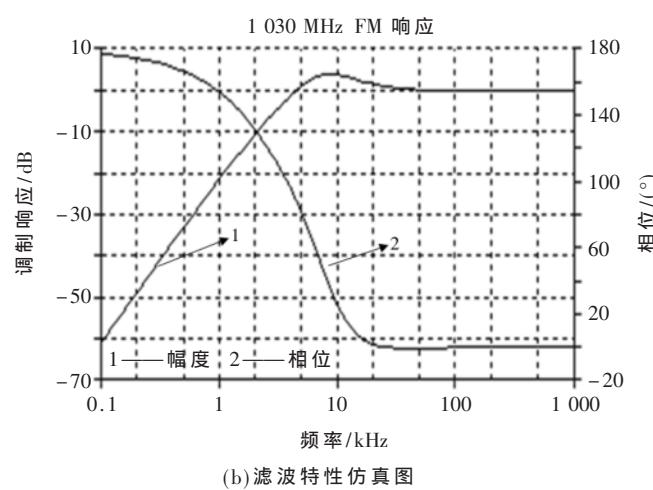
4 系统测试

为验证系统的实际输出性能，本文针对信号频率的稳定性，输出带宽，以及信号频率源附近有无杂波指标进行了测试。利用 DSA1030 频谱仪，设定扫描带宽为 100 MHz ，上电预热后对系统输出进行测试，观察是否有明显杂波，以及频率稳定度是否在误差允许范围内。频率测试范围为 700 MHz ~ 1100 MHz ，并对二次雷达的发

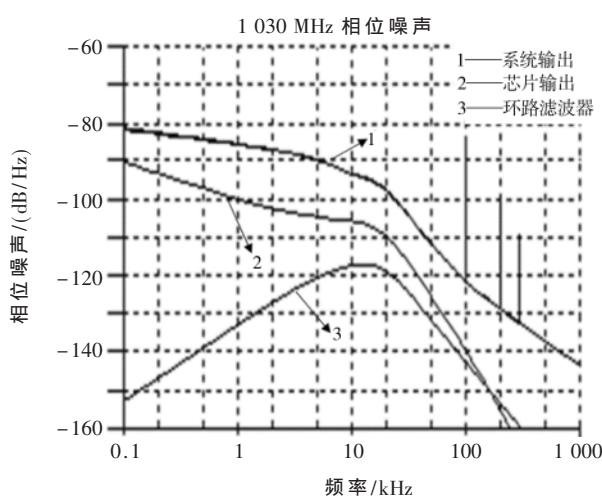


(a) 相位噪声仿真图

图 7 1030 MHz 环路滤波器波特性仿真图

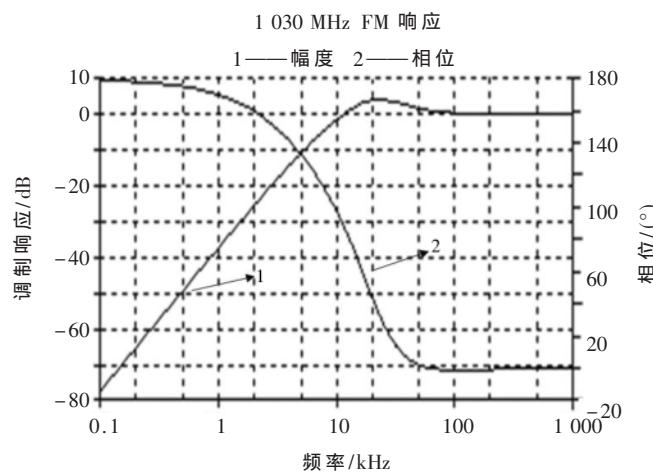


(b) 滤波特性仿真图



(a) 相位噪声仿真图

图 8 1090 MHz 环路滤波器波特性仿真图



(b) 滤波特性仿真图

射频率 1 030 MHz 和接收频率 1 090 MHz 进行了测试。其中 1 GHz~1.1 GHz 射频段随机测试部分结果如表 2 所示。

表 2 系统输出带宽测试

随机频点/MHz	实际输出/MHz	输出功率/dBm
1 001.3	1 001.283 3	8.13
1 002.0	1 001.083 3	8.13
1 002.6	1 002.583 3	8.10
1 004.8	1 004.783 3	8.05
1 007.5	1 007.483 3	7.97
1 035.4	1 035.383 3	6.86
1 037.8	1 037.783 3	6.74
1 042.1	1 042.083 3	6.56
1 028.9	1 028.833 3	7.14
1 019.5	1 019.483 3	7.55
1 048.7	1 048.683 3	6.25
1 055.4	1 055.383 3	5.93
1 065.4	1 065.383 3	5.45
1 079.4	1 079.383 3	4.72
1 081.2	1 081.183 3	4.50
1 085.6	1 085.583 3	4.32
1 090.5	1 090.483 3	3.95
1 098.7	1 098.683 3	3.24

采用 SPSS 软件对上述表格中的数据进行统计分析, 得到频谱仪扫宽设为 100 MHz 时, 在 1 GHz~1.1 GHz 频带范围内, 每个频点的输出频率和目标输入频率存在一定的偏差, 但是偏差为一个 0.016 7 MHz 的固定频差, 并非外围参考晶振的输出频率不稳定导致最后的输出频率有偏差, 因此可以对系统在输入过程中进行补偿, 使系统达到更高的精度。经测试系统输出的最小频率为 519 MHz, 最大输出频率为 1 140 MHz。

对系统分别输入 1 030 MHz 和 1 090 MHz 时, 并进行固定偏差的补偿后, 通过频谱仪观察输出频率如图 9 和图 10 所示。从图中可知, 经过补偿后的系统能够精确地响应输入的频率值, 并且杂散噪声的功率远远低于目标频率, 成功地满足了系统的设计要求。

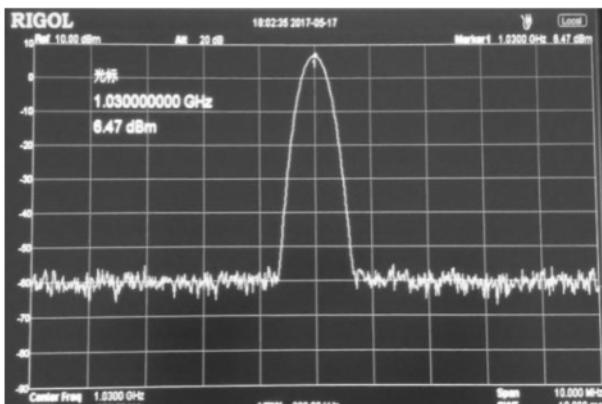


图 9 1 030 MHz 频率输出

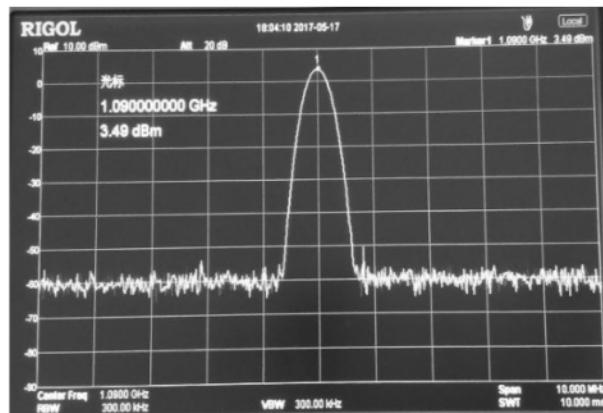


图 10 1 090 MHz 频率输出

5 结论

本文基于锁相环路技术设计了一款二次雷达信号发生器, 实现了 700 MHz~1 100 MHz 范围内频率的合成; 设计实现了三阶无源环路滤波器, 并与锁相环芯片 ADF4350 构成锁相环控制回路。利用仿真工具软件 ADI simPLL, 对锁相环路进行仿真, 得到环路滤波器的参数和仿真输出特性。利用 SPSS 软件对系统采样结果分析表明, 在 1 GHz~1.1 GHz 频带范围内系统偏差小于 0.02 MHz 且为固定偏差, 经过补偿后, 精度能够很好地满足实验室教学与研究的需求。

参考文献

- [1] 张嘉梁, 王剑. 基于数字锁相环的晶振频率同步模块设计[J]. 电子技术应用, 2011, 37(10): 60~62, 66.
- [2] 蒋留兵, 黎新, 张超, 等. 基于 DDS+PLL 的 LFM 探地雷达信号产生器设计与实现[J]. 电子技术应用, 2012, 38(2): 31~33.
- [3] 刘丽平, 杨维明, 刘金红, 等. 锁相环中环路滤波器的设计与 ADS 仿真[J]. 信息通信, 2010, 23(4): 28~29, 27.
- [4] HOLTZMAN M, FADALI M S, JOHNSON B. Robust stability analysis of a phase-locked loop voltage-controlled oscillator circuit[C]. Proceedings of the American Control Conference, 2009.
- [5] 王浩全, 郭昊, 郝明丽. 2~6 GHz 宽带功率放大器模块设计[J]. 电子技术应用, 2017, 43(7): 8~10, 15.
- [6] 方德闯, 张磊, 王录涛. FMCW 搜索监视雷达系统设计[J]. 电子技术应用, 2017, 43(7): 67~69, 73.
- [7] 查添翼, 陈晟祺, 戈浚尧. 基于锁相环的高速示波器等效采样系统设计[J]. 电子技术应用, 2017, 43(5): 94~97.
- [8] 任鹏, 周资伟, 朱江. 一种基于 DDS 和 PLL 技术本振源的设计与实现[J]. 现代电子技术, 2009, 32(9): 178~180.
- [9] 赵忠坤, 宋智, 薛严冰. 基于锁相环原理的 915MHz 信号发生器设计[J]. 遥测遥控, 2017, 38(1): 68~74.
- [10] 陈帅锋, 侯晓伟. 基于锁相环的正弦信号发生器设计[J]. 电子设计工程, 2012, 20(22): 95~99.

(下转第 143 页)

只有少量能满足要求。本文算法的适应度大多集中在(0.3~0.4)的区间内,且满足适应度要求的次数大多连续分布,如图8所示,只有少量分布在(0.4~0.6)的区间。本文算法在精确度和稳定性上都较为优秀。

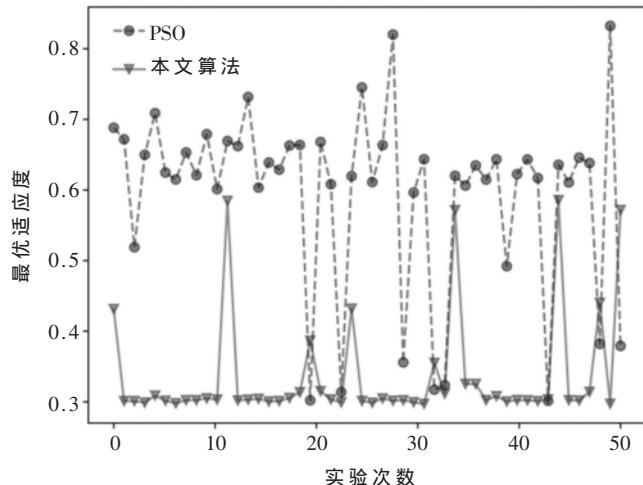


图8 50次实验最优适应度走势

3 结论

本文针对多机器人建立的局部栅格地图拼接成全局地图的问题,研究了一种结合ORB特征匹配和改进的粒子群优化算法的方法。该方法不需要知道机器人之间的相对位置,适用于大多数多机器人协作建图的场景。本文算法在继承两种算法的优越性的同时改善了经典PSO算法早熟收敛的问题和ORB算法误匹配的问题。最后通过仿真实验和数据比较,表明本文算法能稳定和准确地拼接栅格地图。

参考文献

- [1] LEE H C, CHO Y J, LEE B H. Accurate map merging with virtual emphasis for multi-robot systems[J]. Electronics Letters, 2013, 49(15): 932–934.
- [2] ROH B S, LEE H C, LEE B H. Multi-hypothesis map merging with sinogram-based PSO for multi-robot systems[J]. Electronics Letters, 2016, 52(14): 1213–1214.
- [3] 刘利枚,蔡自兴.多机器人地图融合方法研究[J].小型微型计算机系统,2012,33(9):1934–1937.
- [4] 潘薇,蔡自兴,陈白帆.复杂环境下多机器人协作构建地图的方法[J].四川大学学报(工程科学版),2010,42(1):143–148.
- [5] 祝继华,周颐,王晓春,等.基于图像配准的栅格地图拼接方法[J].自动化学报,2015(2):285–294.
- [6] RUBLEE E, RABAUD V, KONOLIGE K, et al. ORB: an efficient alternative to SIFT or SURF[C]. International Conference on Computer Vision. IEEE, 2012.
- [7] 贾文超.基于ORB算法的全景图像拼接技术[J].城市勘测,2019(3):105–108.
- [8] Gerhard Venter, Sobiesczanski-Sobieski Jaroslaw. Particle swarm optimization[J]. AIAA Journal, 2002, 41(8): 129–132.
- [9] 喻金平,王伟,巫光福,等.基于博弈机制的多目标粒子群优化算法[J].计算机工程与设计,2020,41(4):964–971.
- [10] CARPIN S. Fast and accurate map merging for multi-robot systems[J]. Autonomous Robots, 2008, 25(3): 305–316.
- [11] KOUBA A. Robot operating system(ROS)[M]. Springer, 2016.

(收稿日期:2020-06-22)

作者简介:

陈超(1974-),男,博士,教授,主要研究方向:智能机器人。

张志昂(1994-),男,硕士,主要研究方向:图像处理、机器人定位与导航。

丁丽君(1994-),女,硕士,主要研究方向:计算机视觉、机器人定位与地图创建。

(上接第138页)

- [11] 陈红兵,闵晶妍.基于正交信号发生器的单相锁相环的研究[J].电力电子技术,2014,48(11):23–25.
- [12] WASISTO H S, ZHANG Q, MERZSCH S. A phase-locked loop frequency tracking system for portable microelectromechanical piezo resistive cantilever mass sensors[J]. Microsystem Technologies, 2014, 20(4): 559–569.
- [13] 薛军,潘高峰,谢勇.基于ADF4350的多频段信号源的设计与实现[J].无线电工程,2011,41(11):53–55.
- [14] 王宇舟.三阶锁相环路滤波器参数设计[J].电讯技术,2008(9):51–55.

- [15] Chen Bingshuai, Li Chongjian, Wang Chengsheng, et al. An improved decoupled double synchronous reference frame phase locked loop and its application in grid connection system of permanent-magnet synchronous motor[C]. 2016 19th International Conference on Electrical Machines and Systems, 2016.

- [16] 姜信诚.基于高速锁相环路的现代频率合成中的小数分频技术[J].科技信息,2012(19):82–83.

(收稿日期:2020-06-17)

作者简介:

杜海龙(1984-),男,硕士,讲师,主要研究方向:交通信息工程及控制、电路故障诊断。

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所