

高频驱动电路与高效 GaN HEMT 电源模块的实现 *

王 宇, 马 伟, 胡伟波, 王美玉

(南开大学 电子信息与光学工程学院, 天津 300350)

摘要: 为了满足当前电源模块高效大功率的要求, 针对氮化镓器件设计一款高频驱动电路, 并搭建形成高频高效的电源模块。电路通过调节死区最小化处理模块与非重叠模块, 抑制功率器件的大电流直通现象, 有助于提升电源模块的效率; 利用氮化镓器件的高频特性, 使电源系统的工作频率大幅提升。电源系统测试结果表明, 1 MHz 时输出波形上升沿、下降沿时间分别为 10 ns 和 5 ns; 10 MHz 时输出波形上升沿、下降沿时间分别为 14 ns 和 8 ns。系统可实现 10 W 左右的大功率输出。1 MHz 和 10 MHz 工作频率下系统达到的效率分别为 93.7% 和 83.5%。

关键词: 氮化镓; 电源模块; 驱动电路; 高频; 高效

中图分类号: TN86

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.201239

中文引用格式: 王宇, 马伟, 胡伟波, 等. 高频驱动电路与高效 GaN HEMT 电源模块的实现 [J]. 电子技术应用, 2021, 47(7): 38–43.

英文引用格式: Wang Yu, Ma Wei, Hu Weibo, et al. Realization of high frequency driver circuit and high efficiency GaN HEMT power supply module[J]. Application of Electronic Technique, 2021, 47(7): 38–43.

Realization of high frequency driver circuit and high efficiency GaN HEMT power supply module

Wang Yu, Ma Wei, Hu Weibo, Wang Meiyu

(College of Electronic Information and Optical Engineering, Nankai University, Tianjin 300350, China)

Abstract: In order to meet the high efficiency and high power requirement of current power supply module, this paper designs a high frequency drive circuit for gallium nitride device, and builds a high frequency and high efficiency power supply module. By adjusting dead zone minimization processing module and non-overlapping module, this circuit can suppress the high-current pass-through phenomenon of power devices, which is helpful to improve the efficiency of power module. Using the high frequency characteristic of gallium nitride device, the working frequency of power supply system is increased greatly. The test results of the power system show that the time of the output waveform rising edge and falling edge is 10 ns and 5 ns respectively at 1 MHz. At 10 MHz, the time of output waveform rising edge and falling edge is 14 ns and 8 ns respectively. The system can achieve about 10 W high power output. The efficiency of the system at 1 MHz and 10 MHz is 93.7% and 83.5% respectively.

Key words: GaN HEMT; driver circuits; high frequency; high efficiency; high power

0 引言

功率器件栅极驱动电路是电源模块的重要组成部分, 在电源转换和能量获取领域起着关键的作用。功率器件栅极驱动电路被广泛用于汽车电子、移动快充、通信基站等领域。栅极驱动电路作为电源模块的基础部分, 其速度和功耗将直接影响电路的整体性能^[1–3]。电源模块产生系统损耗的原因有很多: 一是驱动电路死区时间设置不当, 导致功率器件同时承受高电流和高电压; 二是功率器件栅极充电损耗, 由于传统功率半导体器件栅极的输入电容较大, 充放电产生动态功耗, 导致驱动

开关的损耗提升; 三是传统功率半导体器件具有体二极管, 二极管导通的时间越长, 其传导和反向恢复损耗便越高。

电源模块高效特性的实现依赖于高性能功率半导体器件^[4–5]。传统的功率半导体器件导通电阻和栅极电荷均比较大, 且工作频率有限。近年来, 第三代半导体材料得到飞速发展。其中, 氮化镓高电子迁移率器件是第三代半导体的主要代表。由于氮化镓器件拥有导通电阻小、承受电压高, 工作频率高等特性, 被广泛应用于电源模块的输出级。

氮化镓器件的优良性能, 对驱动电路的死区处理提出了更高的要求。系统工作频率增加时, 单位周期内死

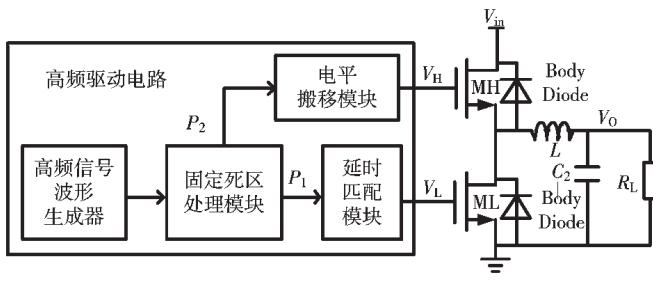
* 基金项目: 广东省重点领域研发计划(2019B010128001)

区时间占比增加,不利于系统效率的提升。所以,死区时间控制技术是驱动电路实现高效率的途径之一,也是驱动电路的关键技术突破点。相关专家和学者提出了各种控制死区时间的方法:固定死区电路、零电压开关技术、自适应死区技术^[6-8]。本电路采用死区最小化处理电路和非重叠降低死区时间损耗,提升系统效率。

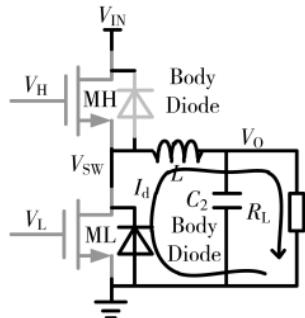
本文设计了一款高频驱动电路与GaN HEMT高效电源模块,并通过测试平台电路结构的可行性以及频率、效率等特性。

1 典型的开关电源电路

图1是典型开关电源电路的结构框图^[9]。高频信号波形生成器产生方波信号;固定死区模块控制驱动波形不同时为高,并产生固定死区时间;电平搬移模块提升驱动波形的电平。



(a) 典型开关电源模块的结构框图



(b) 传统功率器件的体二极管导通现象

图1 典型开关电源电路的结构框图以及体二极管导通现象

典型开关电源电路工作流程如下:高频信号波形生成器输出方波信号,经过固定死区时间模块分为两支信号,分别记为 P_1 、 P_2 ;其中 P_1 用于控制下管的通断; P_2 波形进入电平搬移模块,将波形高电平搬移后用于上管的驱动;通过 V_H 、 V_L 波形的控制,输出节点 V_{SW} 信号频率与PWM波形频率一致,经过滤波模块产生直流电平 V_0 信号。

传统驱动方式会引起器件的意外开启。当下管导通时, V_{SW} 电位迅速被拉到零电平,栅极电压 V_H 也会随之被拉到零电平。由于栅极电压 V_H 滞后于 V_{SW} 电压到达零电平,使得上管器件的 V_{GS} 产生瞬间的高电平,导致上管意外开启。此时可能使上管和下管同时打开,产生部分损耗。针对此现象,本电路后续版本将进行优化^[10]。

功率器件自身的特性很大程度上决定了系统性能

的上限。由于传统功率器件具有寄生的PN结,当驱动波形处于死区状态时体二极管会导通,出现反向导通电流,使电路功耗增加。传统功率器件自身导通电阻和寄生电容较大,造成的导通损耗和输出电容损耗也很大。传统功率器件的电子迁移率以及电压工作范围有限,限制了传统功率器件在高频、高压领域的发展^[11-12]。

2 本文的氮化镓高频高效电源模块

2.1 氮化镓高频高效电源模块的整体描述

图2所示为本文的氮化镓高频高效电源模块结构框图。整体电路由高频驱动电路和功率输出级组成。死区最小化处理电路和非重叠模块以及电平搬移模块共同组成了高频驱动电路。

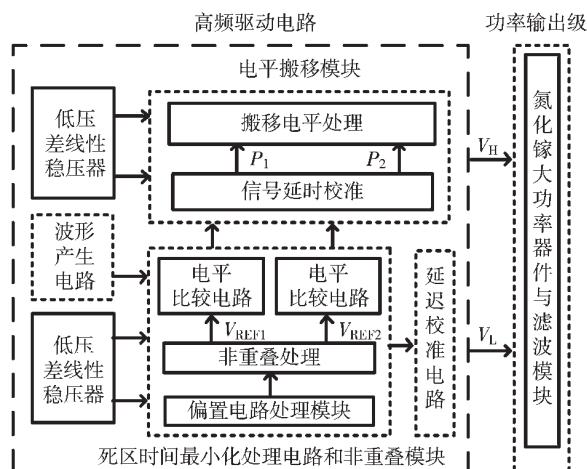


图2 氮化镓高频高效电源模块结构框图

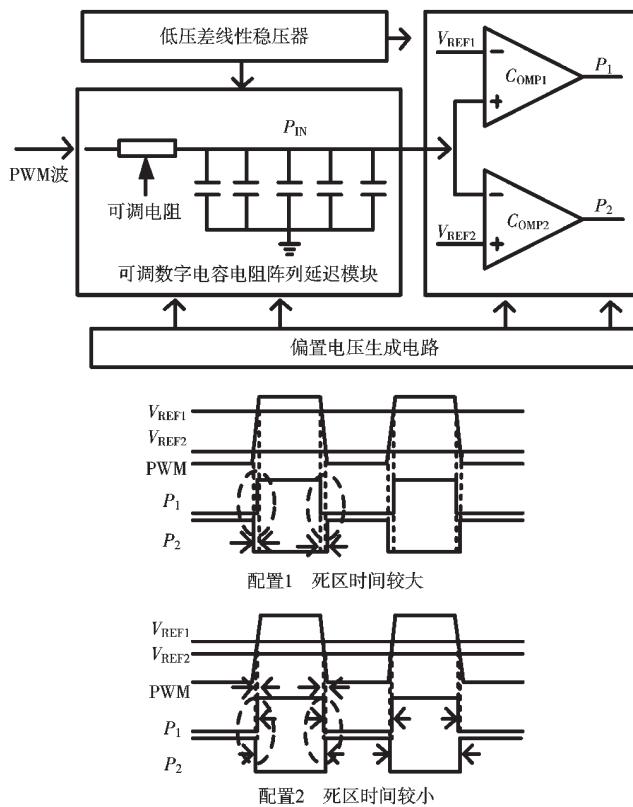
死区时间最小化处理电路和非重叠模块是本文高频驱动电路的核心。本模块集成死区时间调节与非重叠模块于一体。非重叠功能能够严格控制高侧功率管和低侧功率管驱动信号不同时输出高电平,这样可以防止两个功率器件同时开启,能够有效抑制大电流直通现象。死区时间调节功能能够将驱动波形同时为低电平的时间减小,提高整个周期内电源系统的转换效率。

氮化镓大功率驱动输出级有助于驱动电路高频性能的提升。本文驱动电路的输出级是由两个氮化镓增强型NMOS器件和低内阻电感电容滤波模块共同组成的。由于氮化镓器件的独有特性使得整体驱动波形的工作频率增加。低内阻电感电容滤波模块在完成滤波基础上能够保证引入很小的损耗。

2.2 GaN 电源模块的高频驱动电路

如图3(a)为氮化镓高频高效电源模块驱动电路的死区时间最小化处理电路和非重叠模块。该模块由可调数字电容电阻延迟阵列模块、电压偏置生成电路与高速比较器处理模块组成。利用纳秒级别的快速比较器实现兆赫兹频率的非重叠信号处理。

电路工作原理如下:偏置电压生成电路产生两路参考电平作为高速比较器的基准信号,分别记为 V_{REF1} 、 V_{REF2} 。



(a)死区时间最小化处理电路和非重叠模块以及死区时间配置展示

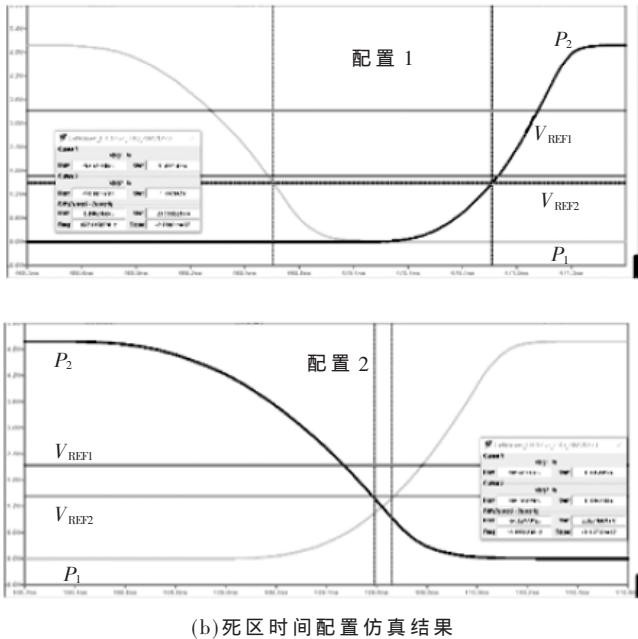


图 3 死区最小化和非重叠模块以及电路死区时间调节

PWM 波经过可调数字电容电阻阵列将上升沿和下降沿微调后,产生 P_{IN} 信号连接到两个比较器中。比较器 C_{OMPI} 将高频方波作为正端输入信号,电平 V_{REF1} 为负端输入信号,若方波信号高于参考电平时输出为高电平;反之,为低电平。比较器 C_{OMP2} 将高频方波作为负端输入信号,电平 V_{REF1} 为正端输入信号,若方波信号低于参考电平

时输出为高电平;反之,为低电平。

电路通过调节偏置电压模块产生不同的参考电平,能够有效控制高低两侧驱动波形的非重叠效应和死区时间。从图 3(a)的配置 2 中可以看出 P_1 信号的上升沿和下降沿均向外拓展, P_2 信号的上升沿和下降沿均向内收缩,但是 P_1 的上升沿永远迟于 P_2 的下降沿; P_2 的上升沿永远迟于 P_1 的下降沿。由于 V_{REF1} 比 V_{REF2} 高且始终存在一个微小的压差 ΔV ,因此 P_1 和 P_2 的波形也不会出现同时为高电平的现象,即电路波形是非重叠的;由于两个参考电平的压差很小,则输出的 P_1 和 P_2 的死区时间也会减小。图 3(b)为不同死区时间配置的仿真结果,配置 1 中 V_{REF1} 和 V_{REF2} 电压差值为 1.8 V,经过比较器的快速响应,其死区时间为 1.2 ns;配置 2 中调节电压偏置模块输出的参考电平 V_{REF1} 和 V_{REF2} 电压差值为 0.8 V,此时通过比较器电平翻转能够有效将死区时间缩短,死区时间为 67 ps,实现死区时间最小化功能。本电路是通过调节参考电平 V_{REF1} 和 V_{REF2} 之间的压差 ΔV ,实现死区时间最小化的调节,达到死区时间最小化处理的目的。本模块既可以实现驱动信号的非重叠,也能够有效减小死区时间,有助于提升系统的工作效率。

2.3 GaN 电源模块的功率输出级

图 4 为本文提出的高频高效驱动电路的功率输出级。其中功率器件采用氮化镓型常关型器件,滤波模块采用低内阻的电感和电容。图中展示了功率器件和电容寄生器件的相关分布。

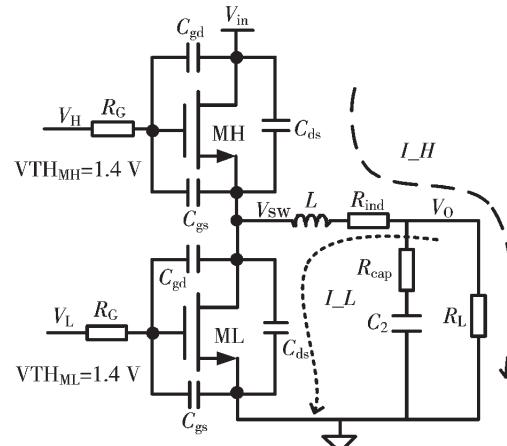


图 4 高频高效驱动电路的大功率输出级

氮化镓器件相较于传统功率器件具有诸多优势。氮化镓具有更低的导通电阻,更小的输入电容,产生更少的导通损耗;氮化镓器件的高频特性和高压特性优于其他类型器件,具有更广阔的应用范围;氮化镓晶体管通过不同材料形成的二维电子气(2DEG)来导电,因此不存在硅基器件的体二极管反向恢复问题;氮化镓功率器件可以实现较高的压摆率,因此可以比传统器件更快地进行频率转换。表 1 是 MOSFET 与氮化镓器件的性能参数对比,可以更直观地展现氮化镓材料的优势。

表 1 MOSFET 与 GaN 器件参数对比

参数	MOSFET	GaN
器件名称	BSC004NE2LS5	PGA26E19BA
厂商名称	英飞凌	松下
导通电压 V_{th}/V	1.5	1.6
导通电阻 R_{ds}/Ω	0.4	0.14
输入电容 C_{iss}/pF	11 000	160
输出电容 C_{oss}/pF	3 600	28
栅极电荷 Q_g/Cn	24	2
栅极电阻 R_g/Ω	0.7	0.8
漏源电压范围/V	25	600

氮化镓器件主要分为两种：具有隔离栅极结构的氮化镓器件和具有栅极注入技术的氮化镓器件。后者的栅极结构具有箝位行为的优点，可以防止栅极过冲。本文采用的氮化镓器件是增强型 NMOS 器件，易于驱动电路的搭建。

电源模块是高效电力的来源之一。为了进一步提高系统效率，需要了解电源模块的系统损耗类型。通过分析系统的损耗因素和损耗大小，进行高效驱动系统的优化。

图 5 为氮化镓大功率输出电路的开关节点和电感电流波形图。当波形处于 A 段时，高侧器件开启，低侧器件关断，此时电流流经高侧器件的导通电阻，进行滤波输出。当波形处于 B 段时，高侧器件关断，低侧器件开启，此时电流从电感途经低侧器件流到地。当波形处于 C、D 段时，高侧和低侧器件均关断，阻止电路产生从电源到地的大电流。其中，A、B 段产生系统导损耗，C、D 段产生开关损耗，氮化镓器件的输入输出电容分别产生栅极电荷损耗和输出电容损耗。此外，电容电感的寄生电阻也会引起寄生电阻损耗。系统损耗与效率分析如表 2 所示。其中 I_{out} 为输出电流； R_{on_h} 为高侧器件的导通电阻； R_{on_l} 为低侧器件的导通电阻； D 是频率波形的占空比； V_{in} 为输入电压； t_{rh} 为高侧器件的上升沿时间； t_{fih} 为高侧器件的下降沿时间； f_{sw} 为系统开关频率； C_{oss_h} 和 C_{oss_l} 分别为高低两侧输出电容； R_{ind} 和 R_{cap} 分别为电感和电容的寄生电阻； V_{gs} 为氮化镓器件的栅源电压； Q_{gh} 和 Q_{gl} 为高低两侧器件的栅极电荷。

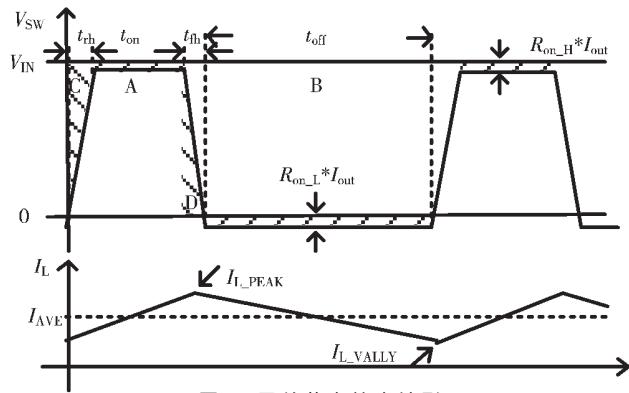


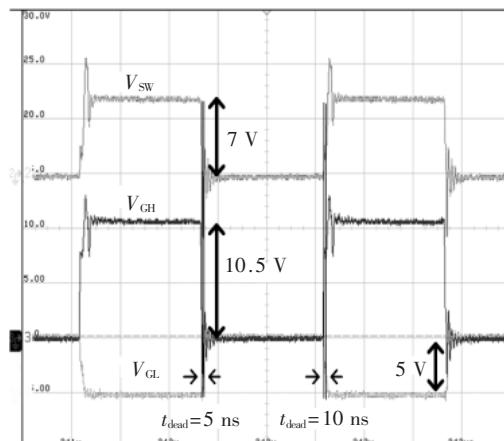
图 5 开关节点输出波形

表 2 系统损耗与效率分析

类型	表达式
导通损耗(高侧)	$P_{on_h} = I_{out}^2 \times R_{on_h} \times D$
导通损耗(低侧)	$P_{on_l} = I_{out}^2 \times R_{on_l} \times (1-D)$
开关损耗	$P_{sw_h} = \frac{1}{2} \times V_{in} \times I_{out} \times (t_{rh} + t_{fih}) \times f_{sw}$
输出电容损耗	$P_{cos} = \frac{1}{2} \times V_{in}^2 \times (C_{oss_h} + C_{oss_l}) \times f_{sw}$
寄生电阻损耗	$P_{ind} = I_{out}^2 \times R_{ind}$
栅极充电损耗	$P_{cap} = I_{out}^2 \times R_{cap}$
整体损耗	$P_{loss} = P_{on} + P_{sw} + P_{cos} + P_{ind} + P_{cap} + P_G$
输出功率	$P_{out} = V_{out} \times I_{out} = \frac{V_{out}}{R_L}$
频率范围/Hz	$\eta = \frac{P_{out}}{P_{out} + P_{loss}}$

3 电源系统测试

本文利用集总参数元件和具有栅极注入技术的氮化镓器件在 PCB 板级实现了高频 GaN 驱动电路和高效 GaN 电源模块。图 6 为系统的测试结果，结果符合预期。



(a) 1 MHz 关键波形测试结果

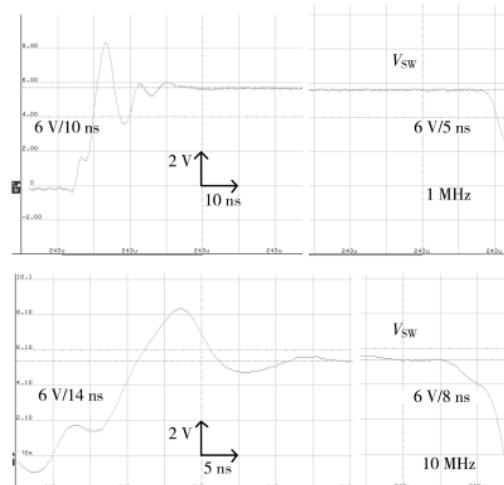
(b) 1 MHz 与 10 MHz 时 V_{SW} 的转换速率

图 6 高频高效 GaN 电源电路的关键波形测试结果

图 6 的系统测试结果表明, 系统可实现 10 MHz 频率范围以内的开关频率。1 MHz 时氮化镓大功率器件输出开关波形的上升沿和下降沿时间分别为 10 ns 和 5 ns; 10 MHz 时氮化镓大功率器件输出开关波形的上升沿和下降沿时间分别为 8 ns 和 14 ns。

图 7 为 1~10 MHz 范围内, 系统总功率、输出功率以及系统效率的变化曲线图。从图中可以看出, 系统总功率在 10 W 附近, 输出功率在 9 W 附近。随着频率的增加, 系统效率在缓慢下降, 这是由于开关损耗和输出电容损耗与频率呈现正相关, 加重了损耗在总功耗中的权重。系统频率为 1 MHz 时, 效率高达 93.7%; 系统频率为 10 MHz 时, 效率为 83.5%。本系统可以实现高频高效大功率输出。驱动电路参数对比如表 3 所示。

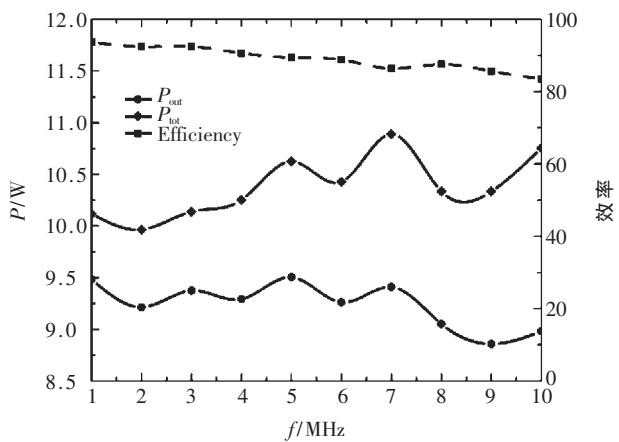


图 7 功率和效率随频率变化图

表 3 驱动电路参数对比

参数	文献[13]	文献[14]	文献[15]	本文
输入电压/V	12	2.5	12	7.1
输出电压/V	6	1.25	5	4.238
开关器件	GaN	GaN	GaN	GaN
死区时间/ns	-	14n	-	5, 10
转换速率/(V/ns)	-	1.25/3	12/4	6/9
占空比/%	50	50	50	70
开关频率/MHz	100	30	10	1~10
输出功率/W	2.59	0.125	5	8.98
总功率/W	3.656	0.147	-	10.752
效率/%	70.8	85	-	83.5~93.7

4 结论

本文提出了一种高频驱动电路与高效 GaN HEMT 电源模块的实现方法。本设计利用死区时间最小化电路和非重叠模块以及氮化镓器件可以实现高频高效大功率输出的技术指标。测试结果表明该结构可实现工作频率 1~10 MHz, 效率达到 90% 左右, 整体功率为 10 W。本电路在电源驱动领域具有一定的使用价值和应用前景。

参考文献

[1] 伍文俊, 兰雪梅.GaN FET 的结构、驱动及应用综述[J].

电子技术应用, 2020, 46(1): 22~29, 38.

- [2] 王华树, 肖知明, 马伟, 等. 基于 GaN HEMT 宽带低噪声放大器设计[J]. 电子技术应用, 2020, 46(7): 60~64.
- [3] 梁伟, 杨春玲, 朱敏, 等. 基于同步 Buck 电路的小功率电子负载设计[J]. 电子技术应用, 2020, 46(10): 106~109.
- [4] ANGELOV G, ANDREEV M, KUNOV G. Zero voltage switching DC-DC buck converter with predictive high current mode control[C]. 2019 IEEE XXVIII International Scientific Conference Electronics(ET), 2019.
- [5] 严鼎, 孙伟峰, 祝靖, 等. GaN 功率器件预驱动芯片设计与封装集成[J]. 电源学报, 2019, 17(3): 64~71.
- [6] YU J, ZHANG W J, SHORTEN A, et al. A smart gate driver IC for GaN power transistors[C]. 2018 IEEE 30th International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2018.
- [7] SHAH S S, IYER V M. Exact solution of ZVS boundaries and AC-port currents in dual active bridge type DC-DC converters[J]. IEEE Transaction on Power Electronics, 2018, PP(99): 1~1.
- [8] ZHANG Y, CHEN C, LIU T, et al. A high efficiency model-based adaptive dead-time control method for GaN HEMTs considering nonlinear junction capacitors in triangular current mode operation[C]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020.
- [9] 李博, 罗平, 肖皓洋, 等. 一种快速瞬态响应 Buck 变换器设计[J]. 微电子学, 2020, 50(3): 308~314, 320.
- [10] SEIDEL A, WICHT B. Integrated gate drivers based on high-voltage energy storing for GaN transistors[J]. IEEE Journal of Solid-State Circuits, 2018, 53(12): 3446~3454.
- [11] CHIU P K, WANG P Y, LI S T, et al. A GaN driver IC with novel highly digitally adaptive dead-time control for synchronous rectifier buck converter[C]. 2020 IEEE Energy Conversion Congress and Exposition(ECCE), 2020: 3788~3792.
- [12] KUMAR A, MANDAL R K, RAUSHAN R. Design and analysis of the gate driver circuit for power semiconductor switches[C]. 2020 International Conference on Emerging Frontiers in Electrical and Electronic Technologies(ICE-FEET), 2020.
- [13] ZAN X, AVESTRUZ A. Isolated ultrafast gate driver with variable duty cycle for pulse and VHF power electronics[J]. IEEE Transactions on Power Electronics, 2020, 35(12): 12678~12685.
- [14] AKAGI T, MIYANO S, ABE S, et al. A silicon based multi-tens MHz gate driver IC for GaN power devices[C]. 2017 IEEE Applied Power Electronics Conference and Exposition(APEC), 2017.
- [15] LI S T, WANG P Y, CHEN C J, et al. A 10 MHz GaN based buck converter with dynamic pull-up resistor gate driver[C]. 2019 IEEE 4th International Future Energy

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所