

基于 Hi3516D 的低功耗图像采集系统的设计

甄国涌,曹飞,陈建军,贾兴中

(中北大学 电子测试技术国家重点实验室,山西 太原 030051)

摘要:在分析日益小型化、集成化的航天图像设备功耗紧张的基础上,设计了以国产视频处理芯片 Hi3516D 为核心的接口方案,使设备能应用该接口实现低功耗图像采集传输功能。具体分析了低功耗器件选型、电源功耗硬件适配、动态调压硬件电路及数据收发流程;给出了动态调压硬件电路参数计算、低功耗模块软件设计流程及 uboot 寄存器、内核模块的信息配置;测试了不同分辨率下的图像质量以及功耗情况。经设计分析及测试验证,该接口工作在 3 Mb/s 码率以内时,整机功耗不超 2.5 W,且优化降低功耗 8%~16%,图像质量 PSNR 优于 36 dB,接口性能满足设计要求。

关键词:Hi3516D;AR0230CS;MP2122;自适应电压调节;图像采集;低功耗

中图分类号: TP274

文献标识码: A

DOI:10.16157/j.issn.0258-7998.201134

中文引用格式:甄国涌,曹飞,陈建军,等. 基于 Hi3516D 的低功耗图像采集系统的设计[J]. 电子技术应用, 2021, 47(7): 102–105.

英文引用格式:Zhen Guoyong, Cao Fei, Chen Jianjun, et al. Design of low power image acquisition system based on Hi3516D[J]. Application of Electronic Technique, 2021, 47(7): 102–105.

Design of low power image acquisition system based on Hi3516D

Zhen Guoyong, Cao Fei, Chen Jianjun, Jia Xingzhong

(Science and Technology on Electronic Test and Measurement Laboratory, North University of China, Taiyuan 030051, China)

Abstract: Based on the analysis of the shortage of power consumption of the increasingly miniaturized and integrated space image equipment, this paper designs an interface scheme based on the domestic video processing chip Hi3516D. So that the equipment can use this interface to realize the function of low-power image acquisition and transmission. The selection of low-power devices, power consumption hardware adaptation, dynamic voltage regulation hardware circuit and data transceiver flow are analyzed in detail; the calculation of dynamic voltage regulation hardware circuit parameters, the software design flow of low-power module and the information configuration of uboot register and kernel module are given; the image quality and power consumption under different resolutions are tested. After design analysis and test verification, when the interface works within 3 Mb/s bit rate, the power consumption of the whole machine is less than 2.5 W, and the power consumption is reduced by 8%~16%, the image quality PSNR is better than 36 dB, and the interface performance meets the design requirements.

Key words: Hi3516D; AR0230CS; MP2122; adaptive voltage scaling(AVS); image acquisition; low power consumption

0 引言

随着电子产业的快速发展以及航空航天实验条件的不断严苛,搭载设备的小型化、集成化也在不断提升要求。图像数据作为直观的数据来源,扮演了越来越重要的数据支撑角色。对于航空航天设备,一般都具有空间受限、能耗珍贵、带宽有限的特点^[1-2],所以搭载的图像采集系统必须要在保证图像质量的前提下,尽量降低功耗,期望可以长时间工作,并尽量降低码率,期望可以节省存储空间、降低带宽使用率。例如某遥测设备,遥测带宽一般为 2 Mb/s~5 Mb/s,工作时长可能长达数小时,需要实时获取设备运行状况图像^[3-4],对于大部分的可行方案,有些采用普通 ARM 处理器架构可以做到实时

传输,但是图像分辨率较低;有些采用 FPGA 采集、Flash 存储、DDR 读取设计框架,可以做到高分辨率^[5-6],但是实时性和码率要求不达标。

基于以上实际需求,采用国产化海思主控芯片 Hi3516D,设计了一种低功耗、低码率、高质量的图像采集系统。

1 总体方案设计

嵌入式系统设备的小型化、芯片的高集成度,使得芯片的功耗明显增大。据资料显示,芯片稳定工作后温升 10 ℃,其可靠性将会降低近一半。其中包含电迁移、连线阻抗增大、线延时增加等问题,最终导致时延故障率增大^[7]。

所以基于降低功耗的设计思想,系统设计方案如图 1

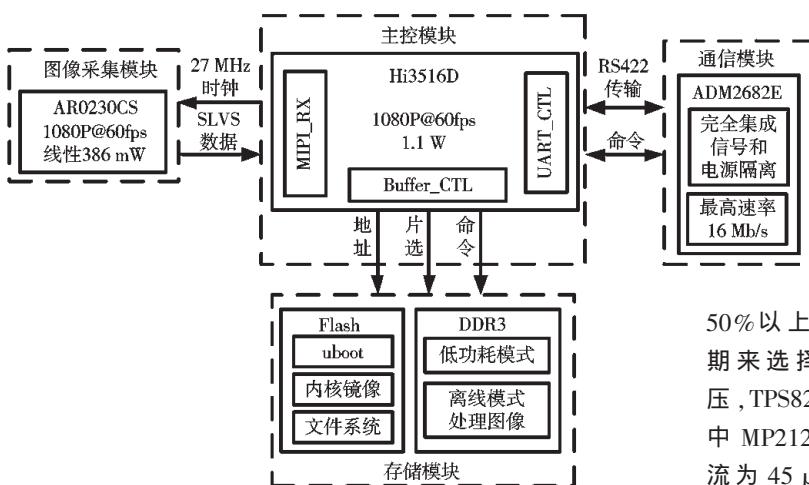


图1 总体方案设计

所示,整体分为5个模块:图像采集模块、主控模块、存储模块、RS422通信模块、电源模块。

图像采集模块采用高动态低功耗AR0230CS传感器,通过SLVS接口将图像数据送至主控模块。其拥有96 dB的高动态范围、41 dB的高信噪比,最大输出能力为1080P@60fps,此时线性模式下典型功耗为386 mW。芯片内部采样一个R/G/B分量只使用一个晶体管,然后利用插值计算得到每个Pixel,在芯片设计层就降低了功耗^[8]。

主控模块采用国产海思公司的Hi3516D芯片,通过MIPI管理器接收来自CMOS图像采集模块的数据,并进行优化处理、H264编码压缩,通过UART接口输出至RS422通信模块,本UART支持的最大码率为3 Mb/s。芯片设计从先进的低功耗工艺和低功耗架构出发,同时采用ARM Cortex A7的内核,最大输出能力为1080P@60fps,此时典型功耗为1.1 W^[9]。

存储模块使用4Gb的DDR3和256 Mb的Flash,型号分别为K4B4G1646E、MX25L25635F,其中DDR3在离线模式下处理主控模块的图像数据,而Flash则用于存储Linux运行镜像系统。该DDR3最高支持600 MHz的工作频率,可设置Power Down、Self Refresh等低功耗模式,使能自动低功耗后,系统处于空闲状态,自动控制DDR3进入到普通低功耗模式;当系统需要进入到待机模式时,控制DDR3进入到自刷新低功耗模式,该模式下可以将DDR3的功耗降至最低,同时保持DDR3中的数据。

通信模块采用RS422接口,芯片选用ADM2682E,接收主控芯片Hi3516D输出的图像数据并通过RS422接口发送出去。该芯片集成了一个5 kV rms隔离DC/DC电源,不需要外部DC/DC隔离模块,节省了PCB布局资源,也节省了额外的芯片供电功耗。本设计在开始图像采集后使能发送器、禁止接收器,一直处于单向发送数据的状态,以降低功耗。

电源模块主要采用MP2122、TPS82084等高效率DC/DC。线性电源发热量大、效率低、在输出功率较大的情

况下(如2 A以上)需要加装体积庞大的散热片,针对于目前空间有限、期望低功耗的系统显然不适合。经过电流评估,着重考虑两路较关键、功耗较大的电源,分别为Hi3516D的内核1.1 V电压,平均电流约为900 mA,最大电流为1 A;AR0230CS的IO引脚1.8 V电压,平均电流约为260 mA,最大电流为310 mA。考虑温度的影响并留有50%以上的设计余量,再综合布局空间、成本、供货周期来选择,选择MP2122提供Hi3516D的内核1.1 V电压,TPS82084提供AR0230CS的IO引脚1.8 V电压。其中MP2122的电流能力为2 A,双路PWM输出,静态电流为45 μA,5 V输入、1.1 V输出情况下,负载电流约为900 mA时,效率高达90%;TPS82084的电流能力为2 A,静态电流为17 μA,背部集成功率电感,节省了PCB布局,3.3 V输入、1.8 V输出情况下,负载电流约为300 mA时,效率高达92%。

2 硬件设计

2.1 动态调压硬件电路设计

为了进一步降低功耗、发挥Hi3516D的低功耗架构优势,为主控芯片关键的、功耗较高的电源支路添加AVS(Adaptive Voltage Scaling)支持,使得系统可以根据运行不同业务CPU占用率来动态调节这两路电压^[10-11]。

图2是MP2122的动态调压硬件电路图,包含一路AVS调压电路AVS-Core,一路内核电压输出CPU_DDR_VDD_Core。MP2122输出电压计算公式为:

$$V_{CPU_DDR_VDD_Core} = \left(1 + \frac{R1}{R3}\right) \times 0.608 \quad (1)$$

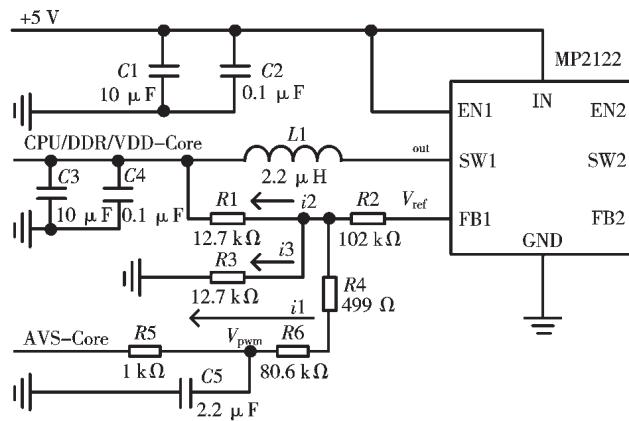


图2 MP2122 动态调压硬件电路

MP2122为DC/DC开关电源,DC/DC电路是一个负反馈运算放大电路,PWM信号相当于对反馈信号做补偿。由Hi3516D输出的PWM波形经过RC低通滤波器后会输出0~3.3 V不同电压的直流电平,叠加到反馈引脚FB上,经过内部负反馈运算放大电路计算,从而控制 V_{out} 的输出电压^[12],其中添加AVS支持的CPU_DDR_VDD_Core

的供电范围为[0.8, 1.3]V。

2.2 动态调压电路参数计算

根据运放的虚短、虚断特性以及基尔霍夫定律, 可以得到如下关系($R2$ 用于调试环路稳定性, 以下关系式忽略 $R2$):

$$i_2 = i_1 + i_3 \quad (2)$$

$$i_1 = \frac{V_{ref} - V_{pwm}}{R4 + R5 + R6} \quad (3)$$

$$i_2 = \frac{V_{out} - V_{ref}}{R1} \quad (4)$$

$$i_3 = \frac{V_{ref}}{R3} \quad (5)$$

综合以上计算可得:

$$V_{out} = \left(1 + \frac{R1}{R3}\right) \times V_{ref} + \frac{R1}{R4 + R5 + R6} (V_{ref} - V_{pwm}) \quad (6)$$

可以得出, 当 V_{pwm} 取得最大值时, V_{out} 取得最小值; 当 V_{pwm} 取得最小值时, V_{out} 取得最大值。最后求得关系式:

$$\frac{R1}{R4 + R5 + R6} = \frac{V_{out}(max) - V_{out}(min)}{3.3} \quad (7)$$

$$\frac{R1}{R3} = \frac{V_{out}(max)}{V_{ref}} - \frac{V_{out}(max) - V_{out}(min)}{3.3} - 1 \quad (8)$$

先评估调压范围, V_{ref} 是MP2122的参考电压0.608 V, MP2122输出的电压范围为 $V_{out}(max)=1.3$ V, $V_{out}(min)=0.8$ V, 故 $R1/R3=0.986$, $R1/(R4+R5+R6)=0.152$; 优先选定 $R5=1$ kΩ, $C5=2.2$ μF, 调压时间 $2.2RC=4.84$ ms; 优先选定 $R3=12.7$ kΩ, 计算出反馈管脚的上分压电阻值 $R1=12.7$ kΩ、 $R4=499$ Ω、 $R6=80.6$ kΩ; FB1管脚前预留一个电阻 $R2$, 用于调节MP2122的环路稳定性, 计算方法如下:

$$R2 \times \frac{V_{out}}{V_{ref}} + R1 = 200 \text{ k}\Omega \quad (9)$$

其中, 等式右边的200 kΩ是一个工程经验值。根据计算得 $R2=103.5$ kΩ, 取标称值102 kΩ。

调压时间约束在15 ms以内, $C5$ 选择2.2 μF, $C5$ 若选择太小, 芯片的IC管脚一般有1~10 pF的输入电容, 芯片的负载电容对滤波电路影响较大; $C5$ 若选择太大, 影响滤波电路的高频特性。权衡电源质量和PWM的调节步长, 选定PWM频率为100 kHz。

3 软件设计

3.1 低功耗模块设计

对于Hi3516D芯片, 应用了多电压域设计, 初始有4个电源域, 分别供应不同的逻辑模块(CORE、DDR、MEDIA、CPU)电压, 互不影响。本设计中, 从功耗、结构等因素考虑, 采用CPU@600M低频场景, 2路电源供电, 一路将CORE、DDR、CPU合并为CPU_DDR_VDD_Core和单独一路MEDIA_Core。

低功耗模块使用AVS功能, 由于制造工艺中伴随的各种情况导致芯片存在片上的PVT(Process、Voltage、Temperature)偏差, 这种偏差为AVS技术提供了依据。AVS可以根据运行场景的不同, 动态设置不同的频率和

电压水平来满足当前的电路时序和性能要求^[13-15]。

如图3所示, 处理器经过BOOT初始化、内核引导和系统文件挂载, 启动sample_venc图像采集程序后, Hi3516D根据应用程序需求, 调用PLL(Phase Locked Loop)单元提供相应的运行频率、调用HPC(Hardware Power Controller)提供相应的工作电压。其中HPC根据预先设定的AVS算法, 依据Speed Monitor、Performance Monitor和T-Sensor的反馈数据, 通过PMU(Power Management Unit)Interface控制外部DC-DC, 动态调节CPU_DDR_VDD_Core和MEDIA_Core的电压, 从而达到降低整芯片平均功耗的效果。

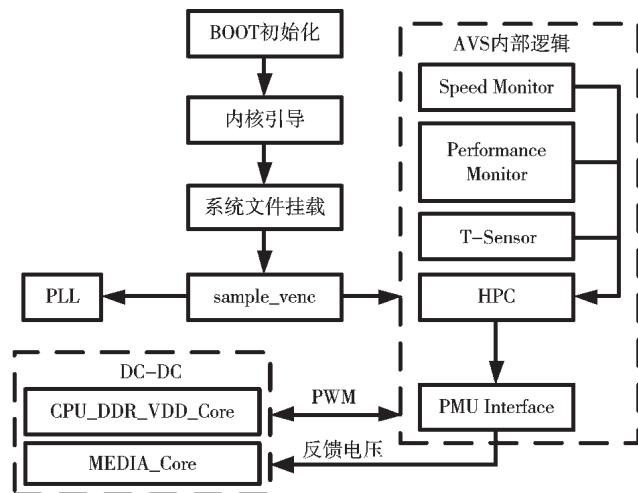


图3 AVS工作流程图

3.2 低功耗模块配置

低功耗模块的设计涉及uboot表格寄存器的配置以及低功耗调节内核模块(Hi3516D_pm.ko)的配置。

uboot表格寄存器的配置分为划分电源域以及配置最高电压和CPU默认工作频率。寄存器参数设置见表1。

表1 uboot表格寄存器的配置

名称	地址	参数设置	意义
SYSBOOT11	0x2005_015C	[3:0]=0x1 [7:4]=0x0	2路电源模式, MEDIA单独供电; 最高电压为1.1V
PER1_CFG0	0x2003_0000	0x12000000	设置CPU的默认
PER1_CFG1	0x2003_0004	0x01501032	工作频率600MHz

表1中, 系统控制寄存器的基址为0x2005_0000, 偏移地址015C为系统启动专用寄存器11; CRG(Clock and Reset Generator时钟模块)寄存器的基址为0x2003_0000, 偏移地址0000为系统APLL配置寄存器0, 0004为系统APLL配置寄存器1。

Hi3516D_pm.ko是低功耗调节内核模块, 由于本设计采用2路电源域, 故此内核模块包含两个方面的功耗调节。模块参数设置见表2。

表 2 低功耗调节内核模块参数设置

模块参数	设置	含义
media_avs_en	1	MEDIA_Core 域 AVS 使能
media_avs_profile	0	图像模式, 0:1080p@30fps
media_avs_inter	20 ms	MEDIA_Core 域 AVS 检测时间间隔
cpu_avs_en	1	CPU_DDR_VDD_Core 域 AVS 使能
cpu_avs_inter	20 ms	CPU_DDR_VDD_Core 域 AVS 检测时间间隔

4 结果分析及验证

4.1 功耗测试

本测试选取了 4 种典型分辨率、帧频 25 f/s、采集画面为激烈打斗的漫威视频。计系统开始运行为 $t=0$ 时刻, 分别取 $t=\{5, 10, 15, 20, 25\}$ min 的状态, 计算其平均值, 结果如表 3 所示。

表 3 功耗测试及 SDK 在线测试

分辨率	码率/(Mb/s)	CPU 频率/MHz	5 V 总功耗/W	支路功耗/mW	
			CPU_DDR_VDD	MEDIA	
352×288	0.52	551	2.06	207	504
640×480	1.50	566	2.21	214	510
720×576	1.61	570	2.28	216	512
1 280×720	2.62	585	2.43	220	520

由表 3 可知, 采用 AVS 后, CPU 频率平均在 550~590 MHz, 相比无 AVS 时恒定的 600 MHz 降幅约为 2%~8%; 无 AVS 时, 5 V 供电情况下电流约为 0.45 A, 功耗约为 2.5 W, 采用 AVS 后, CPU_DDR_VDD_Core 的功耗在 200~220 mW, MEDIA_Core 功耗 500~520 mW, 整体功耗在 2.1~2.3 W, 降幅约为 8%~16%。

4.2 图像质量测试

图像质量测试指标采用 PSNR(峰值信噪比), 对 H.264 编码压缩后进行 RS422 传输的视频进行质量评价。

基于 4.1 中的测试环境和条件, 使用软件 VQMT 计算 YUV 格式文件的 PSNR 值, 得到的 7 500 帧(25 f/s, 300 s)图像的 PSNR 值, 并求出平均值, 如表 4 所示。

表 4 多种分辨率的 PSNR 测试

规格名称	分辨率/Pix	PSNR 平均值/dB
CIF	352×288	36.30
VGA	640×480	36.36
D1	720×576	36.40
HD720	1 280×720	36.42
整体平均值/dB	/	36.37

分析表 4 可知, 本系统工作在常见的 4 种分辨率下的 PSNR 都处于 36~37 dB 区间, 客观表明本采集系统图像质量良好。PSNR 值大于 28 dB 时, 图像质量无明显差异, 处于 35 dB~40 dB 区间时, 人眼已分辨不出图像之间的差异^[16]。

5 结论

本设计采用低功耗 AR0230CS 图像传感器作为图像采集前端、低功耗架构的国产 Hi3516D 芯片作为主制、高效率的电源模块, 在硬件和软件的设计中都采用了 AVS 技术, 设计了一套高性能图像采集系统, 一定程度上降低了功耗, 满足设计要求。

参考文献

- [1] 刘瑞泽, 郭江宇, 郝志超, 等. 一种全高清视频采集编码传输系统设计[J]. 火力与指挥控制, 2020(4): 169~172.
- [2] 刘敏慧. 箭载高帧频图像压缩装置设计与实现[D]. 太原: 中北大学, 2018.
- [3] 杨耀森, 李博, 孟浩, 等. 基于多核架构的遥测图像压缩存储系统的实现[J]. 火力与指挥控制, 2020, 45(9): 135~139.
- [4] 卢长海, 石一鸣, 王殿勋. 遥测实时图像处理显示系统设计与实现[J]. 信息技术与网络安全, 2020, 39(7): 57~60.
- [5] 闫新峰, 金文, 耿健, 等. 小型空间飞行器集成化遥测系统设计与实现[J]. 测控技术, 2020, 39(7): 73~77.
- [6] 张佳. 基于 H.264 标准的无人机遥测图像传输系统设计[J]. 自动化与仪器仪表, 2017(6): 130~132.
- [7] 谢岭. 基于 ZYNQ-7000 的动态电源管理研究[D]. 哈尔滨: 哈尔滨工业大学, 2017.
- [8] 潘晓英, 李晨晨, 王昊, 等. 基于 HLS 的色彩插值算法硬件设计与实现[J]. 液晶与显示, 2020, 35(6): 595~603.
- [9] 鲁云. 基于 Hi3516A 的高压缩比网络图像编码设备的设计[D]. 绵阳: 西南科技大学, 2016.
- [10] 余翩翩. SoC 芯片宽范围电源电压调节策略优化[D]. 南京: 东南大学, 2016.
- [11] 李丹. 基带芯片中 CPU 的低功耗设计[D]. 西安: 西安电子科技大学, 2016.
- [12] 时晨杰. 一种超低功耗高效率降压 DC-DC 转换器芯片设计[D]. 贵阳: 贵州大学, 2019.
- [13] 张翔. 自适应拟合负载关键路径的 AVS 电路的研究与设计[D]. 成都: 电子科技大学, 2016.
- [14] 禹超强. 应用于 SoC 系统的自适应动态功耗管理模块设计[D]. 杭州: 浙江大学, 2016.
- [15] 商新超. 高能效自适应调节电路设计及实现[D]. 南京: 东南大学, 2019.
- [16] 鲁甜, 刘蓉, 刘明, 等. 基于特征图注意力机制的图像超分辨率重建[J]. 计算机工程, 2021, 47(3): 261~268.

(收稿日期: 2020-11-20)

作者简介:

甄国涌(1971-), 男, 教授, 硕士生导师, 主要研究方向: 高速数据采集存储。

曹飞(1995-), 男, 硕士研究生, 主要研究方向: 嵌入式 Linux 开发。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所