

基于新型微组装技术的 X 波段高隔离开关的设计

刘博源¹, 黄昭宇¹, 江云¹, 季鹏飞¹, 许庆华², 张晓发¹, 袁乃昌¹

(1. 国防科技大学 电子科学学院 CEMEE 国家重点实验室, 湖南 长沙 410003;

2. 湖北三江航天险峰电子信息有限公司, 湖北 孝感 432000)

摘要: 为实现 X 波段四路并行开关电路并有效提高通道间隔离度, 提出了基于新型微组装技术的 X 波段高隔离开关的方案。根据指标, 对单刀双掷开关进行性能分析和控制电路设计, 同时, 在结构方面进行腔体和多层板层叠设计, 保证了 4 个开关之间的隔离。采用软件建模与仿真, 并对其通道间的隔离度进行了测定, 以减小腔体效应。经过优化, 在中心频率处可以将端口的隔离度控制在 50 dB 以上。利用微组装工艺, 实际制作了 X 波段开关组件, 通过实测数据与仿真结果对比, 验证了组件性能的优越性。该设计方法独特, 实用性强, 适于在实际工程中推广。

关键词: 开关; X 波段; 隔离度; 芯片; 微组装

中图分类号: TN724.1

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.211717

中文引用格式: 刘博源, 黄昭宇, 江云, 等. 基于新型微组装技术的 X 波段高隔离开关的设计[J]. 电子技术应用, 2021, 47(8): 20-25.

英文引用格式: Liu Boyuan, Huang Zhaoyu, Jiang Yun, et al. Design of X-band high isolation switch based on new microassembly technology[J]. Application of Electronic Technique, 2021, 47(8): 20-25.

Design of X-band high isolation switch based on new microassembly technology

Liu Boyuan¹, Huang Zhaoyu¹, Jiang Yun¹, Ji Pengfei¹, Xu Qinghua², Zhang Xiaofa¹, Yuan Naichang¹

(1. CEMEE State Key Laboratory, School of Electronic Science and Engineering,

National University of Defense Technology, Changsha 410003, China;

2. Xianfeng Electronic Information Co., Ltd., Sanjiang Aerospace, Xiaogan 432000, China)

Abstract: In order to realize the four-way parallel switching circuit of X-band and improve the isolation between channels effectively, a high isolation switch scheme of X-band based on new microassembly technology was proposed. While analyzing the performance of the Single Pole Double Throw (SPDT) switch and designing corresponding control circuit according to indexes, at the same time, design of cavity in terms of structure and laminated structure of composite multilayer board ensured the isolation between the four switches. Softwares were used to model, simulate and then measure the isolation degree between the channels to decrease the cavity effect. After optimization, the isolation degree of the port could be controlled above 50 dB at the center frequency. The X-band switch component was made by means of microassembly technology, and the advantages of the component performance were verified by comparing the measured data with the simulation results. The design method is unique, practical and suitable for application in practical projects.

Key words: switch; X-band; isolation; chip; microassembly

0 引言

随着现代雷达通信系统对微波有源器件日益增长的需求, 经过从 21 世纪五六十年代以来的发展, 已经逐渐从功耗高、重量大转向小型化、高集成、高性能、多功能新型化器件^[1]。同时, 工艺水平的提升, 也使得器件的加工精度和批量化产品一致性以及高可靠性得到极大程度的保障。这其中, 由于对电路不同路径的选通作用, 微波开关被广泛应用在收发组件中^[2]。

性能优良的微波开关对于提升射频前端集成度的作用是显著的, 这是因为开关与接收或发射天线直接关

联, 其结构直接影响到了天线尺寸以及在相同体积内路径的数量^[3]。对于本文中所涉及的多路开关, 为使每一路开关和与之相邻的其他路的开关能够避免信号大规模串扰, 就需要对模块整体结构进行优化设计。具体而言, 在平行路径之间分腔, 对于提升电路电磁兼容性是至关重要的^[4]。除此之外, 在电路层面上, 利用高介电常数的新型多层板和微组装设计, 可以在每一路的垂直方向上将控制电路和射频电路分离开, 这样就可以防止直流信号与射频信号之间的混叠, 路径切换受阻, 信噪比下降, 严重限制微波开关正常工作。

考虑到上述情况,本文设计的开关通道电路需要大体上从电性能和结构两个方面分别进行设计,并在各自发挥最佳性能优势时优化整合,找到可以最大限度满足性能指标的模块设计思路^[5]。由于所设计的模块需要进行加工,因而还需要把所使用复合材料的稳定性和工艺设备的加工误差等可实现性方面问题考虑在内^[6]。最后,本文设计并制作了 X 波段高隔离度射频开关组件,实现了四通道开关组件同时工作的模块化、集成化的全流程设计,有利于提升系统组件的功能化和灵活度。

1 开关通道电路与结构设计

本文所设计的组件由 4 个相同且独立的开关电路组合而成。电路设计为两部分,一部分为 P 型半导体-本征半导体-N 型半导体(Positive-Intrinsic-Negative, PIN)二极管^[7]并联组成开关电路,达到低插损、高隔离、大功率要求;另一部分是开关导通和关断的控制部分,含驱动器和晶体管到晶体管逻辑(Transistor-Transistor Logic, TTL)、电源等。驱动器的电源为 +5 V、-28 V。TTL 电平输入,驱动器^[8]输出高低电平来控制开关的导通和关断,实现电路开关性能。

1.1 开关通道的微波特性

开关是一种插入损耗(插损)受 PIN 管导通或截止情况影响的器件^[9],插损(Insertion Loss, IL)的定义为输入功率 P_{in} 和导通状态输出功率 $P_{out, on}$ 的比值再取对数,即:

$$IL(dB) = 10 \lg \frac{P_{in}}{P_{out, on}} (dB) \quad (1)$$

通常来讲,导通态插损要小,截止态插损要大。

开关的回波损耗是关于功率沿输入路径返回的量度。回波损耗(Return Loss, RL)定义为输入功率 P_{in} 与反射功率 P_r 的比值再取对数,即:

$$RL(dB) = 10 \lg \frac{P_{in}}{P_r} (dB) \quad (2)$$

开关的隔离度(Isolation, ISO)可以认为是在断开条件下的插入损耗^[10],对数值为负,即:

$$ISO(dB) = 10 \lg \frac{P_{out, off}}{P_{in}} (dB) \quad (3)$$

1.2 开关通道电性能参数指标

分析 4 路开关组件在实际应用中的性能,对其中关键参数进行了指标设定:频率范围为 8~12 GHz;插入损耗 ≤ 1.5 dB;幅度不平衡 $\leq \pm 0.8$ dB;相位不平衡 $\leq \pm 5^\circ$ (温度 25 °C);关断隔离度 ≥ 50 dB (温度 25 °C);切换速度 ≤ 500 ns (温度 25 °C);驻波比 ≤ 1.8 ;功率容量 ≥ 20 W (连续波,温度 25 °C);电源电压 V_{cc} 为 6 V, V_{ee} 为 -30 V;控制电压 V_c 为 6 V;最大输入信号功率(P_{inmax})为 43 dBm;封腔后尺寸为长(L) ≤ 125 mm,宽(W) ≤ 25 mm;控制信号为 TTL(Transistor-Transistor Logic)电平: -0.3~-0.8 V/+5 V。

1.3 开关通道尺寸指标

考虑到开关通道组件尺寸设计以达到多方面应用上的使用需求,经过对电磁兼容的定性分析后,对其进

行紧凑型设计,采用微组装技术对其进行小型化设计。外形和引出端排列图以及对应尺寸符号长度大小分别如图 1 和表 1 所示。

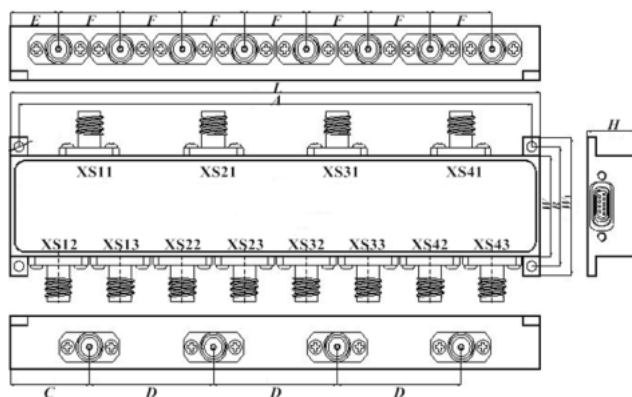


图 1 开关组件外形和引出端排列图

表 1 尺寸符号长度大小

符号	最小	公称	最大
W	21.20	-	21.80
L	123.70	-	124.30
W_1	29.20	-	29.80
H	11.20	-	11.80
A	-	120.00	-
B	-	25.50	-
C	-	18.50	-
D	-	29.00	-
E	-	11.25	-
F	-	14.50	-

根据四通道开关组件的尺寸,对盒体也做了上述小型化设计,以满足在更为复杂电磁系统中轻量化和紧凑型布局^[11]。

1.4 开关通道架构设计

重构开关组件含 4 组独立的二选一开关,分别为 K1、K2、K3、K4 4 个大功率二选一开关。4 个二选一开关受同一个 TTL 电平控制联动工作。发射时,均为 XS2 到 XS1 导通, XS3 端指向吸收态并与 XS2 为隔离状态;接收时均为 XS1 到 XS3 导通, XS2 端指向吸收态并与 XS3 为隔离状态。开关组件电性能工作原理图如图 2 所示。

将驱动电路添加入控制模块中,通过高低电平转换

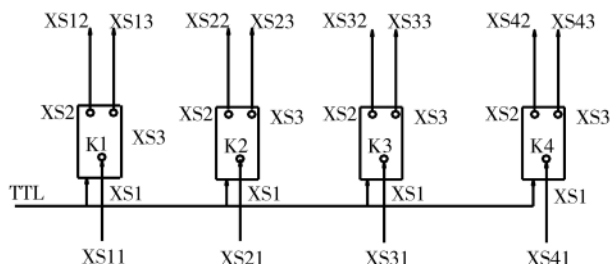


图 2 开关组件电性能工作原理图

实现信号从主路到任一旁路的切换导通。该开关通道架构设计如图3所示。

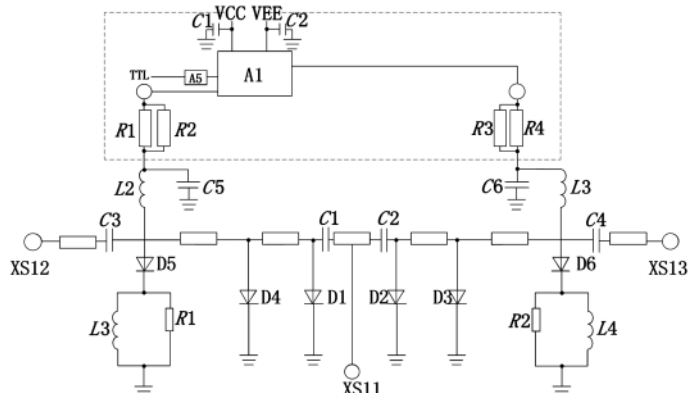


图3 开关通道电路原理图

将上述通道进行器件化,首先通过对其中任一通道的主路和支路端加入隔直电容,防止电源中的直流分量流入开关造成功率过大而烧坏器件^[12-13]。其次,添加二极管来对电路起到稳压和保护的作用,避免感性负载在通断电过程产生高压对电路造成伤害。在支路输出口加入扼流线圈,防止电源的杂波随着有用信号流出^[14]。驱动器控制端放置接地电容是为了防止射频信号回流入电源造成损伤。

加电使用前,要使控制输入端为低电平。同时,为保证速度,要求输入TTL信号:上升沿时间(t_r) ≤ 20 ns,下降沿时间(t_f) ≤ 20 ns,高电平(V_{top}) ≥ 4.0 V。

控制信号的工作频率 ≤ 30 MHz,典型工作频率10 MHz。另外,内部所有射频端口均有隔直电容,无需外加。 -5 V电源管脚就近外加 $1 \mu\text{F}$ 滤波电容。

2 开关通道电路建模与仿真

该组件的关键技术为高频开关电路损耗、低反射和散热。由于功率高,因此要求电路损耗小,端口反射小。电路采用三级PIN二极管级联的方式^[15],最后一级为吸收式设计,开关关断隔离高。为满足带宽需要,对电路通过添加有源电感负载来拓展带宽,以达到对全X频段的覆盖。根据以上要求,在ADS电路仿真软件对图3所示的单通道开关电路进行参数化建模和优化设定高频板、频率参数,根据以往优化经验,调整具体参数值,通过优化设计,得到理想的仿真结果。导通损耗曲线如图4所示,驻波曲线如图5所示,关断隔离曲线如图6所示。

经过仿真可以看出,对于导通损耗曲线,在整个X波段可以满足不小于 1.5 dB的指标要求;在仿真设计中,输入端口的驻波虽然在 8 GHz处未能满足小于 1.8 的指标要求,但根据以往设计经验,在低频端对其进行失配设计,是考虑到ADS无法对电路寄生参量进行仿真分析,由此可以在实际加工过程中实现驻波比下降到理想值;输出驻波比在设计中各频点也均不大于 1.8 ;

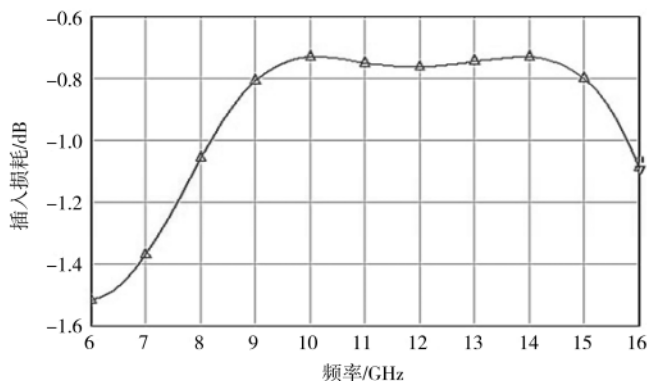


图4 开关电路导通态插入损耗仿真曲线图

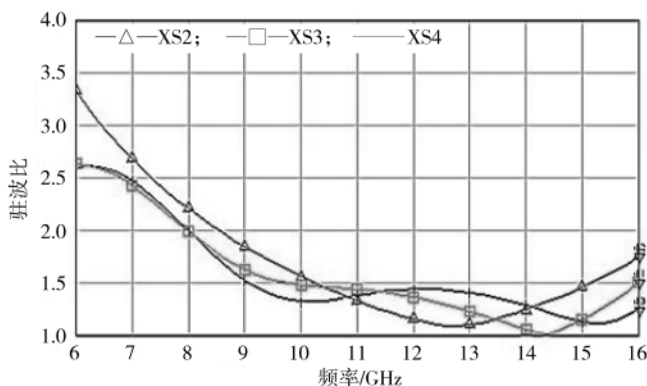


图5 开关电路驻波仿真曲线图

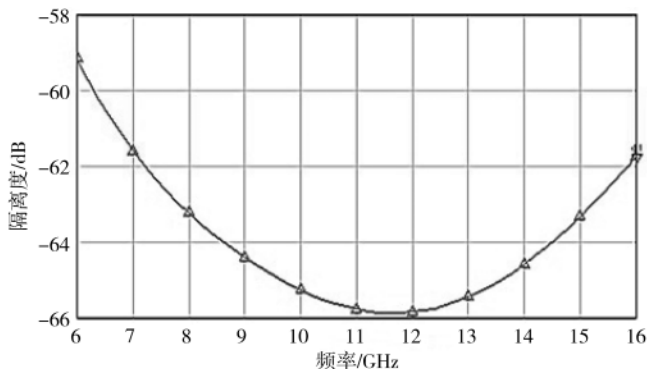


图6 开关电路关断隔离仿真曲线图

由仿真结果可知,关断隔离度远远大于指标要求的 35 dB,在新型微组装实现技术下,此项指标要求可以得到充分保证。

3 开关通道电路的加工与测试

3.1 电路版图设计

根据建模和仿真优化后得到的尺寸,利用AutoCAD对每一路开关电路绘制,抽取其中一路作为绘制对象,得到如图7所示结构图形。

3.2 复合多层板的设计

利用Altium Designer对内部线路和分立器件排版和布局,为了减少开关通道组件射频与控制端的高度集成和小型化,并极大程度提升电磁兼容性,因而引入了如图8所示的复合多层板的设计思路。

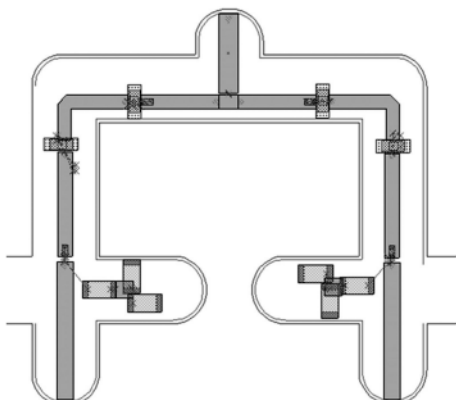


图7 单路开关电路版图



图8 复合多层板层叠结构

材料用了多层介质材料,顶层铜箔在 0.508 mm 厚 FR4 芯板的顶面,另一面铜箔全部蚀刻掉;底层铜箔在 0.508 mm 厚 FR4 芯板的底面,另一面铜箔全部蚀刻掉;微带金属层在上下两层厚 FR4 芯板被蚀刻掉铜箔的中间。合板总厚度约 1.5 mm。

3.3 开关通道组件的加工和实测

通过全流程的电路加工和盒体封装,得到的开关组件实物外观图如图 9 所示。

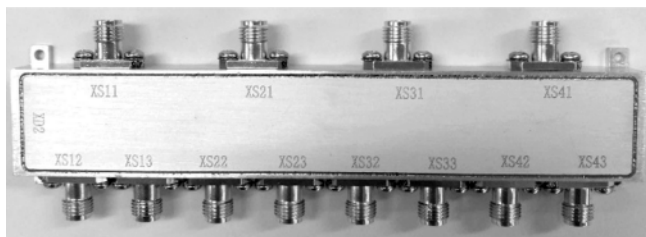


图9 开关组件实物外观图

组件盒体 4 个开关独立分为 4 个腔体,每个开关的两路也采用隔墙分别隔开输出,每个单独的开关内部有内盖板固定热电场,进一步减少电磁干扰,提高隔离度,芯片烧结到钼铜片上,然后再烧结到腔体底部,保证接地良好,散热良好,降低热阻,减少热损。以上措施能很好地满足设计需求,是解决该组件低插损、大动态、高隔离的关键技术。

由于受到腔体、带线布局的影响,其仿真结果和实际测试有些差别。切换控制位高低电平,对带线的某部分宽度的进行调试,得到比较满意的指标。实测开关的导通态插损和驻波曲线分别如图 10 和图 11 所示。

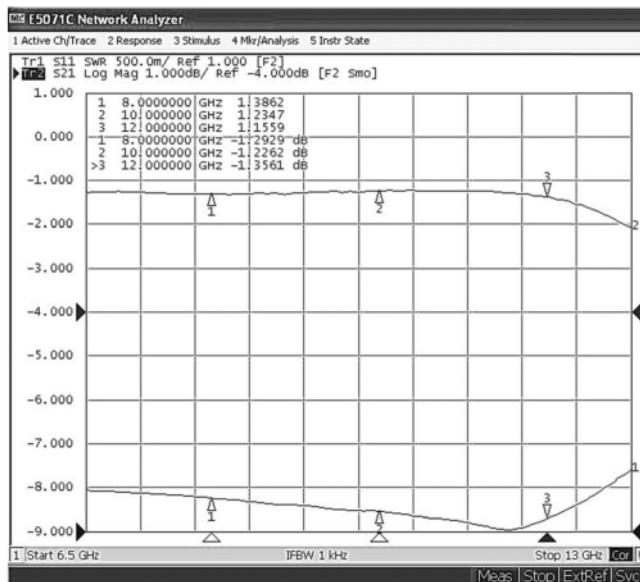


图10 实测导通态插入损耗曲线图

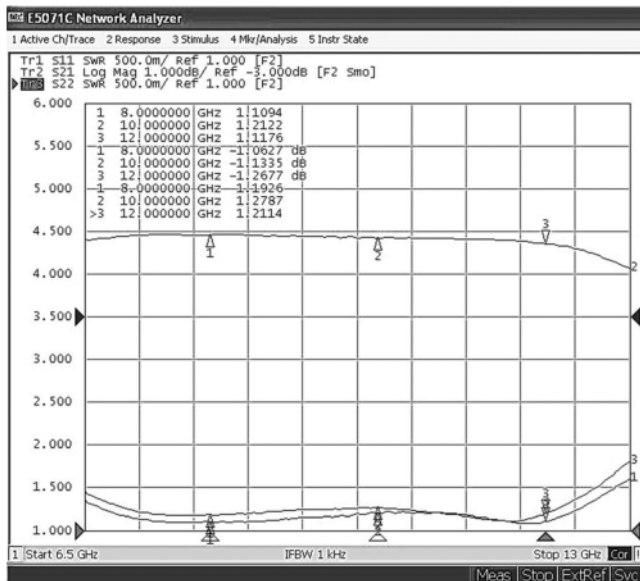


图11 实测驻波曲线图

当通道关断时测试输入输出端口的损耗,并与相邻通道的增益值做差,得到该通道的关断隔离度指标。关断隔离度曲线如图 12 所示。

根据实测曲线可以看出,开关单路插损满足 ≤ 1.5 dB 的指标要求,关断隔离度在全频段内均大于 50 dB。此外,驻波曲线显示,输入输出端口驻波均小于 1.8。以上指标均达到了设计要求。

通过调整控制位的高低电平进行通道切换,对四通道中 XS1 进行归一化,测试另外三通道 XS2、XS3 和 XS4 的相对归一化通道幅度和相位的差值,得到每个通道的幅相平衡性指标,得到如图 13 和图 14 的测试结果。

同样地,切换控制位高低电平测试每个通道开关幅度相当于归一化通道值的带内平坦度。

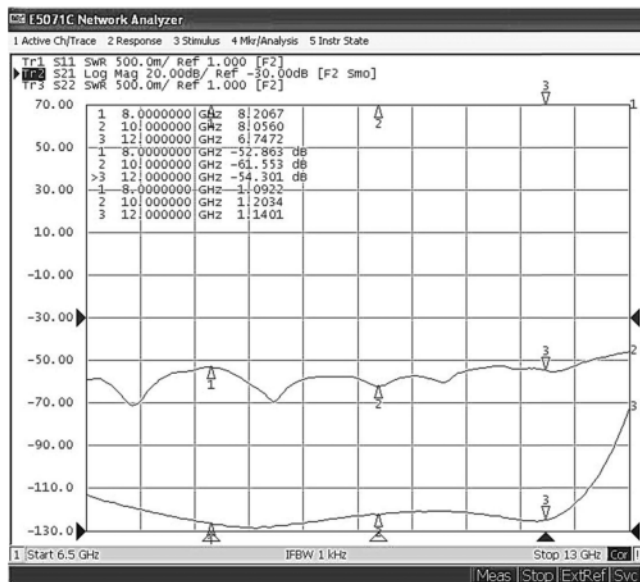


图 12 实测关断隔离度曲线图

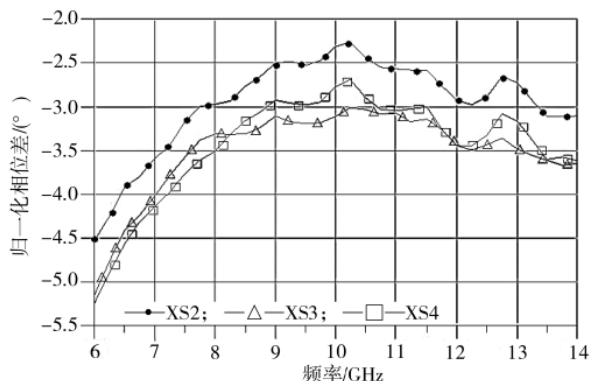


图 13 实测路间相位一致性结果

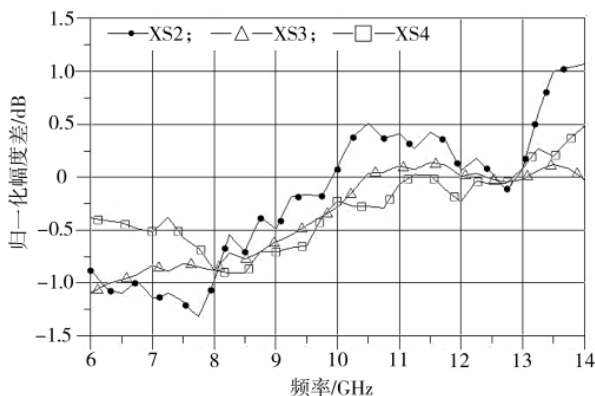


图 14 实测路间幅度一致性结果

由图 14 可知, 8~12 GHz 范围内的通道路间相位一致性 $\leq \pm 5^\circ$, 带内波动 $\leq \pm 0.8$ dB, 均满足使用要求。

最后, 对开关的切换速度进行了实测, 如图 15 所示。结果显示, 在切换支路的瞬时时刻, 切换时间被极大限制在 200 ns, 远达到了指标中不大于 500 ns 的要求。

3.4 组件与同类产品的性能比较

本文设计的组件是充分利用了微组工艺, 减少了

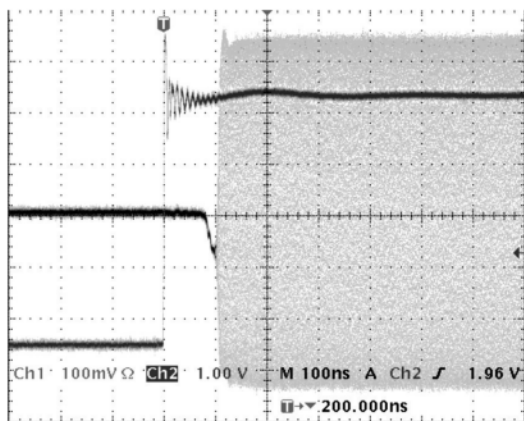


图 15 实测开关切换时间

人为因素和精度误差对主要电性能的影响, 具有与仿真结果高度一致的优越性。为了突出本文设计产品的优越性, 将其与其他 X 波段同类产品进行对比, 如表 2 所示。

表 2 本文组件与同类产品性能比较

产品型号	插损/dB	驻波	最大 隔离度/dB	切换 速度/ns	最大输入 信号 功率/dBm
本文组件	1.2	1.20	70	200	43
MC4-N12 ^[16]	0.5	1.50	60	1.5×10^6	42
CMD204C3 ^[17]	1.3	1.44	48	1 800	25
PE7137 ^[18]	2.2	1.8	70	100	27

由表 2 可知, 本文组件除了可满足四通道同时工作的需要外, 在插损、驻波、隔离度、切换速度等指标方面都具备明显优势。在不过多牺牲插损和驻波的前提下, 本文设计的产品使高隔离度、高切换速度和大功率容量等性能特点得到了较好展现。

4 结论

针对组件的结构、性能、精度的要求和现有工艺水平、设备仪器条件, 该组件确定的微组工艺方案切实可行, 该组件的设计中尽可能地采用标准工艺, 既提高组件成熟度, 提高可靠性、稳定性, 又达到工艺简单易行、降低制造成本的目的。本文设计的开关组件在极大限度满足高隔离度性能前提下, 大大缩减了组件尺寸, 尺寸仅为 123.70 mm×21.20 mm, 可以满足复杂多通道系统对逻辑切换控制的紧凑型需求。同时幅相一致性较好, 开关响应时间控制在百纳秒范围内, 降低了组件多路传输的延迟时间, 搭配驱动器输出逻辑信号进行高低电平切换, 提升了开关多种组合下同步工作的能力。

另外, 盒体与高频电路板采用导电胶贴装, 电路板带线与接口采用包金带工艺, 芯片采用烧结工艺装配, 控制部分的元件采用回流焊工艺烧结到电路板上, 组件内部连接件采用绝缘子烧结方式, 电路输入输出有隔直电容, 上下外盖板采用激光缝焊, 有效地避免了电磁干扰, 射频泄漏, 具有很好的环境适应性。总体来说, 所设

计的组件可以用于射频前端信号路径同时或分时切换,可广泛适用于微波毫米波军工及民品行业和市场。

参考文献

- [1] ARGHAVAN A, ANISEH D, FARAH M. A novel power model for future heterogeneous 3D chip-multiprocessors in the dark silicon age[J]. EURASIP Journal on Embedded Systems, 2018(1): 1-16.
- [2] ZHANG H W, XIE J W, SHI J P. Antenna selection in MIMO radar with collocated antennas[J]. Journal of Systems Engineering and Electronics, 2019, 30(6): 1119-1131.
- [3] LI S Q, WANG Y, YU M, et al. Efficient modeling of Ku-band high power dielectric resonator filter with applications of neural networks[J]. IEEE Trans. on Microwave Theory and Techniques, 2019, 67(8): 3427-3435.
- [4] LIU B Y, WANG Q P, WU W W, et al. A transceiver frequency conversion module based on 3D micropackaging technology[J]. Journal of Systems Engineering and Electronics, 2020, 31(5): 899-907.
- [5] SONG I, CHO M K. PNP-based RF switches for the mitigation of single-event transients in a complementary SiGe BiCMOS platform[J]. IEEE Trans. on Nuclear Science, 2017, 65(1): 391-398.
- [6] IMANE Z, KHELIFA H, MUSTAPHA C E Y. A Ku-band distributed SPDT switch in 0.5μm AlGaIn/GaN HEMT technology[J]. Microwave Optical Technology Letters, 2018, 60: 462-465.
- [7] RABBENI P A, JOSEPH A. RF SOI: Revolutionizing RF system design[J]. Microwave Journal, 2015, 58(10): 22-38.
- [8] ALI K B, RODA C, SHIM N Y, et al. Non-linear characteristics of passive elements on trap-rich high-resistivity Si substrates[J]. Silicon Monolithic Integrated Circuit in RF Systems, 2014, 4(6): 19-23.
- [9] LETOWSKI B, WIDIEZ J. Towards vertical power device 3D packaging on 8-inch wafer[C]//Proceedings of the 2016 28th International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2016: 135-136.
- [10] SINGH T, MANSOUR R R. Chalcogenide phase change material GeTe based inline RF SPST series and shunt switches[C]//2018 IEEE MTT-S International Microwave Workshop Series on Advanced Materials and Processes for RF and THz Applications (IMWS-AMP), Ann Arbor, MI, 2018: 1-3.
- [11] JAFFE M. Improvements in SOI technology for RF switches[C]//2015 IEEE 15th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems, San Diego, CA, 2015: 30-32.
- [12] SINGH T, MANSOUR R R. Characterization of phase change material germanium telluride for RF switches[C]//48th European Microwave Conference (EuMC), Madrid, 2018: 475-478.
- [13] HIARI O, MESLEH R. Impact of RF-switch insertion loss on the performance of space modulation techniques[J]. IEEE Communications Letters, 2018, 22(5): 958-961.
- [14] CHANG J Y, FU X J, JIANG W, et al. Design of high-performance energy integrator detector for wideband radar[J]. Journal of Systems Engineering and Electronics, 2019, 30(6): 1110-1118.
- [15] CHAUDHRY Q, BAYRUNS R, ARNOLD B, et al. A linear CMOS SOI SP14T antenna switch for cellular publications[C]//2012 IEEE Radio Frequency Integrated Circuits Symposium, Montreal, QC, 2012: 155-158.
- [16] LAIR MICROWAVE. MC4-N12 SPDT switch[EB/OL]. [2021-05-06]. http://www.lairmw.com.
- [17] CUSTOM MMIC. CMD204C3 SPST non-reflective switch[EB/OL]. [2021-05-06]. http://www.custommmic.com.
- [18] PASTERNAK INTERPRISE, INC. SMA transfer PIN diode switch operating from 8 GHz to 12 GHz up to +27 dBm[EB/OL]. [2021-05-06]. http://www.Pasternack.cn/pin.

(收稿日期: 2021-05-06)

作者简介:

刘博源(1991-), 男, 博士研究生, 主要研究方向: 微波毫米波器件和复合电磁材料。

黄昭宇(1992-), 通信作者, 男, 博士研究生, 主要研究方向: 相控阵耦合天线、毫米波器件与系统, E-mail: huangzhaoyu10@163.com。

江云(1990-), 男, 博士研究生, 主要研究方向: 毫米波无源器件。



扫码下载电子文档

欢迎订阅

电子技术应用 月刊

订阅代号: 2-889

定价: 30 元/期

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所