

片上电源电压噪声功率谱测量方法综述*

翟鹏飞¹,周雄¹,李强^{1,2}

(1.电子科技大学 电子科学与工程学院,四川 成都 610054;

2.琶洲实验室-人工智能与数字经济广东省实验室,广东 广州 510330)

摘要:随着现代超大规模集成电路的电源网络变得十分复杂,在片上对其各电源域电压噪声功率谱的测量变得越来越有意义。片上电源电压噪声测量电路的设计难点主要是在面积和功耗开销较小的情况下,可以较高精度地测量频率范围很宽的电源噪声信号。介绍了基于自相关方法测量电源电压噪声功率谱的原理,并总结了目前用于电源电压噪声功率谱测量的主要电路技术,讨论了相关结构和技术的优缺点,为超大规模集成电路的设计研发人员提供了有益参考。

关键词: 电源噪声;电源网络;功率谱谱测量;自相关

中图分类号: TN407

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.201215

中文引用格式: 翟鹏飞,周雄,李强. 片上电源电压噪声功率谱测量方法综述[J]. 电子技术应用, 2021, 47(8): 30-33, 38.

英文引用格式: Zhai Pengfei, Zhou Xiong, Li Qiang. Review of on chip power supply noise power spectrum measurement[J]. Application of Electronic Technique, 2021, 47(8): 30-33, 38.

Review of on chip power supply noise power spectrum measurement

Zhai Pengfei¹, Zhou Xiong¹, Li Qiang^{1,2}

(1.School of Electronic Science and Engineering, University of Electronic Science and Technology of China, Chengdu 610054, China;

2.Pazhou Lab, Guangdong Artificial Intelligence and Digital Economy Laboratory, Guangzhou 510330, China)

Abstract: As the complexity of power delivery network in modern VLSI, the on-chip measurement of the noise power spectrum of each power domain becomes more meaningful. The difficulty of the on-chip power supply noise measurement is mainly to measure the noise in a very wide frequency range with high accuracy under the condition of small area and power consumption overhead. This paper introduces the principle of measuring the power supply noise spectrum based on the autocorrelation, and summarizes the main circuit techniques currently used for power supply noise measurement, and discusses the advantages and disadvantages of related structures, which provides a useful reference for VLSI designers.

Key words: power supply noise; power delivery network; power spectrum measurement; autocorrelation

0 引言

现代的片上系统(SoC)的功能越来越复杂,性能要求也在不断提高,为了保证系统良好稳定地工作,其电源网络是十分复杂的。随着工艺尺寸越来越小,片上走线和走线、走线和器件之间的寄生越来越大,相互之间的耦合和干扰也就越来越大,更加恶化了片上电源噪声的情形。同时,电源供电电压越来越低,导致噪声容限越来越小,所以电源网络模型在芯片的设计过程中是十分重要的。要想获得准确的电源网络模型,需要在芯片生产出来后,对芯片内部的电源电压噪声(PSN)进行实际测量,再由测得的噪声数据反推出电源网络模型的参数。

片上 PSN 测量类型主要可以分为时域波形测量^[1-4]和噪声功率谱测量两种^[5-9],本文主要介绍片上噪声功

率谱测量技术。片上电源电压功率谱测量主要是基于维纳-辛钦定理,对电源电压上的周期平稳噪声进行测量^[6],以得到噪声的频率和幅度信息。根据这些信息,同时也可以进一步确定噪声源的位置,并预估其对芯片中各个模块性能的影响。

1 噪声功率谱测量原理

PSN 本质上是由于电源网络下的负载中的开关快速切换产生了变化的电流流经电源网络中的寄生电感、电容和电阻,在芯片内部电源上所产生的变化的电压^[10]。因为在频域上 PSN 的频率范围非常宽,可以从接近 DC 的极低频到 100 GHz 的极高频^[4],导致很难采用模数转换器(ADC)来直接采样量化。幸运的是,由于 PSN 主要部分是因为受系统时钟触发的电路周期性地开合所引起的,使得这部分的噪声可以被看作一个具有周期平稳特性的随机过程,所以根据维纳-辛钦定理可以通过测

* 基金项目:国家自然科学基金(62090041,61761136015,61534002,61904027);广东省重点领域研发计划(2018B030339001)

量噪声的自相关函数,再经过傅里叶变换后就可以测得噪声的功率谱。

电压噪声的自相关函数 $R(\tau)$ 定义为:

$$R(\tau) = E[x(nT_s)x(nT_s + \tau)] \quad (1)$$

其中 $x(t)$ 为电源电压, T_s 为采样时钟周期, n 表示第 n 次采样, τ 代表两次噪声采样的时间间隔, $E[\cdot]$ 表示求期望。假设 $x(t)$ 为单频点的周期函数, 它的自相关函数为 $R(\tau)$, 当 τ 等于 0 或者 $x(t)$ 周期的整数倍时, $R(\tau)$ 达到最大值; 所以 $R(\tau)$ 完全包含了 $x(t)$ 的周期和幅度信息。对于一个周期平稳的噪声信号, 其中可能包含多个频率分量, 通过扫描 τ 的值, 计算不同 τ 值下的自相关函数值, 就可以把函数中所有的频率分量和该频率分量对应的幅度信息测量出来。测量系统的奈奎斯特(Nyquist)带宽是由 τ 的变化步长决定的。

2 基于自相关函数的测量技术

基于自相关函数的测量技术目前在片上测量噪声功率谱的应用领域中属于主流技术。通过上一节的介绍可以看出, 这种测量技术的 Nyquist 带宽是由两个采样时钟之间的时间间隔 τ 的变化步长所决定的, 而不是由采样时钟周期 T_s 决定的。例如设计 Nyquist 带宽是 20 GHz, 则 τ 的变化步长需要小于 25 ps, 采样时钟的周期 T_s 理论上可以是任意值, 但为了综合考虑测量时间和电路设计难度, 一般 T_s 设定在 10 ns~1 μ s 之间。所以可以利用这一特点, 用两个低速的自相关采样时钟触发两路采样量化电路, 就可以测得高频噪声信号的功率谱, 并且不会出现混叠现象。

图 1 是基于自相关的测量噪声功率谱的电路模块图, 其中包括自相关时钟产生电路和两路采样与量化电路, 以及用于计算自相关函数的数字电路。

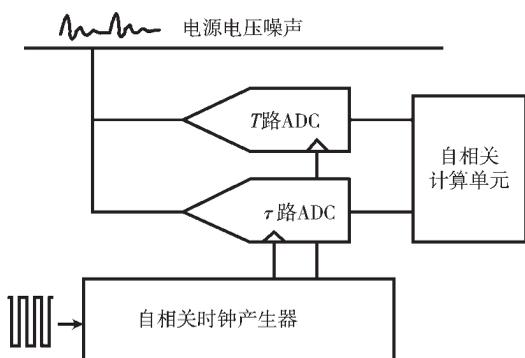


图 1 基于自相关函数测量技术的电路模块图

2.1 自相关时钟产生电路

自相关时钟可以选择从片外输入^[6-7]和片上产生^[5,8]两种方式, 这两种方式都需要时钟产生电路。片外输入的主要优点是可以节省芯片的面积和功耗, 以及降低设计难度, 容易纠错与校正; 主要缺点是增加了测试电路板的设计复杂度。片上产生的优缺点与片外输入相反。因为自相关时钟片上产生电路排除故障难度较大,

近几年才有文献将这部分电路做到片内, 并取得了很好的测试效果^[5,8]。

图 2 是两路自相关时钟产生电路的示意图, 它由一个多相位时钟产生器和一个时钟控制器组成。多相位时钟产生器是将一个输入参考时钟通过延迟器单元产生频率相同相位不同的一组时钟, 需要保证最小的延迟等于 τ 的变化步长。

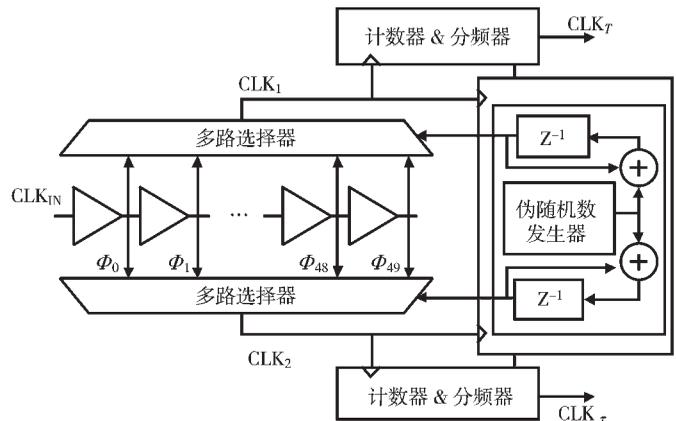


图 2 自相关时钟产生电路模块图

时钟控制器的功能是从这组多相位时钟中选择出来两组符合自相关采样要求的时钟。如图 3 所示, T 路时钟和 τ 路时钟开始保持时间差为 τ_1 , 经过 N 个周期之后, τ 路时钟的延迟增加 25 ps, 此时与 T 路时钟的时间差变成 $\tau_1 + 25$ ps, 再保持 N 个周期之后, τ 路时钟的时间差再增加 25 ps, 以此类推, 直到采到 m 个采样点。 m 是由频谱分辨率决定的, 比如 Nyquist 的带宽是 20 GHz, 频谱分辨率为 10 MHz, 那么 m 等于 4 000。 N 是求自相关运算时的平均数, N 越大, 得到的功率谱噪底越低。选出的两路时钟经过分频器之后, 得到了两路低频时钟再送到两路采样量化器。

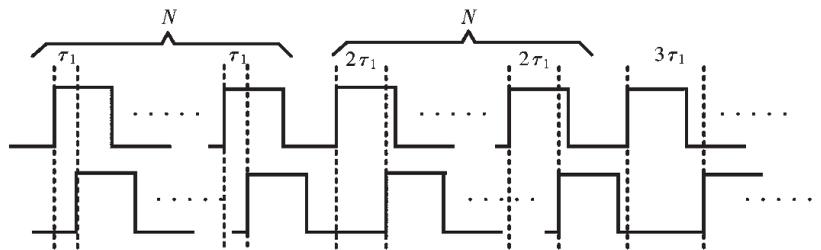


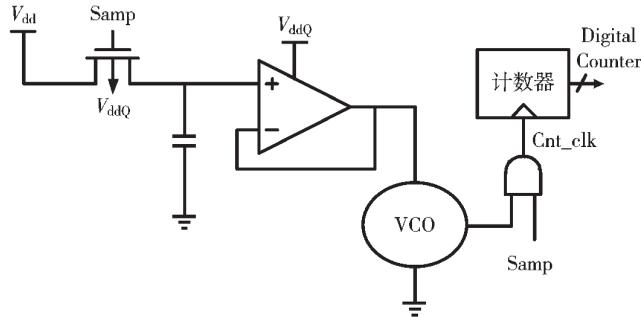
图 3 自相关采样时钟示意图

2.2 采样与量化电路

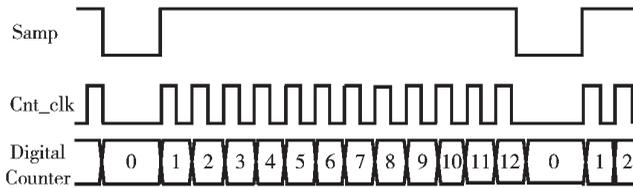
文献[6]中最早完成了基于自相关的噪声功率谱片上测量电路。电路的主要部分是两路一样的采样保持与量化电路, 其电路结构如图 4(a) 所示。被测电源电压作为采样保持电路的输入电压, 采样开关由上一小节介绍的采样时钟控制, 再通过 buffer 把采样电压缓冲到压控振荡器(VCO)的控制端, 使 VCO 的振荡频率和采样的电

压成正比。然后将 VCO 的输出端送给计数器,在一个固定的计数时间窗内完成计数,最后得到的计数值和被测电源电压成正比。

图 4(b)是量化器工作的时序图,其中 Samp 是采样时钟信号,低电平阶段完成采样,高电平阶段是保持阶段,同时高电平阶段也作为计数器的计数时间窗 T_{WIN} 。在保持阶段,VCO 的输出电压触发计数器进行计数,在下次采样时钟下降沿来的时候,完成计数,并将得到的码字送到后续的自相关计算模块中。



(a)原理图电路



(b)时序图

图 4 适用于电源噪声测量的采样与量化

这种量化器的结构的精度和固定时间窗 T_{WIN} 以及 VCO 的增益 K_{VCO} 成正比:

$$1LSB = 1 / (T_{WIN} K_{VCO}) \quad (2)$$

也就是说,提高测量精度,一是可以通过提高 K_{VCO} ;二是可以通过增加 T_{WIN} 的长度,但增加 T_{WIN} 会导致测量时间增长。

3 基于 Dither 的平均值测量技术

上一节介绍的用于量化 PSN 的高精度量化器,由于高精度的量化过程需要较长的保持时间,因此在量化器之前需要一个采样保持电路。为了使保持的电压不受被测电源信号干扰,需要采样开关的衬底端接到一个额外的干净的电源上。同时,为了避免量化器部分被干扰,也需要为其提供一组干净的电源和地。这使得将量化器嵌入到被测电源域的同时还需要接入一组干净的电源和地,在高密度的现代 SoC 中这种操作会增加布局布线的复杂度。为了避免使用干净的电源,文献[7]中提出一种基于 Dither 的低精度量化器,通过多次测量计算其平均值,依然可以得到高精度量化结果。这种方法本质上是降低单次量化精度来减少一次量化所需的时间,在这个极短的量化时间内被测电源电压来不及变化,可以被看作一个固定值。

3.1 基于 Dither 的 1-bit 量化器原理

图 5 展示了基于 Dither 的用比较器做 1-bit 量化器的工作原理。考虑一个理想的比较器,它的两个输入端,一端接被比较的电压信号,另一端接稳定的参考电压。如果被比较信号不变,比较器每次量化结果都不会改变,得到的信息只有被测电压信号大于或者小于固定的参考电压,而具体大多少或小多少无从得知。但是如果把稳定的参考电压上叠加一个均匀分布的 Dither 信号,保持输入信号不变,进行充分多次比较,将比较结果相加后求平均值,这一测量结果 V_{MEAS} 就会更接近被测电压的真实值:

$$V_{MEAS} = \frac{\sum_{i=1}^N Q_i}{N(V_{REF,MAX} - V_{REF,MIN})} \quad (3)$$

其中 Q_i 是第 i 次的比较结果, $V_{REF,MAX}$ 是参考电压加上 Dither 的最大值, $V_{REF,MIN}$ 是参考电压加上 Dither 的最小值, N 是比较次数。需要注意 $V_{REF,MIN}$ 到 $V_{REF,MAX}$ 的范围要大于被测电压信号 V_{IN} 。

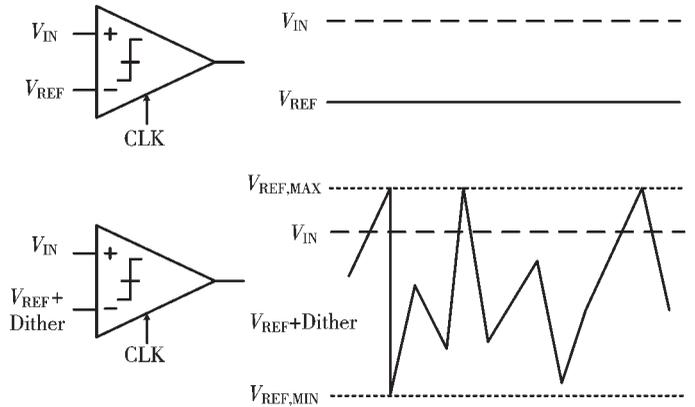


图 5 基于 Dither 的 1-bit 量化器的工作原理

当被测电压是带有噪声的电源电压时,即 V_{IN} 是一个变化的信号,此时对一路信号进行多次量化之后再对量化结果求平均值,这个平均值只能代表变化的 V_{IN} 在这段时间内的平均值。但是应用于测量自相关时,文献[7]证明了当被测电源电压不是稳定的,即含有噪声分量,它的 $R(\tau)$ 依然可以通过基于 Dither 的 1-bit 量化器测得,如式(4)所示:

$$R(\tau) = k^2 E[Q_i Q_{i+\tau}] \quad (4)$$

其中 Q_i 是 T 路的量化结果, $Q_{i+\tau}$ 是 τ 路的量化结果, k 的值为 $V_{REF,MAX} - V_{REF,MIN}$ 。

3.2 基于 Dither 的 1-bit VCO 量化器

图 6 给出了一种用于测量 PSN 的基于 Dither 的 1-bit VCO 量化器^[7]。这种结构的工作原理和上一小节介绍的基于 Dither 的比较器作为量化器的理论基础是一样的。将比较器换成了 VCO 量化器结构时,可以避免给量化器提供干净的电源。具体的工作原理是将 VCO 直接嵌入被测电源域中,使得 VCO 的振荡频率和电源域中的

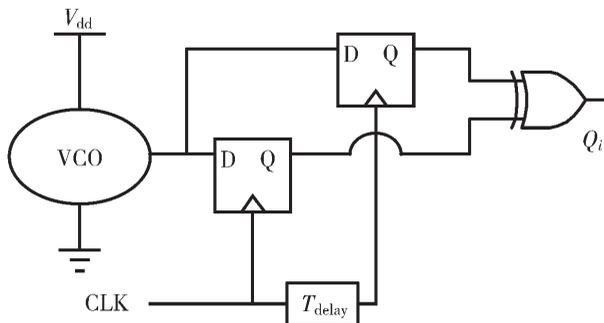


图6 基于 Dither 的 1-bit VCO 量化器

噪声成正比,再通过两个触发器检测在固定时间窗 T_{Delay} 内是否有时钟的上升或下降沿。如果有沿,异或门的输出为“1”,否则为“0”。由于 VCO 的振荡频率越快,检测到时钟沿的概率越高,因此“1”出现的概率和被测 PSN 的电压成正比。

与图 5 不同的是,VCO 量化器有三个主要优点:一是由于 VCO 自身的相位噪声和采样时钟不相关,采样时刻的初始相位是个随机量,可以看作一个自然的 Dither 源,而不需要额外产生 Dither 的电路;二是 VCO 结构可以做成基于反相器的结构,有很高的数字化特点,使得电路设计较为简单,而且对工艺尺寸的缩小有很好的兼容性;三是这个结构由于电源和地的电压抖动都可以影响 VCO 的振荡频率,因此测得的是被测电源域中电源电压噪声与地电压噪声的差值,而不是单纯的电源电压

的噪声。

4 结论

本文分析了基于自相关函数来测量电源电压噪声功率谱的原理,介绍了具体的电路实现,包括适用于自相关采样的时钟产生电路和量化电路,同时也介绍了为了避免在量化器部分应用干净的电源而提出的基于 Dither 的低精度量化器技术。这些原理和技术为片上测量电源电压噪声的功率谱提供了解决方案。

参考文献

- [1] HO R, AMRUTUR B, MAI K, et al. Applications of on-chip samplers for test and measurement of integrated circuits[C]// Symp VLSI Circ, Honolulu, HI, USA, 1998: 138-139.
- [2] TAKAMIYA M, MIZUNO M, NAKAMURA K. An on-chip 100 GHz-sampling rate 8-channel sampling oscilloscope with embedded sampling clock generator[C]//IEEE ISSCC. San Francisco, CA, USA, 2002: 182-458.
- [3] WANG X, ZHANG D, SU D, et al. A novel peak power supply noise measurement and adaptation system for integrated circuits[J]. IEEE Trans. VLSI Syst, 2016, 24(5): 1715-1727.
- [4] MUHTAROGLU A, TAYLOR G, ARABI R T. On-die droop detector for analog sensing of power supply noise [J]. IEEE J Sol Sta Circ, 2004, 39(4): 651-660.
- [5] HSUEH T, OMAHONY F, MANSURI M. An on-die all-

(下转第 38 页)

(上接第 29 页)

- 知识与技术, 2020, 16(21): 173-174.
- [2] 李博. 计算机图像处理与识别技术应用分析[J]. 网络安全技术与应用, 2020(9): 142-143.
 - [3] 刘志军. 计算机智能化图像识别技术的理论性突破[J]. 信息与电脑(理论版), 2019(14): 25-27.
 - [4] DONG G G, LIU H W, KUANG G Y, et al. Target recognition in SAR images via sparse representation in the frequency domain[J]. Pattern Recognition, 2019, 96, 106972.
 - [5] ZHANG Z Q, LIU H, MENG Z J, et al. Deep learning-based automatic recognition network of agricultural machinery images[J]. Computers and Electronics in Agriculture, 2019, 166, 104978.
 - [6] 谢晓竹, 何成. 复杂环境背景下车辆目标识别研究综述[J]. 兵器装备工程学报, 2017, 38(6): 90-94.
 - [7] 酆涛. 基于人工智能的图像识别技术的研究[J]. 通讯世界, 2019, 26(8): 69-70.
 - [8] 张日花, 王红, 马广明. 基于深度学习的图像识别研究[J]. 现代信息科技, 2019, 3(11): 111-112, 114.
 - [9] 苏越. 基于深度学习卷积神经网络图像识别技术的研究分析探讨[J]. 信息通信, 2019(7): 7-8.
 - [10] 梁复台, 李宏权, 张晨浩. 基于深度迁移学习的窄带雷达

群目标识别方法[J]. 兵器装备工程学报, 2020, 41(4): 149-153.

- [11] 宫法明, 李翥然, 马玉辉. 复杂场景下的运动目标识别算法[J]. 计算机系统应用, 2018, 27(8): 193-197.
- [12] 谭玉玲. 计算机智能图像识别算法研究[J]. 佳木斯职业学院学报, 2019(9): 201, 203.
- [13] 尤天来, 周海徽. 红外目标跟踪技术研究[J]. 计算机技术与发展, 2011, 21(10): 140-142, 146.
- [14] 王伟男, 周亮. 基于图像处理技术的军事目标识别方法综述[J]. 电脑与信息技术, 2020, 28(1): 4-8.
- [15] 霍玲玲. 目标跟踪技术研究[J]. 电脑知识与技术, 2015, 11(2): 171, 175.
- [16] 王全东, 常天庆, 孙浩泽, 等. 坦克火控系统目标检测、跟踪技术发展现状与展望[J]. 装甲兵工程学院学报, 2018, 32(2): 69-80.

(收稿日期: 2020-12-20)

作者简介:

周正浩(1996-), 男, 硕士研究生, 主要研究方向: 图像处理。

曹兵(1967-), 男, 博士, 副教授, 主要研究方向: 智能及灵巧弹药总体技术、未敏弹 EFP 战斗部技术、目标探测与识别技术。



扫码下载电子文档

时,相比于基分类器,集成模型将正常企业的误判率降低了约6%,整体预测准确率提高了5.4%。

集成机器学习的应用能帮助企业较好地完成前瞻性的财务预警,与传统方法相比,会具有更好的普适性,能结合大数据时代的背景,提高预测的准确率,对管理者有更低的财会专业性要求,有利于企业的多元化发展,为企业挑选投资对象以及日常的生产经营活动提供了新的借鉴意义。

参考文献

- [1] OHLSON J A. Financial ratios and the probabilistic prediction of bankruptcy[J]. Journal of Accounting Research, 1980(18): 109-131.
- [2] Zou Hui, HASTIE T. Regularization and variable selection via the elastic net[J]. Journal of the Royal Statistical Society: Series B(Statistical Methodology), 2005, 67(2): 301-320.
- [3] 宋瑞琪, 朱永忠, 王新军. 高维数据中变量选择研究[J]. 统计与决策, 2019, 35(2): 13-16.
- [4] 何元. 基于云计算的海量数据挖掘分类算法研究[D]. 成都: 电子科技大学, 2011.
- [5] BREIMAN L. Random forests[J]. Machine Learning, 2001, 45(1): 5-32.
- [6] CHEN T, GUESTRIN C. Xgboost: a scalable tree Boosting system[C]//Proceedings of the 22nd Acm Sigkdd International Conference on Knowledge Discovery and Data Mining. ACM, 2016: 785-794.
- [7] 高洪波, 李磊, 周婉婷, 等. 基于 XGBoost 的硬件木马检测方法[J]. 电子技术应用, 2019, 45(4): 55-59.
- [8] 肖玉玲, 仵征, 朱煜. 结合分块模糊熵和随机森林的图像分类方法[J]. 电子技术应用, 2017, 43(7): 122-126.
- [9] 李清, 于萍. 财务危机预测主要方法比较研究[J]. 数理统计与管理, 2012, 31(4): 689-706.
- [10] 李扬, 李竟翔, 马双鸽. 不平衡数据的企业财务预警模型研究[J]. 数理统计与管理, 2016, 35(5): 893-906.
- [11] VEGANZONES D, SEVERIN E. An investigation of bankruptcy prediction in imbalanced datasets[J]. Decision Support Systems, 2018(8): 111-124.
- [12] HE H, GARCIA E A. Learning from imbalanced data[J]. IEEE Transactions on Knowledge & Data Engineering, 2009, 21(9): 1263-1284.
- [13] TAHIR M A, KITTTLER J, MIKOLAJCZYK K, et al. A multiple expert approach to the class imbalance problem using inverse random under sampling[J]. Multiple Classifier Systems, Springer, 2009(6): 82-91.
- [14] CHAWLA N V, BOWYER K W, HALL L O, et al. SMOTE: synthetic minority over-sampling technique[J]. Journal of Artificial Intelligence Research, 2011, 16(1): 321-357.
- [15] WANG B, PINEAU J. Online Bagging and Boosting for imbalanced data streams[J]. IEEE Transactions on Knowledge & Data Engineering, 2016, 28(12): 3353-3366.
- [16] Wang Chongren, Han Dongmei. Personal credit evaluation of Internet credit based on hyperparameter optimization and integrated learning[J]. Statistics and Decision-Making, 2019, 35(1): 89-93.

(收稿日期: 2020-12-23)

作者简介:

张露(1995-), 女, 硕士研究生, 主要研究方向: 机器学习与公司金融。

刘家鹏(1969-), 通信作者, 男, 博士, 教授, 主要研究方向: 金融信息技术, E-mail: jpliu@126.com。

江敏祺(1995-), 男, 博士研究生, 主要研究方向: 量化投资。



扫码下载电子文档

(上接第 33 页)

- digital power supply noise analyzer with enhanced spectrum measurements[J]. IEEE J Sol Sta Circ, 2015, 50(7): 1711-1721.
- [6] ALON E, STOJANOVIC V, HOROWITZ M. Circuits and techniques for high-resolution measurement of on-chip power supply noise[J]. IEEE J Sol Sta Circ, 2005, 40(4): 820-828.
 - [7] ALON E, ABRAMZON V, NEZAMFAR B, et al. On-die power supply noise measurement techniques[J]. IEEE Trans AP, 2009, 32(2): 248-259.
 - [8] ZHAI P, ZHOU X, CAI Y, et al. A scalable 20 GHz on-die power supply noise analyzer with compressed sensing[C]//IEEE ISSCC. San Francisco, CA, USA. 2020: 386-388.

- [9] ZHAI P, ZHOU X, CAI Y, et al. A multi-slice VCO-based quantizer for on-chip power supply noise analysis achieving 0.11(mV)²/sqrt(MHz) noise floor[C]//IEEE ASSCC, Macau, China, 2019: 121-122.

- [10] NOURANI M, RADHKRISHNAN A. Power-supply noise in SoCs: ATPG estimation and control[C]//IEEE Int conf Test, Austin, TX. 2005: 507-516.

(收稿日期: 2020-12-17)

作者简介:

翟鹏飞(1991-), 男, 博士研究生, 主要研究方向: 电源完整性和模拟集成电路设计。

周雄(1987-), 男, 博士, 副教授, 主要研究方向: 模拟及数模混合信号集成电路设计。

李强(1979-), 男, 博士, 教授, 主要研究方向: 模拟及数模混合信号集成电路设计。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所