

# Spectre X RF 在大规模 RFIC 设计中的应用

郭锡韧<sup>1</sup>, 曾义<sup>2</sup>

(1. 深圳市中兴微电子有限公司, 广东 深圳 518055; 2. 上海楷登电子科技有限公司, 上海 200120)

**摘要:** 随着工艺尺寸的不断缩小, 电路规模的不断复杂化以及版图中寄生规模的不断增大, 在一些大规模的后仿真验证过程中, Cadence 公司提供的模拟全精度仿真器 Spectre/APS/APS RF 已不能满足需求。针对这一问题, Cadence 于 2019 年推出 APS 的下一代模拟全精度仿真器 Spectre X, 在实际使用过程中发现其对普通模拟仿真性能提升明显并且基本保持了 APS 的仿真精度。2020 年, Cadence 推出其 APS RF 的下一代仿真器 Spectre X RF 仿真器。RF 仿真在整体仿真验证流程中同样占据很大一部分, 在将其应用到实际项目前, 需要与 APS RF 对比其性能和速度。介绍了 Spectre X RF 的用法, 并重点介绍在几种采用不同工艺的 RFIC 设计中, 仿真器 Spectre APS RF 与 Spectre X RF 仿真性能与精度的对比情况。

**关键词:** SPECTRE X RF; 模拟下变频; 大规模后仿验证

中图分类号: TN402

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.219807

中文引用格式: 郭锡韧, 曾义. Spectre X RF 在大规模 RFIC 设计中的应用[J]. 电子技术应用, 2021, 47(8): 68-71.

英文引用格式: Guo Xiren, Zeng Yi. Application of Spectre X RF in large-scale RFIC design[J]. Application of Electronic Technique, 2021, 47(8): 68-71.

## Application of Spectre X RF in large-scale RFIC design

Guo Xiren<sup>1</sup>, Zeng Yi<sup>2</sup>

(1. ZTE Microelectronics, Shenzhen 518055, China; 2. Cadence DesignSystems, Inc., Shanghai 200120, China)

**Abstract:** With the continuous shrinking of process nodes, the continuous complexity of the circuits designs and the increasing size of the parasitics from layout, the analog FULL-SPIICE simulator Spectre/APS/APS RF provided by Cadence can no longer meet the demand in some large-scale post-simulation verification projects. In response to this problem, Cadence launched APS's next-generation analog full-spice simulator Spectre X in 2019. It was found that it has significant performance improvement on general analog simulations while maintained the proven golden accuracy of APS. In 2020, Cadence launched its Spectre X RF simulator, the next-generation simulator of APS RF. RF simulation also occupies a large part of our overall simulation verification works. Before applying it to actual projects, it is necessary to compare its performance and accuracy with APS RF. This article mainly introduces the usage of Spectre X RF, and focuses on the comparison of simulation performance and accuracy between Spectre APS RF and Spectre X RF in several RFIC designs using different processes.

**Key words:** SPECTRE X RF; analog down converter; large-scale post-simulation verification

### 0 引言

随着模拟电路复杂性增大以及工艺尺寸不断减小, 寄生规模不断增大。模拟下变频电路是通信链路中的接收机模块的重要电路模块, 其中包含的射频前端电路, 在设计过程中, 代入后仿寄生参数后, 还需要进行多次 RF 仿真。仿真速度对设计影响较大, 另一方面, 受限于服务器性能限制, 无法满足部分大规模小尺寸模拟射频电路内存需求。

Spectre X RF 仿真器是 Cadence 于 2020 年推出的新一代仿真器, 能提升仿真速度、优化内存, 能有效解决目前射频前端 RF 仿真中仿真速度过慢、服务器性能需求过高的问题。

在应用 Spectre X RF 之前, 需对其进行评估, 本文在三个主流工艺下, 在模拟下变频模块中, 对比 Spectre APS RF 和 Spectre X RF 的精度、内存和速度。

### 1 模拟下变频电路

模拟下变频电路是通信系统中接收机模块中的重要模块, 如图 1 所示, 本文中使用的模拟下变频电路包括射频前端以及后端中频模块, 主要包括混频器、放大器、滤波器等结构。

LO 信号为方波信号, 在 hb 仿真过程中, 为了得到符合设计需求的精度, 通常需要设置比较大的谐波数, 导致速度过慢、内存需求过大。

随着电路性能需求的提升, 模拟下变频电路规模不

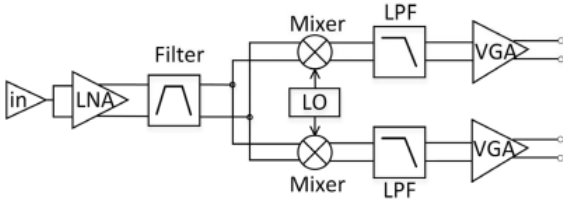


图1 模拟下变频模块结构图

断增大,仿真器的精度和性能需求也随之提升。

OIP3(Output third Intercept Point)为射频电路系统中衡量线性度的重要指标。常规射频系统仿真中,得到 OIP3 有两种方法:hb+hbac,小信号输入,hbac 使用 Rapid IP3 模式;hb,LO 信号与双音信号交调。

本文利用 OIP3 进行精度分析,在不同工艺中分别使用了两种常用仿真形式中的一种。

## 2 Spectre X RF

Spectre X RF 仿真器是 Cadence 于 2020 年推出的新一代仿真器,目的是解决使用 Spectre APS 对大寄生射频电路仿真中内存过高、速度慢的问题。理论上与 Spectre APS RF 精度相当,速度提高 2~3 倍,内存减小。

Spectre X RF 的使用模式与 Spectre X 一致,对比 Spectre APS 的使用模式,Spectre X RF/X 更为简单,图 2 为其不同模式的简要说明。对于一般的模拟射频电路,Cadence 推荐使用 Cx/Ax/Mx。本文使用了 Cx、Ax、Mx 三种模式,APS RF 相应的模式为 Conservative/Moderate 和 +postlayout=hpa/upa。

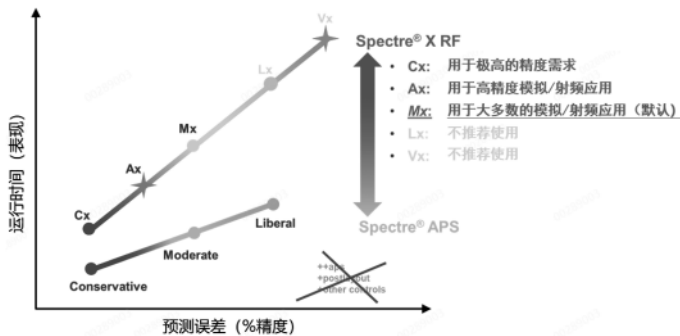


图2 Spectre X RF 使用模式说明

## 3 仿真结果

本文对比了 TSMC 28 nm、SMIC 14 nm、TSMC 7 nm 三种工艺中的 Spectre X RF 与 Spectre APS RF 的速度、内存以及实际需求中性能参数的仿真精度。三种工艺中均使用接收机射频前端,即模拟下变频电路。

### 3.1 TSMC 28 nm

TSMC 28 nm 工艺环境中,仿真使用的电路规模为 1.971M N,103k bsim 4,5.616M C,2.573M R。Spectre APS RF 与 Spectre X RF 均使用了 16 线程。

对 TSMC 28 nm 工艺的模拟下变频电路做了 hb+hbac 仿真,hb 仿真中,为满足精度需求,LO 信号的谐波数与

过采样因子分别设为 15 与 2,hbac 使用 Rapid IP3 模式。APS+Conservative+UPA 仿真结果如图 3 所示。

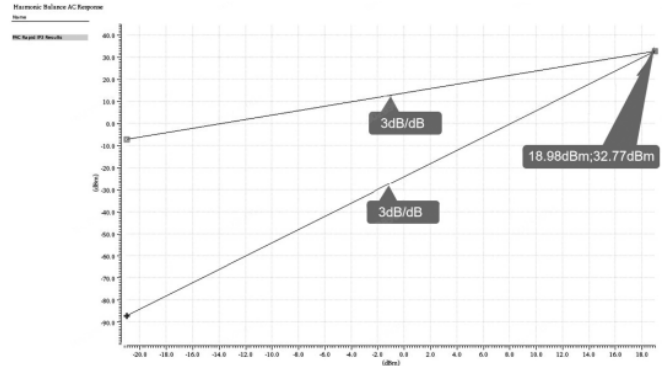


图3 TSMC 28 nm hbac Rapid IP3 仿真结果

TSMC 28 nm 工艺中,Spectre APS RF 与 Spectre X RF 仿真性能对比如表 1 所示,其中,Spectre APS RF 使用 Conservative、Moderate 两种精度,内存优化选择 UPA(Ultra Precision Analog)与 HPA(High Precision Analog);Spectre X RF 使用 CX、AX、MX 三种模式。精度为 OIP3 相对于 Conservative+UPA OIP3 偏差值。

表 1 TSMC 28 nm 工艺仿真对比

模式	内存/GB	运行时间	OIP3	精度/%
Con UPA	550	15h30m58s	32.77	100
Con HPA	184	4h28m37s	32.82	100.15
Mod HPA	184	4h31m34s	32.82	100.15
CX	146	2h42m55s	32.76	99.97
AX	130	1h53m22s	32.62	99.54
MX	125	1h43m52s	32.40	98.87

从表中可看出,在 TSMC 28 nm 工艺中,Spectre X RF 对内存优化不太明显,仅在 UPA 内存优化模式中,内存相对较大,运行时间相对较长。具体内存优化与运行时间优化如表 5 所示。

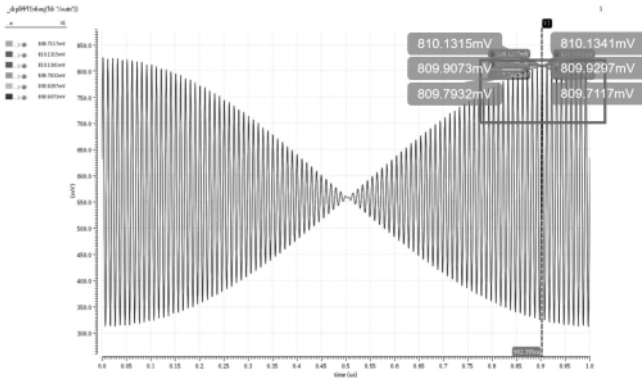
以 APS RF Conservative+UPA 作为标准,精度最低为 Spectre X RF+MX,为 98.87%,在射频电路系统中,为可接受的误差值。

以 APS RF Conservative+UPA 运行时间为基准,Spectre X RF 整体提速约 7 倍,以常用的 Conservative+HPA 为基准,整体提速约 2 倍多。

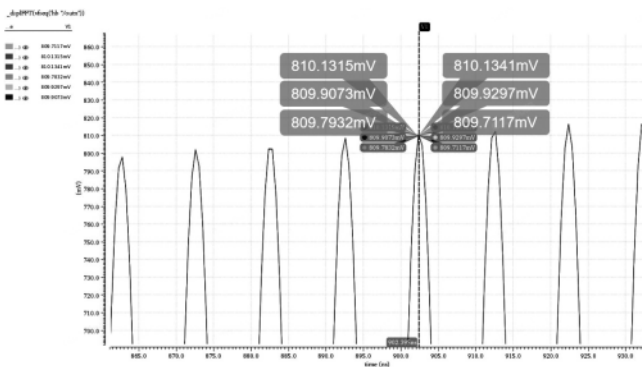
### 3.2 SMIC 14 nm

SMIC 14 nm 工艺环境中,仿真使用的电路规模为 0.388M N,82k bsimmg,0.639 M C,1.03 M R。Spectre APS RF 与 Spectre X RF 均使用了 16 线程。

此工艺中使用了 hb LO 信号与双音信号交调方式仿真 OIP3,输入信号为频率相差 1 MHz 的双音信号,LO 信号的谐波数与过采样因子为 15 与 2,双音信号的谐波数与过采样因子均为 5 与 1,各模式的时域输出波形如图 4 所示。



(a)SMIC 14 nm 一周期时域输出波形对比



(b)SMIC 14 nm 时域输出波形部分对比

图 4 SMIC 14 nm 时域输出波形对比

各模式的频域输出波形如图 5 所示。

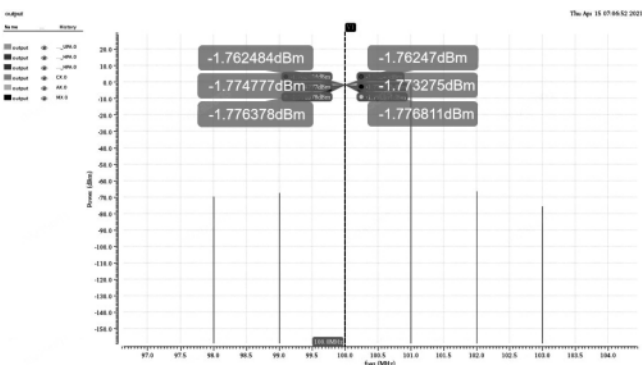


图 5 SMIC 14 nm 频域输出波形对比

SMIC 14 nm 工艺中, Spectre APS RF 与 Spectre X RF 仿真性能对比如表 2 所示, 各仿真器使用模式与 TSMC 28 nm 一致。

表 2 SMIC 14 nm 工艺仿真对比

模式	内存/GB	运行时间	OIP3	精度/%
Con UPA	565	11h3m15s	32.54	100
Con HPA	524	10h56m37s	32.58	100.12
Mod HPA	528	9h39m59s	32.35	99.42
CX	515	8h20m18s	32.19	98.92
AX	505	8h3m57s	32.36	99.45
MX	579	6h27m33s	32.02	98.40

在 SMIC 14 nm 工艺中, Spectre X RF 内存优化不太理想, 运行时间有一定的优化, 但未达到理论预期。

以 Conservative+UPA 作为标准, 精度最低为 Spectre X RF+MX, 为 98.40%, 在射频电路系统中, 为可接受的误差值。

Cadence 研发已经在对该电路进行调查研究。

### 3.3 TSMC 7 nm

TSMC 7 nm 工艺环境中, 仿真使用的电路规模为 994k N, 33k bsource\_rhim, 50k tmbsimcmg, 1.4M C, 3.761M R。Spectre APS RF 与 Spectre X RF 均使用了 16 线程。

此工艺中使用了 hb LO 信号与双音信号交调方式仿真 OIP3, 输入信号为频率相差 1 MHz 的双音信号, LO 信号的谐波数与过采样因子为 15 与 2。

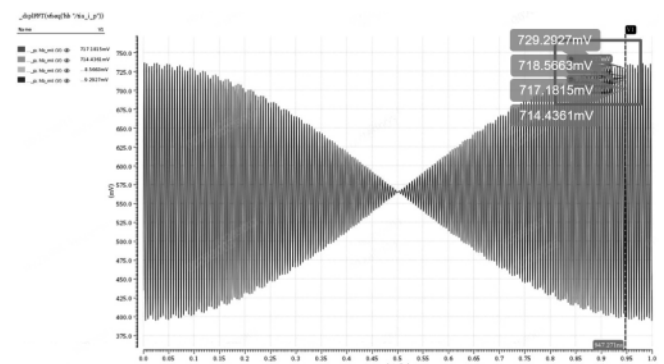
在仿真前的内存预估过程中, Spectre APS RF 预计使用内存如表 3 所示。仿真使用服务器仅有 1.4 TB 内存, 无法满足内存使用需求。

表 3 TSMC 7 nm Spectre APS RF 内存预估

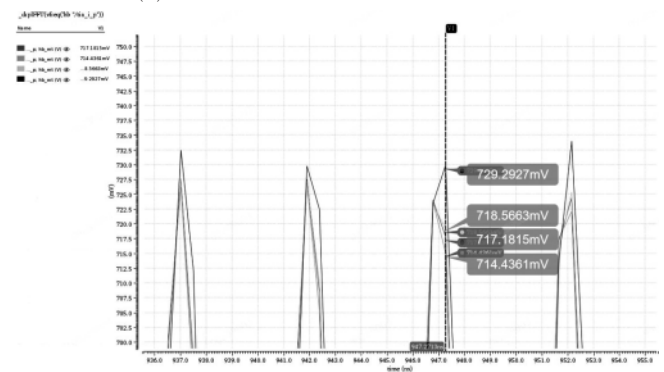
	Con UPA	Con HPA	Mod HPA
内存/TB	3.5	1.9	1.9

Spectre APS RF 中打开 lowmems 开关, Conservative+HPA 内存减小至 1.2 TB。

Spectre X RF 的内存预估在服务器性能范围内, 最终使用 Spectre X RF 与 Spectre APS RF 对电路进行了仿真。图 6 与图 7 分别为 TSMC 7 nm 工艺中各仿真模式输



(a)TSMC 7 nm 一周期时域输出波形对比



(b)TSMC 7 nm 时域输出波形部分对比

图 6 TSMC 7 nm 时域输出波形对比

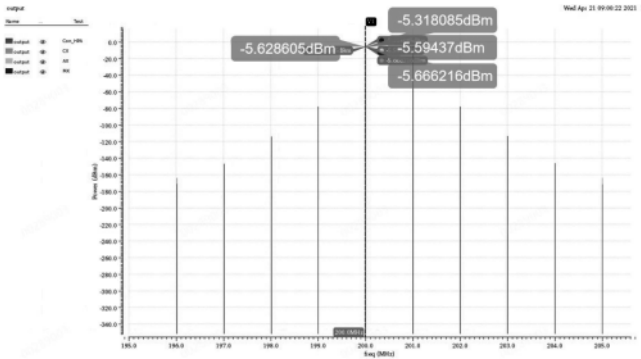


图7 TSMC 7 nm 频域输出波形对比

出端时域与频域的波形对比。TSMC 7 nm 工艺仿真对比如表 4 所示。

表 4 TSMC 7 nm 工艺仿真对比

模式	内存/GB	运行时间	OIP3	精度/%
Con HPA	1 200	16h3m3s	30.84	100
CX	944	4h13m6s	30.9	100.19
AX	872	3h48m52s	30.87	100.10
MX	755	2h40m57s	30.84	100

TSMC 7 nm 工艺环境中, Spectre X RF 内存优化、运行时间优化均高于预期, 对比于降低内存的 APS+Conservative+HPA OIP3 精度保持很好, 且提速约 4 倍, 符合实际项目需求。如果 Spectre X RF 也打开 lowmem

options, 运行时间和内存使用应当还能进一步降低。

具体内存优化与运行时间优化如表 5 所示。

#### 4 结论

Spectre X RF 作为 Cadence 推出的新一代 RF 仿真器, 默认使用方式相比于 APS RF, 更为简单, 从而使得电路工程师能更多的聚焦于电路设计。

应用于本文的模拟下变频电路的仿真中, 在 TSMC 28 nm、SMIC 14 nm、TSMC 7 nm 工艺环境中, 内存与运行时间均有一定的优化。在小工艺 TSMC 7 nm 工艺中, 内存与运行时间优化远超预期。

Spectre X RF 还存在改进空间。另外, Spectre X RF 支持的 distributed HB 分析对大内存需求的 multi-tone HB 仿真帮助很大, 但因为时间以及其他原因, 本文没有进行太多的调查研究。

#### 参考文献

- [1] Cadence.SPECTRE user guide version 20.1[Z].2021.
- [2] Cadence.Introducing Spectre X, Cadence AppNote[Z].2021.

(收稿日期: 2021-06-23)

#### 作者简介:

郭锡韧(1994-), 女, 硕士研究生, 主要研究方向: 模拟下变频电路、射频前端。

曾义(1986-), 男, 硕士研究生, 主要研究方向: 模拟前端工具的支持使用以及研究。



扫码下载电子文档

表 5 各工艺仿真对比总结

工艺环境/ 仿真类型	电路规模	APS			Spectre X RF				内存优化	速度提升
		模式	内存/GB	运行时间	模式	内存/GB	精度	运行时间		
TSMC 28 nm/ hb+hbac	1.971M N, 103k bsim4, 5.616M C, 2.573M R	Con UPA	550	15h30m58s	CX	146	GOOD	2h42m55s	-404 GB	5.71x
		Con HPA	184	4h28m37s	AX	130	GOOD	1h53m22s	-54 GB	2.37x
		Mod HPA	184	4h31m34s	MX	125	GOOD	1h43m52s	-59 GB	2.61x
SMIC 14 nm/hb	0.388M N, 82k bsimcmg 0.639M C 1.03M R	Con UPA	565	11h3m15s	CX	515	GOOD	8h20m18s	-50 GB	1.33x
		Con HPA	524	10h56m37s	AX	505	GOOD	8h3m57s	-19 GB	1.36x
		Mod HPA	528	9h39m59s	MX	579	GOOD	6h27m33s	+51 GB	1.50x
TSMC 7 nm/hb	994k N, 33k bsource_rhim, 50k tmbsimcmg, 14M C, 3.761M R	Con UPA	3500	-	CX	944	GOOD	4h13m6s	-2.5 TB	-
		Con HPA	1900	-	AX	972	GOOD	3h48m52s	-1 TB	-
		Mod HPA	1900	-	MX	755	GOOD	2h40m57s	-1.1 TB	-

(上接第 67 页)

(收稿日期: 2021-06-23)

#### 作者简介:

何永松(1988-), 男, 硕士, 主要研究方向: 数字芯片物理设计、2.5D/3D 芯片设计、2.5D/3D 信号完整性电源完整性分析。

秦祖立(1980-), 男, 硕士, 主要研究方向: 2.5D/3D IC、封装、PCB 的信号完整性、电源完整性、电热协同分析、电磁兼容分析等。

林麟(1984-), 男, 硕士, 主要研究方向: 基于 DDR/GDDR/HBM 颗粒存储子系统的测试与验证、2.5D/3D 信号完整性测试与分析。



扫码下载电子文档

## 版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所