

DC-60 GHz 硅基垂直互联结构仿真设计

游月娟, 刘德喜, 刘亚威, 史磊

(北京遥测技术研究所, 北京 100094)

摘要: 设计了一种基于多层硅转接板堆叠的垂直互联结构, 对 DC-60 GHz 频段内不考虑和考虑硅表面 SiO₂ 层的两种层间结构的垂直互联仿真结果进行对比, 证明了硅表面 SiO₂ 层存在会对谐振频率及阻抗等射频性能产生影响; 对后者垂直互联结构进行参数优化, 射频传输性能较好, 频率 40 GHz 以下时回波损耗 S₁₁ 小于 -30 dB, 60 GHz 以下整体 S₁₁ 小于 -15 dB, 插入损耗 S₁₂ 在 50 GHz 以下大于 -0.32 dB; 研究了硅表面 SiO₂ 绝缘层厚度变化对射频信号传输性能的影响, 结果表明适当增加其厚度有助于垂直互联结构性能优化。

关键词: 三维集成; 硅转接板堆叠; 垂直互联结构; 传输性能

中图分类号: TN710

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.211907

中文引用格式: 游月娟, 刘德喜, 刘亚威, 等. DC-60 GHz 硅基垂直互联结构仿真设计[J]. 电子技术应用, 2022, 48(1): 142-145, 151.

英文引用格式: You Yuejuan, Liu Dexi, Liu Yawei, et al. Design of DC-60 GHz silicon based vertical interconnection structure[J]. Application of Electronic Technique, 2022, 48(1): 142-145, 151.

Design of DC-60 GHz silicon based vertical interconnection structure

You Yuejuan, Liu Dexi, Liu Yawei, Shi Lei

(Beijing Institute of Telemetry Technology, Beijing 100094, China)

Abstract: A vertical interconnection structure based on a stack of multi-layer silicon interposer boards is designed. The simulation results of the vertical interconnection structure of the two interlayer structure not considering and considering the SiO₂ layer on the silicon surface were compared in the DC-60 GHz frequency band. The existence of the SiO₂ layer has an impact on the radio frequency performance such as resonant frequency and impedance. The parameters of the latter vertical interconnection structure are optimized, its RF transmission performance is good, and the return loss S₁₁ is less than -30 dB when the frequency is below 40 GHz, the overall S₁₁ is less than -15 dB below 60 GHz, and the insertion loss S₁₂ is greater than -0.32 dB below 50 GHz. This paper simulates and analyzes the influence of the thickness of SiO₂ insulation layer on the silicon surface on the transmission performance of the radio frequency signal. The results show that appropriately increasing thickness of SiO₂ insulation layer can help optimize the performance of the vertical interconnection structure.

Key words: 3D integration; stack of multi-layer silicon interposer; vertical interconnection structure; transmission performance

0 引言

随着电子信息技术及先进封装技术的不断发展, 系统级封装技术因微型化和高集成化的优势使其在电子行业得到了广泛的发展和应用^[1], 现代军用及民用电子装备朝着高性能、小型化、低成本和低功耗等方向快速发展。三维集成封装成为实现该目标的必要途径。传统封装方式一般是采用引线键合或倒装焊接等方式将元器件表面贴装或内嵌入陶瓷或 PCB 板等基板材料, 封装后的器件在某些方面呈现出不错的性能, 但在热学、电学、工艺复杂度和工艺成本等方面仍存在一定的不足之处^[2]。例如, 封装结构中温度差导致的层间应力的分布的热失配问题, 各层材料间的热膨胀系数不匹配会造成整个系统中存有残余应力和热形变, 严重影响封装性

能^[3]。表 1 展示了常用基板和芯片材料的热学参数^[4-5], 对比可知, 单晶硅比其他材料具有更优的热学性能, 同时半导体材料单晶硅由于制造精度高、成本低、批量化、易于集成等优点已逐渐成为系统级封装技术中最有前景的基板材料之一^[1]。

随着硅基材料的广泛应用以及多层硅转接板三维

表 1 常用基板和芯片材料的热学参数

材料室温特性	热膨胀系数/(10 ⁻⁶ /K)	热导率/(W/(m·K))
单晶硅	3.5	180
GaAs	5.5	46
FR-4	13.0~16.0	0.2
HTCC	6.0~8.0	20~40
LTCC 陶瓷	4.0~6.0	3~8

集成电路封装密度的不断提高,硅基板间及板内垂直互连集成芯片与各元器件成为制约组件整体性能的关键。研究多层堆叠硅转接板间垂直互连结构并精确建模仿真成为热门课题,并且可为之后研究硅基射频微系统的结构、电性能以及设计工艺等奠定基础。已有研究人员对基于硅通孔^[6-7](Through Silicon Via, TSV)的垂直互连结构进行研究,文献[8]介绍了一种采用共面波导传输线+类同轴+方形反焊盘结构制备的毫米波段三层Si基宽带垂直过渡结构,其在26~34 GHz频段内插入损耗小于3.5 dB;文献[9]介绍了工作在Ka波段的微带线到带状线垂直互连结构,其在33~37 GHz频段内信号回波损耗小于-25 dB,插入损耗优于1 dB。然而上述研究在建模时并未考虑硅板与板间金属层间的SiO₂介质层,这与组件实际结构稍有出入。

为更准确地研究垂直互连结构,本文精确设计仿真了一种超宽带基于多层TSV硅转接板的垂直互连电路,在结构建模时考虑硅板表面SiO₂层,多层硅转接板间采用金-锡共晶键合方式堆叠,通过优化可变参数(如信号焊盘半径、射频信号传输类同轴半径等),使得垂直互连电路性能最优化。同时研究了SiO₂层厚度对垂直互连性能的影响,并将考虑SiO₂层模型结果与不考虑SiO₂层的仿真结果进行了比较。

1 基于TSV硅转接板堆叠的三维封装系统设计

基于TSV硅转接板^[10-11]堆叠的三维封装T/R组件微系统结构如图1中(a)所示。微系统中包含多个收发通道,由一片多通道多功能芯片、多片功率放大器芯片、限幅器以及多个收发开关组成。为契合组件小型化需求,对芯片进行合理布局,上层硅基内嵌硅基多功能芯片与限幅器,下层硅基内嵌收发开关和功率放大器芯片。每两层硅片为一个硅基,共4层,每层厚度200 μm。因收发链路中各芯片不在同一硅层,射频信号传输需经过

垂直互连结构以保证信号通路完整,故垂直互连结构性能研究对整体性能评估十分必要。微波信号垂直互连的方式^[12-13]有很多,本文采用如图1中(a)虚线框中所示的TSV类同轴结构进行微波信号传输^[14]。

以往研究对硅基垂直互连结构多在硅转接板上下表面直接覆铜,即层间结构为硅-铜-硅。首先,本文据此对虚线框中TSV垂直互连结构进行如图1中(b)所示的模型构建,TSV直径为30 μm, HFSS仿真中心频率设为35 GHz。射频信号传输路径如图中粗箭头所示,结构为单层共面波导-层间共面波导-类同轴垂直过渡-层间共面波导-单层共面波导。对此垂直互连结构各项参数(如线宽、带隙、焊盘半径、类同轴半径以及地孔位置等)进行优化,获得的信号传输性能仿真结果在之后图2中展示。

2 硅表面SiO₂层存在与否对射频性能影响分析

在实际硅基产品生产中,硅片上下表面与铜布线之间通常存在热氧化形成的致密SiO₂层,其可为后续工艺起绝缘、阻挡等作用。考虑到SiO₂层的存在可能会对射频信号传输产生影响,本文接着在图1中(b)所示的垂直互连结构基础上,采用控制变量法,固定各原有参数不变,只在模型中各层硅片上下表面添加SiO₂层,微调TSV信号通孔高度使得射频信号连通,考虑/不考虑硅表面SiO₂层的两种不同层间结构示意图如图1中(c)所示。之后不对其进行参数优化,仅对层间结构改变后的垂直互连结构进行仿真获得射频信号传输性能,并与未考虑SiO₂层的仿真阻抗 Z_0 、回波损耗 S_{11} 进行对比以验证之前猜想,对比结果分别如图2(a)、图2(b)所示。

从图2(a)可以得到,与不考虑硅表面SiO₂层结构相比,添加SiO₂层后,阻抗偏离匹配阻抗50 Ω较为严重,端口阻抗失配增大了射频传输不连续性,引起图2(b)中谐振频点(48 GHz)相较原定谐振频率35 GHz向右偏移

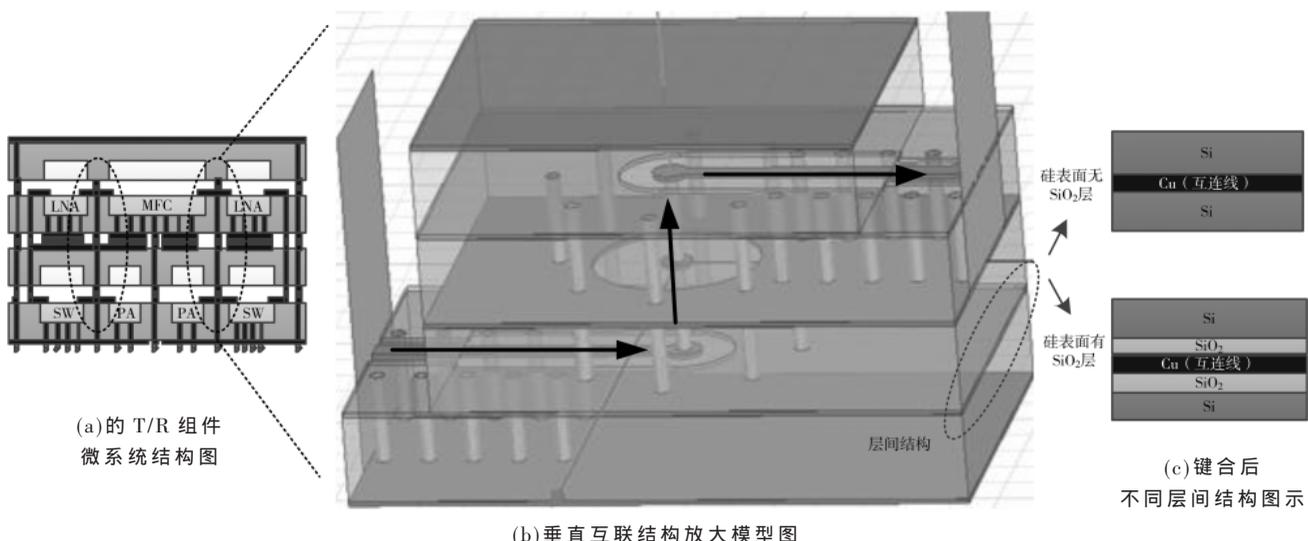
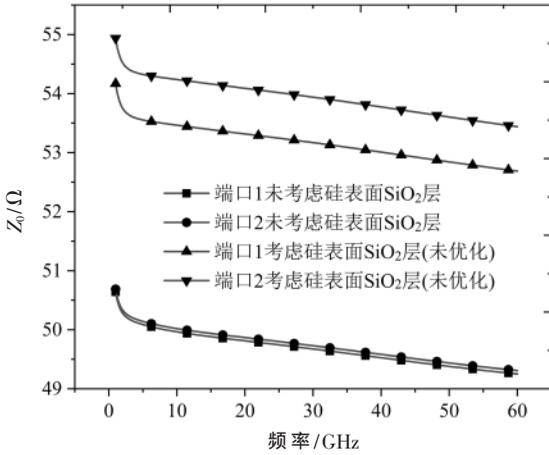
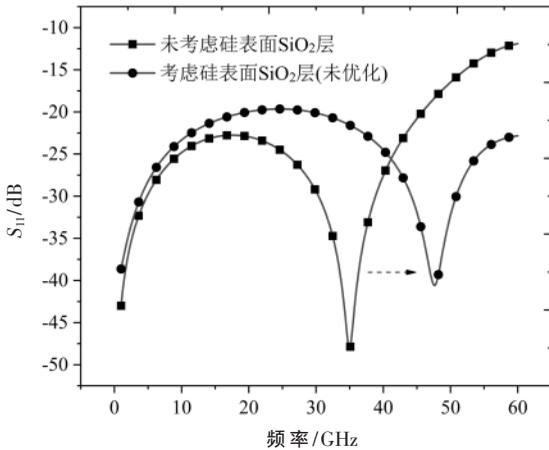


图1 基于TSV硅转接板堆叠的三维封装系统结构

较多,这对之后硅基滤波器等组件仿真及性能会有很大影响;从图2(b)还可以得到,考虑硅表面SiO₂层的回波损耗时,S₁₁仿真结果在40GHz以下明显差于未考虑的结构,但随着频率增大,即高于48GHz之后,不考虑硅表面SiO₂层结构仿真结果显示,其回波损耗明显由不适用的-15dB奔向-10dB,产生约5dB的明显恶化。综合上述对比分析可知,硅表面SiO₂层的存在会对射频信号传输中的谐振频率以及阻抗产生较大影响,因此,研究硅表面SiO₂绝缘层对射频信号传输性能影响是必要的。



(a)不同层间结构端口阻抗 Z₀ 仿真结果



(b)不同层间结构回波损耗 S₁₁ 仿真结果

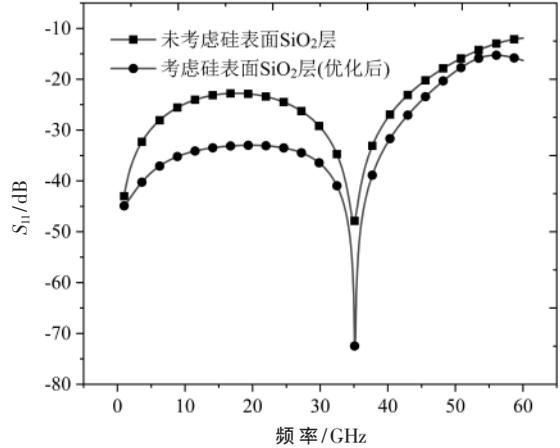
图2 不同层间结构仿真结果对比

3 不同硅表面 SiO₂ 层厚度对射频电性能影响研究

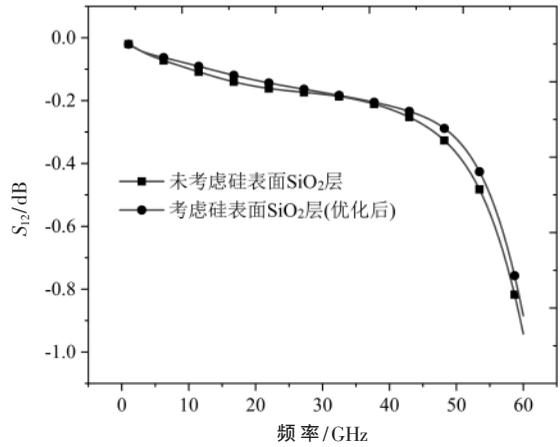
接着,本文对考虑硅表面SiO₂层的垂直互联结构进行参数仿真及优化,阻抗在50Ω上下1Ω内浮动,最后仿真优化结果与未考虑硅表面SiO₂层的垂直互联结构结果比较如图3所示。

从图3(a)中可以得到,选取优化后谐振频点为35GHz(与原定一致)的仿真结果,在DC-60GHz频段内,考虑硅表面SiO₂层的垂直互联结构整体回波损耗S₁₁小于-15dB,其中40GHz频率以下时S₁₁小于-30dB,48GHz频率以下时S₁₁小于-20dB,达到了预期目标;从图3(b)

可以得到,DC-60GHz内整体插入损耗S₁₂大于-0.88dB,其中50GHz频率下S₁₂大于-0.32dB,插入损耗在更高频段时出现由0.4dB到1dB(约0.6dB)的明显恶化。综合上述优化后的不同层间结构整体仿真性能对比分析可知,在整个DC-60GHz频段内,优化后的考虑硅表面SiO₂层的垂直互联结构性能都明显优于未考虑SiO₂层的结构射频信号传输性能,且较为优良。



(a)优化后的回波损耗 S₁₁ 仿真结果对比

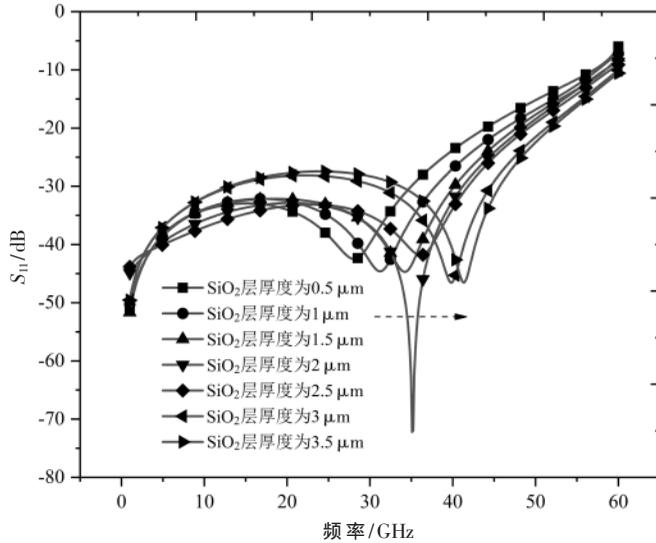
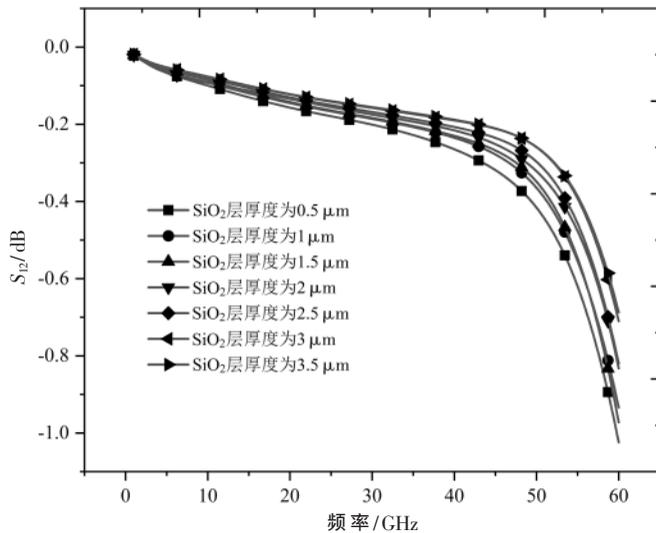
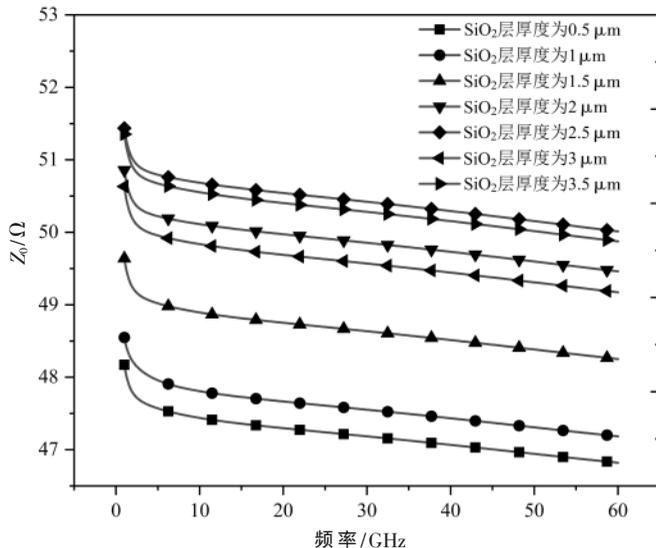


(b)优化后的插入损耗 S₁₂ 仿真结果对比

图3 优化后的仿真结果

之后,本文采用控制变量法,固定其他优化后的参数不变,对硅表面SiO₂绝缘层厚度进行变参分析,以研究其对信号传输性能的影响。参照实际生产工艺以及结构性能需求,厚度变化范围选取0.5~3.5μm,选取厚度间距后对此垂直互联结构进行仿真,得到厚度变化对各射频性能影响曲线如图4所示。

从图4(a)中可以看出,随着硅表面SiO₂绝缘层厚度的不断增加,信号谐振频率逐渐向右移动(见虚线箭头);同时在增大少许回波损耗基础上,常用的-15dB/-20dB带宽也相应增加变宽;频率大于55GHz后回波损耗S₁₁大于-15dB,此结构性能不再适用。图4(b)展示了在DC-60GHz频段内,随着频率的不断增大,插入损耗S₁₂

(a) 不同 SiO₂ 层厚度对回波损耗 S₁₁ 影响(b) 不同 SiO₂ 层厚度对插入损耗 S₁₂ 影响(c) 不同 SiO₂ 层厚度对抗阻 Z₀ 影响图 4 不同 SiO₂ 绝缘层厚度对射频性能影响曲线

呈现逐渐增加的单一变化,并且随着硅表面 SiO₂ 绝缘层厚度的增大, S₁₂ 逐渐减小。这是因为频率增加,电流趋肤效应愈发明显,电荷聚集表面,电磁泄漏增加,使得同一 SiO₂ 绝缘层厚度的铜布线与半导体硅片之间的漏电流增大,插入损耗变大,又因在同一频率下,硅表面 SiO₂ 绝缘层厚度增加,绝缘性变好,减小了铜布线与半导体硅片之间形成的漏电流,插入损耗减小。从图 4(c)可以得到,阻抗 Z₀ 随 SiO₂ 层厚度增加整体呈现逐渐增大趋势,在厚度较薄时阻抗增加明显,厚度较厚时阻抗变化并不规律但在阻抗匹配范围内浮动。综合上述分析可知,为优化谐振频率、插入损耗以及阻抗匹配等射频信号传输性能,可适当增加硅表面 SiO₂ 绝缘层厚度。

4 结论

本文对一种 4 层硅片堆叠的 T/R 组件微系统中垂直互联结构进行设计研究,对不考虑和考虑硅表面 SiO₂ 层的两种层间结构的垂直互联结构在 DC-60 GHz 频段内的仿真结果差异进行比较,证明了硅表面 SiO₂ 层存在会对谐振频率、阻抗、回波损耗以及插入损耗等射频性能产生影响;对考虑硅表面 SiO₂ 层的垂直互联结构进行参数优化,优化后的仿真结果显示,在 60 GHz 以下整体回波损耗 S₁₁ 小于 -15 dB,其中 40 GHz 频率以下时 S₁₁ 小于 -30 dB,48 GHz 频率以下时 S₁₁ 小于 -20 dB,整体插入损耗 S₁₂ 在 50 GHz 频率下大于 -0.32 dB,性能较好,频带较宽;最后,运用控制变量法对硅表面 SiO₂ 绝缘层厚度变化对射频信号传输性能影响进行仿真,结果表明,适当增加其厚度有助于垂直互连结构性能优化。这可为之后硅基微系统集成结构设计及产品实现提供一定的技术参考。此外,在后续工作中还可依据实际产品结构进一步增加硅层间多金属镀层+金锡共晶结构对射频性能的影响研究。

参考文献

- [1] 曾鸿江.基于体硅工艺的大厚度硅基垂直互联结构[J].山东工业技术,2020(1):85-88.
- [2] 戚龙松,罗乐.硅埋置型微波多芯片组件封装研究[D].上海:上海微系统与信息技术研究所,2008.
- [3] KUBALL M,CALVO J A,SIMON R B,et al.Novel thermal management and its analysis in GaN electronics[C]//Asia-Pacific Microwave Conference,Sendai,Japan.IEEE,2014:920-922.
- [4] 金玉丰,王志平,陈兢.微系统封装技术概论(第1版)[M].北京:科学出版社,2006.
- [5] 赵敏,周健,孙浩,等.Si 基埋置型 GaAs 芯片封装技术及其热分析[J].电子器件,2020(3):477-481.
- [6] 郑杰.三维集成电路中硅通孔的建模与仿真研究[D].杭州:杭州电子科技大学,2017.
- [7] 王凤娟.基于硅通孔(TSV)的三维集成电路(3D IC)关键特性分析[D].西安:西安电子科技大学,2014.

(下转第 151 页)

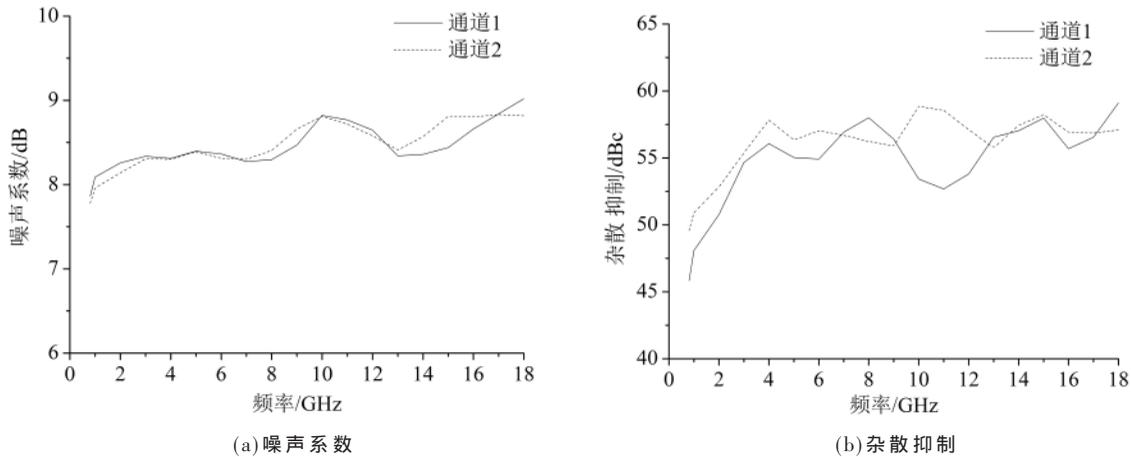


图9 噪声系数和杂散抑制测试结果

参考文献

[1] 余高干. 0.4~18 GHz 超宽带雷达接收前端小型化的研究[D]. 成都: 电子科技大学, 2015.

[2] 卢建平. 超宽带大动态雷达接收机设计[D]. 西安: 西安电

(上接第 141 页)

[7] 秦文奕. 单馈点宽带圆极化微带天线设计[J]. 通信技术, 2013(8): 34-36.

[8] FU S, KONG Q, FA N S, et al. Broadband circularly polarized microstrip antenna with coplanar parasitic ring slot patch for L-band satellite system application[J]. IEEE Antennas & Wireless Propagation Letters, 2014, 13: 943-946.

[9] BABAKHANI B, SHARMA S K. Wideband circularly polarized fan-shaped antenna on a HIS structure[C]//2016 IEEE International Symposium on Antennas and Propagation & USNC/URSI National Radio Science Meeting. IEEE, 2016.

[10] Nasimuddin, QING X. A wideband high gain circularly polarized antenna for satellite applications[C]//2019 IEEE

(上接第 145 页)

[8] 戴新峰, 郁元卫, 贾世星, 等. Ka 波段 Si 基微机械宽带垂直过渡[J]. 微纳电子技术, 2008, 45(12): 712-715.

[9] 王辉. Ka 波段微带到带状线垂直互联技术研究[C]//全国天线年会论文集(上册), 2017. 中国电子学会, 2017.

[10] 王勇, 韦炜, 杨栋, 等. 基于硅转接板工艺的宽带射频芯片三维异构集成[J]. 东南大学学报(英文版), 2021, 37(1): 8-13.

[11] 罗江波. 高性能硅转接板的系统设计及集成制造方法研究[D]. 上海: 上海交通大学, 2019.

[12] LIN Y J, KANG C, CHUA L, et al. Advanced 3D eWLB-PoP(embedded wafer level ball grid array-package on package) technology[C]//Proceedings of the 66th Electronic Components and Technology Conference. Las Vegas, NV, USA, 2016: 1772-1777.

子科技大学, 2009.

[3] 刘民伟. 10 MHz~12 GHz 超宽带接收机的设计与实现[D]. 成都: 电子科技大学, 2013.

(下转第 156 页)

Asia-Pacific Microwave Conference(APMC). IEEE, 2019.

[11] 许碧惠. 超材料电磁特性分析及其在平面宽带天线中的应用[D]. 成都: 电子科技大学, 2020.

[12] 秦开元. 宽带高增益圆极化天线设计[D]. 泉州: 华侨大学, 2018.

(收稿日期: 2021-09-24)

作者简介:

隋涛(1994-), 通信作者, 男, 硕士, 工程师, 主要研究方向: 卫星数据传输无线系统设计, E-mail: suitao214@163.com。

邢斯瑞(1987-), 男, 硕士, 研究员, 主要研究方向: 卫星通信系统设计。

孙伟(1989-), 男, 硕士, 助理研究员, 主要研究方向: 卫星通信系统设计。



扫码下载电子文档

[13] LEE J Y, LEE S K, PARK J H. Fabrication of void-free copper filled through-glass-via for wafer-level RF MEMS packaging[J]. Electronics Letters, 2012, 48(17): 1076-1077.

[14] 王清源, 吴洪江, 赵宇, 等. 一种基于 MEMS 体硅工艺的三维集成 T/R 模块[J]. 半导体技术, 2021, 46(4): 300-304, 336.

(收稿日期: 2021-06-30)

作者简介:

游月娟(1998-), 女, 硕士研究生, 主要研究方向: 射频微系统与先进封装技术。

刘德喜(1973-), 男, 硕士, 研究员, 主要研究方向: 微波毫米波电路设计。

刘亚威(1986-), 男, 博士, 高级工程师, 主要研究方向: 微波毫米波电路设计、微系统及先进工艺研发。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所