

高性能数据采集系统核心器件国产化水平研究*

赵前, 罗通顶, 陈彦丽, 王晶, 吕宗璟, 李海涛, 张雁霞, 阮林波

(西北核技术研究所 强脉冲辐射环境模拟与效应国家重点实验室, 陕西 西安 710024)

摘要: 高性能数据采集系统在高能物理、粒子物理实验、辐射探测等科学研究中具有广泛的应用, 是许多大科学装置的关键设备。高性能数据采集系统核心器件主要包括 ADC 和 FPGA, 国外一些发达国家在这方面的研究长期处于垄断地位, 高性能的 ADC 和 FPGA 是严格对我国实施技术管控的产品, 因此研究基于国产化核心器件的高性能数据采集系统显得尤为重要。基于高性能数据采集系统的原理, 根据《瓦森纳协议》, 梳理了西方国家对我国关键电子元器件以及测试仪器设备的技术封锁情况, 调研了国产高性能 ADC 芯片以及 FPGA 芯片的设计生产现状并做了性能比对, 同时分析了国内外示波器以及数据采集仪的现状并做了性能指标方面的对比, 最后讨论了关键电子元器件国产化替代思路。

关键词: 《瓦森纳协议》; 数据采集系统; ADC; FPGA

中国分类号: TN6

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.212068

中文引用格式: 赵前, 罗通顶, 陈彦丽, 等. 高性能数据采集系统核心器件国产化水平研究[J]. 电子技术应用, 2022, 48(5): 7-11, 20.

英文引用格式: Zhao Qian, Luo Tongding, Chen Yanli, et al. Research of data acquisition instrument based on domestic key chip[J]. Application of Electronic Technique, 2022, 48(5): 7-11, 20.

Research of data acquisition instrument based on domestic key chip

Zhao Qian, Luo Tongding, Chen Yanli, Wang Jing, Lv Zongjing, Li Haitao, Zhang Yanxia, Ruan Linbo

(State Key Lab of Intense Pulsed Radiation Simulation and Effect, Northwest Institute of Nuclear Technology, Xi'an 710024, China)

Abstract: The high performance data acquisition system is widely used in scientific research such as high energy physics, particle physics experiment and radiation detection, which is the key equipment of many large scientific experiment. The core devices of data acquisition instrument mainly include ADC and FPGA which are monopolized by developed countries for a long time. Especially high-performance ADC and FPGA, which are strictly relevant to China's technology contractions, so it's important to research the high performance data acquisition system based on the core devices of the domestic. The paper sketches the embargo on the equipment of core electronic components and key instruments based on the "Wassenaar Arrangement" and the theory of high performance data acquisition system. This paper researches the production status of the domestic high-performance ADC and FPGA, and makes the performance comparison. After that, the present situation of the oscilloscope and the data acquisition instrument are compared. Finally, the paper discusses the substitution of core electronic components.

Key words: Wassenaar arrangement; data acquisition system; ADC; FPGA

0 引言

自然界或者人工产生模拟信号, 比如声音、光线、脉冲信号等, 这些信号不能被数字系统识别并记录, 这时需要模数转换系统将模拟信号转为数字码, 经过计算机处理, 人类就可以对信号进行分析处理, 模数转换系统起到了自然与人之间桥梁的作用。

模数转换系统主要分为示波器与数据采集系统两类, 在相同性能参数情况下, 示波器有集成度高等特点, 数据采集系统有可定制性强、数据在线处理能力强等特

点。在高能物理、粒子物理实验、辐射探测等科学研究领域, 测量系统需要满足不同的物理需求, 数据采集系统因可定制性强等特点被广泛应用。

数据采集系统结构如图 1 所示, 首先模拟信号经过前置模拟电路进行预处理, 如单端输入转差分电路等, 经调理过的模拟信号进入模数转换器(Analog to Digital Converter, ADC)芯片进行模数转换, ADC 输出量化编码至现场可编程逻辑门阵列(Field Programmable Gate Array, FPGA)芯片, 当 ADC 输出的采样数据率高于 FPGA 内部逻辑资源的处理速率时, FPGA 不能直接接收数据进入其内部逻辑资源, 这时需要对 ADC 的输出数据进行接收

* 基金项目: 国家自然科学基金项目(11605141)

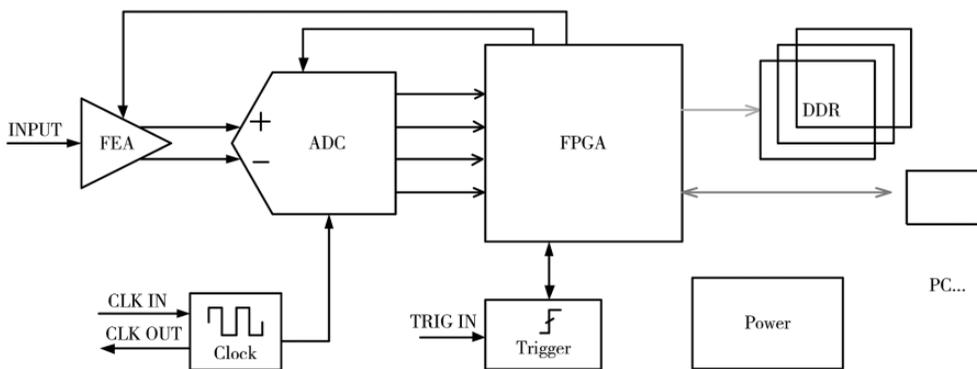


图1 高速高精度数据采集系统结构

转换、延时调整和降速处理等操作,才能进入FPGA内部处理,再通过外部总线协议读取DDR或FPGA内部的缓存数据做在线数据分析或离线数据分析,数据采集系统还包括一些外围电路,比如前端模拟电路、时钟电路、外触发模块及电源模块等^[1-4]。

模数转换与采集控制是数据采集过程中重要的环节,模数转换由ADC芯片完成,采集控制部分以FPGA和计算机为代表。在高能物理等相关领域实验中,其输出信号多为可重复性较差的单个纳秒级快脉冲信号^[5-6],因此高采样率高垂直分辨率的ADC芯片与高速FPGA芯片是必不可少的关键器件。根据式(1),仪器测量得到的信号的上升时间 T_r 与仪器设备自身极限可测的上升时间 $T_{r,osc}$ 正相关,假设信号的实际上升时间 $T_{r,signal}$ 为1 ns,仪器采样率为1 GS/s,因两个采样点之间间隔1 ns,则 $T_{r,osc}$ 为1 ns,因此 T_r 约为1.414 ns,与实际值相差约41.4%,为达到实际值的98%以上,一般要求采样点间隔小于上升时间的1/5,因而精确测量1 ns上升沿的信号至少需要4 GS/s采样率,这就对仪器性能提出了较高的要求。

$$T_r = \sqrt{T_{r,osc}^2 + T_{r,signal}^2} \quad (1)$$

我国在芯片行业起步较晚,芯片设计生产能力和世界先进水平有一定差距,而高端ADC、FPGA芯片的设计生产被西方所掌握且被《瓦森纳协议》限制出口,实现数据采集系统关键芯片的国产化替代是解决芯片问题的有效途径。

1 《瓦森纳协议》与国产关键元器件

1996年,以西方国家为主的33个国家在奥地利维也纳签订了《瓦森纳协议》,规定了工业高级产品和技术的出口范围和国家,中国是属于受限制的国家之一。高性能ADC芯片和FPGA芯片技术合作与出口在《瓦森纳协议》中有明确的限制规定,这两类芯片对实现我国研制高性能数据采集系统产生了严重的影响。《瓦森纳协议》于2019年12月被重新修订,增加了对计算机光刻软件和大硅片切、磨、抛工艺的出口管制^[7],进一步对国内芯片代工厂产生了一定的影响,下面详细阐述何种性能水平的关键芯片受西方限制以及国内外技术研究水平。

1.1 ADC芯片及国产化研究水平

在高能物理、辐射探测、粒子物理实验等领域的波形获取中,为了获得充分的物理信息,需要性能达到采样率1 GS/s以上、垂直分辨率12 bit以上的高速高精度ADC芯片。目前,市场上的高速高精度ADC产品基本被美国德州仪器(Texas Instrument, TI)与亚德诺(Analog Device Instrument, ADI)公司所垄断,这两家公司设计的高性能ADC芯片均受政策影响限制出口。

在2019年新修订的协议第3.A.1.a.5条中,对ADC的限制情况进行了详细说明,限制指标如表1所示。

表1 ADC技术禁运情况

主要参数	垂直分辨率/bit	采样率/(MS/s)
性能指标	8~10	>1 300
	10~12	>600
	12~14	>400
	14~16	>250
	>16	>65

根据表1,结合其他条款可知,每一台国产示波器、国产数据采集系统等设备需要的高速高精度ADC芯片都需要美国政府许可才能进口。高速高精度ADC芯片市场份额基本被美国TI和ADI公司所瓜分,而在此领域鲜有国内企业的身影。这主要有两个原因,一是设计水平达不到,二是有设计能力但没有生产能力^[8-10]。

在高速高精度ADC的技术路线方面,高速ADC主要选用流水线型结构,旨在在采样率和垂直分辨率之间寻求折中点。高速ADC需要有高速传输协议支持以实现与FPGA的交互,最大传输速率不超过2 Gb/s的LVDS传输协议已逐渐被高速ADC设计所淘汰,于2011年发布的传输速率最高可达12 Gb/s的JESD204B传输协议是目前高速ADC的主流设计标准,于2017年发布的JESD204C支持传输速率最高为32 Gb/s,但是此版协议发布较晚,市场上还未见应用JESD204C协议接口的产品。

高速高精度的模数转换器是研制高速高精度数据采集系统的核心器件,是《瓦森纳协议》所管控的产品之

一,调研满足高速高精度数据采集系统设计所需的国产高速高精度 ADC 芯片具有重要的意义。

最近几年,国内一些企业与高校投入了较多力量研发高速高精度 ADC 芯片,性能参数趋近国外的先进 ADC 产品,实际应用也较为成功,比如航天 772 所的 1 GS/s、12 bit 高速高精度 ADC 产品 B12D1000 在各次航天任务中就取得了较好的应用^[11]。在波形前沿为纳秒级的脉冲信号精细化测量中,科研人员对高采样率高分辨率器件的追求没有尽头,寻求采样率更高的国产 ADC 芯片是有必要的,表 2 列出了国内较知名单位流片成功的 ADC 产品。

由表 2 可知,国内设计指标较先进的是某公司的采样率为 3 GS/s、垂直分辨率为 12 bit 的 ADC 产品,支持 JESD204B 传输协议,相较于 ADI 公司最先进的指标为 10 GS/s、12 bit 的 AD9213 芯片,国产高性能 ADC 芯片距离世界先进水平相差两代。国内做高速高精度 ADC 的企业也不少,设计团队可分为三类,第一类为国资背景团队,比如苏州讯芯微、中电 24 所和航天 772 所等,中电 24 所在 2018 年推出了 5 GS/s、10 bit 的产品,但是目前无相关应用报道。第二类为大学团队,比如清华大学推出过指标为 1 GS/s、13 bit 的 ADC 芯片,中科院微电子所在 2018 年有 10 GS/s、8 bit 的 ADC 芯片实现成功流片,复旦大学联合第三方企业正在设计指标为 4 GS/s、12 bit 的 ADC。第三类为外企技术人员海归团队,比如苏州云芯微电子公司、上海贝岭公司等,但这类公司的主要产品面向低采样率高垂直分辨率的慢前沿信号测量领域,指标集中于采样率为 65 MS/s 至 250 MS/s、垂直分辨率为 12 bit 至 16 bit 的范围。

综上所述,国产 ADC 设计水平虽与国外有差距,但产品较为丰富,B12D1000RH 在航天领域的成功应用表明国产器件的良好可靠性,3 GS/s、12 bit 的某型国产 ADC 芯片则因其较高的性能以及支持 JESD204B 传输协议的特点有着更为广阔的应用前景,也将为高性能数据采集系统核心器件的国产化提供设计思路。

1.2 FPGA 芯片及国产化研究水平

FPGA 芯片是数采系统的核心器件之一,其以高度的灵活性、丰富的逻辑资源和 I/O 接口被广泛应用,主要用于 ADC 控制、数据处理、数据高速传输等,相较于 ADC 等专用芯片,FPGA 芯片更像一张白纸,任由设计者将其开发为所需功能的处理核心,以替代种类繁多的专用芯

片,故其应用十分广泛,相较于高速高精度 ADC 的进口不是很敏感,但也受到《瓦森纳协议》的约束。

根据《瓦森纳协议》第 3.A.1.a.7 条,对 FPGA 及其他种类可编程逻辑器件的限制情况如表 3 所示。

表 3 FPGA 芯片限制情况

主要参数	输入输出管脚数/pin	通道峰值传输速率/(GB/s)
性能指标	>700	>500

由表 3 知,管脚数大于 700、传输速率高于 500 Gb/s 的逻辑器件被禁止出口我国。《瓦森纳协议》的 3.A.1.a.14 条对表 1 的 3.A.1.a.5 与表 3 的 3.A.1.a.7 条款做了补充,将范围由具有上述参数特性的 ADC 芯片、FPGA 芯片扩展到所有芯片领域。

FPGA 在数采系统中主要用来进行数据控制、传输和数据量较小的存储,主要关注传输速率以及等效逻辑单元数量等指标。当然 FPGA 的选型不是越高性能越好,在预算与性能折中后,选择适合所设计数采系统的 FPGA 芯片是有必要的。在高速数据采集系统的设计中,FPGA 的选型主要依据 ADC 的指标决定,在重点关注的数采系统高速传输部分,主要根据式(2)来判定:

$$\text{Rate}_{\text{lane}} = S \cdot N = \text{Rate}_{\text{CTX}} \cdot N_{\text{lane}} \cdot E_{\text{JESD204B}} \cdot E_{\text{TR}} \quad (2)$$

其中, S 为 ADC 采样率, N 为 ADC 垂直分辨率, Rate_{CTX} 为 FPGA 单通道传输速率, N_{lane} 为 FPGA 通道数, E_{JESD204B} 为 JESD204B 编码效率等于 0.8, E_{TR} 为传输效率约等于 0.67,可知 3 GS/s、12 bit 的 ADC 输出需要大于 67.5 Gb/s 传输速率的 FPGA 芯片作为支撑。

高端 FPGA 市场被 Xilinx、Lattice、Alter 和 Actel 四家美国公司占据,国产高端 FPGA 芯片的设计企业则主要有紫光同创、西安智多晶和复旦微等。如表 4 所示,紫光同创的 Titan 系列 FPGA 是中国第一款国产自主产权千万门级高性能 FPGA 芯片,拥有 174k 等效逻辑单元,支持传输速率可至 5 Gb/s,采用 40 nm 工艺制造;西安智多晶 Seal 5000 FPGA 芯片基于 28 nm 工艺,200k 逻辑单元,单通道传输速率可至 6 Gb/s,其最大的特点是拥有适配自己 FPGA 芯片的 EDA 综合软件“HqFpga”。国内也有高云、安路等公司持续研发 FPGA 芯片,产品主要为面向中低端市场的中低密度 FPGA 芯片^[12-15]。复旦微在 2018 年推出 JFM7K325T,对标 Xilinx K7 系列的同型号产品 XC7K325T,等效逻辑单元约 300k,拥有

表 2 国产自主研发高性能 ADC 产品现状

设计单位及型号	采样率/(GS/s)	垂直分辨率/bit	传输协议	备注
国内某公司	3	12	JESD204B	已量产
航天 772 所 B12D1600RH	1.6	12	LVDS	宇航级抗辐照 ADC 产品,已量产
清华大学 ADC13B1G	1	13	LVDS	
苏州云芯微(已被振芯微收购)、中电 24 所、上海贝岭	<1			产品主要应用于低速高精度的民用仪器设备领域,暂时无可用于纳秒级脉冲信号测量的 ADC 芯片

表 4 国产 FPGA 情况

设计单位	等效逻辑单元数/k	传输速率/(Gb/s)	备注
紫光同创 Titan 系列	174	5	国内第一款千万门级 FPGA 芯片
智多晶 Seal 5000	200	6	开发有可适配自身产品的“HqFpga”综合软件
复旦微 JFM7K325T	326	10	对标 XC7K325T
高云、安路、京微齐力等			主要产品为中低密度 FPGA 芯片,暂时无法满足高速数采系统快速传输的要求

16lane,单通道峰值传输速率可至 10 Gb/s,支撑 JESD204 协议,可满足 3 GS/s、12 bit 某型国产 ADC 的传输需求。

相较于国外的先进产品,比如 Xilinx UltraScale+ 系列,国产 FPGA 不论在产品性能、功耗和功能上都有较大差距,但是以 JFM7K325T 为代表的国产 FPGA 表明国内相关机构也在持续研发,这将为高性能数据采集系统的数字处理模块国产化提供途径。

2 芯片设计生产链

芯片设计生产链如图 2 所示,中国大陆主要掌握 IC 封装测试,在高速高精度 ADC 与高端 FPGA 芯片产业链中,“卡脖子”的为 IC 设计、制造环节,在制造环节最根本的还是中国大陆无法供给高端半导体设备与半导体材料,先进的工艺生产线几乎被台积电公司(TSMC)所垄断,荷兰阿斯麦尔公司(ASML)为台积电提供可实现 7 nm 特征尺寸的高端 EUV 光刻机,国内企业上海微电子拥有实现 90 nm 工艺的光刻机设计生产能力,拥有 80% 的国内市场,但其产品性能和最先进的光刻机相比还有较大差距。

FPGA 芯片的性能不仅仅由设计决定,更与生产工艺密切相关,先进的生产工艺意味着更低的阈值电压、更快的 MOS 管开关速度和更低的功耗,目前高性能 FPGA

已普遍采用比 28 nm 更先进的生产工艺。虽然 ADC 芯片用不到最先进的生产工艺,但稳定可靠的 40 nm 工艺是目前(1 GS/s、12 bit)~(4 GS/s、12 bit)范围内 ADC 芯片的主流生产工艺,且 28 nm 工艺已逐渐在更高性能的 ADC 芯片得到应用。中国大陆的中芯国际公司(SMIC)已经掌握 14 nm 先进工艺,40 nm 工艺生产线也已投产较长时间,但其较不完善的工艺库使得部分芯片设计单位并不会采用 SMIC 的工艺去生产对工艺库要求较高的模数混合芯片,而 TSMC 对中国大陆单位的订单有着十分严格的限制,从 2020 年针对华为海思的芯片“断供”事件可知由 TSMC 代工的风险性,积极寻求风险可控的芯片生产工艺也是十分重要的。

3 示波器与数据采集仪

数据采集仪与示波器是快脉冲信号采集领域的两种不同形式的仪器,它们都以 ADC 和 FPGA 为核心器件,在快前沿脉冲信号的波形数字化采集中发挥着不可替代的作用,目前最先进的数据采集仪和示波器技术依旧掌握在西方国家手中,这些仪器受到了西方国家的管控。

《瓦森纳协议》第 3.A.2.h 条主要是对搭载了高端 ADC 与 FPGA 芯片的仪器的限制条款,如表 5 所示说明。

由表 5 可知,1.3 GS/s 采样率,有效位数 8~10 bit 的

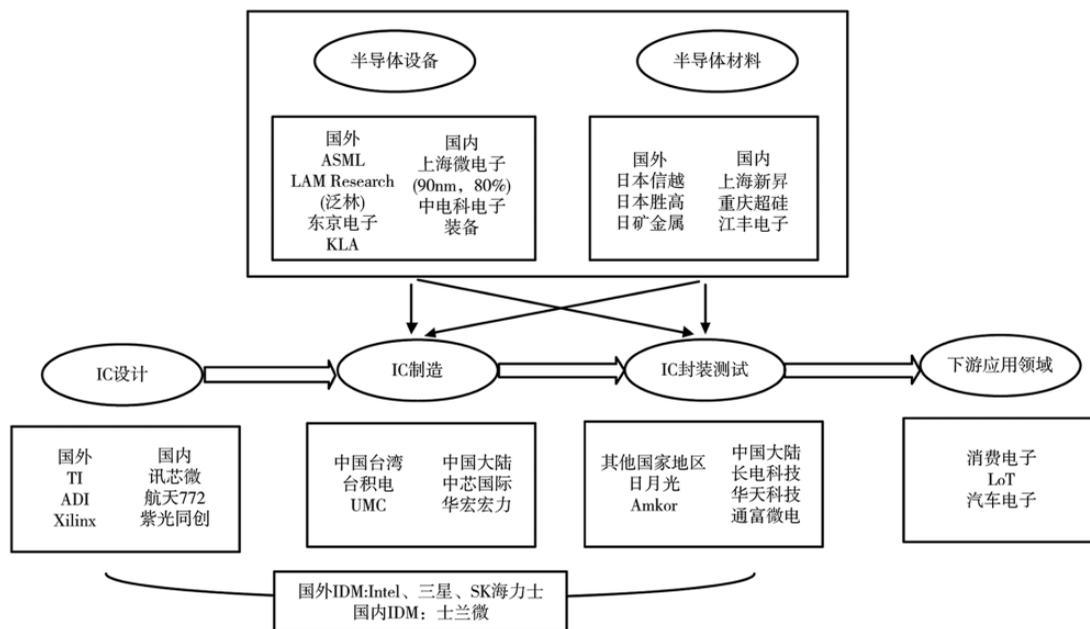


图 2 芯片产业链代表厂商

表5 针对波形数字化设备的禁运指标

垂直分辨率/bit	采样率/(MS/s)
8~10	>1 300
10~12	>1 000
12~14	>1 000
14~16	>400
>16	>180

波形数字化设备都是被限制出口的。

国外最新示波器产品主要有是德科技公司(Keysight)的 Infiniium UXR 系列示波器,可提供10 bit 垂直分辨率,110 GHz 的模拟带宽,采样率可至256 GS/s;力科公司(Lecroy)综合性能较高的产品以 WavePro HD 为代表,垂直分辨率为12 bit,最高采样率为20 GS/s,模拟带宽处于2.5 GHz~8 GHz 范围内,Lecroy LabMaster 10Zi-A 示波器,最高采样率为240 GS/s,垂直分辨率为8 bit;泰克公司(Tek)性能较高的示波器为 DPO70000SX 系列,拥有70 GHz 模拟带宽,最高采样率可至200 GS/s。

示波器作为基本的科研设备,国内也有一些企业在持续投入研发,以普源精电公司(RIGOL)和中电41所为代表。RIGOL DS70000 系列示波器模拟通道带宽可至4 GHz,实时采样率最高可至20 GS/s,代表了国产高端示波器的先进水平,DS70000 系列示波器基于RIGOL 自主开发的ADC芯片“凤凰座”研发,这一芯片并不对外销售^[16]。中电41所的AV4456DM 系列示波器可以达到500 MHz 模拟带宽,垂直分辨率为8 bit,单通道采样率可至5 GS/s。

数据采集仪因其可定制设计、模块化、灵活性强的特点,在快脉冲信号传输与记录中和示波器数一同作为信号的主力记录设备。是德科技是国外高端数据采集仪的主要研发厂商,是德科技 M3703B 有12 bit 的垂直分辨率、3.2 GS/s 的采样率,最先进的 M9710A 拥有10 bit 的垂直分辨率,10 GS/s 的采样率。国产数采设备主要以中科大 6.4 GS/s、12 bit 数据采集仪为代表,实现了数据处理端通过长光纤对前端数据采集卡的远程控制,参数配置软件可调,在纳秒级上升时间的信号获取方面取得了较好的效果;中重科技于2020年推出了基于国产ADC芯片、国产FPGA芯片的12 bit、2 GS/s 采集卡 HKS02-G14GEG,这型采集卡实现了输入模拟信号偏置电压软件可调,输入模拟信号放大倍数软件可调功能,具有高采样位数、高速传输、大内存、实时滤波与FFT计算的特点,主要面向光纤传感、激光雷达脉冲测试、高速信号频谱分析,代表了基于国产核心器件设计的采集卡的先进水平。

4 结论

高性能ADC、FPGA是研制高性能数据采集系统的核心器件,在高能物理、粒子物理实验、辐射探测等科学研究中具有广泛的应用,其性能直接决定了获取的实验

数据是否准确,能否精确解释物理现象。

受西方对我国实施高性能ADC和FPGA严格的技术封锁,高性能数据采集系统核心器件国产化显得十分重要。在实现核心器件国产化的技术路线方面,以数据采集系统为例,设计研发更趋向于原位替换的原则,在原有数据采集电路设计的基础上,进行配置电路微调与固件的迭代,实现ADC或FPGA芯片的原位替换以降低设计风险,在后续性能测试满足设计要求的前提下再寻求时钟芯片与电源芯片的国产化替代方案。

随着我国对仪器设备自主可控的日益重视与中国制造业的不断向前发展,拥有自主知识产权的高性能ADC和FPGA芯片研制生产水平不断提高,在1 GS/s~3 GS/s 采样率、12 bit 垂直分辨率的ADC芯片领域和高速率、28 nm 工艺FPGA芯片设计制造领域均取得了较大的突破,为研制自主可控仪器的示波器和专用数据采集仪器提供了广阔的舞台,持续推进设备国产化,提高自主可控能力,对更好地保障科学研究具有重要的意义。

参考文献

- [1] 李海涛,李斌康,田耕,等.基于JESD204B的1GS/s、16-bit 数据采集系统研究[J].电子技术应用,2021,47(4):126-131.
- [2] 孙文.多通道数据采集系统的设计与实现[D].长沙:湖南大学,2013.
- [3] 唐绍春.基于时间并行交替技术的超高速高精度波形数字化研究[D].合肥:中国科学技术大学,2012.
- [4] 刘鸣.多通道Gsp/s级高速数据采集卡设计[D].合肥:中国科学技术大学,2019.
- [5] 王晶,张雁霞,阮林波,等.单次快脉冲大动态数字化采集系统设计[J].核电子学与探测技术,2019,39(1):122-126.
- [6] 李海涛,李斌康,阮林波,等.高速高分辨率ADC有效位测试方法研究[J].电子技术应用,2013,39(5):41-43.
- [7] 张倩.《瓦森纳协定》调整下中国半导体产业发展的思考[J].电子技术应用,2020,46(10):34-38.
- [8] 王阳元.掌握规律,创新驱动,扎实推进中国集成电路产业发展[J].科技导报,2021,39(3):31-51.
- [9] 胡志强.基于自主可控技术的国产化替代综述[J].网络空间安全,2018,8(9):90-97.
- [10] 田德文,孙昱祖,宋青林.系统级封装的应用、关键技术与产业发展趋势研究[J].中国集成电路,2021(4):20-33.
- [11] 772所国产化电路为天舟二号货运飞船提供全方位“芯”支撑[EB/OL].(2021-05-30)[2021-08-17].http://www.bmti.com.cn/n6/n18/c20143/content.html.
- [12] Seal 5000 系列FPGA概述[EB/OL].(2021-xx-xx)[2021-08-17].http://www.isilicontech.com/FPGA.
- [13] 王贺,屈若媛,汪悦,等.K7 FPGA 加密位流安全性的测试验证[J].宇航元器件工程,2021,8(1):29-36.
- [14] 高尚.FPGA高速DDR3接口设计[D].西安:西安电子科技大学,2020.

(下转第20页)

- Materials, 2016, 28(46): 10149–10154.
- [33] ZHANG J, WANG C, CHEN J, et al. The highly conducting carbon electrodes derived from spin-coated polyacrylonitrile films[J]. Science China–Chemistry, 2016, 59(6): 672–678.
- [34] 陈长鑫. 碳纳米管多沟道场效应晶体管研究[D]. 上海: 上海交通大学, 2007.
- [35] ITOH E, KANAMORI A. Fabrication of organic FETs based on printing techniques and the improvement of FET properties by the insertion of solution-processable buffer layers[J]. Japanese Journal of Applied Physics, 2016, 55(4).
- [36] 陈卉, 文毅. 高性能柔性 OFET 器件最新进展研究[J]. 科技视界, 2017, 11: 41–42.
- [37] LEE E K, PARK C H, LEE J, et al. Chemically robust ambipolar organic transistor array directly patterned by photolithography[J]. Advanced Materials, 2017, 29(11).
- [38] PARUI S, RIBEIRO M, ATXABAL A, et al. Graphene as an electrode for solution-processed electron-transporting organic transistors[J]. Nanoscale, 2017, 9(29): 10178–10185.
- [39] CHOI J Y, KANG W, KANG B, et al. High performance of low band gap polymer-based ambipolar transistor using single-layer graphene electrodes[J]. ACS Applied Materials & Interfaces, 2015, 7(10): 6002–6012.
- [40] JEONG Y J, YUN D J, JANG J, et al. Solution-processed n-type fullerene field-effect transistors prepared using CVD-grown graphene electrodes: improving performance with thermal annealing[J]. Physical Chemistry Chemical Physics, 2015, 17(9): 6635–6643.
- [41] HENRICHSEN H H, BOGGILD P. Graphene electrodes for n-Type organic field-effect transistors[J]. Microelectronic Engineering, 2010, 87(5–8): 1120–1122.
- [42] LEE J S, KIM N H, KANG M S, et al. Wafer-scale patterning of reduced graphene oxide electrodes by transfer-and-reverse stamping for high performance OFETs[J]. Small, 2013, 9(16): 2817–2825.
- [43] REN S, LI R, MENG X, et al. Self-assembly of reduced graphene oxide at liquid-air interface for organic field-effect transistors[J]. Journal of Materials Chemistry, 2012, 22(13): 6171–6175.
- [44] LYU B, KIM M, JING H, et al. Large-Area MXene electrode array for flexible electronics[J]. ACS Nano, 2019, 13(10): 11392–11400.
- [45] LEE S J, KIM Y H, KIM J K, et al. A roll-to-roll welding process for planarized silver nanowire electrodes[J]. Nanoscale, 2014, 6(20): 11828–11834.
- [46] TAKATERA Y, KAJI H, OHMORI Y, et al. Solution-processed top-gate-type n-channel organic field-effect transistors with silver-nanowire source/drain electrodes fabricated on polymer substrate[C]//2014 21st International Workshop on Active-Matrix Flatpanel Displays and Device (AM-FPD), 2014.
- [47] WANG G, TANG Q, TONG Y, et al. Individual single-crystal nanowires as electrodes for organic single-crystal nanodevices[J]. Journal of Materials Chemistry C, 2015, 3(37): 9534–9539.

(收稿日期: 2021-08-31)

作者简介:

刘浩坤(1992-), 男, 硕士研究生, 主要研究方向: 光电器件。

梁强兵(1982-), 通信作者, 男, 研究员, 主要研究方向: 光电子学领域的研究与教学, E-mail: 252836987@qq.com。

崔艳霞(1984-), 女, 博士, 教授, 主要研究方向: 微纳光子与光电子学领域, 包括表面等离子体纳米器件、有机及钙钛矿光电探测器及钙钛矿激光器等。



扫码下载电子文档

(上接第 11 页)

- [15] 任辉, 姚志强, 邢文虹, 等. 基于国产核心芯片的变电站数据通信网关机设计[J]. 电子设计工程, 2021, 29(8): 150–155.
- [16] 普源精电. 数据手册: DS7000 系列数字示波器[Z]. 普源精电, 2020.

(收稿日期: 2021-08-17)

作者简介:

赵前(1994-), 男, 硕士, 研究实习生, 主要研究方向: 高速高精度数据采集系统。

罗通顶(1985-), 男, 博士, 高级工程师, 主要研究方向: 高速高精度数据采集系统。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所