

# 基于 SiP 技术的某分组件及测试系统设计与实现

刘继祥, 钱宏文, 廖明勋

(中国电子科技集团公司第 58 研究所, 江苏 无锡 214035)

**摘要:** 系统级封装 SiP 已成为突破摩尔定律的主要技术路线, 是未来武器装备小型化和多功能化的重要依托, 在武器装备研制和应用领域具有广阔的市场和前景。针对区域信号目标识别系统轻量化、小型化、集成化、低功耗等要求, 设计一种基于 SiP 技术的某分组件并为此开发一套自动化测试系统, 通过该自动化测试系统对 200 多套产品进行试验, 得出该产品性能稳定、可靠; 轻量化、小型化、低功耗等要求也满足客户要求。

**关键词:** SiP 技术; 自动化测试; 分组件; 目标识别

中图分类号: TN42

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.212475

中文引用格式: 刘继祥, 钱宏文, 廖明勋. 基于 SiP 技术的某分组件及测试系统设计与实现[J]. 电子技术应用, 2022, 48(7): 34-39.

英文引用格式: Liu Jixiang, Qian Hongwen, Liao Mingxun. Design and implementation of a sub component and test system based on SiP technology[J]. Application of Electronic Technique, 2022, 48(7): 34-39.

## Design and implementation of a sub component and test system based on SiP technology

Liu Jixiang, Qian Hongwen, Liao Mingxun

(China Electronics Technology Group Corporation No.58 Research Institute, Wuxi 214035, China)

**Abstract:** System level packaging SiP has become the main technical route to break Moore's law. It is an important support for the miniaturization and multifunction of weapons and equipment in the future. It has a broad market and prospect in the field of weapons and equipment development and application. According to the requirements of lightweight, miniaturization, integration and low power consumption of regional signal target recognition system, a sub component based on SiP technology is designed, and an automatic test system is developed. Through the test of more than 200 products by the automatic test system, it is concluded that the performance of the product is stable and reliable; lightweight, miniaturization, low power consumption and other requirements also meet customer requirements.

**Key words:** SiP technology; automated testing; sub assembly; target recognition

### 0 引言

武器装备尤其是飞弹、无人机、飞艇等微小型<sup>[1]</sup>系统平台, 其电子载荷不仅要求高可靠和高性能, 还要求具备轻质、高效、小尺寸的特征。作为近现代信息技术的关键核心半导体器件, 应尽可能地实现轻量化、小型化、高度集成化和高可靠性, 才能满足武器装备的低 SWaP (Size, Weight and Power)<sup>[2]</sup>要求。

SiP 系统级封装技术<sup>[3-4]</sup>作为在系统层面延续摩尔定律的主要技术路线, 得到了行业的广泛关注和应用。相比 SoC 系统单芯片, SiP 封装<sup>[5]</sup>具有灵活性强、面积小、集成度高等优势。因此, SiP 封装技术不仅在工业应用、物联网、智能手机以及其他小型化智能设备中具有广阔的应用市场, 在武器装备市场中, 同样具有广阔的应用前景。

### 1 SiP 分组件原理及测试系统设计

#### 1.1 SiP 分组件原理设计

如图 1 所示, SiP 分组件<sup>[6]</sup>主要由 FPGA 电路、A/D 采样电路、锁相环电路、电平转换电路、RS422 总线电路、离散信号采集电路及 LVDS 输出电路等组成, 具体包括 2 路高速 A/D 采集、3 路 RS422 输出通道、2 路 RS422 输入通道、20 路 TTL 输出 I/O、6 路 TTL 输入 I/O 口、1 路 USB 接口、2 路隔离 I/O 输入及 10 路 LVDS 输出接口。系统上电后, FPGA 首先加载程序, 程序加载完成后, 通过 SPI 接口配置时钟芯片及 ADC 芯片。ADC 进入工作状态, 采集外部模拟信号并向 FPGA 上传数据。之后, FPGA 对 ADC 数据进行数据处理, 结合外部相关输入控制信号做出相应判断, 输出相关控制信号。SiP 分组件可通过 RS422 接口与外部相关控制单元进行通信, 例如实

时上报健康状态及数据、还可通过 USB 接口上传实时 A/D 数据至上位机,上位机通过算法对 ADC 数据进行相关分析。

### 1.1.1 FPGA 电路

FPGA 选用国产 SMQ7K325TFFG900 进行主电路设计。该芯片是基于 SRAM 配置的 FPGA 电路,拥有先进的高性能逻辑结构。最高工作频率 625 MHz,拥有 16 020 Kb BRAM、840 个 DSP、500 个用户 I/O,与 Xilinx 公司 Kintex 系列 XC7K325T-2FFG900I 电路兼容。具有 7 种启动配置模式<sup>[7]</sup>:主串模式、从串模式、主 SelectMAP 模式<sup>[8]</sup>、从 SelectMAP 模式、JTAG 模式、主 SPI 模式、主 BPI 模式,如图 2 所示,通过模式选择引脚 M[2:0]进行模式选择。为了减少器件数量及管脚数量使用,节约布线空间,本设

计将 FPGA 配置为 Master SPI 模式进行加载,总线宽度为 4 bit,当配置时钟为 50 MHz 时,配置时间最大为 458 ms (91548896bit/4/50000000s)。

SMQ7K325TFFG900 具有 MultiBoot 逻辑资源,支持 Fallback 启动重配置和热启动(IPROG)重配置。国产 7K325T 根据 M[2:0]引脚值确定启动模式,进行上电加载启动,如果加载失败,FPGA 内部配置逻辑产生复位脉冲信号,FPGA 根据配置信息重新选定新的加载地址进行程序加载,即 Fallback 配置。如果 Fallback 配置也失败,则配置过程停止,INIT\_B 和 DONE 引脚都输出低电平。SMQ7-K325TFFG900 内部通过 IPROG 命令进行 IPROG 重配置,IPROG 命令具有和拉低 PROGRAM\_B 引脚相似的作用,在 FPGA 配置成功后,通过设置 WBSTAR 寄存器配置热

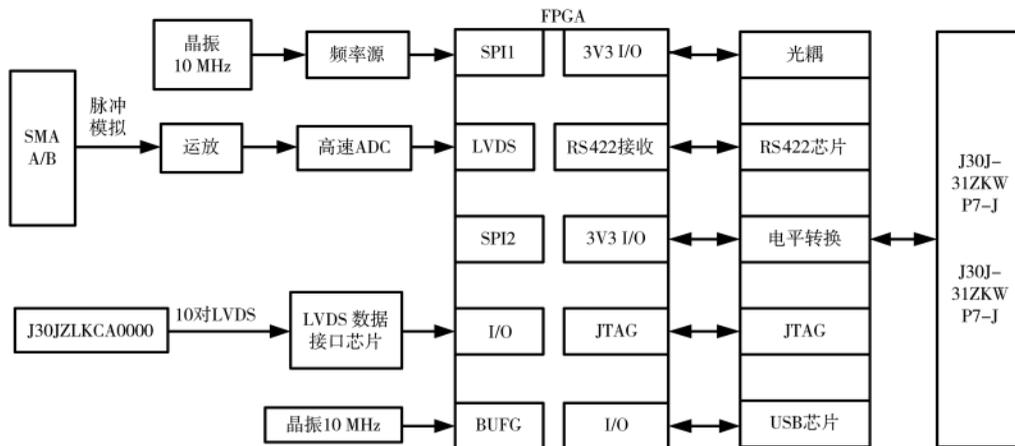


图 1 SiP 系统结构图

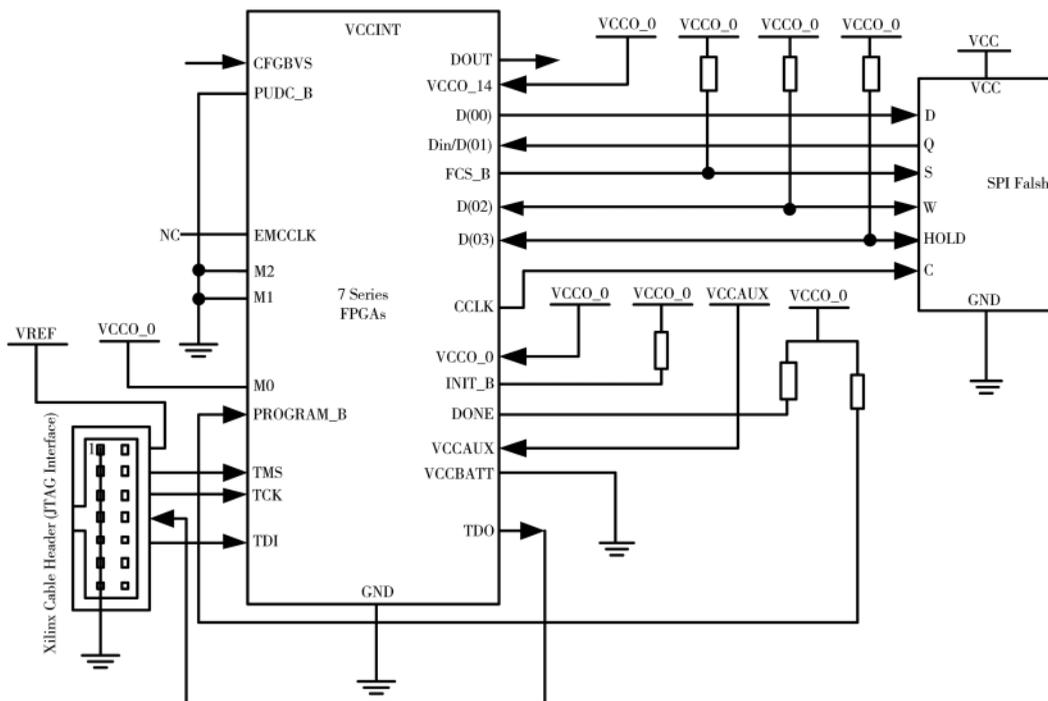


图 2 FPGA Master SPI 配置电路示意图

启动地址,再通过 FPGA 原语发送 IPROG 命令,开始重配置过程。

1.1.2 高速 A/D 采集电路

高速 A/D 采集电路由时钟分频电路、运放电路、A/D 采集电路组成。选用高速 ADC 芯片 SAD08D1500MQ 进行 A/D 采集,该芯片为插值和折叠结合的结构,内部的电路包含折叠放大器、采样/保持放大器、LVDS 输出、时钟电路和带隙电压基准等电路。具有功耗低、采样率高、增益和失调自动校正、3 线接口控制和线性误差小等特点,如图 3 所示。通过 3 线接口可以对芯片内部电路的失调、增益和通道间的时钟匹配进行校正,模拟输入信号为差分输入,既可以直流耦合也可以交流耦合;时钟输入电路的内部设有直流偏置,必须使用交流耦合输入。

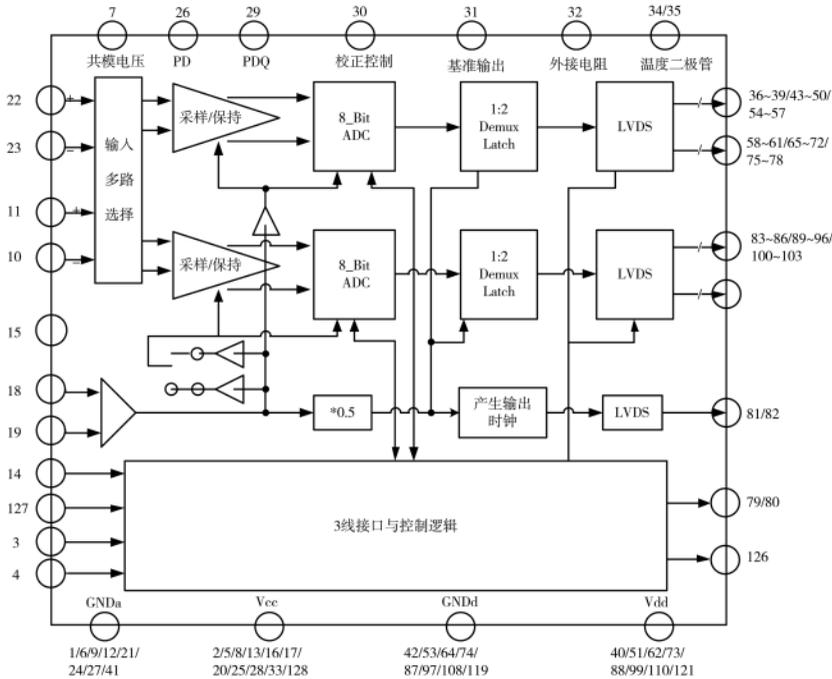


图 3 ADC 内部功能图

1.2 测试系统设计

SiP 分组件测试系统为自动化测试<sup>[9]</sup>设备,用于 SiP 分组件产品的常温功能测试、性能测试以及稳定性测试,同时也可以用于产品的环境试验,生产筛选测试。

测试系统由测试盒、电源、信号源、测试盒电源适配器、显示器(选配)组成,如图 4 所示。

测试盒形态为小型机箱,内部集成上位机,控制器采用 ZYNQ 核心板,DDS 芯片 AD9910 作为信号源,ZYNQ 核心板通过 SPI 控制 AD9910 输出,经过放大、加电压偏置输出 4 路。上位机通过 USB HUB 连接 4 只产品的 USB 接口及测试盒。测试盒可以同时支持 4 只产品的测试,拨码开关用于板卡识别。

测试接口主要包括 JTAG 接口、USB 接口、LVDS 接口、RS422 总线接口及 GPIO 接口。在测试过程中,测试

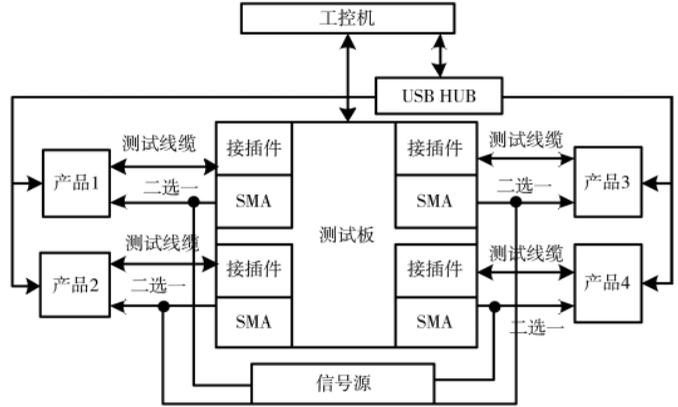


图 4 测试系统结构图

流程由测试设备发起,测试结果由测试设备判断,测试设备将测试结果通过 RS485 上传至上位机。

ADC 采集数据通过 USB 上传至上位机,上位机对数据进行分析计算出 SNR,4 块产品 USB PID VID 由测试盒 4 路上拉电阻控制 GPIO 电平进行设置,产品上电后 FPGA 读取 GPIO 信号完成 USB PID VID 信息写入。

1.2.1 JTAG 接口测试

在常温下,工控机与仿真器通过 USB 连接至产品的 JTAG 口,并烧入测试程序,以此判断该接口是否正常。

1.2.2 USB 带宽测试

通过 FPGA 向上位机以最大速率传输固定大小递增数,上位机对接收数据正确性进行比对,无误后计算出 USB 最大传输速率。

1.2.3 模拟输入通道测试

模拟通道测试包括两种形式:

(1)使用信号源输出标准信号,测试 ADC 信噪比,通过上位机控制可编程信号源按照测试信号参数进行输出;

(2)使用测试盒上的 DAC 输出不同的电平信号,测试 ADC 数模转换精度及线性度测试。

1.2.4 其他接口测试

测试盒主要提供产品的输入/输出接口,检测 GPIO 接口,RS422 接口和 LVDS 接口,电源监测及控制,并通过 RS485 接口与工控机通信。其核心为 Zynq7020 核心板,采用米联成熟产品,仅需开发底板,降低难度和成本。

2 测试软件设计

测试软件采用 LabVIEW、Vivado-Tcl 脚本<sup>[10]</sup>、MATLAB (dll 库)<sup>[11]</sup>实现自动化测试,如图 5 所示,实现了 JTAG 接口检测、FPGA 代码自动下载<sup>[12]</sup>及产品功能、性能自动化

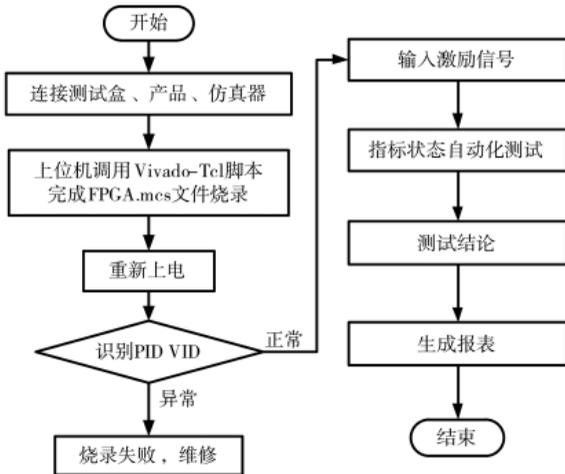


图 5 某分组件测试流程图

测试;极大地提升测试效率,避免了每次人工手动下载 FPGA<sup>[13]</sup>代码重复性、复杂性,提高了测试效率及准确性,避免人为失误,减小了工作量。

### 2.1 JTAG 接口测试

上位机通过系统命令完成 cmd.bat 脚本文件调用,如图 6 所示;cmd.bat 脚本文件调用 Vivado-Tcl 脚本<sup>[14]</sup>,实现 FPGA 代码自动化烧录;Vivado-Tcl 脚本包含本项目所需功能。本项目主要完成 JTAG 接口功能测试、FPGA 代码烧录,支持多产品程序依次下载,如图 7 所示。

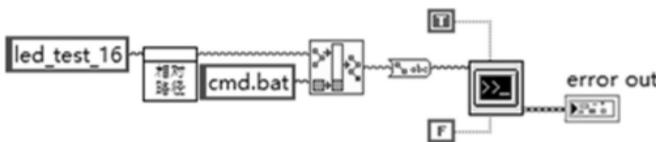


图 6 LabVIEW 系统命令

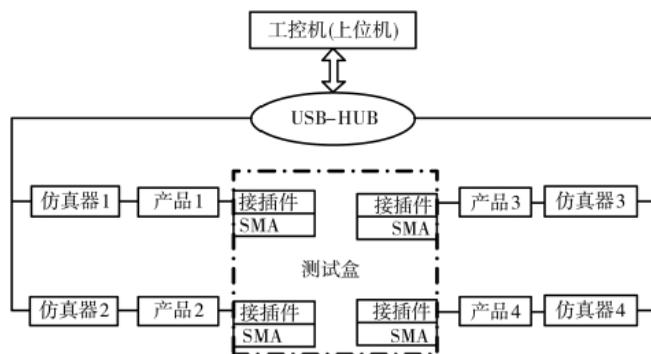


图 7 FPGA 程序下载示意图

cmd.bat 自动化脚本命令如下:

```
@echo off
C:/xilinx/Vivado/2016.4/bin/vivado -mode batch -source
F:/board_exe/led_test_16/led_test/tcl_sample.tcl
```

vivado-tcl 脚本指令如下:

```
start_gui
open_project F:/board_exe/led_test_16/led_test/led_test.xpr
```

```
update_compile_order -fileset sources_1
open_hw
connect_hw_server
open_hw_target
{localhost:3121/xilinx_tcf/Digilent/210249855505} -quiet
set_property PROGRAM.FILE
{F:/board_exe\FDMA_Z7000\2016.4\fdma_2ch\fdma_2ch.
runs\impl_1\system_top.bit} [lindex [get_hw_devices xc7z035_
1] 0] -quiet
set_property PROBES.FILE
{F:/board_exe\FDMA_Z7000\2016.4\fdma_2ch\fdma_
2ch.runs\impl_1\debug_nets.ltx} [lindex [get_hw_devices
xc7z035_1] 0] -quiet
current_hw_device [lindex [get_hw_devices xc7z035_1] 0]
-quiet
refresh_hw_device [lindex [get_hw_devices xc7z035_1] 0] -
quiet
set_property PROBES.FILE {} [lindex [get_hw_devices
xc7z035_1] 0] -quiet
set_property PROGRAM.FILE {F:/board_exe/led_test_16/
led_test/system_top.bit} [lindex [get_hw_devices xc7z035_
1] 0] -quiet
program_hw_devices [lindex [get_hw_devices xc7z035_1] 0]
-quiet
refresh_hw_device [lindex [get_hw_devices xc7z035_1] 0]-
quiet
close_project
exit
```

### 2.2 USB、串口自动识别

串口自动识别:上位机软件通过给设备管理中串口发送通信协议,若有回复命令,则认为该串口为测试盒串口,并停止检测其他串口,如图 8 所示;在产品自动化测试过程中,测试盒将周期测试项测试结果实时存储于 FPGA 的 FIFO 中,接收到上位机测试指令后将测试结果及采集电压信息上至上位机。

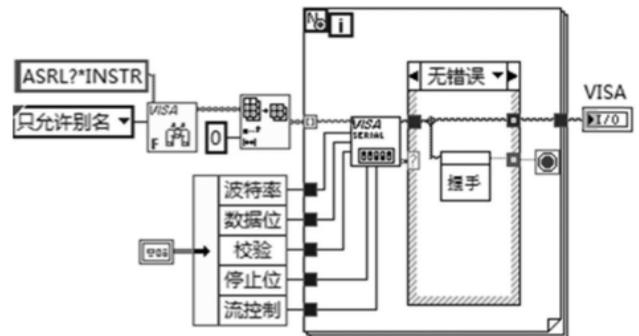


图 8 串口自动识别

USB 自动识别:上位机根据 PID VID<sup>[15-16]</sup>完成 USB 号举例,通过初始化 USB 状态判定产品在线情况,如图 9 所示。

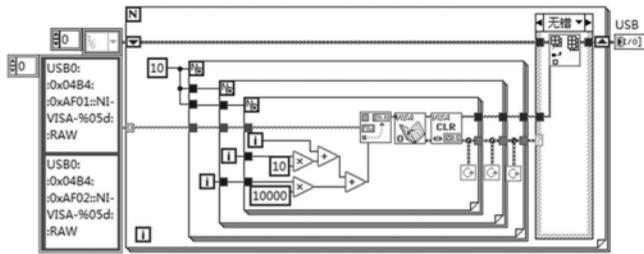


图9 USB自动识别

2.3 USB 速率测试

针对 USB 接口速率测试<sup>[17]</sup>,工控机首先通过上位机向产品发送 USB 速率测试指令,产品接收到 USB 速率测试指令后,FPGA 主动生成 200 MB 递增数据并通过 USB 发送至上位机,上位机完成 200 MB 数据接收、比对,结果无误后对 FPGA 计时信息进行解析并显示 USB 速度。

2.4 模拟输入通道测试

上位机通过 USB 接收产品 A/D 采集 32 KB 数据,调用 MATLAB(.dll)库完成 ADC SNR 指标分析计算,如图10所示。

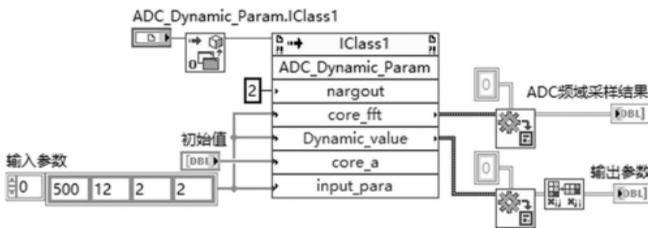


图10 LabVIEW调用COM组件

2.5 自动生成报表

通过对周期信号、单次信号进行测试,上位机对测试结果进行统计、汇总后依次写入测试记录模板内。

3 测试结果分析

自动化测试平台能够对 SiP 分组件进行快速、高效、高稳定性接口功能、性能检测,如图 11 所示。同时也可以用于产品的环境试验,生产筛选测试,并根据实际需求生成测试报告,如图 12 所示。

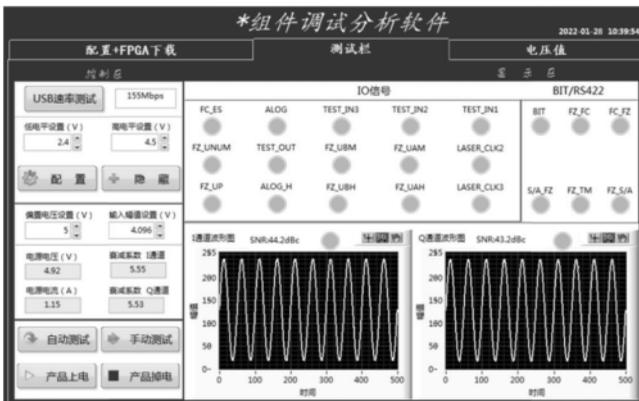


图11 某分组件测试界面

测试记录卡						
研制单位	测试记录卡					第 页
产品型号						共 页
组件名称	组件代号		2001008			
试验名称	常温下功能测试数据(验收)		产品编号			
序号	测试项目	合格标准	实测值	结论	备注	
1	+5V 工作电流	≤1.6A	1.17	合格		
2	AD SNR 参数	第一通道 ≥43dB	45.6dB	合格		
		第二通道 ≥43dB	45.9dB	合格		
3	电压幅度衰减系数	5.6±0.1	5.65	合格		
4	自检功能 BIT	工作正常	正常	合格		
5	偏置电压 2.048V±0.2%	电压正常	正常	合格		
6	USB 功能测试	通信正常	通信正常	合格		
7	FZ_UNUM	5VTTL	VOH≥4.0V	4.66V	合格	输出
			VOL≤0.5V	0.13		
8	FZ_UP	5VTTL	VOH≥4.0V	4.67V	合格	输出
			VOL≤0.5V	0.12		
常		VDD≥4.0V	4.66V			

图12 某分组件测试报告

4 结论

应用 SiP 技术将各个功能单板进行模块化设计后,可以有效调高系统的集成度,从而减小系统体积、质量和功耗,同时使得应用系统电路板变得更加简洁,简化了系统结构。通过设计基于 SiP 技术的某分组件产品,并为此开发一套自动化测试设备,经过多次测试、反复验证,该 SiP 分组件满足客户低 SWaP 技术要求,测试系统能够对 SiP 分组件产品接口功能、性能进行有效、快速验证。

参考文献

- [1] 楚要钦, 张国强, 施辰光, 等. 一种小型高集成度 SiP 模块设计[J]. 航空计算技术, 2020, 50(1): 84-87.
- [2] 周海斌, 何国强. 基于 SiP 技术的雷达信号处理微系统设计[J]. 遥测遥控, 2021, 42(5): 70-76.
- [3] 方珉, 许羽, 赵亚南, 等. 基于 SiP 技术的小型化红外前端采集微系统[J]. 电子设计工程, 2021, 29(10): 180-184.
- [4] 王福鑫, 国凤娟, 牛玉成, 等. 基于 SiP 技术的微系统设计与实现[J]. 电子技术应用, 2018, 44(12): 17-19, 24.
- [5] 郭丽娟. 弹用数字舵机控制电路的 SiP 技术研究[D]. 廊坊: 北华航天工业学院, 2019.
- [6] 廖薇. 基于 SiP 的微波瞬时测频接收机技术研究[D]. 成都: 电子科技大学, 2017.
- [7] 魏祎, 罗小成, 华伊, 等. Virtex7 系列 FPGA 宇航应用存储电路与配置加载设计[J]. 信息通信, 2018(9): 102-104, 106.
- [8] 钱宏文, 李凯, 刘继祥. 基于 ZYNQ+FPGA 的 ADC 通用测试平台的设计与实现[J]. 通信技术, 2019, 52(11): 2829-2833.
- [9] 艾俊伟. 芯片验证平台设计与自动化测试[D]. 武汉: 武汉邮电科学研究院, 2021.
- [10] 李卿, 惠锋, 董志丹. 利用 TCL 实现用户约束文件的解析[J]. 电子与封装, 2018, 18(5): 41-44.
- [11] 钱宏文, 刘继祥, 李凯. LabVIEW、Matlab 在 ADC 通用化测试平台中的应用[J]. 工业控制计算机, 2019, 32(11): 7-9.

- [12] 解维坤,陈龙,张凯虹,等.一种FPGA的在线编程测试方法:202010898140.0[P].2020.
- [13] 肖驰,关炆.一种基于TCL语言的数字电路快速测试方法:201911262773[P].2019.
- [14] 钱宏文,刘继祥,刘会,等.一种基于LabVIEW调用Vivado Tcl脚本自动化测试方法:202110763875.7[P].2021.
- [15] 周元甲.基于10GE网络的USB2.0 HUB研究[D].北京:北京邮电大学,2018.
- [16] 曹俊文.高速USB控制器CY68014A的应用[J].物探装

备,2015,25(5):329-333.

- [17] 杨少博.USB3.0高速数据传输技术研究及应用[D].太原:中北大学,2016.

(收稿日期:2021-12-16)

#### 作者简介:

刘继祥(1986-),男,工程师,主要研究方向:自动化控制与测试、电路应用验证。



扫码下载电子文档

(上接第33页)

时性要求。本文算法中改进后的骨干网络相较其他卷积神经网络在降低计算复杂性以及提高模型表达性之间实现更有力的平衡。

#### 4 结论

本文针对资源受限视频监控系统中传统目标检测算法复杂度高、资源占用大的问题,提出了一种基于YOLOv3-tiny架构和ShuffleNetV2网络的轻量级算法。通过对特征传播方式进行研究,本文对架构中的ShuffleNetV2骨干网络结构进行了重新设计以加强低级特征复用;并提出了一种基于注意力机制的多层次特征融合模块来丰富目标空间位置信息,最后将该算法在VOC数据集上进行训练、测试。实验结果表明,本文设计的目标检测算法较YOLOv3-tiny的检测精度有一定提升,且对于低算力低存储的监控平台,本文方法具有更强的适用性。本文目标检测任务是在资源极其有限的监控设备上运行,检测速度也会更有限,因此下一步还可通过稀疏、量化等修剪方法对网络模型进行优化,提高检测速度。

#### 参考文献

- [1] HU H N, CAI Q Z, WANG D, et al. Joint monocular 3D vehicle detection and tracking[C]//Proceedings of the IEEE/CVF International Conference on Computer Vision, 2019: 5390-5399.
- [2] 刘欣,李卫龙,张灿明.基于边窗滤波和扩张卷积的矿井行人检测[J].电子技术应用,2020,46(10):42-46,50.
- [3] ZHANG K, CHEN X, WANG H. Research on external quality inspection technology of tropical fruits based on computer vision[M]. Recent Developments in Data Science and Business Analytics. Springer, Cham, 2018: 165-174.
- [4] 陈纪铭,陈利平.一种优化FCN的视频异常行为检测定位方法[J].重庆邮电大学学报(自然科学版),2021,33(1):126-134.
- [5] REDMON J, DIVVALA S, GIRSHICK R, et al. You only

look once: unified, real-time object detection[C]//Proceedings of the IEEE Conference on Computer Vision and Pattern Recognition, 2016: 779-788.

- [6] REDMON J, FARHADI A. Yolov3: an incremental improvement[J]. arXiv preprint arXiv:1804.02767, 2018.
- [7] MA N, ZHANG X, ZHENG H T, et al. ShuffleNet V2: practical guidelines for efficient CNN architecture design[C]//Proceedings of the European Conference on Computer Vision, 2018: 116-131.
- [8] HU J, SHEN L, SUN G. Squeeze-and-excitation networks[C]//Proceedings of the IEEE Conference on Computer Vision and Pattern Recognition, 2018: 7132-7141.
- [9] HUANG G, LIU Z, VAN DER MAATEN L, et al. Densely connected convolutional networks[C]//Proceedings of the IEEE Conference on Computer Vision and Pattern Recognition, 2017: 4700-4708.
- [10] SZEGEDY C, IOFFE S, VANHOUCKE V, et al. Inception-v4, inception-resnet and the impact of residual connections on learning[C]//Proceedings of the AAAI Conference on Artificial Intelligence, 2017.
- [11] REDMON J, FARHADI A. YOLO9000: better, faster, stronger[C]//Proceedings of the IEEE Conference on Computer Vision and Pattern Recognition, 2017: 7263-7271.
- [12] SIMONYAN K, ZISSERMAN A. Very deep convolutional networks for large-scale image recognition[J]. arXiv preprint arXiv:1409.1556, 2014.

(收稿日期:2021-09-03)

#### 作者简介:

王均成(1996-),通信作者,男,硕士研究生,主要研究方向:深度学习与计算机视觉,E-mail:wangjc5736@163.com。

贺超(1990-),男,博士研究生,主要研究方向:光纤无线通信网络。

赵志源(1998-),男,硕士研究生,主要研究方向:深度学习与计算机视觉。



扫码下载电子文档

## 版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所