

LDO 器件噪声特性分析及输出噪声测试方法研究

王长鑫, 张虹, 高会壮, 陈波

(航天科工防御技术研究试验中心, 北京 100039)

摘要: 随着国产 LDO 器件在装备中的大量使用, 为保障元器件应用可靠性, 需针对 LDO 输出噪声指标测试方法进行研究。结合实际验证工作, 基于 TCAD 仿真, 分析 LDO 器件噪声的主要来源模块, 包括基准电路、误差放大器 and 反馈电阻网络。采用低噪声镍氢电池组作为偏置源进行供电, 并在测试电路中加入滤波电容和耦合电容, 可有效降低测试系统本底噪声对噪声测试结果的影响。搭建输出应用验证测试平台, 验证可有效测试 LDO 的输出噪声, 提升 LDO 参数测试技术及性能可靠性保障能力。

关键词: LDO; 输出噪声; $1/f$ 噪声; TCAD; 噪声测试

中图分类号: TN406

文献标识码: A

DOI: 10.16157/j.issn.0258-7998.212412

中文引用格式: 王长鑫, 张虹, 高会壮, 等. LDO 器件噪声特性分析及输出噪声测试方法研究[J]. 电子技术应用, 2022, 48(9): 70-74.

英文引用格式: Wang Changxin, Zhang Hong, Gao Huizhuang, et al. Noise characteristic analysis and output noise measurement method of LDO[J]. Application of Electronic Technique, 2022, 48(9): 70-74.

Noise characteristic analysis and output noise measurement method of LDO

Wang Changxin, Zhang Hong, Gao Huizhuang, Chen Bo

(China Aerospace Science Industry Corp Defense Technology R&T Center, Beijing 100039, China)

Abstract: With the extensive application of domestic LDO in equipment, in order to ensure the reliability of components, it is necessary to research the measurement method of LDO output noise. Combined with the actual verification work the main, noise sources of LDO are analyzed based on TCAD simulation. Low noise nickel-metal hydride battery pack is used as bias source for power supply. Filter capacitance and coupling capacitance are added in the test circuit which can effectively reduce the background noise and its influence on the output noise measurement of the device. The output noise verification test is effectively to test the output noise of LDO, and improve the LDO parameter testing technology and performance reliability assurance capability.

Key words: LDO; output noise; $1/f$ noise; TCAD; noise measurement

0 引言

低压差线性稳压器(LDO)是一种线性电源, 它是一种自耗非常低的微型片上系统(SoC), 具有外围器件少、PCB 面积小、输出噪声低、没有纹波、压差低、效率高、瞬态响应快、电源抑制比高、稳定性高、成本低等的优点, 近些年来在电子系统中得到了广泛的应用^[1]。

随着国产 LDO 器件在装备中的大量应用, 为保障元器件应用可靠性, 需对标同类型进口器件的电参数及性能, 对国产 LDO 器件开展验证工作。输出噪声指标是衡量 LDO 品质的一个极其重要的关键参数^[2], 近年来, 学者们已在低噪声 LDO 设计方向做了很多努力^[3-5], 而其测试方法的确定也因此极为重要。因此对国产 LDO 器件的生产制造和测试有如下要求: (1) 国产 LDO 器件的输出噪声等主要性能参数指标需满足实际应用需求, 或达到进口器件水平; (2) 国内鉴定机构和验证单位需具

备针对 LDO 器件的低水平输出噪声参数的测试能力。

此外, 由于部分低噪声 LDO 器件的输出噪声很小, 如果测试方法不当, 器件输出噪声信号就会被测试设备本身产生的背景噪声所干扰, 从而得到错误的 LDO 输出噪声技术指标^[6]。国军标手册上的原理性测试电路图又缺乏具体的针对性, 这些困难给 LDO 产品的检测与应用评价带来不利影响, 因此需要研究适用于低噪声 LDO 的输出噪声测试实现方法。

1 半导体器件噪声特性分析

根据采用晶体管工艺类型的不同, 可以将 LDO 分为双极型和 CMOS 型两种。采用典型 CMOS 工艺的 LDO 稳压器电路包括 PMOS、NMOS、电阻、电容和衬底 PNP 管。针对双极型工艺的 LDO 稳压器, 还需主要关注三极管的噪声来源和等效输入噪声^[7]。

半导体器件中的噪声主要可分为热噪声、散粒噪声

和 $1/f$ 噪声等。

1.1 热噪声

当温度处于绝对零度以上时,载流子将一直做无规则的热运动。这种无规则运动叠加在载流子的有规则运动之上,使电流流动时产生波动,进而引起导体两端电压的无规则起伏,产生热噪声^[8]。

电阻的噪声主要为热噪声,它与绝对温度成正比^[9],因此电路在低温工作时可以减小电阻热噪声。电阻的热噪声可以串联一个噪声电压源来模拟,如图1所示。

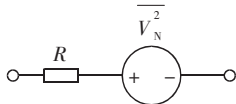


图 1 电阻的热噪声等效图

电阻每单位带宽内的热噪声功率,单位是 V^2/Hz ,它的谱密度可以表示为:

$$\overline{V_{n,T}^2} = 4kTR \quad (1)$$

式中 k 是玻尔兹曼常数 ($k=1.38 \times 10^{-22}$ J/K), T 是绝对温度, R 为电阻值。减小电阻值可以减小热噪声。

由于 MOS 器件内存在沟道电阻,因此 MOS 器件也存在热噪声。LDO 内部的 MOS 晶体管的热噪声主要由导电沟道产生,一般可在漏源两端连接个电流源来模拟:

$$\overline{I_{n,T}^2} = 4kT\gamma g_m \quad (2)$$

式中 g_m 是 MOS 管跨导。 γ 是与工艺相关的系数,对于长沟道器件, γ 的值相对较小,一般为 2/3。MOS 管热噪声电压的均方值与输出阻抗成正比,即对给定的压降,热噪声反比于器件电流的平方根。漏极电流较大的 MOS 管有较小的热噪声,因此可以通过增大其跨导来降低热噪声。

1.2 散粒噪声

散粒噪声产生的本质是载流子的离散性,又称为散弹噪声。通常是由于 PN 结正向导通时多子和少子的随机复合造成的,因而主要存在于结型器件中。而 JFET 和 MOSFET 中的散粒噪声很小,通常可以忽略。散粒噪声的均方值为:

$$\overline{I_{sh}^2} = 2qI\Delta f \quad (3)$$

式中 Δf 为带宽, I 为平均直流电流, q 为电子电荷。

散粒噪声在一定频率内是白噪声,仅取决于流过器件的直流电流,改变偏置电流就可以控制散粒噪声^[7]。随着电流的增加,散弹噪声波动会趋向平滑,即散弹噪声降低。

1.3 $1/f$ 噪声

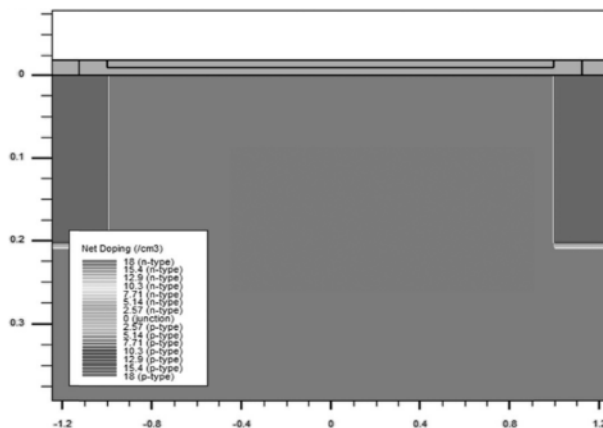
在 MOS 内部结构中,栅极氧化层和衬底之间的界面上存在污染和结晶缺陷。它们会随机地捕获和释放电子或空穴,使电流流动时产生波动,产生 $1/f$ 噪声。 $1/f$ 噪声又可称为闪烁噪声,其谱密度的大小与频率成反比,一般可在栅极串联一个电压源来表示:

$$\overline{V_{n,1/f}^2} = \frac{K}{C_{av}WL} * \frac{1}{f} \quad (4)$$

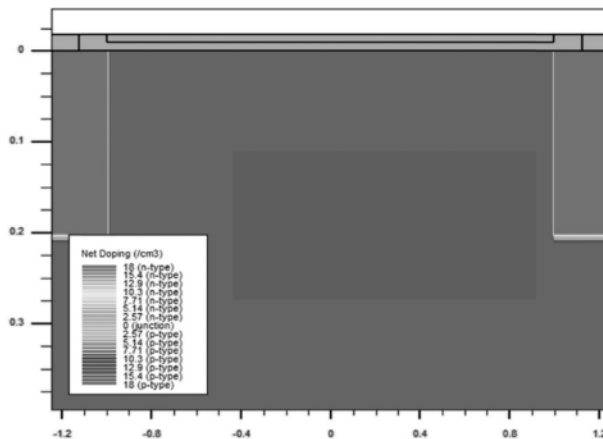
式中 K 是与工艺相关的系数。从式中可以看出 $1/f$ 噪声与频率和器件尺寸成反比, 因此通过增加器件的面积可以减小 $1/f$ 噪声^[10]。

MOSFET 的电压噪声以热噪声和 $1/f$ 噪声为主, 低频时主要是 $1/f$ 噪声, 高频时主要是热噪声。相同电流下, 双极型晶体管的跨导远远大于 MOS 管。因此与 MOS 管相比, 双极型晶体管有更小的 $1/f$ 噪声, 因此在合适的条件下可以选用双极型晶体管来代替 MOS 管。

基于 silvaco TCAD 分别建立相同结构的 PMOS 和 NMOS 器件模型, 仿真计算其 $1/f$ 噪声水平如图 2、图 3 所示。在相同结构下, PMOS 器件的 $1/f$ 噪声水平比 NMOS 器件低。这是由于 PMOS 器件的空穴输运距离硅-氧化物界面有一定距离, 因此它的 $1/f$ 噪声水平比 NMOS 的低。



(a) PMOS



(b) NMOS

图 2 MOS 器件的模型结构

通过增大 MOS 晶体管的面积、减薄栅氧化膜的厚度和采用 PMOS 晶体管代替 NMOS 等方法,可以降低 MOS 晶体管的 $1/f$ 噪声水平。但由于不同的电参数对结构参数的要求不同,甚至是相互矛盾的,考虑到器件的其他

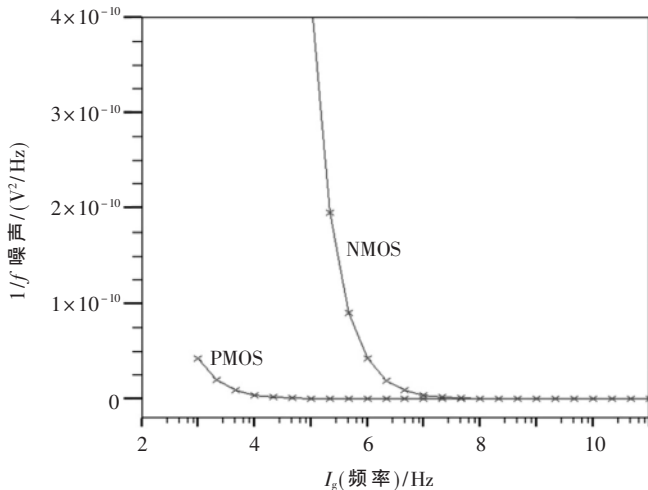


图3 MOS器件的 $1/f$ 噪声

工作电参数,需要在芯片设计制造时做出总体的权衡^[11]。

2 LDO 基本结构和噪声来源分析

LDO 器件的基本电路结构如图4所示,主要由基准电压模块、误差放大器、功率管和反馈网络组成。

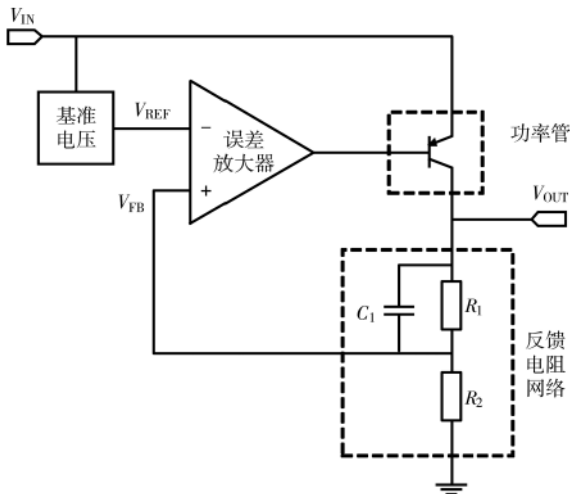


图4 LDO 基本电路结构示意图

由基准电压模块产生的精确稳定的基准电压与反馈网络反馈的输出电压,分别连接到误差放大器的输入端。误差放大器输出端连接功率管,对输出电流大小进行调整,使器件的输出电压稳定在额定值。输出电压在一定范围内应不受工艺、温度和电源电压的影响。

LDO 的输出电压取决于基准电压值和反馈电阻值^[10]。

$$V_{OUT} = V_{REF}(1 + R_1/R_2) \quad (5)$$

其中, V_{REF} 为基准电压模块提供的参考电压, R_1 和 R_2 为反馈电阻。当器件内部的参考电压一定时,可以通过调整反馈电阻值的比例,来控制 LDO 输出电压的大小。

在 LDO 器件的各个组成部分中,主要噪声源包括基准电压源、分压电阻网络和误差放大器。LDO 的噪声模型如图5所示。

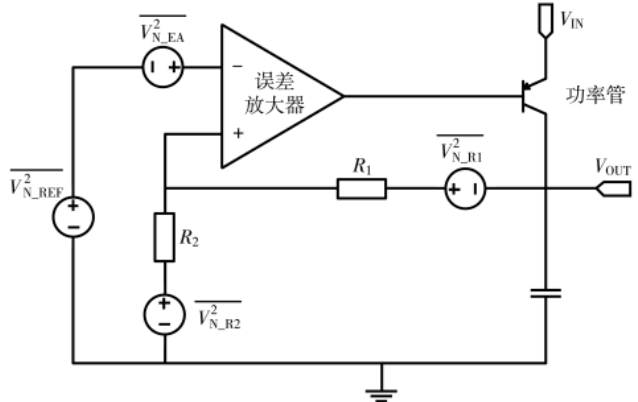


图5 LDO 噪声模型

$\overline{V_{N_REF}^2}$ 代表带隙基准电路输出噪声、 $\overline{V_{N_EA}^2}$ 代表误差放大器输入噪声、 $\overline{V_{N_R1}^2}$ 、 $\overline{V_{N_R2}^2}$ 代表反馈电阻的热噪声,那么 LDO 器件的等效输出噪声为:

$$\begin{aligned} \overline{V_{N_OUT}^2} = & (\overline{V_{N_REF}^2} + \overline{V_{N_EA}^2}) \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)^2 \\ & + \overline{V_{N_R2}^2} \left(\frac{R_{FB1}}{R_{FB2}}\right)^2 + \overline{V_{N_R1}^2} \end{aligned} \quad (6)$$

在基准源的输出端加一个较大的旁路电容可以滤除大部分高频噪声,但大容量旁路电容会导致基准源的启动时间延长。基准源的输出电压噪声包括热噪声和 $1/f$ 噪声,使用低通滤波器可以有效滤除热噪声。 $1/f$ 噪声是基准源内部的固有噪声,无法消除。

在芯片设计时减小分压电阻网络的电阻值,可以降低其噪声水平,但减小电阻值会同时增大系统的静态电流值。

由于误差放大器的增益较大,其后的器件噪声经过放大器衰减后比较小,可以忽略不计,如功率管本身的尺寸很大,沟道电阻很小,等效跨导大,因此产生的噪声很小,一般忽略功率管噪声在器件中的影响^[12-13]。

3 低噪声 LDO 输出噪声测试方法研究

低噪声镍氢电池组是最为简单实用的低噪声电压偏置源,要实现大电压时将其进行串联,此外对镍氢电池自身噪声测试结果表明,采用电池供电的噪声电压测试方法可以满足 $10 \mu V$ 量级的 LDO 噪声电压测试需求,达到对低压差线性电压调整器低噪声电压进行准确考核的目的^[14]。

一般来说,电池的输出阻抗随着频率的增加而增加,因此在电池供电的电路中最好包括旁路滤波电容。这样可以最大程度降低电源噪声,避免对元器件噪声测试结果的准确度造成影响。因此在本文采用的电池供电电路中,使用 $1 \mu F$ 的电容进行滤波。

本文使用简单直流偏置交流耦合噪声测量原理电路,在输出端使用 $10 \mu F$ 的耦合电容。简单直流偏置交流耦合噪声测量方法简单易操作,当元器件测试频率相

对较高(>0.1 Hz)时,常会采用该方法^[15]。

本文基于国军标手册中的输出噪声测试原理框图,采用低噪声镍氢电池组作为偏置源进行供电,并在测试电路中加入滤波电容和耦合电容,以降低本底噪声及其对输出噪声测试的影响。搭建符合要求的输出噪声测试系统,结合典型器件进行验证。

本文所搭建的测试系统由偏置电路、适配器、低通滤波器、低噪声前置放大器、数据采集卡和噪声分析软件等部分组成,结构框图如图 6 所示。基于搭建好的输出噪声测试系统,本文所进行的 LDO 的输出噪声测试流程如图 7 所示。

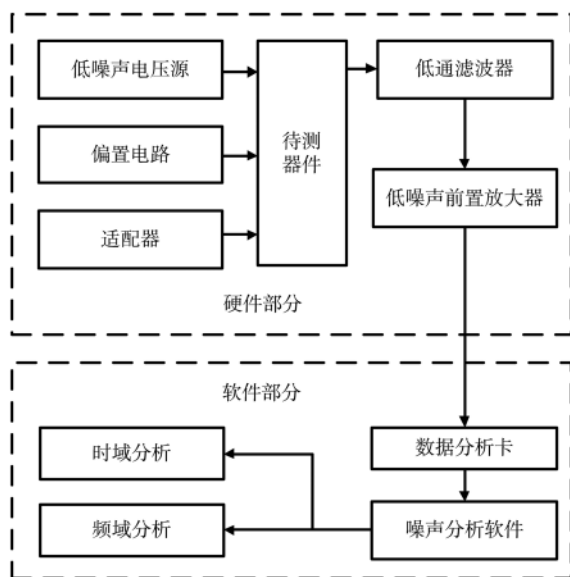


图 6 输出噪声测试系统

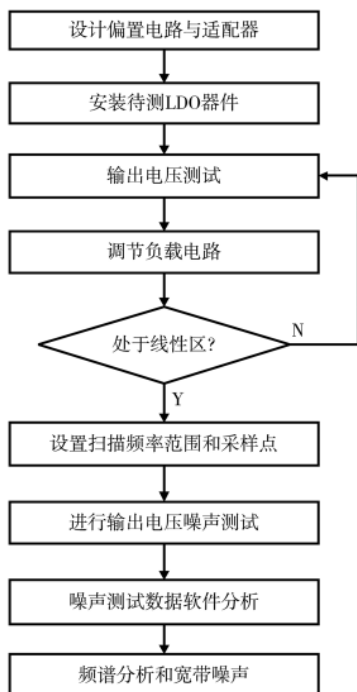


图 7 LDO 噪声测试流程

对于电子元器件的输出噪声测量标准在国际上普遍采用的主要有两种:一种是表示为以 V_{rms} 为单位的输出噪声电压的总均方根,这是在某一频率范围内的噪声的有效值的量度,即把噪声功率谱密度在一定频率范围内进行积分,因此可以被认为是特定频率范围内的总噪声^[14];另外一种是指定一些或某些特定频点噪声的频谱密度,它的单位为 V^2/Hz 。

接下来选取一种典型低噪声 LDO 器件进行输出噪声的实际测试。当输入电压在 $3.5\text{ V} \sim 20\text{ V}$ 范围内时该 LDO 的输出电压约为 2.5 V ,在 $10 \sim 100\text{ kHz}$ 的宽带噪声水平则在 $20\text{ }\mu\text{V}_{rms}$ 以下。该 LDO 的输出噪声谱密度测试数据如表 1 所示,功率谱密度图如图 8 所示。

表 1 某低噪声 LDO 输出噪声谱密度测试数据

序号	10 Hz 功率谱/ (V^2/Hz)	1 000 Hz 功率谱/(V^2/Hz)	100 kHz 功率谱/(V^2/Hz)	10~100 kHz 宽带噪声/V
1	$3.198\ 1 \times 10^{-12}$	$3.129\ 2 \times 10^{-16}$	$8.123\ 3 \times 10^{-18}$	$5.764\ 3 \times 10^{-6}$
2	$3.006\ 2 \times 10^{-12}$	$3.121\ 6 \times 10^{-16}$	$9.724\ 6 \times 10^{-18}$	$5.605\ 9 \times 10^{-6}$
3	$3.503\ 5 \times 10^{-12}$	$3.489\ 0 \times 10^{-16}$	$9.421\ 0 \times 10^{-18}$	$6.049\ 0 \times 10^{-6}$

由试验数据可看出,该测试方法可有效降低测试系统本底噪声对噪声测试结果的影响,该测试系统可测出水平低于 $20\text{ }\mu\text{V}_{rms}$ 的输出噪声。

4 结论

(1)从结构工艺方面分析了 LDO 的噪声来源模块,包括带隙基准电路、误差放大器和反馈网络电阻等。

(2)在器件的设计阶段,为了降低噪声,可部分选用双极型晶体管来代替 MOS 管,并且 PMOS 器件的 $1/f$ 噪声水平比 NMOS 器件低。

(3)电路工作在低温和增大晶体管的跨导可以降低器件的热噪声,增大器件面积和减薄栅氧化膜的厚度可以降低器件的 $1/f$ 噪声。

(4)采用低噪声镍氢电池组作为偏置源进行供电,并在测试电路中加入滤波电容和耦合电容以降低本底噪声及其对输出噪声测试的影响。搭建 LDO 输出噪声测试系统,选取典型器件进行测试,该测试系统可测出水平低于 20 V_{rms} 的输出噪声。

参考文献

- [1] 阮颐,王甲,张兵兵.高性能 LDO 在安防监控系统中的应用[J].电子技术应用,2019,45(12):67-69,82.
- [2] NATH D,PRADHAN S.Low dropout based noise minimization of active mode power gated circuit[J].International Journal of Engineering,2018,31(4):188-195.
- [3] 陈昱桦.低噪声高电源抑制比 LDO 的研究与设计[D].成都:电子科技大学,2020.
- [4] 李亮.低噪声高电源抑制比片上 LDO 的研究与设计[D].成都:电子科技大学,2016.
- [5] 黄松,姜洪雨,刘智,等.一种低噪声高纹波抑制比的 LDO 设计[J].微电子学与计算机,2018,35(10):89-92,98.

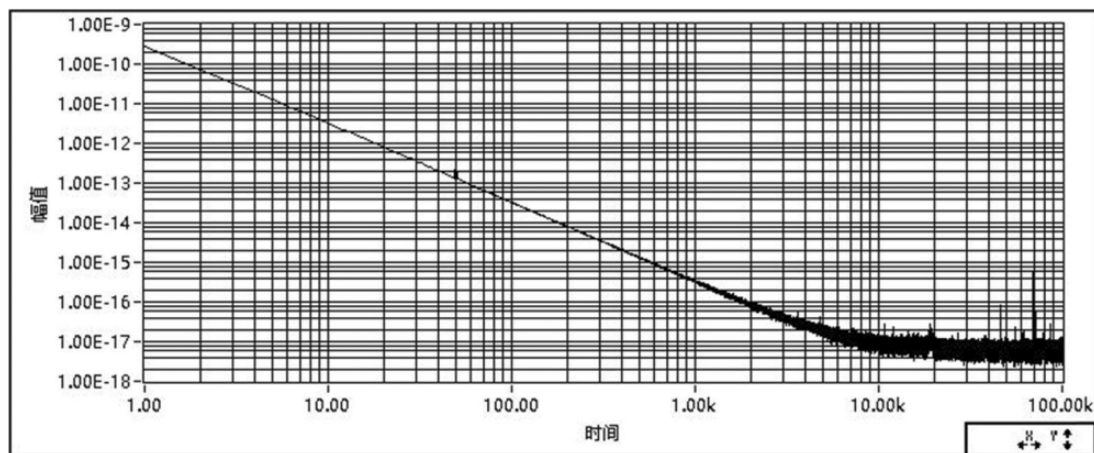


图8 某低噪声LDO输出噪声功率谱密度图

- [6] 黄姣英,王乐群,王长鑫,等.一种低噪声LDO输出噪声测试的实现方法:CN110501623A[P].2019-11-26.
- [7] 周志辉.低噪声低压差线性稳压器的研究与设计[D].西安:西安电子科技大学,2019.
- [8] 胡志峰.应用于低频微弱信号检测的前置放大电路设计[D].长沙:湖南大学,2015.
- [9] 张瀚中.一种不带片外电容LDO的设计与实现[D].西安:西安电子科技大学,2014.
- [10] 何颀.超低噪声高PSRR的LDO线性稳压器研究[D].西安:西安电子科技大学,2018.
- [11] MURAD S, HARUN A, ISA M, et al. Design of CMOS low-dropout voltage regulator for power management integrated circuit in 0.18- μ m technology[C]//The 2nd International Conference on Applied Photonics and Electronics 2019(InCAPE 2019), 2020.
- [12] 冯小龙.一种快速响应、低噪声低压差线性稳压器的设计与研究[D].成都:电子科技大学,2019.
- [13] YUK Y S, JUNG S, KIM C, et al. PSR enhancement through

super gain boosting and differential feed-forward noise cancellation in a 65-nm CMOS LDO regulator[J]. IEEE Transactions on Very Large Scale Integration(VLSI) Systems, 2014, 22(10): 2181-2191.

- [14] 罗军,刘焱,王小强,等.低压差线性电压调整器噪声电压测试方法[J].中国测试,2017,43(11):22-25.
- [15] 陈文豪.电子元器件低频电噪声测试技术及应用研究[D].西安:西安电子科技大学,2012.

(收稿日期:2021-12-01)

作者简介:

王长鑫(1998-),通信作者,女,硕士,助理工程师,主要研究方向:元器件质量及可靠性, E-mail:shiningx98@163.com。

张虹(1972-),男,硕士,研究员,主要研究方向:元器件可靠性及质量保证。

高会壮(1993-),男,硕士,工程师,主要研究方向:元器件可靠性。



扫码下载电子文档

(上接第69页)

电子技术与软件工程,2021(7):86-87.

- [9] 赵珉,汤跃科,陈宝钦,等.复杂掩模图数据处理与转换的研究[J].电子技术应用,2012,38(1):125-127.
- [10] 陈宝钦.电子束光刻技术与图形数据处理技术[J].微纳电子技术,2011,48(6):345-352.
- [11] 叶红,陈宝钦.GCA3600F图形发生器数据处理技术的改进与应用[J].微细加工技术,2007(3):9-12.
- [12] 李金儒,陈宝钦,赵珉,等.CIF到PG3600格式转换的算法研究[J].微电子学,2007(2):207-209.
- [13] 李金儒,陈宝钦,汤跃科,等.CIF格式挖空多边形切割为PG3600格式矩形的算法[J].微细加工技术,2006(2):5-7,20.

- [14] 胡勇,黄广宇,陈宝钦,等.复杂微光刻图形版图设计系统[J].微细加工技术,2002(2):15-18,23.

- [15] 洪先龙.计算机辅助制版软件ZB-761[J].清华大学学报(自然科学版),1979(2):63-74.

(收稿日期:2022-01-12)

作者简介:

黄翔宇(1992-),通信作者,男,硕士,主要研究方向:微光刻掩膜, E-mail:3743284@qq.com。

马协力(1991-),男,硕士,主要研究方向:掩膜版制造。

金焱骅(1994-),男,硕士,主要研究方向:掩膜版制造。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所