

速变参数预处理装置*

任勇峰^{1,2},王丽蓉¹,王淑琴¹,刘东海¹

(1.中北大学 电子测试技术国家重点实验室,山西 太原 030051;

2.中北大学 仪器科学与动态测试教育部重点实验室,山西 太原 030051)

摘要:针对遥测系统上测量参数多、耗时长以及传输质量要求高的问题,将采集数据由时域转换到频域,大大压缩了数据传输量,节省了传输时间,提高了飞行器的数据传输效率。基于系统电路,分析了CAN_FD总线接口、DSP和FPGA通信接口及供电接口的设计。速变参数预处理装置可处理振动、冲击和噪声信号,三者基于同一硬件平台而运用不同算法,当采集数据量达到要求时,FPGA产生中断并由DSP进行处理,DSP处理后的结果发送给FPGA,再转发至接收设备。实验中通过模拟测试环境完成系统验证,实践证明,速变参数预处理装置的误差在5%以下,且无丢帧现象,具有较强的实用价值。

关键词:速变参数预处理;频域信号;CAN_FD接口;DSP;FPGA

中图分类号:TP274

文献标识码:A

DOI:10.16157/j.issn.0258-7998.212454

中文引用格式:任勇峰,王丽蓉,王淑琴,等.速变参数预处理装置[J].电子技术应用,2022,48(9):75-80.

英文引用格式:Ren Yongfeng,Wang Lirong,Wang Shuqin,et al. Rapidly changing parameter pretreatment device[J]. Application of Electronic Technique, 2022, 48(9): 75-80.

Rapidly changing parameter pretreatment device

Ren Yongfeng^{1,2}, Wang Lirong¹, Wang Shuqin¹, Liu Donghai¹

(1.State Key Laboratory of Electronic Testing Technology, North University of China, Taiyuan 030051, China;

2.The Key Laboratory of Instrument Science and Dynamic Testing of the Ministry of Education, North University of China, Taiyuan 030051, China)

Abstract: In view of the problems of multiple measurement parameters, time-consuming and high transmission quality requirements on the telemetry system, the collected data is converted from the time domain to the frequency domain, which greatly reduces the amount of data transmission, saves transmission time, and improves the data transmission efficiency of the aircraft. Based on the system circuit, the design of CAN_FD bus interface, DSP and FPGA communication interface and power supply interface are analyzed. The fast-changing parameter preprocessing device can process vibration, shock, and noise signals. The three are based on the same hardware platform and use different algorithms. When the amount of collected data reaches the requirement, the FPGA generates an interrupt and is processed by the DSP, and the result after the DSP processing is sent to FPGA, and then forward to the receiving device. In the experiment, the system verification was completed through a simulated test environment. Practice has proved that the error of the fast-changing parameter preprocessing device is less than 5%, and there is no frame loss, which has strong practical value.

Key words: preprocessing of rapidly changing parameters; frequency domain signal; CAN_FD interface; DSP; FPGA

0 引言

我国的航空领域,遥测数据处理系统更多的是对信号的事后处理,没有达到对环境因素的实时分析效果,且多数对遥测数据的实时频域分析仅为固定时间段内或固定指令下的分析值,缺乏连续性和可靠性^[1]。速变参数预处理装置采用在线数据预处理技术,对采集数据进行预判筛选,并预处理优先数据,将数据从时域转

换到频域,大大压缩了数据传输量,并实时传输频域结果,增加了数据的连续性和可靠性^[2]。

目前国内遥测平台采用统一硬件加载不同软件构成重组综合基带,根据功能需求加载相应软件工程,速变参数预处理装置也沿用该技术手段。中北大学的褚建平基于DSP+FPGA设计了遥测数据实时谱分析卡,实现了对高频振动信号、冲击信号的实时处理,但是该设计没有集成前端的采集模块,仅完成数据处理环节^[3-4];蔡亦清等人针对四轴飞行器的功能要求,提出了基于

* 基金项目:国家重点研发计划(2018YFF01010500)

DSP+FPGA 的双核控制器,但硬件接口设计复杂,不利于实现设备小型化^[5]。

本文的速变参数预处理装置基于 DSP+FPGA 设计,其中 DSP 负责数据处理及计算,FPGA 负责接口及外设控制,按照功能将硬件设计划分为对外接口模块、数据处理模块和供电模块,三者间通过柔性板连接,实现了硬件的小型化,符合飞行器遥测系统对测试设备的要求。

1 整体设计

速变参数预处理装置目前可在线处理 3 种信号:振动、冲击和噪声信号^[6-7]。不同信号基于同一硬件平台,通过加装不同的软件工程,实现相应的处理功能。在线预处理装置针对上述 3 类参数的模拟信号,经滤波处理后进行实时采样,并对采样后的数据进行时域到频域的处理,处理后的数据经 CAN_FD 接口发送至外部设备。

速变参数预处理装置内部由 3 个模块构成,分别为对外接口模块、数据处理模块和供电模块^[8],原理框图如图 1 所示。对外接口模块接收 3 路模拟信号,经信号调理后,由 FPGA 控制采集模块进行模数转化,并能将 DSP 处理后结果通过 CAN/CAN FD 总线发送至外部设备;数据处理模块接收到 A/D 转换后数据,一路将数据打包编帧存储于 Flash 芯片,另一路将数据传输至 DSP 进行时域到频域的转换,并将转换结果发送至 CAN/CAN FD 总线收发器,同时 FPGA 可接收测试工装的指令信息;电源模块将外部输入 5 V 电压经开关电源转换成各个功能模块使用的电压,同时在电源输入端增加过流熔断器,防止设备内部出现短路时对外部设备造成影响。对于数据量较大的噪声数据,通过外挂 DDR3 高速数据缓

存来预防 FPGA 内部 RAM 过载的风险^[9-10]。

2 硬件电路设计

2.1 CAN/CAN FD 总线接口设计

为减少 PCB 板面积,提高接口通用化,CAN/CAN FD 总线接口采用 Xilinx XC7A100T FPGA 内部的 CAN FD 核作为逻辑控制器,其支持 CAN 和 CAN FD 两种数据格式,CAN FD 格式数据传输速率最高 8 Mb/s,解决了传统 CAN 总线带宽受限的问题^[11];接口收发芯片 PHY 采用 A/D 公司的 5 kVrms 信号和电源隔离式 CAN FD 收发器 ADM3055E,其内部集成隔离电源转换模块,集成度高,数据传输速率最高 12 Mb/s,同时向后兼容 CAN 协议,具有 ±40 V 总线故障保护功能。CAN/CAN FD 总线接口电路如图 2 所示。

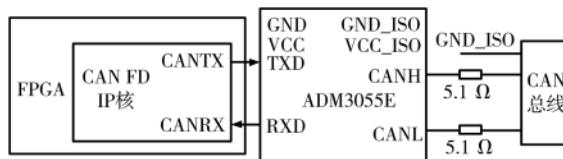


图 2 CAN/CAN FD 总线接口电路设计

2.2 DSP 和 FPGA 通信接口设计

在数据处理的过程中,DSP 和 FPGA 需要进行大量的数据传输,两者间的数据交互速度将影响设备数据处理的可靠性和实时性能。如图 3 所示,DSP 和 FPGA 芯片作为电路设计的关键部分^[12],分别使用 TMS320C6747、XC7A100T,设计采用外部存储器接口 EMIFA 作为 DSP 与 FPGA 高速数据传输接口^[13],可提供 10 MHz 的稳定

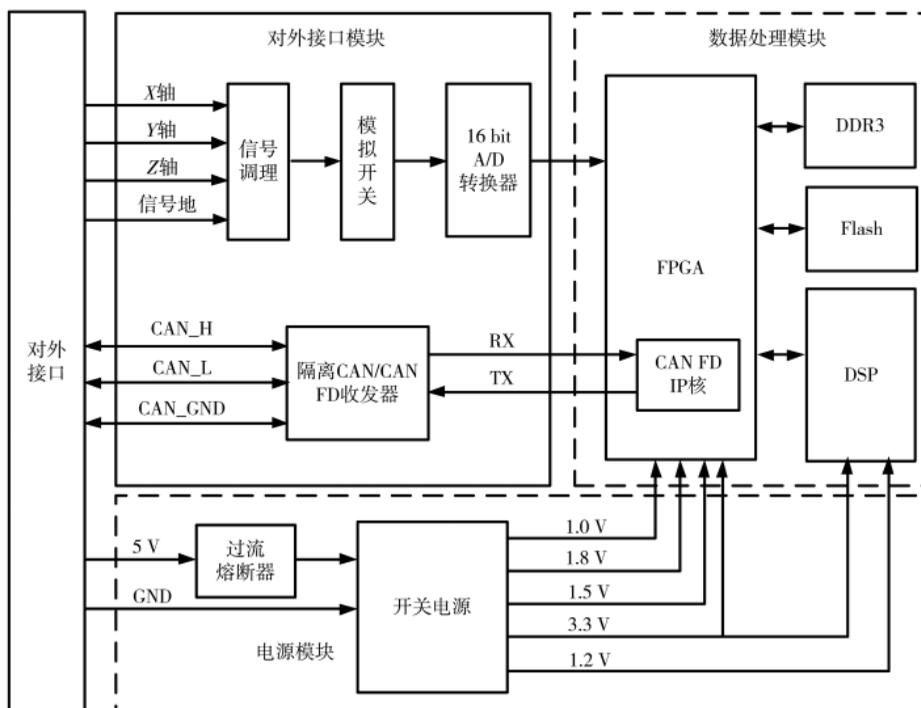


图 1 速变参数预处理装置原理框图

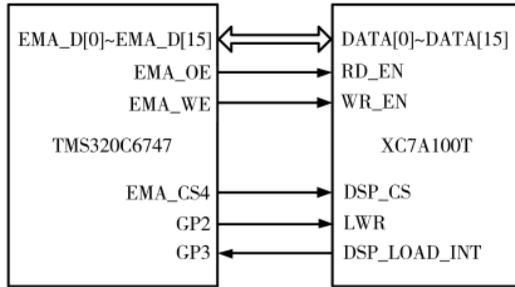


图3 DSP与FPGA处理器连接框图

读写,在16 bit总线宽度下,则可提供160 Mb/s的读写数据,而且FPGA可以通过EMA_CS[4]访问地址为0x64-000000~0x65FFFFFF共计32 MB的地址空间。此外,还预留一定数量的GPIO接口,满足数据交换过程中监测信号、控制信号等的传输。

2.3 供电接口设计

FPGA、DSP和DDR3芯片对上电顺序均有严格要求,其供电芯片应具备输出电压可调和延缓电源启动的两个特征^[14]。电源接口电路设计如图4所示,外部输入电压5 V经过两个开关电源TPS54331分别转换成1.2 V和3.3 V供DSP使用,同时经过单个开关电源LTM4644依次转换成1.0 V、1.5 V、1.8 V和3.3 V供FPGA及其他内部电路使用,上电顺序均通过配置外围电路完成^[15]。DDR3的工作电压1.5 V则由LTM4644优先提供,待1.5 V输出电压稳定后,控制TPS51200输出其所需的 V_{ref} 和 V_{Tr} ,满足DDR3的上电要求。另外,电源接口电路的5 V电压输入端增加熔断器,当内部设备发生短路时,不影响外部设备的通信。

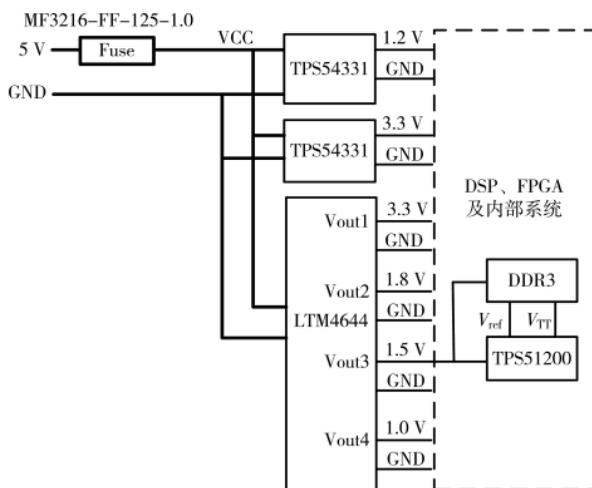


图4 电源接口电路设计

3 时序逻辑控制

3.1 主控逻辑的整体设计

速变参数预处理装置的整体逻辑设计主要分为FPGA和DSP模块,两者分工明确,FPGA模块主要负责与外部设备之间的通信,而DSP模块则对数据进行谱计

算,并将数据处理结果反馈给FPGA模块。此外,采集的原始数据会存储在FPGA的Flash模块,以便事后数据下载。

3.2 算法设计思路

FPGA模块的主要构成部分及功能是:AD_ctr模块能够实时处理3路模拟速变参数,并将各路信号的原始数据和谱结果分别缓存在两个FIFO中;DSP_ctr模块控制FPGA与DSP之间的接口通信;EEPROM_ctr模块完成对EEPROM的读写控制,实现测试参数配置,如速变参数类型、传感器灵敏度和冲击阈值等;Flash_ctr模块则实现了对Flash芯片的边擦边写设置,实现了循环存储控制,使得最大限度保留原始数据,供事后分析。

DSP模块的主要构成部分及功能是:FPGA_ctr控制DSP与FPGA之间的通信,并分别分配原始速变参数和谱结果的存储空间;分别设计功率谱密度(PSD)、冲击响应谱(ISR)和声压级谱密度(SPL)算法模块,DSP根据处理参数类型调用对应算法模块;DSP参数管理模块接收FPGA传输的设备参数以实现数字量到物理量的转化。振动、冲击及噪声信号的时频转换过程为:功率谱密度算法(PSD)将振动信号的时域信息通过傅里叶变换转换成频域信息;冲击响应谱算法(ISR)则将冲击信号的时域频率点通过加速度响应递归公式转换为冲击响应谱的点,从而实现时域转换;声压级谱密度算法(SPL)求得噪声信号时域点的功率谱密度后,采用1/3倍频程方式计算各频率带内谱密度之和,并通过声压级谱公式计算谱结果。

速变参数预处理装置工作流程是:系统上电后,根据功能需求,给设备加载相应软件工程,驱动EEPROM_ctr模块读取配置参数并控制传输至DSP;待参数读取完成后,FPGA控制接收3路模拟信号进行A/D转换,并存储原始数据;当存储量达到设定值时,DSP接收触发信号并对原始数据进行谱计算处理,处理完成后将结果反馈给FPGA,再通过CANFD总线按照帧格式发送给外部设备。此外,测试工装的“加载模拟参数”或“下载原始数据”指令通过CANFD总线发送给FPGA。设备运行过程中,若FPGA收到指令,则停止当前操作,执行相应指令操作。FPGA和DSP内部逻辑框图如图5所示。

4 算法验证

速变参数预处理装置的结构设计小巧,实验中利用振动、冲击、噪声传感器模拟测试环境,将速变参数预处理装置的频域结果与输入信号的时域范围进行对比分析,得出速变参数预处理装置的可靠性^[16]。

4.1 功率谱密度算法验证

将振动传感器安装在恩德福克振动台上,振动传感器输出信号接入振动变换器中(振动传感器与振动变换器构成的整体的灵敏度为115 mV/g,满量程为 ± 20 g,零位为2.5 V,通频带为20 Hz~2 000 Hz),将变换器输出信

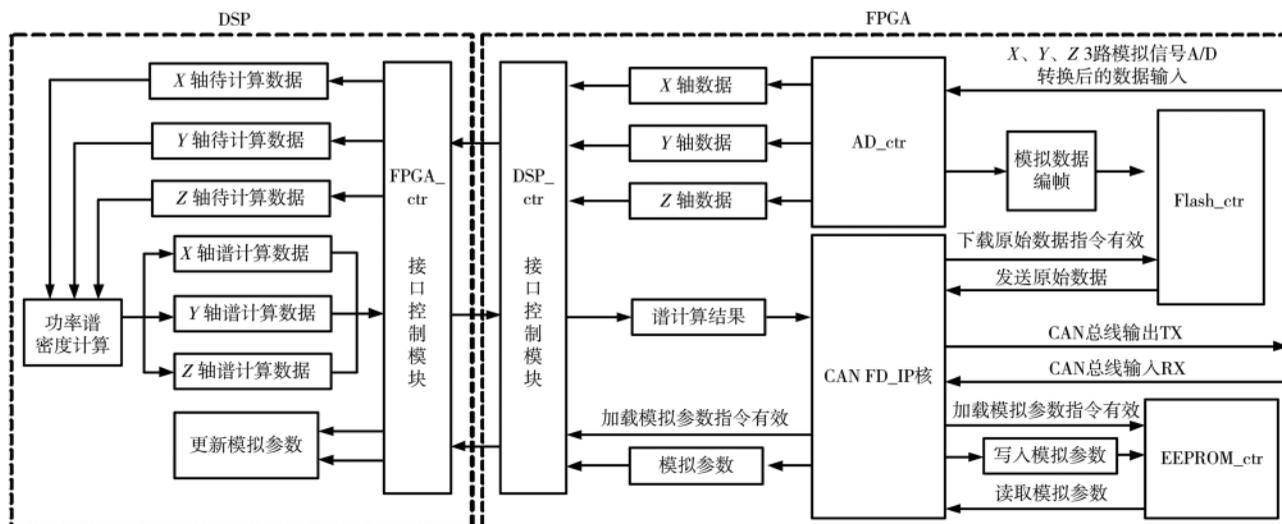


图5 FPGA和DSP内部逻辑框图

号接入速变参数预处理装置的X轴中,在振动台上设置对振动传感器进行扫频试验,频点为20 Hz、100 Hz、160 Hz、1 000 Hz、1 200 Hz、1 600 Hz、1 800 Hz、2 000 Hz、4 000 Hz、5 000 Hz、6 000 Hz、7 000 Hz、8 000 Hz、9 000 Hz、10 000 Hz,下载谱计算结果和原始数据,分析结果如图6、图7所示。

图6所示为速变参数预处理装置采集后的原始数据绘图,从图中可以看出,在扫频过程中,X轴输入的信号频率从低到高在变化。

图7所示为谱计算结果,可以看出在20 Hz、100 Hz、160 Hz、1 000 Hz、1 200 Hz、1 600 Hz、1 800 Hz、2 000 Hz频点上出现了峰值,即振动变换器的通频带20 Hz~2 000 Hz上出现了峰值,与振动传感器扫频试验的频点一致,由此可得,振动信号谱结果分析正确。

4.2 冲击响应谱算法验证

将冲击传感器安装在恩德福克冲击台上,冲击传感器输出信号接入冲击变换器中(冲击传感器和冲击变换器构成整体的灵敏度为2.35 mV/g,满量程为±1 000 g,零位为2.5 V,通频带为10 Hz~5 000 Hz),将变换器输出信号接入速变参数预处理装置的X轴中,设置阈值为3.431 629 6 V,在冲击台上设置对冲击传感器进行冲击试验,下载谱计算结果,分析结果如图8、图9所示。

图8所示为用示波器从速变参数预处理装置输入信号X轴测试到的冲击信号图,冲击过程中出现两个脉

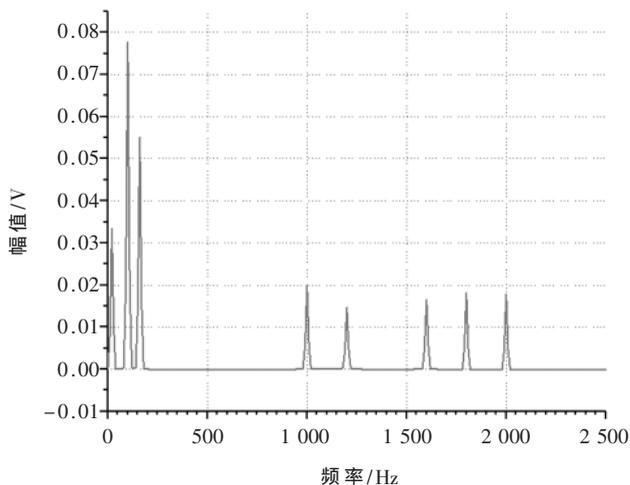


图7 功率谱密度结果绘图

冲,正向脉冲脉宽约为1 ms,反向脉冲脉宽约为1.2 ms。

图9所示为谱计算结果,可以看出在最高点806 Hz,幅值为3.95 V;次高点508 Hz,幅值为3.43 V,分别对应正向和反向两个冲击脉冲信号,由此可得,冲击信号谱结果分析正确。

4.3 声压谱算法验证

采用标准声压源(250 Hz)输入噪声信号至噪声传感器,传感器输出信号接入噪声变换器中(噪声传感器和噪声变换器构成整体的灵敏度为0.874 mV/Pa,满量程为

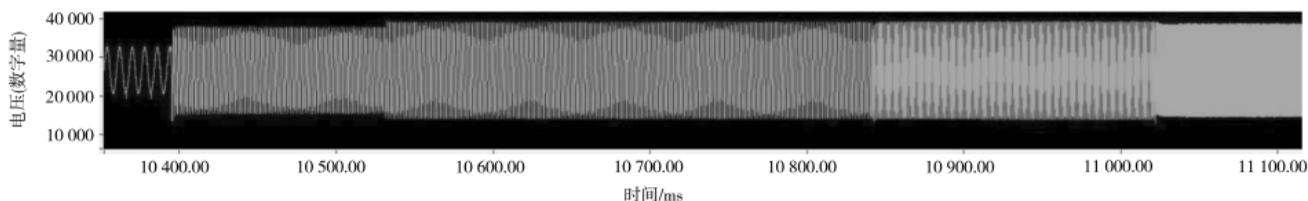


图6 参数预处理装置原始数据绘图结果

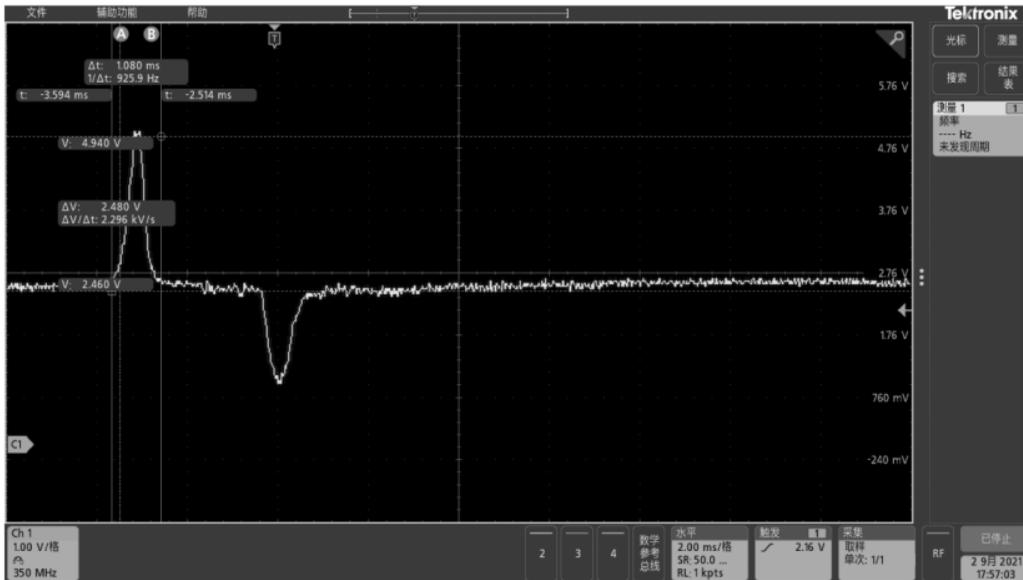


图 8 冲击信号示波器测试图

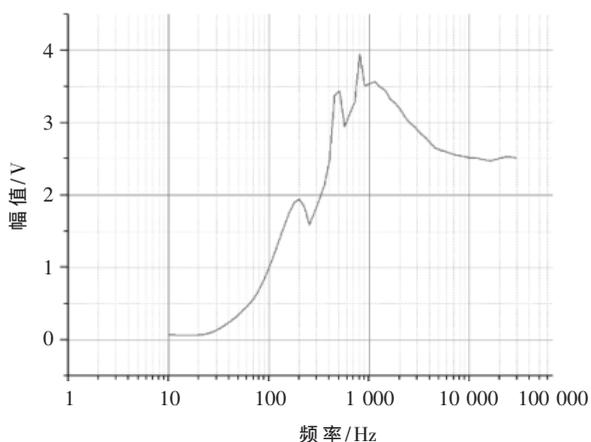


图 9 冲击响应谱结果绘图

155 dB, 零位为 2.5 V, 通频带为 50 Hz~8 000 Hz), 并将变换器输出信号接入速变参数预处理装置的 X 轴中, 下载谱计算结果, 分析结果如图 10、图 11 所示。

图 10 所示为示波器测试速变参数预处理装置输入信号 X 轴的噪声信号图, 可以看出, 输入的噪声信号为 250 Hz 的正弦信号; 图 11 所示为谱计算结果, 图中噪声信号幅值最大为 159.5 dB, 其对应的信号频率为 250 Hz, 与输入信号的频率一致, 由此可得, 噪声信号谱结果分析正确。

综上所述, 功率谱密度(PSD)、冲击响应谱(ISR)和声压级谱(SPL)算法都具有一定的可靠性, 其处理结果均与输入信号一致。此外, 通过测试工装上位机软件, 分别下载了 3 种信号的原始数据及谱计算处理结果, 并对各

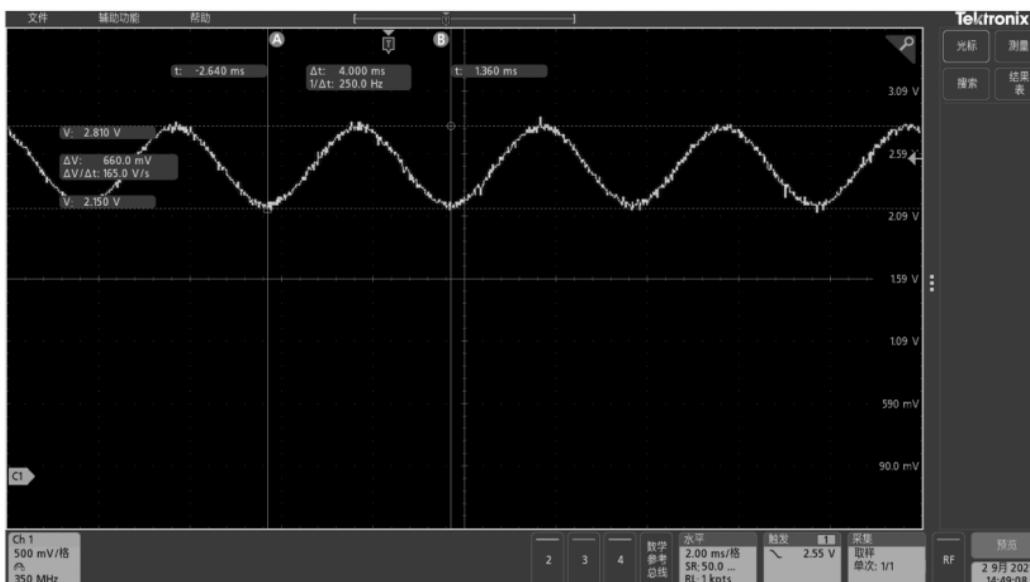


图 10 噪声信号示波器测试图

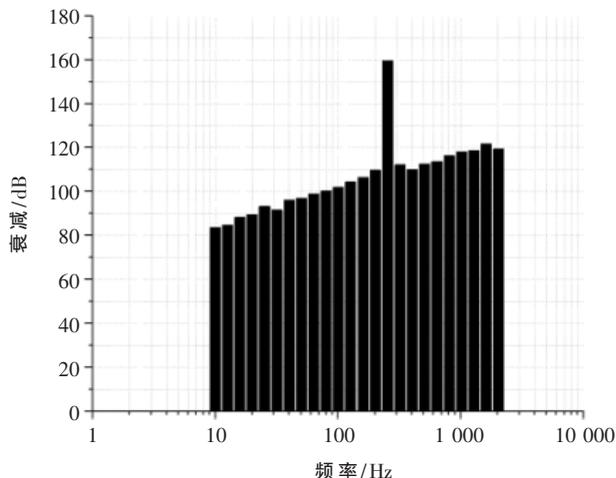


图 11 噪声信号谱计算结果

信号数据压缩量进行了计算,其中,振动信号的数据量压缩了约 97.44%,冲击信号的数据量压缩了约 85.6%,噪声信号的数据量压缩了约 99.29%,能够大大减少数据传输量。

5 结论

本设计的速变参数预处理装置实现了对振动、冲击及噪声信号的在线处理,有效地将采集信号从时域转换为频域,大大压缩了数据传输量。利用 MATLAB 软件,验证了速变参数预处理装置算法的可行性,并将处理结果与专业谱算法结果进行对比得出:功率谱密度算法、冲击响应谱密度算法以及声压级谱密度算法与标准算法之间的误差在 5% 以内,而功率谱密度算法、冲击响应谱密度算法的误差主要来源于滤波器的设计,由于声压级谱密度算法的参考结果中没有涉及未滤波频段的结果,因此无法得出滤波器是否对处理结果存在影响,在通频带内声压级谱密度算法的最大误差为 3.4%。由于噪声数据量大,硬件电路在 FPGA 端设计了 DDR,但是 DDR 的使用会影响噪声数据的运算速率,因此后续将优化电路设计,减小对 DSP 运算速度的影响。

参考文献

[1] 冷佳鹏.多通道遥测噪声数据无损压缩技术研究[D].太原:中北大学,2013.
 [2] 李祎.基于 DSP 的速变参数处理装置的研制[D].太原:中北大学,2021.
 [3] 褚建平,甄国涌,刘东海.基于 FPGA 和 DSP 的遥测数据实时谱分析卡设计[J].电子器件,2017,40(5):1108-1114.
 [4] 褚建平.遥测振动及冲击数据谱分析卡设计与实现[D].太原:中北大学,2017.
 [5] 蔡亦清.基于 DSP 和 FPGA 的飞行器双核控制设计[D].太原:中北大学,2017.
 [6] 张东.典型遥测帧结构分析与数据处理关键技术[J].兵工自动化,2020,39(3):5-9,37.

[7] 詹建华.基于 DSP 的遥测噪声数据无损压缩装置的研制[D].太原:中北大学,2012.
 [8] 刘志强.基于经典 CAN 与 CAN FD 协议兼容性研究的通信机制设计[D].青岛:青岛理工大学,2019.
 [9] 丁辉,张会新,庞俊奇.基于 FPGA 的高速大容量数据缓存单元设计[J].仪表技术与传感器,2021(6):58-61.
 [10] 熊梦.数字三维示波器中 DDR3 存储模块的硬件设计与实现[D].成都:电子科技大学,2016.
 [11] 陈秋苑.CAN FD 与 CAN 网络共存的解决方案[J].中国仪器仪表,2020(11):94-98.
 [12] 王大伟.基于 DSP 和 FPGA 导航计算机硬件模块设计与实现[D].太原:中北大学,2016.
 [13] 李彦,梁正桃,李立京,等.基于 FPGA 和 DSP 的微振动传感器信号采集系统设计[J].现代电子技术,2012,35(20):21-24.
 [14] 冯景,张繁.基于可编程逻辑器件的电源上电时序控制[J].中国集成电路,2020,29(12):69-72.
 [15] 吴凯,张磊,佟首峰,等.高速模拟数据源系统的电源设计[J].电子器件,2017,40(2):356-360.
 [16] 郝少帅.速变参数测量装置的设计与实现[D].太原:中北大学,2021.

(收稿日期:2021-12-10)

作者简介:

任勇峰(1968-),男,博士,教授,主要研究方向:测试计量技术及仪器、电路与系统。

王丽蓉(1995-),通信作者,女,硕士研究生,主要研究方向:电路与系统, E-mail:593521266@qq.com。

王淑琴(1990-),女,硕士,硬件工程师,主要研究方向:数据采集与存储。



扫码下载电子文档

欢迎订阅

电子技术应用 月刊

订阅代号: 2-889

定价: 30 元/期

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所