

基于 CMOS 阈值电压设计的电压基准源

徐晴昊, 奚冬杰

(中国电子科技集团公司第五十八研究所, 江苏 无锡 214035)

摘要: 基于 TSMC 0.18 μm 标准 CMOS 工艺, 提出了一种新型无电阻低温漂电压基准源。通过采用 CMOS 阈值电压 (V_{th}) 和与温度成正比的电压 (V_{PTAT}) 作为基础线性温度单元加权求和的方式, 消除了电压基准源输出中残留的非线性温度分量, 最终得到高精度的电压基准输出。其中 CMOS 阈值电压由无电阻结构产生, V_{PTAT} 的产生和与 CMOS 阈值电压的加权求和由非对称差分运放完成。实测结果证明, 在 $-55\text{ }^{\circ}\text{C}\sim 125\text{ }^{\circ}\text{C}$ 温度范围内, 电压基准源输出为 1.23 V, 温度系数为 4.5 ppm/ $^{\circ}\text{C}$ 。在无滤波电容的情况下, 基准电源抑制比可达 -93 dB。

关键词: 电压基准; 阈值电压; 温度系数; 电源抑制比

中图分类号: TN433

文献标志码: A

DOI:10.16157/j.issn.0258-7998.222872

中文引用格式: 徐晴昊, 奚冬杰. 基于 CMOS 阈值电压设计的电压基准源[J]. 电子技术应用, 2023, 49(1): 32-35.

英文引用格式: Xu Qinghao, Xi Dongjie. Voltage reference based on CMOS threshold voltage[J]. Application of Electronic Technique, 2023, 49(1): 32-35.

Voltage reference based on CMOS threshold voltage

Xu Qinghao, Xi Dongjie

(No. 58 Research Institute of China Electronics Technology Group Corporation, Wuxi 214035, China)

Abstract: A novel low temperature coefficient voltage reference without resistors is presented in this brief, which is compatible with standard TSMC 0.18 μm CMOS technology. Threshold voltage (V_{th}) and proportional to absolute temperature voltage (V_{PTAT}) form the basic linear temperature components. By weighting the sum of the two through asymmetric differential operational amplifier, the nonlinearity in the voltage reference is canceled and the precision of the output voltage is improved. The V_{th} is achieved by resistorless circuit and the V_{PTAT} is achieved by asymmetric differential operational amplifier. The experimental results show that in the temperature range of $-55\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$, the voltage reference is 1.23 V with a temperature coefficient of 4.5 ppm/ $^{\circ}\text{C}$, and the power supply rejection ratio is lower than -93 dB while without filtering capacitor.

Key words: voltage reference; threshold voltage; temperature coefficient; PSRR

0 引言

电压基准源作为一个基础单元模块被广泛应用于诸如数据传输、随机存储器和射频电路等电子系统。高精度的电压基准源应具有与工艺无关的低温度和低电源电压敏感性, 其输出电压精度将限制所在系统的性能上限, 因此研究如何设计高精度电压基准源具有重要意义^[1-4]。

传统电压基准源基于三极管带隙电压进行设计, 采取一阶补偿方案, 输出为三极管基极与发射极间压差 (V_{BE}) 和热电压 (V_{T}) 的加权和。由于 V_{BE} 的展开式中存在温度的非线性高阶分量, 因此传统电压基准源如需提升输出精度则需采取高阶曲率补偿方案。针对一阶补偿因固有缺陷所导致基准输出电压精度受限问题, 业内提出了电阻温度系数补偿、亚阈值区 MOS 补偿、指数型

电流补偿和分段线性曲率补偿等高阶温度补偿方案, 但综合考虑功耗、面积、噪声、模型精度、良率和工艺兼容性等问题上述方案应用场景受限^[5-7]。

针对传统带隙结构基准所存在的问题, 本文采用两个具有线性互补温度系数的电压项加权求和方案, 提出了一种基于 CMOS 阈值电压设计的电压基准源。其中基础性正温度系数单元由与温度成正比的电压 V_{PTAT} 实现, 基础性负温度系数单元由 MOS 管阈值电压 V_{th} 实现, 电路中所有 MOS 管均工作于强反型区, 可实现更高的仿真模型精度。采用具有 PSRR 提高技术的自偏置电流源为无电阻 V_{th} 产生模块提供电流偏置, 其通过减小电流镜像误差, 可提升电压基准输出抗电源噪声干扰能力。考虑自偏置电流源中输出电流温度特性, 利用一个非对称差分运放即可

同时实现 V_{PTAT} 的产生和 V_{PTAT} 与 V_{th} 的加权求和。最终所设计电压基准源在 2.5 V~5 V 电源电压下, 以及 -55 °C~125 °C 温度范围内温度系数低至 4.5 ppm/°C, 由于未采用电阻且所有 MOS 管均工作于强反型区, 因此本文所提出基准电路具有更高的输出精度和更广的应用范围^[8-10]。

1 电路补偿原理

为避免 V_{BE} 中高阶非线性温度分量影响电压基准输出精度, 本文基于具有线性负温度系数的 V_{th} 设计了一种新型无电阻电压基准源, 其系统架构如图 1 所示。

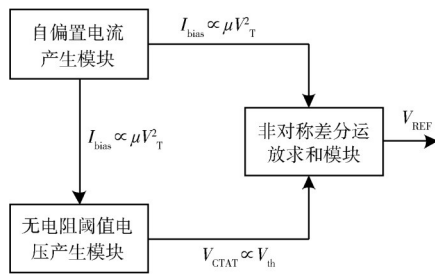


图1 本文中电压基准源系统框图

图1中具有 PSRR 提高技术的自偏置电流产生模块为其他模块提供大小正比于 μV_T^2 的偏置电流 I_{bias} , 其中 μ 为电子迁移率。将偏置电流 I_{bias} 施加于非对称差分运放求和模块, 利用 MOS 管工作于饱和区时其过驱动电压和输出电流的关系, 可迫使运放两个输入端之间电压差(失调电压)与温度成正比, 从而获得温度补偿时所需的线性正温电压 V_{PTAT} 。用于基准输出补偿的线性负温电压 V_{CTAT} 与 V_{th} 成正比, 其通过本文所设计无电阻阈值电压产生模块获得。将 V_{CTAT} 注入非对称差分运放正输入端, 因运放正负端间压差为 V_{PTAT} 且运放处于单位负反馈环路时运放输出端电压为正端电压与失调电压之和, 则此时运放输出端电压即为所需电压基准。本文所设计电压基准中 V_{PTAT} 的产生和其与 V_{CTAT} 的加权求和均由非对称差分运放模块完成, 且未采用高阶补偿方案, 电路结构被大幅简化。

结合上述分析可知, 最终基准电压表现为 V_{th} 与 V_{PTAT} 的加权求和, 具体表达式如式(1)所示:

$$V_{REF} = V_{th} + kV_{PTAT} = V_{th} + kA_{PTAT}T \quad (1)$$

其中 k 为一固定常数, 与工艺参数无关, 仅由电路中 MOS 管尺寸比值决定。 A_{PTAT} 为固定正值, 典型值为 0.086 7 mV/°C, 其代表 V_{PTAT} 温度系数。

V_{th} 详细表达式如式(2)所示:

$$|V_{th}(T)| = |V_{th}(T_0)| + A_{V_{th}}(T - T_0) \quad (2)$$

其中 T 代表绝对温度; T_0 代表参考温度点; $V_{th}(T_0)$ 代表在参考温度处 MOS 管阈值电压大小; $A_{V_{th}}$ 为一固定负值, 与具体选用工艺相关, 其代表 V_{th} 温度系数。

结合式(1)、式(2)可知, V_{th} 与 V_{PTAT} 均具有线性温度

系数, 当取 $kA_{PTAT} = -A_{V_{th}}$ 时, 即有 $\partial V_{REF}/\partial T = 0$, 此时电压基准输出中不包含非线性温度分量, 具有近似零温特性, 且常温下 V_{REF} 值由所选用设计工艺中 MOS 管 V_{th} 决定。

2 具体电路实现

本文所提出基于 CMOS 阈值电压设计的电压基准源具体电路实现如图 2 所示。整体电路由自偏置电流产生模块($I_{bias} \propto \mu V_T^2$)、无电阻阈值电压产生模块和非对称差分运放求和模块共三部分组成。

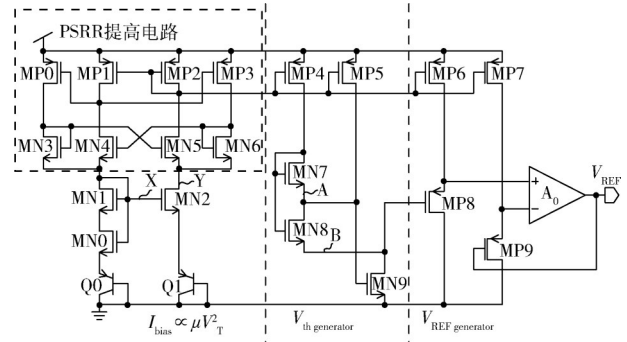


图2 基于 CMOS 阈值电压设计的电压基准源

2.1 自偏置电流产生模块 ($I_{bias} \propto \mu V_T^2$)

该模块为自偏置结构, MOS 管均工作于强反型区, 具有较高的仿真模型精度, $(W/L)_{MP0} = (W/L)_{MP1} = (W/L)_{MP2} = (W/L)_{MP3}$ 。其中 PSRR 提高电路具有电流镜箝位功能, 可通过控制 MP1 与 MP2 漏端电压相等且 $V_X = V_Y$ 来确保电流镜镜像精度, 以最终减小电源噪声对输出偏置电流的影响, 整体负反馈环路增益为 $2g_m(MP2)g_m(MN5)(r_{dsMP2} || r_{dsMN5})^2$ 。

假设电源存在扰动, 使得 $V_X \neq V_Y$ 。设 V_Y 相对于稳态时增大了 $+\Delta V$, V_X 相对于稳态时减小了 $+\Delta V$ 。由于 $(1/g_{MN6}) \ll r_{o(MP3)}$, 因此 MN4 管的栅极相对于稳态时增大了 $+\Delta V$ 。此时, MN4 管的栅源电压 $V_{GS(MN4)}$ 相对于稳态时增大了 $+2\Delta V$ 。 $V_{GS(MN4)}$ 上升, 则 MP1 漏端电压下降, MP0 管的输出电流增大, 最终调整为 $V_X = V_Y$ 。

在 $V_X = V_Y$ 下, 设置三极管 Q0 与 Q1 面积比为 N 且 $(W/L)_{MN1} = (W/L)_{MN2}$, 则对 MN0 和 MN1 存在如下关系:

$$V_{ds(MN0)} = V_T \ln(N) \quad (3)$$

$$V_{gs(MN0)} = V_{gs(MN1)} + V_{ds(MN0)} \quad (4)$$

MN0 工作于三极管区, MN1 工作于饱和区, 且两者电流相等。考虑 MOS 管在相应工作区域电流表达式, 则自偏置电流产生模块输出 $I_{bias} \propto \mu V_T^2$, 表达式如(5)式所示:

$$I_{bias} = I_{MN1} = \frac{\mu C_{ox}(W/L)_{MN0}^2}{2(W/L)_{MN1}} (V_T \ln N)^2 S^2 \quad (5)$$

$$S = 1 + \sqrt{1 + \frac{(W/L)_{MN1}}{(W/L)_{MN0}}} \quad (6)$$

其中 C_{ox} 代表 MOS 管单位面积栅氧化层电容, I_{MN1} 代表 MN1 中电流。

2.2 无电阻阈值电压产生模块

无电阻阈值电压产生模块(V_{th} generator),用于产生具有线性负温系数的 V_{th} ,其中MN8作为可调线性电阻工作于三级管区。调节MP4、MP5电流镜像比例和MN7~MN9尺寸,即可使得 $V_{ds(MN8)}$ 与MN9过驱动电压 $V_{OV(MN9)}$ 相等,从而在MN9漏端输出所需 V_{th} 。

$$V_{ds(MN9)} = V_{gs(MN9)} - V_{OV(MN9)} = V_{th(MN9)} \quad (7)$$

电路中器件尺寸一种有效设置的方式为: $(W/L)_{MP5} = 2(W/L)_{MP4}$, $(W/L)_{MN9} = 3(W/L)_{MN8} = 3(W/L)_{MN7}$ 。此时MN7、MN9具有相同的过驱动电压, $V_{ds(MN8)} = V_{OV(MN9)}$ 且 $V_{gs(MN8)} = 2V_{gs(MN9)} - V_{th(MN9)}$ 。

2.3 非对称差分运放求和模块(V_{REF} generator)

通过在运放A0的输入端增加MP6~MP8可构成非对称差分运放,该模块可实现将施加在MP8栅端的 $V_{th(MN9)}$ (具有线性负温系数)与MP8和MP9间栅源压差(具有线性正温系数)的加权求和。

考虑闭环时运放两个输入端之间虚短的箝位特性,此时MP8和MP9源端电压相等。

$$V_{REF} = V_{th(MN9)} + V_{gs(MP8)} - V_{gs(MP9)} \quad (8)$$

$$V_{gs(MP8)} = V_{th(MP8)} + \frac{\frac{(W/L)_{MP6}}{(W/L)_{MP2}} I_{bias}}{\mu C_{ox} (W/L)_{MP8}} \quad (9)$$

$$V_{gs(MP9)} = V_{th(MP9)} + \frac{\frac{(W/L)_{MP7}}{(W/L)_{MP2}} I_{bias}}{\mu C_{ox} (W/L)_{MP9}} \quad (10)$$

$$V_{th(MP8)} \text{与} V_{th(MP9)} \text{相等,将式(9)、式(10)代入式(8)可知:} \\ V_{REF} = V_{th(MN9)} + \alpha V_T \quad (11)$$

$$\alpha = \frac{\beta L (W/L)_{MN9} S_{lnN}}{\sqrt{2(W/L)_{MN1} (W/L)_{MP2}}} \quad (12)$$

$$\beta = \frac{\sqrt{\frac{(W/L)_{MP6}}{(W/L)_{MP8}}}}{\sqrt{\frac{(W/L)_{MP7}}{(W/L)_{MP9}}}} \quad (13)$$

α 与 β 为固定常数,与工艺参数无关,仅由电路中器件尺寸比决定。结合式(11)~(13)可知最终 V_{REF} 仅由具有线性温度系数的分量构成,合理设置电路中器件尺寸以调整 α 大小,即可使得 V_{REF} 具有近似零温特性,从而实现 V_{REF} 高精度输出。

3 电路仿真结果和分析

采用TSMC 0.18 μm CMOS工艺,在电源电压2.5 V~5 V和温度-55 $^{\circ}\text{C}$ ~125 $^{\circ}\text{C}$ 范围内,对本文所设计基于CMOS阈值电压设计的电压基准源进行了Spectre仿真验证。

本文所选用设计工艺中 $V_{th(MN9)}$ 温度系数为-1.1827 mV/ $^{\circ}\text{C}$,仿真波形如图3、图4所示。 V_T 温度系数为0.0867 mV/ $^{\circ}\text{C}$,因此式(12)中选取 $\alpha=13.64$ 作为仿真优化的初始迭代点。

图5所示 V_{REF} 温度特性曲线仿真结果与理论分析一致, V_{REF} 的温度特性曲线呈现一阶补偿效果,典型值为1.2357 V。在-55 $^{\circ}\text{C}$ ~125 $^{\circ}\text{C}$ 范围内,温度系数小于3.5 ppm/ $^{\circ}\text{C}$ 。

图6所示为该 V_{REF} 的PSRR在电源电压5 V下仿真结果。可以看出低频段PSRR低于-93 dB,电路具有较

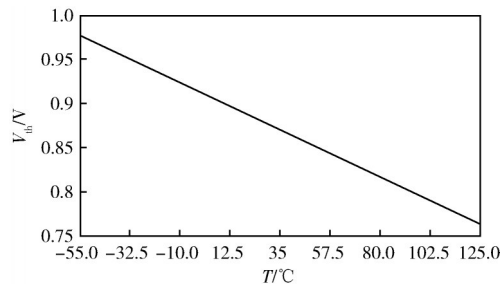


图3 $V_{th(MN9)}$ 温度特性曲线

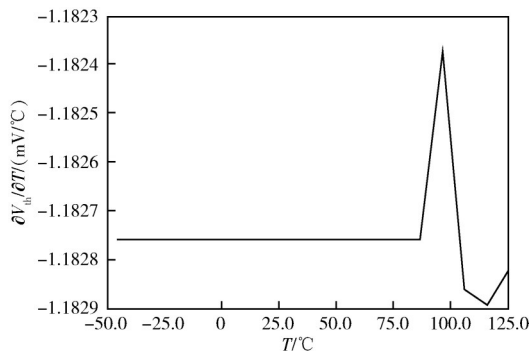


图4 $V_{th(MN9)}$ 温度系数曲线

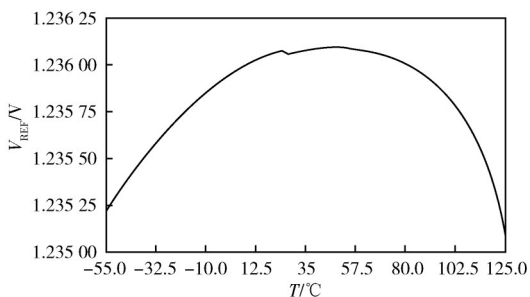


图5 V_{REF} 温度特性曲线

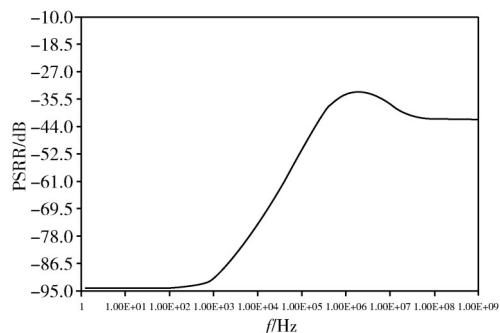


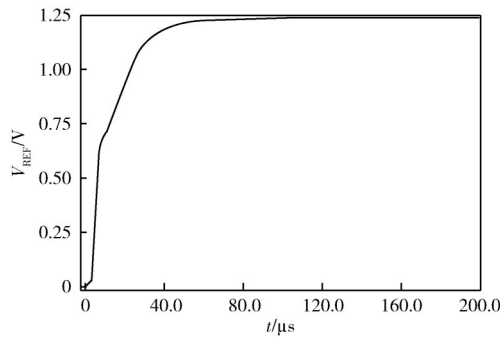
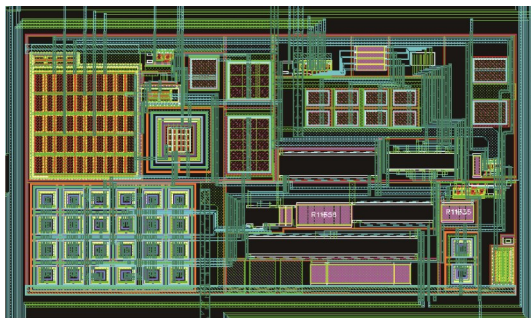
图6 基准电路PSRR曲线

强的抗电源噪声干扰能力。

图7所示为 V_{REF} 上电启动波形仿真。由图7可知当电源电压有效后 V_{REF} 建立时间约为80 μs ,且建立过程平稳不存在过冲。

本文所提出基于CMOS阈值电压设计的电压基准源已应用于一款汽车电子LDO电路,图8为该电压基准版图布局,模块面积为0.017 mm^2 。

图9为基准温漂在不同电源下实测结果,拟合曲线

图7 V_{REF} 随电源电压变化曲线图8 V_{REF} 版图照片

表明基准最大温漂为 4.5 ppm/°C。测试结果与仿真值较为接近,偏差由器件匹配精度和版图寄生参数等引起。

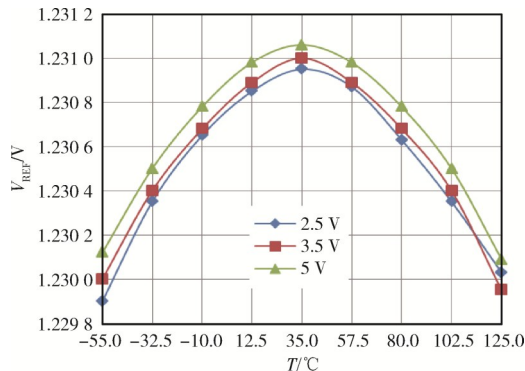
图9 V_{REF} 实测波形拟合

表1为本文与其他文献中所提出CMOS电压基准源的性能对比。除因未采用高阶补偿方案导致温度系数高于文献[8]外,相比于其他文献,本文所设计电压基准电路结构更为简单且在温度系数、电源抑制比和工作温度范围方面具有更优性能,适合于工况恶劣的汽车电子芯片应用。

4 结论

采用 TSMC 0.18 μm CMOS 工艺提出了一种基于 CMOS 阈值电压设计的电压基准源。在未采用高阶补偿情况下,通过基础线性互补温度单元 V_{th} 和 V_{PTAT} 加权求和的方式即可获得高精度基准输出,具有 PSRR 提高技术的自偏置电流源通过增强基准抗电源噪声干扰能力进一步提升其输出精度。 V_{th} 由无电阻结构产生, V_{PTAT}

表1 本文与其他文献中基准电压源的参数对比

参数	文献[8]	文献[9]	文献[10]	本文
工艺/nm	180	65	130	180
温度系数/ ($\times 10^{-6} \cdot ^\circ\text{C}^{-1}$)	3.3	6.85	31	4.5
基准电压/V	1.22	0.765	0.51	1.23
PSRR/dB	96	-65.3	-51.7	-93
工作温度/°C	40~110	55~125	20~100	-55~125

的产生和与 V_{th} 的加权求和均由非对称差分运放完成,因此电路具有结构简单可与标准 CMOS 工艺兼容等优点。验证结果表明该电压基准源在 -55 °C~125 °C 温度范围内,温度系数为 4.5 ppm/°C,低频电源抑制比为 -93 dB,适用于要求具有宽工作温度范围的汽车电子芯片。

参考文献

- [1] 王轩,刘洁,赖晓玲,等.一种适用于低压差分信号驱动电路的带隙基准源设计[J].微电子学与计算机,2020,37(2):75-79.
- [2] 吴晨健,安景慧.适用于宽温度范围的低温度系数带隙基准源[J].西安电子科技大学学报,2021,48(4):91-96.
- [3] 王健,石运栋.0.18 μm 工艺的低功耗带隙基准源设计[J].电子世界,2021(18):194-195.
- [4] 殷嘉琳,李富华,黄君山,等.一种高电源抑制比带隙基准电压源的设计[J].电子与封装,2020(1):28-32.
- [5] 师洋洋,唐威,刘伟.宽温度范围高精度基准电压源设计[J].电子元件与材料,2021,40(4):387-392.
- [6] 韦崇敏,蔡超波,宋树祥,等.一种高 PSRR 高精度多阶电流补偿带隙基准源[J].微电子学与计算机,2021,38(5):60-64,72.
- [7] 陆婷,冯喆.一种高阶补偿的开关电容带隙基准电路设计[J].微处理机,2021,42(1):13-16.
- [8] 谢海情,王振宇,曾健平,等.一种低温漂高电源电压抑制比带隙基准电压源设计[J].湖南大学学报(自然科学版),2021,48(8):119-124.
- [9] 王鹏飞,刘博,段文娟,等.一种阵列式版图布局的低温度系数 CMOS 带隙基准电压源[J].半导体技术,2021,46(1):24-29.
- [10] 王梓淇,王永顺,陈昊.一种超低功耗的全 CMOS 基准电压源设计[J].现代电子技术,2020,43(16):1-3,8.

(收稿日期:2022-04-16)

作者简介:

徐晴昊(1993-),男,学士,工程师,主要研究方向:电源管理芯片设计。

奚冬杰(1989-),男,硕士,高级工程师,主要研究方向:电源管理芯片设计。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所