

幅度校准功能的低附加相移数控衰减器

李 想

(中国西南电子技术研究所, 四川 成都 610036)

摘要: 提出了一种可用于Ka波段相控阵系统的高精度低附加相移五位数控衰减器(Digital Controlled Attenuator, DCA)。该DCA采用了嵌入式开关的T型、简化T型和II型三种衰减结构设计基本衰减单元,实现了15.5 dB的衰减动态范围和0.5 dB的最小衰减步进。幅度校准技术被用于信号通路中,可有效降低由工艺波动引起的衰减幅度误差增大问题,增强了电路设计的鲁棒性。同时,在T型和II型衰减结构中采用电容补偿技术提高其高频衰减性能,实现低附加相移。基于65 nm CMOS工艺,对所提出的DCA进行了优化仿真、流片与测试验证。芯片核心尺寸为 $500\ \mu\text{m}\times 150\ \mu\text{m}$ 。测试结果表明:在25~35 GHz频带范围内,参考态插入损耗为6.54~8.6 dB,32衰减态对应的输入/输出回波损耗优于-15 dB,幅度误差RMS和相位误差RMS分别为0.12~0.26 dB和 $1.02^\circ\sim 2.07^\circ$ 。

关键词: 数控衰减器;幅度校准;低幅度误差;低附加相移

中图分类号: TN402

文献标志码: A

DOI: 10.16157/j.issn.0258-7998.222955

中文引用格式: 李想. 幅度校准功能的低附加相移数控衰减器[J]. 电子技术应用, 2023, 49(2): 26-31.

英文引用格式: Li Xiang. Low phase variation digital controlled attenuator with amplitude calibration function[J]. Application of Electronic Technique, 2023, 49(2): 26-31.

Low phase variation digital controlled attenuator with amplitude calibration function

Li Xiang

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract: This paper presents a high accuracy and low phase variation 5-bit digital controlled attenuator (DCA) for Ka-band phased-array system applications. The DCA adopts three attenuation topologies of T-type, simplified T-type and II-type topologies with embedded switches to design the basic attenuation cells, and realizes the attenuation dynamic range of 15.5 dB and the minimum attenuation step of 0.5 dB. Amplitude calibration technology is used in signal path, which can effectively reduce the increase of attenuation amplitude error caused by process fluctuation and enhance the robustness of circuit design. At the same time, capacitance compensation technology is used in T-type and II-type attenuation topologies to improve their high-frequency attenuation performance and achieve low phase variation. Based on 65 nm CMOS process, the proposed DCA is optimization simulated, taped out, measured and verified. The core area of the chip is $500\ \mu\text{m}\times 150\ \mu\text{m}$. The measurement results show that within frequency range of 25~35 GHz, the insertion loss of reference state is 6.54~8.6 dB, the input/output return loss corresponding to 32 attenuation states is better than -15 dB, and the amplitude error RMS and phase error RMS are 0.12 ~ 0.26 dB and $1.02\sim 2.07^\circ$, respectively.

Key words: digital controlled attenuator; amplitude calibration; low amplitude error; low phase variation

0 引言

目前,相控阵系统被广泛应用于雷达、卫星通信以及遥测等领域。为了实现高速链路、灵活的信号覆盖和抗干扰能力的结合,需要大量高性能的相控阵发射/接收(Transmit/Receive, T/R)前端模块^[1-2]。在相控阵T/R的每个单元中,幅度控制单元用于补偿单元之间的增益

变化从而实现天线波束旁瓣水平(Side Lobe Level, SLL)的降低^[3]。为了实现SLL和波束零点的精确调整,需要高精度、大带宽及小步进的幅度控制电路^[4]。

衰减器和可变增益放大器^[5](Variable-Gain Amplifiers, VGA)是实现幅度控制功能的两种重要器件。相比于VGA,衰减器具有高线性度、大带宽、大衰减范围、低

幅度误差/附加相移以及零功耗等优势,更适合于微波毫米波频段相控阵系统应用。图1所示为广泛采用的几种典型衰减器拓扑结构。分布式衰减器能提供较宽的带宽和较低的插入损耗,但其占用电路面积较大且一般只能实现小于10~15 dB的衰减范围^[6-7]。开关选通式衰减器能实现较低的幅度/相位误差,但由于大量的串联开关造成损耗较大^[8-9]。开关嵌入式T/II型衰减器具有较低的损耗、大衰减范围以及面积小等优点,满足大规模相控阵T/R应用^[10-13]。然而,开关嵌入式T/II型衰减器依然存在着一些技术难点:(1)多级衰减单元级联时,由于衰减单元对负载阻抗比较敏感以及工艺波动和高低温变化,造成衰减幅度精确性降低;(2)不同衰减状态时的附加相移变化较大,需特别补偿;(3)由于晶体管和电路互联布线的寄生电容影响,高频(毫米波频段)应用受到限制。

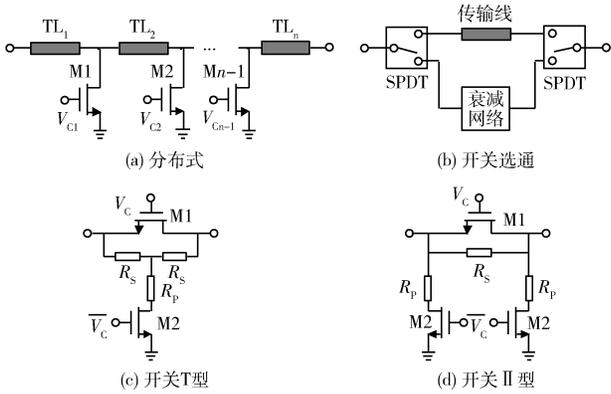


图1 典型衰减器拓扑结构

针对上述存在的技术难点,本文提出了一种具有幅度校准功能的低附加相移五位数控衰减器(Digital Controlled Attenuator, DCA)。该DCA采用嵌入式开关T型、简化T型和II型衰减结构结合幅度校准功能单元实现了高精度衰减性能,解决了不同工艺角条件下幅度误差变化问题。另外,采用相位补偿电容优化其高频衰减性能,有效降低了附加相移。

1 电路设计与分析

1.1 0.5 dB和1 dB衰减位

当衰减量较小时,T型衰减结构中并联电阻与串联电阻的比值会达到几百比一,串联MOS开关和串联电阻可以去掉且对端口阻抗匹配影响可忽略。因此,0.5 dB和1 dB衰减位采用的开关简化T型结构,如图2所示。参考态时,MOS管M₂关断且信号到地呈现高阻状态,对应地插入损耗趋近于零。衰减态时,MOS管M₂导通,信号泄漏到地实现衰减效果。图2同时给出了简化T型衰减结构参考态与衰减态等效电路,其中C_{OFF2}是MOS管关断时的等效电容,R_{ON2}是MOS管导通电阻。选择合适的MOS开关管尺寸后,通过调节并联电阻R_p的大小即

可得到所需的衰减量。

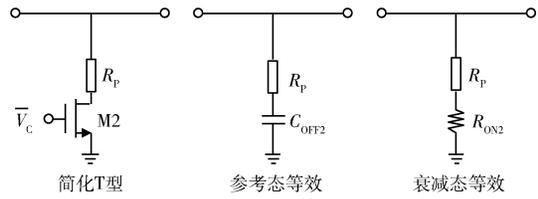


图2 简化T型衰减结构原理图及其参考态/衰减态等效电路

1.2 2 dB和4 dB衰减位

2 dB和4 dB衰减位采用典型开关T型衰减结构,图3给出了其原理图以及参考态/衰减态等效电路。相比于简化T型结构,由于串联电阻R_s的存在可提供更好的阻抗匹配。参考态时,M₁管导通,M₂管关断,插损由M₁管的导通电阻和串联电阻R_s决定,对应的传输S参数可表示为:

$$S_{21,\text{ref-T}} = \frac{(2R_s + R_{\text{ON1}})Z_0}{R_s R_{\text{ON1}} + (2R_s + R_{\text{ON1}})Z_0} \quad (1)$$

衰减态时,M₁管关断,M₂管导通,信号衰减量由T型衰减网络电阻值和M₂管导通电阻决定,传输S参数可表示为:

$$S_{21,\text{att-T}} = \frac{2}{2 + \frac{2R_s + Z_0}{R_p + R_{\text{ON2}}} + \frac{R_s}{Z_0} \left(2 + \frac{R_s}{R_p + R_{\text{ON2}}}\right)} \quad (2)$$

为了实现 ΔS_{21} 的相对衰减量,参考态与衰减态的S₂₁需满足:

$$\Delta S_{21} = S_{21,\text{ref-T}}/S_{21,\text{att-T}} \quad (3)$$

同时,参考态与衰减态的S₁₁需尽量小来保证阻抗匹配。其中,M₁管一般会选择比较大的尺寸(导通电阻R_{ON1}较小)来减小插损,因此参考态的阻抗匹配较好。衰减态的S₁₁由T型衰减网络决定并可表示为:

$$S_{11,\text{att-T}} = \frac{\frac{R_s}{Z_0} \left(2 + \frac{R_s}{R_p + R_{\text{ON2}}}\right) - \frac{Z_0}{R_p + R_{\text{ON2}}}}{2 + \frac{2R_s + Z_0}{R_p + R_{\text{ON2}}} + \frac{R_s}{Z_0} \left(2 + \frac{R_s}{R_p + R_{\text{ON2}}}\right)} \quad (4)$$

令S_{11,att-T} = 0,结合式(2),可得:

$$R_s = Z_0(1 - S_{21,\text{att-T}})/(1 + S_{21,\text{att-T}}) \quad (5)$$

$$R_p = 2Z_0 S_{21,\text{att-T}}/(1 - S_{21,\text{att-T}}^2) - R_{\text{ON2}} \quad (6)$$

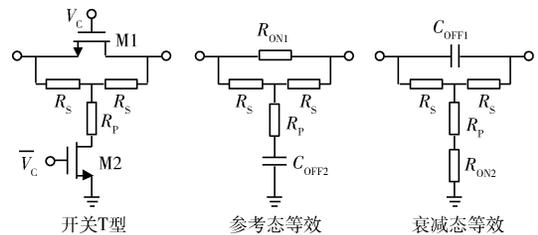


图3 开关T型衰减结构原理图及其参考态/衰减态等效电路

针对求解最佳阻抗匹配条件下的R_s和R_p,文献[14]给出了一套优化策略,可根据式(1)、式(3)、式(5)和式

(6)求得。

1.3 8 dB 衰减位

8 dB 衰减位采用开关 Π 型衰减结构,图 4 给出了其原理图以及参考态/衰减态等效电路,其在保证良好阻抗匹配条件下能实现大衰减量。参考态时, M_1 管导通, M_2 管关断,对信号提供输入到输出的低损耗路径,对应的传输 S 参数如下:

$$S_{21,ref-\Pi} = \frac{2(R_S + R_{ON1})Z_0}{R_S R_{ON1} + 2(R_S + R_{ON1})Z_0} \quad (7)$$

衰减态时, M_1 管关断, M_2 管导通,部分信号由 Π 型网络泄漏到地。对应的传输 S 参数如下:

$$S_{21,att-\Pi} = 2 / \left[2 + \frac{R_S}{Z_0} + \frac{2R_S}{R_P + R_{ON2}} + \frac{Z_0}{R_P + R_{ON2}} \left(2 + \frac{R_S}{R_P + R_{ON2}} \right) \right] \quad (8)$$

相对衰减量 ΔS_{21} 需参考态与衰减态插损满足式(9),衰减态 $S_{11,att-\Pi}$ (式(10))需最小化。

$$\Delta S_{21} = S_{21,ref-\Pi} / S_{21,att-\Pi} \quad (9)$$

$$S_{11,att-\Pi} = \left[\frac{R_S}{Z_0} - \frac{Z_0}{R_P + R_{ON2}} \left(2 + \frac{R_S}{R_P + R_{ON2}} \right) \right] / \left[2 + \frac{R_S}{Z_0} + \frac{2R_S}{R_P + R_{ON2}} + \frac{Z_0}{R_P + R_{ON2}} \left(2 + \frac{R_S}{R_P + R_{ON2}} \right) \right] \quad (10)$$

同样地,令 $S_{11,att-\Pi} = 0$,结合式(8),可求得:

$$R_S = Z_0 (1 - S_{21,att-\Pi}^2) / 2S_{21,att-\Pi} \quad (11)$$

$$R_P = Z_0 (1 + S_{21,att-\Pi}) / (1 - S_{21,att-\Pi}) - R_{ON2} \quad (12)$$

类似 T 型衰减结构,可根据式(7)、式(9)、式(11)和式(12)求得最佳的 Π 型衰减结构 R_S 和 R_P 。

1.4 高频补偿技术

如图 3 和图 4 所示,受 MOS 开关管的寄生电容和导通电阻的影响,T/ Π 型衰减结构在参考态和衰减态对射频信号分别呈现低通和高通特性,造成高频工作时实际衰减量会偏离设计值。另外,参考态与衰减态之间存在

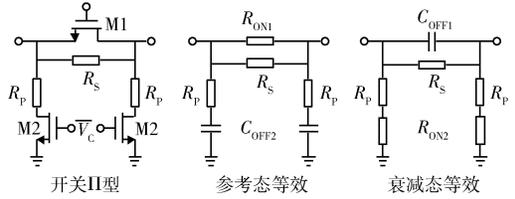


图 4 开关 Π 型衰减结构原理图及其参考态/衰减态等效电路

较大的相位差。因此,本文采用在串联电阻 R_P 上增加并联电容 C_{comp} 的方法来对高频衰减误差和附加相移进行补偿,如图 5 所示。

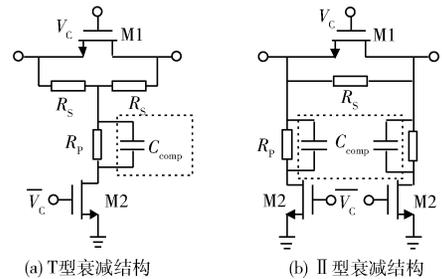


图 5 具有附加相移补偿电容的 T/ Π 型衰减结构

图 6 是 2/4/8 dB 衰减位的相对衰减量与附加相移随 C_{comp} 增大的变化曲线。当 C_{comp} 为零时,T/ Π 型衰减结构的相对衰减量随着频率升高均变小(偏离设计值越大);当 C_{comp} 逐渐增大,高频相对衰减量变大,如图 6(a) 所示。此外,由于电容补偿效果,附加相移随 C_{comp} 的增大而从滞后向超前变化,如图 6(b) 所示。因此通过选择合适的 C_{comp} 的大小可以使得高频衰减量满足设计值的同时得到较小的附加相移。

1.5 幅度校准功能的 DCA

图 7 所示为本文提出的具有校准功能的 DCA 原理图。该 DCA 采用 8 个衰减位级联的方式实现 5 比特衰

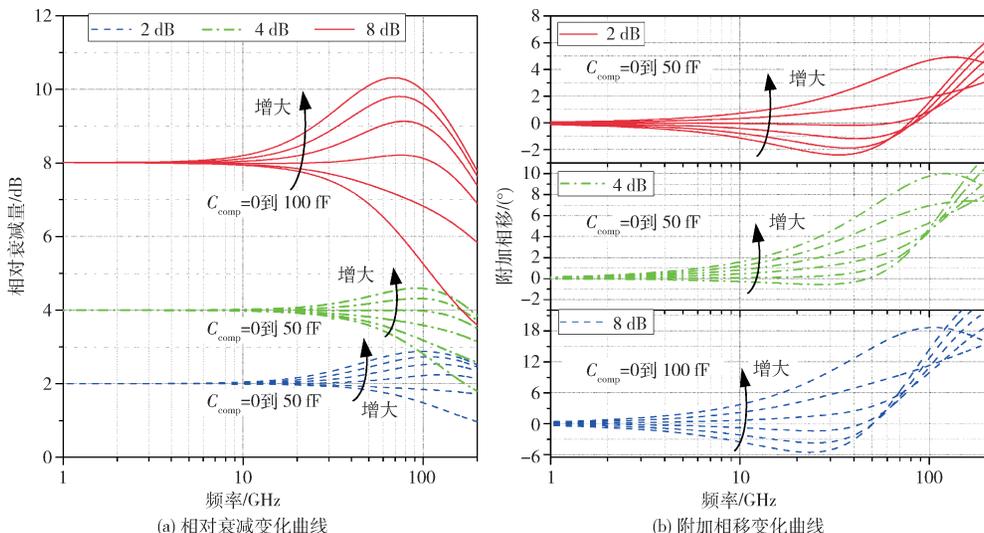


图 6 2/4/8 dB 衰减单元相对衰减量与附加相移随补偿电容具有附加相移补偿电容 C_{comp} 变化仿真结果

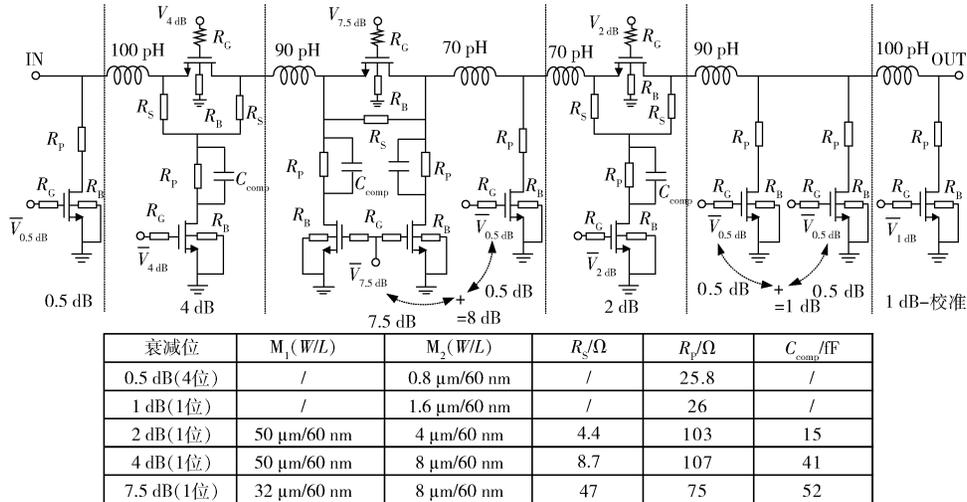


图7 所提出的带幅度校准功能的DCA原理图

减功能,其中增加了3个校准位。工作频率为25~35 GHz,衰减范围为15.5 dB,步进为0.5 dB。通过仿真发现0.5/2/4 dB三个衰减位的衰减幅度误差随工艺角变化的波动较小,而1 dB和8 dB衰减位幅度误差可达 $\pm 0.3\sim\pm 0.5$ dB。因此,本文分别将1/8 dB衰减位拆分为0.5 dB加0.5 dB和7.5 dB加0.5 dB,且增加1个1 dB校准衰减位,如图7所示。因此,该DCA可实现 ± 1 dB衰减幅度调节范围,克服工艺波动对幅度误差的影响。另外,为了增强各个衰减位之间的阻抗匹配性能,在各级之间插入了匹配电感。最终,通过版图电磁场仿真S参数提取和电路后仿真优化确定的元件参数值如图7所示。

图8和图9给出了幅度误差RMS和相位误差RMS在不同工艺角条件下的仿真结果。其中,在ff/-40°、ss/-40°和tt/-40°条件下幅度误差RMS较大,在25~35 GHz频率范围内最大可达0.88 dB。通过3个校准位的组合实现对幅度误差较大的衰减态校准,使得得在所有工艺角条件下的幅度误差RMS在整个工作频带下降到0.37 dB以下。另外,从图9可以看出,在所有工艺角条件下相位误差RMS均比较好(最大值为tt/85°条件下的2.88°),且进行幅度校准时对相位误差的影响很小,最大值出现在tt/85°。因此本文所提出的衰减器未对附加相移进行校准功能设计。

2 测试结果与分析

本文基于65 nm CMOS工艺,对所提出的幅度校准功能的DCA进行了流片与测试验证,实物照片如图10(a)所示,芯片核心部分尺寸为500 $\mu\text{m}\times 150\text{ }\mu\text{m}$ 。芯片通过探针进行片上测试。参考态的S参数测试与仿真结果如图10(b)所示,可以看出测试与仿真结果吻合较好。其中,插入损耗测试结果显示在25~35 GHz频率范围内为6.54~8.6 dB,高于仿真值2~3.4 dB。主要原因是设计仿真提取的寄生参数精度有限以及级间匹配电感电磁场

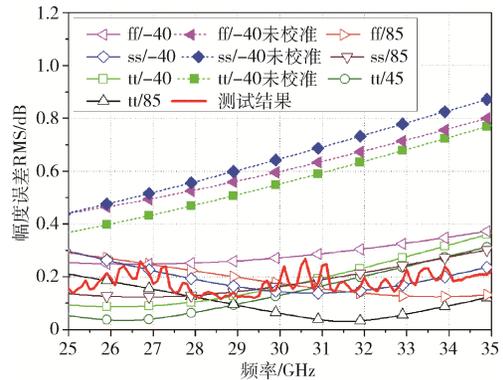


图8 衰减幅度误差RMS仿真与测试结果

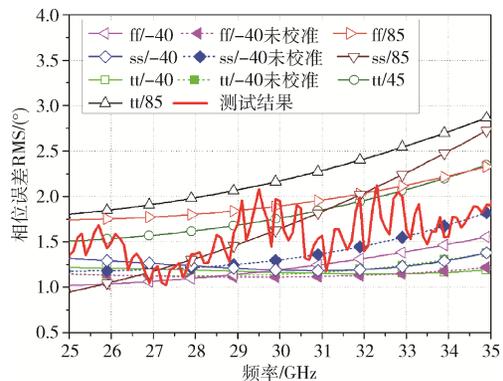


图9 相位误差RMS仿真与测试结果

仿真提取的品质因素高于实际值,且随着频率升高误差增大。

32个衰减态的回波损耗 S_{11} 和 S_{22} 测试与仿真结果如图11所示,实测结果表明25~35 GHz频率范围内均小于-15 dB。说明该DCA在整个工作频带内输入/输出阻抗匹配性能良好。图12给出了32个衰减态的相对衰减量测试结果,表明本文提出的DCA实现了15.5 dB最大衰减和0.5 dB步进幅度控制功能。

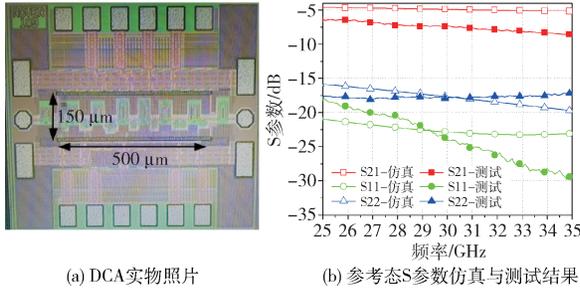


图 10 DCA 实物照片及参考态 S 参数仿真与测试结果

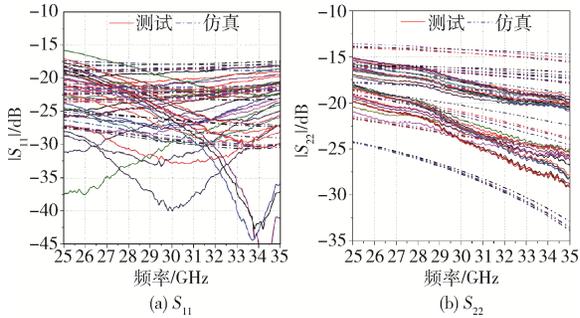


图 11 32 个衰减态测试与仿真结果

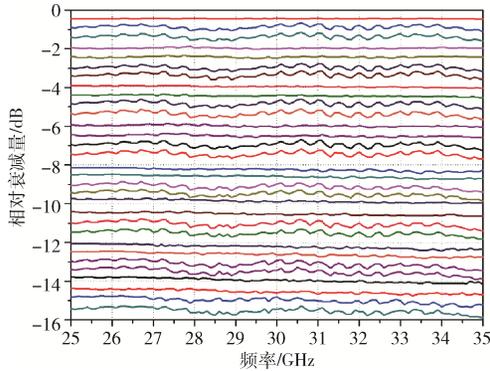


图 12 32 个衰减态的相对衰减量测试结果

图 13 所示为 32 个衰减态的附加相移测试结果,可以看出附加相移变化在 $3.5^{\circ} \sim 6.3^{\circ}$ 范围内。幅度误差 RMS 和相位误差 RMS 测试结果如图 8 和图 9 所示。测试过程中,对部分衰减态进行了幅度误差校准。实测结果表明:幅度误差 RMS 为 $0.12 \sim 0.26$ dB,相位误差为 $1.02^{\circ} \sim 2.07^{\circ}$,实现了高衰减精度和低附加相移特性。

此外,当频率范围限定在 $27.5 \sim 30$ GHz 时,可得到最好的幅度误差 RMS ($0.12 \sim 0.18$ dB) 性能。

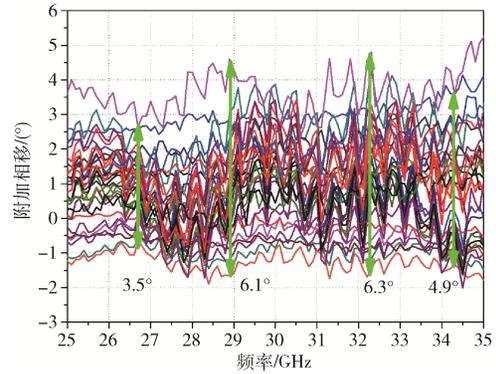


图 13 32 个衰减态的附加相移测试结果

参考态时的输入 $P_{1\text{dB}}$ 测试与仿真结果如图 14 所示,仿真结果低于测试结果的主要原因是插入损耗测试结果偏大。在 29 GHz 频点的输入 $P_{1\text{dB}}$ 实测结果为 19.4 dB,说明该 DCA 具有足够高的功率性能,不会成为限制相控阵系统线性度的因素。

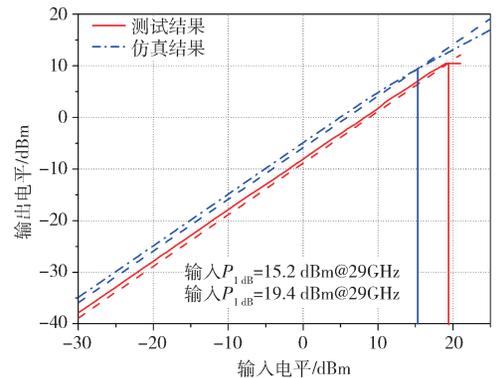


图 14 输入 $P_{1\text{dB}}$ 仿真与测试结果

表 1 所示是本文与相关文献中 DCA 的性能对比。所提出的 DCA 由于幅度校准功能的引入具有较小的幅度误差 RMS,并且相位误差 RMS 同样较小。综合来看,该 DCA 在插入损耗、回波损耗以及芯片面积方面均呈现比较优越的性能。

表 1 本文与其他文献中 DCA 的性能对比

参数	文献[10]	文献[11]	文献[12]	文献[13]	本文
工艺/nm	180 CMOS	250 GaAs	65 CMOS	130 BiCMOS	65 CMOS
工作频率/GHz	24~30	8~12	25~35	19~24	25~35
(最大衰减/步进)/dB	15.5/0.5	31.5/0.5	15.5/0.5	31.5/0.5	15.5/0.5
插入损耗/dB	5.5~8	3.6~4.1	11.9~13.8	-	6.54~8.6
回波损耗/dB	-	> 10.7	-	-	> 15
幅度误差 RMS/dB	< 0.45	< 0.26	< 0.48	< 0.5	< 0.26
相位误差 RMS/(°)	-	< 2.4	< 2.08	< 4.1	< 2.07
芯片核心面积/mm ²	0.18	3.08	0.16	0.55	0.075

3 结论

本文基于 65 nm CMOS 工艺,提出了一种具有幅度校准功能的低附加相移 DCA。首先,针对不同工艺角条件下衰减误差变化大的衰减位引入校准位设计,有效降低了幅度误差 RMS,增强了电路设计的鲁棒性。其次,通过在 T/II 型衰减结构中采用电容补偿技术提高了 DCA 的高频性能,实现了低附加相移。最终,实测结果表明在 25 ~ 35 GHz 频段范围内,该 DCA 具有较小的幅度误差 RMS 和相位误差 RMS 性能,分别为 0.12 ~ 0.26 dB 和 1.02° ~ 2.07°。另外,芯片核心尺寸仅为 0.075 mm²。因此,该 DCA 非常适合用于 Ka 波段相控阵系统。

参考文献

- [1] KIBAROGLU K, SAYGINER M, REBEIZ G M. A low-cost scalable 32-element 28-GHz phased array transceiver for 5G communication links based on a 2×2 beamformer flip-chip unit cell[J]. IEEE Journal of Solid-State Circuits, 2018, 53(5): 1260-1274.
- [2] YANG B, YU Z, LAN J, et al. Digital beamforming-based massive MIMO transceiver for 5G millimeter-wave communications[J]. IEEE Transactions on Microwave Theory and Techniques, 2018, 66(7): 3403-3418.
- [3] PARK S J, SHIN D H, PARK S O. Low side-lobe substrate integrated waveguide antenna array using broadband unequal feeding network for millimeter-wave handset device[J]. IEEE Transactions on Antennas and Propagation, 2016, 64(3): 923-932.
- [4] SIM S, JEON L, KIM J G. A compact X-band bi-directional phased-array T/R chipset in 0.13 μm CMOS technology[J]. IEEE Trans. Microw. Theory Techn., 2013, 61(1): 562-569.
- [5] WU T, ZHAO C, LIU H, et al. A 20~43 GHz VGA with 21.5 dB gain tuning range and low phase variation for 5G communications in 65-nm CMOS[C]// IEEE RFIC. Boston, MA, USA, 2019: 71-74.
- [6] MIN B W, REBEIZ G M. A 10-50 GHz CMOS distributed step attenuator with low loss and low phase imbalance[J]. IEEE J. Solid-State Circuits, 2007, 42(11): 2547-2554.
- [7] KIM K, MIN B W. V-W band CMOS distributed step attenuator with low phase imbalance[J]. IEEE Microw. Wireless Compon. Lett., 2014, 24(8): 548-550.
- [8] CHO M K, KIM J G, BAEK D. A broadband digital step attenuator with low phase error and low insertion loss in 0.18- μm SOI CMOS technology[J]. Electron. Telecommun. Res. Inst. J., 2013, 35(4): 638-643.
- [9] SJOGREN L, INGRAM D, BIEDENBENDER M, et al. A low phase-error 44-GHz HEMT attenuator[J]. IEEE Microw. Guided Wave Lett., 1998, 8(5): 194-195.
- [10] 陈隆章,袁波,谢卓恒,等. 24~30 GHz 高精度低附加相移数控衰减器[J]. 微电子学, 2019, 49(3): 356-359.
- [11] 刘凡,熊翼通,刘志伟. 一种 X 波段低附加相位的 6 位单片数控衰减器[J]. 微电子学, 2018, 48(2): 232-236.
- [12] LI A A, DING Y T, CHEN Z M, et al. A 25 - 35 GHz 5-bit digital attenuator with low RMS amplitude error and low phase variation in 65 nm CMOS[J]. IEICE Electronics Express, 2019, 16(15): 1-5.
- [13] YUAN Y, MU S X, GUO Y X. 6-bit step attenuators for phased array system with temperature compensation technique[J]. IEEE Microw. Wireless Compon. Lett., 2018, 28(8): 690-692.
- [14] GU P, ZHAO D X, YOU X H. A DC-50 GHz CMOS switched-type attenuator with capacitive compensation technique [J]. IEEE Transactions on Circuits and Systems-I: Regular Papers, 2020, 67(10): 3389-3399.

(收稿日期: 2022-05-09)

作者简介:

李想(1986-),男,博士,主要研究方向:射频集成电路与毫米波组件设计与研究。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所