

# 芯片样品验证平台自适应和同步测试功能的设计与实现

徐靖林,王 栋,魏 斌,王 贇,窦志军,成 嵩

(北京智芯微电子科技有限公司,北京 100192)

**摘要:** 目前,芯片设计公司在对量产级的芯片进行样品验证时,传统的样品验证方法大多是基于芯片自身特点来设计相应的测试设备,然后通过测试夹具对芯片样品逐一测试,不同的芯片会设计不同的测试设备。提出了一种自适应且可同步测试的样品验证平台方案,既可以实现同时测试多颗芯片,也可以对不同接口的芯片进行测试;既可以进行可靠性实验测试,也可以进行其他功能的测试,大大节省了测试设备的维护成本,提高测试效率。

**关键词:** 自适应;同步测试;样品验证;测试平台

中图分类号: TN06

文献标志码: A

DOI: 10.16157/j.issn.0258-7998.223053

**中文引用格式:** 徐靖林,王栋,魏斌,等. 芯片样品验证平台自适应和同步测试功能的设计与实现[J]. 电子技术应用, 2023, 49(2): 55-60.

**英文引用格式:** Xu Jinglin, Wang Dong, Wei Bin, et al. Design and implementation of adaptive and synchronous test function of chip sample verification platform[J]. Application of Electronic Technique, 2023, 49(2): 55-60.

## Design and implementation of adaptive and synchronous test function of chip sample verification platform

Xu Jinglin, Wang Dong, Wei Bin, Wang Yun, Dou Zhijun, Cheng Song

(Beijing Smart-Chip Microelectronics Technology Co., Ltd., Beijing 100192, China)

**Abstract:** At present, in chip design companies, sample verification is carried out for mass production chips. Most of the traditional sample verification methods design corresponding test equipment based on the characteristics of the chip, and then test the chip samples one by one through the test fixture. Different chips will design different test equipment. In this paper, an adaptive and synchronous test sample verification platform scheme is proposed, which can not only test multiple chips at the same time, but also test chips with different interfaces. It can not only test the reliability experiment, but also test other functions, which greatly saves the maintenance cost of test equipment and improves the test efficiency.

**Key words:** adaptive; synchronous test; sample verification; test platform

### 0 引言

随着芯片行业的快速发展,在芯片设计公司,芯片测试贯穿于整个设计生产过程中,测试验证是芯片设计中非常重要的一部分。当芯片量产回来,首要的任务是对芯片所有的功能和性能进行充分的测试验证,只有经过全面验证达到预期的设计指标,才能推进市场。而对于量产级的芯片,验证通常选取一定比例数量来进行抽样测试。

目前,传统的芯片样品验证,在行业内大多是基于自身芯片特征设计相应的测试设备,通过测试夹具来逐一测试,针对不同的芯片需要设计不同的测试设备。图1为传统的芯片样品验证单板测试电路结构。单板测试对于样品数量要求多、测试时间长的测试项目来说,搭

建环境、测试仪器设备的利用率以及时间配置完全不占优势,大大降低了测试效率,导致项目周期延长。

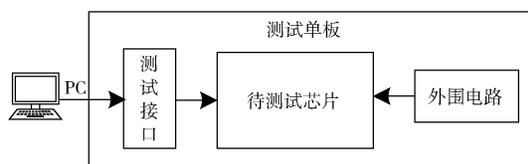


图1 传统样品验证单板测试电路结构

在一些大型的设计公司,也有专门设计的自动化测试平台,采用微控制器(Microcontroller Unit, MCU)来实现自动化控制,通过对数据处理来实现多芯片的同步测试,这种自动化控制平台,能满足各种测试项目的自动化测试需求,是比较理想的测试方案。但是专业化的自

动测试平台需要投入大量的研发成本,通常这些公司会依据自研芯片的特征来开发符合自身标准要求的特定的自动化测试平台。

本方案是针对工业级芯片的测试验证提出的。在芯片样品验证时,某些测试验证项目的规范要求样品数量需达到77颗1000小时的连续性测试实验,其中包括长时间的可靠性环境实验测试<sup>[1-2]</sup>。如果采用传统的单板测试方案,一颗芯片对应一个测试设备,这将会耗费大量的测试时间,测试效率极低,对测试资源都是一个极大的挑战和浪费;同时无法保证测试环境的一致性,影响测试结果,再加上测试需要迭代,更是很难掌控。

针对这类测试项的问题,前期的测试方案采用了一种多芯片同步自测试的方法,如图2所示电路结构。从测试成本、资源、周期方面考虑,将多颗芯片放在同一个测试台上,且每颗芯片提前下载好可以上电自循环的测试程序,测试时将安装好芯片的测试平台放在对应测试项目的测试仪器设备中,然后通过外供电方式给平台提供电源进行测试。如果中间有测试失败的现象是不清楚的,需要等待一个测试循环周期结束后,连接测试夹具来读取每颗芯片里的数据,通过程序预设的一些特殊标识符号去判断测试结果。这种多芯片测试平台方案虽然提高了测试效率,但是不能实时跟踪测试状态,而且仅支持某一类测试,因此也具有局限性。

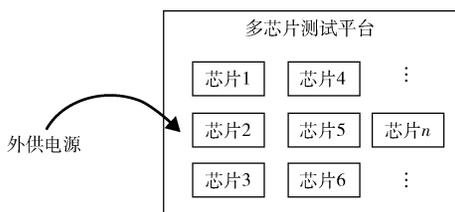


图2 前期多芯片样品验证平台的电路结构

本文提出了一种芯片样品验证平台的自适应与同步测试的设计方案,具有多通信接口自适应和多颗芯片同步测试的功能。硬件方案设计简单,没有MCU开发的成本,根据测试项目用例,通过上位机编写对应的测试脚本对芯片进行测试,同时在PC上可实时监测芯片的测试状态。同时兼容不同测试接口、不同工作电压的芯片,既可以进行可靠性实验,也可以进行其他功能的测试项目。

### 1 样品验证平台的设计方案

本文提出的样品验证平台方案主要以硬件电路为出发点,无MCU,仅需很少的开发成本。系统电路原理结构如图3所示,结构上电路系统主要划分为两部分:样品验证平台和待测芯片子板,测试时通过测试线缆将两部分连接起来,对外接口通过通用串行总线(Universal Serial Bus, USB)连接PC进行测试。样品验证平台

测试系统电路<sup>[3-4]</sup>功能主要包括:USB选择电路、通信协议转换电路、电平转换电路、测试接口电路、待测芯片子板电路。

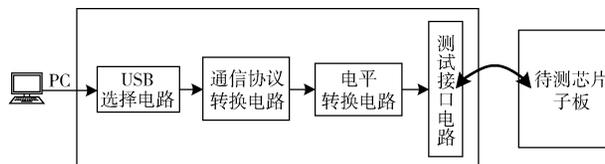


图3 芯片样品验证平台的设计模型

其中样品验证平台包括了测试系统的主要功能电路。本方案将待测芯片子板与测试平台分开,其目的是将样品验证平台设计为一个内部标准化的测试验证平台,待测芯片子板可灵活选择,能兼容公司内部不同类型的芯片测试。同时分开设计,大大简化了待测芯片子板上的负载电路,尤其针对可靠性环境的测试项目,避免了因待测芯片子板的复杂设计而引入的影响。测试时只需将待测芯片子板通过统一的标准线缆与验证平台连接形成完整的测试系统,便于操作。

样品验证平台具有自适应和同步测试功能。自适应功能主要表现为灵活选择不同的测试接口、不同的通信链路、不同的芯片工作电压、不同的数据流向;同步测试功能表现为可以同步测试多颗芯片,本方案选定USB2.0作为PC的外设测试接口,而一台电脑按照USB2.0的规范最多可以接入127个USB设备<sup>[5-8]</sup>,所以从理论上,通过集线器扩展可以实现同步测试127颗芯片。

基于芯片样品验证平台的设计模型,图4为样品验证平台的具体电路结构图,图中X表示可实现多种测试接口选择,N表示可实现多颗芯片的测试。本方案从电路设计、结构大小、芯片通用接口等方面综合评估,最后X选定为3种通信测试接口,分别为USB、通用异步收发器(Universal Asynchronous Receiver/Transmitter, UART)、串行外设接口(Serial Peripheral Interface, SPI),这3种接口也是芯片最常用的测试接口。然后从PC外设USB的识别效率、测试数据运行时间、平台系统功耗、待测芯片子板规格、测试芯片样品数量等各要素平衡考量,最终N选定20,即可实现对20颗芯片的同步测试。

### 2 自适应功能的设计

本文提出的验证平台方案是基于USB外设可扩展的功能基础之上形成的自适应和同步测试方案。为实现通信测试接口的可选择,通信时的数据流向自动选择,芯片工作电压可选择,因为电路设计中不涉及MCU主控电路,本文针对这几部分电路分别做了自适应设计电路。



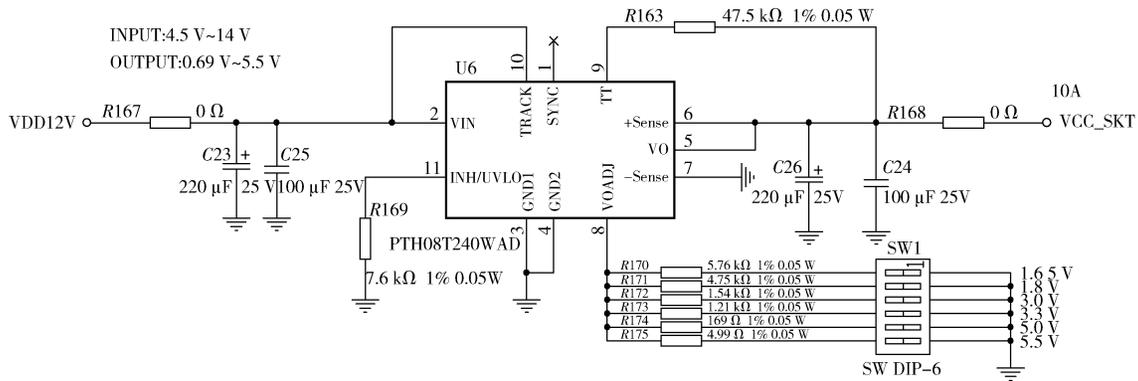


图6 电源电压的自适应电路原理图

待测芯片子板只需设计一个主板上的标准化定义接口，通过线缆与主板连接，就可实现自动匹配选择。

设计中，根据通信接口信号的特点，验证平台的高速连接器电路，图7为测试接口的自适应电路原理图，将20组SPI信号和20路UART信号分别定义到单端50Ω阻抗的高速<sup>[10-11]</sup>连接器端，20路USB信号定义到差分100Ω阻抗的高速连接器端<sup>[12-13]</sup>。这样设计的目的是为了保障测试信号的完整性<sup>[14-15]</sup>，进一步降低因线缆等其他因素带来的信号衰减和引入的干扰。

### 2.4 电平转换的自适应设计

在通信链路中包括电平转换电路，它的作用有3点：(1)为了适应不同工作电压的测试芯片，需要将通信接口信号做电平匹配<sup>[1-2]</sup>，确保传输数据在同一参考水平，不发生跳变；(2)确保在长距离的通信链路上信号不发生衰减，给信号适当的驱动能力，保证信号完整性；(3)在通信过程中，数据具有一定的方向性，既有单向传输，也有双向传输，电平转换电路设计是根据信号的方向性，设计为双向自适应的电平转换电路，同时实现了主从设备的自适应选择。

图8为电平转换的自适应电路原理图，IC\_VCC为待测芯片的工作电压，电平转换自适应待测芯片的工作电压。

同样，电平转换自适应设计除了适用于不同工作电压的待测芯片测试，也适用于同一种芯片的电压拉偏实验测试。

### 3 同步测试功能的设计

对于测试样片数量多、测试时间长的测试项目用例，多芯片同步测试是非常必要的，多芯片同步测试不仅可以提高测试效率，更是对人力、资源设备、测试时间大幅度的节约，同时也能保证测试样品的环境一致性、测试结果一致性。

本文提出的验证平台方案一套测试平台即可对20颗芯片进行同步测试，目前限定支持对SPI、USB、UART 3种不同通信接口的芯片测试。

#### 3.1 同步测试设计

本文的多芯片同步测试的思路主要源于PC上外设USB端口的可扩展性，按照USB2.0的规范，一台电脑最多可以接入127个USB设备，但并不是同步测试的芯片越多就越好，样品验证平台需要从各方面进行可行性评估。(1)要对PC枚举识别USB设备<sup>[7-8]</sup>的时间进行评估，每一颗芯片对应一个设备ID，设备越多，测试启动时间就越长；(2)同步测试的芯片越多，增加电路设计的复杂程度，同时样品验证平台和待测芯片的规格尺寸也会相应增加，需要考虑测试仪器设备的箱体体积；(3)样品验

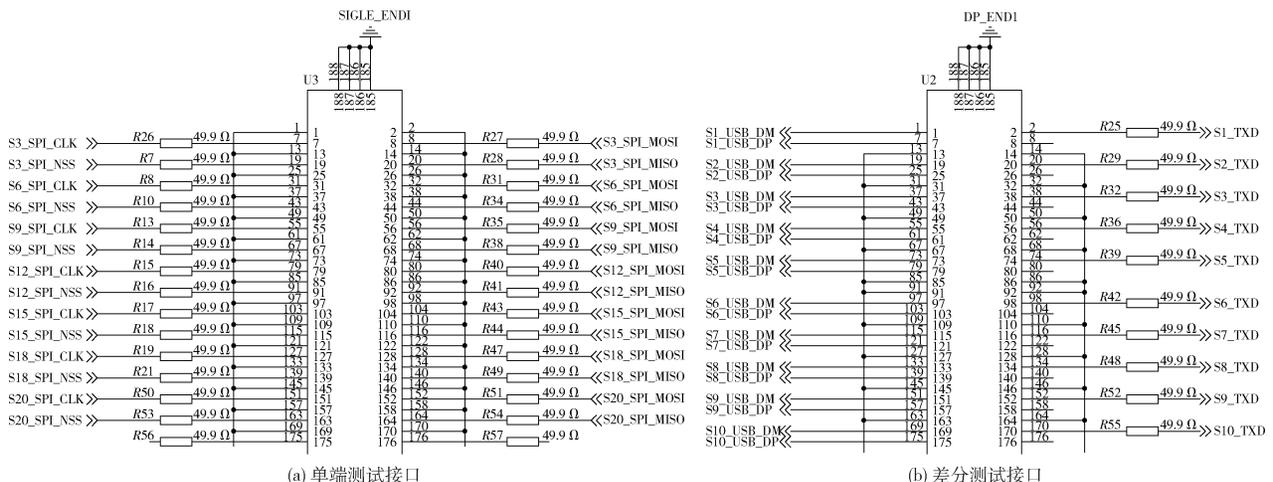


图7 测试接口的自适应电路原理图

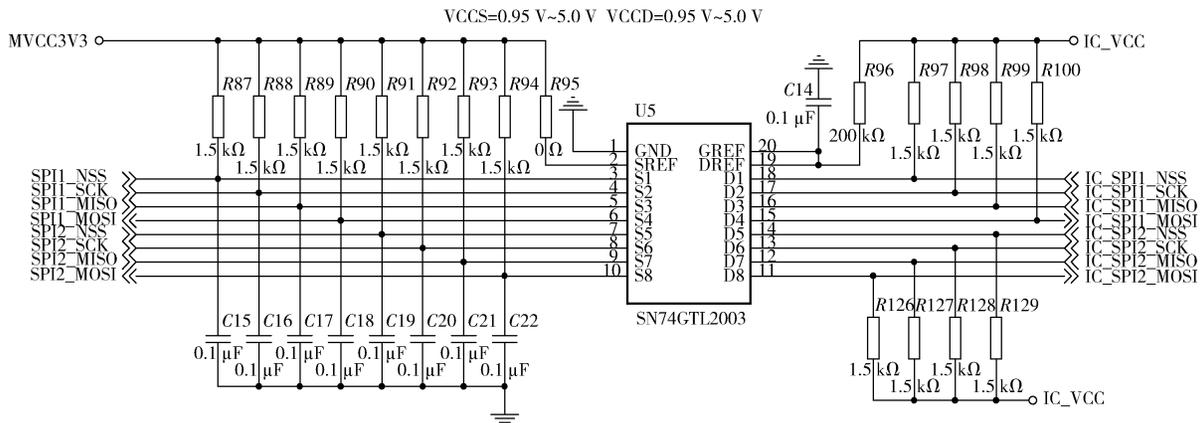


图8 电平转换的自适应电路原理图

证平台需要给待测芯片子板提供电源,同步测试的芯片越多,功耗就会越大,不同的芯片,功耗也相差甚远,这会对电源设计提出很大的挑战;(4)同步测试的芯片越多,通信信号线就越多,也会增加高密连接器电路的设计难度,降低对测试接口的易用性。

在芯片样品验证测试实验中,77颗通常作为测试样品数量,综合以上各种因素评估,本方案限定于对20颗芯片的同步测试。电路设计上,通过两级集线器Hub扩展出20个USB端口,然后每个端口通过协议转换芯片,将USB信号转换成芯片对应的通信接口,到达待测芯片。图9为SPI通信接口的其中一种类型的待测芯片子板电路。

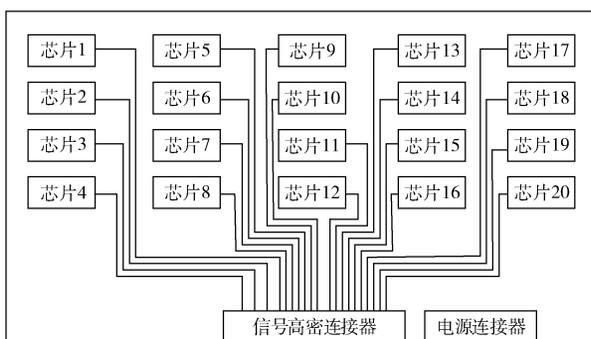


图9 待测芯片子板的电路

### 3.2 同步测试方法

样品验证平台同步测试时,样品验证平台的测试连接示意图如图10所示。首先选定待测芯片的子板,安装好待测试的芯片,然后根据测试项选择用长线或短线的高密连接线缆,将待测子板与验证平台连接起来;其次根据待测芯片需要的工作电压,将验证平台上的输出电源切换到所需的工作电压档位,再用专用电源线将电测芯片子板与验证平台连接起来。

与此同时,明确待测芯片的通信接口是目前所支持SPI、UART、I<sup>2</sup>C 3种通用通信接口任意一种,通过USB选择电路匹配相应的通信链路,为了节省功耗,也可以把其他两路通信链路的电源关掉。待测试系统准备就绪,连

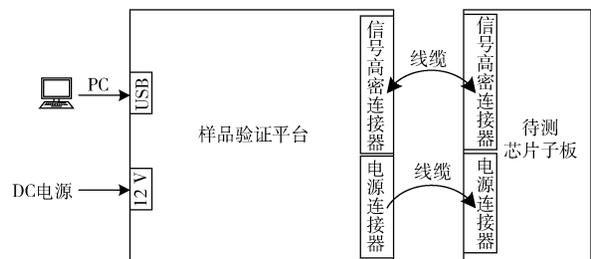


图10 样品验证平台的测试连接示意图

接12V的直流外供电电源。如果测试项目为可靠性等实验项目时,将待测芯片子板放置在测试仪器箱体里,只需将线缆从箱体的出线口伸出来与验证平台连接即可。最后USB线连接PC端到样品验证平台,上位机按照测试项目编写不同测试项的脚本,运行相应的程序开始测试。

测试启动前,PC端为每个待测芯片编码属于自己的ID,实时监测每一颗待测芯片的动态测试状态,同时根据采集数据,在线生成并保存对应的测试结果报告。图11为样品验证平台的测试界面,图下方显示的为测试芯片的实时测试状态,左上方记录了每颗芯片的测试结果,右上方为脚本编写区。

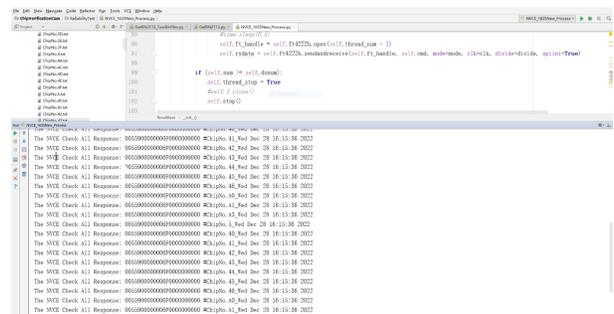


图11 样品验证平台的测试界面

### 3.3 同步测试范围

样品验证平台的系统电路结构中将样品验证平台与待测芯片子板分开设计,目的是兼容各类测试实验。样品验证平台与待测芯片子板之间分别配备了长、短线缆,在

常温环境下进行的测试项目,可以通过短线缆连接验证平台与子板进行测试;针对特定的可靠性测试实验,需要将待测芯片子板放置在模拟应用场景的温度箱里,通过长线缆连接外面的验证平台,PC端控制验证平台进行测试。

目前可实现的测试项目包括:芯片功能测试、随机数采集测试、功耗测试、电压拉偏试验测试、可靠性试验测试、通信测试等;支持SPI、UART、I<sup>2</sup>C 3种通用通信接口的芯片测试;支持工作电压范围为0.69 V~5.5 V的芯片测试。

#### 4 样品验证平台的测试实现

样品验证平台已完成芯片样品验证测试的各类测试项目:同步筛片测试、同步可靠性测试、同步随机数采集测试等,测试过至少3种不同类型的芯片,经实测验证是一种可靠的、高效的测试方法。

##### 4.1 自适应测试效果

根据以上四部分的自适应设计,自适应功能实现了对SPI、USB、UART 3种不同通信接口的芯片测试,可实现通信链路的自由选择;实现了在0.69 V~5.5 V范围工作电压的芯片测试,通过选择键自由切换选择所需要的供电电压;实现了3种接口的信号定义在统一标准化的高密连接器上,考虑了信号阻抗特征,兼容性强、自适应、简单、便捷;实现了通信数据主从模式的自动选择,且保证了信号的完整性<sup>[2,15]</sup>。

##### 4.2 同步测试的效果

本方案的样品验证平台一套平台可实现20颗芯片的同步测试。对于样品数量为77颗的测试项目,也可以搭建4套系统,通过级联的方式将4套平台同时进行测试,仅用一台PC,通过USB集线器功能即可实现同步测试80颗芯片样片,这样一个测试循环周期就能完成所有样品数量的全部测试,大幅缩短了测试时间,释放了测试资源。

##### 4.3 样品验证平台的实际对比效果

样品验证平台除自适应和同步测试功能外,测试时还可以实时监测每颗芯片的测试状态,同时自动生成测试报告。另外,将验证平台和待测芯片子板分开设计的思路,一方面简化了待测芯片的电路设计,增加了测试平台稳定性;另一方面,也增加了使用上的灵活性。表1列出了样品验证平台与传统测试方案的功能对比。

可靠性测试循环周期时间都比较长,传统单板的测试方法显然是不可行的。多芯片同步自测试方法既不能对芯片的测试状态进行实时监控,测试程序也不能灵活编写,更重要的是仅适合特定的测试项目,测试项目受到一定的局限性。芯片样品验证平台方案相比传统测试方案,既提高了测试效率,也实现了灵活性。

#### 5 结论

目前芯片样品验证平台不仅可以作为内部的一款标准化芯片样品验证测试平台,也可以作为一款业内通用的自适应同步测试设备。设计方案思路更是值得借

表1 样品验证平台与传统测试方案的功能对比

测试方案/ 功能对比	1 传统单板 测试	2 自循环 同步测试	3 自适应同步测试
测试芯片数量	1颗	20颗	20颗
待测芯片类型	特定	特定	不限
外部测试接口	特定	不支持	一种(USB)
支持通信接口	特定	特定	支持3种以上可选
测试脚本编写	支持	不支持	支持
实时测试状态	支持	不支持	支持
生成测试报告	支持	不支持	支持
测试试验项目	限定某项	限定某项	支持多种测试项
可靠性测试	不稳定	稳定	稳定(子板独立)

鉴,自适应同步测试简化了测试流程,节约了开发成本、时间成本、设备资源成本,提高了测试效率和灵活性。未来将进一步优化自适应设计方面的功能,打造一款覆盖测试项目更全面、更智能化的芯片样品验证平台。

#### 参考文献

- [1] 郑军奇. EMC电磁兼容设计与测试案例分析[M]. 北京:电子工业出版社,2010.
- [2] 胡湘洪,高军,李劲,等. 可靠性试验[M]. 北京:电子工业出版社,2015.
- [3] 张志伟,王新才. 硬件系统工程师宝典[M]. 北京:电子工业出版社,2015.
- [4] 希赛教育软考学院. 系统架构设计师教程(第4版)[M]. 北京:电子工业出版社,2017.
- [5] 王琰,杨传军. USB技术概述[J]. 今日电子,1997(8):53-56.
- [6] 汪胜,时亚弘. USB2.0技术概述[J]. 计算机应用研究,2001(3):4-6,37.
- [7] 史波,田凯. 通用串行总线USB技术概述[J]. 信息技术,2001(4):35-36.
- [8] 刘益成. USB接口技术:USB体系结构概述[J]. 石油仪器,2002(2):57-59.
- [9] MAMMANO R. 电源设计基础[M]. 文天祥,译. 沈阳:辽宁科学技术出版社,2018.
- [10] 孙梯全. 高速电路信号完整性分析[M]. 南京:东南大学出版社,2016.
- [11] 周拥军,黄涛. 高速信号传输工程化技术[M]. 北京:清华大学出版社,2020.
- [12] 高梅国,刘国满,田黎育. 高速数字信号处理器结构与系统[M]. 北京:清华大学出版社,2009.
- [13] 吴均,周伟,陈德恒. 高速电路设计仿真实践:信号与电源完整性[M]. 武汉:华中科技大学出版社,2020.
- [14] 毛忠宇,杨晶晶,刘志瑞,等. 信号、电源完整性仿真设计与高速产品应用实例[M]. 北京:电子工业出版社,2018.
- [15] 李鹏. 高速系统设计:抖动、噪声与信号完整性[M]. 李玉山,潘健,译. 北京:电子工业出版社,2016.

(收稿日期:2022-06-02)

#### 作者简介:

徐靖林(1980-),女,硕士,工程师,主要研究方向:安全芯片测试与产品设计。

王栋(1985-),男,硕士,高级工程师,主要研究方向:嵌入式软件。

魏斌(1984-),男,硕士,工程师,主要研究方向:芯片产品管理。



扫码下载电子文档

## 版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所