

基于以太网的FPGA远程调试系统设计

官剑¹, 钱雪磊², 韩留军¹, 薛培¹, 邵春伟¹

(1. 无锡华普微电子有限公司, 江苏 无锡 214000; 2. 中科芯集成电路有限公司, 江苏 无锡 214000)

摘要: 基于FPGA主控制器的系统, 由于其高度定制化的特点, 程序版本一旦固定, 后期维护调试极其困难。系统采用FPGA MicroBlaze软核处理器实现TCP/IP协议栈, 通过以太网传输升级文件, 实现FPGA模块的实时在线更新, 完成远程调试所需的远程指令注入和数据远程上传。该系统通过以太网方式, 能够脱离传统的调试方法, 在设备现场人工不参与的情况下实现远程设备调试, 减少了维护成本。采用该方法的系统具有可靠、配置速度快、无需重启等特点, 也可用于云计算、实时仿真等其他方向。

关键词: 现场可编程门阵列; 远程调试; 以太网; 工业控制; 动态可重构

中图分类号: TP273

文献标志码: A

DOI: 10.16157/j.issn.0258-7998.223113

中文引用格式: 官剑, 钱雪磊, 韩留军, 等. 基于以太网的FPGA远程调试系统设计[J]. 电子技术应用, 2023, 49(2): 115-120.

英文引用格式: Guan Jian, Qian Xuelei, Han Liujun, et al. Design of FPGA remote debugging system based on Internet[J]. Application of Electronic Technique, 2023, 49(2): 115-120.

Design of FPGA remote debugging system based on Internet

Guan Jian¹, Qian Xuelei², Han Liujun¹, Xue Pei¹, Shao Chunwei¹

(1. Wuxi Hope Microelectronics Co., Ltd., Wuxi 214000, China;

2. China Key System&Integrated Circuit Co., Ltd., Wuxi 214000, China)

Abstract: Due to highly customized feature, once the program of FPGA system is fixed, it is extremely difficult to keep maintenance. The system uses MicroBlaze processor to implement TCP/IP protocol stack, realizes the real-time online update of modules in FPGA system by upgrading files through Internet, and completes remote command injection and data upload for remote debugging. Based on ethernet mode, the system can be separated from the traditional debugging method, realize remote equipment debugging without manual participation on the equipment site, and reduce maintenance costs. The system has the characteristics of reliability, fast configuration, and no need to restart using this method, and can also be used in other directions such as cloud computing and real-time simulation.

Key words: FPGA; remote debugging; Internet; industrial control; dynamic reconfigurable

0 引言

在工控领域, PLC系统配套的远程在线调试技术已经非常成熟^[1], 而以FPGA为核心的系统, 市面上还未出现成熟的可远程在线调试的产品。当FPGA系统出现故障时, 依然需要工程师到现场分析与调试。而FPGA动态可重构技术是实现远程升级和调试的一种可行方法。

FPGA动态可重构指FPGA内时序逻辑的发生不是通过调用芯片内不同区域和不同逻辑的资源组合实现的, 而是通过对FPGA全局或局部逻辑进行动态重构实现的^[2], 其主要分为全局动态可重构技术和部分动态可重构技术。

FPGA动态可重构技术, 有如下方法可实现:

(1) 采用外围芯片, 如ARM或CPU, 通过JTAG或者selectMAP接口对FPGA进行动态重构^[3]。该方法较灵活, 但是系统中存在使用一个主控芯片, 对成本、尺寸和功耗均有影响。

(2) 采用FPGA内置的MicroBlaze或者ZYNQ系列的ARM对FPGA进行全局动态重构^[4]。该方法较灵活, 成本较低, 但是该方法为全局重构方式^[5], 对Flash大小有限制, 同时全局重构方式是采用存储于Flash update空间中的bin文件来完成FPGA更新功能, 该bin文件所对应的待更新FPGA程序为正式版程序, 不适合远程调试时而使用的中间版调试程序。

(3) 在特殊领域中, 采用部分局部可重构技术, 可实

现FPGA内SRAM区域动态重构^[6],以避免特殊环境中FPGA可能发生的单粒子翻转而影响到FPGA核心功能,但是其应用领域较狭窄,不适合本研究所处的工控领域^[7]。

基于以上三种方法的优缺点,本文设计了基于以太网方式的FPGA远程调试系统,实现了服务器端的远程调试和远程升级重构,成本较低,适用于网络中的FPGA设备。

1 系统架构

本系统中的设备是以Xilinx 7系列FPGA为硬件平台,整体架构如图1所示。

在图1中,系统由FPGA、PHY芯片、Flash芯片及DDR3芯片组成。其中PHY实现TCP/IP以太网的物理层功能、DDR3为FPGA缓存芯片、Flash芯片为FPGA程序存放的位置。FPGA系统通过Internet与工作服务器和远程服务器建立连接。

用户正常使用时,设备只与工作服务器保持连接通信;当用户需要厂家对设备维护而进行远程调试时,设备与远程服务器建立通信连接,并实现以下三个功能:

(1)远程重构数据注入:远程服务器通过Internet下发部分动态可重构的bin文件数据注入到FPGA ICAP (Internal Configuration Access Port)中,FPGA部分模块实时执行重构后的功能;

(2)调试数据上传:设备向服务器上传实时状态以便厂家调试设备,分析设备问题;

(3)远程升级:当厂家解决设备问题后,将最终版本的升级程序bin文件通过Internet下发到FPGA,FPGA将文件更新到Flash芯片中。

实现以上功能,则完成了一次完整的设备远程调试与维护的流程。

2 FPGA设计

FPGA主要由静态和动态两类模块组成,模块之间的通信通过AXI4总线和同步接口来进行。图1中的部分可重构模块即为动态模块,在远程调试和升级时可重构;除部分可重构模块外的FPGA其他模块为静态模

块,在远程调试和升级时不可重构。

FPGA内部的子模块如图2所示。子模块功能如表1所示。

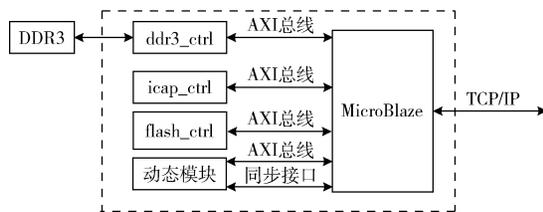


图2 FPGA内部模块图

表1 FPGA子模块功能表

模块名	功能描述
MicroBlaze	1. 微处理器、TCP/IP协议栈实现
	2. 接收远程服务器的动态模块更新文件
	3. 动态模块更新文件校验处理
	4. 接收远程服务器的数据注入指令
	5. 动态模块的实时状态数据发送
	6. 接收远程服务器的全局模块更新文件
ddr3_ctrl	动态、全局模块的重构文件缓存与读取
icap_ctrl	动态模块重构时ICAP的控制模块
flash_ctrl	全局重构重构时Flash的控制模块
动态模块	用户模块,该模块可远程动态重构

2.1 重构文件生成流程

使用Vivado的Partial Reconfiguration Wizard工具可将两个或多个具有同样模块名称的HDL文件在同一工程中实现^[8],该工具所设定的HDL文件即为动态模块,其内部可包含多个子模块。不同的动态模块在同一个工程中编译后会生成多个不同的下载bit文件,这类bit只会对动态模块重构,对静态模块无影响。

在实际系统中,动态模块的区域约束是厂家通过预估动态模块所需要的LUT、寄存器、管脚、RAM和DSP等资源大小来综合设定的。

工程编译完成后,将生成两类比特流:多个部分重

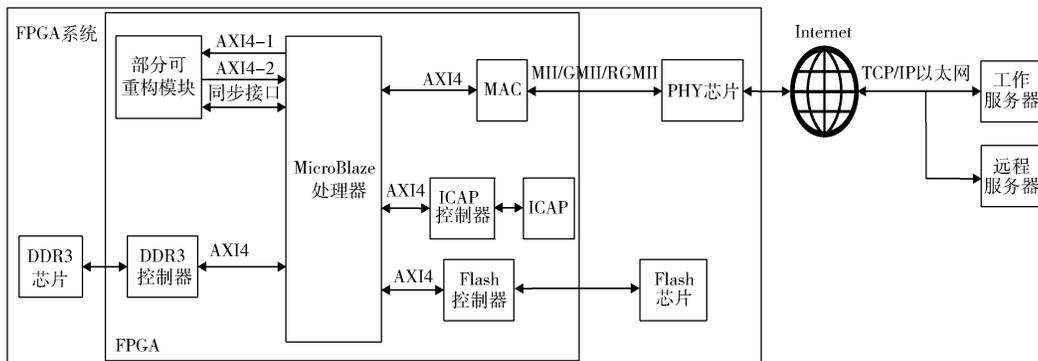


图1 FPGA远程调试系统架构

配置(Partial Reconfiguration,PR)比特流和全功能(full)比特流。其中PR比特流文件转换后的PR bin文件即为本系统中用于动态模块重构的更新文件。full比特流转换后的full bin文件即用于全局模块重构的更新文件。

2.2 动态模块

动态模块含用户模块和同步接口模块。其中用户模块的核心功能设计在此文中不涉及,而由于模块动态重构的特殊性,需要考虑动态模块与静态模块之间的同步。因此系统设计了一个专门的同步模块以处理该问题。动态模块的接口框图如图3所示。

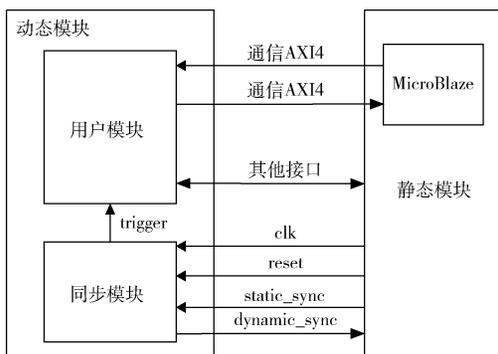


图3 动态模块接口框图

用户模块与静态模块的接口包含两种接口:(1)与MicroBlaze软核之间数据交互的AXI4接口,主要用于接收远程注入指令和本地调试信息上传;(2)与静态模块数据交互的其他逻辑接口。在远程重构动态模块时,HDL文件的代码修改,动态模块的输入输出信号不能有任何的改变。

动态模块重构后,其逻辑会重新复位,此时系统设计了同步模块,以确保静态模块可以输出同步触发信号给动态模块,实现两个模块之间时间上的一致。其接口时序设计如图4所示。

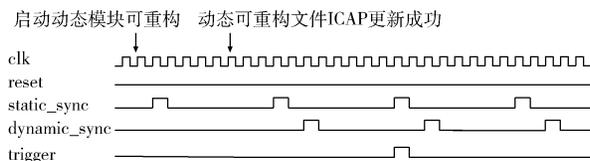


图4 同步逻辑模块时序

clk信号为时钟信号,由静态模块提供,无论在更新PR bin文件前、中、后的过程中,该信号状态均能稳定保持。

reset信号为复位信号,与静态模块的主复位信号保持一致。

static_sync信号为静态模式输出给动态模块的同步信号,该信号为周期信号,每隔8个clk信号输出1个高电平。在更新PR bin文件前、中、后的过程中,该信号状

态均能稳定保持。

dynamic_sync信号为动态模块输出给静态模块的同步信号,该信号与static_sync一致,也为周期信号,其信号在static_sync延后2个周期。由于动态模块在重构过程中该信号处于未定态,如图4所示,“启动动态模块可重构”到“动态可重构文件ICAP更新成功”的时间内,该信号为0。该信号使静态模块可以获取动态模块的实时状态。

trigger信号为静态模块输出给用户模块的触发信号,其信号只有当完成动态模块重构流程后,获取static_sync后才会拉高,此刻用于触发用户模块时间同步开始。

基于以上设计的同步模块,可实现动态模块与静态模块之间的同步,确保用户模块的时间上保持一致。

2.3 静态模块

静态模块是为实现动态模块重构、全局模块重构和TCP/IP以太网通信等功能而设计的确定性逻辑,含MicroBlaze、ddr3_ctrl模块、icap_ctrl模块、flash_ctrl模块等模块。其中MicroBlaze处理器实现各个模块与TCP/IP以太网数据的交互;ddr3_ctrl模块为DDR3读写缓存模块;icap_ctrl模块为远程调试时PR bin文件写入ICAP的控制模块;flash_ctrl模块为远程升级时full bin写入到Flash芯片的控制模块。

2.3.1 MicroBlaze 处理器

MicroBlaze实现LwIP协议栈,此协议栈在保持了TCP/IP协议主要功能的基础上减少了对资源的占用^[9]。FPGA的动态重构和全局重构,均是远程服务器通过TCP/IP将待更新的PR bin文件和full bin文件下发给FPGA内部的MicroBlaze软核,MicroBlaze解析TCP/IP包后,按照包内计数器的顺序,解析出有效的数据,通过AXI4总线把数据写入ddr3_ctrl模块的DDR3地址中,在确认MicroBlaze收到最后一个PR bin或者full bin数据后,启动重构文件的下载。

2.3.2 ddr3_ctrl控制模块

ddr3_ctrl模块采用XILINX提供的MIG IP,接口为AXI4接口,通过AXI4-interconnect互联模块实现与MicroBlaze处理器连接。其实现的功能为:

- (1)从以太网中接收的以太网包中解析出PR数据bin或full bin文件,写入到DDR3颗粒;
- (2)从划分好的动态重构DDR3地址读出动态模块重构bin文件,按时序写入到icap_ctrl模块;
- (3)从划分好的全局重构DDR3地址读出全局模块重构bin文件,按时序写入到flash_ctrl模块。

2.3.3 icap_ctrl控制模块

动态模块的重构是通过部分动态可重构技术实现的。该技术采用CAP原语的方式。

在Xilinx7系列中, ICAP即为实现该技术的原语, 其功能与Selectmap、JTAG等方式类似^[10], 区别在于ICAP是可以HD L代码直接代码, 方便集成到工程中。

ICAP原语框图如图5所示。

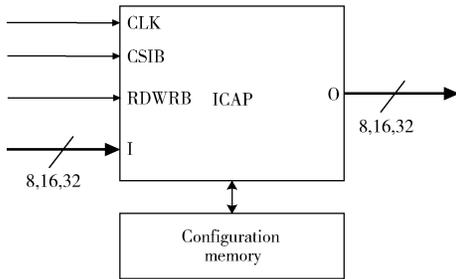


图5 ICAP原语框图

其信号如下:

- (1) O: 配置数据的输出;
- (2) CSIB: 使能信号, 低电平有效;
- (3) CLK: 时钟信号;
- (4) I: 原语配置数据的输入信号;
- (5) RDWRB: 读写使能信号, 低电平有效。

icap_ctrl设计为AXI4-lite接口方式, 其基地址为0x80000000。控制流程为:

- (1) MicroBlaze向地址0x80000000写1为启动ICAP动态模块更新;
- (2) MicroBlaze向地址0x80000004写PR bin文件数据(32bit);
- (3) 写完所有的PR bin文件内容;
- (4) MicroBlaze向地址0x80000008写1为bin文件传输结束标志。此时MicroBlaze完成了一次动态模块的重构。

2.3.4 flash_ctrl控制模块

flash_ctrl模块为当完成远程调试、进行远程升级时所使用的全局重构控制模块。本系统采用SPI Flash存FPGA全局重构文件。FPGA的程序加载运行是通过读取Flash中的数据进行的, Flash包括3个部分: Header、initial bitstream area和update bitstream area。

全局重构的full bin文件即通过该模块写入到update bitstream area空间。该技术在此不详述, 可参考文献[11]。

3 软核软件设计

3.1 MicroBlaze主流程设计

MicroBlaze处理器的软件流程图如图6所示。当设备进入到远程调试模式时, 与MicroBlaze远程服务器通过以太网建立起TCP/IP连接。

默认状态下, MicroBlaze发送状态包(含动态模块的实时状态)到服务器端, 服务器端显示设备的状态, 并进行远程调试。

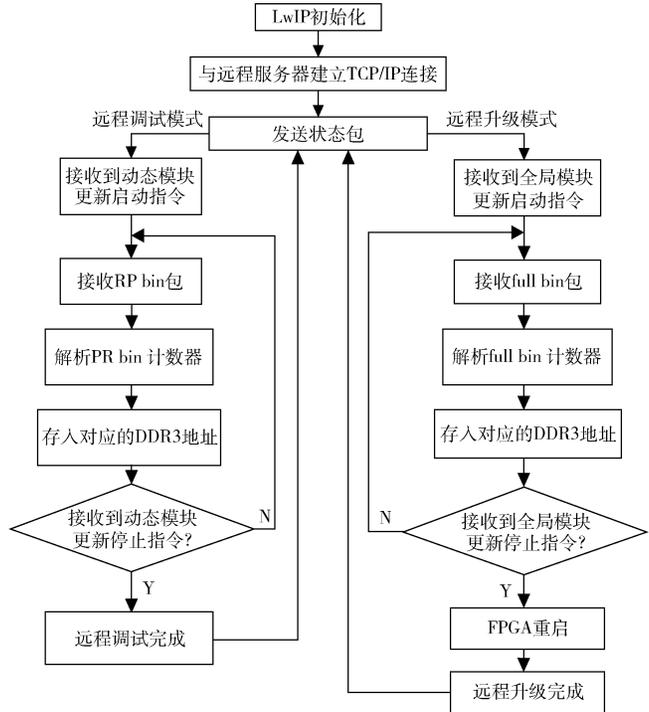


图6 MicroBlaze软核流程图

当设备端MicroBlaze接收到服务器端动态模块更新启动指令后, 进入到动态模块更新模式并接收PR bin文件。MicroBlaze接收到动态模块更新停止指令, 接收完成, 并从ddr3_ctrl模块中读出存入的bin文件, 并发送给icap_ctrl模块, 实现ICAP的更新, 更新完成后返回到默认状态。

当设备端MicroBlaze接收到服务器端全局模块更新启动指令后, 进入到全局模块更新模式并接收full bin文件。MicroBlaze接收到全局模块更新停止指令, 接收完成, 从ddr3_ctrl模块中读出存入的bin文件, 并发送给flash_ctrl模块, 实现Flash存储内容的更新, 更新完成后, 控制FPGA的PROGRAM管脚, 实现设备远程重启。

3.2 动态重构更新软件设计

完成PR bin文件存DDR3后, MicroBlaze需要将存在DDR3中的bin数据完整地通过icap_ctrl模块下载到ICAP中。该过程的软件流程图如图7所示。

MicroBlaze通过读取DDR3地址中的bin数据, 通过AXI4-lite接口写入到icap_ctrl模块。icap_ctrl模块输入为AXI4-lite slave接口, 输出为ICAP接口信号。

首先MicroBlaze从DDR3读出首地址中的数据, 由于DDR3中单地址读出的数据为128 bit, 而ICAP接口最大为32 bit位宽, 因此首地址的数据分4次写入到ICAP接口。完成后, 响应ACK。MicroBlaze继续完成后续DDR3地址数据的读出。直到最后一个地址, 即实现部分动态可重构bin文件的更新。

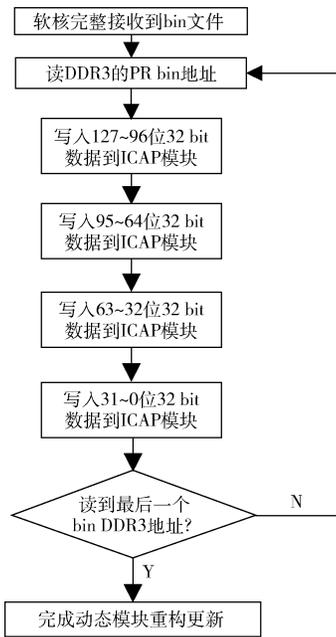


图7 动态模块更新流程图

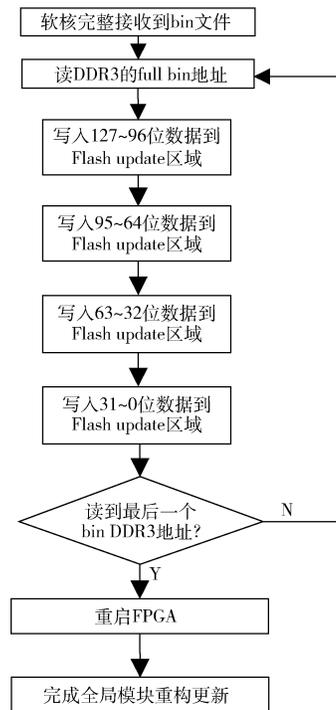


图8 全局模块更新流程图

3.3 全局重构更新软件设计

在完成 full bin 存 DDR3 的操作后，MicroBlaze 需要将存在 DDR3 中的 bin 数据通过 flash_ctrl 下载到 Flash 存储芯片中的 update 区域。该过程的实现如图 8 所示。

与 icap_ctrl 软件控制流程类似，其差别在于完成 bin 数据更新后，MicroBlaze 需要重启 FPGA，实现远程升级文件的生效。

4 远程服务器设计

远程服务器运行于带 Internet 互联网的 PC 或者服务器上，采用 C++ 语言开发，其集成了服务器端的 TCP/IP 协议、自定义的数据收发和控制协议，通过 Internet 网络，与 FPGA 进行数据交互，实现远程调试，同时上位机集成有可导入 PR bin、full bin 两种文件的控件，实现将文件通过网络传输到设备以完成 FPGA 远程调试与

升级。

当 FPGA 系统接入网络时，连接上后的服务器页面如图 9 所示。页面上显示的是 IP 为 172.16.1.10、端口号为 5001 的 FPGA 设备连上后的状态。

当用户选择进行，选择更新界面，并选择更新的文件后点击升级按键，如图 10 所示。

服务器通过网络开始以包的形式下发 bin 数据给设备，成功后，软核反馈更新后的状态给远程服务器，并显示到上位机。升级完毕后的页面如图 11 所示。

远程调试页面显示为设备的状态信息，与设备的功能有关联，在此不展示。

5 结论

本文以 Xilinx 公司 7 系列 FPGA 为研究对象，采用

功能										
装置A	装置B									
装置	服务器IP	服务器端口号	控制端IP	控制端端口号	寄存器状态	状态数据存储	事件数据存储	建立时间		
1	B1	172.16.1.10	5001	172.16.1.219	5001	true	<input type="radio"/> 关闭	<input type="radio"/> 关闭	2022-04-18 16:51:21	

图9 远程服务器操作界面

装置A									
装置B									
装置	IP地址	升级使能	升级文件	总包数	升级开关	升级进度	升级结果	升级提示	
1	B1	172.16.1.219	<input checked="" type="checkbox"/> FPGA1 <input type="checkbox"/> DSP1 <input type="checkbox"/> DSP2 <input type="checkbox"/> FPGA2	lease/download_v102_update.bin 浏览 浏览 浏览	11264	<input type="radio"/> 关闭	<div style="width: 50%;"></div>	●●●●●	执行升级...

图10 设备远程更新过程中

装置	IP地址	升级策略	升级文件	总包数	升级开关	升级进度	升级结果	升级提示
B1	172.16.1.219	<input checked="" type="checkbox"/> FPGA1 <input type="checkbox"/> DSP1 <input type="checkbox"/> DSP2 <input type="checkbox"/> FPGA2	release/download_v102_update.bin 浏览	11264	关闭		固件升级成功!	

图 11 远程升级成功

MicroBlaze 软核处理器,搭建了基于 LwIP 的 TCP/IP 协议栈,作为动态和全局可重构数据传输的通信方式。该方式不需要任何硬件状态的改变,只改变远程更新模块的功能,更新后立即生效并反馈到升级后的动态模块和全局模块实时的状态,方便地进行远程调试和远程升级^[12]。

基于以上技术的远程调试系统可靠性高,可实现 FPGA 资源的时分复用、动态调制^[12],在人员无法流动的情况下,可方便地实现系统设备的远程维护。

参考文献

- [1] 朱丽青. 基于云平台的 PLC 远程监控功能研究[J]. 科学技术创新, 2021(22):107-108.
- [2] 徐彦峰, 张丽娟, 谢文虎. 基于 FPGA 的动态自重构系统原理与实现[J]. 电子与封装, 2017, 17(9):15-18.
- [3] 吴梦龙, 蔡爱华, 阳韬. 基于 ARM 远程升级 FPGA 配置方法[J]. 电子世界, 2019(12):42-43.
- [4] 杜尚涛, 贺鹏超, 余国强, 等. 基于 FPGA 的动态可重构技术研究[J]. 电子技术与软件工程, 2020(24):64-66.
- [5] 万垚, 李鑫. 一种基于 FPGA 的在线升级方案[J]. 成都信息工程大学学报, 2020(5):493-498.
- [6] 史江博, 郝鑫. 基于 FPGA 的小卫星通信系统在轨可重构技术研究[J]. 遥测遥控, 2017, 38(6): 40-43,66.
- [7] 董宇. 基于 FPGA 局部动态可重构技术的可靠性系统实现与优化[D]. 西安:西安电子科技大学, 2012.
- [8] 于志成, 庄树峰, 刘涛, 等. 面向航天应用的高可靠性 FPGA 动态局部重构[J]. 航天返回与遥感, 2019(3): 40-46.
- [9] 赵参, 王小龙, 郝国锋. 基于 MicroBlaze 的多 FPGA 及 DSP 远程更新系统设计[J]. 电子设计工程, 2021, 29(7): 176-179,184.
- [10] 刘森, 赵明生. 通过 USB 接口实现 FPGA 的 SelectMap 配置[J]. 微计算机信息, 2009(11): 1-2,269.
- [11] 朱道山. 基于 RapidIO 的 FPGA 远程更新系统设计与实现[J]. 雷达科学与技术, 2017, 15(5): 543-547.
- [12] 李卿, 董志丹, 惠锋. 基于 FPGA 的在线调试软件设计[J]. 电子与封装, 2022, 22(2):38-43.

(收稿日期:2022-06-22)

作者简介:

官剑(1986-),男,硕士,工程师,主要研究方向:FPGA 系统开发、高速数据采集与处理。

钱学磊(1984-),男,本科,工程师,主要研究方向:嵌入式系统开发。

韩留军(1983-),男,本科,工程师,主要研究方向:嵌入式系统开发。



扫码下载电子文档

版权声明

经作者授权，本论文版权和信息网络传播权归属于《电子技术应用》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、DOAJ、美国《乌利希期刊指南》、JST日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《电子技术应用》编辑部

中国电子信息产业集团有限公司第六研究所