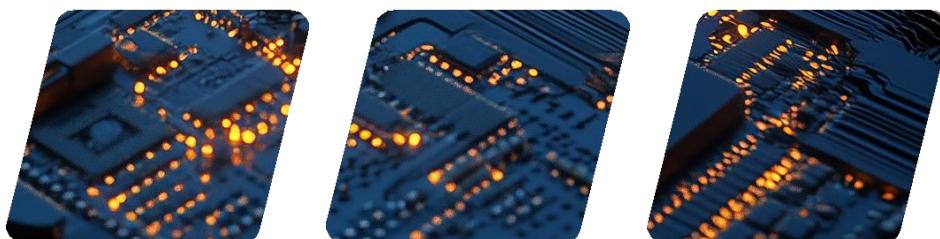


莱迪思FPGA在无刷三相电机磁场定向控制中的应用优势



白皮书

作者:

莱迪思半导体公司, 高级主任应用工程师, Michael Weitzel

莱迪思半导体公司, 解决方案工程总监, Ivan Teh

莱迪思半导体公司, 高级首席系统架构师, Karl Wachswender

免责声明

莱迪思对于本文件中包含的信息的准确性，或其产品对于任何特定用途的适用性，不作任何保证、陈述或担保。本文中的所有信息均按现状提供，包含所有缺陷，所有相关风险完全由买方承担。本文提供的信息仅作参考之用，可能包含技术不准确之处或遗漏，且可能因多种原因而出现不准确的情况，莱迪思没有义务更新或以其他方式更正或修订这些信息。莱迪思销售的产品仅经过有限测试，买方有责任独立确定任何产品的适用性，并对其进行测试和验证。莱迪思的产品和服务并非为生命或安全关键系统、危险环境，或任何其他需要故障安全性能的环境（包括产品或服务出现故障可能导致死亡、人身伤害、严重财产损失或环境损害的任何应用场景，以下统称“高风险用途”）而设计、制造或测试。此外，买方必须采取审慎措施，防范产品和服务故障，包括提供适当的冗余、故障安全功能和/或关闭机制。

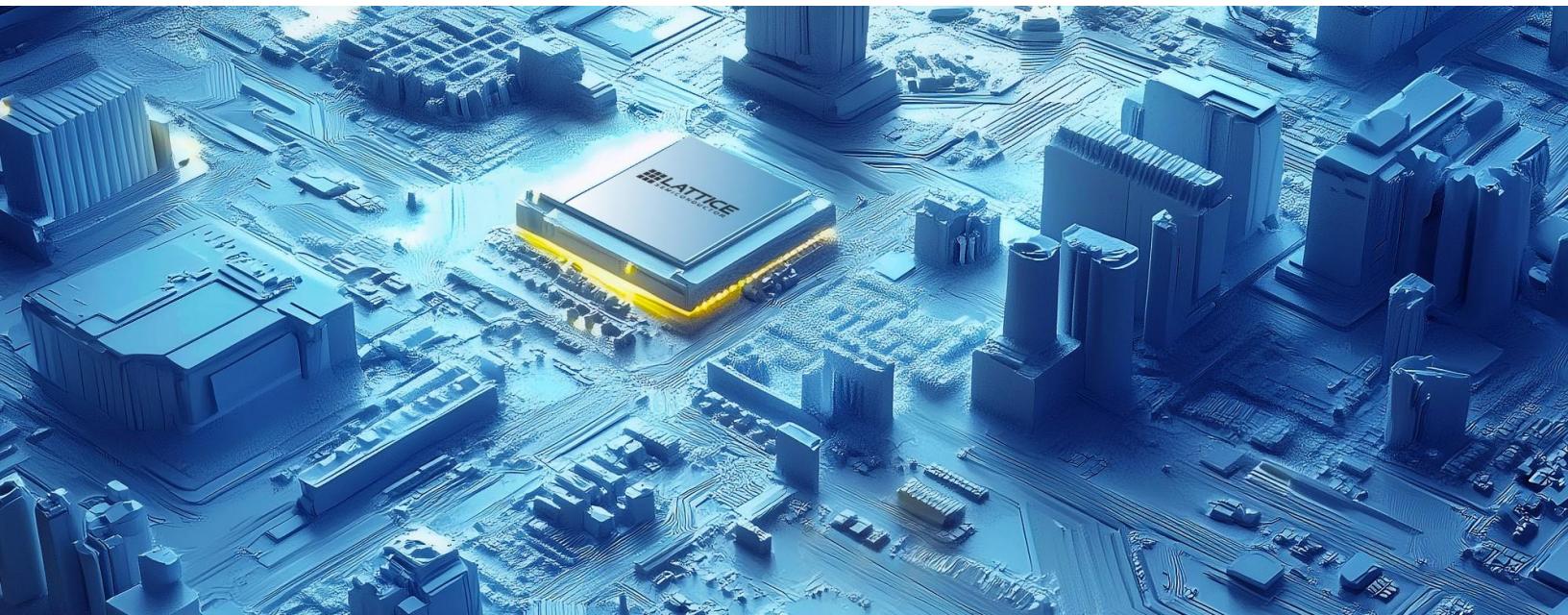
莱迪思明确声明，对于产品或服务是否适用于高风险用途，不作任何明示或暗示的适用性保证。本文件中的信息为莱迪思半导体的专有信息，莱迪思保留随时对本文件中的信息或任何产品进行更改的权利，且无需事先通知。

包容性语言声明

本文件的编写遵循莱迪思半导体的包容性语言政策。不过，在某些情况下，底层工具及其他相关材料中的语言可能尚未更新。有关术语对照，请参阅莱迪思包容性语言常见问题解答（编号6878）。需注意，在寄存器名称、状态名称等特定情况下，为确保兼容性，仍需沿用旧术语。

摘要

本白皮书探讨了使用莱迪思FPGA在无刷三相电机应用中实现磁场定向控制（FOC, Field-Oriented Control）的诸多优势。FOC技术通过将电机电流转换至旋转参考坐标系，可实现精准的转矩和转速控制。传统上，这一功能由MCU或DSP实现，而FPGA凭借其并行处理能力、低延迟特性以及确定性时序，展现出更为卓越的性能。莱迪思FPGA在实时执行、可扩展性、系统集成及可靠性方面具备显著优势，是紧凑型、高能效电机控制系统的理想之选。本白皮书还展示了两个采用Lattice Certus™-NX FPGA的小型电机驱动器设计实例，详细介绍了器件选型、PCB布局以及通信接口。这些设计实例充分表明，莱迪思FPGA能够满足机器人、工业自动化等现代电机控制应用场景的严苛需求。



目录

| | |
|-------------------------|----|
| 免责声明 | 2 |
| 包容性语言声明 | 2 |
| 摘要 | 2 |
| 简介 | 4 |
| 磁场定向控制概述 | 4 |
| FPGA架构与性能 | 4 |
| 基于莱迪思FPGA的FOC的优势 | 4 |
| 基于FPGA的FOC电机控制器设计 | 5 |
| 设计示例1 | 6 |
| 设计示例2 | 10 |
| 结论 | 13 |
| 本文档中的缩略词 | 13 |

■ 简介

无刷三相电机因其高效、可靠且功率密度高的特点，广泛应用于工业自动化、机器人技术、电动汽车和航空航天领域。为充分挖掘其性能潜力，会采用磁场定向控制（FOC，Field Oriented Control）等先进控制技术。FOC通过将定子电流分解为与转子磁场方向一致的正交分量，实现精确的转矩和转速调节。

传统上，FOC是通过微控制器（MCU）或数字信号处理器（DSP）来实现的。然而，现场可编程门阵列（FPGA，Field Programmable Gate Array）在速度、灵活性和可扩展性方面具有显著优势。

■ 磁场定向控制（FOC）概述

磁场定向控制利用克拉克（Clarke）变换和帕克（Park）变换将三相电机电流转换至旋转参考坐标系。这使得转矩和磁通的独立控制成为可能，其控制效果类似于直流电机。控制环路通常包括：

- 电流控制（内环）
- 转速控制（外环）
- 位置检测（通过编码器或旋转变压器实现）
- 用于逆变器开关的脉冲宽度调制（PWM，Pulse Width Modulation）生成

这些操作需要高速计算、低延迟和确定性时序，而莱迪思FPGA在这些方面表现卓越。

■ FPGA架构与性能

莱迪思FPGA是可重新配置的硅基器件，由逻辑块、数字信号处理器单元、存储元件和I/O接口组成。与微控制器或数字信号处理器等顺序处理器不同，FPGA能够并行执行任务，从而为复杂的控制算法提供实时性能。

其关键架构特性包括：

- 高效性：多款低功耗FPGA，可实现多种磁场定向控制方案
- 并行性：多个控制环路和信号处理任务可同时运行
- 低延迟与确定性时序：硬件级调整可消除抖动
- 可定制性：设计人员可根据特定电机和应用需求定制逻辑

■ 基于莱迪思FPGA的磁场定向控制（FOC）的优势

基于莱迪思FPGA的磁场定向控制解决方案具备实时性能、灵活的可扩展性以及无缝的系统集成能力。这些优势使得电机控制更为精准，支持多通道运行，并能与多种接口和协议实现高效连接。

实时性能

- 实时执行Clarke/Park变换、PI控制器和空间矢量调制
- 确定性延迟可提升动态响应和稳定性
- 支持高开关频率，实现更平滑的转矩输出

灵活性与可扩展性

- 单个器件支持多个电机控制通道
- 可轻松集成定制IP模块，如编码器接口和故障检测模块
- 支持实时通信，例如以太网控制自动化技术（EtherCAT®）、时间敏感网络（TSN），以及单对以太网（SPE）

系统集成

- 与模数转换器（ADC）、数模转换器（DAC）和编码器以及通信协议，包括控制器局域网（CAN）、串行外设接口（SPI）和以太网控制自动化技术（EtherCAT），实现接口对接
- 降低系统复杂度并减少物料清单（BOM, Bill of Materials）中所需的元器件
- 便于实时诊断和遥测

可靠性与安全性

- 硬件级故障检测（可检测过流、欠压、堵转等状况）
- 为安全关键型系统提供冗余逻辑路径
- 在所有运行条件下均能保持可预测的行为表现
- 执行故障记录操作，并存储错误时间戳，便于调试与维护
- 计算温升速率、转速波动情况以及电机堵转频率
- 支持预测性维护功能的实现

■ 基于FPGA的磁场定向控制（FOC）电机控制器设计

基于FPGA的三相FOC电机控制器设计需要以下基本组件：

电力电子器件

- 三相逆变器由功率金属氧化物半导体场效应晶体管（MOSFET, Metal-Oxide-Semiconductor Field-Effect Transistor）或绝缘栅双极型晶体管（IGBT, Insulated Gate Bipolar Transistor）组成
- 栅极驱动器将FPGA生成的脉冲宽度调制（PWM）信号转换为所需的电压和电流
- 直流电源及稳压器为电机和控制电子器件提供电力

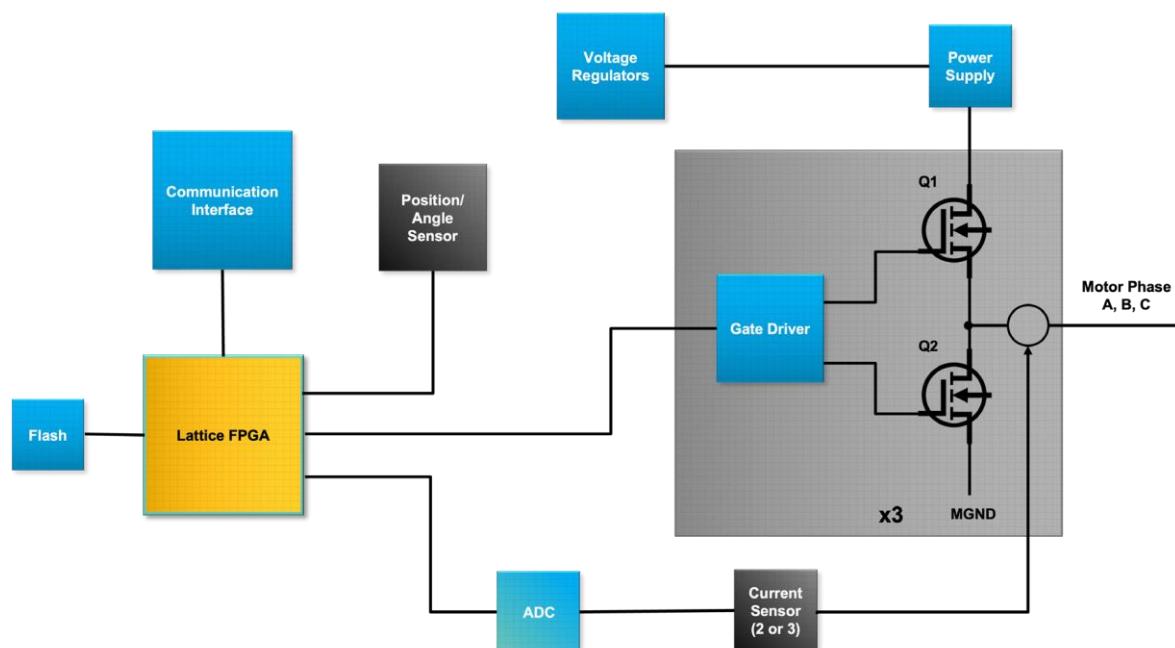
传感器与反馈

- 电流传感器测量三相电机中的至少两相电流
- 位置传感器，如编码器、旋转变压器或霍尔效应传感器
- 模数转换器用于采集电机相电流和/或电压

通信接口

- 标准接口如以太网控制自动化技术（EtherCAT）、控制器局域网-灵活数据速率（CAN-FD）或自定义物理层，用于与主机系统通信

图1：基于FPGA的FOC电机控制器的上层设计框图



对于人形机器人等许多电机控制应用而言，机械和热管理方面的限制要求电机驱动器尽可能小巧且高效节能。莱迪思FPGA封装尺寸极小，且专为低功耗设计。

在设计小型印刷电路板（PCB，Printed Circuit Board）时，有几个因素会影响电路板的最小尺寸。以下是一些需考虑的因素：

- 供给电机驱动电路和逻辑电路的电压被称为总线电压。当使用较高的总线电压时，需要更大尺寸的组件，如稳压器、MOSFET和电容，以应对更高的电气需求。
- 电机实现期望转矩和转速所需的最大电流会影响稳压器和金属氧化物半导体场效应晶体管（MOSFET, Metal-Oxide-Semiconductor Field-Effect Transistor）的尺寸，以及电路板所需的功率大小。
- 用于与主机系统或其他电机驱动板连接的物理通信链路类型也会影响组件的选择。例如，与使用以太网物理层（Ethernet PHY）相比，使用多点低压差分信号（M-LVDS, Multipoint-Low-Voltage Differential Signaling）物理层通常所需的组件数量更少、尺寸更小。
- 连接至主机系统或其他电机驱动板时，所选择的物理通信链路类型也会影响所需组件的选择。例如，选用多点低压差分信号（M-LVDS, Multiple-LVDS）而非以太网物理层（Ethernet PHY, Ethernet Physical Layer），通常意味着可以使用更少、更小的组件。

■ 设计示例1

设计示例1展示了一款紧凑型三相电机驱动器，它在极小的占板面积内集成了磁场定向控制（FOC）电机控制所需的所有核心功能。物料清单（BOM, Bill of Materials）详见表1。

规格参数

- FPGA – Lattice Certus-NX 196引脚0.8 mm间距BGA封装（LFD2NX-40-7BG196I）
- 供电电压 – 48 V
- 电路板功耗 – 1.5 W（不包含电机功率）
- 电机电流 – 每相线路均配置电流测量
- 编码器接口 – BISS-C（RS-485）
- UVW霍尔传感器接口
- ADC – 四通道同步采样，采样率3MSPS，12位分辨率
- 通信接口 – EtherCAT
- 电路板尺寸 – 50 mm x 50 mm
- 电路板层数 – 4层

半桥驱动器

在为半桥电路选择金属氧化物半导体场效应晶体管时，需选用漏源极电压额定值至少为电机总线电压1.5倍的器件。本设计采用漏源极电压额定值为100 V、典型漏极-源极导通电阻（RDS(on)）为49 mΩ且封装尺寸为2 mm x 2 mm的金属氧化物半导体场效应晶体管。接下来，需要为FPGA控制金属氧化物半导体场效应晶体管状态配备栅极驱动器。此处选用了一款同样封装尺寸为2 mm x 2 mm的半桥栅极驱动器，其最大升压电压额定值为105 V。升压电压额定值必须大于电机总线电压与MOSFET栅源极阈值电压之和，以确保高侧MOSFET能够完全导通。此外，栅极驱动器还需要能够驱动足够的源电流和灌电流，以便快速开启和关闭金属氧化物半导体场效应晶体管，所需电流大小取决于金属氧化物半导体场效应晶体管的总栅极电荷。

电源系统

需配置多个稳压器以提供所需的不同电压。本设计需要五种不同电压：12 V、3.3 V、1.8 V、1.0 V和0.9 V。先用一个稳压器将48 V电机总线电压降压至12 V，为半桥栅极驱动器供电，同时为其他DC-DC转换器提供输入电源。该稳压器必须为高效率开关稳压器，以确保总功耗低于1.5 W。本设计选用了一款降压开关稳压器，其标称峰值效率为90%，最大输出电流为150 mA。

对于后续3.3 V和1.8 V电压，均选用同一款降压开关稳压器。该稳压器为高效降压调节器，将开关和电感集成于3 mm x 2 mm的封装内。在预期工作电流下，这些稳压器的效率均高于88%。其中，3.3 V稳压器由12 V供电，而1.8 V稳压器则由3.3 V稳压器供电。

最后两级稳压器分别为FPGA核提供1.0 V电压，为以太网控制自动化技术物理层（EtherCAT PHY）提供0.9 V电压。其中，1.0 V核电压由一款高电源抑制比（PSRR）低压差线性稳压器（LDO）生成，该低压差线性稳压器采用1 mm × 1 mm方形封装，由1.8 V电压供电。随后，一款尺寸为0.71 mm × 1 mm的低压差线性稳压器再由1.0 V输出供电，进一步降压生成以太网控制自动化技术（EtherCAT）核所需的0.9 V电压。

电流测量

■ 模数转换器

磁场定向控制电机控制算法需测量三相电流中的至少两相，且为获得最佳控制效果，应同步测量这些电流。若在电机相线上进行测量，测量方法必须能检测双向电流，若采用高侧或低侧电流测量，则可使用单向检测方法。模数转换器（ADC）采样率应至少为脉冲宽度调制（PWM）频率的5倍。对于大多数电机控制应用，12位模数转换器分辨率足以实现精确的电流测量。本设计采用四通道同步采样模数转换器，封装尺寸为4 mm × 4 mm。

■ 电流检测放大器

在本设计示例中，每相电流均通过3 mm × 3 mm的线性霍尔效应电流传感器进行测量，该传感器输出以传感器供电电压为中心与电流成比例的比率电压。

电机位置测量

■ 霍尔效应传感器

在实施磁场定向控制电机控制算法时，若需带负载启动或在低速时需要高转矩，使用霍尔效应传感器具有显著优势。若采用无传感器控制，则可通过测量电机的反电动势（BEMF）来确定转子位置。本设计的霍尔传感器电气接口采用1 mm × 1.95 mm封装的非反相施密特触发缓冲器实现。同时，为防止霍尔效应传感器与电机相线短路损坏电路板，增加了串联电阻和钳位二极管进行保护。

■ 电机位置编码器

电机编码器可提供电机旋转角度的精确位置信息，该信息用于磁场定向控制=算法的位置/速度控制闭环。电机编码器常用接口包括串行协议，如：同步串行接口（SSI）、编码器数据（EnDat）和双向同步串行（BiSS）。本设计示例采用RS-485全双工/半双工接口，兼容同步串行接口、双向同步串行和编码器数据编码器。该电路通过3 mm × 3 mm封装的RS-485收发器实现，数据速率最高可达50 Mbps。

通信接口

电机控制应用中常用的主机通信接口包括以太网控制自动化技术、PROFINET或PROFIBUS。电机控制系统依赖可靠的通信接口确保主机控制器与电机驱动器之间的精确协调。以太网控制自动化技术是一种高速工业以太网协议，用于实现同步、确定性的通信。本设计示例采用两个EtherCAT-G PHY芯片支持环形拓扑结构，封装尺寸为6 mm × 6 mm。

连接器

为小型化印刷电路板（PCB）选择连接器颇具挑战，需同时确保电源连接器能够承载所需电流。本设计示例中，电源输入和电机连接采用单针快速连接刀片式连接器。主机通信方面，以太网控制自动化技术物理层使用紧凑坚固的IX工业连接器。编码器和霍尔传感器接口则采用1.25 mm间距的锁扣式连接器。

表 1：设计示例1的物料清单

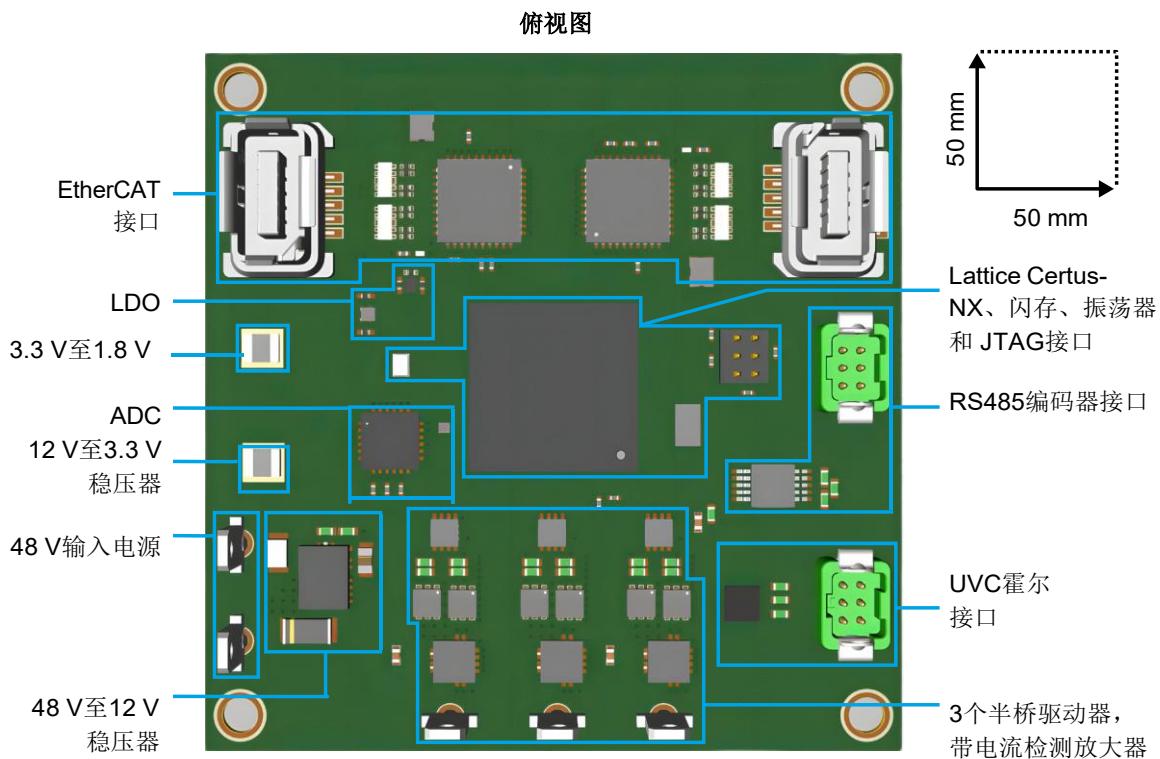
以下列表展示了本示例中使用的元器件，不含无源元件。

| 数量 | 部件编号 | 生产商 | 说明 |
|----|------------------------|--------------------------|--|
| 3 | NSR10F20NXT5G | ONSEMI | 二极管, 20 V, 1 A, 表面贴装, 2-DSN (1.4x0.6)封装 |
| 6 | SM5819L2-TP | MCC | 二极管, 40 V, 1 A, 表面贴装, 2-DFN1006封装 |
| 1 | GRPB032VWVN-RC | Sullins | 穿孔连接器, 6孔, 0.050" (1.27 mm)间距 |
| 5 | 1211 | Keystone Electronics | 0.110" (2.79 mm) 非绝缘快速连接公头焊接连接器 |
| 2 | ND9BS2200 | Amphenol | 10孔表面贴装多功能插座连接器 |
| 2 | G125-MV10605L1P | Harwin Inc. | 穿孔连接器, 6孔, 0.049" (1.25 mm) 间距 |
| 6 | CSD19538Q2 | Texas Instruments | N沟道场效应管, 100 V, 14.4 A (Ta), 2.5 W (Ta), 20.2 W (Tc), 表面贴装6-WSON (2x2) |
| 3 | MCS1826GQTE-05-P | Monolithic Power Systems | 霍尔效应双向电流传感器, ±5 A, 1通道, 12-PowerWFQFN封装 |
| 3 | LM2005DSGR | Texas Instruments | 半桥驱动器, CMOS, TTL, 8-WSON (2x2) 封装 |
| 2 | TPS82150SILR | Texas Instruments | 非隔离PoL模块DC DC转换器, 1路输出0.9 ~ 6 V, 1 A, 3 V - 17 V输入 |
| 1 | TLV77410PDQNR | Texas Instruments | 线性稳压器, 正固定输出, 1输出, 300 mA, 4-X2SON (1x1)封装 |
| 1 | TPS7A1309PYCKR | Texas Instruments | 线性稳压器, 正固定输出, 1输出, 300 mA, 6-DSBGA (0.67x0.96) 封装 |
| 1 | TPSM365R6RDNR | Texas Instruments | 非隔离PoL模块DC - DC转换器, 1路输出1~ 13 V, 600 mA, 3 V - 65 V输入 |
| 1 | W25Q64JVBVIQ | Winbond | NOR闪存, 64 Mbit, SPI - Quad I/O, QPI, 133 MHz, 6 ns, 12-WLCSP封装 |
| 2 | ADIN1300CCPZ-R7 | Analog Devices | 4/4收发器, 全/半双工, IEEE 802.3, 40-LFCSP-WQ (6x6)封装 |
| 1 | AD7388-4BCPZ | Analog Devices | 12位ADC转换器, 8输入, 4个SAR, 24-LFCSP (4x4)封装 |
| 1 | REF35300YBHR | Texas Instruments | 串联电压基准 IC, 固定 3V, 初始精度±0.05%, 10 mA, 4-DSBGA封装 |
| 1 | 74LVC3G17GT,115 | Nexperia | 非反相缓冲器, 3个独立的缓冲单元, 每个单元可处理1位数据, 推挽输出, 8-XSON, SOT833-1 (1.95x1)封装 |
| 1 | THVD1452DGSR | Texas Instruments | 1/1收发器, 全双工, RS485, 10-VSSOP封装 |
| 1 | LFD2NX-40-7BG196I | Lattice | Lattice Certus-NX FPGA, 150, 1548288, 39000, 196-LFBGA封装 |
| 1 | ECS-1612MV-500-CN | ECS | 50 MHz XO (标准) CMOS振荡器, 1.6 V ~ 3.63 V 待机(省电), 4-SMD, 无引脚 |
| 2 | ECS-250-12-37B-CWY-TR3 | ECS | 25 MHz ±10 ppm晶体振荡器, 12 pF, 50 Ohms, 4-SMD, 无引脚 |

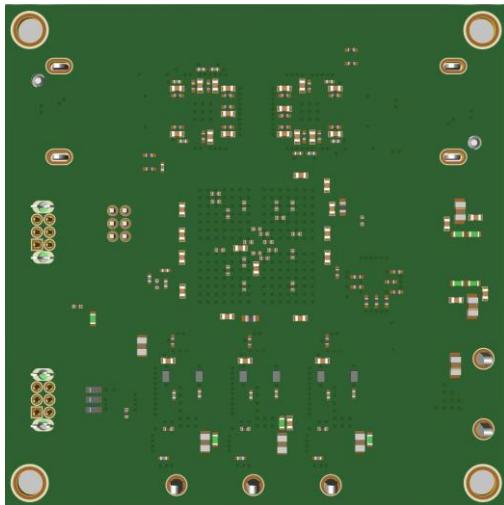
电路板布局

小型PCB的制造成本取决于多个因素，包括层数、电路板尺寸、走线宽度/间距以及过孔尺寸/类型等。铜箔厚度是一个重要的考量因素，因为更高的电流需要更厚的铜箔来降低功率损耗并散发热量。在处理小间距球栅阵列（BGA）封装时，所需的电路板层数会受到信号扇出的影响。请参见图2。

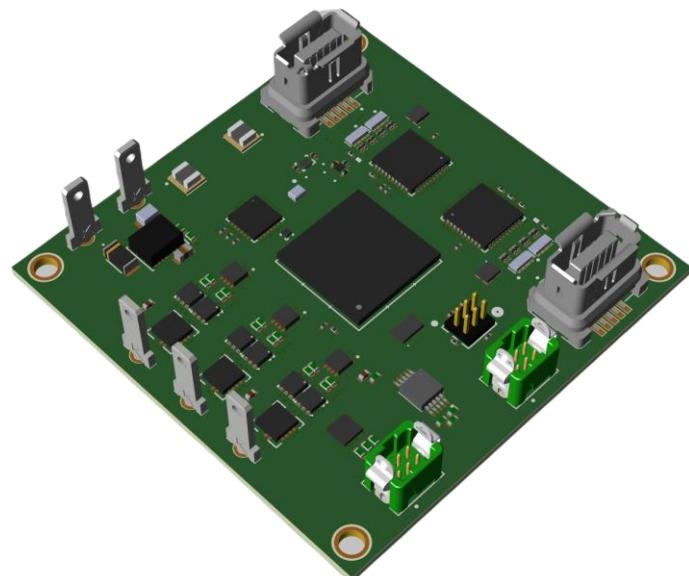
图2：3D生成的PCB组装图像



. 底视图



顶部等轴侧视图



设计示例2

本示例对设计示例1进行了优化，以实现更小的印刷电路板（PCB）面积，同时仍提供所有必要的磁场定向控制（FOC）功能。主要改进包括采用引脚数更少、间距更小的球栅阵列（BGA）封装的FPGA，将四通道同步采样模数转换器（ADC）替换为三个独立的器件，并将EtherCAT接口换为多点低压差分信号（Multipoint-LVDS）接口。以下仅对这些差异进行说明。物料清单详见表2。

规格参数

- FPGA – Lattice Certus-NX 121引脚0.5 mm间距BGA封装 (LFD2NX-40-7MG121A)
- 供电电压 – 48 V
- 电路板功耗 – 1.5 W (不包含电机功率)
- 电机电流 – 每相线路均配置电流测量
- 编码器接口– BISS-C (RS-485)
- UVW霍尔传感器接口
- 模数转换器（ADC） – 3个逐次逼近寄存器型（SAR）模数转换器，采样率1MSPS，12位精度
- 通信接口 – 多点低压差分信号（Multipoint-LVDS）
- 电路板直径 – 40 mm
- 电路板层数 – 4层

电源

与之前的设计相比，本设计所需的稳压器数量减少了一个。由于未使用以太网控制自动化技术（EtherCAT PHY），因此去除了0.9 V 低压差线性稳压器（LDO）。

通信接口

由于Lattice FPGA支持自定义协议，本设计采用多点低压差分信号物理层接口，该接口所需的I/O比基于以太网的协议更少且有利于减少布线。为实现该协议，采用了两个4 mm x 4 mm封装的全双工1类多点低压差分信号（Type-1 Multipoint-LVDS）收发器，用于时钟和数据传输，速度可达200 Mbps。

连接器

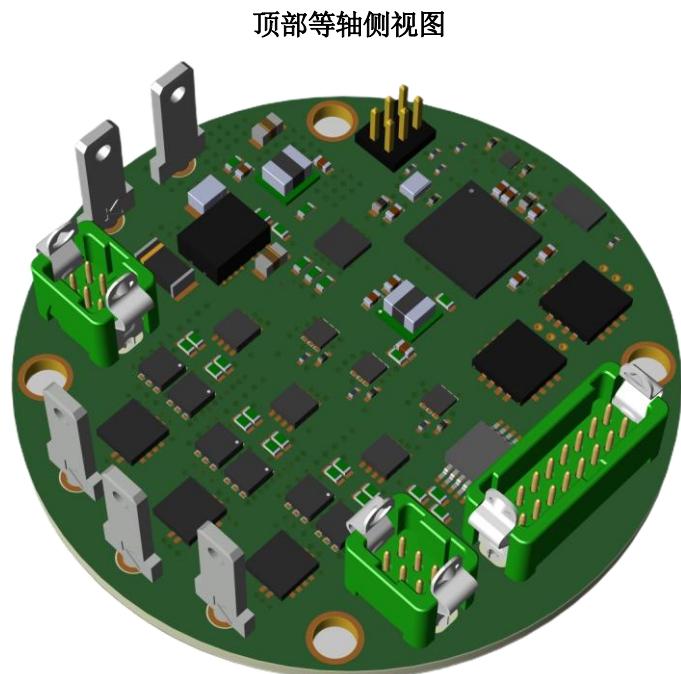
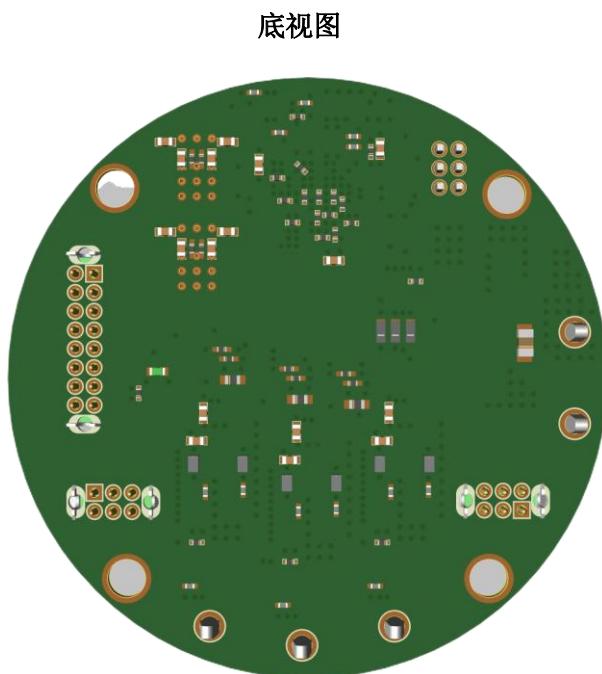
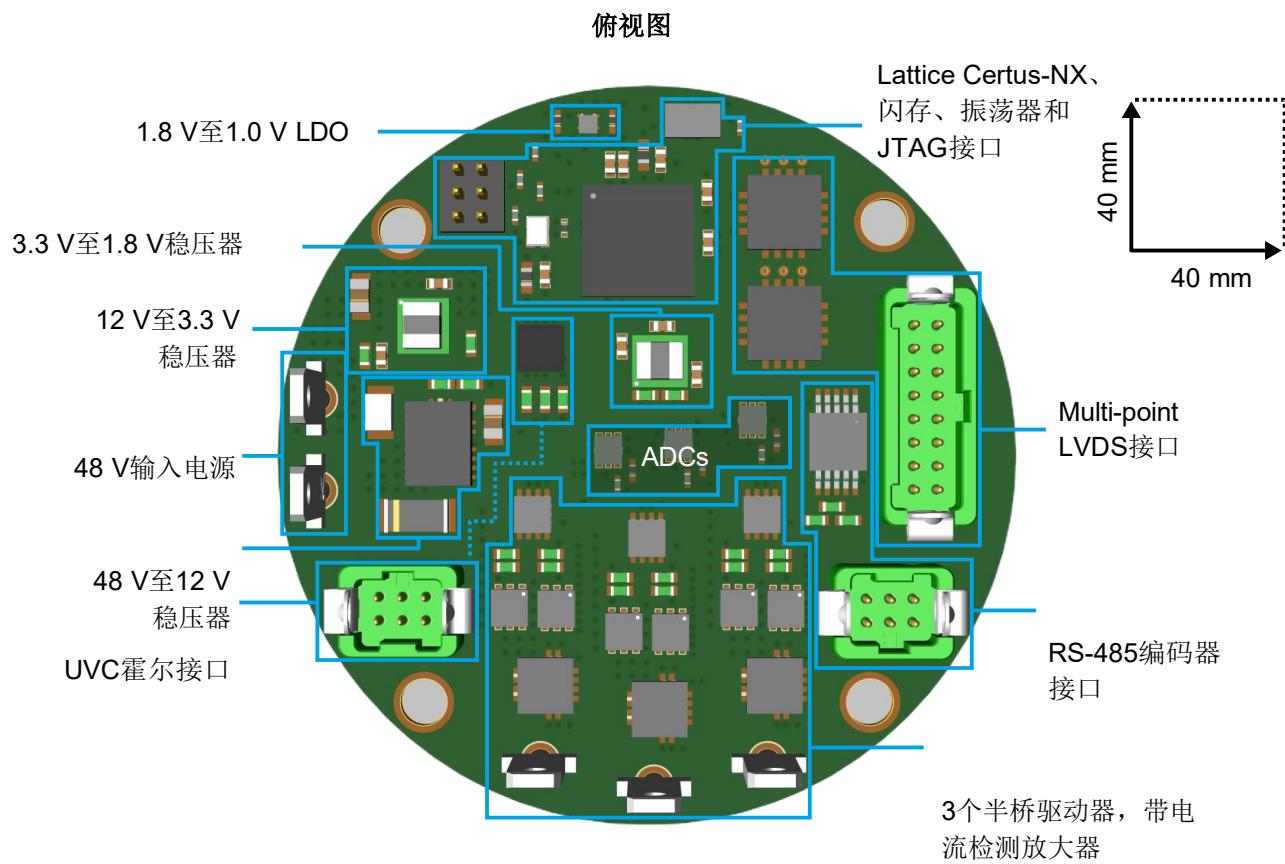
对于多点低压差分信号（Multipoint-LVDS）通信，仅需一个连接器。采用了16引脚1.25 mm间距锁扣式连接器，占用更少的电路板空间。

表2：设计示例2的物料清单

以下列表展示了本示例中使用的元器件，不含无源元件。

| 数量 | 部件编号 | 生产商 | 说明 |
|----|-------------------|--------------------------|--|
| 6 | SM5819L2-TP | MCC | 二极管, 40 V, 1 A, 表面贴装, 2-DFN1006封装 |
| 3 | NSR10F20NXT5G | ONSEMI | 二极管, 20 V, 1 A, 表面贴装, 2-DSN (1.4x0.6)封装 |
| 1 | GRPB032VWVN-RC | Sullins | 穿孔连接器, 6孔, 0.050" (1.27 mm)间距 |
| 5 | 1211 | Keystone Electronics | 0.110" (2.79 mm) 非绝缘快速连接公头焊接连接器 |
| 1 | G125-MV11605L1P | Harwin Inc. | 穿孔连接器, 16孔, 0.049" (1.25 mm) 间距 |
| 2 | G125-MV10605L1P | Harwin Inc. | 穿孔连接器, 6孔, 0.049" (1.25 mm) 间距 |
| 6 | CSD19538Q2 | Texas Instruments | N沟道场效应管, 100 V, 14.4 A (Ta), 2.5 W (Ta), 20.2 W (Tc), 表面贴装6-WSON (2x2) |
| 3 | MCS1826GQTE-05-P | Monolithic Power Systems | 霍尔效应双向电流传感器, ±5 A, 1通道, 12-PowerWFQFN封装 |
| 3 | LM2005DSGR | Texas Instruments | 半桥驱动器, CMOS, TTL, 8-WSON (2x2) 封装 |
| 2 | TPSM82901SISR | Texas Instruments | 非隔离PoL模块DC DC转换器, 1路输出0.4 ~ 5.5 V, 1 A, 3 V - 17 V输入 |
| 1 | TLV77410PDQNR | Texas Instruments | 线性稳压器, 正固定输出, 1输出, 300 mA, 4-X2SON (1x1)封装 |
| 1 | TPSM365R15RDNR | Texas Instruments | 非隔离PoL模块DC - DC转换器, 1路输出1~ 13 V, 150 mA, 3 V - 65 V输入 |
| 1 | W25Q64JVBYIQ | Winbond | NOR闪存, 64 Mbit, SPI - Quad I/O, QPI, 133 MHz, 6 ns, 12-WLCSP封装 |
| 2 | SN65MLVD203BRUMR | Texas Instruments | 1/1收发器, 全双工, 16-WQFN (4x4)封装 |
| 3 | ADS7042IRUGR | Texas Instruments | 12位ADC转换器, 1输入, 1个SAR, 24-LFCSP (4x4)封装 |
| 1 | 74LVC3G17GT,115 | Nexperia | 非反相缓冲器, 3个独立的缓冲单元, 每个单元可处理1位数据, 推挽输出, 8-XSON, SOT833-1 (1.95x1)封装 |
| 1 | THVD1452DGSR | Texas Instruments | 1/1收发器, 全双工, RS485, 10-VSSOP封装 |
| 1 | LFD2NX-40-7MG121A | Lattice | Lattice Certus-NX FPGA, 71, 1548288 39000, 121-VFBGA, CSPBGA封装 |
| 1 | ECS-1612MV-500-CN | ECS | 50 MHz XO (标准) CMOS振荡器, 1.6 V ~ 3.63 V 待机 (省电), 4-SMD, 无引脚 |

图3: 3D生成的PCB组装图像

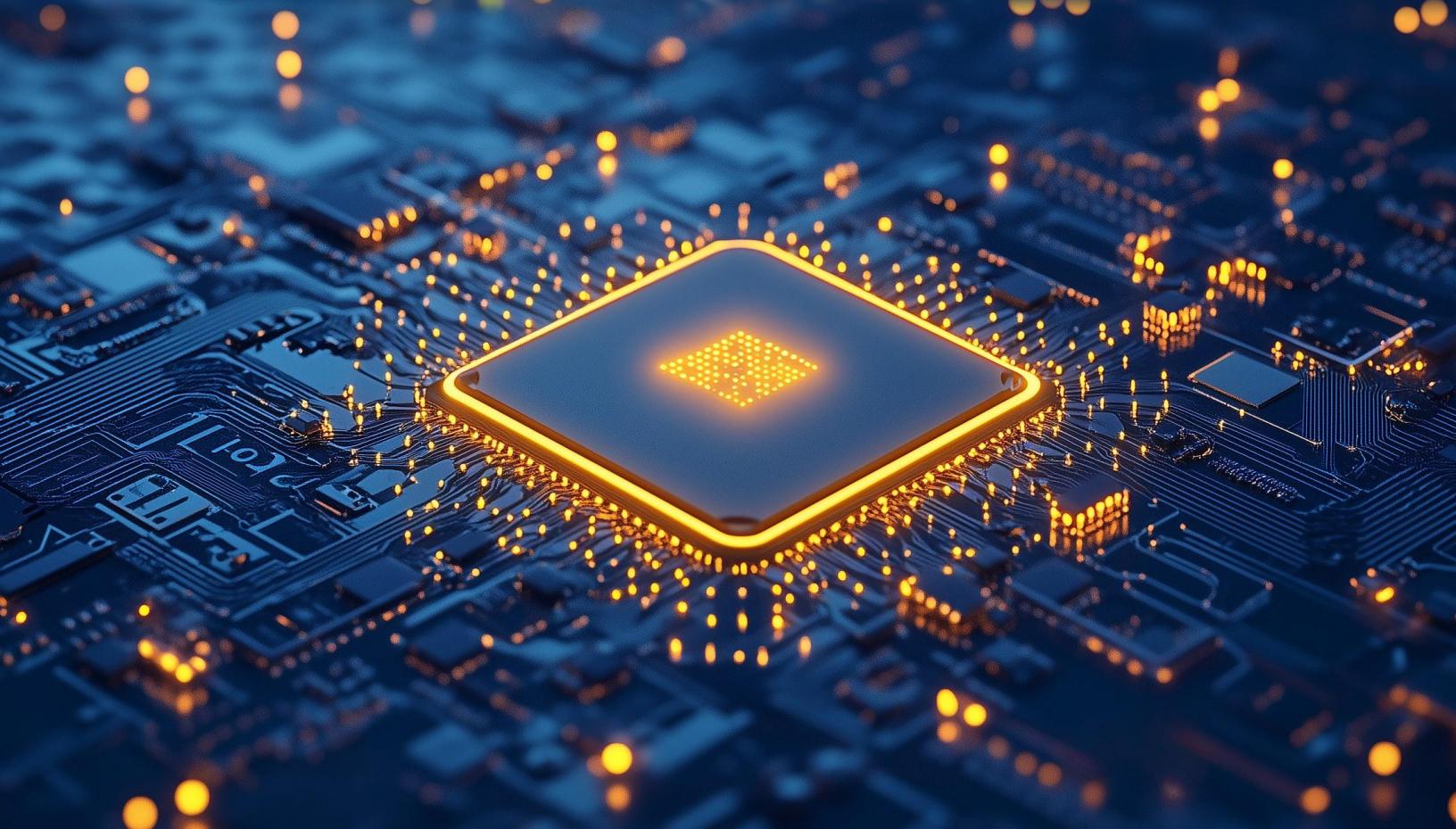


■ 结论

Lattice FPGA为无刷三相电机的磁场定向控制提供了一种创新性的解决方案。其并行处理能力、确定性以及可配置性，使其成为对性能、可靠性和集成度要求极高的应用场景的理想之选。随着电机控制需求的不断发展演变，Lattice FPGA为面向未来的创新设计提供了一个可靠的平台。

■ 本文档中的缩略词

| 缩略词 | 释义 |
|----------|--|
| ADC | 模数转换器 |
| BEMF | 反电动势 |
| BOM | 物料清单 |
| BISS | 双向同步串行 |
| CAN-FD | 控制器局域网-灵活数据速率 |
| DC | 直流 |
| DAC | 数模转换器 |
| DSP | 数字信号处理器 |
| EnDAT | 编码器数据 |
| EtherCAT | 以太网控制自动化技术 |
| FOC | 磁场定向控制 |
| FPGA | 现场可编程门阵列 |
| IGBT | 绝缘栅双极型晶体管 |
| I/O | 输入输出 |
| JTAG | 联合测试行动小组（Joint Test Action Group，常指一种测试接口标准） |
| LDO | 低压差线性稳压器 |
| MOSFET | 金属氧化物半导体场效应晶体管 |
| M-LVDS | 多点低压差分信号 |
| MCU | 微控制器单元 |
| PCB | 印刷电路板 |
| PHY | 物理层 |
| PSRR | 电源抑制比 |
| PWM | 脉冲宽度调制 |
| RDS(on) | 漏极-源极导通电阻 |
| SAR | 逐次逼近寄存器 |
| SPE | 单对以太网 |
| SPI | 串行外设接口 |
| SSI | 同步串行接口 |
| TSN | 时间敏感网络 |



了解更多信息？

若想了解莱迪思基于低功耗FPGA的工业、汽车、通信、计算和消费类应用解决方案的更多信息，请访问www.latticesemi.com，或通过www.latticesemi.com/contact或www.latticesemi.com/buy与我们联系。

技术支持

请通过www.latticesemi.com/techsupport提交技术支持案例。如需了解常见问题解答，请访问莱迪思答案数据库www.latticesemi.com/Support/AnswerDatabase。